

© 1997-2009 - Volnys Bernal 1

Pilha de execução

Volnys Borges Bernal
volnys@lsi.usp.br
<http://www.lsi.usp.br/~volnys>

Laboratório de Sistemas Integráveis
<http://www.lsi.usp.br/>

© 1997-2009 - Volnys Bernal 2

Agenda

- Os problemas
- Pilha de execução
- Controle do endereço de retorno da função
- Passagem de argumentos da função
- Alocação de variáveis locais
- Controle do quadro da pilha de execução

© 1997-2009 - Volnys Bernal 3

Os problemas

© 1997-2009 - Volnys Bernal 4

Os problemas

1 - Retorno de subrotina (função)

- ❖ Quando uma subrotina (função) é ativada, o controle da execução deve ser transferido para a instrução inicial da subrotina.
- ❖ Ao término da subrotina, a próxima instrução a ser executada deve ser a instrução posterior à instrução que ativou a subrotina

```
void a()
{
    (1)
    b(3)
    (5)
}

void b()
{
    (3)
}
```

© 1997-2009 - Volnys Bernal 5

Os problemas

2 – Variáveis locais

- ❖ As variáveis locais e parâmetros passados para a função devem existir somente enquanto durar a função.

```
void a()
{
    (1)
    b(3)
    (5)

void b(int x)
{
    int i
    (3)
}
```

© 1997-2009 - Volnys Bernal 6

Os problemas

3 – Instâncias independentes

- ❖ Cada instância de uma subrotina deve possuir suas próprias instâncias de variáveis locais e parâmetros.

```
void a()
{
    (1)
    b(3)
    (5)

void b(int x)
{
    int i
    If(..)
        b(k)
}

void b(int x)
{
    int i
    If(..)
        b(k)
}
```

© 1997-2009 - Volnys Bernal 7

Pilha de execução

© 1997-2009 - Volnys Bernal 8

Pilha de execução

- **Finalidade**
 - ❖ Realizar o controle da execução de subrotinas de um programa:
 1. Controle do endereço de retorno da função;
 2. Passagem dos valores dos argumento da função;
 3. Alocação de variáveis locais à função.
- **Descrição**
 - ❖ Espaço de memória especialmente reservado para organização de uma pilha de quadros (frame) de ativação (ou registro de ativação).
 - ❖ Cada quadro (frame) corresponde ao controle da ativação de uma função;
 - ❖ Esta pilha de quadros é usada como memória auxiliar durante a execução do programa

© 1997-2009 - Volnys Bernal 9

Pilha de execução

- É reservado na memória virtual uma área exclusiva para a pilha de execução.

Memória virtual
0
Código
Dados
↓
Pilha de execução
↑
N

© 1997-2009 - Volnys Bernal 10

Pilha de execução

Memória virtual
0
Código
Dados
↓
Pilha de execução
↑
N

- **Exemplo**

© 1997-2009 - Volnys Bernal 11

Pilha de execução

- **Exemplo**

Memória virtual
0
Código
Dados
↓
Pilha de execução
↑
N

© 1997-2009 - Volnys Bernal 12

Pilha de execução

- **Exemplo**

Memória virtual
0
Código
Dados
↓
Pilha de execução
↑
N

© 1997-2009 - Volnys Bernal 13

Pilha de execução

- ❑ Suporte pelo processador
 - ❖ Instruções especiais para subrotinas:
 - CALL – Chamada de subrotina:
 - Desvia o controle para uma subrotina salvando o endereço de retorno (endereço da próxima instrução) no topo da pilha.
 - RET – Retorno de uma subrotina:
 - O controle do programa (PC) é transferido para o valor desempilhando do topo da pilha
 - ❖ Registradores especiais para controle da pilha de execução:
 - SP (stack pointer): Contém o endereço do topo da pilha de execução

© 1997-2009 - Volnys Bernal 14

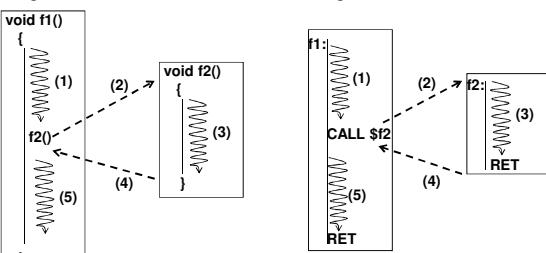
Controle do endereço de retorno da função

© 1997-2009 - Volnys Bernal 15

Controle do endereço de retorno

- ❑ Realizado pelas instruções CALL e RET

Programa em C <pre>void f1() { f2() (5) }</pre>	Programa em assembler <pre>f1: (1) CALL \$f2 (5) RET f2: (2) (3)</pre>
---	--



The diagram illustrates the control flow between two functions, f1 and f2. In the C code, f1 calls f2. In the assembly code, f1 contains a CALL instruction to f2, which then contains a RET instruction to return to f1. The stack frames are shown as vertical rectangles with local variables (1, 2, 3) and the return address (5). The stack pointer (sp) points to the top of the current frame. Arrows labeled (1) through (5) indicate the flow of control: (1) from the start of f1 to the CALL instruction; (2) from the start of f2 to the RET instruction; (3) from the end of f2 back to the RET instruction; (4) from the end of f2 back to the point after the CALL instruction in f1; and (5) from the end of f1 back to the point after the CALL instruction.

© 1997-2009 - Volnys Bernal 16

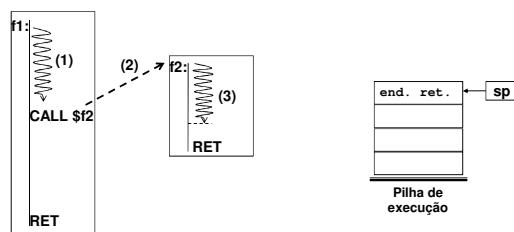
Controle do endereço de retorno

- ❑ Exemplo de funcionamento das instruções CALL e RET
 

The diagram shows the stack state during the execution of the CALL and RET instructions. On the left, the stack frame f1 contains a CALL instruction to f2. The stack pointer (sp) points to the top of f1. The stack itself is shown as a vertical rectangle divided into four sections: section 1 (top), section 2, section 3, and section 5 (bottom). An arrow labeled (1) points to section 1. On the right, the stack frame f2 is shown with its own stack. The stack pointer (sp) points to the top of f2. The stack contains sections 2, 3, and 5. An arrow labeled (2) points to section 2. When the RET instruction is executed, the stack pointer is popped from section 2, pointing to section 5. An arrow labeled (3) points to section 5. Finally, the stack pointer is popped again from section 5, pointing to section 1, where the control returns to the instruction following the original CALL. An arrow labeled (4) points to section 1.

© 1997-2009 - Volnys Bernal 17

Controle do endereço de retorno

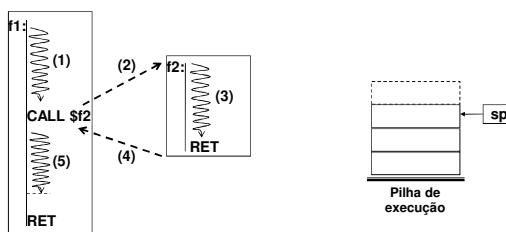
- ❑ Exemplo de funcionamento das instruções CALL e RET
 

The diagram illustrates the stack state during the execution of the CALL and RET instructions. On the left, the stack frame f1 contains a CALL instruction to f2. The stack pointer (sp) points to the top of f1. The stack contains sections 1, 2, 3, and 5. An arrow labeled (1) points to section 1. On the right, the stack frame f2 is shown with its own stack. The stack pointer (sp) points to the top of f2. The stack contains sections 2, 3, and 5. An arrow labeled (2) points to section 2. When the RET instruction is executed, the stack pointer is popped from section 2, pointing to section 5. An arrow labeled (3) points to section 5. Finally, the stack pointer is popped again from section 5, pointing to section 1, where the control returns to the instruction following the original CALL. An arrow labeled (4) points to section 1.

A instrução CALL salva o endereço de retorno (endereço da instrução após CALL) na pilha de execução e transfere o controle para f2.

© 1997-2009 - Volnys Bernal 18

Controle do endereço de retorno

- ❑ Exemplo de funcionamento das instruções CALL e RET
 

The diagram illustrates the stack state during the execution of the CALL and RET instructions. On the left, the stack frame f1 contains a CALL instruction to f2. The stack pointer (sp) points to the top of f1. The stack contains sections 1, 2, 3, and 5. An arrow labeled (1) points to section 1. On the right, the stack frame f2 is shown with its own stack. The stack pointer (sp) points to the top of f2. The stack contains sections 2, 3, and 5. An arrow labeled (2) points to section 2. When the RET instruction is executed, the stack pointer is popped from section 2, pointing to section 5. An arrow labeled (3) points to section 5. Finally, the stack pointer is popped again from section 5, pointing to section 1, where the control returns to the instruction following the original CALL. An arrow labeled (4) points to section 1.

A instrução RET retira o valor contido no topo da pilha de execução (endereço de retorno) e transfere o controle para o endereço representado por este valor.

© 1997-2009 - Volnys Bernal 19

Passagem dos valores dos argumento da função

© 1997-2009 - Volnys Bernal 20

Passagem de argumentos da função

- A pilha de execução é utilizada, também, para passagem dos argumentos da função.
- Os valores dos argumentos são inseridos na pilha de execução antes da ativação da instrução CALL.

© 1997-2009 - Volnys Bernal 21

Passagem de argumentos da função

- Exemplo

```
void f2(int a, int b)
{
    ...
}

int f1()
{
    ...
    f2(35, 99);
    ...
}
```

© 1997-2009 - Volnys Bernal 22

Passagem de argumentos da função

- Exemplo

© 1997-2009 - Volnys Bernal 23

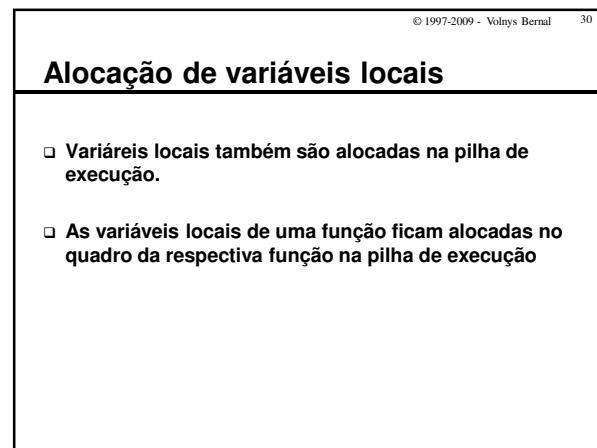
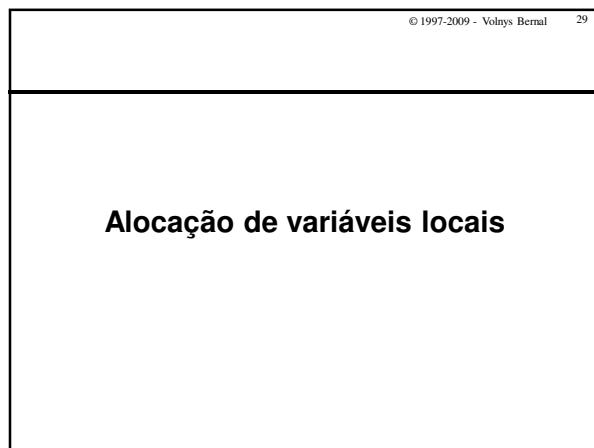
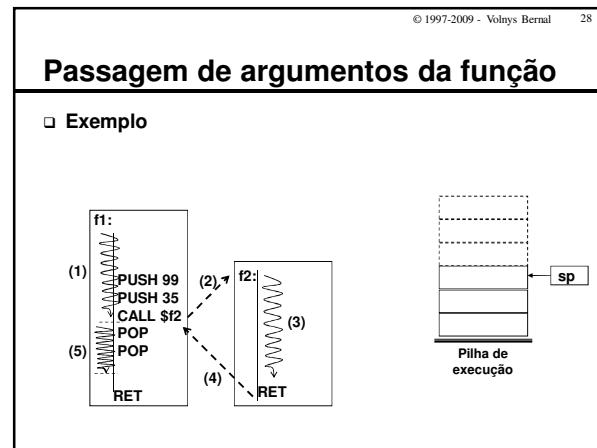
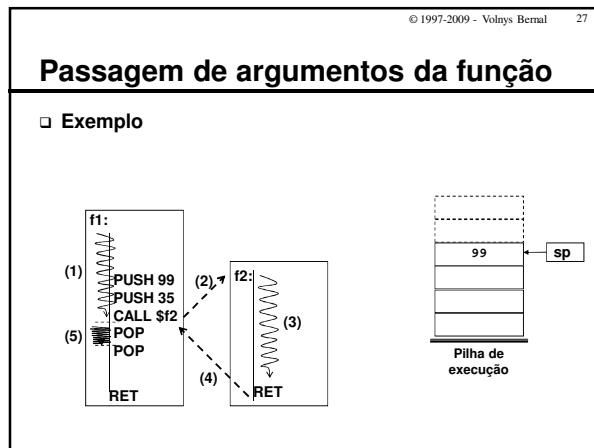
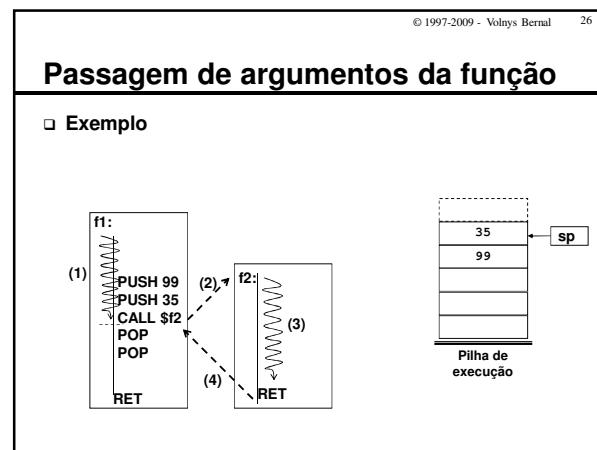
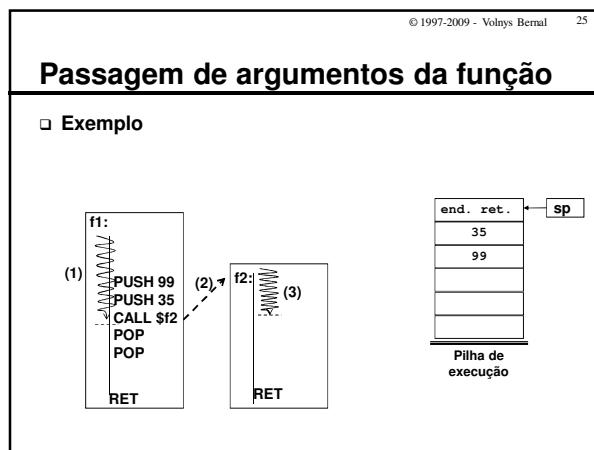
Passagem de argumentos da função

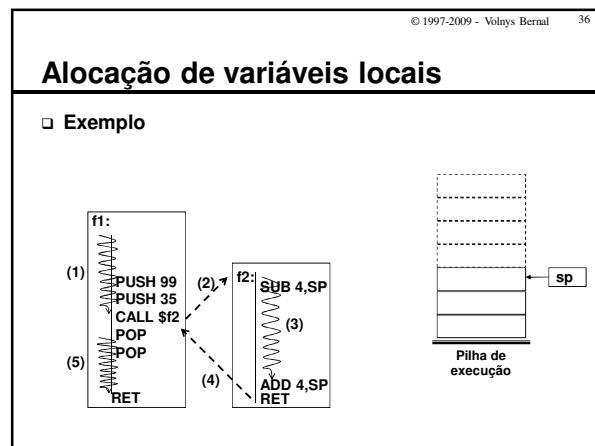
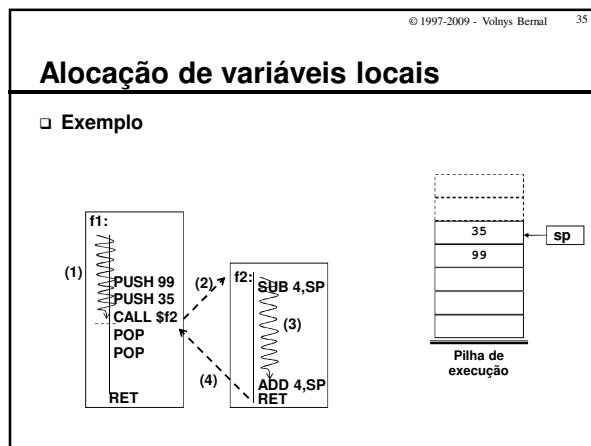
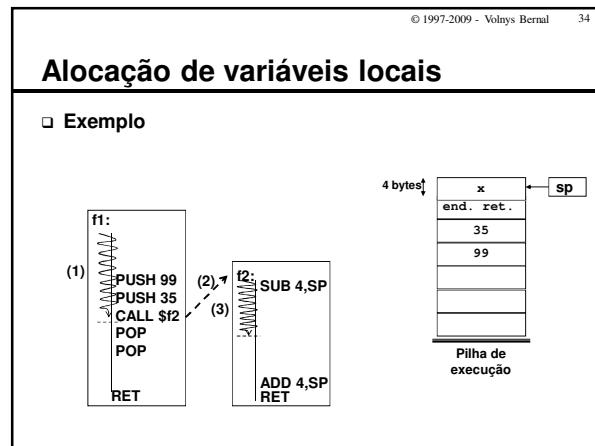
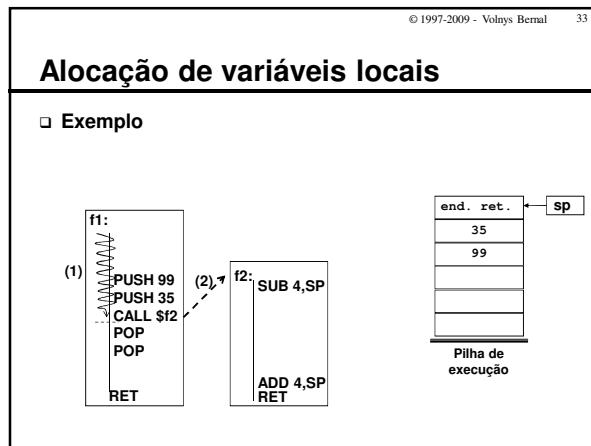
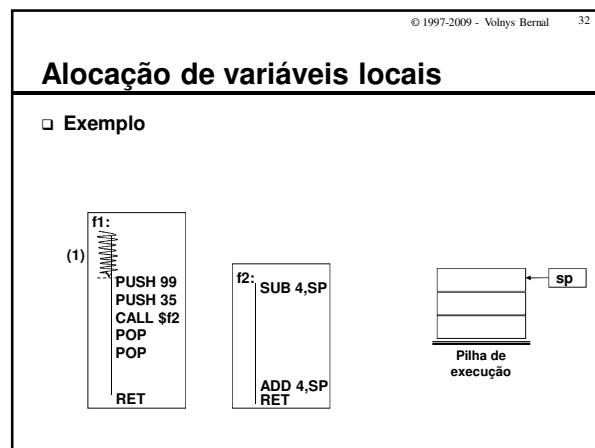
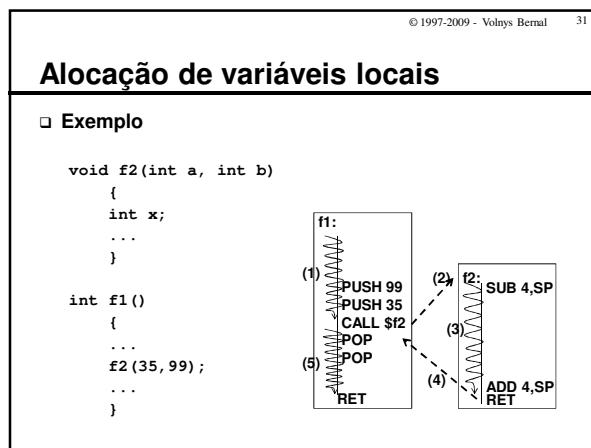
- Exemplo

© 1997-2009 - Volnys Bernal 24

Passagem de argumentos da função

- Exemplo





© 1997-2009 - Volnys Bernal 37

Controle do quadro da pilha de execução

© 1997-2009 - Volnys Bernal 38

Controle do quadro da pilha de execução

□ Exemplo de quadro da pilha

```
void f2(int a, int b)
{
    int x;
    int y;
    ...
}
int f1()
{
    ...
f2(35, 99);
...
}
```

Variáveis locais
Endereço de retorno
Argumentos
Variáveis locais
Endereço de retorno
Argumetos
Pilha de execução

© 1997-2009 - Volnys Bernal 39

Controle do quadro da pilha de execução

□ Exemplo - Processador Intel Pentium

- ❖ Registradores especiais:
 - Registrador ESP: contém o endereço do topo da pilha
 - Registrador EBP: contém a base do quadro
- ❖ Sentido do crescimento da pilha
 - Por motivos históricos, a pilha geralmente cresce em direção aos endereços mais baixos de memória.
 - Assim, para alocar espaço para um endereço na pilha, devemos subtrair 4 de ESP no Pentium (um endereço no Intel Pentium ocupa 4 bytes!). Para desalocar devemos somar 4 ao ESP.

© 1997-2009 - Volnys Bernal 40

Exercício

(1) Seja a configuração da pilha em um processador Intel Pentium (*little endian*) mostrada no próximo slide.

- ❖ Suponha o valor do registrador eax = A1B2C3D4 (hex)
- ❖ Qual é a configuração da pilha de execução após a execução da instrução a seguir?

pushl %eax (empilha os 4 bytes que representam o valor contido no registrador eax)

© 1997-2009 - Volnys Bernal 41

Exercício

Exemplo: Arquitetura Intel Pentium

0	4000 0000
Código	4000 0001
	4000 0002
Dados	4000 0003
	4000 0004
Pilha de execução	4000 0005
	4000 0006
	4000 0007
	4000 0008
	4000 0009
	4000 000A
	4000 000B
	4000 000C
	4000 000D
	4000 000E
	4000 000F
N	4000 0010

esp

© 1997-2009 - Volnys Bernal 42

Exercício

Exemplo: Arquitetura Intel Pentium

0	4000 0000
Código	4000 0001
	4000 0002
Dados	4000 0003
	4000 0004
Pilha de execução	4000 0005
	4000 0006
	4000 0007
	4000 0008
	4000 0009
	4000 000A
	4000 000B
	4000 000C
	4000 000D
	4000 000E
	4000 000F
N	4000 0010

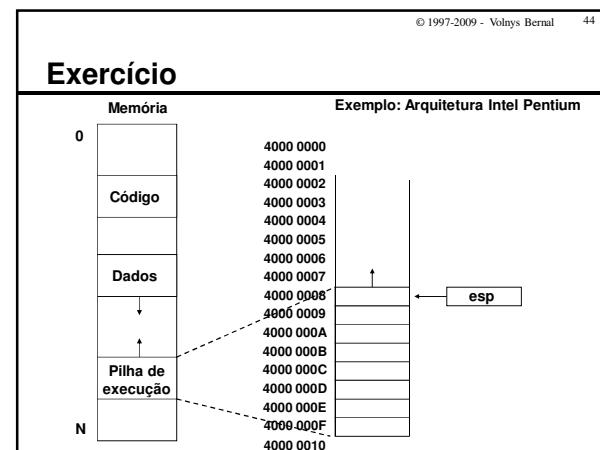
esp

© 1997-2009 - Volnys Bernal 43

Exercício

(2) Em relação ao slide anterior, qual é a configuração da pilha de execução após a execução da seguinte instrução:

```
popl %eax      (desempilha 4 bytes do topo da pilha e armazena no registrador eax)
```



© 1997-2009 - Volnys Bernal 45

Controle do quadro da pilha de execução

- Arquitetura Intel Pentium
 - ❖ Registrador ebp
 - O registrador ebp é utilizado como referência para o quadro de ativação corrente
 - O código gerado por um compilador na execução de uma chamada de função começa com:


```
pushl %ebp
    movl %esp, %ebp
```
 - E termina com:


```
movl %ebp, %esp
    popl %ebp
```

© 1997-2009 - Volnys Bernal 46

Controle do quadro da pilha de execução

```
void troca (int *x, int *y)
{
    int tmp;

    tmp = *x;
    *x = *y;
    *y = tmp;
}

troca: push %ebp
        mov %esp, %ebp
        sub $4, %esp /* reserva espaço na pilha para tmp */
        mov 8(%ebp), %eax /* lo parâmetro: endereço de x */
        mov (%eax), %edx /* pega valor de x */
        mov %edx, -4(%ebp) /* tmp = *x */
        mov 12(%ebp), %ebx /* 2o parâmetro: endereço de y */
        mov (%ebx), %edx /* pega valor de y */
        mov %edx, (%eax) /* *x = *y */
        mov -4(%ebp), %edx /* leitura do valor de tmp */
        mov %edx, (%ebx) /* *y = tmp */
        mov %ebp, %esp
        pop %ebp
        ret
```

© 1997-2009 - Volnys Bernal 47

Controle do quadro da pilha de execução

Exemplo: Arquitetura Intel Pentium

```
troca: push %ebp
    mov %esp, %ebp
    sub $4, %esp
    mov 8(%ebp), %eax
    mov (%eax), %edx
    mov %edx, -4(%ebp)
    mov 12(%ebp), %ebx
    mov (%ebx), %edx
    mov %edx, (%eax)
    mov -4(%ebp), %edx
    mov %edx, (%ebx)
    mov %ebp, %esp
    pop %ebp
    ret
```

