

Sistemas Digitais I - Informações Gerais

1 Objetivos da Disciplina

Introduzir os conceitos básicos e as técnicas de análise e síntese de circuitos lógicos combinatórios, aplicados à solução de problemas da Engenharia de Computação. Apresentar os principais blocos funcionais básicos de circuitos digitais combinatórios, suas características e formas de utilização. Desenvolver pequenos projetos de circuitos digitais com base nesses blocos, introduzindo a metodologia de projeto estruturado. Estudo da linguagem de descrição de hardware (HDL) como uma ferramenta de descrição e simulação de circuitos e sistemas digitais.

2 Professor

Turma	Professor	Sala	E-Mail	Horário de Atendimento
1	Edson S. Gomi (Coordenador)	C2-42	gomi@usp.br	Segundas 14:00 - 14:50
2	Marcos A. Simplício Jr.	C2-46	msimplicio@usp.br	Segundas 14:00 - 14:50
3	Edison Spina	C2-42	spina@usp.br	Segundas 14:00 - 14:50
4	Glauber De Bona	C2-20	glauber.bona@usp.br	Segundas 14:00 - 14:50

3 Horários das Aulas e Salas

Turma	Sala	Professor	Horários das Aulas
1	D1-01	Edson S. Gomi	Segundas 15:00 - 16:40, Quartas 13:10 - 14:50
2	D1-02	Marcos A. Simplício Jr.	Segundas 15:00 - 16:40, Quartas 13:10 - 14:50
3	D1-03	Edison Spina	Segundas 15:00 - 16:40, Quartas 13:10 - 14:50
4	D1-04	Glauber De Bona	Segundas 15:00 - 16:40, Quartas 13:10 - 14:50

4 Site da Disciplina

Os materiais de suporte às aulas e aos estudos serão publicados no sistema e-Disciplinas USP: <https://edisciplinas.usp.br/>.

5 Bibliografia

O livro texto da disciplina é : Wakerly, John F., *Digital Design: Principles and Practices*, Pearson Prentice-Hall, 4ª Edição, 2006. Para o estudo de VHDL, o livro texto será o *Free Range VHDL*, que está disponível para download gratuito em <http://freerangefactory.org/>.

6 Bibliografia Complementar

- David Money Harris; Sarah L. Harris, *Projeto Digital e Arquitetura de Computadores*, Morgan Kaufman, 2ª Edição, 2013. É possível obter gratuitamente a versão digital traduzida para o português em <https://community.imgtec.com/university/resources/>. Em *Books, Digital Design and Computer Architecture*, escolha a opção *Portuguese Edition*.
- Tocci, R. J.; Widmer, N. S.; Moss, G. L., *Sistemas Digitais: Princípios e Aplicações*, Pearson Prentice-Hall, 10ª Edição, 2007.
- Mano, M.M.; Kime, C.R., *Logic and Computer Design Fundamentals*, Pearson Prentice-Hall, 4ª Edição, 2008.

7 Método de Avaliação

A nota final será calculada pela média aritmética ponderada de 3 notas:

$$\text{Nota Final} = \frac{(P1+P2+P3)}{3}$$

Serão publicadas no e-aulas listas de exercícios. A entrega da resolução dos exercícios é opcional. A entrega deverá ser feita antes da realização da prova, ou seja, listas publicadas antes da P1 deverão ser entregues até a P1, e assim por diante.

Caso o aluno fique com Nota Final entre 4,7 e 4,9, e tenha entregue listas de exercícios, elas serão corrigidas e, se a resolução estiver correta, a Nota Final será ajustada para 5,0. A entrega das respostas dos exercícios das listas deverá ser manuscrita. Os exercícios a serem considerados para esta avaliação serão os que estarão publicados nas Anotações de Aula, disponíveis no site da disciplina.

As provas corrigidas serão escaneadas e enviadas por e-mail para cada aluno.

A revisão das provas será feita por meio de requerimento submetido na Secretaria do PCS. Após a publicação das notas e o envio das provas corrigidas, será dado o prazo de 5 dias úteis para que o aluno faça a solicitação da revisão. A resposta será dada por escrito ao aluno.

8 Datas das Provas

As provas serão realizadas nas seguintes datas:

Prova	Data	Horário	Salas
P1	11 de abril (quarta-feira)	10:00 -12:00	Biênio C2-01 a C2-05
P2	16 de maio (quarta-feira)	10:00 -12:00	Biênio C2-01 a C2-05
P3	27 de junho (quarta-feira)	10:00 -12:00	Elétrica - D1-01 a D1-04
Substitutiva	4 de julho (quarta-feira)	10:00 -12:00	Elétrica - D1-03 e D1-04
Recuperação	25 de julho (quarta-feira)	10:00 - 12:00	E'létrica - D1-03 e D1-04

Não será permitido o uso de calculadoras ou de qualquer outro dispositivo eletrônico durante as provas.

Atenção: a prova substitutiva não é aberta. Somente os alunos que apresentarem justificativa aceitável (doença, participação em congresso de iniciação científica, convocação militar, etc) serão elegíveis para fazer a prova substitutiva. O aluno que não fizer uma das provas P1, P2 ou P3 e quiser fazer a substitutiva por esses motivos, deverá solicitar autorização submetendo pedido por escrito, acompanhado de documento que circunstancie a justificativa, na Secretaria do PCS, até o dia anterior à realização da prova substitutiva.

9 Presença nas Aulas

A frequência mínima é de 70% das aulas ministradas. É de responsabilidade do aluno assinar a lista de presença em cada aula em que estiver presente. A lista de presença ficará disponível na Secretaria do PCS por 1 semana após a aula. Se por algum motivo o aluno assistiu à aula e não assinou a lista, então terá este período para marcar a presença.

10 Programação das Aulas

Aula	Data	Tópico	Wakerly
1	26/02	Introdução aos Sistemas Digitais Sistemas de Numeração: Introdução, Conversão de Bases, Aritmética (quatro operações)	1 2.1 a 2.3 2.4, 2.8 e 2.9
2	28/02	Sistemas de Numeração: Complemento de um e dois	2.5 a 2.7
3	05/03	Famílias lógicas e lógica CMOS (estática)	3.1 a 3.5
4	07/03	Lógica CMOS (dinâmica), Corrida Crítica	3.6 a 3.8
5	12/03	Álgebra de Chaveamento: princípios e teoremas para 1, 2 e n -variáveis	4.1 a 4.1.4
6	14/03	Álgebra de Chaveamento: dualidade, representações comuns	4.1.5 e 4.1.6
7	19/03	Análise e síntese de Circuitos Combinatórios	4.2, 4.3 a 4.3.3
8	21/03	Mapas de Karnaugh: fundamentos e utilização	4.3.4 e 4.3.5
9	02/04	Mapas de Karnaugh: implicantes e <i>don't care</i>	4.3.5 e 4.3.6
10	04/04	Método Computacional de Minimização	4.3.7 e 4.4
	11/04	Prova P1	
11	16/04	Hardware Description Language (VHDL) Padrões de Documentação de Circuitos Digitais	6.1, 6.2
12	18/04	Decodificadores	6.4, 6.5
13	23/04	Codificadores	6.4, 6.5
14	25/04	Blocos básicos: Dispositivos 3-State e Multiplexadores	6.6, 6.7
15	02/05	Comparadores	6.9
16	07/05	Somadores, Subtratores	6.10
17	09/05	Somadores, Subtratores	6.10
18	14/05	Circuitos Aritméticos (Multiplicadores)	6.11
	16/05	Prova P2	
19	23/05	Unidade Lógica e Aritmética (ULA)	6.10.6
20	28/05	Aula suspensa	
	30/05	Não haverá aula desta disciplina	
21	04/06	Memórias e FPGA	9.1, 9.2, 9.6
22	06/06	Códigos (BCD, Gray e Caracteres)	2.10 a 2.13
23	11/06	Códigos de detecção de erros e circuitos de paridade	2.14, 2.15, 6.8
24	13/06	Circuito de Hamming	6.8.3
25	18/06	Exercícios	
26	20/06	Exercícios	
	27/06	Prova P3	
	04/07	SUB	
	25/07	REC	