

Criando e Simulando Circuitos Digitais no Quartus II 15.0

1. Introdução

Altera Quartus II (QII) é um aplicativo de projeto de PLDs (Dispositivos lógicos programáveis) da Altera que permite ao desenvolvedor analisar e sintetizar sistemas digitais através de linguagens de descrição de hardware (HDL) ou diagramas esquemáticos. A Edição Web (Web Edition) é gratuita e pode ser baixada diretamente no site da altera: <https://dl.altera.com/?edition=web>.

Este tutorial tem por objetivo fornecer ao leitor um ponto de partida para a **criação e simulação** de sistemas digitais através de **diagramas esquemáticos** no **Quartus II 15.0 Web Edition**. Embora este tutora seja baseado na versão 15 do software da Altera, muito do que for apresentado neste documento será muito semelhante às versões 14, 13 e 13sp1.

2. Criando um novo projeto

A Figura 1 ilustra a tela inicial do QII.

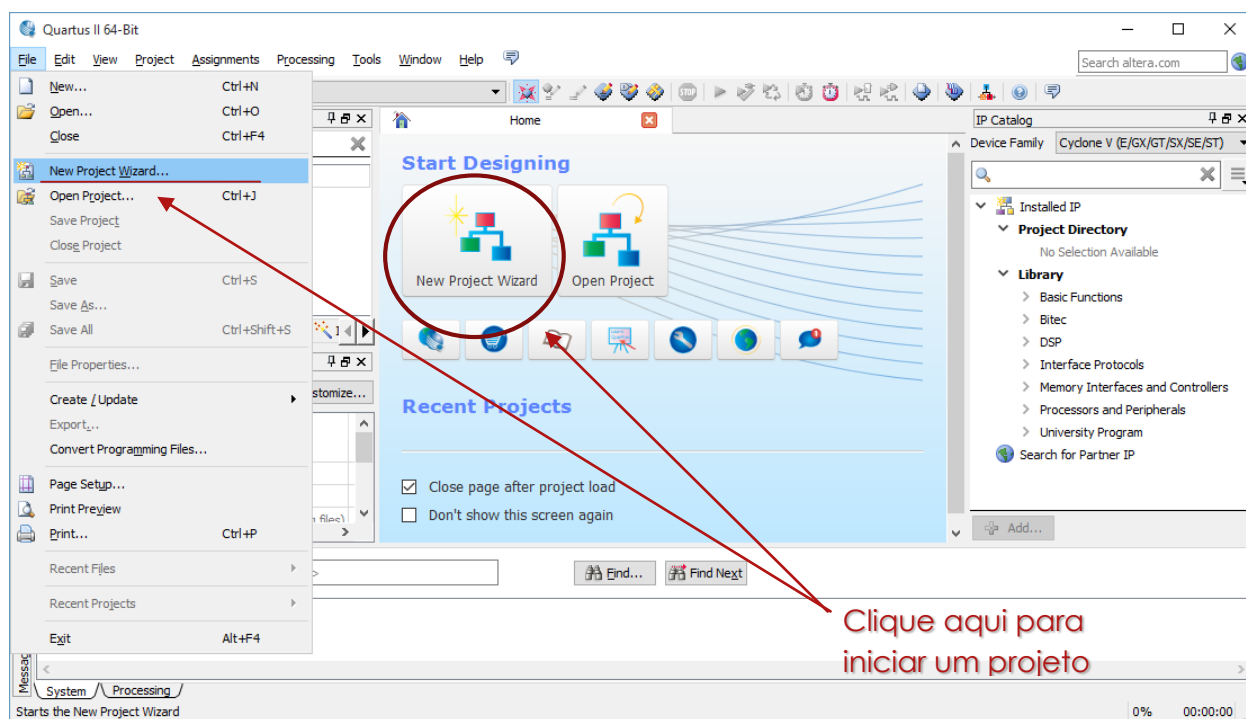


FIGURA 1. TELA INICIAL DO QII.

Um novo projeto pode ser criado clicando em New Project Wizard ou no menu File → New Project Wizard, assim como indicado na Figura 1. O Project Wizard se abrirá em uma nova janela para configurar o projeto, assim como pode ser visto na Figura 2. Nesta primeira tela uma breve introdução sobre a criação de projetos será

apresentada. Dessa forma, basta clicar em *Next* e uma nova tela se abrirá, Figura 3, onde será possível escolher o diretório do projeto.

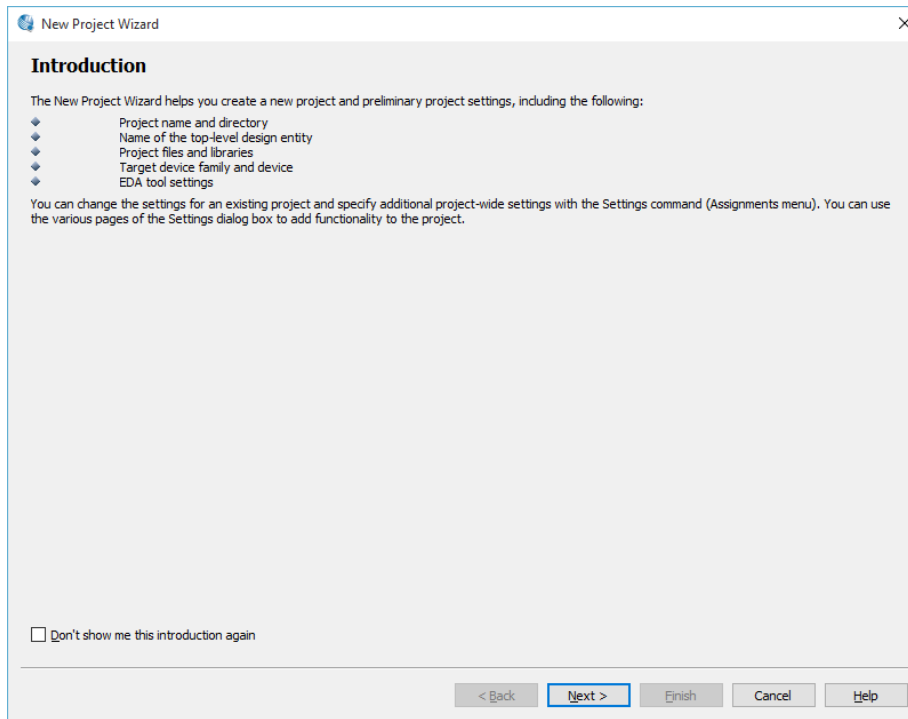


FIGURA 2. TELA INICIAL DO PROJECT WIZARD.

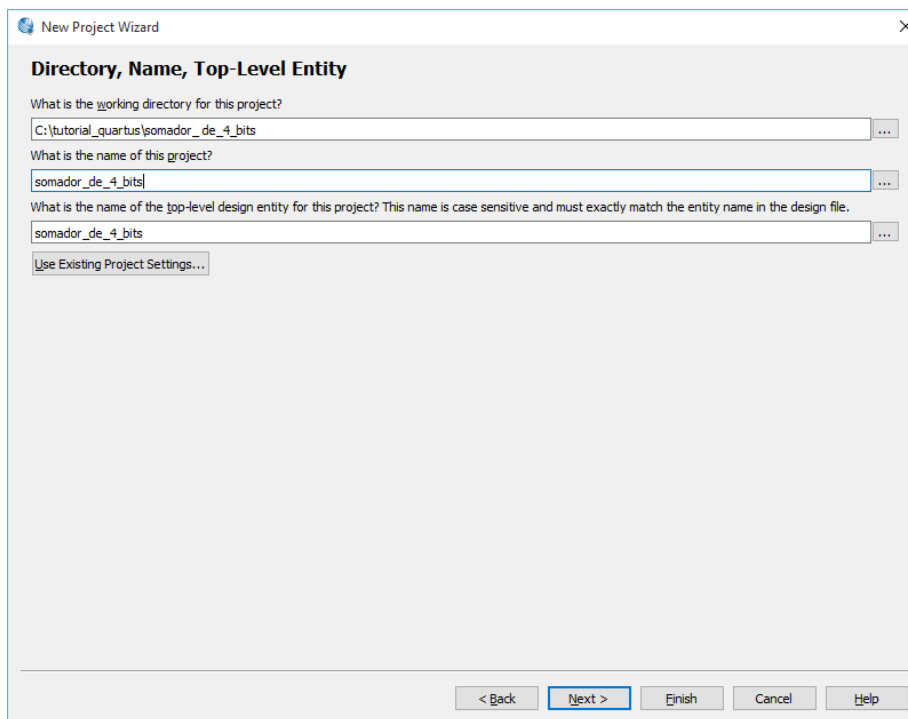


FIGURA 3. DIRETÓRIO E NOME DO PROJETO.

No primeiro campo, escolha o diretório que conterá os arquivos de projeto. Procure escolher um caminho de diretório que não contenha caracteres especiais da língua portuguesa assim como cedilha e vogais com acento. Aqui nomearemos o diretório de "somador_de_4_bits" pois criaremos um circuito somador como exemplo.

No segundo campo da Figura 3 digite o nome do projeto: "somador_de_4_bits". Note que o terceiro campo é completado automaticamente com o mesmo nome do projeto. Se você desejar é possível alterar o nome indicado no terceiro campo, que diz respeito ao nome do arquivo principal do projeto (*top-level-design*). Caso você deseje alterar o nome do arquivo principal evite inicia-lo com números (exemplo: "4_bit_addler"). Feto isto, clique em *Next*, e outra tela de configuração se abrirá, Figura 4.

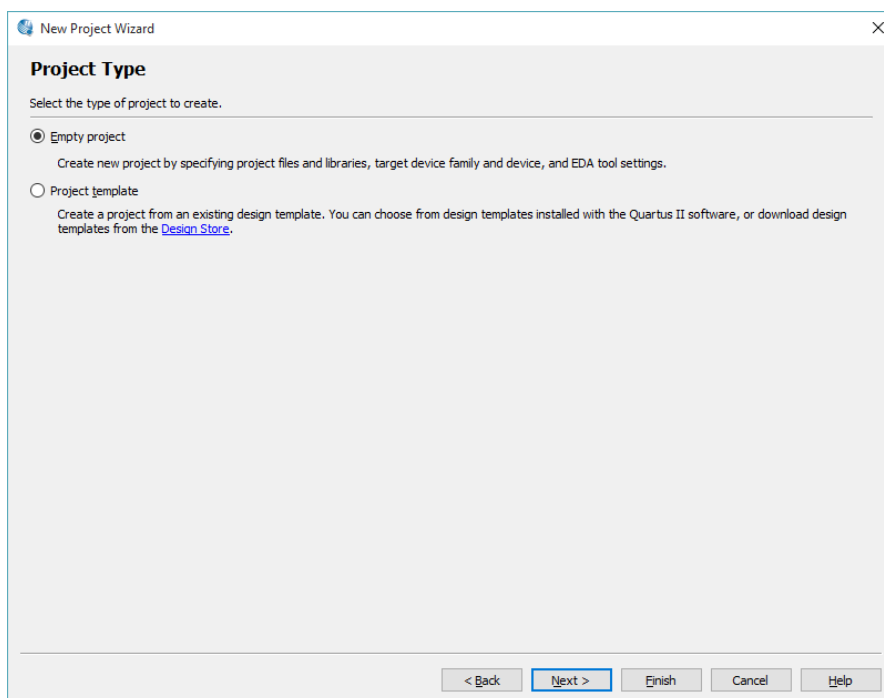


FIGURA 4. TIPO DE PROJETO.

Na Figura 4 escolha a opção *Empty Project* e clique em *Next*.

Na próxima tela será possível acrescentar arquivos ao projeto. Vários tipos de arquivos podem ser adicionados tais como esquemáticos e arquivos de códigos contendo linguagem de descrição de hardware em VHDL, AHDL e Verilog. Como não necessitamos de nenhum arquivo para o exemplo deste tutorial, finalize a configuração do projeto clicando em *Finish* e um projeto vazio será criado, veja a Figura 5. Agora será necessário criar nosso primeiro arquivo esquemático.

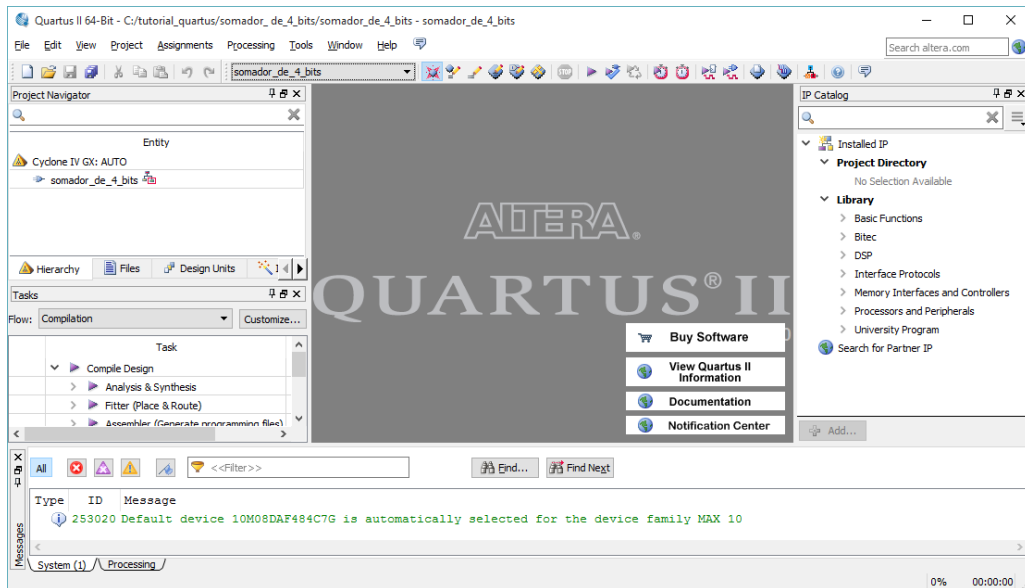


FIGURA 5. CRIAÇÃO DO PROJETO FINALIZADA.

3. Criando um circuito digital

Para este tutorial vamos criar um somador de 4 bits. No entanto, para a criação de tal somador, é necessário construir um circuito **somador completo**, visto que ele se repetirá quatro vezes no circuito final. Para mais informações sobre somadores digitais procure na referência (Ronald J. Tocci, 2007).

O circuito de um somador completo, junto com sua tabela verdade estão ilustrados na Figura 6. Repare que o circuito possui **três entradas** (A, B e Carry in) e **duas saídas** (Sum e Carry out). Além disso, o circuito é formado por cinco portas lógicas (duas XORs duas ANDs e uma OR). Neste momento, é interessante o leitor tentar deduzir o circuito lógico através da tabela verdade utilizando métodos de simplificação de expressões booleanas, mas isto é opcional.

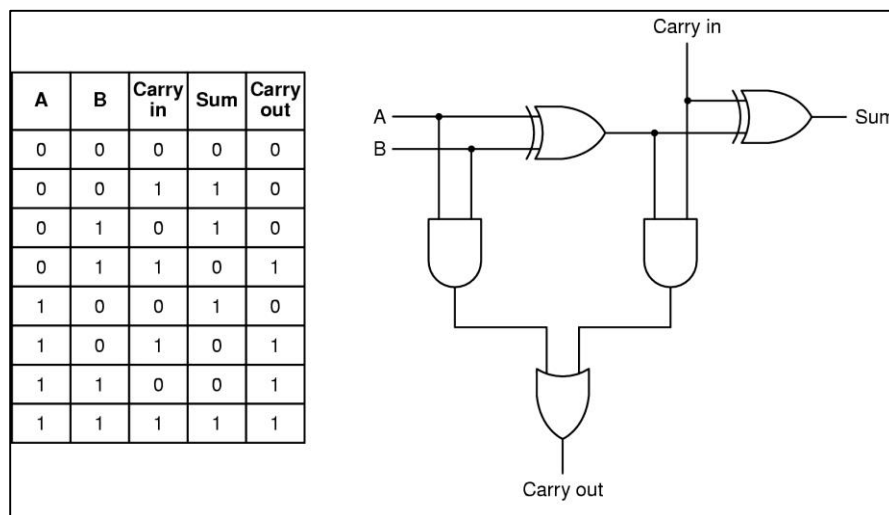


FIGURA 6. CIRCUITO SOMADOR COMPLETO

Para a criação do esquemático clique *File* → *New* e uma janela se abrirá com várias opções, figura 7. Escolha a opção *Block Diagram/ Schematic File* e clique em *OK*. Um ambiente para edição de circuitos será aberto.

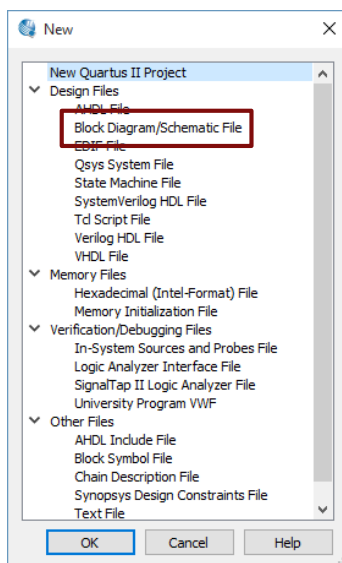


FIGURA 7. JANELA NEW.

Neste novo ambiente será possível criar um circuito digital do somador completo. Repare na barra de ferramentas na parte superior do ambiente de edição, veja a Figura 8.

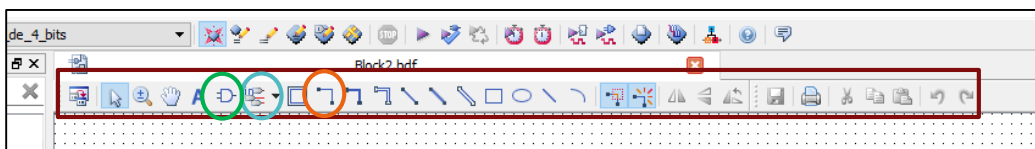


FIGURA 8. BARRA DE FERRAMENTAS PARA EDIÇÃO DE CIRCUITOS DIGITAIS.

O primeiro passo é acrescentar e nomear as entradas e saídas. Para isso, clique na seta voltada para baixo do sétimo ícone da barra de ferramentas (circulado de azul na Figura 8). Aparecerão três opções:

- In → terminal de apenas entrada;
- Out → terminal de apenas saída;
- Bidir → terminal bidirecional.

Acrescente três terminais de entrada e dois de saída. O esquemático deverá ficar de acordo com a Figura 9. Dê um clique duplo no nome do terminal para editá-lo. Alternativamente, clique com o botão direito do mouse sobre o símbolo do terminal e em seguida clique em *properties* e edite o nome no campo *pin name(s)*.

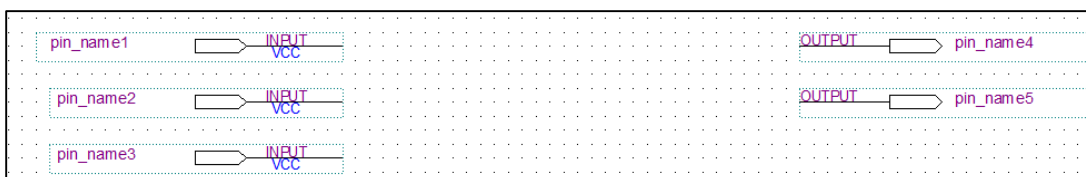


FIGURA 9. PINOS DE ENTRADA E DE SAÍDA DO CIRCUITO SOMADOR ANTES DA NOMEAÇÃO DOS TERMINAIS.

Edite o nome dos terminais de acordo com o projeto utilizando sobrescrito no lugar de espaço quando houver. Seu desenho deverá ficar parecido com a Figura 10.

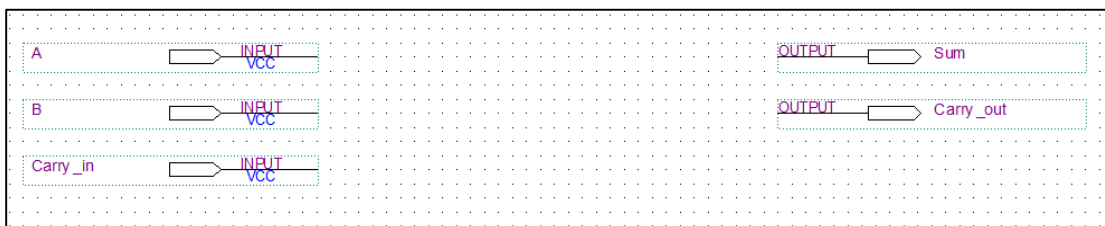


FIGURA 10. ENTRADAS E SAÍDAS DO CIRCUITO SOMADOR.

Para acrescentar as portas lógicas ou outros dispositivos básicos clique no sexto ícone da barra de ferramentas circulado de verde na Figura 8. Uma janela deverá aparecer de acordo com a Figura 11. No campo *Libraries* navegue, de acordo com a Figura 11, na pasta de bibliotecas do QII até chegar em *logic* (subpasta de *primitives*). **Esta pasta contém apenas portas lógicas** sendo que **flip-flops podem ser encontrados na pasta storage**.

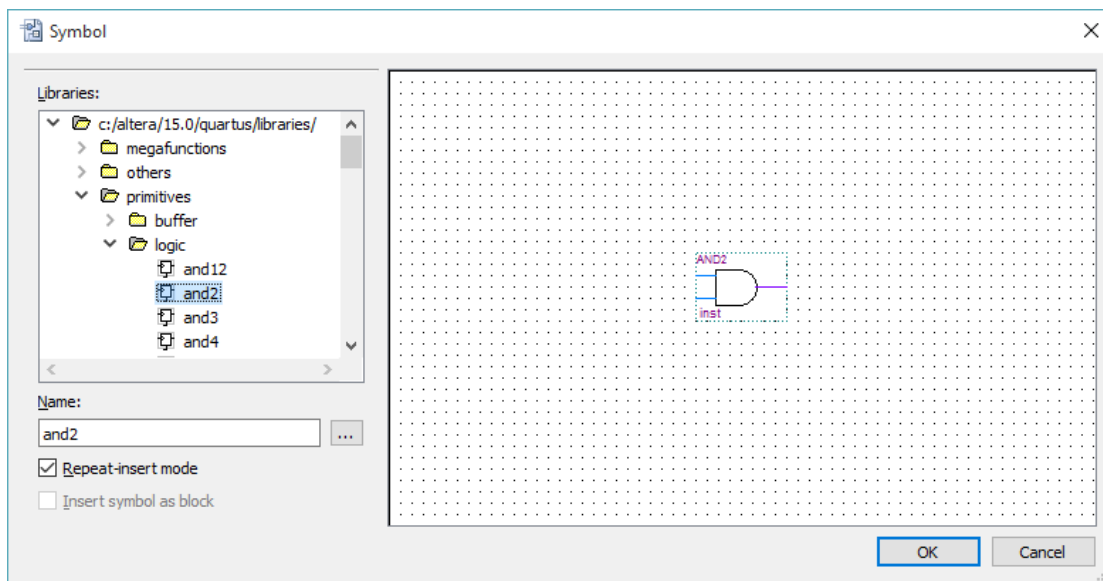


FIGURA 11. JANELA PARA INSERÇÃO DE CIRCUITOS LÓGICOS (SYMBOL TOOL).

Alternativamente, é possível entrar com o nome do dispositivo lógico no campo Name da Figura 11, sendo que o dispositivo só será encontrado caso seja inserido o nome completo. Por exemplo, se digitarmos "and2" (sem as aspas) no campo Name seu símbolo aparecerá no lado direito da janela de acordo com a Figura 11.

Encontre uma porta XOR e clique em OK. O símbolo do mouse será substituído por uma XOR que poderá ser colocada em qualquer local da área de edição de circuitos. Para acrescentar a porta XOR no esquemático clique na região desejada. Note que o símbolo do mouse continua sendo uma xor. Dessa maneira, acrescente uma segunda porta clicando novamente no esquemático. O desenho dever se parecer com a Figura 12.

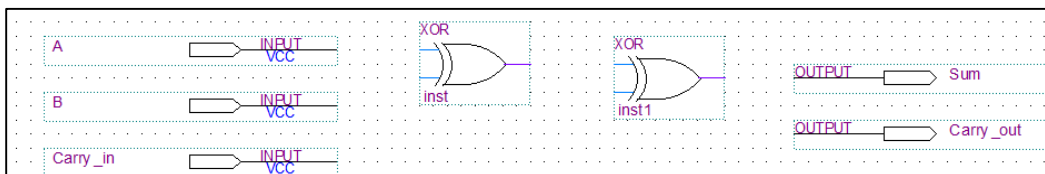


FIGURA 12. ESQUEMÁTICO COM A ADIÇÃO DAS PORTAS XOR.

Acrescente as outras portas necessárias para o circuito somador da mesma maneira que as XORs foram inseridas. Seu esquemático deverá se parecer com a Figura 13. Para girar um símbolo no esquemático clique com o botão direito sobre o símbolo desejado e procure a opção *Rotate by Degrees*.

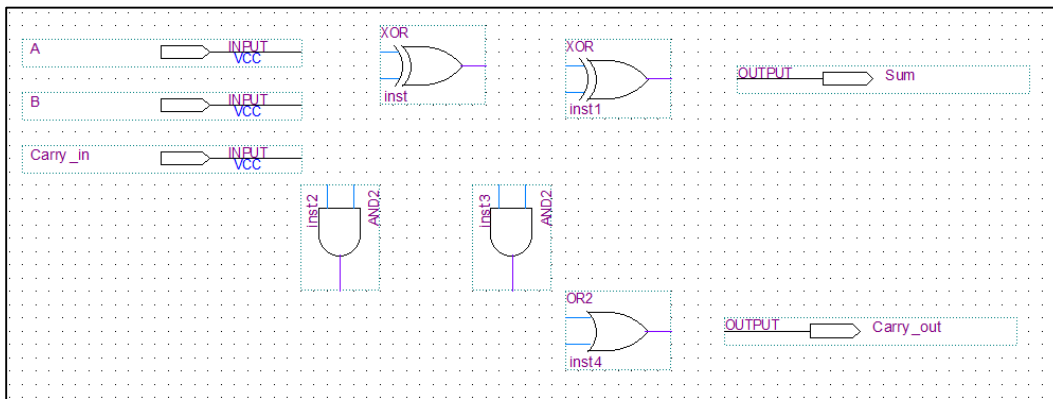


FIGURA 13. ESQUEMÁTICO COM TODAS AS PORTAS INSERIDAS.

Para finalizar o circuito somador completo resta fazer as ligações entre os terminais de acordo com a Figura 6. Para isto, aproxime o mouse na extremidade de um dos terminais e note que o símbolo do mouse será substituído por uma mira. Quando isto acontecer clique, segure e arraste o mouse até o local desejado. Alternativamente, clique no nono ícone da barra de ferramentas (circulado de laranja na Figura 8) para inserir linhas de conexão. Feito todas as ligação, seu circuito se parecerá com a Figura 14. Salve o esquemático com o nome "somador_completo.bdf", onde bdf é a extensão do arquivo (adicionado automaticamente). Não feche o esquemático.

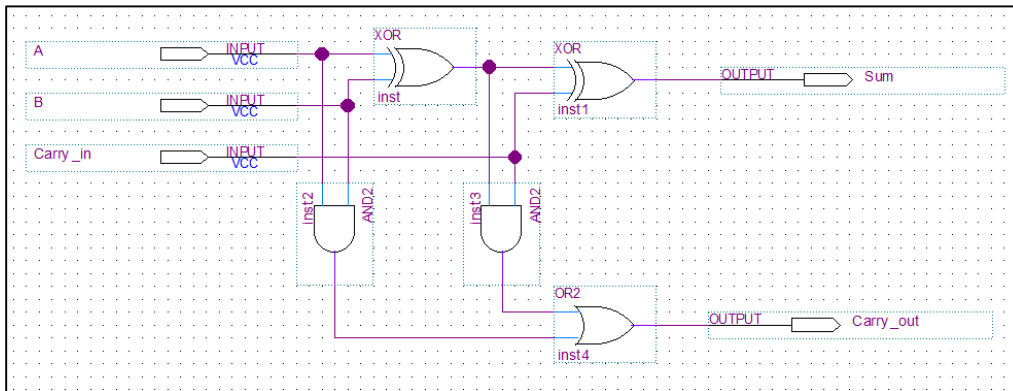


FIGURA 14. SOMADOR COMPLETO FINALIZADO.

4. Criando um bloco lógico

Um somador de 4 bits necessita de quatro somadores completos cascadeados, assim como ilustra a Figura 15, onde X3, X2, X1 e X0 é uma parcela da soma, Y3, Y2, Y1 e Y0 é a outra parcela, S3, S2, S1 e S0 é o resultado da soma e Cout é o carry de saída que indicará se a soma é maior que "1111". O carry de entrada está conectado em nível baixo. Note que é possível desenhar todo o circuito apenas com portas lógicas. Entretanto, a visualização do circuito ficaria mais complicada. Dessa forma, o QII permite a construção de blocos lógicos que podem ser aproveitados em outros esquemáticos.

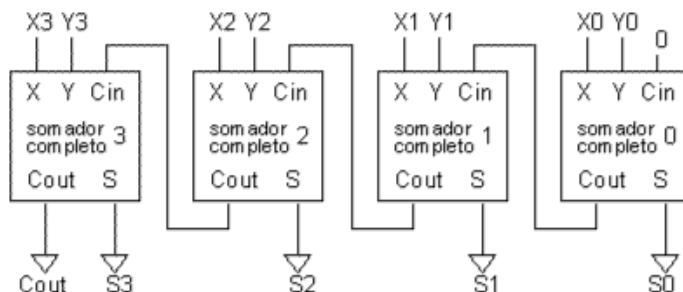


FIGURA 15. ESQUEMA DO SOMADOR DE 4 BITS.

Para a criação de um bloco somador completo verifique se o esquemático do circuito está aberto e clique em *File → Create/Update → Create Symbol Files for Current File*. Salve o arquivo na pasta do projeto como "somador_completo.bsf" (sem as aspas). A extensão bsf indica que o arquivo é um bloco lógico que pode ser utilizado em outros esquemáticos.

5. Criando o top level desing

O *top level desing* é o arquivo principal do projeto e deve conter o circuito somador de 4 bits ilustrado na Figura 15. Crie um novo arquivo esquemático (*File → New* e escolha *Block Diagram / Schematic File*). Agora vamos acrescentar as entradas e saídas. É interessante notar que temos entradas que podem ser representadas como um *array* de bits, assim como é o caso das parcelas e do resultado da soma. Acrescente duas entradas e duas saídas ao esquemático.

Nomeie a entrada X como X[3..0]. Ao fazer isso estamos dizendo ao programa que aquele terminal é formado por quatro pinos onde o MSB é X[3] e o LSB é X[0], ou seja, o índice ou intervalo de índices daquele terminal deve ser informado no interior dos colchetes que segue depois do nome do terminal. Repita o processo para a entrada Y e para a saída S. Nomeie a última saída como Cout. O esquemático deverá ficar parecido com a Figura 16.

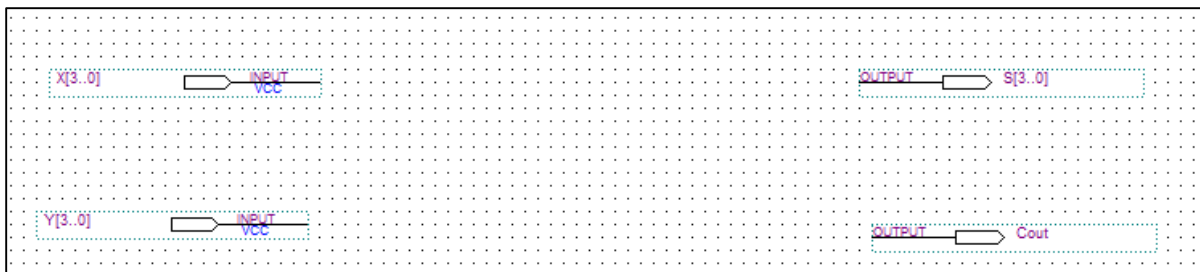


FIGURA 16. ENTRADAS E SAÍDAS DO TOP-LEVEL-DESING.

Para inserir os blocos dos somadores completos clique no sexto ícone da barra de ferramentas (*Symbol Tool* que se parece com uma porta and de duas entradas), assim como foi feito na criação do esquemático do somador completo. Novamente, será aberto a janela a entrada de dispositivos, Figura 17.

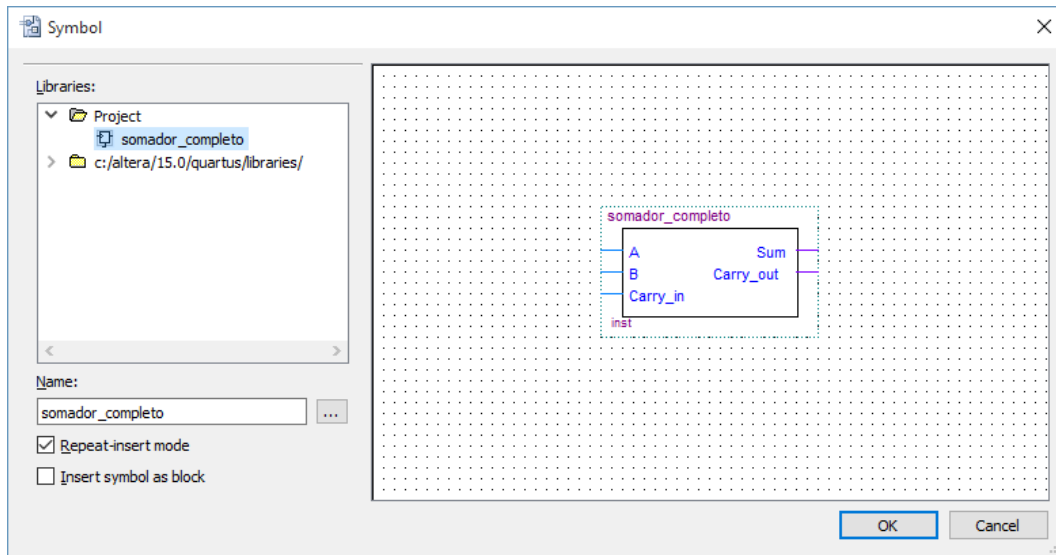


FIGURA 17. SYMBOL TOOL COM O SOMADOR COMPLETO DISPONÍVEL.

Desta vez, uma nova pasta estará disponível no campo *Lybraries*, a pasta "Project". A pasta *Project* irá incluir todos os blocos criados no projeto. Repare que o único elemento presente é o somador completo criado de acordo com a seção 4. Acrescente quatro blocos do somador completo no esquemático, assim como indicado na Figura 18.

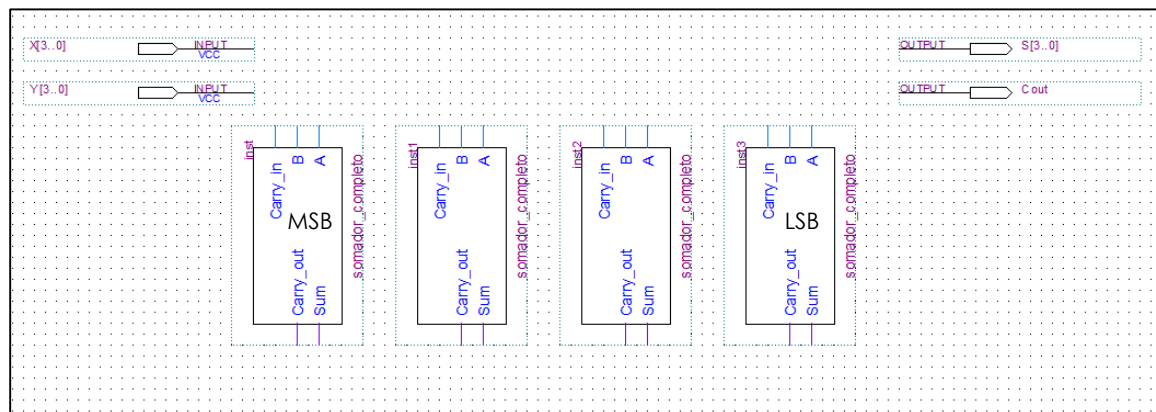


FIGURA 18. POSICIONAMENTO DOS SOMADORES COMPLETOS.

Neste exemplo adotaremos que o bloco mais à direita somará os LSBs de X e Y gerando o LSB da soma. Como as entradas X e Y são um conjunto de bits (4 bits cada uma) ao tentarmos traçar uma linha partindo de uma de uma destas entradas notaremos a formação de uma linha mais grossa, indicando que se trata de um barramento de bits (no caso do presente exemplo, trata-se de um barramento de 4 bits). Portanto, precisamos derivar os bits correspondentes para ligá-los às respectivas entradas nos somadores completos. Para isso, trace um barramento partindo do terminal de X até este barramento abranger todos os somadores, assim como ilustra a Figura 19.

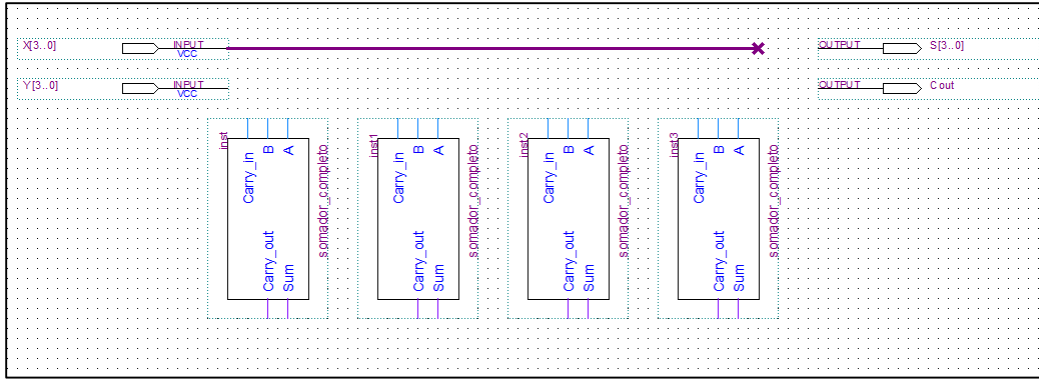


FIGURA 19. TRAÇANDO O BARRAMENTO X.

Posteriormente conecte as entradas "A" dos quatro somadores ao barramento (posicione o mouse no terminal de A e quando aparecer o símbolo do alvo, clique, segure e arraste-o até o barramento). Logo após, clique com o botão direito do mouse sobre o fio que liga o somador dos LSBs ao barramento e clique em *properties*. No campo *name* da aba *general* digite: X[0], e clique em OK. Isso significa que aquela ligação é referente ao bit menos significativo de X. Repita o processo para as outras três ligações e seu esquemático ficará parecido com a Figura 20. Repita o processo para entrada Y e para a saída S, assim como mostra a Figura 21.

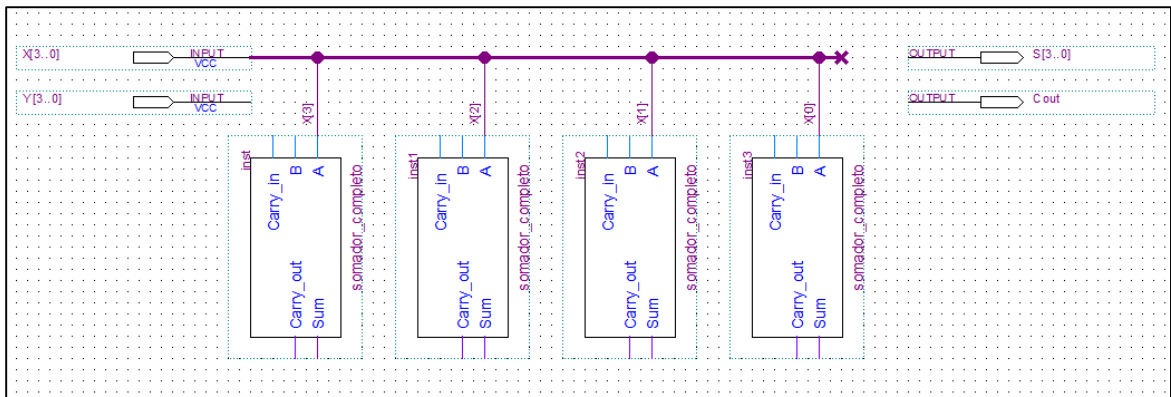


FIGURA 20. LIGAÇÃO DO BARRAMENTO X AOS SOMADORES.

Finalize o esquemático de acordo com a Figura 22. Perceba que foi adicionado outra entrada de nome "Cin" para o carry de entrada do somador dos LSBs. Salve o diagrama com o nome "somador_de_4_bits.bdf" que é o nome do *top-level-design* definido no início do projeto. Caso o esquemático tenha outro nome ocorrerá erros durante a análise do projeto.

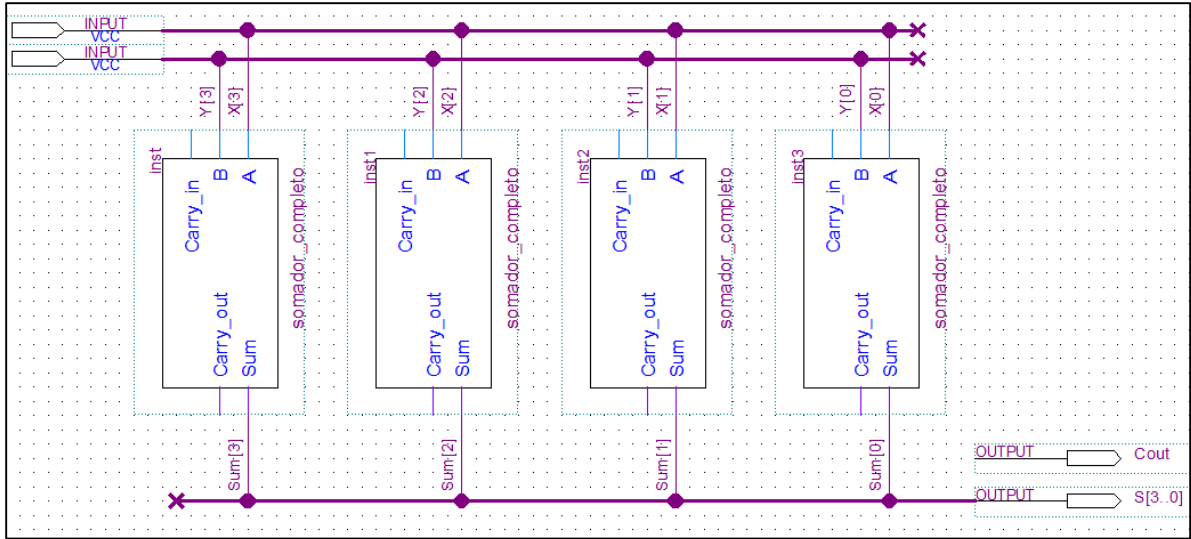


FIGURA 21. LIGAÇÃO DOS BARRAMENTOS X, Y E SUM AOS SOMADORES.

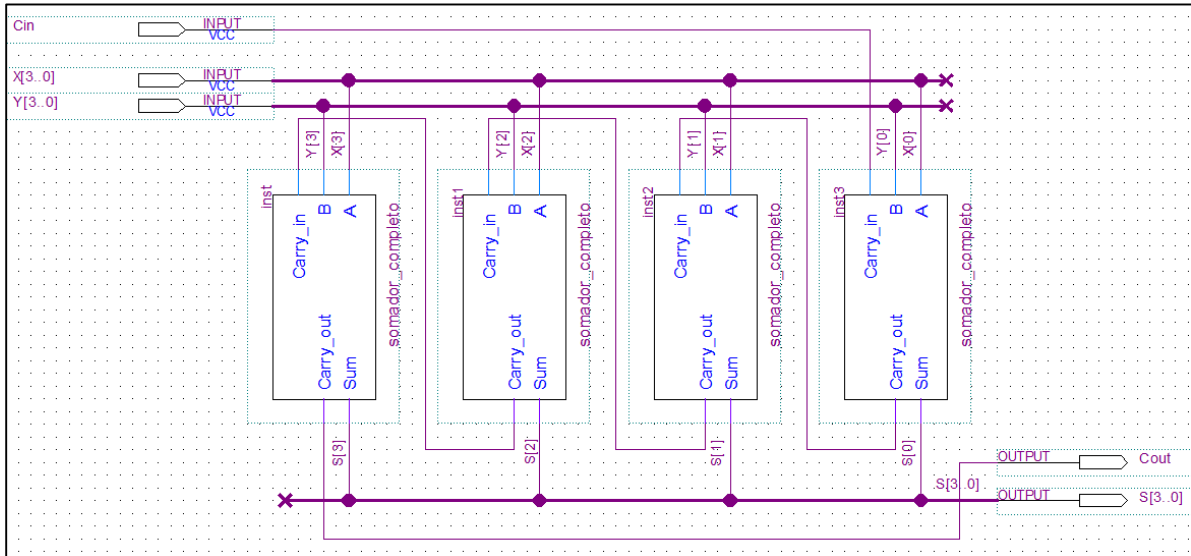


FIGURA 22. SOMADOR DE 4 BITS FINALIZADO.

6. Analisando e sintetizando o projeto

Com o esquemático concluído, o próximo passo é analisar e sintetizar o circuito para que o programa possa realizar as simulações. O processo de análise verifica se houve algum erro no projeto ou alguma incoerência. Para iniciar a análise e síntese pressione **ctrl + K** ou clique no botão indicado na Figura 23. Aguarde alguns minutos até a finalização do processo. Se houver algum erro faça as devidas correções e repita o processo.

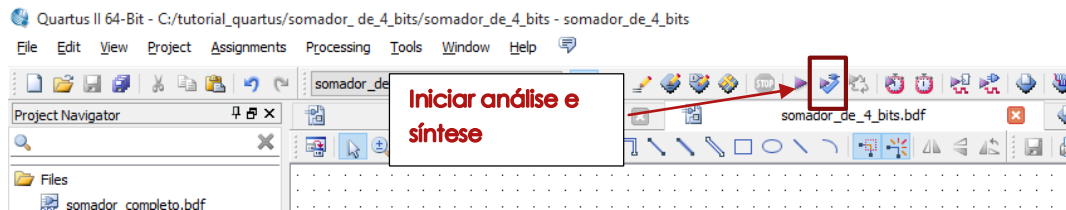


FIGURA 23. LOCALIZAÇÃO DO BOTÃO DE ANÁLISE E SÍNTESE.

7. Simulação

Clique **File** → **New** e escolha a opção *University Program VWF*. Uma nova janela se abrirá, veja a Figura 24. Perceba que o arquivo está vazio e sem possibilidade de configuração, é necessário acrescentar os terminais que serão simulados. Para isso clique em **Edit** → **Insert** → **Inset Node or Bus...** e uma nova janela se abrirá, veja a Figura 25. Nesta nova janela clique no botão *Node Finder...*, que abrirá a janela da Figura 26

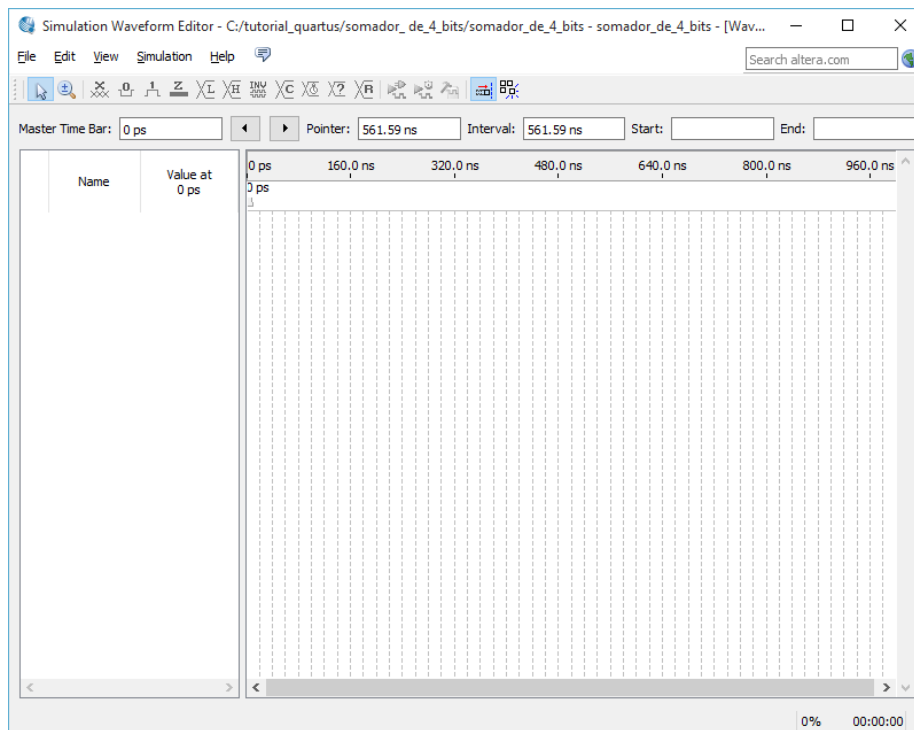


FIGURA 24. AMBIENTE DE CONFIGURAÇÃO DA SIMULAÇÃO.

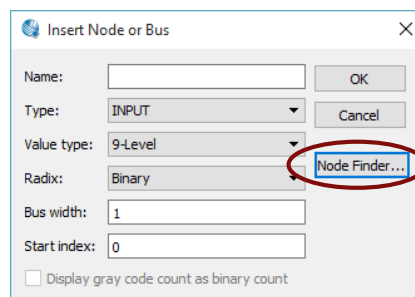


FIGURA 25. JANELA INSERT NODE OR BUS.

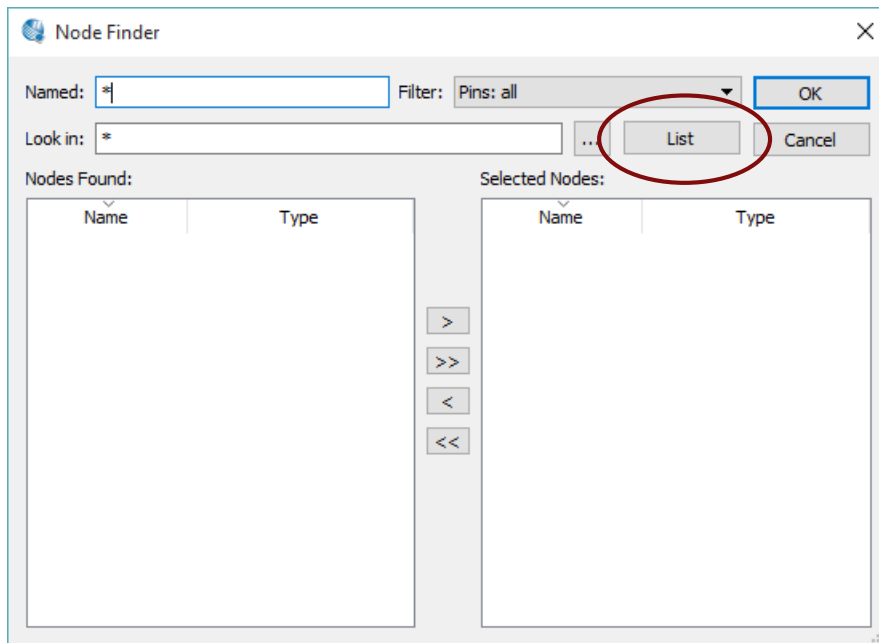


FIGURA 26. JANELA NODE FINDER.

Clique em *List* e os terminais de entrada e saída do projeto aparecerão no campo *Nodes Found*. Clique no botão com o símbolo ">>" para selecionar todos os terminais criados no projeto. Clique em OK e novamente em OK. O ambiente de simulação ficará parecido com a Figura 27.

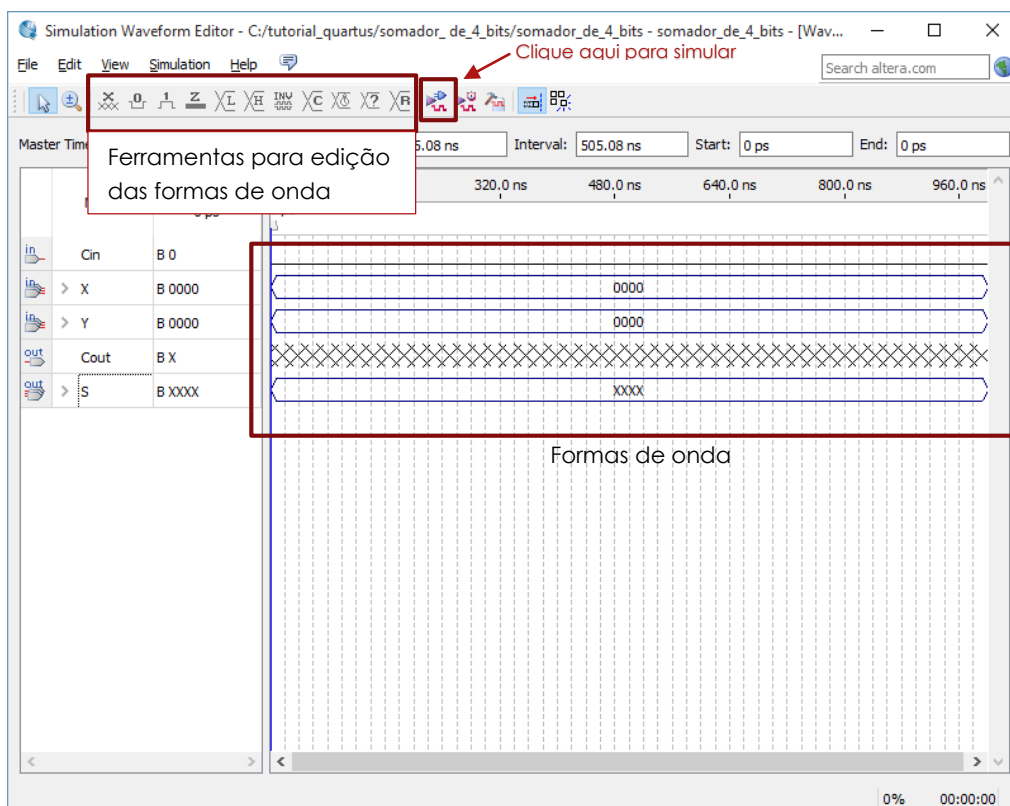


FIGURA 27. AMBIENTE DE SIMULAÇÃO COM OS TERMINAIS DE PROJETO DISPONÍVEIS.

No canto direito da Figura 27 ficam as formas de onda que podem ser editadas para a simulação. É importante salientar que apenas as formas de onda de terminais do tipo entrada e bidirecional podem ser editadas. No canto superior esquerdo ficam as ferramentas para a edição das formas de onda digitais. Para simular clique no botão indicado na Figura 27 (Run Functional Simulation).

A edição das formas de onda é bem intuitiva. Basta selecionar com o mouse (clique e arrastando) a faixa de tempo desejada de um dos terminais de entrada e utilizar uma das ferramentas para ajustar os valores lógicos dos sinais.

Edite as formas de onda de X, Y e Cin de modo a testar completamente o circuito. Aproveite a oportunidade para verificar a funcionalidade de cada ferramenta de edição.

Quando a edição estiver finalizada salve o arquivo e clique no botão de simulação. A figura 28 mostra o resultado de uma simulação para o circuito somador de 4-bits.

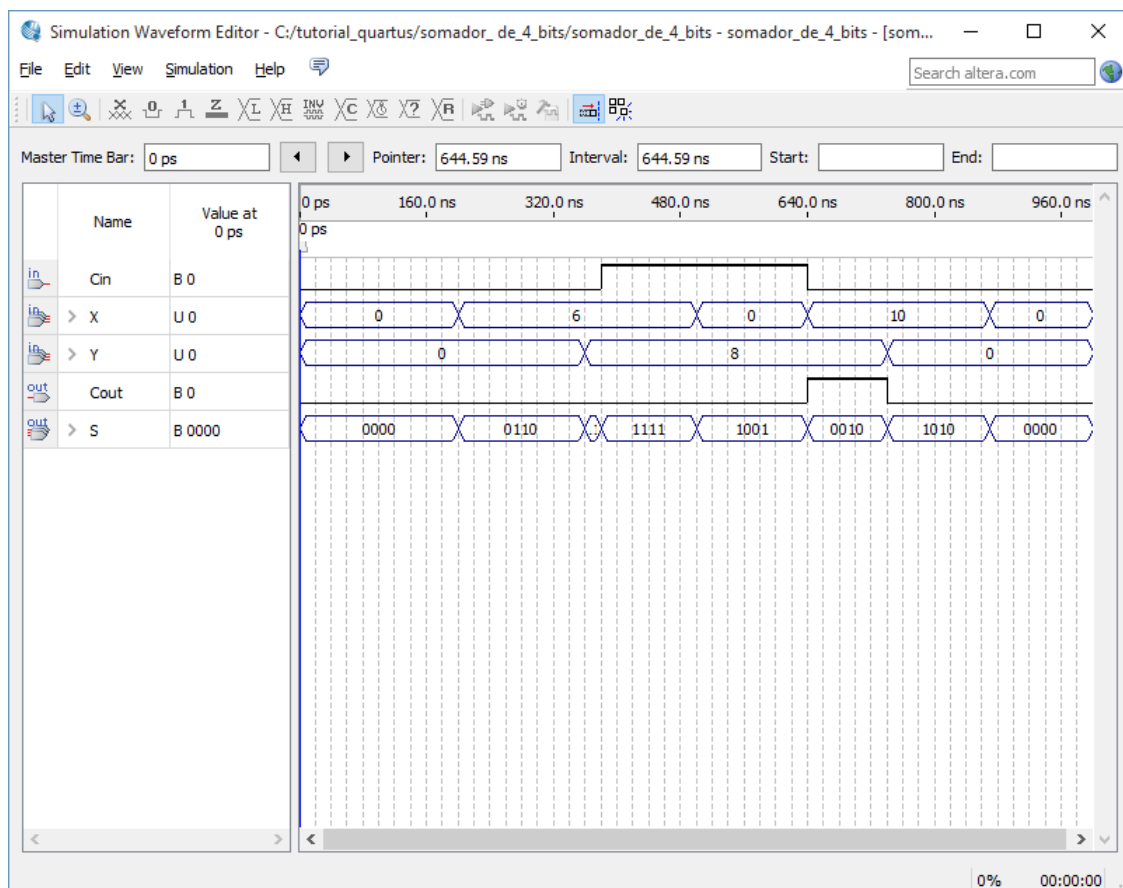


FIGURA 28. RESULTADO DA SIMULAÇÃO DO SOMADOR DE 4 BITS.