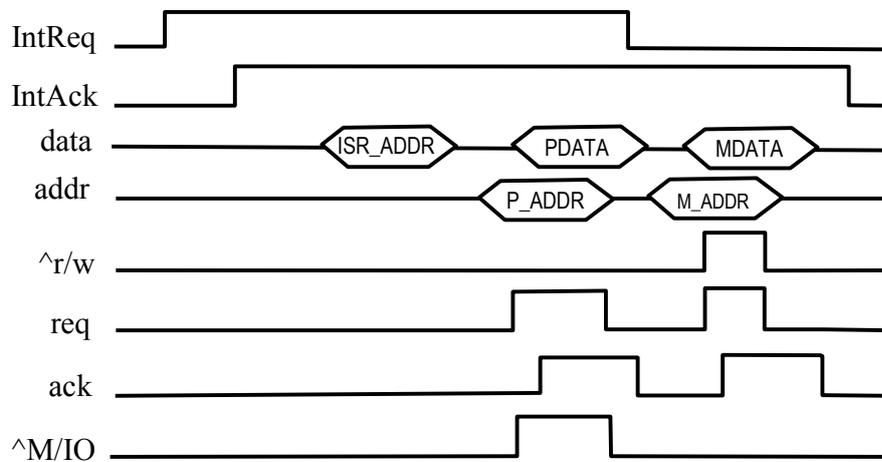
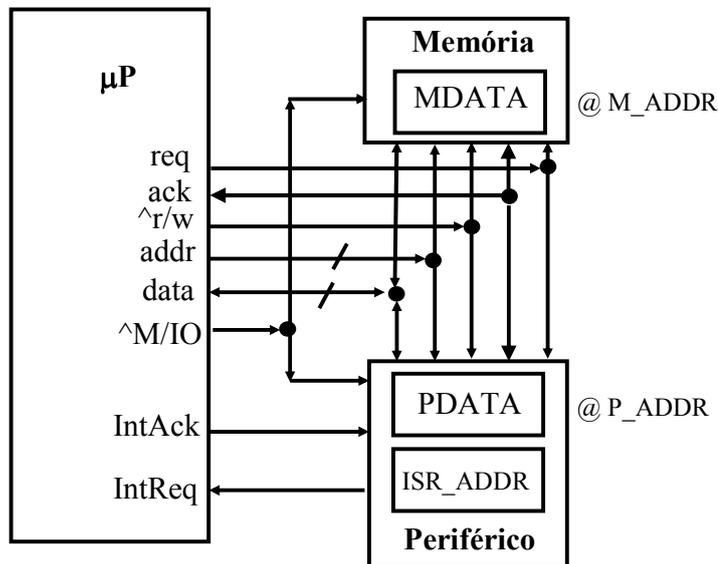


2) Exercício 6.6 plus (com handshake) (obs. Vamos assumir que o endereçamento por standard I/O)

Desenhar um diagrama de blocos para um sistema digital composto de um processador, memória e um periférico, todos conectados através de um barramento de sistema (*system bus*). O atendimento ao periférico se dá através de *vectored interrupt* (o periférico precisa transmitir o endereço ISR onde se encontra a rotina de atendimento à interrupção). Considere a operação que move dados do periférico para a memória. Mostrar todos as linhas (fios) relevantes do barramento (linhas de controle e de dados) e indicar nomes dos portos (entradas/saídas) dos componentes. Usar endereços simbólicos para os endereços. Desenhar uma carta de tempos que ilustre o que ocorre no barramento de sistema durante a interrupção.



3) Exercício 6.7 (por *strobe*) (obs. Assumindo endereçamento tipo memory-mapped)

Desenhar um diagrama de blocos para um sistema digital composto de um processador, memória, periférico e um controlador de DMA, todos conectados através de um barramento de sistema (*system bus*). Considere que o periférico transfere 100 bytes de dados para a memória usando DMA.

Mostrar todos as linhas (fios) relevantes do barramento (linhas de controle e de dados) e indicar nomes dos portos (entradas/saídas) dos componentes. Usar endereços simbólicos para os endereços. Desenhar uma carta de tempos que ilustre o que ocorre no barramento de sistema durante a transferência (mostre apenas a transferência de 2 bytes).

