

Exp - 12 Dispositivo Restaurador de Tensão (Voltage Restorer - DVR)

Lourenço Matakas Junior - 9/11/2013

1- Sags e Swells

Afundamentos ocorrem durante curto-circuito em redes, terminando com o desligamento do disjuntor do ramal onde ocorreu a falta. A profundidade de afundamento é tanto maior quanto mais próximo estivermos do ponto de falta. Ligação de grandes motores também podem acarretar afundamentos.

2- DVR

Um restaurador de tensão mantém a tensão a tensão na carga durante o afundamento no valor pré-falta. É importante que sua atuação seja rápida, da ordem de milisegundos, sem causar saltos de fase na carga. Para isso deve-se medir a tensão na rede e calcular em tempo real qual a tensão que deve ser adicionada à rede (v_{dvr_ref}) para que a tensão na carga não seja afetada. O diagrama de blocos simplificado é mostrado na figura 1 e as formas de onda correspondentes na figura 2.

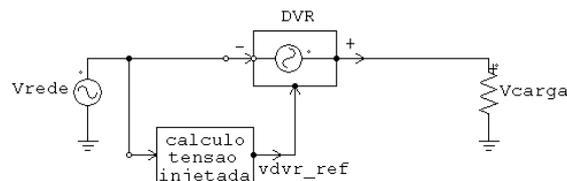


Fig. 1 - Diagrama de blocos simplificado do DVR

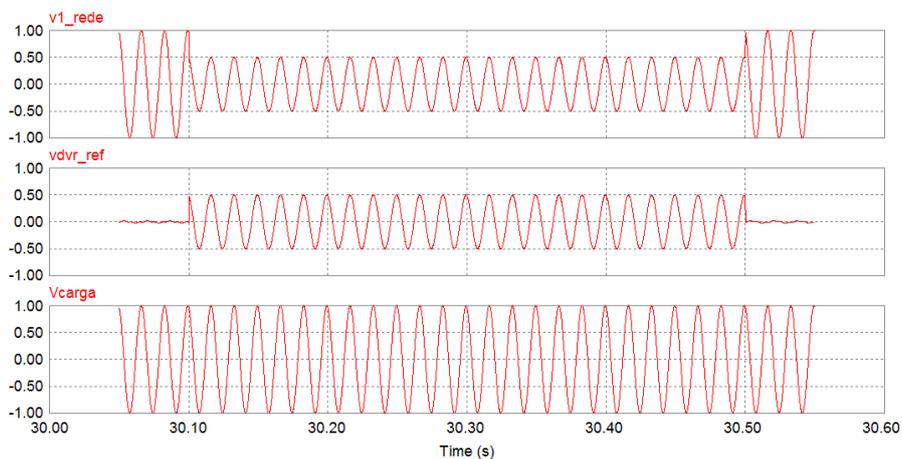


Figura 2- Formas de onda da tensão na rede (V_{rede}), tensão injetada pelo dvr (V_{dvr_ref}) e tensão na carga (V_{carga}) durante a ocorrência de afundamento

Para se conseguir obter o sinal v_{dvr_ref} , deve-se estimar a tensão de rede pré-falta em tempo real. A fase se obtém através de um dispositivo PLL (phase locked loop) que fornece em sua saída um sinal de amplitude unitária (V_{pll}) em fase com o componente fundamental da tensão na rede. Se o PLL for suficientemente lento V_{pll} permanecerá em fase com a tensão na rede antes da falta, durante a ocorrência do sag/swell.

A figura 3 ilustra o diagrama de blocos de uma das possíveis implementações de um PLL monofásico.

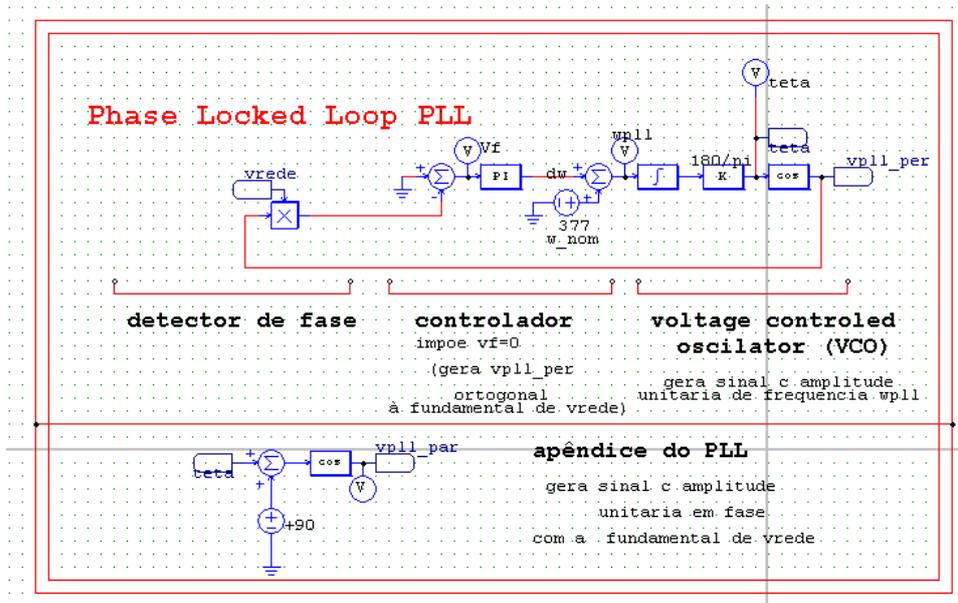


Fig. 3 - Diagrama de blocos do PLL empregado

A tensão na rede é multiplicada pelo sinal V_{pll_per} obtido na saída do oscilador controlado por tensão VCO, gerando o sinal v_f , cujo valor médio está relacionado com a defasagem entre os dois sinais, caracterizando o bloco detector de fase. Se $v_f=0$ os dois sinais estarão em quadratura (justificando a terminação $_per$, de perpendicular). O controlador PI fornecerá o sinal dw (desvio de frequência), que somado à frequência nominal ($w_nom=377$ para redes de 60Hz) resulta na frequência w_{pll} do sinal de saída V_{pll_per} , que impõe $v_f=0$, mantendo V_{pll_per} em sincronismo e em quadratura com a fundamental de V_{rede} . Nota-se um bloco adicional que adianta V_{pll_per} de 90 graus, gerando o sinal V_{pll_par} em fase com a fundamental de V_{rede} .

Para a obtenção do sinal de referência do DVR usa-se o bloco mostrado na figura 4.

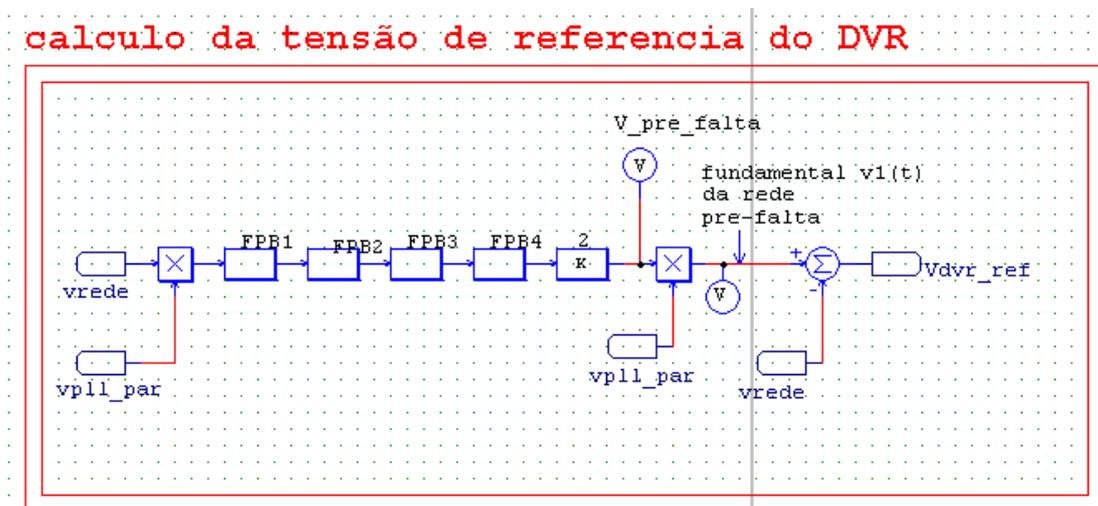


Fig. 4 Diagrama de blocos do calculador do sinal de referência do DVR (V_{dvr_ref})

O valor médio do produto V_{rede} por V_{pll_par} , multiplicado por 2 corresponde à amplitude do componente fundamental de V_{rede} , de acordo com as equações das integrais de Fourier. Quatro filtros passa baixas de primeira ordem tem dupla função de calcular o valor médio do produto " $V_{rede} * V_{pll_par}$ " e de atrasa-lo por mais de 0.5 s, fornecendo o valor da amplitude da fundamental de V_{rede} antes da falta, durante o intervalo de ocorrência do distúrbio. Consegue-se o sinal em fase com a tensão de rede pré-falta " $v_1(t)$ " multiplicando-se a amplitude pré-falta " $V_{pré_falta}$ " por " V_{pll_par} ". A tensão de referência do DVR (V_{dvr_ref}) é obtida subtraindo-se $v_1(t)$ de V_{rede} . Esta tensão é injetada à rede via um inversor ligado em série com a rede e a carga (Fig. 1)

3- Funcionamento do PLL

- Rode o arquivo `pll.sch`. Em 3.05s, quando o PLL está sincronizado com a rede aplica-se um salto de fase de 45 graus. Apresente em uma figura 3 gráficos, o primeiro com os sinais V_{rede} e V_{pll_par} , o segundo com v_f e o terceiro com w_{pll} .
- Está funcionando como desejado? Justifique.
- Explique o comportamento dos sinais v_f e w_{pll} . Apresentam EM MÉDIA os valores esperados? Qual o motivo da ondulação em v_f e w_{pll} , e qual é a sua frequência? Ela atrapalha a operação do PLL?
- Rode o arquivo `pll_harm.sch`, onde foi incluída uma quinta harmônica de 0.2pu. Mostre um ciclo de V_{rede} e de v_{pll} (1 gráfico com duas curvas) para um intervalo antes do salto de fase, e outro bem depois do salto, quando o PLL atingiu o regime permanente. Pode-se afirmar que este PLL rastreia a fundamental de V_{rede} ?

4- Funcionamento do atrasador analógico

- Rode o arquivo `filtro_atrasador.sch` plotando uma figura com dois gráficos: o primeiro com o sinal de entrada v_e , e o segundo com os sinais v_1 (saída do 1o filtro), v_2 (saída de dois filtros), v_3 (saída de 3 filtros), v_4 (saída de 4 filtros). Notar que o sinal de entrada originalmente em 1pu caiu para 0.8pu em 10s. Explicar o comportamento dos demais. Pode-se dizer que v_4 mantém (memoriza) v_e por mais de 0.5 s?

5- Funcionamento do DVR completo

- Rode o arquivo `dvr_1fase.sch` plotando três gráficos em uma figura, um com v_{rede} e V_{carga} , outro com V_{dvr} e outro repetindo V_{carga} . Funcionou como esperado?
- Para verificar o que acontece no caso de tensão de rede distorcida rode o arquivo `dvr`, mostrando as curvas do primeiro item. O que aconteceu com os harmônicos de tensão na carga antes, durante e depois do sag? E com a fundamental da tensão? Apenas para saberem como foi gerada a tensão V_{rede} , apresenta-se na figura 5 o ajuste dos parâmetros no PSIM

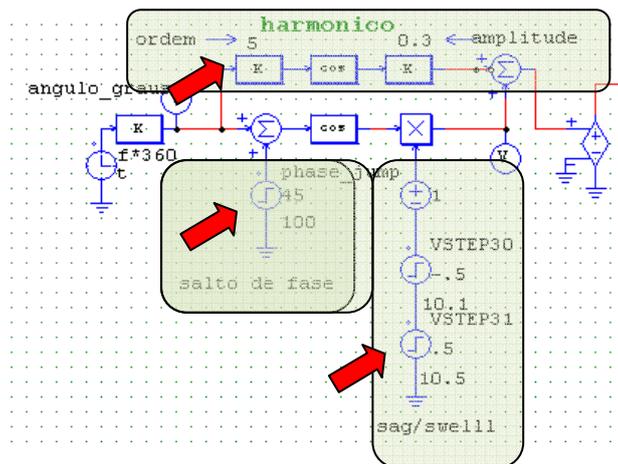


Fig 5- ajuste da ordem e amplitude do harmônico de vrede e do sag

6- Verificação do comportamento do DVR proposto para afundamento de tensão de longa duração

Qdo a rede estiver carregada, a tensão pode ficar com baixa amplitude por longo período, e ainda assim respeitar as normas que estabelecem a faixa de 0,9 a 1,1 pu. Neste caso, que não é um afundamento nem um swell (curta duração), seria interessante que o DVR deixasse de compensar o distúrbio, para evitar o descarregamento ou o carregamento excessivo do banco de capacitores no lado CC do inversor.

- Rode o arquivo dvr_rede baixa.sch onde Vrede vai a 0.8 pu, permanecendo neste valor.
- Plotar em uma figura tres gráficos, um com Vrede , outro com Vcarga e outro com Vdvr_ref.
- Explicar o comportamento desta estratégia de controle de DVR proposta.
- Apenas para entender como foi gerado o sinal da rede apresento abaixo o ajuste dos parâmetros:

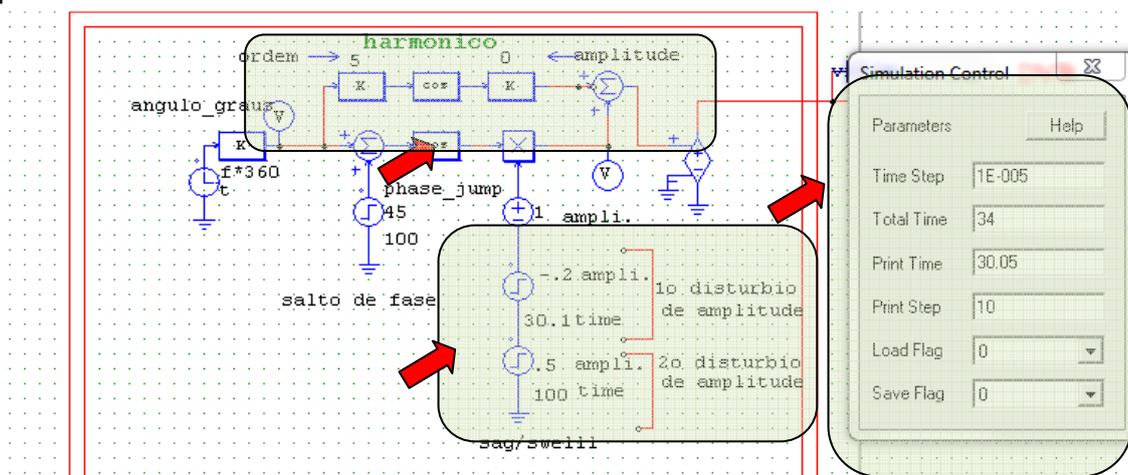


Fig. 5 ajuste do afundamento de -0.2 pu ocorrendo em 30.1 s e permanecendo durante todo o tempo de simulação de 34s

7- Questões Gerais

- que problemas podem acontecer com as cargas durante a ocorrência de sags?
- como você pode implementar a fonte de tensão controlada? Mostrar em diagrama de blocos o inversor, o filtro de potência, o trafo de injeção, o capacitor de armazenamento de energia, a fonte para carregar o capacitor e as malhas de controle.