

SEL EESC USP

Amplificadores Operacionais para Pequenos Sinais

Pré-amplificador de áudio

P. R. Veronese
2014

Amplificadores Operacionais Para Pequenos Sinais

- Arquiteturas Integradas, por dentro do 741:

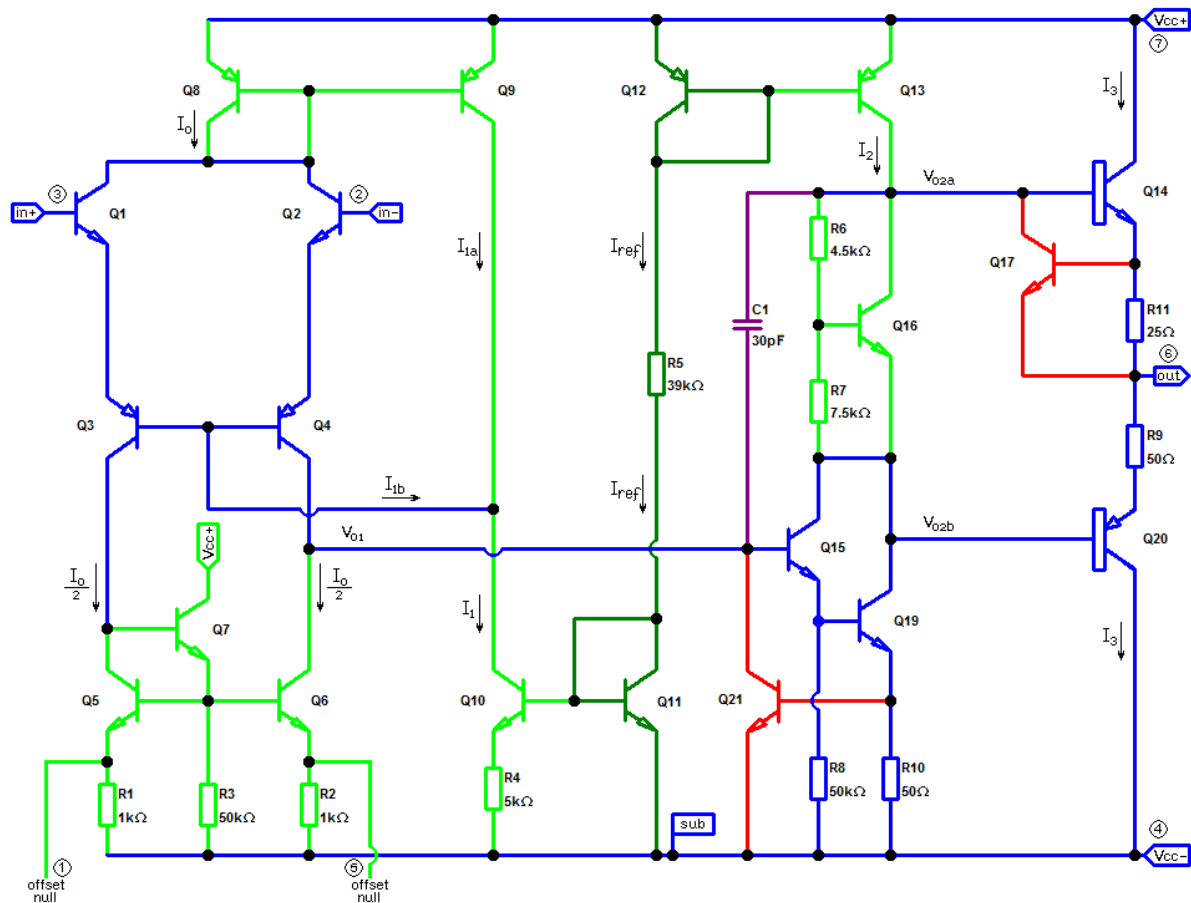


Figura 1 – Circuito Interno do Amp. Op. $\mu A741$, apresentado em 1968 por Dave Fullagar.

O 741 é um amplificador operacional totalmente bipolar, com compensação interna e proteção contra curtos-circuitos e sobrecargas na saída. O circuito interno é apresentado na Figura 1 e pode ser descrito sumariamente como:

- Gerador de corrente de referência para a polarização: Obtida por Q_{11} , Q_{12} e R_5 . Vale:

$$I_{ref} = \frac{V_{CC+} - V_{CC-} - V_{BE11} - V_{BE12}}{R_5} \cong 730 \mu A \quad \text{para} \quad V_{CC} = \pm 15 V$$

- Geradores de correntes de polarização:

- Espelho de Widlar: Formado por Q_{10} e R_4 , trabalhando em conjunto com Q_{11} , gera a corrente I_1 , que vale:

$$I_1 \cong \frac{V_t}{R_4} \times \ln\left(\frac{I_{ref}}{I_1}\right) \approx 19 \mu A \quad \text{para} \quad R_4 = 5 k\Omega \text{ e } \theta = 27^\circ C$$

- Espelho de corrente formado por Q_8 e Q_9 , gera a corrente I_o , teoricamente igual a I_1 , mas, na prática, um pouco menor ($I_o \approx 0,75 I_1$) devido ao efeito Early aplicado diferentemente sobre Q_8 e Q_9 .

- Espelho de corrente formado por Q_{12} e Q_{13} , gera a corrente I_2 , teoricamente igual a I_{ref} , mas, na prática, um pouco menor ($I_2 \approx 0,85 I_{ref}$) pelo mesmo motivo do caso anterior.

- Carga ativa formada pelo espelho de corrente Q_5 e Q_6 . Os resistores R_1 e R_2 aumentam a impedância interna do espelho em AC e causam um equilíbrio maior das correntes de espelhamento. Além disso, permitem o ajuste externo de *offset* através da colocação de um *trimpot* entre os pinos 1 e 5, com o cursor ligado a V_{CC^-} . O transistor Q_7 , juntamente com R_3 , equilibra o espelho anulando a extração de $2I_B$ do coletor de Q_5 .

- Gerador de tensão de polarização do estágio de saída em classe AB: o circuito formado por Q_{16} e pelos resistores R_6 e R_7 é chamado de multiplicador de V_{BE} , pois:

$$V_{CE16} = V_{o2a} - V_{o2b} = \left(1 + \frac{R_6}{R_7}\right) V_{BE16} + R_6 I_{B16} \cong \left(1 + \frac{R_6}{R_7}\right) V_{BE16} \cong 1,2V$$

Essa diferença de potencial, aplicada entre as bases de Q_{14} e Q_{20} , polariza esses transistores com uma corrente de coletor I_3 . A amplitude dessa corrente é apenas suficiente (alguns μA 's) para não causar distorção de *cross-over* nesse estágio. Além disso, o transistor Q_{16} dá estabilidade térmica a esse estágio, através da variação $\Delta V_{BE16} / \Delta \theta$, que fica em torno de $-2mV / ^\circ C$.

- Proteção contra curtos-circuitos e sobrecargas, executada pelos transistores Q_{17} e Q_{21} . O 741 foi projetado para fornecer uma corrente de saída máxima em torno de 25 mA. Os transistores Q_{17} e Q_{21} estão normalmente cortados e se comportam como se não existissem. Quando, porém, a corrente que deixa o terminal de saída atingir o valor de 25 mA, a tensão sobre R_{11} cresce e, conseqüentemente, a tensão entre base e emissor de Q_{17} alcança 0,625 V, colocando-o em condução. O coletor de Q_{17} passa a retirar, portanto, a corrente de base de Q_{14} , levando-o ao corte. Isso evita que Q_{14} queime por excesso de corrente. O mesmo poderia ser feito com um transistor *npn* e com R_9 , para proteger Q_{20} contra excesso de corrente absorvida pelo terminal de saída. Mas, como os transistores *npn laterais* são muito deficientes em circuitos integrados (possuem β muito baixo e dependência térmica muito alta), esse procedimento não seria viável. Optou-se, então, pela colocação de um *npn* no estágio excitador (Q_{15} e Q_{19}). Q_{20} é um transistor *npn substrato* e, portanto, com um desempenho um pouco melhor do que o *npn lateral*. Mesmo assim, o β desse transistor, embora superior ao do *npn lateral*, não é muito elevado. Então, se Q_{20} tender a conduzir demais, ele fará com que a corrente de coletor de Q_{19} cresça, aumentando a corrente sobre R_{10} , aumentando a tensão V_{BE} de Q_{21} e entrando, portanto, em condução. A condução de Q_{21} leva Q_{15} e Q_{19} ao corte, levando, conseqüentemente Q_{20} também ao corte. Isso evita que Q_{20} queime por excesso de corrente.

-Amplificador diferencial: Se fosse usada a topologia convencional, os transistores Q_1 e Q_2 deveriam ser do tipo *npn lateral*, causando uma resistência de entrada muito baixa para o circuito, devido ao baixo valor do β . Optou-se, então, por um par de transistores *npn* na configuração coletor-comum com alta resistência de entrada, mas sem amplificação de tensão. Os transistores Q_3 e Q_4 , na configuração base-comum, foram adicionados, então, em *cascode*. Graças às altas resistências internas do espelho de corrente e do estágio emissor-comum na configuração *Darlington*, o ganho do estágio é elevado. O ponto quiescente foi estabilizado pelo *loop* de corrente envolvendo Q_1 , Q_2 , Q_3 e Q_4 . Como I_1 é uma corrente constante e é igual à soma $I_{1a} + I_{1b}$, se I_o , por algum motivo, tender a aumentar, a corrente I_{1a} , devido ao espelhamento, terá que aumentar, causando a queda de I_{1b} . No entanto, esse é um fato incompatível, pois I_{1b} não pode diminuir se I_o aumentar. Vale também para o oposto, isto é, se I_o , por algum motivo, tender a diminuir.

Esse *loop* torna, portanto, as correntes do estágio praticamente invariáveis, aumentando a estabilidade e a rejeição a modo comum. A topologia usada também permite o aumento da excursão do sinal de entrada melhorando, assim, o parâmetro *CMR*.

- Segundo estágio: Constituído por Q_{15} e por Q_{19} na configuração *Darlington*, esse amplificador emissor-comum apresenta alta resistência de entrada e, graças à carga ativa (Q_{13}), elevado ganho de tensão. A resistência de saída, no entanto, é alta.

- Terceiro estágio: Constituído por Q_{14} e por Q_{20} , está na configuração coletor-comum, em *push-pull* complementar classe *AB*. Embora apresente ganho de tensão inferior à unidade, esse estágio abaixa consideravelmente a resistência de saída, aumentando a capacidade de corrente da mesma. Os transistores Q_{14} e Q_{20} são de geometria maior para suportar as altas correntes de saída e Q_{20} é do tipo *pnp substrato*.

- Compensação em frequências: o 741 é compensado internamente através do aumento do efeito Miller do segundo estágio, propiciado pelo capacitor C_1 . Esse capacitor determina o polo dominante, a frequência de transição e a margem de fase para ganho 1 (0 dB). Como os projetistas desejavam que o amplificador fosse incondicionalmente estável para ganho 1, o capacitor foi escolhido com um valor elevado (30 pF), propiciando uma margem de fase entre 80° e 90° e uma frequência de transição (*GBW*) de 1 MHz. Além disso, com a corrente de lastro (I_o) muito pequena e com o capacitor C_1 muito grande, o *slew-rate* ficou muito baixo (de 0,5 V/μs a 0,7 V/μs), tornando-se impróprio, inclusive, para ser usado como amplificador de áudio de alto desempenho. Pelo fato, contudo, de ser incondicionalmente estável, consumir baixa energia quiescente, possuir proteção contra curtos-circuitos e ajuste de *offset*, esse circuito integrado suplantou os concorrentes da época ($\mu A702$, $\mu A709$ e *LM101*) em aceitação pública e se tornou um *best-seller* absoluto, sendo fabricado e usado até hoje.

- Características: O 741 é fabricado, atualmente, por quase todas as indústrias de componentes eletrônicos e, portanto, pode apresentar variações em suas características de uma marca para outra. As características principais estão listadas na Tabela 1.

Parâmetro	Típico	Extremos
Ganho de Tensão A_{vol}	200.000 V/V	20.000 V/V
Resistência de Entrada [R_i]	2 MΩ	0,3 MΩ
Resistência de Saída [R_o]	75 Ω	100 Ω
Corrente de Entrada [I_{Bias}]	80 nA	500 nA
<i>Offset</i> de I_{Bias} [I_{io}]	20 nA	200 nA
<i>Offset</i> de Entrada [V_{ios}]	2 mV	6 mV
<i>Slew-rate</i> [SR]	0,5 V/μs	0,7 V/μs
GBW [f_T]	1 MHz	-
Max. excursão de saída $V_{CC} = \pm 15V$; $R_L \geq 10k\Omega$	$\pm 14 V_{pk}$	$\pm 12 V_{pk}$
CMRR	90 dB	70 dB
PSRR	96 dB	77 dB
V_{CC}	$\pm 15 V$	$\pm 5 V \sim \pm 18 V$
Consumo [I_{CC}]	1,5 mA	2,8 mA
Consumo [P_C]	50 mW	85 mW

Tabela 1 – Principais Características do Amplificador Operacional $\mu A741$.

- Arquiteturas Discretizadas:

Amplificadores operacionais para pequenos sinais, usados em pré-amplificadores de áudio, exigem arquiteturas com as seguintes características genéricas:

- Ganho de tensão em malha aberta: $A_{vol} > 2000 \text{ V/V}$ [66 dB ~ 100 dB].
- Resistência de entrada em malha aberta: $R_{in}^* > 10 \text{ k}\Omega$.
- Resistência de saída em malha aberta: $R_o^* < 1 \text{ k}\Omega$.
- Frequência de transição: $f_T > 2 \text{ MHz}$.
- Taxa de subida: $SR > 7,5 \text{ V}/\mu\text{s}$.
- Margem de fase para $G_v = 1 \text{ V/V}$: $MF > 45^\circ$.
- Rejeição a modo comum: $CMRR > 60 \text{ dB}$.
- Rejeição às fontes de alimentação: $PSRR > 60 \text{ dB}$.
- Faixa de entrada em modo comum: $CMR > 0,667 * V_{CC}$.
- Tensão de alimentação: $V_{CC} = \pm 15 \text{ V}$ ou maior.
- Estágio de saída *push-pull* complementar polarizado em **Classe A**.

Algumas arquiteturas recomendadas são dadas a seguir:

- Arquiteturas *BiFET*'s:

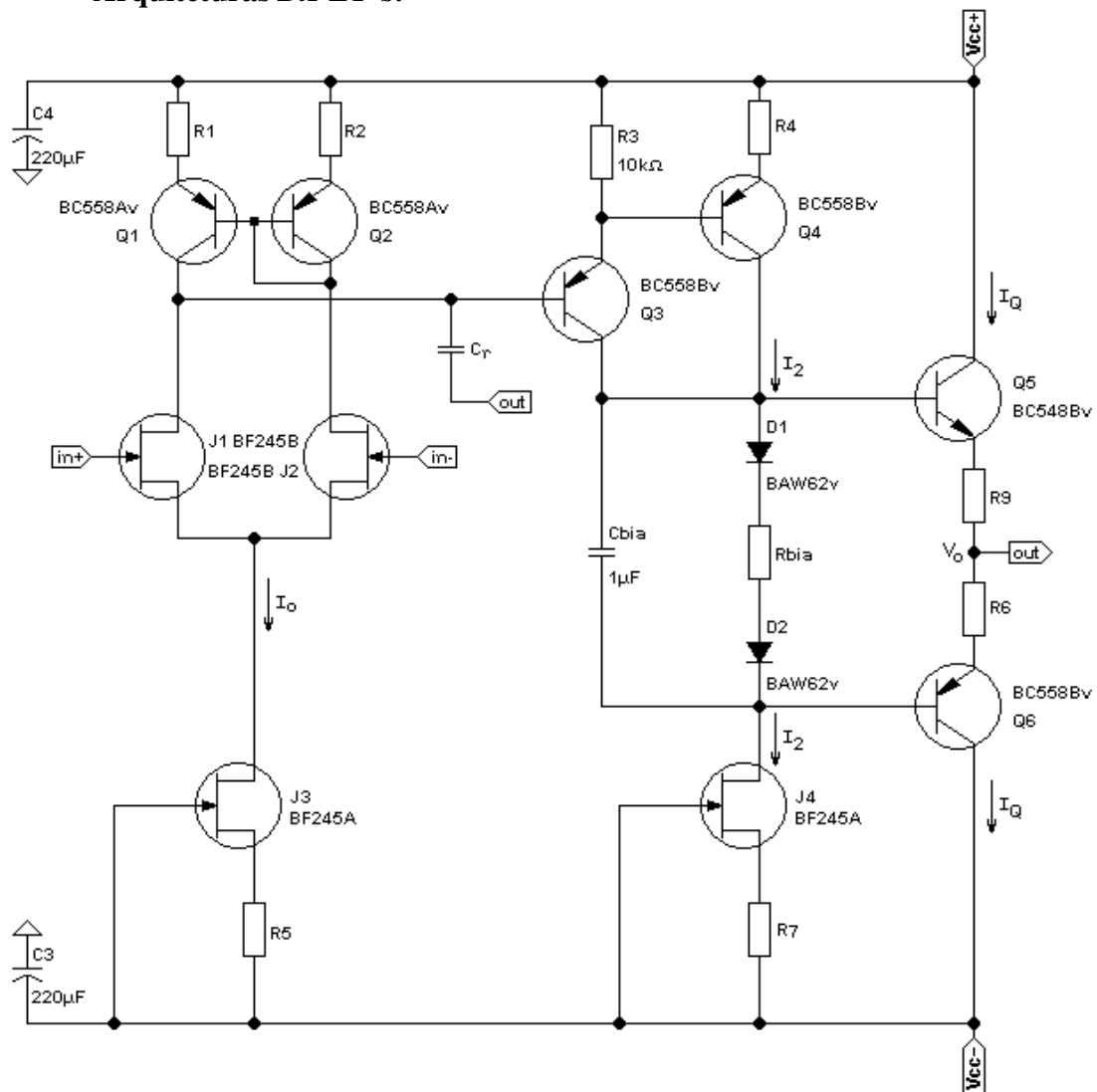


Figura 2 – Arquitetura *Bi-FET*, com Fontes de Corrente Construídas com *JFET*'s.

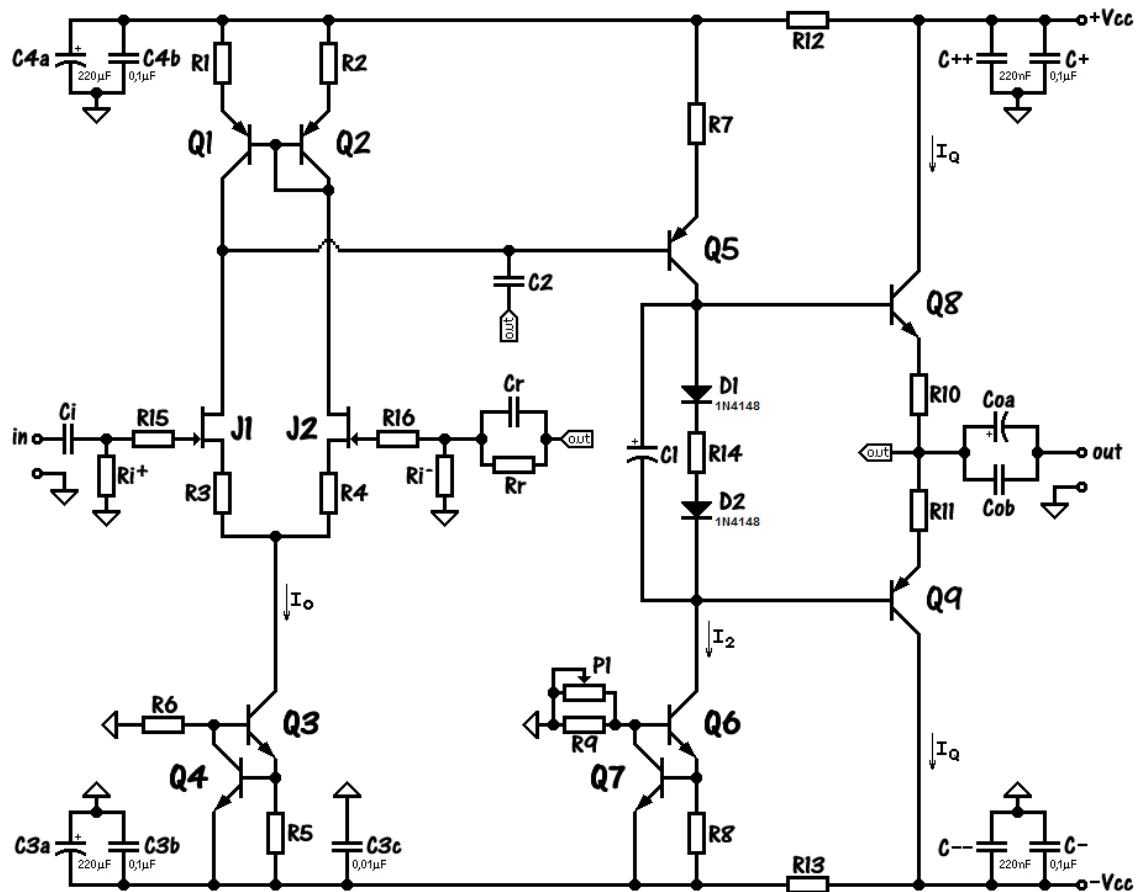


Figura 3a – Arquitetura Bi-FET, com Fontes de Corrente Bipolares.

Para as arquiteturas das Figuras 2 e 3a, recomenda-se:

- $1\text{mA} \leq I_o \leq 2\text{mA}$.
- $3\text{mA} \leq I_2 \leq 6\text{mA}$.
- Para polarização em classe A, $I_Q \geq \frac{I_{o(\text{max})}}{2}$, sendo $I_{o(\text{max})} = \frac{V_{o(\text{max})}}{R_{L(\text{min})}}$.
- Considerar, para os circuitos das Figuras 1 e 2a, $V_{o(\text{max})} \geq 12 V_{pk}$ com $G_v = 1\text{V/V}$, $R_{L(\text{min})} = 600\ \Omega$ e com $V_{CC} = \pm 15\text{V}$. A corrente I_Q deve ser ajustada por R_{14} .
- A tensão de desequilíbrio de saída (V_{offset}) deve ser ajustada por R_4 , no circuito da Figura 2, e por R_9 , no circuito da Figura 3a. A colocação de um *trimpot* ($P1$) é optativa e facilita esse ajuste. No circuito da Figura 3a, aconselha-se usar $R_4 = R_7$, embora não seja estritamente necessário.
- As margens de fase dos circuitos devem ser determinadas por C_r ou por C_2 , respectivamente.

O ganho em malha aberta do circuito da Figura 3a dificilmente excede a 83 dB. Se um ganho maior for desejado, o circuito da Figura 3b deve ser usado. Todas as demais considerações feitas para o circuito da Figura 3a valem para o circuito da Figura 3b. A polaridade do capacitor C_{oa} pode ser invertida, dependendo de V_{offset} .

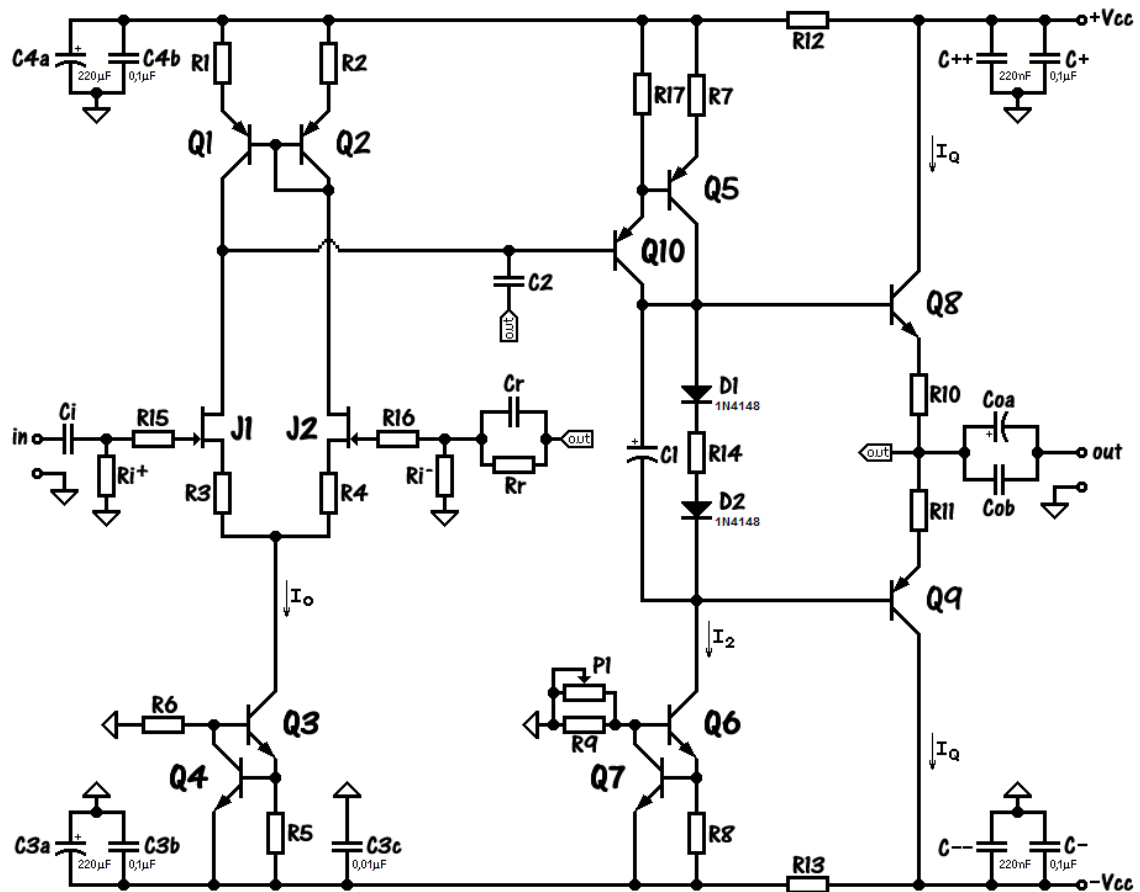


Figura 3b - Arquitetura Bi-FET, com Fontes de Corrente Bipolares e Segundo Estágio em Configuração Darlington.

- Arquiteturas Bipolares:

Para as arquiteturas totalmente bipolares das Figuras 4 e 5, recomenda-se:

- $1\text{mA} \leq I_o \leq 2\text{mA}$.
- $3\text{mA} \leq I_2 \leq 7\text{mA}$.
- Para polarização em classe A, $I_Q \geq \frac{I_{o(\text{max})}}{2}$, sendo $I_{o(\text{max})} = \frac{V_{o(\text{max})}}{R_{L(\text{min})}}$.
- Considerar, para os circuitos das Figuras 4 e 5, $V_{o(\text{max})} \geq 12 V_{pk}$ com $G_v = 1\text{V/V}$, $R_{L(\text{min})} = 600\ \Omega$ e com $V_{CC} = \pm 15\text{V}$. A corrente I_Q deve ser ajustada por R_{bia} .
- As tensões de desequilíbrio de saída (V_{offset}) devem ser ajustadas por R_1 , nos circuitos das Figuras 4 e 5. Nos dois circuitos, para uma ceifa mais simétrica da excursão de saída, aconselha-se usar $R_4 = R_7$, embora não seja estritamente necessário.
- As margens de fase dos circuitos devem ser determinadas por C_r em conjunto com C_a .

Essas arquiteturas, embora funcionem bem, possuem resistências de entrada mais baixas do que as Bi-FET's e, por causa das correntes de polarização das bases de Q_{1a} e de Q_{1b} , apresentam variações significativas de V_{offset} de saída em função dos valores dos resistores R_i^+ , R_i^- e R_r .

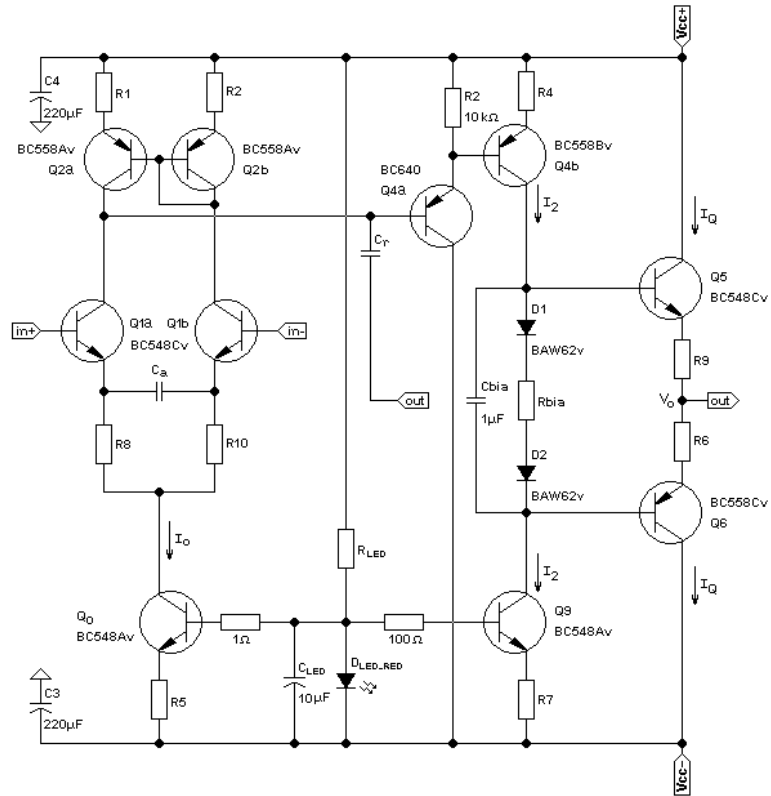


Figura 4 – Arquitetura Bipolar com Tensão de Referência Obtida Através de LED.

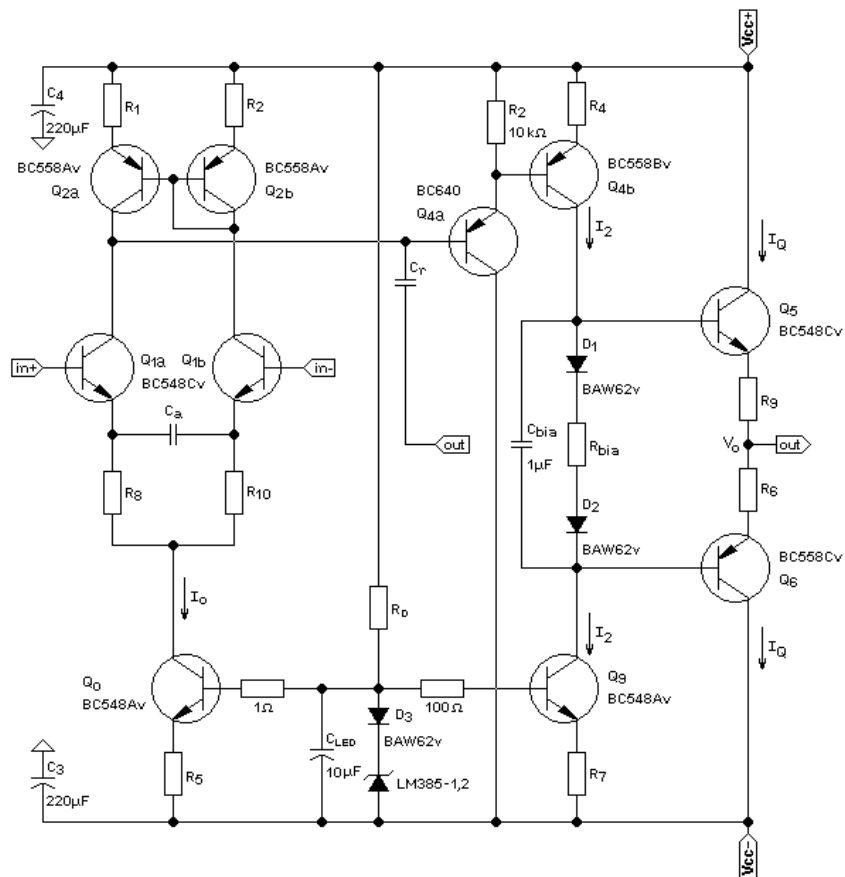


Figura 5 - Arquitetura Bipolar com Tensão de Referência Obtida Através de Diodo de Referência de Gap e com o Segundo Estágio Construído com Configuração Darlington.

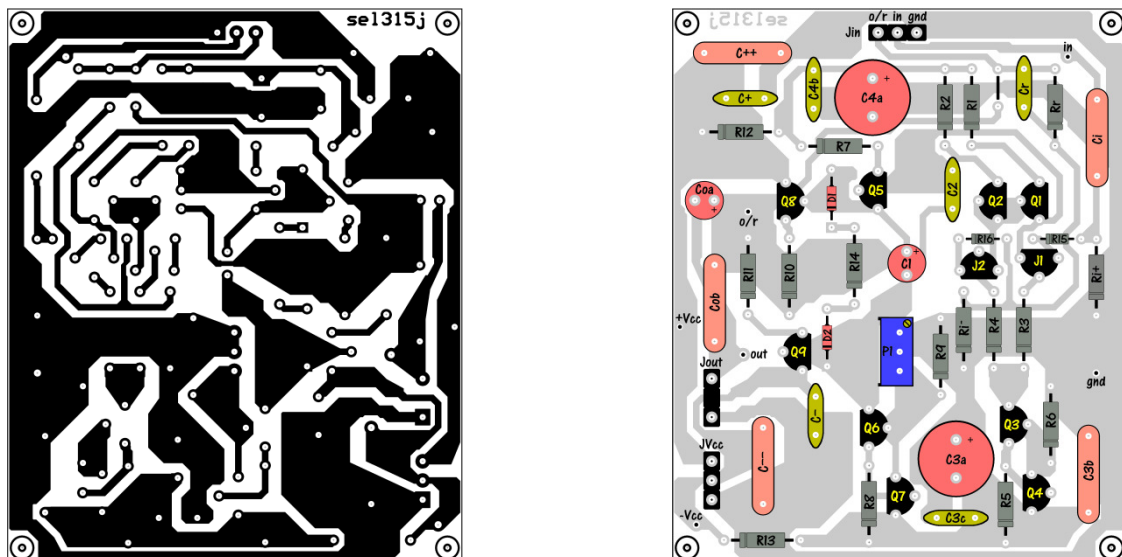


Figura 6 – a.) Circuito Impresso do Circuito da Figura 3a, Visto do Lado do Cobre. b.) Chapeado do Circuito da Figura 3a, Visto do Lado dos Componentes.

Nos circuitos das Figuras 2, 3, 4 e 5, as potências dissipadas nos transistores de saída, (Q_8 e Q_9) ou (Q_5 e Q_6), devem ser investigadas. Se esses valores forem excedidos ou se os transistores exigirem dissipadores de calor, o $BC548Cv$ e o $BC558Cv$ deverão ser substituídos pelos modelos $ZTX853$ e $ZTX953$, respectivamente. Os modelos $2N3440$ e $2N5415$ também são boas opções. O circuito da Figura 5 também pode ser alimentado com $V_{CC} = \pm 24 V$ se R_D for dimensionado para que $I_{D3} \leq 20 mA$. Nesse circuito, $I_o \cong 1,2/R_5$ e $I_2 \cong 1,2/R_7$. Eventualmente, os transistores Q_{1a} e Q_{1b} podem ser substituídos por configurações *Darlington*. Esse procedimento minimiza variações de *offset* de saída em função das resistências de polarização de base desses transistores.

- Circuitos Impressos:

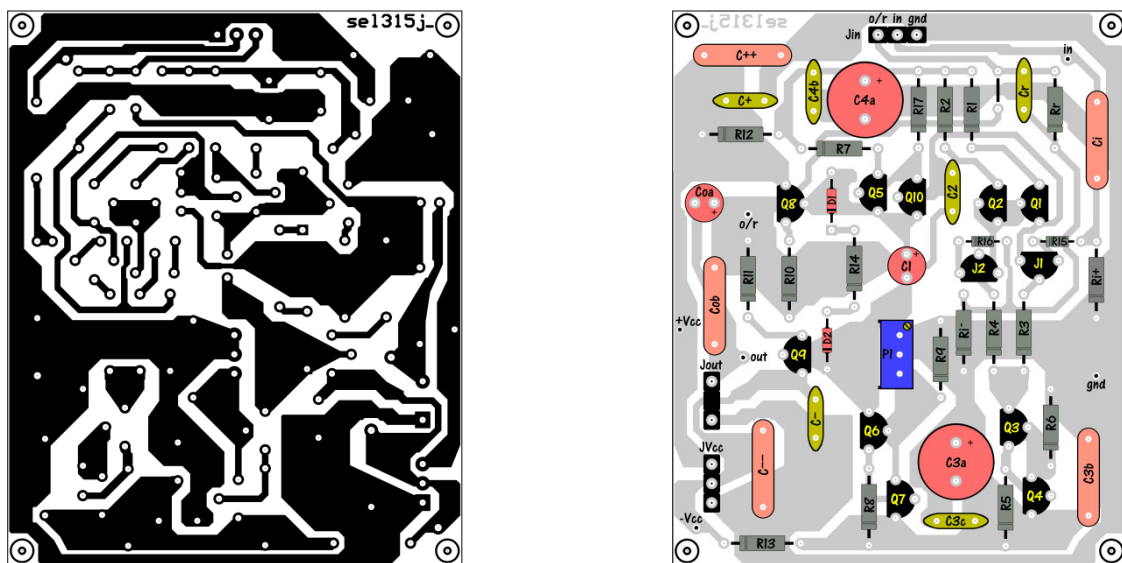


Figura 7 – a.) Circuito Impresso do Circuito da Figura 3b, Visto do Lado do Cobre. b.) Chapeado do Circuito da Figura 3b, Visto do Lado dos Componentes.

Se a opção da Figura 3a for escolhida para o projeto, uma placa de circuito impresso como a da Figura 6a pode ser confeccionada para montagem e testes. A Figura 6b apresenta a distribuição dos componentes sobre a placa.

Se, no entanto, a opção da Figura 3b for escolhida para o projeto, uma placa de circuito impresso como a da Figura 7a pode ser confeccionada para montagem e testes. A Figura 7b apresenta a distribuição dos componentes sobre a placa.

Nos circuitos das Figuras 3a e 3b e nas placas de circuito impresso foram acrescentados os componentes R_r e C_r que estabelecem o ganho em malha fechada, pois os testes não podem ser feitos em malha aberta. No projeto de *SEL315*, os subcircuitos finais de simulação não incluem os componentes: R_r , C_r , C_i , R_i^+ , R_i^- , C^{++} , C^+ , C^- , C^- , C_{oa} e C_{ob} . Esses componentes são externos ao subcircuito e podem mudar dependendo da aplicação dada ao amplificador. A Figura 8 exemplifica o circuito de testes, com *SEL315j* representado por um subcircuito. O capacitor C_{oa} pode ter sua polaridade invertida dependendo da polaridade de V_{offset} .

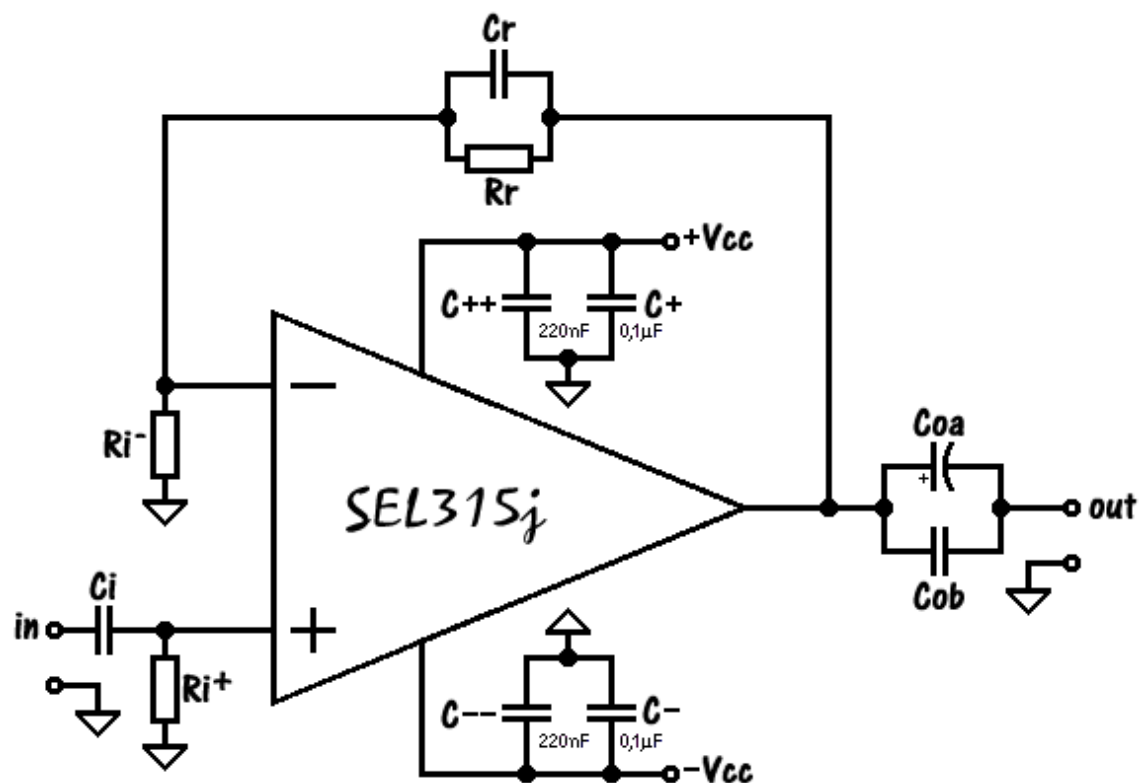


Figura 8 – Circuito de Testes com o Subcircuito *SEL315j*.

- Arquiteturas *BiMOS*:

Nesse tipo de arquitetura, podem-se usar os mesmos circuitos das Figuras 2, 3a e 3b, apenas trocando-se J_1 e J_2 por dois *MOSFET*'s, M_1 e M_2 , do tipo 2N7000. Deve-se lembrar, no entanto, que os *MOSFET*'s com canal **n** são bem mais ruidosos do que os *JFET*'s e, também, são mais caros.