

Escola Politécnica da Universidade de São Paulo
Departamento de Engenharia de Sistemas Eletrônicos - PSI

PSI-3452- Projeto de Circuitos Integrados Digitais e Analógicos

**LAB 2- B: Transistor NMOS- Extração de Circuito
Elétrico e Simulação (2022)**

1 - OBJETIVOS

Esta sessão de lab visa dar continuidade à familiarização do estudante com a metodologia de projeto dedicado com aplicativo IC Station da Mentor Graphics e o programa de simulação de circuitos ELDO. Especificamente, objetiva:

- 1) a geração do leiaute de um transistor NMOS, a observação das regras de projeto utilizadas, dadas em dimensão λ e a extração do diagrama elétrico deste transistor (LAB 2- A)
- 2) Realizar a simulação, compreender o modelo de transistor utilizado e comparar com o modelo simplificado..

2 - PARTE TEÓRICA

2.1. O transistor NMOS – funcionalidade

O modelo mais simples do transistor MOS para o programa SPICE, o chamado NÍVEL 1, prevê que o transistor se comporte de acordo com as equações abaixo. Este é o modelo normalmente usado no desenvolvimento de equações de corrente, do dreno para a fonte (I_{ds}), para se determinar as primeiras aproximações de comportamento de circuitos MOS, baseados nas tensões entre porta e fonte (V_{gs}) e entre dreno e fonte (V_{ds}):

$$I_{ds}=0 \text{ , para } V_{gs} < \text{ ou } = V_{tn} \text{ (chamada de região de corte)} \quad (1)$$

$$I_{ds}=\beta \left((V_{gs}-V_{tn})V_{ds}-\frac{V_{ds}^2}{2} \right) \text{ , para } V_{gs}>V_{tn} \text{ e } V_{ds}<V_{gs}-V_{tn} \text{ (chamada região linear)} \quad (2)$$

$$I_{ds}=\frac{\beta}{2} (V_{gs}-V_{tn})^2 \text{ , para } V_{gs}>V_{tn} \text{ e } V_{ds}> \text{ ou } = V_{gs}-V_{tn} \text{ (chamada região de saturação)} \quad (3)$$

$$\text{com } \beta=\mu_n C_{ox} \frac{W}{L} \quad \text{ou} \quad \beta=\mu_n \frac{C_{ox}}{e_{ox}} \frac{W}{L} \text{ , onde}$$

W e L- largura e o comprimento do transistor NMOS;

μ_n - mobilidade dos elétrons;

C_{ox} - capacitância por unidade de área da porta do transistor;

T_{ox} - a espessura do óxido fino, sob o silício-poli de porta;

e_{ox} - constante dielétrica do óxido de silício;

V_{tn} - tensão de limiar de condução.

Observe-se que V_{tn} , μ_n e C_{ox} (ou T_{ox} , espessura do óxido) são parâmetros de cunho tecnológico e que devem ser fornecidos pelo fabricante em forma de parâmetros de modelo de transistor para simuladores elétricos (SPICE, ELDO, etc.).

O modelo acima apresenta uma precisão razoável quando trata-se da tecnologia do início dos anos 80, de transistores de geometria grande, porém, em escala submicrônica atuais, ele não é adequado. Observe-se que a precisão é baixa, mesmo para simular transistores projetados para tamanho grande, pois trata-se de uma adequação à tecnologia avançada vigente. Outros parâmetros, referentes a efeitos de segunda ordem como, por exemplo, a velocidade de saturação por campo elétrico, devem ser utilizados nas novas tecnologias. É o caso do modelo NÍVEL 53

do ELDO que adotamos neste lab.

Uma primeira curva interessante de se estudar é a resultante da aplicação de uma tensão baixa em V_{ds} e aumentando gradualmente a tensão V_{gs} (Figura 1). Supondo que a condição seja tal que o transistor venha da região de corte, quando $V_{gs} < V_{tn}$ e vá direto para a região de linear, e supondo que $V_{ds} \ll V_{gs} - V_{tn}$, a equação (2) pode ser simplificada para uma de dependência linear com V_{gs} e V_{ds} . Por esta equação simplificada, observando-se as condições de V_{gs} para $I_{ds} = 0$ (com $V_{ds} \neq 0$), valores de V_{tn} e de β . Esta situação pode ser extrapolada como na curva abaixo. Tendo-se W e L , o valor de ' $\mu_n \text{ Cox}$ ' também pode ser obtido.

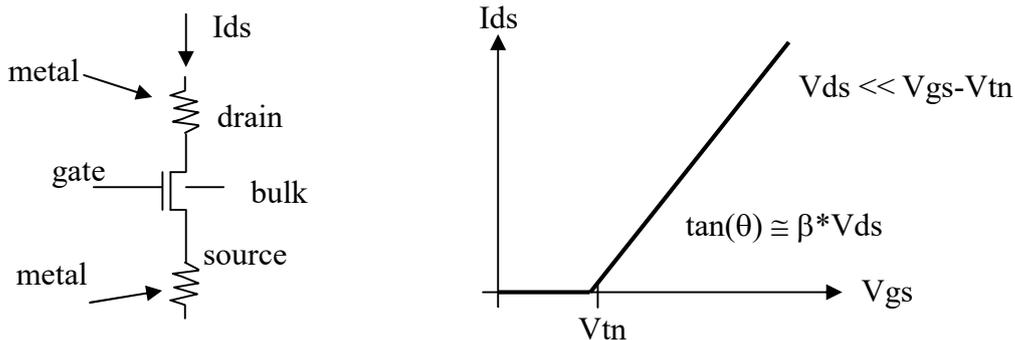


Figura 1. Curva I_{ds} x V_{gs} para V_{ds} pequeno

Uma outra curva interessante de se obter com as equações anteriores é a que mostra o transistor conduzindo quando tanto a tensão V_{gs} como a V_{ds} variam (Figura 2). Esta curva tradicional é mostrada na figura a seguir (I_{ds} x V_{ds} , modulada por V_{gs}).

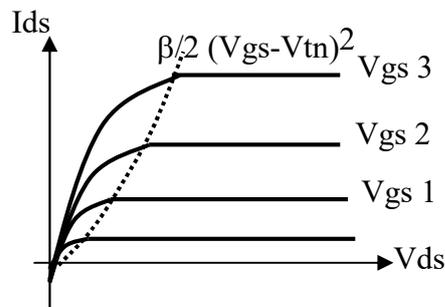


Figura 2. Curva I_{ds} x x V_{ds}

A linha pontilhada indica o ponto em que o valor de V_{ds} provoca a saturação (por pinch-off). Para cada valor de V_{gs} , a tensão de saturação V_{dsat} é definida por $V_{gs} - V_{tn}$. Então, a linha separa, à esquerda, a região triodo e, à direita, a região de saturação.

Deve-se observar que o modelo do transistor não inclui as resistências parasitárias do metal como indicado pelo esuema à esquerda da Figura 1. Estes componentes são incorporados em separado no circuito completo, por exemplo, após uma extração elétrica do leiaute.

3. PARTE EXPERIMENTAL

3.0. Simulação de Transistor com Modelo Simplificado (Schichman-Hodges)

Para efeito de comparação de modelos, o(a) aluno(a) deverá inicialmente fazer o download do arquivo de planilha *.ods, do Libre Office (ou *.xls, do Excel, se preferir- os conteúdos são idênticos) e o arquivo de modelo de transistor **tsmc035.mod.pdf**, que estão no Moodle.

- a) Abram o arquivo de modelo dado e dêem uma percorrida nos parâmetros (as unidades dos parâmetros não aparecem na descrição, porém, alguns deles estão listados na Tabela do anexo (copiado da referência do Sedra). O arquivo original de modelo da TSMC para o transistor de 0.35um está em formato texto, como veremos mais adiante, mas usem, por agora o arquivo *.pdf dado porque, neste, alguns algumas marcações foram feitas nele, tratando-se de um modelo avançado bem mais complexo do que o modelo Schichman-Hodges (Nível 1), visto na referência do Sedra. Entretanto, para a simulação como as equações simplificadas, como visto na aula de teoria, vamos selecionar alguns parâmetros do modelo dado.
 - b) Abram a planilha dada que deve ser modificada e completada seguindo-se os seguintes passos. Procure não editar a planilha para não interferir no seu funcionamento
 - c) Identifique os parâmetros do arquivo de modelo SPICE do transistor para substituir os valores que estão nos campos **em azul** da planilha. A planilha utilizará estes parâmetros para gerar automaticamente a curva de corrente pelo modelo simplificado (dos slides).
 - d) Nos campos **em amarelo** encontramos dados/constantes para eventuais necessidades.
 - e) Os campos **em verde** deverão ser completados por valores determinados pelo(a) aluno(a) (para W e L, use os valores dos Labs 1 e 2). Os valores de tensão V_T , V_{dsat} e V_{ds} , não são calculados automaticamente. Devem ser inseridos corretamente pelos alunos, pois estes serão utilizados nas fórmulas de cálculo automático.
 - f) Adote $V_{sb}=0$ (**Atenção:** caso desejem simular com outro valor de $V_{sb} > 0$, não se esqueçam de completar o campo de V_T com o fator de corpo incluído).
 - g) Completem a coluna de V_{ds} para se ter a simulação estendida para até $V_{DS}=3,3V$.
 - h) Arraste as colunas de corrente para atualizar os seus valores automaticamente na planilha, assim como na curva. Observem que há duas curvas, $V_{GS}=2V$ e $V_{GS}=3V$.
 - i) Escolha, para cada curva V_{GS} , um valor de V_{ds} para a região linear e outro para a região de saturação
- **Sigas as instruções e complete a folha de respostas (item 3.0)**

3.1. Preparação da Atividades no Linux

Esta sessão de lab prossegue com os resultados do LAB 2-A. Primeiramente, o(a) aluno(a) certificar-se de que tenha realizado corretamente o item 3.6 daquele lab e que os arquivos *.sp, *pxi e *pex estejam na forma esperada, com os rótulos dos portos (como na descrição da parte de teoria do LAB-2A). Caso negativo, termine ou refaça primeiramente o lab anterior.

Faça os procedimentos de preparação já vistos em experiência anterior (no sistema operacional Linux), em particular, para esta sessão:

- Abra um terminal e, nela, vá para o diretório `~/psi3452/lab2` (da sessão anterior)
- Tecele `source ~/perfil_mgc_2020a22-64` para ativar as variáveis do ambiente. Lembre-se sempre de realizar esta tarefa quando abrir um terminal- este alerta não será mais repetido futuramente.
- Tecele `ls -al` para se certificar que os arquivos extraídos do transistor NMOS estão na pasta (ou use o gerenciador de arquivos).

3.2. Simulação de Ids x Vds usando o ELDO e visualização usando o EZWAVE

A partir da pasta `~/psi3452/lab2` faremos a simulação do transistor NMOS construído anteriormente com o programa ELDO (semelhante ao SPICE) .

O arquivo `NMOS.sp` (criado anteriormente) corresponde ao seu leiaute, porém está em forma de subcircuito e precisa ser instanciado em algum arquivo topo.

a) Baixe o arquivo exemplo exp2IdsVds.sp que encontra-se na **página do Moodle**. Nele, edite as alterações necessárias, indicadas a seguir. Use o programa **Kwrite** para isto- você pode manter o nome ou alterá-lo se desejar.

Atenção: No arquivo exemplo (ver descrição abaixo), o `xLAB2` é o nome dado à instância que estamos criando para o sub-circuito NMOS; este deve estar descrito em `NMOS.sp`. A ordem em que os terminais globais em `xLAB2` são descritos deve ser a mesma do subcircuito NMOS em `NMOS.sp`. O extrator pode designar os terminais em diferentes sequências, dependendo da posição geométrica dos mesmos no leiaute específico do aluno.

=====

ARQUIVO EXEMPLO (exp2IdsVds.sp)

Simulacao do transistor NMOS no ELDO para determinar a curva Ids x Vds

```
.include "NMOS.sp"
.include /tools/mgc_tree/adk3_1/technology/ic/models/tsmc035.mod
xLAB2 porta dreno 0 NMOS
vdreno dreno 0 3.3
vporta porta 0 3.3
.dc vdreno 0 3.3 0.1 vporta 0 3.3 0.5
.plot dc i(vdreno)
.end
```

Observação 1: A primeira linha do arquivo é sempre vista pelo ELDO como comentário, portanto, reserve-a para isto- não deixe comandos na primeira linha.

Observação 2: A descrição do modelo de transistor é incluída automaticamente no seu arquivo topo de simulação pelo comando `‘.include /tools/mgc_tree/adk3_1/technology/ic/models/tsmc035.mod’` (é o mesmo arquivo visto na aula).

b) Procure o manual do ELDO em `/tools/mgc_tree/ams/docs/pdfdocs/`. Verifique-o, procurando, por exemplo, os capítulos de **fontes independentes**, **elementos passivos**, **subcircuitos** e **decrição do mosfet**. Encontrou-os?

c) Procure mais os seguintes elementos a serem adicionados no arquivo de simulação: as fontes de tensão ou corrente e as definição do tipo de análise será encaminhada na simulação (estão no arquivo acima- identifique-as).

- O arquivo `exp2IdsVds.sp` está preparado para uma simulação `IdsXVds` (para diferentes valores de V_g s). Tenha certeza que consegue associar os comandos de tensão de **`exp2IdsVds.sp`** com a simulação desejada.

d) Na janela de terminal, dispare o ELDO, teclando

`eldo exp2IdsVds.sp` (a sintaxe é `eldo nome_do _ arquivo_ de_simulação`).

e) Acompanhe as mensagens na tela sobre a compilação do arquivo de simulação. Na ocorrência de erros, eles precisarão ser sanados- para isto, há necessidade de interpretá-los. Eventualmente o erro pode derivar de algum engano feito no projeto do leiaute, o que exigirá a sua re-edição no IC Station. Discuta os eventuais erros com os instrutores.

f) Não havendo mais problemas de compilação do arquivo de simulação, verifique que um arquivo `*.wdb` (base de dados das formas de onda) deve ter sido, então, gerado na pasta.

g) Usaremos o programa **ezwave** para a visualização dos resultados. Teclando:

`ezwave exp2IdsVds.wdb &` (a sintaxe é `ezwave nome_do _ arquivo.wdb`).

h) No **ezwave**, abra a pasta **'exp2IdsVds'** na janela da esquerda, clique em **'DC'**; na janela inferior aparecerá o ícone da análise efetuada. Arraste-o para a janela principal de simulação. A curva resultante deve ser parecida com a mostrada na Figura 3.

Observação 1: A corrente mostrada é negativa. Você esperava isto para um transistor canal N? Entendeu o porquê (observe a descrição do tipo de análise em `exp2IdsVds.sp`)?

Observação 2: Há vários recursos de manipulação da ferramenta **ezwave**. Fica por conta do(a) aluno(a) explorar os menus e as opções.

i) Para obter a curva em formato portátil para outros aplicativos clique em **File→Print**. Na janela que aparece clique em **File** e digite um nome (`IdsVds.ps`, por exemplo). Teclando **OK**. Em sua pasta de trabalho aparecerá o arquivo `IdsVds.ps` (formato post-script).

j) Converta o formato deste arquivo, usando o programa **GIMP**. Dispare o **GIMP**:

`gimp &`

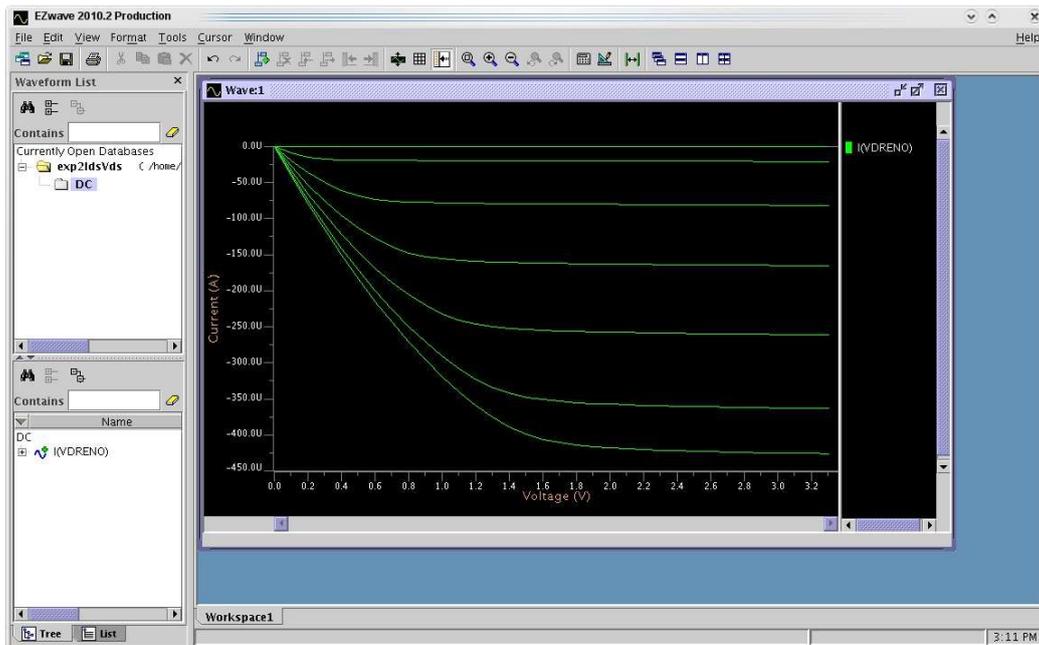


Figura 3. Curva I_{ds} x V_{ds} gerado pela simulação ELDO

k) Abra o arquivo *.ps com o comando **File**→**Open** e na janela que aparece selecione o arquivo **IdsVds.ps** confirmando com OK. Para gravar em JPEG, acione o comando **File**→**Export As**, e escolha o nome correspondente **IdsVds.jpg**. Grave o arquivo, com a resolução proposta de 85%, e o arquivo exportado para jpeg aparecerá na sua pasta.

O próximo passo é comparar os resultados obtidos na curva desta simulação (denominemo-na como **modelo 53**) com a curva obtida na seção 3.0 (em $V_{sb} = 0V$ computado com o arquivo Excel/Libre Office) (denominemo-na como **modelo simplificado**).

O(A) aluno(a) deverá comparar, como a seguir, a precisão esperada das duas simulações de acordo com o modelo SPICE (os parâmetros tecnológicos).

l) Abra novamente o arquivo **tsmc035.mod** utilizado e observe a quantidade de parâmetros utilizados na simulação do ELDO (modelo 53). Compare com o número de parâmetros usados no modelo simplificado da seção 3.0.

m) Com algum editor de figura, anote 4 pontos em cada uma das duas curvas I_{ds} X V_{ds} do modelo 53 com o ELDO: a) para $V_{GS} = 2.0V$, os valores de V_{DS} na região triodo e na de saturação definidos na **seção 3.0**; b) idem para $V_{GS} = 3.0V$.

Observação: Identifique com cuidado os valores de $V_{GS} = 2,0V$ e $3,0V$. São várias curvas e pode haver confusão- olhe pelo arquivo **exp2IdsVds.sp** quais curvas V_{GS} foram solicitadas para simulação.

n) Usando como referência os valores simulados com o modelo53 nesta seção por serem mais precisas, calcule os erros observados:

$$\text{Erro (\%)} = 100 * (I_{ds_simplificado} - I_{ds_53}) / I_{ds_53}$$

- **Sigas as instruções e complete a folha de respostas (item 3.2)**

3.3. Simulação de I_{ds} x V_{gs} usando o ELDO e visualização usando o EZWAVE

Observação. O **ezwave** da seção anterior pode ser fechado.

Um novo arquivo deve ser criado para a simulação I_{ds} X V_{gs} (parametrizado por valores de V_{ds}).

a) Baixe o arquivo-exemplo **exp2IdsVgs.sp** do Moodle (você pode usar outro nome, se desejar). Edite-o como mostrado abaixo (não se esqueça de que a primeira linha é de comentário).

=====

ARQUIVO EXEMPLO (exp2IdsVgs.sp)

Simulacao no eldo do Transistor I_{ds} x V_{gs} nome exp2IdsVgs.sp

.include "nmos.sp"

.include /tools/mgc_tree/adk3_1/technology/ic/models/tsmc035.mod

xEXP2 porta dreno 0 NMOS

vdreno dreno 0 0.1

vporta porta 0 3.3

.dc vporta 0 1 0.01

.plot dc i(vdreno)

.end

b) Analise **exp2IdsVgs.sp** e veja as diferenças para **.exp2IdsVss.sp**. Tenha certeza que consegue entendê-las e associar os comandos de tensão no arquivo com a simulação desejada, além do tipo de análise definida.

c) Faça eventuais modificações no arquivo para compatibilizar a ordem dos portos com a dos nós de *NMOS.sp*.

d) Compile o arquivo no ELDO com

eldo exp2IdsVgs.sp

e) Verifique se não ocorreram erros na execução (corrija-os se houver).

f) Rode o **ezwave**, com

ezwave exp2IdsVgs.wdb &

g) No **ezwave**, abra na janela a esquerda a pasta '**exp2IdsVgs**', selecione **DC** e, na janela inferior, arraste o ícone de análise para a janela principal. A figura resultante deve ser parecida com a da Figura 4.

h) Repetindo o procedimento anterior, ou seja, gerando o '.ps' e depois o '.jpg', grave a curva.

i) Com algum editor de figura, faça a extrapolação sugerida na Figura 1 para a obtenção de V_{tn} , o valor de tensão de limiar.

- **Sigas as instruções e complete a folha de respostas (item 3.3)**

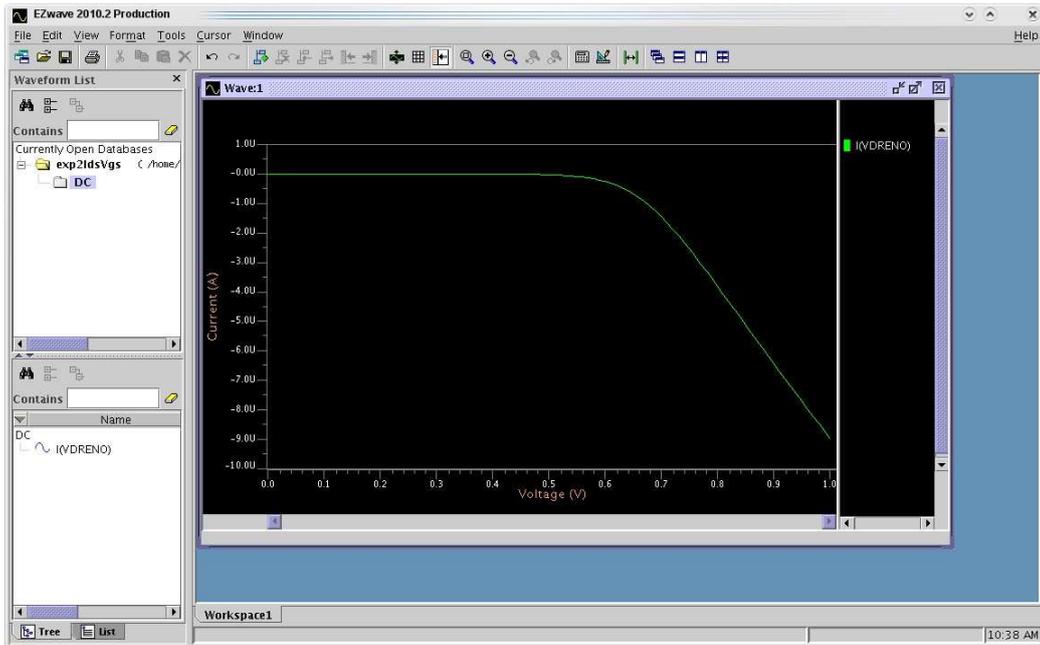


Figura 4. Curva I_{ds} x V_{gs} gerado pela simulação ELDO

3.4. Nova extração do diagrama elétrico

Observação. O **ezwave** da seção anterior pode ser fechado.

Vamos realizar uma nova extração do diagrama elétrico (com novas condições, portanto um circuito diferente) para sua posterior simulação. A extração é feita novamente com o programa CALIBRE. Para isto siga os seguintes passos:

- a) Na mesma janela de terminal, tecle **adk_ic &** para iniciar a ferramenta de edição IC Station. Com o IC Station aberto, confirme que o Working Directory corresponde à pasta deste laboratório, com **MGC**→**Location Map**→**Set Working Directory**...
- b) No IC Station, abra o leiaute criado do Lab 2-A (utilizando o comando *Open*). O desenho do transistor deverá aparecer. Lembre-se sempre de deixar a célula editável, com **Context**→**Layout**→**Set Edit Mode On**.
- c) Grave um novo leiaute, denominando-o com o nome sugerido de **NMOS_B**, com **File**→**Save As...**→**Layout...** .
- d) Chame o CALIBRE com **Tools**→**Calibre**→**Run PEX**. Na janela que aparece, preencha o campo Load Runset com o arquivo já usado no lab 2-A, **/tools/mgc_tree/adk3_1/technology/calibre/pex.tsmc035.runset**. Confirme clicando em **OK**.
- e) Clique no botão **Outputs** e depois, na nova janela, o botão **R+C+CC**. Selecciona opção **No R/C**.

Atenção: Pense no que isto significa.

- f) Procure os arquivos '**NMOS_B.sp**', '**NMOS_B.sp.pex**' e '**NMOS_B.sp.NMOS.pxi**'. Entenda o resultado da extração.

g) Compare o circuito atual extraído com o do lab2-A. Procure entender à luz da teoria sobre interconexões vista na aula 5 (teoria).

- **Siga as instruções e complete a folha de respostas (item 3.4)**

3.5. Nova simulação Ids x Vds

Repetiremos o procedimento da Seção 3.2, com agora para o circuito *NMOS_B*.

a) Crie um arquivo topo a partir do arquivo exemplo **exp2IdsVds.sp**. Faça uma cópia dele e renomeie-o para **exp2IdsVds_B.sp**.

Observação. A simulação será nas mesmas condições anteriores, então, somente as chamadas para o arquivo *NMOS_B.sp* e ao subcircuito *NMOS_B* deverão ser modificadas.

b) Para rodar o ELDO, acesse a janela de terminal para disparar o simulador, teclando:

```
eldo exp2IdsVds_B.sp
```

c) Verifique que não há erros. Novamente, se houver, corrija-os até que não haja problemas de compilação do arquivo de simulação ou de execução do ELDO.

d) Use o programa **ezwave** para visualizar os resultados, com

```
ezwave exp2IdsVds_B.wdb &
```

e) No **ezwave**, abra a pasta '**exp2IdsVds_B**' na janela da esquerda, clique em '**DC**'; na janela inferior aparecerá o ícone da análise. Arraste-o para a janela principal de simulação.

Atenção: A curva resultante deve ser semelhante à da Seção 3.2. A questão que tentaremos tratar é, os valores de corrente são idênticos?

3.6. Comparando os dois casos

Para comparação entre os resultados das seções 3.2 e 3.4, vamos sobrepor a sua curva da seção 3.2 no **ezwave**, como a seguir.

a) No **ezwave**, aberto na seção anterior, selecione **File**→**Open**. Na nova caixa de diálogo, procure a pasta **~/psi3452/lab2**, e selecione **exp2IdsVds.wdb**. Observe que na janela à esquerda aparecerá também a opção da simulação da Seção 3.2

b) Clique em '**DC**'. Arraste o ícone da análise para a janela principal, junto à curva já existente. Veja que as duas curvas ali ficarão sobrepostas.

Atenção: identifique as curvas e interprete as diferenças.

c) Para obter a curva em formato portátil para outros aplicativos, siga os passos anteriores de exportação de arquivos.

d) Com algum editor de figura, identifique as curvas com e sem RC parasitários.

- **Sigas as instruções e complete a folha de respostas (item 3.6)**

ANEXO 1. Unidades de parâmetros do Modelo SPICE (Transistor MOS Nível 1)

TABLE 4.7 Parameters of the SPICE Level-1 MOSFET Model (Partial Listing)

Exibir painel de compartilh

SPICE Parameter	Book Symbol	Description	Units
Basic Model Parameters			
LEVEL		MOSFET model selector	
TOX	t_{ox}	Gate-oxide thickness	m
COX	C_{ox}	Gate-oxide capacitance, per unit area	F/m ²
UO	μ	Carrier mobility	cm ² /V·s
KP	k'	Process transconductance parameter	A/V ²
LAMBDA	λ	Channel-length modulation coefficient	V ⁻¹
Threshold Voltage Parameters			
VTO	V_{t0}	Zero-bias threshold voltage	V
GAMMA	γ	Body-effect parameter	V ^{-1/2}
NSUB	N_A, N_D	Substrate doping	cm ⁻³
PHI	$2\Phi_f$	Surface inversion potential	V
MOSFET Diode Parameters			
JS		Body-junction saturation-current density	A/m ²
CJ		Zero-bias body-junction capacitance, per unit area over the drain/source region	F/m ²
MJ		Grading coefficient, for area component	
CJSW		Zero-bias body-junction capacitance, per unit length along the sidewall (periphery) of the drain/source region	F/m
MJSW		Grading coefficient, for sidewall component	
PB	V_0	Body-junction built-in potential	V
MOSFET Dimension Parameters			
LD	L_{ov}	Lateral diffusion into the channel from the source/drain diffusion regions	m
WD		Sideways diffusion into the channel from the body along the width	m
MOS Gate-Capacitance Parameters			
CGBO		Gate-body overlap capacitance, per unit channel length	F/m
CGDO	C_{ov}/W	Gate-drain overlap capacitance, per unit channel width	F/m
CGSO	C_{ov}/W	Gate-source overlap capacitance, per unit channel width	F/m