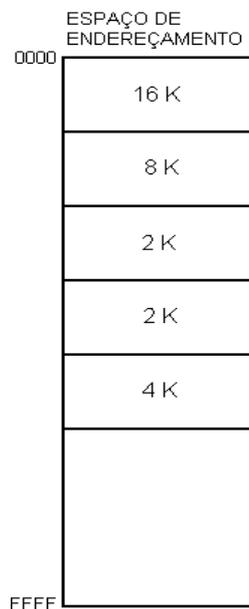


# SEL0415

## Introdução à Organização de Computadores

### Lista 08 – Lógica de Seleção

1. Considere a figura abaixo, referente a um espaço de endereçamento de um microprocessador, e responda os itens a seguir.
  - a) Esse mapeamento corresponde a um microprocessador com quantos bits de endereço?
  - b) Determine a faixa (inicial e final) de endereço, em Hexadecimal, de cada chip de memória (considere o espaço vazio também).
  - c) Qual o tamanho do espaço vazio?

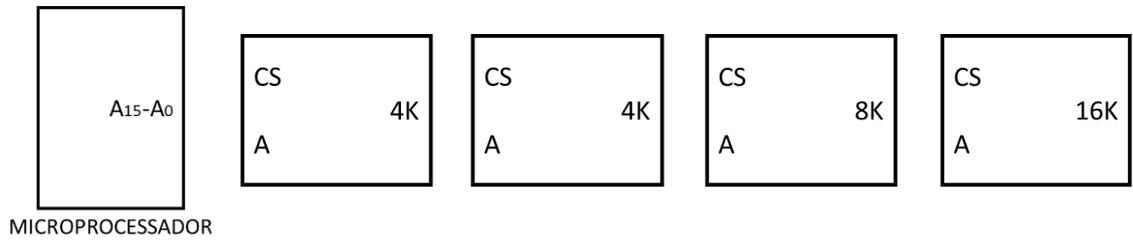


### Questões 2 a 4: Microprocessador de 16 bits de endereço e 8 bits de dados.

2. Considere memórias de 4k, 4k, 8k e 16k, nessa ordem:
  - a) Determine quantos (e quais) bits de seleção, para cada memória, são necessários para a lógica de seleção.
  - b) Faça o mapeamento do endereçamento, determinando a faixa (inicial e final) de endereço, em Hexadecimal, de cada chip de memória.
  - c) Sabendo que:
    - i. NÃO serão usados decodificadores para a seleção
    - ii. O pino CS (Chip Select) de cada memória é ativado quando está em nível ALTO

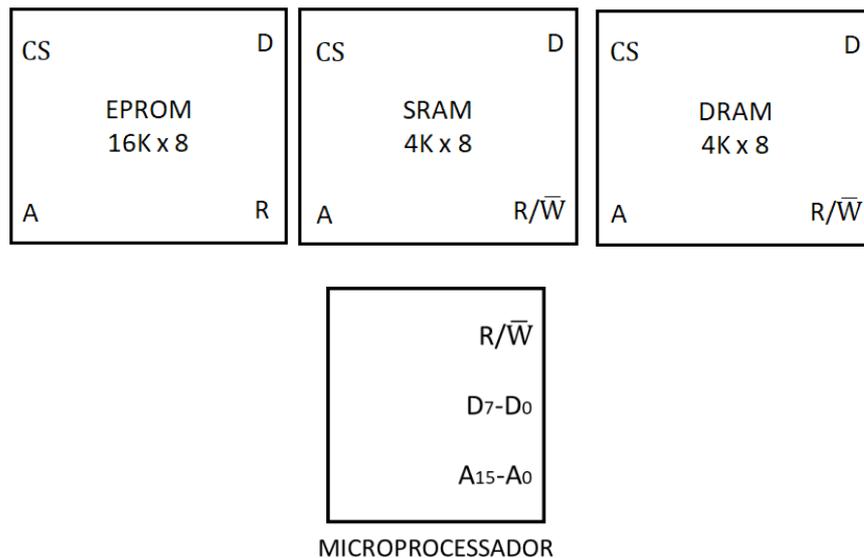
Determine as expressões lógicas para a seleção de cada uma das memórias. Dica: Produto canônico.

d) Desenhe o esquema de ligação somente do endereçamento utilizando os dispositivos abaixo.

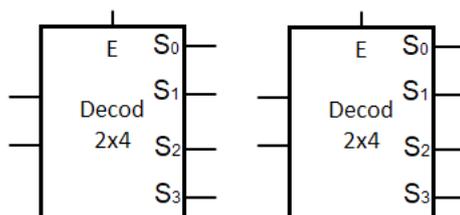


e) Refaça o desenho substituindo as portas lógicas utilizadas para a seleção por **decodificadores**, sem colocá-los em cascata. Considere que as saídas dos decodificadores são em nível alto.

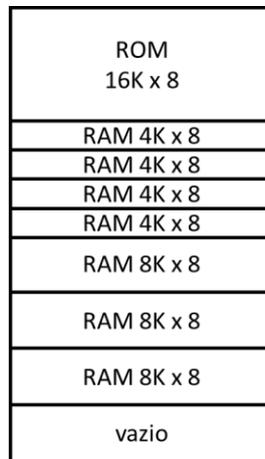
3. Sobre os dispositivos abaixo, considere a seguinte sequência de memórias EPROM – SRAM – DRAM, sem espaço vazio entre elas.



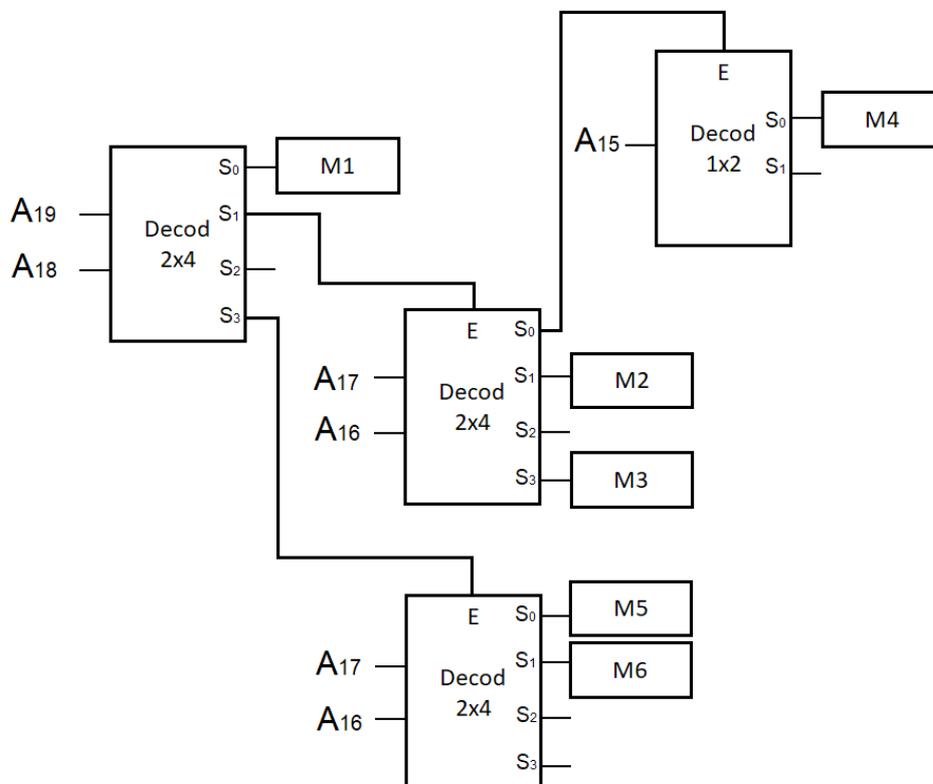
a) Faça o mapeamento do endereçamento, determinando a faixa (inicial e final) de endereço, em Hexadecimal, de cada chip de memória.  
 b) Faça as ligações dos barramentos necessárias utilizando **somente** dois decodificadores 2 x 4, com pino de Enable e saída em nível alto, conforme abaixo. Dica: Cascata.



4. Considere um microcontrolador com 16 bits de endereço e o mapa de memória a seguir. Proponha as ligações dos pinos de endereço:
- Utilizando decodificadores 1x2 e 2x4 em cascata.
  - Utilizando um único decodificador e portas lógicas.



5. A partir da ligação a seguir, responda:
- Quantos bits de endereço possui esse microcontrolador?
  - Qual o tamanho das memórias?
  - A qual faixa de endereços corresponde a memória M4?



6. Explique a diferença entre decodificação absoluta e não-absoluta.

7. Assinale V para afirmativas verdadeiras e F para as falsas. Justifique as falsas.

( ) Na memória M2 da questão 5, são usados 4 bits para seleção e 15 bits para endereçamento

( ) Na questão 5, ao escrever um dado no endereço D40FFh, ele será escrito num espaço vazio

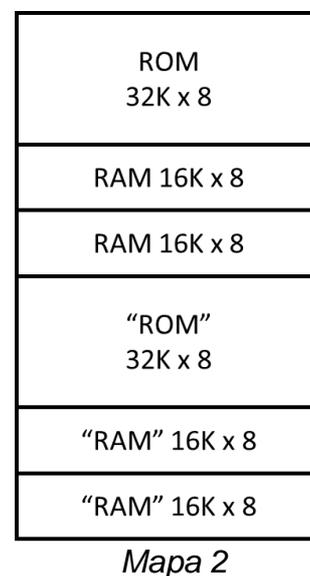
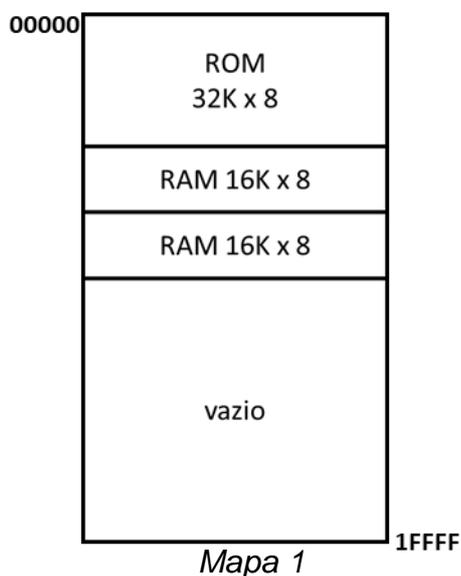
( ) No exercício 5, caso fosse desejado utilizar apenas 1 decodificador, ele deveria ser, pelo menos, um decodificador 5x32

( ) No exercício 4b, as memórias possuem 16 bits de endereçamento

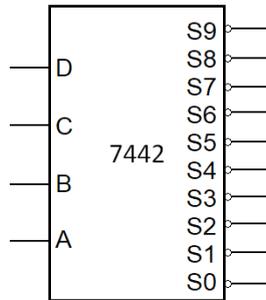
( ) A utilização de decodificação não-absoluta deve ser evitada pois ela reduz pela metade o espaço de armazenamento disponível para as memórias, já que um mesmo dado é escrito em dois endereços diferentes.

( ) Na ausência de decodificadores muito específicos, podem ser utilizados decodificadores comerciais, em que algumas entradas podem ter seus níveis forçados para funcionarem como desejado

8. A partir dos mapas de memória a seguir:



- a) Escreva os intervalos de endereços compreendidos por cada memória
- b) Proponha o esquema de ligações do barramento de endereços, utilizando decodificadores comerciais 7442 e considerando memórias com Chip Select barrado. Note que, no mapa 2, há uma ocorrência de decodificação não-absoluta.



- c) Para cada mapa, o que acontecerá se um dado for escrito no endereço 1DFFFh?

**Questão 9 - 10 => Microprocessador de 16 bits de endereço e 8 bits de dados.**

9. Supondo que você possui uma SDRAM de 32kB, uma Flash ROM de 4kB e um decodificador 2x4, faça o mapeamento de memória, utilizando decodificação não-absoluta, na ordem SDRAM – Flash ROM .
10. Suponha que você tenha à disposição portas lógicas e dois decodificadores (7442 e 74154), conforme abaixo. Considere uma Flash ROM de 2kB, uma SDRAM de 16kB, uma EEPROM de 4kB e uma DDRAM de 8kB, nessa ordem:

- a) Faça o mapeamento de memória utilizando decodificação **não-absoluta** e desenhando o circuito utilizado para tal mapeamento.
- b) Faça o mapeamento de memória utilizando decodificação **absoluta** e desenhando o circuito utilizado para tal mapeamento.

