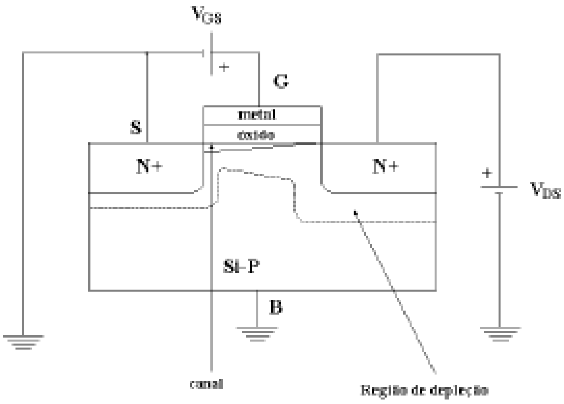
v_{sig} PSI3322 – ELETRÔNICA II
Primeira Lista Adicional Preparatória – 2018
GABARITO

1) (Prova SUB 2000) – Dada a estrutura polarizada conforme indicado abaixo:



Responder e justificar os seguintes itens:

a) Identificar o tipo de dispositivo: **nMOS**

b) Identificar a condição ou modo de operação: **Saturação (existe ponto de estrangulamento (pinch-off)**

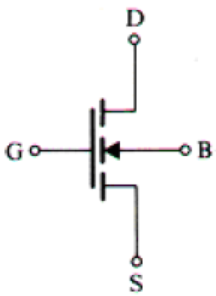
c) Desenhar o símbolo do dispositivo: **Veja abaixo**

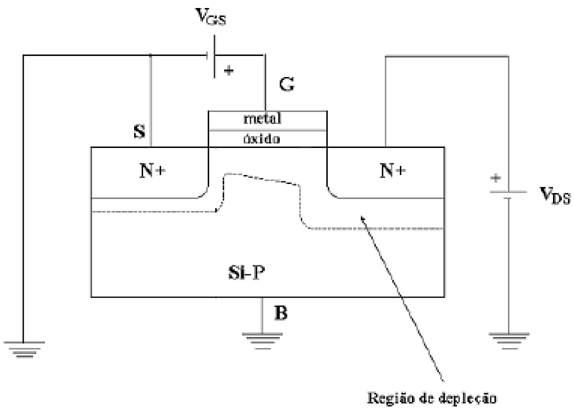
d) Justificar o formato da região de depleção:
Junção de dreno está reversamente polarizada com V_{DS}, a junção de fonte está polarizada com 0V e a região de depleção sob a porta varia devido ao potencial crescente ao longo do canal de 0 a V_{DS}.

e) Justificar os sinais das tensões V_{DS} e V_{GS}:
V_{DS} e V_{GS} são positivos. V_{DS} é positivo para assegurar junção de dreno reversamente polarizada. V_{GS} é positivo e maior que V_t para assegurar a formação do canal.

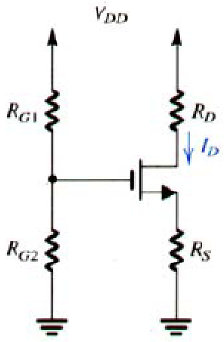
f) Esboçar a mesma acima, mas agora na situação de corte:
$V_{GS} < V_t$

c) Desenhar o símbolo do dispositivo:





2) (Prova 2004) – No circuito abaixo, dados V_t = 1V, k_n' = 0,2mA/V2, W/L = 10, R_S = 0,2R_D, V_{DD} =20V e adotando $R_{G1}//R_{G2}$ = 0,75 MΩ:



Equações

a) Saturação:

$$I_D = \frac{k_n'}{2}.\frac{W}{L}(V_{GS} - V_t)^2(1 + \lambda V_{DS})$$

b) Triodo:

$$I_D = k_n'.\frac{W}{L}\left[(V_{GS} - V_t)V_{DS} - \frac{V_{DS}^2}{2}\right]$$

c) Transcondutância:

$$g_m = k_n'.\frac{W}{L}(V_{GS} - V_t)$$

d) Resistência de saída:

$$r_o = \frac{|V_A|}{I_D}$$

a) Projete o circuito para obter o ponto quiescente V_D = 10V e I_D = 4mA considerando λ = 0. O transistor está em triodo ou saturação?

Supondo transistor na saturação:

$$I_D(mA) = 1.(V_{GS} - 1)^2 = 4 \Rightarrow \begin{cases} V_{GS1} = -1V \\ V_{GS2} = 3V \end{cases} \qquad \therefore V_{GS} = 3V$$

$$V_D = 10V$$

$$R_D = {(V_{DD} - V_D)}/{I_D} \Rightarrow R_D = 2{,}5k\Omega \qquad \therefore R_S = 0{,}2.R_D \Rightarrow R_S = 500\Omega$$

$$V_S = R_S.I_D = 500.4m = 2V$$

$$\therefore V_{DS} = V_D - V_S = 8V > V_{GS} - V_t = 2V \text{ (Saturação)}$$

$$V_G = V_S + V_{GS} = 2 + 3 = 5V$$

$$\left.\begin{array}{l} V_G = \dfrac{R_{G2}}{R_{G1} + R_{G2}}V_{DD} = 5V \\ \\ \dfrac{R_{G1}.R_{G2}}{R_{G1} + R_{G2}} = 0{,}75x10^6 \end{array}\right\} R_{G1} = 3M\Omega \qquad R_{G2} = \frac{1}{3}R_{G1} \Rightarrow R_{G2} = 1M\Omega$$

b) Calcule g_m e r_O considerando λ ≠ 0 e V_A = -500V.

Solução 1: λ = 0

$$g_m = k_n'.\frac{W}{L}(V_{GS} - V_t) = 0{,}2x10.(3-1) = 4mA/V$$

$$r_o = \frac{|V_A|}{I_D} = \frac{500}{4m} = 125k\Omega$$

$$|V_A| = \frac{1}{\lambda} \Rightarrow \lambda = \frac{1}{|V_A|} = 0{,}002V^{-1}$$ Logo, λ ≠ 0

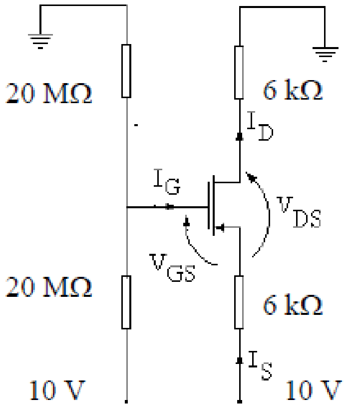
Para V_{DS} = 8V (obtido no item a))

$$4m = \frac{0,2m}{0,2}.10.(V_{GS} - V_t)^2(1 + 0,002x8) \Rightarrow V_{GS} = 2,984V$$

$$\therefore g_m = k_n'.\frac{W}{L}(V_{GS} - V_t).(1 + \lambda.V_{DS}) = 0,2m.10.(2,984 - 1).(1 + 0,002x8)$$

$$g_m = 4,03mA/V$$

3) (Prova 2003) – Dado o circuito transistorizado mostrado na figura abaixo e sabendo-se que V_t = -1V, $\mu_n C_{ox}(W/L)$ = 1mA/V^2. Desprezando-se o efeito de modulação de canal (λ = 0),



a) Determine as correntes I_D, I_S e I_G e as tensões V_{DS} e V_{GS}. O transistor está operado em triodo ou em saturação? Justifique.

Dadas as condições do circuito transistorizado:

$$V_G = \frac{20M}{20M + 20M}.10 = 5V$$

Supondo operação em saturação:

$V_G - V_{DD} = V_{GS} - R_S I_D$ sendo, R_S = 6kΩ

1) -5 = V_{GS} – 6I_D
2) I_D = ½ $(V_{GS} + 1)^2$

Isolando I_D em 1) e substituindo em 2):

$$\frac{V_{GS} + 5}{6} = \frac{1}{2}(V_{GS}^2 + 2V_{GS} + 1) \quad \Rightarrow \quad V_{GS} + 5 = 3V_{GS}^2 + 6V_{GS} + 3 \quad \Rightarrow \quad 3V_{GS}^2 + 5V_{GS} - 2 = 0$$

$$V_{GS} = \frac{-5 \pm \sqrt{25 + 24}}{6} \begin{cases} V_{GS1} = -2V \\ V_{GS2} = 0,35V \end{cases}$$

Substituindo V_{GS1} em 2), temos:

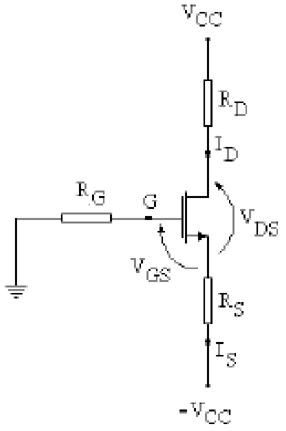
$$I_D = \frac{1}{2}(-2 + 1)^2 = 0,5mA$$

$$\therefore \qquad I_D = I_S = 0,5mA$$

$I_G = 0$
$V_{DS} = -10 + R_S I_S + R_S I_S = -4V$
$|V_{DS}| > |V_{GS} - V_t|$

O transistor está saturado.

4) (Prova REC 2001) – Dado o circuito transistorizado mostrado na figura abaixo e sabendo-se que $\mu_n C_{ox} = 50mA/V^2$, W/L = 20, V_t =1V, V_{CC} = 15V, R_S =2kΩ, R_D = 495Ω. Sabe-se que o transistor está operando na saturação.



a) Desprezando-se o efeito de modulação de canal (λ = 0), determine a corrente I_D, as tensões V_{DS} e V_{GS} e, o parâmetro g_m.

b) Supondo que seja inserida uma fonte de sinal senoidal v_i no ponto G através de um capacitor de acoplamento de valor elevado e tomando a saída no dreno em relação ao terra, determine o ganho $A_V = v_d/v_i$.

<u>Item a)</u>
Na malha de porta: $I_G = 0$ e $V_G = 0$.
Portanto:

1) $$V_{CC} = R_S I_D + V_{GS} \rightarrow I_D(mA) = \frac{(15 - V_{GS})}{2}$$

2) $$I_D(mA) = \frac{1}{2} k_n' \frac{W}{L}(V_{GS} - V_t)^2 = \frac{1}{2} 50.10^{-3}.20(V_{GS} - 1)^2$$

Igualando-se (1) e (2):

$500(V_{GS} - 1)^2 = (15 - V_{GS})/2$ ou $1000V^2_{GS} - 2001V_{GS} + 985 = 0$

Portanto, VGS ≅ 1,127V

Substituindo em (1):

$I_D(mA) = (15 - 1,127)/2 = 6,937mA$ e

$V_{DS} = 2V_{CC} - R_S I_D - R_D I_D = 30 - 2x6,937 - 0,495x6,937 = 12,69V$

$$g_m = k_n'.\frac{W}{L}(V_{GS} - V_t) = 50x10^{-3}.20.(1,127 - 1) = 0,127S$$

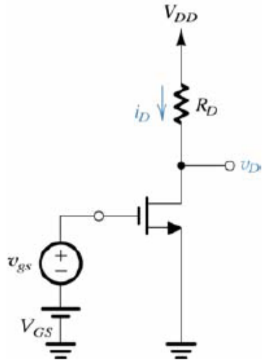
<u>Item b)</u>

$r_o = \infty$ para λ = 0

Para a configuração fonte comum com resistor de fonte apresentada em aula temos:

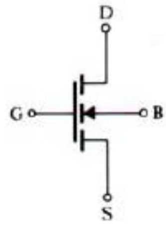
$$A_V = \frac{v_d}{v_i} = \frac{-g_m(R_D // r_o)}{1 + g_m R_S} = \frac{-0,127x495}{1 + 0,127x2000} = -0,247V/V$$

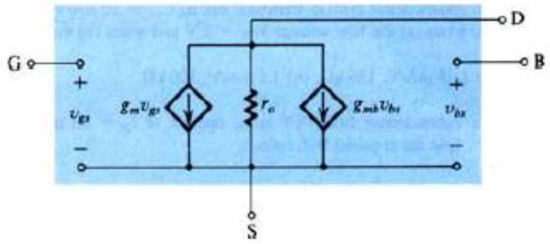
5) (1ª Prova 2002) – Dado o amplificador abaixo na configuração fonte comum:



Dados:

W/L =2
K_n' = 1mA/V^2
V_t = 1V
I_D = 1mA
V_{DD} = 20V
V_{DS} = 10V
$r_o = V_A/I_D$
V_A = 40V





a) Justifique porque esta configuração é chamada “fonte comum”.

Sob o ponto de vista de análise de sinal, a fonte está aterrada e é um ponto comum entre o sinal aplicado na entrada e o sinal extraído na saída.

b) Calcule o ganho $A_V = v_o/v_i$.

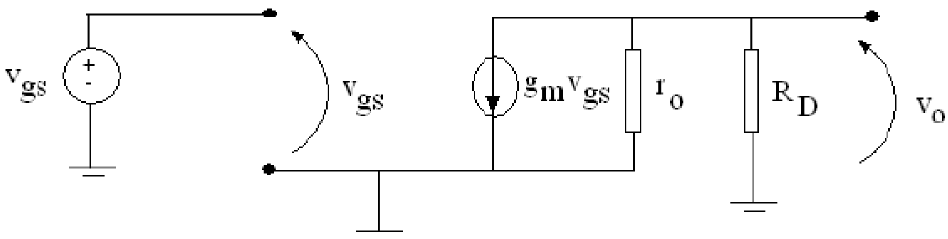
Observa-se que v_{bs} = 0. Sob o ponto de vista de sinal devemos curto-circuitar “V_{DD}” e “V_{GS}” e substituir o modelo incremental no lugar do transistor como segue:

$$I_D = \frac{1}{2}k_n'.\frac{W}{L}(V_{GS}-V_t)^2 = 1mA = \frac{1}{2}10^{-3}.2.(V_{GS}-1)^2 \Rightarrow V_{GS} = 2V$$

$V_{DS} > V_{GS} - V_t$ (Transistor saturado)

$$g_m = k_n'.\frac{W}{L}(V_{GS}-V_t) = 10^{-3}.2.(2-1) = 2mS$$

$$r_o = \frac{V_A}{I_D} = \frac{40V}{1mA} = 40k\Omega \qquad R_D = \frac{V_{DS}}{I_D} = \frac{10V}{1mA} = 10k\Omega$$



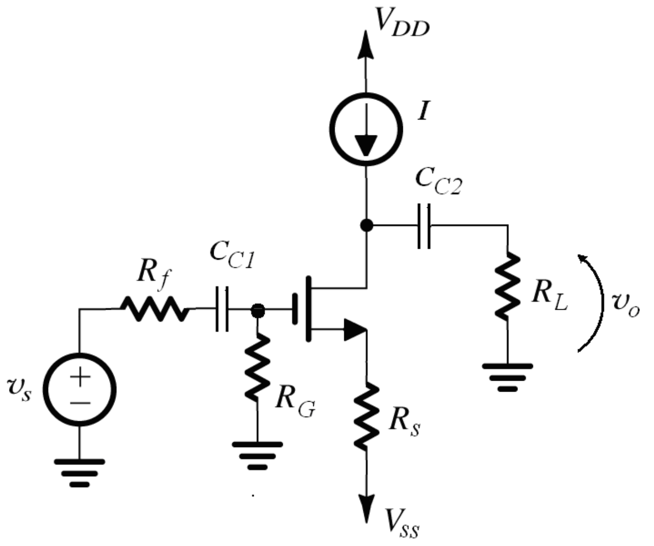
$$G_V = \frac{v_o}{v_{gs}} = -g_m(r_o // R_D) = -2.10^{-3}.(40k\Omega // 10k\Omega) = -16V/V$$

c) Deduza a expressão da impedância de saída r_S e calcule o seu valor numérico.

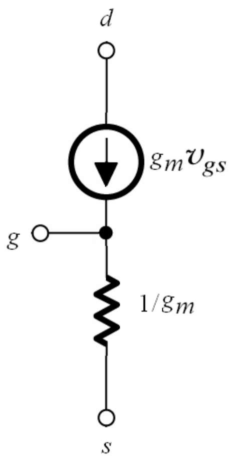
Regra: Curto-circuitar “vgs” e aplicar um gerador imaginário “vx” na saída de forma a medir “ix” e obter:

$$R_{out} = \frac{v_x}{i_x} = r_o // R_D = 40k\Omega // 10k\Omega = 8k\Omega$$

6) (Prova 2013) - Dado o circuito amplificador como indicado a seguir juntamente com o modelo T,



Modelo T



Dados:

$V_{DD} = 15V$
$I = 1\ mA$
$R_S = 2{,}0\ k\Omega$
$R_L = 200\ k\Omega$
$R_G = 10\ M\Omega$
$R_f = 10\ M\Omega$
$W/L = 5$
$k_n' = 0{,}1mA/V^2$
$V_t = 1V$
$\lambda = 0$
$C_{C1} = C_{C2} = C_{C3} = \infty$

Formulário

a) Saturação:

$$I_D = \frac{k_n'}{2}.\frac{W}{L}(V_{GS} - V_t)^2(1 + \lambda V_{DS})$$

b) Triodo:

$$I_D = k_n'.\frac{W}{L}\left[(V_{GS} - V_t)V_{DS} - \frac{V_{DS}^2}{2}\right]$$

c) Transcondutância

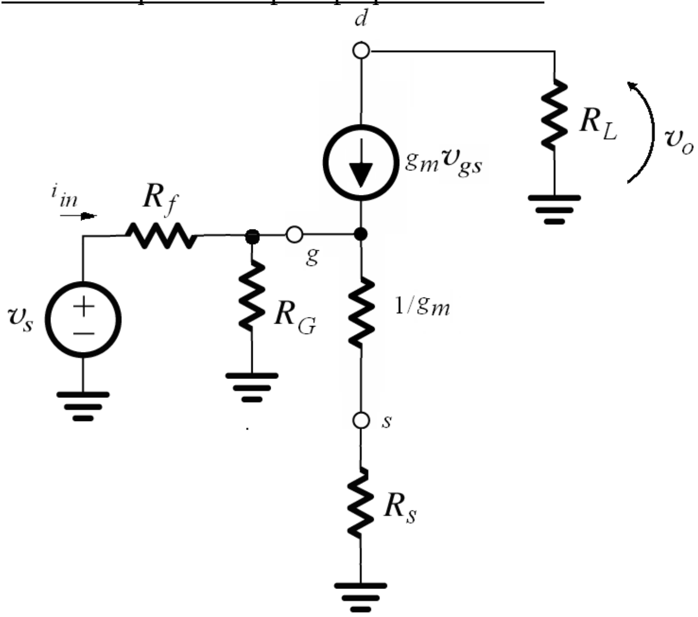
$$g_m = k_n'.\frac{W}{L}(V_{GS} - V_t)$$

d) Resistência de saída

$$r_o = \frac{|V_A|}{I_D} = \frac{1}{\lambda I_D}$$

(a)Desenhe o circuito equivalente para análise em pequenos sinais do amplificador e calcule a transcondutância g_m,

Circuito equivalente para pequenos sinais:



Cálculo da tensão V_{GS} de polarização e da transcondutância gm:

$$I_D = \frac{k_n'}{2}.\frac{W}{L}(V_{GS} - V_t)^2 \longrightarrow 1mA = 0{,}1mA/V^2 x\frac{5}{2}x(V_{GS} - 1)^2 \longrightarrow (V_{GS} - 1)^2 = 4 \longrightarrow V_{GS} = 3V$$

$gm = k_n' \frac{W}{L}(V_{GS} - V_t) \longrightarrow gm = 0{,}1mA/V^2 x5x(3-1) = 1mA/V$

(b) Calcule o ganho de tensão $G_v = v_o/v_s$,

Analisando o circuito equivalente para pequenos sinais desenhado no ítem anterior, é fácil de constatar que:

$v_o = -g_m R_L v_{gs}$ (1)

$v_{gs} = \left(\frac{1/gm}{R_s + 1/gm}\right) v_g$ (2)

$v_g = \left(\frac{R_G}{R_G + R_f}\right) v_s$ (3)

Substituindo (3) em (2) e (2) em (1), temos:

$$G_V = \frac{v_o}{v_s} = -g_m R_L \left(\frac{1/gm}{R_s + 1/gm}\right)\left(\frac{R_G}{R_G + R_f}\right) \longrightarrow G_V = -1mA/V.200k.\left(\frac{1k}{2k+1k}\right)\left(\frac{10M}{10M+10M}\right) = -\frac{100}{3}$$

(c) Calcule a resistência de entrada $R_e = v_s/i_{in}$,

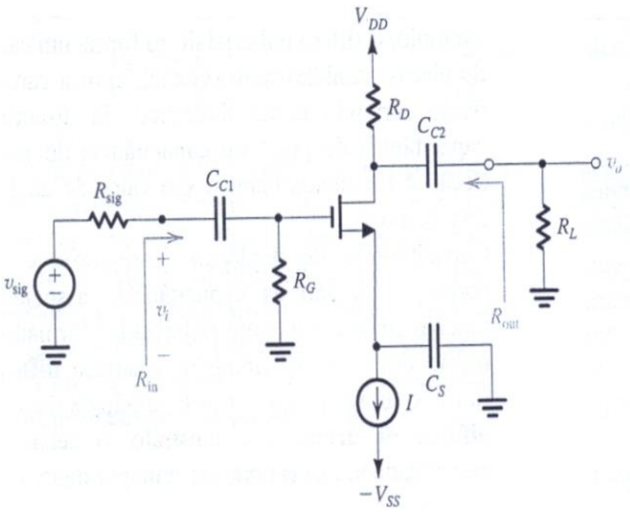
$$R_e = \frac{v_s}{i_{in}} = R_f + R_G = 20M\Omega$$

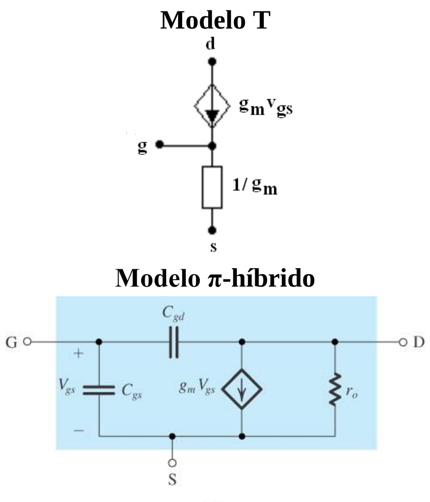
(d) Calcule a resistência de saída R_{out} vista a partir de R_L (desconsiderando R_L).

Regra: Curto-circuitar "vs" e aplicar um gerador imaginário "vx" na saída de forma a medir "ix" e obter:

$R_{out} = \frac{v_x}{i_x} = \infty$ (resistência de saída da fonte de corrente vinculada no circuito empregado na análise *ca*.)

7) (Prova 2009): Dados o circuito amplificador, os modelos T e π-híbrido para pequenos sinais e as equações abaixo:





(c)

Equações:

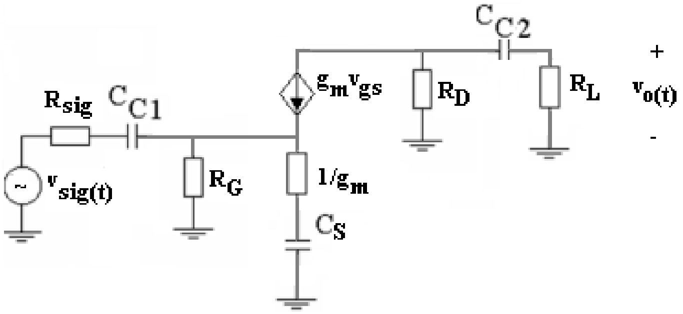
$$\omega_{P1} = 2\pi f_{P1} = \frac{1}{C_{C1}(R_{sig} + R_G)}, \quad \omega_{P2} = 2\pi f_{P2} = \frac{g_m}{C_S}, \quad \omega_{P3} = 2\pi f_{P3} = \frac{1}{C_{C2}(R_L + R_D)} \quad \text{(pólos)}$$

$$T(s) = \frac{Ks}{(s + \omega_p)}$$ (função de transferência de um circuito passa-altas)

Sabendo-se que R_D= 2kΩ , R_L= 2kΩ , R_{sig}= 10kΩ , R_G= 90kΩ, g_m= 5 mA/V, $r_o = \infty$, C_{gs} = 1pF e C_{gd} = 1,5pF:

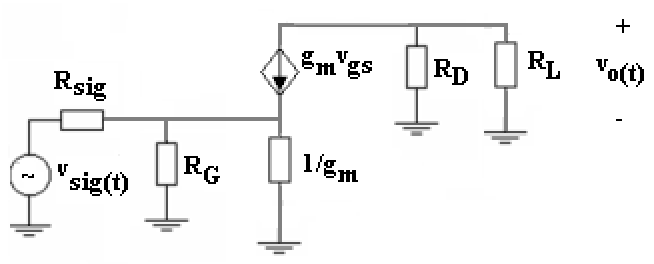
(a) Desenhe o circuito equivalente para pequenos sinais do amplificador acima para baixas frequências utilizando mo modelo T fornecido. Obtenha o ganho em freqüências médias. Na seqüência, escreva a função de transferência A(s)= V_o(s)/V_{sig}(s) para baixas frequências**.**

Circuito para variações, incluindo as capacitâncias de acoplamento (baixas e médias frequências)



Para cálculo do ganho em freqüências médias:

$$v_o(t) = -v_{gs}.g_m.(R_D // R_L)$$

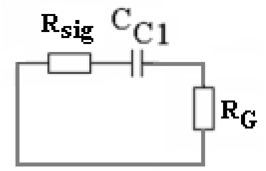


$$v_{gs} = \frac{v_{sig}.R_G}{R_G + R_{sig}} = \frac{90k}{90k + 10k}.v_{sig}$$

$$A_V = \frac{v_o(t)}{v_{sig}(t)} = -g_m.(R_D // R_L)\frac{R_G}{R_G + R_{sig}} = -4{,}5$$

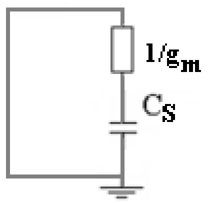
$$A_M = -0{,}9x5.10^{-3}.(2k // 2k) = -4{,}5$$

a) inspeção para C_{C1}



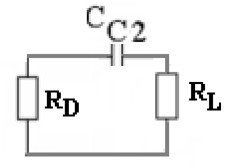
$$\omega_{P1} = 2\pi.f_{C1} = \frac{1}{C_{C1}.(R_{sig} + R_G)}$$

b) inspeção para C_S



$$\omega_{P2} = 2\pi.f_{P2} = \frac{g_m}{C_S}$$

c) inspeção para C_{C2}



$$\omega_{P3} = 2\pi . f_{P3} = \frac{1}{C_{C2}.(R_D + R_L)}$$

$$\therefore A_M(s) = A_M . \left(\frac{s}{s+\omega_{P1}} \right) . \left(\frac{s}{s+\omega_{P2}} \right) . \left(\frac{s}{s+\omega_{P3}} \right)$$

(b) Supondo que a frequência de corte seja 100/2π Hz, calcule os valores de C_{C1}, C_S e C_{C2} sucessivamente supondo que cada um deles seja o capacitor determinante da frequência de corte inferior (polo dominante)**.**

$$\omega_{P1} = \frac{1}{100k.C_{C1}} = 2\pi . \frac{100}{2\pi} \Rightarrow C_{C1} = \frac{1}{10^5.10^2} = 0{,}1\mu F$$

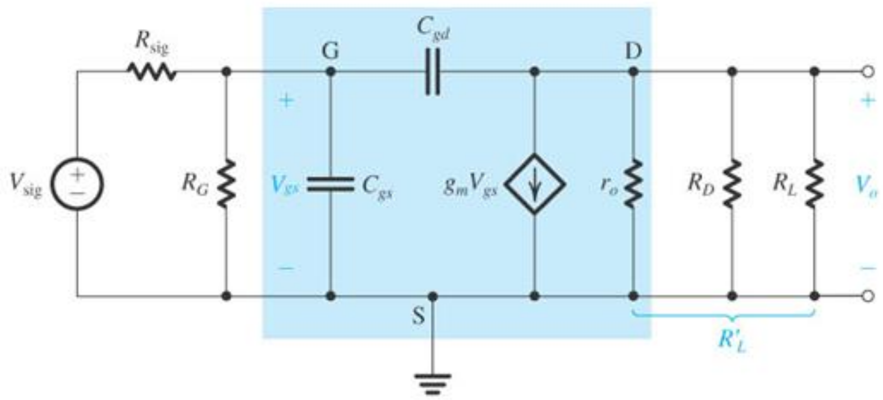
$$\omega_{P2} = \frac{5mA/V}{C_S} = 2\pi . \frac{100}{2\pi} \Rightarrow C_S = \frac{5.10^{-3}}{10^2} = 50\mu F$$

$$\omega_{P3} = \frac{1}{C_{C3}.(2k + 2k)} = 2\pi . \frac{100}{2\pi} \Rightarrow C_{C2} = \frac{1}{4k.100} = 2{,}5\mu F$$

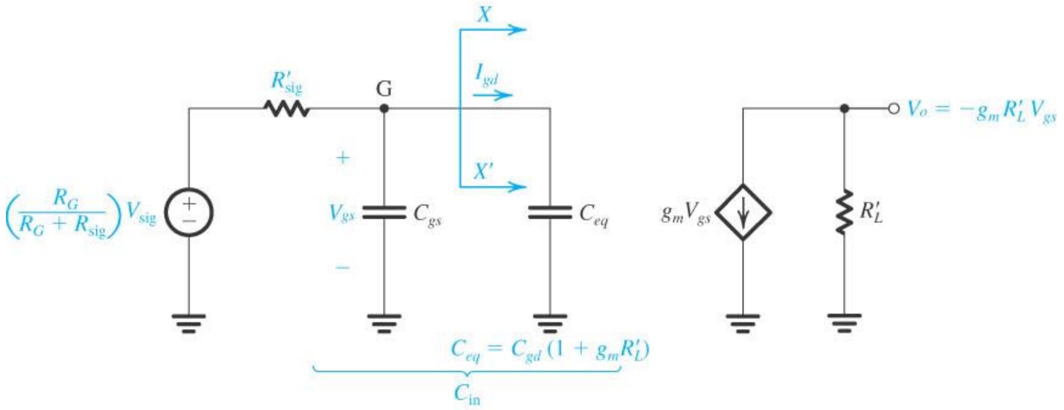
(c) Qual capacitor você escolheria para determinar a frequência de corte inferior em 100/2π Hz (polo dominante) de forma que nenhum valor de capacitor ultrapasse 100μF. Justifique considerando que o pólo dominante seja pelo menos 10 vezes maior do que todos os outros.

Escolhemos, por exemplo: C_S = 50μF, C_{C1} = 1μF e C_{C2} = 25μF.

(d) Desenhe o circuito equivalente para pequenos sinais do amplificador acima para altas frequências utilizando o modelo π-híbrido fornecido e calcule a frequência de corte superior em Hz (Dica: aplique o teorema de Miller para considerar o efeito de C_{gd} na entrada. Despreze o efeito de C_{gd} na saída).



Para facilitar os cálculos, inicialmente obtém-se o equivalente de Thevenin na entrada visto do ponto G. Na sequência, aplica-se o teorema de Miller para considerar o efeito de C_{gd} na entrada conforme segue:



Portanto temos:

$R_{sig}´ = R_G // R_{sig} = 9k\Omega$

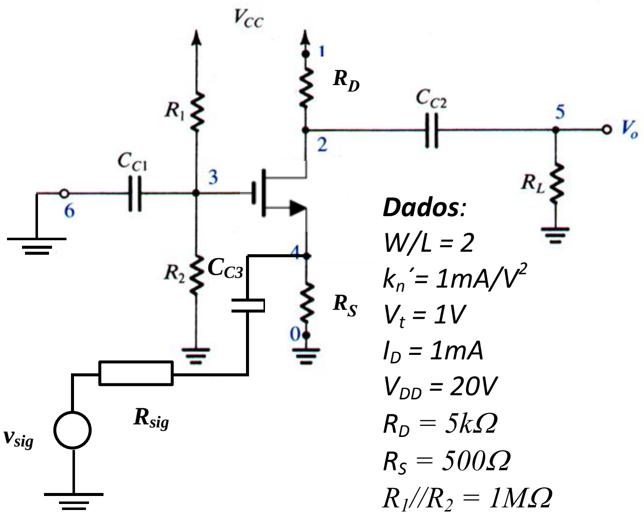
$R_L´ = r_o // R_D // R_L = 1k\Omega$,

$g_m R_L´ = 5 mA/V x 1k\Omega = 5$,

$C_{eq} = C_{gd}(1 + g_m R_L´) = 6x1,5pF = 9pF$

$$f_{cs} = \frac{1}{2\pi(´C_{gs} + C_{eq})R_{sig}^{´}} = \frac{1}{2\pi.10pF.9k\Omega} = 1{,}77MHz$$

***8) (3ª Prova 2008)** Dado o circuito amplificador mostrado na figura, polarizado na saturação, e o modelo T juntamente com um formulário:*



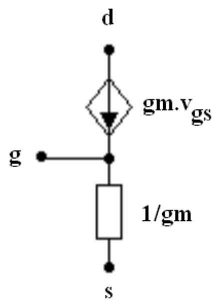
Dados:
W/L = 2
$k_n´ = 1mA/V^2$
$V_t = 1V$
$I_D = 1mA$
$V_{DD} = 20V$
$R_D = 5k\Omega$
$R_S = 500\Omega$
$R_1 // R_2 = 1M\Omega$
$R_{sig} = 250\Omega$
$R_L = 5k\Omega$
$C_{C1} = C_{C2} = C_{C3} = \infty$

Formulário

$I_D = (k_n'/2)(W/L).[V_{GS} - V_t]^2$

$g_m = k_n'(W/L).[V_{GS} - V_t]$

Modelo T do transistor



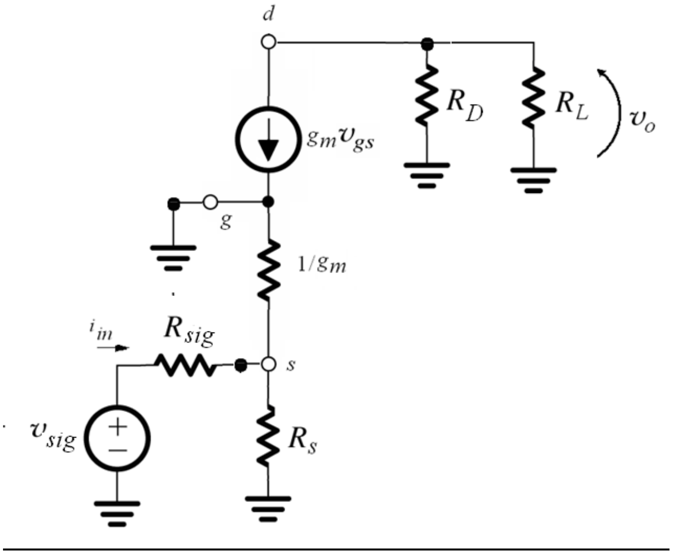
***(a)** Identifique e justifique o tipo de configuração do amplificador.*

*Sob o ponto de vista de sinal, o capacitor C_{C1} atua como um curto-circuito e o terminal de porta fica aterrado funcionando como uma referência comum entre o sinal aplicado na fonte e o sinal extraído do dreno. Portanto, trata-se de uma configuração **porta comum**.*

***(b)** Calcule o parâmetro transcondutância gm do transistor e desenhe o circuito equivalente para pequenos sinais.*

$I_D = \frac{k_n'}{2} \cdot \frac{W}{L} (V_{GS} - V_t)^2 \longrightarrow 1mA = 1mA/V^2 x \frac{2}{2} x (V_{GS} - 1)^2 \longrightarrow (V_{GS} - 1)^2 = 1 \longrightarrow V_{GS} = 2V$

$gm = k_n' \frac{W}{L} (V_{GS} - V_t) \longrightarrow gm = 1mA/V^2 x 2 x (2-1) = 2mA/V$



(c) *Calcule o ganho $G_v = v_o/v_{sig}$.*

Analisando o circuito equivalente para pequenos sinais desenhado no ítem anterior, é fácil de constatar que:

$$v_o = -g_m (R_L // R_D) v_{gs} \quad (1)$$

$$v_{gs} = -\left(\frac{(1/gm) // R_s}{R_{sig} + (1/gm) // R_s} \right) v_{sig} \quad (2)$$

Substituindo (2) em (1), temos:

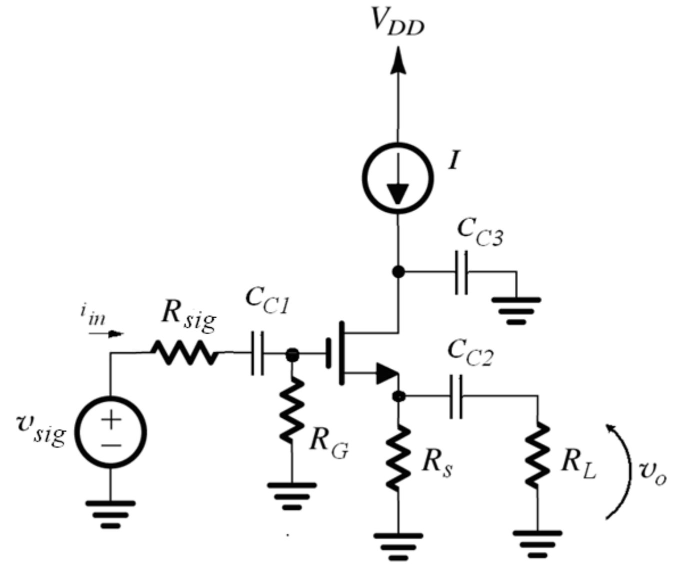
$$G_V = \frac{v_o}{v_{sig}} = g_m (R_L // R_D) \left(\frac{(1/gm) // R_s}{R_{sig} + (1/gm) // R_s} \right) \longrightarrow G_V = 2mA/V.(5k // 5k). \left(\frac{500 // 500}{500 // 500 + 250} \right) = 2{,}5$$

(d)*Calcule a resistência de saída R_{out} (desconsiderar R_L).*

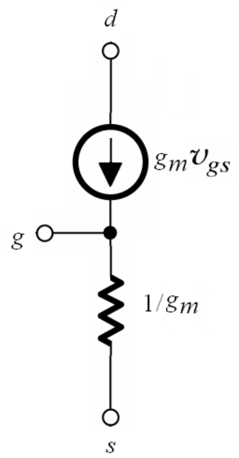
Regra: Curto-circuitar "vs" e aplicar um gerador imaginário "vx" na saída de forma a medir "ix" e obter:

$R_{out} = \frac{v_x}{i_x} = R_D = 5k\Omega$ (resistência de saída da fonte de corrente vinculada no circuito empregado na análise *ca*.)

*9) (3ª **Prova 2013)**Dado o circuito amplificador como indicado a seguir juntamente com o modelo T,*



Modelo T



Dados:

V_{DD} = 15V
I = 1 mA
R_S = 2,0 kΩ
R_L = 2,0 kΩ
R_G = 10 MΩ
R_{sig} = 500 Ω
W/L = 5
k_n'= 0,1mA/V^2
V_t = 1V
λ = 0
$C_{C1} = C_{C2} = C_{C3} = \infty$

Formulário

c) Saturação:

$$I_D = \frac{k_n'}{2}.\frac{W}{L}(V_{GS} - V_t)^2(1 + \lambda V_{DS})$$

d) Triodo:

$$I_D = k_n'.\frac{W}{L}\left[(V_{GS} - V_t)V_{DS} - \frac{V_{DS}^2}{2}\right]$$

e) Transcondutância

$$g_m = k_n'.\frac{W}{L}(V_{GS} - V_t)$$

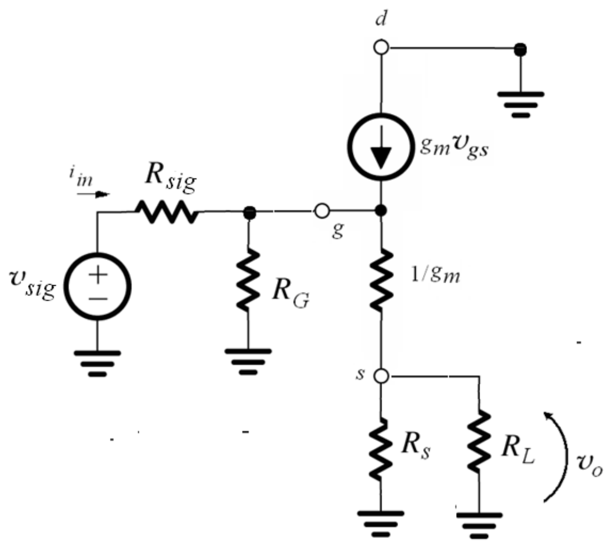
f) Resistência de saída

$$r_o = \frac{|V_A|}{I_D} = \frac{1}{\lambda I_D}$$

***(a)** Qual a configuração do amplificador: fonte comum, porta comum ou dreno comum ? Justifique.*

*Sob o ponto de vista de sinal, o terminal de dreno está aterrado e atua como uma referência comum entre o sinal aplicado na porta e o sinal extraído da fonte. Portanto, trata-se de uma configuração **dreno comum**.*

***(b)** Desenhe o circuito equivalente para análise em pequenos sinais do amplificador e calcule a transcondutância g_m.*



$$I_D = \frac{k_n'}{2}.\frac{W}{L}(V_{GS} - V_t)^2 \longrightarrow 1mA = 0{,}1mA/V^2 x \frac{5}{2} x (V_{GS} - 1)^2 \longrightarrow (V_{GS} - 1)^2 = 4 \longrightarrow V_{GS} = 3V$$

$$gm = k_n' \frac{W}{L}(V_{GS} - V_t) \longrightarrow gm = 0{,}1mA/V^2 x 5 x (3-1) = 1mA/V$$

(c) *Calcule o ganho de tensão $A_v = v_o/v_{sig}$.*

Analisando o circuito equivalente para pequenos sinais desenhado no ítem anterior, é fácil de constatar que:

$$v_o = \left(\frac{R_s // R_L}{R_s // R_L + 1/gm}\right) v_g \qquad (1)$$

$$v_g = \left(\frac{R_G}{R_G + R_{sig}}\right) v_{sig} \qquad (2)$$

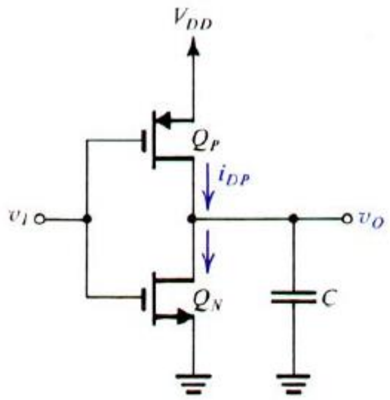
Substituindo (2) em (1), temos:

$$G_V = \frac{v_o}{v_{sig}} = \left(\frac{R_s // R_L}{R_s // R_L + 1/gm}\right)\left(\frac{R_G}{R_G + R_{sig}}\right) \longrightarrow G_V = \left(\frac{2k // 2k}{2k // 2k + 1k}\right)\left(\frac{10M}{500 + 10M}\right) \cong \frac{1}{2}$$

(d) *Calcule a resistência de entrada $R_{in} = v_{sig}/i_{in}$.*

$$R_{out} = \frac{v_{sig}}{i_{in}} = R_{sig} + R_G = 500\Omega + 10M\Omega \cong 10M\Omega$$

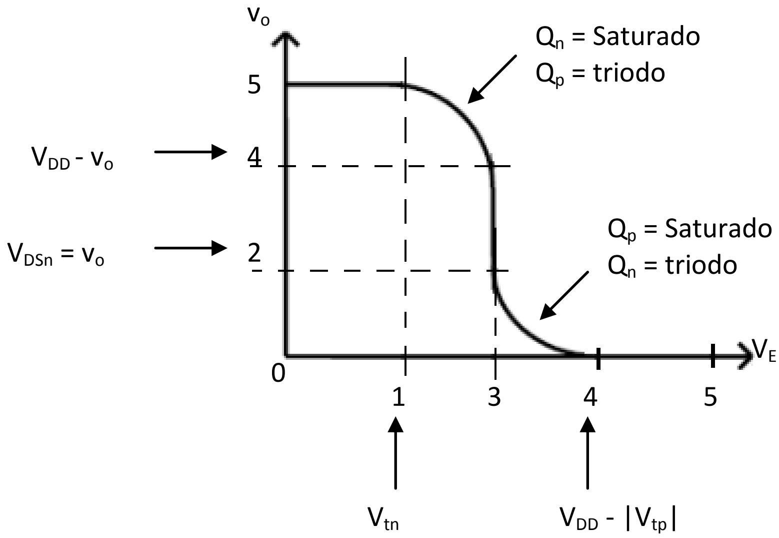
10) *Dado o Inversor CMOS conforme indicado na figura abaixo e sabendo-se que $k_p' = 100\mu A/V^2$, $k_n' = 200\mu A/V^2$, $(W/L)_p = 8$, $(W/L)_n = 1$, $\lambda = 0$, $V_{DD} = 5V$, e $|V_{tp}| = |V_{tn}| = 1V$:*



$$I_D = k_n'.\frac{W}{L}\left[(V_{GS} - V_t)V_{DS} - \frac{V_{DS}^2}{2}\right] \qquad para\ |V_{DS}| < |V_{GS} - V_t|$$

$$I_D = \frac{k_n'}{2}.\frac{W}{L}(V_{GS} - V_t)^2(1 + \lambda V_{DS}) \qquad para\ |V_{DS}| \geq |V_{GS} - V_t|$$

Na curva de transferência:



$$|v_{DSp}| = |v_{GSp} - V_{tp}|$$
$$V_{DD} - v_o = V_{DD} - V_E - |V_{tp}|$$
$$v_o = V_E + |V_{tp}| = 3 + 1 = 4V$$

$$V_{DSn} = v_o = v_{GSn} - V_{tn}$$

a) Determine a tensão de entrada v_E para a qual ocorre a transição abrupta da tensa de saída v_o na curva de transferência v_o X v_E e esboce esta mesma curva de transferência indicando as coordenadas de todos os pontos notáveis.

Ln = Lp

$$\frac{1}{2}100.10^{-6}.8.(v_E - 5 - (-1))^2 = \frac{1}{2}200.10^{-6}.1.(v_E - 1)^2 \quad \Rightarrow \quad 4.(v_E - 4)^2 = (v_E - 1)^2$$

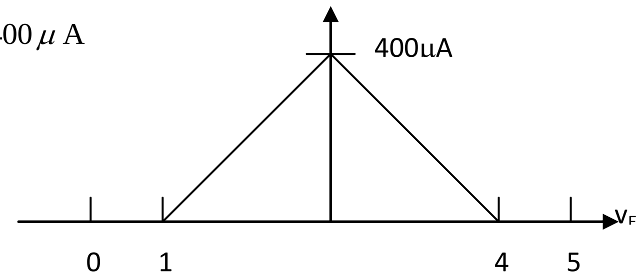
$$4(16 - 8v_E + v_E^2)^2 = v_E^2 - 2v_E + 1 \quad \Rightarrow \quad 64 - 32v_E + 4v_E^2 = v_E^2 - 2v_E + 1$$

$$3v_E^2 - 30v_E + 63 = 0 \qquad v_E = \frac{30 \pm \sqrt{900 - 756}}{6} \begin{cases} v_E = 3V \\ v_E = 7V \end{cases}$$

Para transição abrupta v_E = 3V.

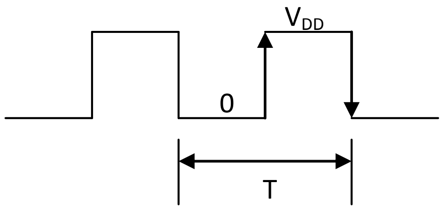
b) Determine a corrente máxima i_{Dmax} que passa através dos transistores pMOS e nMOS na transição de nível lógico e esboce o gráfico i_D X v_E indicando também todos os pontos notáveis.

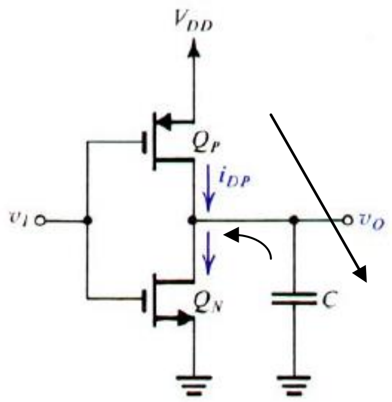
$$i_{DMAX} = \frac{1}{2}.200.10^{-6}.(3-1)^2 = 400\,\mu\text{ A}$$



c) Supondo que a capacitância CS indicada na figura modele o efeito de todas as capacitâncias conectadas no nó de saída e admitindo que uma onda quadrada entre 0 e V_{DD} seja aplicada na entrada, deduza a expressão da potência dinâmica consumida pelo inversor CMOS. (Dica: A energia armazenada no capacitor em cada transição é igual a $C_S V^2/2$).

$$P_D = 2.\frac{1}{2}.C_S.f.V_{DD}^2 = C_S.f.V_{DD}^2$$





$$E = \frac{CV^2}{2}$$

$$P_D = \left(\frac{C_L . V_{DD}^2}{2} \right) .2. \frac{1}{T} \qquad \Rightarrow \qquad P_D = C_L . V_{DD}^2 . f$$

11) *Dado o inversor CMOS básico (veja figura do exercício anterior) onde* $V_{DD} = 5V$, $V_{tn} = 1V$, $V_{tp} = -1V$, $k_n' = 2k_p' = 4mA/V^2$, $\lambda = 0$:

a) Dado um processo CMOS com dimensão mínima de $1\mu m$, *obtenha as menores geometrias W e L para os transistores nMOS e pMOS (inversor CMOS de menor área ocupada) de forma que a transição de nível lógico na saída ocorra para* $v_I = V_{DD}/2$.

Na transição de nível lógico temos:

$I_{DP} = I_{DN}$ *(Saturação)*

$$\frac{k_p'}{2}\left(\frac{W}{L}\right)_p (V_{DD} - V_I - |V_{tp}|)^2 = \frac{k_n'}{2}\left(\frac{W}{L}\right)_n (V_{DD} - V_I - |V_{tn}|)^2$$

Como $V_{tn} = |V_{tp}|$, $V_I = \frac{V_{DD}}{2} \quad \Rightarrow \quad \frac{k_p'}{2}\left(\frac{W}{L}\right)_p = \frac{k_n'}{2}\left(\frac{W}{L}\right)_n$

$k_n' = 2k_p' \quad \Rightarrow \quad \left(\frac{W}{L}\right)_p = 2\left(\frac{W}{L}\right)_n$

O inversor CMOS de menor área terá:

$W_N = L_P = L_N = 1\mu m$ *e* $W_P = 2\mu m$

b) Determine o nível máximo de corrente através dos dois transistores sabendo-se que a transição de nível lógico ocorre para $v_I = V_{DD}/2$.

$$I_{máx}(mA) = \frac{k_n'}{2}\left(\frac{W}{L}\right)_n \left(\frac{V_{DD}}{2} - V_{tn}\right)^2 = \frac{4m}{2} . \left(\frac{5}{2} - 1\right)^2 = 4{,}5mA$$