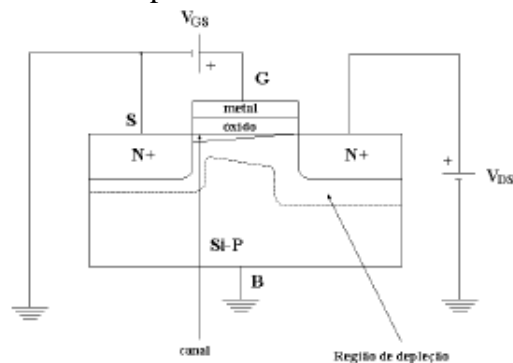


PSI3322 – ELETRÔNICA II
Primeira Lista Adicional Preparatória – 2018

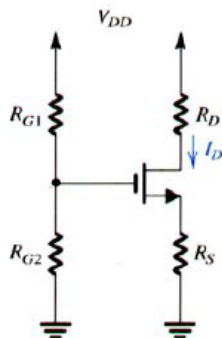
1) (Prova SUB 2000) – Dada a estrutura polarizada conforme indicado abaixo:



Responder e justificar os seguintes itens:

- Identificar o tipo de dispositivo;
- Identificar a condição ou modo de operação;
- Desenhar o símbolo do dispositivo;
- Justificar o formato da região de depleção;
- Justificar os sinais das tensões V_{DS} e V_{GS} ;
- Esboçar a mesma acima, mas agora na situação de corte.

2) (Prova 2004) – No circuito abaixo, dados $V_t = 1V$, $k_n' = 0,2mA/V^2$, $W/L = 10$, $R_S = 0,2R_D$, $V_{DD} = 20V$ e adotando $R_{G1}/R_{G2} = 0,75 M\Omega$:



Equações

a) Saturação:

$$I_D = \frac{k_n'}{2} \cdot \frac{W}{L} (V_{GS} - V_t)^2 (1 + \lambda V_{DS})$$

c) Transcondutância:

$$g_m = k_n' \cdot \frac{W}{L} (V_{GS} - V_t)$$

b) Triodo:

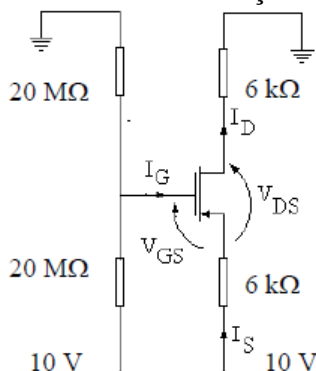
$$I_D = k_n' \cdot \frac{W}{L} \left[(V_{GS} - V_t)V_{DS} - \frac{V_{DS}^2}{2} \right]$$

d) Resistência de saída:

$$r_o = \frac{|V_A|}{I_D}$$

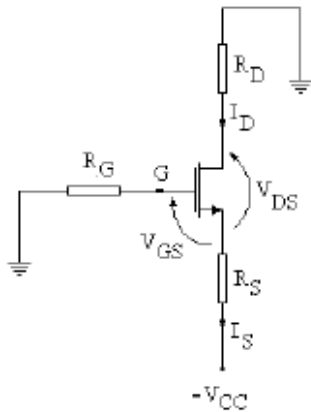
- Projete o circuito para obter o ponto quiescente $V_D = 10V$ e $I_D = 4mA$ considerando $\lambda = 0$. O transistor está em triodo ou saturação?
- Calcule g_m e R_O considerando $\lambda \neq 0$ e $V_A = -500V$.

3) (Prova 2003) – Dado o circuito transistorizado mostrado na figura abaixo e sabendo-se que $V_t = -1V$, $\mu_n C_{ox}(W/L) = 1mA/V^2$. Desprezando-se o efeito de modulação de canal ($\lambda = 0$),



- Determine as correntes I_D , I_S e I_G e as tensões V_{DS} e V_{GS} . O transistor está operado em triodo ou em saturação? Justifique.

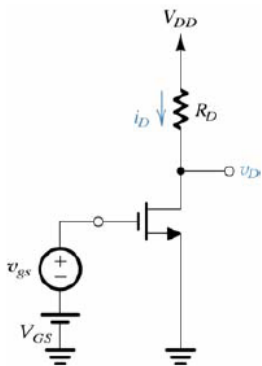
4) (Prova REC 2001) – Dado o circuito transistorizado mostrado na figura abaixo e sabendo-se que $\mu_n C_{ox} = 50 \text{ mA/V}^2$, $W/L = 20$, $V_t = 1 \text{ V}$, $V_{CC} = 15 \text{ V}$, $R_S = 2 \text{ k}\Omega$, $R_D = 495 \Omega$. Sabe-se que o transistor está operando na saturação.



a) Desprezando-se o efeito de modulação de canal ($\lambda = 0$), determine a corrente I_D , as tensões V_{DS} e V_{GS} e, o parâmetro g_m .

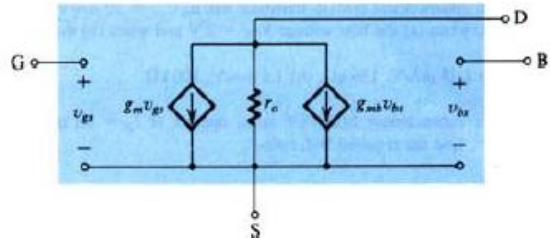
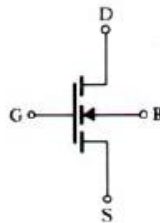
b) Supondo que seja inserida uma fonte de sinal senoidal v_i no ponto G através de um capacitor de acoplamento de valor elevado e tomando a saída no dreno em relação ao terra, determine o ganho $A_V = v_d/v_i$.

5) (Prova 2002) – Dado o amplificador abaixo na configuração fonte comum:



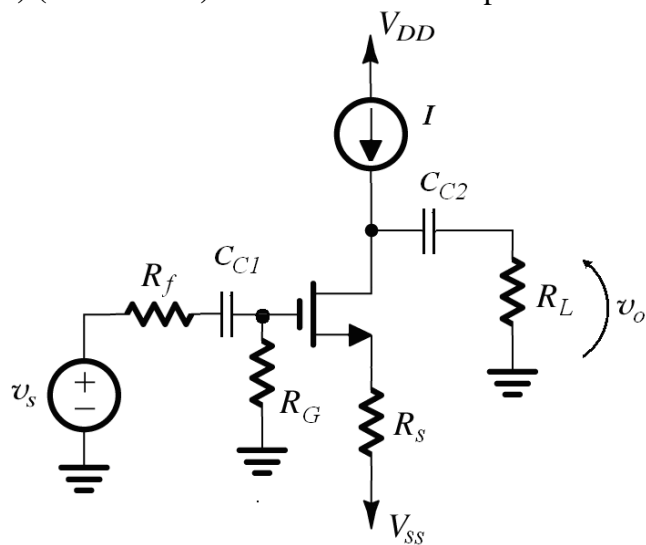
Dados:

- $W/L = 2$
- $K_n' = 1 \text{ mA/V}^2$
- $V_t = 1 \text{ V}$
- $I_D = 1 \text{ mA}$
- $V_{DD} = 20 \text{ V}$
- $V_{DS} = 10 \text{ V}$
- $r_o = V_A/I_D$
- $V_A = 40 \text{ V}$



- a) Justifique porque esta configuração é chamada “fonte comum”.
- b) Calcule o ganho $A_V = v_o/v_i$.
- c) Deduza a expressão da impedância de saída r_s e calcule o seu valor numérico.

6) (Prova 2013) - Dado o circuito amplificador como indicado a seguir juntamente com o modelo T,



Modelo T	Dados:
	$V_{DD} = 15 \text{ V}$
	$I = 1 \text{ mA}$
	$R_S = 2,0 \text{ k}\Omega$
	$R_L = 200 \text{ k}\Omega$
	$R_G = 10 \text{ M}\Omega$
	$R_f = 10 \text{ M}\Omega$
	$W/L = 5$
	$k_n' = 0,1 \text{ mA/V}^2$
	$V_t = 1 \text{ V}$
	$\lambda = 0$
	$C_{C1} = C_{C2} = C_{C3} = \infty$

Formulário

a) Saturação:

$$I_D = \frac{k_n}{2} \cdot \frac{W}{L} (V_{GS} - V_t)^2 (1 + \lambda V_{DS})$$

b) Triodo:

$$I_D = k_n \cdot \frac{W}{L} \left[(V_{GS} - V_t) V_{DS} - \frac{V_{DS}^2}{2} \right]$$

c) Transcondutância

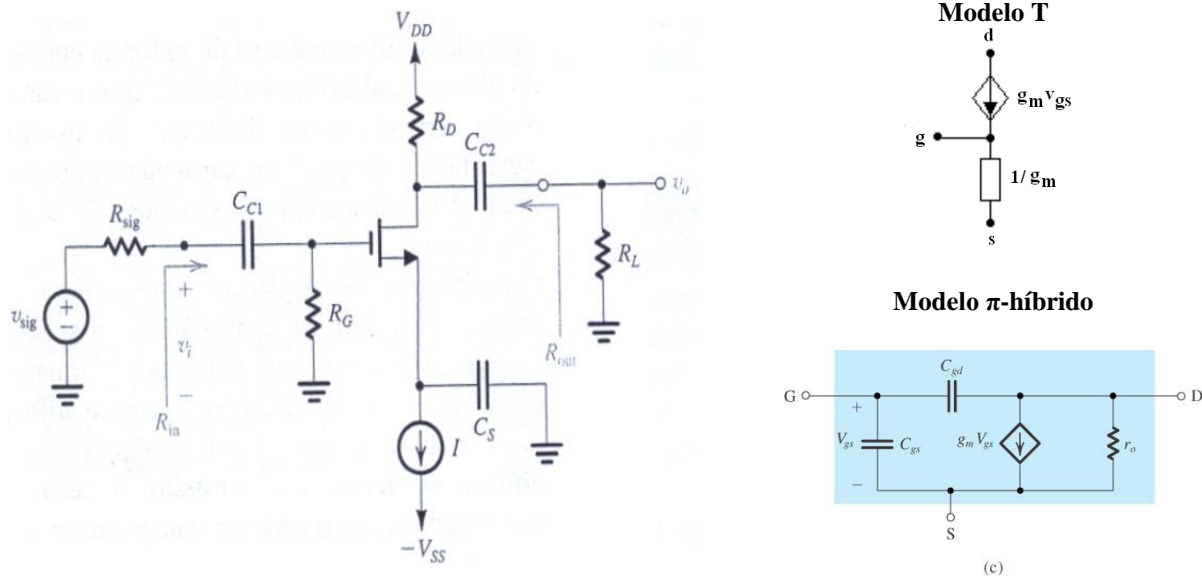
$$g_m = k_n \cdot \frac{W}{L} (V_{GS} - V_t)$$

d) Resistência de saída

$$r_o = \frac{|V_A|}{I_D} = \frac{1}{\lambda I_D}$$

(a) Desenhe o circuito equivalente para análise em pequenos sinais do amplificador e calcule a transcondutância g_m , (b) Calcule o ganho de tensão $G_v = v_o/v_s$, (c) Calcule a resistência de entrada $R_e = v_s/i_{in}$, (d) Calcule a resistência de saída R_{out} vista a partir de R_L (desconsiderando R_L).

7) (Prova 2009): Dados o circuito amplificador, os modelos T e π -híbrido para pequenos sinais e as equações abaixo:



Equações:

$$\omega_{p1} = 2\pi f_{p1} = \frac{1}{C_{C1}(R_{sig} + R_G)}, \quad \omega_{p2} = 2\pi f_{p2} = \frac{g_m}{C_S}, \quad \omega_{p3} = 2\pi f_{p3} = \frac{1}{C_{C2}(R_L + R_D)} \quad (\text{pólos})$$

$$T(s) = \frac{Ks}{(s + \omega_p)} \quad (\text{função de transferência de um circuito passa-altas})$$

Sabendo-se que $R_D = 2k\Omega$, $R_L = 2k\Omega$, $R_{sig} = 10k\Omega$, $R_G = 90k\Omega$, $g_m = 5 \text{ mA/V}$, $r_o = \infty$, $C_{gs} = 1pF$ e $C_{gd} = 1,5pF$:

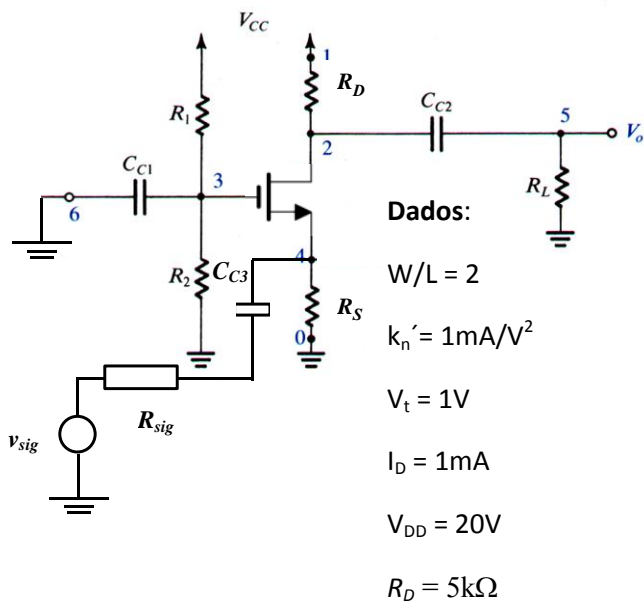
(a) Desenhe o circuito equivalente para pequenos sinais do amplificador acima para baixas frequências. Obtenha o ganho em frequências médias utilizando o modelo T fornecido. Na seqüência, escreva a função de transferência $A(s) = V_o(s)/V_{sig}(s)$ para baixas frequências.

(b) Supondo que a frequência de corte seja $100/2\pi$ Hz, calcule os valores de C_{C1} , C_S e C_{C2} sucessivamente supondo que cada um deles seja o capacitor determinante da frequência de corte inferior (polo dominante).

(c) Qual capacitor você escolheria para determinar a frequência de corte inferior em $100/2\pi$ Hz (polo dominante) de forma que nenhum valor de capacitor ultrapasse $100\mu F$. Justifique considerando que o pólo dominante seja pelo menos 10 vezes maior do que todos os outros.

(d) Desenhe o circuito equivalente para pequenos sinais do amplificador acima para altas frequências utilizando o modelo π -híbrido fornecido e calcule a frequência de corte superior em Hz (Dica: aplique o teorema de Miller para considerar o efeito de C_{gd} na entrada. Despreze o efeito de C_{gd} na saída).

8) (3ª Prova 2008) Dado o circuito amplificador mostrado na figura, polarizado na saturação, e o modelo T juntamente com um formulário:



Dados:
 $W/L = 2$
 $k_n' = 1 \text{ mA/V}^2$
 $V_t = 1 \text{ V}$
 $I_D = 1 \text{ mA}$
 $V_{DD} = 20 \text{ V}$
 $R_D = 5 \text{ k}\Omega$

Formulário

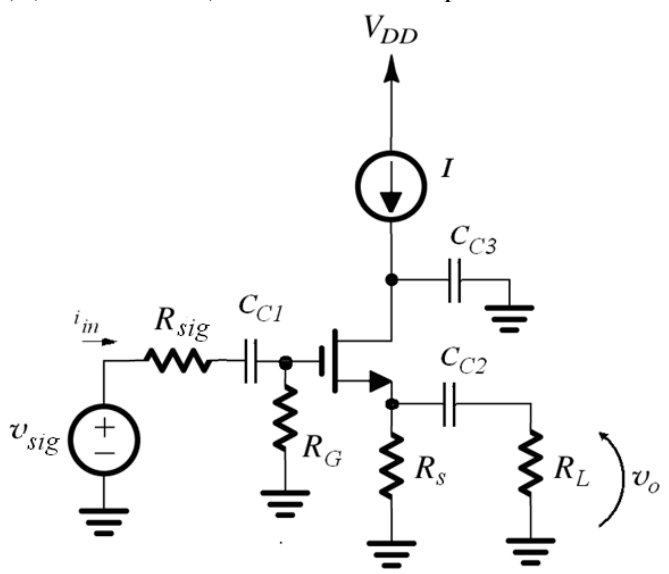
$$I_D = (k_n'/2)(W/L) \cdot [V_{GS} - V_t]^2$$

$$g_m = k_n'(W/L) \cdot [V_{GS} - V_t]$$

Modelo T do transistor

(a) Identifique e justifique o tipo de configuração do amplificador. (b) Calcule o parâmetro transcondutância g_m do transistor e desenhe o circuito equivalente para pequenos sinais. (c) Calcule o ganho $G_v = v_o/v_{sig}$. (d) Calcule a resistência de saída R_{out} (desconsiderar R_L).

9) (3ª Prova 2013) Dado o circuito amplificador como indicado a seguir juntamente com o modelo T,



Modelo T	Dados:
	$V_{DD} = 15 \text{ V}$
	$I = 1 \text{ mA}$
	$R_S = 2,0 \text{ k}\Omega$
	$R_L = 2,0 \text{ k}\Omega$
	$R_G = 10 \text{ M}\Omega$
	$R_f = 500 \Omega$

Formulário

c) Saturação:

$$I_D = \frac{k_n'}{2} \cdot \frac{W}{L} (V_{GS} - V_t)^2 (1 + \lambda V_{DS})$$

d) Triodo:

$$I_D = k_n' \cdot \frac{W}{L} \left[(V_{GS} - V_t) V_{DS} - \frac{V_{DS}^2}{2} \right]$$

e) Transcondutância

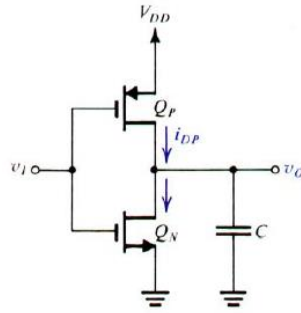
$$g_m = k_n' \cdot \frac{W}{L} (V_{GS} - V_t)$$

f) Resistência de saída

$$r_o = \frac{|V_A|}{I_D} = \frac{1}{\lambda I_D}$$

(a) Qual a configuração do amplificador: fonte comum, porta comum ou dreno comum? Justifique. (b) Desenhe o circuito equivalente para análise em pequenos sinais do amplificador e calcule a transcondutância g_m . (c) Calcule o ganho de tensão $G_v = v_o/v_{sig}$. (d) Calcule a resistência de entrada $R_{in} = v_{sig}/i_{in}$.

10) (Prova 2011) – Dado o Inversor CMOS conforme indicado na figura abaixo e sabendo-se que $k_p' = 100\mu\text{A}/\text{V}^2$, $k_n' = 200\mu\text{A}/\text{V}^2$, $(W/L)_p = 8$, $(W/L)_n = 1$, $\lambda = 0$, $V_{DD} = 5\text{V}$, e $|V_{tp}| = |V_{tn}| = 1\text{V}$:



$$I_D = k_n' \cdot \frac{W}{L} \left[(V_{GS} - V_t) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad \text{para } |V_{DS}| < |V_{GS} - V_t|$$

$$I_D = \frac{k_n'}{2} \cdot \frac{W}{L} (V_{GS} - V_t)^2 (1 + \lambda V_{DS}) \quad \text{para } |V_{DS}| \geq |V_{GS} - V_t|$$

(a) Determine a tensão de entrada v_E para a qual ocorre a transição abrupta da tensão de saída v_o na curva de transferência $v_o \times v_E$ e esboce esta mesma curva de transferência indicando as coordenadas de todos os pontos notáveis. (b) Determine a corrente máxima $i_{D\text{max}}$ que passa através dos transistores pMOS e nMOS na transição de nível lógico e esboce o gráfico $i_D \times v_E$ indicando também todos os pontos notáveis. (c) Supondo que a capacitância C_S indicada na figura modele o efeito de todas as capacitâncias conectadas no nó de saída e admitindo que uma onda quadrada entre 0 e V_{DD} seja aplicada na entrada, deduza a expressão da potência dinâmica consumida pelo inversor CMOS. (Dica: A energia armazenada no capacitor em cada transição é igual a $C_S V^2/2$).

11) (Prova 2010) – Dado o inversor CMOS básico (veja figura do exercício anterior) onde $V_{tn} = 1\text{V}$, $V_{tp} = -1\text{V}$, $k_n' = 2k_p' = 1\text{mA}/\text{V}^2$, $\lambda = 0$:

(a) Dado um processo CMOS com dimensão mínima de $1\mu\text{m}$, obtenha as menores geometrias W e L para os transistores nMOS e pMOS (inversor CMOS de menor área ocupada) de forma que a transição de nível lógico na saída ocorra para $v_I = V_{DD}/2$. (b) Determine o nível máximo de corrente através dos dois transistores sabendo-se que a transição de nível lógico ocorre para $v_I = V_{DD}/2$.