



PSI-3552 Processos e Caracterização de Dispositivos Nanoeletrônicos

Substratos Semicondutores

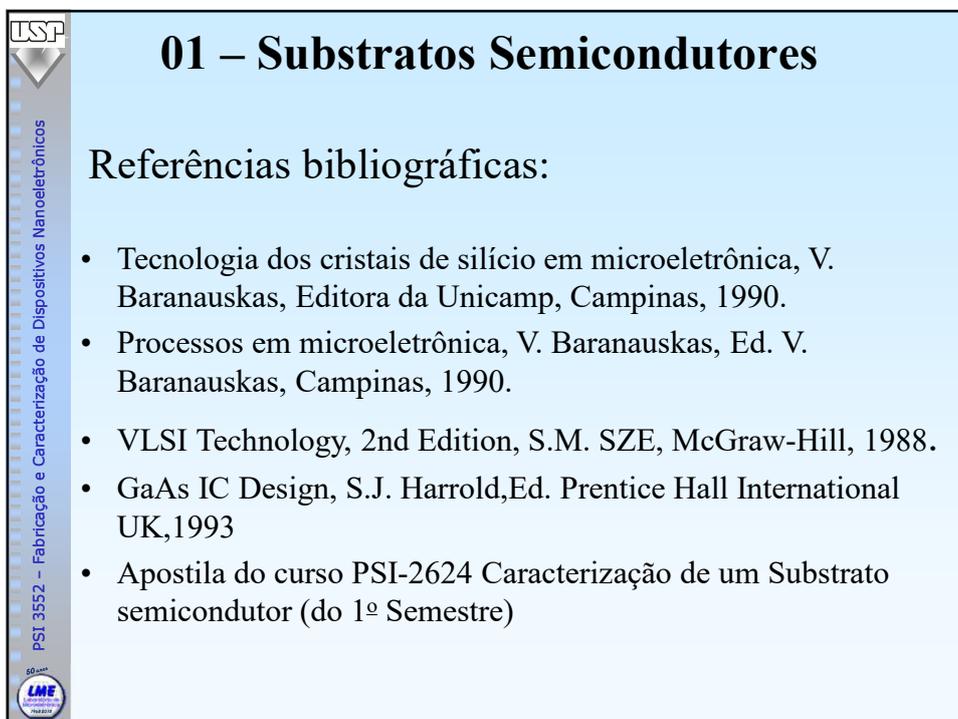
Laboratório de Microeletrônica
Escola Politécnica
Universidade de São Paulo

Prof. Fernando J. Fonseca sala C2-65 (tel. 3091-0730)
email: FERNANDO.EPUSP@GMAIL.COM

Prof. Roberto K. Onmori sala C2-70 (tel.)
email: RKONMORI@LME.USP.BR ou ROBERTO.ONMORI@POLLUSP.BR

PSI 5761 - Inti

PSI 3552 – Fabricação e Caracterização de Dispositivos



01 – Substratos Semicondutores

Referências bibliográficas:

- Tecnologia dos cristais de silício em microeletrônica, V. Baranauskas, Editora da Unicamp, Campinas, 1990.
- Processos em microeletrônica, V. Baranauskas, Ed. V. Baranauskas, Campinas, 1990.
- VLSI Technology, 2nd Edition, S.M. SZE, McGraw-Hill, 1988.
- GaAs IC Design, S.J. Harrold, Ed. Prentice Hall International UK, 1993
- Apostila do curso PSI-2624 Caracterização de um Substrato semiconductor (do 1º Semestre)

USP

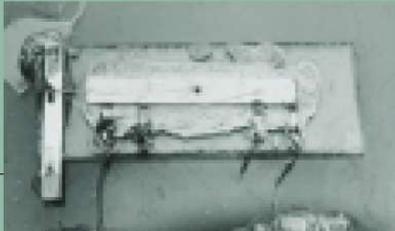
PSI 3552 – Fabricação e Caracterização de Dispositivos Nanoeletrônicos



USP

Fabricação e Caracterização de Dispositivos Nanoeletrônicos

PST 3552 - 50 anos LME

	<p>1947</p> <p>The transistor is invented by Bell Labs scientists William Shockley, Walter Brattain and John Bardeen. It will revolutionize microelectronics</p>	<p>1954</p> <p>First commercial production of silicon transistors</p>
<p>1958</p> <p>Texas Instruments demonstrates the first integrated circuit</p>		<p>1959</p> <p>MEMC formed by Monsanto to research and manufacture silicon wafers; St. Peters plant construction begins</p>

USP

Fabricação e Caracterização de Dispositivos Nanoeletrônicos

PST 3552 - 50 anos LME

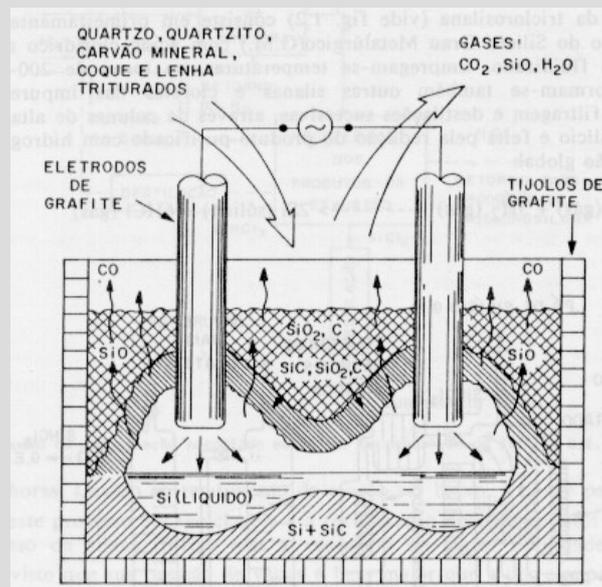
Introdução:

- A grande maioria dos dispositivos a semicondutor como **transistores, diodos, tiristores e circuitos integrados** monolíticos entre outros, são fabricados sobre substratos semicondutores de silício monocristalino, germânio, arseneto de gálio, fosfeto de índio entre outros materiais.
- início com o **germânio** na década de 1950 pelo fato de possuir baixo ponto de fusão **~936° C**, em cadinhos de grafite;
- na década de 1960 tivemos uma evolução tecnológica na obtenção do **silício** (muito reativo quimicamente) que necessitava de equipamentos especiais devido ao ponto de fusão de **1420° C**;
- **vantagem do silício**: estabilidade até **200° C** (germânio 85° C) e principalmente a **facilidade de oxidação**;
- outros materiais como o arseneto de gálio, fosfeto de índio... tem melhor desempenho elétrico mas **grande dificuldade de produção em massa**.

Etapas de produção do Silício:

- **grau metalúrgico**
 - forno de arco
- **grau eletrônico**
 - reação com HCl: obtenção de triclorosilana e seus derivados
 - purificação da triclorosilana e seus derivados
 - reator em ‘U’: obtenção do silício policristalino
- **tarugos de silício**
 - Czochralski (CZ) e
 - Fusão Zonal (FZ)
- **corte e polimento.**

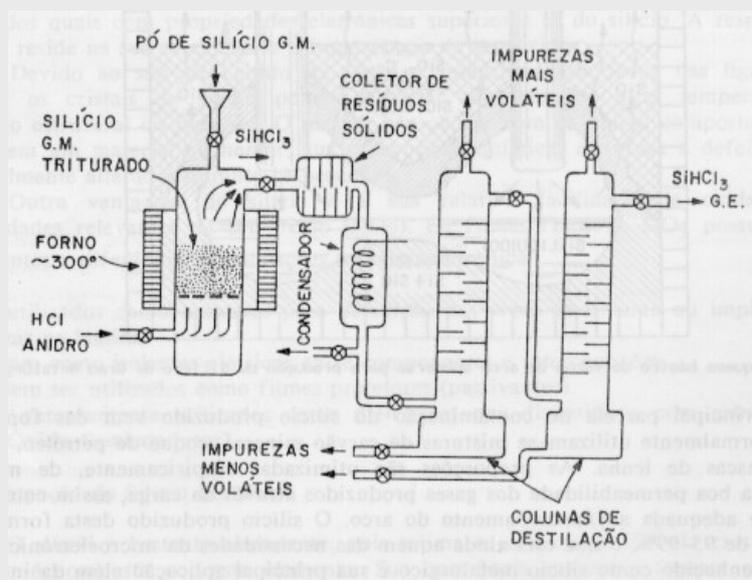
Forno de arco para produção de silício grau metalúrgico



Produção do silício grau eletrônico (99,999%)

- triturar o silício grau metalúrgico,
- reagir com HCl (forno com $\sim 300^{\circ}\text{C}$) - obtenção de triclorosilana (gasoso),
- destilação do triclorosilana
- obtenção do silício policristalino - reator em 'U'

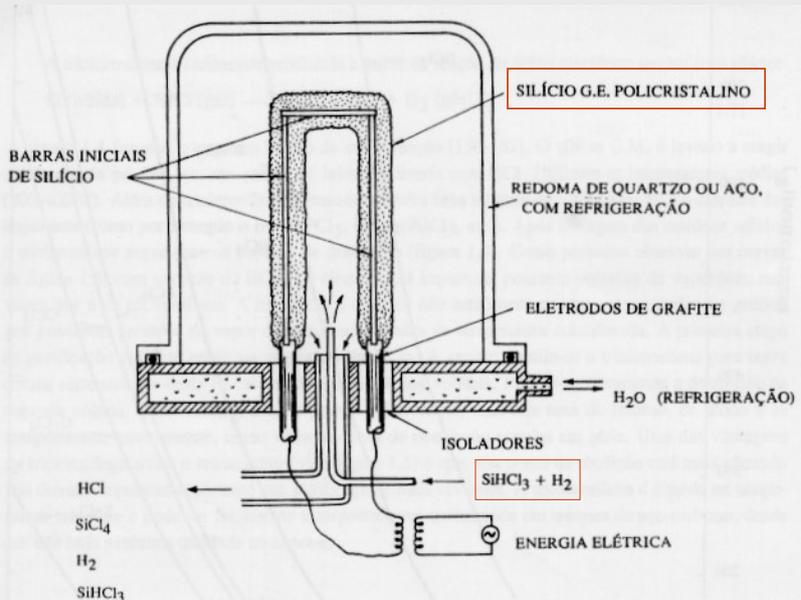
Obtenção e purificação da triclorosilana (gasoso) ou silana



Triclorosilana e derivados (SiHCl_3)

- A triclorosilana e derivados **gasosos** são utilizados para:
 - reator epitaxial - camada de silício policristalino,
 - obtenção de silício amorfo e
 - obtenção de silício **grau eletrônico**.
- A triclorosilana é utilizada no reator em ‘U’ para obtenção de pequenos tarugos de silício policristalino.
- O silício policristalino obtido no reator em ‘U’ será usado para a obtenção de silício monocristalino e multicristalino.

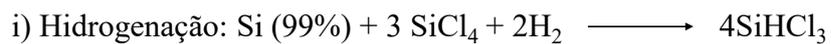
Reator em ‘U’ - obtenção do silício policristalino



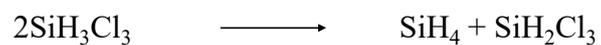
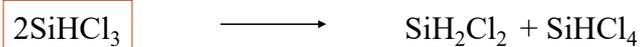
O silício policristalino do reator em “U”



As reações envolvidas são basicamente as seguintes:



ii) Desproporcionalização/Destilação:

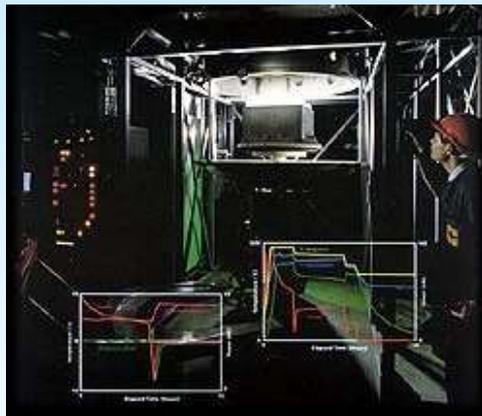


Obtenção da lâmina de silício policristalino e multicristalino

- aquecimento e fusão do silício policristalino obtido no reator em “U”.
- resfriamento do material - lingote.
- corte do lingote - lâminas.
- polimento da lâmina.
- limpeza, classificação e estoque.
- denominação policristalino e multicristalino depende do tamanho do grão.



Lâmina de Silício Multicristalino



Obtenção da lâmina de silício cristalino

- crescimento do tarugo de silício:
 - Czochralski
 - Fusão Zonal
- usinagem e lapidação do tarugo de silício.
- corte do tarugo - lâminas de silício.
- polimento da lâmina.
- limpeza, classificação e estoque.

1962

CZ (Czochralski Method) crystal growing process developed and put into use at St. Peters

1966

1.5-inch wafers go into production

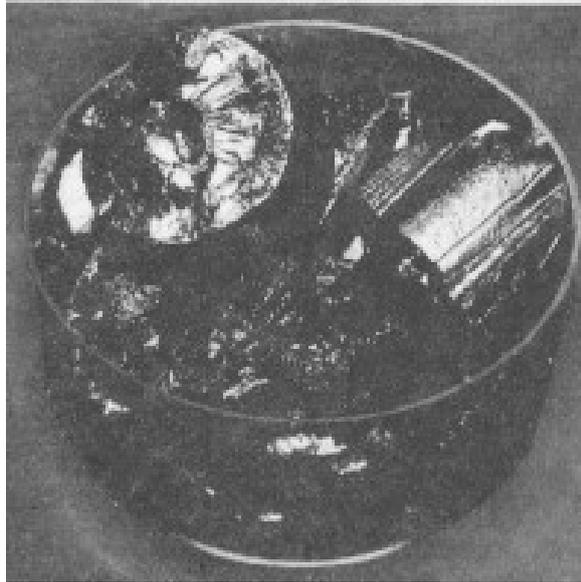
1,5 in = 37,5mm

A semente de silício monocristalino

- Início – preso no “puxador”
- material: silício,
- **Orientação conhecida $\langle 100 \rangle$,**
- semente é reutilizável
- **Diversas imersões**
durante o início do processo
de crescimento



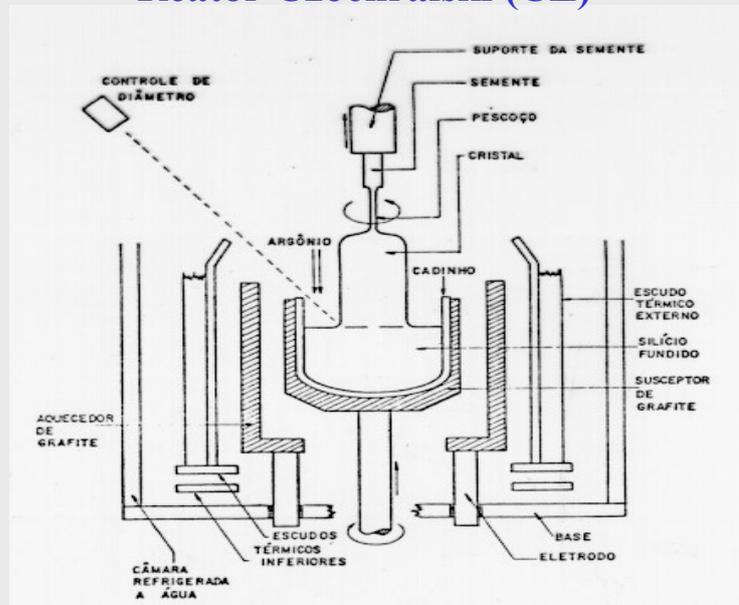
Cadinho de quartzo com silício policristalino grau eletrônico



Electronic grade granular polysilicon

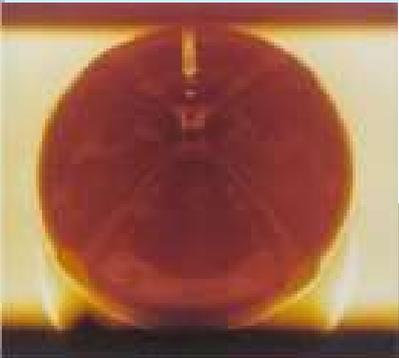


Reator Czochralski (CZ)





Puxamento do cristal - método Czochralski

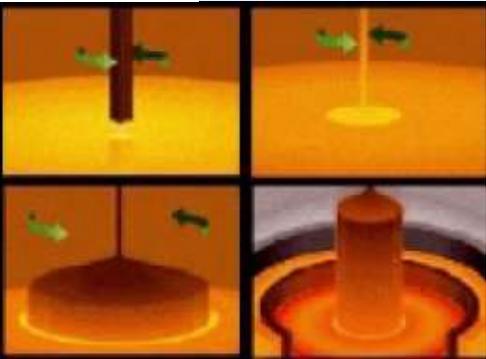


1979
5-inch wafers begin production



Ingot growth









PST 3552 - Fabricação e Caracterização de Dispositivos Nanoeletrônicos







USP

PST 3552 – Fabricação e Caracterização de Dispositivos Nanoeletrônicos

50 anos
LME
Laboratório de Microeletrônica

Reator Czochralski



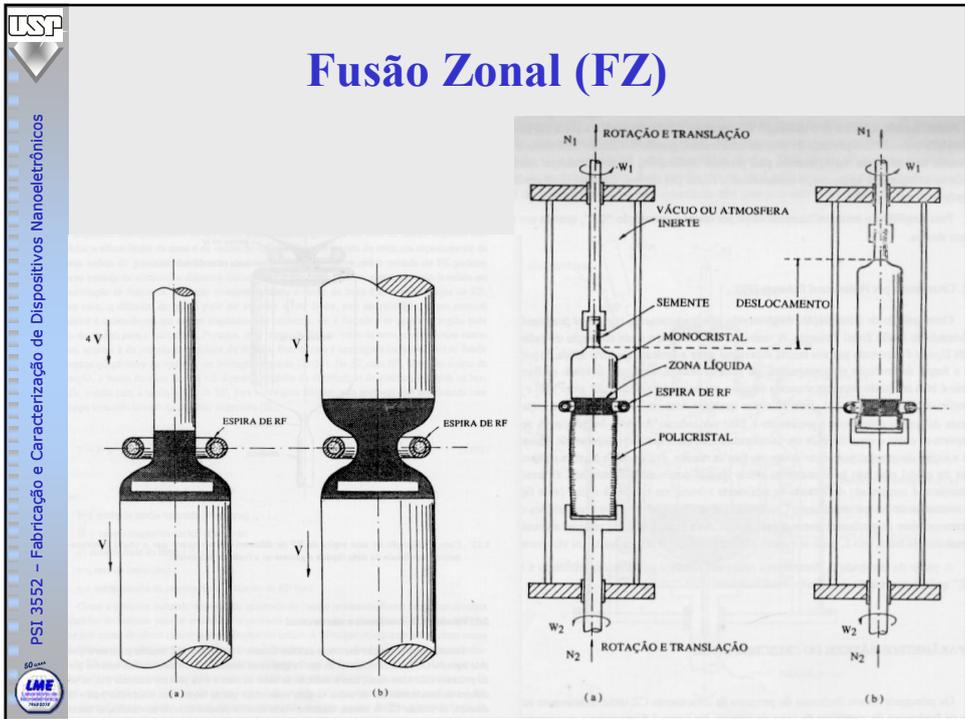
USP

PST 3552 – Fabricação e Caracterização de Dispositivos Nanoeletrônicos

50 anos
LME
Laboratório de Microeletrônica

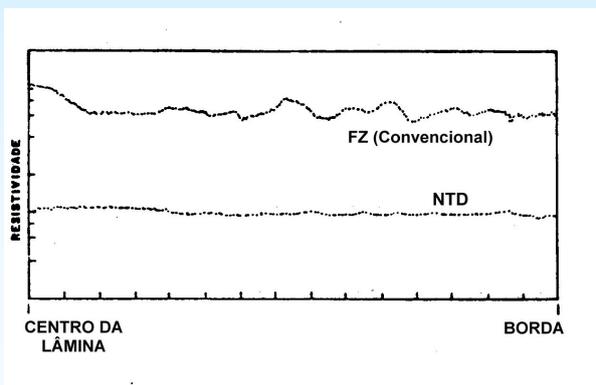
Reator Czochralski





FZ – Dopagem por Transmutação com Nêutrons (NTD – *Neutron Transmutation Doping*)

O método de dopagem por **Transmutação com Nêutrons (NTD)** consiste em irradiar um material semiconductor com um feixe de nêutrons de tal modo que determinado isótopo do material por meio da reação de captura de nêutrons se transforma em um elemento diferente, dopando o semiconductor. A vantagem do método é a grande homogeneidade (fig. abaixo) na distribuição do elemento dopante e no controle preciso do nível de dopagem.



Perfis de resistividade de lâminas FZ dopadas pelo método convencional (via gás contendo o dopante) e pelo método NTD, como apareceriam em medidas feitas pro resistência de espraimento (*Spreading Resistance Probe*)

FZ - NTD

Reações Nucleares:

Núcleos não estáveis → Núcleos Radioativos

Decaimento → Outros Núcleos → Estabilidade

Emissão de Partículas: $\alpha \rightarrow {}^4\text{He}$

$\beta \rightarrow e^- \text{ ou } e^+ \text{ (neutrinos)}$

$\gamma \rightarrow \text{fótons (alta energia)}$

USP

PST 3552 – Fabricação e Caracterização de Dispositivos Nanoeletrônicos

50 anos LME

FZ – NTD

Isotopes of Silicon (Z=14)

Click on an isotope to get more information about its decay

Isotope	Half-life	Spin Parity	Decay Mode(s) or Abundance
²² Si	6 ms	0+	%EC+%B+=100, %ECP=?
²³ Si			
²⁴ Si	102 ms	0+	%EC+%B+=100, %ECP ~ 7
²⁵ Si	220 ms	5/2+	%EC+%B+=100, %ECP=?
²⁶ Si	2.234 s	0+	%EC+%B+=100
²⁷ Si	4.16 s	5/2+	%EC+%B+=100
²⁸ Si	stable	0+	%Abundance=92.23 1
²⁹ Si	stable	1/2+	%Abundance=4.67 1
³⁰ Si	stable	0+	%Abundance=3.10 1
³¹ Si	157.3 m	3/2+	%B=100
³² Si	150 y	0+	%B=100
³³ Si	6.18 s		%B=100
³⁴ Si	2.77 s	0+	%B=100
³⁵ Si	0.78 s		%B=100
³⁶ Si	0.45 s	0+	%B=100, %B-N < 10
³⁷ Si			

USP

PST 3552 – Fabricação e Caracterização de Dispositivos Nanoeletrônicos

50 anos LME

FZ NTD

Reação de Interesse na dopagem Si

Decaimento β



Reações envolvidas na dopagem do Si-Monocristal:

Nêutrons Térmicos – Energia kT (0,025 eV, 4×10^{-21} J)

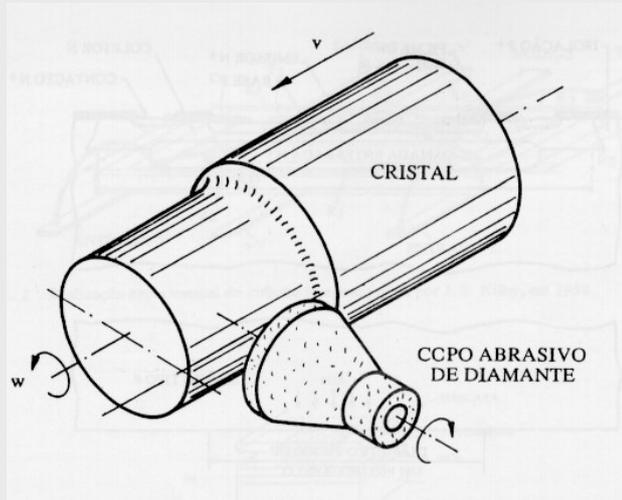
³⁰Si → abundância: 3,1% natural

Tempo de Meia-vida: ³¹Si instável → 2,62h → ³¹P

Reação secundária: ³¹P(n, γ) ³²P → 14,6 dias → ³²S + β^-

Usinagem do tarugo de silício

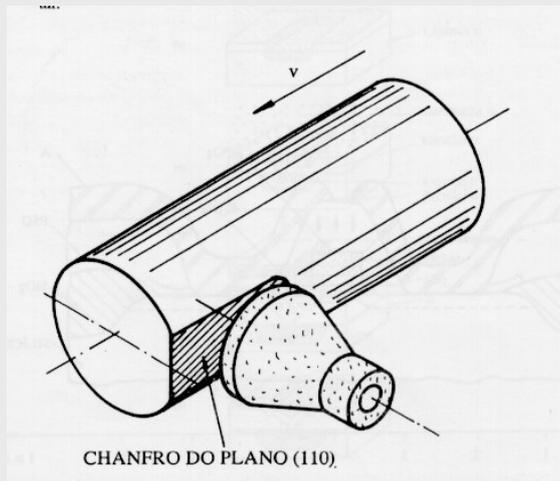
definição do diâmetro da lâmina



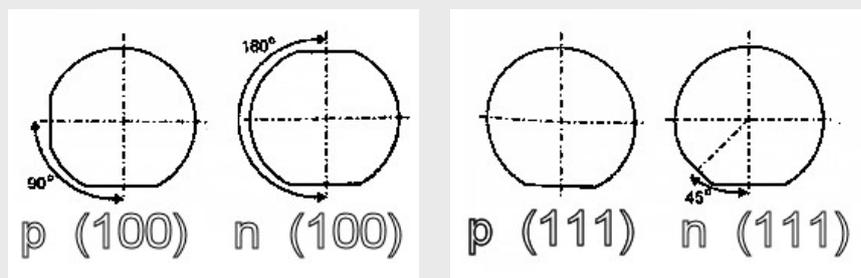
Usinagem do tarugo de silício

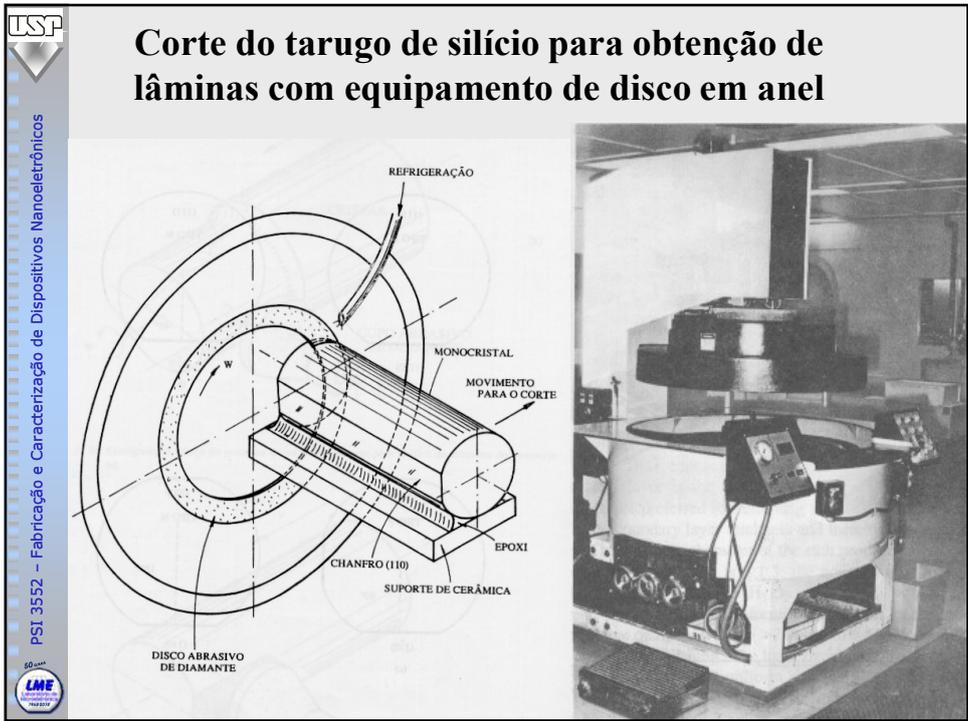


Usinagem do chanfro para a identificação da orientação cristalográfica



Convenção do chanfro para a identificação da orientação cristalográfica





Corte do tarugo de silício para obtenção de lâminas com equipamento de disco em anel

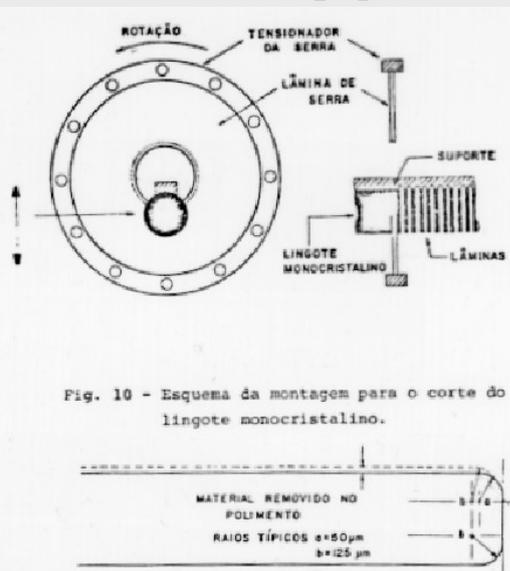
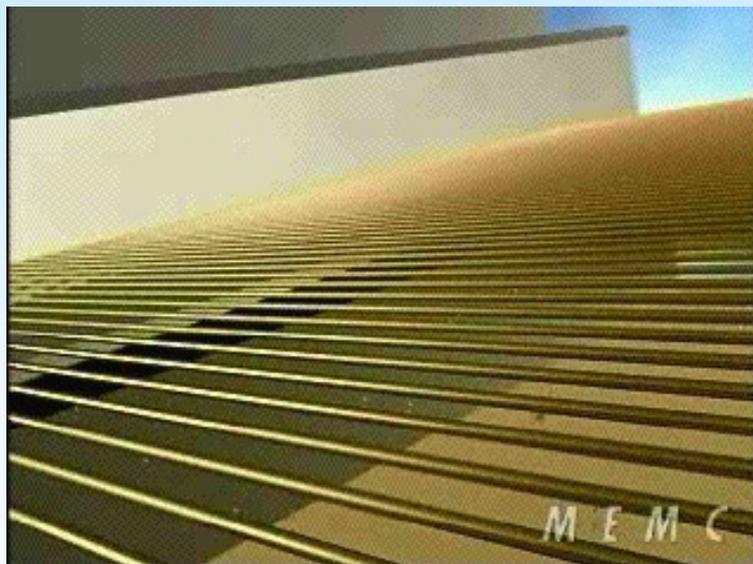


Fig. 10 - Esquema da montagem para o corte do lingote monocristalino.



Corte do tarugo de silício para obtenção de lâminas com equipamento de fita (150 µm)



USP

PST 3552 – Fabricação e Caracterização de Dispositivos Nanoeletrônicos

50 anos LME

Polimento da superfície (lapidadora convencional)

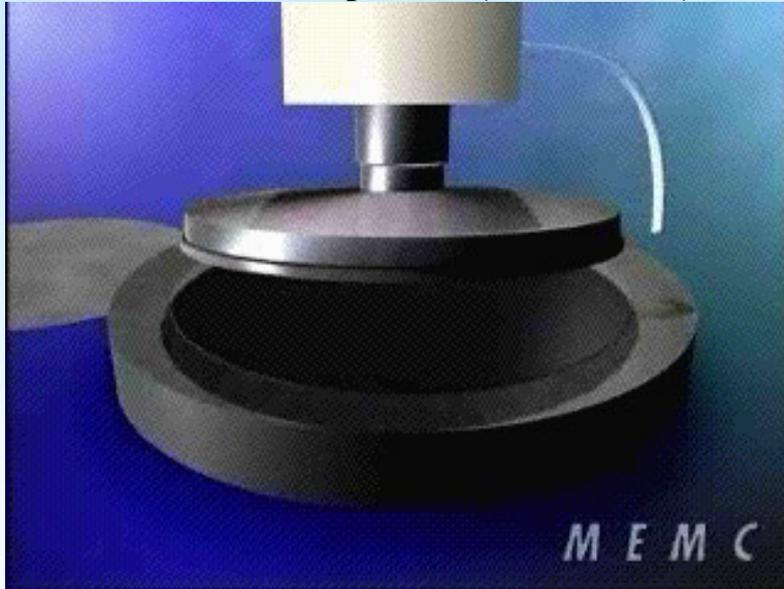
USP

PST 3552 – Fabricação e Caracterização de Dispositivos Nanoeletrônicos

50 anos LME

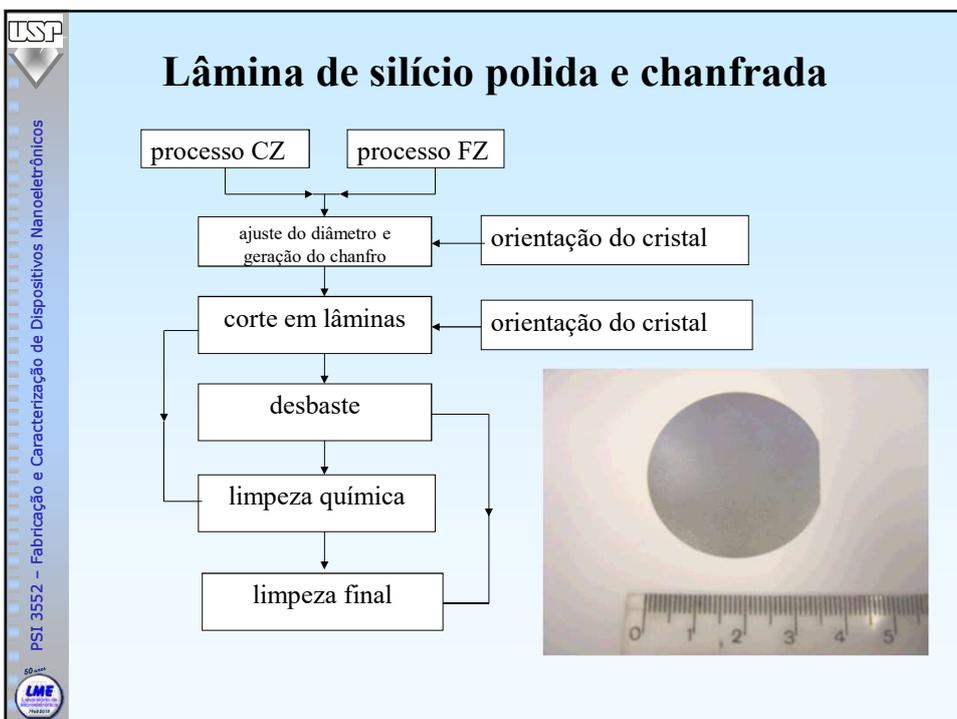
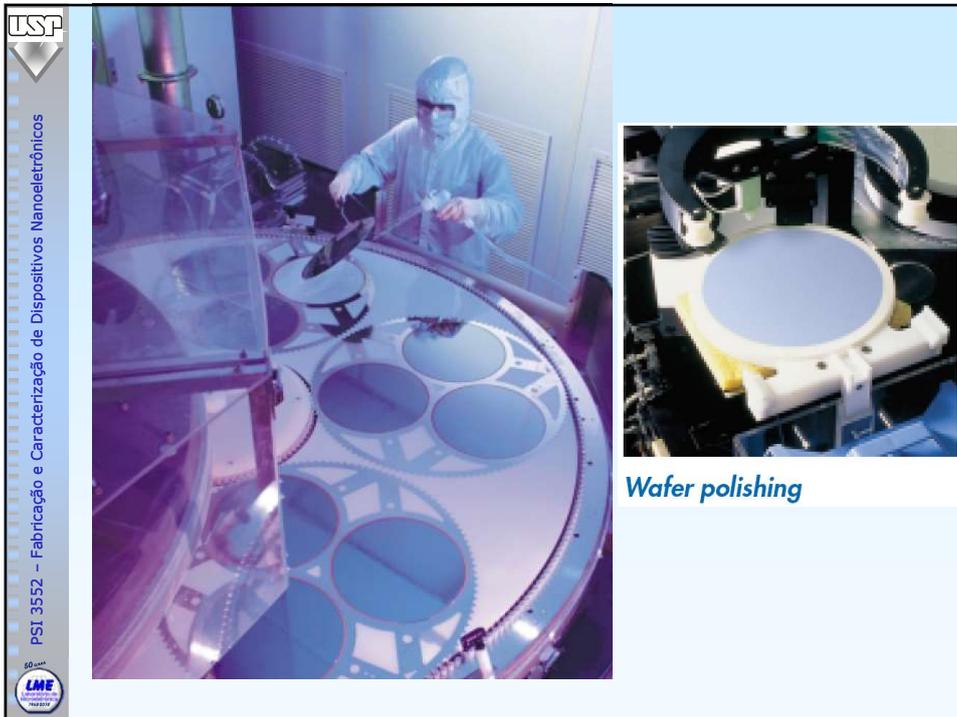
Polimento da superfície (lapidadora convencional)

Polimento da superfície (acabamento)

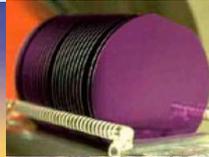


Análise superficial – controle de qualidade





Estocagem das lâminas de Silício Monocristalino



Lâminas de silício monocristalino de **12 in = 300 mm**

Electronic grade granular polysilicon



Ingot growth



Wafer slicing



Wafer polishing

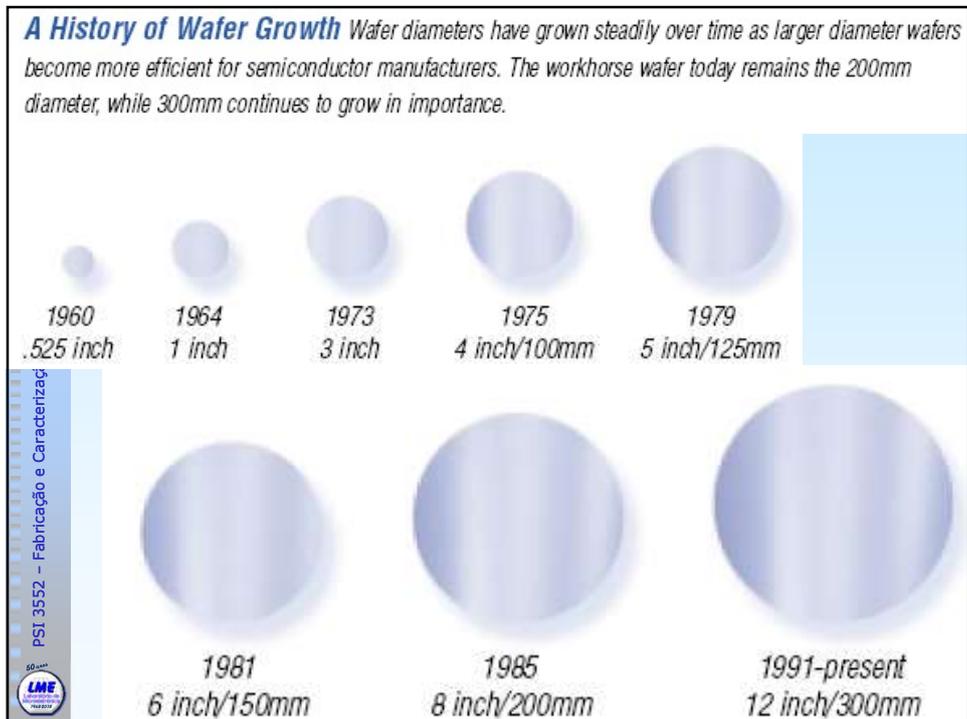


Epitaxial deposition



Wafers packed for shipment





USP

Comparação entre CZ e FZ

parâmetro \ técnica de obtenção	fusão zonal	Czochralski
diâmetro (mm)	15,2 (6")	33,0 (13")
tempo de vida dos portadores minoritários (ms)	100 a 900	10 a 600
conteúdo de oxigênio (cm ⁻³)	10 ¹⁵ - 10 ¹⁶	10 ¹⁷ - 10 ¹⁸
conteúdo de carbono (cm ⁻³)	10 ¹⁵ - 10 ¹⁶	10 ¹⁶ - 10 ¹⁷
orientação cristalográfica	<111> e <100>	<111> e <100>
dopantes usuais	boro e fósforo	boro, fósforo, antimônio, arsênico
resistividade (tipo p) Ω.cm	0,1 a 3000	0,005 a 60
resistividade (tipo n) Ω.cm	0,1 a 3000	0,005 a 60

Vertical text on the left: PST 3552 – Fabricação e Caracterização de Dispositivos Nanoelétrônicos

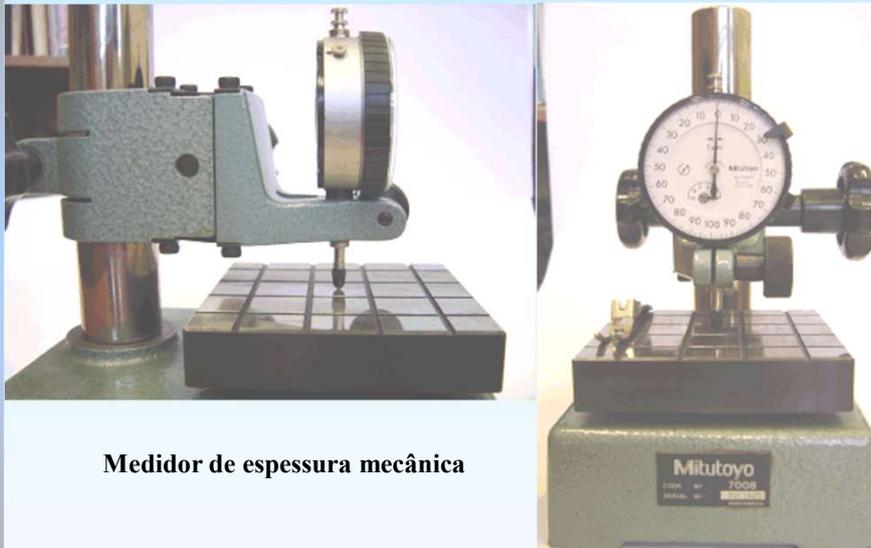
Vertical text on the right: 50 anos LME

Caracterização da lâmina de silício

1. Dimensão - espessura e diâmetro (μm)
2. orientação cristalográfica $\langle 100 \rangle$ ou $\langle 111 \rangle$
3. tipo n ou p (dopante)
4. resistividade elétrica ($\Omega \times \text{cm}$)

Imagine um pedido de compra de lâminas, quais os dados necessários a serem fornecidos para o vendedor ou fornecedor?

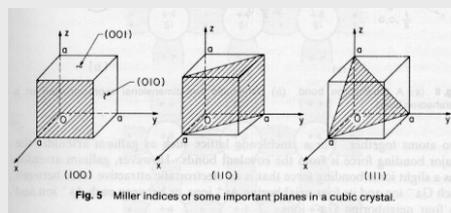
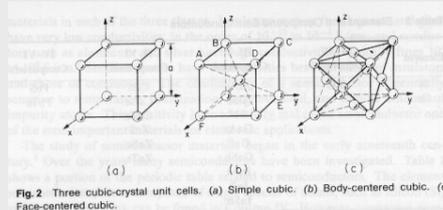
1 - Medida de espessura



Medidor de espessura mecânica

2 - Orientação cristalográfica

- Importância do conhecimento da orientação cristalográfica
- $\langle 111 \rangle$ células solares
 - coeficiente de impacto grande
- $\langle 100 \rangle$ dispositivos semicondutores
 - corte do silício
 - menor coeficiente de impacto

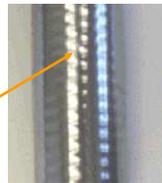


Goniometria por raios-X. Método de Laue

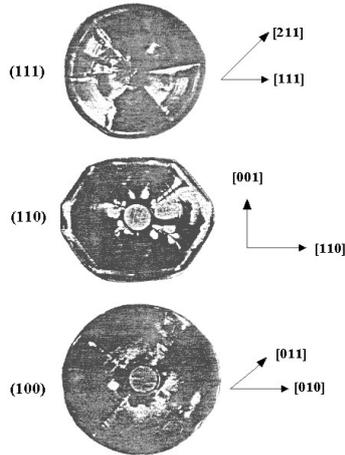
- A determinação mais precisa da orientação de cristais é feita com o uso de equipamentos de raios-X. Conhecendo-se o espalhamento dos planos desejados e o comprimento de onda dos raios-X usados, pode-se calcular o ângulo de espalhamento coerente da radiação emergente. A goniometria de raios-X só pode ser usada se for conhecida, aproximadamente, a orientação do cristal. Caso contrário usa-se o método de Laue em que a radiação de ampla faixa de comprimentos de onda é utilizada.

Orientação a partir do tarugo de silício

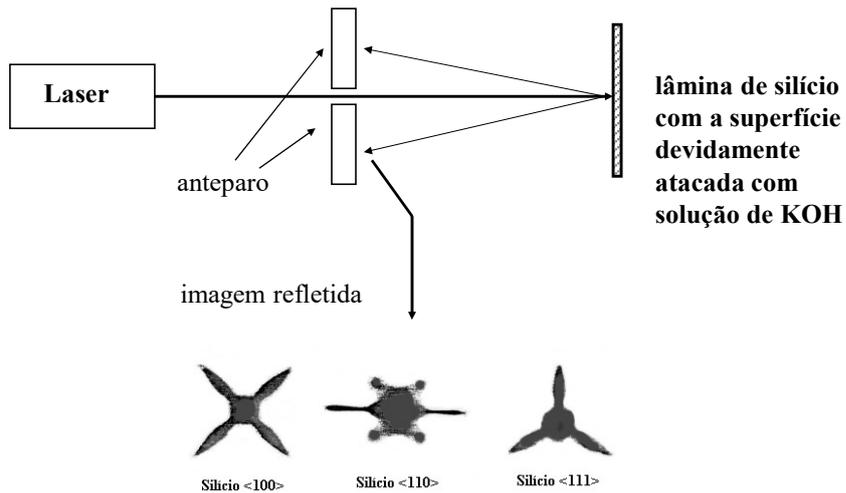
- orientação cristalográfica a partir da “tampa” superior do tarugo de silício
- ou a partir do ombro lateral do tarugo de silício



“guias” laterais



Método do reflectograma óptico



USP

PST 3552 – Fabricação e Caracterização de Dispositivos Nanoeletrônicos

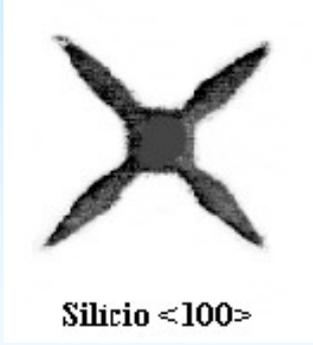
Uso do microscópio óptico



80 x

125 x

reflectograma óptico



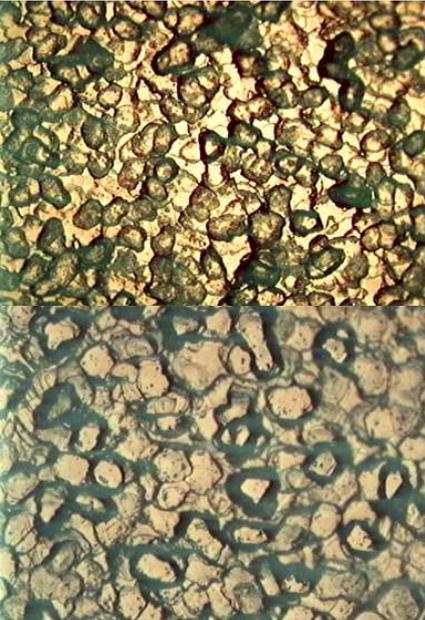
Silício $\langle 100 \rangle$

50 anos LME

USP

PST 3552 – Fabricação e Caracterização de Dispositivos Nanoeletrônicos

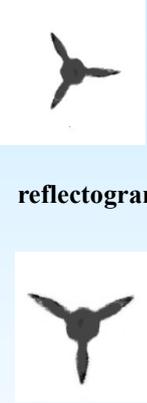
Uso do microscópio óptico



125 x

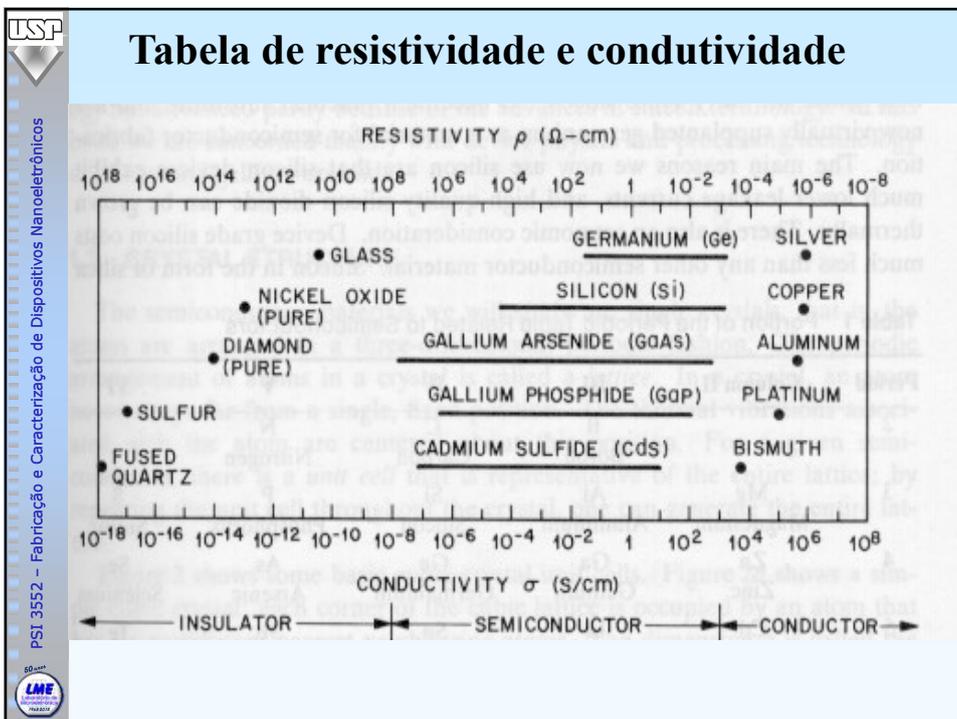
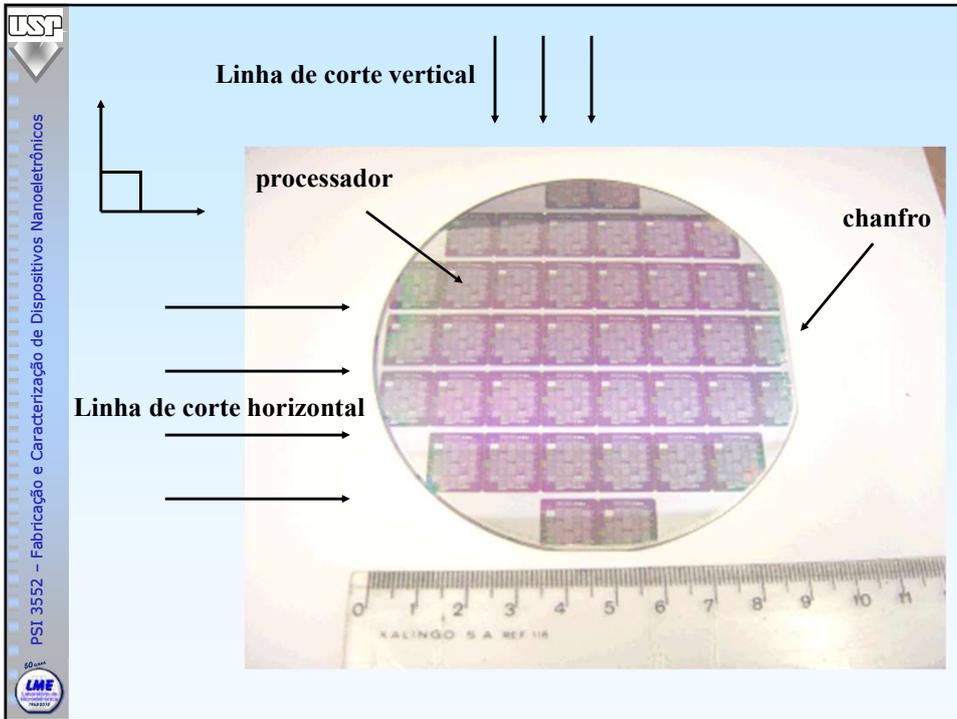
250 x

reflectograma óptico



$\langle 111 \rangle$

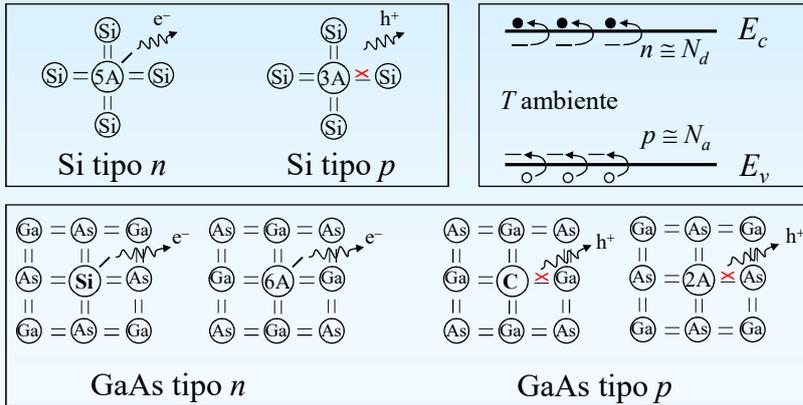
50 anos LME



Dopantes

3 - Tipo de condutividade elétrica

- Si { - doadores: família 5A da tabela periódica (P,As,Sb)
 - aceptadores: família 3A (B,Ga)
- GaAs { - doadores: família 4A substituindo Ga ou 6A (Si, S)
 - aceptadores: família 4A substituindo As ou 2A (C, Be)



Tipo de condutividade elétrica “p” ou “n”

- medida rotineira e sem o uso de equipamentos sofisticados,
- métodos : retificação, F.E.M. térmica, efeito Hall, capacitor MOS, efeito fotovoltaico, etc.
- ⇒ retificação: corrente retificada entre a ponta do medidor e a lâmina
- ⇒ F.E.M. térmica
- ⇒ efeito Hall
- ⇒ capacitor MOS
- ⇒ efeito fotovoltaico
- ⇒ outros métodos - "Semiconductor Measurements and instrumentation", Runyan, W.R., McGraw-Hill - Kogakuska, Tokyo, 1975.

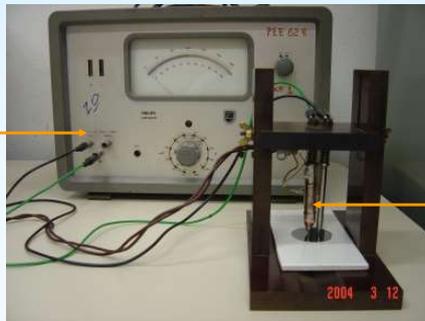
F.E.M. térmica: método simples e de uso bastante difundido

⇒ duas pontas de prova, uma delas aquecida, e um milivoltímetro

Teoria: - Portadores próximos à ponta aquecida tendem a ter velocidades mais elevadas que aqueles próximos à ponta fria e são “expulsos” dessa região. Cria um campo elétrico interno medida pelo milivoltímetro.

- O sinal de tensão depende do tipo dos portadores de carga porque o campo elétrico deve ser em todos os casos em uma direção que force os portadores de carga em direção à ponta quente.

milivoltímetro

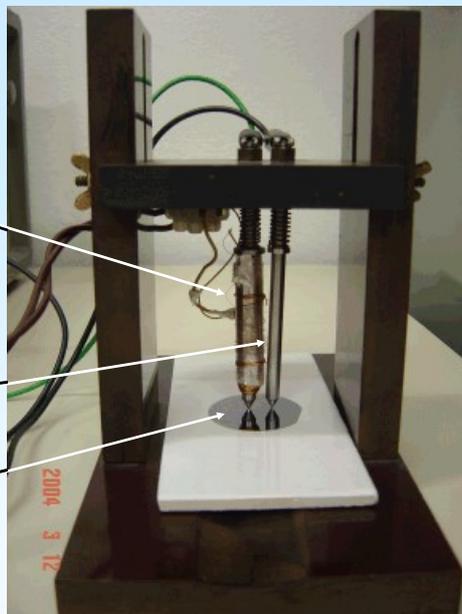


ponta quente

Ponta quente

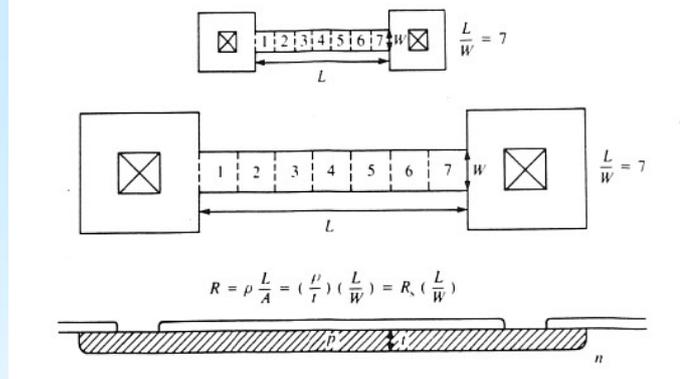
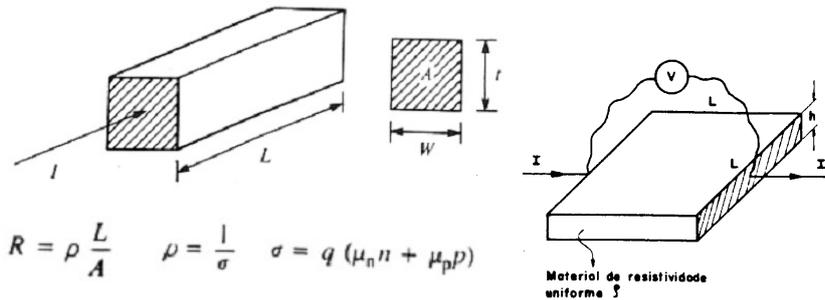
ponta fria

amostra



4 - Medidas de resistividade

- resistência de folha
- ρ = resistividade do material ($\Omega \cdot \text{cm}$)
- h = altura da amostra (cm)
- L = comprimento da amostra (cm)

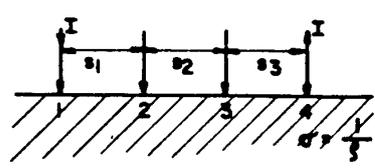
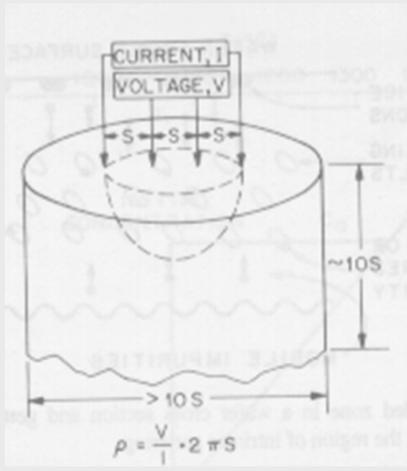


Resistência de Folha (*sheet resistance*) em ohm (sendo L/W a menor unidade). Para evitar confusão entre R e R_s , a resistência de folha é especificada em "ohms por quadrado."

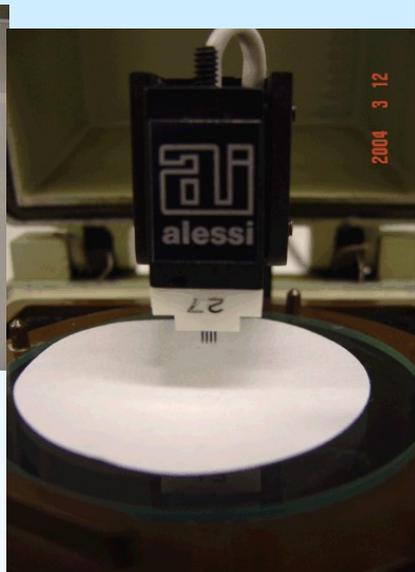
A figura acima mostra o topo e lateralmente 2 resistores com contatos nos seus terminais. O corpo de cada resistor é 7 "quadrados." Se cada resistência de folha é 50 ohms/quadrado, então o corpo de cada resistor (não incluído os contatos) será de 350 ohms

Método de quatro pontas

$$\rho = 4,53 \frac{V}{I} x_j \quad (\Omega \cdot \text{cm})$$



O Medidor de resistividade de “quatro pontas”



- Medidas de:
 - V/I,
 - resistência folha,
 - resistência por quadrado,
 - resistividade elétrica ρ
 - espessura e
 - tipo n ou p