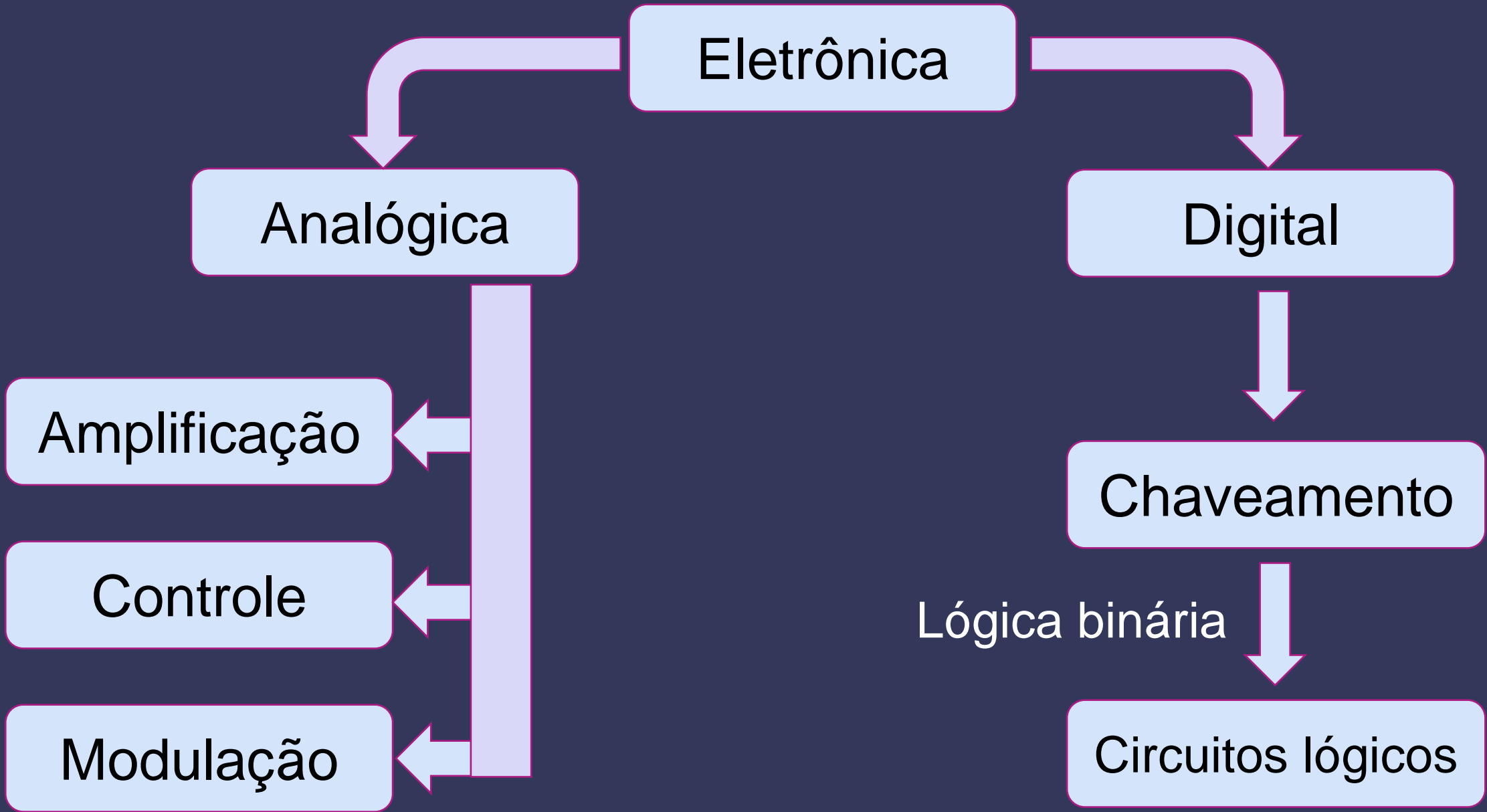


LOM3233

Microprocessadores

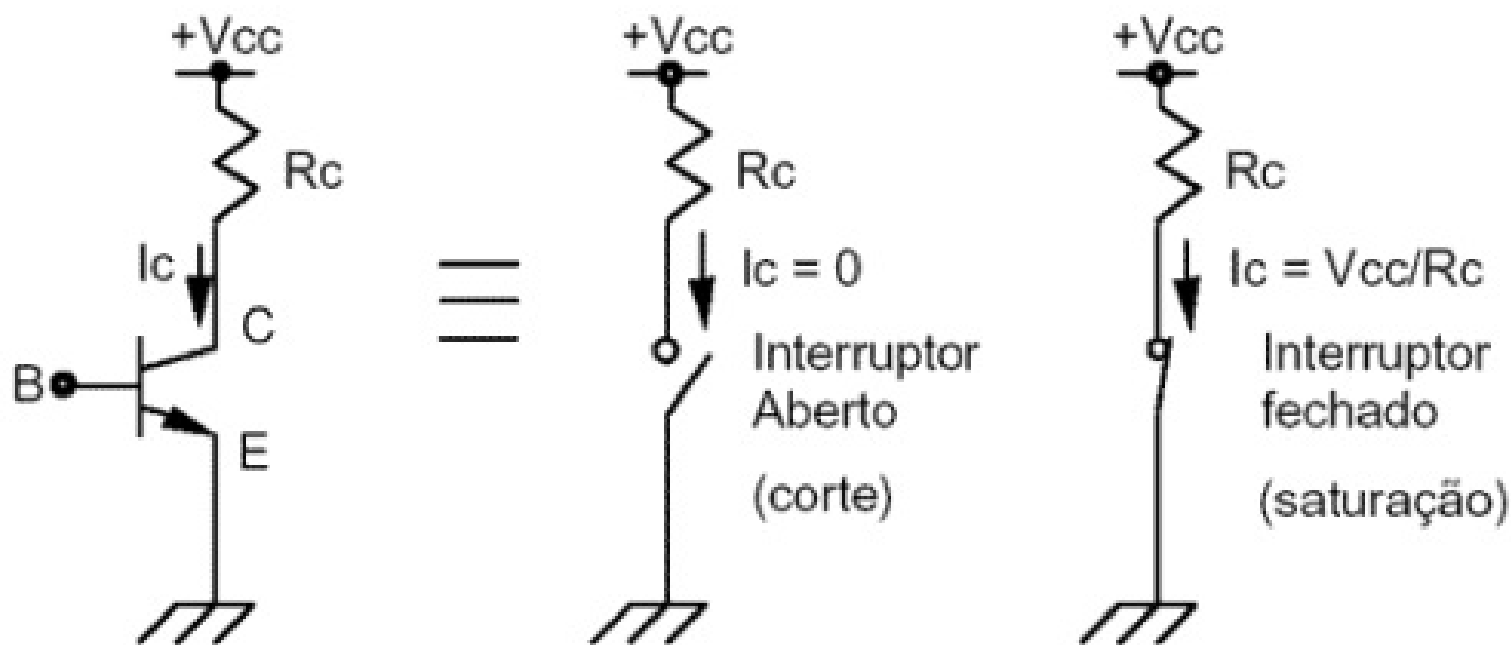
Revisão de  
Eletrônica para  
Microprocessadores



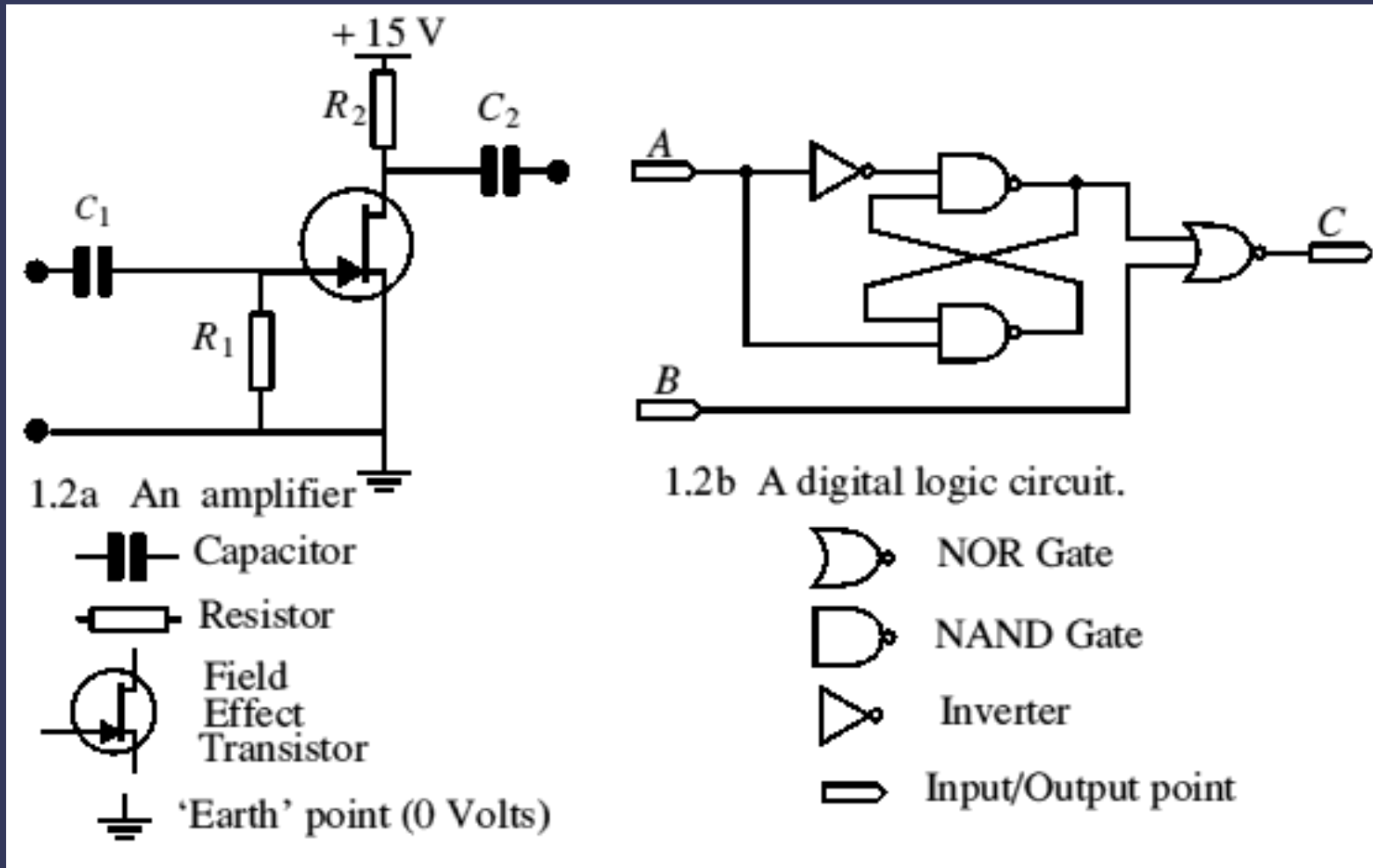
# O transistor como chave

O transistor opera em 3 estados:

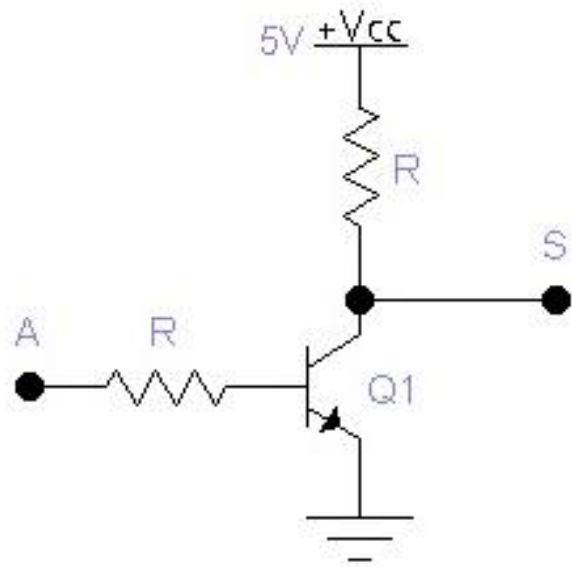
- CORTE – chave aberta  $\rightarrow I_B = 0$
- Amplificação – conduzindo e amplificando a corrente da base  $\rightarrow I_B$
- SATURAÇÃO – chave fechada  $\rightarrow I_B \gg 0$



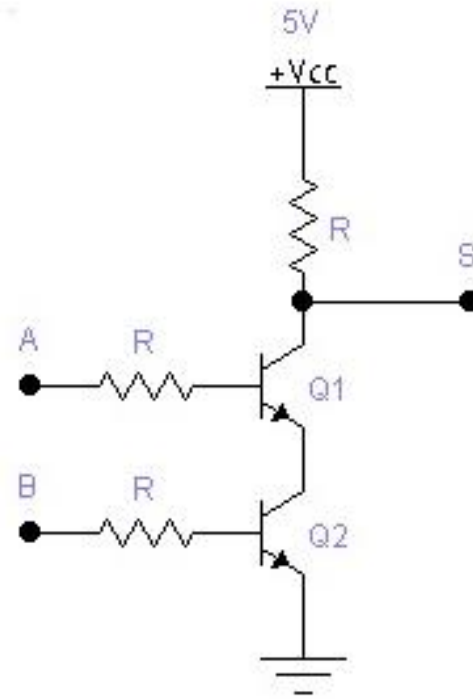
# Circuitos com transistor: amplificador e porta lógica



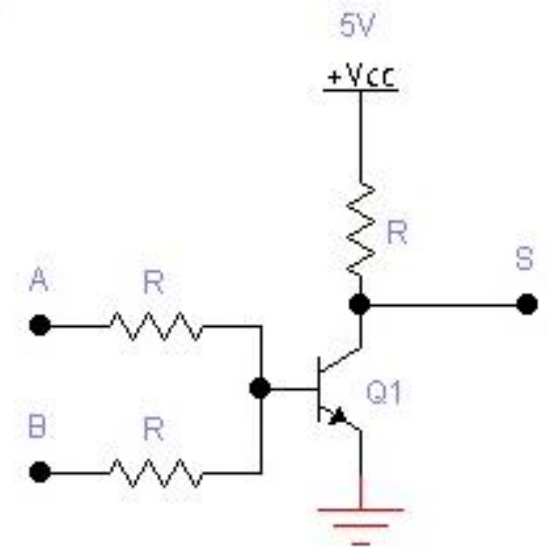
# Portas lógicas RTL (lógica transistor resistor)



PORTA NOT



PORTA NAND

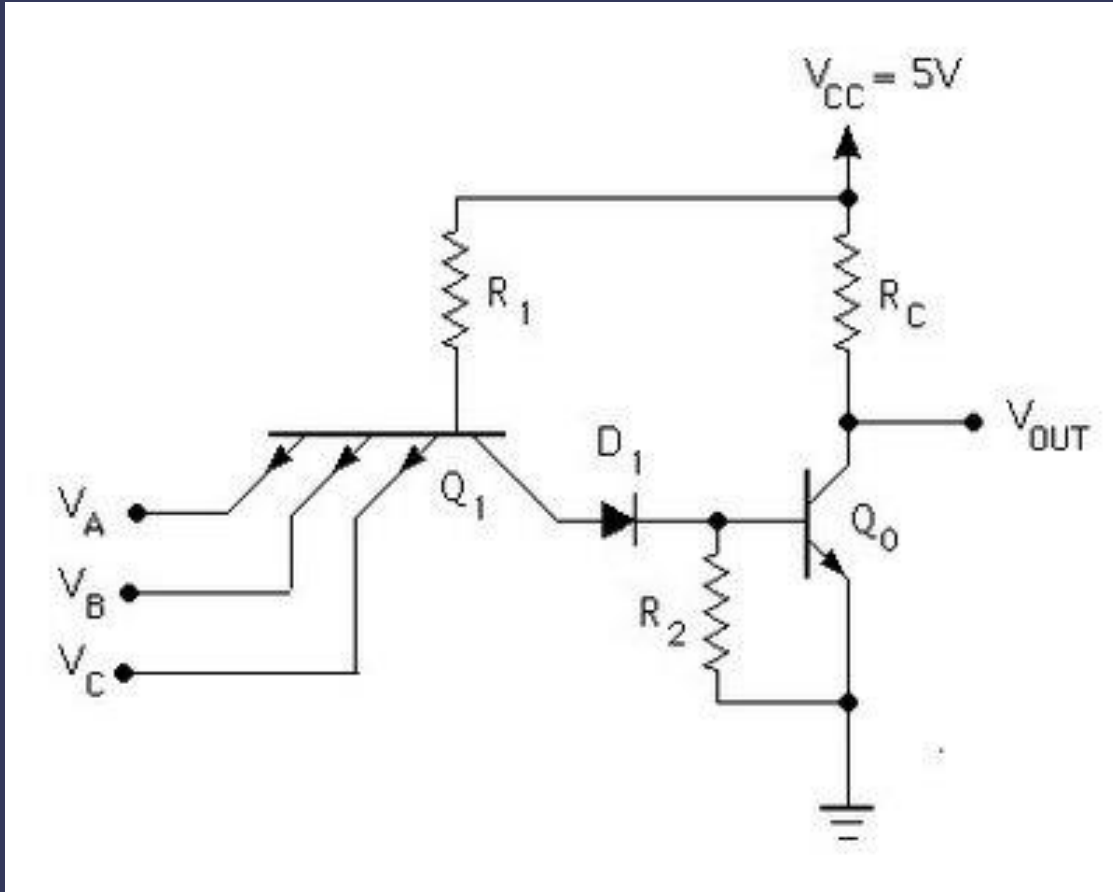


PORTA NOR

# Circuitos lógicos TTL

TTL – Lógica transistor-transistor

# Porta TTL NAND



A	B	C	Saída
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

# Circuitos lógicos TTL

## Parâmetros da Família TTL

Pode-se encontrar os circuitos TTL em duas séries comerciais:

- 74xxx, onde o x pode ser uma soma de letras e números. Faixa de temperatura: 0°C até 70°C.
- 54xxx, série de uso militar que pode trabalhar em uma ampla faixa de temperaturas de -55°C a 125°C.

A família TTL pode ser encontrada com algumas características especiais em suas entradas e saídas, dentre estas pode-se destacar: coletor aberto, tri-state e Schmitt-trigger.



# Circuitos lógicos TTL

## ***Tri-state* ou três estados**

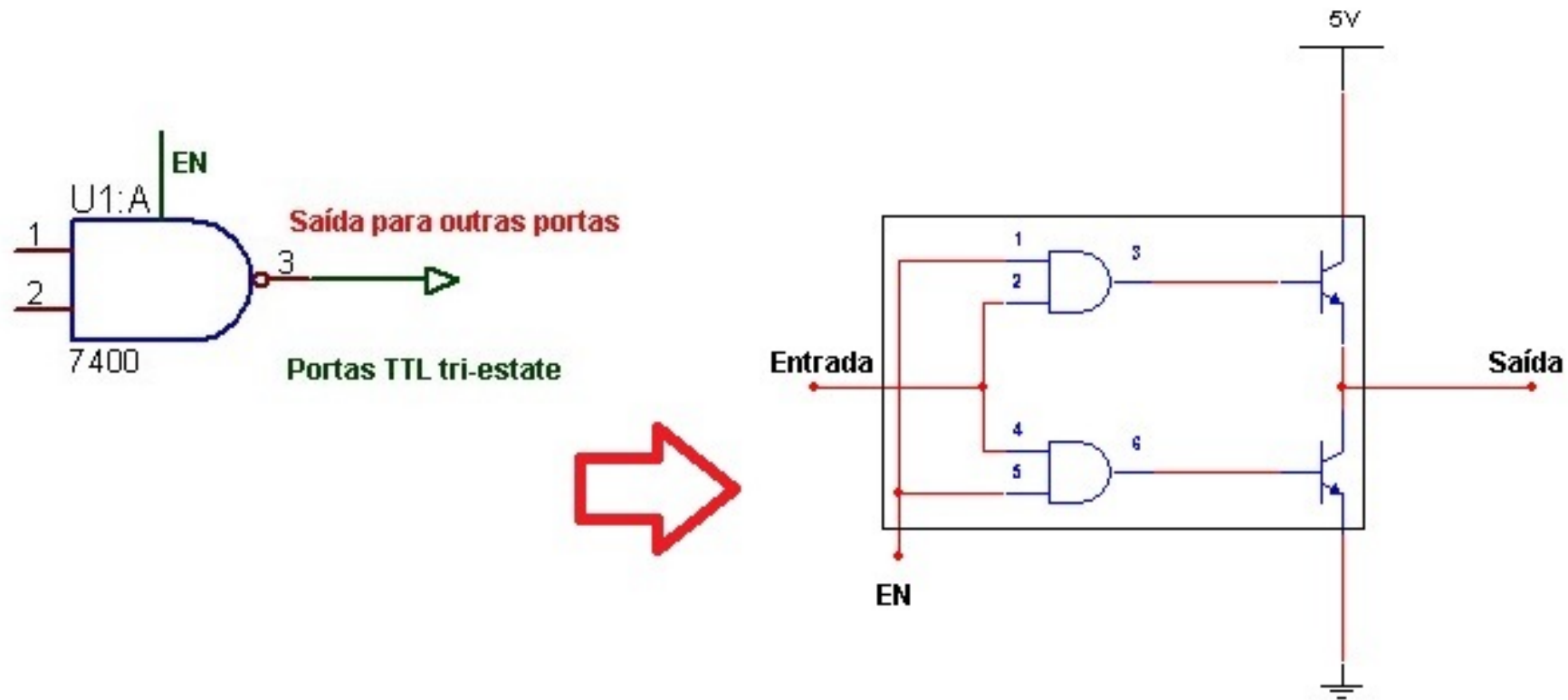
Os componentes TTL que operam em três estados (nível baixo, alto e alta impedância), são conhecidos como *Tri-state*. Quando a saída do dispositivo é colocada em alta impedância o circuito não fornece nem absorve corrente, ou seja, fica com sua saída "flutuando". Esta característica permite que se ligue vários dispositivos em uma única linha de dados.

# Saída Tri-state em CI lógico

o "terceiro-estado" em um CI, quando sua saída comporta-se como circuito aberto, ou "alta impedância" (nem nível 0, nem 1).

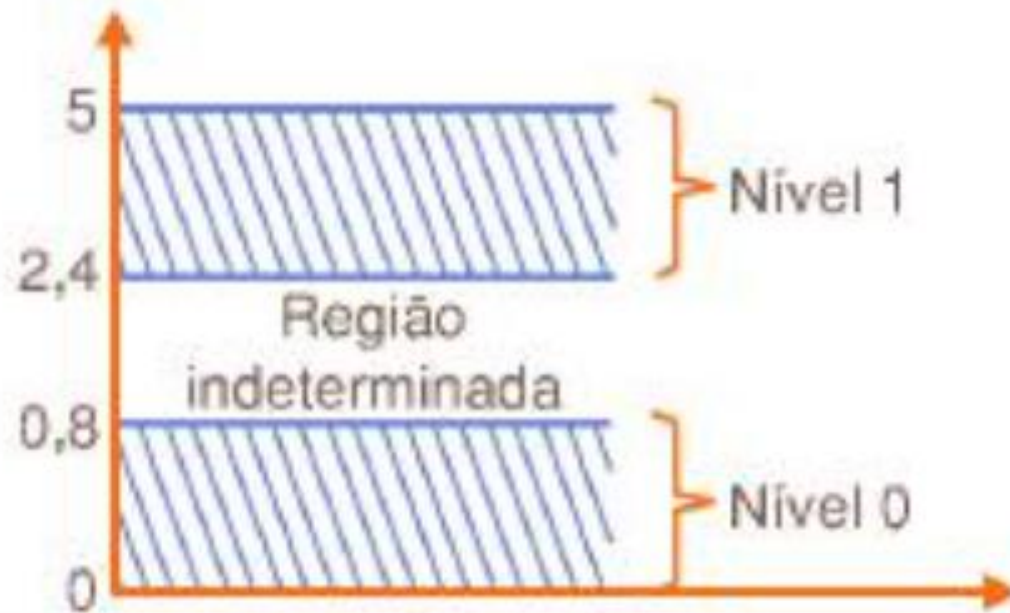
Na prática, equivale a desconectar a saída do CI do circuito externo em que ela está conectada.

Os CIs TRI-STATE dispõem de uma entrada extra, chamada "Enable", que habilita/desabilita a função no CI.



# Níveis lógicos de tensão de circuitos TTL

Faixas de tensão reconhecidas como 0 e 1 (nível alto e baixo).



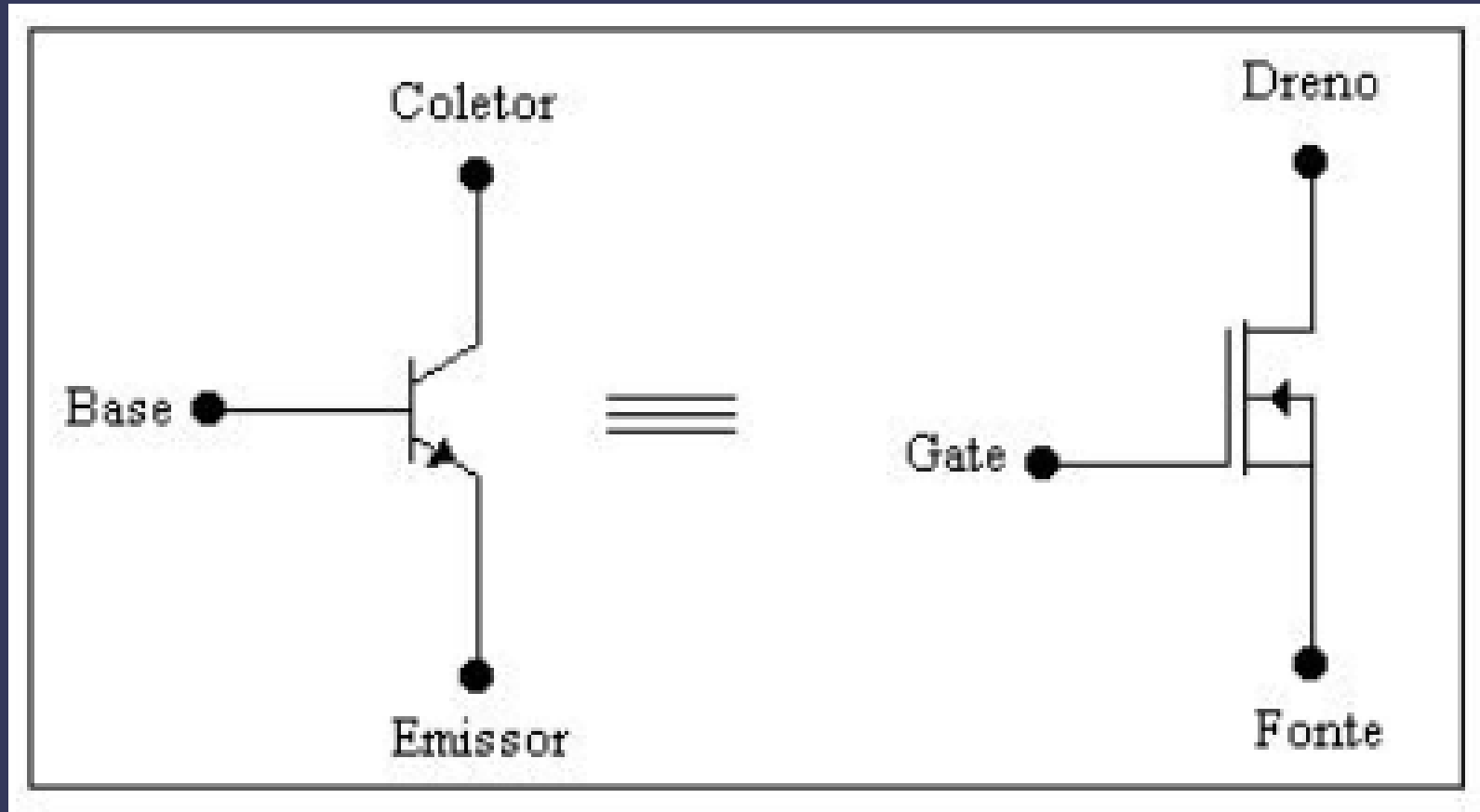
# Classificação dos circuitos integrados lógicos

- **SSI - Small Scale Integration** ou Integração em pequena escala: 1 a 12 portas lógicas
- **MSI - Medium Scale Integration** ou Integração de média escala: 13 a 99 portas
- **LSI - Large Scale Integration** ou Integração em grande escala: 100 a 999 portas
- **VLSI - Very Large Scale Integration** ou Integração em escala muito grande: mais de 1000 portas ou funções lógicas em um único CI.

# Circuitos integrados TTL

Séries	Tipo de transistor de potência	Atraso de propagação, ns	Dissipação de potência, mW	Produto velocidade-potência, pJ
54LS/74LS	Schottky, baixa potência.	9.5	2	19
54L/74L	Comum, baixa potência.	33	1	33
54S/74S	Schottky, potência normal.	3	19	57
54/74	Comum, potência normal.	10	10	100
54H/74H	Comum, alta potência.	6	22	132

# Transistor bipolar (BJT) e MOSFET



BJT NPN

NMOSFET

# Circuitos lógicos CMOS

CMOS – Semiconductor metal óxido  
complementar

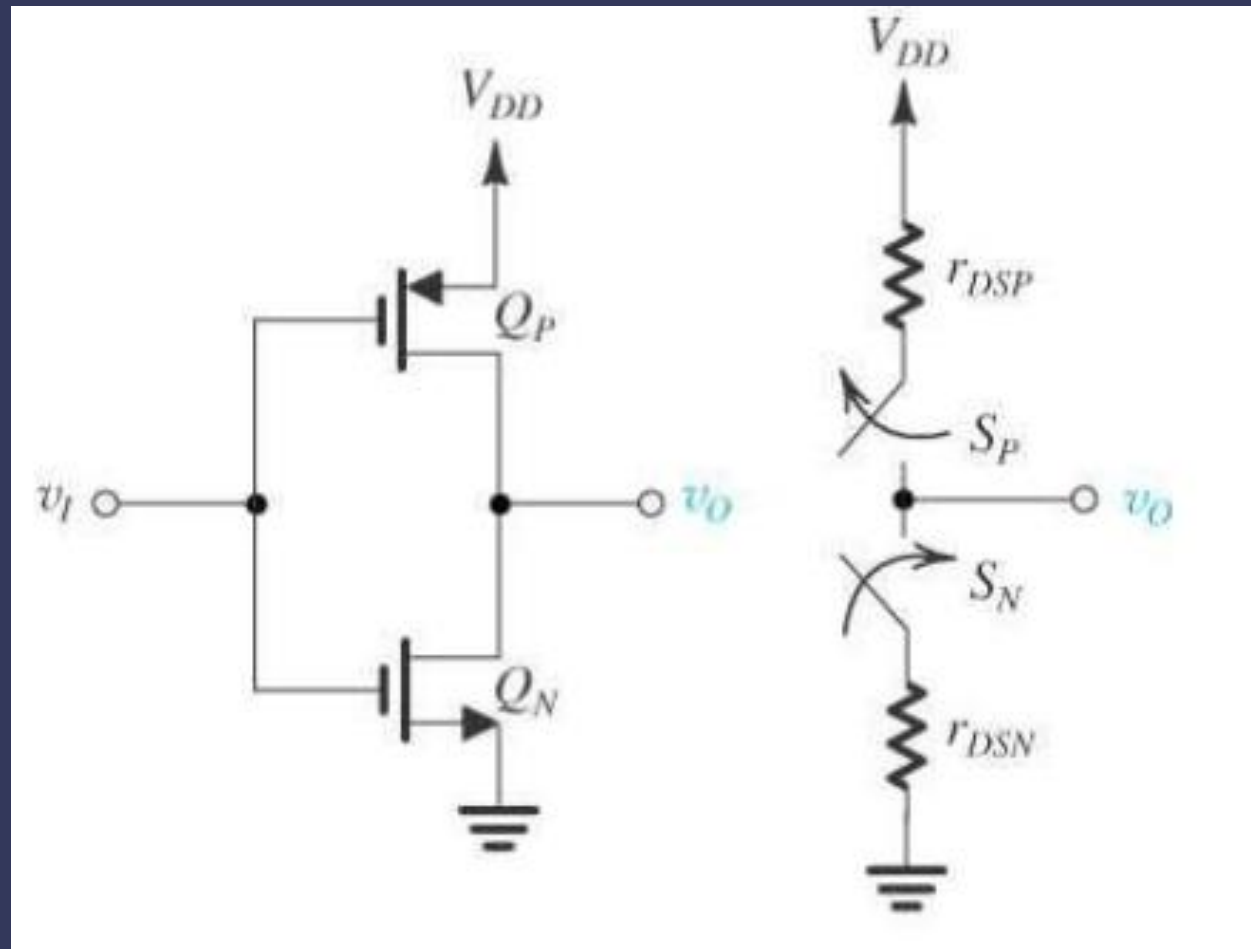
# Características da família de CIs lógicos CMOS

- Consumo reduzido de corrente (baixa potência);
- Alta imunidade a ruídos;
- Faixa de alimentação que se estende de 3V a 18V
- Processo de fabricação do CMOS mais simples que do TTL
- Maior densidade de integração
- Altíssima sensibilidade a eletricidade estática
- Antigamente, eram um pouco mais lentos do que os TTL, para tensões de alimentação baixas, apesar da nova série CMOS de alta velocidade competir em pé de igualdade com as séries TTL 74 e 74LS.



# Porta lógica inversora CMOS

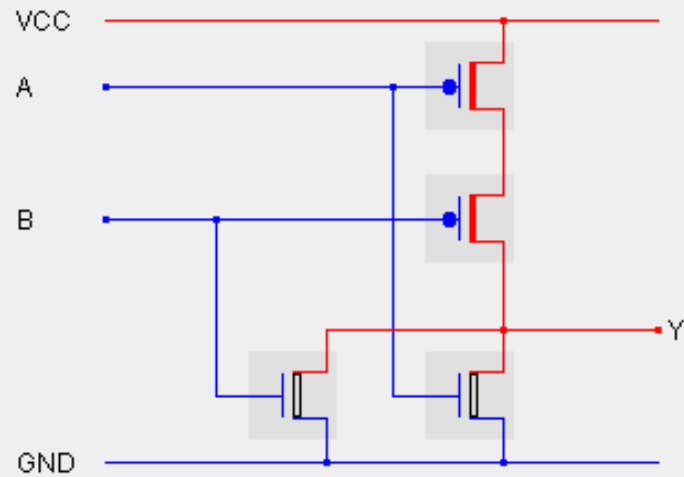
A porta lógica CMOS mais importante é a porta inversora. Ela consiste de apenas dois transistores formando um par de FETs tipo N e tipo P. Daí vem o acrônimo CMOS: *Complementary Metal Oxide Semiconductor*).



# Porta l3gica NOR

CMOS 2-input NOR gate demo:  $Y = \overline{A \vee B}$

[Click mouse near inputs to toggle input voltages:]

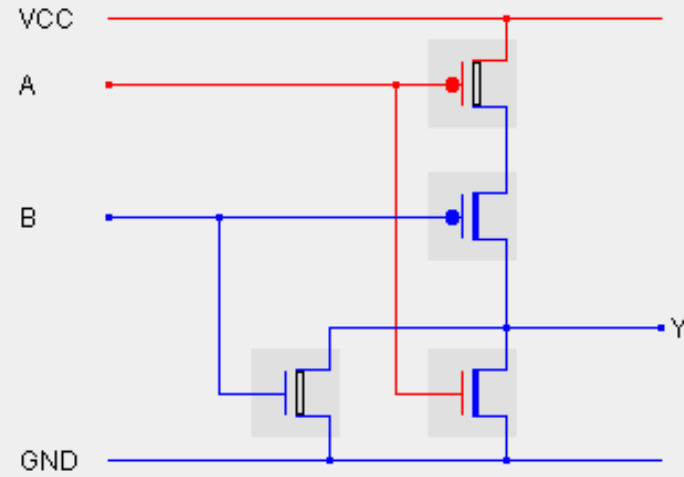


B	A	Y
0	0	1
0	1	0
1	0	0
1	1	0

Colors: [VCC] [GND] [Z (floating)] [Short-circuit]

CMOS 2-input NOR gate demo:  $Y = \overline{A \vee B}$

[Click mouse near inputs to toggle input voltages:]



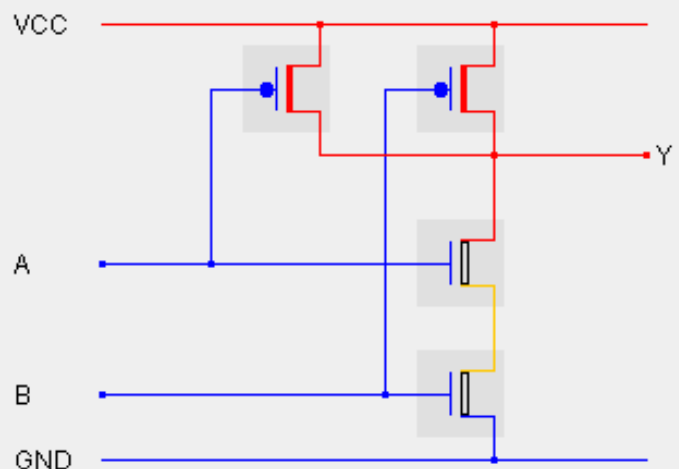
B	A	Y
0	0	1
0	1	0
1	0	0
1	1	0

Colors: [VCC] [GND] [Z (floating)] [Short-circuit]

# Porta l3gica NAND

CMOS 2-input NAND gate demo:  $Y = \overline{A \cdot B}$

[Click mouse near inputs to toggle input voltages:]

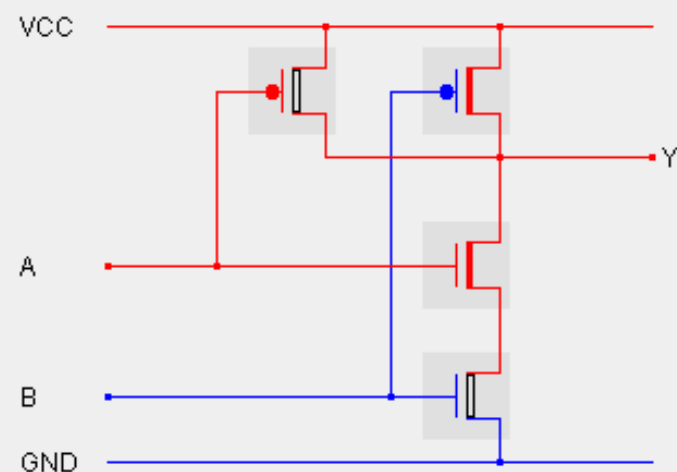
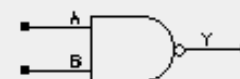


B	A	Y
0	0	1
0	1	1
1	0	1
1	1	0

Colors: [VCC] [GND] [Z (floating)] [Short-circuit]

CMOS 2-input NAND gate demo:  $Y = \overline{A \cdot B}$

[Click mouse near inputs to toggle input voltages:]



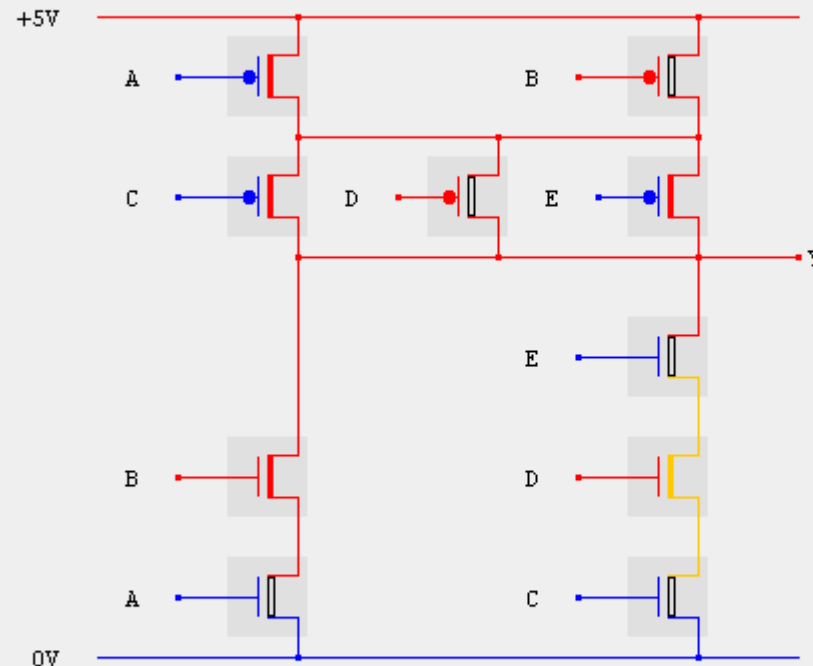
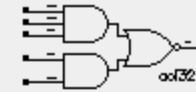
B	A	Y
0	0	1
0	1	1
1	0	1
1	1	0

Colors: [VCC] [GND] [Z (floating)] [Short-circuit]

# Porta l3gica complexa

CMOS complex AOI32 (and-or-invert) gate demo:  $Y = \neg((A \wedge B) \vee (C \wedge D \wedge E))$

[Click mouse near inputs to toggle input voltages.]



E	D	C	B	A	Y
0	0	0	0	0	1
0	0	0	0	1	1
0	0	0	1	0	1
0	0	0	1	1	0
0	0	1	0	0	1
0	0	1	0	1	1
0	0	1	1	0	1
0	0	1	1	1	0
0	1	0	0	0	1
0	1	0	0	1	1
0	1	0	1	0	1
0	1	0	1	1	0
0	1	1	0	0	1
0	1	1	0	1	1
0	1	1	1	0	1
0	1	1	1	1	0
1	0	0	0	0	1
1	0	0	0	1	1
1	0	0	1	0	1
1	0	0	1	1	0
1	0	1	0	0	1
1	0	1	0	1	1
1	0	1	1	0	1
1	0	1	1	1	0
1	1	0	0	0	1
1	1	0	0	1	1
1	1	0	1	0	1
1	1	0	1	1	0
1	1	1	0	0	0
1	1	1	0	1	0
1	1	1	1	0	0
1	1	1	1	1	0

Colors: 1 [+5V] 0 [0V] [Z (floating)] [Short-circuit]

# Referências

- IFSC. Eletrônica Digital. Instituto Federal de Santa Catarina. Disponível em: <[https://wiki.ifsc.edu.br/mediawiki/index.php/AULA\\_16\\_-\\_Eletr%C3%B4nica\\_Digital\\_1\\_-\\_Gradua%C3%A7%C3%A3o#Principais\\_Fam.C3.ADIas\\_L.C3.B3gicas](https://wiki.ifsc.edu.br/mediawiki/index.php/AULA_16_-_Eletr%C3%B4nica_Digital_1_-_Gradua%C3%A7%C3%A3o#Principais_Fam.C3.ADIas_L.C3.B3gicas)>