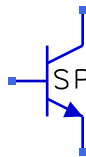


Projeto de amplificador usando parâmetros S

Transistor escolhido:

- Library – S Parameters – Agilent

```
sp_hp_AT-60510_2_19921201
SNP2
Bias="Bjt: Vce=8V Ic=10mA"
Frequency="{0.10 - 6.00} GHz"
```



- 1 Monte um esquemático para simulação de parâmetros S com o transistor escolhido, e obtenha:
 - S_{11} e S_{22} , em carta de Smith;
 - S_{21} e máximo ganho disponível, em gráfico retangular;
 - Círculos de estabilidade de entrada e de saída;
 - Parâmetro de estabilidade μ
- 2 Analise a estabilidade do transistor, determinando em que frequências ele é incondicionalmente e/ou condicionalmente estável.
- 3 Projete um amplificador de 1 estágio para máximo ganho com as seguintes especificações:
 - Frequência central:
 - 2,44 GHz – aplicação em WiFi – Brasil: 2,400 a 2,4835 GHz
 - Perda de retorno < -10 dB na banda.
 - Redes de casamento de impedância usando linhas de transmissão tipo linha de microfita.
 - Substrato: $\epsilon_r = 2,2$; $h = 0,508$ mm; $\text{tg}\delta = 0,001$; $\sigma = 5,8e7$ S/m; $t = 17$ μm)

Observação:

- Em 2,44 GHz esse transistor é incondicionalmente estável, e não haverá necessidade de usar circuitos de estabilização;

- 4 Simule o desempenho do amplificador, considerando apenas o transistor e os circuitos de casamento de entrada e de saída, e gere os gráficos dos parâmetros:
 - Ganho direto;
 - Ganho reverso;
 - Perdas de retorno de entrada e saída.
- 5 Projeto de amplificador de 2 estágios cascadeados:
 - Associe dois amplificadores em cascata e comente o que ocorre com os parâmetros dessa associação, comparativamente ao amplificador de 1 estágio.
- 6 Projeto de amplificador de 2 estágios com circuito de casamento interestágio:
 - Projete o amplificador de 2 estágios, objetivando máximo ganho, usando um casamento interestágio entre a saída do primeiro transistor e a entrada do segundo transistor.

Orientações:

- Mantenha os circuitos de casamento de impedância de entrada do 1° estágio e de saída do 2° estágio já projetados anteriormente;
 - Projete um circuito de casamento de impedância interestágio que case conjugadamente a impedância de saída do 1° estágio para a impedância de entrada do 2° estágio.
- 7 Simule o amplificador de 2 estágios com circuito de casamento interestágio e compare o mesmo com o amplificador usando 2 estágios em cascata.
 - 8 Gere um breve relatório com os circuitos projetados e os resultados da simulação, bem como com seus comentários sobre o desempenho do circuito.