

Aula 8

Multiplexadores

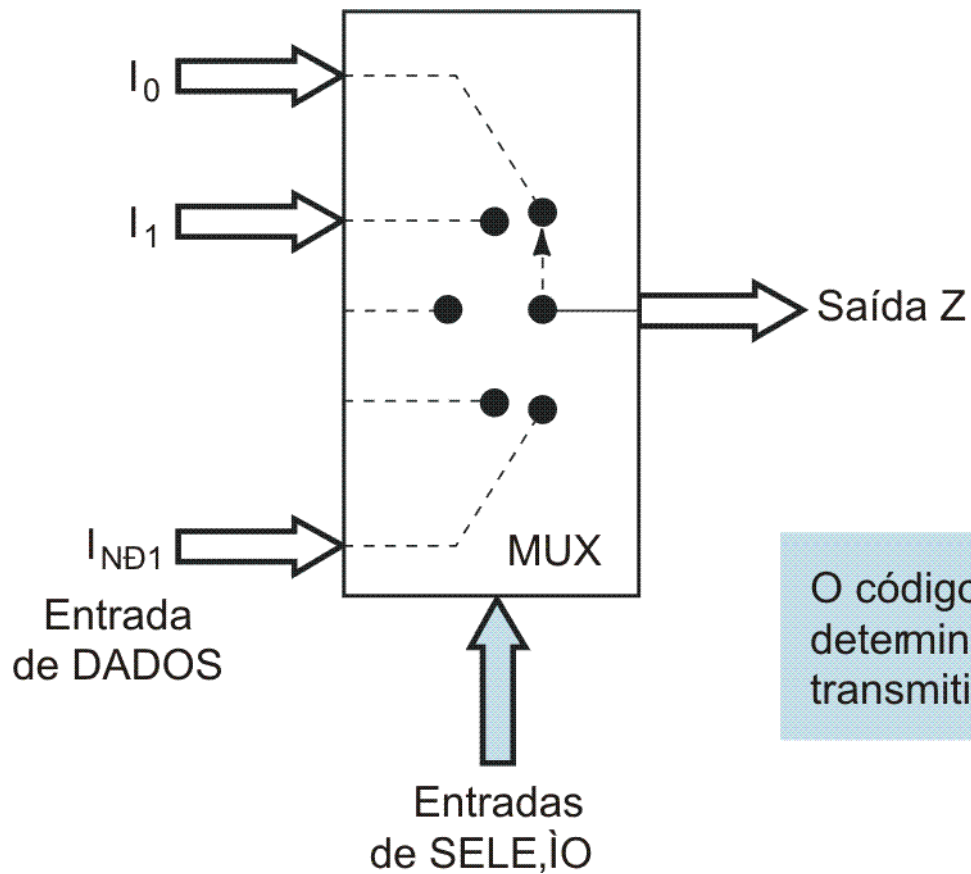
SEL 0414 - Sistemas Digitais

Prof. Dr. Marcelo Andrade da Costa Vieira

4. Circuitos Multiplexadores

- Circuitos “seletores de dados”;
- Chave seletora digital;
- Seleciona um dos diversos sinais de entrada e o transfere para a saída.
- Permite que informações digitais de diversas fontes sejam encaminhadas para uma única linha para serem transmitidas para um destino comum.

4. Circuito Multiplex

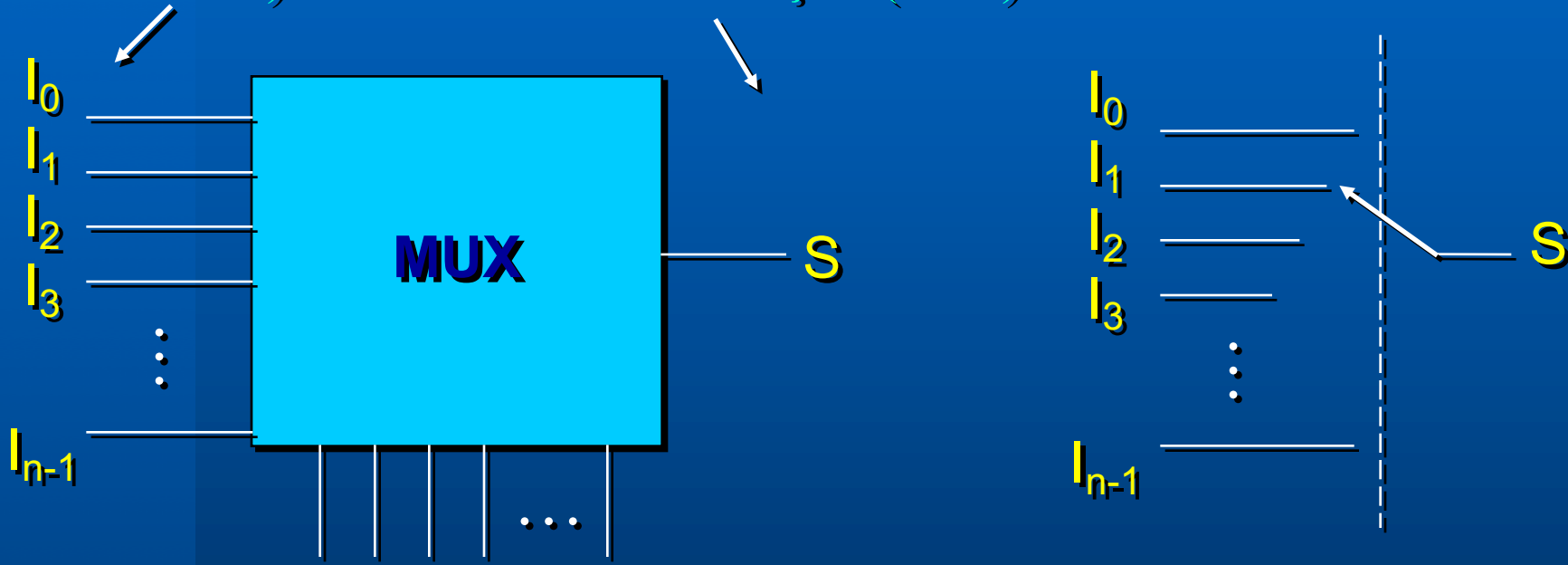


O código na entrada de SELEÇÃO determina a entrada que é transmitida para a saída Z

4. Multiplex (MUX) de n Canais de 1 bit

Canais de informação
(ENTRADA)

SAÍDA da
Informação (1 bit)

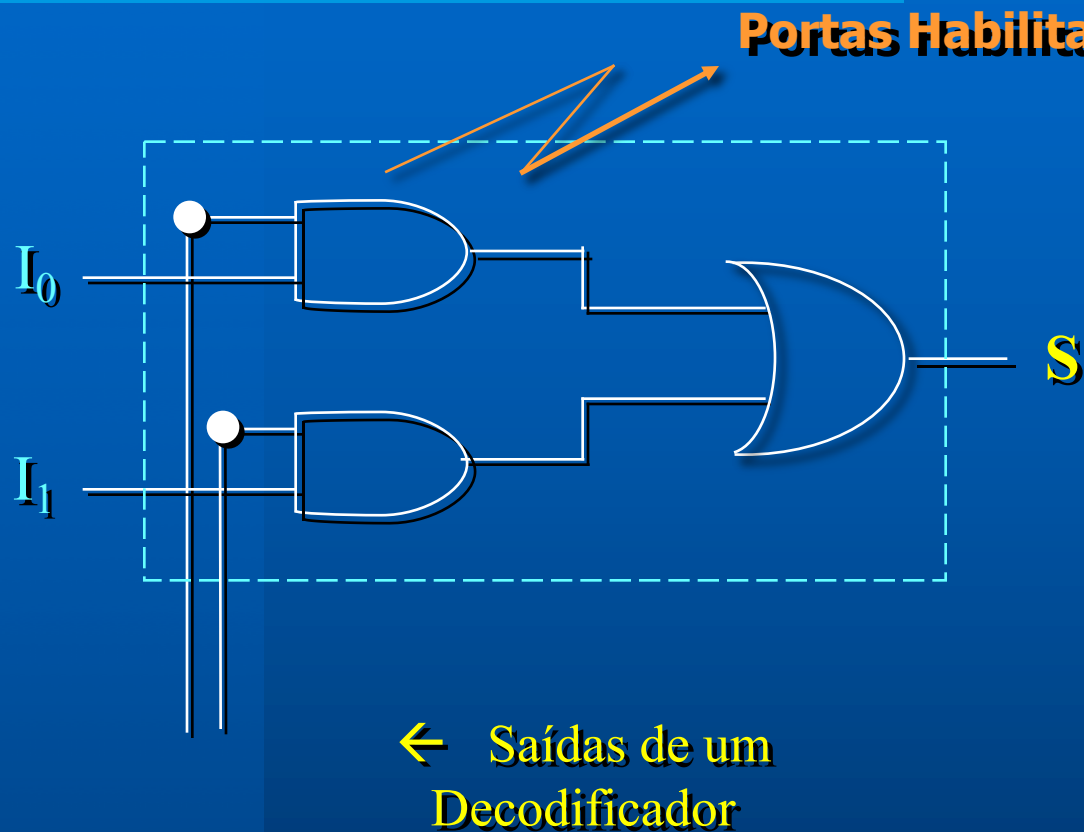


Seleção



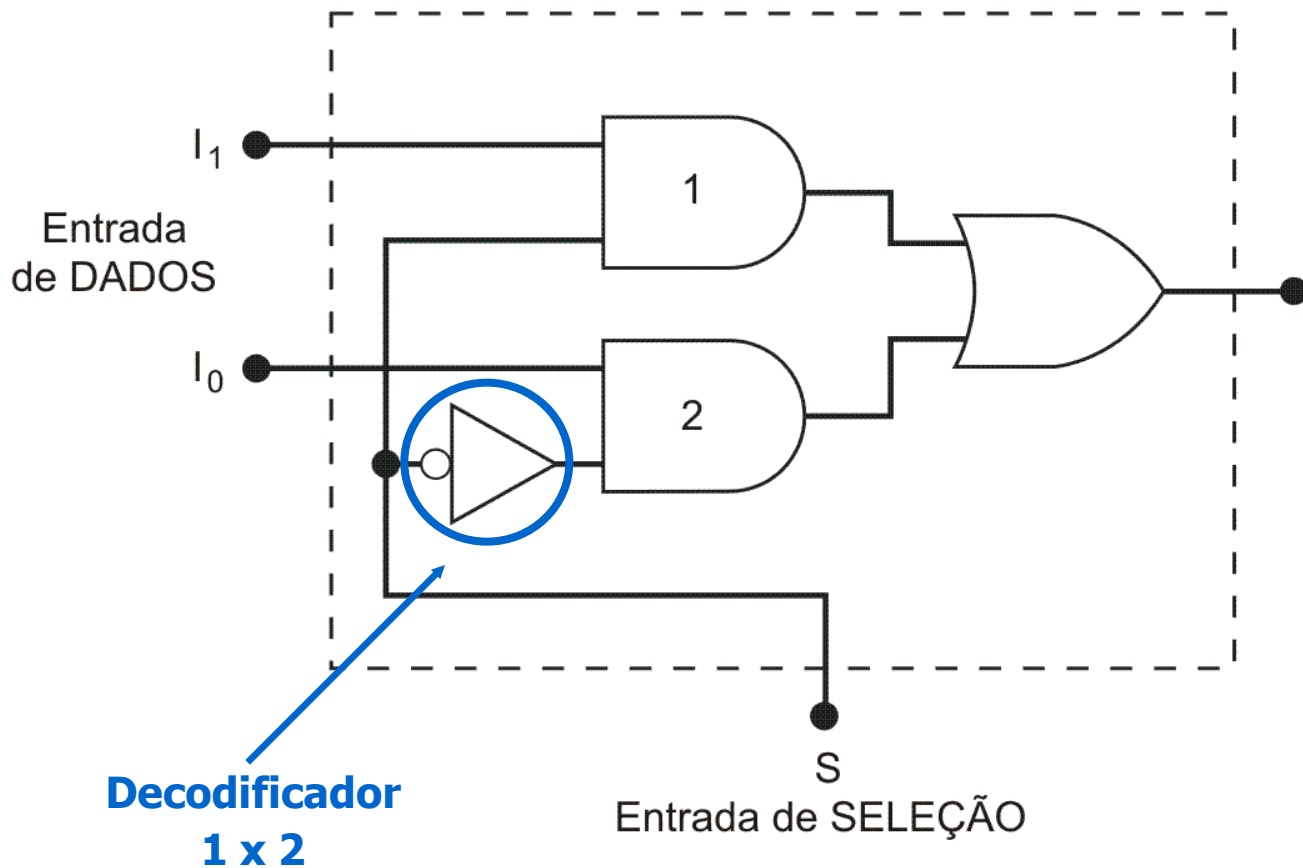
Decodificador

5. MUX de 2 Canais de 1 bit



| A | S |
|---|-------|
| 0 | I_0 |
| 1 | I_1 |

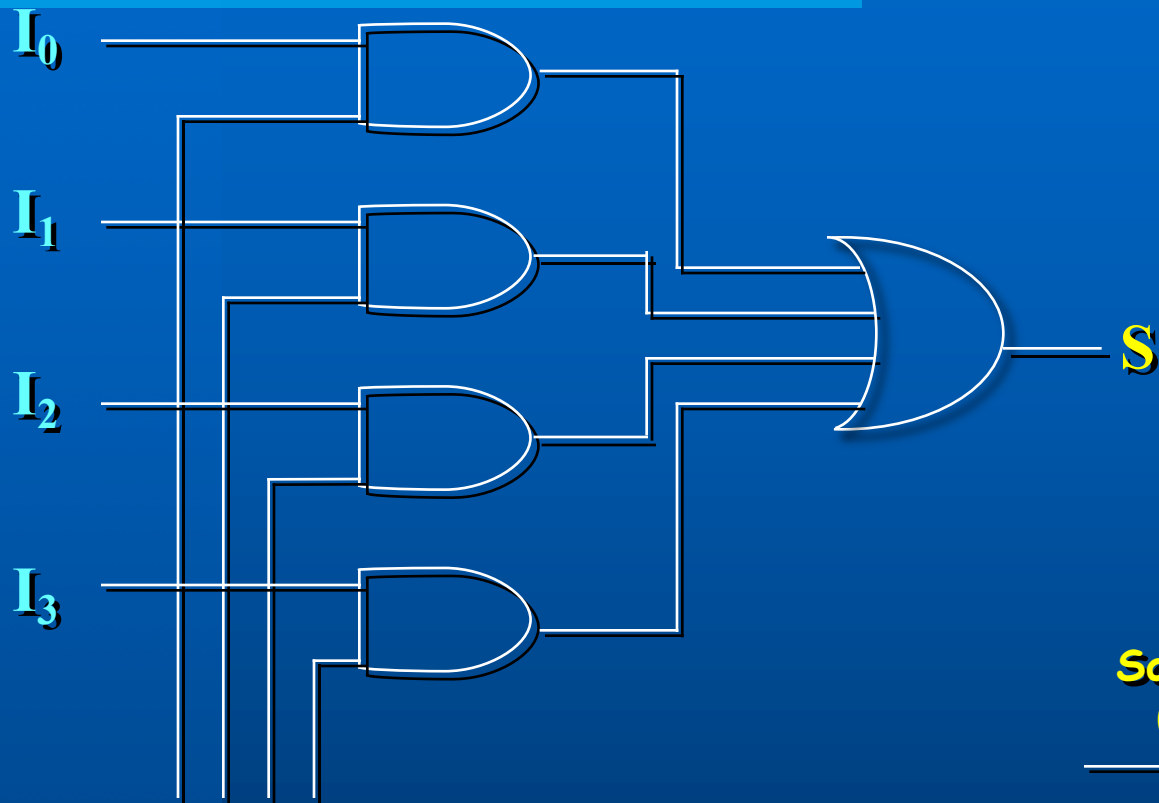
5. MUX de 2 Canais de 1 bit



$$Z = I_0 \cdot \bar{S} + I_1 \cdot S$$

| S | Saída |
|---|-----------|
| 0 | $Z = I_0$ |
| 1 | $Z = I_1$ |

6. MUX de 4 Canais (1 bit)



$P_0 P_1 P_2 P_3$

← Saídas de um Decodificador

| A_1 | A_0 | S |
|-------|-------|-------|
| 0 | 0 | I_0 |
| 0 | 1 | I_1 |
| 1 | 0 | I_2 |
| 1 | 1 | I_3 |

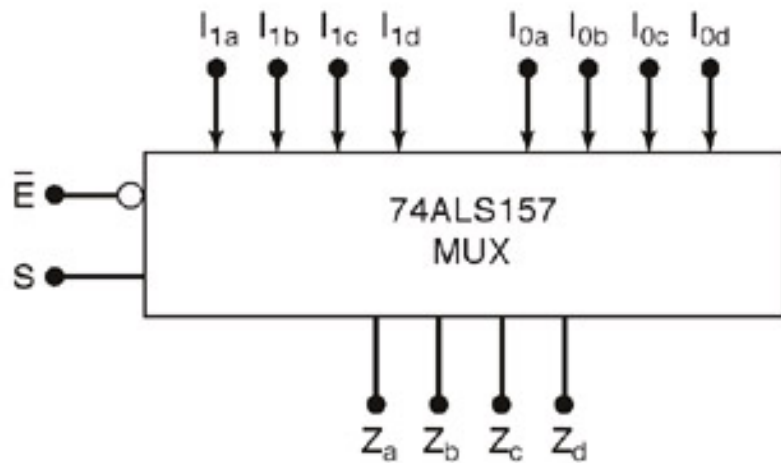
Saídas (P)

Entradas (A)



Decodificador

7. MUX de 2 Canais (4 bits)

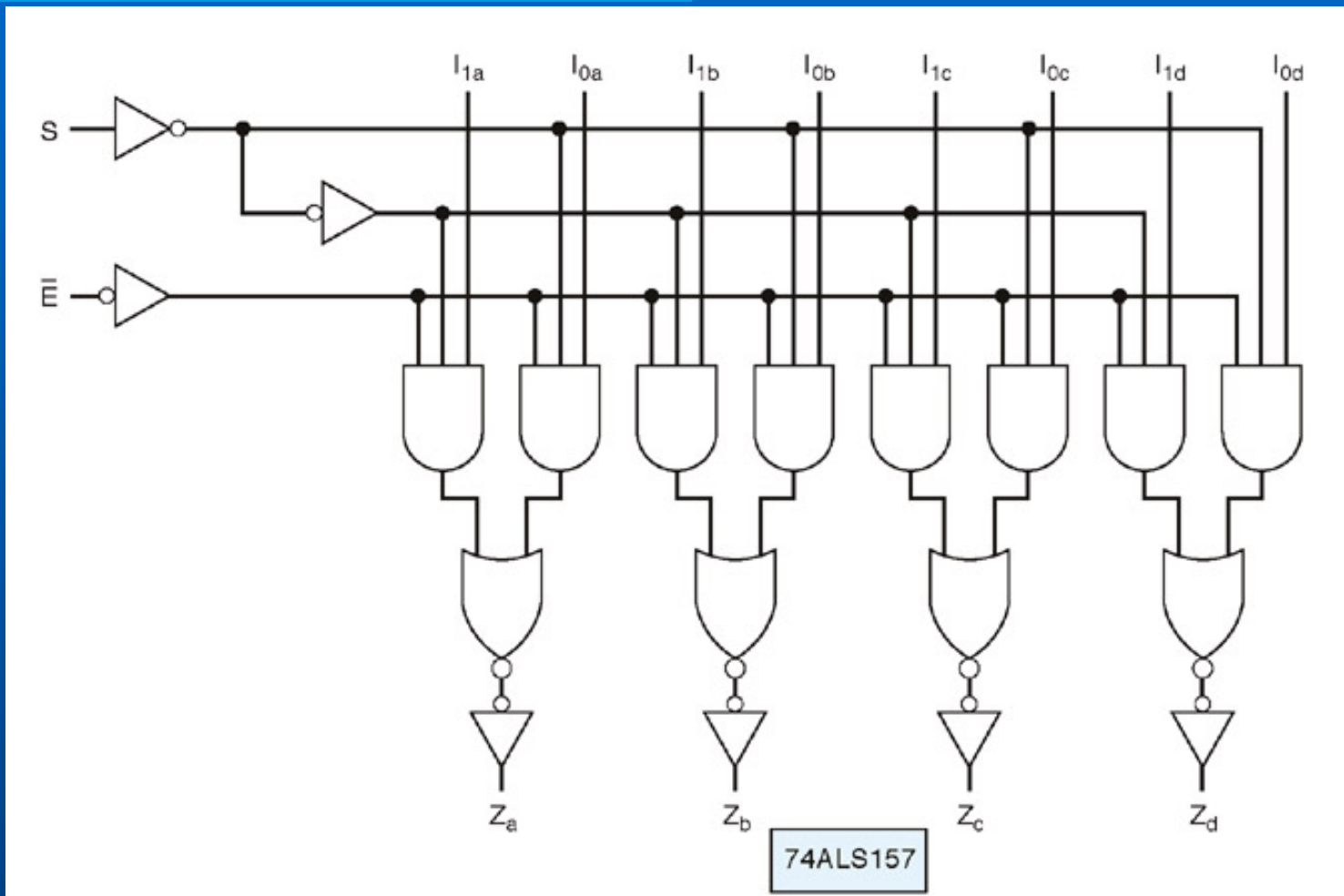


(b)

| \bar{E} | S | Z_a | Z_b | Z_c | Z_d |
|-----------|---|----------|----------|----------|----------|
| H | X | L | L | L | L |
| L | L | I_{0a} | I_{0b} | I_{0c} | I_{0d} |
| L | H | I_{1a} | I_{1b} | I_{1c} | I_{1d} |

(c)

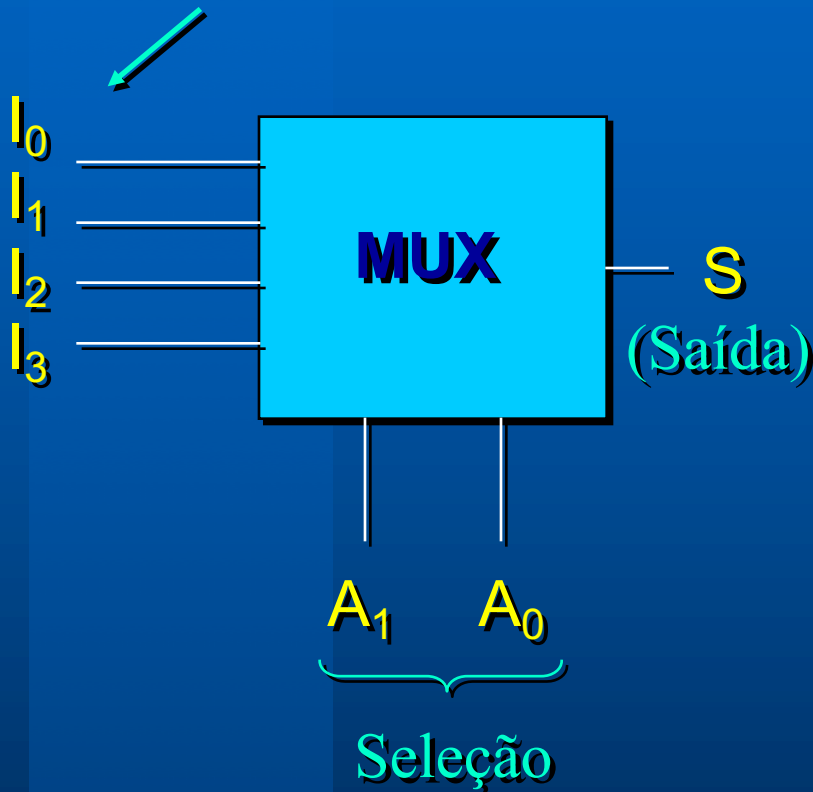
7. MUX de 2 Canais (4 bits)



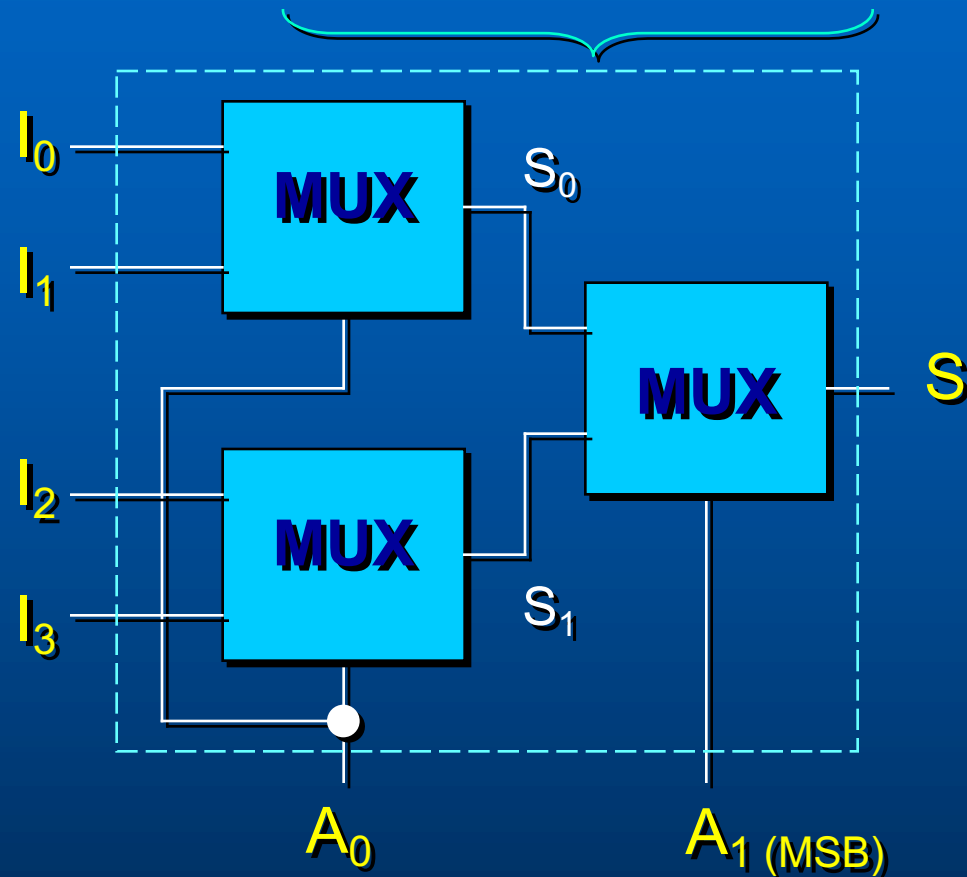
8. Ampliação da capacidade de um MUX

MUX de 4 canais:

Canais de entrada

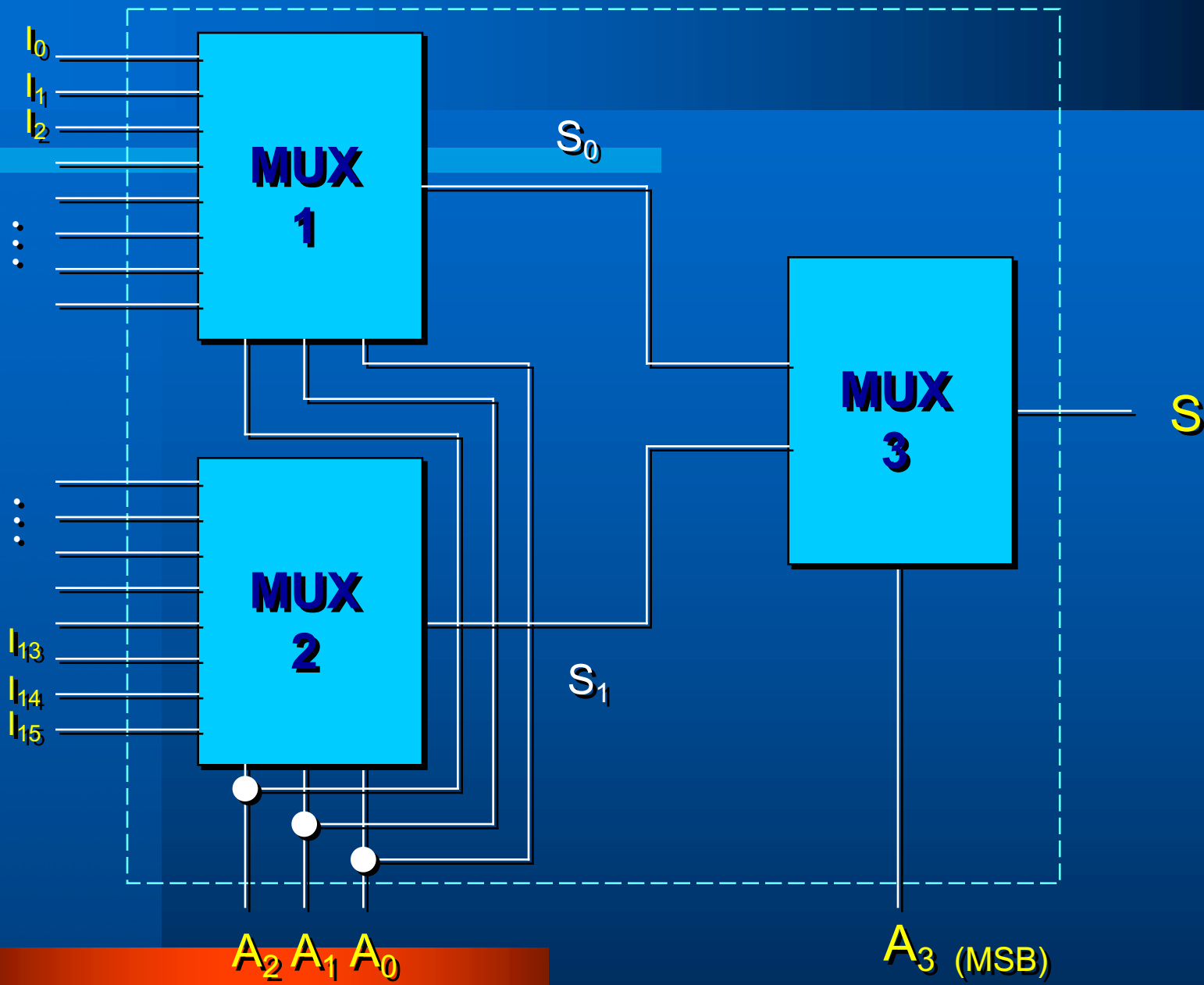


Com 3 MUX de 2 canais



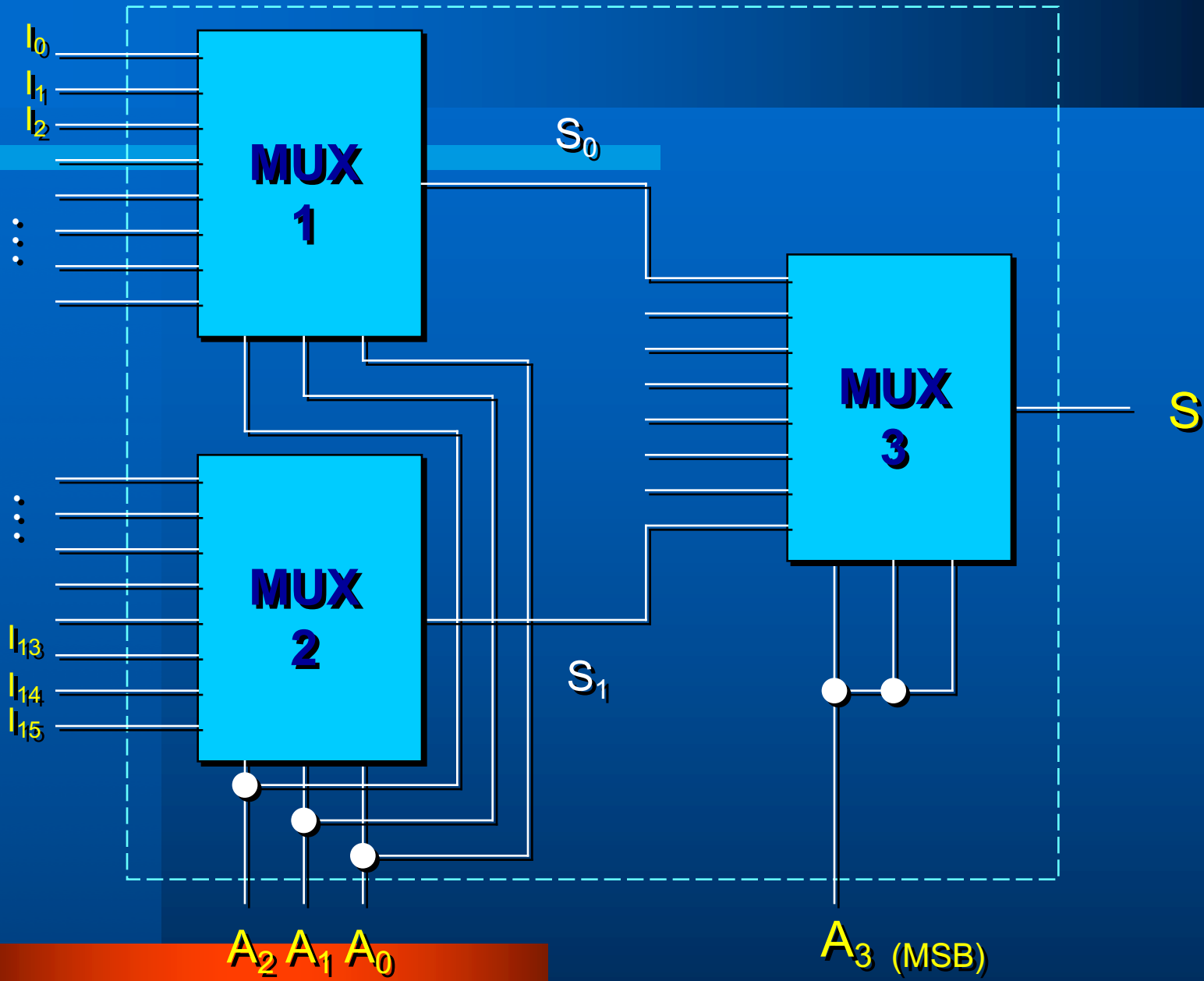
Multiplex

MUX de 16 canais com 2 MUX de 8 canais + 1 MUX de 2 canais:



Multiplex

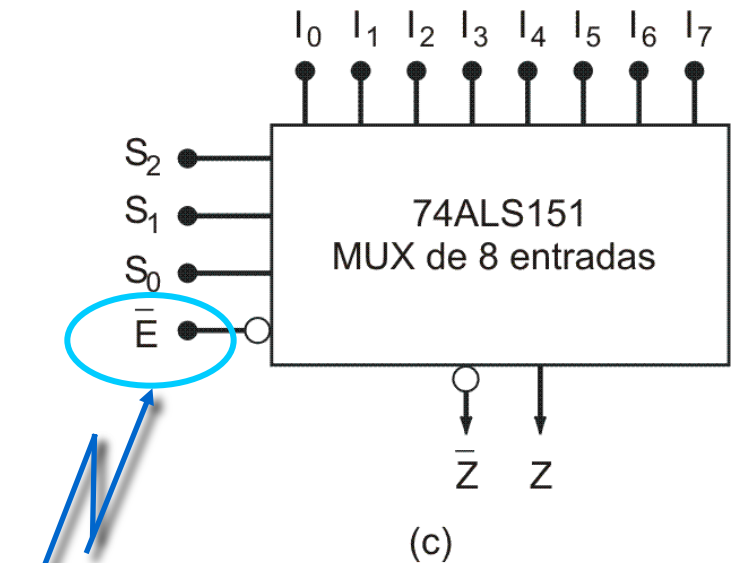
MUX de 16 canais a partir de 3 MUX de 8 canais:



8. Circuito Integrado 74151 (MUX)

| Inputs | | | | Saída | |
|-----------|-------|-------|-------|-------------|-------|
| \bar{E} | S_2 | S_1 | S_0 | \bar{Z} | Z |
| H | X | X | X | H | L |
| L | L | L | L | \bar{I}_0 | I_0 |
| L | L | L | H | \bar{I}_1 | I_1 |
| L | L | H | L | \bar{I}_2 | I_2 |
| L | L | H | H | \bar{I}_3 | I_3 |
| L | H | L | L | \bar{I}_4 | I_4 |
| L | H | L | H | \bar{I}_5 | I_5 |
| L | H | H | L | \bar{I}_6 | I_6 |
| L | H | H | H | \bar{I}_7 | I_7 |

(b)

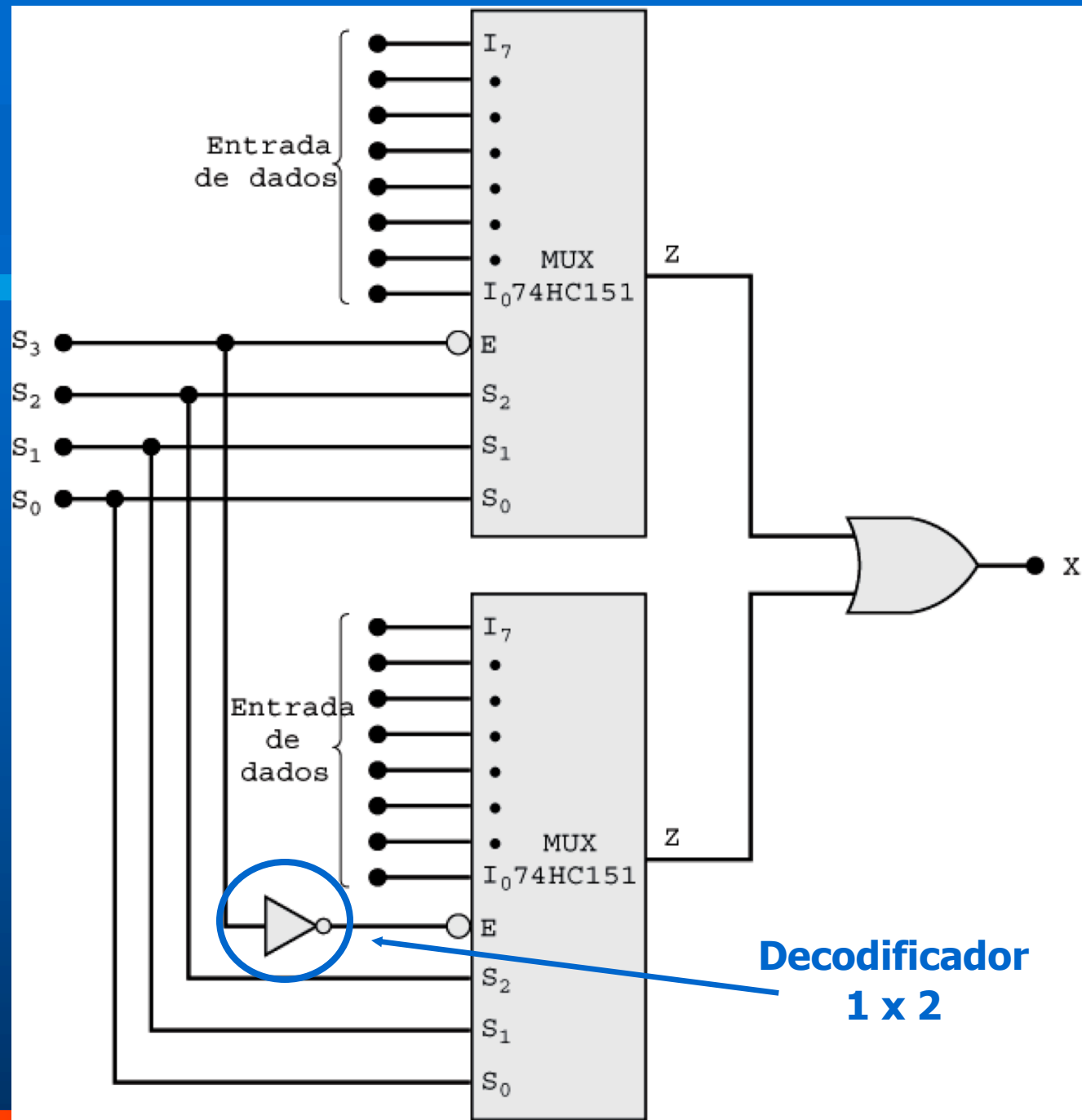


Não necessita de mais um MUX
para ampliação de canais!

Multiplex

- MUX de 16 canais com dois MUX de 8 canais

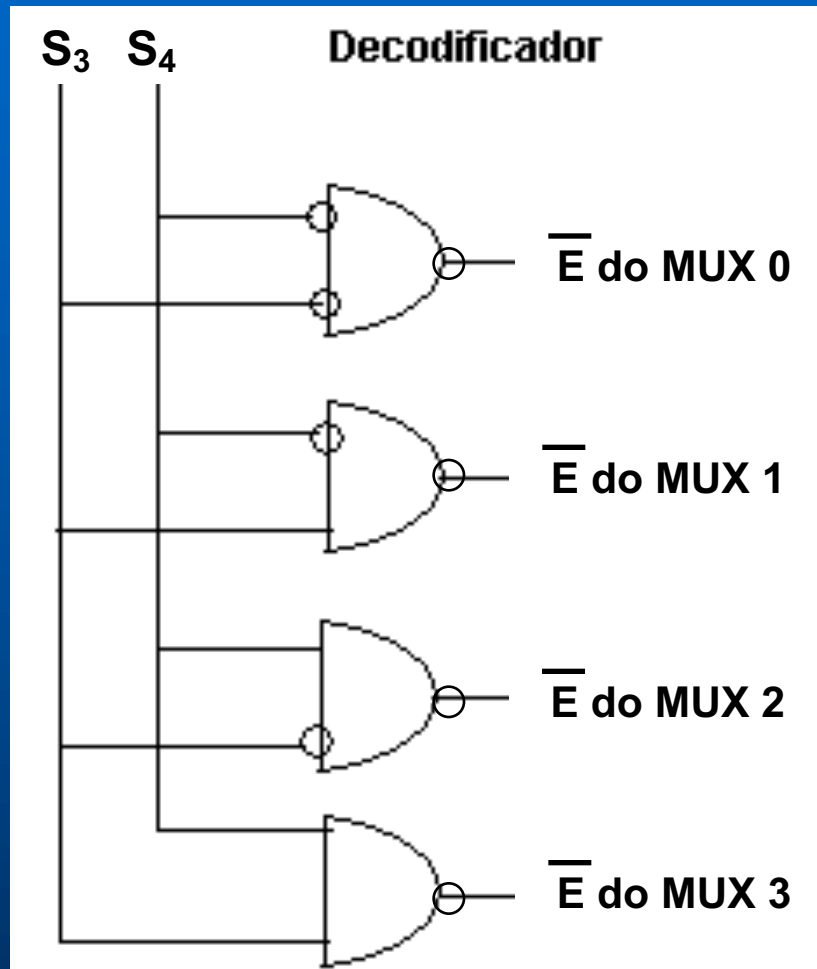
- Aumento de uma linha de seleção ($S_3 = \text{MSB}$)



Gerador de produtos canônicos - Decodificador

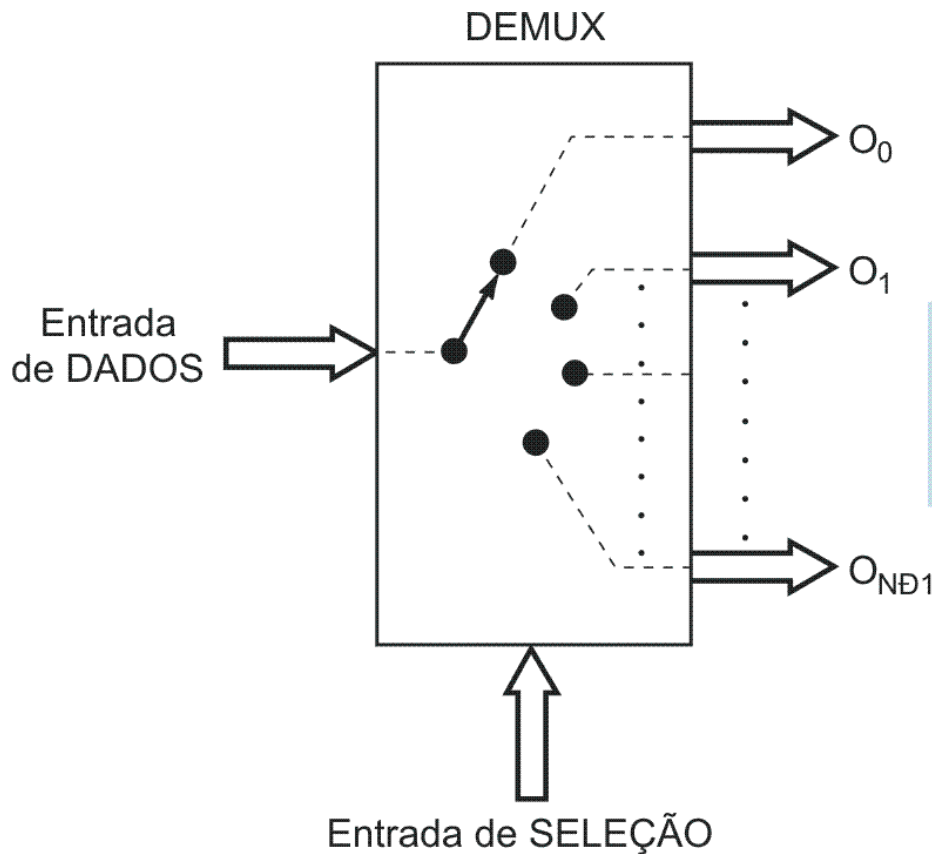
- MUX de 32 canais com 4 MUX de 8 canais

- Aumento de duas linhas de seleção (MSB) com decodificador 2 X 4



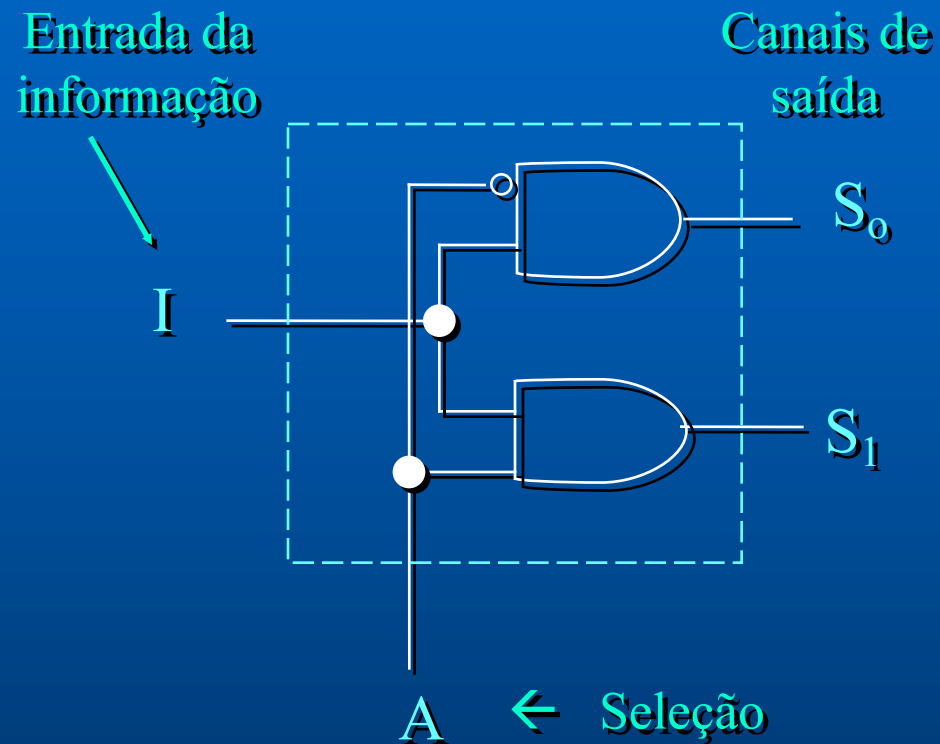
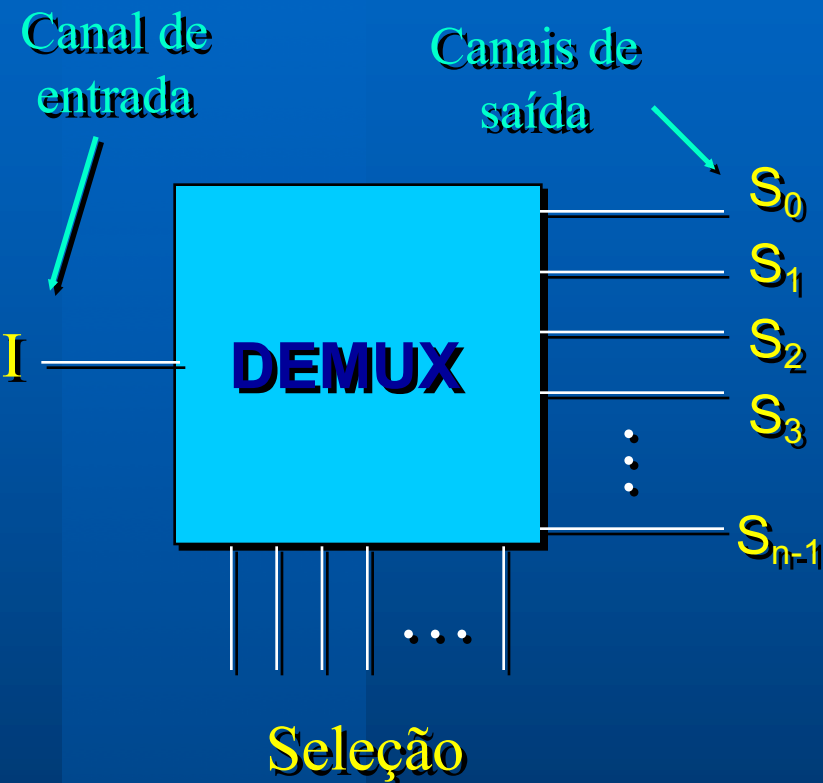
9. DEMULTIPLEX

→ Envia informações de uma única linha de entrada para várias linhas de saída

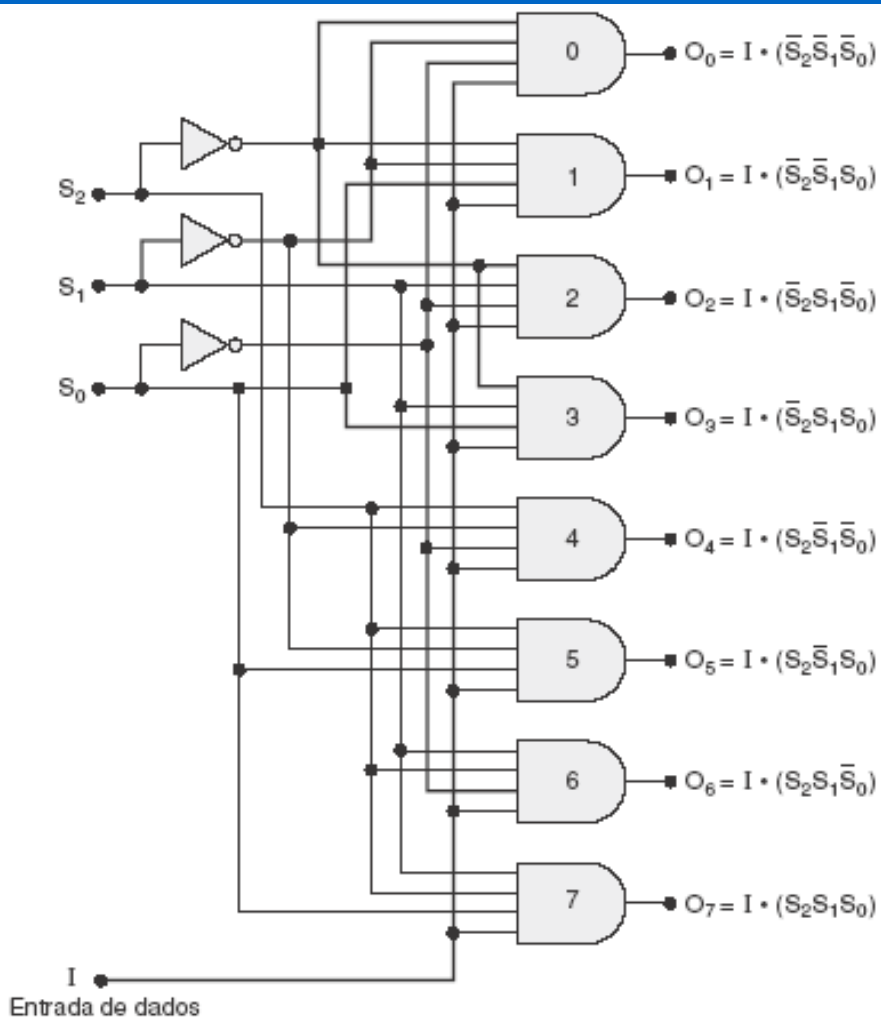


A entrada de DADOS é transmitida apenas para uma das saídas, conforme determinado pelo código de seleção de entrada

9. DEMULTIPLEX



9. DEMUX de 8 canais



| Código de SELEÇÃO | | | SAÍDAS | | | | | | | |
|-------------------|-------|-------|--------|-------|-------|-------|-------|-------|-------|-------|
| S_2 | S_1 | S_0 | O_7 | O_6 | O_5 | O_4 | O_3 | O_2 | O_1 | O_0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | I |
| 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | I | 0 |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | I | 0 | 0 |
| 0 | 1 | 1 | 0 | 0 | 0 | 0 | I | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 0 | 0 | I | 0 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 | 0 | I | 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | 0 | I | 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | 1 | I | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

Observação: I é a entrada de dados

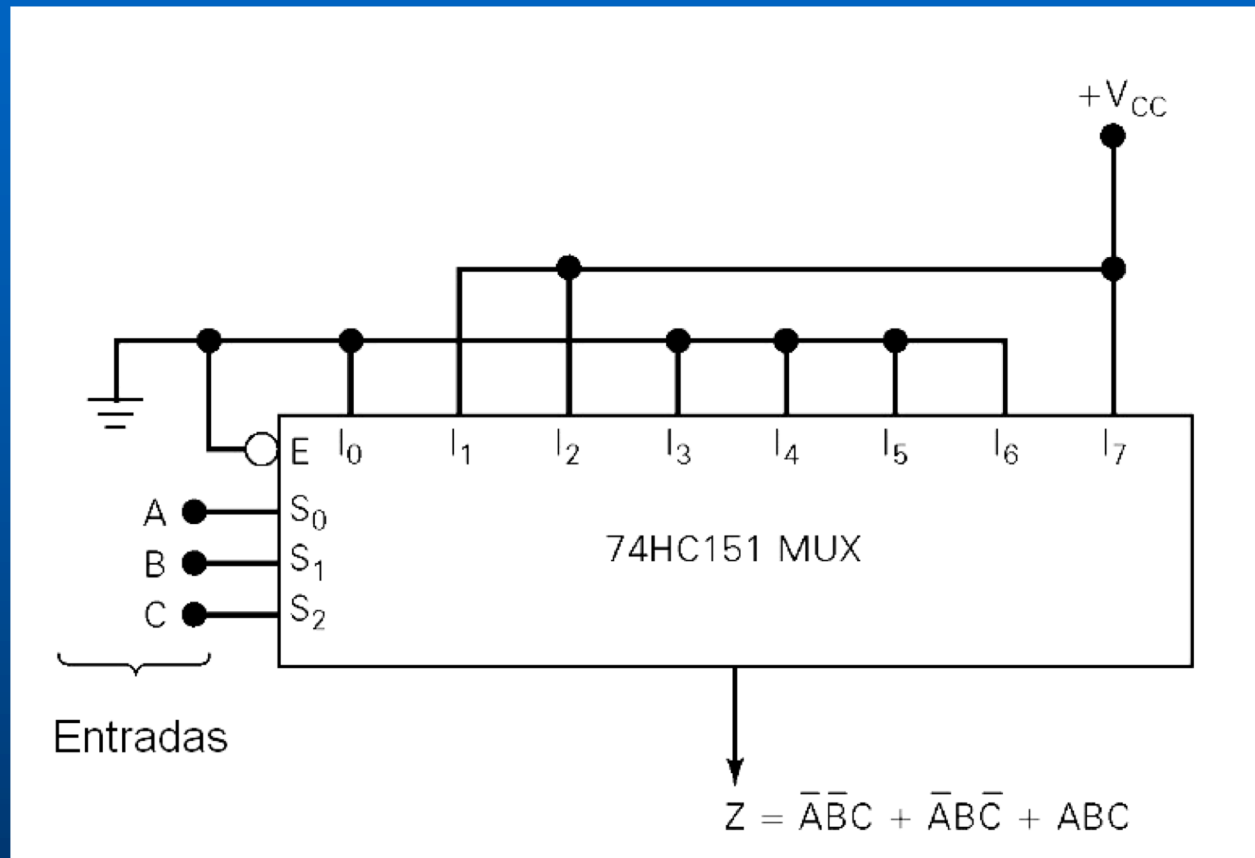
10. Aplicações de MUX e DEMUX

- Implementação de circuitos combinacionais
- Roteamento de dados
- Varredura de Display
- Conversão paralelo – serial (UART)
- Conversão serial – paralelo

11. Aplicação do MULTIPLEX na solução de circuitos combinacionais de muitas variáveis

12.1. Problema lógico convencional

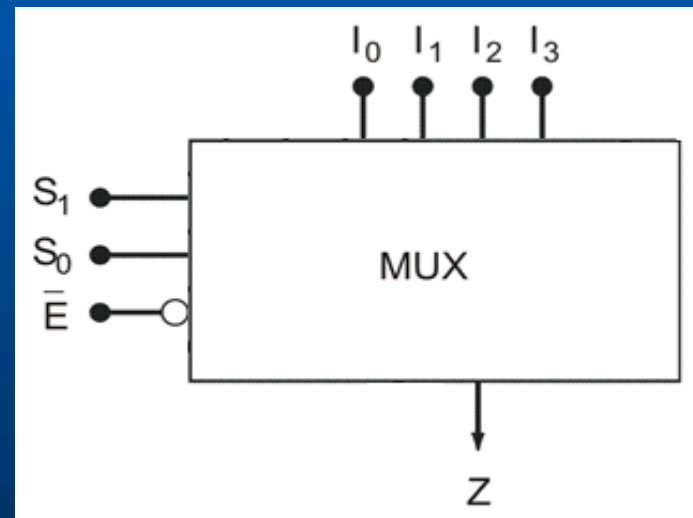
| CBA | S | |
|-----|---|-------|
| 000 | 0 | I_0 |
| 001 | 1 | I_1 |
| 010 | 1 | I_2 |
| 011 | 0 | I_3 |
| 100 | 0 | I_4 |
| 101 | 0 | I_5 |
| 110 | 0 | I_6 |
| 111 | 1 | I_7 |



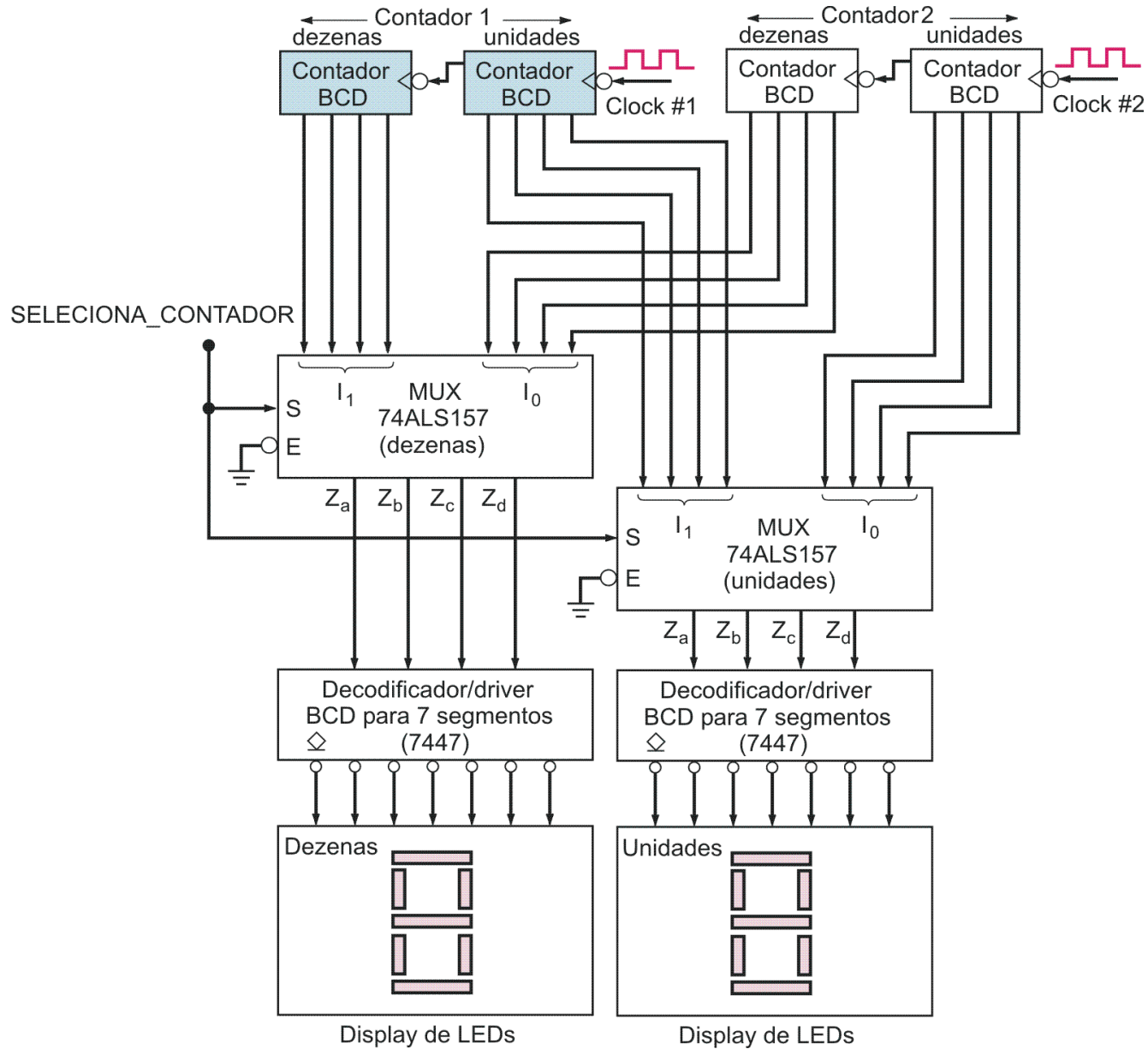
Exercícios

| A | B | C | S |
|---|---|---|---|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

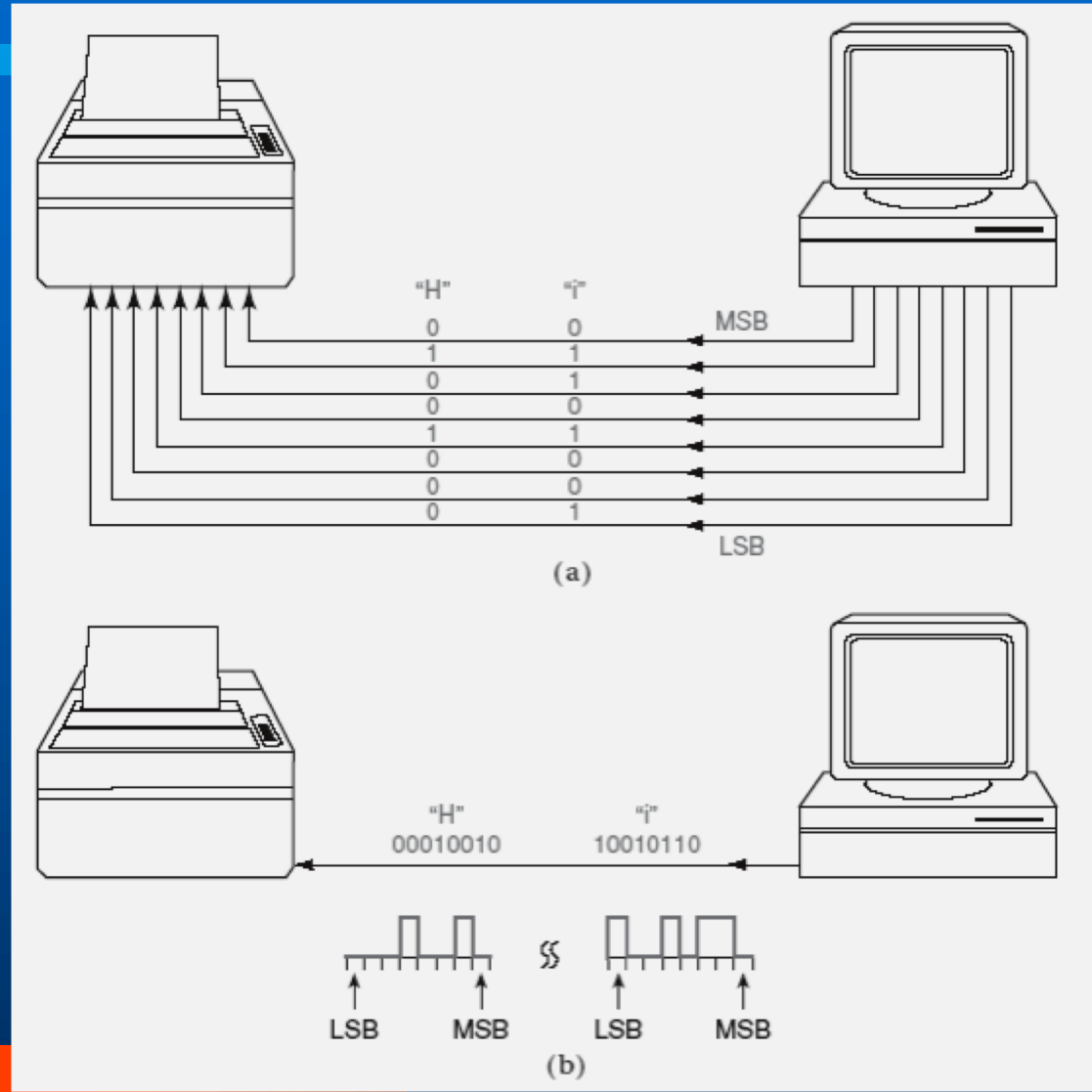
Implemente um circuito lógico que funcione de acordo com a tabela verdade ao lado utilizando dois multiplex de 4 canais, conforme figura abaixo.



12. Roteamento de Dados



Comunicação Paralela e Serial



Transmissão Paralela X Serial

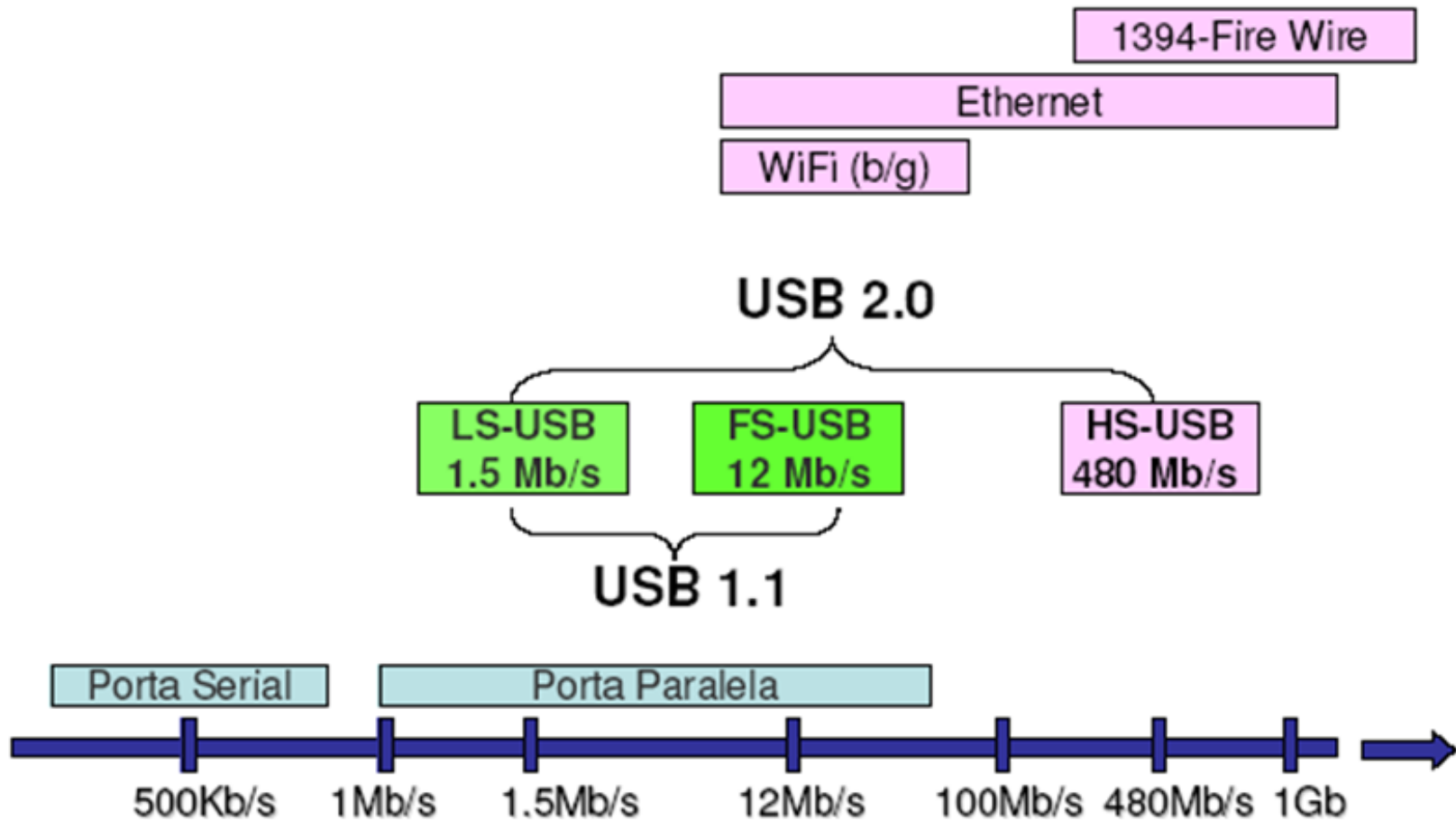
– Serial:

- Mais lenta relativamente, mas aceita velocidades mais altas do que a paralela.
- Menor número de conexões
- Hardware mais simples
- Menor custo

– Paralela:

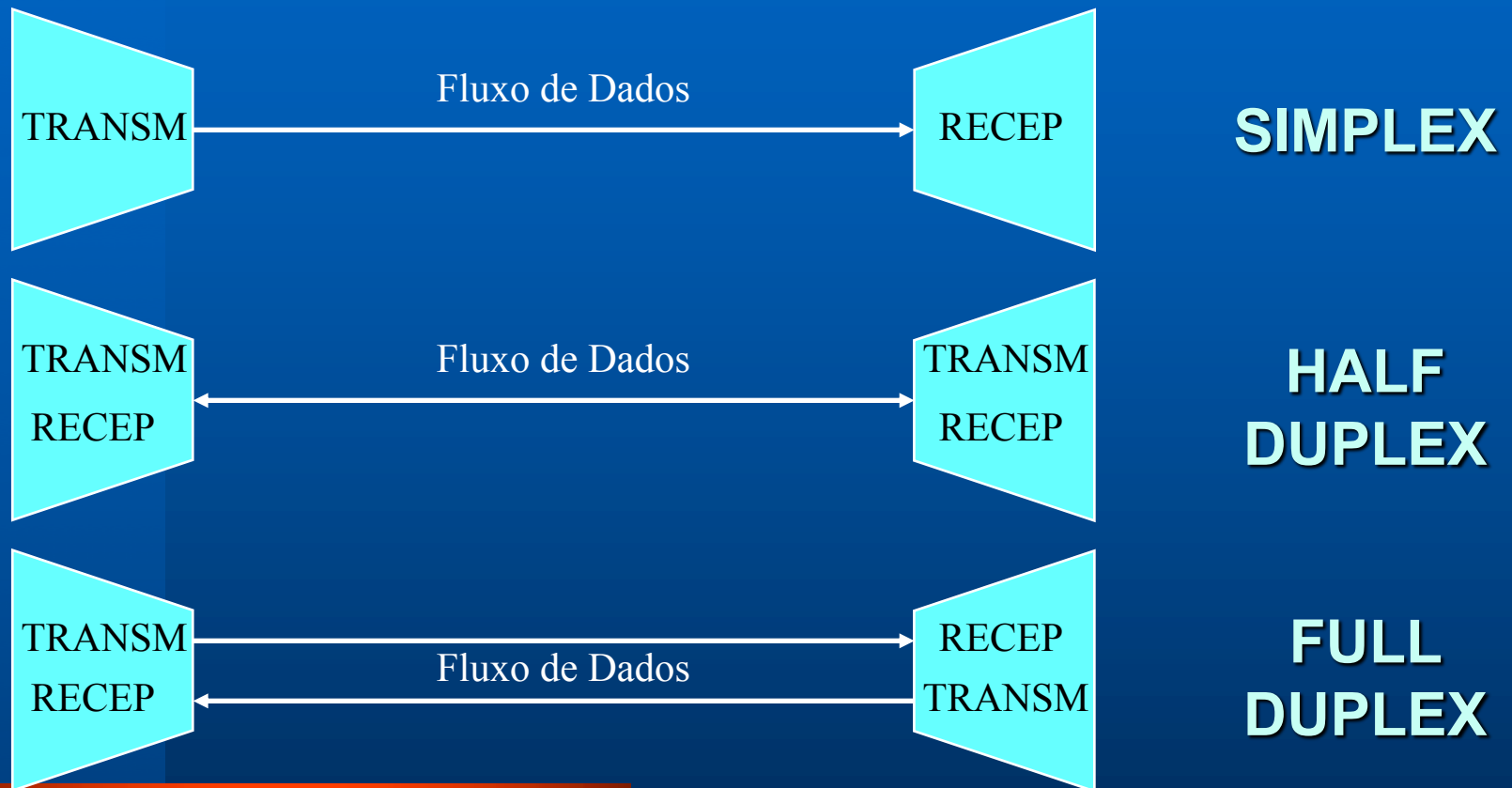
- Mais rápida relativamente, mas há limitações de hardware em velocidades muito altas.
- Maior número de conexões
- Hardware mais complexo
- Maior custo

Velocidades: Paralela X Serial



Comunicação Serial

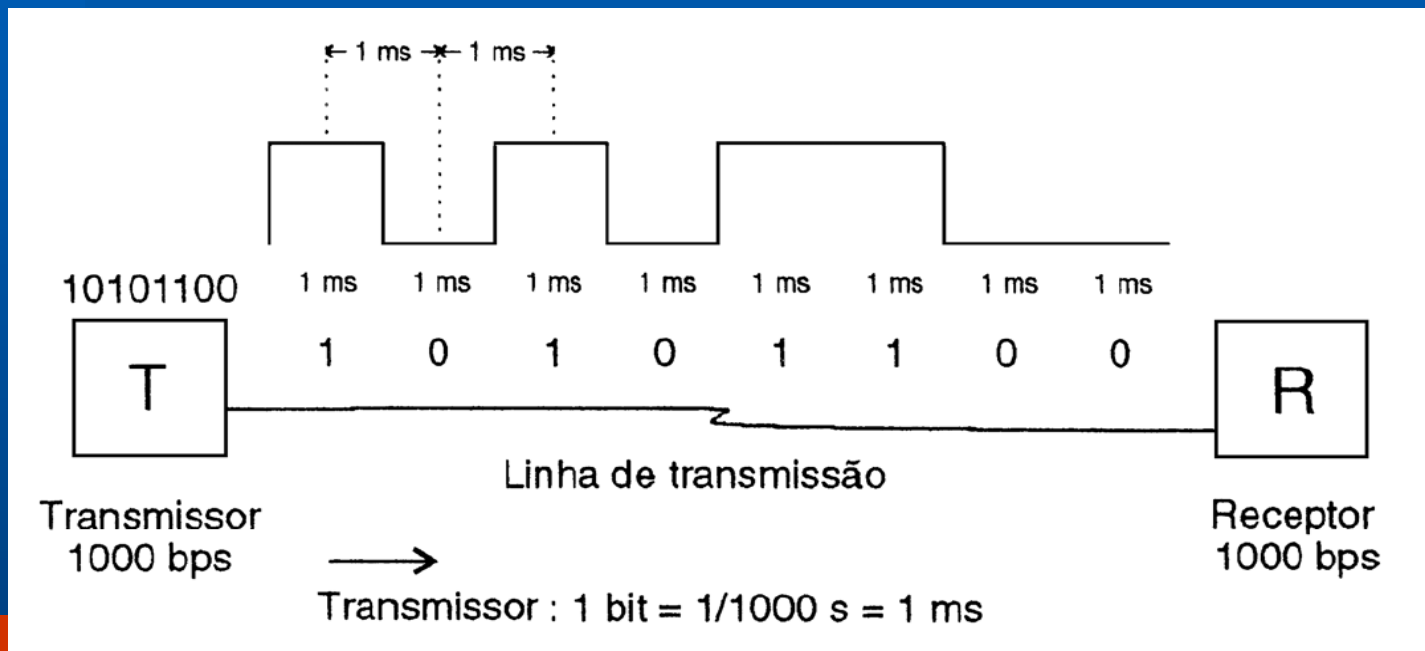
DIREÇÃO DE TRANSFERÊNCIA DE DADOS



Comunicação Serial

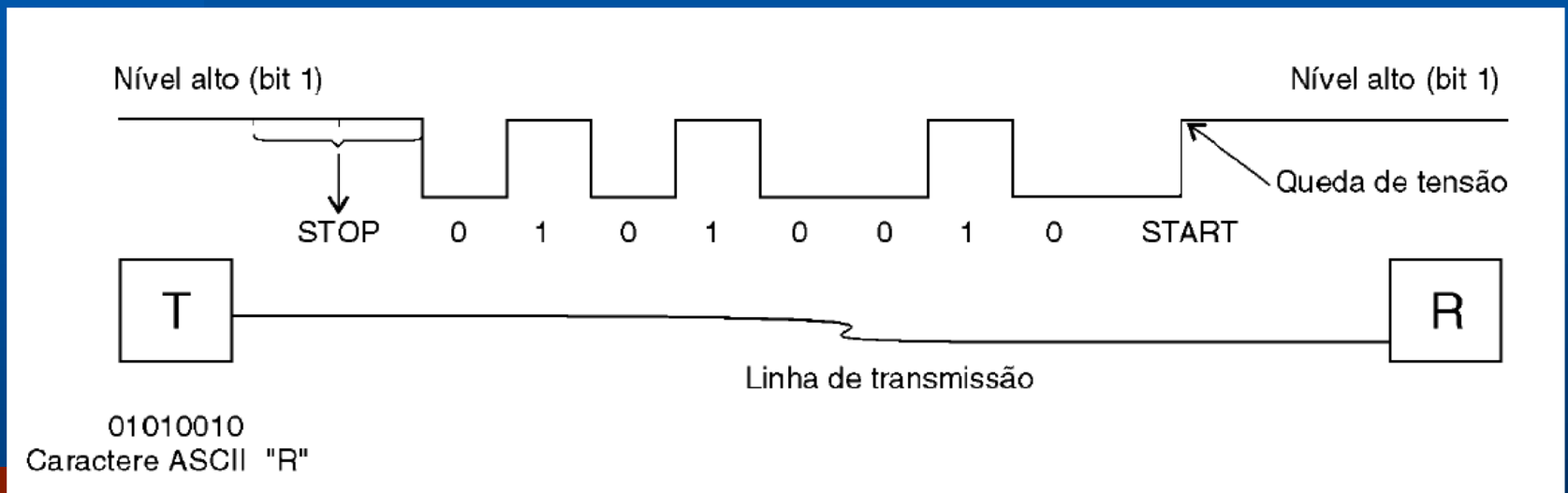
- Tipos:

- **Assíncrona**: o processo de sincronização se dá a cada dado (conjunto de bits) que é transmitido
- **Síncrona**: o processo de sincronização se dá por um sinal de *clock*



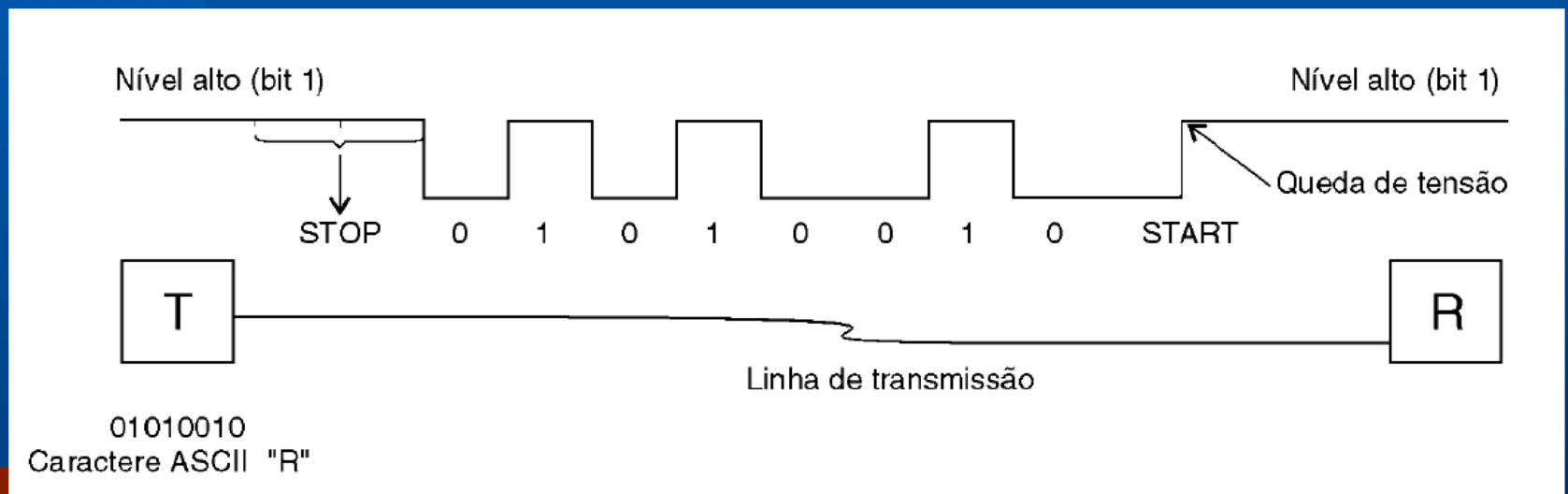
Comunicação Serial Assíncrona

- Mais simples e mais barata: cada dado é transmitido individualmente e o receptor faz uma re-sincronização a cada novo dado
- Necessidade que o transmissor e receptor estejam enviando e recebendo os bits com a mesma velocidade → sincronismo
- Quando não há transmissão, são enviados continuamente bits 1 pela linha



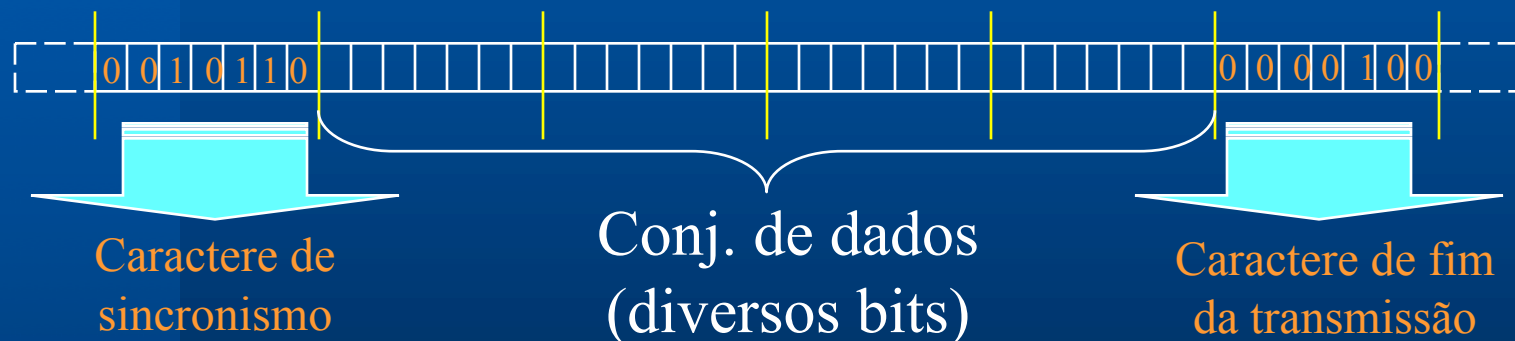
Comunicação Serial Assíncrona

- Para cada dado ➔ 1 bit de início (START) e 1 bit de fim de transmissão (STOP)
- O receptor “lê” o valor do bit na metade da sua duração (para minimizar erros)
- Velocidade de transmissão é dada em “bits por segundo” (bps) ou Bauds

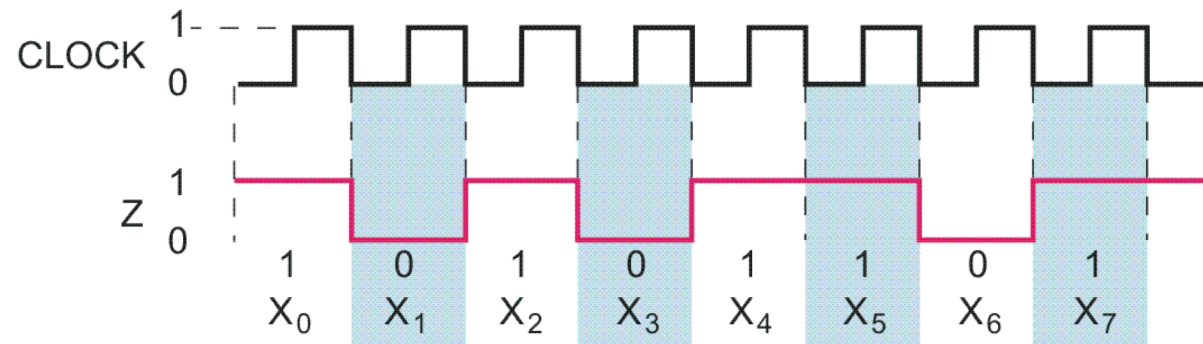
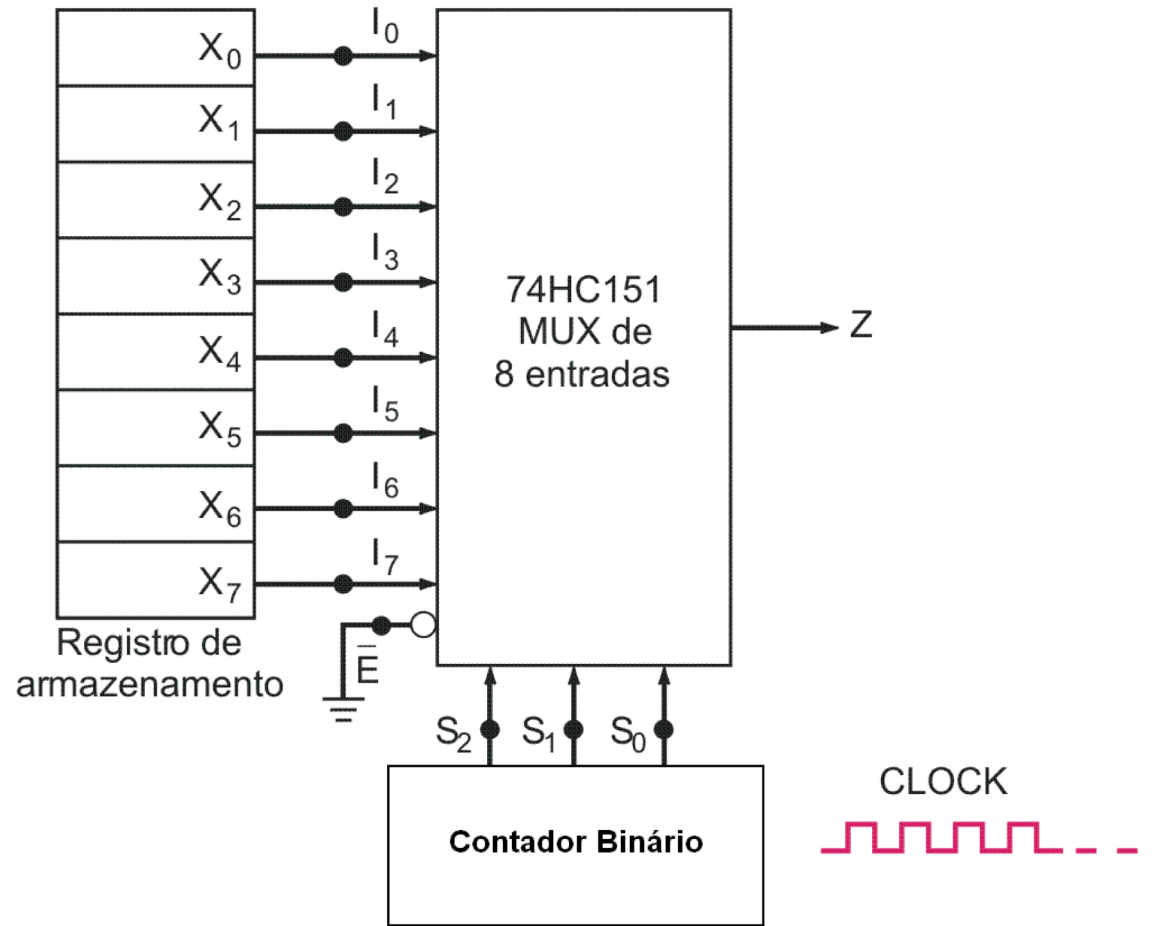


Comunicação Serial Síncrona

- Mais eficiente que a transmissão Assíncrona
- São transmitidos de cada vez blocos de dados sem intervalos entre eles (start ou stop bits)
- Sincronismo por uma linha separada com o sinal de clock ou por bits de sincronismo
- Bits de sincronismo ➡ ao serem recebidos pelo receptor, ajustam o CK interno para receber um conjunto de bits referentes aos dados.

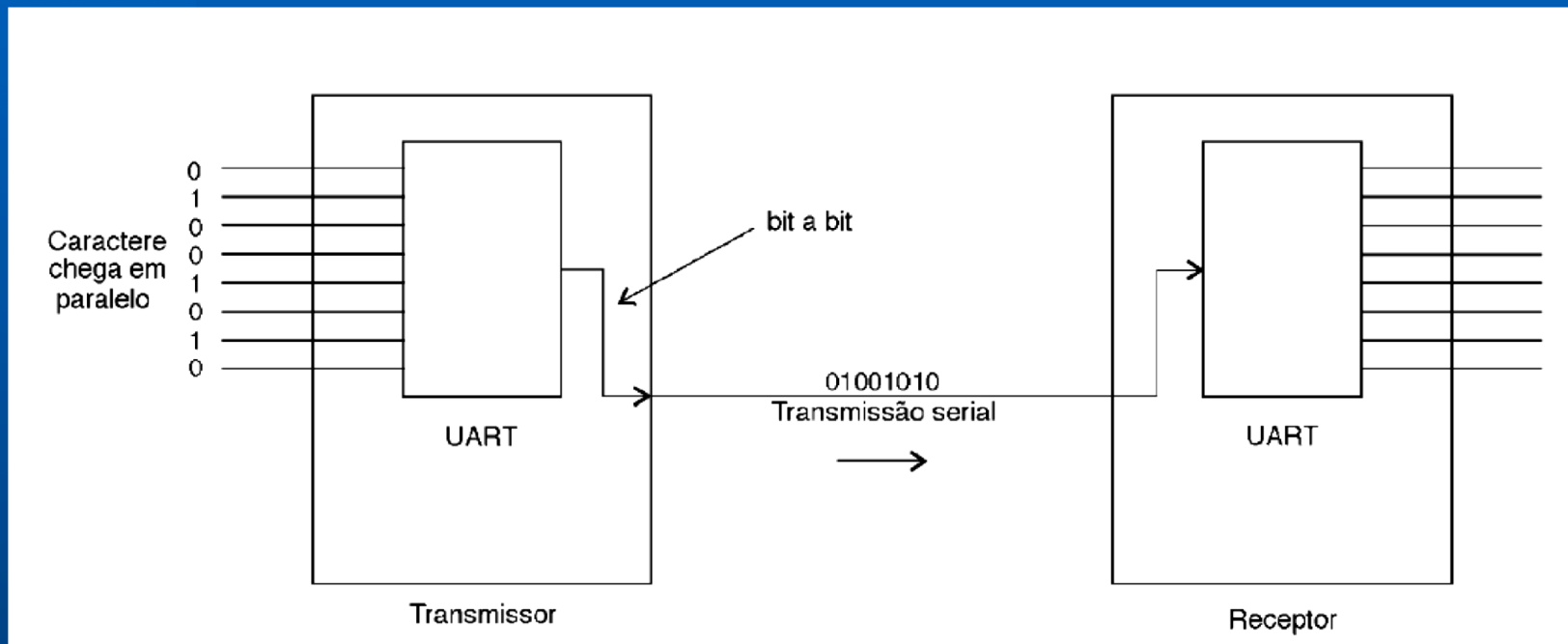


Conversão de paralelo para serial



UART

- **Universal Asynchronous Receiver / Transmitter**
- Dispositivo que faz a composição ou decomposição do dado em bits para a transmissão serial (Multiplex)



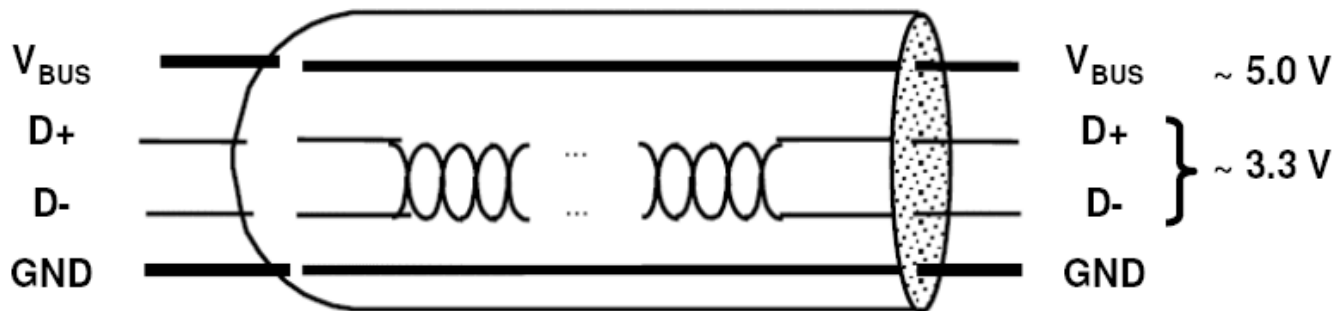
Universal Serial Bus (USB)

- Comunicação Serial Assíncrona
- Half-duplex (Versão 3.0 é Full-duplex)
- Sinal diferencial com codificação NRZI (*non return to zero inverted*)
- Não há necessidade de desligar o PC (*host*) para conectar e desconectar dispositivos
- Suporta Plug-and-Play
- Suporta até 127 dispositivos
- Topologia de 7 camadas (hub ou periféricos)

Histórico

- USB foi desenvolvido por um grupo de empresas: Microsoft, Compaq, NEC, Intel, IBM
- 1996 – Primeira versão - 1.0
 - Low-Speed – 1,5 Mbps e Full-Speed – 12 Mbps
- 2000 – Segunda versão – 2.0
 - High-Speed – 480 Mbps
- 2009 – Terceira versão – 3.0
 - Super-Speed – 4,8 Gbps
- 2019 – Quarta versão – 4.0
 - Thunderbolt – 40 Gbps

Universal Serial Bus (USB)



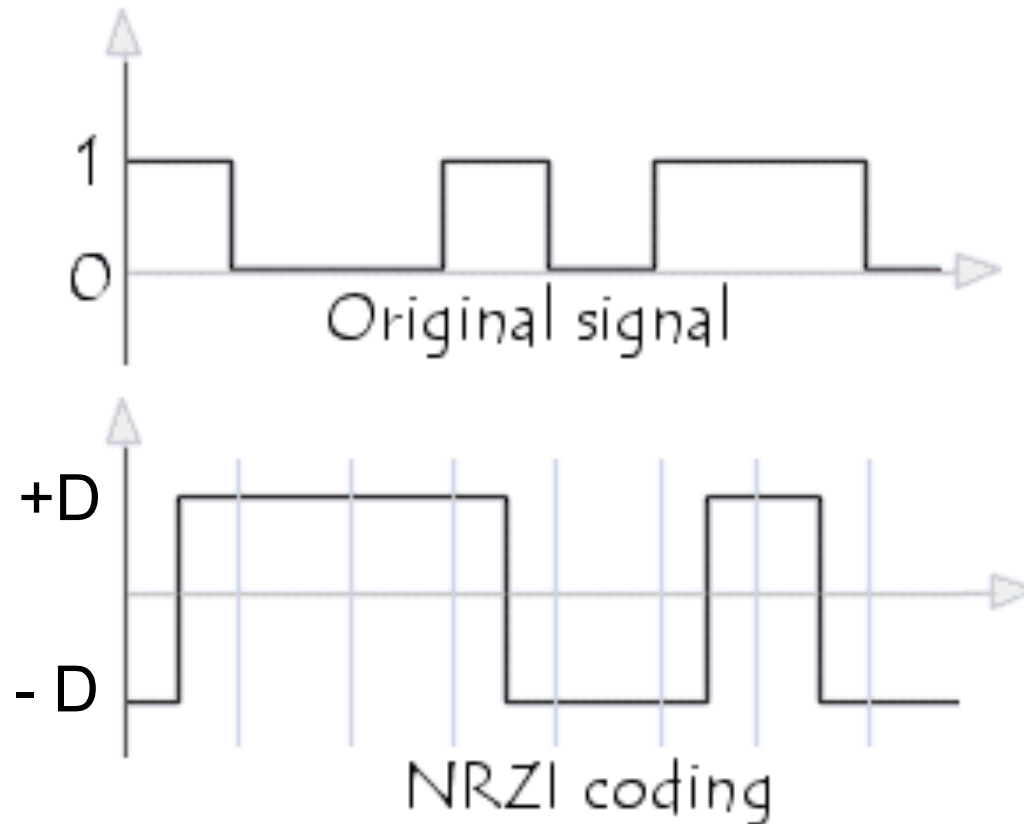
- Codificação de dados NRZI (Non Return to Zero Inverted)
- Alimentação pelo Barramento para cada dispositivo:
 - 4.40 - 5.25 V
 - Garantido 100 mA
 - No Maximo 500 mA Maximo através de negociação.

**Deve usar
alimentação externa
se mais for
necessário.**

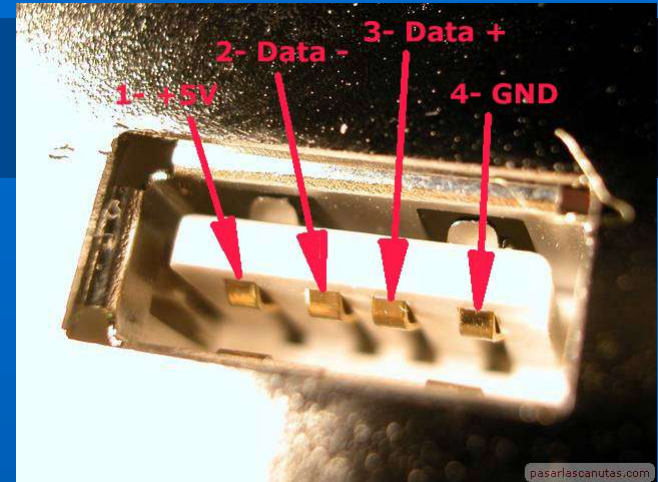
Codificação NRZI

“1” = mudança de nível;

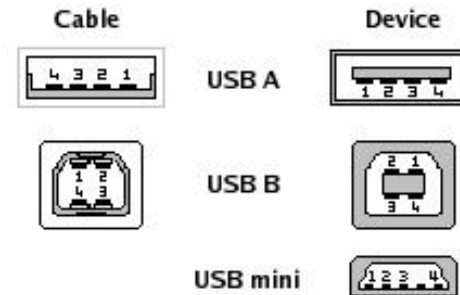
“0” = não há mudança de nível;



Conectores (USB)



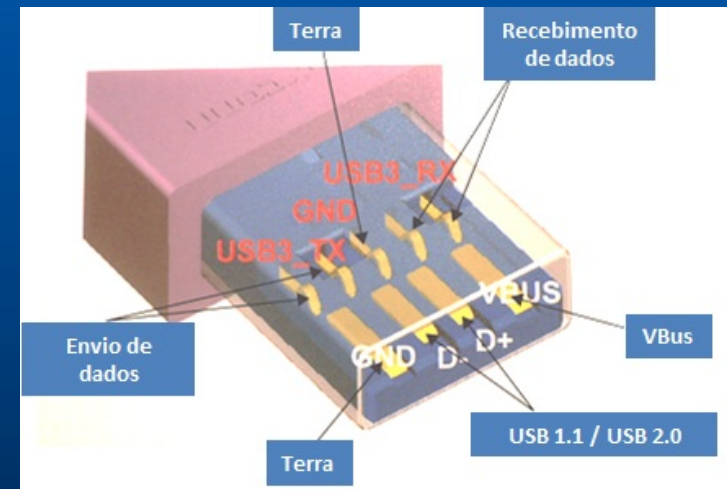
| Tipo | Imagem da porta | Imagem do conector |
|--------|--------------------|--------------------|
| Tipo A | 4.5mm x 12.0mm | |
| Tipo B | 7.3mm x 8.5mm | |
| Mini-A | 3.0mm x 6.8mm | |
| Mini-B | 3.0mm x 6.8mm | |



| Pin | Signal | Color | Description |
|-----|--------|-------|-------------|
| 1 | VCC | | +5V |
| 2 | D- | | Data - |
| 3 | D+ | | Data + |
| 4 | GND | | Ground |

USB 3.0

- Super-Speed – 4,8 Gbps
- Corrente até 900 mA
- 9 fios
- Full duplex
- Compatibilidade para os conectores 2.0



FIM