

PMR3303 – Eletrônica Digital para Mecatrônica  
 Prof. Dr. Celso M. Furukawa – Lista 14 – Entrega até 3/6/2019

As instruções e registradores a seguir pertencem ao microcontrolador AVR ATMEGA. Nos exercícios E1 a E10, transcreva as instruções para binário e hexadecimal. e descreva sucintamente o que a instrução faz.

- E1. EOR R0, R5
- E2. CLR R5
- E3. ADC R17, R1
- E4. LDI R18, \$13 ; \$13: constante em hexadecimal
- E5. ANDI R18, 1
- E6. JMP \$13
- E7. LDS R15, \$0123
- E8. LD R15, X+ ; X: concatenação do par de registradores R27:R26
- E9. CP R17, R1
- E10. RJMP -2
- E11. Transcreva o trecho de programa abaixo para hexadecimal. Indique o endereço de memória de cada *word*. Por exemplo:

Assembly	Endereço	Conteúdo
.ORG \$A	\$A	\$940C
JMP \$13	\$B	\$0013

(Trecho de programa)

```
.ORG 0
    LDS R15, $1511
    STS $90F0, R15
    JMP $2455
```

Nos exercícios E12 e E13, considere que o trecho de programa do exercício anterior esteja carregado na memória a partir do endereço 0.

E12. Suponha que por um erro, o registrador PC (Program Counter) do microcontrolador seja iniciado com o valor 0001 ao invés de 0000. Que instrução seria executada?

E13. Suponha agora que o PC contenha o valor 0003 no início do ciclo de execução do microcontrolador. Quais instruções seriam executadas em sequência?

E14. Como resultado dos dois exercícios anteriores, verifica-se que opcodes e operandos são armazenados indistintamente na memória. Durante a execução de um programa, como a CPU distingue opcodes e operandos?

- Algumas respostas (\$ indica constante em hexadecimal; 0b indica constante em binário)
- E2) \$2455; R0 ← 0
  - E4) \$E123; R18 ← 0b00010011
  - E5) \$7021; R18 ← R18 and 0b00000001
  - E7) \$90F0 \$0123; R15 ← SRAM[\$0123]
  - E8) \$90FD; R15 ← SRAM[ R27:R26 ]; R27:R26 ← R27:R26 + 1
  - E9) \$1511; Faz R17 – R1 na ULA (sem salvar o resultado) e atualiza os flags
  - E10) \$CFFE; PC ← PC – 1 (“-2” está codificado na instrução em complemento de 2)
  - E11) 0: 90F0, 1: 1511, 2: 92F0, 3: 90F0, 4: 940C, 5: 2455
  - E12) CP R17, R1 (veja o exercício E9)
  - E13) LDS \$940C                      CLR R5 (veja exercícios E7 e E2)
  - E14) Opcode: conteúdo da posição de memória apontada pelo PC no início do ciclo de instrução.