

(NOTA: Os autores das melhores respostas, elaboradas de forma **comentada**, correta e clara, serão convidados a publicá-las na página de PMR3303 e serão bonificados com a quantidade de Digis indicados em cada questão.)

Q1. (+4 Digis) A operação a seguir deve ser efetuada totalmente em binário. As parcelas são dadas nas bases indicadas em subscrito.

Some em binário: $(157,25)_{DEZ} + (1C7,1)_{HEXA}$

Q2. (+8 Digis) Resolva os itens a seguir manipulando algebricamente as expressões booleanas (sem usar mapas K ou tabelas da verdade). Indique os passos utilizados.

a) Mostre que $\bar{a} \oplus b = a \odot b$

b) Simplifique para a forma de soma de produtos: $S = \overline{(a+c+b.c.\bar{d})} . (\bar{a} + a.b.c.\bar{d} + c \oplus \bar{d} + d \oplus c)$

Q3. (+8 Digis) Usando mapas de Veitch-Karnaugh, determine a expressão simplificada na forma de soma de produtos das funções definidas a seguir.

a) Seja a função $F(a,b,c,d,e)$ definida pelo mapa abaixo:

		$a = 0$			
	bc	00	01	11	10
de	00	0	0	1	1
	01	0	0	1	1
	11	0	0	0	0
	10	0	0	1	1

		$a = 1$			
	bc	00	01	11	10
de	00	1	0	0	1
	01	0	0	1	1
	11	0	0	0	0
	10	1	0	0	1

b) A função especificada por seus mintermos $G(a,b,c,d) = \sum m(0, 1, 2, 8, 9) + \sum d(3, 7, 11, 15)$, onde a é o bit mais significativo para a numeração dos mintermos e $d(i, \dots)$ denota que os mintermos m_i são *don't care* (X).

Q4. (+4 Digis) O símbolo da figura FQ4a representa um somador inteiro de um bit, onde abc são os bits de entrada e s_1, s_0 são os bits de saída que fornecem a soma em binário dos bits de entrada.

a) Desenhe o diagrama lógico (usando portas lógicas genéricas) de s_1 e s_0 .

b) Usando esse somador e, se necessário, portas lógicas genéricas, mostre como construir o somador de 3 bits mostrado na figura FQ4b.

Q5. (+4 Digis) O símbolo da figura FQ5a representa um decodificador 1:2 com *enable* E . Quando $E=0$, todas as saídas ficam em zero; quando $E=1$, a saída Y_A indicada pela entrada A fica em um e a outra em zero.

a) Determine as expressões lógicas das saídas Y_0 e Y_1 .

b) Usando esse decodificador e, se necessário, portas lógicas genéricas, mostre como construir o decodificador 3:8 com *enable* mostrado na figura FQ5b.

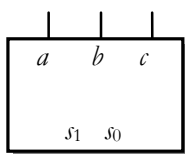


Fig. FQ4a

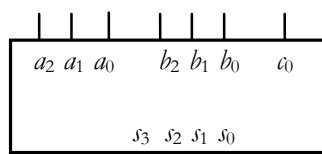


Fig. FQ4b

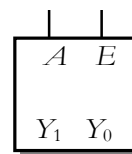


Fig. FQ5a

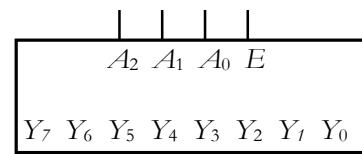


Fig. FQ5b