

Realize os acessos abaixo na hierarquia de memória, exatamente na ordem em que eles aparecem. Os endereços para acesso ***estão a Byte***. O computador trabalha com **palavras de 32bits**. Suponha que o conteúdo da palavra de memória é o número do primeiro byte (menos significativo) multiplicado por 10 (Ex: a palavra começando no byte 8 tem o conteúdo 80 e a palavra começando no byte 20 tem o conteúdo 200). Há **dois níveis de cache** (L1 e L2) e mais a memória RAM. A **cache L1** tem 2 conjuntos, é associativa por conjunto com 2 posições e cada bloco tem 2 palavras. A **cache L2** tem 4 conjuntos, é associativa por conjunto com 2 posições e cada bloco tem 4 palavras. A **memória RAM tem 512 Bytes**. As políticas de substituição nas caches L1 e L2 são **LRU**. As políticas de atualização são **write-back** para L1 e L2. Observe que o tipo do acesso pode ser Leitura ou Escrita. Quando o acesso for do tipo Escrita, o conteúdo a ser escrito na palavra é o número do seu byte menos significativo (Ex: a escrita na palavra iniciada pelo byte 8 terá o conteúdo 8). Represente graficamente as caches L1 e L2, conforme feito em aula. Não precisa desenhar, necessariamente, a memória RAM. Deixe a situação final dos acessos na L1 e L2.

Os acessos a serem feitos são os seguintes:

Acesso	Tipo	End Dec	End Hexa	Endereço em Binário – Cache L1	Endereço em Binário – Cache L2
1	Leitura	4	004		
2	Escrita	16	010		
3	Leitura	12	00C		
4	Leitura	0	000		
5	Leitura	36	024		
6	Escrita	24	018		
7	Leitura	28	01C		

Represente abaixo as caches L1 e L2.