

# Linguagem VHDL

## 1 Objetivos deste tópico

Ao final do estudo deste tópico você saberá:

- A sintaxe e a semântica dos principais elementos da linguagem VHDL.
- Descrever circuitos digitais combinatórios usando os diversos elementos da linguagem VHDL.
- Simular circuitos descritos em VHDL usando o GHDL.

Leitura recomendada :

- Seções do livro *Free Range VHDL*
  - Seção 1 - Introduction to VHDL
  - Seção 2 - VHDL Invariants
  - Seção 3 - VHDL Design Units
  - Seção 4 - VHDL Programming Paradigms
  - Seção 6 (até 6.7) - VHDL Operators
  - Seção 8 (desconsiderar a parte sequencial) - Structural Modeling in VHDL
  - Seção 10 - Data Objects
  - Apêndice B - Standard VHDL Packages
- Seções do livro do Wakerly
  - Seções 5 e 5.1 - HDL Based Digital Design
  - Seção 5.3 - The VHDL Hardware Description Language. Não considerar a parte sequencial.
- Documentação do GHDL: <http://ghdl.readthedocs.io/en/latest/>.

## 2 Exercícios

- Um sistema de alarme residencial funciona da seguinte maneira: a saída ALARM é 1 se
  - a entrada PANIC é 1, ou
  - a entrada ENABLE é 1 e a entrada EXITING é 0 e se a casa não está segura.
  - a casa está segura de as entradas WINDOW e DOOR e GARAGE valem 1.

O diagrama lógico do circuito do alarme é apresentado na Figura 1.

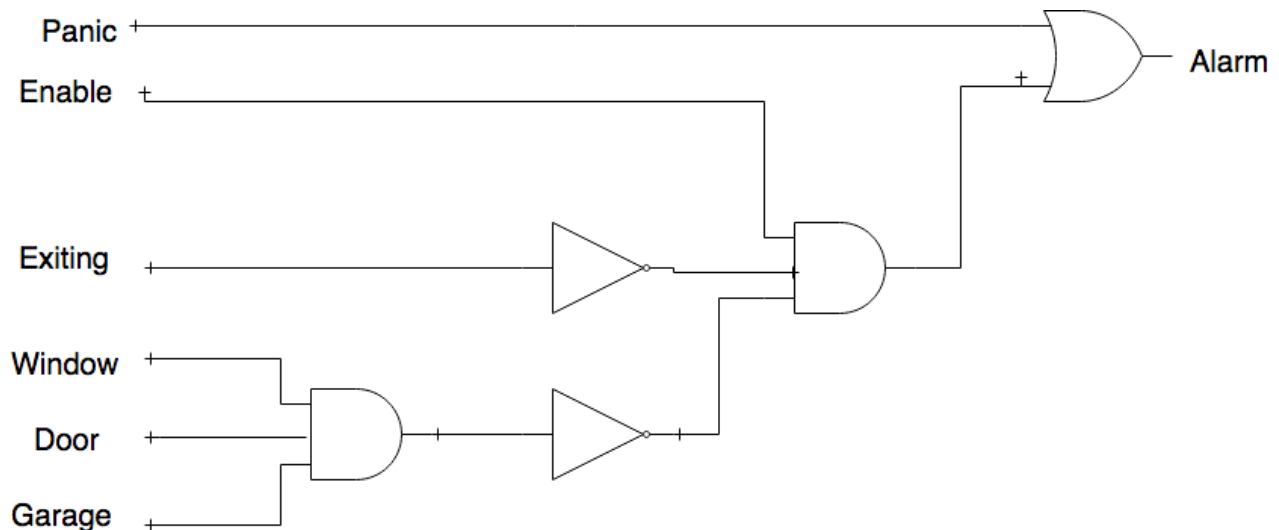


Figura 1: Diagrama Lógico do circuito do alarme

Use os arquivos alarm.vhd e alarm\_tb.vhd, que contêm a descrição VHDL do circuito do alarme residencial e o respectivo testbench, para compilar e simular o circuito. Para isso, execute os seguintes comandos GHDL e GTKWAVE:

```
ghdl -a house_alarm.vhd
ghdl -a house_alarm_tb.vhd
ghdl -e house_alarm_tb
ghdl -r house_alarm_tb --vcd=alarm.vcd
gtkwave alarm.vcd
```

Verifique se o resultado da simulação do circuito coincide com o que é apresentado na Figura 2.

Analise a descrição VHDL do circuito e identifique seus elementos descritivos. Adicionalmente, analise o testbench e verifique como é feita a descrição dos testes a serem realizados na simulação, incluindo os valores de entrada e de saída.

- Obtenha a expressão algébrica do circuito da Figura 3. Apresente expressão algébrica e o diagrama lógico do circuito dual. Usando o método do Mapa de Karnaugh, apresente as soluções, incluindo as expressões algébricas e o diagrama lógico de soma de mintermos e produto de maxtermos. Descreva os circuitos resultantes em VHDL. Verifique se as simulações dos circuitos duais coincidem com a que é mostrada na Figura 4.

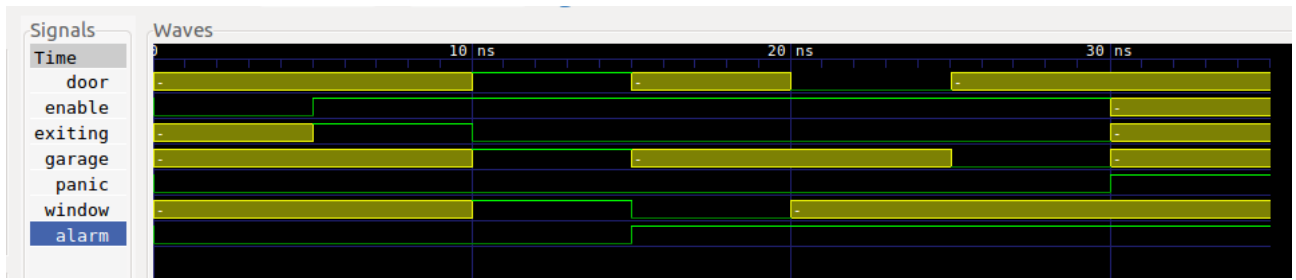


Figura 2: Simulação do circuito do alarme

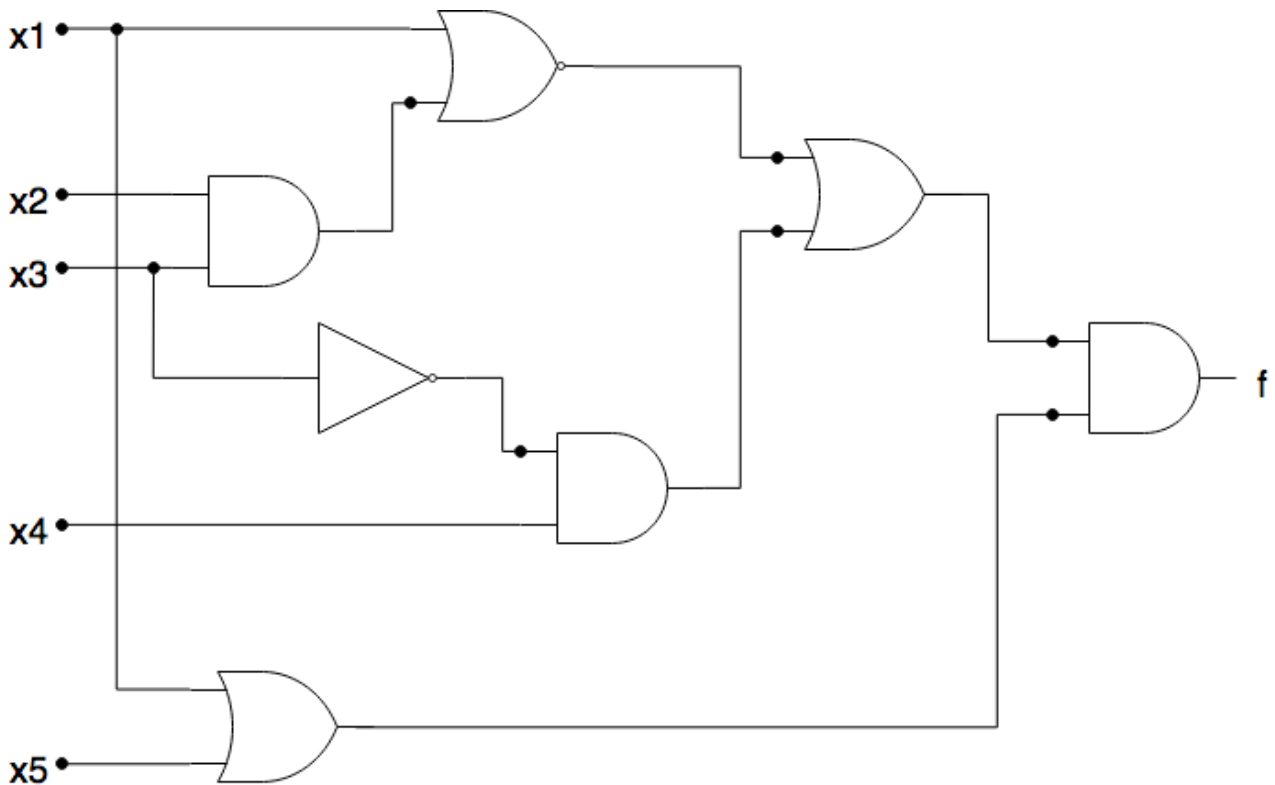


Figura 3: Diagrama Lógico do circuito

3. Projete um circuito detector de números primos de 4 bits. Apresente soluções usando

- (a) Soma de mintermos;
- (b) Produto de maxtermos;
- (c) Mapa de Karnaugh com implicantes primos;
- (d) Mapa de Karnaugh com implicados primos.

Descreva a solução em VHDL, contendo as 4 diferentes arquiteturas (soma de mintermos, produto de maxtermos, soma de implicantes primos e produto de implicados primos), e execute o testbench que é fornecido como anexo a este exercício. Verifique se as cartas de tempo para as 4 arquiteturas coincidem com a que é mostrada na Figura 5.



Figura 4: Simulação dos circuitos duais

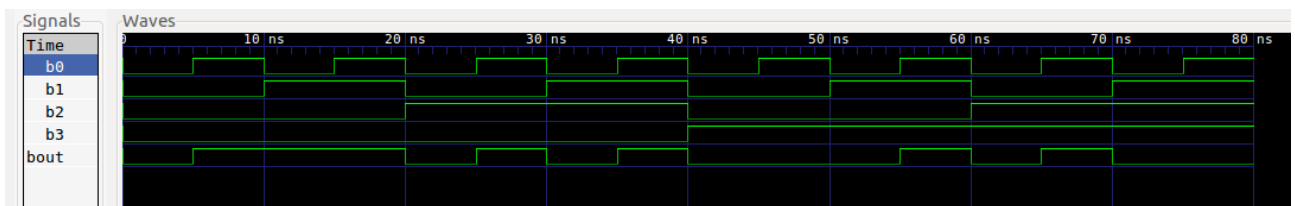


Figura 5: Simulação do circuito detector de números primos