

# CONTROLE PARA SEMÁFOROS DE UM CRUZAMENTO

Versão 2013

## RESUMO

Esta experiência tem como principal objetivo ilustrar a utilização de circuitos biestáveis, através do projeto de um circuito de controle das luzes de um semáforo. Este circuito de controle é especificado através de um diagrama de transição de estados.

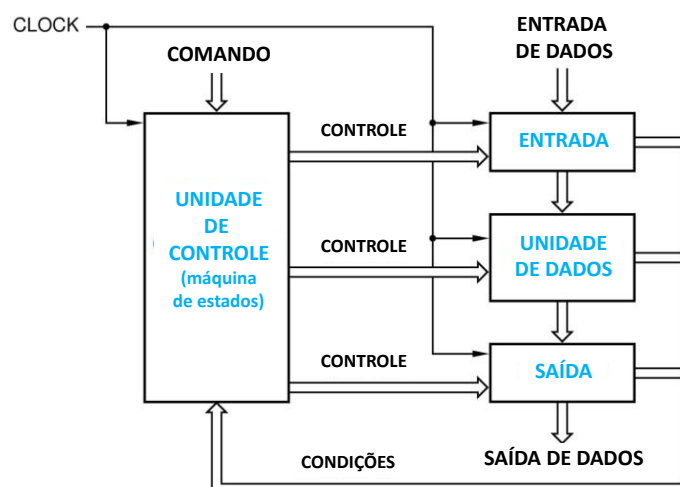
## OBJETIVOS

Após a conclusão desta experiência, os seguintes tópicos devem ser conhecidos pelos alunos:

- Circuitos biestáveis;
- Máquina de estados e diagrama de transição de estados;
- Projeto de um circuito sequencial simples;
- Montagem e teste modular.

## 1. PARTE TEÓRICA

Um sistema digital em geral pode ser representado por um circuito digital sequencial. A figura 1 ilustra a estrutura básica de um sistema digital síncrono (Wakerly, 2006). Esta decomposição em blocos menores facilita o entendimento e/ou projeto do sistema como um todo. Os blocos principais são a unidade de dados<sup>1</sup> e a unidade de controle. Os blocos de entrada e saída são responsáveis apenas pelo pré-processamento e condicionamento de sinais para entrada e saída (por exemplo, saída em *displays* de 7 segmentos).



**Figura 1 – Estrutura de um sistema digital síncrono. (fonte: Wakerly, 2006)**

A unidade de dados pode conter vários componentes que executam funções básicas abstratas, a saber: (Wakerly, 2006)

- *Funções combinatórias*: incluindo unidades lógicas e aritméticas, comparadores e outras operações que combinam ou modificam dados;
- *Registradores*: coleção de *flip-flops* em paralelo usados para armazenar e recuperar dados;
- *Funções sequenciais especializadas*: incluem contadores, deslocadores ou outras funções mais complexas, tais como criptografia ou decodificação;
- *Memória de leitura/escrita*: para armazenamento organizado de dados.

<sup>1</sup> A unidade de dados é também conhecida na literatura como fluxo de dados ou caminho de dados.

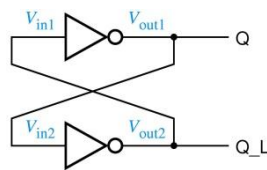
A unidade de controle é responsável pela ordenação de ações/operações executadas na unidade de dados, com a realização de teste de condições e acionamento de sinais de controle. Em geral, a unidade de controle deve ser projetada através de um diagrama de transição de estados ou outro diagrama similar.

O projeto de um circuito sequencial com um diagrama de transição de dados deve inicialmente decidir pela escolha entre o Modelo de Mealy e o Modelo de Moore. A metodologia descrita em (Gomi, 2008) sugere uma metodologia de síntese em 8 etapas: detalhamento da descrição funcional, obtenção do diagrama de estados, obtenção da tabela de estados/saídas, obtenção da tabela de estados reduzida, designação dos estados, obtenção da tabela de excitação, projeto dos blocos combinatórios e obtenção do diagrama lógico do circuito.

### 1.1. Circuitos biestáveis

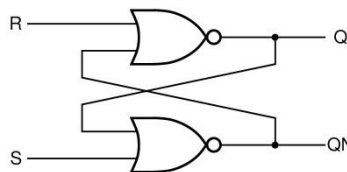
O bloco básico dos circuitos sequenciais é o circuito biestável. Este nome tem origem pelo fato do circuito ter dois estados estáveis, ou seja, duas condições em que o circuito apresenta um estado que se mantém até a mudança de alguma condição, como por exemplo, a transição de uma de suas entradas.

A figura 2 ilustra o elemento biestável mais elementar composto por dois inversores. Este elemento não possui entradas, assim não é possível controlar ou mudar seu estado. Quando o circuito é energizado, aleatoriamente a saída Q se estabiliza em um dos estados lógicos.



**Figura 2 – Elemento biestável composto por dois inversores (fonte: Wakerly, 2006).**

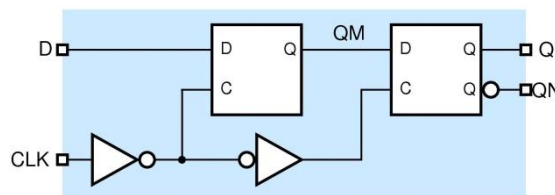
A figura 3 ilustra um elemento biestável com duas entradas, S e R, que permitem mudar o estado de saída. Este elemento é conhecido como Latch S-R. O acionamento de uma das entradas muda a saída de acordo com sua lógica interna de funcionamento.



**Figura 3 – Latch S-R com portas NOR (fonte: Wakerly, 2006).**

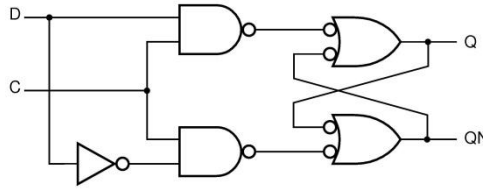
Quando um biestável muda de estado através do acionamento de um sinal de relógio (*clock*), dá-se o nome de *flip-flop*. Quando a saída muda de estado continuamente pela mudança das entradas, o biestável é chamado *latch*.

O flip-flop tipo D é um biestável que armazena o valor lógico presente na entrada D quando o sinal de relógio apresenta uma transição ativa. Internamente, um flip-flop tipo D pode ser estruturado conforme ilustrado na figura 4. O primeiro *latch* é chamado mestre e sua saída QM acompanha a entrada D enquanto CLK é 0. Quando CLK vai para 1, o *latch* mestre é bloqueado e sua saída é transferida para o segundo *latch*, chamado escravo. O *latch* escravo mantém este valor enquanto CLK for 1. Quando CLK vai para 0 novamente, a saída Q permanece neste valor, porque o latch escravo fica bloqueado, até uma nova transição do sinal de *clock*.



**Figura 4 – Estrutura interna do flip-flop tipo D com latches tipo D (fonte: Wakerly, 2006).**

A figura 5 apresenta o circuito do latch tipo D com portas NAND. Nele, a entrada D é transferida para a saída Q de acordo com o sinal de controle C.

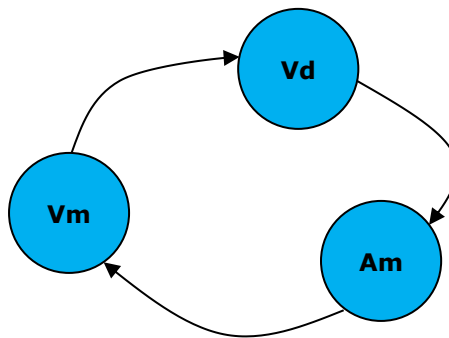


**Figura 5 – Circuito do latch tipo D usando portas NAND (fonte: Wakerly, 2006).**

Mais informações sobre circuitos biestáveis podem ser encontradas na apostila “Circuitos Biestáveis” (PCS-EPUSP, 2005a), disponível na página web da disciplina e na referência (Wakerly, 2006).

### 1.2. Projeto-exemplo de um circuito sequencial síncrono

Um circuito sequencial síncrono pode ser projetado seguindo uma metodologia sistemática conforme descrito em (Wakerly, 2006). Por exemplo, as luzes de um semáforo seguem o diagrama de transição de estados ilustrado na figura 6.



**Figura 6 – Diagrama de transição de estados das luzes de um semáforo.**

A tabela 1 abaixo apresenta a designação de estados com as variáveis de estado  $Q_0$  e  $Q_1$  e os valores de cada lâmpada do semáforo em cada um dos estados do circuito de controle.

**Tabela 1 – Designação de estados e valores de cada lâmpada (saídas).**

estado	$Q_1$	$Q_0$	Vd	Am	Vm
Vd	0	0	1	0	0
Am	0	1	0	1	0
Vm	1	0	0	0	1
inválido	1	1	0	0	0

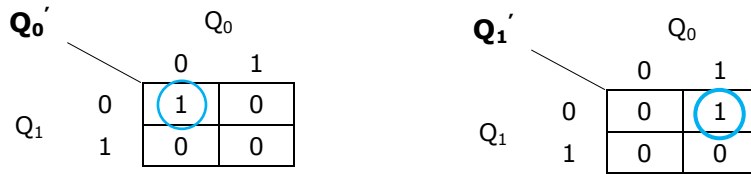
O projeto pode ser dividido em duas partes: a primeira, diz respeito à transição de estados. Esta parte pode ser elaborada seguindo a tabela 2, obtido a partir do diagrama de estados da figura 6<sup>2</sup>.

**Tabela 2 – Tabela de transição de estados.**

Estado		Próximo estado	
$Q_1$	$Q_0$	$Q_1'$	$Q_0'$
0	0	0	1
0	1	1	0
1	0	0	0
1	1	0	0

<sup>2</sup> Note que para o estado não usado *inválido* ( $Q_1Q_0=11$ ), o próximo estado escolhido foi o estado inicial Vd. Para um projeto otimizado, poderia-se usar “don’t cares” para o mapa de Karnaugh.

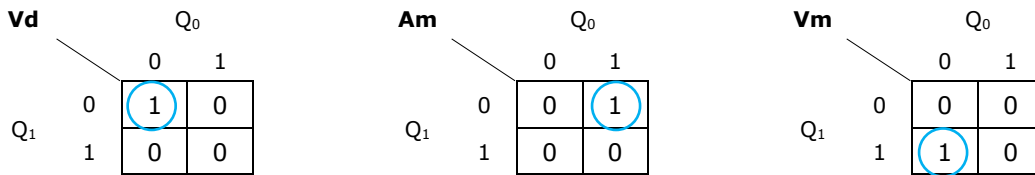
A partir da tabela 2, os sinais  $Q_1'$  e  $Q_0'$  podem ser obtidos usando os mapas de Karnaugh abaixo.



Assim, temos que:

$$Q_1' = \overline{Q_1} \cdot Q_0 \text{ e } Q_0' = \overline{Q_1} \cdot \overline{Q_0}$$

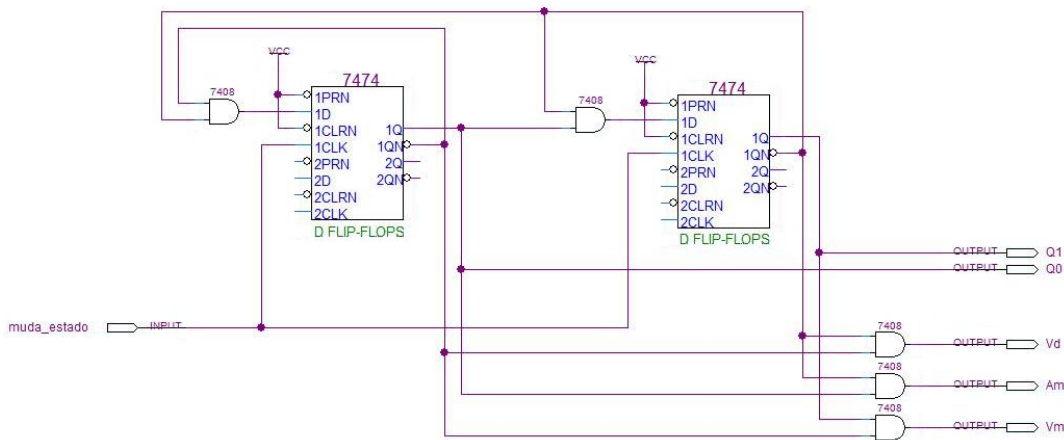
A segunda parte do circuito se refere às luzes propriamente ditas do semáforo. Os sinais correspondentes ( $V_d$ ,  $A_m$  e  $V_m$ ) podem se obtidos a partir da tabela 1.



Temos então:

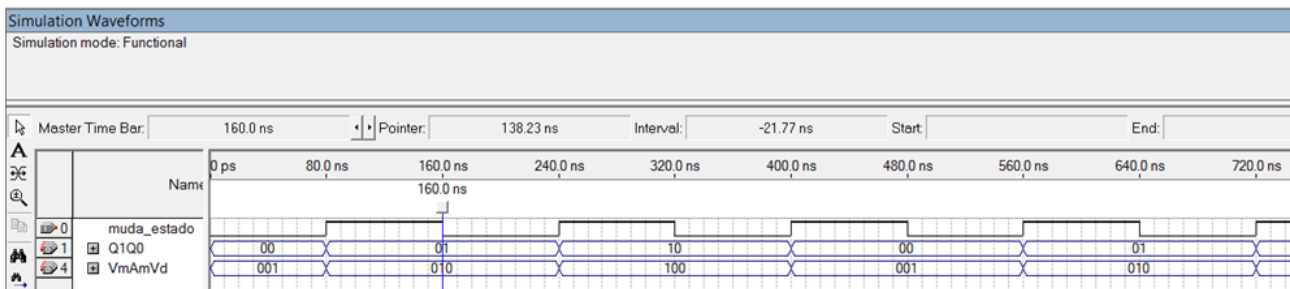
$$V_d = \overline{Q_1} \cdot \overline{Q_0}, \quad A_m = \overline{Q_1} \cdot Q_0 \text{ e } V_m = Q_1 \cdot \overline{Q_0}$$

O circuito final para o controle do semáforo é mostrado na figura 7.



**Figura 7 – Circuito final do circuito de controle de um semáforo.**

A figura 8 mostra uma carta de tempos de uma simulação do circuito no software Altera Quartus II.



**Figura 8 – Carta de tempos do circuito de controle de um semáforo.**

## 2. PARTE EXPERIMENTAL

### 2.1. Controle das luzes de semáforos de um cruzamento de vias

Baseado no circuito estudado no item 1.2, use a metodologia de projeto de circuitos sequenciais para implementar um circuito de controle das luzes dos semáforos de um cruzamento de vias. O cruzamento possui duas vias A e B, conforme ilustrado na figura 9.

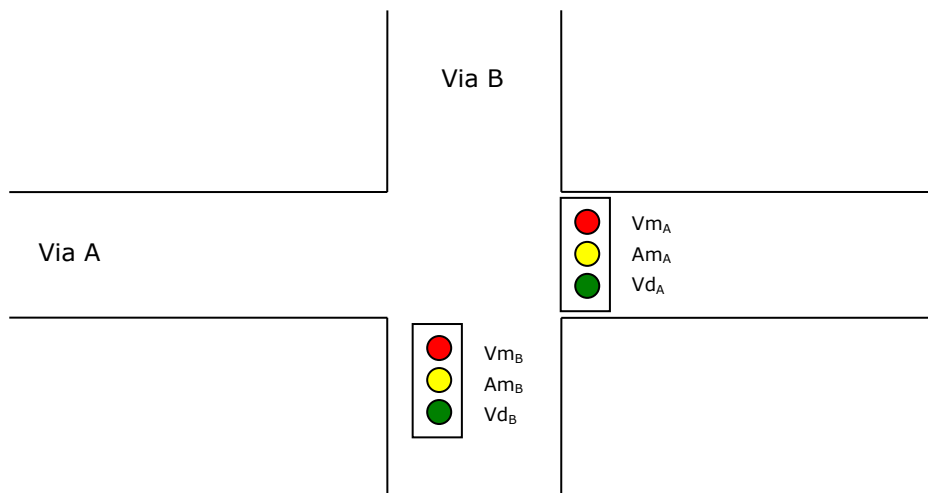


Figura 9 – Cruzamento de vias.

O cruzamento de vias tem uma funcionalidade adicional, referente ao modo NOTURNO. Quando o sinal NOTURNO é ativado, as luzes dos semáforos ficarão piscando amarelo de forma intermitente. As luzes dos semáforos podem ser controladas a partir do diagrama de estados da figura 10.

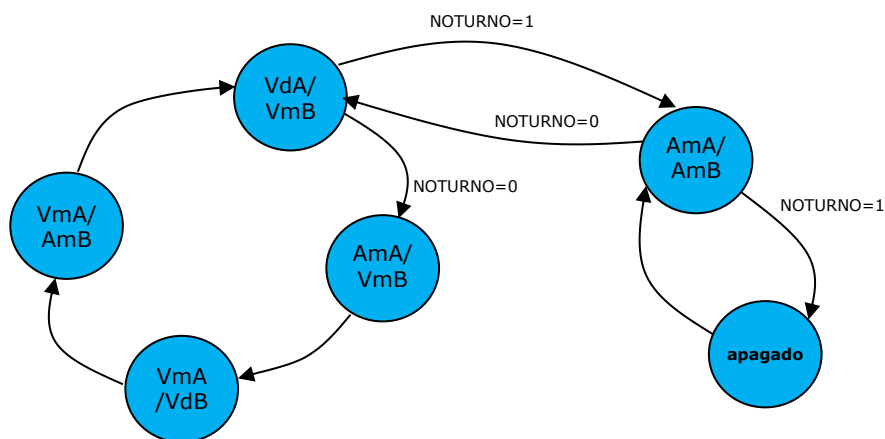


Figura 10 – Diagrama de estados do circuito de controle.

E a tabela 3 abaixo mostra a designação de estados e os valores de cada lâmpada dos semáforos em cada um dos estados.

Tabela 3 – Designação de estados e valores de cada lâmpada.

estado	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	Vd <sub>A</sub>	Am <sub>A</sub>	Vm <sub>A</sub>	Vd <sub>B</sub>	Am <sub>B</sub>	Vm <sub>B</sub>
Vd <sub>A</sub> /Vm <sub>B</sub>	0	0	0	1	0	0	0	0	1
Am <sub>A</sub> /Vm <sub>B</sub>	0	0	1	0	1	0	0	0	1
Vm <sub>A</sub> /Vd <sub>B</sub>	0	1	0	0	0	1	1	0	0
Vm <sub>A</sub> /Am <sub>B</sub>	0	1	1	0	0	1	0	1	0
Am <sub>A</sub> /Am <sub>B</sub>	1	0	0	0	1	0	0	1	0
apagado	1	0	1	0	0	0	0	0	0

- a) Apresente no planejamento os passos do projeto da lógica de controle<sup>3</sup>. Elabore a documentação do projeto, incluindo os mapas de Karnaugh, o diagrama lógico do circuito completo e cartas de tempo com variados casos de teste.

SUGESTÃO: embora não tenha sido especificado, acrescente no projeto um sinal /RESET (ativo em baixo) para reiniciar a máquina de estados e levar o circuito ao estado inicial. Este sinal é interessante no processo de teste e depuração.

## 2.2. Montagem do circuito

- b) Faça a montagem do circuito projetado, usando os *leds* L0 a L2 do painel de montagem para as luzes do semáforo A, os *leds* L8 a L10, para o semáforo B e os *leds* L5 a L7 para os bits de estado. Use a chave C7 como entrada do sinal NOTURNO e o botão B1 para mudar o estado do circuito. Siga as orientações de montagem, testes e depuração apresentadas anteriormente, incluindo no relatório todos os fatos experimentais.
- c) Houve algum acontecimento ou comportamento anormal do circuito? Explique como o grupo analisou e solucionou o fato ocorrido.
- d) Relate ocorrências da montagem, teste e depuração do circuito.

## 2.3. Uso de chaves

Uma chave mecânica apresenta normalmente uma oscilação no sinal de saída quando sua posição é alterada. Esta oscilação é conhecida como “*bounce*” ou trepidação.

- e) Utilizando o circuito montado no item 2.2, fornecer a entrada do sinal de mudança de estados através da chave C0. Anotar, para cada acionamento da chave, o valor do estado do circuito. Justifique o ocorrido.
- f) Mostrar a forma de onda do acionamento da chave no osciloscópio, usando a função de *trigger* denominado “disparo único”.
- g) Em relação à montagem do item anterior, acrescentar o circuito de *debounce* da figura 11<sup>4</sup> na entrada *muda\_estado*, e repita o procedimento do item (e) anterior. Utilizar os seguintes valores para os componentes discretos:  $R1 = 100 \Omega$ ,  $R2 = 10 \text{ K}\Omega$  e  $C = 3,9 \mu\text{F}$ .

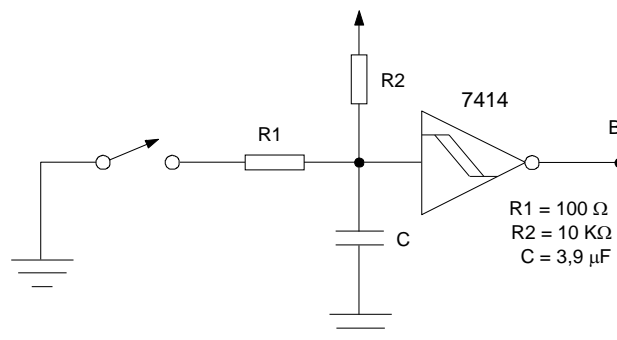


Figura 11 - Circuito de “*debounce*” de chaves de um pólo, uma posição.

- h) Verifique o funcionamento do circuito com o circuito de *debounce*. Anote o comportamento do circuito e as formas de onda.

## 2.4. Perguntas

A partir da análise do funcionamento do circuito projetado e dos conhecimentos obtidos com o desenvolvimento deste projeto, responda as perguntas abaixo.

- i) Seja a afirmação “o circuito integrado 7474 pode ser usada como um *flip-flop* tipo D ou como um *latch S-R*”. Comente esta afirmativa. Justifique.
- j) Uma alternativa para o circuito com *flip-flops* para a geração dos sinais Q1 e Q0 da figura 7 seria projetar um contador binário de 0 a 2. Como seria o projeto deste contador?

<sup>3</sup> DICA: Use a metodologia de síntese de circuitos sequenciais apresentada em (Wakerly, 2006).

<sup>4</sup> Para mais informações consulte a apostila “Circuitos com componentes discretos” (disponível no site do Laboratório Digital).

- k) Como seria possível sincronizar a mudança de estados de uma série de semáforos ao longo de uma via de tráfego em uma cidade?
- l) Como o circuito de controle de semáforos em um cruzamento pode ser modificado para acomodar tempos diferentes para cada estado (verde, amarelo e vermelho)? Apresente um diagrama de blocos.
- m) Mostre a influência da designação de estados no circuito sintetizado: adote outra designação de estados para o circuito de controle das luzes de semáforos de um cruzamento de vias e apresente o processo de síntese e o diagrama lógico do circuito final. Compare os circuitos obtidos.

### 3. BIBLIOGRAFIA

- GOMI, E. S. **Síntese de circuitos sequenciais**. Material de PCS2215, Julho de 2006.
- PCS-EPUSP. **Circuitos biestáveis**. Apostila de Laboratório Digital, 2005.
- PCS-EPUSP. **Circuitos com componentes discretos**. Apostila de Laboratório Digital, 2005.
- Texas Instruments. **TTL Logic Data Book**, 1994.
- WAKERLY, John F. **Digital Design Principles & Practices**. 4<sup>th</sup> edition, Prentice Hall, 2006.

### 4. MATERIAL DISPONÍVEL

- Circuitos integrados:  
7400, 7402, 7404, 7408, 7413, 7414, 7420, 7430, 7432, 7474, 7486, 74138, 74150, 74151.
- Resistores e capacitores

### 5. EQUIPAMENTOS NECESSÁRIOS

- 1 painel de montagens experimentais.
- 1 fonte de alimentação fixa,  $5V \pm 5\%$ , 4A.
- 1 osciloscópio digital.
- 1 multímetro digital.

#### Histórico de Revisões

E.T.M./2006

E.T.M./2008 – revisão

E.T.M./2011 – revisão

E.T.M./2012 – revisão e reorganização.

E.T.M./2013 – revisão.