

## PSI-3452- Projeto de Circuitos Integrados Digitais e Analógicos

### Projeto (Parcial 2): Caracterização de Células-Padrão do Projeto

#### 1 – Caracterização de todas as células.

Para os seus projetos, os alunos precisarão fazer uma caracterização simplificada de algumas células-padrão, fazendo a extração de circuito e, depois, a simulação com o *Eldo*. Deve-se caracterizar (use a mesma carga utilizada na Parcial 1- capacitância de 20fF):

- a) a funcionalidade lógica da célula;
- b) os tempos de propagação  $t_{pHL}$  e  $t_{pLH}$  (obter sempre o pior caso).

As células-padrão a serem caracterizadas são:

- XNOR de 2 entradas: usar a célula disponibilizada pelo IC Station/ ADK-tecnologia de 0,35  $\mu\text{m}$ ;
- inversor: usar a célula disponibilizada pelo IC Station/ ADK-tecnologia de 0,35  $\mu\text{m}$ , escolhendo o menor dentre as disponibilizadas.
- porta de transmissão: dada na pasta **/home/disc/psi3452/proj**;

Obs. Para portas com mais de uma entrada, planeje a simulação.

#### 2 – Entregáveis da Seção 1

O(A) aluno(a) deverá entregar os seguintes artefatos do projeto para cada célula da seção 1:

- 1) leiaute, identificando as características principais- arquivo \*.tiff;
- 2) circuito extraído do leiaute e circuito topo de simulação, identificando os dados relevantes- arquivo \*.odt;
- 3) carta(s) de tempo indicando a lógica correta da célula- arquivo \*.jpg;
- 4) carta(s) de tempo indicando os piores  $t_{pHL}$  e  $t_{pLH}$  da célula (explicitando os valores/com boa resolução) - arquivo \*.jpg.

#### 3 – O registrador sensível a nível e o flip-flop sensível à borda.

Com a célula da porta de transmissão e o inversor da seção 1, você construirá o leiaute do **circuito flip-flop** sensível à borda, descrito no documento de especificação do projeto. As células deverão estar justapostas em uma única fileira e as conexões entre os sinais lógico deverão ser feitas acima das células (veja a figura do anexo da apostila Parcial 1.

Faça a extração e simulação com o Eldo, demonstrando a correta funcionalidade do flip-flop (planeje).

#### 4 – Entregáveis da Seção 3

O(A) aluno(a) deverá entregar os seguintes artefatos do projeto:

- 1) leiaute da FF identificando as características principais- arquivo \*.tiff;
- 2) circuito extraído do leiaute e circuito topo de simulação, identificando os dados relevantes- arquivo \*.odt;
- 3) carta(s) de tempo indicando a lógica correta da FF- arquivo \*.jpg;
- 4) texto explicando a simulação do item 3- arquivo \*.txt..