

ELETRÔNICA(PSI3024) 2o. Sem. 2017

Horário: 2ª. feira (9:20h – 11:00h) e 6ª. feira (7:30h – 11:00h) na sala B2-05

Livro Texto: Sedra, A.S. and Smith, K.C. Microeletrônica. Pearson Prentice Hall, 5a. edição

Aula	Matéria	Capítulo/ página
1ª 04/08	Evolução histórica dos dispositivos eletrônicos. Amplificador Operacional (Amp Op): Amp Op ideal, análise de circuitos com Amp Ops ideais. Exemplo 2.2	Cap. 2 p. 38-46
2ª 04/08	Somador, Configuração não inversora, seguidor, amplificador de diferenças. Exercício 2.15	Sedra, Cap. 2 p. 46-53
3ª 08/08	Amplificador de instrumentação, Funcionamento dos Amp Ops Não-Ideais. Exemplo 2.3 e 2.4	Sedra, Cap. 2 p. 53-59
4ª 11/08	Operação dos Amp Ops em grande excursão de sinal, imperfeições cc, circuitos integrador e diferenciador. Exemplo 2.6.	Sedra, Cap. 2 p. 59-73
5ª 11/08	Introdução, características do diodo ideal, características do diodo real.	Sedra, Cap. 3 p. 89-96
6ª 15/08	Características do diodo real, equação de corrente do diodo, exercícios.	Sedra, Cap. 3 p. 89-96
7ª 18/08	Análise gráfica (reta de carga), modelos simplificados de diodos, exercícios	Sedra, Cap. 3 p. 96-99
8ª 18/08	Modelo para pequenos sinais, modelos de circuitos equivalentes para pequenas variações (próximas do ponto quiescente).	Sedra, Cap. 3 p. 100-101
9ª 22/08	Exemplos 3.6 e 3.7. Operação na região de ruptura reversa. Efeito Zener.	Sedra, Cap. 3 p. 101-104
10ª 25/08	Operação na região de ruptura reversa, diodo zener, Projeto de um regulador Zener, exercícios (exemplo 3.8)	Sedra, Cap. 3 p. 104-106
11ª 25/08	Aula de exercícios ou Aula Prática Preparação para a prova P1	
1ª. Semana de provas (29/08 a 01/09/2015 + 11/09)		
6ª. feira – 10:00h		
Semana da pátria (04/09 a 08/09/2015)		
12ª 15/09	Diagrama de blocos de uma fonte de alimentação c.c., circuito retificador de meia onda, circuito retificador de onda completa com enrolamento secundário com tomada central, circuito retificador em ponte, exercício: 3.22.	Sedra, Cap. 3 p. 106-109
13ª 15/09	Circuitos retificadores com filtro capacitivo.	Sedra, Cap. 3 p. 109-111
14ª 19/09	Circuitos retificadores com filtro capacitivo, superdiodo. Exercícios (exemplo 3.9).	Sedra, Cap. 3 p. 112-114
15ª 22/09	Circuitos limitadores, circuitos grampeadores, dobrador de tensão, exercícios: 3.27, 3.28.	Sedra, Cap. 3 p. 114-117
16ª 22/09	Estrutura e operação dos transistores de efeito de campo canal n, características tensão-corrente.	Sedra, Cap. 4 p. 141-146
17ª 26/09	Equação de corrente do MOSFET canal n, Exemplo 4.1, resistência de saída na saturação, Exemplo 4.1.	Sedra, Cap. 4 p. 146-155
18ª 29/09	Características do MOSFET canal p, efeito de corpo, sumário, exercícios.	Sedra, Cap. 4 p. 155-159
19ª 29/09	Polarização cc. Exemplos 4.2, 4.3, 4.4, 4.5, 4.6 e 4.7 O MOSFET como amplificador e como chave (apenas destacar a curva de transferência)	Sedra, Cap. 4 p. 160-165
20ª 02/10	O MOSFET como amplificador, modelo equivalente de pequenos sinais, Exemplo 4.10.	Sedra, Cap. 5 p. 175-184
21ª 06/10	Configurações básicas de estágios amplificadores MOS. Conceituação. Configuração fonte comum.	Sedra, Cap. 5 p. 185-190
22ª 06/10	Configuração fonte comum com resistência de fonte.	Sedra, Cap. 5 p. 191-193
23ª 09/10	Aula de Exercícios ou Aula Prática Preparação para a Prova P2	

2ª. Semana de Provas (16/10 a 20/10/2015) 6ª. feira – 10:00h		
24ª 23/10	Inversor CMOS: operação do circuito, característica de transferência de tensão.	Sedra, Cap. 5 p. 209-216
25ª 27/10	Inversor CMOS: operação dinâmica, corrente e dissipação de potência.	Sedra, Cap. 5 p. 209-216
26ª 27/10	Circuitos lógicos com portas CMOS: estrutura básica, a porta NOU de duas entradas, a porta NE de duas entradas, portas complexas.	Sedra, Cap. 10 p. 597-601
27ª 30/10	Circuitos lógicos com portas CMOS: a função ou exclusivo, dimensões dos transistores, exemplo 10.2, <i>fan-in</i> e <i>fan-out</i> .	Sedra, Cap. 10 p. 601- 604
28ª 06/11	Circuitos lógicos com portas CMOS: circuitos lógicos com transistores de passagem, exemplo 10.4, porta de transmissão como chave.	Sedra, Cap. 10 p. 610-615
29ª 10/11	Circuitos lógicos com portas CMOS: exemplos de circuitos lógicos com transistores de passagem, circuitos com lógica dinâmica.	Sedra, Cap. 10 p. 616-619
30ª 10/11	Memórias semicondutoras: a célula de memória estática (SRAM), exemplo 11.2	Sedra, Cap. 11 p. 640-646
31ª 13/11	Memórias semicondutoras: a célula de memória dinâmica (DRAM), amplificador sensor, decodificadores de endereço, exemplo 11.3	Sedra, Cap.11 p. 646-650
32ª 17/11	A célula de memória dinâmica: detalhamento do amplificador sensor, operação diferencial, detalhamento dos decodificadores de endereço	Sedra, Cap. 11 p. 650-654
33ª 17/11	Memória de apenas leitura (ROM): ROM MOS, ROMs programáveis por máscara, PROM e EPROMs.	Sedra, Cap. 11 p. 654-657
34ª 24/11	Conversores de dados: conversores D/A	Sedra, Cap. 9 p. 571- 576
35ª 24/11	Conversores de dados: conversores A/D tipo realimentação, com inclinação dupla e paralelo.	Sedra, Cap. 9 p. 576-578
36ª 27/11	Conversor A/D por redistribuição de carga	Sedra, Cap. 9 p. 579-580
36ª 01/12	Aula de Exercícios ou Aula Prática Preparação para a Prova P3	
3ª. Semana de Provas (04/12 a 08/12/2017) 6ª. feira – 10:00h		
Prova Substitutiva (11/12 a 15/12/2015) 6ª. feira – 10:00h		
Prova de Recuperação Data a ser divulgada		

CRITÉRIO DE APROVEITAMENTO

A média geral (MG) será a média ponderada de 3 provas mais testes conforme segue:

$$MG = 0.9[(P1 + P2 + 2P3)/4] + 0,1MT$$

onde P1, P2 e P3 são as notas atribuídas respectivamente a primeira, segunda e terceira provas e MT é a média aritmética das notas atribuídas aos testes propostos durante o semestre. A aprovação ocorre quando a média geral for maior ou igual a 5,0.

A prova substitutiva é permitida para o aluno que perder uma das provas (P1, P2 ou P3) por algum motivo justificado. O aluno deverá preencher formulário disponível na secretaria do PSI quando perder uma prova.

PORTAL DA DISCIPLINA: MOODLE STOA

(para cadastro, siga as instruções em: <http://wiki.stoa.usp.br/Ajuda:Moodle/Cadastro>)