



**ESCOLA POLITÉCNICA**  
**UNIVERSIDADE DE SÃO PAULO**

**Departamento de Engenharia de Sistemas Eletrônicos**

**PSI - EPUSP**

**PSI 3214 - LABORATÓRIO DE INSTRUMENTAÇÃO ELÉTRICA**

2º Semestre de 2017

**EXPERIÊNCIA 2 - Conversão Analógico-Digital (A/D)**

**1. Objetivo**

Desenvolver a capacidade de compreensão e de análise de medições elétricas efetuadas por meio de instrumentos digitais conectados a um computador. Através dos experimentos os alunos devem:

- Assimilar os princípios envolvidos na conversão de sinal analógico para sinal digital;
- Verificar experimentalmente algumas características relevantes de uma placa de conversão analógico-digital (A/D), incluindo degrau de quantização e amostragem de um sinal alternado, entre outras.

**2. Introdução**

Atualmente, quase que a totalidade da instrumentação elétrica tem como base o tratamento de sinais no formato digital. Isto decorre das inúmeras vantagens que os sinais digitais têm em relação aos sinais analógicos, seja para o processamento, armazenamento ou transmissão da informação.

Os sinais analógicos podem ser transformados em sinais digitais<sup>1</sup> através de um conversor A/D. Trata-se de um dispositivo eletrônico, que pode ser encontrado em um único *chip*, inserido num microcontrolador ou utilizado em placas com várias interfaces para aplicações mais complexas.

Os conversores A/D são indispensáveis na tecnologia atual de reprodução de áudio e vídeo e estão presentes em placas de som dos computadores e em telefones celulares. Técnicas de gravação típicas para alta-fidelidade usam taxa de amostragem de 44,1 kHz (padrão para CD) ou 48 kHz

---

<sup>1</sup> Sobre sinais digitais vocês irão estudar em detalhes nas futuras disciplinas como "Sistemas Digitais", "Sinais e Sistemas" e "Processamento Digital de Sinais". Se você tiver interesse em aprender mais a respeito consulte documentos disponíveis no eDisciplinas da USP.

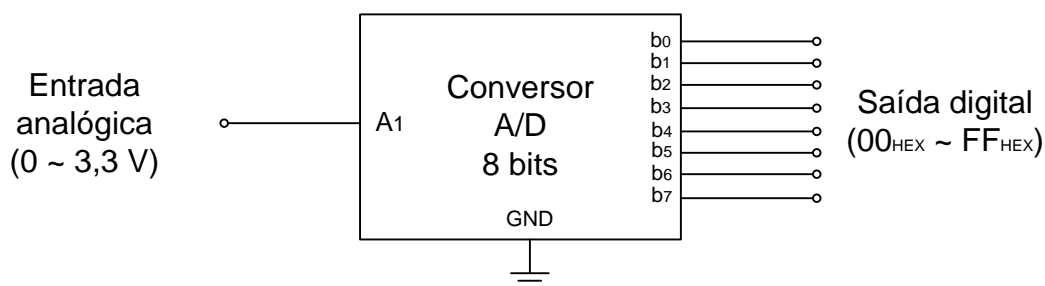
(típica nos computadores). São encontrados em *smartphones*, TV digital, osciloscópios e nas novas aplicações de rádio por software (SDR – *Software Defined Radio*).

A maioria dos sinais de interesse na instrumentação elétrica é analógica (por exemplo: tensão, corrente, temperatura, campo magnético e pressão mecânica). Trata-se de grandezas contínuas, ou seja, assumem valores contínuos tanto no tempo como na amplitude.

Por outro lado, o sinal digital é duplamente discreto (no tempo e na amplitude). Os aspectos relevantes de um sinal digital que vocês precisam saber são os seguintes:

- São definidos apenas em instantes discretos de tempo (0, T, 2T, 3T, ...), em que T é o período de amostragem ou entre amostras;
- Podem assumir apenas um conjunto *finito* de valores de amplitude (ou seja, um sinal digital não pode assumir um valor real qualquer);
- Um valor digital é representado por um código binário com um determinado número de bits (os mais comuns são: 8, 10, 12, 16 e 20 bits).
- Os valores possíveis são, portanto, múltiplos de um valor mínimo;
- O valor mínimo de uma grandeza digital é o valor correspondente a um bit, especificamente o bit menos significativo (*LSB – Least Significant Bit*).

**Exemplo:** vamos considerar um conversor A/D, como mostrado na Figura 1, com resolução de 8 bits e faixa de tensão de 0 a 3,3 V.



**Figura 1 – Diagrama esquemático de um Conversor A/D de 8 bits.**

Para uma determinada tensão de entrada na faixa de 0 a 3,3 V, o conversor A/D associará um valor digital utilizando codificação binária. Em geral, por conveniência, os valores binários são representados no formato hexadecimal. Observe que o número de códigos possíveis neste exemplo é 256 (= 2<sup>8</sup>) sendo que cada um dos códigos corresponderá a um intervalo de tensão. A extensão de cada intervalo é igual a aproximadamente 0,01289 V, correspondente à divisão de 3,3 V (faixa total ou tensão de fundo de escala) por 256 (número total de códigos do conversor). A **Tabela 1** mostra a associação dos valores de

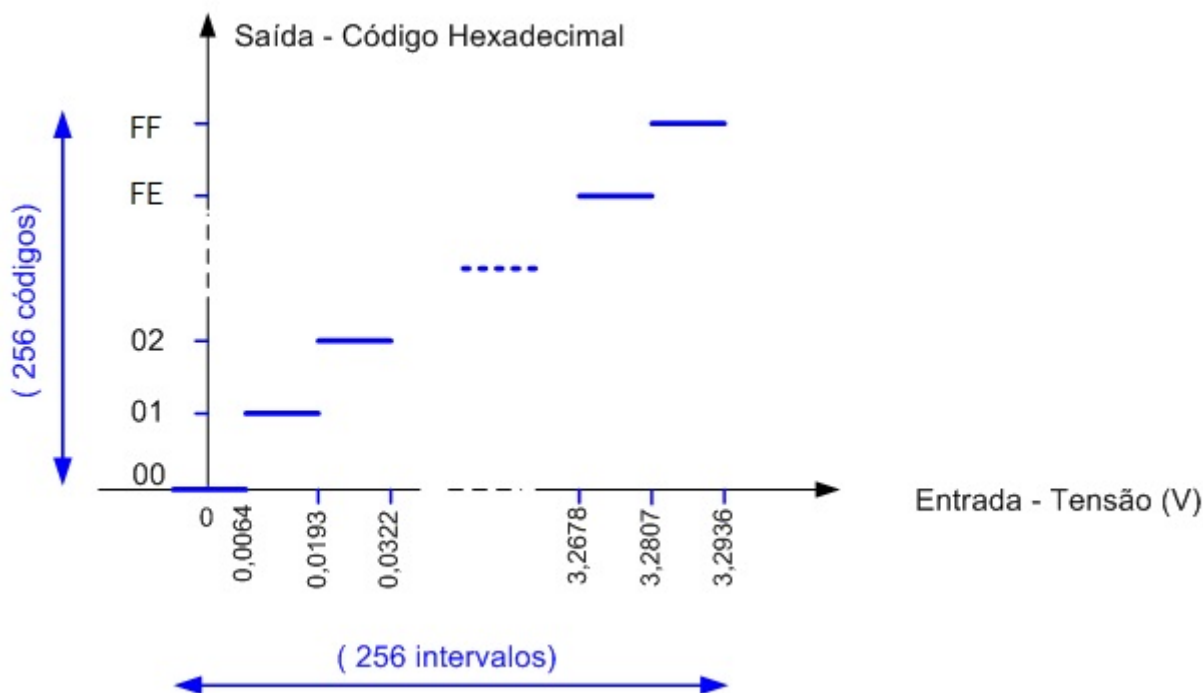
tensão de entrada com os valores dos códigos digitais correspondentes (os valores estão arredondados para 5 casas decimais).

O primeiro intervalo de tensão é entre - 0,00645 e 0,00645 V para garantir que o centro deste intervalo seja a tensão 0 V (é útil ter um código correspondente à tensão "0"). Veja que isso faz com que o último intervalo não contenha o valor 3,3 V! Esse valor corresponderia ao código 256 (100<sub>HEX</sub>), que precisaria de um bit a mais.

**Tabela 1 – Tabela de conversão de um conversor A/D de 8 bits.**

#	Tensão de Entrada (V)	Código Binário	Código Hexa	Tensão associada (V)
0	← -0,00645 ~ 0,00645	00000000	00	0
1	0,00645 ~ 0,01933	00000001	01	0,01289
2	0,01933 ~ 0,03223	00000010	02	0,02578
3	0,03223 ~ 0,04512	00000011	03	0,03867
4	0,04512 ~ 0,05801	00000101	04	0,05156
...	...	...	...	
12	0,14824 ~ 0,16113	00001010	0C	0,15469
...	...	...	...	
253	3,2549 ~ 3,2678	11111010	FD	3,26133
254	3,2678 ~ 3,2807	11111110	FE	3,27422
255	3,2807 ~ 3,2936 →	11111111	FF	3,28711

Os valores da **Tabela 1** podem ser representados graficamente conforme mostrado na Figura 2.



**Figura 2 – Característica Entrada x Saída de um Conversor A/D de 8 bits.**

Quando se usa um conversor A/D para medir uma determinada tensão, associa-se um único valor de tensão na saída (a última coluna da Tabela 1) para cada intervalo de tensão de entrada. Isso significa que a medição efetuada com um conversor A/D tem um *erro de quantização* associado, por exemplo, se a tensão de entrada for 0,16 V (correspondente ao código 0C<sub>HEX</sub>), a tensão associada será de 0,15469 V, e teremos um erro de quantização de  $(0,16 - 0,15469) = 0,005313\text{V}$ . Note que o erro de quantização é sempre menor ou igual a  $(3,3/128) = 0,01289/2$ , ou seja,  $\frac{1}{2}$  LSB.

Nesta experiência será utilizada uma placa de aquisição comercial DAQ PCI 6040-E que se encontra instalada no computador. A placa realiza a conversão analógico-digital com 12 bits de resolução em até 8 canais (com referência comum) ou 4 canais diferenciais. A tensão de entrada pode ser bipolar (de - 5 V a +5 V) ou unipolar (de 0 a +10 V). Ou seja, a tensão de fundo de escala é de 10 V.

Essencialmente o sistema lê o valor instantâneo da tensão de um sinal analógico, converte esse valor em um número binário e armazena este número na memória do microcomputador. Chamaremos a operação de leitura da tensão pela placa de conversão de amostragem do sinal.

### **3. Conversor AD do Kit Freedom KL25Z**

O Kit de desenvolvimento FRDM KL25Z que vocês já utilizaram no Laboratório de Circuitos Elétricos possui um conversor AD de 16 bits (faixa de 0 a  $2^{16} - 1 = 65535$ ), enquanto que a placa do ARDUINO possui uma resolução de 10 bits (ou seja, valores de 0 a 1023). A placa Freedom possui vários pinos que podem ser utilizados como entradas para medir tensões (B0, B1, B2, B3, C0, C1, C2, D1, D5, D6, E20, E21, E22, E23, E29, E30) em relação ao pino Terra (GND). A tensão de entrada dos pinos de leitura de sinais analógicos deve ser limitada no intervalo de 0 a 3,3 V. O Freedom não mede tensões simultaneamente em todas as entradas, mas o microcontrolador faz uma leitura multiplexada, ou seja, lê uma entrada de cada vez, chaveando rapidamente de uma entrada para outra, de forma que as medições são feitas como se fossem quase ao mesmo tempo. Os valores de entrada são convertidos para valores entre 0 e 1, portanto, para se recuperar o valor de tensão original será preciso multiplicar por um fator de conversão.

#### 4. Descrição da Placa DAQ PCI 6040-E

O processo de aquisição de dados que a placa DAQ PCI 6040-E inclui receber o sinal, fazer a amostragem, converter as amplitudes das amostras em números binários (12 bits) e os enviar para o computador. O diagrama de blocos desta placa no modo de aquisição de dados está representado na figura 3.

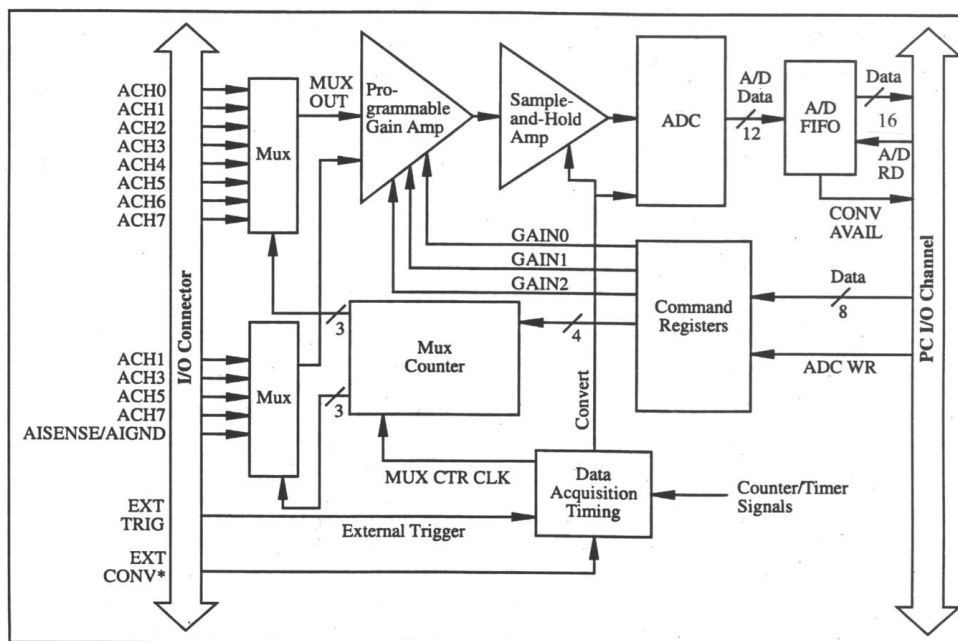


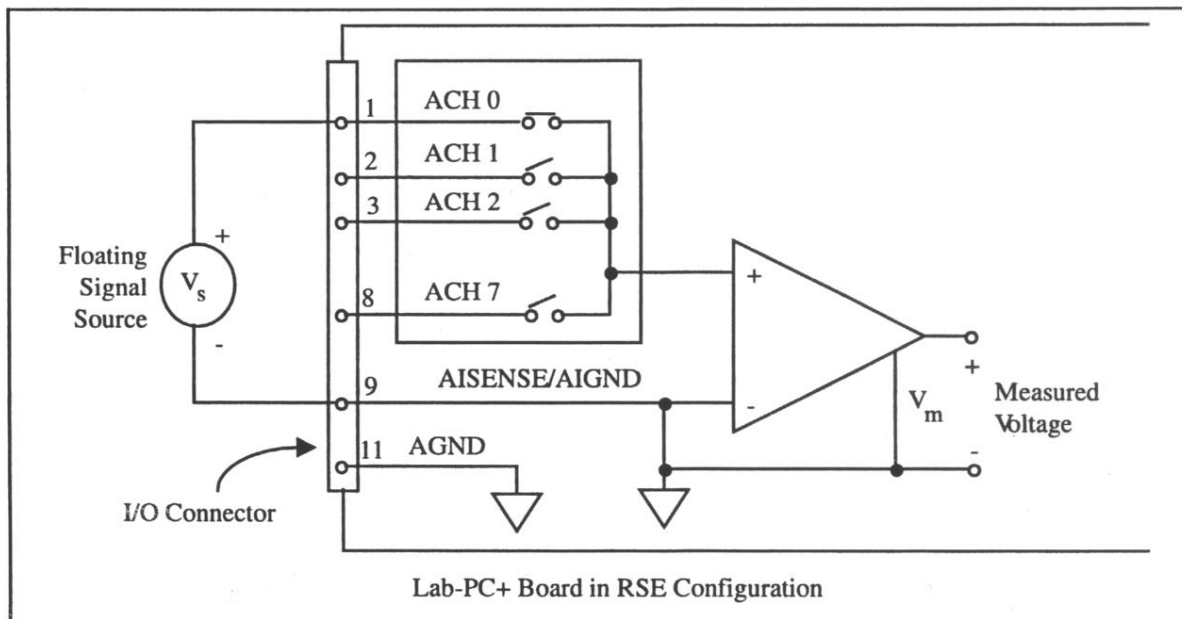
Figura 3 – Diagrama de blocos da placa DAQ PCI 6040-E no modo de aquisição de dados.

Os multiplexadores analógicos de entrada selecionam um dentre os oito canais de entrada possíveis (ACH0 a ACH7) para posterior conversão. Podem ser introduzidos na placa até 8 sinais simultâneos com referência comum (ou desbalanceados), ou 4 canais diferenciais (ou balanceados). Neste último caso, os canais 1, 3, 5 e 7 são conectados ao segundo multiplexador. Os multiplexadores de entrada apresentam proteção para sobretensões de até  $\pm 45$  V.

Nesta experiência, usaremos apenas um canal no esquema de referência comum. Ao canal 1 (ACH0) será conectada a saída do gerador de funções (com terminais flutuantes e isolados). O esquema de conexão (8 canais) para referência comum está representado na figura 4. Note-se que a placa usa uma referência de terra interna para a entrada e saída do amplificador de instrumentação.

O amplificador de instrumentação permite que os sinais de entrada sejam amplificados antes da amostragem, aumentando desta forma a resolução da conversão analógico-digital.

O valor do ganho pode ser selecionado via software como 1, 2, 5, 10, 20, 50 ou 100. Nesta experiência, usaremos o ganho com valor 1.



**Figura 4- Esquema de conexão com referência comum para fontes de sinais com terminais flutuantes ( RSE = *Referenced Single – Ended* ).**

O circuito amostrador-segurador (*sample-hold*), obedecendo ao sinal do controle lógico, toma uma amostra da tensão do sinal de entrada do canal selecionado pelo multiplexador, e a armazena num capacitor. Com isto, a tensão de saída do amostrador permanece constante enquanto se efetua a conversão analógico-digital.

O conversor A/D que utilizaremos no laboratório converte o sinal analógico em um sinal digital de 12 bits pelo método das aproximações sucessivas. A resolução de 12 bits permite a distribuição da faixa de tensão de entrada em 4.096 endereços ou códigos, e a conversão de um nível de tensão em uma sequência digital de 12 bits. O conversor, junto com circuitos adicionais, aceita tensões no modo bipolar de  $-5$  a  $+5$  V, e no modo unipolar de  $0$  a  $+10$  V.

Completada a conversão, o resultado é transferido para a memória FIFO (*first in, first out*). Esta memória tem 16 bits de largura e armazena até 512 valores. Sua função é atuar como buffer: assim que uma conversão termina, o dado é armazenado, e o conversor A/D pode iniciar uma nova conversão; a memória pode armazenar até 512 dados antes de qualquer informação ser perdida, permitindo ao software um tempo extra para “alcançar” o hardware.

A memória FIFO emite um sinal de erro e a informação é perdida, caso haja tentativa de se armazenar mais que 512 palavras.

No modo unipolar, a saída do conversor A/D é interpretada como um número sem sinal de 12 bits, na faixa de 0 a + 4095. Este número é convertido em 16 bits, preenchendo-se os bits mais significativos com 0000, antes de ser inserido na memória FIFO.

No modo bipolar, o dado do conversor é interpretado como um número de 12 bits em complemento de dois, na faixa de – 2048 a + 2047. Neste modo, o bit mais significativo do resultado do conversor A/D é repetido para obter o complemento de 2. Uma extensão de sinal completa o código para 16 bits, preenchendo os bits mais significativos com 0000 (se for positivo) ou 1111 (se for negativo) de acordo com o sinal do número.

A máxima taxa de amostragem (número de amostras por segundo) é determinada pelo período de conversão A/D, mais o tempo de aquisição do *sample-hold*. Para amostragem de um único canal, a máxima taxa de amostragem permitida pela placa é de 83.300 amostras/segundo, correspondendo a um intervalo entre amostras igual a 12  $\mu$ s.

Quando se utilizam vários canais, a taxa de amostragem é ainda limitada pelo tempo de acomodação dos multiplexadores e do amplificador de ganho programável (este tempo depende do valor do ganho – para ganhos maiores, maior será o tempo de acomodação).

## 5. Características dos Conversores A/D

Um conversor A/D de  $n$  bits fornece  $2^n$  códigos distintos de saída. Como a entrada do conversor é uma tensão que pode variar continuamente entre um  $V_{\min}$  e um  $V_{\max}$ , e o número de saídas é finito, a cada código de saída corresponde não uma única tensão de entrada, mas sim um pequeno intervalo de tensões (ver figura 5). Desta forma, cada intervalo de tensão corresponderá a um código binário de saída. Ao tamanho de cada intervalo (que corresponde à variação da tensão de entrada que provoca a mudança do bit menos significativo da saída) dá-se o nome de passo de quantização, ou, numa linguagem mais livre, “bit menos significativo”, e indica-se LSB (*least significant bit*) ou  $\Delta V$ . Assim, nas figuras 5a e 5b, LSB é igual ao tamanho de cada degrau horizontal das curvas.

A variação de tensão que corresponderia a  $2^n \times$  LSB é chamada de tensão de fundo-de-escala,  $V_{FS}$ . Assim,

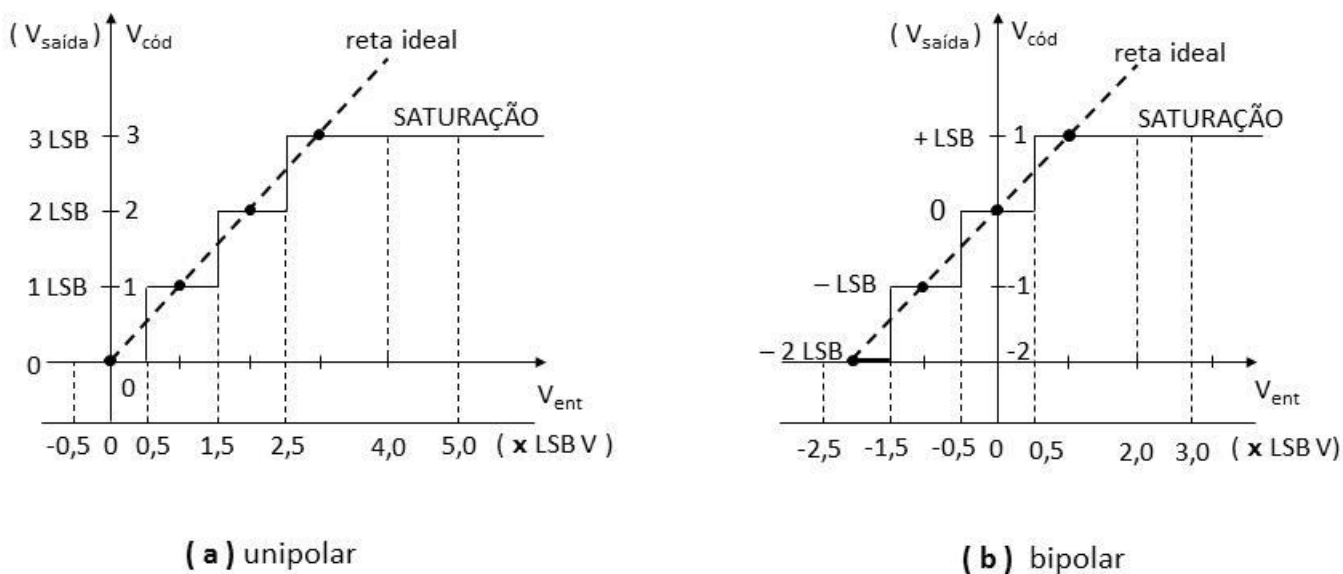
$$\Delta V = \text{LSB} = \frac{V_{FS}}{2^n}$$



Quanto ao modo de operação, os conversores A/D podem ser:

- a) Unipolares, quando operam com sinais de uma só polaridade, entre 0 e  $V_{FS}$  volts.
- b) Bipolares, quando aceitam sinais de duas polaridades, entre  $-V_{FS}/2$  e  $+V_{FS}/2$  volts.

Note que as curvas da Figura 5 não são simétricas com relação à origem: a saturação para tensões negativas não é simétrica à saturação para tensões positivas. A razão para isso é o fato de ser conveniente considerar um degrau com centro no zero, e também que o número de degraus seja par. Observe que o erro de quantização é sempre menor ou igual a  $\frac{1}{2}$  LSB.



**Figura 5** – Características de transferência de conversores A/D de 2 bits.