

SEL-415 Introdução à Organização dos Computadores

Decodificadores e Registradores

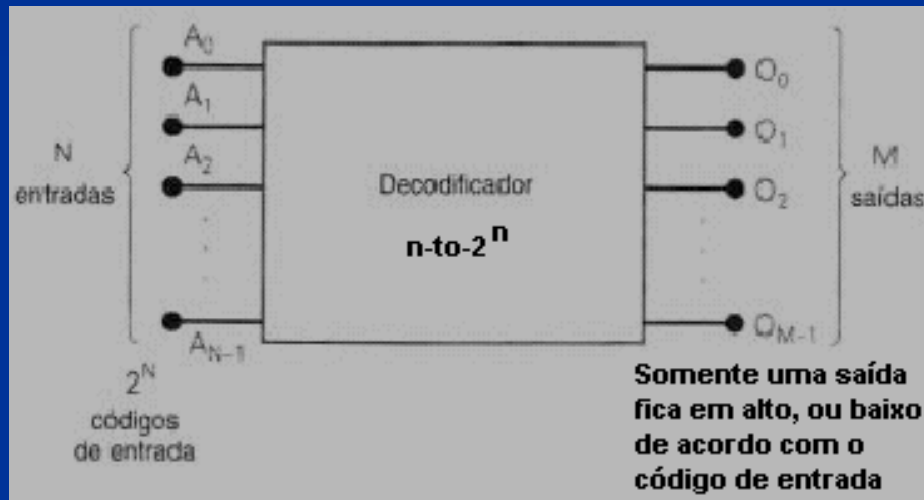
Aula 3

Prof. Dr. Marcelo Andrade da Costa Vieira
Profa. Luiza Maria Romeiro Codá
Profa. Maria Stela Veludo de Paiva

DECODIFICADORES

Decodificador N X M:

converte um código binário de **N** bits que lhe é apresentado como entrada, em **M** linhas de saída, sendo que cada linha de saída será ativada por uma, e somente uma, das possíveis combinações dos bits de entrada. ($M = 2^N$)

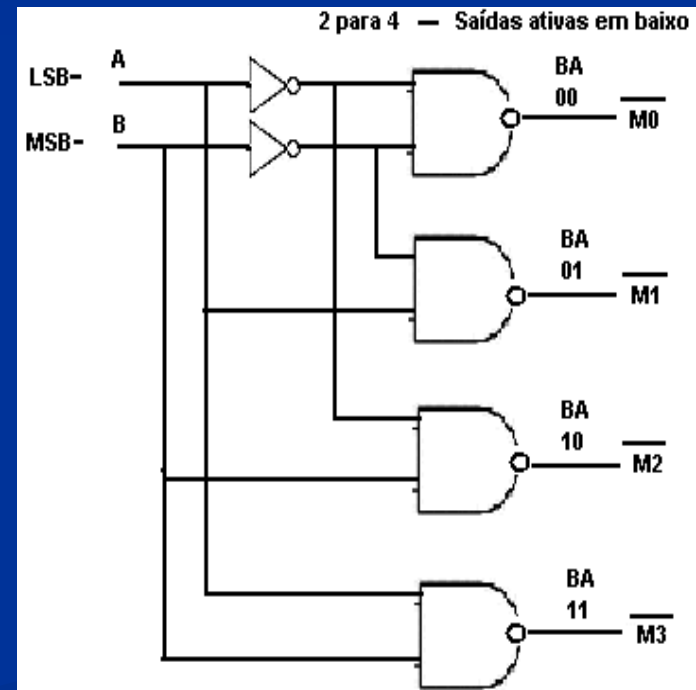


Existem decodificadores que quando a saída está ativa o valor dela é "1" e outros que apresentam a saída ativa em "0". Nos circuitos de seleção de projetos de microcomputadores utiliza-se decodificadores com saídas ativas em "0" porque nas memórias e grande parte das interfaces, o sinal de seleção é ativo em "0".

DECODIFICADORES

- Cada saída é ativada por um único código binário aplicado nas entradas;
- o índice da saída indica o valor do código binário que ativa essa saída.

TABELA 2-para-4					
Entradas		Saídas			
B	A	Q0	Q1	Q2	Q3
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0



Decodificador 2 para 4

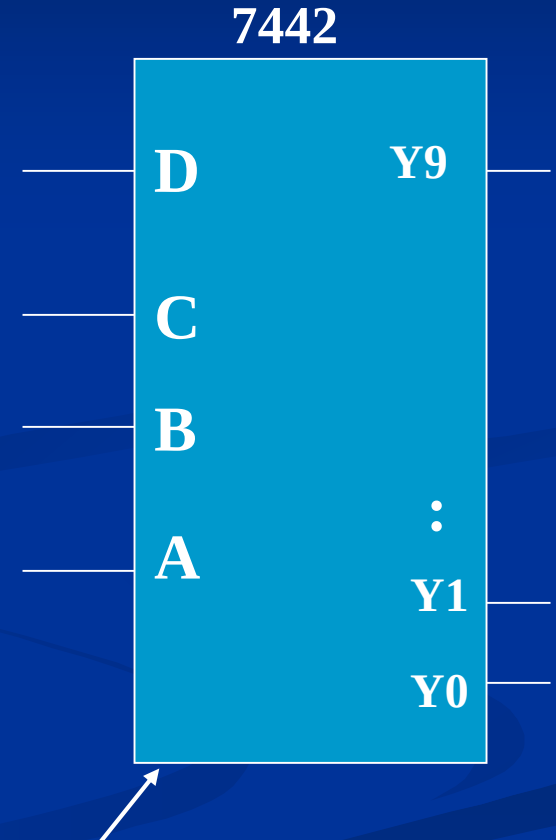
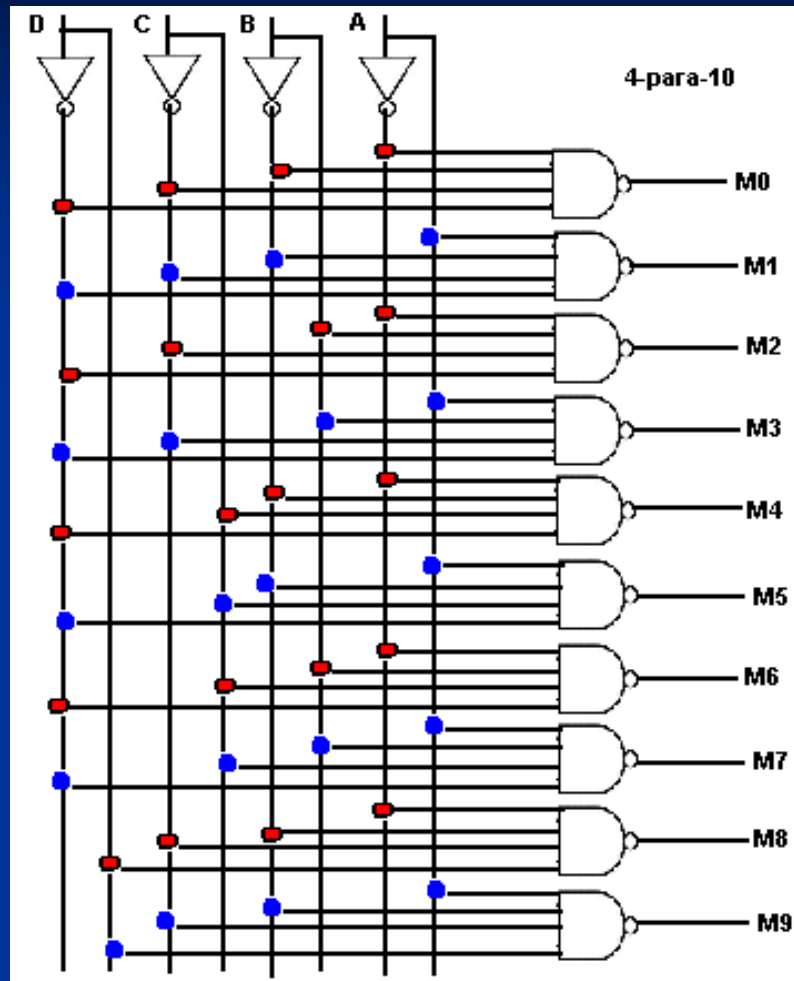
7442 : DECODIFICADOR 4 para 10 com saídas ativas em nível baixo

Tabela para o 7442

TABELA 4-para-10														
	Entradas				Saídas									
Num	D	C	B	A	M0	M1	M2	M3	M4	M5	M6	M7	M8	M9
0	L	L	L	L	L	H	H	H	H	H	H	H	H	H
1	L	L	L	H	H	L	H	H	H	H	H	H	H	H
2	L	L	H	L	H	H	L	H	H	H	H	H	H	H
3	L	L	H	H	H	H	H	L	H	H	H	H	H	H
4	L	H	L	L	H	H	H	H	L	H	H	H	H	H
5	L	H	L	H	H	H	H	H	H	L	H	H	H	H
6	L	H	H	L	H	H	H	H	H	H	L	H	H	H
7	L	H	H	H	H	H	H	H	H	H	H	L	H	H
8	H	L	L	L	H	H	H	H	H	H	H	H	L	H
9	H	L	L	H	H	H	H	H	H	H	H	H	H	L
I	H	L	H	L	H	H	H	H	H	H	H	H	H	H
N	H	L	H	H	H	H	H	H	H	H	H	H	H	H
V	H	H	L	L	H	H	H	H	H	H	H	H	H	H
A	H	H	L	H	H	H	H	H	H	H	H	H	H	H
L	H	H	H	L	H	H	H	H	H	H	H	H	H	H
I.	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H = nível alto = 1														
L = nível baixo = 0														

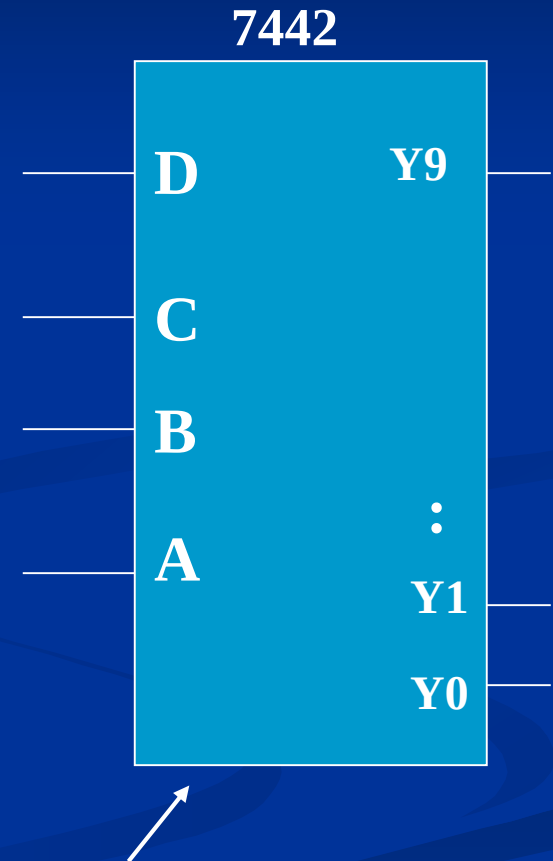
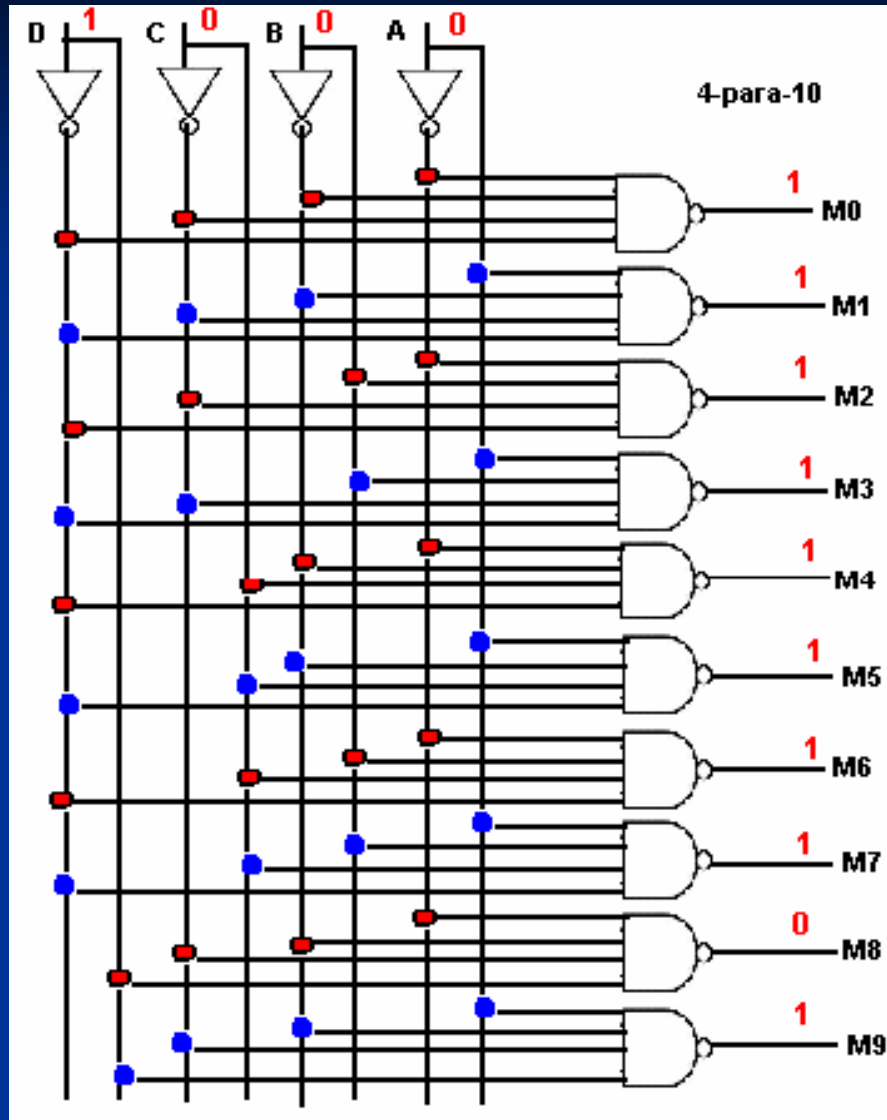
Obs: A entrada D do decodificador representa o bit mais significativo.

7442 : DECODIFICADOR 4 para 10



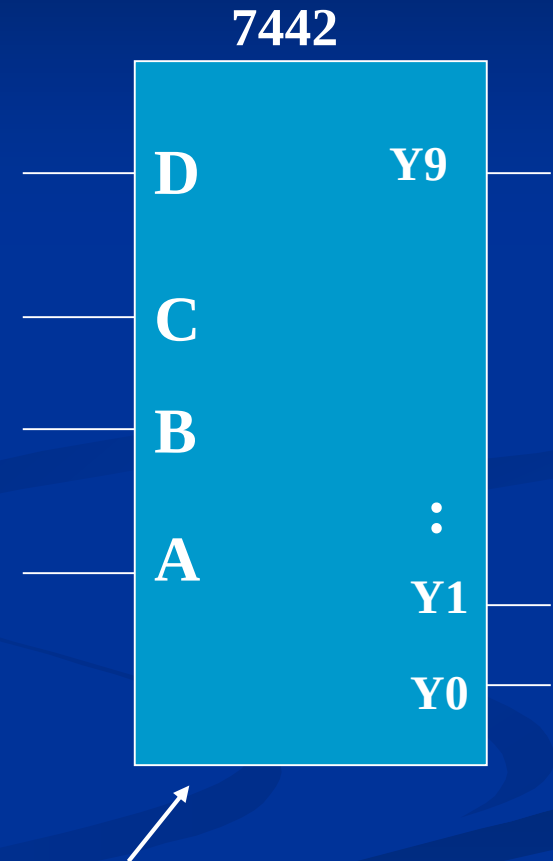
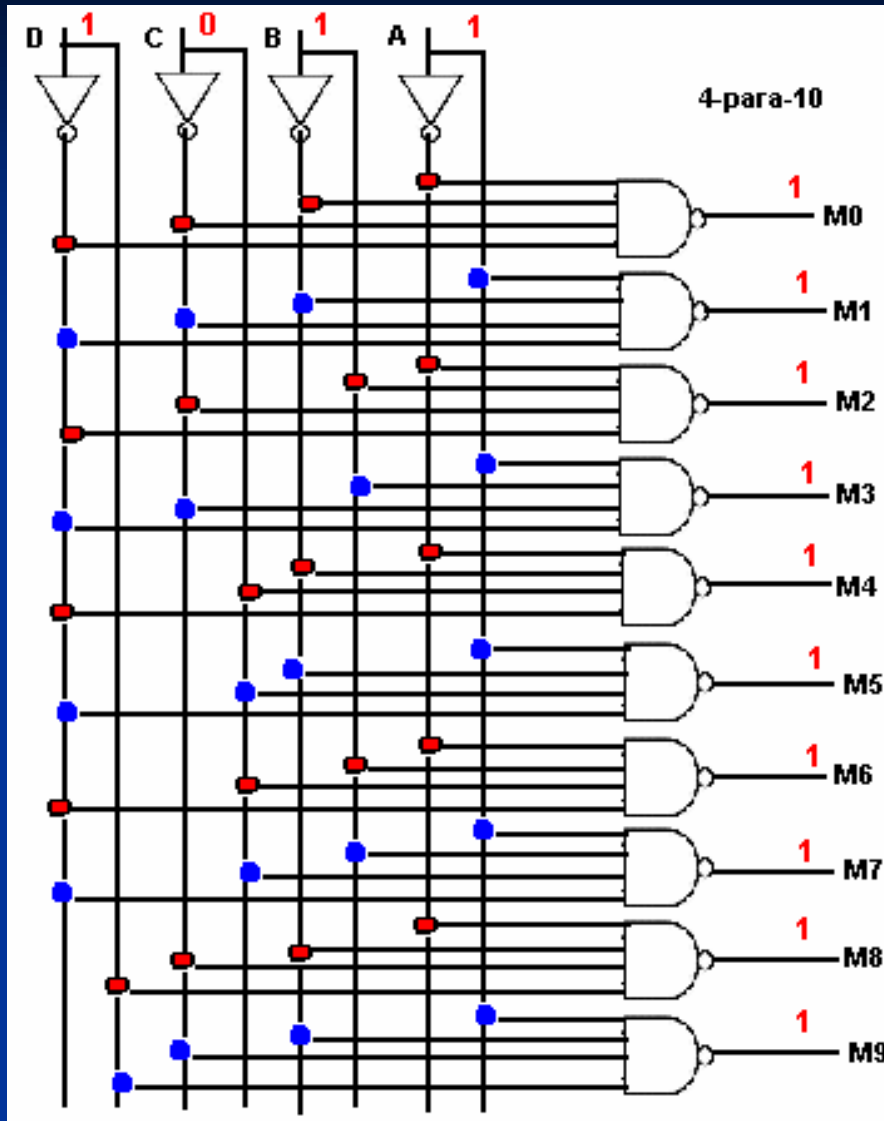
Entradas: **D C B A** (**D** é o bit + significativo)
Saídas: **Y0** a **Y9** (dez saídas) (ou **M0** a **M9**)

7442 : DECODIFICADOR 4 para 10



Entradas: D='1' C='0' B='0' A='0' (D é o bit + significativo) → Entrada =(1000)b = 8
Saídas: Y0 a Y9 (dez saídas) (ou M0 a M9) → Y8 (M8)='0' é selecionada as demais são ='1'

7442 : DECODIFICADOR 4 para 10



Entradas: D C B A = (1011)_b = 11 em decimal

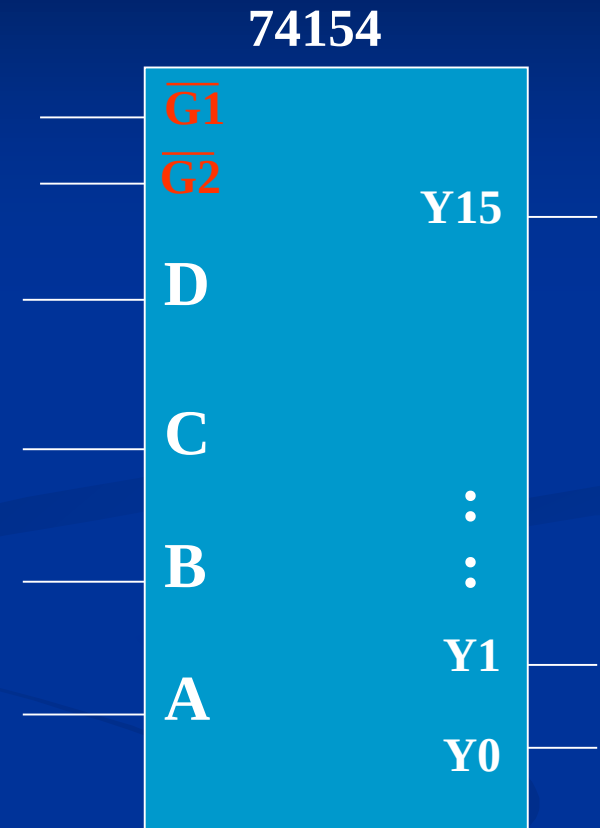
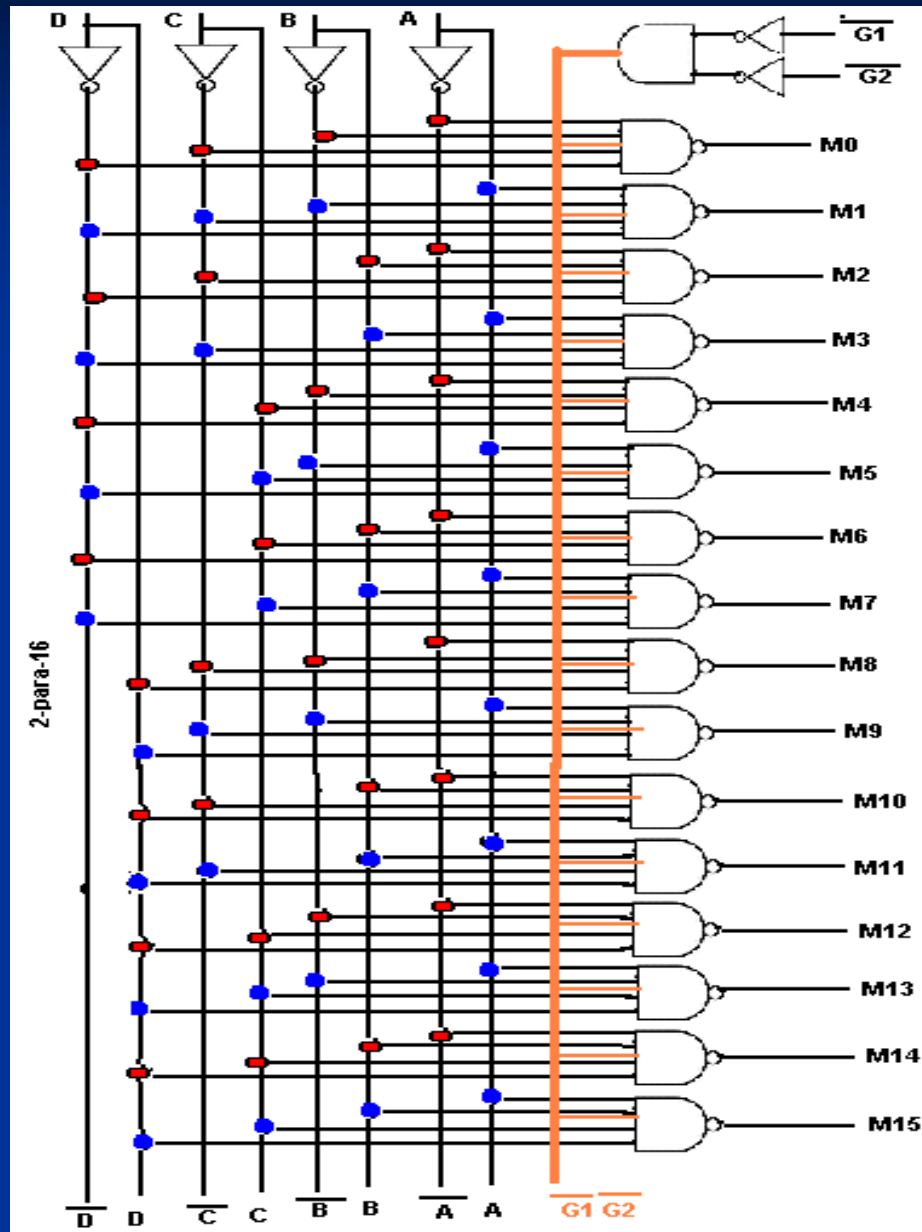
Saídas: Y0 a Y9 (dez saídas) (ou M0 a M9) nenhuma saída é selecionada, todas serão = '1'

74154 : DECODIFICADOR DE 4 para 16

TABELA DE 4-para-16																					
Entradas						Saídas															
$\overline{G1}$	$\overline{G2}$	D	C	B	A	M0	M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
L	L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	L	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H
L	L	L	H	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H
L	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H
L	L	H	L	L	L	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H
L	L	H	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H
L	L	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H
L	L	H	H	L	L	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H
L	L	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H
L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H
L	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	L	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H = nível alto = 1																					
L = nível baixo = 0																					
X = irrelevante																					

$\overline{G1}$ e $\overline{G2}$: entradas para habilitar ou desabilitar o chip

74154 : DECODIFICADOR 4 para 16



D é o bit + significativo das entradas D C B A

EXERCÍCIOS COM DECODIFICADORES:

- Quais saídas do 7442 podem ser usadas como sinal de seleção /CS, sabendo-se que as linhas de endereço devem estar sincronizadas com os sinais /WR e /RD?

Exercício N°1

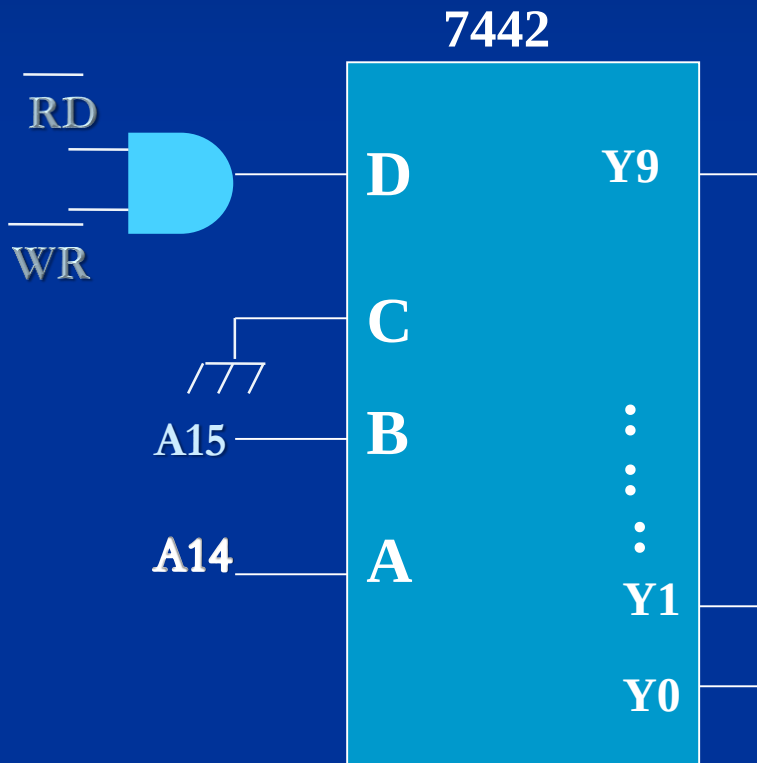


Figura 1

Exercício N°2

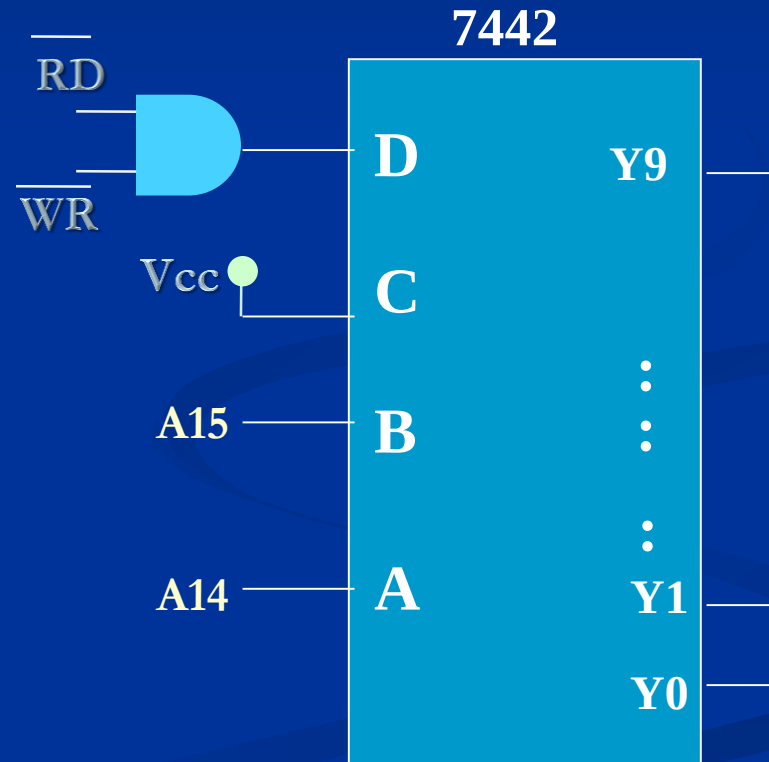


Figura 2

Associando faixas de endereço às saídas do decodificador

Para o decodificador do Exercício N°1(Figura1):

Valor dos bits de seleção (A15 e A14)		A15	A0
Saída Y0	endereço inicial: 0000H →	0000	0000 0000 0000 0000
	endereço final : 3FFFH →	0011	1111 1111 1111 1111
Saída Y1	endereço inicial: 4000H →	0100	0000 0000 0000 0000
	endereço final: 7FFFH: →	0111	1111 1111 1111 1111
Saída Y2	endereço inicial: 8000H →	1000	0000 0000 0000 0000
	endereço final : BFFFH →	1011	1111 1111 1111 1111
Saída Y3	endereço inicial: C000H →	1100	0000 0000 0000 0000
	endereço final : DFFFH →	1111	1111 1111 1111 1111

EXERCÍCIOS COM DECODIFICADORES:

Exercício N°3

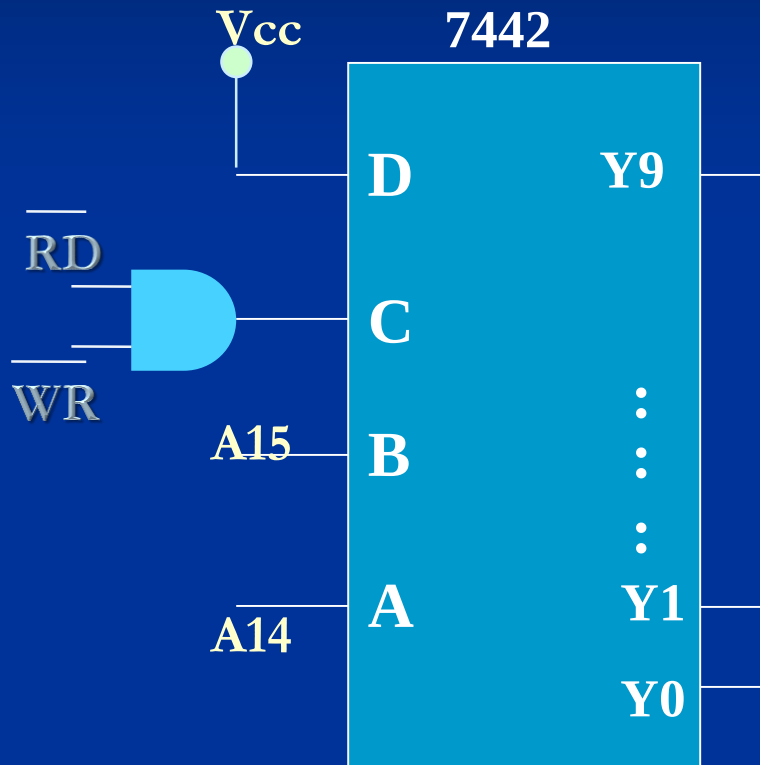


Figura 3

Exercício N°4

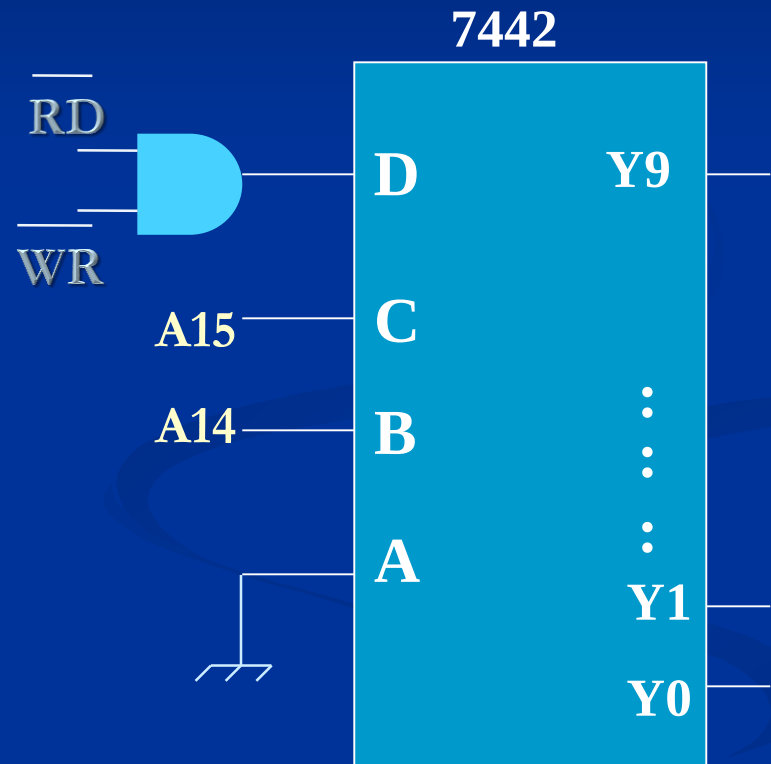


Figura 4

Exercícios com decodificadores

Exercício N° 5

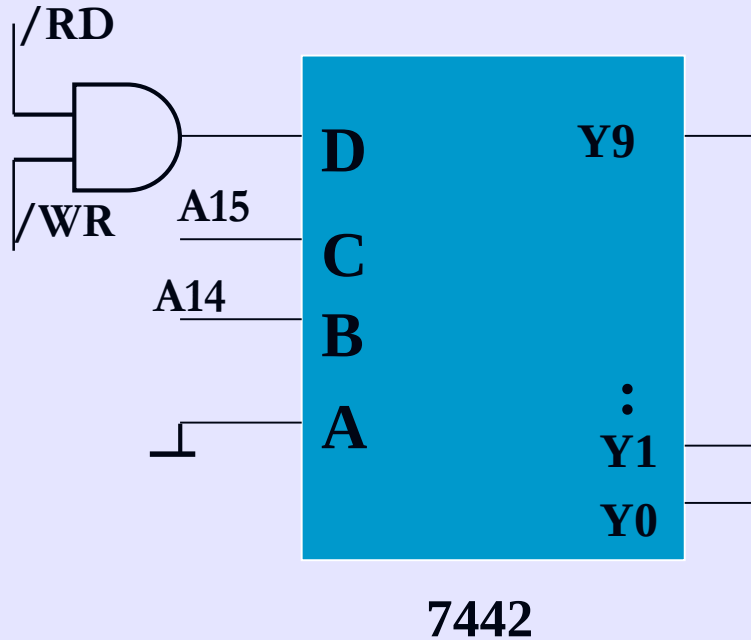


Figura 5

Exercício N°6

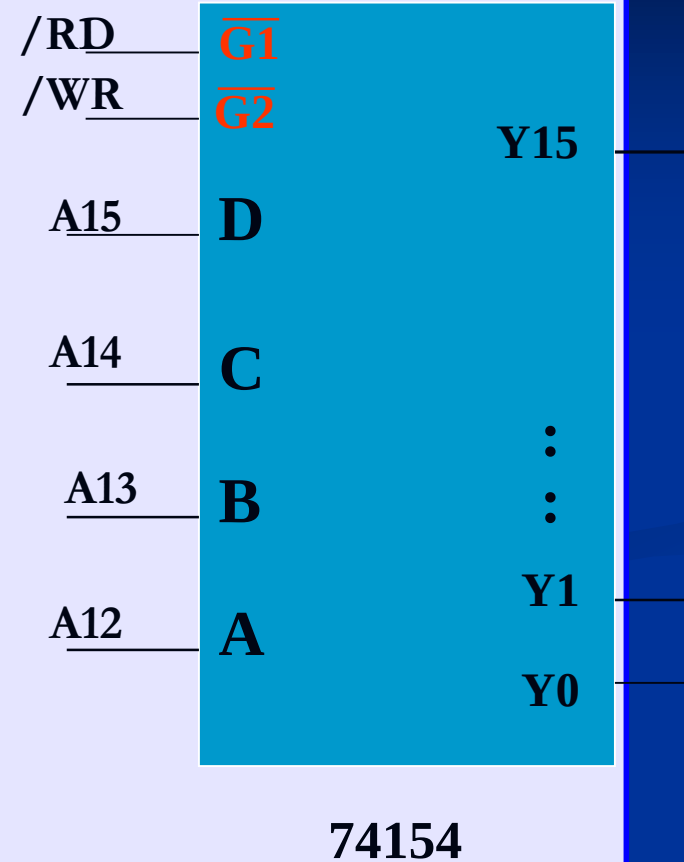


Figura 6

EXERCÍCIOS COM DECODIFICADORES:

Exercício N°7: Qual o valor de A15, A14 e A13 para a saída Y5?

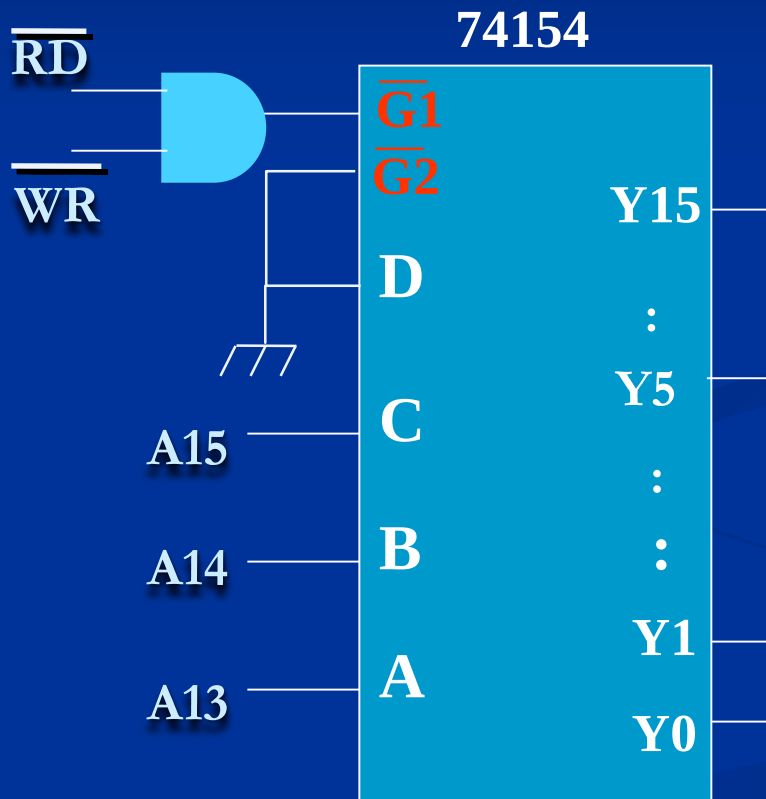
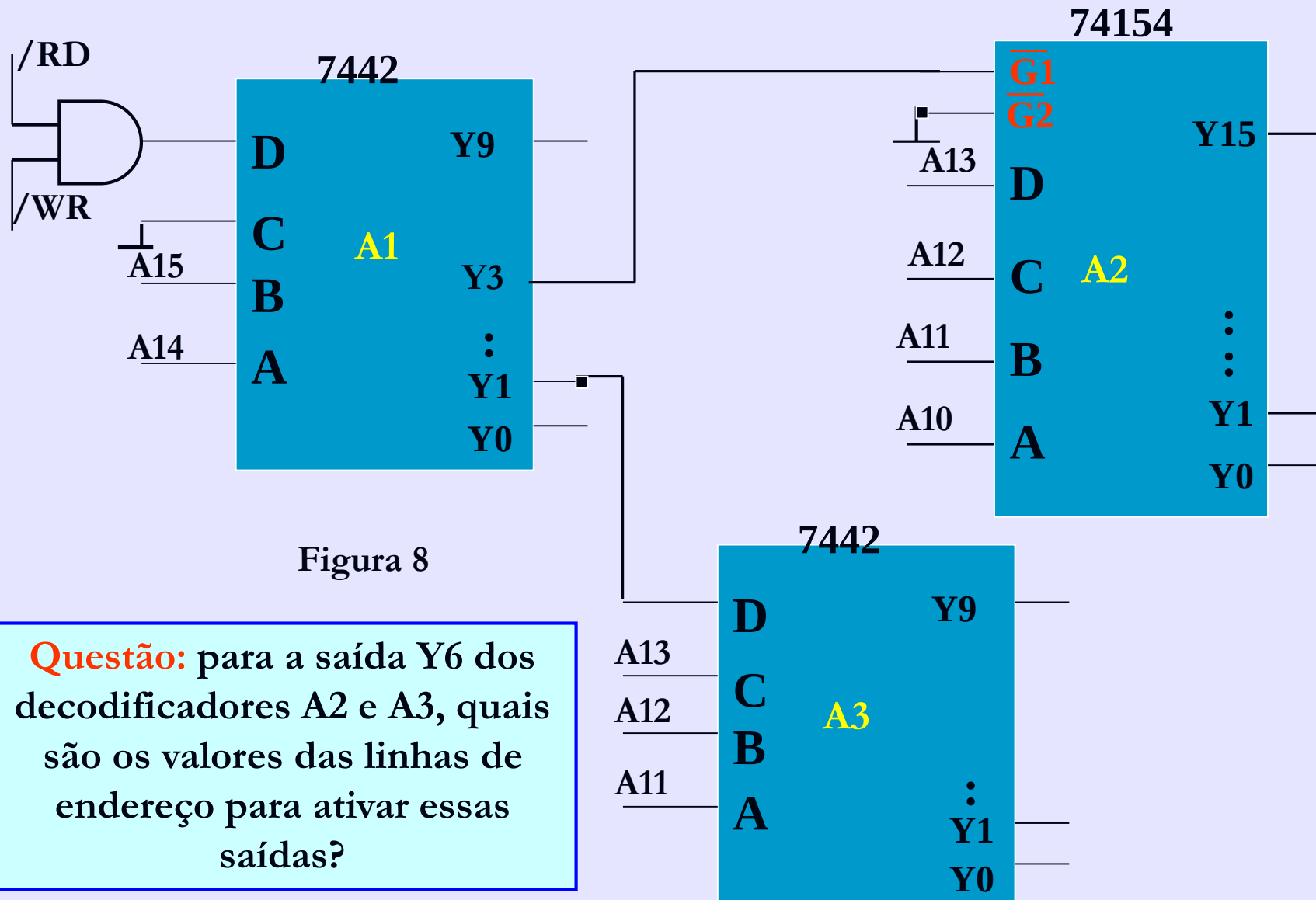


Figura 7

Exercícios com decodificadores

Exercício N°8



Questão: para a saída Y_6 dos decodificadores A2 e A3, quais são os valores das linhas de endereço para ativar essas saídas?

Associando faixas de endereço às saídas do decodificador

Decodificador A2 está na faixa de endereço da saída Y3 (C000 – FFFFH) e o A3 na faixa de endereço da saída Y1

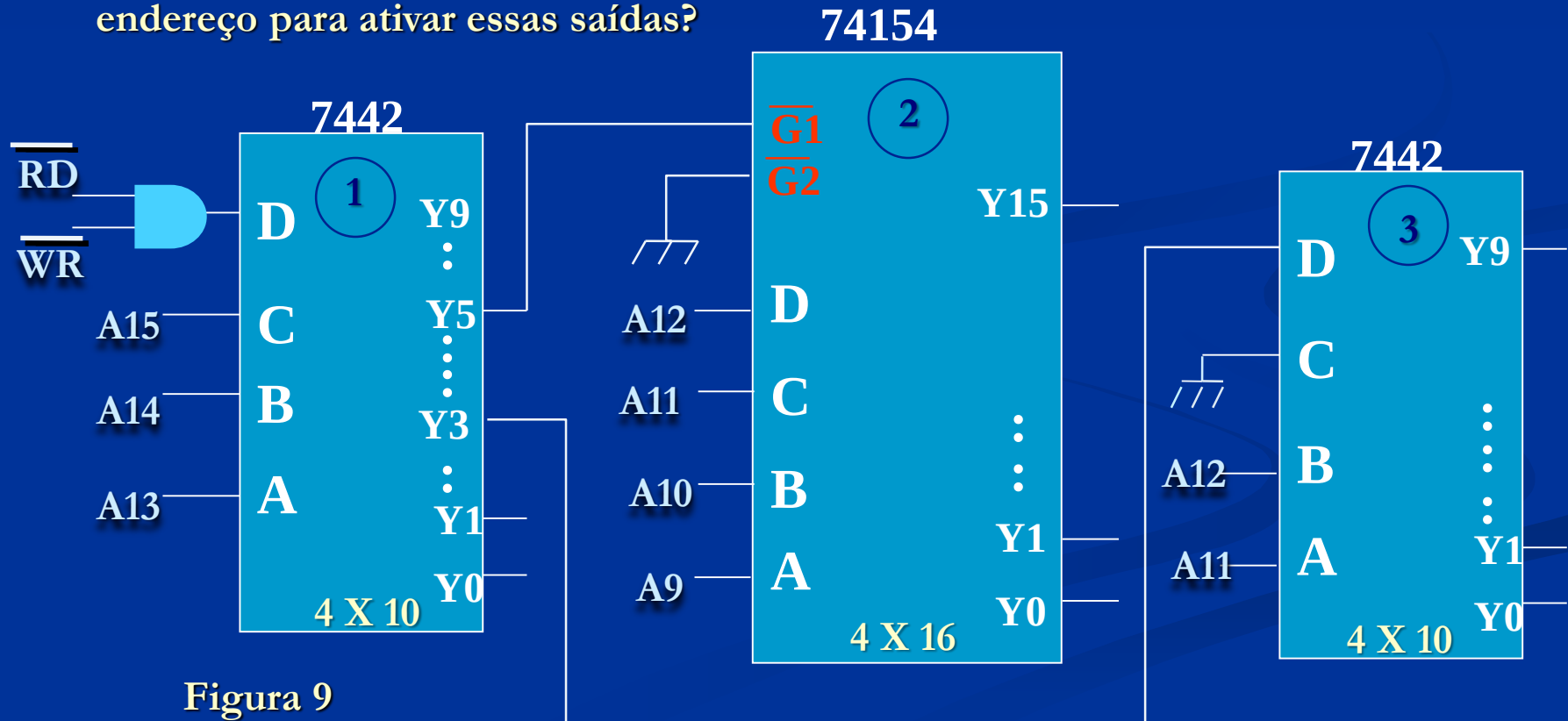
Exemplo para 4 saídas do decodificador A2 da Figura 8:

Valor dos bits de seleção (A15 e A14)		A15A0
Saída Y0	endereço inicial: C000H →	1100 0000 0000 0000
	endereço final : C3FFH →	1100 0011 1111 1111
Saída Y1	endereço inicial: C400H →	1100 0100 0000 0000
	endereço final: C7FFH →	1100 0111 1111 1111
Saída Y2	endereço inicial: C800H →	1100 1000 0000 0000
	endereço final : CBFFH →	1100 1011 1111 1111
Saída Y3	endereço inicial: CC00H →	1100 1100 0000 0000
	endereço final : CFFFH →	1100 1111 1111 1111

EXERCÍCIOS PROPOSTOS (continuação):

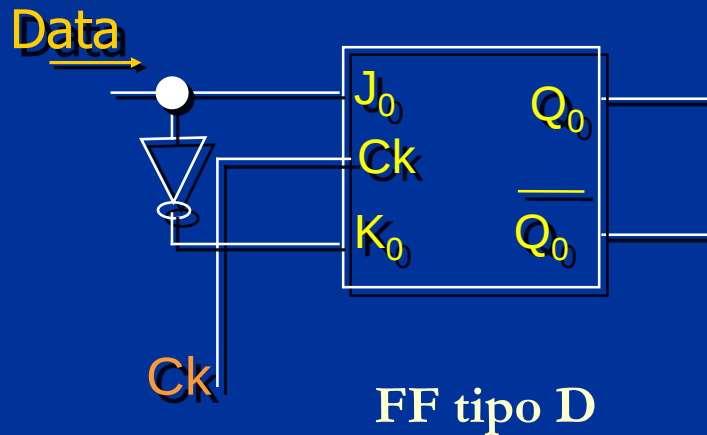
Exercício N°9:

- Qual é o decodificador mestre?
- Quais os valores de A15, A14 e A13 que selecionam o decodificador 2 ?
- Qual a faixa de endereço que é selecionada pelo decodificador 2 ?
- Quais saídas do decodificador 3 que podem ser selecionadas quando a saída Y3 do decodificador 1 está ativa?
- Qual a faixa de endereços que o decodificador 3 seleciona?
- Para a saída Y6 dos decodificadores 2 e 3, quais são os valores das linhas de endereço para ativar essas saídas?



Registadores

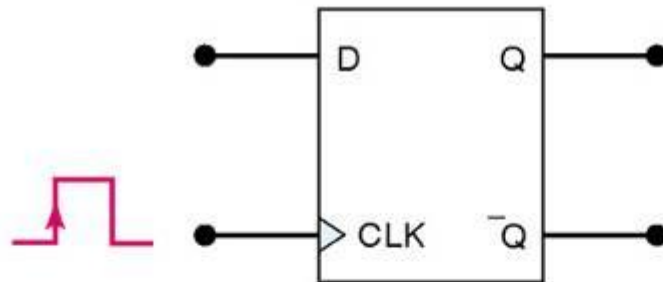
REGISTRADORES : constituídos por FFs (Elemento Básico)



J	K	Q
0	0	Q_0
0	1	0
1	0	1
1	1	$\overline{Q_0}$

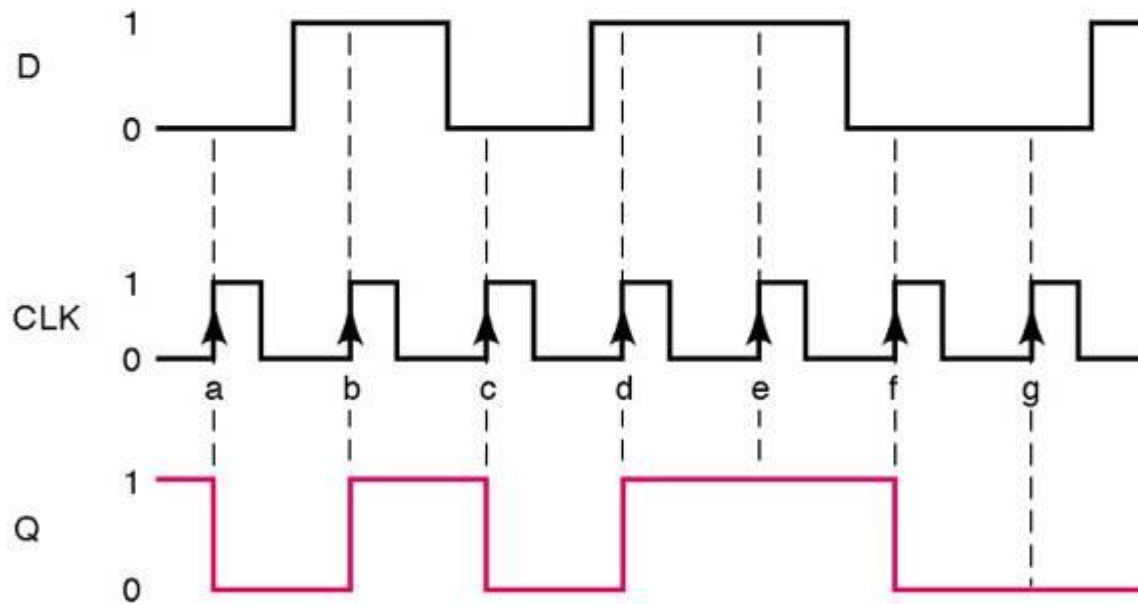
REGISTRADOR DE 8 BITS: CONTÉM 8 FFs

Flip-Flop Tipo D



D	CLK	Q
0	↑	0
1	↑	1

(a)



(b)

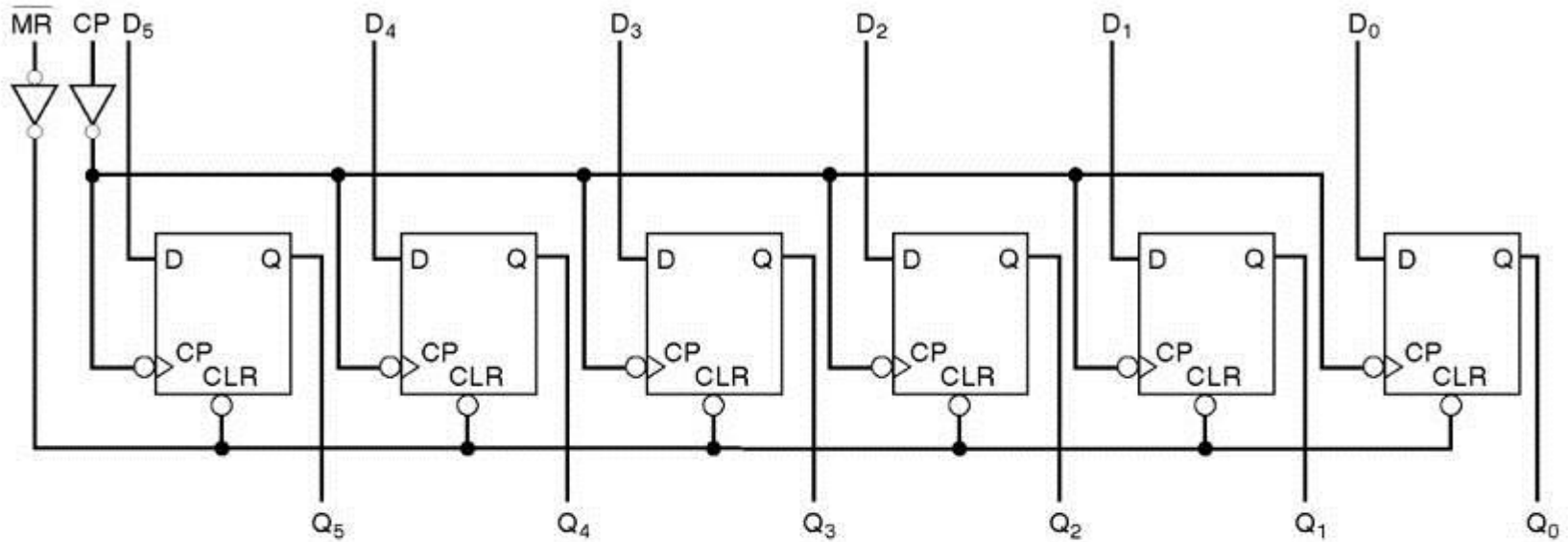
Registrador

- Conjunto de células de memória utilizado para armazenamento de dados
- Armazenamento de informações com mais de 1 bit (tipo mais simples de MEMÓRIA)
- Aplicação em:
 - *Conversores (série/paralelo, paralelo/série...)*
 - *Contadores*
 - *Multiplicadores binários*
 - *Memórias...*
- Podem ser:
 - *Entrada e saída paralelos*
 - *Entrada e saída seriais*
 - *Entrada paralela e saída serial*
 - *Entrada serial e saída paralela*

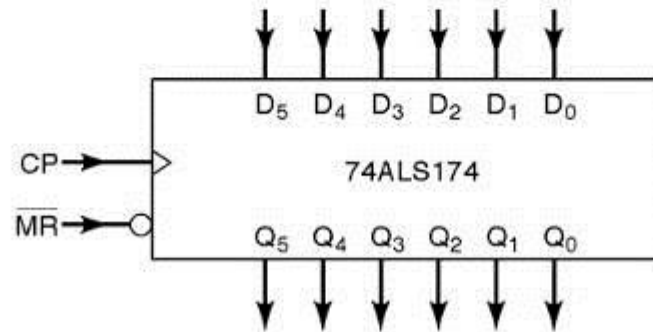
Registrador

- Registradores estão presentes nos microprocessadores e microcontroladores, para armazenar dados, que serão processados ou enviados (gravados) em memórias ou dispositivos de I/O
- As operações de processamento entre registradores de microprocessadores ou de microcontroladores incluem:
 - *Soma, subtração, multiplicação e divisão entre registradores*
 - *Operação de deslocamento à direita ou à esquerda de um registrador*
 - *Operações lógicas tipo AND, NAND, OR, NOR, XOR e complemento*
 - *Comparação entre registradores*

Registrador E/S Paralelos



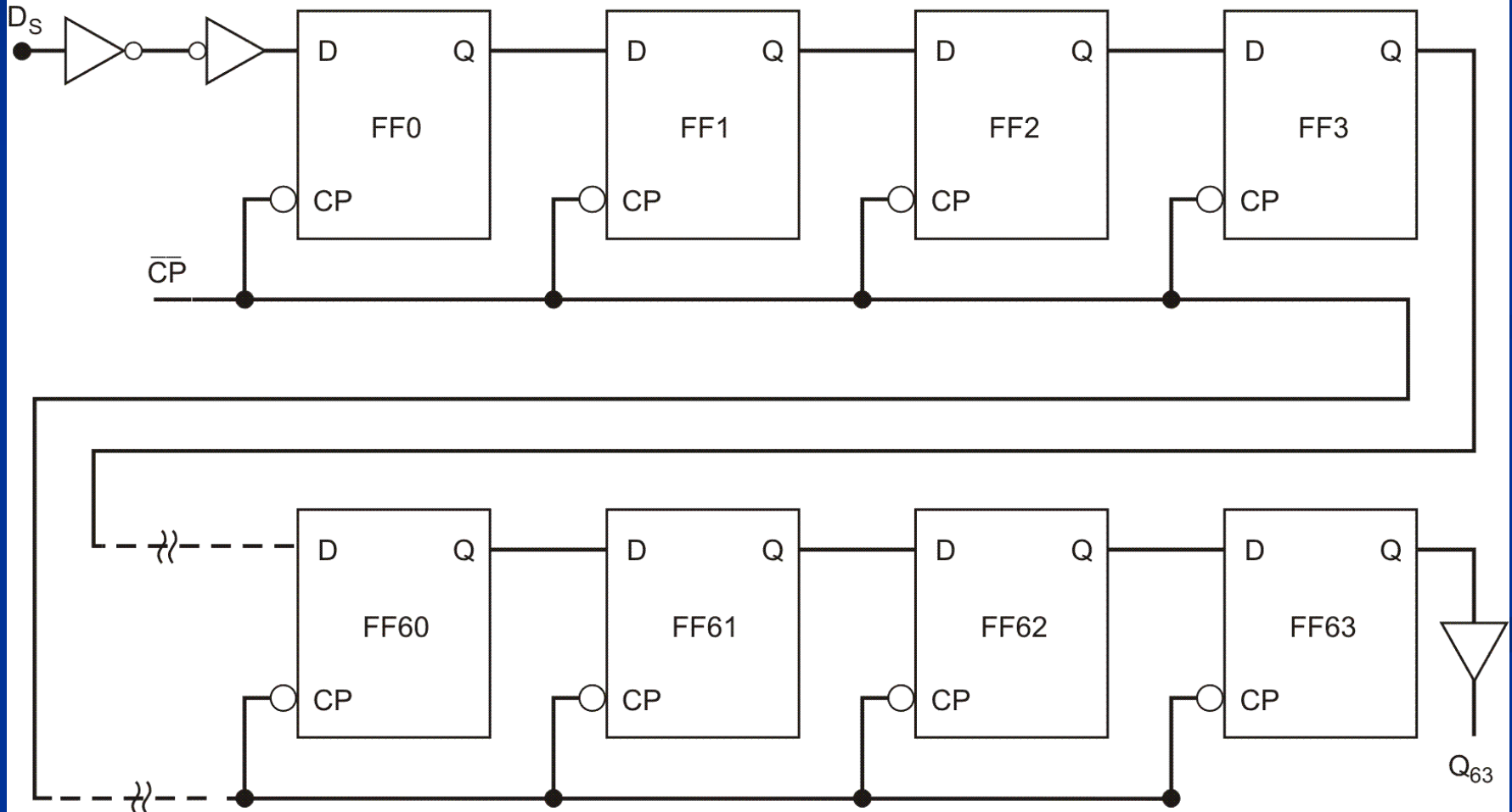
(a)



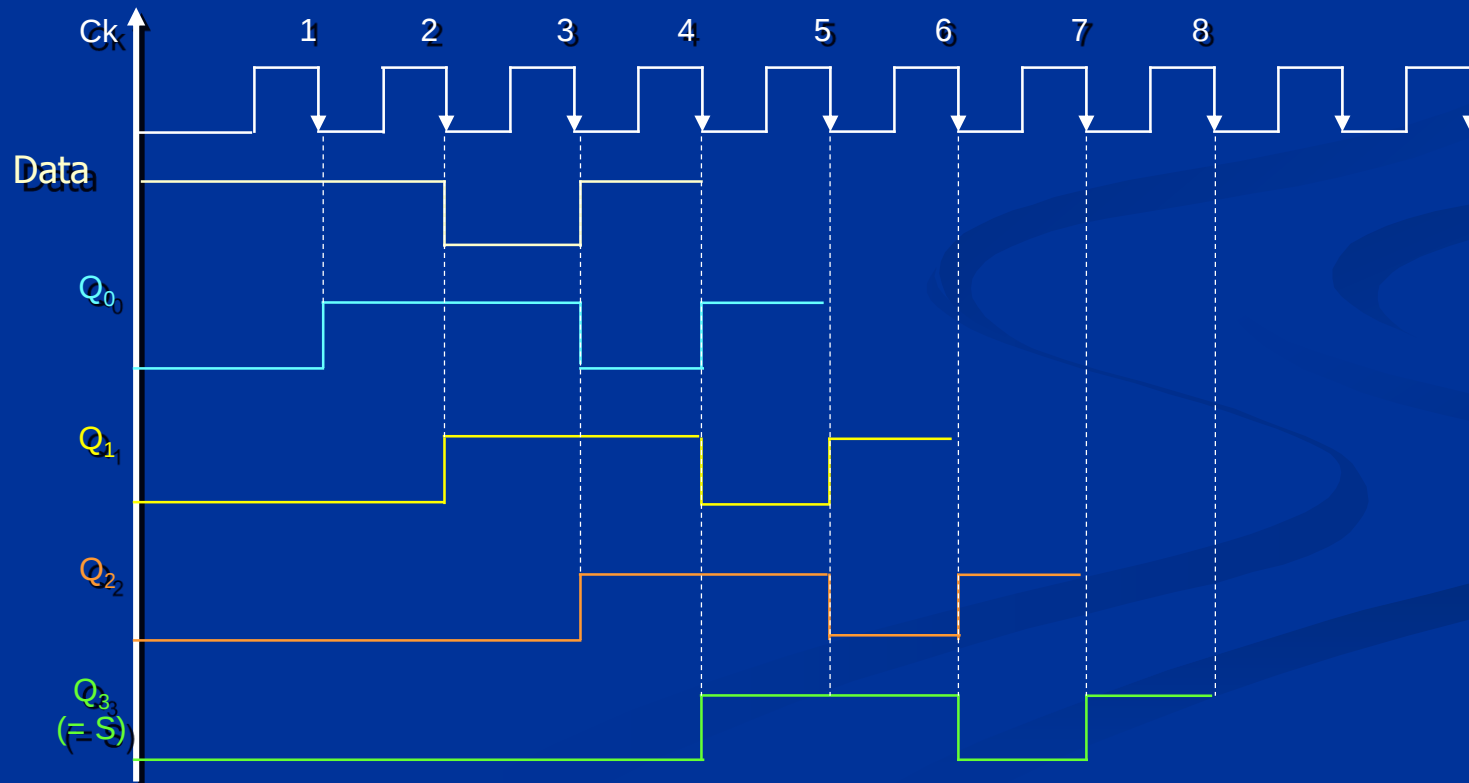
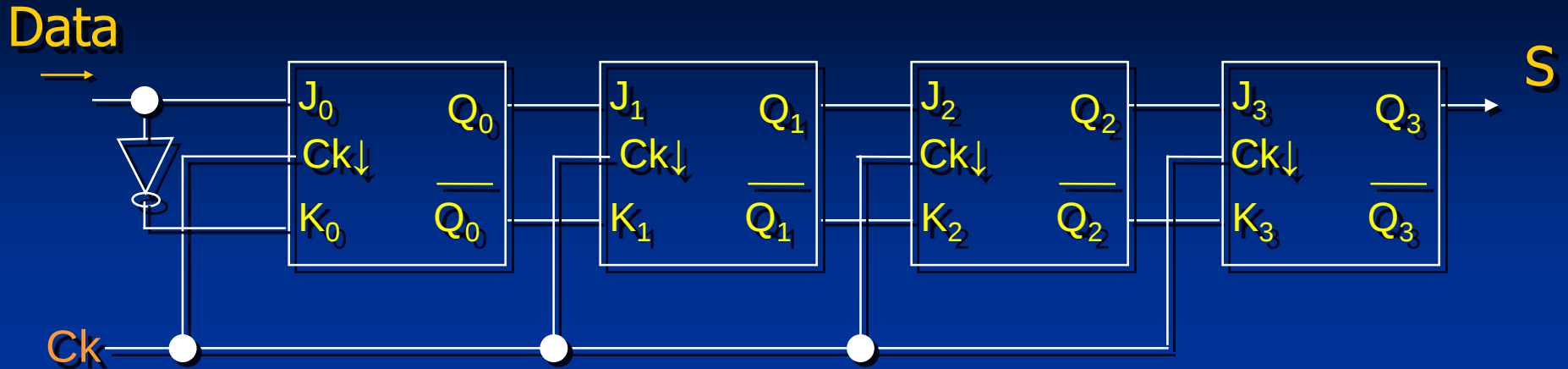
(b)

Registrador E/S Serial

Registrador de
deslocamento de 64 bits
4731B



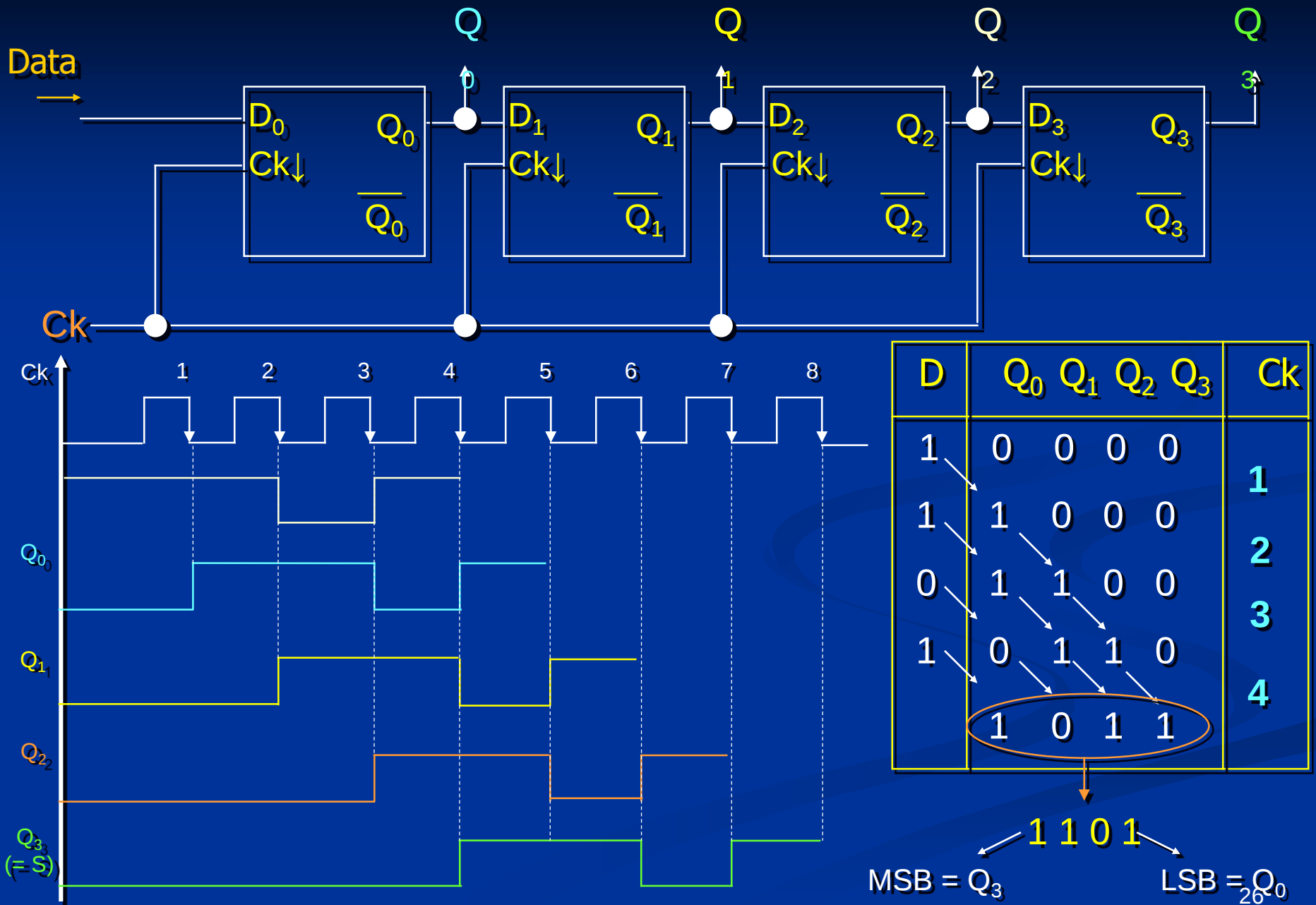
Registrador de Deslocamento (Serial)



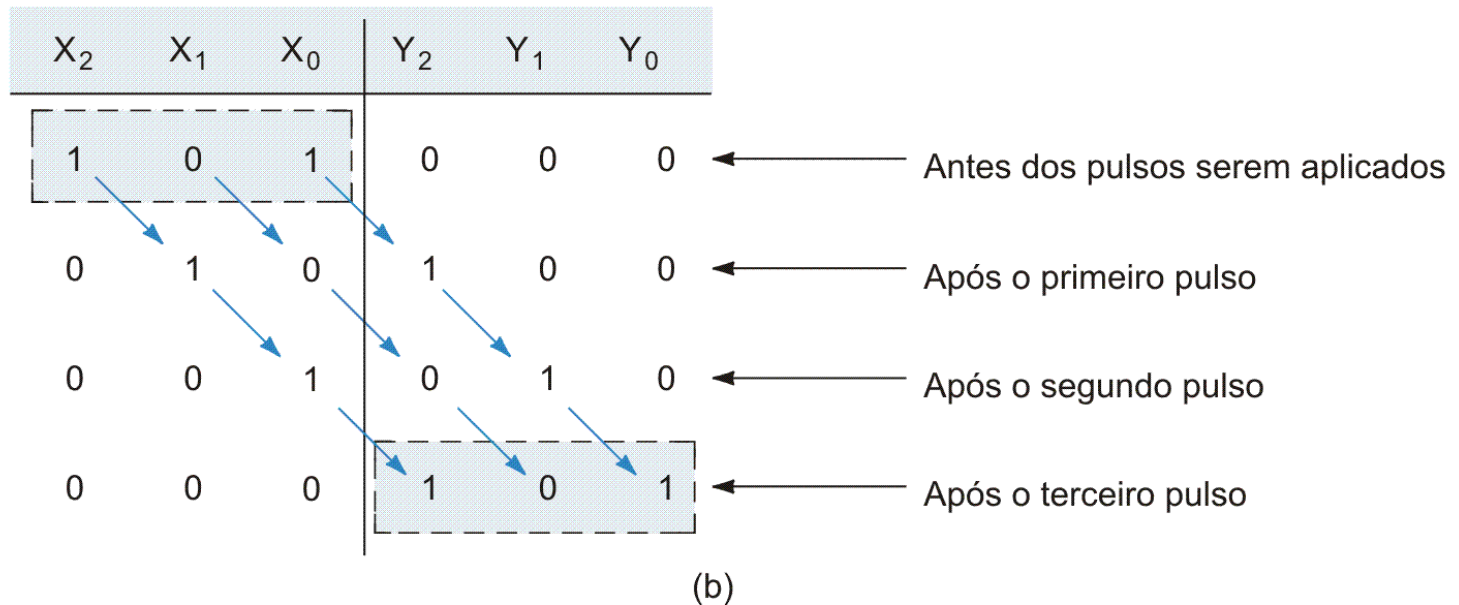
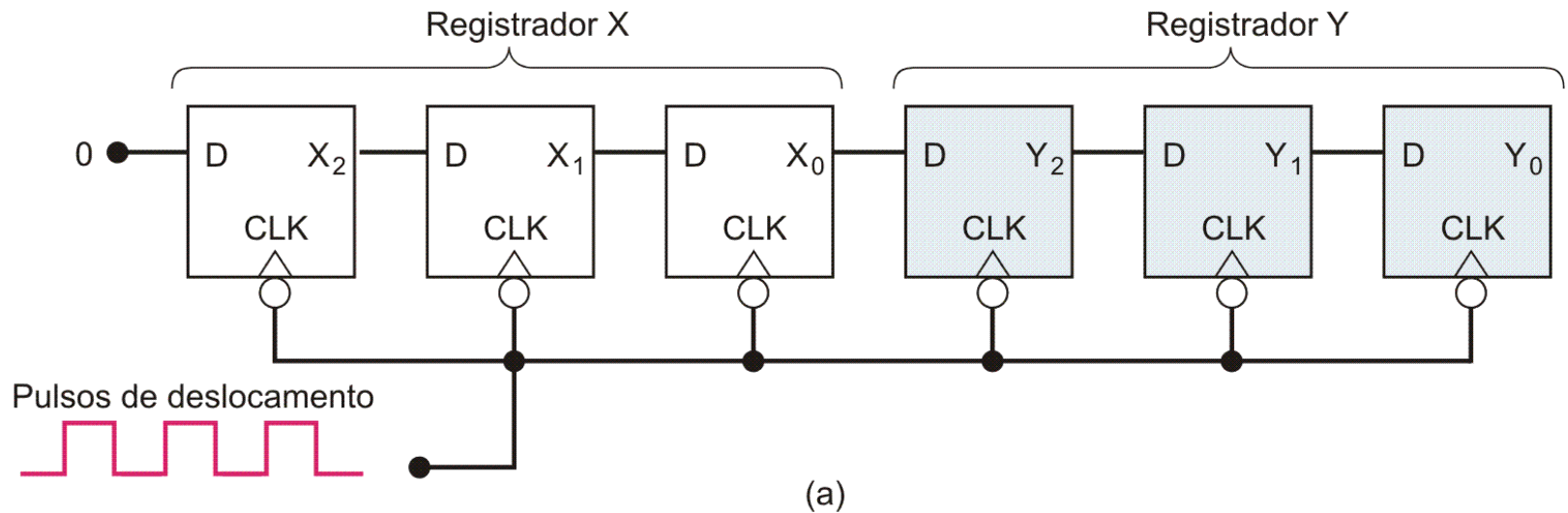
Seqüência de entrada	Q_0	Q_1	Q_2	Q_3	Bordas do CK
1 1 0 1 →	0	0	0	0	
	1	0	0	0	1
	1	1	0	0	2
	0	1	1	0	3
	1	0	1	1	4
		1	0	1	5
			1	0	6
				1	7

Saída serial

Registrador Conversor Serial/Paralelo

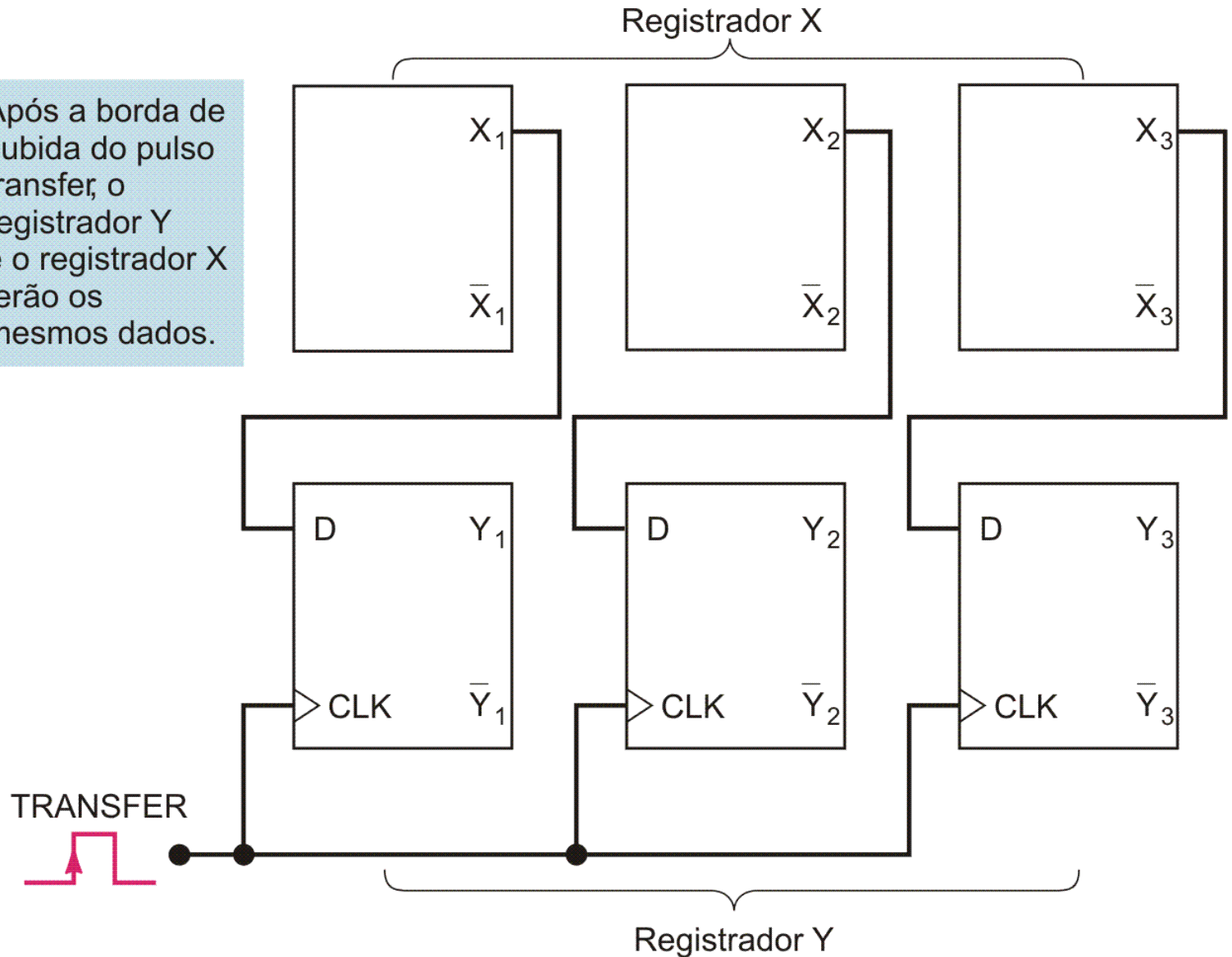


Transferência serial de dados de um reg. X para outro reg. Y



Transferência paralela de dados de um reg. X para outro reg. Y

Nota: Após a borda de subida do pulso transfer, o registrador Y e o registrador X terão os mesmos dados.

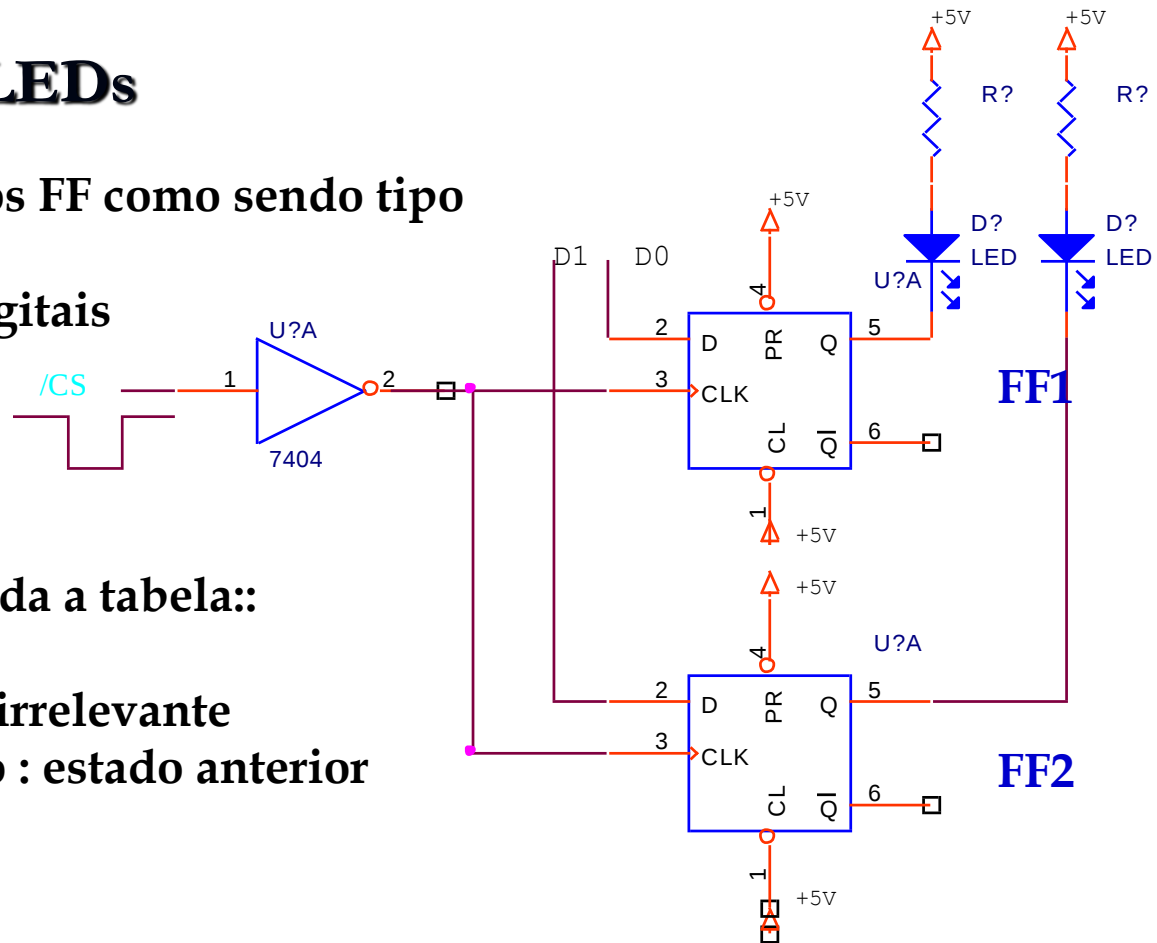


FF tipo D como Porta Paralela de Saída

■ Acionando LEDs

.Na figura, considere os FF como sendo tipo D, sensível a nível.

. D1 e D0 são sinais digitais



Para FF1 ou FF2 é válida a tabela::

CLK	D	Q
0	x	Q _o
1	0	0
1	1	1

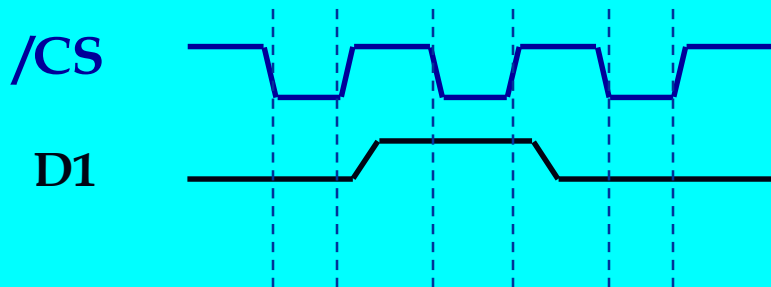
x: irrelevante

Q_o : estado anterior

FF tipo D como Porta Paralela de Saída

■ Acionando LEDs (cont) - Questões

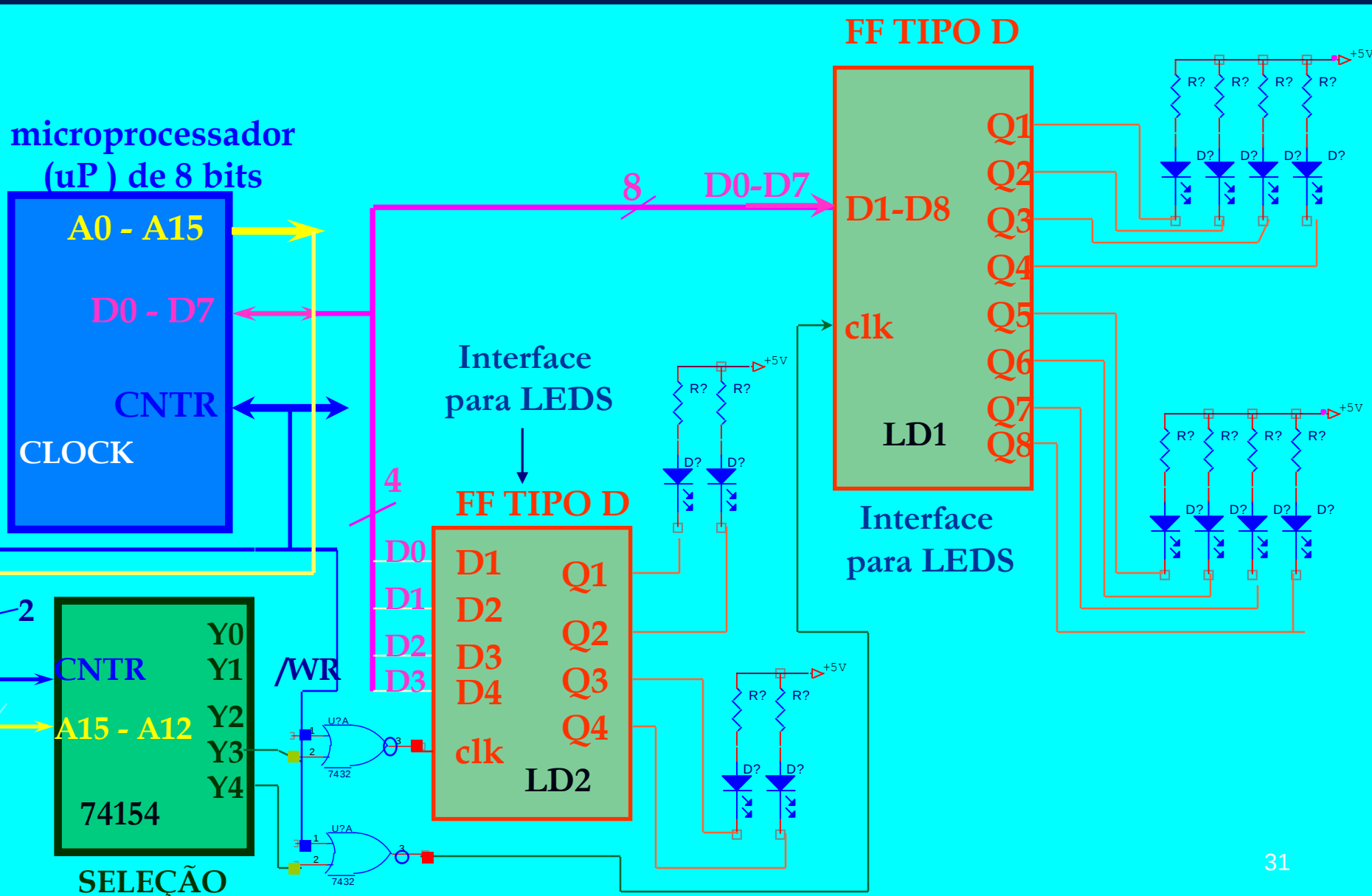
1. Para os sinais /CS e D1 dados a seguir, desenhe a forma de onda da saída Q do FF1; determine quando os leds conduzem. (ver figura anterior)



2. Determine o valor de R , considerando que os FF tem as mesmas características elétricas das portas 7400

3. Em projetos de microcomputadores, circuitos contendo **FF tipo D**, denominados **Portas Paralelas de Saída**, são usados para **interfacear dispositivos de saída** tais como leds e diplays de 7 segmentos. Com base na questão 1, justifique o uso desse tipo de interface.

■ Exemplo de Aplicação: FF tipo D como Porta Paralela de Saída



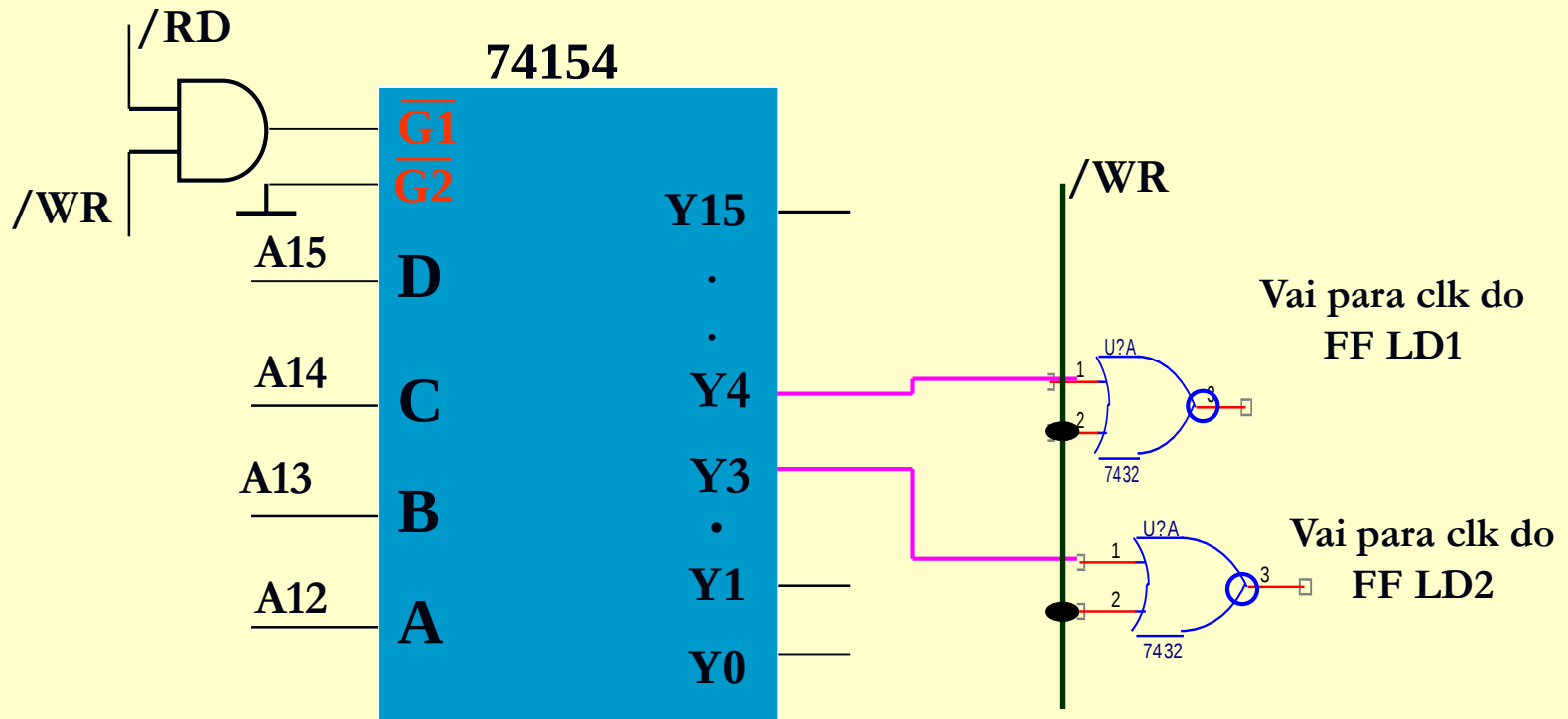
Exemplo de Aplicação: FF tipo D como Porta Paralela de Saída

Na figura do slide anterior:

- O microprocessador gera um endereço que seleciona uma das interfaces (FFs)
- O microprocessador gera o sinal de gravação /WR
- O microprocessador coloca no duto de dados um dado destinado à interface que foi previamente endereçada.
- Ambas interfaces recebem em suas entradas o dado, mas somente aquela que foi selecionada pelo endereço gerado é que passará o dado para os leds em suas saídas.
- **Cada FF** é controlado, através da entrada **clk**, pelo sinal /WR e por um sinal de seleção (diferente para cada FF). Os sinais de seleção são gerados pelo circuito decodificador 74154, e o sinal /WR é gerado pelo microprocessador.
- Nos FFs os dados passam das entradas Di para suas respectivas saídas Qi somente quando a entrada clk receber nível lógico “1”, ou seja, quando o sinal de seleção /CS e o sinal /WR estiverem ambos em “0”.
- Os FFs tem as suas saídas interligadas a LEDs, e cada FF atua como uma interface para LED, mantendo as suas saídas estáveis num de terminado valor, enquanto a entrada clk permanecer em “0”.

Exemplo de Aplicação: FF tipo D como Porta Paralela de Saída

■ Detalhamento do Circuito decodificador



Exemplo de Aplicação

Determine a faixa de endereço que seleciona cada interface

A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	
0	0	1	1	X	X	X	X	X	X	X	X	X	X	X	X	X – LD2
0	1	0	0	X	X	X	X	X	X	X	X	X	X	X	X	X - LD1

Obs: X representa irrelevante.

Exemplo de Aplicação

Determine a faixa de endereço que seleciona cada interface

A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	
0	0	1	1	X	X	X	X	X	X	X	X	X	X	X	X	X – LD2
0	1	0	0	X	X	X	X	X	X	X	X	X	X	X	X	X - LD1

Obs: X representa irrelevante.

Resposta:

Em Hexadecimal:

LD2: 3000H a 3FFFFH

LD1: 4000H a 4FFFFH

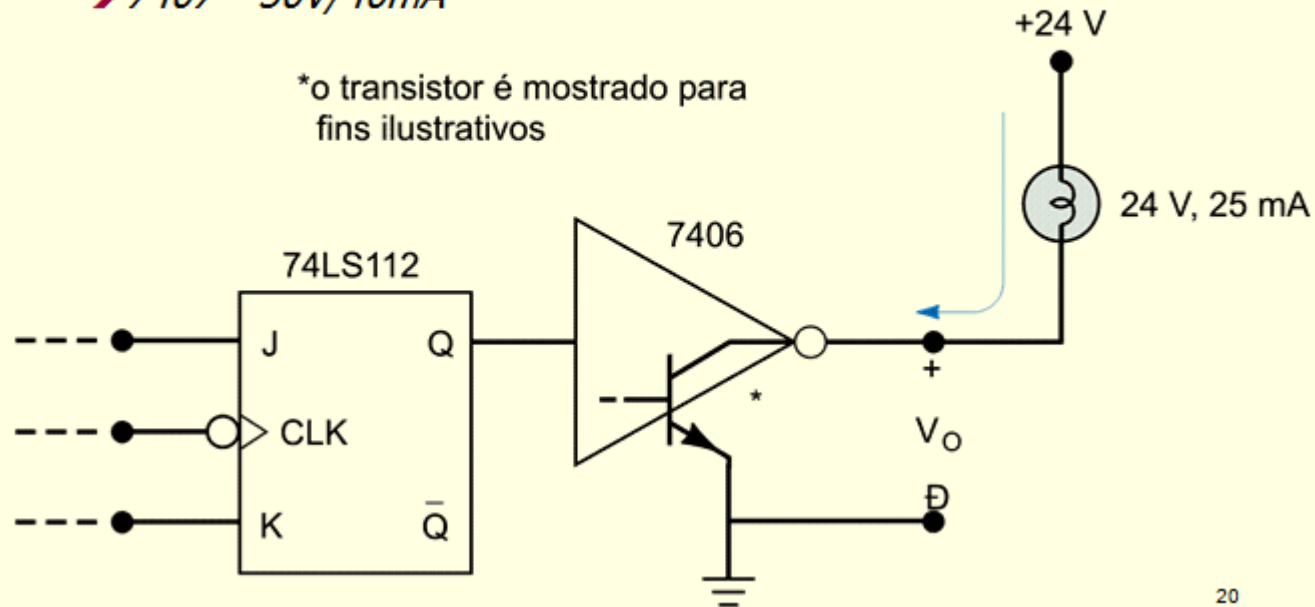
Coletor (dreno) Aberto

■ EX. DE APLICAÇÕES:

→ **Drivers**

→ 7407 – 30V/40mA

*o transistor é mostrado para fins ilustrativos



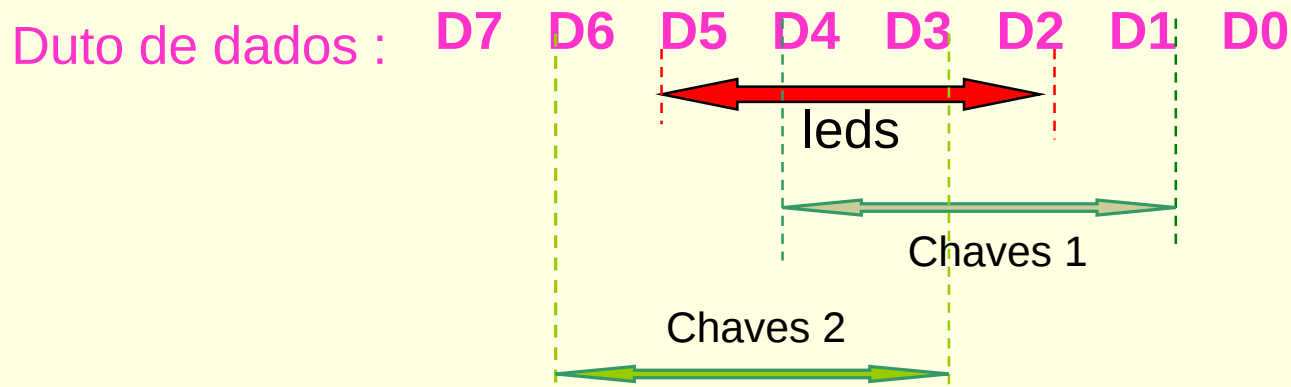
Entre Microprocessador (ou microcontrolador) e os dispositivos de saída deve ser inserido circuitos coletor(dreno) aberto com objetivo de fornecer corrente suficiente ao dispositivo de saída (Ex: LEDs) e *latches* para possibilitar visualização.

SEL/EESC-USP Grupo de Sistemas Digitais



Exemplo de Aplicação

Algoritmo para ler da Chaves e mostrar nos leds



A: acumulador, que é um registrador de 8 bits

Algoritmo para ler das chaves e mostrar valor nos leds:

1. lê chaves 1 e guarda em A
2. rotaciona A uma vez à esquerda
3. grava no circuito dos leds
4. chama rotina de espera
5. lê chaves 2 e guarda em A
2. rotaciona A uma vez à direita
3. grava no circuito dos leds

Exemplo de Aplicação

Determine a faixa de endereço que seleciona cada interface

A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	
0	1	0	1	X	X	X	X	X	X	X	X	X	X	X	X	X - LEDS
0	1	1	0	X	X	X	X	X	X	X	X	X	X	X	X	X - Chaves1
0	1	1	1	X	X	X	X	X	X	X	X	X	X	X	X	X - Chaves2

Em Hexadecimal:

LEDS: 5000H a 5FFFH

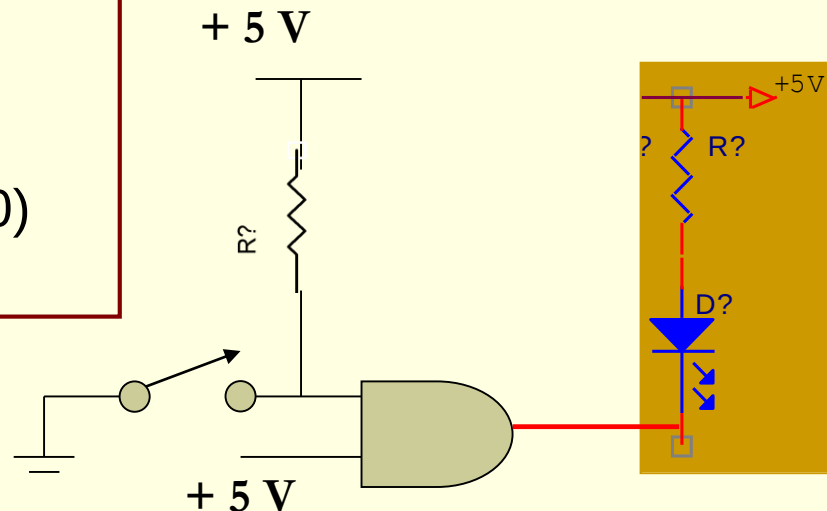
Chaves1: 6000H a 6FFFH

Chaves2: 7000H a 7FFFH

Obs: X representa irrelevante.

Conectando chaves e leds numa porta lógica

Chaves são usadas para aplicar níveis lógicos(1 ou 0) nas entradas



Leds são usados para visualizar níveis lógicos de saídas

Chave aberta: aplica nível 1 na entrada

FIM