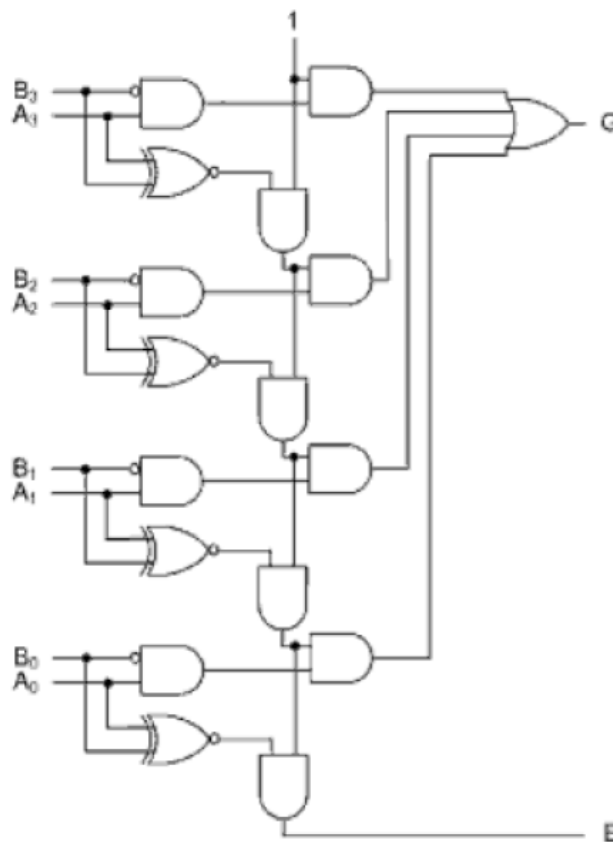


COMPARADORES

Existem diversas formas de se comparar dois números. Uma forma de implementação de um comparador é a comparação do bit mais significativo para o menos significativo. Para exemplificar esta implementação considere um comparador de 4 bits com duas entradas A e B, ambas de 4 bits, uma saída G que indica se A é maior que B e uma saída E, que indica que as entradas são iguais.

Neste exemplo, a saída G será 1 caso A3 for maior que B3, formando a expressão lógica $A_3 \cdot \overline{B_3}$. Caso A3 e B3 não consigam definir G igual a 1, a próxima etapa é comparar A2 e B2, assim, uma decisão baseada em A2 e B2 só poderá ocorrer com A3 e B3 iguais. Portanto, a lógica $A_2 \cdot \overline{B_2}$ só tornará G igual a 1 caso A3 e B3 forem iguais a $(A_3 \oplus B_3 = 1)$. Esta lógica pode ser repetida até o bit menos significativo A0 e B0, como pode ser visto na figura abaixo¹.

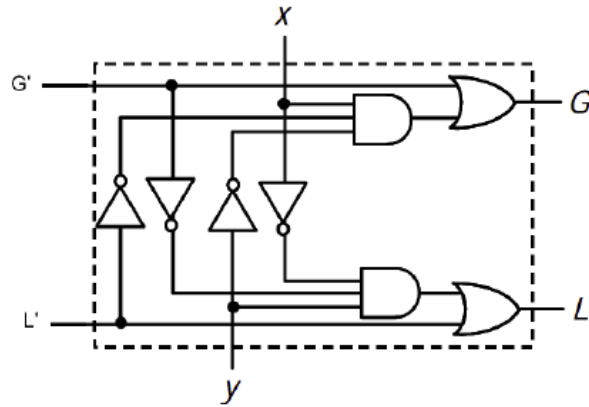


Outra maneira de se implementar um comparador de maneira interativa pode ser observado em Dewey². Nele, é proposto um comparador de 1 bit, que pode ser utilizado em cascata com outros comparadores, também de 1 bit, formando um comparador de N-bits.

Dessa forma, cada bloco comparador de 1 bit deverá ter duas saídas (G e L), para cobrir as três possibilidades possíveis: $A > B$, $A < B$ e $A = B$. Também, deverá ter duas entradas vindas do bloco comparador anterior (G' e L') e duas entradas X e Y, que serão comparadas entre si (Figura abaixo).

¹ NAVABI, Zainalabedin. Embedded Core Design with FPGAs. McGraw-Hill Professional, 2006

² DEWEY, Allen M. Analysis and Design of Digital Systems With VHDL. International Thomson Publishing, 1996.



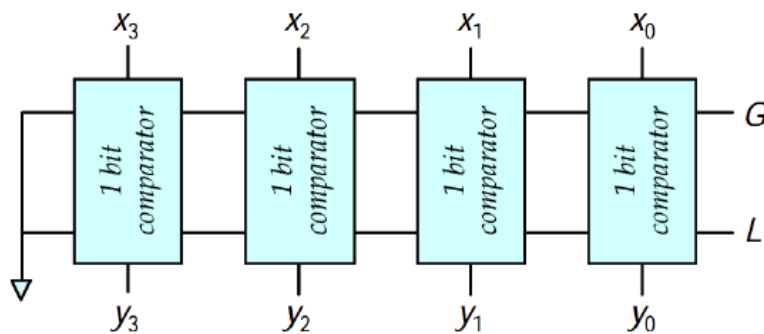
O bloco da Figura acima pode ser descrito pelas seguintes expressões lógicas:

$$G = G' + \bar{L}' \cdot \bar{Y} \cdot X$$

$$L = L' + \bar{G}' \cdot \bar{X} \cdot Y$$

Assim, G será 1 quando G' for 1, indicando que, na comparação anterior, X' é maior que Y', ou então quando X for maior que Y. De maneira similar, L será 1 quando L' for 1, indicando que, na comparação anterior, X' é menor que Y', ou então quando X for menor que Y. Como é possível notar, não existe uma saída determinada quando G' e L' forem iguais a 1.

Dessa forma, é possível construir um comparador de 4 bits utilizando 4 blocos comparadores em cascata, como mostra a Figura abaixo. Para o primeiro bloco comparador o valor de G' e L' é 0.

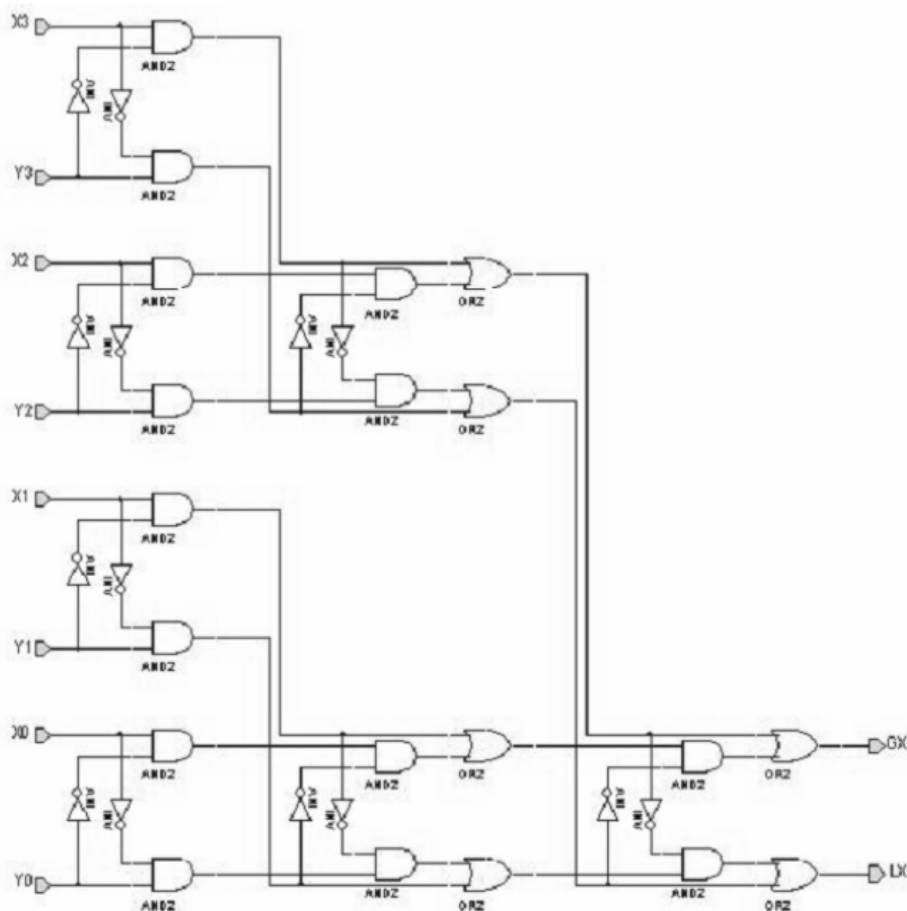


Pode-se, ainda, utilizar uma terceira alternativa para se comparar dois números diferentes. Considere que as entradas do comparador possuam N-bits, sendo N um número em potência de 2. Considere L(i,j) igual a 1 quando Xi for menor que Yj, com i e j variando de n-1 até 0. Considere, também, G(i,j) igual a 1 quando Xi for maior que Yj, com i e j variando de n-1 até 0. Assim, a resposta final do comparador é L(0,n) e G(0,n), podendo ser descritos pelas equações abaixo.

$$L(i,j) = L(i + j/2, j/2) + \overline{G(i + j/2, j/2)} \cdot L(i, j/2)$$

$$G(i,j) = G(i + j/2, j/2) + \overline{L(i + j/2, j/2)} \cdot G(i, j/2)$$

A Figura abaixo mostra o esquema de um comparador de 4 bits utilizando o comparador descrito. Este comparador pode ser denominado comparador tipo escada³.



ATIVIDADE

Implementar cada uma destas possibilidades de comparadores e avaliar suas características (tamanho, caminho crítico) para $N=2, 4, 8, 16, 32, 64, 128$ e 256 bits, considerando uma das tecnologias disponíveis para síntese.

³ TURNER, Jonathan S. Exercícios Resolvidos encontrados em: <www.arl.wustl.edu/~jst/>