**Departamento de Engenharia Elétrica e de Computação**

# SEL 384 – Lab. de Sistemas Digitais I

Profa. Luiza Maria Romeiro Codá

PRÁTICA Nº10.a

Somador Completo de 2 bits

Utilizando o software Quartus da Altera, escolher o dispositivo FPGA EP4CE30F23C7 da família Cyclone IV-E e criar a descrição em VHDL de um somador completo de 2 bits(soma\_2bits), utilizando o projeto somador completo de 1 bit (prática nº7) como componente .Simule para verificar o funcionamento.

.

Como relatório envie pelo moodle um arquivo pdf com a imagem da descrição VHDL no Quartus II constando como comentários, Nome do projeto, Nome e Número do aluno assim como comentários para compreensão do projeto. Inclua no arquivo pdf o RTL, as figuras das ondas da simulação do projeto.

.

Soma\_2bits

somador

a

b

ci

s

cf

a(0)

b(0)

ci

somador

a

b

ci

s

cf

s(0)

a(1)

cf(1)

cf(0)

b(1)

s(1)

Figura 1 - Diagrama em blocos do Somador Completo de 2 bits