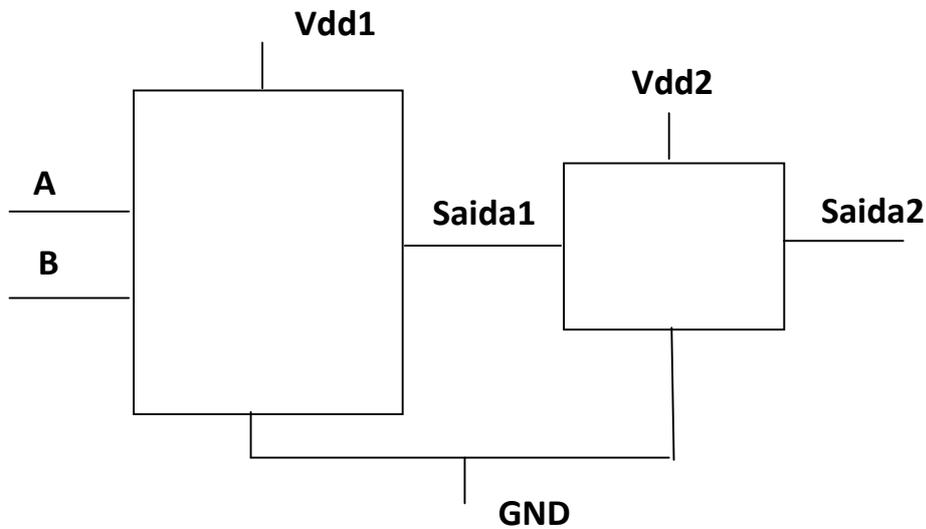


Nome: \_\_\_\_\_

No. USP: \_\_\_\_\_



Para estas questões, utilize as dimensões  $(W/L)_n$  e  $(W/L)_p$  do seu **inversor** dos Labs 3-A e B.

1) Esboce nos quadros acima uma descrição esquemática, em nível de transistores, de uma porta **NOR2** comandando um **inversor**, ambos em CMOS complementar. Nomeie todos os nós internos.

Obs. Considere que o inversor de carga contenha transistores com valores  $W$  e  $L$  iguais aos do inversor de carga dos Labs 3-A e B. Anote estes valores no seu diagrama esquemático junto aos transistores correspondentes

2) Dimensione os transistores da porta **NOR2** em para que os **tpHL** e **tpLH** (no pior caso) sejam iguais aos dos seu inversor. Mostre os seus cálculos.