

Departamento de Engenharia Elétrica e de Computação

SEL0384 – Laboratório de Sistemas Digitais I

Prof. Dr. Maximilian Luppe

PRÁTICA Nº4

Dispositivos de Lógica Programável tipo FPGA

Circuitos Combinacionais

Objetivos:

Familiarização com a ferramenta Quartus II da Intel/Altera e Projeto e síntese de circuitos combinacionais em dispositivo reconfigurável (FPGA).

Equipamentos necessários:

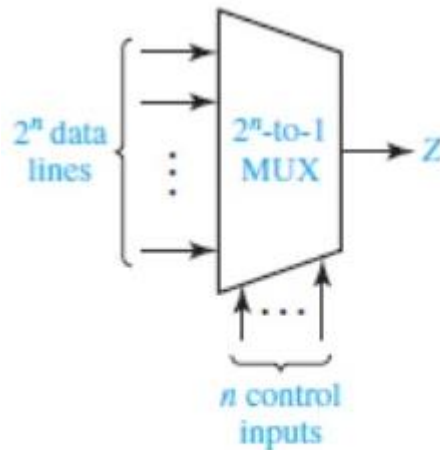
- Kit Mercurio® IV

Introdução:

Esta prática de laboratório será iniciada com uma apresentação sobre Comandos Concorrentes em VHDL, seguida por uma demonstração da utilização das ferramentas computacionais para projeto de sistemas digitais em dispositivos reconfiguráveis, finalizando com a implementação de um Multiplexador no kit Mercurio® IV (Cyclone® IV EP4CE30F23).

O Circuito Multiplexador é um Circuito Combinacional com n entradas de seleção S_j , até 2^n entradas de dados I_k e uma saída de dados Z . Sua finalidade é selecionar uma de suas entradas I_k , por meio das entradas S_j , e conectá-la eletronicamente a sua única saída (figura 1). Normalmente ele é denominado Multiplexador de 2^n para 1, sendo n qualquer número inteiro maior do que 0.

Figura 1-Multiplexador de 2^n entradas.



$$2^n:1 \text{ MUX: } Z = \sum_{k=0}^{2^n-1} m_k I_k$$

Fonte: [site da internet](#)

Na teoria de Sistemas Digitais, é visto que os Multiplexadores são formados exclusivamente por portas lógicas. Em VHDL, além dos operadores lógicos, os Multiplexadores podem ser implementados utilizando as construções concorrentes WHEN-ELSE e WITH-SELECT. As entradas I_k podem ser sinais de 1 bit, ou barramentos, de 2 ou mais bits.

Procedimento Experimental:

Apresentar as equações booleanas de um Multiplexador de 2 para 1 e um Multiplexador de 3 para 1, assim como o diagrama esquemático dos referidos circuitos.

Identificar quantos circuitos integrados da família TTL7400 seriam necessários para implementar os Multiplexadores.

Criar uma pasta denominada MercurioIV_mux e, utilizando o Quartus II Web Edition, criar um projeto nesta pasta, também denominado MercurioIV_mux, e implementar um Multiplexador 2 para 1 com barramento de dados de 4 bits, utilizando o comando concorrente WHEN-ELSE.

Conectar as entradas de dados I0 e I1 do Multiplexador nas chaves SA e SB, respectivamente, a entrada de seleção S na chave SW(0), e a saída de dados Z nos LEDs LEDM_C(0) a LEDM_C(3)¹.

Apresentar o código VHDL, circuito RTL, número de células lógicas utilizadas e foto do kit com o circuito funcionando.

¹ Para utilizar a matriz de LEDs, é necessário também ativar as linhas LEDM_R.