



Departamento de Engenharia Elétrica e de Computação - EESC-USP

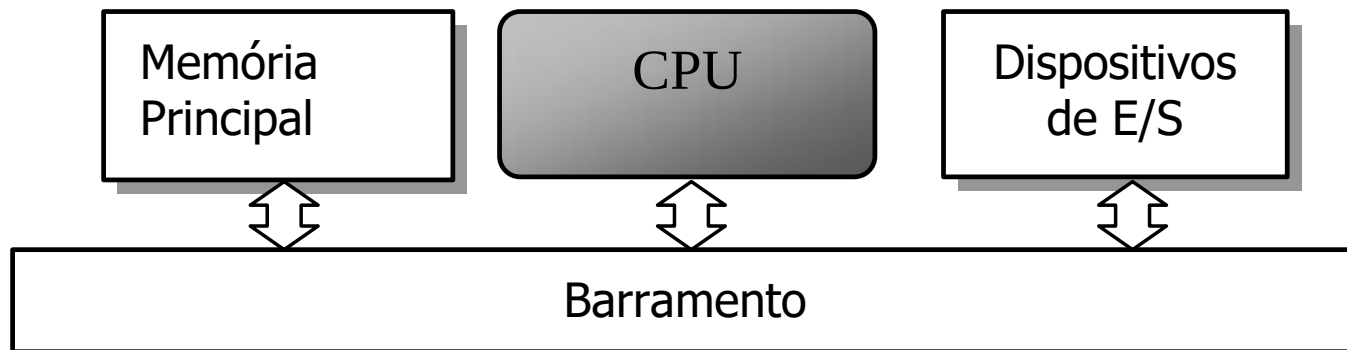
SEL-0415 Introdução à Organização de Computadores

Aula 3 : Interface entre o microprocessador e Dispositivos de Entrada/Saída

Profa. Luiza Maria Romeiro Codá

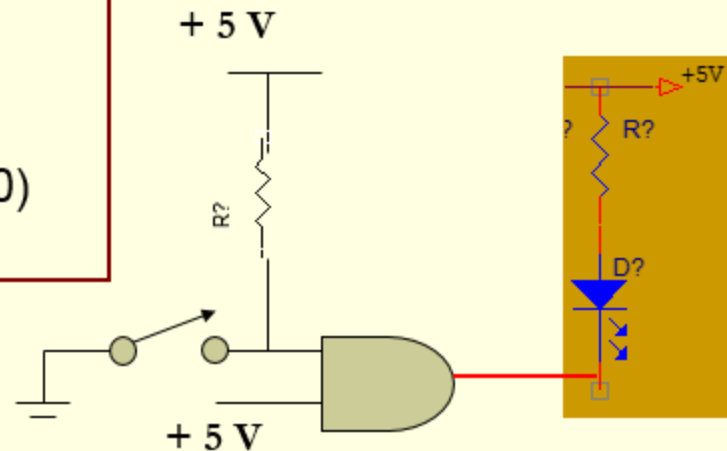
MODELO DE VON NEUMANN

A arquitetura básica de um computador consiste de 4 partes principais:



Conectando chaves e leds numa porta lógica

Chaves são usadas para aplicar níveis lógicos(1 ou 0) nas entradas



Leds são usados para visualizar níveis lógicos de saídas

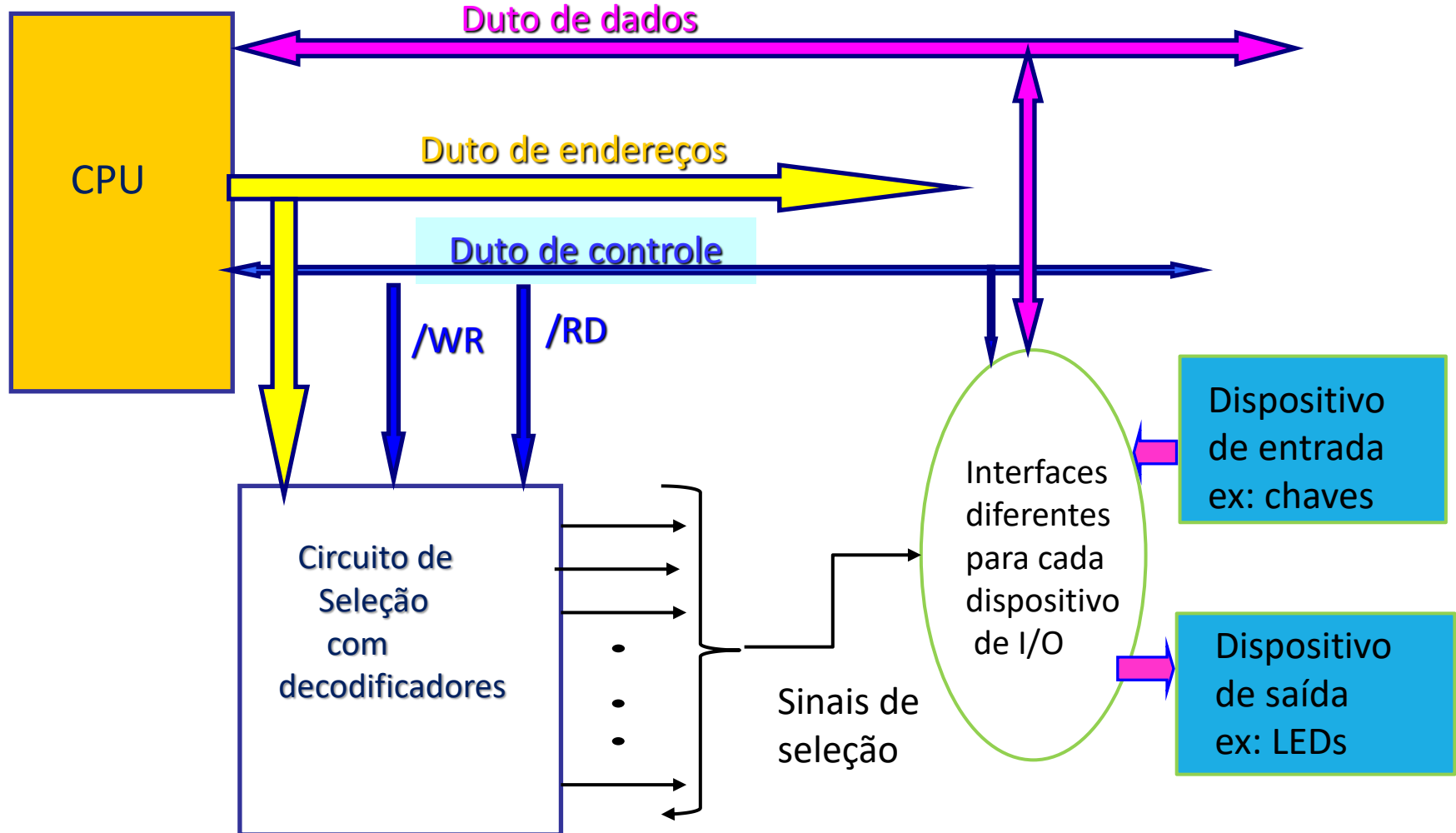
Chave aberta: aplica nível 1 na entrada

Circuitos utilizados para interface entre microprocessador e dispositivos de I/O

- Interface para dispositivo de **entrada** (chaves) deve apresentar característica de alta impedância quando o dispositivo não estiver habilitado, de tal maneira a não deteriorar o sinal no duto que está ligado
- Interface para dispositivo de **saída** (Leds) deve fornecer corrente suficiente para polarizar o LED e manter a informação durante tempo suficiente para ser visualizada.

Implementação do Sistema microprocessado

Microprocessador



Interface para dispositivos de saídas: Registradores

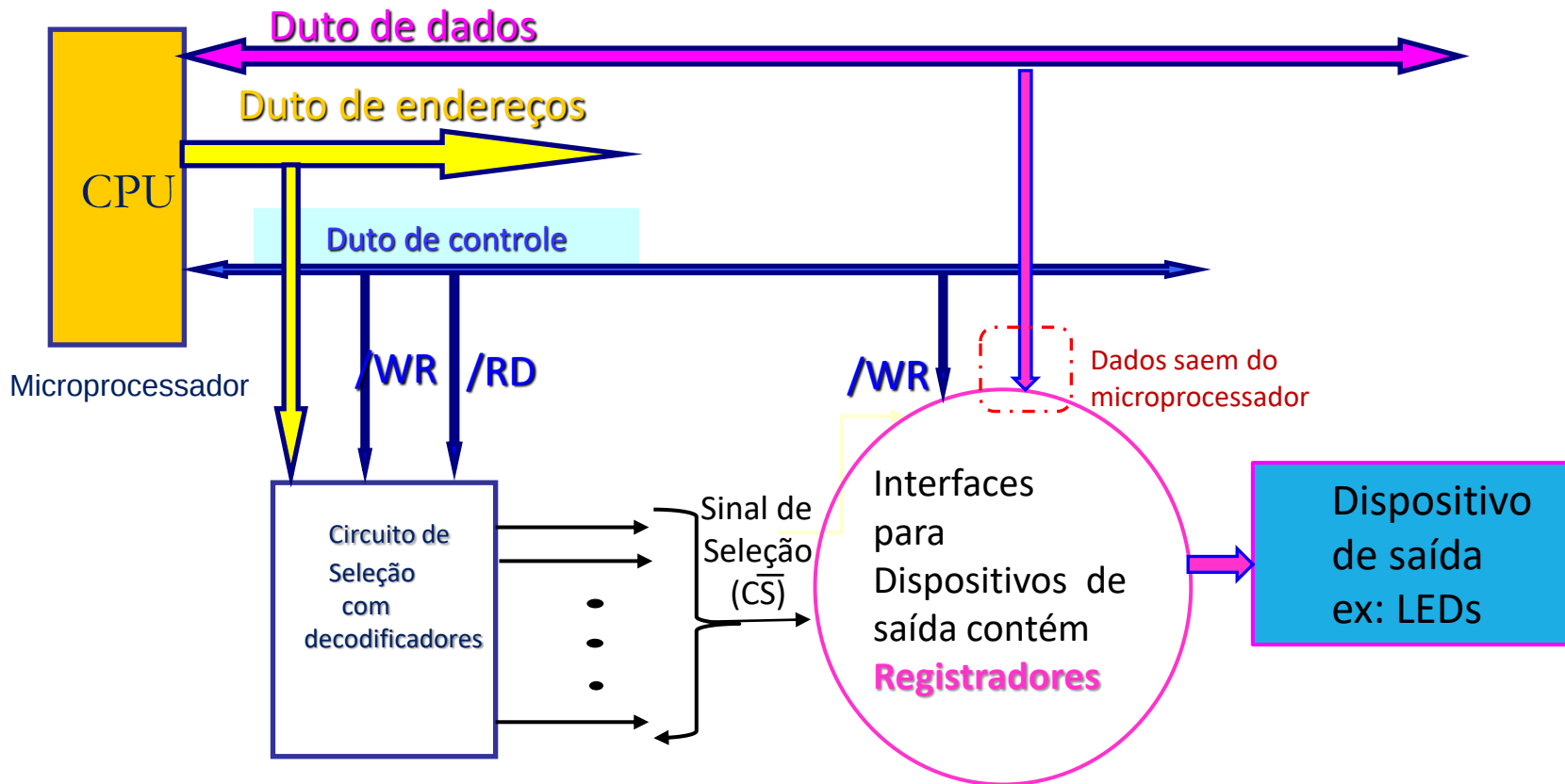
Interfaces entre CPU e Dispositivos de Saída

A interface que interliga CPU a dispositivos de saída deve possibilitar que o resultado do dado processado seja mantido no dispositivo de saída tempo suficiente para que o usuário possa visualizá-lo, e apresentar característica elétricas de maneira a fornecer a corrente suficiente para acender LEDs, displays ou qualquer dispositivo para visualização.

Para tal utiliza-se **registradores** associado à um outro circuito para amplificar a corrente, caso necessário.

Circuito utilizado como interface para dispositivos de saída

O microprocessador (CPU) quando envia um dado para um *Dispositivo de Saída* (Leds, displays, monitores, etc), para ser possível a visualização desse dado pelo usuário, é necessário que esse dado seja armazenado em **registradores**



Registradores (revisão)

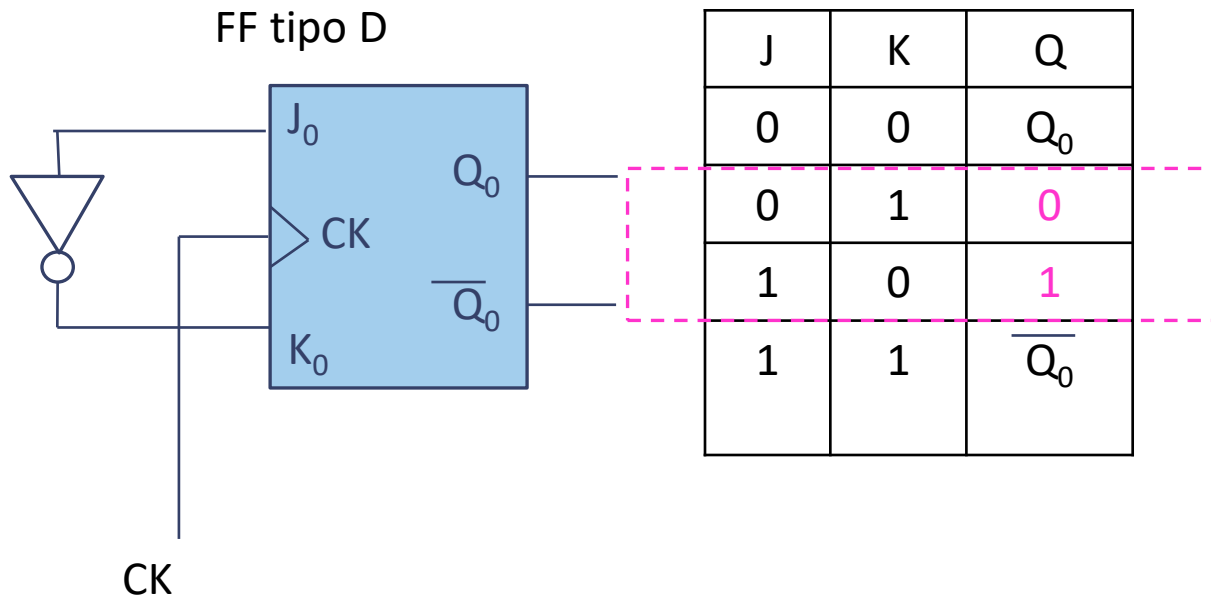
Registradores são um conjunto de células de memória, constituídos de vários FFs, utilizado para armazenamento de informações de mais de 1 bit (tipo mais simples de memória);

Podem ser:

- Entrada e saída paralelos;
- Entrada e saída seriais;
- Entrada paralela e saída serial;
- Entrada serial e saída paralela.

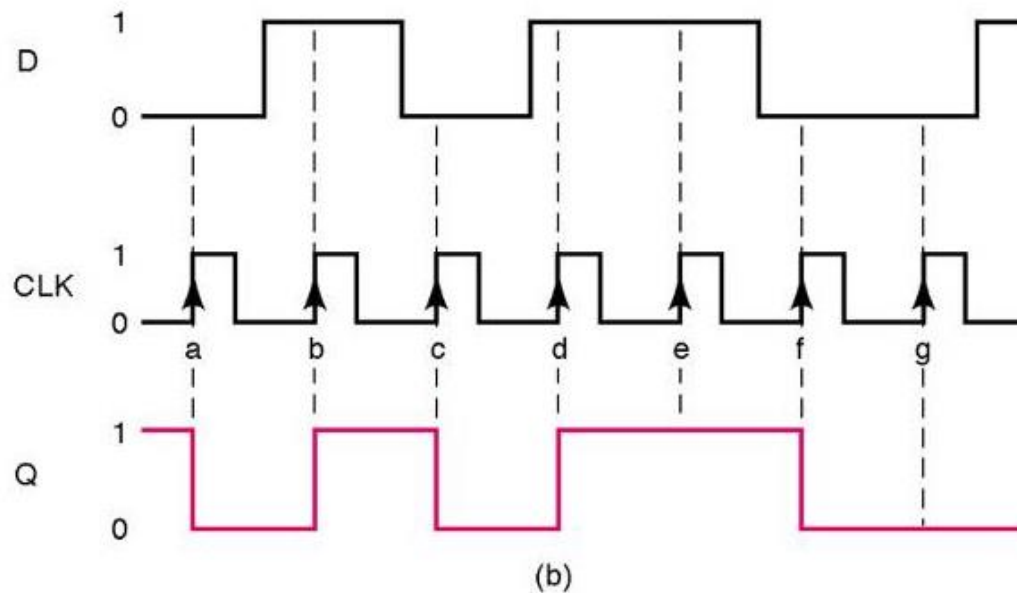
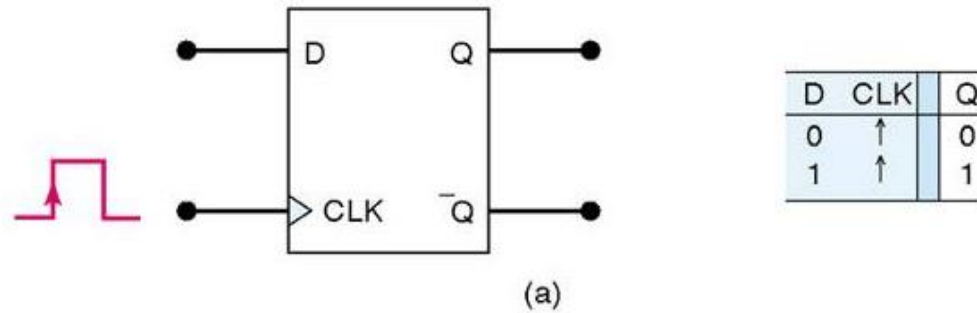
Registadores (revisão)

Flip-Flop Tipo D



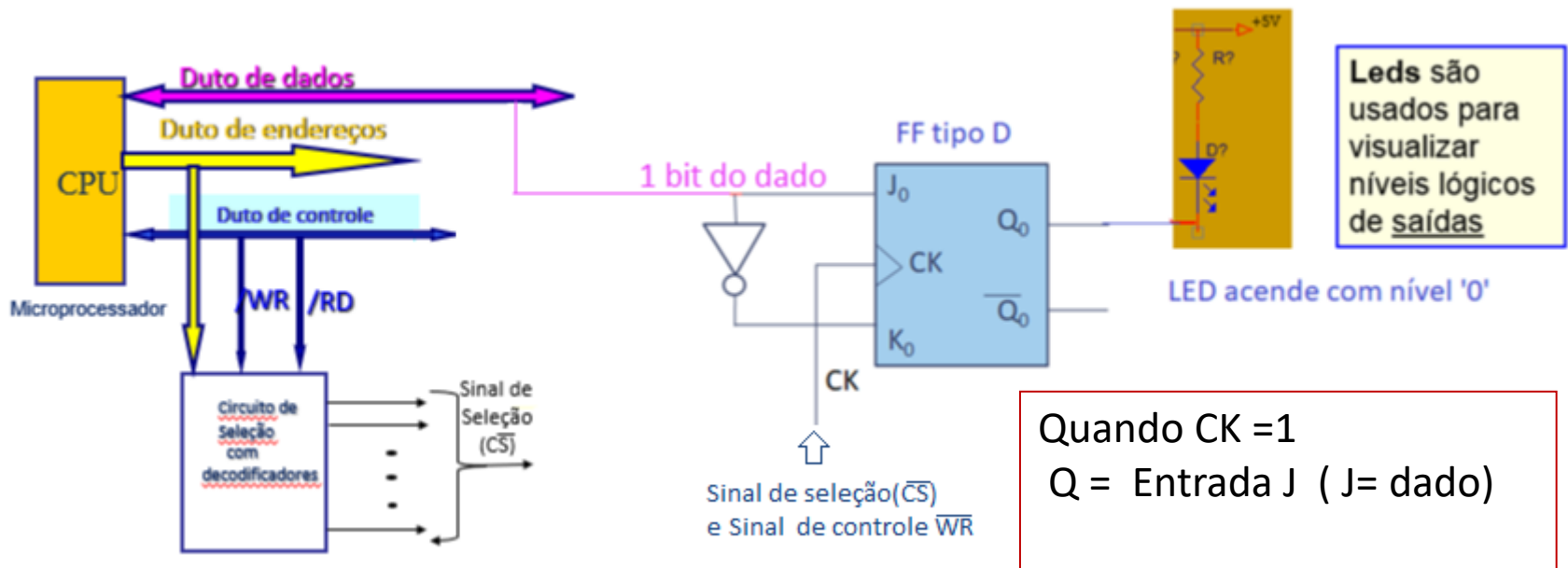
Registadores (revisão)

Flip-Flop Tipo D



Interface de entrada do Sistema microprocessado

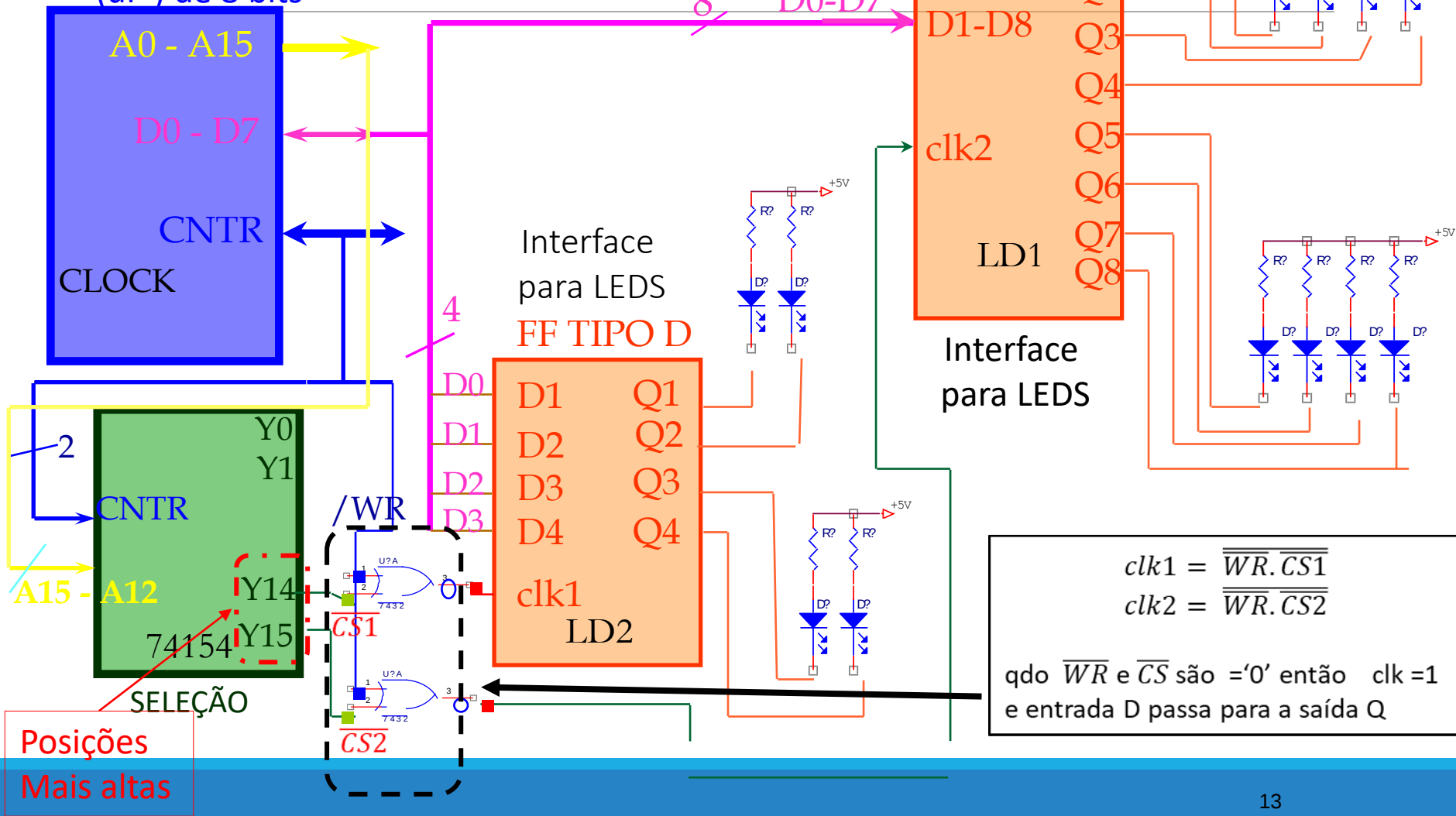
Portanto, entre o Microprocessador (ou microcontrolador) e os diversos dispositivos de saídas (LEDs) deve ser inserido circuitos registradores (tipo D) para possibilitar a visualização do sinal do LED pelo Usuário e também circuitos que ajustem as características elétricas do microprocessador para as características dos LEDs



Exemplo de Aplicação: FF tipo D como Porta Paralela de Saída

Microprocessador com 16 linhas de endereços
e 8 bits de duto de dados:

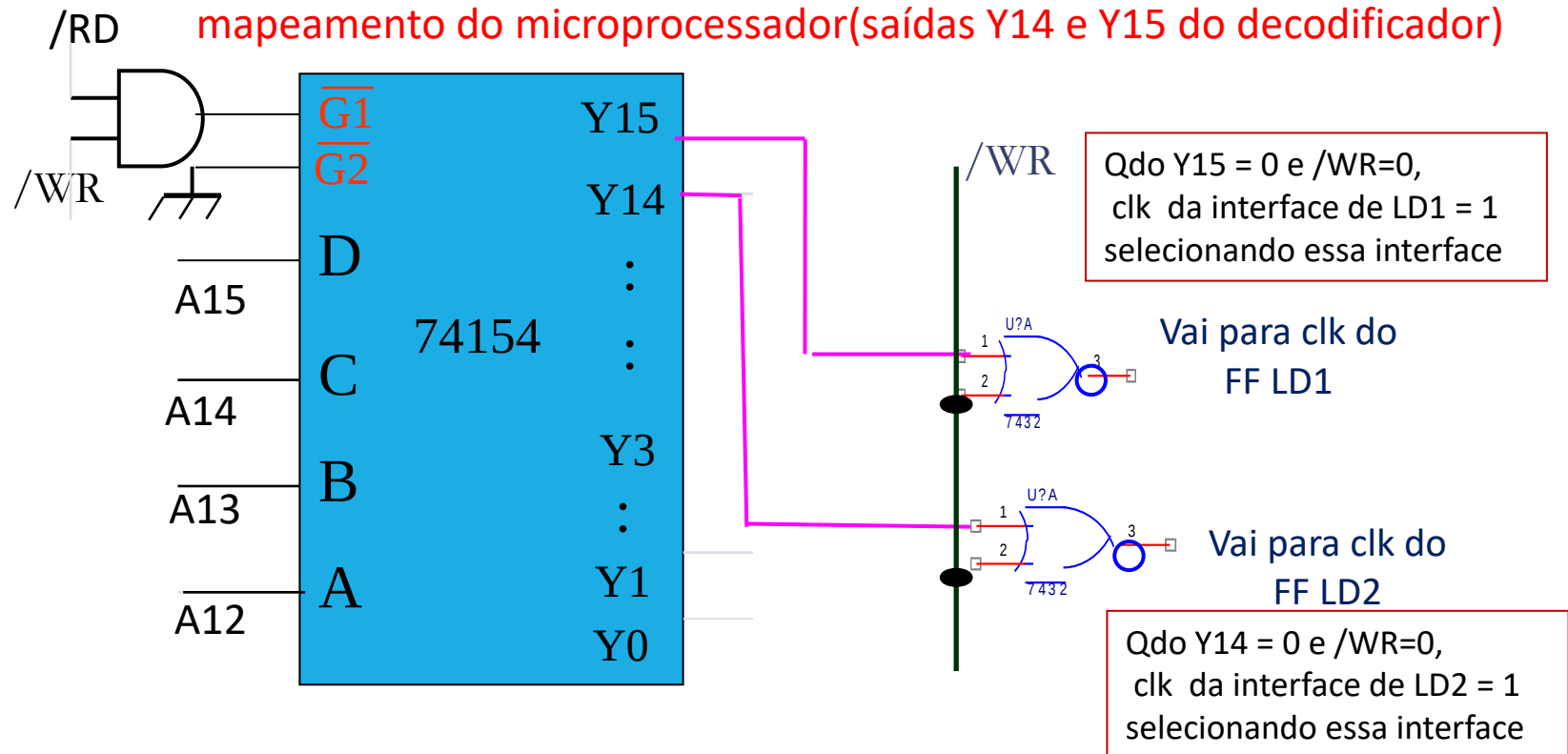
microprocessador
(uP) de 8 bits



Detalhamento do Circuito de Seleção

Circuito de Seleção (decodificador) da Figura do slide 13

Obs: posiciona-se as interfaces de I/O nas posições mais altas do mapeamento do microprocessador(saídas Y14 e Y15 do decodificador)



Exemplo de Aplicação

Determine a faixa de endereço que seleciona cada interface do exemplo anterior

A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	
1	1	1	0	X	X	X	X	X	X	X	X	X	X	X	X	– LD2
1	1	1	1	X	X	X	X	X	X	X	X	X	X	X	X	- LD1

Obs: X representa irrelevante.

Exemplo de Aplicação

Determine a faixa de endereço que seleciona cada interface

A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	
1	1	1	0	X	X	X	X	X	X	X	X	X	X	X	X	X – LD2
1	1	1	1	X	X	X	X	X	X	X	X	X	X	X	X	X - LD1

Obs: X representa irrelevante.

Resposta:

Em Hexadecimal:

LD2: E000H a EFFFH

LD1: F000H a FFFFH

Exercício sobre Interfaces de saída

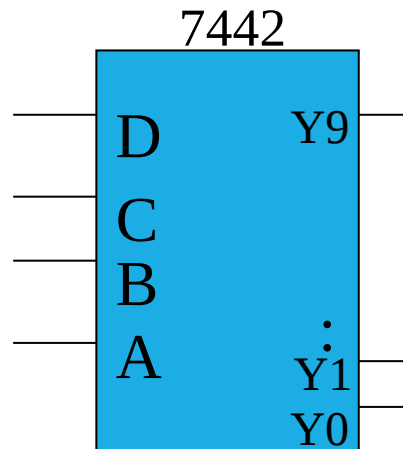
Considere que um microprocessador de com 16 linhas de endereços e 8 bits de duto de dados deve enviar informação(dados) para um dispositivo de saída constituído por 3 LEDs. Cada LED recebe informação de um bit do duto de dados do microprocessador (D0, D2 e D4). Faça o *hardware* de maneira a garantir que a comunicação ocorra sem conflito na transmissão dos dados e que possibilite ao usuário a visualização dos desses dados nos LEDs.

Determine qual a faixa de endereço que o microprocessador pode enviar para endereçar os 3 LEDs.

OBS: considere que esse dispositivo de saída (3 Leds) ocupa apenas uma posição no espaço de endereçamento do microprocessador. O endereço desse dispositivo é de livre escolha.

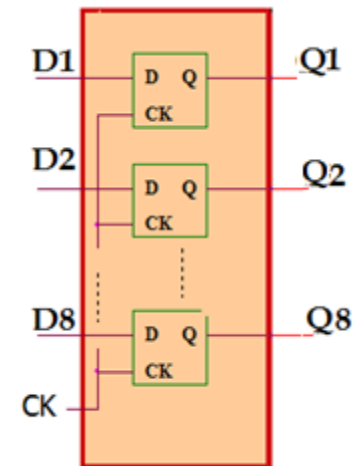
Indique quais saídas do decodificador que podem ser usadas como sinal de seleção

Circuitos disponíveis: 1 CI 7442 e 1 CI com 8 FFs tipoD.



decodificador de 4x10 com saída ativa em '0'

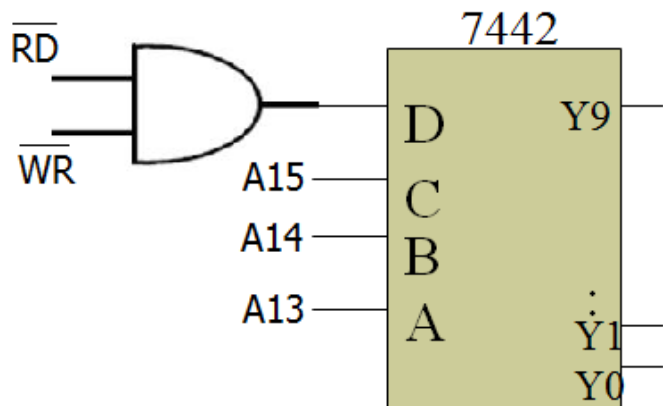
Registrador tipo D



8 FFs tipo D
se CK='1' saída Qn recebe entrada Dn

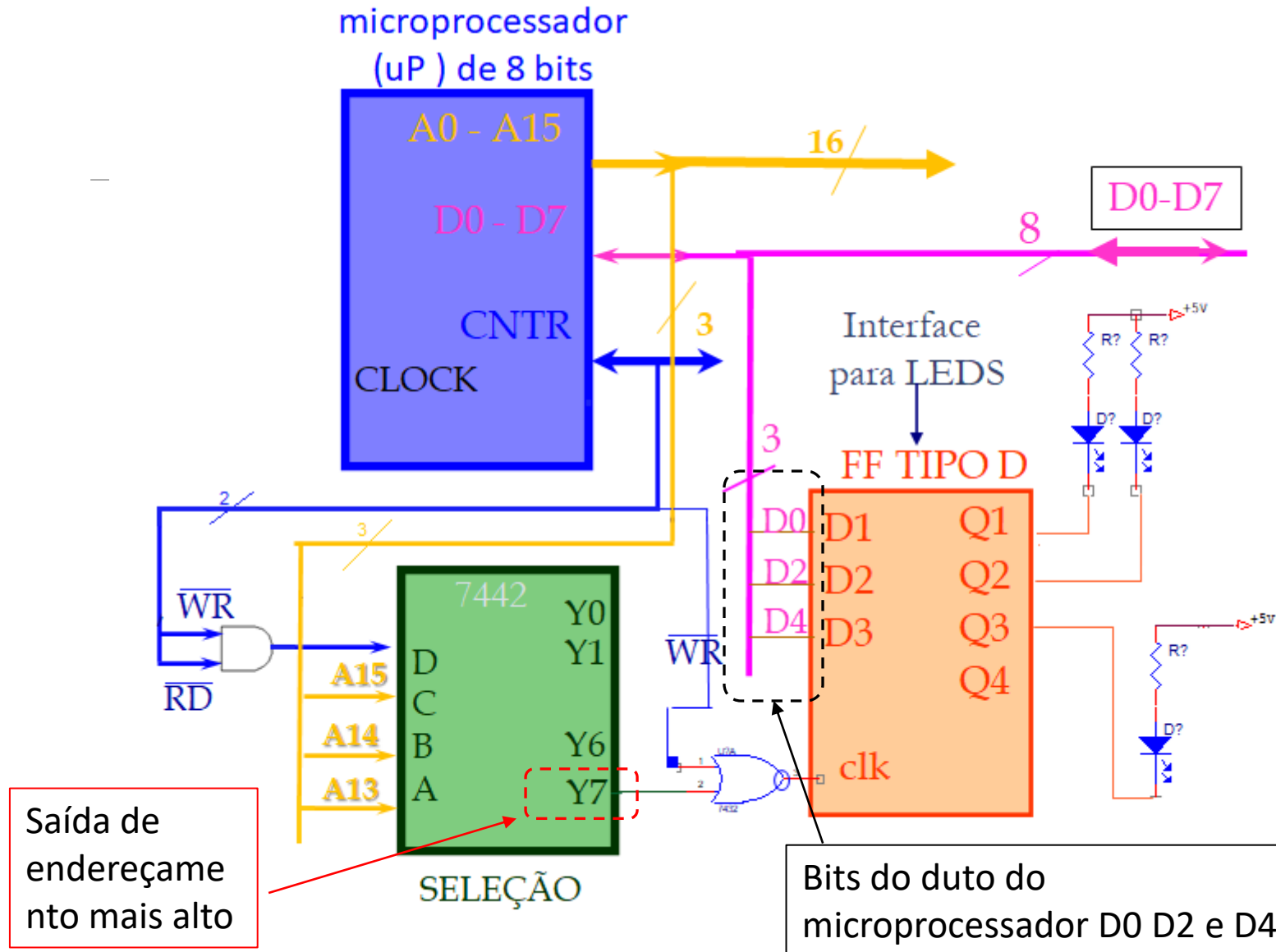
Resolução do Exercício Sobre Interface de saída

Como o endereço que o microprocessador vai endereçar o dispositivo é de livre escolha, por ser um dispositivo de saída que ocupa apenas uma posição, utiliza-se o decodificador 7442 (de 4x10) de tal maneira a dividir o espaço de endereçamento do microprocessador em porções menores possíveis. Como na entrada D do 7442 deve ser conectada à saída de uma porta AND cujas entradas são $\overline{RD}$ e $\overline{WR}$, só restam as outras 3 entradas(C,B e A). 3 entradas divide os espaços de endereçamento de 64Kx8 em espaços de 8Kx8 . As saídas do decodificador que podem ser usadas como sinal de seleção são Y0 a Y7. Porém, escolhe-se as posições mais Altas do espaço de mapeamento do microprocessador que É a saída Y7



Entradas do 7442				saídas
D	C	B	A	Y
0	0	0	0	Y0
0	0	0	1	Y1
0	0	1	0	Y2
0	0	1	1	Y3
0	1	0	0	Y4
0	1	0	1	Y5
0	1	1	0	Y6
0	1	1	1	Y7

Resolução do Exercício Sobre Interface de saída



Resolução do Exercício Sobre Interface de saída

A entrada D do 7442 será sempre = '0' quando microprocessador for fazer uma leitura (/RD='0') ou uma escrita (/WR='0') e portanto, as saídas do decodificador que podem vir a ser ativas são de y0 a y7.

A interface (registrador tipo D) está ligado à saída Y7 do decoder 7442, portanto A15 = '1' ,A14='1' e A13='1' para que a saída Y7 esteja ativa (Y3='0')

	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	faixa
Y7	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	E000H
	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	FFFFH

Quando o microprocessador colocar no duto de endereços (A15-A0) qualquer endereço da faixa E000H a FFFFH, a interface em questão (3 LEDs) será selecionada se o sinal /WR for '0', ou seja, microprocessador fazendo uma escrita (enviando dados). Pois a entrada CK do registrador tipo D deve ter nível '1' para que os valores dos bits D0, D2 e D4 do duto de dados do microprocessador, os quais estão ligados às entradas D1, D2 e D3 do CI do registrador tipo D, possam ser copiados para as saídas Q1, Q2 e Q3 , que acionam os 3 LEDs .Os LEDs estão ligados na configuração anodo comum, ou seja, acendem quando um nível baixo('0') for aplicado à seu catodo.

Interface para dispositivos de entrada: Circuito Tri-state

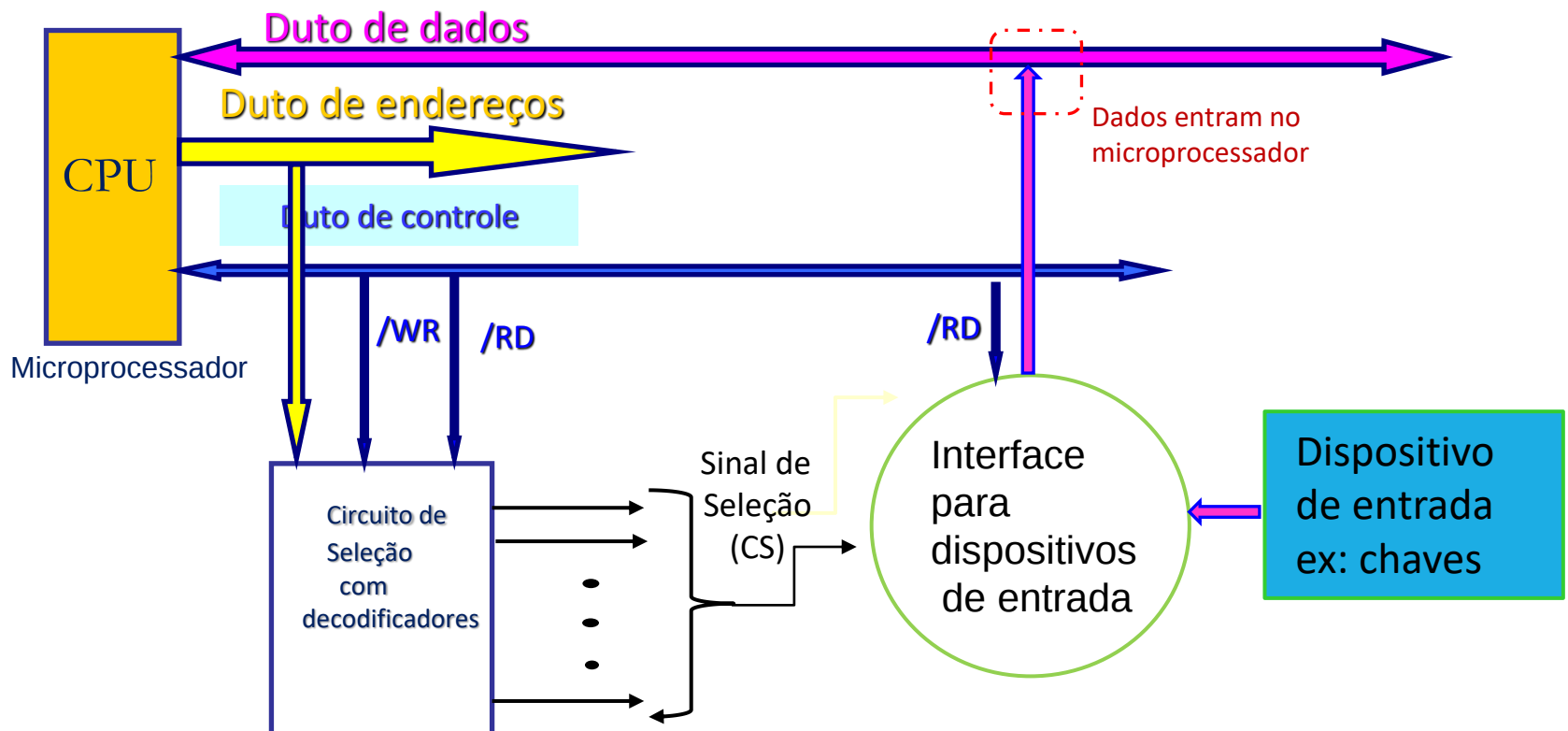
Interfaces entre CPU e Dispositivos de Entrada

A interface que interliga CPU e dispositivos de entrada (chaves) deve apresentar característica de alto impedância quando este dispositivo não estiver habilitado, para não sobrecarregar o duto de dados de tal maneira a não deteriorar o sinal no duto que está ligado.

Um circuito que apresenta o comportamento de chave é o circuito com saídas em **tri-state**, ele é utilizado como interface entre CPU e Dispositivos de entrada.

Circuito utilizado como interface para dispositivos de entrada

O microprocessador (CPU) quando envia um dado para um *Dispositivo de entrada* (chaves, teclados, etc), entre o Microprocessador (ou microcontrolador) e os diversos dispositivos de entrada e deve ser inserido circuitos para que não ocorra deterioração do sinal no duto.



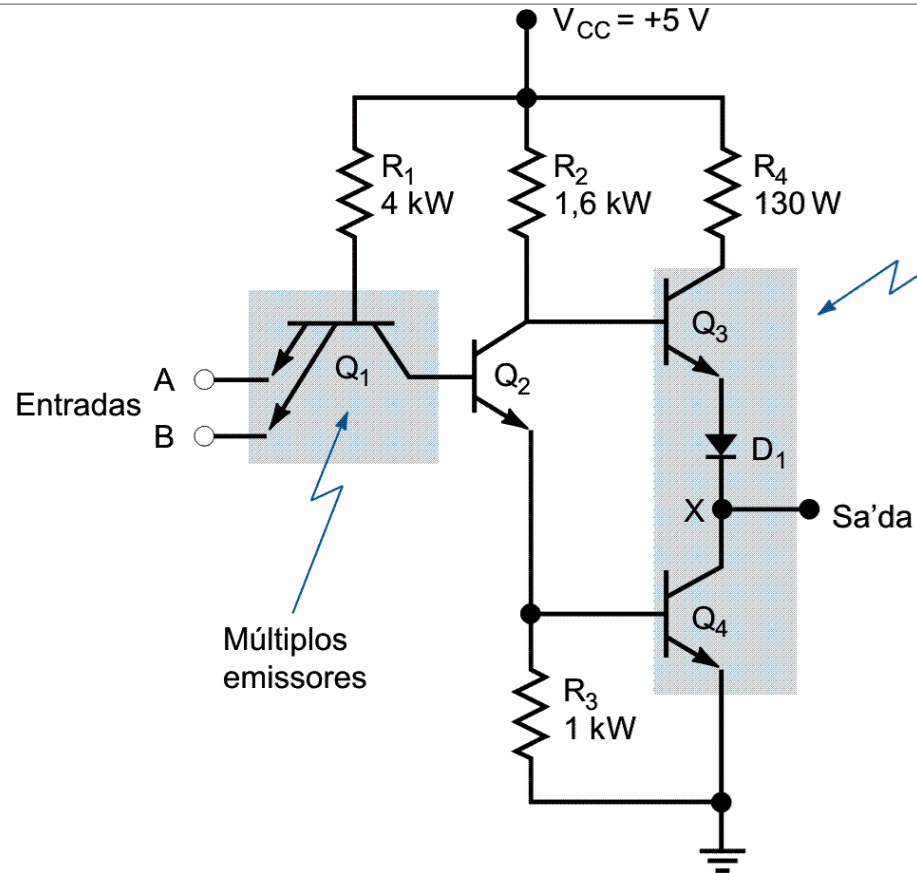
Tipos de Portas Lógicas

Tipos de Porta Lógicas

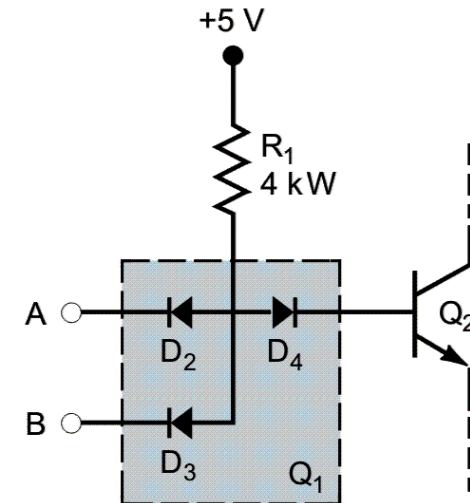
A fabricação de uma porta lógica pode ter variações para alterar suas características elétricas:

- Portas Totem Pole;
- Portas Coletor Aberto;
- Portas Tri State

Porta NAND TTL

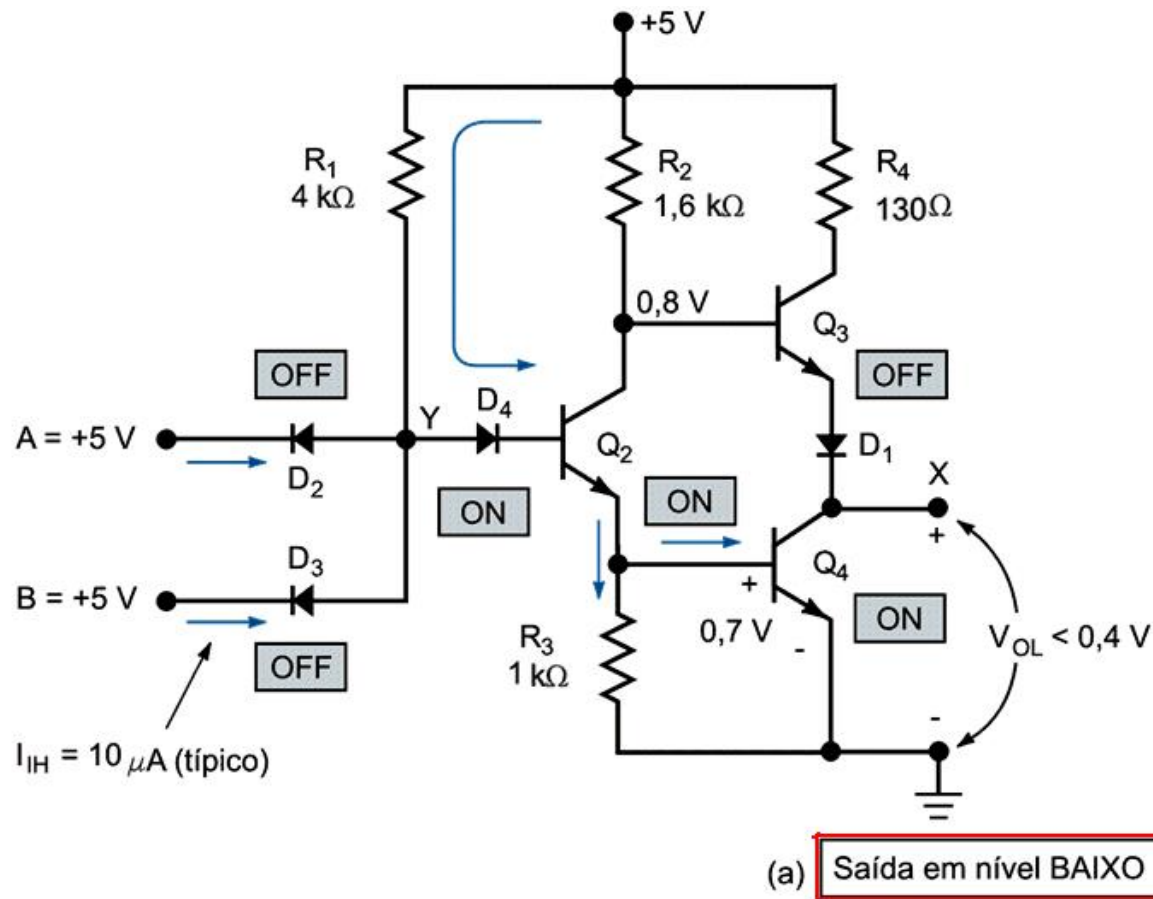


(a)

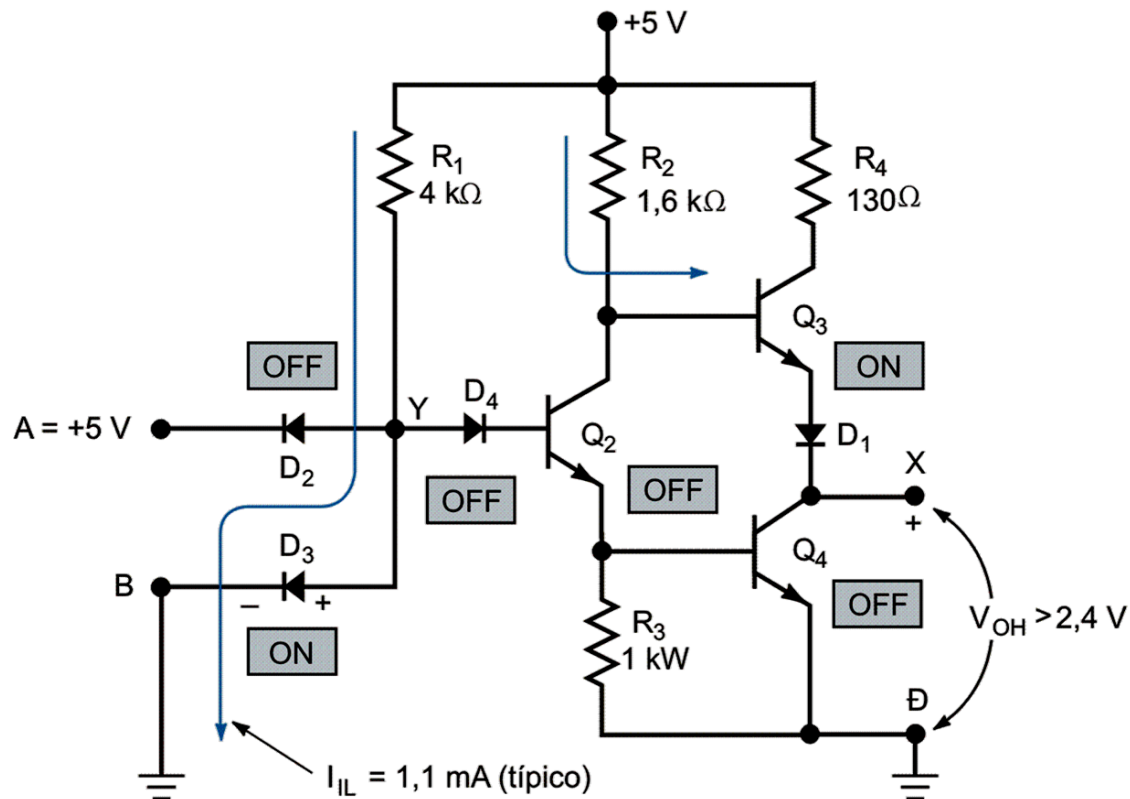


(b)

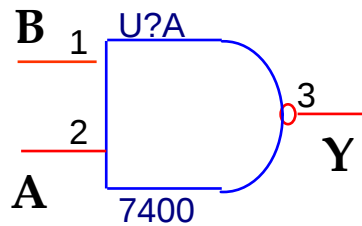
Porta NAND TTL – Saída em “0”



Porta NAND TTL – Saída em “1”



Porta NAND TTL – estágio de saída (Totem Pole) representado por chaves



Na fig. 1, Q1 e Q2 operam em oposição, nas regiões de corte e saturação

Na fig. 2 se Q1 ou Q2 estão na saturação, a chave está fechada.

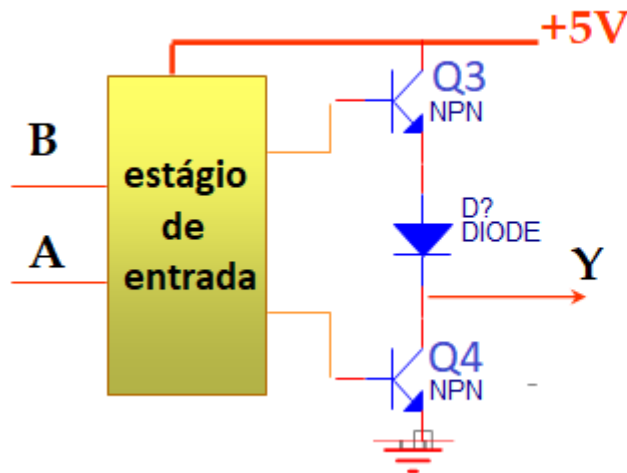


fig. 1 - estágio de saída da porta padrão - configuração "totem pole"

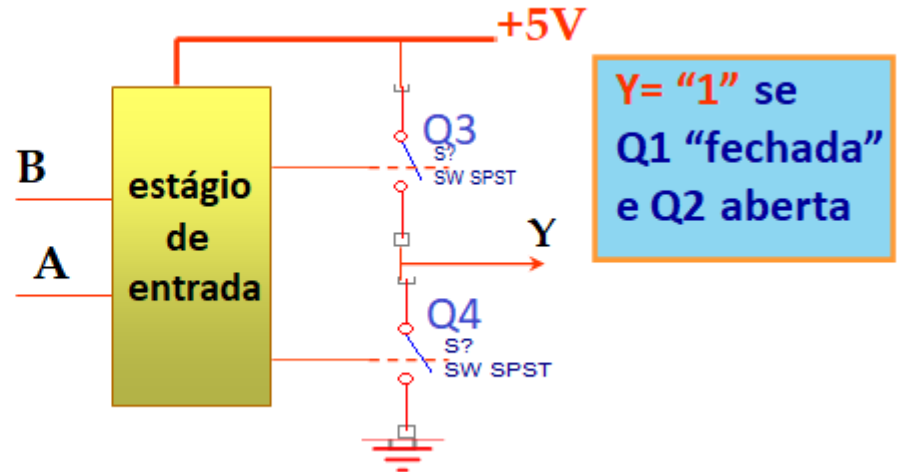
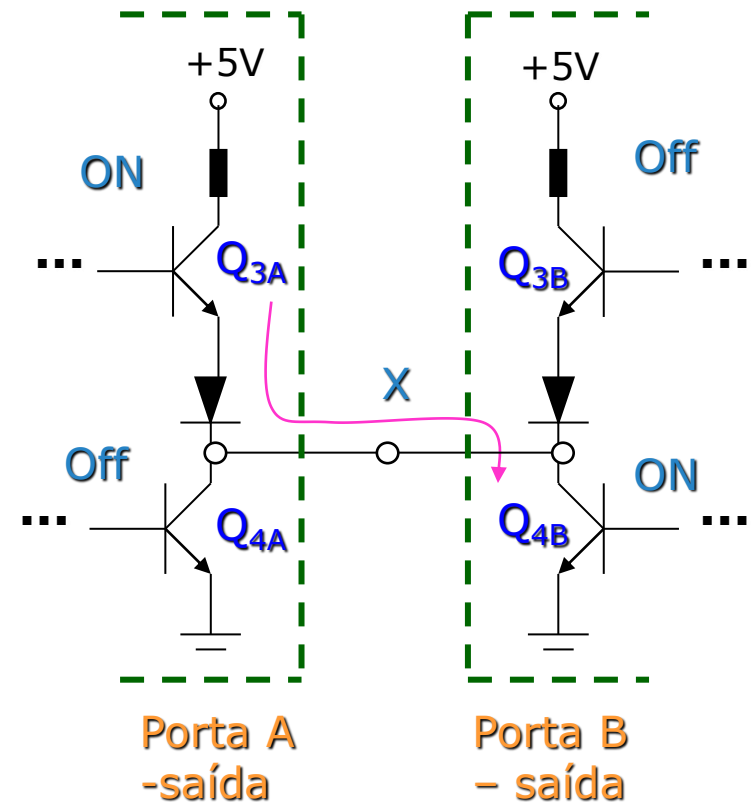
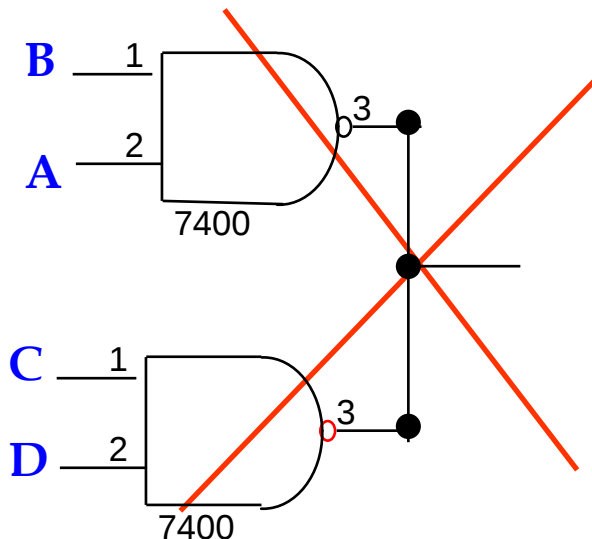


fig. 2 - representação do circuito da fig. 1 por chaves.

Ligação de Portas lógicas TTL

- Necessidade de compartilhamento de duto (fio)
- Uma saída em **alto** e outra em **baixo** conectadas juntas ➡ PROBLEMA

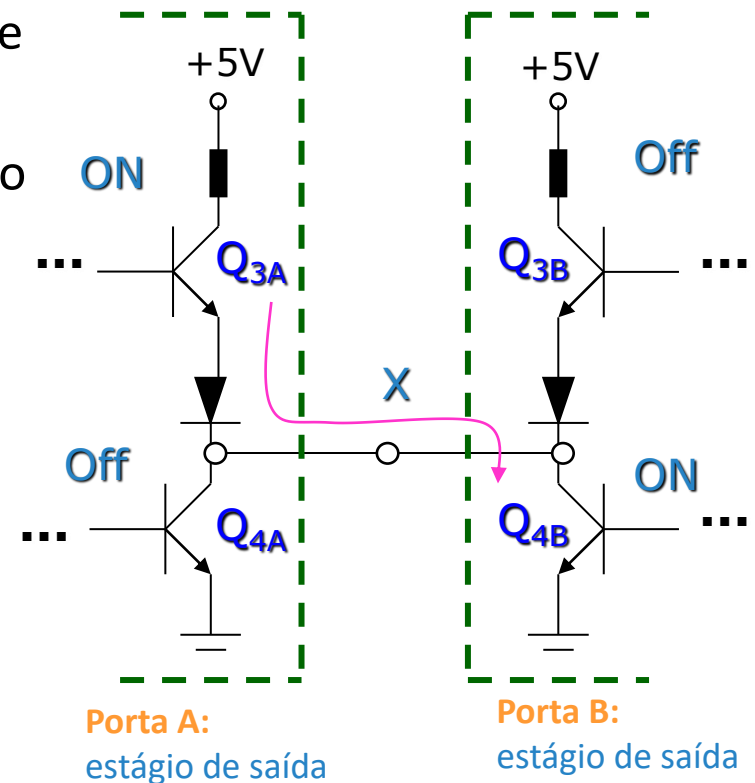


Ligação de Portas lógicas TTL

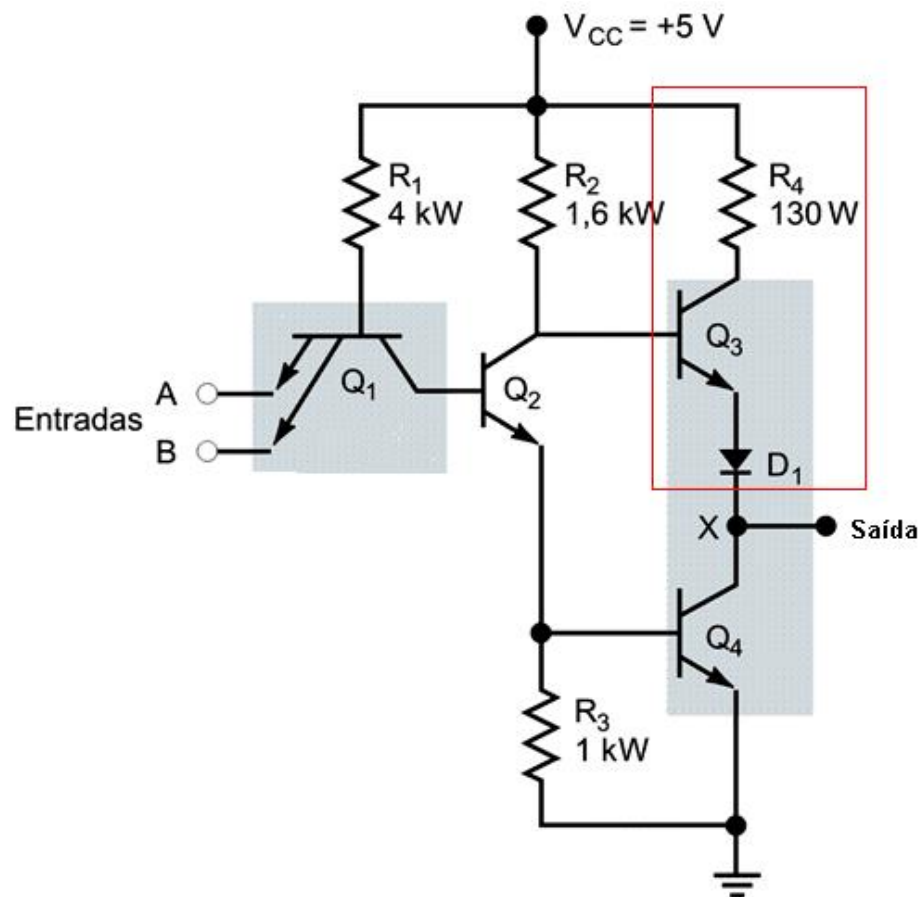
- Se a saída de A = 1 (alto) $\Rightarrow$ Q_{1A} conduz e Q_{2A} cortado
- Se a saída de B = 0 (baixo) $\Rightarrow$ Q_{1B} cortado e Q_{2B} conduz

Q_{2B} drenará uma corrente muito alta (representará uma resistência muito baixa comparada a Q_{1A})

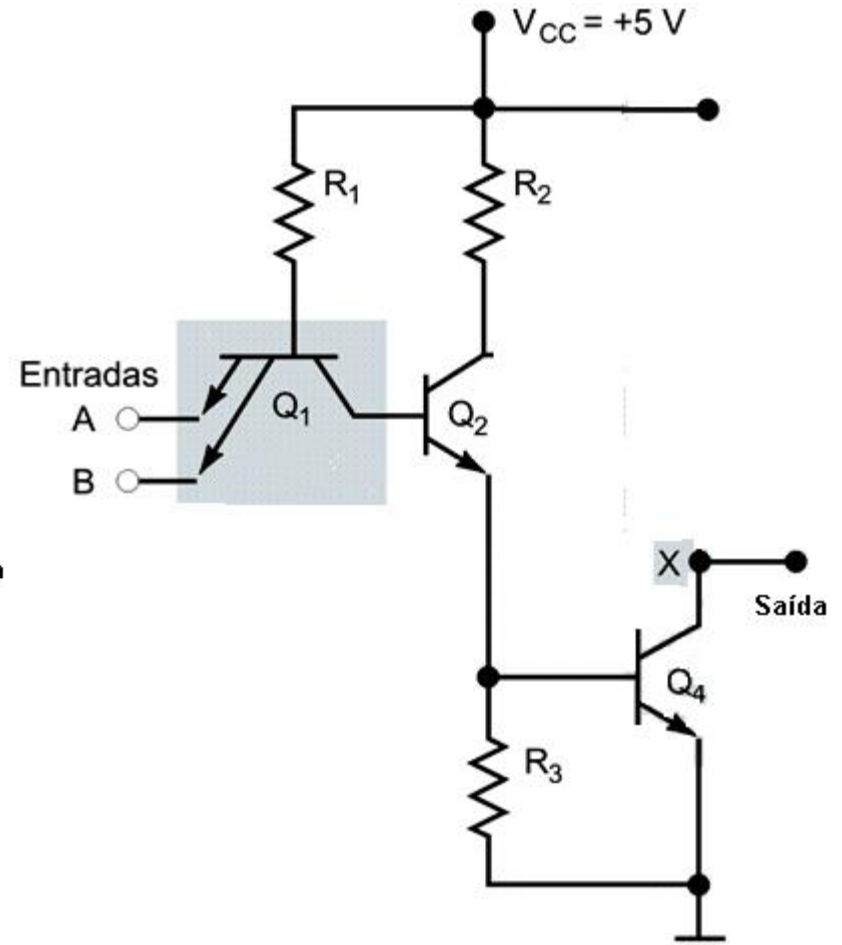
DANOS



CIRCUITO COM SAÍDA EM TOTEM POLE



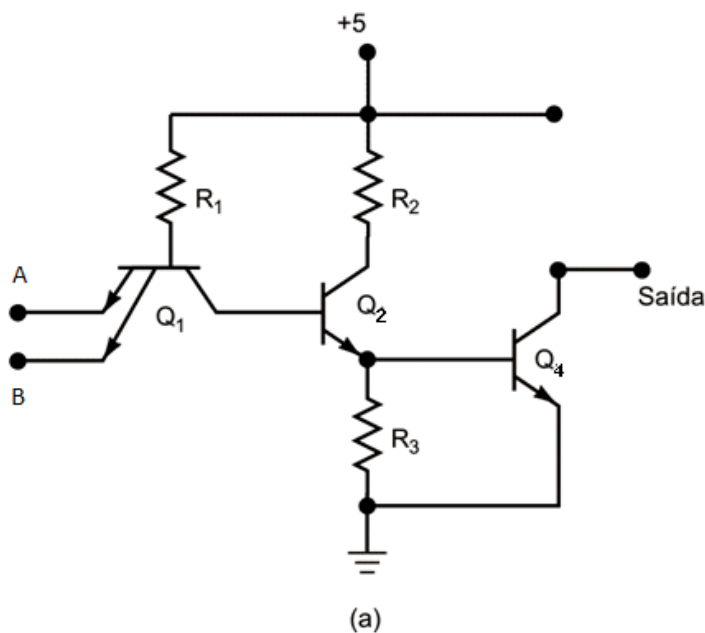
CIRCUITOS DE SAÍDA EM COLETOR ABERTO



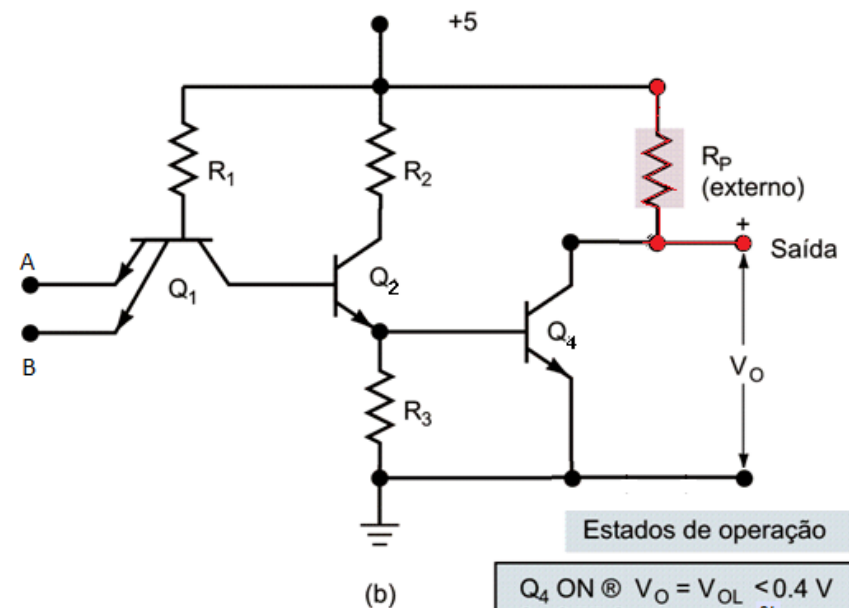
CIRCUITOS DE SAÍDA EM COLETOR ABERTO

- são portas cujo estágio de saída tem somente **um transistor**;
- Como o coletor do transistor está aberto a porta funcionará corretamente somente quando for conectado um resistor “elevador” (“pull up”) externo, R_{ext} .

CIRCUITOS DE SAÍDA EM COLETOR ABERTO



Porta NAND de 2 entradas com coletor em aberto

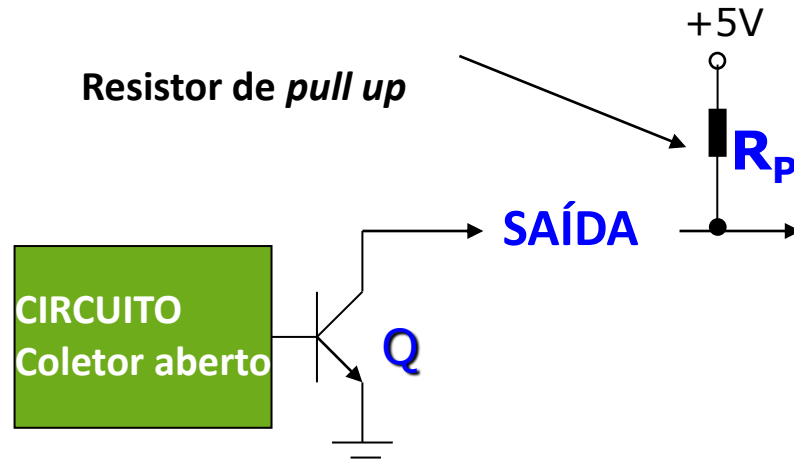


Estados de operação

Q₄ ON ® V_O = V_{OL} < 0.4 V
Q₄ OFF ® V_O = V_{OH} ≈ +5 V

Porta NAND de 2 entradas com coletor em aberto e com resistor *pull up* na saída (R_p)

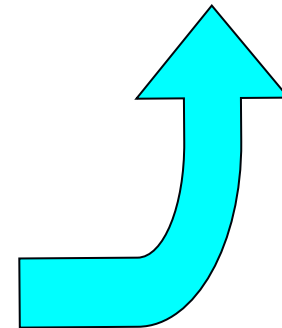
CIRCUITOS DE SAÍDA EM COLETOR ABERTO



- Se Q conduz (“ligado”) ➡ $S = 0$
- Se Q cortado (“aberto”) ➡ $S = 1^*$

* sem R_p ➡ V_o seria indeterminada (flutuante)

- Com saída em 0 (baixo) ➡ Q conduzindo
- Com saída em 1 (alto) ➡ Q cortado ➡ CIRCUITO ABERTO ➡ necessidade de R_p



CIRCUITOS DE SAÍDA EM COLETOR ABERTO

Essas portas podem ter suas saídas conectadas juntas e ligadas a um resistor comum, cujo valor depende do número de saídas

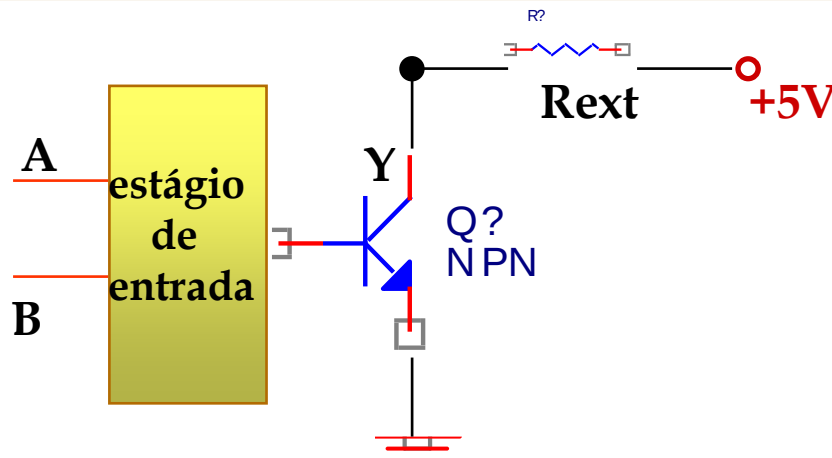


fig.a. - Estágio de saída de uma porta coletor aberto

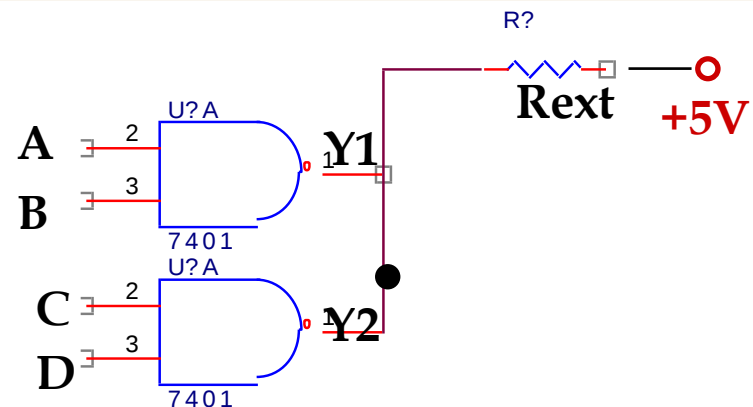


fig.b. - Portas NAND, 7401, saída coletor aberto, com saídas Y1 e Y2 conectadas

Remover o transistor ativo dos circ. saída ➡ saída em **coletor aberto** porém, torna o chaveamento lento .

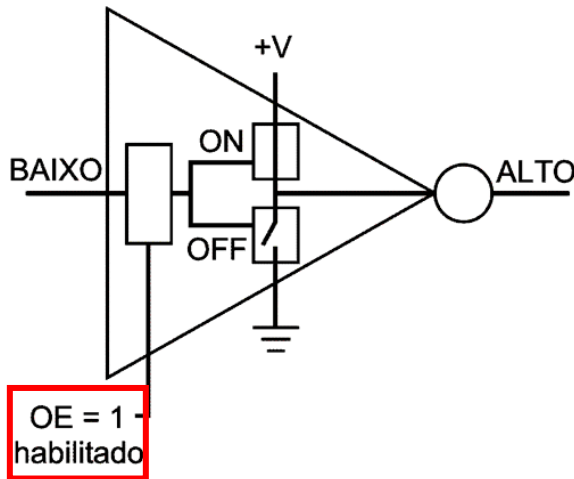
SOLUÇÃO ➡ usar circuitos tri-state

Saídas Tri-State

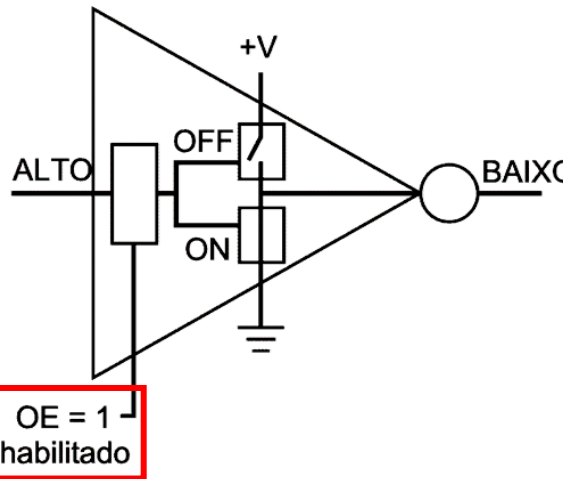
- Necessidade também de compartilhamento de duto
- Característica ➡ S em
 - Alto
 - Baixo
 - Alta impedância

OE é a entrada de controle do 3-state

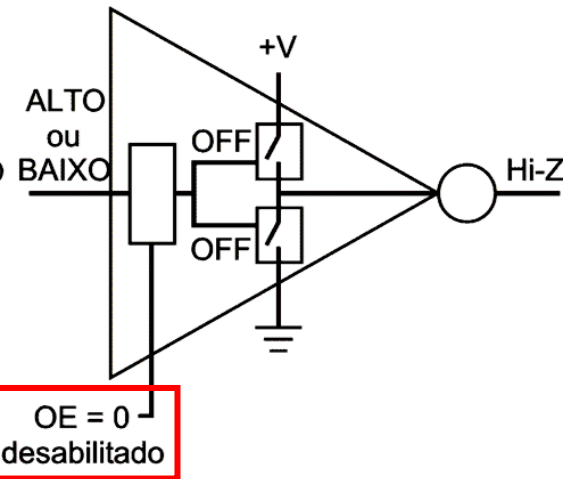
Porta Inversora com saída 3-state



(a)

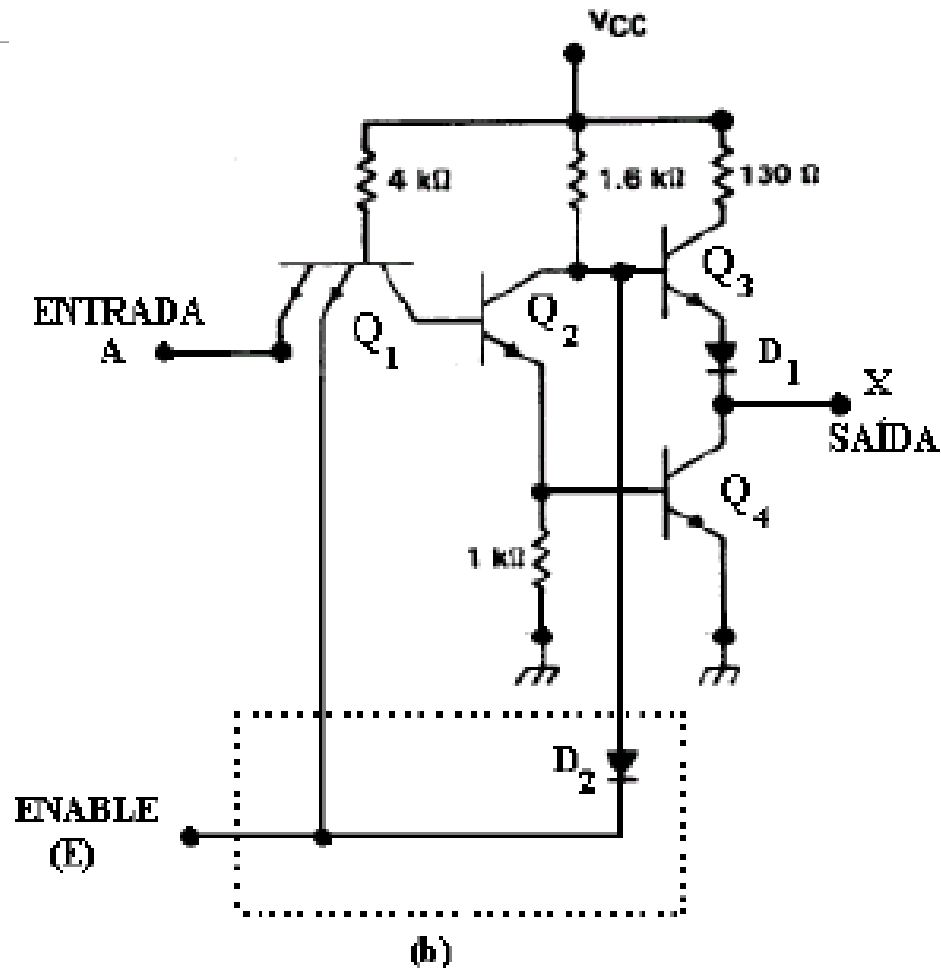


(b)



(c)

Porta Inversora Tri-State



$E = 1 \rightarrow D2$ Aberto



Saída: Inversor normal

$E = 0 \rightarrow D2$ Conduz



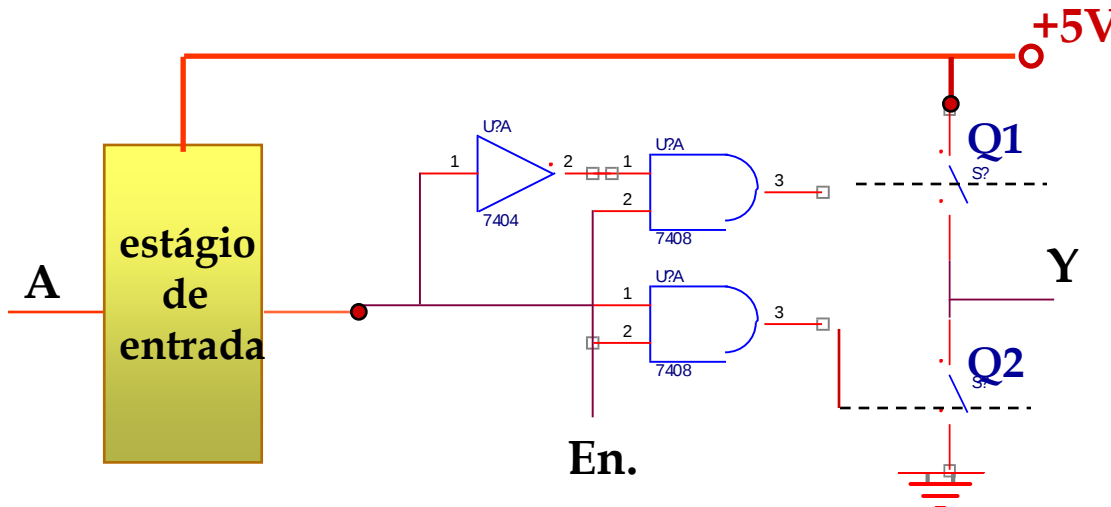
$Q2$, $Q3$ e $Q4$ ficam abertos



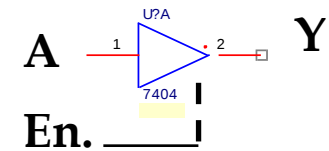
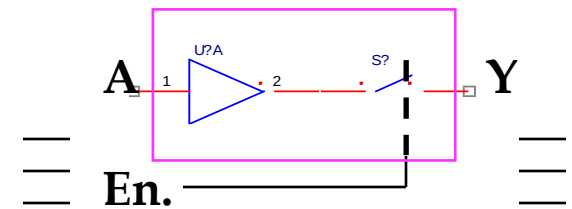
Saída: Alta impedância

Saídas Tri-State

Estágio de saída de uma porta 3-state



Estágio de saída de uma porta inversora, representado por chaves

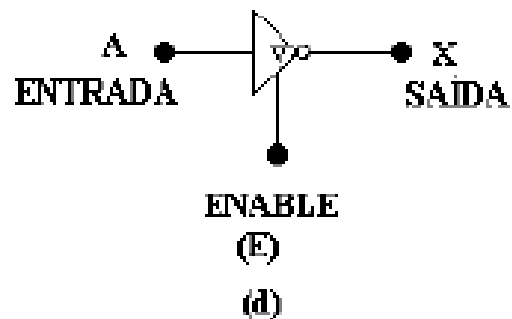
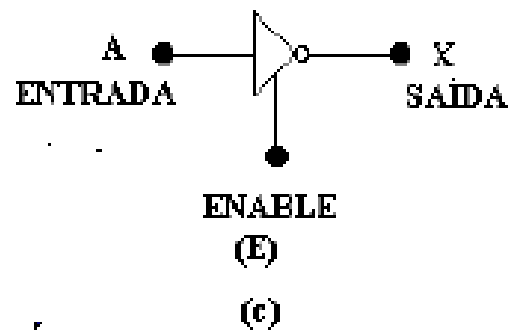


Se **En** = "0", **Q1** e **Q2** permanecem abertos e a saída **Y** fica em alta impedância, estado esse representado pela letra **Z**.

Saídas Tri-State

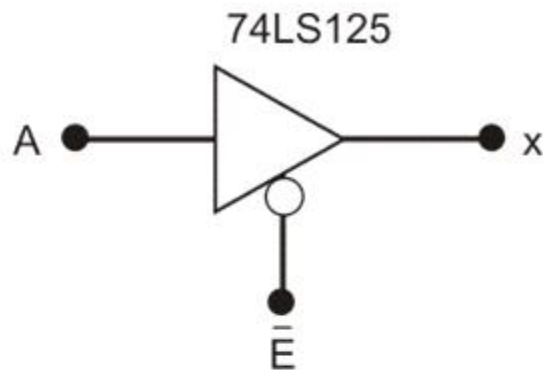
- Saídas de CIs com *3-state* podem ser conectadas juntas sem causar problemas à velocidade de chaveamento (mesma velocidade dos TTL comuns)
- Quando várias portas *3-state* são ligadas juntas, **apenas uma deve ser habilitada por vez!** (pode danificar o dispositivo)

Porta inversora Tri-State



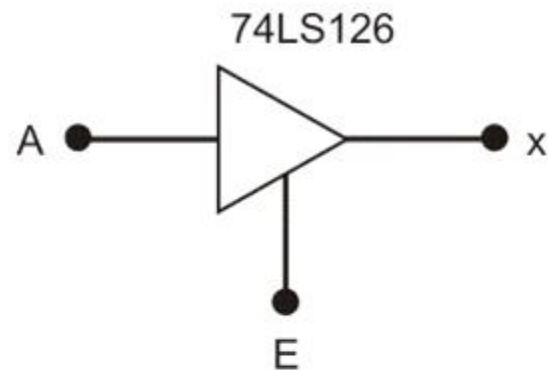
HABILIT(E)	ENTRADA	SAÍDA
1	0	1
1	1	0
0	0	Alta imped.
0	1	Alta imped.

Buffers tri-state não inversores



$\bar{E}$	x
0	A
1	Alta impedância

(a)

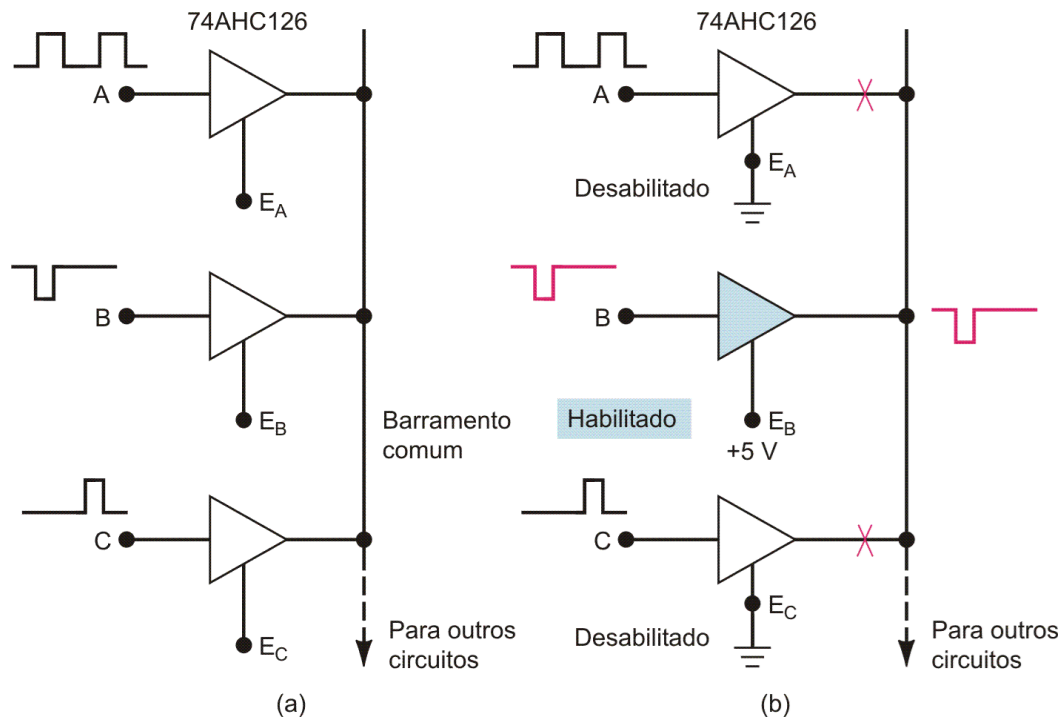


E	x
1	A
0	Alta impedância

(b)

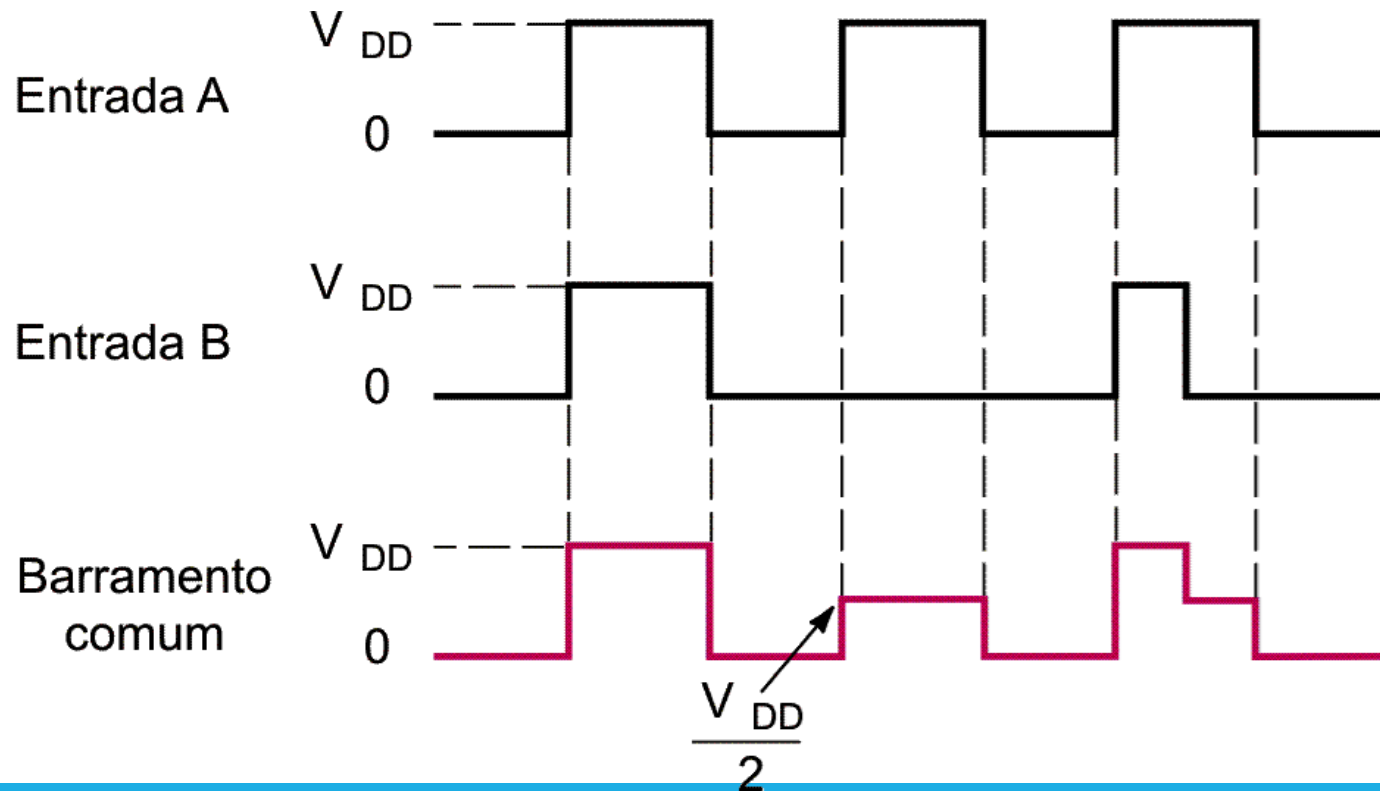
Aplicação de circuito tri-state em barramentos:

- Tristate usado para conectar alguns sinais à um barramento comum;
- Condições para transmitir o sinal B para o barramento



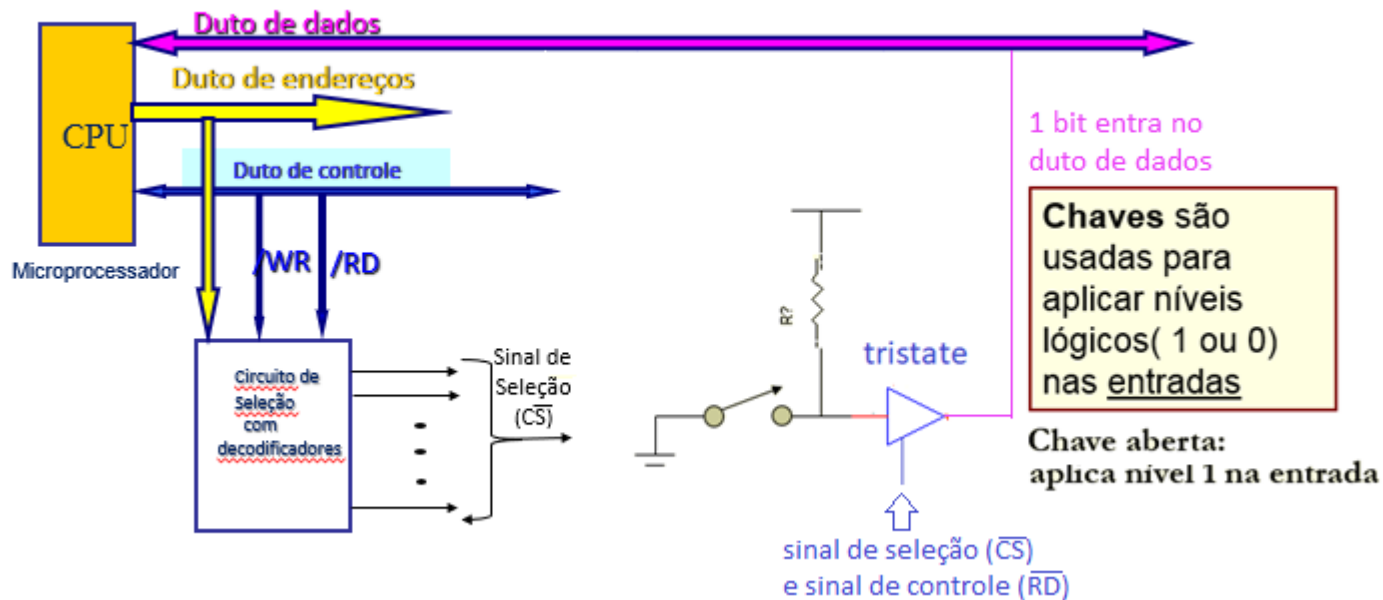
Barramento sem utilização de portas tri-state

Conflito no barramento ocorre deterioração do sinal elétrico

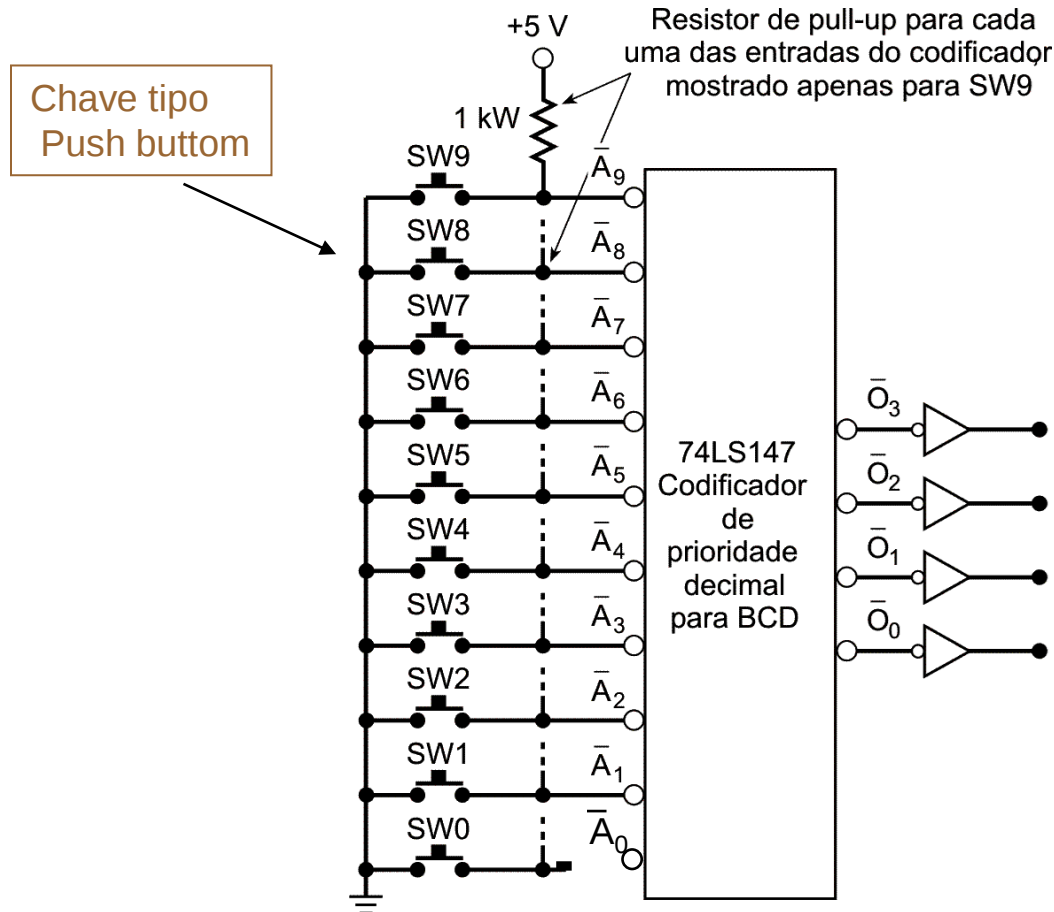


Interface de entrada do Sistema microprocessado

Portanto, Entre os diversos dispositivos de entrada e o Microprocessador (ou microcontrolador) deve ser inserido circuitos tristate para que não ocorra deterioração do sinal no duto

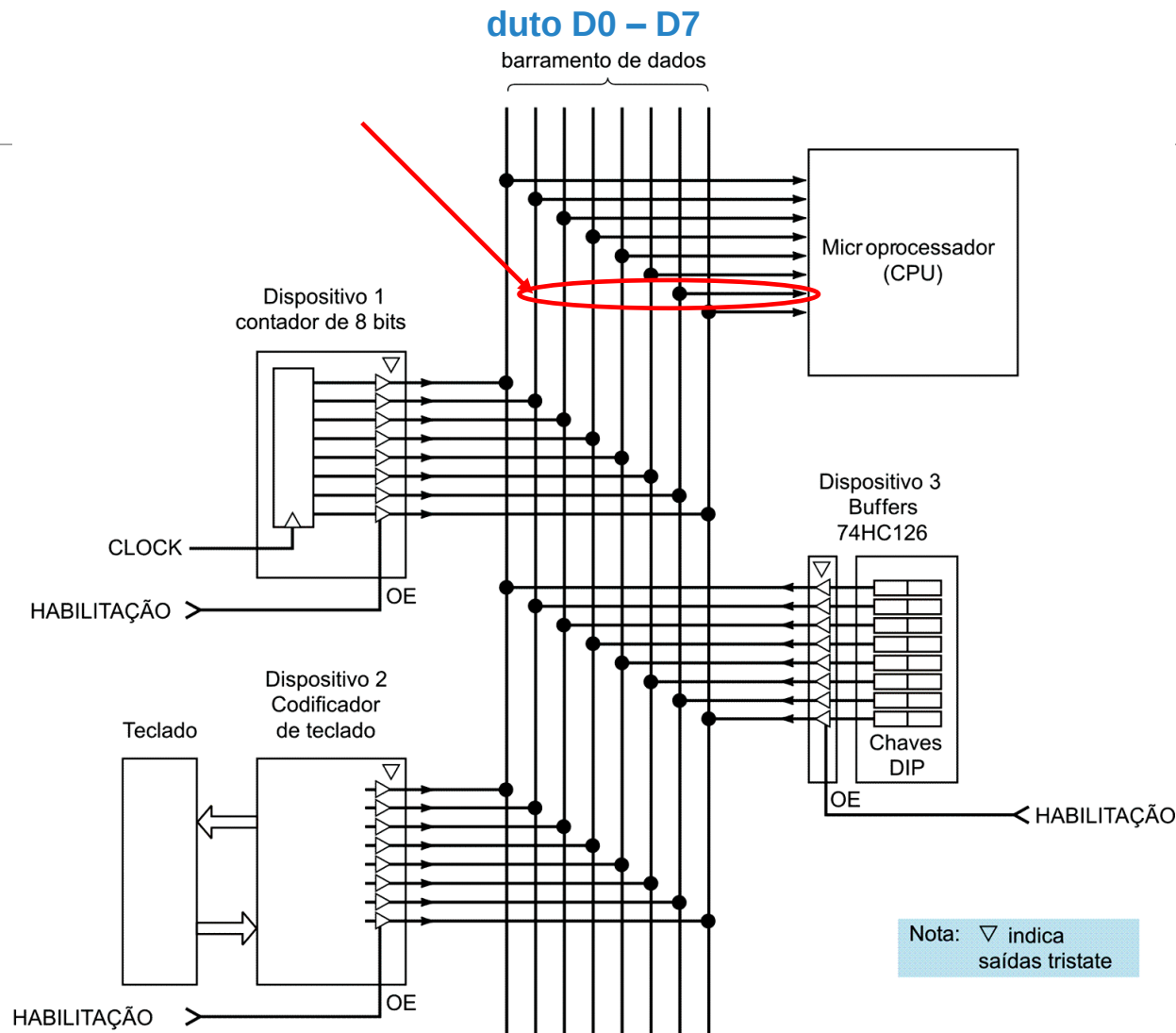


Circuito de entrada com Chave tipo Push button



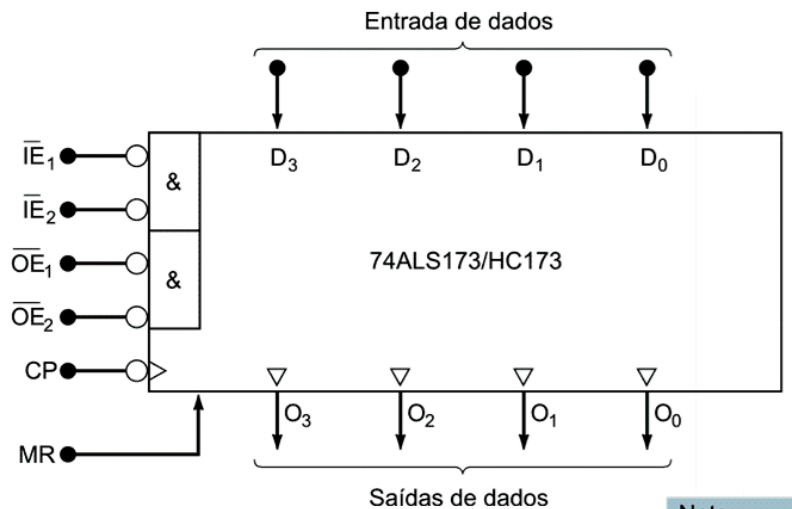
- Alguns microcontroladores apresentam pull-ups internos para este fim.

Exemplo de Barramento de dados usando Circuitos com saída tri-state



Registrador Tristate

Pode ser utilizado como interface para dispositivo de entrada (tri-state) ou de saída (registrador)



Nota:
▽ indica
uma saída
tristate

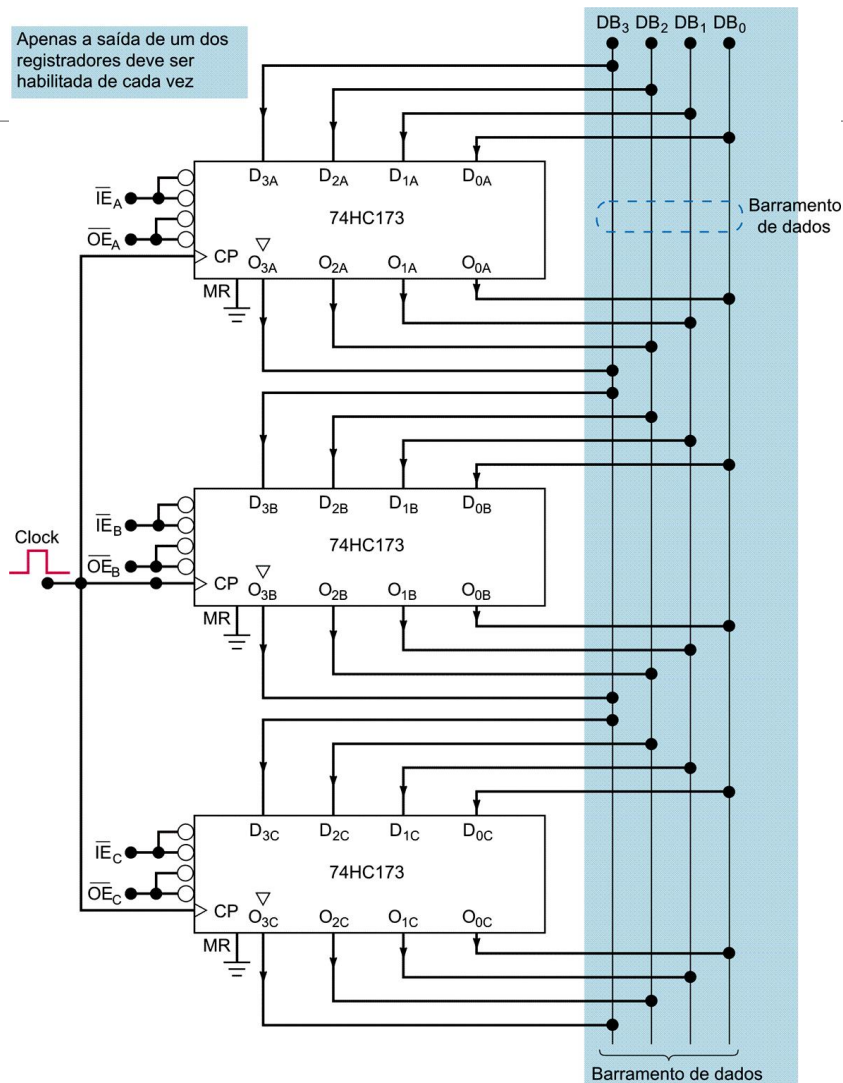
Entradas					Saídas dos FFs
MR	C	$\overline{IE}_1$	$\overline{IE}_2$	D_n	Q
H	X	X	X	X	L
L	L	X	X	X	Q_0
L	↯	H	X	X	Q_0
L	↯	X	H	X	Q_0
L	↯	L	L	L	L
L	↯	L	L	H	H

Quando $\overline{OE}_1$ ou $\overline{OE}_2$ estão em nível ALTO, a saída está em OFF (alta impedância); entretanto, isso não afeta o conteúdo ou a operação seqüencial do registrador

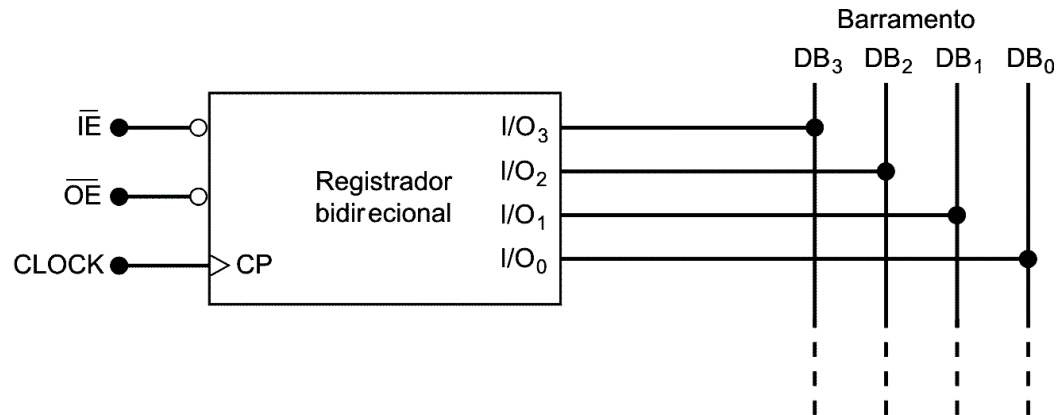
H = Nível de tensão ALTO Q_0 = saída antes da transição positiva
L = Nível de tensão BAIXO
X = irrelevante

Registrador Tristate utilizado como interface de entrada e/ou saída

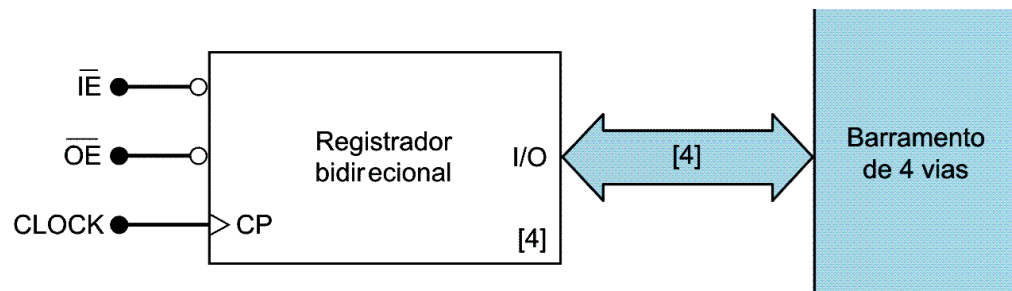
Apenas a saída de um dos registradores deve ser habilitada de cada vez



Barramento bidireccional

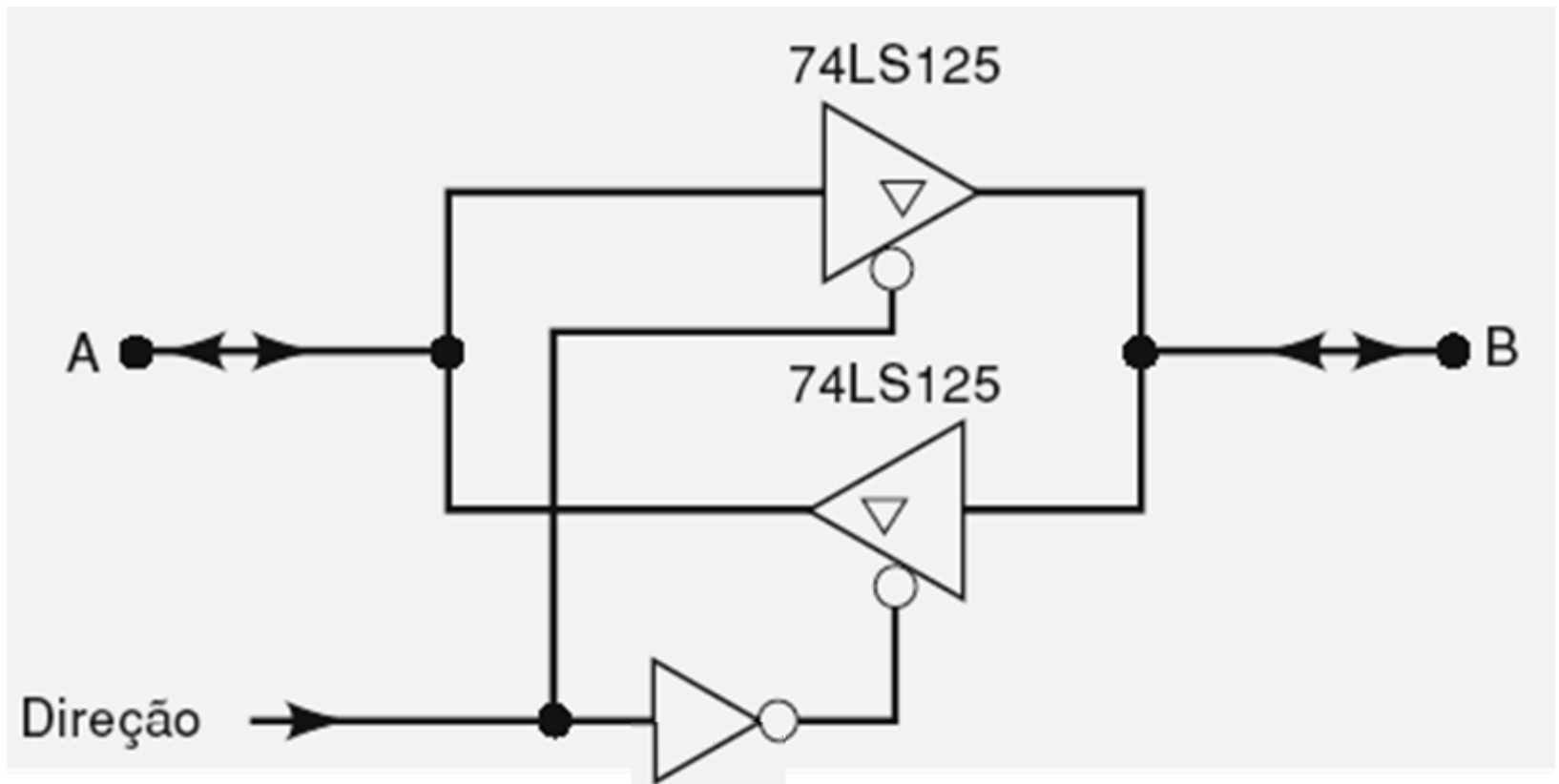


(a)

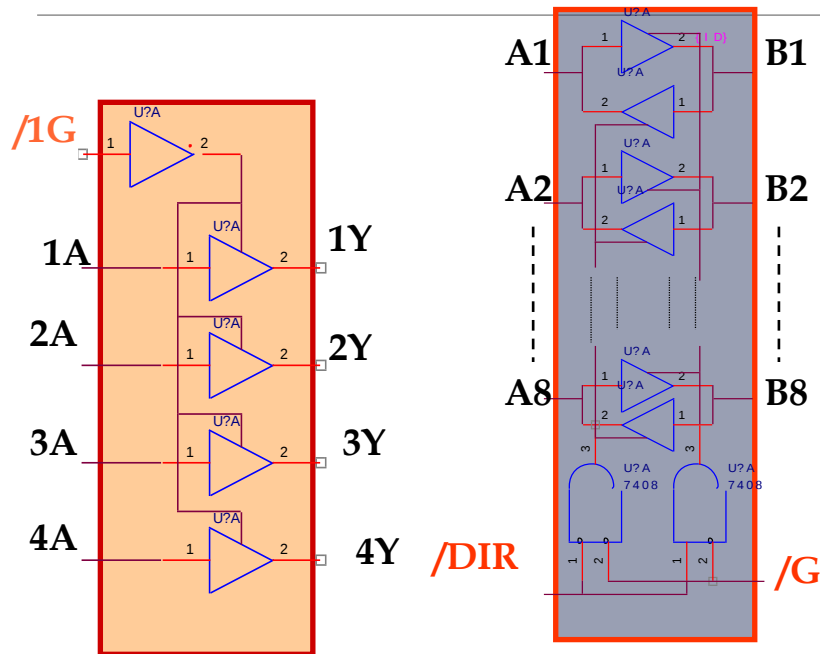


(b)

Porta Bidirecional Utilizando Tristate



Circuitos comerciais de Portas de tri-state

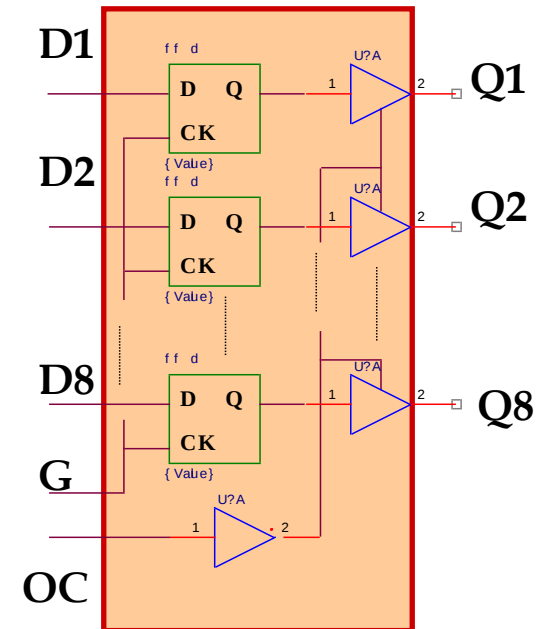


74LS244

/1G	Yi
0	Ai
1	Z

74LS245

/G	/DIR	operação
0	0	Bi para Ai
0	1	Ai para Bi
1	x	Z



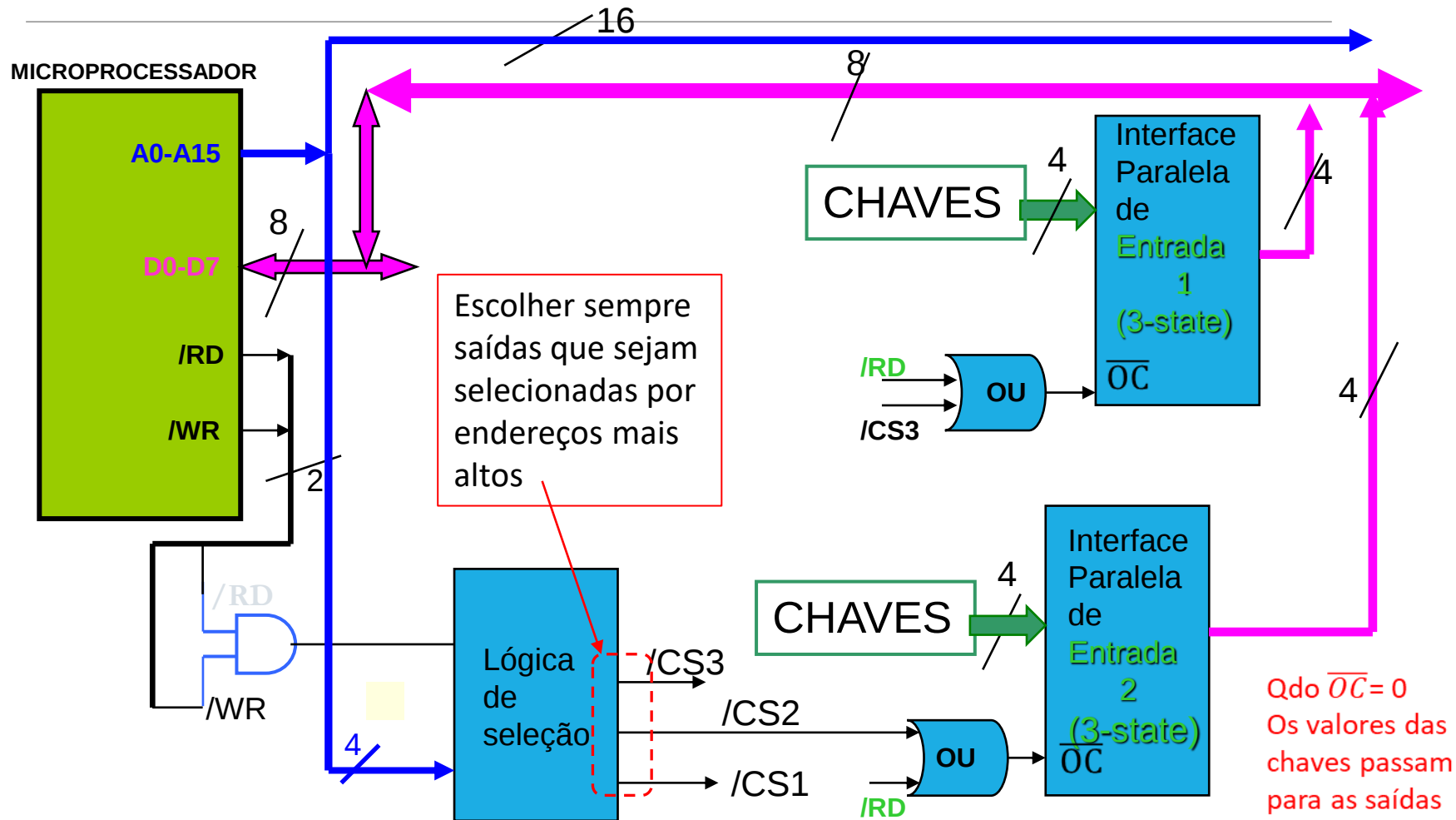
74LS373

Para G= "1"

OC	Qi
0	Q dos FF
1	Z

Microprocessador com dispositivo de entrada (chaves)

Microprocessador com 16 linhas de endereços e 8 bits de duto de dados:



dispositivo de entrada (chaves) ligado ao Microprocessador através de interface (circuito tristate)



Como o microprocessador lê de um conjunto de chaves:

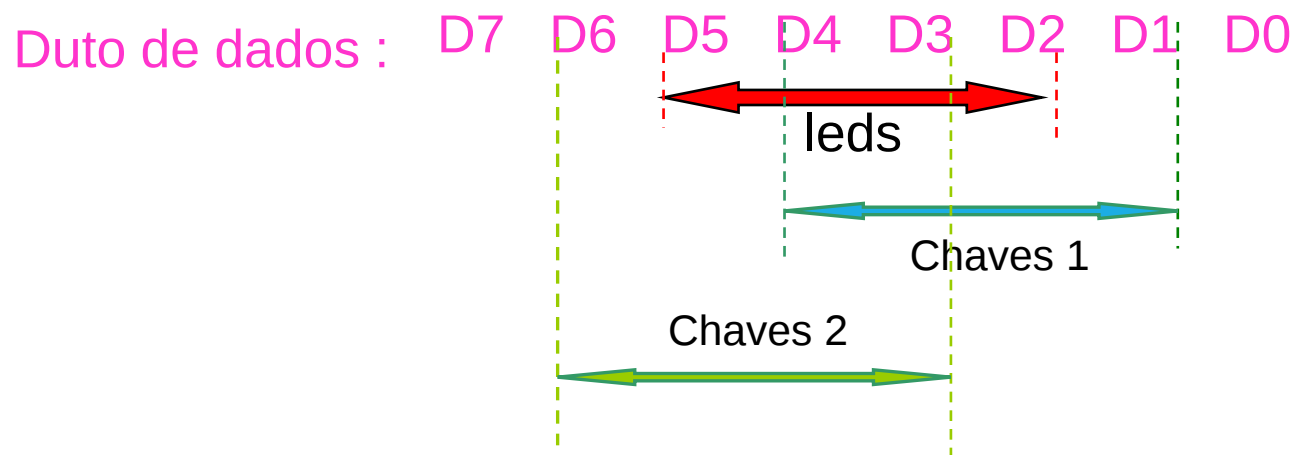
- O microprocessador gera um endereço para selecionar o dispositivo (conjunto de chaves) com o qual quer se comunicar, e coloca este endereço no duto de endereços.
- O microprocessador gera o sinal de leitura $\overline{RD}$;
- Parte das linhas de endereços do duto de endereços e o sinal $\overline{RD}$, através do circuito com decodificadores, geram o sinal $\overline{CS}$ que seleciona uma das interfaces que fica entre o conjunto de chaves do qual se quer ler e o microprocessador;
- O sinal de seleção $\overline{CS}$ mais o sinal de leitura ($\overline{RD}$) atuam na entrada de controle da interface de forma a habilitar a passagem dos valores das chaves daquele conjunto, para as saídas Q_i , e portanto para o duto de dados.
- O microprocessador lê essa informação que é transferida para o microprocessador, por meio do duto de dados, e guarda-a internamente. num dos registradores internos à CPU

Como o microprocessador escreve (envia dados) para um conjunto de LEDs:

- O microprocessador gera um endereço para selecionar o dispositivo (conjunto de LEDs) com o qual quer se comunicar e coloca esse endereço no duto de endereços.
- O microprocessador gera o sinal de escrita $\overline{WR}$;
- Parte das Linhas de endereços do duto de endereços e o sinal $\overline{WR}$, através do circuito com decodificadores, geram o sinal $\overline{CS}$ que seleciona uma das interfaces que fica entre o conjunto de chaves do qual se quer ler e o microprocessador;
- O sinal de seleção $\overline{CS}$ mais o sinal de escrita ($\overline{WR}$) atuam na entrada de controle da interface do conjunto de LEDs de forma a habilitar a passagem dos valores do duto de dados para a entrada da interface e depois, para o conjunto de LEDs,
- O microprocessador envia a informação que é transferida pelo duto de dados do microprocessador, para a interface (Registradores) que interliga os LEDs.

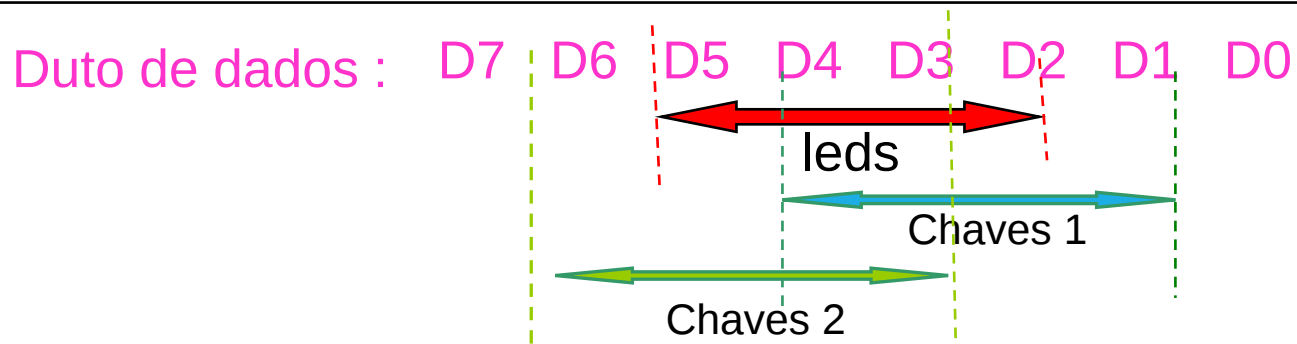
Exercício com chaves e LEDs

Implementar a lógica de seleção que possibilite selecionar 2 conjuntos de 4 chaves e 1 conjunto de 4 LEDs



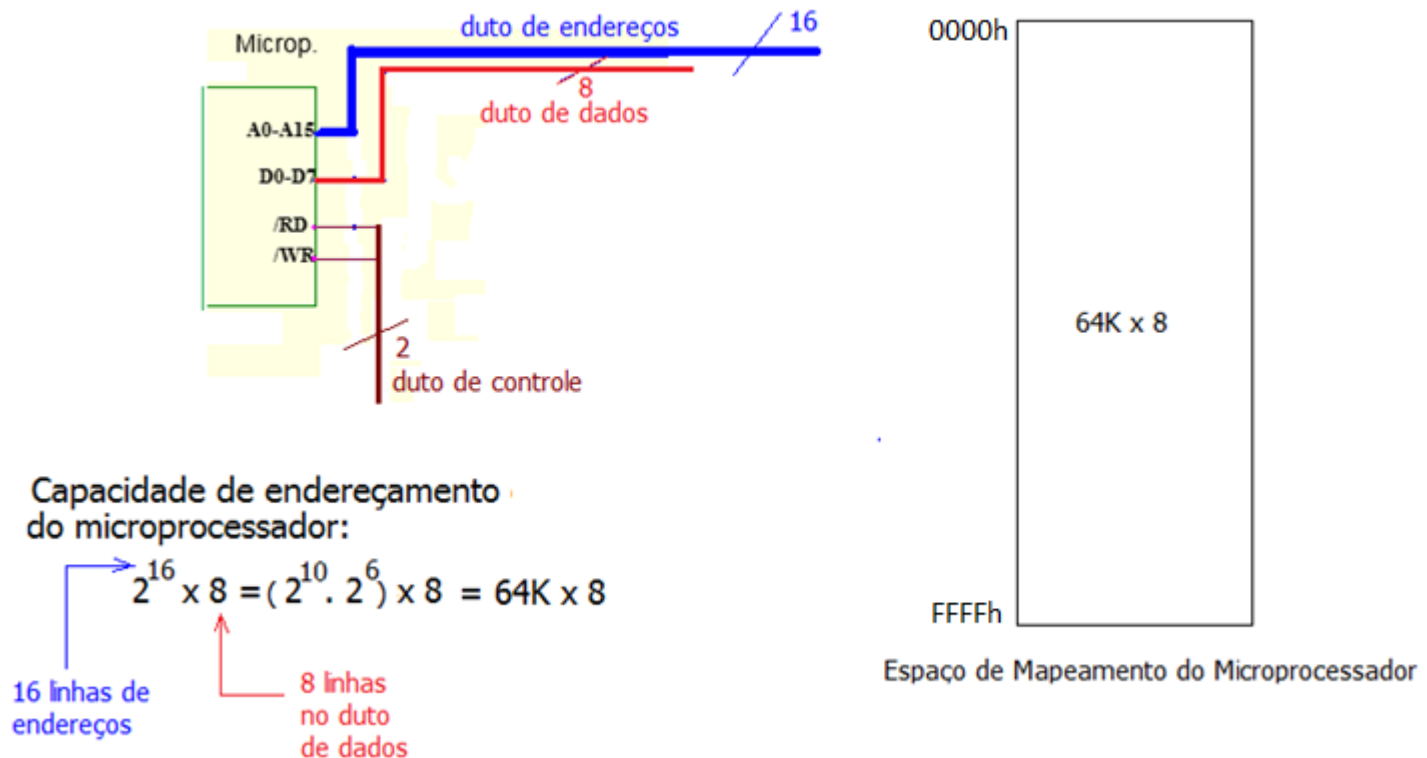
Exercício com chaves e LEDs

1. Fazer o projeto do hardware da lógica de seleção que possibilite um microprocessador (com 16 linhas de endereços e 8 bits de duto de dados) receber nos bits D1, D2, D3 e D4 do duto de dados o sinal proveniente de um dispositivo constituído por 4 chaves(chaves1) e nos bits D3, D4, D5 e D6 o sinal de um dispositivo constituído de 4 chaves(chaves2)
2. Divida o espaço de endereçamento do microprocessador em faixas menores possível
3. Posicione o dispositivo de entrada chaves1 na faixa de endereço que contém o endereço EE0Ch e o dispositivo chaves2 na faixa que contém o endereço F000h
4. Para a lógica de seleção tem-se apenas um decodificador CI 74154, 1 CI 74373 para interfacear o dispositivo chaves1 e 1 CI 74244 para interfacear o dispositivo chaves2.
5. Completar esse projeto possibilitando à esse microprocessador enviar sinais dos bits D2,D3,D4 e D5 do duto de dados para um dispositivo constituído por 4 Leds. Esse dispositivo deve ser selecionado na faixa que contém o endereço DA00h. Utilize um CI 74373 como interface.
6. Determine qual faixa de endereço que seleciona cada interface



Resolução: exercício com chaves e LEDs passo a passo

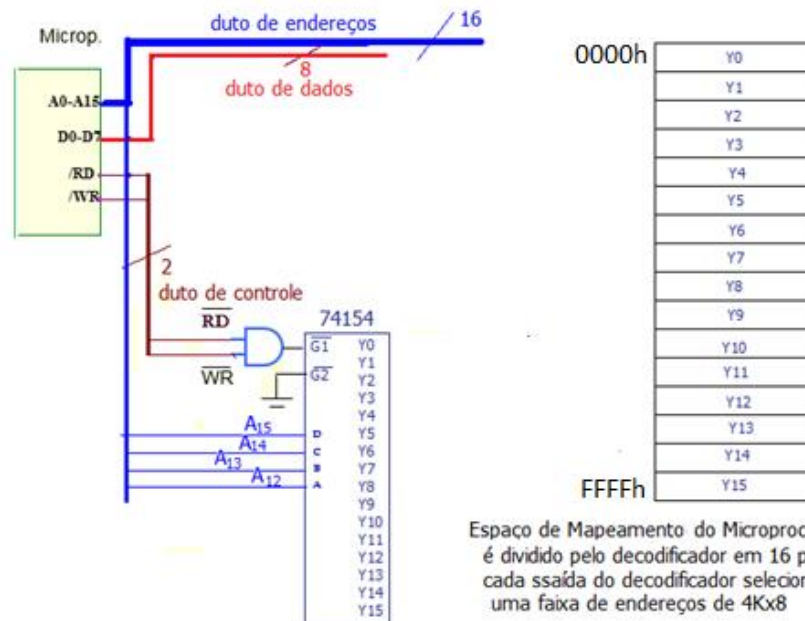
Representando o microprocessador e determinando espaço de endereçamento:



Resolução: exercício com chaves e LEDs passo a passo

No decodificador 74154 são utilizadas 4 linhas de endereços dividindo assim o espaço de endereçamento do microprocessador que é de 64Kx8 em 16 espaços de 4Kx8

Obs: só tem-se disponível 1 decodificador, então ele é utilizado para dividir o espaço em menores espaços possível, desta forma utiliza-se as 4 entradas D,C,B e A ligando-as às linhas de endereços A15,A14,A13 e A12, respectivamente, e os sinais de controle /RD e /WR em uma das entradas /G do CI 74154

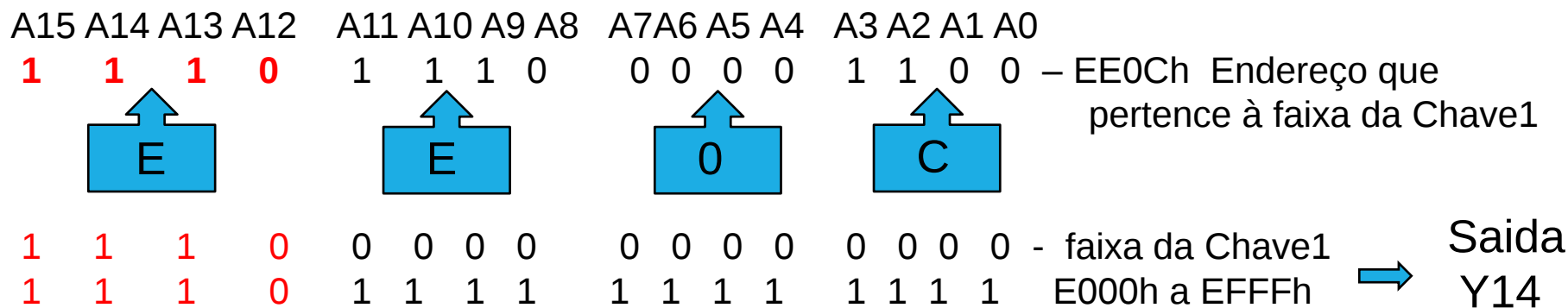


Espaço de Mapeamento do Microprocessador 64K x 8
é dividido pelo decodificador em 16 partes; $64K/16 = 4K$
cada saída do decodificador seleciona
uma faixa de endereços de 4Kx8

Todas as saídas desse decodificador podem ser usadas
como sinal de seleção pois de Y0 a Y15 podem ficar
ativas dependendo dos valores de endereços
A15,A14,A13,A12 enviados pelo microprocessador

Resolução: exercício com chaves e LEDs passo a passo

O dispositivo Chaves1 envia sinais para os bits D1, D2, D3 e D4 do duto de dados e deve ser posicionado na faixa de endereço que contém o endereço EE0Ch

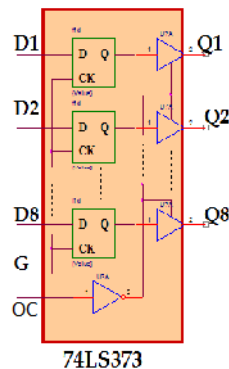


4 bits de
endereços no
decodificador

Resolução: exercício com chaves e LEDs

passo a passo

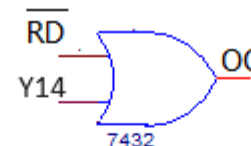
Liga-se o dispositivo chaves1 na saída Y14 do decodificador utilizando a interface 74373 a qual pode funcionar como registrador e/ou tri-state. Como o dispositivo é um dispositivo de entrada(chaves) é necessário que a interface seja um circuito tri-state. Portanto, utiliza-se o CI 74373 com a entrada clock(G) dos registradores sempre habilitada, ou seja em '1', e controla-se a entrada habilitadora de tri-state OC através da saída do decodificador e do sinal de controle /RD. Ou seja, quando o microprocessador for acessar o dispositivo chaves1, deve enviar um endereço que ative a saída Y14 do decodificador ($Y_{14} = '0'$) e também deve enviar um sinal de leitura ($/RD = '0'$), Desta forma liga-se uma porta OR



74LS373

Para $G = '1'$

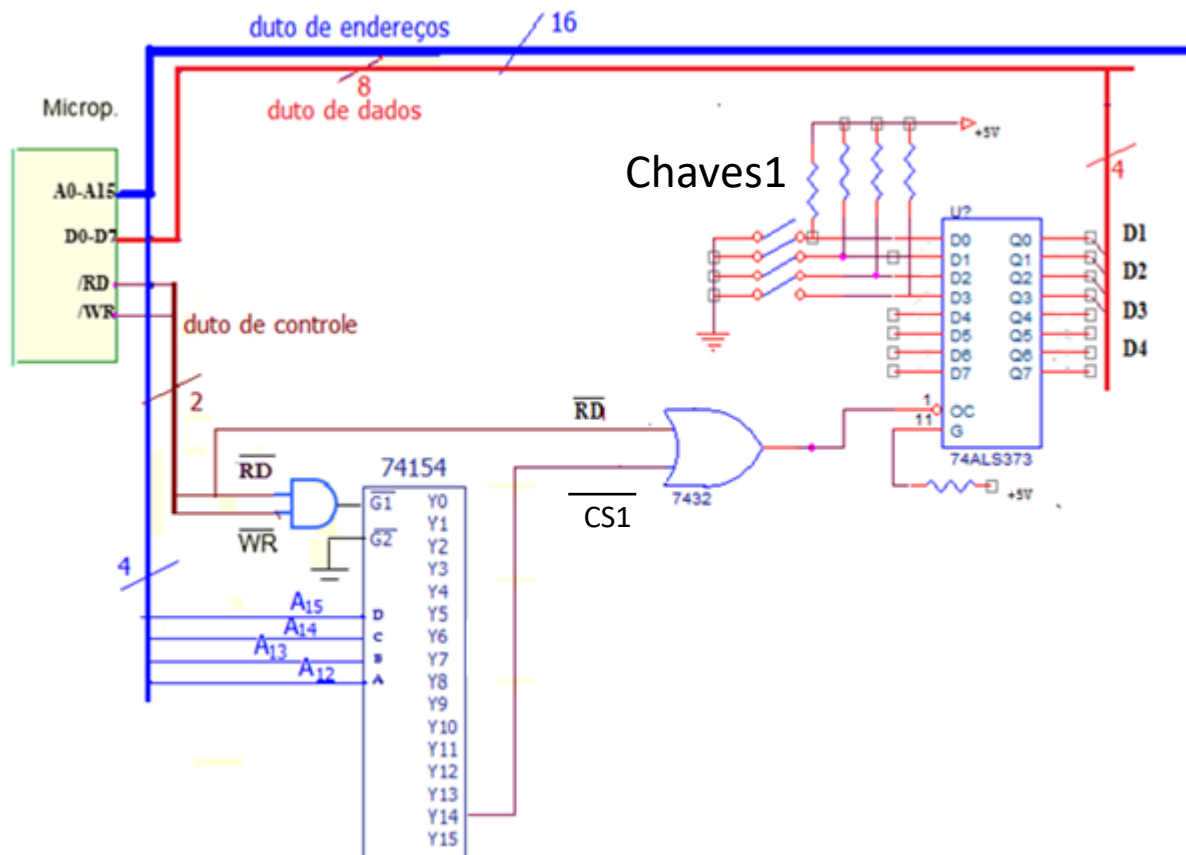
OC	Qi
0	Q dos FF
1	Z



Y14	$\overline{RD}$	OC
0	0	0
0	1	1
1	0	1
1	1	1

OC = '0' os valores de entrada que são colocados na chave passam para as saídas do CI74373 que estão ligadas ao duto de dados do microprocessador

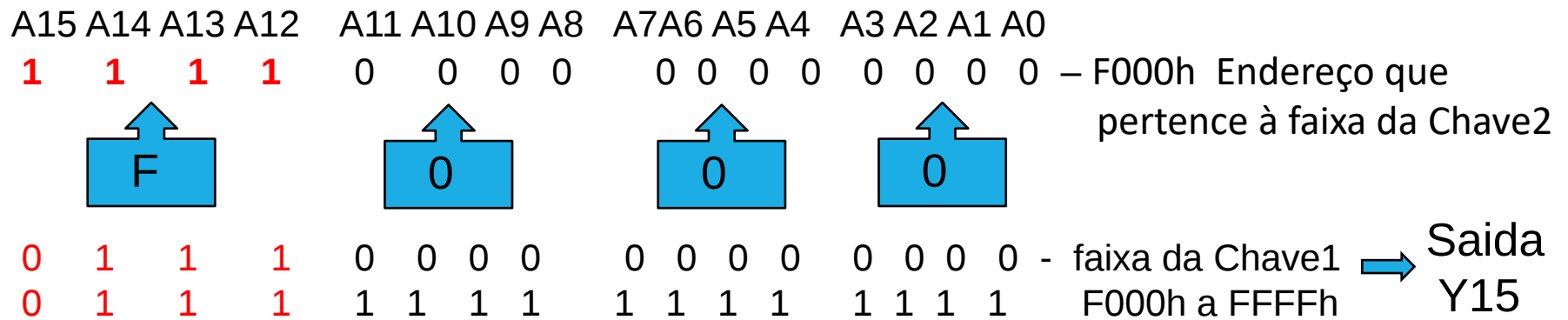
Resolução: exercício com chaves e LEDs passo a passo



Resolução: exercício com chaves e LEDs

passo a passo

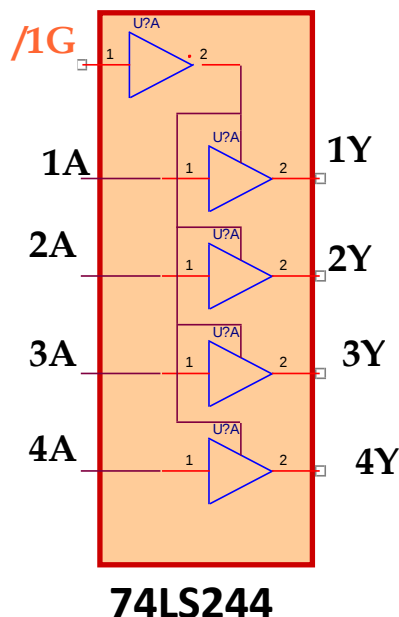
O dispositivo Chaves2 envia sinais para os bits D3, D4, D5 e D6 do duto de dados e deve ser posicionado na faixa de endereço que contém o endereço F000h



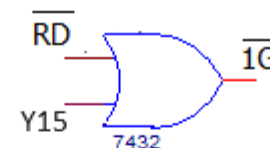
Resolução: exercício com chaves e LEDs

passo a passo

Liga-se o dispositivo **chaves2** na saída Y7 do decodificador utilizando a interface 74244 a qual consiste em 4 tri-states controlados pela mesma entrada 1G. Quando $1G = '0'$, as entradas passam para a saída e quando a entrada $1G = '1'$ a saída fica em alta impedância (Z). Portanto, controla-se a entrada habilitadora de tri-state 1G através da saída Y15 do decodificador e do sinal de controle $\overline{RD}$. Ou seja, quando o microprocessador for acessar o dispositivo **chaves2**, deve enviar um endereço que ative a saída Y15 do decodificador ($Y7 = '0'$) e também deve enviar um sinal de leitura ($\overline{RD} = '0'$), Desta forma liga-se uma porta OR



/1G	Yi
0	Ai
1	Z

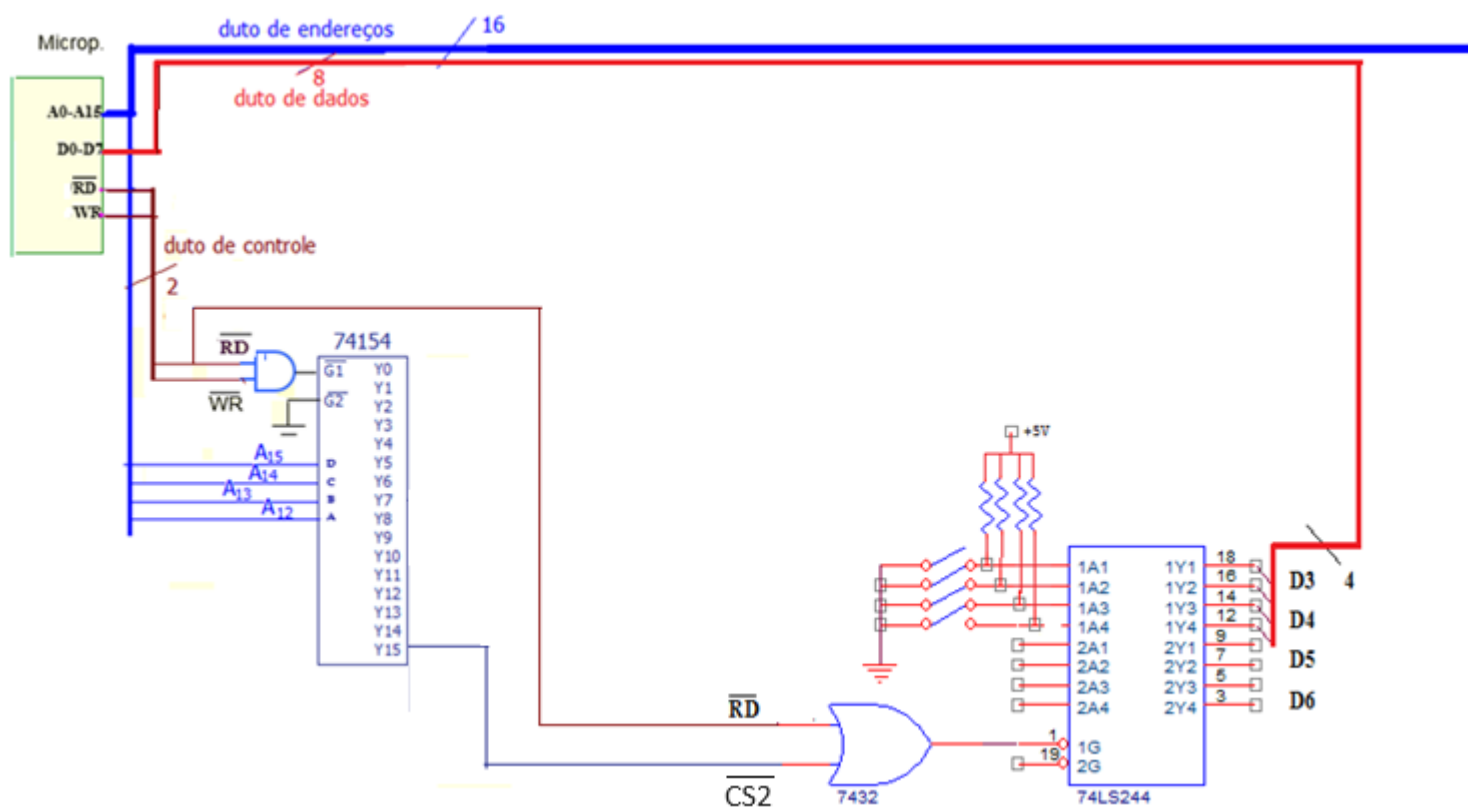


Y15	$\overline{RD}$	$\overline{1G}$
0	0	0
0	1	1
1	0	1
1	1	1

$\overline{1G} = '0'$ os valores de entrada que são colocados na chave passam para as saídas do CI74244 que estão ligadas ao duto de dados do microprocessador

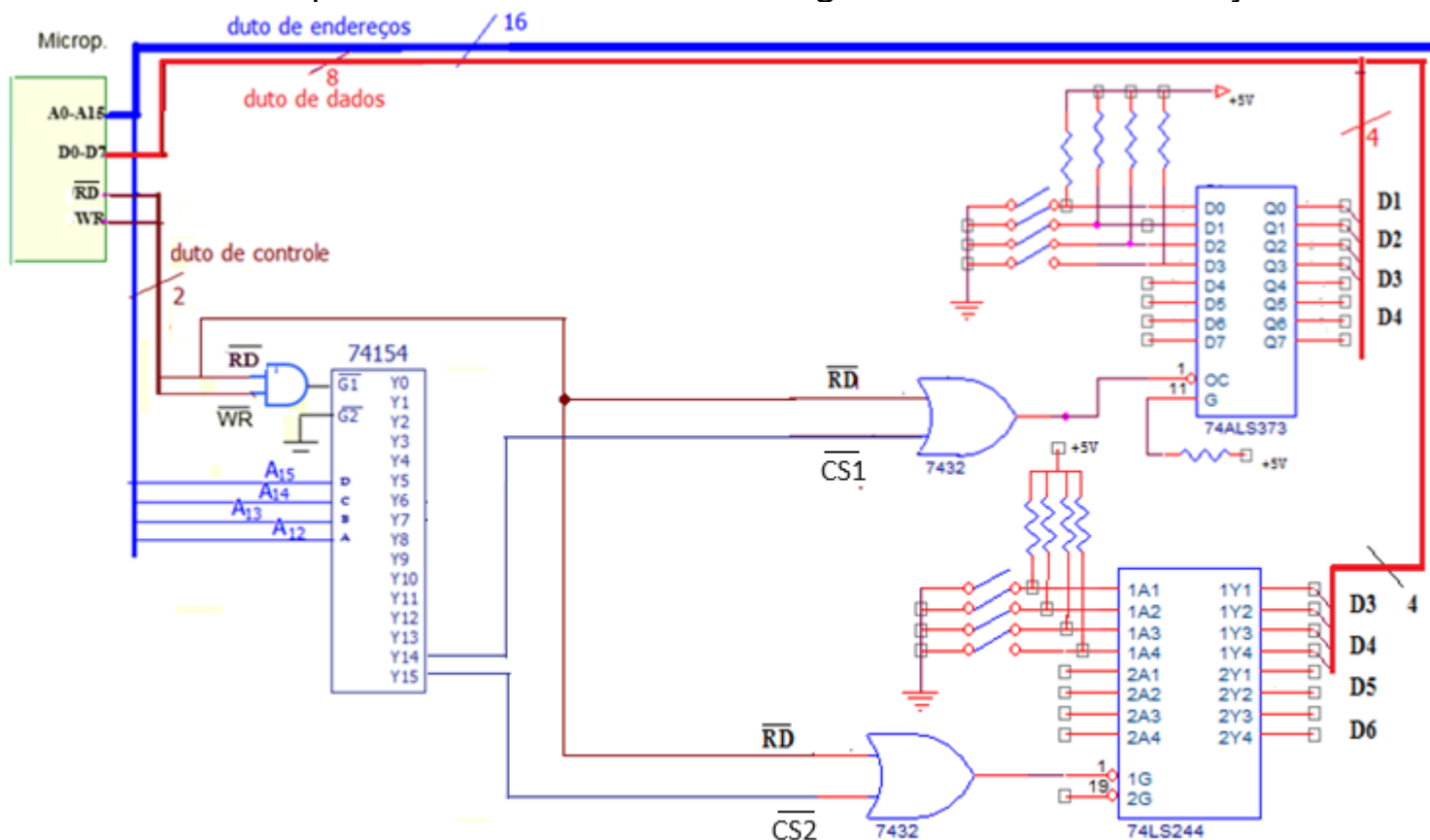
Resolução: exercício com chaves e LEDs passo a passo

Dispositivo Chaves2 ligado ao circuito de seleção



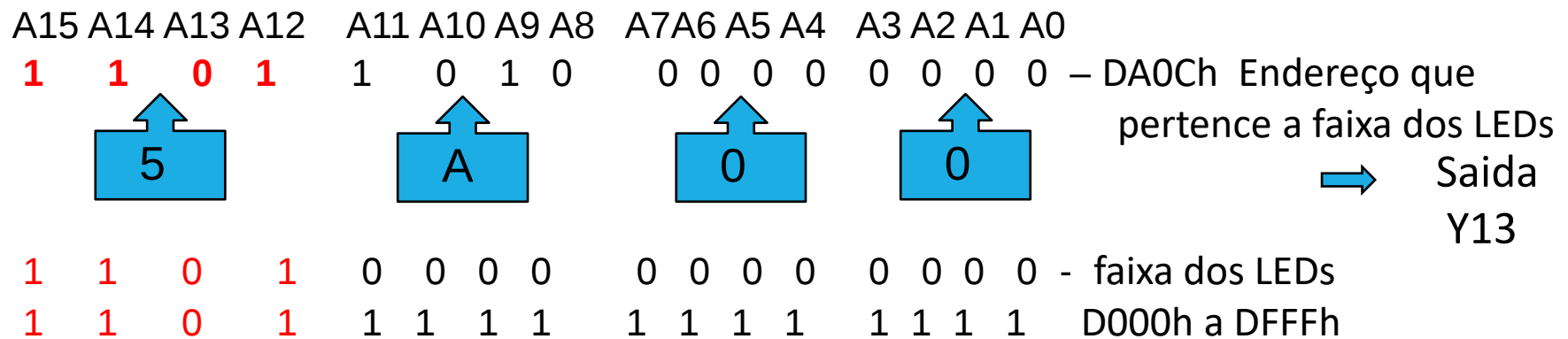
Resolução: exercício com chaves e LEDs passo a passo

Dispositivos Chaves1 e Chaves2 ligados ao circuito de seleção



Resolução: exercício com chaves e LEDs passo a passo

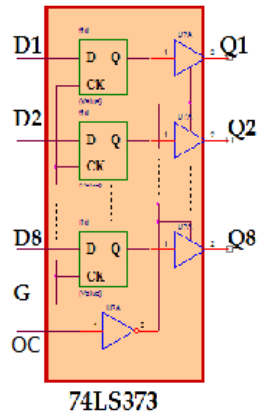
O dispositivo LEDs recebe sinais dos bits D2,D3,D4 e D5 do duto de dados do microprocessador e deve ser posicionado na faixa de endereço que contém o endereço DA00h



Resolução: exercício com chaves e LEDs

passo a passo

Liga-se o dispositivo LEDs na saída Y5 do decodificador utilizando a interface 74373 a qual pode funcionar como registrador e/ou tri-state. Como esse dispositivo é um dispositivo de saída(LEDs) é necessário que a interface seja um registrador. Portanto, utiliza-se o CI 74373 com a entrada habilitadora de tri-state (OC) em nível baixo, de tal maneira que a saída está sempre habilitada e, então controla-se a entrada de clock(G) dos Flip-Flops tipo D (registradores) através da saída do decodificador (Y13) e do sinal de controle /WR. Ou seja, quando o microprocessador for acessar o dispositivo LEDs, deve enviar um endereço que ative a saída Y13 do decodificador (Y13= '0') e também deve enviar um sinal de escrita(/WR = '0'), Desta forma liga-se uma porta NOR



Para G= '1'

OC	Qi
0	Q dos FF
1	Z



Y13	$\overline{\text{WR}}$	G
0	0	1
0	1	0
1	0	0
1	1	0

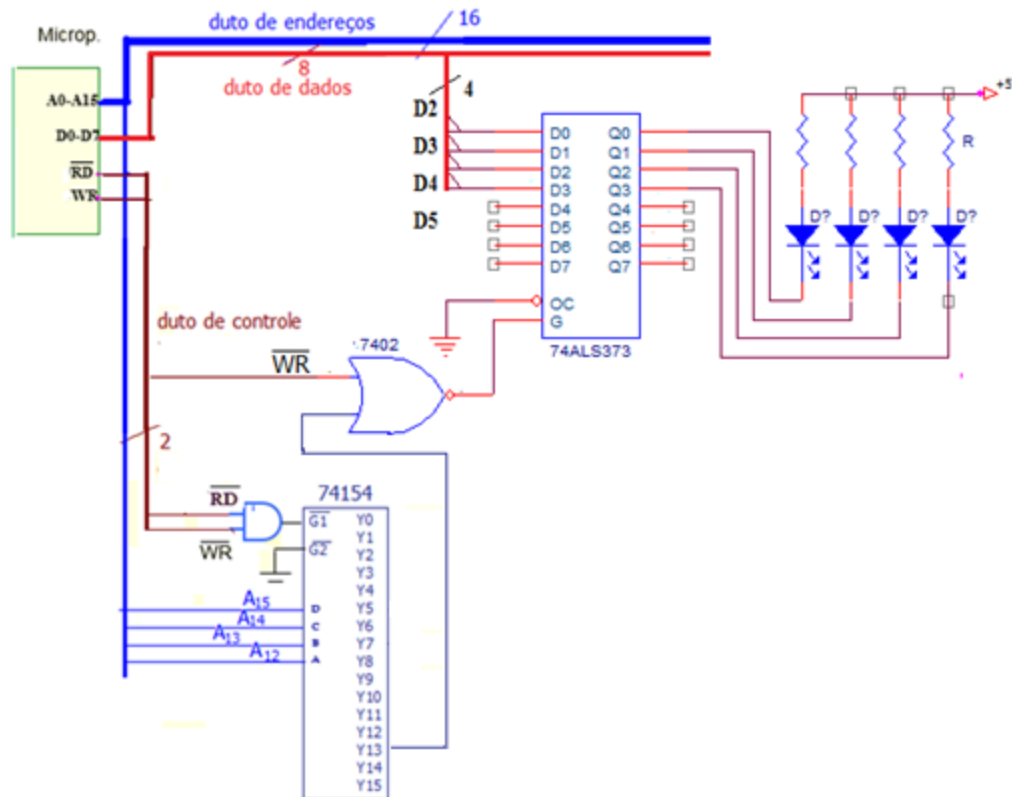
G='1' permite passar os valores das entradas D para as saídas Q intermediárias (Qi), e

OC = '0' possibilita que as entradas Qi

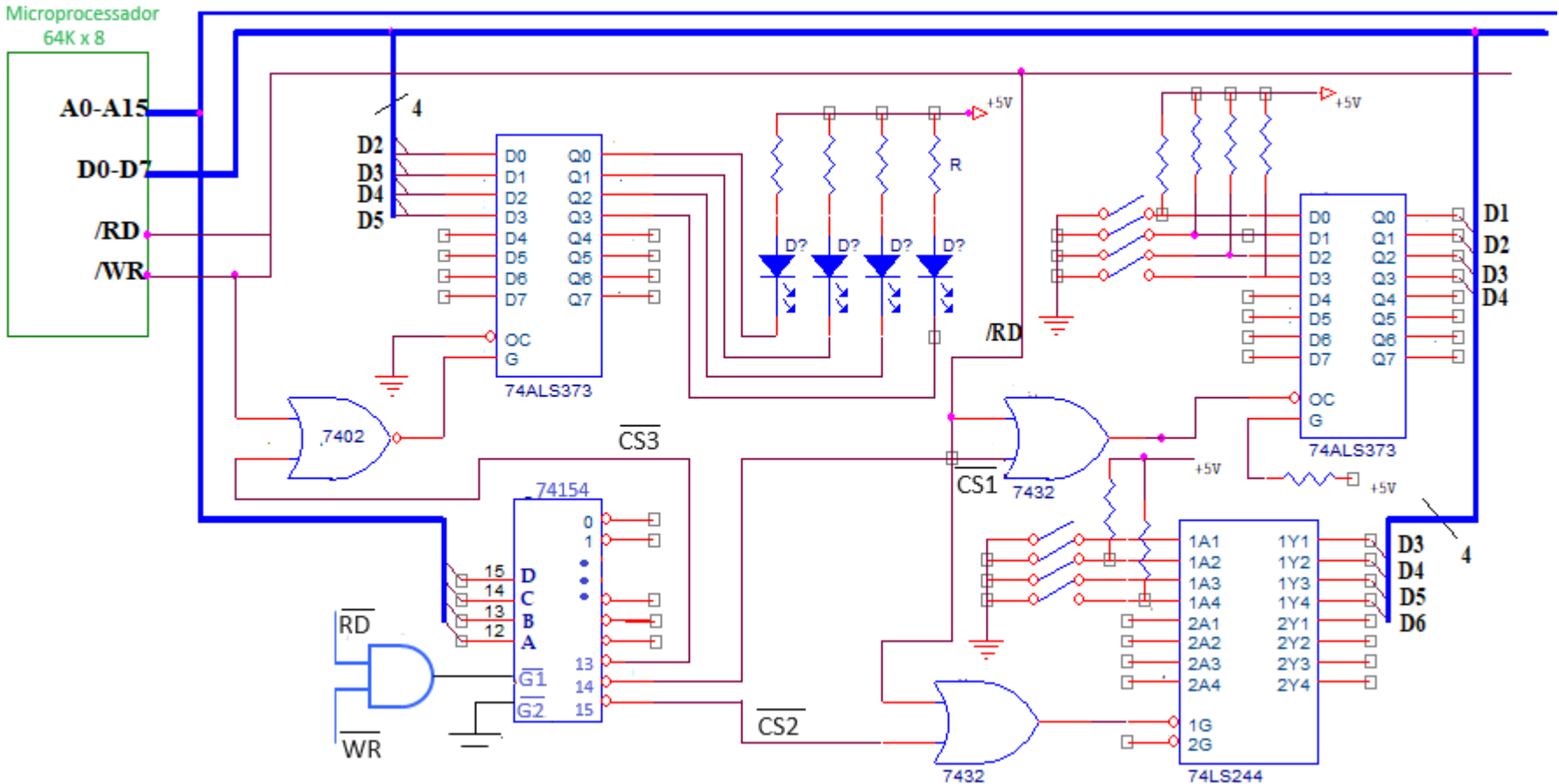
G='1' ocorre quando Y13 estiver ativo (Y13 = '0'), ou seja, quando o microprocessador selecionar a interface dos LEDs e quando enviar um sinal de escrita(/WR='0')

Resolução: exercício com chaves e LEDs passo a passo

Dispositivo LEDs ligado ao circuito de seleção



Circuito de Seleção Final



Resolução: exercício com chaves e LEDs

Faixas de endereço que selecionam cada interface

A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	
1	1	0	1	X	X	X	X	X	X	X	X	X	X	X	X	X - LEDs
1	1	1	0	X	X	X	X	X	X	X	X	X	X	X	X	X - Chaves1
1	1	1	1	X	X	X	X	X	X	X	X	X	X	X	X	X - Chaves2

Em Hexadecimal:

LEDs: D000h a DFFFh

Chaves1: E000h a EFFFh

Chaves2: F000h a FFFFh

Obs: X representa irrelevante.

FIM