

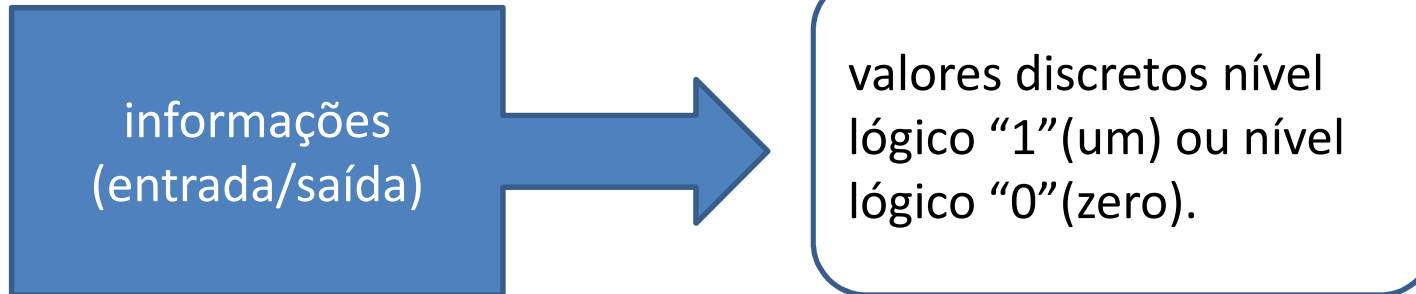


Escola de Engenharia de São Carlos  
Departamento de Engenharia Elétrica e de  
Computação  
SEL0384 – Laboratório de Sistemas  
Digitais I

Profa. Luiza Maria Romeiro Codá

# Introdução

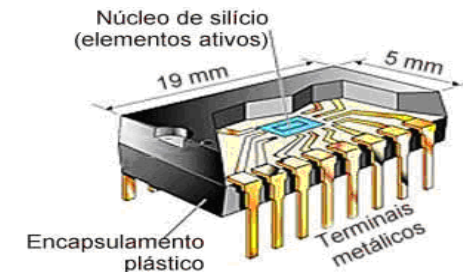
- **Sistemas Digitais:**



**circuitos digitais (ou circuitos lógicos) :**

**apresentam a forma de circuitos digitais integrados (CI)**

**Circuito Integrado(CI)** ou *chip*, é um dispositivo microeletrônico que consiste de muitos transístores e outros componentes fabricados sobre a mesma pastilha de silício, os quais são interligados capazes de desempenhar muitas funções.



# Tipos de encapsulamentos de CI

diferem um do outro de acordo com as seguintes características :

- ✓ **dissipação de calor;**
- ✓ **temperatura de operação;**
- ✓ **blindagem contra interferência / ruídos;**
- ✓ **número de pinos / vias;**
- ✓ **montagem convencional ou SMT (Surface Mounted Technology).**
- ✓ **nível de integração / quantidade de portas lógicas em cada *Chip*.**
- ✓ **De acordo com as aplicações (aplicações especiais: EPROMs, Smart Cards, etc..)**

# Tecnologias de montagem de circuitos digitais

- **montagem through-hole ( montagem através de furos):**

pinos dos componentes que são inseridos em buracos abertos nas placas de circuito impresso e soldados às superfícies no lado oposto, ou inseridos através de soquetes componentes (são geralmente chamados de *componentes PTH* (*pin through hole*)).

- **montagem superficial (SMT) :**

os componentes são montados diretamente sobre a superfície da placa de circuito impresso, permitindo o aproveitamento de ambas as faces (*dispositivos de montagem superficial* ou **SMDs**)



PTH



SMT

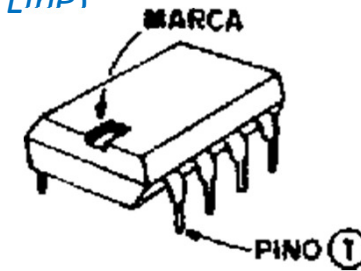
Ref: <http://smdsystems.com/smtpth.htm>

# Cápsulas do C.I. Digital

Encapsulamentos utilizados na tecnologia de montagem **through-hole**:

- Cápsulas retangulares com dupla fila de pinos (DIL ou DIP – *Dual In Line*)

Material utilizado pode ser: Plástico ou cerâmico

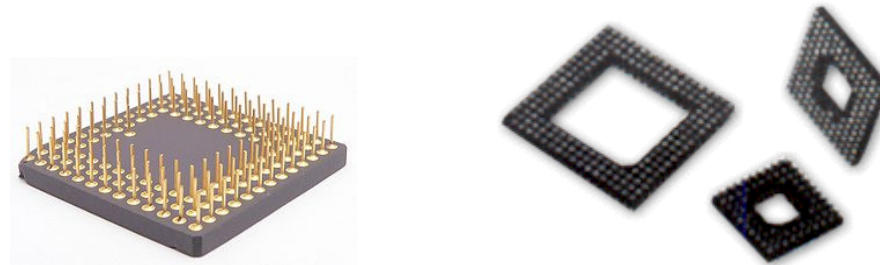


- Cápsulas quadradas com pinos nos 4 lados e pinos dobrados *Leaded Chip Carrier (LCC)*



- Cápsulas quadradas com pinos dispostos em matriz *Pin Grid Array (PGA)*

Material utilizado pode ser: plásticos, cerâmicos ou orgânicos



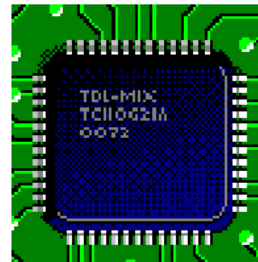
# Cápsulas do C.I. Digital

Encapsulamentos utilizados na tecnologia de montagem superficial (SMT):

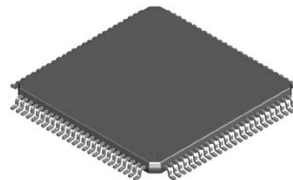
- **Small-Outline Integrated Circuit (SOIC):** Cápsulas retangulares com dupla fila de pinos semelhantes ao DIP em miniatura: material utilizado pode ser: Plástico ou cerâmico



- **Quad Flat Package (QFP):** Cápsulas quadradas parecida com o LCC, mas com os pinos dobrados para serem soldados diretamente na placa. Material : plástico ou cerâmico



- **Thin Plastic Quad Flat Package (TQFP):** é um Encapsulamento Plástico Quadrado Fino parecido com o LCC e bem mais fino do que o QFP,



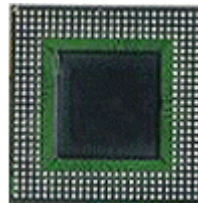
# Cápsulas do C.I. Digital

Encapsulamentos utilizados na tecnologia de montagem superficial (SMT)  
(Continuação):

- **Leadless Ceramic Chip Carrier(LCCC):** não tem pinos, no seu lugar existem uns contatos metálicos moldados na cápsula cerâmica



- **Ball Grid Array (BGA):** Padrão de encapsulamento de circuitos integrados baseado no PGA onde os pinos são pequenas bolas,. É soldado à placa de circuito impresso através de soldagem SMD. É também conhecido como PBGA (Plastic Ball Grid Array).



# Classificação dos CIs:

**Quanto à complexidade de integração:** número de portas lógicas

**SSI** - Integração em pequena escala (até 12 portas lógicas por CI)

**MSI**- Integração em média escala (de 13 até 99 portas por CI)

**LSI** - Integração em larga escala (de 100 a 999 portas)

**VLSI** -Integração em muito larga escala ( de 1000 a 100 mil portas lógicas )

**ULSI**- Integração em ultra-larga escala (acima de 100 mil portas lógicas a 999.999portas) ou **ELSI**- Integração em Extra larga escala.

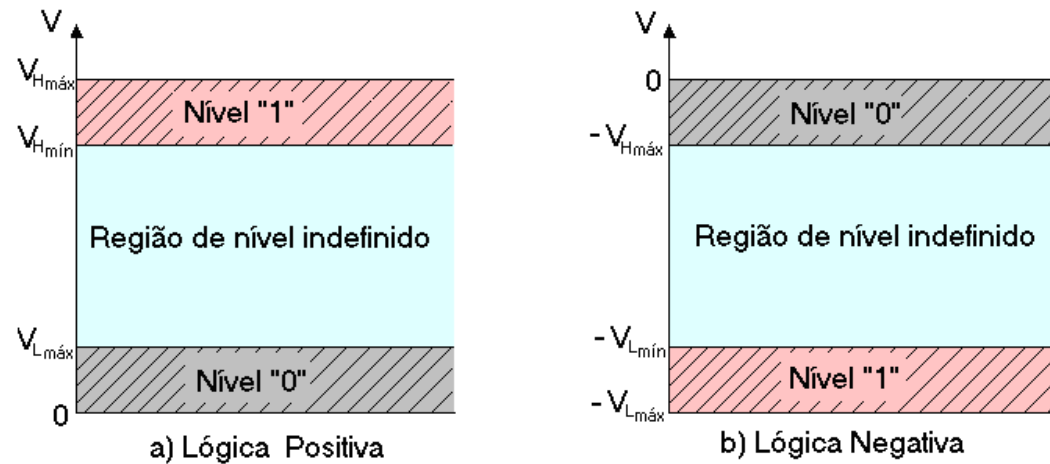
**GSI**- Giga escala de integração 1 milhão ou mais portas lógicas



# Famílias de CIs

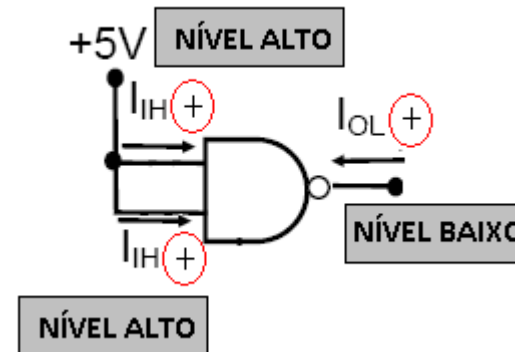
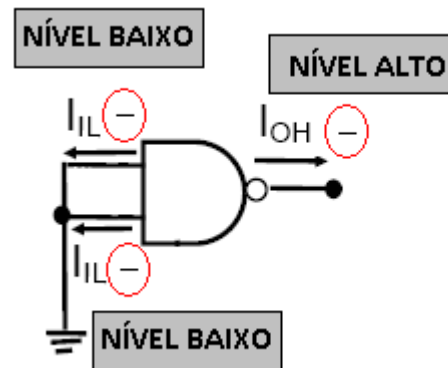
- RTL** (Lógica Resistor-Transistor): utiliza apenas resistores e transistores (obsoleta)
- DTL** (Lógica Diodo-Transistor): utiliza diodos e transistores (obsoleta)
- ECL** (Lógica Acoplada pelo Emissor): muitos transistores bipolares por porta. A corrente elétrica que carrega a informação e não a tensão (inconveniente: é mais difícil medir corrente). Alta velocidade de comutação e é usada em integração pequena e média escala. Alta velocidade e alto consumo de potência.  
Tempo de atraso: 3 ns . Fan-out =25.
- TTL** (Lógica Transistor-Transistor): transistor bipolar como elemento principal. Usada em circuitos de pequena e média integração. Tempo de atraso = 10ns, Fan-out = 10.
- MOS** (Lógica Metal-Óxido Semicondutor): Utiliza o MOSFET sem a necessidade de uso de resistores, e por esse motivo ocupam pouco espaço, usada em integração em média e muita larga escala. Alta densidade de integração, baixo consumo de potência, baixa velocidade de operação. Tempo de atraso: 300ns. Fan-out=50.
- N-MOS utilizam apenas MOSFET por indução canal N, são mais rápidos e possuem integração maior do que os P-MOS que utilizam apenas MOSFET por indução canal P.(Obsoleto)
- CMOS** (Lógica com MOS de Simetria Complementar): Utiliza o MOSFET tanto canal P como canal N. Alta velocidade de operação e consumo de potência extremamente baixo. Permite larga escala de integração, porém mais baixa do que os dispositivos MOS.Tempo de Atraso = 60ns, Fan-out >50.

# Níveis Lógicos associados aos CIs



- $V_{iH}$  - Tensão de entrada correspondente ao nível alto ("1") na entrada.
- $V_{iL}$  - Tensão de entrada correspondente ao nível baixo ("0") na entrada.
- $V_{oH}$  - Tensão de saída correspondente ao nível alto ("1") na saída.
- $V_{oL}$  - Tensão de saída correspondente ao nível baixo ("0") na saída
- $I_{iH}$  - Corrente de entrada correspondente ao nível alto ("1") nesta entrada.
- $I_{oH}$  - Corrente de saída correspondente ao nível alto ("1") nesta saída.
- $I_{oL}$  - Corrente de saída correspondente ao nível baixo ("0") nesta saída..
- $I_{iL}$  - Corrente de entrada correspondente ao nível baixo ("0") nesta entrada
- $V_{cc}$  Tensão de alimentação da família TTL
- $GND$  Tensão de referência (ou terra) para a família TTL
- $V_{DD}$  Tensão de alimentação: tensão mais positiva da família CMOS
- $V_{SS}$  Tensão mais negativa (ou de referência) para a família CMOS

# convenção do sinal das correntes na porta lógica



# Identificação do CI TTL ou CMOS com encapsulamento DIP

<b>aa</b>	<b>bb</b>	<b>ccc</b>	<b>ddd</b>	<b>e</b>
-----------	-----------	------------	------------	----------

Nome: aa bb ccc ddd e		SN 7400N
<b>aa</b>	Identificador do fabricante	SN :Texas Instruments
<b>bb</b>	Faixa de Temperatura de trabalho	74: 74°C
<b>ccc</b>	Identificador de família e subfamília	Sem letras: TTL padrão
<b>ddd</b>	Identificador da função lógica	00: 4 portas nand de 2 entradas
<b>e</b>	encapsulamento	Varia de para cada fabricante: N padrão

**Campo 1: aa** 2 letras identificação do fabricante

Código do Fabricante	Fabricante
SN	TEXAS
DM	NATIONAL
F	FAIRCHILD
MC	MOTOROLA
FJ	PHILIPS
N	SIGNETICS
FL	SIEMENS
HD	HITACHI
MB	FUJITSU
M	MITSUBISHI
μP B 2000 D	NEC
TD 34 00.A P	TOSHIBA

## Continuação: Identificação do CI TTL ou CMOS com encapsulamento DIP

**Campo 2: bb** dois números: Indica a faixa de Temperatura de trabalho do CI

**Série 54:** -55 a + 125° C (aplicação militar)

Tensão de alimentação: 4,5 a 5,5V.

**Série 74:** 0 a +74° C (aplicação industrial)

Tensão de alimentação: 4,75 a 5,25V

**Obs:** existia uma série 64 que apresentava operação intermediária (Obsoleta)

**Campo 3: ccc** pode ser nenhuma a tres letras: indicam a família e subfamília (ou séries) do CI identificada através do tipo de dispositivo utilizado na integração.

**Obs:** nenhuma letra indica família TTL padrão.

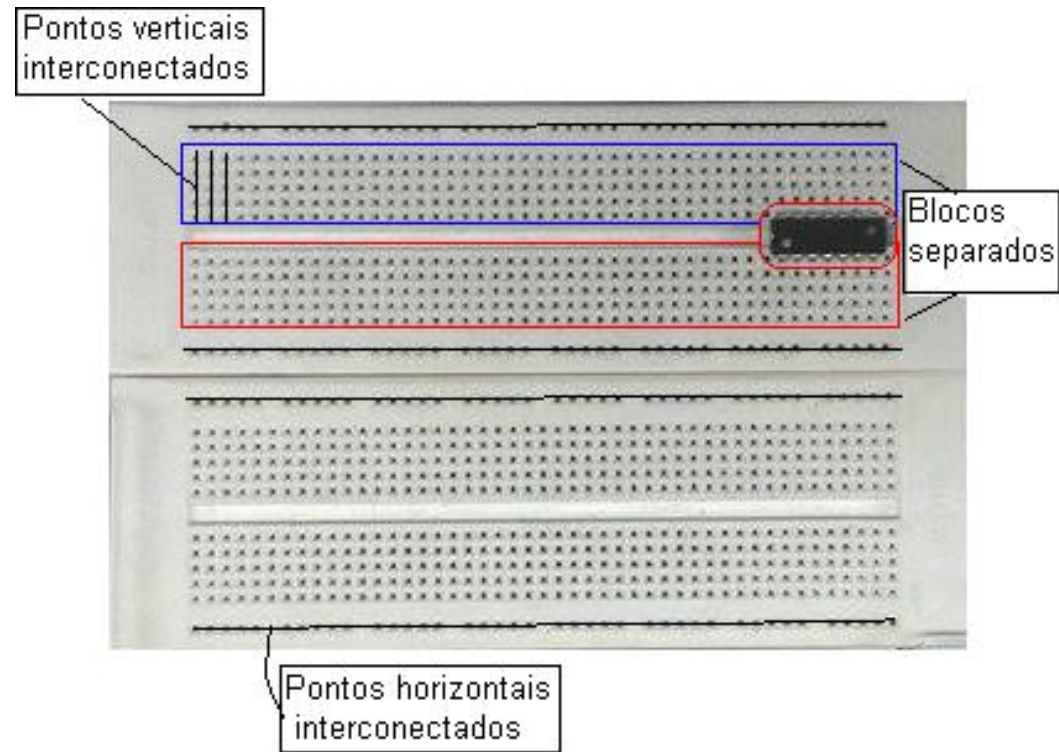


# Módulo de montagem Datapool 8810



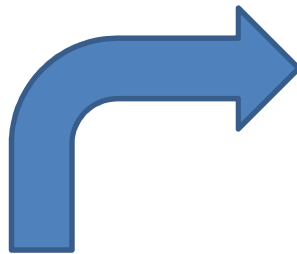
# Módulo de montagem Datapool 8810

## Matriz de contatos





# Módulo de montagem Datapool 8810 (continuação)



Botão de ligar

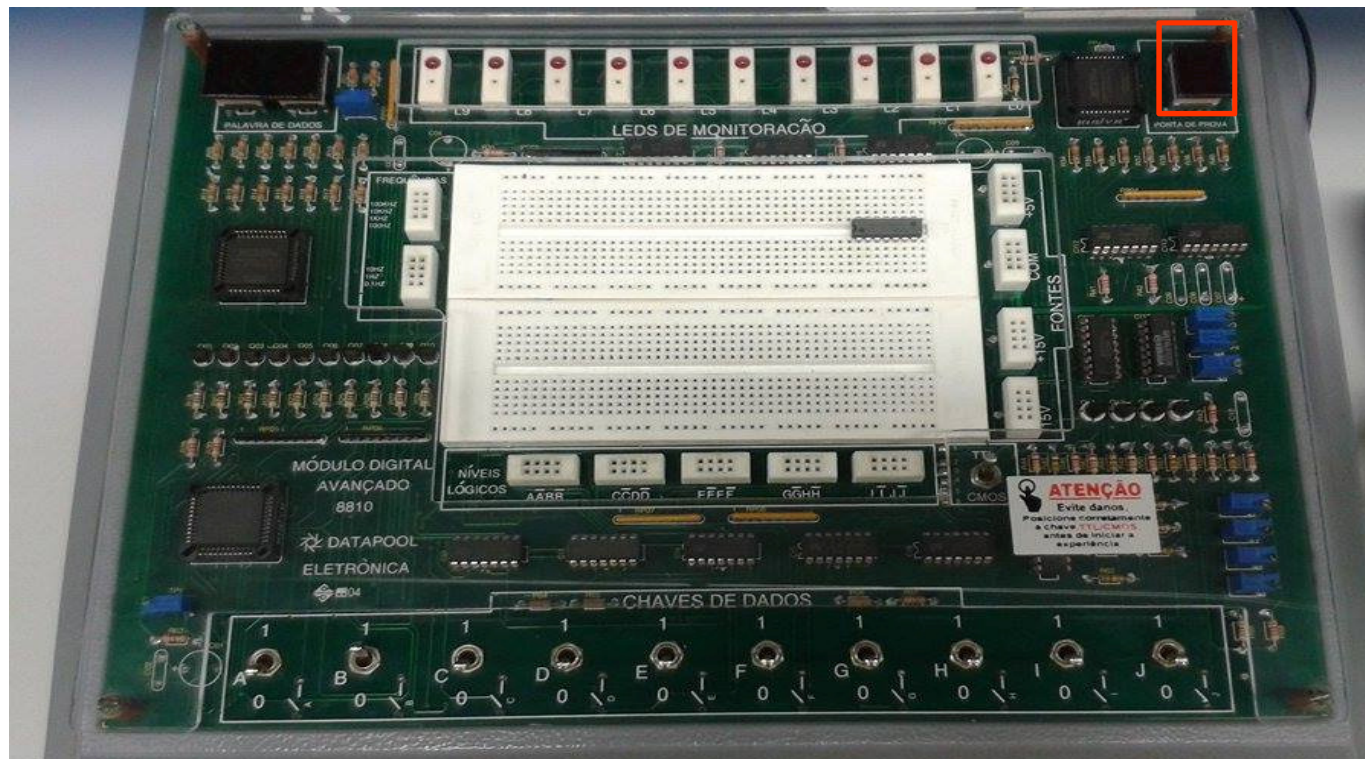


# Módulo de montagem Datapool 8810

## (continuação)

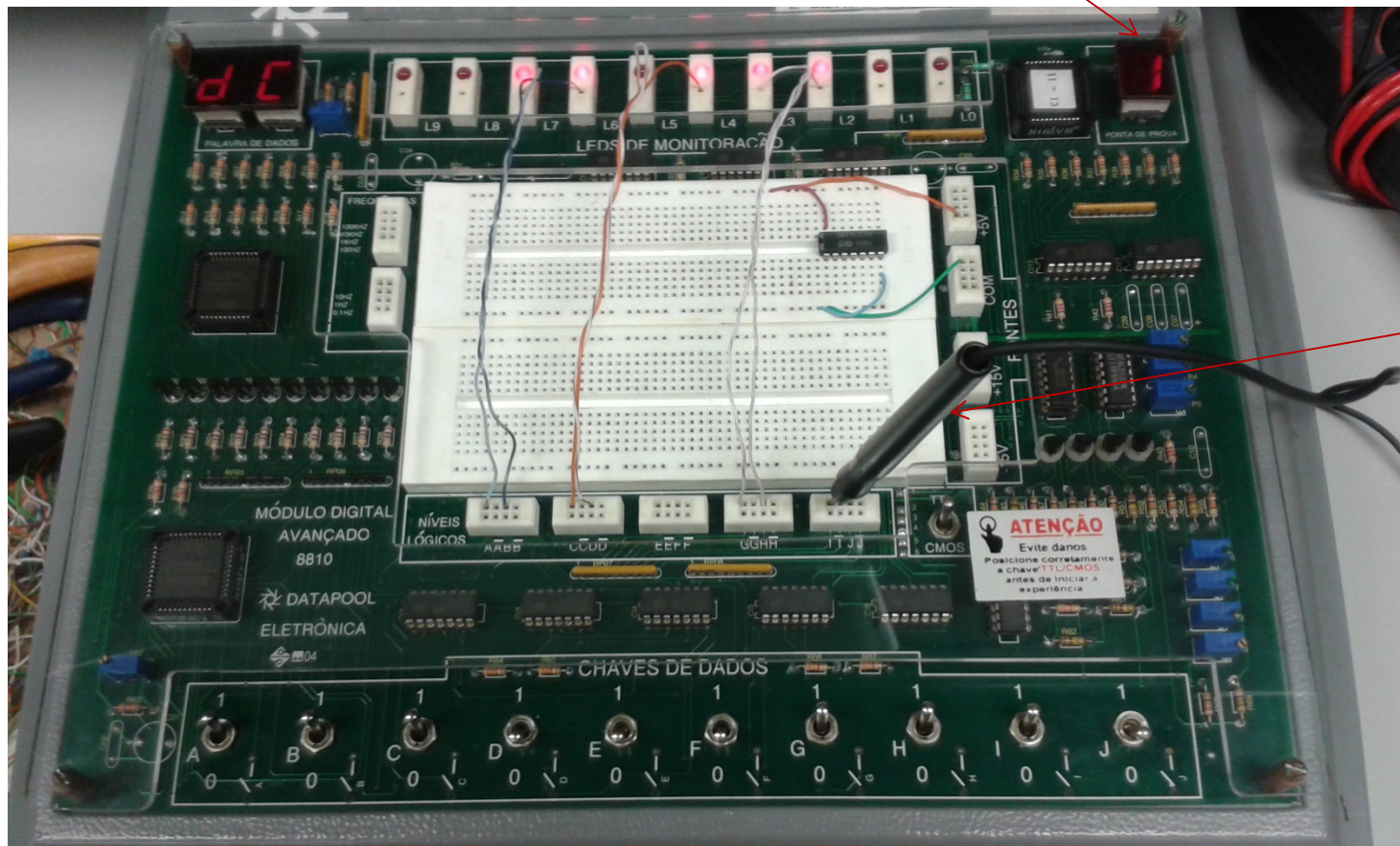
- **Display 3** ligado ao circuito da ponta de prova que verifica o nível lógico do sinal:
  - 1 : nível lógico compatível com nível alto
  - 0 : nível lógico compatível com nível baixo
  - F: nível lógico não compatível nem com nível alto nem com baixo (faixa indefinida)
  - A : circuito aberto ( sem ligação)
  - P : sinal pulsado com frequência alta

3



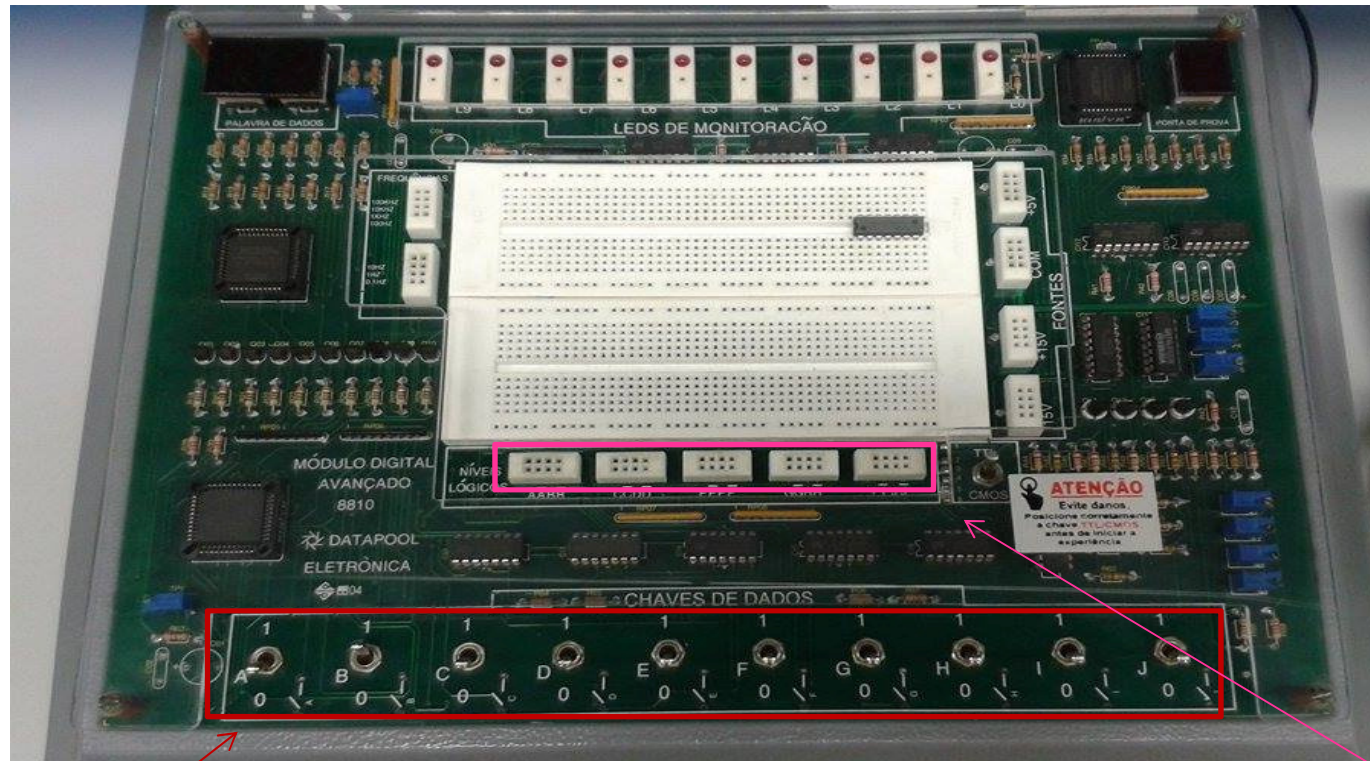
# Módulo de montagem Datapool 8810 (continuação)

**Ponta de prova** sinalizando nível lógico alto ("1")



**Ponta de prova**

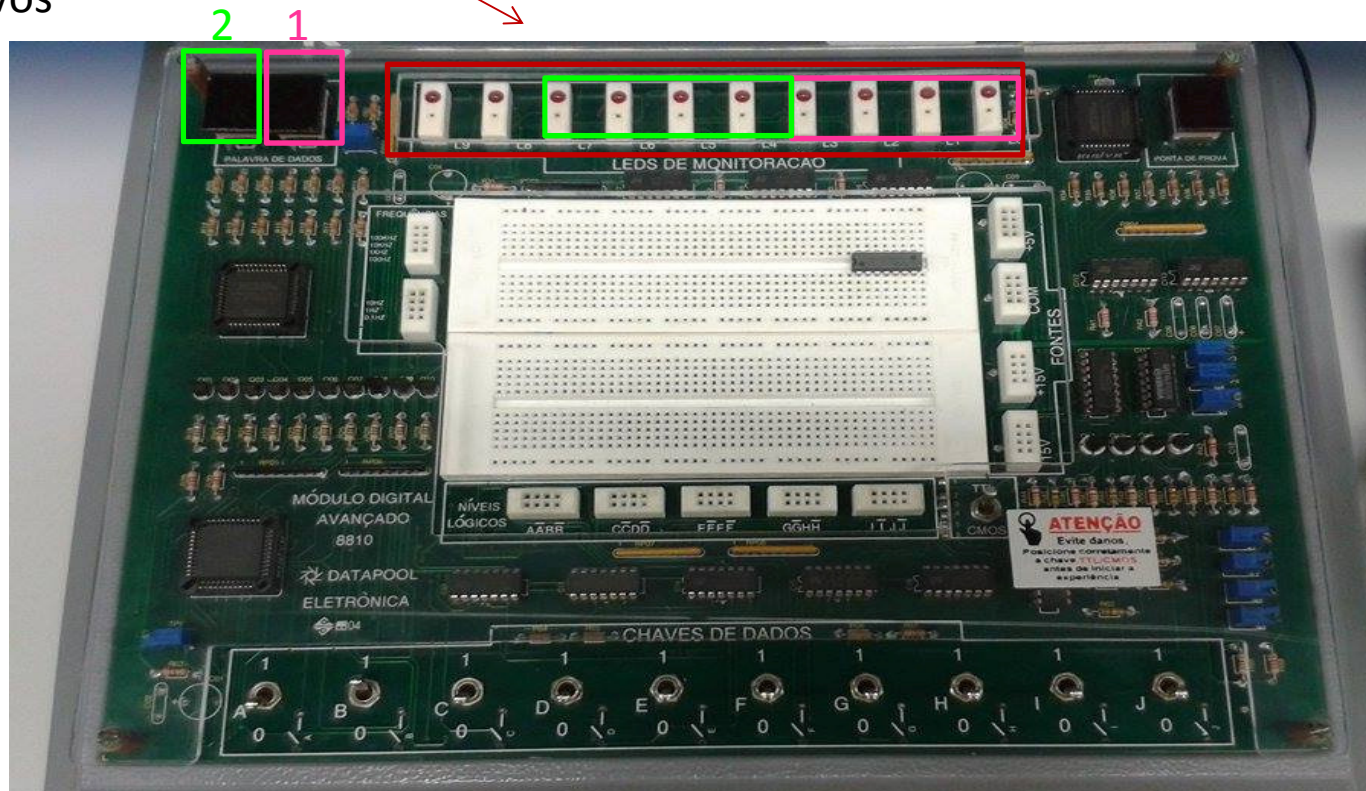
# Módulo de montagem Datapool 8810



10 **chaves** ( A a J) que fornecem nível alto ("1") e nível baixo ("0") na saída do **bornes** e também seu valores barrados(invertidos) para serem ligadas nas entradas dos circuitos ou portas lógicas

# Módulo de montagem Datapool 8810 (continuação)

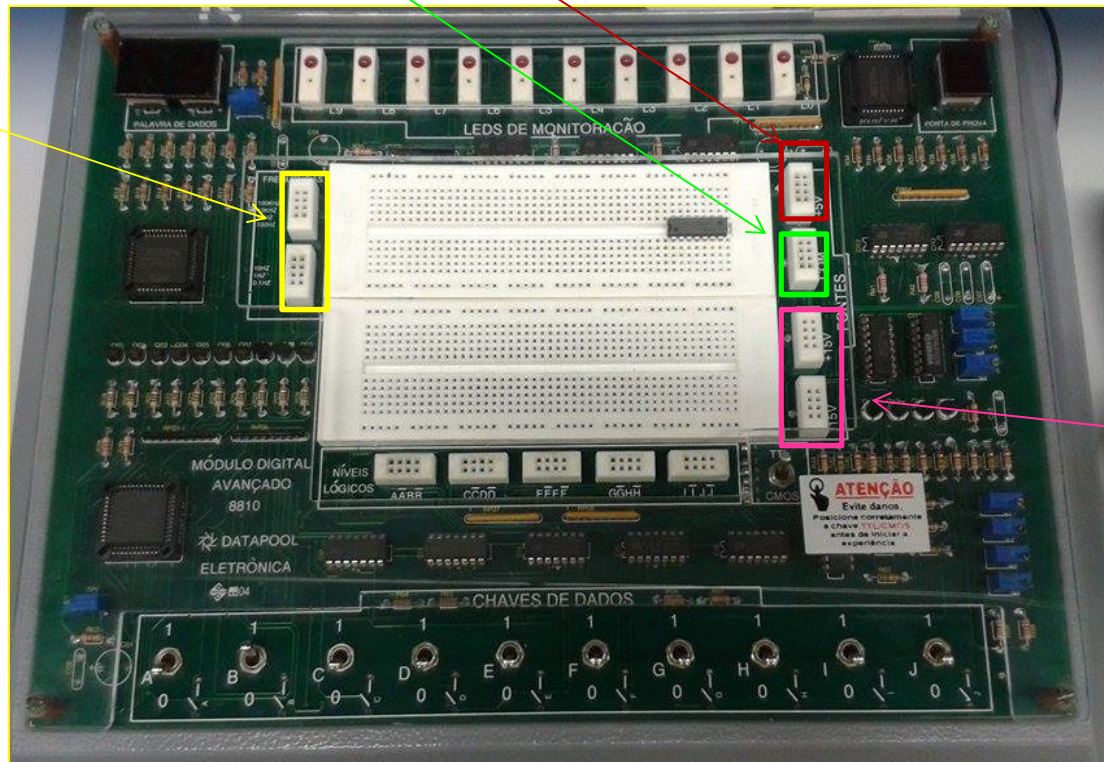
- 10 **LEDs** ( L0 a L9) que acendem no nível lógico alto (“1”) e possibilitam a visualização de sinais de saída.
- LEDs L0 a L3 estão ligados ao display **1** , onde L0 é o bit menos significativo
- LEDs L4 a L7 estão ligados ao display **2** , onde L4 é o bit menos significativo
- Os Displays 1 e 2 mostram em Hexadecimal os valores binários ligados nos LEDs respectivos



# Módulo de montagem Datapool 8810 (continuação)

- **Tensão de alimentação** de 5Volts compatível a nível TTL
- Terminal **Comum** para ligação do terra ou referência dos circuitos

**Osciladores**  
fornecendo  
sinal  
quadrado de  
0 a 5V e com  
as  
frequencias  
indicadas no  
módulo



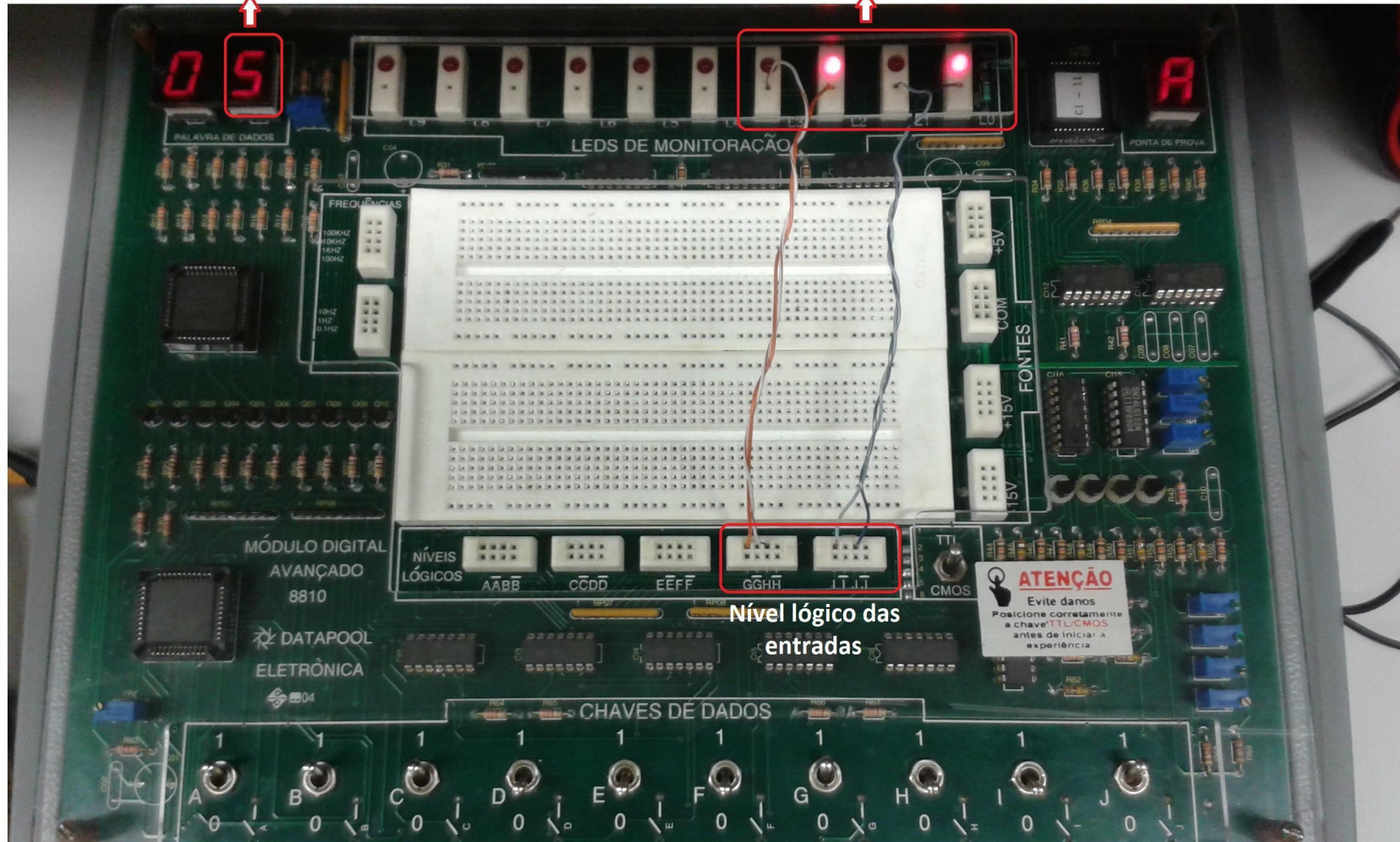
Tensão de  
+15V e - 15V  
para ligação  
de famílias de  
CIs que  
requerem  
alimentação  
mais altas  
e/ou  
simétrica

# Módulo de montagem Datapool 8810

## LED's e display hexa (4 LSB)

4 bits menos significativos

primeiros 4 LED's



Nível lógico das  
entradas

# Módulo de montagem Datapool 8810

## LED's e display hexa (4 MSB)

