**PSI3323**

**Laboratório de Eletrônica I**



**Exp. 8: Amplificadores Diferenciais**

|  |  |
| --- | --- |
| **Membros do Grupo:** | **Nro. USP** |
|  |  |
|  |  |
|  |  |

|  |  |
| --- | --- |
| **No. De Bancada** |  |
| **Professor 1** |  |
| **Professor 2** |  |

**NOTA:**

**2º Semestre de 2022**

**Amplificadores Diferenciais**

**1. Introdução**

Nesta experiência será estudado o funcionamento de um amplificador diferencial alimentado por espelho de corrente. O amplificador emprega transistores MOS canal N, contidos no circuito integrado **CD4007**UBE (lote 59C3Z9KE4).

O experimento será composto pelas seguintes etapas:

1. Ajuste do ponto de polarização do amplificador diferencial.
2. Operação dinâmica do circuito diferencial.
3. Análise e conclusões.

**2. Procedimento Experimental**

O circuito esquemático do amplificador diferencial desta experiência é apresentado na Figura 1. Os transistores T1 e T2 formam o par diferencial casado que realiza a amplificação do sinal de entrada. Os transistores T3 e T4 são parte do espelho de corrente que realiza a polarização do par diferencial e operam na região de saturação. Através do potenciômetro P1 é possível ajustar a corrente do transistor T3. Como os transistores T3 e T4 formam um espelho de corrente, a corrente de T4 é a mesma de T3 e polariza o par diferencial. Como os transistores T1 e T2 formam um par casado, cada um deles é polarizado com metade da corrente de T4. Os potenciômetros P2 e P3 permitem controlar a tensão CC nos terminais de saída SAI1 e SAI2.

|  |  |
| --- | --- |
|  |  |

Figura 1 – Circuito esquemático do amplificador diferencial

Na realização prática do amplificador diferencial foram utilizados dois CIs CD4007, um deles contendo os transistores T1 e T2 e o outro os transistores T3 e T4. O leiaute da placa é apresentado na Figura 2, juntamente com o diagrama funcional do CI 4007.

O projeto do amplificador diferencial estudado nesta experiência é descrito no Apêndice A, ao final deste roteiro experimental.

|  |  |
| --- | --- |
|  | **CI CD4007**  **Diagrama funcional** |

Figura 2 – Leiaute da placa do amplificador diferencial e diagrama funcional do CI 4007.

**2.1 Montagem do experimento**

Compare o circuito esquemático do amplificador diferencial apresentado na Figura 1 com a placa do experimento, identificando a posição de cada componente e suas conexões.

Monte o circuito da Figura 1, realizando as seguintes conexões na placa do experimento:

- conecte o amperímetro portátil (YOKOGAWA TY720 ou TEKDMM830) entre os terminais AMP e VDD,

- aterre as entradas ENT1 e ENT2 do amplificador diferencial,

- conecte as tensões de alimentação: VDD = +7 V, VSS = - 7 V e terra.

- conecte as pontas de prova do osciloscópio nas saídas SAI1 (CH1) e SAI2 (CH2), bem como os terminais de terra das pontas de prova no “terra” da placa.

- use acoplamento DC nas duas portas (CH1 e CH2), do osciloscópio.

**2.2 Ajuste do ponto de polarização dos transistores do par diferencial (1,5 pontos)**

Nesta etapa ajuste a corrente de polarização de dreno dos transistores do par diferencial, bem como a tensão CC dos terminais de dreno desses transistores. Para isso faça:

- Ligue a fonte de alimentação.

- Ajuste o potenciômetro P1 de modo a obter no amperímetro uma leitura de 1,4 mA.

- Ajuste os potenciômetros P2 e P3 interativamente de modo a obter tensão CC nula nos drenos dos transistores do par diferencial: SAI1 e SAI2 iguais a 0 V, de modo que a tensão de *offset* seja nula. Sugestão: inicie o ajuste usando no osciloscópio a escala de 5 V/div e gradualmente altere a escala até 200mV/div. **Seja cuidadoso com os potenciômetros, pois eles são frágeis!!**

- Qual é a potência CC consumida pelo amplificador diferencial (corrente total fornecida pela fonte de alimentação vezes a tensão CC total)? Explique.

- Após os ajustes realizados, pode-se dizer que o circuito diferencial é simétrico? Justifique.

- Calcule o valor das resistências de dreno dos transistores do par diferencial (P2+R3 e P3+R4) na condição e polarização imposta, considerando a corrente de dreno dos transistores T1 e T2 do par diferencial.

**2.3 Cálculo do ganho diferencial (1 ponto)**

O ganho diferencial do amplificador pode ser calculado usando-se as fórmulas do capítulo *Amplificadores diferenciais de múltiplos estágios*, do livro *Microeletrônica* de Sedra/Smith, que resultam em:

|  |  |  |
| --- | --- | --- |
|  |  |  |

Onde:  – transcondutância dos transistores do par diferencial

*Rd*– resistência de dreno de cada transistor do par diferencial

*Ipol* – corrente de polarização do par diferencial

O parâmetro depende do processo de fabricação e das dimensões do transistor, sendo:

– transcondutância dos transistores do par diferencial

– parâmetro de transcondutância do processo

*W* – largura do canal do transistor

*L* – comprimento do canal do transistor

- Calcule o ganho diferencial do amplificador para *Ipol* = 1,4 mA e o valor de *Rd (R3+P2 ou R4+P3)* determinado experimentalmente. Considere = 0,92 mA/V2, valor este extraído dos dados técnicos do CI CD4007UBE (lote 59C3Z9KE4).

**2.4 Medida do ganho diferencial (2,5 pontos)**

Mantendo a montagem da placa e os potenciômetros como ajustados no item anterior, mantenha a entrada ENT2 aterrada e conecte o gerador de sinal na entrada ENT1, com os seguintes parâmetros:

Impedância : HIGH Z Sinal : senoidal

Frequência: 1 kHz Amplitude : 100 mVpp

- Monitore a tensão de entrada ENT1 e a saída SAI1 do amplificador usando o osciloscópio nas seguintes condições:

use o sinal de sincronismo externo do gerador para sincronizar o osciloscópio;

use o recurso de MÉDIA (AVERAGE) do osciloscópio (4 a 16 ).

- Utilizando o osciloscópio e o programa “CAPTURA” imprima:

**Anexo 1** – Curvas de tensão de entrada ENT1 (CH1) e tensão da saída SAI1 (CH2).

**Anexo 2** - Tensão da saída SAI1 (CH1) e tensão da saída SAI2 (CH2).

ATENÇÃO: Use os dados desses anexos para fazer os cálculos e análises solicitados a seguir.

- Estime a defasagem entre os sinais das saídas SAI1 e SAI2, e verifique o nível CC e as tensões pico‑a‑pico dessas duas saídas. Preencha a tabela abaixo com os dados medidos apresentados nos anexos 1 e 2.

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| Tensão de entrada *vent1* pico‑a‑pico | Defasagem entre saídas | Tensão CC da saída SAI1 | Tensão CC da saída SAI2 | Tensão da saída SAI1 pico‑a‑pico | Tensão da saída SAI2 pico‑a‑pico |
|  |  |  |  |  |  |

- Explique a defasagem observada entre os sinais das saídas SAI1 e SAI2.

- Utilizando os valores medidos de amplitude da tensão entrada e das tensões das saídas SAI1 e SAI2, calcule o ganho diferencial do amplificador.

- Qual o erro percentual entre os valores de ganho diferencial calculado pela equação e medido?

- Considerando o ganho diferencial medido, a corrente de polarização de 1,4 mA e o valor de RD o calculado no item 2.2, determine o valor experimental de *kn* do transistor usado na placa do amplificador diferencial.

**2.5 Ganho diferencial em função da corrente de polarização (2 pontos)**

- Com tensão de entrada de 100 mVpp, varie o potenciômetro P1 de modo a ajustar a corrente medida pelo amperímetro para os valores indicados na tabela a seguir. Calcule o ganho diferencial em cada uma dessas que apresentam as curvas das tensões nas saídas SAI1 e SAI2. Em seus cálculos assuma tensão de entrada de 100 mVpp.

ATENÇÃO: NÃO REAJUSTE os potenciômetros P2 e P3, para não alterar a resistência de dreno dos transistores do par diferencial.

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| Corrente do amperímetro  (ideal) | Corrente do amperímetro  (medido) | Tensão de entrada pico‑a‑pico ***vENT1*** | TensãoCC de saída ***vSAI1*** | TensãoCC de saída ***vSAI2*** | Tensões de saída pico‑a‑pico | | Ganho diferencial  ***Ad*** |
| ***vSAI1*** | ***vSAI2*** |
| **0,8 mA** |  | **100 mV** |  |  |  |  |  |
| **1,0 mA** |  | **100 mV** |  |  |  |  |  |
| **1,2 mA** |  | **100 mV** |  |  |  |  |  |
| **1,4 mA** |  | **100 mV** |  |  |  |  |  |

- Como o ganho diferencial experimental se comporta com a corrente de polarização para *Rd* constante? Esse comportamento corresponde ao previsto pela equação do item 2.3?

**2.6 Medida do ganho de modo comum (1 ponto)**

Nesta etapa vamos medir o ganho de modo comum, que é o ganho do amplificador diferencial quando as suas duas entradas são alimentadas pelo mesmo sinal, ***vicm***. Nessa condição os sinais nas duas saídas do amplificador diferencial, SAI2 e SAI2, estão em fase, e o ganho de modo comum pode ser calculado como:

- Reajuste o potenciômetro **P1** de modo a obter corrente de **1,4 mA** no amperímetro.

- Ajuste o gerador de sinais para tensão senoidal de **500 mVpp** e frequência de **1 kHz**

- Conecte a tensão do gerador às duas entradas do amplificador diferencial, usando um fio curto para interligar as entradas ENT1 e ENT2.

- Ajuste o osciloscópio para MÉDIA (AVERAGE) com 64 médias.

- Utilizando os valores de amplitude do sinal de entrada e das saídas SAI1 e SAI2, calcule o ganho de modo comum do amplificador.

- Meça com o osciloscópio os sinais das saídas SAI1 e SAI2, e o use o **recurso MATH** do osciloscópio pra obter a diferença entre as mesmas. Preencha a tabela abaixo com os dados medidos. Nessa análise considere que a tensão diferencial de saída medida foi de 1 mVpp.

- Calcule o ganho de modo comum do amplificador usando os de tensão medidos.

|  |  |  |  |
| --- | --- | --- | --- |
| Corrente do amperímetro | Tensão pico‑a‑pico das entradas - ***vicm*** | Tensão de saída pico‑a‑pico ***vSAI2 -vSAI1*** | Ganho de modo comum **- *Acm*** |
|  |  |  |  |

- Calcule a razão de rejeição de modo comum em decibéis do amplificador diferencial medido, dada por:

**2.7 Medida da frequência de corte superior (1 ponto)**

A frequência de corte superior é definida como aquela em que o ganho diferencial de tensão cai a de seu valor máximo medido em baixas frequências. Quando o ganho é medido em decibéis a frequência de corte corresponde àquela em que o ganho ganhe 3 dB abaixo do ganho de baixa frequência expresso em dB.

Retorne a montagem utilizada para medir o ganho diferencial, como no item 2.4 **(*Ipo* = 1,4 mA) (**ENT2 aterrada e gerador de sinal na entrada ENT1) e monitore a entrada ENT1 com a ponta de prova do canal 1 do osciloscópio e a saída SAI1 com a ponta de prova do canal 2 do osciloscópio.

Usando o programa “***Resposta em Frequência”*** traçar a curva de **vSAI1/vENT1 versus frequência**, que corresponde ao ganho do transistor T1, ou seja, a metade do ganho do amplificador diferencial. A resposta em frequência do amplificador diferencial tem o mesmo comportamento da resposta em frequência do transistor T1, de modo a determinar a frequência de corte do amplificador diferencial.

Faça essa medida na faixa de 10 Hz a 1 MHz, com sinal de entrada de 1 KHz e amplitude de 100 mVpp. Imprima como Anexo3 a curva obtida.

- Usando a curva de “Ganho (dB) versus frequência” , determine:

Ganho do transistor T1 medido em baixas frequências – *G(dB)=* \_\_\_\_\_\_\_\_\_\_\_\_\_

Frequência de corte de 3 dB do amplificador diferencial – *fc =* \_\_\_\_\_\_\_\_\_\_\_\_\_\_

- O que faz com que o amplificador tenha uma frequência de corte superior?

**2.8 Simulação do Amplificador Diferencial**

- Simule o amplificador diferencial usando o arquivo do Multisim “*Amplificador\_Diferencial”* cujo ícone é disponibilizado na área de trabalho do computador da bancada de medidas.

- Na curva de “Ganho (dB) versus frequência”, determine:

Ganho do amplificador diferencial em baixas frequências – *G(dB)=* \_\_\_\_\_\_\_\_\_\_\_\_

Frequência de corte de 3 dB do amplificador diferencial – *fc =* \_\_\_\_\_\_\_\_\_\_\_\_\_\_

**3. Conclusões do experimento (1 ponto)**

Apresente abaixo suas conclusões sobre o experimento, realizando uma discussão comparativa entre os ganhos diferenciais calculados e experimentais. Comente o que vocês aprenderam neste experimento e apresente suas sugestões para o mesmo, se for o caso.

**Apêndice – Projeto do amplificador diferencial**

Neste item será mostrado o projeto do Amplificador Diferencial CMOS alimentado por espelho de corrente estudado nesta experiência. A teoria referente a esse tipo de amplificador é apresentada do capítulo *Amplificadores diferenciais de múltiplos estágios,* do livro *Microeletrônica* de Sedra/Smith.

O circuito esquemático do amplificador projetado é apresentado na Figura A.

|  |
| --- |
|  |
| Figura A – Amplificador diferencial CMOS alimentado por espelho de corrente. |

O funcionamento desse amplificador e a função de seus componentes são descritos a seguir.

* Os transistores T1 e T2 formam o par diferencial propriamente dito utilizado na amplificação.
* Os transistores T3 e T4 formam um espelho de corrente, desde que estejam operando na saturação. A corrente que passa pelo transistor T3 é controlada pela resistência (R5+P1). Esta corrente será espelhada em T4, alimentando os transistores T1 e T2.
* Os resistores (R3+P2) e (R4+P3) convertem as correntes de dreno dos transistores do par diferencial nas tensões de saída (SAI1 e SAI2).
* Os resistores R1 e R2 realizam a proteção das portas dos transistores T1 e T2 para sobre voltagem.
* O resistor R5 limita o valor máximo de corrente que passa no transistor T3, corrente esta controlada por P1.
* Os resistores R3 e R4 limitam o valor máximo de corrente que passa nos transistores T1 e T2, e os potenciômetros P2 e P3 controlam o nível de tensão da saída.
* Os transistores serão implementados usando o CI CD4007, que é composto por diversos pares de transistores casados, sendo conveniente para uso em amplificadores diferenciais. Foram usados dois CIs CD4007 – um deles para os transistores do par diferencial – T1 e T2, e o outro para os transistores do espelho de corrente – T3 e T4.

Na sequência será determinada os valores dos componentes do amplificador diferencial da Figura A.

**A.1 – Parâmetros dos transistores**

Do manual do CD4007UBE (lote 59C3Z9KE4), também já usado em experiência anterior, tem-se:

* Máxima corrente em qualquer um dos acessos do transistor: 10 mA
* Máxima diferença de tensão entre VDD e VSS: 25 V.

A corrente de dreno dos transistores é calculada pelo modelo de primeira ordem para transistores MOS em saturação dada pela expressão a seguir:

(A.1)

**A.2 – Valores de VDD e VSS**

Foi escolhida a diferença de 14 V entre , valor menor que 25 V, o máximo especificado. Com isso tem-se:

**A.3 – Valores de R1 e R2**

Estes resistores são importantes, pois juntamente com diodos integrados ao CI CD4007, protegem o circuito de sobre tensões na entrada dos transistores. Foram escolhidos os valores:

Este valor garante que a corrente do diodo de proteção seja menor 10 mA quando tensões de 10 V forem aplicadas inadvertidamente em uma das entradas. Esta corrente está dentro do limite de operação segura dos transistores do CI utilizado, de acordo com o manual do mesmo.

**A.4 – Pinos do CI – ligações adicionais**

Adicionalmente, os **pinos 1, 2, 10, 11, 14** dos dois CIs utilizados foram interconectados para **VDD**, de modo a não deixar terminais em aberto na montagem.

**A.5 – Valores de R5 e P1.**

Quando o potenciômetro é ajustado para resistência P1 = 0 Ω, será adotada para a corrente de dreno máxima do transistor T3 de 4 mA), para operação segura do transistor, pois é menos da metade da corrente máxima de dreno. Logo, da eq. A.1, obtém-se:

Logo,

Adotou-se para R5 o valor comercial próximo ao calculado:

Adotou-se que a menor corrente de polarização permitida seria  **(**12,5% da corrente máxima permitida), com isto tem-se:

Logo:

Adotou-se para P1 o valor comercial próximo ao calculado:

Com isto, os valores de corrente de polarização podem ser controlados pelo potenciômetro para valores entre 0,5 mA e 4 mA, aproximadamente.

**A.6 – Valores de R3, P2, R4 e P3 para tensões CC nulas nas saídas SAI1 e SAI2**

A resistência de dreno dos transistores T1 e T2 foram projetadas de modo a permitir o ajuste a corrente CC de dreno desses transistores entre e , mantendo tensões contínuas nulas nos drenos dos transistores do par diferencial, como segue.

Considerando-se valores de componentes comercialmente disponíveis, adotou‑se:

**A.7 – Limite de tensão de entrada para operação em pequenos sinais**

Para que o amplificador diferencial opere em pequenos sinais a tensão de entrada deve obedecer à equação abaixo.

(A.2)

Utilizando a equação (A.1), obtém-se:

(A.3)

Para , obtém-se:

Com isso, a condição de pequenos sinais é obedecida para tensão de entrada de 100 mV, que é utilizada na parte experimental desta experiência.

**A.8 – Ganho diferencial do amplificador**

De acordo com a teoria, o ganho diferencial é dado pela expressão abaixo.

Considerando que

e ,

obtém-se a expressão do ganho diferencial em função da corrente de polarização do par diferencial, .

Utilizando *Kn = 0,92 mA/V2* e *Rd = 10 kΩ,* pode-se calcular o ganho em função da corrente de polarização, obtendo-se os valores representados abaixo.

|  |  |
| --- | --- |
| *Ipol (mA)* | *Ad* |
| 1,0 | 9,59 |
| 1,2 | 10,5 |
| 1,4 | 11,3 |