



ESCOLA DE ENGENHARIA DE SÃO CARLOS

Departamento de Engenharia Elétrica e de  
Computação

## SEL 455 LABORATÓRIO DE SISTEMAS DIGITAIS

### Aula Prática 4:

- Implementação de ULA utilizando  
Dispositivo lógico programável FPGA

Profa. LUIZA MARIA ROMEIRO CODÁ

e-mail: [luiza@sc.usp.br](mailto:luiza@sc.usp.br)

# OBJETIVO

- Utilização de Dispositivo Lógico Programável (FPGA) na síntese de Circuito Digital;
- Noção básica sobre Dispositivos Lógicos Programáveis
- Revisão sobre Unidade Lógica e Aritmética(ULA)
- Introdução à utilização da ferramenta Quartus II web edition da Altera

**Atenção: Ler os seguintes arquivos no link da disciplina no Stoa Moodle:**

- ✓ Dispositivos Lógicos Programáveis
- ✓ Guia esquemático do quartus II Altera
- ✓ Roteiro Prática nº6-ULA

# DISPOSITIVOS LÓGICOS PROGRAMÁVEIS (PLD)

São circuitos integrados cujas conexões internas podem ser alteradas mediante programação pelo usuário de modo a realizar diferentes projetos de circuitos lógicos;

Não apresentam uma função lógica definida, até que sejam configurados;

Possuem um grande número de blocos lógicos contendo portas lógicas (*AND*, *OR*, *NOT*), flip-flops e registradores os quais estão ligados em um mesmo CI;

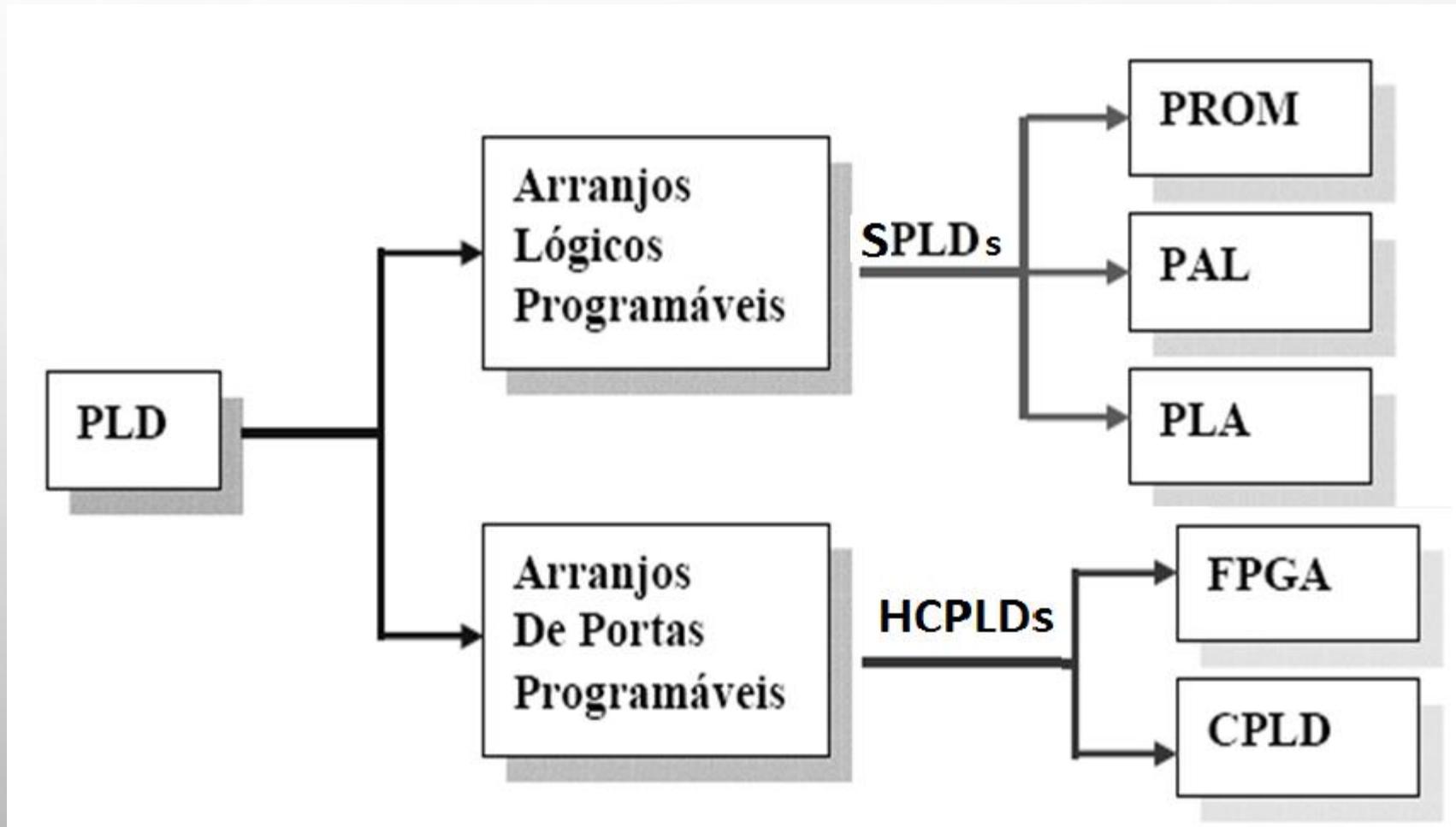
E seu uso facilita prováveis mudanças de projeto.

# DISPOSITIVOS LÓGICOS PROGRAMÁVEIS (PLD)

Podem ser divididos em:

- **SPLDs**– Dispositivos Lógicos Programáveis Simples (obsoletos)
- **HCPLDs**– Dispositivos Lógicos Programáveis de Alta Complexidade

# DISPOSITIVOS LÓGICOS PROGRAMÁVEIS (PLD)



# SPLD Dispositivos Lógicos Programáveis Simples (Obsoleto)

- Consiste em um arranjo lógico programável consiste de um circuito que possui uma estrutura interna baseada em um conjunto de portas **AND-OR** (o conjunto de portas **AND** e **OR** são chamados de arranjos);
- Sua estrutura é baseada em EPROM (ROM Programável), não volátil, ou seja não perde conteúdo ao retirar a alimentação

# HCPLD–High Capacity Programmable Logic Devices

- São reconfiguráveis ou reprogramáveis quantas vezes for **necessário**
- São dispositivos lógico-programáveis que possuem mais de 600 portas, e quanto maior o número de portas do *PLD*, maior será sua complexidade, principalmente no que se refere a estruturas de conexão.
- são divididos em :
  - **CPLD (*Complex Programmable Logic Devices*) e**
  - **FPGA (*Field Programmable Gate Array*).**

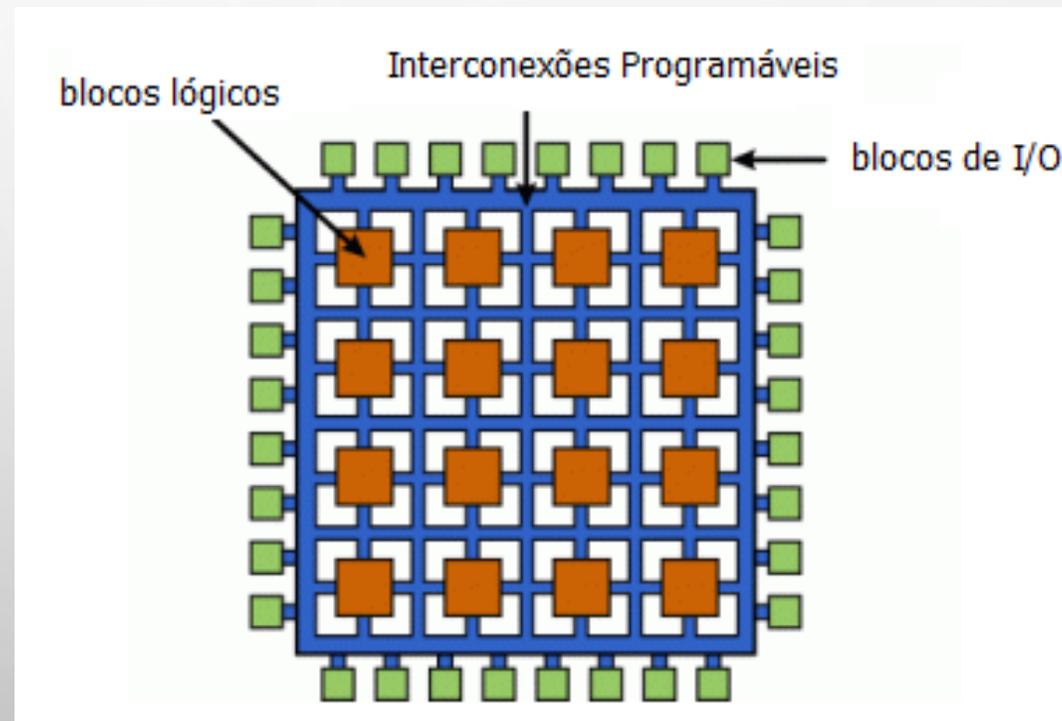
## CPLD – COMPLEX PLD

- ▶ Os elementos programáveis são células do tipo EEPROM (Electrical Erasable PROM ou Flash) , ou seja, são reprogramáveis mediante apagamento prévio do conteúdo anterior;
- ▶ A informação de programação é armazenada em caráter não volátil, isto é, retirando a alimentação não perde conteúdo;
- ▶ O conteúdo só é alterado quando houver uma operação explícita de apagamento elas são mantidas indefinidamente;
- ▶ As células são interligadas através de conexões programáveis

# FPGA (FIELD PROGRAMMABLE GATE ARRAY "ARRANJO DE PORTAS PROGRAMÁVEIS")

- A configuração do FPGA é volátil, isto é, se perde quando a alimentação é removida;
- A complexidade do projeto implementado depende do tamanho e complexidade do componente FPGA;
- Um projeto com FPGA deve conter uma memória não-volátil associada à FPGA de onde a sua configuração pode ser carregada quando o sistema é ligado

# FPGA (FIELD PROGRAMMABLE GATE ARRAY "ARRANJO DE PORTAS PROGRAMÁVEIS")



Fonte: <https://www.eetimes.com>

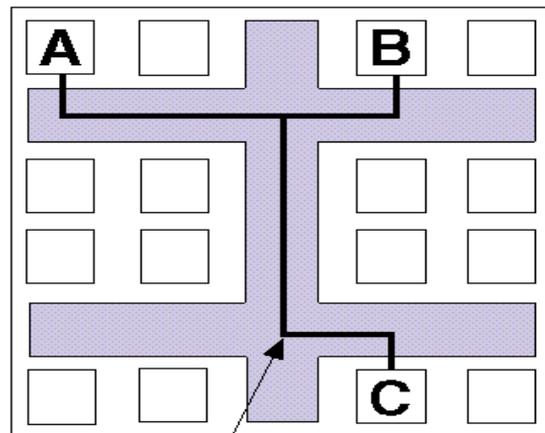
# DIFERENÇA ENTRE CPLD E FPGA

- Os FPGAs são mais flexíveis e complexos que os CPLDs, permitindo projetos mais complexos e maior desempenho;
- Os CPLDs são mais baratos que os FPGAs e possuem uma arquitetura mais simples, tornando-os ideais para projetos de pequeno a médio porte;
- FPGAs e CPLDs usam blocos lógicos programáveis para implementar funções lógicas personalizadas, mas FPGAs têm mais blocos lógicos e maior capacidade;
- A diferença básica entre CPLD e FPGA reside no método de interligação das células.

# DIFERENÇA ENTRE CPLD E FPGA

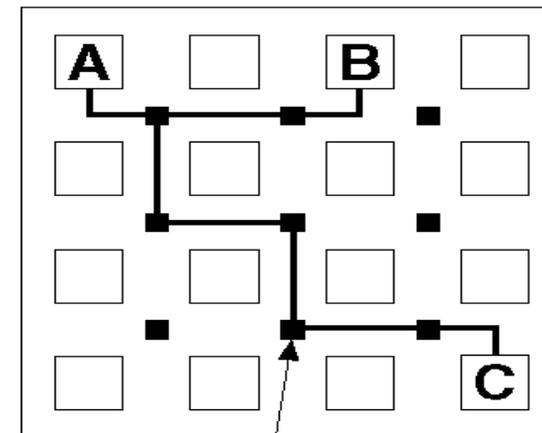
A diferença fundamental entre um CPLD e um FPGA está na estrutura de constituição dos barramentos. Um CPLD é constituído por barramentos contínuos enquanto que um FPGA, por barramentos segmentados.

**CPLD Continuous Interconnect Structure**



*Fixed/Predictable Delay*

**FPGA Segmented Interconnect Structure**



*Variable/Unpredictable Delay*

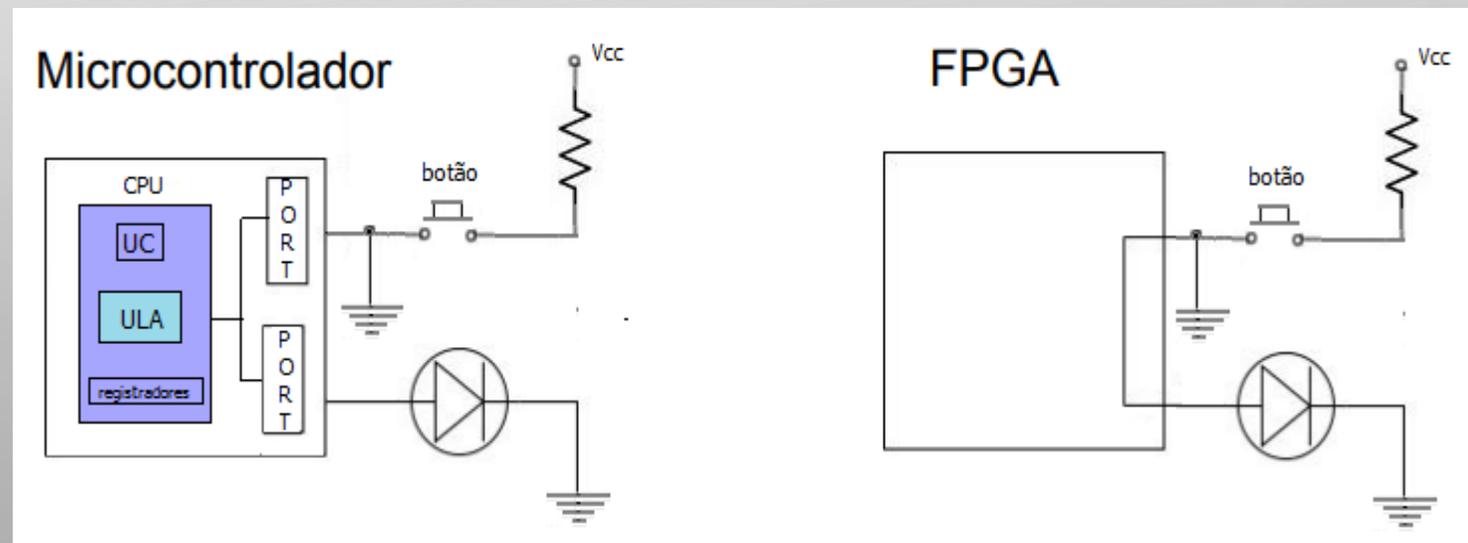
# FPGA X MICROCONTROLADOR

Em um microprocessador (CPU) ou microcontrolador o hardware não pode ser alterado, e um conjunto de instruções é disponibilizado para que o usuário implemente programas, que acessam os recursos do hardware para uma determinada aplicação.

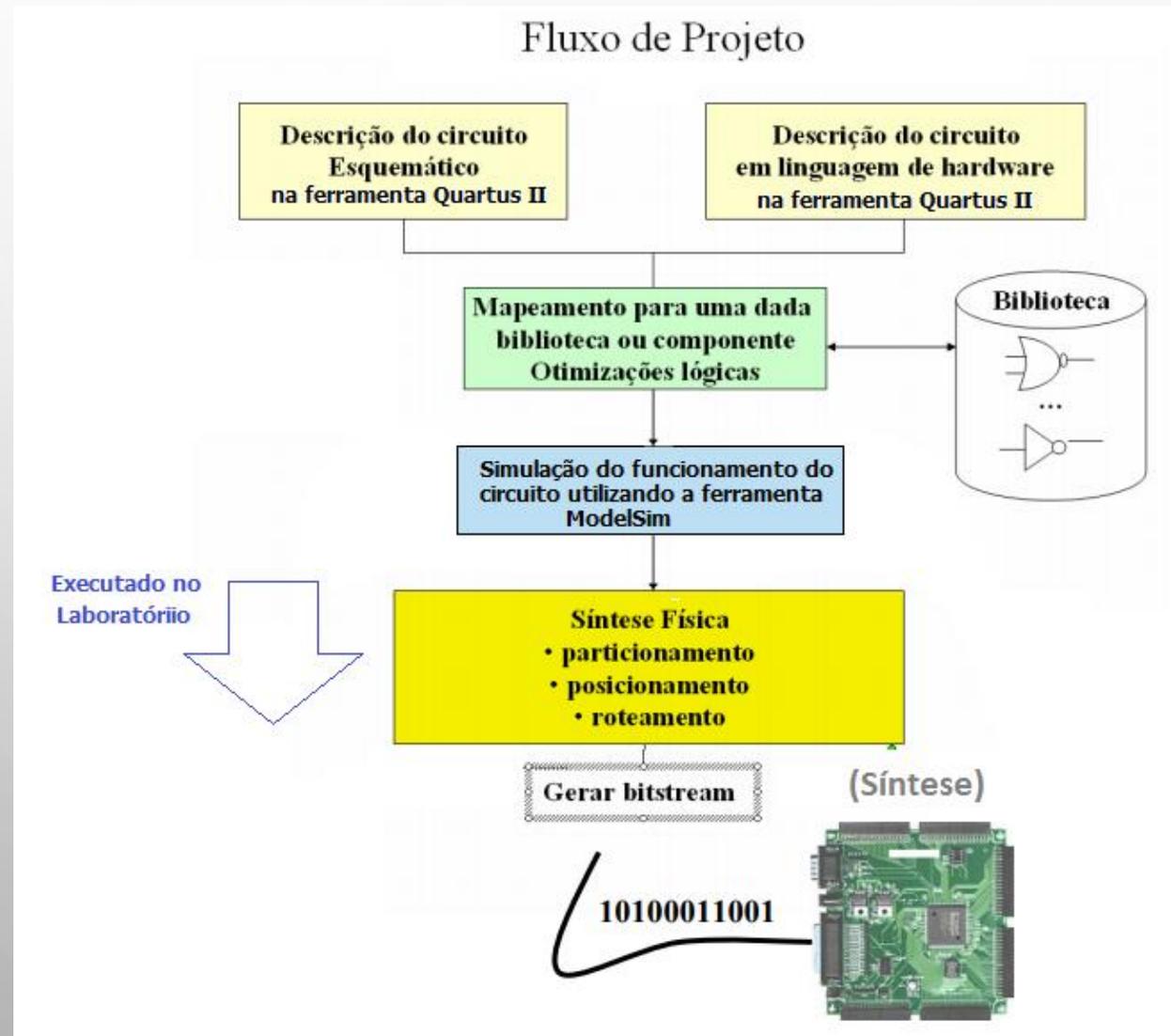
No FPGA nenhum programa é executado, nele é configurado um hardware. Tudo acontece AO MESMO TEMPO em paralelo.

Internamente a um FPGA pode ser implementado um microprocessador.

FPGA é utilizado em diversos setores da indústria, está presente em setores onde desempenho, paralelismo e tempo real são essenciais.

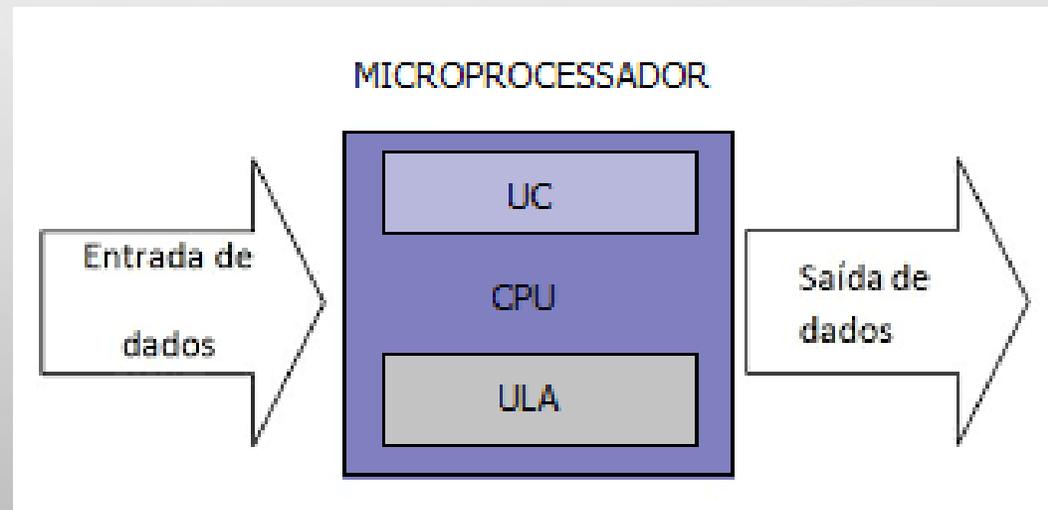


# DISPOSITIVOS LÓGICOS PROGRAMÁVEIS (PLD)



# UNIDADE LÓGICA E ARITMÉTICA – ULA

A unidade Lógica e Aritmética(U LA) é um circuito interno ao microprocessador onde são realizadas todas as operações lógicas e aritméticas:



# UNIDADE LÓGICA E ARITMÉTICA – ULA

A unidade lógica e aritmética (ou ULA) pode realizar diversas operações, entre elas:

Adição

Subtração

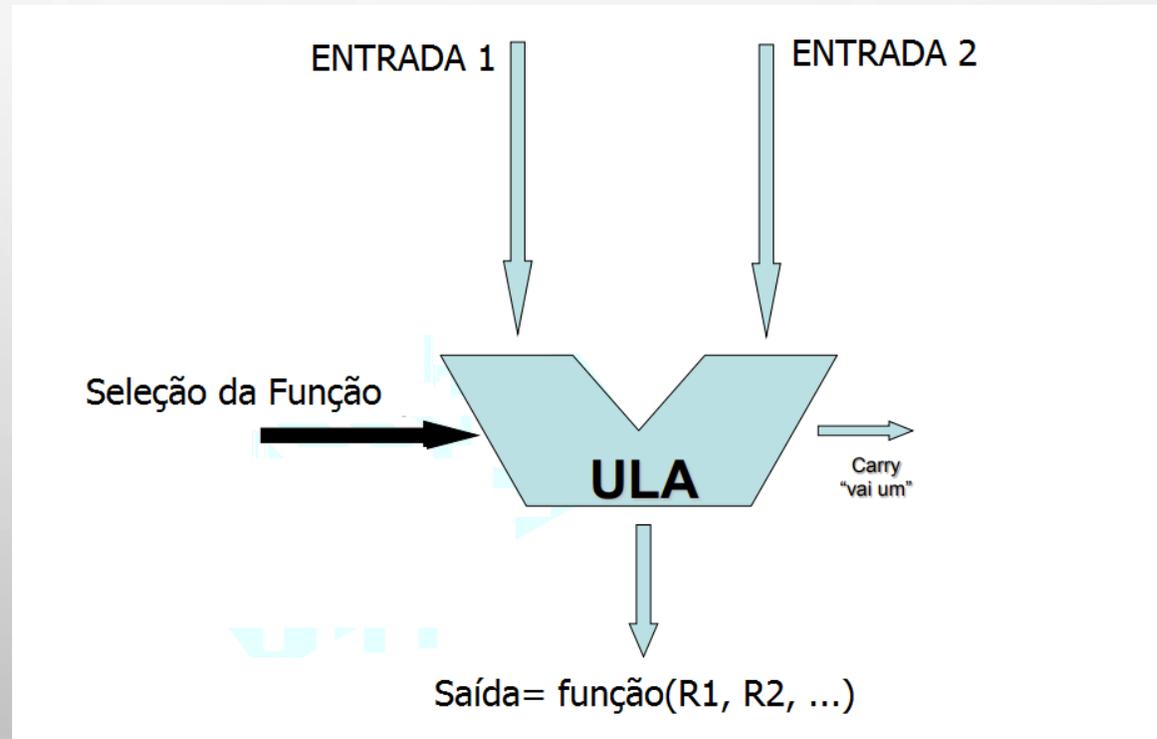
Operações lógicas (E, OU, XOR, INVERSÃO)

Deslocamento (à esquerda e à direita)

Comparação

As unidades aritméticas e lógicas mais modernas realizam também as operações de multiplicação e divisão.

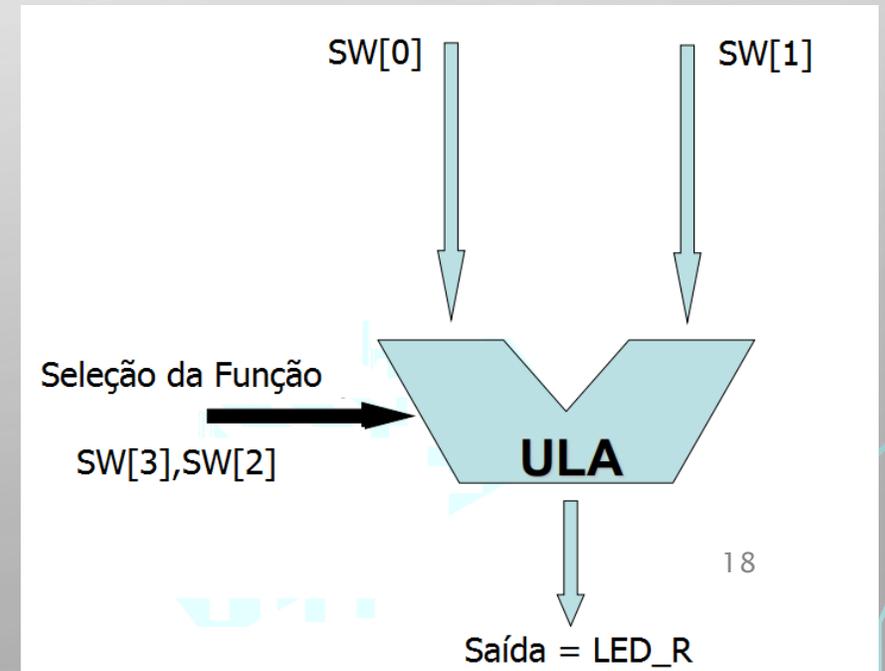
# UNIDADE LÓGICA E ARITMÉTICA – ULA



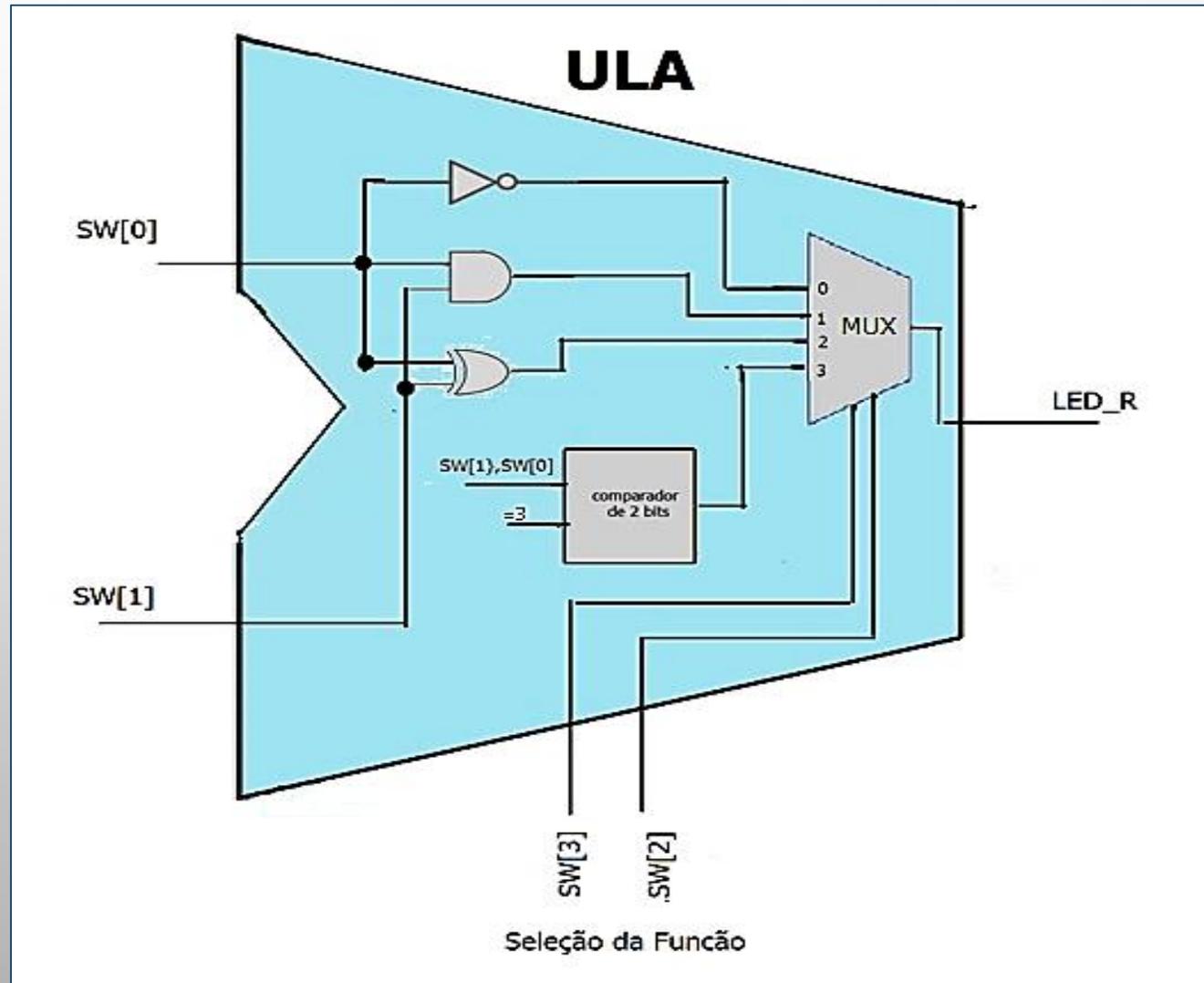
# TRABALHO

Fazer o projeto de um circuito de uma unidade l3gica e aritm3tica (ou ULA) que deve realizar 4 opera33es e o resultado da opera33o deve ser mostrado na sa3ida (n3o 3 necess3rio a sa3ida de carry):

- NOT
- AND de 2 entradas
- XOR de 2 entradas
- Comparador entre palavras de 2 bits



# CIRCUITO DA ULA



# CIRCUITO DA ULA

Utilizando o software QUARTUS II 15.1 web edition, criar um projeto em esquemático de uma ULA (como mostra o roteiro deste trabalho que se encontra no stoa moodle), seguindo os passos do arquivo “Guia de projetos em Esquemático QUARTUS II”. Escolher o dispositivo FPGA EP4CE30F23C-7 da família Cyclone IV E, o qual está presente no módulo de didático Mercúrio IV da Macnica.

## **Significado dos Campos do nome do dispositivo:**

EP4CE: Cyclone IV –FPGA de baixo custo

30 : quantidade de elementos lógicos: 28848 (aproximadamente 30 mil)

F23: Encapsulamento: Fineline BGA de 23 x 23 mm e 484 pinos

C: temperatura de operação, 0°C a 85°C

7: tempo de atraso da porta: 7ns