



ESCOLA DE ENGENHARIA DE SÃO CARLOS

Departamento de Engenharia Elétrica e de Computação

SEL 455 LABORATÓRIO DE SISTEMAS DIGITAIS

Aula Prática 1:

- Introdução aos sistemas digitais
- Identificação de CI
- Levantamento da Tabela verdade de uma porta lógica

Profa. LUIZA MARIA ROMEIRO CODÁ

e-mail: luiza@sc.usp.br

INTRODUÇÃO

- **Sistemas Digitais:**

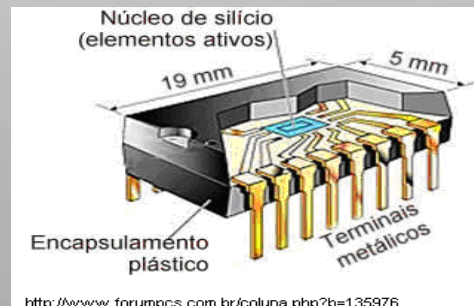
informações
(entrada/saída)

valores discretos nível
lógico "1"(um) ou nível
lógico "0"(zero).

circuitos digitais (ou circuitos lógicos) :

apresentam a forma de circuitos digitais integrados (CI)

Circuito Integrado(CI) ou *chip*, é um dispositivo microeletrônico que consiste de muitos transistores e outros componentes fabricados sobre a mesma pastilha de silício, os quais são interligados capazes de desempenhar muitas funções.



CARACTÉRÍSTICAS DOS CIS

Os Cis diferem um do outro de acordo com as seguintes características :

- ✓ **dissipação de calor;**
- ✓ **temperatura de operação;**
- ✓ **blindagem contra interferência / ruídos;**
- ✓ **número de pinos / vias;**
- ✓ **montagem convencional ou SMT (Surface Mounted Technology).**
- ✓ **nível de integração / quantidade de portas lógicas em cada *Chip*.**
- ✓ **De acordo com as aplicações (aplicações especiais: EPROMs, Smart Cards, etc..)**

TECNOLOGIAS DE MONTAGEM DE CIRCUITOS DIGITAIS

- **montagem through-hole (montagem através de furos):**

pinos dos componentes que são inseridos em buracos abertos nas placas de circuito impresso e soldados às superfícies no lado oposto, ou inseridos através de soquetes componentes (são geralmente chamados de *componentes PTH (pin through hole)*).

- **montagem superficial (SMT):**

os componentes são montados diretamente sobre a superfície da placa de circuito impresso, permitindo o aproveitamento de ambas as faces (*dispositivos de montagem superficial ou SMDs*)



PTH



SMT

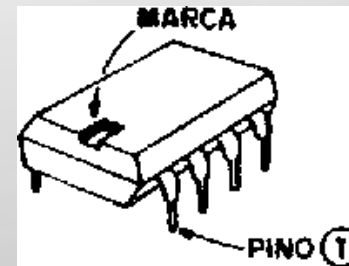
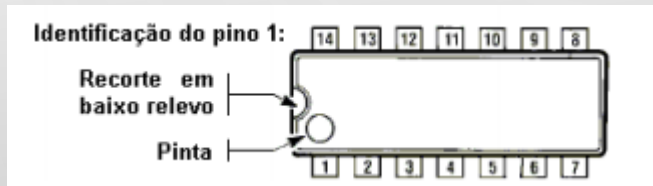
Ref: <http://smdsystems.com/smtpth.htm>

CÁPSULAS DO C.I. DIGITAL

Encapsulamentos utilizados na tecnologia de montagem **through-hole**:

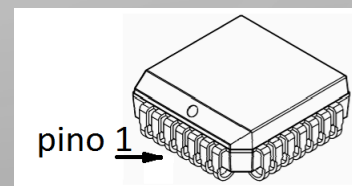
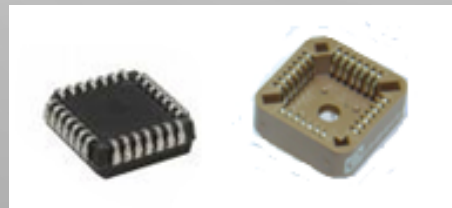
■ Cápsulas retangulares com dupla fila de pinos (DIL ou DIP – *Dual In Line*):

- ✓ é geralmente utilizado na montagem de matriz de contatos (*protoboard*);
- ✓ a pinagem é determinada por uma marca próxima ao pino 1, a partir do qual numera-se no sentido anti horário;
- ✓ Material pode ser plástico ou cerâmico.



■ Cápsulas quadradas com pinos nos 4 lados e pinos dobrados *Leaded Chip Carrier (LCC)*:

- ✓ Terminais saem dos quatro lados;
- ✓ A numeração é realizada a partir de uma marca central (pino 1) e segue no sentido horário

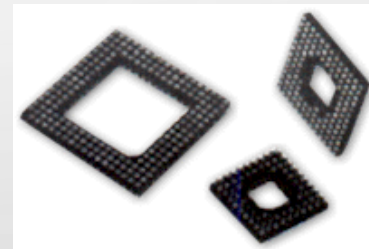
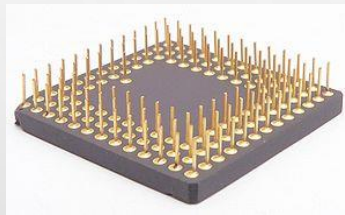


CÁPSULAS DO C.I. DIGITAL

Encapsulamentos utilizados na tecnologia de montagem superficial (**SMT**):

- Cápsulas quadradas com pinos dispostos em matriz *Pin Grid Array (PGA)*

Material utilizado pode ser: plásticos, cerâmicos ou orgânicos

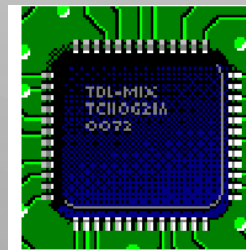


soquetes

- *Small-Outline Integrated Circuit (SOIC)*: Cápsulas retangulares com dupla fila de pinos semelhantes ao DIP em miniatura: material utilizado pode ser: Plástico ou cerâmico



- *Quad Flat Package (QFP)*: Cápsulas quadradas parecida com o LCC, mas com os pinos dobrados para serem soldados diretamente na placa. Material : plástico ou cerâmico

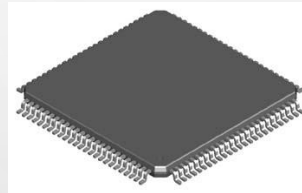


Encapsulamento Quad Pack

Cápsulas do C.I. Digital

Encapsulamentos utilizados na tecnologia de montagem superficial (SMT) (**Continuação**):

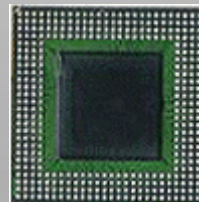
- **Thin Plastic Quad Flat Package(TQFP):** é um Encapsulamento Plástico Quadrado Fino parecido com o LCC e bem mais fino do que o QFP.



- **Leadless Ceramic Chip Carrier(LCCC):** não tem pinos, no seu lugar existem uns contatos metálicos moldados na cápsula cerâmica



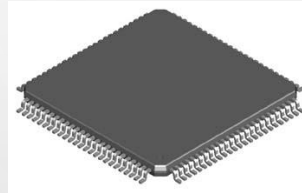
- **Ball Grid Array (BGA):** Padrão de encapsulamento de circuitos integrados baseado no PGA onde os pinos são pequenas bolas,. É soldado à placa de circuito impresso através de soldagem SMD. É também conhecido como PBGA (Plastic Ball Grid Array).



Cápsulas do C.I. Digital

Encapsulamentos utilizados na tecnologia de montagem superficial (SMT) (**Continuação**):

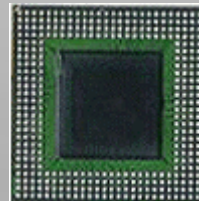
- **Thin Plastic Quad Flat Package (TQFP):** é um Encapsulamento Plástico Quadrado Fino parecido com o LCC e bem mais fino do que o QFP.



- **Leadless Ceramic Chip Carrier (LCCC):** não tem pinos, no seu lugar existem uns contatos metálicos moldados na cápsula cerâmica



- **Ball Grid Array (BGA):** Padrão de encapsulamento de circuitos integrados baseado no PGA onde os pinos são pequenas bolas,. É soldado à placa de circuito impresso através de soldagem SMD. É também conhecido como PBGA (Plastic Ball Grid Array).



Cápsulas do C.I. Digital

Encapsulamentos utilizados na tecnologia de montagem superficial (SMT) (**Continuação**):

- **Quad Flat No leads (QFN):** é um Encapsulamento Quadrado Fino parecido com o QFP, mas com dimensões reduzidas e cujos terminais ficam na parte inferior do componente.

Existem 2 tipos:

Plastic-Moulded QFN: usado em aplicações de até ~2-3GH.

Air-Cavity QFN: apresenta ar dentro do encapsulamento e pode ser usado para aplicações de micro-ondas de até 20-25GHz.



CLASSIFICAÇÃO DOS CIS:

Quanto à complexidade de integração: número de portas lógicas

SSI - Integração em pequena escala (até 12 portas lógicas por CI)

MSI- Integração em média escala (de 13 até 99 portas por CI)

LSI - Integração em larga escala (de 100 a 999 portas)

VLSI -Integração em muito larga escala (de 1000 a 100 mil portas lógicas)

ULSI- Integração em ultra-larga escala (acima de 100 mil portas lógicas a 999.999portas) ou

ELSI- Integração em Extra larga escala.

GSI- Giga escala de integração 1 milhão ou mais portas lógicas

FAMÍLIAS DE CIS

RTL (Lógica Resistor-Transistor): utiliza apenas resistores e transistores (obsoleta)

DTL (Lógica Diodo-Transistor): utiliza diodos e transistores (obsoleta)

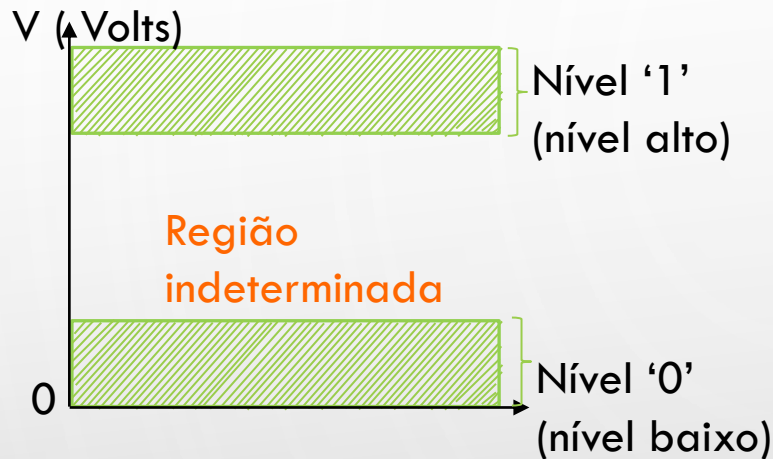
ECL (Lógica Acoplada pelo Emissor): muitos transistores bipolares por porta. A corrente elétrica que carrega a informação e não a tensão (inconveniente: é mais difícil medir corrente). Alta velocidade de comutação e é usada em integração pequena e média escala. Alta velocidade e alto consumo de potência. Tempo de atraso: 3 ns. Fan-out = 25.

TTL (Lógica Transistor-Transistor): transistor bipolar como elemento principal. Usada em circuitos de pequena e média integração. Tempo de atraso = 10ns, Fan-out = 10.

MOS (Lógica Metal-Óxido Semicondutor): Utiliza o MOSFET sem a necessidade de uso de resistores, e por esse motivo ocupam pouco espaço, usada em integração em média e muita larga escala. Alta densidade de integração, baixo consumo de potência, baixa velocidade de operação. Tempo de atraso: 300ns. Fan-out=50. N-MOS utilizam apenas MOSFET por indução canal N, são mais rápidos e possuem integração maior do que os P-MOS que utilizam apenas MOSFET por indução canal P. (Obsoleto)

CMOS (Lógica com MOS de Simetria Complementar): Utiliza o MOSFET tanto canal P como canal N. Alta velocidade de operação e consumo de potência extremamente baixo. Permite larga escala de integração, porém mais baixa do que os dispositivos MOS. Tempo de Atraso = 60ns, Fan-out >50.

NÍVEIS LÓGICOS ASSOCIADOS AOS CIS



Tensão mais positiva '1' (verdadeiro) \Rightarrow Nível alto
Tensão mais negativa '0' (falso) \Rightarrow Nível baixo

V_{iH} - Tensão de entrada correspondente ao nível alto ("1") na entrada.

V_{iL} - Tensão de entrada correspondente ao nível baixo ("0") na entrada.

V_{oH} - Tensão de saída correspondente ao nível alto ("1") na saída.

V_{oL} - Tensão de saída correspondente ao nível baixo ("0") na saída

I_{iH} - Corrente de entrada correspondente ao nível alto ("1") nesta entrada.

I_{oH} - Corrente de saída correspondente ao nível alto ("1") nesta saída.

I_{oL} - Corrente de saída correspondente ao nível baixo ("0") nesta saída..

I_{iL} - Corrente de entrada correspondente ao nível baixo ("0") nesta entrada

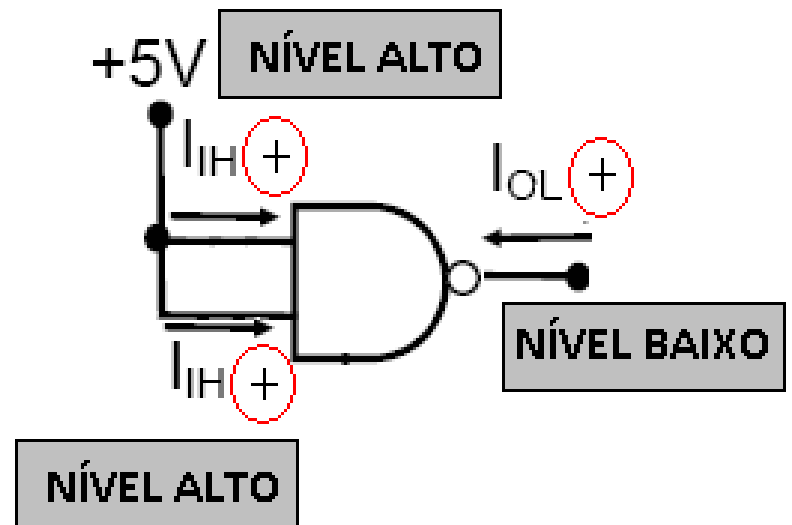
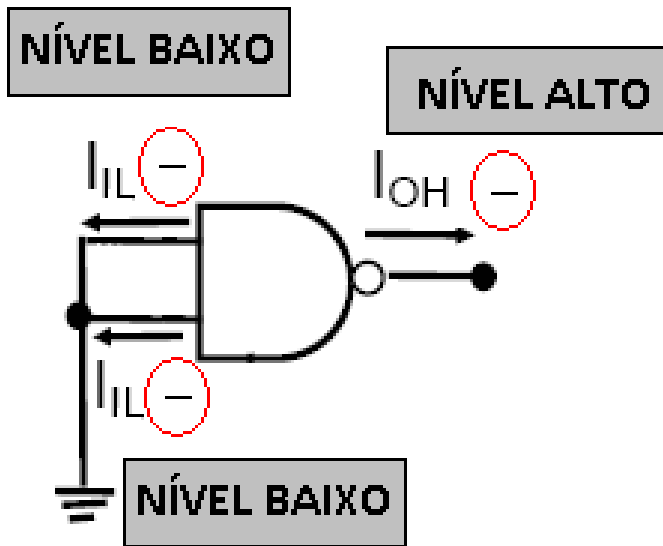
V_{cc} Tensão de alimentação da família TTL

GND Tensão de referência (ou terra) para a família TTL

VDD Tensão de alimentação: tensão mais positiva da família CMOS

Vss Tensão mais negativa (ou de referência) para a família CMOS

CONVENÇÃO DO SINAL DAS CORRENTES NA PORTA LÓGICA



IDENTIFICAÇÃO DO CI TTL OU CMOS COM ENCAPSULAMENTO DIP

A identificação do CI é composta de 5 campos:

aa	bb	ccc	ddd	e
-----------	-----------	------------	------------	----------

Nome: aa bb ccc ddd e		SN 7400N
aa	Identificador do fabricante	SN :Texas Instruments
bb	Faixa de Temperatura de trabalho	74: 74°C
ccc	Identificador de família e subfamília	Sem letras: TTL padrão
ddd	Identificador da função lógica	00: 4 portas nand de 2 entradas
e	encapsulamento	Varia de para cada fabricante: N padrão

Campo 1: aa 2 letras identificação do fabricante

Código do Fabricante	Fabricante
SN	TEXAS
DM	NATIONAL
F	FAIRCHILD
MC	MOTOROLA
FJ	PHILIPS
N	SIGNETICS
FL	SIEMENS
HD	HITACHI
MB	FUJITSU
M	MITSUBISHI
μ P. B 2000 D	NEC
TD 34 00.A P	TOSHIBA

CONTINUAÇÃO: IDENTIFICAÇÃO DO CI TTL OU CMOS COM ENCAPSULAMENTO DIP

aa	bb	ccc	ddd	e
----	----	-----	-----	---

Campo 2: bb : composta de dois números e indica a faixa de temperatura de trabalho do CI

- **Série 54:** -55 a + 125° C (aplicação militar)

Tensão de alimentação: 4,5 a 5,5V.

- **Série 74:** 0 a +74° C (aplicação industrial)

Tensão de alimentação: 4,75 a 5,25V

Obs: existia uma série 64 que apresentava operação intermediária (Obsoleta)

CONTINUAÇÃO: IDENTIFICAÇÃO DO CI TTL OU CMOS COM ENCAPSULAMENTO DIP

aa	bb	ccc	ddd	e
----	----	-----	-----	---

Campo 3: ccc: pode ser composta de uma a tres letras e indicam a família e subfamília (ou séries) do CI identificada através do tipo de dispositivo utilizado na integração.

Obs: nenhuma letra indica família TTL padrão, a primeira a ser lançada.

Exemplos:

L : utiliza transistor bipolar de baixa potência, família TTL

S: utiliza transistor bipolar do tipo Schotcky, família TTL

AC: utiliza MOSFET alta velocidade avançada. Família CMOS

CONTINUAÇÃO: IDENTIFICAÇÃO DO CI TTL OU CMOS COM ENCAPSULAMENTO DIP

aa	bb	ccc	ddd	e
----	----	-----	-----	---

Campo 4: ddd: Nesse campo podem aparecer dois ou três números os quais indicam a função implementada no CI

Exemplos:

08 (4 portas AND de 2 entradas,

253 (2 Multiplex de 4 entradas)

CONTINUAÇÃO: IDENTIFICAÇÃO DO CI TTL OU CMOS COM ENCAPSULAMENTO DIP

aa	bb	ccc	ddd	e
-----------	-----------	------------	------------	----------

Campo 5: e: Tipo de material usado no encapsulamento do CI, e a nomenclatura varia de fabricante para fabricante.

Exemplos:

Para a Texas Instruments:

J ou W: cerâmico

N ou P: plástico

PRÁTICA Nº1

1. Identificação do CI

2. Levantamento das características Elétricas de um CI:

Medidas de :Vcc

VoH

VoL

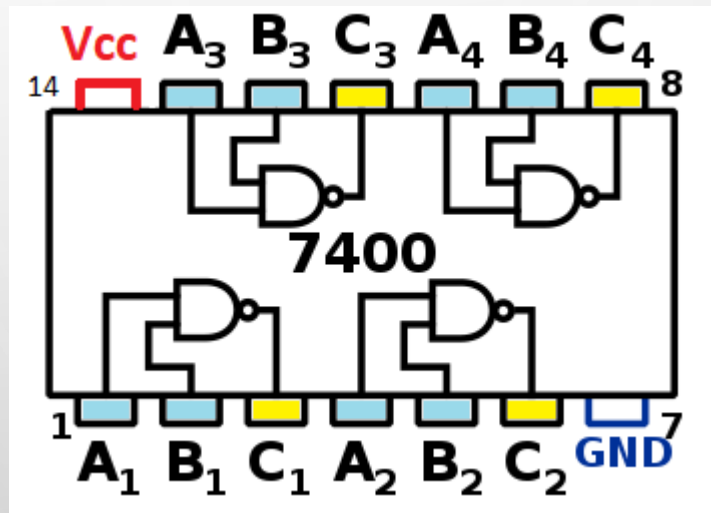
IoH

IoL

3. Comparação da Tebla verdade em Volts com a Tabela verdade com níveis

CIRCUITO INTEGRADO 7400

4 portas NAND de 2 entradas



Características Elétricas do CI 7400

Tensão de Alimentação
5V

recommended operating conditions

	SN5400			SN7400			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
V _{CC} Supply voltage	4.5	5	5.5	4.75	5	5.25	V
V _{IH} High-level input voltage	2			2			V
V _{IL} Low-level input voltage			0.8			0.8	V
I _{OH} High-level output current			-0.4			-0.4	mA
I _{OL} Low-level output current			16			16	mA
T _A Operating free-air temperature	-55		125	0		70	°C

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5 V, T_A = 25°C.

§ Not more than one output should be shorted at a time.

Características Elétricas do CI 7400

recommended operating conditions

	SN5400			SN7400			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
V _{CC} Supply voltage	4.5	5	5.5	4.75	5	5.25	V
V _{IH} High-level input voltage	2			2			V
V _{IL} Low-level input voltage			0.8			0.8	V
I _{OH} High-level output current			-0.4			-0.4	mA
I _{OL} Low-level output current			16			16	mA
T _A Operating free-air temperature	-55		125	0		70	°C

O valor máximo não aparece pq está limitado pela tensão utilizada para alimentação do circuito

(-) Tensão de entrada mínima para nível alto (V_{iHmin})

Características Elétricas do CI 7400

recommended operating conditions

	SN5400			SN7400			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
V _{CC} Supply voltage	4.5	5	5.5	4.75	5	5.25	V
V _{IH} High-level input voltage	2			2			V
V _{IL} Low-level input voltage			0.8			0.8	V
I _{OH} High-level output current			-0.4			-0.4	mA
I _{OL} Low-level output current			16			16	mA
T _A Operating free-air temperature	-55		125	0		70	°C

O valor mínimo não aparece pq está limitado pela tensão utilizada como referência(GND)

(+) Tensão de entrada máxima para nível baixo($V_{iLmáx}$)

Características Elétricas do CI 7400

recommended operating conditions

	SN5400			SN7400			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
V _{CC} Supply voltage	4.5	5	5.5	4.75	5	5.25	V
V _{IH} High-level input voltage	2			2			V
V _{IL} Low-level input voltage			0.8			0.8	V
I _{OH} High-level output current			-0.4			-0.4	mA
I _{OL} Low-level output current			16			16	mA
T _A Operating free-air temperature	-55		125	0		70	°C

(+) Corrente de Entrada da porta

(-) Corrente que sai da porta

CARACTERÍSTICAS ELÉTRICAS DO CI 7400

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS †	SN5400			SN7400			UNIT
		MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V_{IK}	$V_{CC} = \text{MIN}, I_I = -12 \text{ mA}$			-1.5			-1.5	V
V_{OH}	$V_{CC} = \text{MIN}, V_{IL} = 0.8 \text{ V}, I_{OH} = -0.4 \text{ mA}$	2.4	3.4		2.4	3.4		V
V_{OL}	$V_{CC} = \text{MIN}, V_{IH} = 2 \text{ V}, I_{OL} = 16 \text{ mA}$		0.2	0.4		0.2	0.4	V
I_I	$V_{CC} = \text{MAX}, V_I = 5.5 \text{ V}$			1			1	mA
I_{IH}	$V_{CC} = \text{MAX}, V_I = 2.4 \text{ V}$			40			40	μA
I_{IL}	$V_{CC} = \text{MAX}, V_I = 0.4 \text{ V}$			-1.6			-1.6	mA
$I_{OS}§$	$V_{CC} = \text{MAX}$	-20		-55	-18		-55	mA
I_{CCH}	$V_{CC} = \text{MAX}, V_I = 0 \text{ V}$		4	8		4	8	mA
I_{CCL}	$V_{CC} = \text{MAX}, V_I = 4.5 \text{ V}$		12	22		12	22	mA

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at $V_{CC} = 5 \text{ V}, T_A = 25^\circ\text{C}$.

§ Not more than one output should be shorted at a time.

V_{OHmin}

Típico

V_{OLmax}

Típico

CARACTERÍSTICAS ELÉTRICAS DO CI 7400

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS †	SN5400			SN7400			UNIT
		MIN	TYP ‡	MAX	MIN	TYP ‡	MAX	
V_{IK}	$V_{CC} = \text{MIN}, I_I = -12 \text{ mA}$			-1.5			-1.5	V
V_{OH}	$V_{CC} = \text{MIN}, V_{IL} = 0.8 \text{ V}, I_{OH} = -0.4 \text{ mA}$	2.4	3.4		2.4	3.4		V
V_{OL}	$V_{CC} = \text{MIN}, V_{IH} = 2 \text{ V}, I_{OL} = 16 \text{ mA}$		0.2	0.4		0.2	0.4	V
I_I	$V_{CC} = \text{MAX}, V_I = 5.5 \text{ V}$			1			1	mA
I_{IH}	$V_{CC} = \text{MAX}, V_I = 2.4 \text{ V}$			40			40	μA
I_{IL}	$V_{CC} = \text{MAX}, V_I = 0.4 \text{ V}$			-1.6			-1.6	mA
$I_{OS} §$	$V_{CC} = \text{MAX}$	-20		-55	-18		-55	mA
I_{CCH}	$V_{CC} = \text{MAX}, V_I = 0 \text{ V}$		4	8		4	8	mA
I_{CCL}	$V_{CC} = \text{MAX}, V_I = 4.5 \text{ V}$		12	22		12	22	mA

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at $V_{CC} = 5 \text{ V}, T_A = 25^\circ\text{C}$.

§ Not more than one output should be shorted at a time.

$I_{IH\text{mín}}$

$I_{IL\text{máx}}$

MÓDULO DE MONTAGEM DATAPOOL 8810



PROFA LUIZA MARIA ROMEIRO CODÁ EESC- USP

27

MÓDULO DE MONTAGEM DATAPOOL 8810

Matriz de contatos

Pontos verticais interconectados

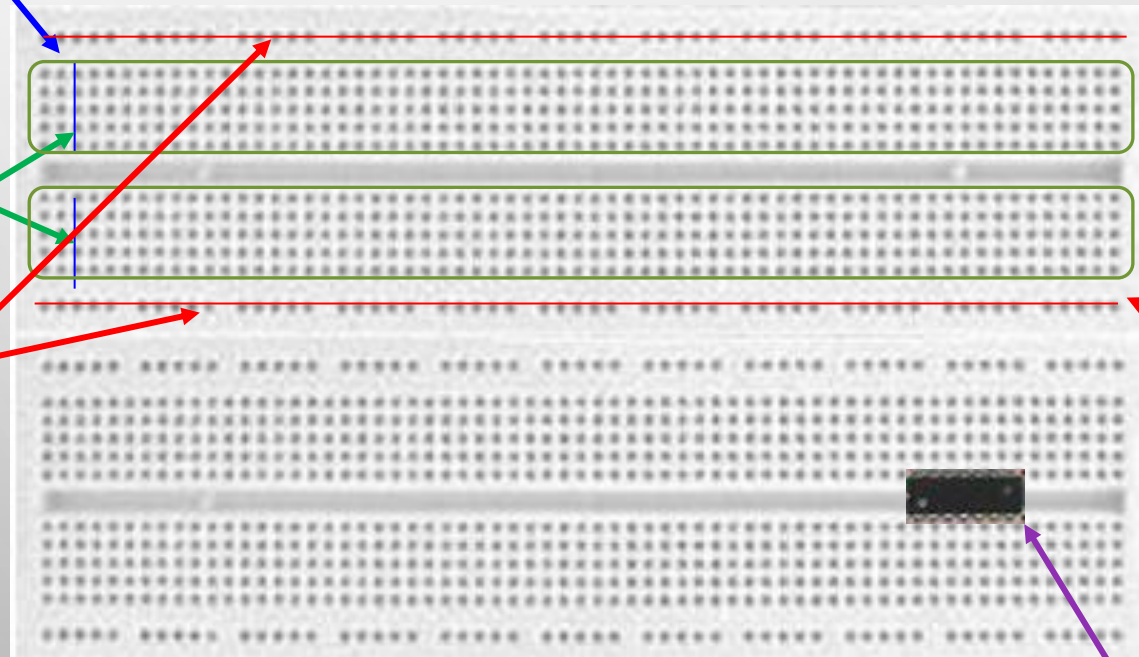
Pontos verticais entre vales não se comunicam

Pontos horizontais diferentes não são interconectados

Blocos separados

Pontos horizontais interconectados

CI tipo DIP inserido entre os blocos



MÓDULO DE MONTAGEM DATAPOOL 8810

(Continuação)



Botão de ligar

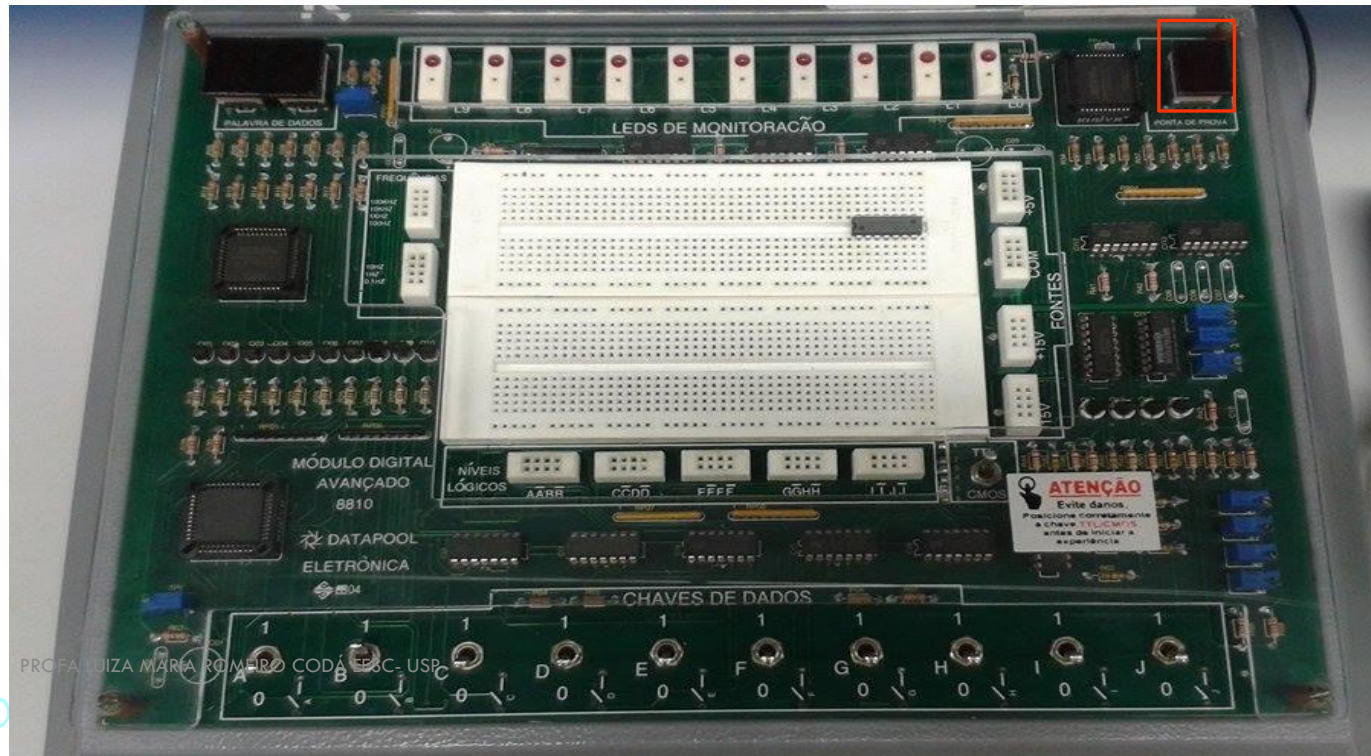


MÓDULO DE MONTAGEM DATAPOOL 8810

(Continuação)

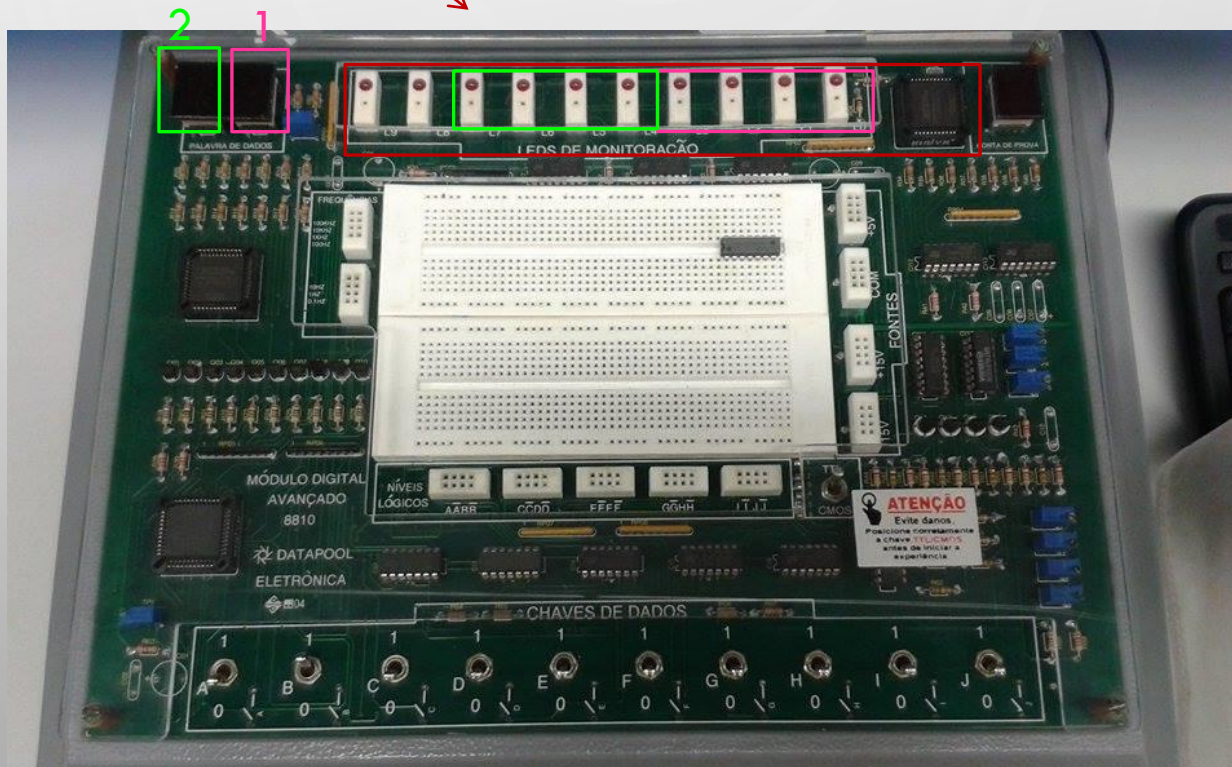
- **Display 3** ligado ao circuito da ponta de prova que verifica o nível lógico do sinal:
 - 1 : nível lógico compatível com nível alto
 - 0 : nível lógico compatível com nível baixo
 - F: nível lógico não compatível nem com nível alto nem com baixo (faixa indefinida)
 - A : circuito aberto (sem ligação)
 - P : sinal pulsado com frequência alta

3

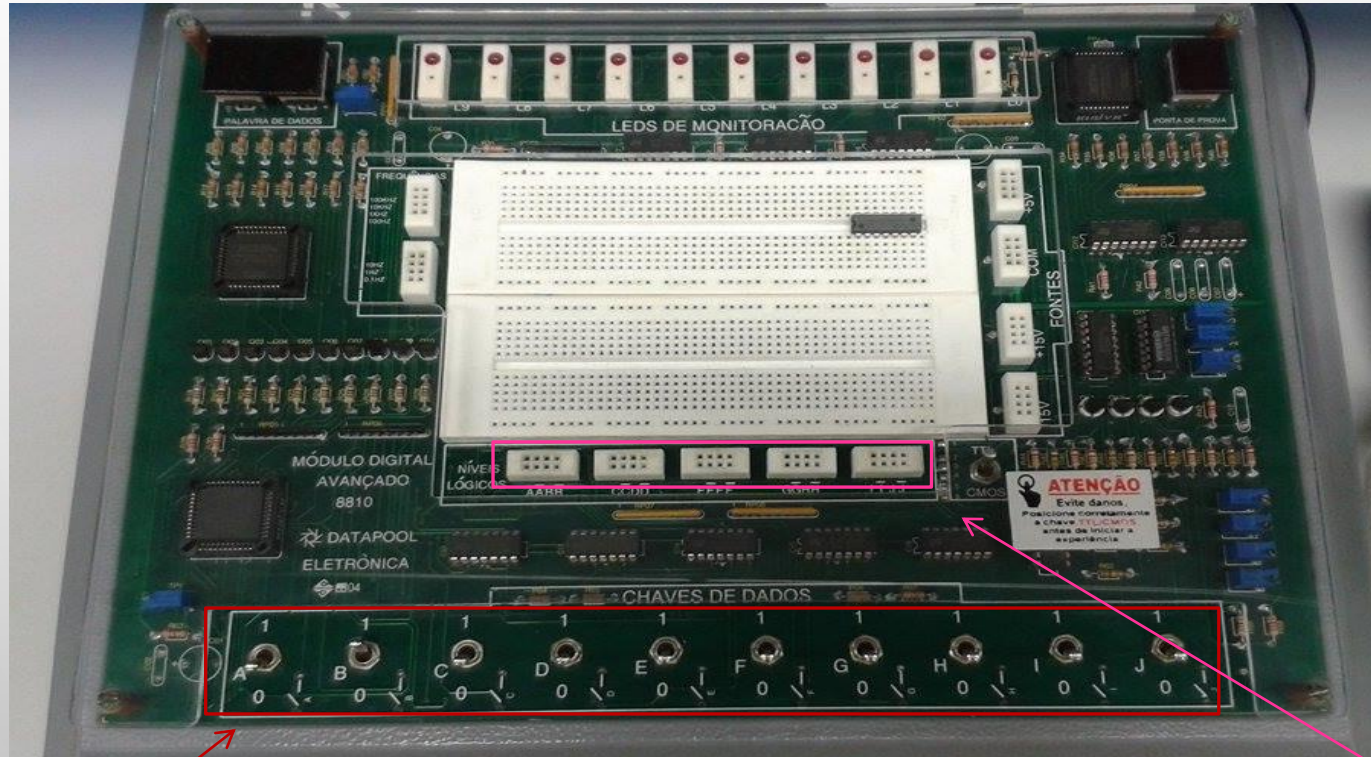


MÓDULO DE MONTAGEM DATAPOOL 8810

- 10 **LEDs** (L0 a L9) que acendem no nível lógico alto (“1”) e possibilitam a visualização de sinais de saída;
- LEDs L0 a L3 estão ligados ao display **1** , onde L0 é o bit menos significativo;
- LEDs L4 a L7 estão ligados ao display **2** , onde L4 é o bit menos significativo;
- Os Displays **1** e **2** mostram em Hexadecimal os valores binários ligados nos LEDs respectivos;
- LEDs L8 e L9 não estão ligados À DISPLAYS



MÓDULO DE MONTAGEM DATAPOOL 8810 (Continuação)



10 **chaves** (A a J) que fornecem nível alto (“1”) e nível baixo (“0”) na saída do **bornes** e também seu valores barrados(invertidos) para serem ligadas nas entradas dos circuitos ou portas lógicas

PROFA LUIZA MARIA ROMEIRO CODÁ EESC- USP

32

MÓDULO DE MONTAGEM DATAPOOL 8810

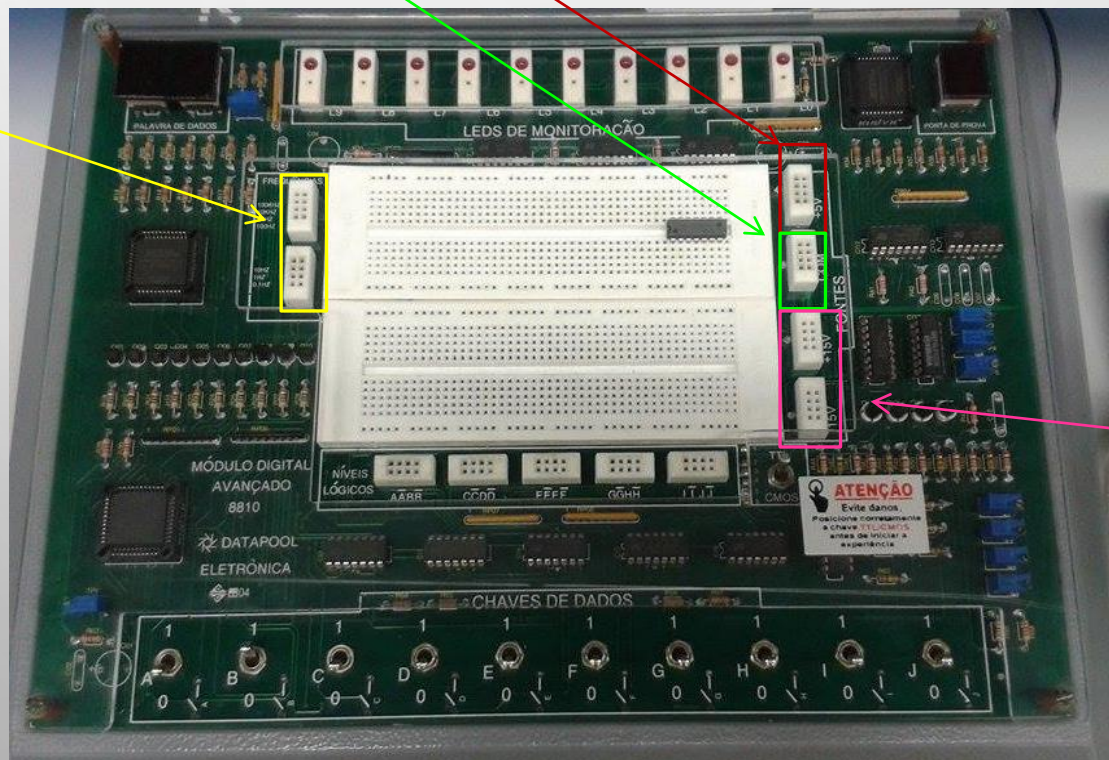
(Continuação)

Tensão de alimentação de 5Volts compatível a nível TTL

Terminal **Comum** para ligação do terra ou referência dos circuitos

Osciladores

forneendo
sinal
quadrado de
0 a 5V e com
as
frequencias
indicadas no
módulo

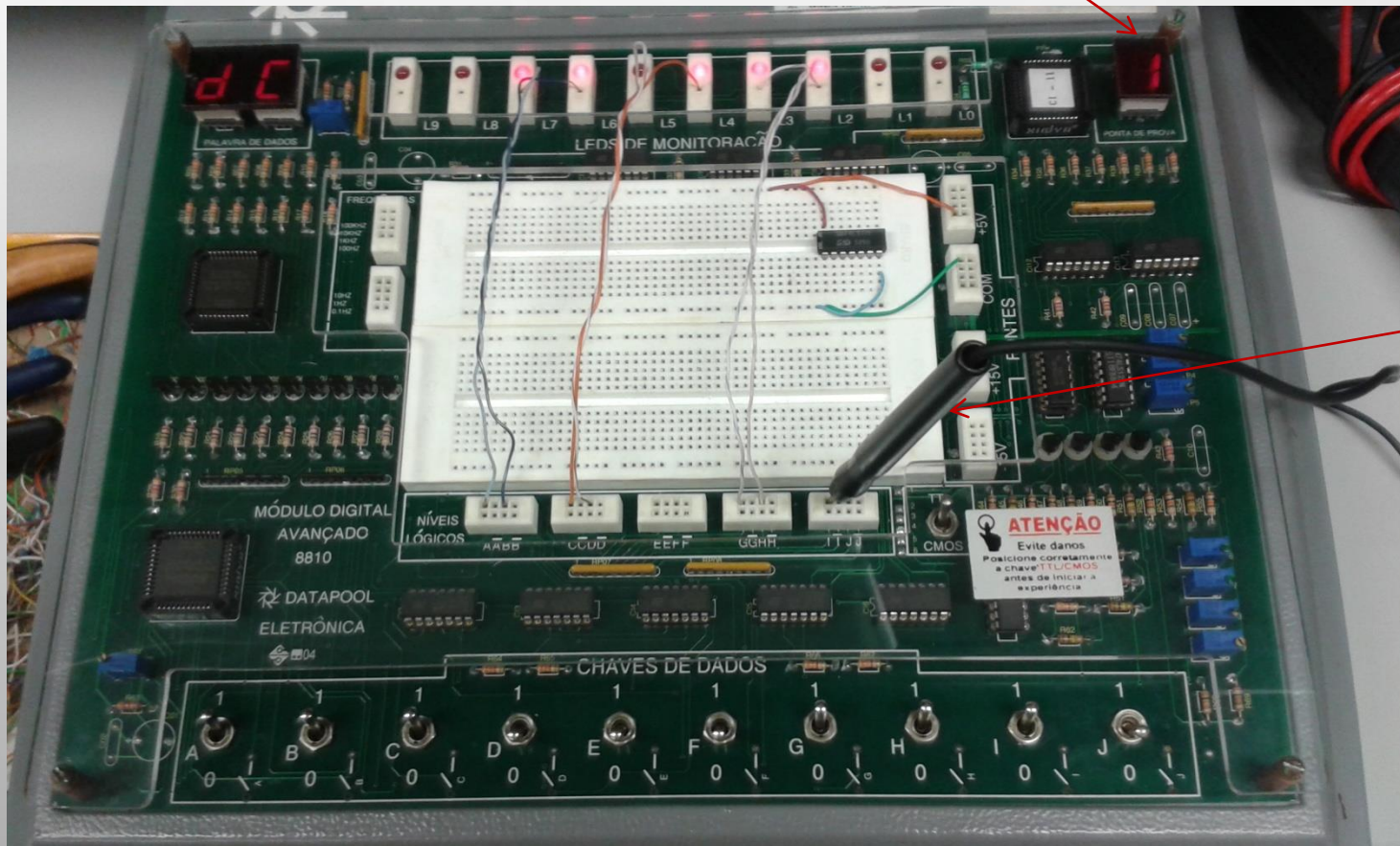


Tensão de +15V e
– 15V para
ligação de famílias
de CIs que
requerem
alimentação mais
altas e/ou simétrica

MÓDULO DE MONTAGEM DATAPOOL 8810

(Continuação)

Ponta de prova sinalizando nível lógico alto ("1")

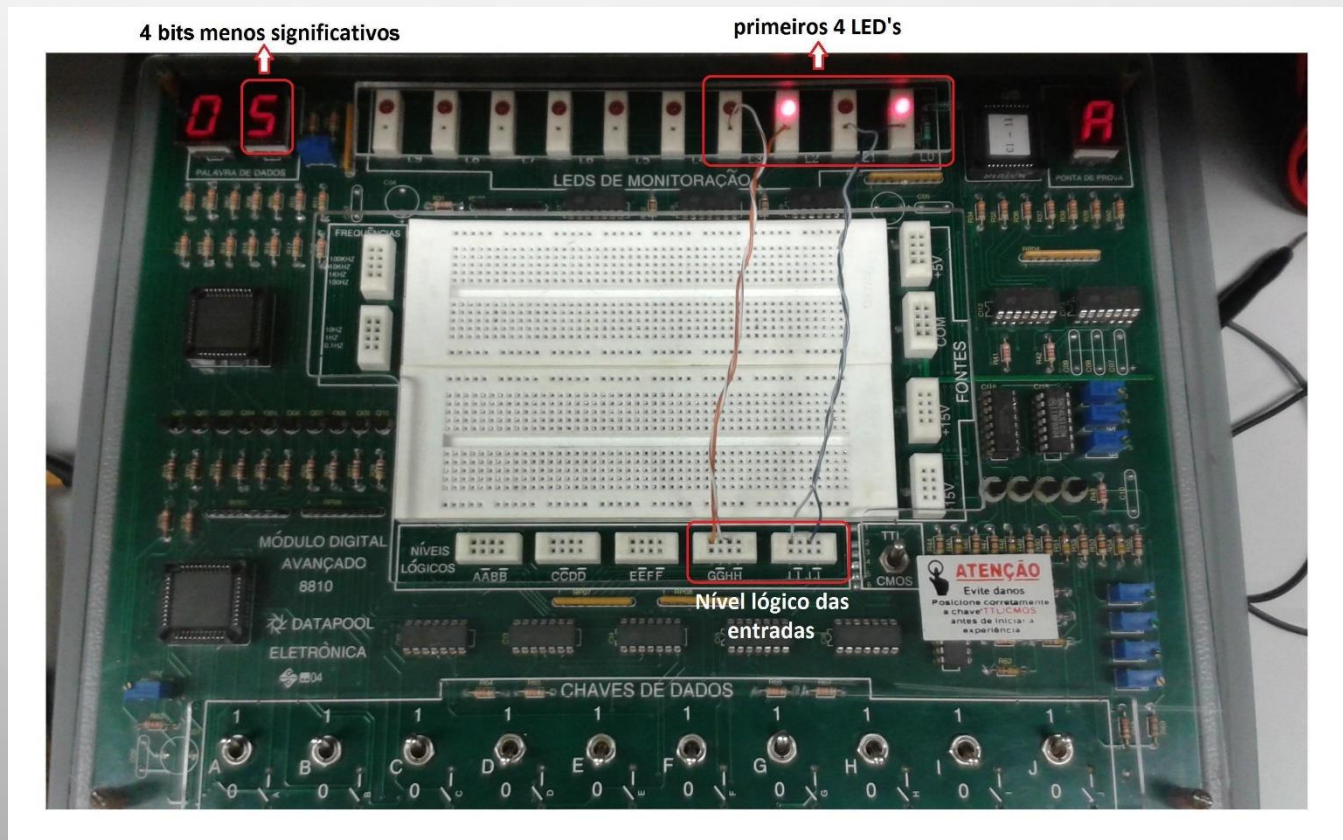


Ponta de prova

MÓDULO DE MONTAGEM DATAPOOL 8810

(Continuação)

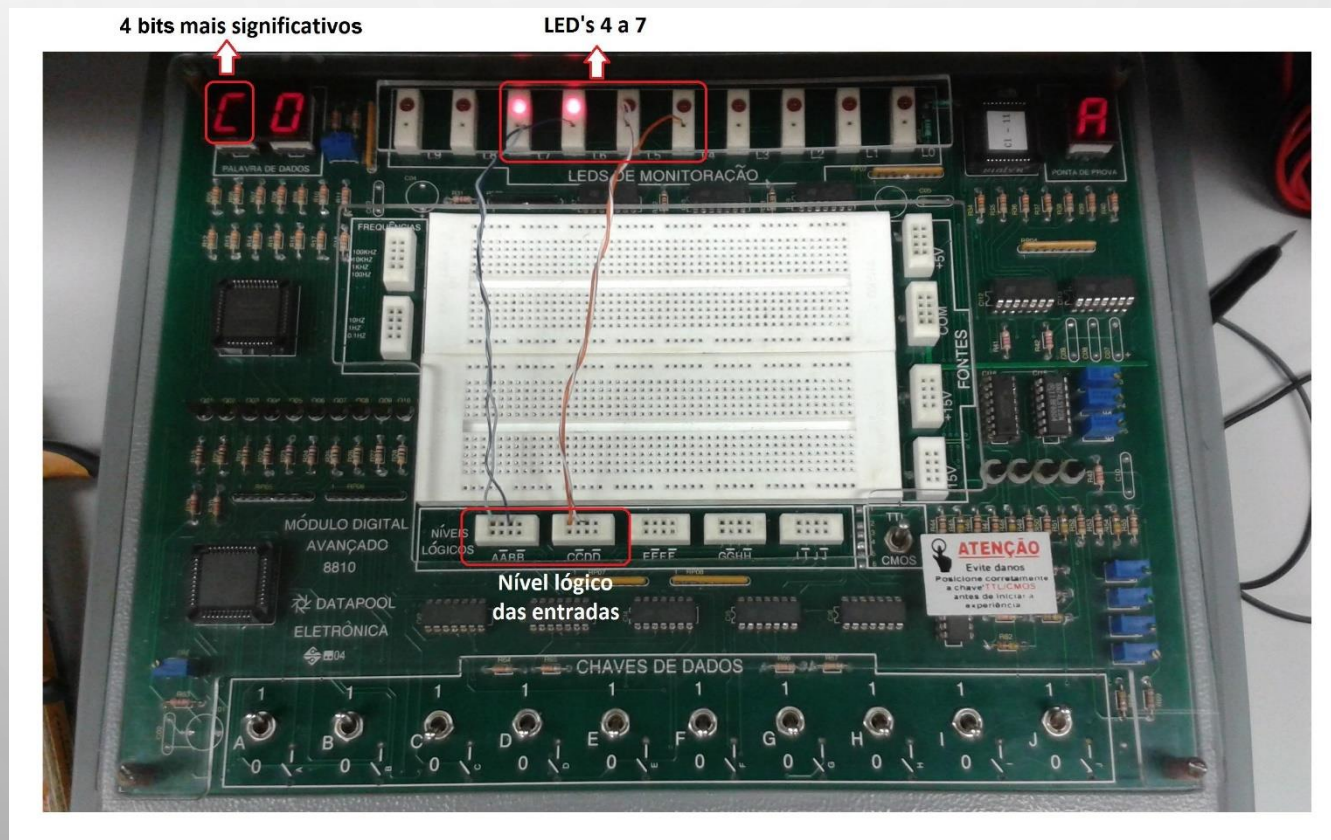
LED's e display hexa (4 LSB)



MÓDULO DE MONTAGEM DATAPOOL 8810

(Continuação)

LED's e display hexa (4 MSB)



REFERÊNCIAS

- http://www.panrotas.com.br/noticia-turismo/aviacao/2016/02/veja-5-tecnologias-que-mudarao-a-aviacao-para-sempre_123768.html
- <https://moriniair.com/como-tecnologia-influencia-na-seguranca-do-voo/>
- http://aeromagazine.uol.com.br/artigo/revolucao-digital-no-cockpit_1597.html#ixzz596sSu5xJ

FIM