

**Departamento de Engenharia Elétrica e de Computação  
SEL 323 – Lab. de Sistemas Digitais II  
Profa. Luiza Maria Romeiro Codá**

**PRÁTICA Nº1 -VHDL  
“INTRODUÇÃO A PROGRAMAÇÃO VHDL”**

Obs:1. Como relatório Envie pelo stoa moodle um arquivo pdf com o VHDL constando como comentário: Nome do projeto, Nome e Número dos alunos assim como comentários para compreensão do projeto. Inclua no arquivo pdf o RTL, as ondas da simulação do projeto.

2. O arquivo pdf deve ser nomeado com nome: pratica1\_nome1\_nome2  
Onde nome 1 e nome 2 são os nomes dos membros do grupo

1.Utilizando o software QUARTUS II, escreva o projeto em descrição VHDL do circuito da Figura 1. Declare a arquitetura por fluxo de dados (utilizando portas lógicas). Gere o RTL, simule, e configure o circuito no dispositivo tipo FPGA EP4CE30F23C-7 da família Cyclone IV- da Altera , que se encontra na placa mercúrio IV. Ligue as entradas nas chaves da interface (GPIO0), mostrada na figura 2 e na figura 3, e as saídas nos segmentos dos Displays. A pinagem é mostrada na Tabela 1 . Verifique o funcionamento.

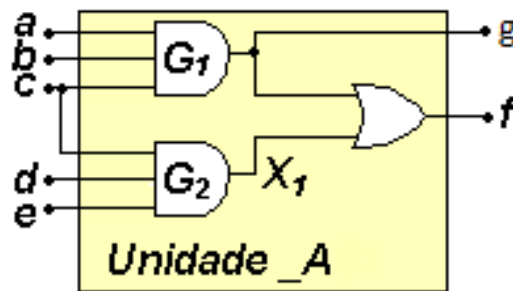


Figura 1

2. Modifique a declaração de arquitetura declarando o sinal X1 utilizando esse sinal como saída da porta G2. Gere o RTL

Tabela 1

senal	Pino do fpga	Chave da interface GPIO0
a	E16	Chave 0 do grupo A
b	H22	Chave 1 do grupo A
c	F16	Chave 2 do grupo A
d	F19	Chave 3 do grupo A
e	H21	Chave 4 do grupo A
f	R5	Segmento a do display 1
g	V2	Segmento a do display 0

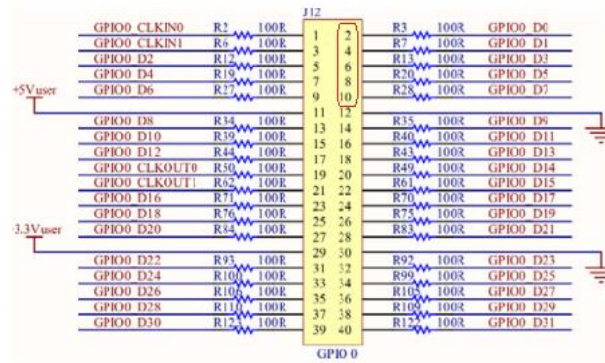
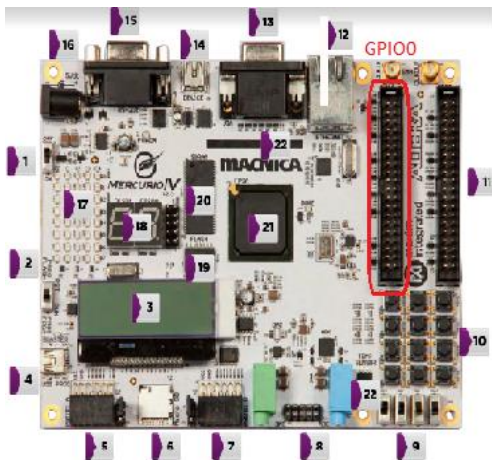


Figura 2 Interface GPIO0 da placa mercúrio IV

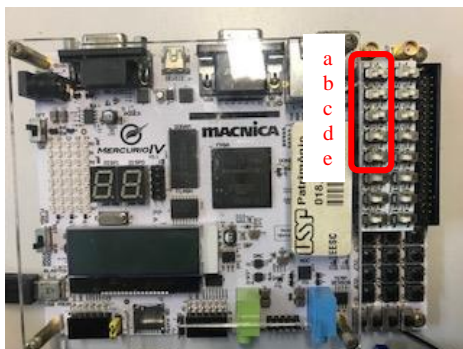


Figura 3 Chaves a, b, c, d, e do projeto