



UNIVERSIDADE DE SÃO PAULO
ESCOLA DE ENGENHARIA DE SÃO CARLOS
LABORATÓRIO DE SISTEMAS DIGITAIS



Guia de projeto em esquemático utilizando o Software Quartus II 17.0 Lite Edition da Altera

Departamento de Engenharia Elétrica e de Computação

Profa. Luiza Maria Romeiro Codá

COLABORADOR: RHAMY SALIM BACHOUR

(ATUALIZADO POR: GUILHERME PEDRO, TAÍS AGUIAR PICHINIM, HEITOR AMANTINI
MASSON, GABRIEL HUMBERTO ANDRADE FREITAS E DIEGO OLIVEIRA BOMFIM)

20 de abril de 2023

Sumário

1	Software Quartus II 17.0 Lite Edition	4
1.1	Quartus II 17.0 Lite Edition - Download	4
2	Criando projetos com o Quartus II	4
3	Criado um projeto em esquemático	10
3.1	Inserindo componente das bibliotecas	13
3.2	Nomear pinos de entrada e saída	14
3.3	Conectando os diversos componentes do projeto	15
4	Compilando o projeto	17
4.1	Passos da Compilação	17
4.2	Erros comuns na compilação	19
4.3	Configurando o ModelSim no software Quartus II	19
5	Simulando circuitos projetados: QSIM-Altera	21
5.1	Criando um novo arquivo de simulação	21
5.2	Configurando e executando o arquivo de simulação	23
6	Simulando circuitos projetados: ModelSim-Altera	27
6.1	Criando um novo arquivo de simulação	27
6.2	Configurando e executando o arquivo de simulação	30
7	Atribuição de pinagem	32
7.1	Através da atribuição manual dos pinos	33
7.2	Através da importação do arquivo de pinagem	33
8	Síntese no dispositivo	35
9	Erros Comuns	37
9.1	Inserção de componente da biblioteca Megafuction	37
9.2	Erro ao	37

Lista de Figuras

1	Janela inicial do Quartus II	4
2	Janela de criação de um novo projeto - Introdução	5
3	Janela de criação de um novo projeto - Configuração de diretórios	6
4	Janela de criação de um novo projeto - Adição de arquivos	7
5	Janela de criação de um novo projeto - Família e Dispositivos	7
6	Janela de criação de um novo projeto - Ferramentas	8
7	Janela de criação de um novo projeto - Resumo	8
8	Janela inicial do Quartus II após a criação do projeto	9
9	Criar arquivo .bdf	10
10	Janela de criação do arquivo .bdf	11
11	Janela do Quartus II após a criação do arquivo .bdf	11
12	Nome do projeto e do arquivo .bdf iguais	12
13	Caixa com as bibliotecas e símbolos para editor esquemático	13
14	Prévia do símbolo escolhido para esquemático	13
15	Todos os elementos inseridos no editor esquemático	14
16	Janela para nomear pinos de entrada e saída	14
17	Projeto esquemático com os pinos de entradas e saídas nomeados	15
18	Projeto esquemático final do decodificador - fios conectados	15
19	Projeto esquemático final do decodificador - fios não conectados	16
20	Tela gerada pela compilação de um projeto	18
21	Janela de compilação mostrando mensagem de compilação concluída	18
22	Janela com a mensagem expandida	18
23	Selecionando primeira mensagem de erro na janela de mensagens	19
24	Cada componente alocado possui número de instância diferente	19
25	Menu de ferramentas	20
26	Diretório do ModelSim-Altera	20
27	Criar novo arquivo	21
28	Criar arquivo .vwf	21
29	Janela de geração de ondas	22
30	Janela de inserção	22
31	Localizador de sinais	22
32	Sinais do projeto listados	23
33	Sinais do projeto selecionados	23
34	Janela de inserção	24
35	Janela de geração de ondas	24
36	Janela de geração de ondas	25
37	Pasta de destino	25
38	Sinais das entradas inseridos na janela de simulação	26
39	Barra de ferramentas de simulação	26
40	Janela de progresso da simulação	26
41	Resultado da simulação	27
42	Janela inicial do ModelSim	27
43	Janela mudança de diretório	28
44	Janela de criação de uma nova biblioteca	29
45	Janela de compilação	29
46	Janela de início da simulação	30
47	Janela de simulação	30
48	Adicionar waves na janela de simulação	31
49	Adicionar formato de onda nos pinos de entrada	31
50	Configurar formato de onda nos pinos de entrada	32
51	Resultado da simulação	32
52	Acessar Pin Planner	33

53	Pinos associados na ferramenta Pin Planner	33
54	Acessar Import Assignments	34
55	Caixa de diálogo para importar atribuição	34
56	Selecionar arquivo QSF do projeto anterior	34
57	Pin Planner após importação	35
58	Acesso ao programador pelo botão	35
59	Acesso pelo menu de ferramentas	36
60	Janela do programador	36
61	Janela de programação sem identificação do hardware	36
62	Criação de componente da biblioteca Megafunction	37

1 Software Quartus II 17.0 Lite Edition

O Quartus II da altera é um software para projetos com PLD, o qual é apropriado para projetos de dispositivos alta densidade (high-density) Field-Programmable Gate Array (FPGA), projetos de FPGA de baixo custo, e projetos de Dispositivos lógicos Programáveis Complexos (Complex Programmable Logic Devices –CPLD). O tutorial é organizado como segue. A primeira seção dá ponteiros ao website da Altera, de onde pode ser feito o download desse software, e as instruções para instalação. A segunda seção descreve passo a passo o projeto de um decodificador 2 a 4 simples, usando o editor do diagrama esquemático de Quartus II. Finalmente, a terceira e quarta seção descrevem duas maneiras de realizar o processo da simulação para verificar o projeto do decodificador. Cada seção é ilustrada com figuras de cada etapa que conduzem aos processos seguintes.

1.1 Quartus II 17.0 Lite Edition - Download

O download do software pode ser realizado do página da intel da seguinte URL:

[Quartus II 17.1 Lite Edition](#)

Os passos para o download estão explicados no tutorial feito pelo monitor da disciplina e pode ser acessado pelo ambiente da disciplina

2 Criando projetos com o Quartus II

Nesta seção, será mostrado como a criar um projeto novo usando Quartus II. Para a facilidade na compreensão, será descrita cada etapa e ilustrada com figuras, do projeto de um circuito digital simples, um decodificador 2 a 4. O Quartus II trabalha com hierarquia de projetos. Portanto para cada projeto novo, deve-se criar uma pasta com o nome do projeto principal, ou seja, o de hierarquia mais alta.

Após abrir o software pelo atalho criado em seu Desktop, aparecerá uma janela parecida com a Figura 1. Clique em [New Project Wizard](#) para criar um projeto.

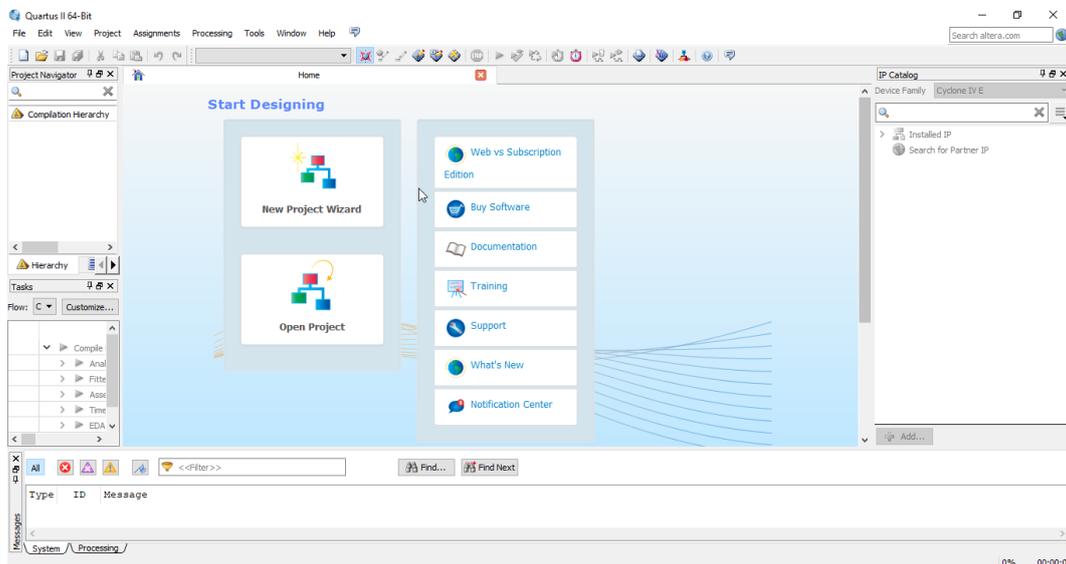


Figura 1: Janela inicial do Quartus II

Isto abrirá a caixa de diálogo do **New Project Wizard** (Figura 2) clique em **Next**.

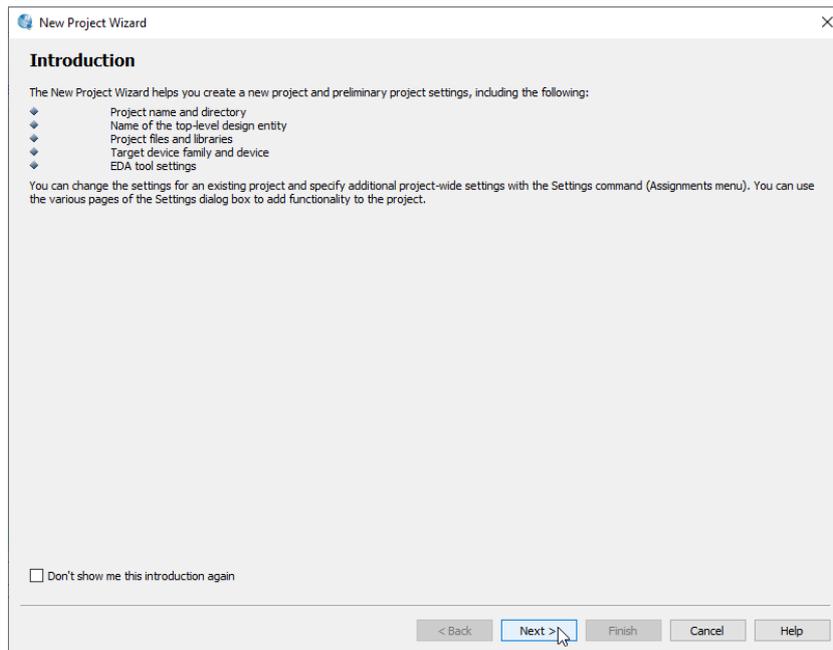


Figura 2: Janela de criação de um novo projeto - Introdução

A primeira tela (Figura 3) pede que sejam fornecidos os nomes do diretório de funcionamento do projeto, o nome do projeto e o nome da entidade do nível superior no projeto. É necessário preencher todos estes campos com a informação relevante. Para uma melhor organização deve-se criar na pasta **Documentos** uma pasta com seu N^oUSP e dentro desta, criar uma pasta exclusiva para projeto que será realizado no momento, ou seja para cada projeto serão criadas pastas diferentes. Isto é necessário devido ao grande número de arquivos gerado pelo “Quartus”. Para o nome do projeto, deve se iniciar com letra, não pode conter caracteres especiais, não pode começar, repetir duas vezes seguidas e nem terminar com **underline**, além disso, o software não é case sensitive, ou seja, ele não diferencia letras maiúsculas de minúsculas. Ressaltando que o diretório selecionado na imagem foi apenas de exemplo.

Então, para esse exemplo, foi criada a pasta de projeto ”tutorial_15.0” para o projeto ”decodificador”. Na Figura 14, então é solicitado o nome do projeto, no caso, ”decodificador” e nome do projeto de hierarquia mais alta (TOP LEVEL), que também é ”decodificador”.

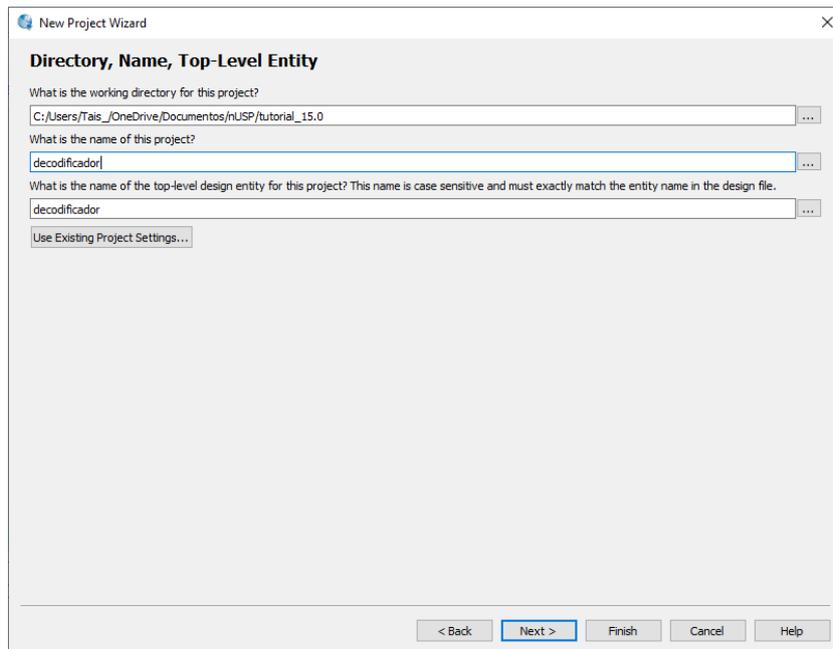


Figura 3: Janela de criação de um novo projeto - Configuração de diretórios

A segunda tela (Figura 4) pede que sejam adicionadas partes ao projeto que eventualmente tenham sido projetadas anteriormente. Caso não exista nenhuma parte do projeto já realizada, simplesmente pressiona-se a tecla **Next** para saltar esta etapa.

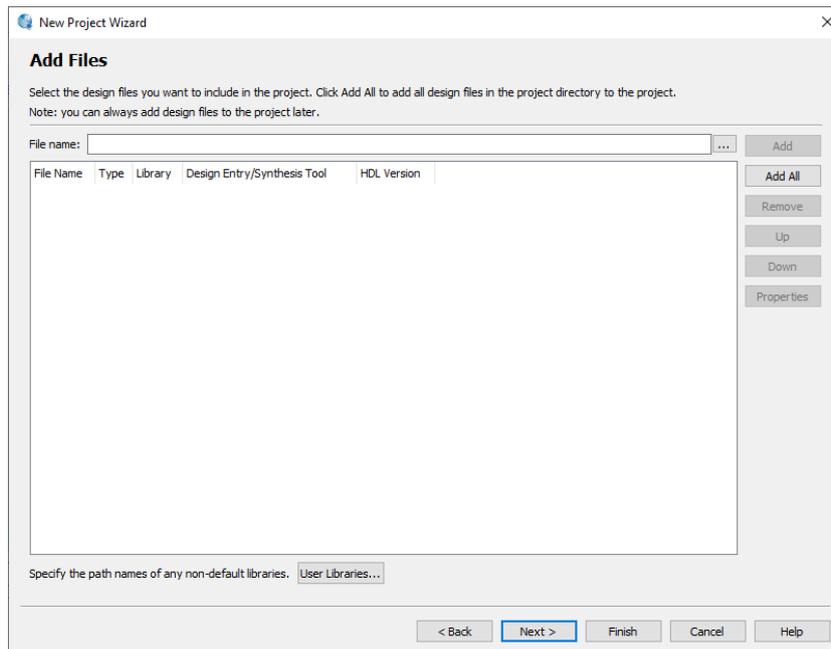


Figura 4: Janela de criação de um novo projeto - Adição de arquivos

A tela 3 da caixa de dialogo **New Project Wizard** (Figura 5) solicita informação sobre a família do dispositivo que será utilizado no projeto. Para a maioria dos projetos, será selecionado o dispositivo da família **Cyclone IV-E** e em seguida, no lado direito da tela, o dispositivo **EP4CE30F23C7** disponível nos kits Mercúrio IV - Macnica.

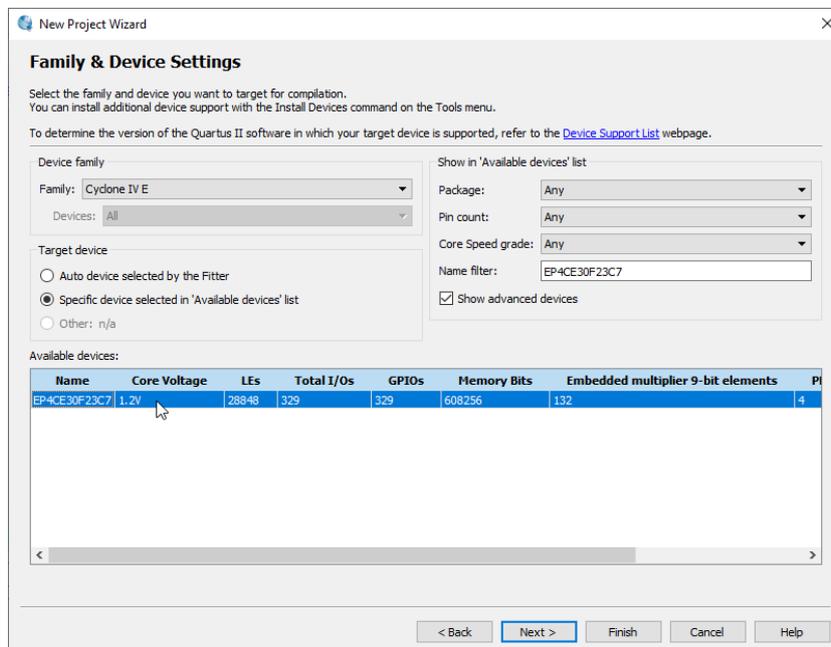


Figura 5: Janela de criação de um novo projeto - Família e Dispositivos

O Quartus permite que os usuários familiarizados com outras ferramentas de PLD integrem seus projetos naquelas ferramentas com projetos gerados no Quartus II. A tela 4 (Figura 6) pergunta basicamente se existem outras ferramentas do Quartus II que planeja-se usar durante o projeto. Neste projeto utilizaremos a ferramenta [ModelSim-Altera](#), selecione-a como mostra a figura e clique em [Next](#).

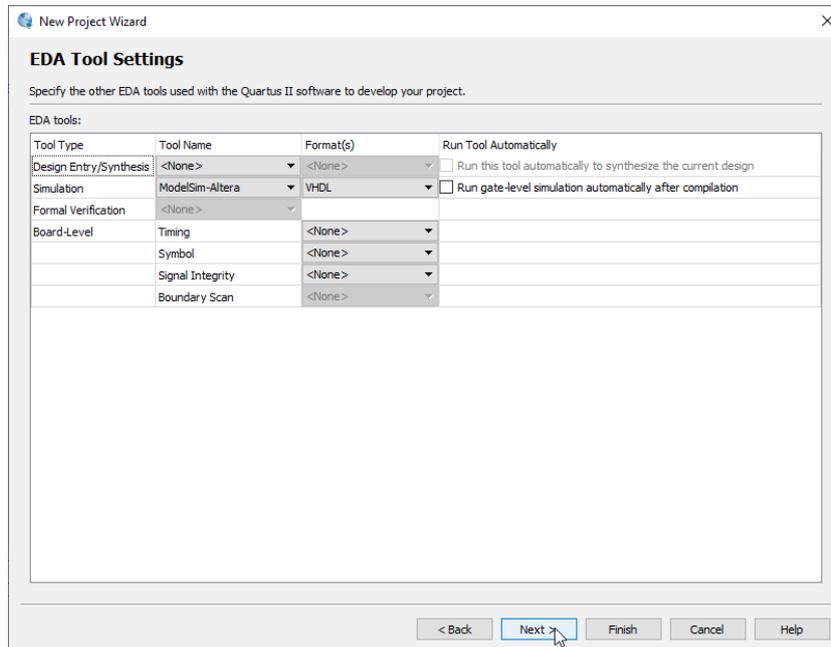


Figura 6: Janela de criação de um novo projeto - Ferramentas

Finalmente a tela 5 informa que [New Project Wizard](#) (Figura 7) está terminado.

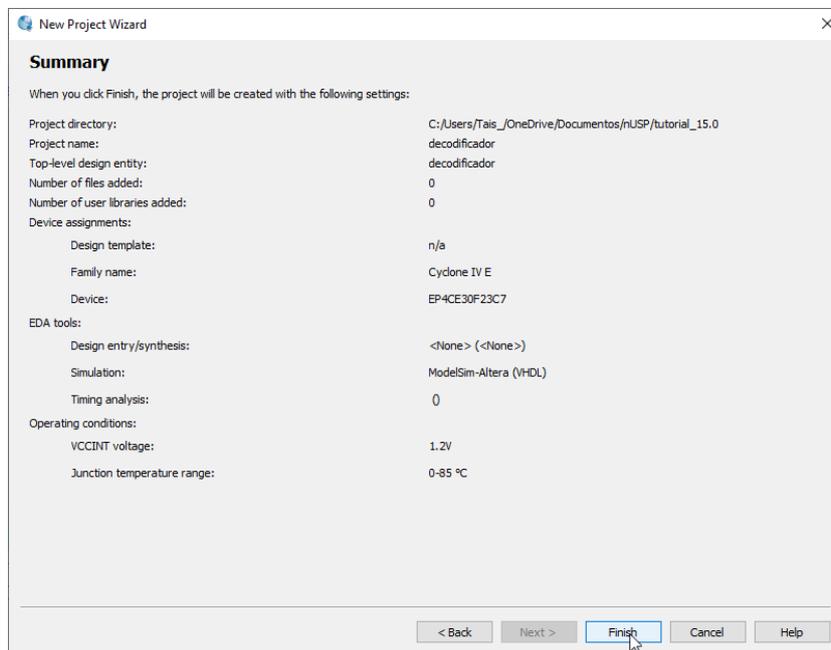


Figura 7: Janela de criação de um novo projeto - Resumo

Ao terminar os procedimentos acima, o software deverá ser parecido com a Figura 8. Se houver uma mensagem de erro dizendo que não houve permissão para criar os arquivos, muito provavelmente não foi selecionado uma pasta específica para o projeto na primeira tela. Feche o programa, abra-o novamente e inicie os procedimentos descritos nesta seção novamente.

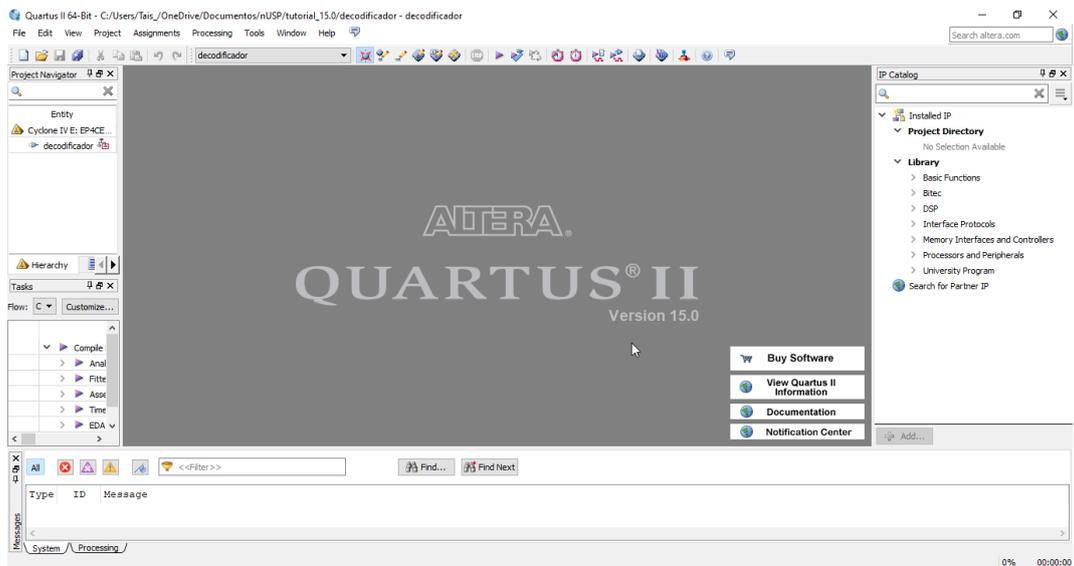


Figura 8: Janela inicial do Quartus II após a criação do projeto

3 Criado um projeto em esquemático

Uma vez criado o espaço do projeto, o próximo passo agora é criar o arquivo `.bdf` de projeto o qual se transformará após a compilação em um projeto. Para criar um arquivo novo de projeto, na barra de ferramentas em **File** seleciona-se o **New** (Figura 27) o qual irá abrir a caixa de diálogo.

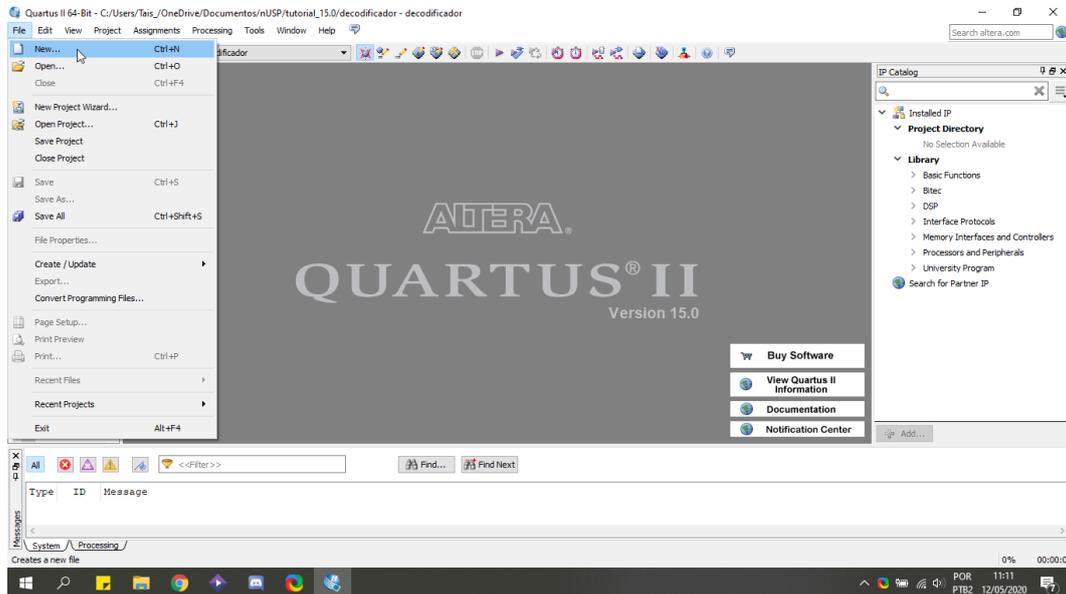


Figura 9: Criar arquivo `.bdf`

Nessa etapa do curso será utilizado o [Block Diagram/Schematic File](#) como método de projeto (Figura 10).

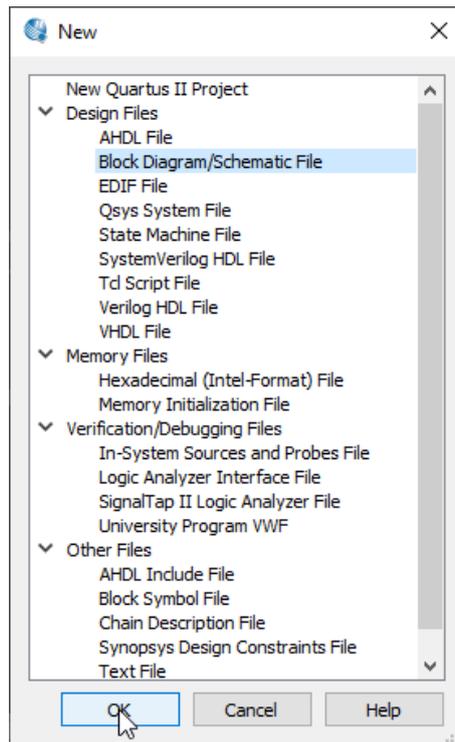


Figura 10: Janela de criação do arquivo .bdf

Uma vez selecionado o [Block Diagram/Schematic File](#) e pressionado o **Ok**, o Quartus II abrirá um editor esquemático com uma disposição das ferramentas do esquemático (Figura 11). O conjunto de ferramentas se encontra destacado na figura, para saber o nome do botão, basta posicionar o mouse em cima do mesmo e o nome aparecerá.

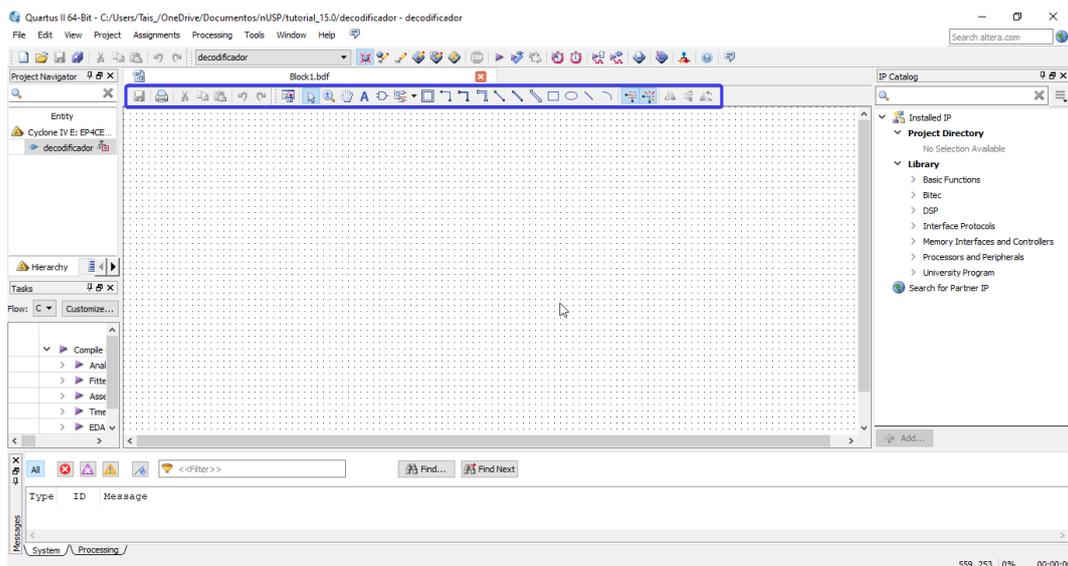


Figura 11: Janela do Quartus II após a criação do arquivo .bdf

Observe, na aba acima do conjunto de ferramentas, que o nome do projeto e do arquivo .bdf não estão iguais. Portanto, salve o arquivo .bdf na pasta com o nome do projeto, no caso desse exemplo "decodificador", e então o nome do projeto aparecerá como "decodificador.bdf", como pode ser visto na Figura 12.

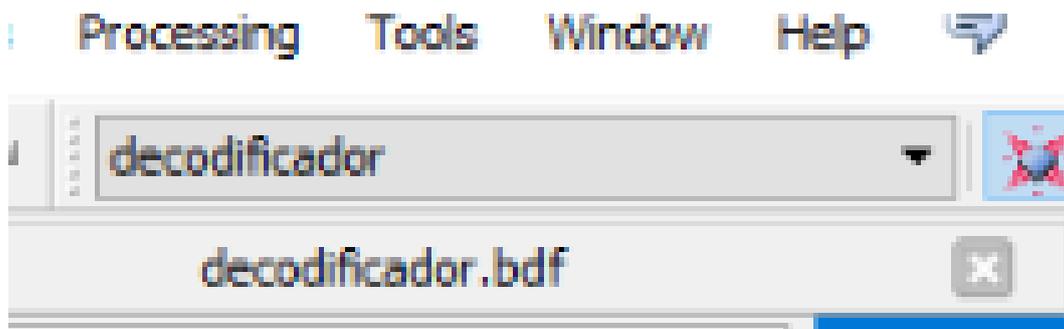


Figura 12: Nome do projeto e do arquivo .bdf iguais

3.1 Inserindo componente das bibliotecas

O software Quartus II fornece símbolos para uma variedade de funções lógicas, incluindo primitivas, funções de bibliotecas de Módulos Parametrizados(LPM), e outras megafunções. Para entrar com uma porta AND de duas entradas os passos seguintes devem ser seguidos:

1. Clique no botão  da barra de ferramentas.
2. Na janela de abrirá (Figura 13), em **Libraries** clique no ícone **+** para expandir e aparecer os subitens, então da mesma maneira expandir a pasta **primitives** e a **logic**.
3. Na pasta **logic**. Selecionar a primitiva **and2**. Uma réplica do símbolo aparece na caixa de diálogo (Figura 14). Clique em **Ok**
4. Clique o ponteiro na posição de projeto na janela do Editor esquemático e insira o símbolo **and2** dentro do arquivo de projeto. Para desconectar o ponteiro, basta pressionar a tecla **Esc**.

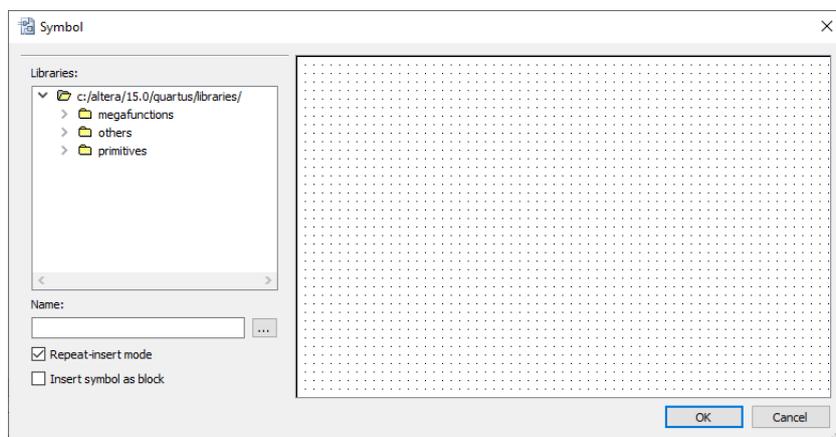


Figura 13: Caixa com as bibliotecas e símbolos para editor esquemático

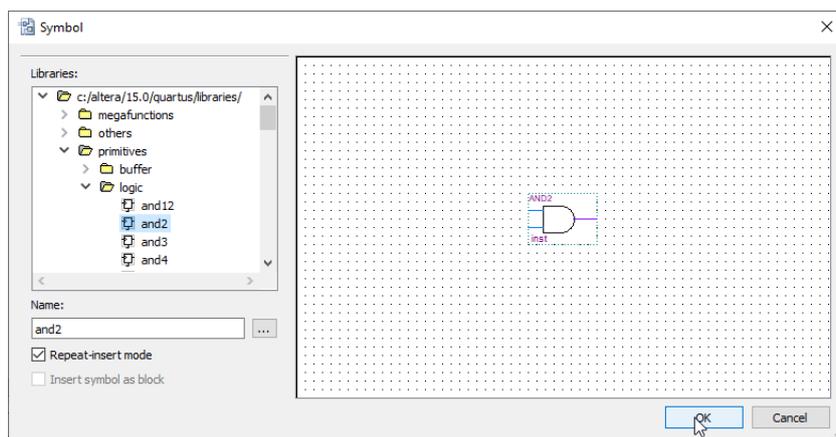


Figura 14: Prévia do símbolo escolhido para esquemático

Repita os mesmos passos para a primitiva **not** também contido na pasta **logic** e para as primitivas de entrada (**input**) e saída (**output**) contidas na pasta **pin**. No exemplo do projeto do decodificador, será utilizado quatro portas **AND** e duas portas **NOT** como também dois pinos de entrada e quatro pinos de saída. Na Figura 15 é mostrado uma imagem com todos os elementos necessários inseridos no editor esquemático.

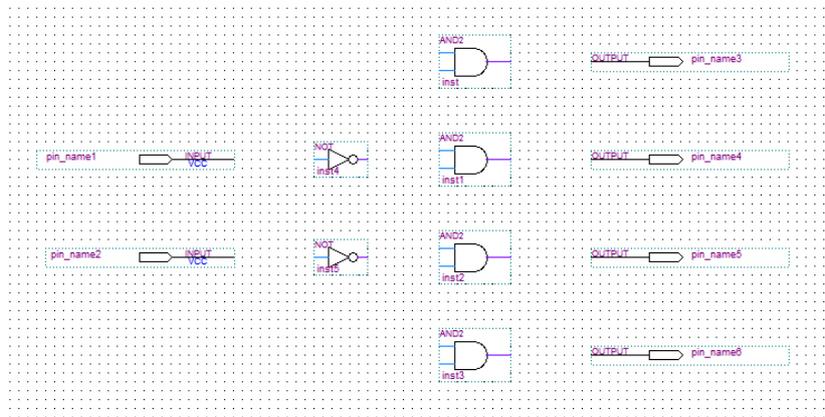


Figura 15: Todos os elementos inseridos no editor esquemático

3.2 Nomear pinos de entrada e saída

Após inserção dos pinos de entradas e saídas é necessário nomeá-los. Para isso, clique duas vezes sobre o pino e então uma janela abrirá (Figura 16) permitindo a edição. Basta colocar o nome, no caso A, onde aparece **pin_name** e clique em **Ok**. É recomendado renomear os pinos e sinais seguindo as mesmas regras para nome de projeto ou de preferência usar nomes pequenos.

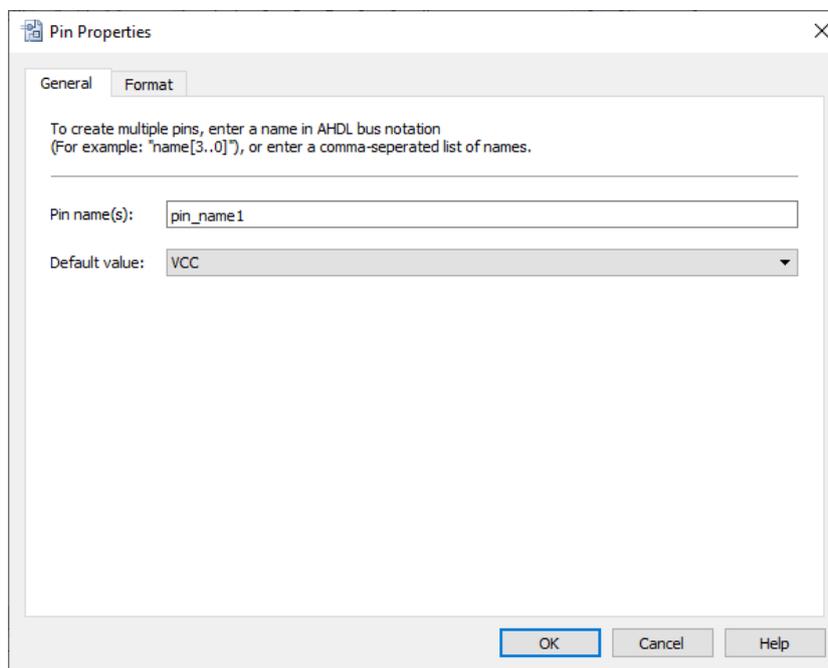


Figura 16: Janela para nomear pinos de entrada e saída

Renomeie os pinos de entrada e saída conforme mostra a Figura 17.

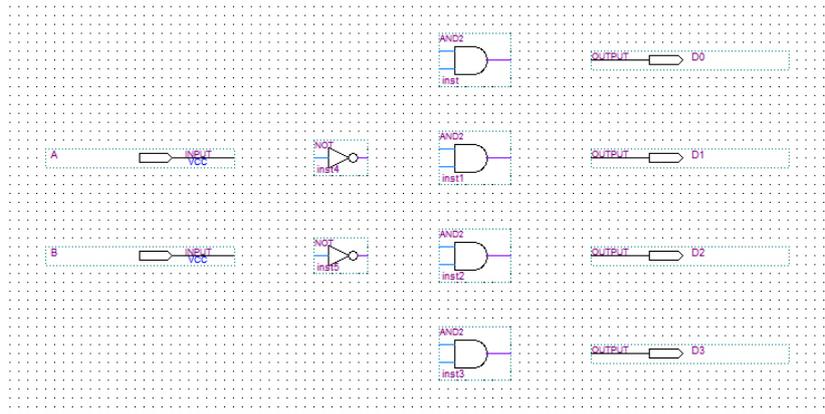


Figura 17: Projeto esquemático com os pinos de entradas e saídas nomeados

3.3 Conectando os diversos componentes do projeto

Após inserir todos os símbolos deve-se interligá-los. Para isso escolhe-se na barra de ferramentas o botão  para interligar com apenas um fio os diversos blocos. E então o projeto final do decodificador deve ficar como mostra a Figura 18.

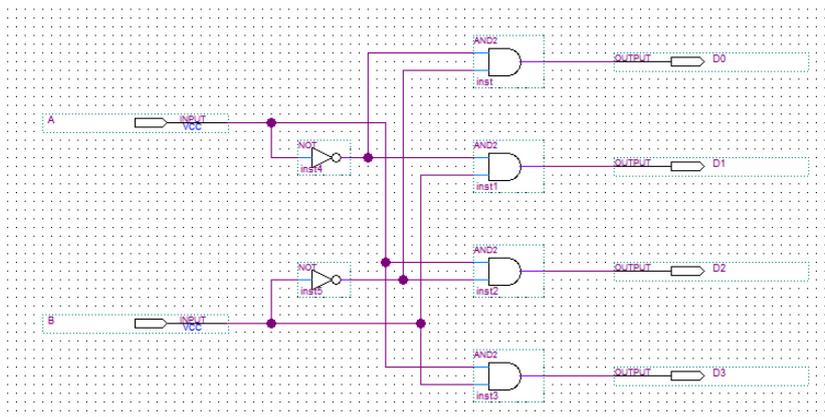


Figura 18: Projeto esquemático final do decodificador - fios conectados

Outra opção de conexão dos fios é conectando um lado às portas e deixando a outra ponta solta, e em seguida, editando o nome do fio com o mesmo nome do fio e então ele será "conectado" automaticamente como mostra na Figura 19. Para renomear o fio, clique com o lado direito do mouse em cima do fio e vá em [Properties](#).

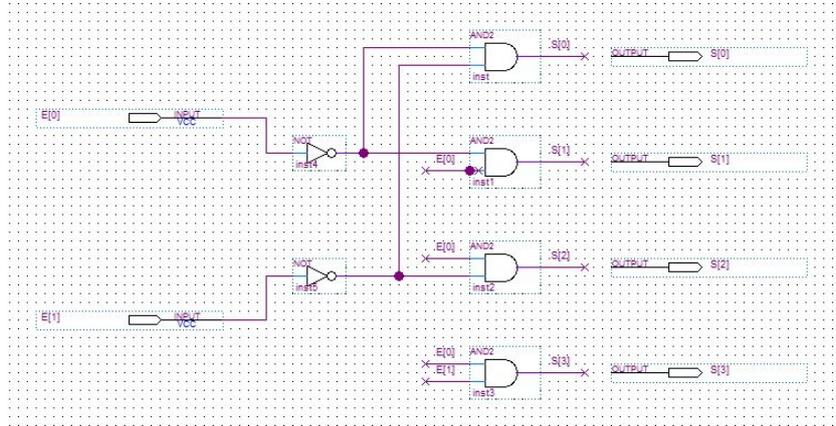


Figura 19: Projeto esquemático final do decodificador - fios não conectados

O próximo passo é salvar o projeto. Para isso, clique no ícone  na barra de ferramentas do software ou utilize a opção [File](#) e [Save Project](#). Deve-se salvar o projeto na pasta em que foi criada com o **MESMO** nome do projeto.

4 Compilando o projeto

O Compilador do Quartus II consiste de um conjunto de módulos independentes que checam os erros do projeto, sintetizam a lógica, ajusta o projeto dentro do dispositivo Altera e gera arquivos de saída para simulação, análise de tempo e programação do dispositivo. O Compilador consiste módulos de [Analysis & Synthesis](#), [Fitter](#), [Assembler](#), e [Timing Analyzer](#), os quais podem ser corridos individualmente ou juntos.

Durante uma compilação completa, o módulo [Compiler's Analysis & Synthesis](#) primeiro extrai informação que define as conexões entre arquivos de projeto e os projetos e verifica erros básicos do projeto. Então cria um mapa organizacional do projeto e combina todos os arquivos de projeto dentro de uma database que pode ser processado eficientemente. A seguir, o [Fitter](#) seleciona o padrão ótimo de interconexão, atribuição de pinagem e atribuição de células lógicas necessárias para ajustar o projeto dentro do dispositivo da Altera selecionado. O [Assembler](#), então completa o processamento do projeto convertendo as atribuições do [Fitter](#) dentro de uma imagem de programação para o dispositivo. Finalmente, o [Timing Analyzer](#) corre automaticamente para reportar as informações de tempo para toda a lógica no projeto.

4.1 Passos da Compilação

Para compilar um projeto, deve seguir os seguintes passos:

1. Com o projeto aberto, no caso do decodificador, escolher na barra de ferramentas a opção [Timing Tools](#), depois [Compiler Tool](#) e [Start](#) ou simplesmente na barra de ferramentas clique no botão .
2. Durante a Compilação, aparecem mensagens de toda a compilação numa janela de Mensagens (Figura 20). É possível selecionar uma mensagem e localizar sua fonte no arquivo de projeto ou outro arquivo. Durante a Compilação, aparece uma tela com as informações sobre o projeto, (Figura 20), como dispositivo usado, família do dispositivo, número de blocos lógicos utilizados no dispositivo, número de pinos usados, etc. Aparece mensagem de compilação concluída, (Full Compilation was successfull) como mostra a Figura 21 se tudo estiver correto. Caso tenha algum erro, a compilação não será concluída e aparece a mensagem “Full Compilation was NOT successfull”. As mensagens sobre os erros da compilação são apresentadas numa janela de Mensagens. Caso essa janela não esteja visível, selecione na barra de ferramentas do quartus a opção VIEW/UTILITY WINDOWS/MESSAGES. É possível selecionar uma mensagem e localizar sua fonte no arquivo de projeto.
3. Para localizar a fonte de uma mensagem gerada pelo compilador deve-se clicar na janela de mensagem no ícone  e expandi-lo para encontrar uma unidade de projeto, incluindo uma entidade (Figura 22).
4. Para solucionar o erro, deve-se clicar duas vezes na mensagem de erro que aparece na janela. O ponteiro irá mostrar qual unidade de projeto e qual símbolo (instância) é geradora do problema (Figura 23). No exemplo, a ferramenta mostra 2 pinos de saída que possuem o mesmo nome.

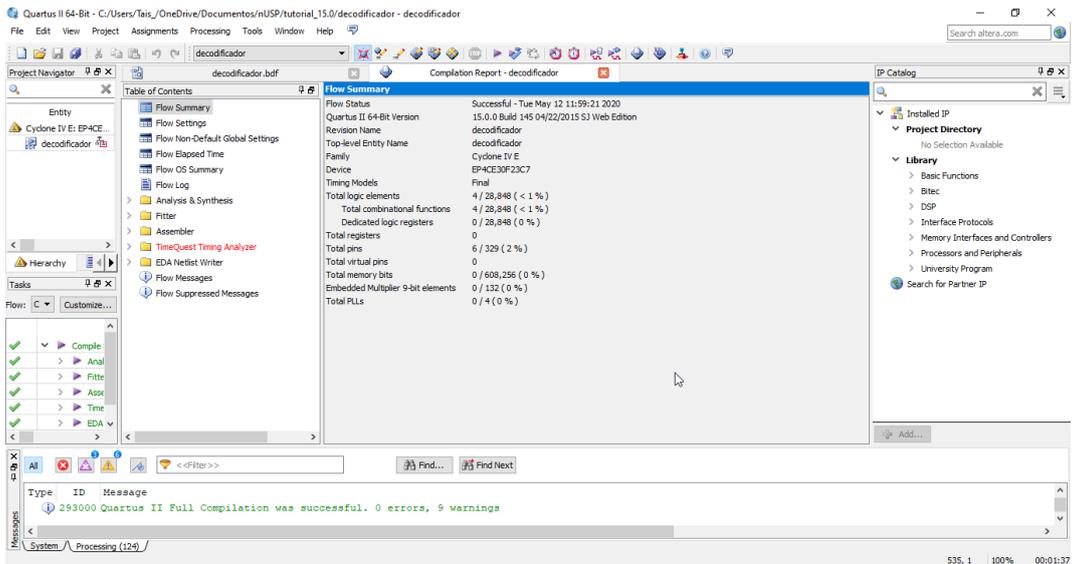


Figura 20: Tela gerada pela compilação de um projeto

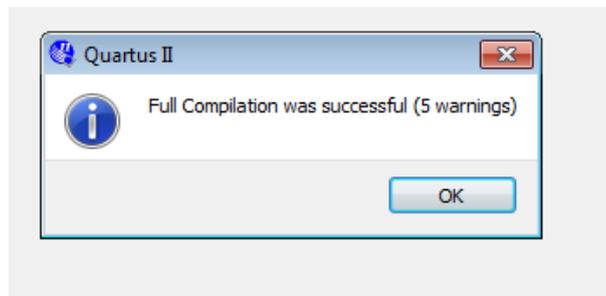


Figura 21: Janela de compilação mostrando mensagem de compilação concluída

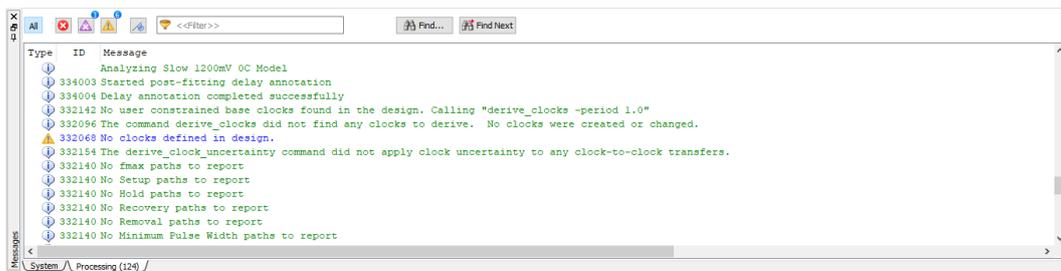


Figura 22: Janela com a mensagem expandida

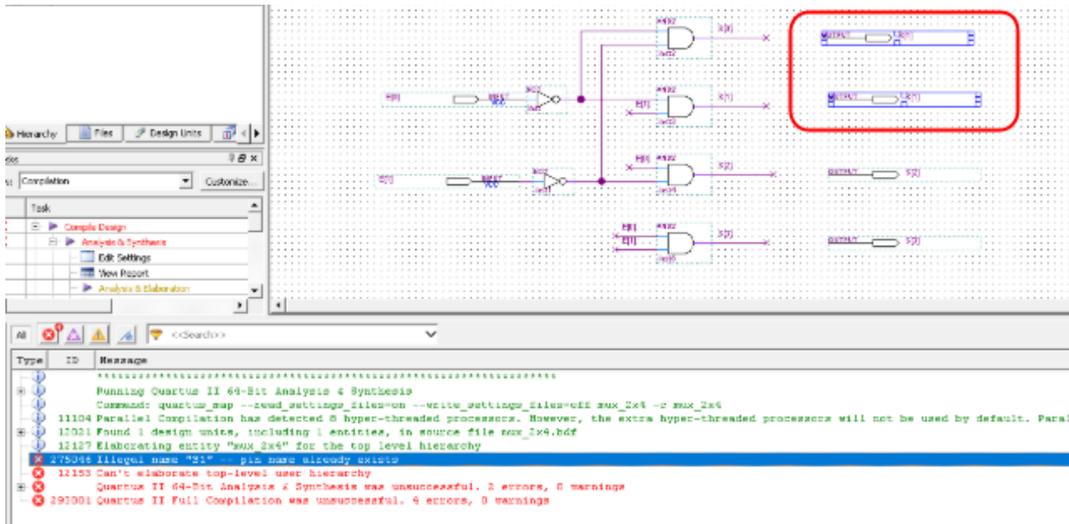


Figura 23: Selecionando primeira mensagem de erro na janela de mensagens

4.2 Erros comuns na compilação

Um erro que pode acontecer na compilação é gerado pela própria ferramenta devido a alguma falha interna. Ao inserir componentes, cada componente deve receber um número de instância diferente (Ex: inst1, inst 2, etc) que está indicado no componente, como mostra a figura 24. Porém, algumas vezes pode acontecer de a ferramenta atribuir o mesmo número de instância para 2 componentes diferentes. Isso causa um erro, que pode ser corrigido clicando no número da instância do componente e alternado esse número para um valor diferente, que não tenha em outro componente.

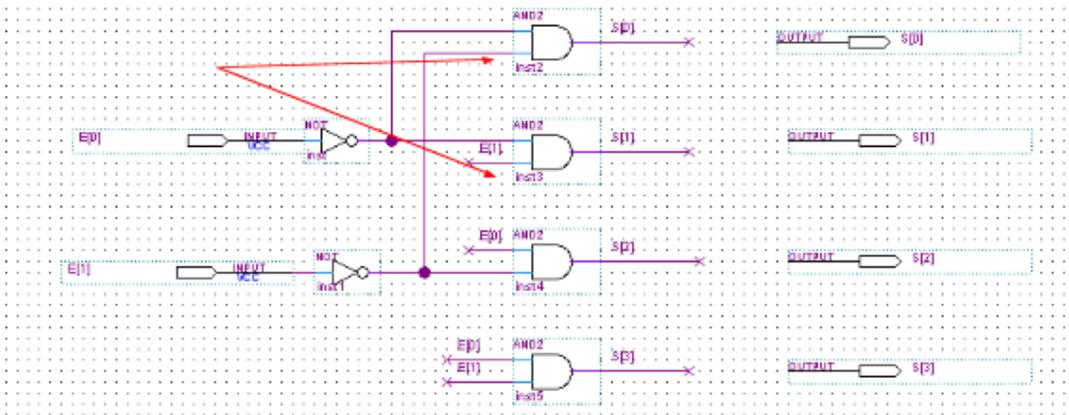


Figura 24: Cada componente alocado possui número de instância diferente

4.3 Configurando o ModelSim no software Quartus II

Para configurar o ModelSim, abra o software Quartus II e clique na aba “Tools”, selecionando “Options”, como na figura 25.

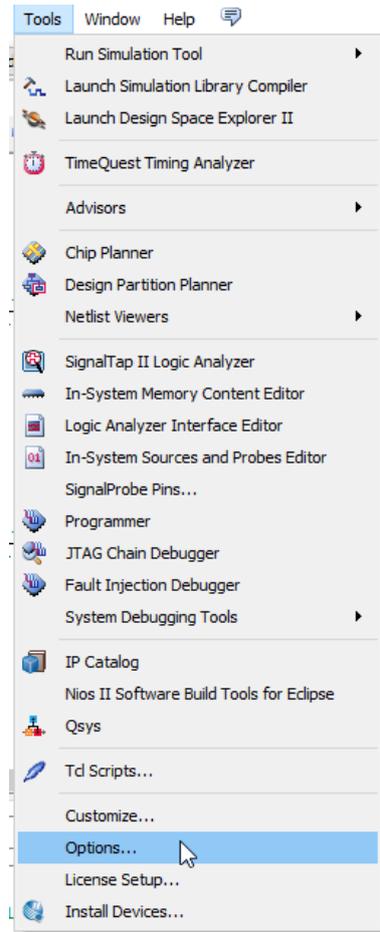


Figura 25: Menu de ferramentas

Uma tela de opções será aberta, clique em “EDA Tool Options” e confira se o diretório do ModelSim está correto.

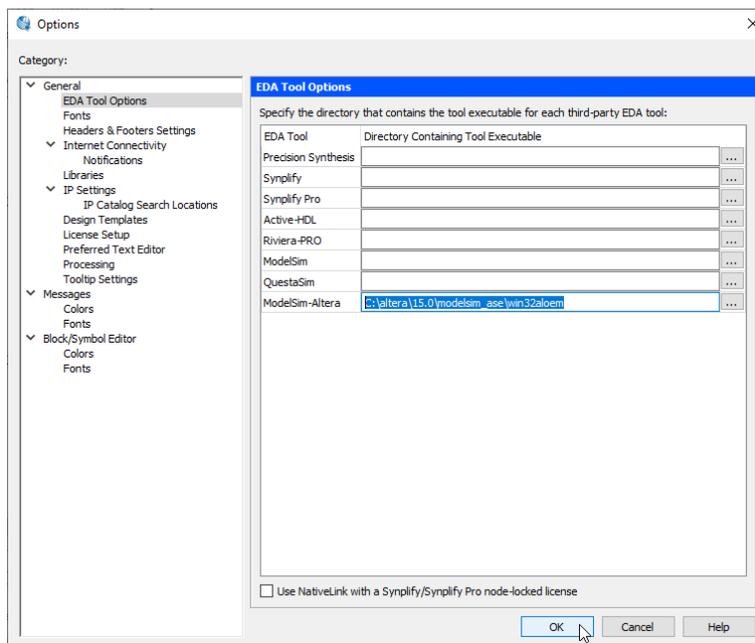


Figura 26: Diretório do ModelSim-Altera

5 Simulando circuitos projetados: QSIM-Altera

A simulação de um projeto se faz necessária quando o projetista quer ter certeza de que seu projeto, ou parte de seu projeto, foi logicamente projetado.

5.1 Criando um novo arquivo de simulação

Na página inicial do software Quartus II, crie um novo arquivo do tipo "University Program VWF", conforme as Figuras 27 e 28.

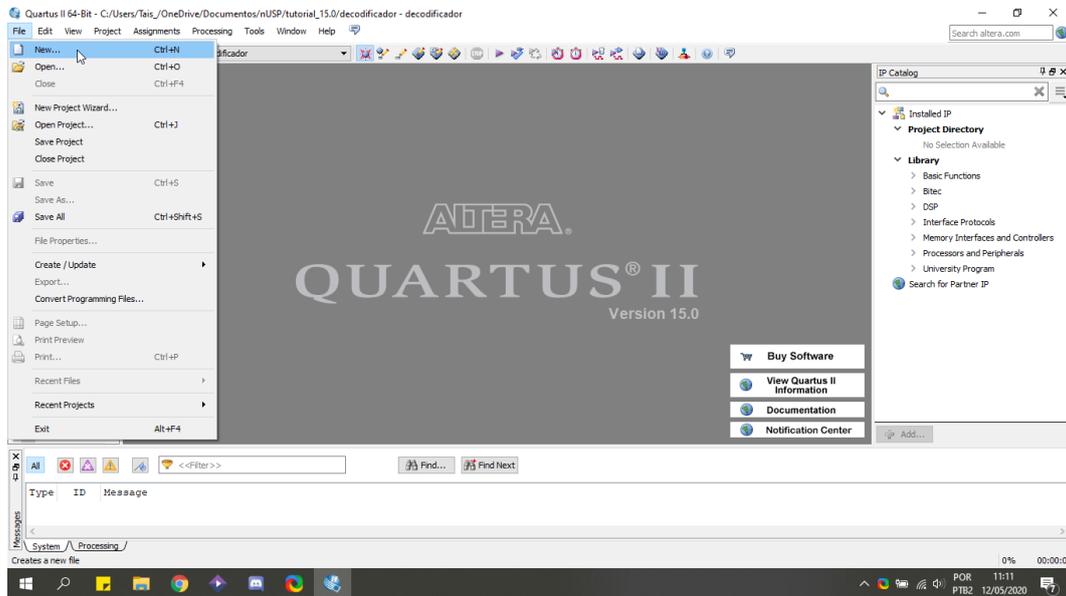


Figura 27: Criar novo arquivo

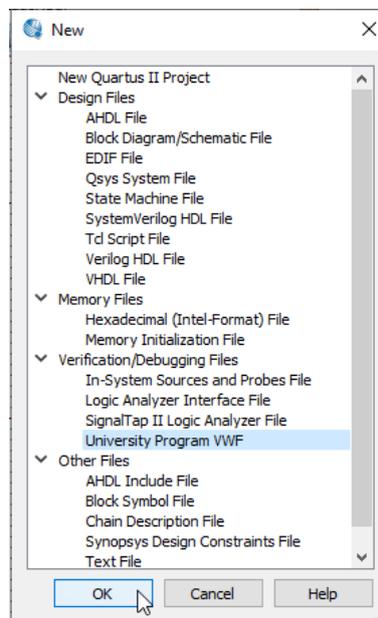


Figura 28: Criar arquivo .vwf

A janela da Figura 29 será apresentada onde serão criadas as ondas. Nessa janela selecione **Edit** e **Insert Node or Bus...**

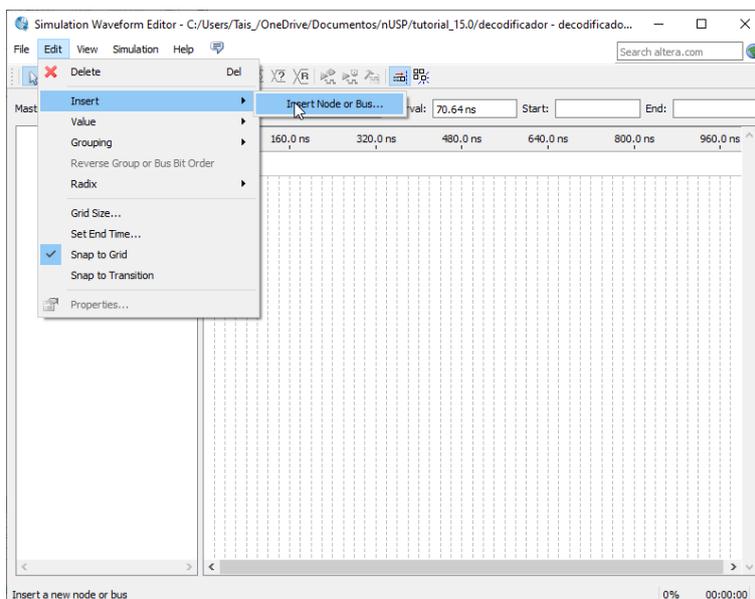


Figura 29: Janela de geração de ondas

A janela da Figura 30 será apresentada, então selecione [Node Finder..](#) e a janela da Figura 31 será mostrada.

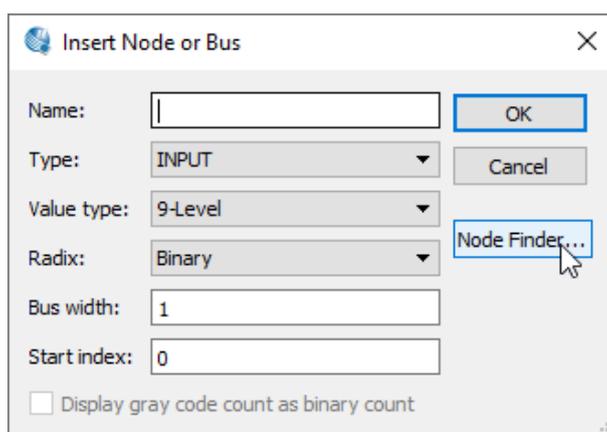


Figura 30: Janela de inserção

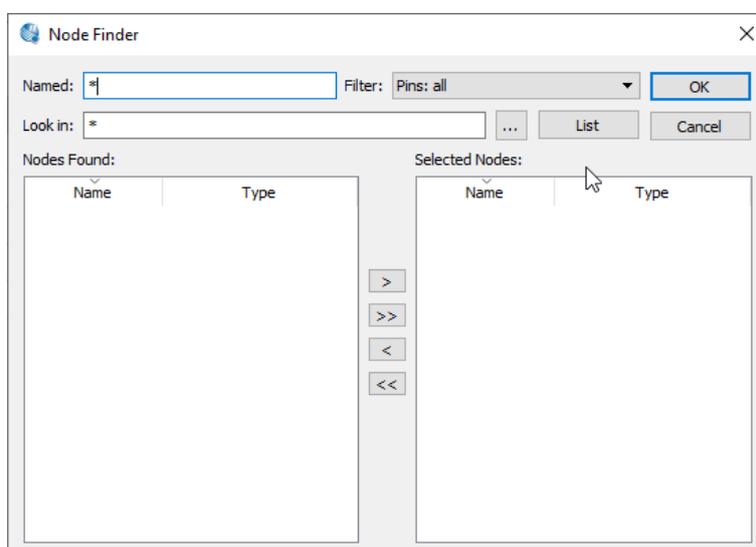


Figura 31: Localizador de sinais

O menu **filter** possibilita selecionar a categoria de sinais. Neste caso, mantenha todos os pinos. Em seguida clique no botão **list** para listar todos os sinais do lado esquerdo da janela, conforme a Figura 32.

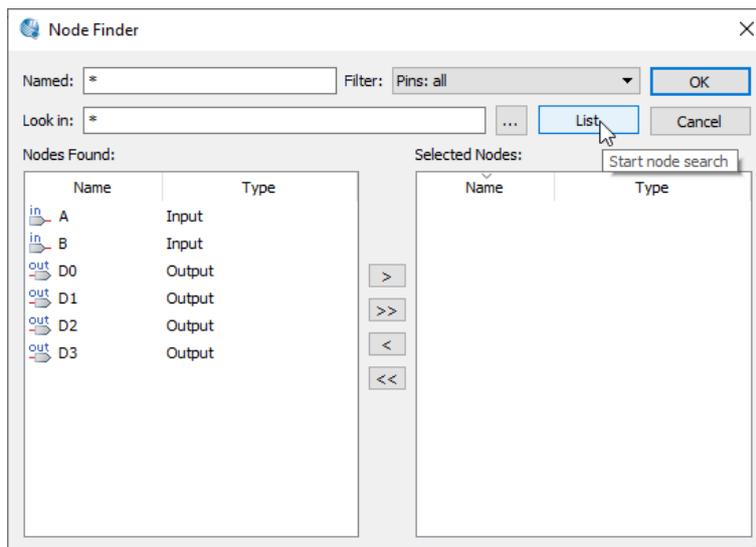


Figura 32: Sinais do projeto listados

5.2 Configurando e executando o arquivo de simulação

Clique no botão **>>** para selecionar os sinais que deseja simular, veja que estes são transferidos para a parte da direita, como mostra a Figura 33. Então é só selecionar **OK** e a janela da Figura 34 aparecerá. Selecione novamente **OK**.

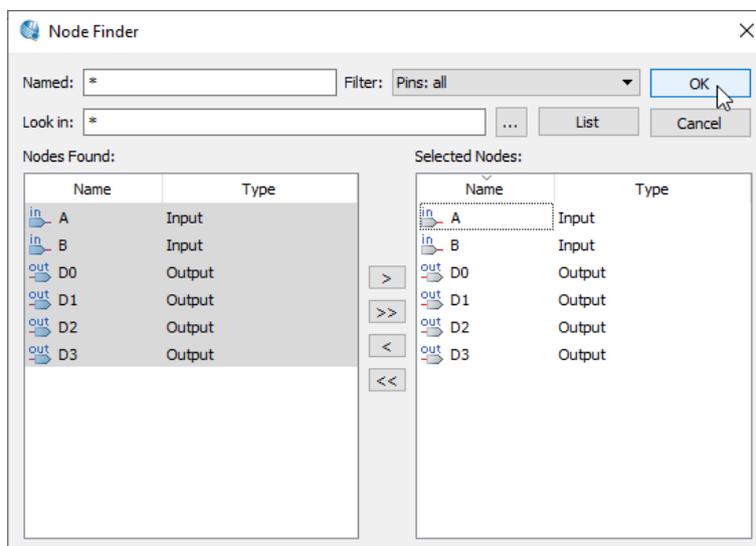


Figura 33: Sinais do projeto selecionados

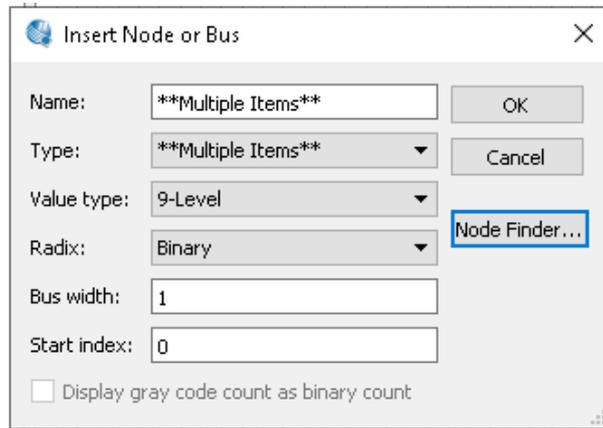


Figura 34: Janela de inserção

Após, a janela de simulação se abrirá com os sinais do projeto, como mostra a Figura 35 Observe que apenas os sinais tipo pinos podem ser simulados.

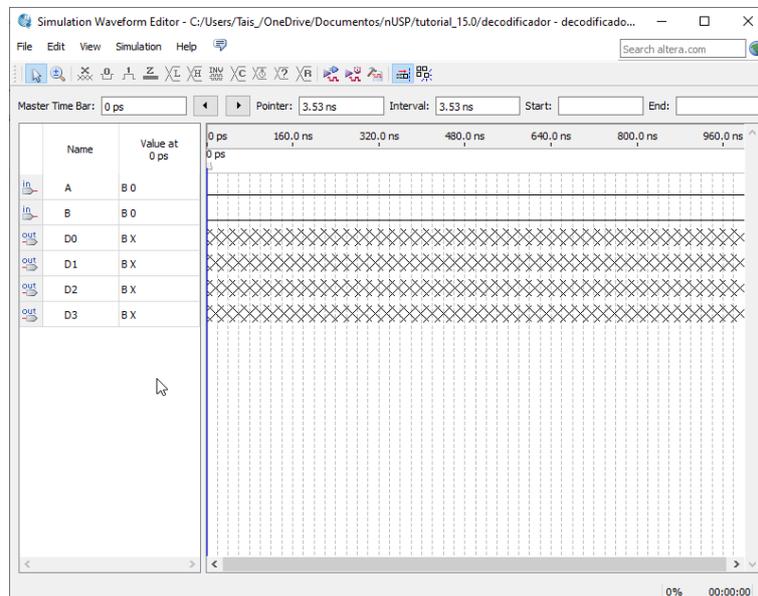


Figura 35: Janela de geração de ondas

No menu de ferramentas, clique em [file](#) e salve o arquivo na pasta do projeto, com o mesmo nome do projeto e com extensão .vwf, conforme as Figuras 36 e 37.

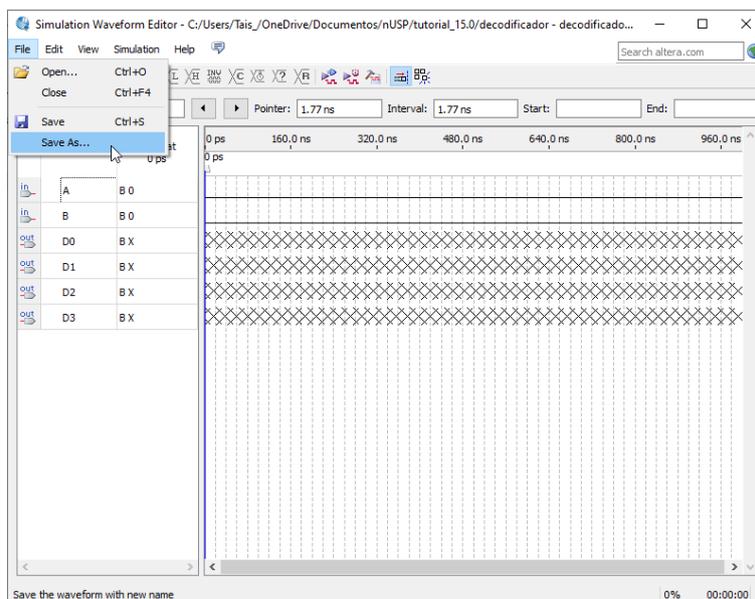


Figura 36: Janela de geração de ondas

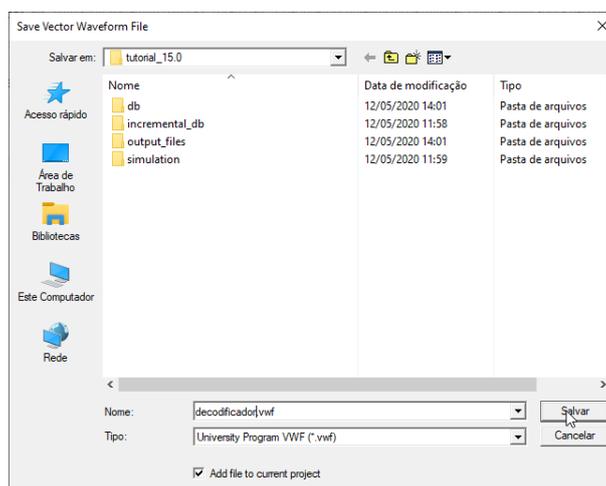


Figura 37: Pasta de destino

Na janela 37, devem ser inseridos nos sinais de entrada valores que possibilitem verificar se o funcionamento do circuito está como desejado, como mostra a Figura 38.

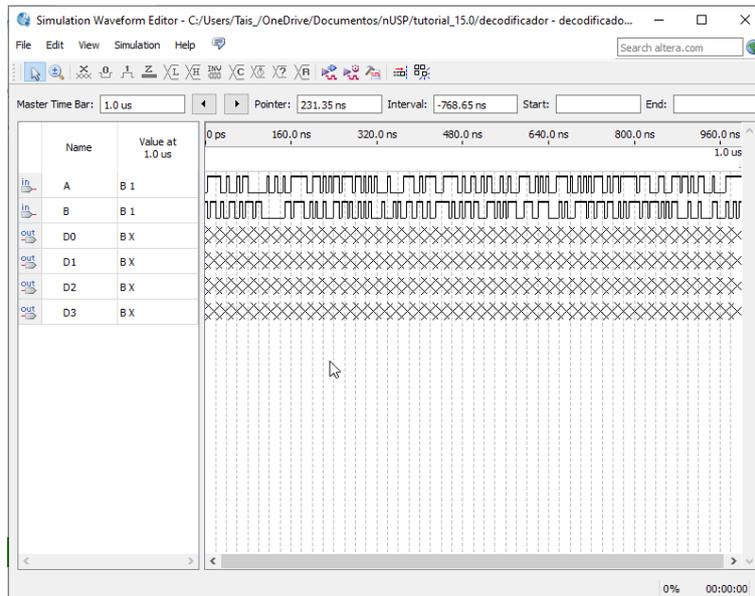


Figura 38: Sinais das entradas inseridos na janela de simulação

Após serem inseridos todos os sinais de entrada, basta simular. Selecione o botão na barra de ferramentas, indicado na Figura 39, e a simulação dará início.

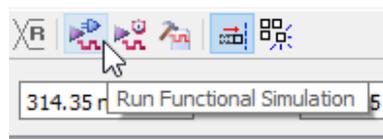


Figura 39: Barra de ferramentas de simulação

A janela de progresso da simulação será mostrada (como na Figura 40) e, se tudo estiver correto, a janela com as formas de onda do resultado da simulação se abrirá, como mostra a Figura 41.

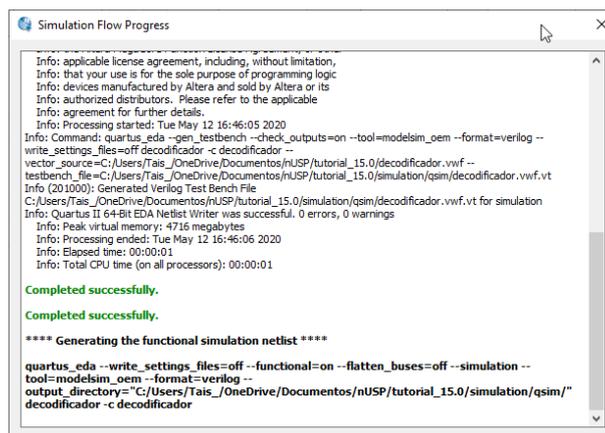


Figura 40: Janela de progresso da simulação

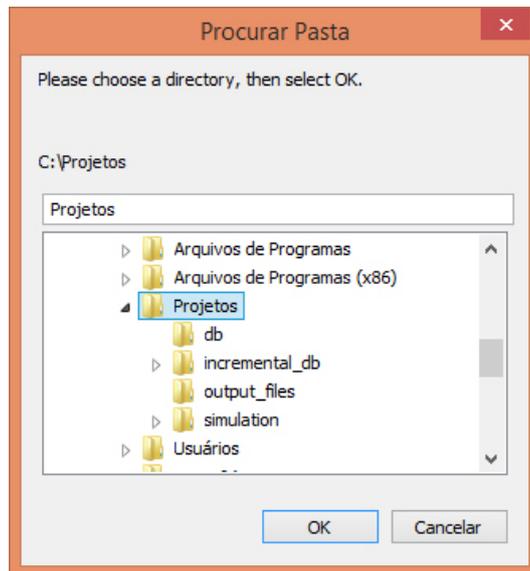


Figura 43: Janela mudança de diretório

Em seguida, selecione na barra de ferramentas, **File**, depois **New** e em seguida **Library...**, deverá abrir uma janela como mostra a Figura 44. Será sugerido um nome padrão (**work**), você pode deixar o nome padrão ou renomar para o nome que desejar, lembrando as regras do nome são iguais às da criação do projeto no Quartus II.

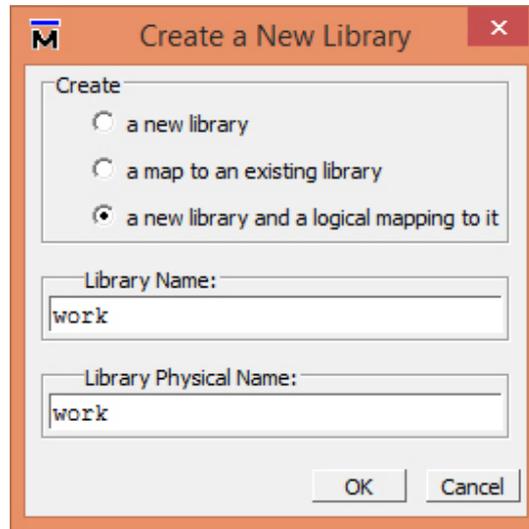


Figura 44: Janela de criação de uma nova biblioteca

Continuando, selecione na barra de ferramentas, a opção **Compile** e em seguida **Compile...**, abrirá uma janela (Figura 45) mostrando os arquivos do projeto, entre na pasta **simulation** e subsequentemente, entre na pasta **modelsim**, dentro da mesma, haverá alguns arquivos, dentre eles, um com extensão **.vho** com o mesmo nome do projeto feito no Quartus II, selecione-o e clique em **Compile** e em seguida em **Done**.

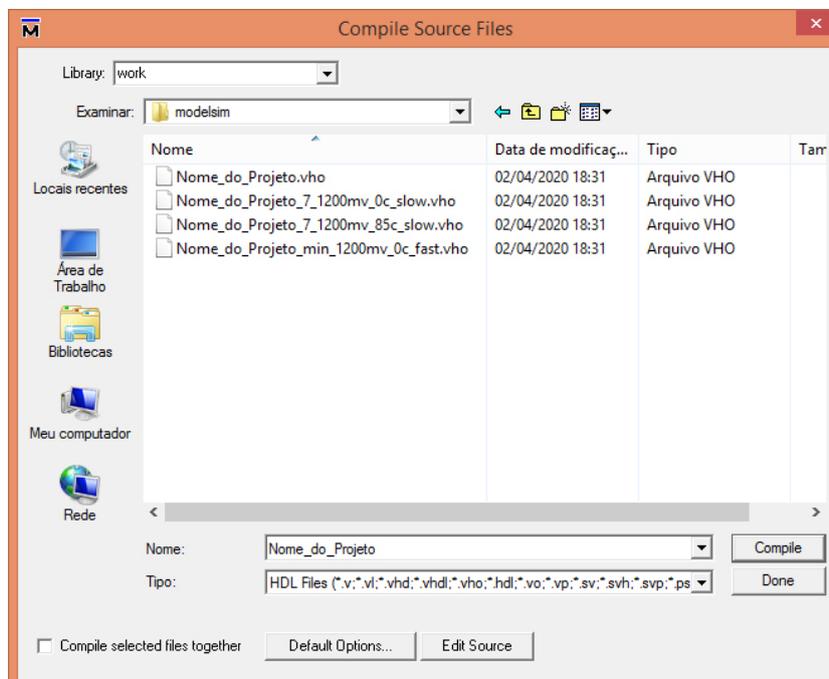


Figura 45: Janela de compilação

6.2 Configurando e executando o arquivo de simulação

Após realizar os passos acima, vá na barra de ferramentas e selecione **Simulate** e em seguida **Start Simulation**, abrirá uma janela listando as bibliotecas, localize a biblioteca criada no passo anterior (Figura 44) e expanda os arquivos da biblioteca até aparecer um arquivo escrito **structure** (Figura 46), selecione-o e clique em **OK**.

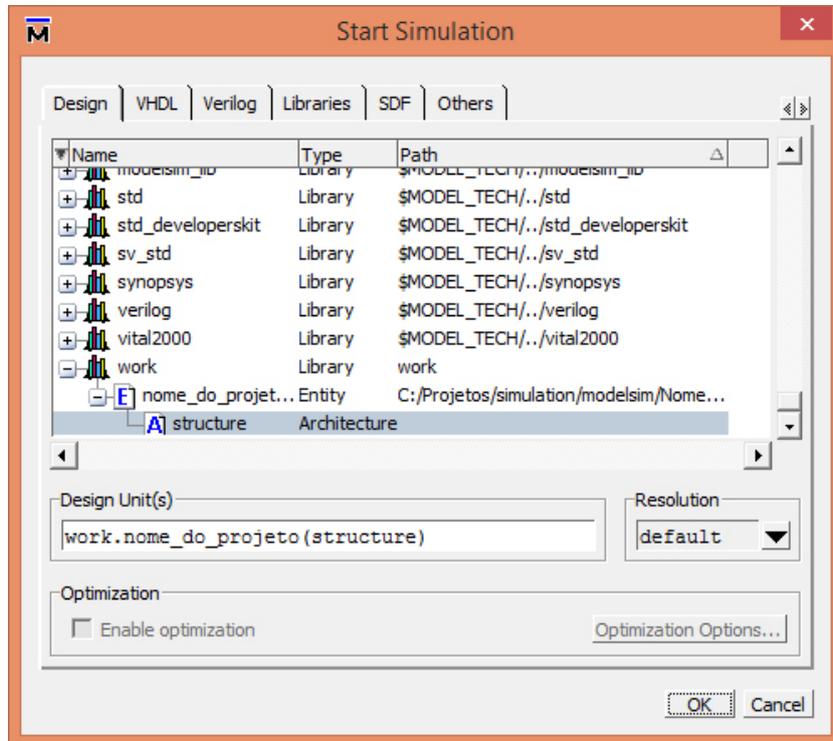


Figura 46: Janela de início da simulação

Executando o passo anterior, abrirá a janela de simulação do ModelSim (Figura 47). Se a Janela de **Wave** não estiver visível, vá na janela de ferramentas e selecione **View** e em seguida **Wave**.

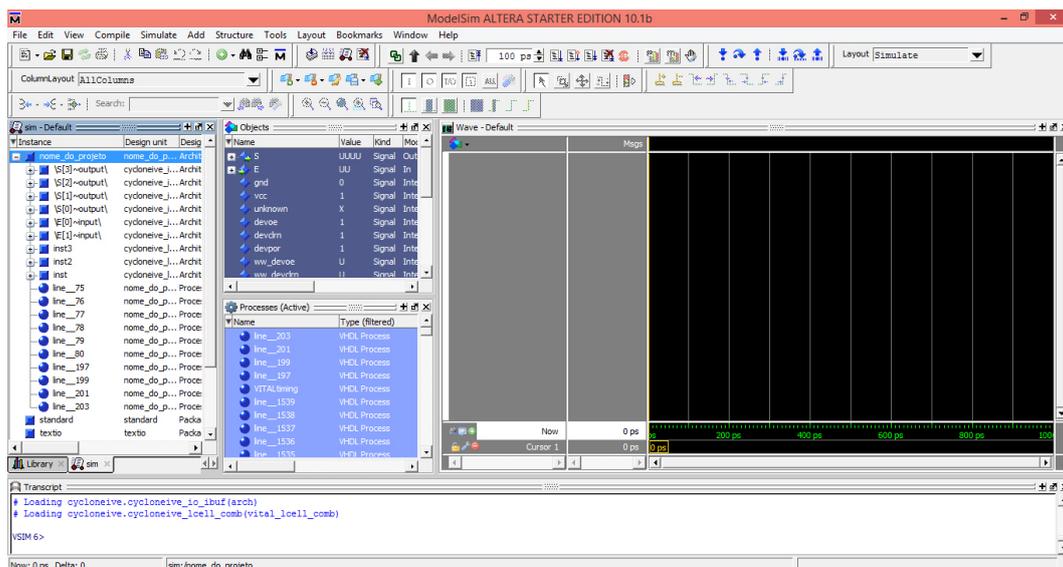


Figura 47: Janela de simulação

A janela do meio, chamada de **Objects**, listará os pinos e entrada e saída definidos no projeto. Pode-se expandí-los clicando no **+**. Clicando com o lado direito do mouse em um pino de entrada ou saída, selecione **Add Wave** (Figura 48).

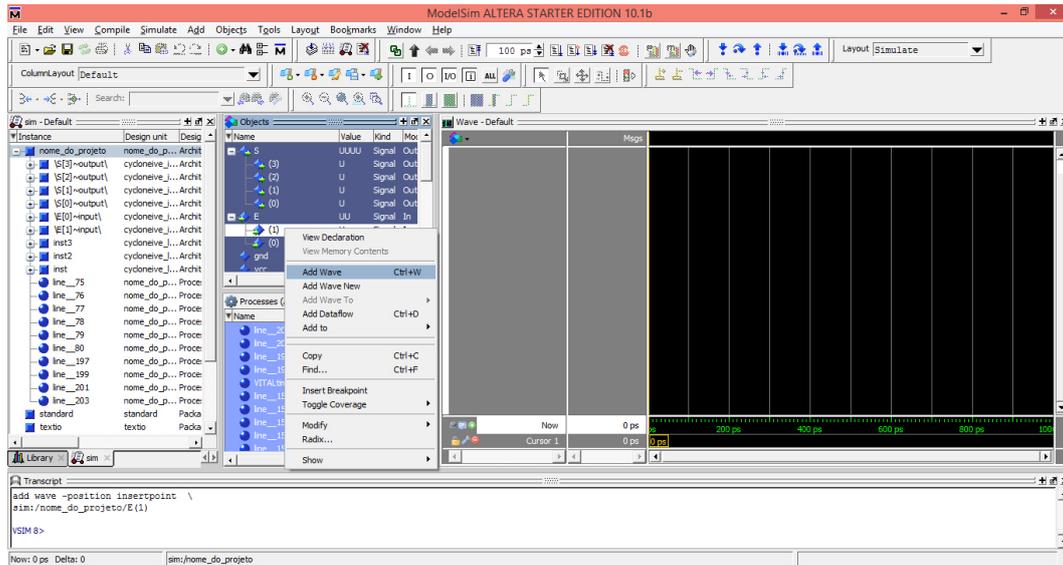


Figura 48: Adicionar waves na janela de simulação

Após adicionar todas as **waves** dos pinos de entrada e saída, pode-se observar que na janela de **Wave** estará listado todos os pinos adicionados. Vamos configurar o formato de onda dos pinos de entrada para que seja possível visualizar as ondas dos pinos de saída. Para isso clique com o lado direito do mouse no pino de entrada (Figura 49) e selecione a opção que lhe for conveniente, neste exemplo, selecione **Clock...**

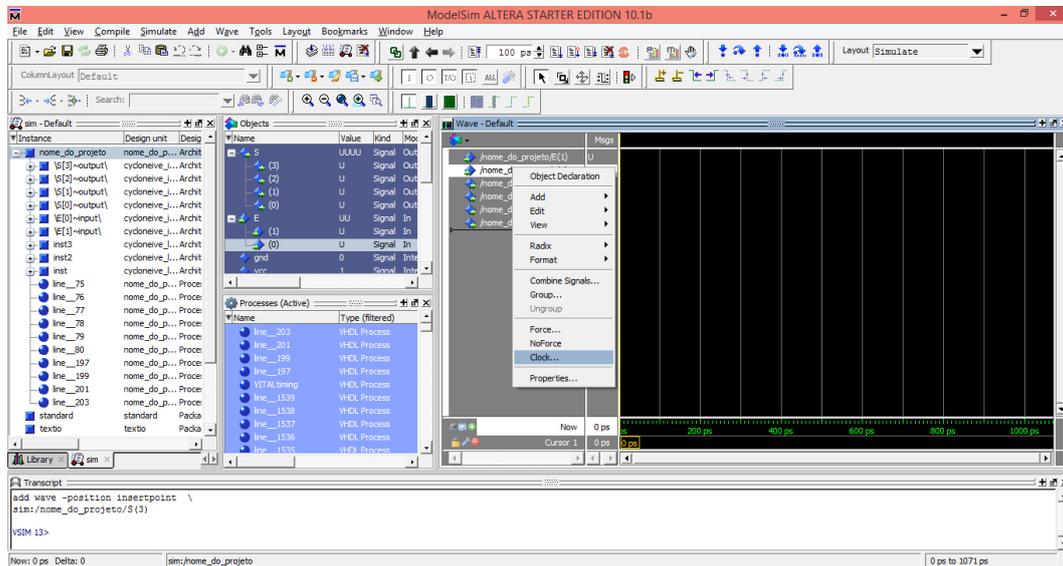


Figura 49: Adicionar formato de onda nos pinos de entrada

Para este exemplo, deixe como esta e apenas dê **OK**. No segundo pino de entrada, seleccione **Clock...**, e configure, por exemplo, com um período de **200** e com **First Edge** seleccionado como **Falling** (Figura 50), em seguida clique em **OK**.

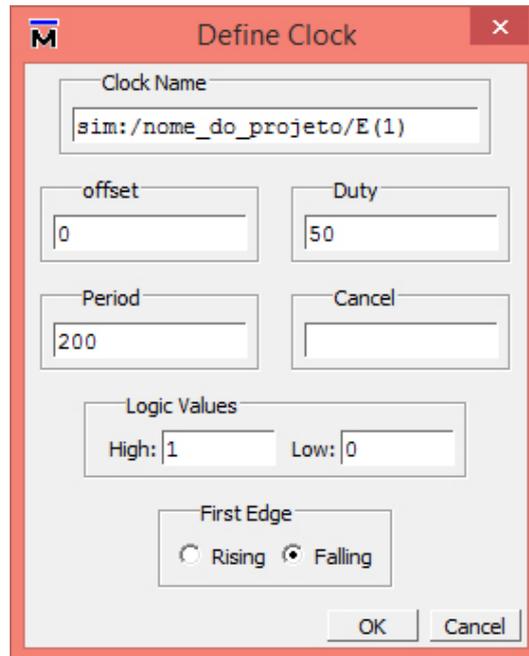


Figura 50: Configurar formato de onda nos pinos de entrada

Finalmente, clique no botão  ou aperte **F9** para iniciar a simulação. Após apertar algumas vezes o botão de simulação, pode-se observar o formato de onda nos pinos de saída (Figura 51).

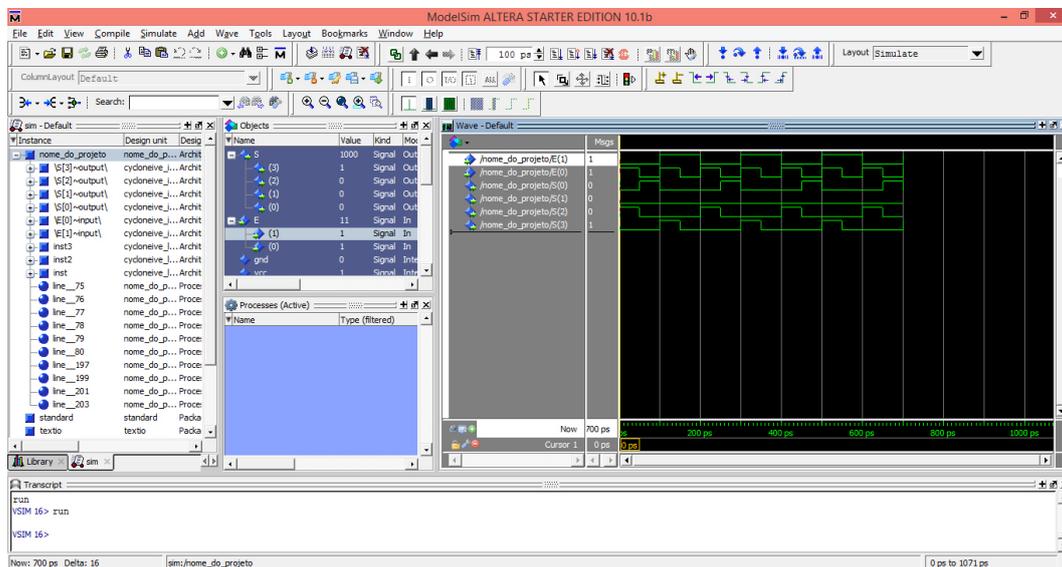


Figura 51: Resultado da simulação

ATENÇÃO: Não atribua a pinagem associada a placa antes de realizar as simulações, este é um passo que deve ser feito após a realização da simulação, se não, pode haver erros de compilação no projeto.

7 Atribuição de pinagem

Antes de passar o programa para o dispositivo FPGA, que se encontra na placa a ser utilizada, é preciso atribuir cada uma das entradas e saídas do programa escrito aos pinos do dispositivo. Isso

pode ser feito de maneira manual ou automática, através da importação dos pinos.

7.1 Através da atribuição manual dos pinos

Para atribuição manual, é feito uso da ferramenta Pin Planner. Para acessá-la, basta acessar a barra “Assignments”, como mostrado na figura 52

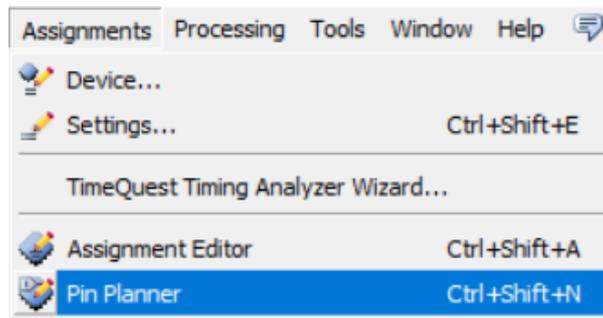


Figura 52: Acessar Pin Planner

Com isso, a ferramenta será aberta. As entradas e saídas estabelecidas na entidade do programa estarão listadas no ambiente **All Pins**, com suas direções já definidas (input, output ou input/output).

Para atribuir cada uma das interfaces a um pino físico da placa, basta selecionar o pino desejado na coluna “Location”.

Na Figura 53, a exemplo, nota-se que o OUTPUT f é associado ao pino J7. Os INPUTS a e b estão associados aos pinos V21 e W22.

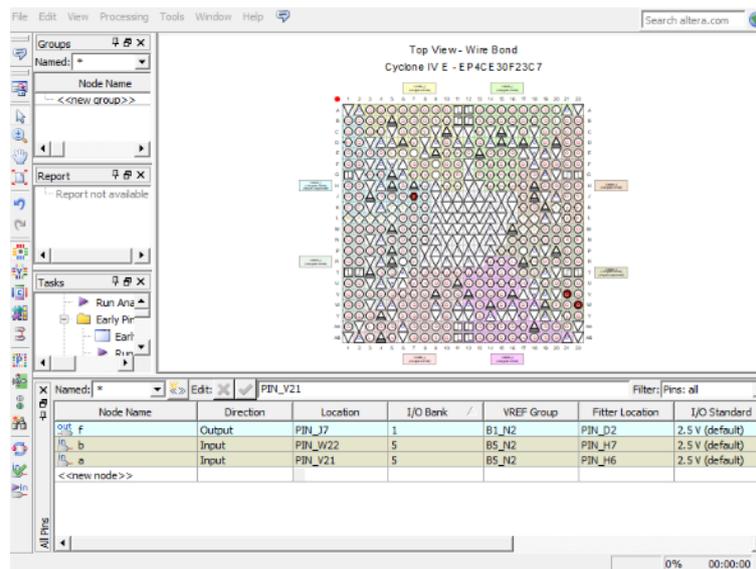


Figura 53: Pinos associados na ferramenta Pin Planner

Em seguida, é necessário compilar o projeto para que as modificações de pinagem sejam efetivadas.

Como é possível observar na figura acima, o Pin Planner apresenta graficamente o dispositivo com seus pinos posicionados em forma de matriz, com letras identificando as linhas e números as colunas.

7.2 Através da importação do arquivo de pinagem

Após realizar a atribuição da pinagem pelo método anterior e compilar novamente o projeto, o Quartus irá gerar um arquivo na pasta do projeto com o nome da entidade e extensão .qsf. Esse arquivo também pode ser gerado em Assignments: Export Assignments. O arquivo contém as informações da atribuição feita aos pinos da placa e pode ser importado em projetos futuros que usem a mesma atribuição.

Para importar o arquivo .qsf do projeto anterior, basta acessar a opção “Assignments”: “Import Assignments...”, como representado na figura 54

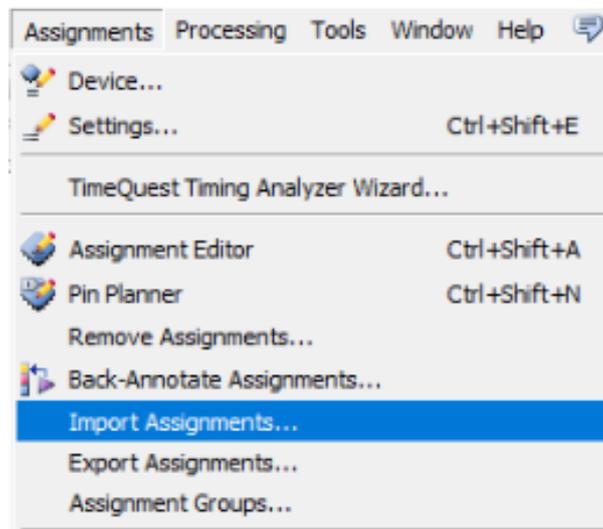


Figura 54: Acessar Import Assignments

Feito isso, será aberta uma nova caixa de diálogo, como mostrado na Figura 55. Nessa caixa, deverá ser inserido o arquivo a ser importado. Para selecionar o arquivo .qsf do projeto, é preciso clicar no botão (...) e navegar até a pasta do projeto, como mostrado na figura 56.

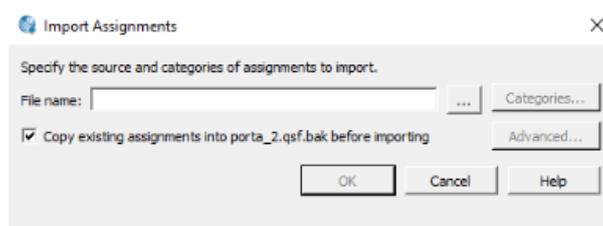


Figura 55: Caixa de diálogo para importar atribuição

Nome	Data de modificação	Tipo	Tamanho
db	15/04/2020 23:23	Pasta de arquivos	
incremental_db	11/04/2020 18:18	Pasta de arquivos	
output_files	15/04/2020 23:02	Pasta de arquivos	
simulation	11/04/2020 18:26	Pasta de arquivos	
porta_1.qsf	15/04/2020 23:03	Arquivo QSF	3 KB

Figura 56: Selecionar arquivo QSF do projeto anterior

Uma vez selecionado o arquivo, o mesmo poderá ser importado e os pinos, após compilação, serão automaticamente associados às entradas e saídas da entidade descrita pelo programa VHDL, como mostrado na figura 57.

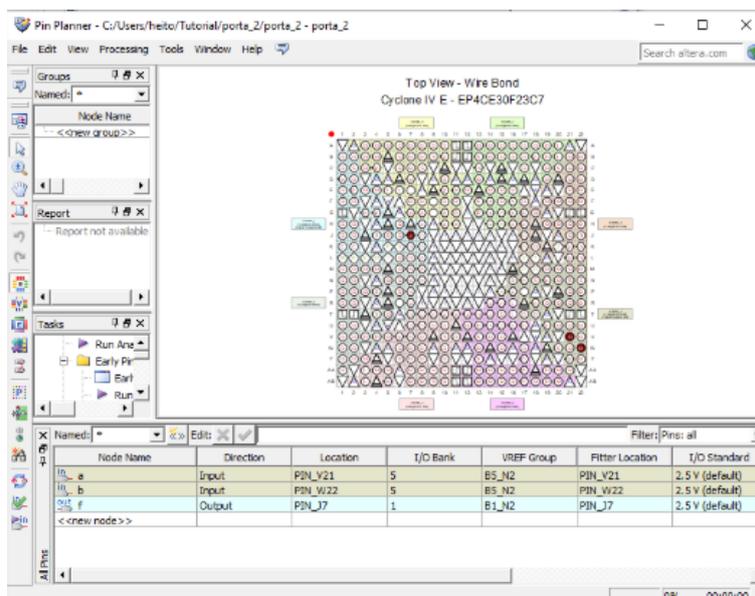


Figura 57: Pin Planner após importação

Essa ferramenta é útil para fazer a atribuição de pinos de diferentes projetos que usam a mesma interface. Também é possível importar arquivos prontos fornecidos pelo fabricante da placa a fim de economizar tempo na associação com cada periférico da placa utilizada.

8 Síntese no dispositivo

Caso a simulação corresponda com o funcionamento desejado do projeto, o próximo passo é fazer a síntese desse projeto no dispositivo. Deve-se inserir os pinos como mostrado no item anterior, recompilar o projeto para reconhecimento dos pinos e configurar o circuito projetado no dispositivo lógico programável. O dispositivo FPGA que será configurado é o EP4CE30F23C-7 da família CYCLONE IV-E que se encontra na placa didática Mercúrio IV da MACNICA. Essa placa deve ser conectada corretamente ao computador através de uma saída USB com suas chaves ON/OFF ligadas e a chave Prog FPGA selecionada. Na barra de ferramentas do software Quartus II pode selecionar o botão mostrado na Figura 58, ou, alternativamente, acessá-lo através do menu de ferramentas, como mostrado na Figura 59.

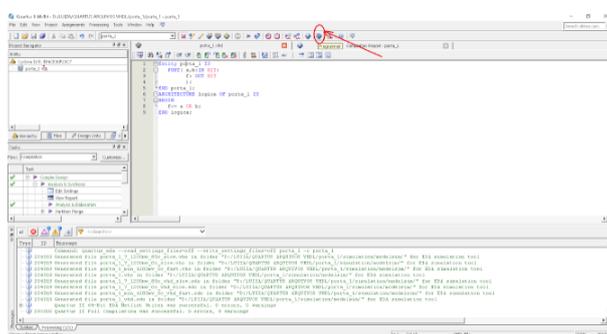


Figura 58: Acesso ao programador pelo botão

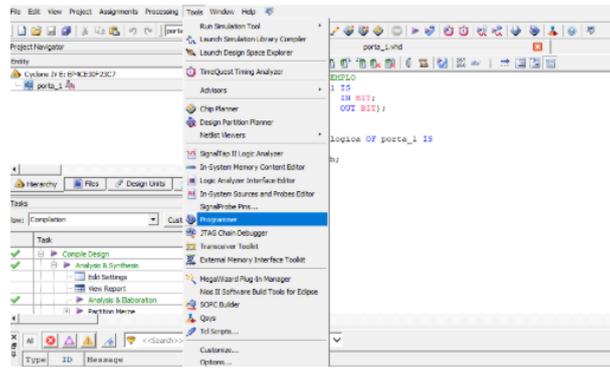


Figura 59: Acesso pelo menu de ferramentas

Selecionado o programador, a janela mostrada na Figura 60 será aberta. Nela pode ser visto o dispositivo que será configurado (EP4CE30F23) e o hardware selecionado USB-Blaster [USB-0]. Então, é só selecionar Program/Configure, e em seguida START.

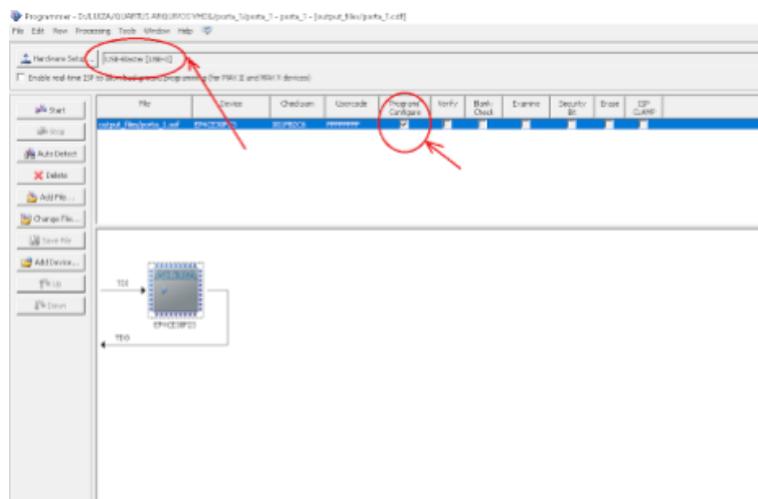


Figura 60: Janela do programador

Caso apareça "No Hardware", como mostra a figura 61, Deve-se clicar em "Hardware Setup..." para inserir o hardware e selecionar o "USB-Blaster".

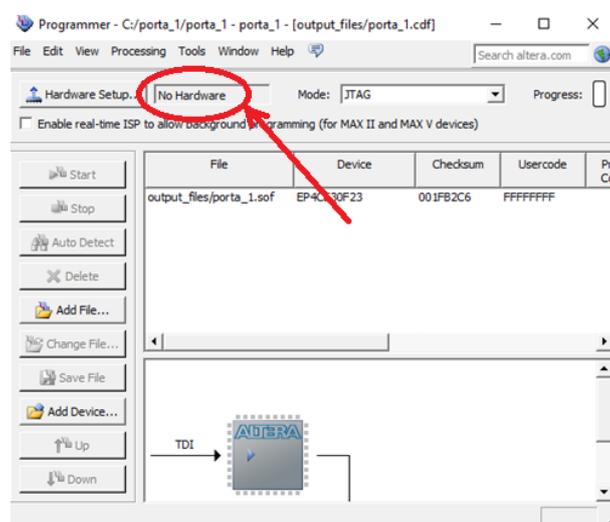


Figura 61: Janela de programação sem identificação do hardware

9 Erros Comuns

9.1 Inserção de componente da biblioteca Megafunction

Se ao tentar inserir um componente da biblioteca Megafunction acontecer algum erro, no qual ao tentar finalizar a configuração do componente a ferramenta não conclui e retorna a página inicial de criação do componente, basta desabilitar a caixa "Match project/default" como mostra a Figura 62.

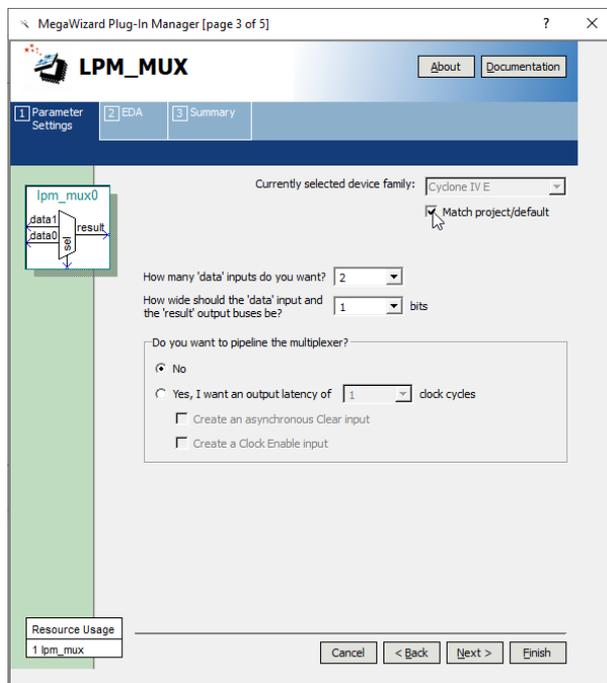


Figura 62: Criação de componente da biblioteca Megafunction

9.2 Erro ao