

SEL0314

Circuitos Eletrônicos II

Prof.: João Navarro

email: navarro@sc.usp.br

Horário

- segunda: 10:10 as 12:00
- terça: 10:10 as 12:00

Conteúdo:

- Transistores MOSFET; Amplificadores básicos com MOSFET; O transistor como porta de passagem; Inversor MOS; Implementação de blocos lógicos (portas, latches e flip-flop); Polarização com fontes de corrente; Espelhos de corrente de Wilson; Pares diferenciais; Cargas ativas e aplicação de transistores cascode; Amplificadores com múltiplos estágios; Resposta em frequência de circuitos

Transistor Bipolar NPN

Vamos por agora apenas considerar a situação de condução ou corte.

- 1. Transistor cortado:** diodos D_{BE} e D_{BC} cortados. Neste caso não passa corrente em nenhum dos três terminais.
- 2. Transistor saturado:** diodos D_{BE} e D_{BC} conduzindo. Neste caso a tensão V_{BE} esta próxima de zero e a corrente I_C é diferente de zero
 - para D_{BE} conduzir, $V_{BE} \approx 0,6 \text{ V}$
 - para D_{BC} conduzir, $V_{BC} \approx 0,6 \text{ V}$

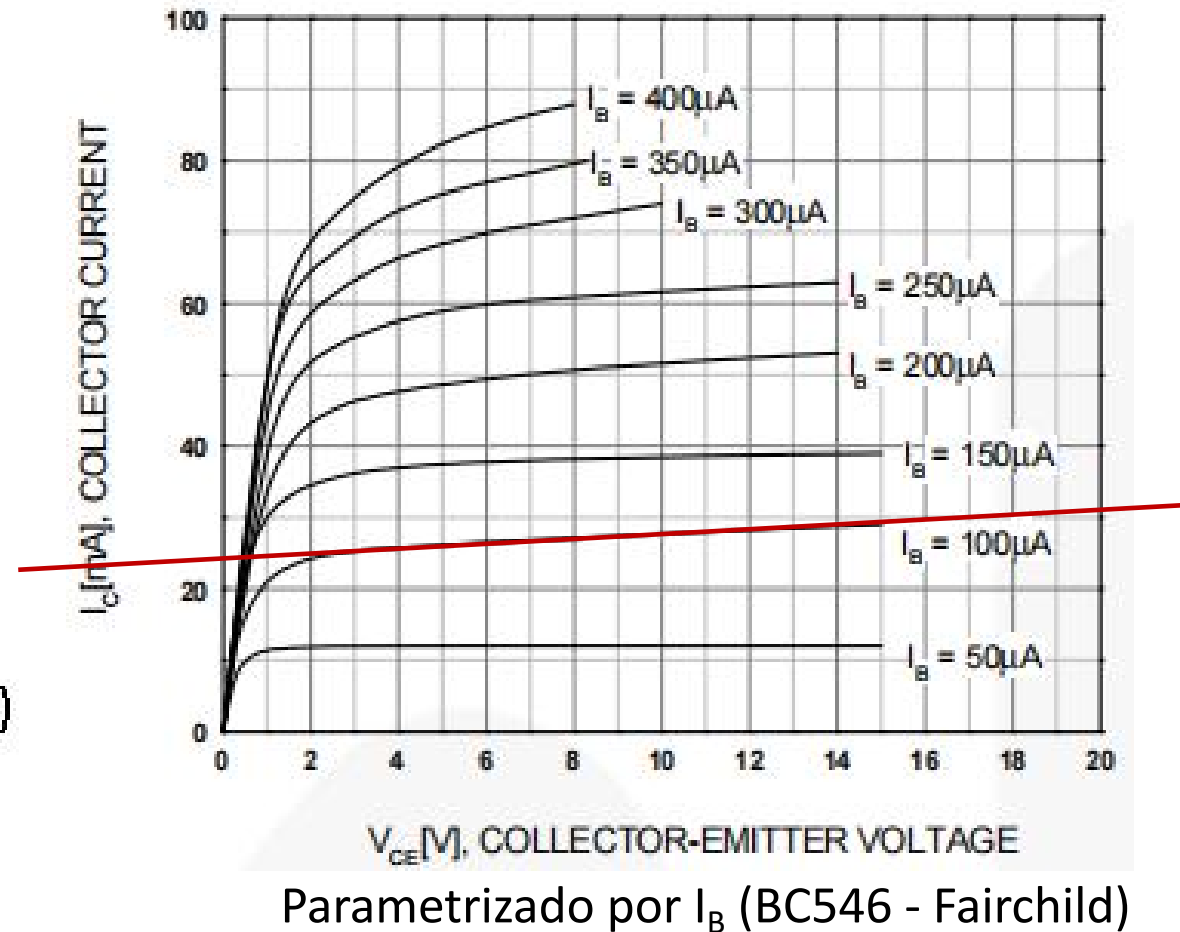
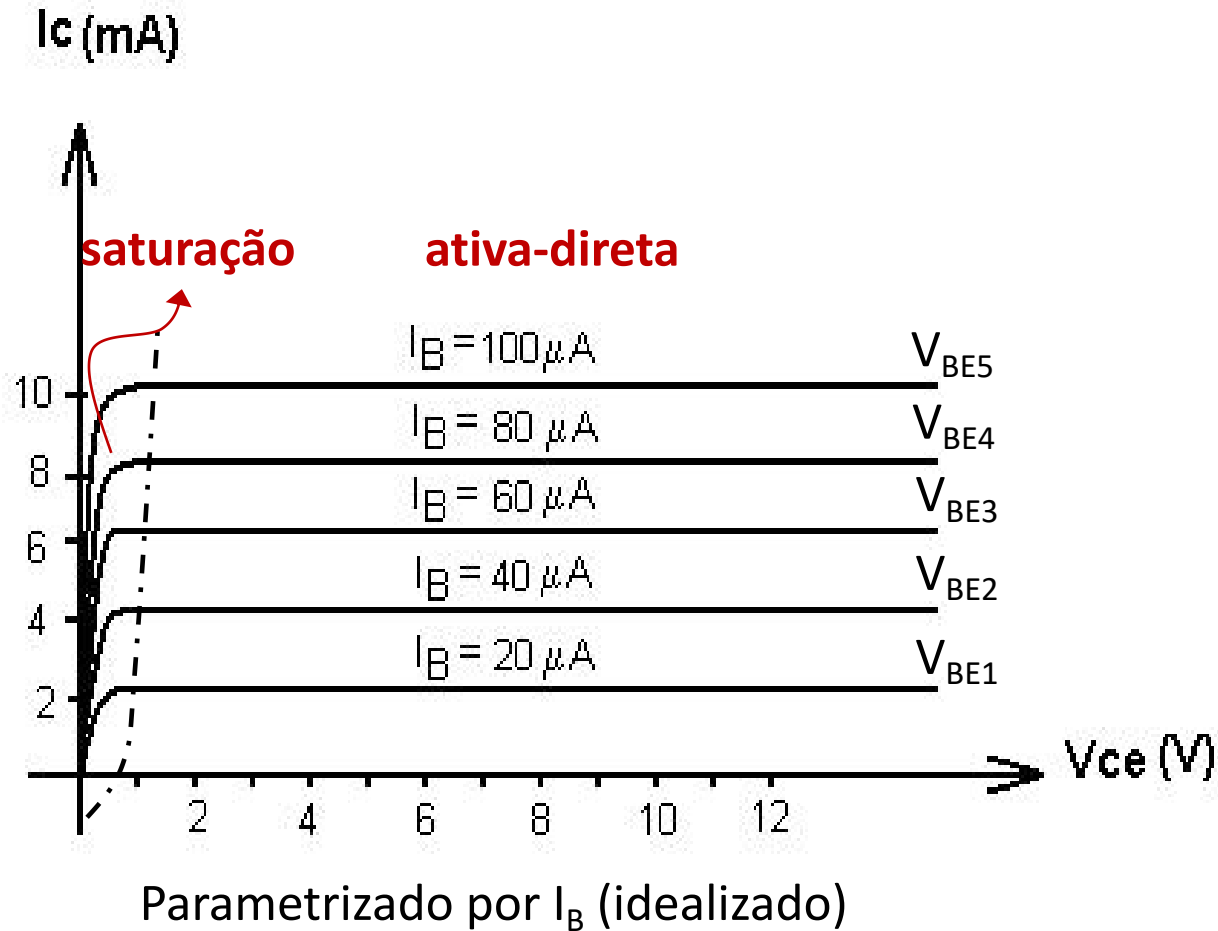
Assim $V_{CE} = (V_C - V_E) = (V_C - V_E + V_B - V_B) = (V_{BE} - V_{BC}) \approx 0$

3. Transistor ativo direto: diodo D_{BE} conduzindo e D_{BC} cortado. Este é o caso interessante, onde teremos um novo fenômeno (uma corrente pequena na base controla uma corrente alta no coletor)

Principais Relações (ativo)

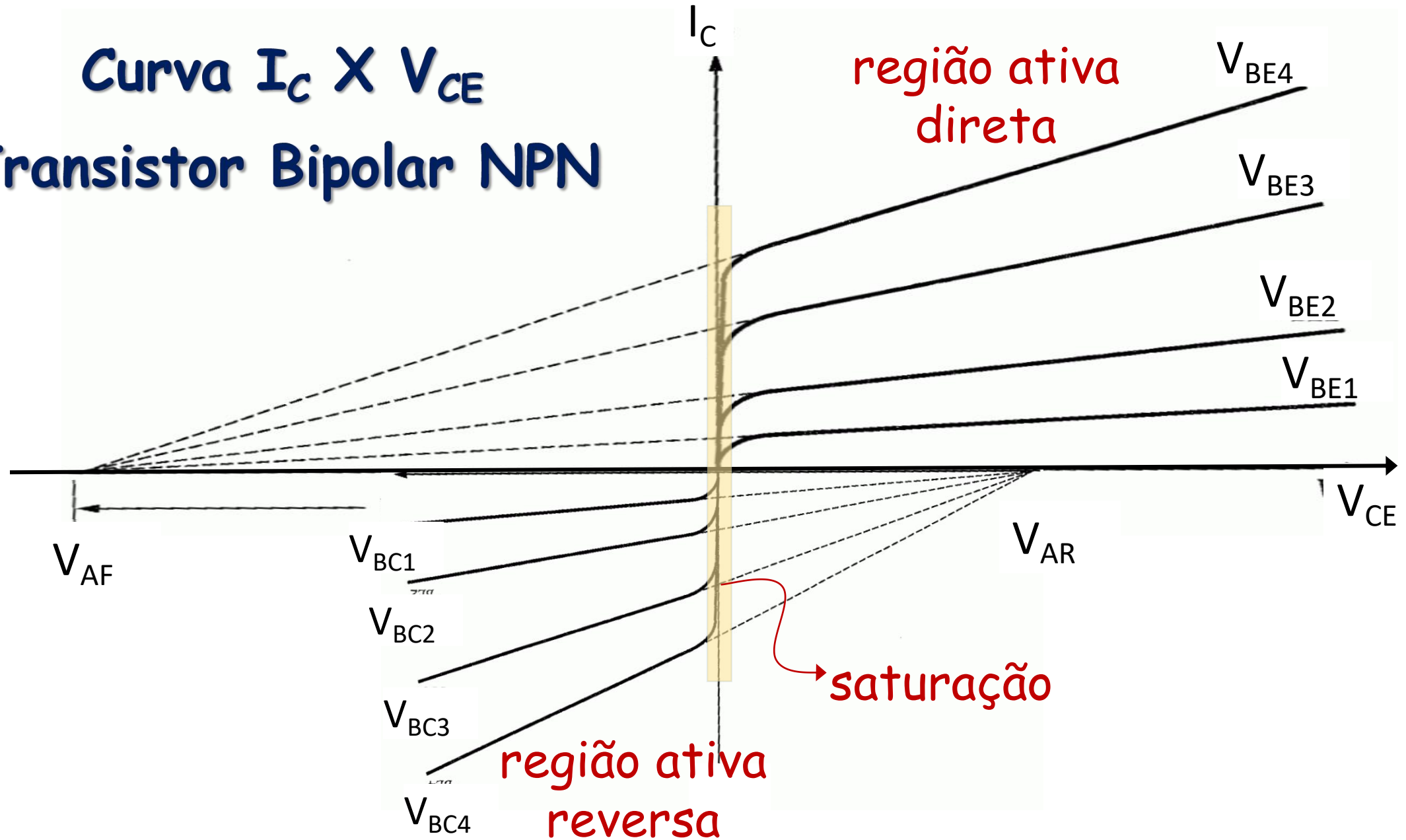
- $V_{BE} \approx 0,6 \text{ V}$ $V_{CE} > 0,3 \text{ V}$
- $I_E = I_C + I_B$ $\frac{I_C}{I_B} = \beta$ $I_C = I_S \exp\left(\frac{V_{BE}}{nU_T}\right)$
- $\alpha = \frac{\beta}{\beta+1}$ $\beta = \frac{\alpha}{1-\alpha}$ $I_E = \frac{\beta+1}{\beta} = \frac{I_C}{\alpha} = \frac{I_S}{\alpha} \exp\left(\frac{V_{BE}}{nU_T}\right)$

Curvas do Transistor Bipolar NPN ($I_C \times V_{CE}$)

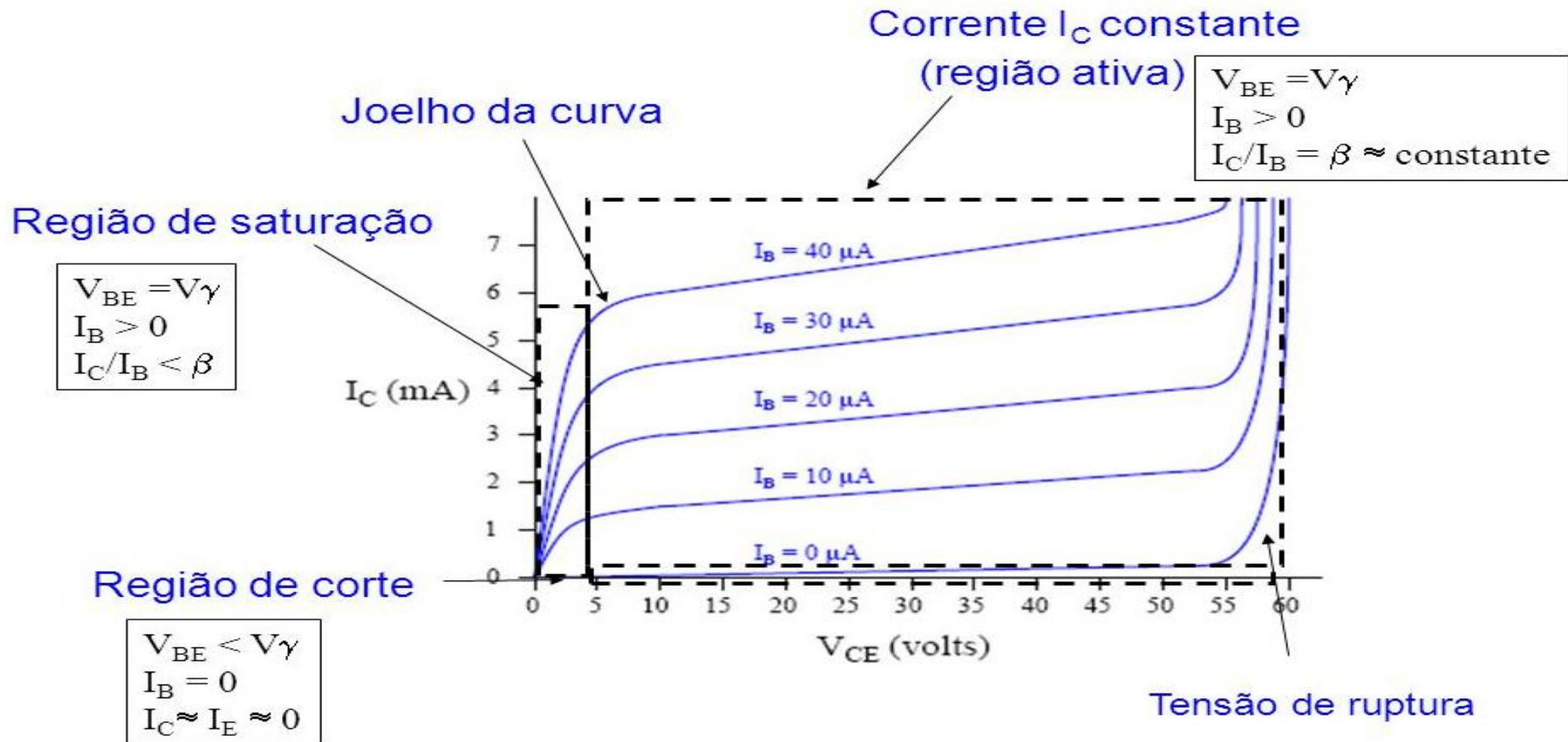


Como $I_B = \frac{I_S}{\beta} \exp\left(\frac{V_{BE}}{nU_T}\right)$, podemos também ter curvas parametrizadas por V_{BE}

Curva $I_C \times V_{CE}$ Transistor Bipolar NPN

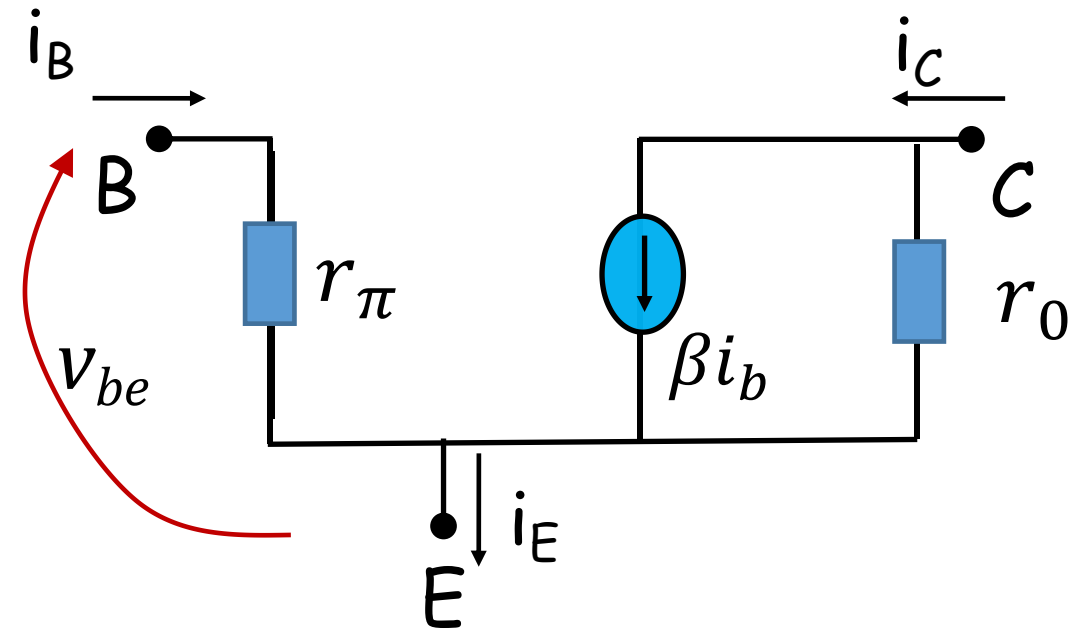
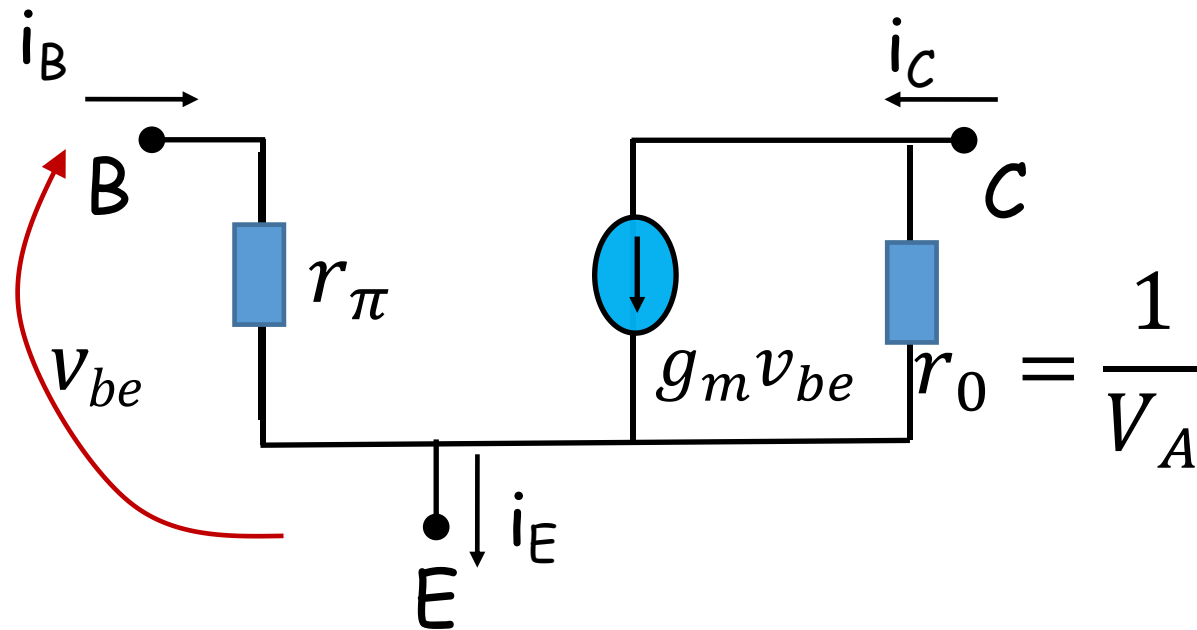


A ruptura direta acontece quando o diodo B/C entra em ruptura. O comportamento das curvas do transistor neste caso estão indicadas abaixo



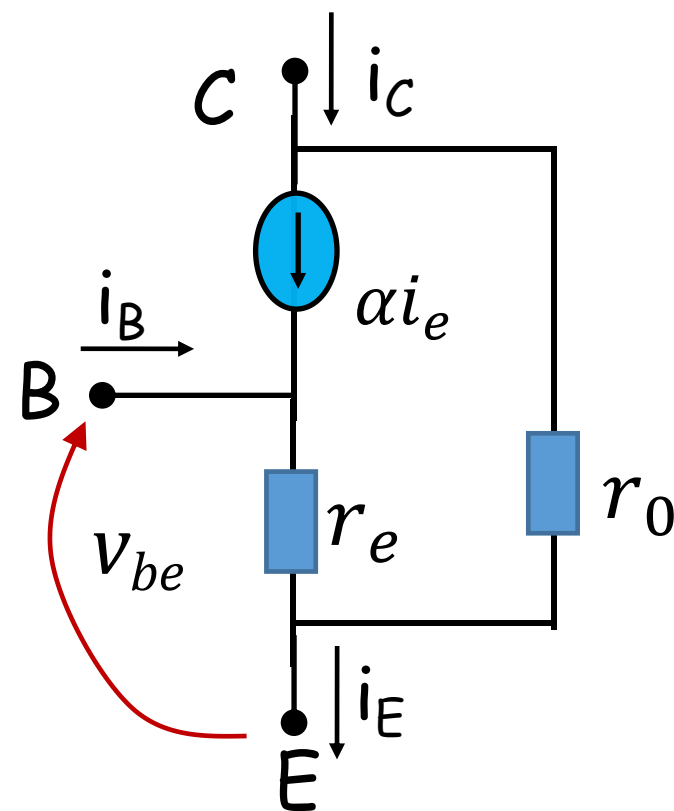
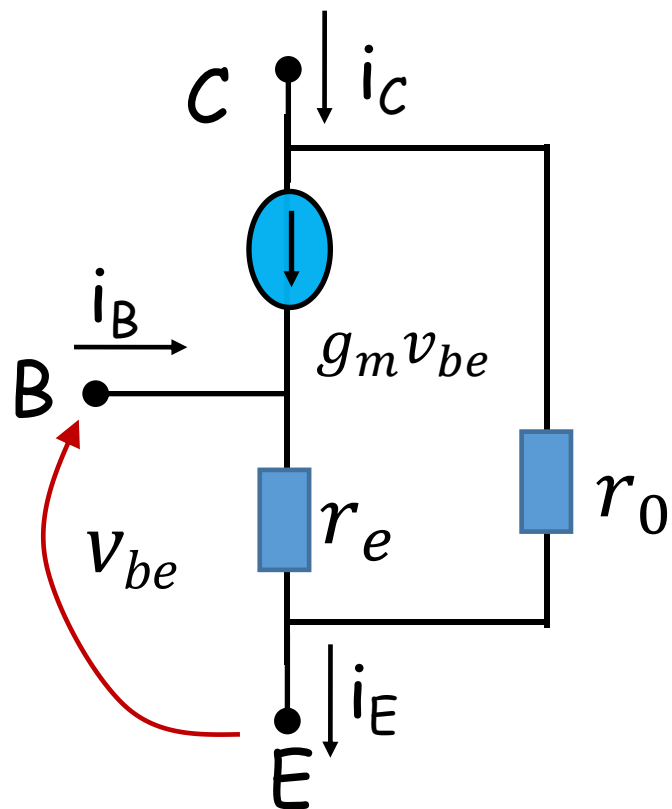
Modelo de pequenos sinais (ativo): modelo π hibrido

- $g_m = \frac{I_{C0}}{nU_T}$, $r_\pi = \frac{\beta}{g_m}$, $r_o = \frac{I_{C0}}{V_A}$
- Dois modelos de π hibrido

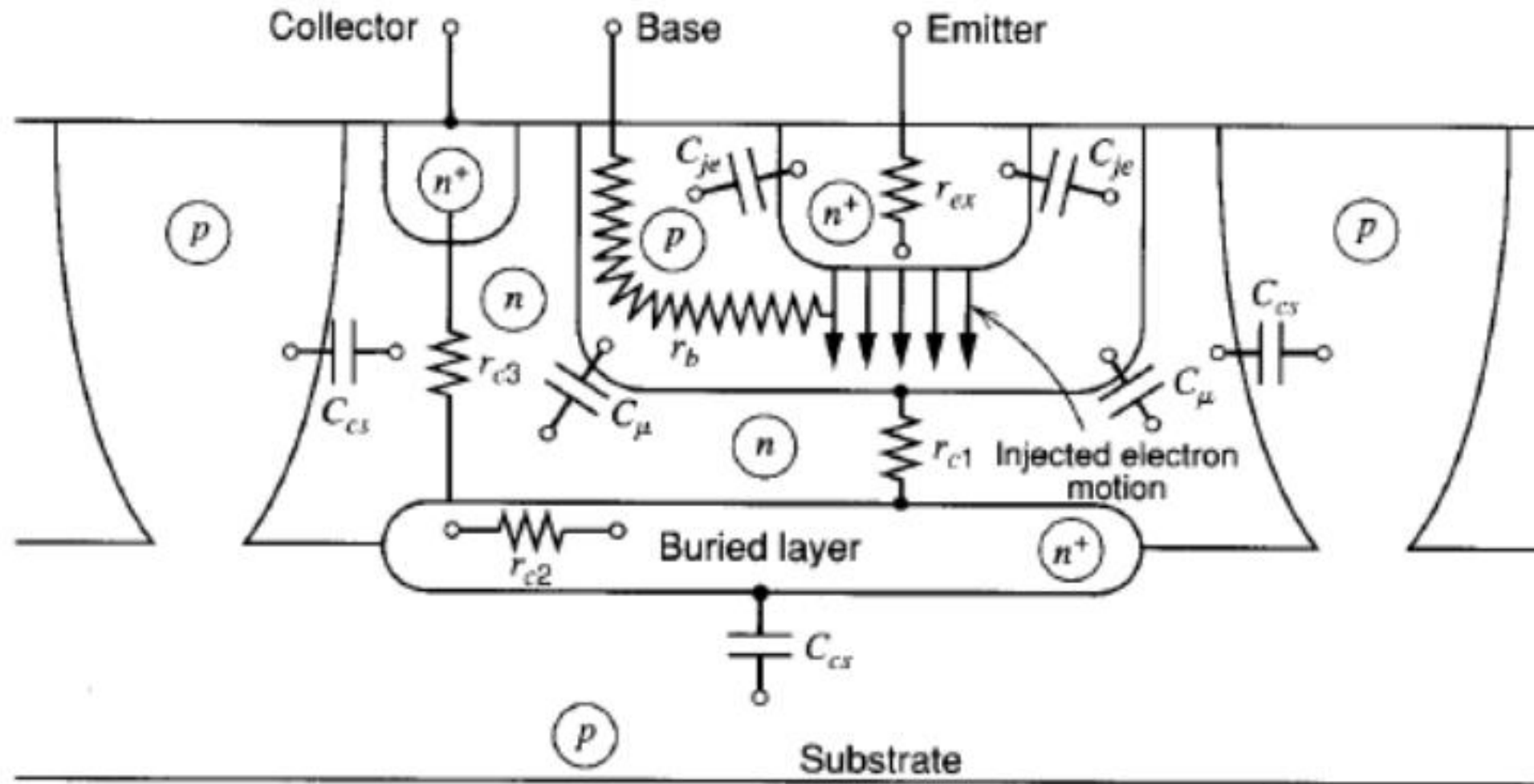


Modelo de pequenos sinais (ativo): Modelo T

- $$g_m = \frac{I_C}{nU_T}, \quad r_e = \frac{\beta}{g_m} \frac{1}{\beta+1} = \frac{\alpha}{g_m} = \frac{r_\pi}{\beta+1} = \frac{U_T}{I_E}, \quad r_o = \frac{I_{C0}}{V_A}$$



Modelo de Pequenos sinais (mais elementos)



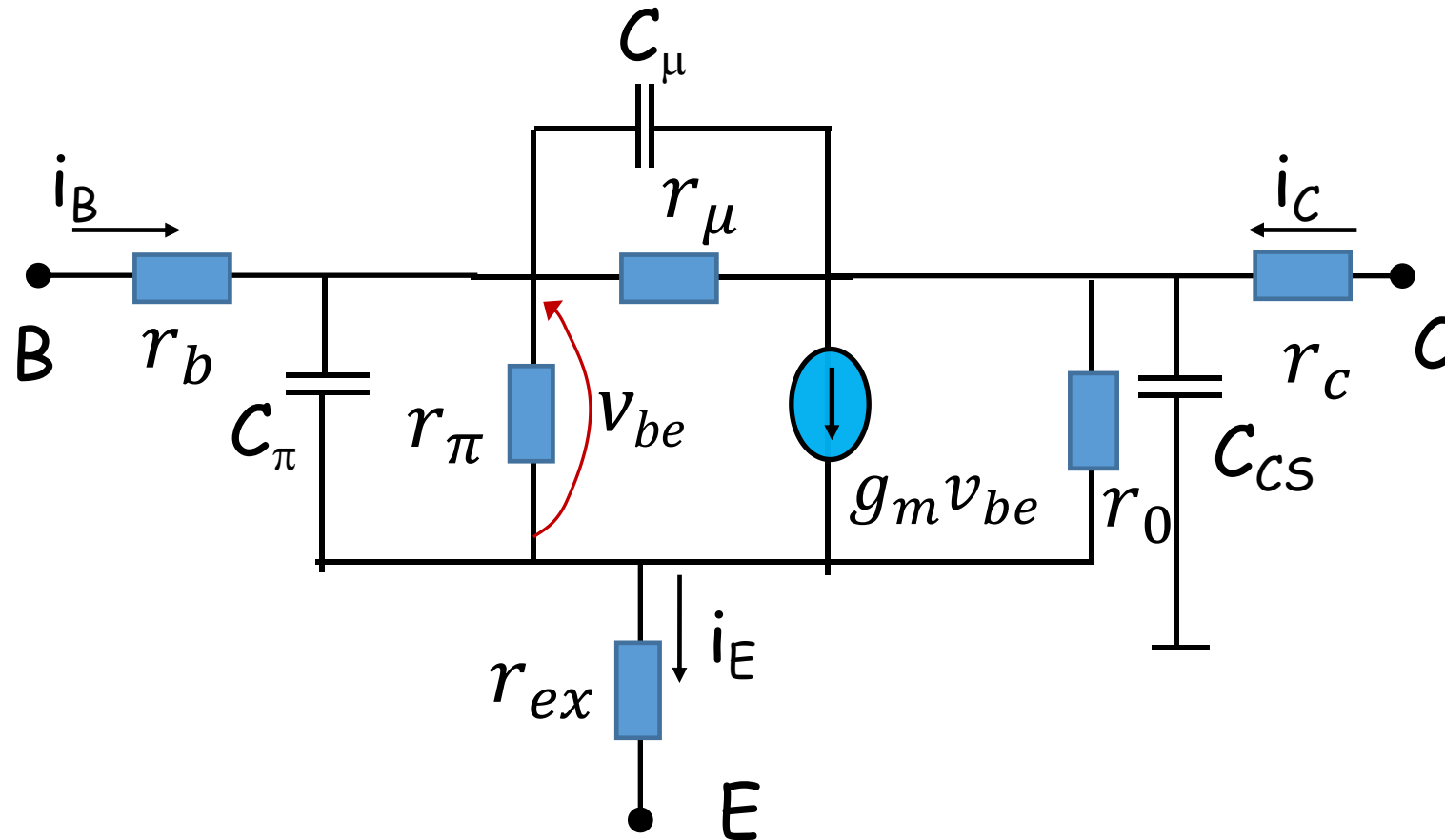
Modelo de Pequenos sinais (mais elementos)

- r_b (resistencia série na base): devido a contatos e distancia entre contato de base e o transistor
- r_c (resistencia série no coletor): devido a contatos e distancia entre contato de coletor e o transistor
- r_{ex} (resistencia série no coletor): devido a contatos e distancia entre contato de emissor e o transistor
- C_{jE} (capacitancia da junção base/emissor)
- C_{μ} (capacitancia da junção base/coletor)
- C_{Cs} (capacitancia da junção reversa coletor/substrato)



Modelo de Pequenos sinais: Modelo π hibrido completo

$$(g_m = \frac{I_{C0}}{nU_T}, \quad r_\pi = \frac{\beta}{g_m}, \quad r_o = \frac{I_{C0}}{V_A}, \quad r_\mu = \frac{V_A}{I_{PRec}}, \quad C_B = g_m \tau_F, \\ C_\pi = C_B + C_{jE})$$



Circuitos Eletrônicos II

1. Transistores MOS (Metal-Óxido-Semicondutor)

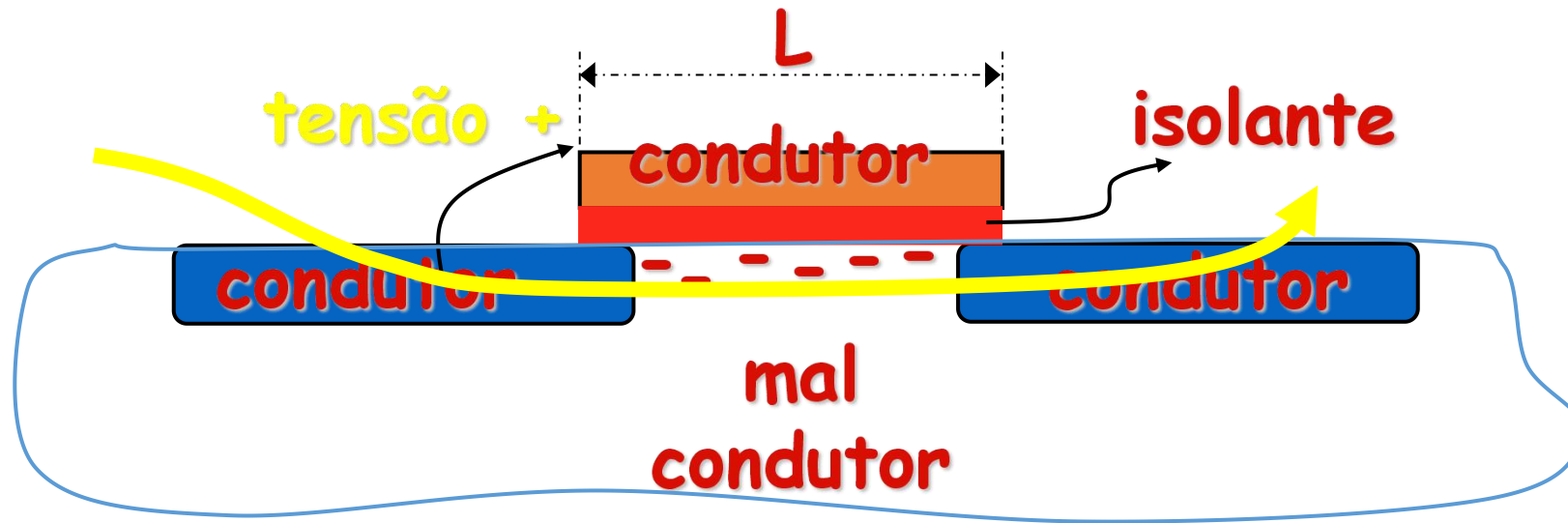
O que vocês sabem sobre transistor MOS

- a) Como funcionam?
- b) Estrutura e Evolução
- c) Sua importancia hoje?
- d) Vantagens e Desvantagens (comparando com Bipolar)
- e) dimensoes do dispositivo



a) MOS: funcionamento

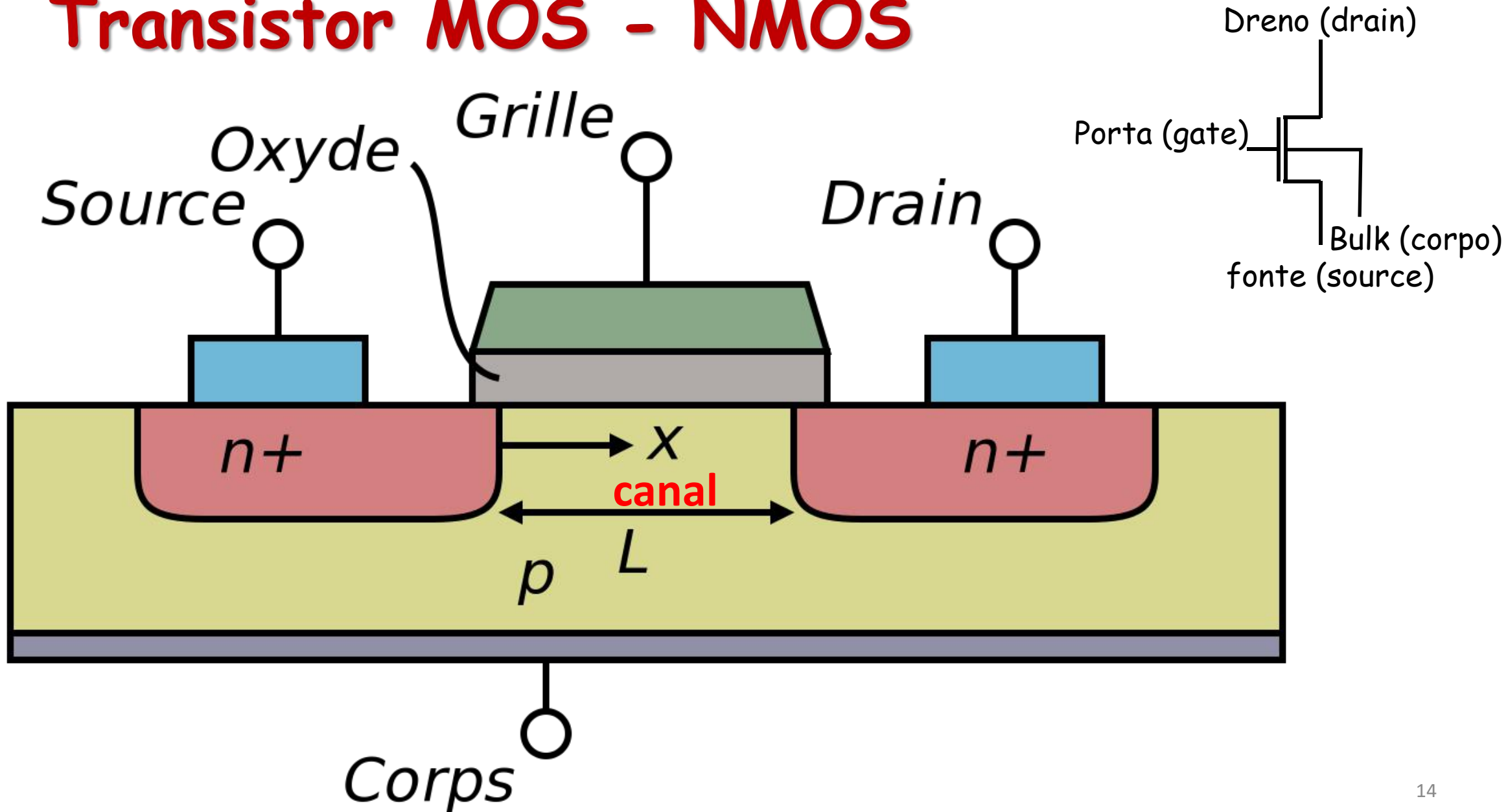
Transistor FET (field effect transistor):
controlar uma região de condução (canal)
através de campo elétrico



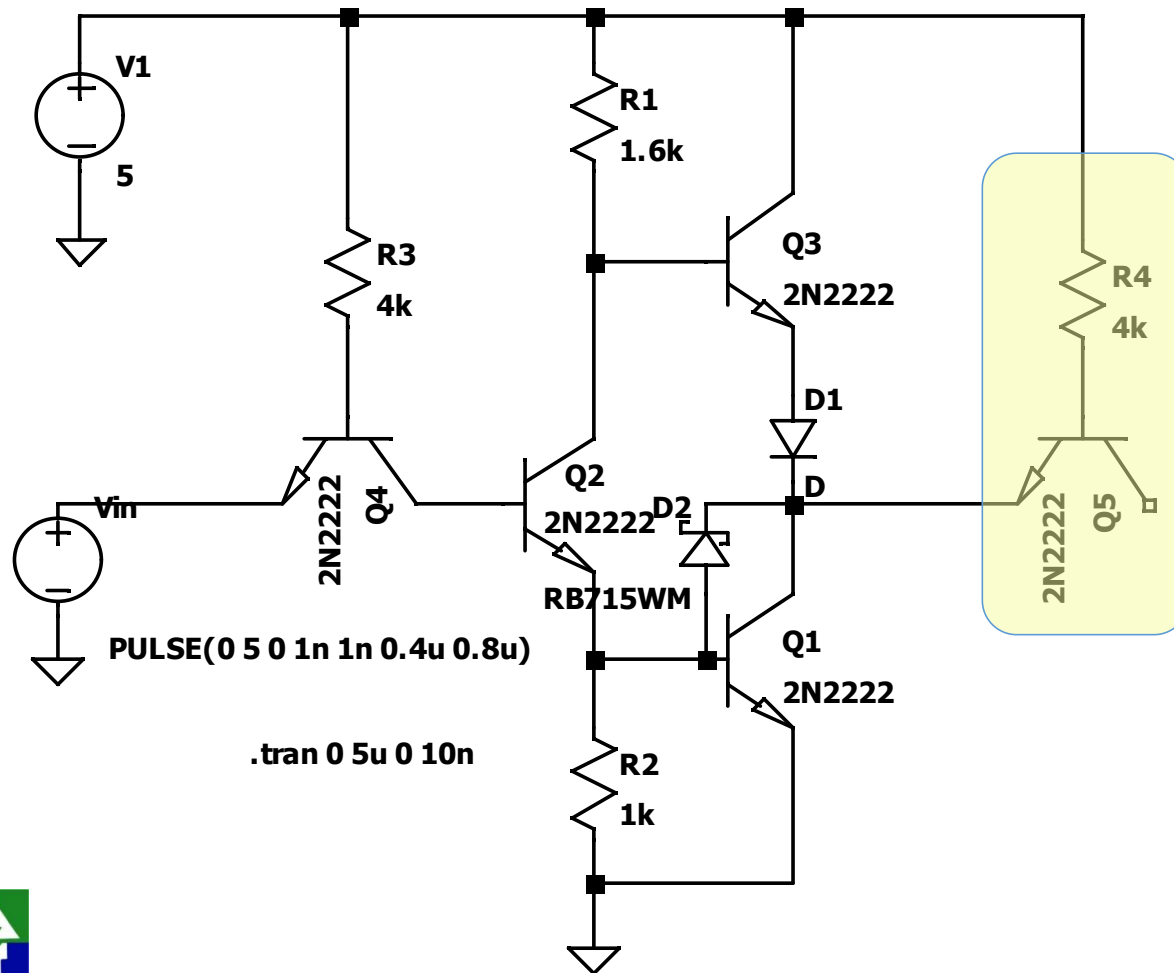
Conduz: a resistência é modulada pela tensão



Transistor MOS - NMOS



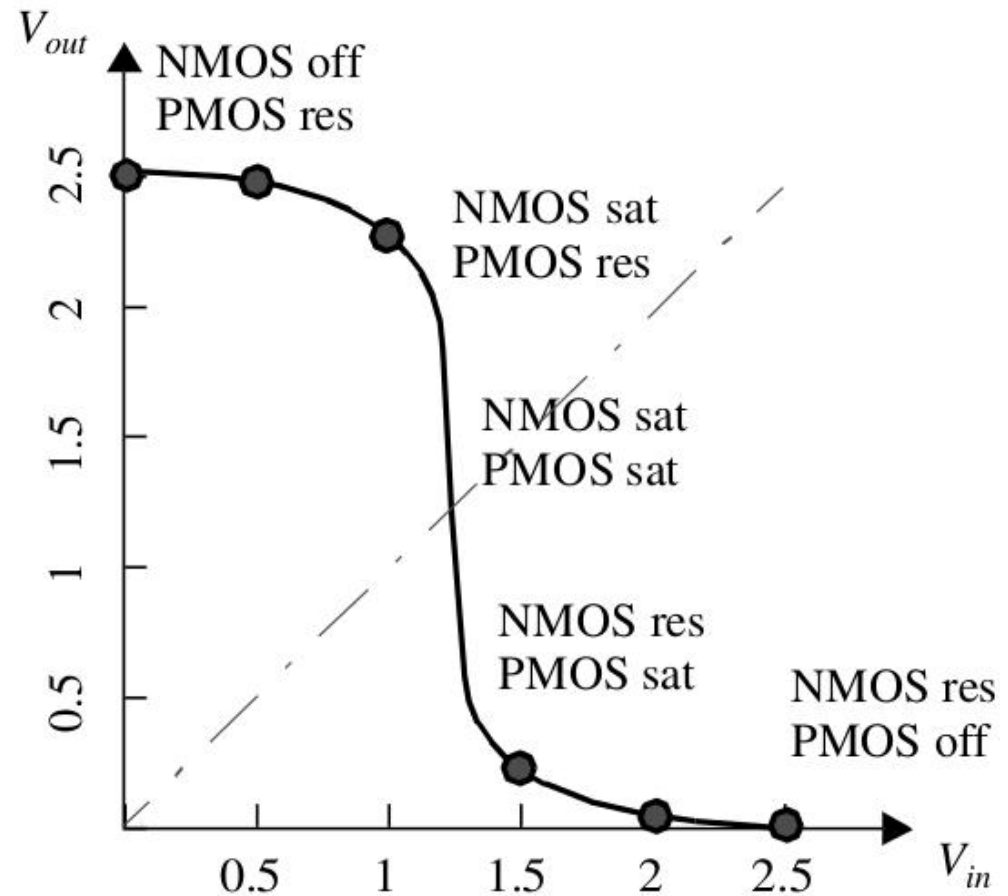
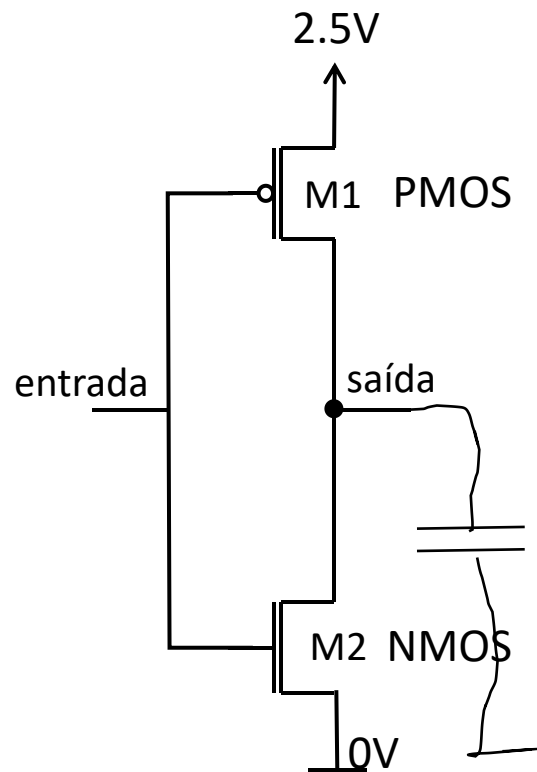
Portas Lógicas com Transistores Bipolares (TTL + Shottiky): inversor no LTSpice



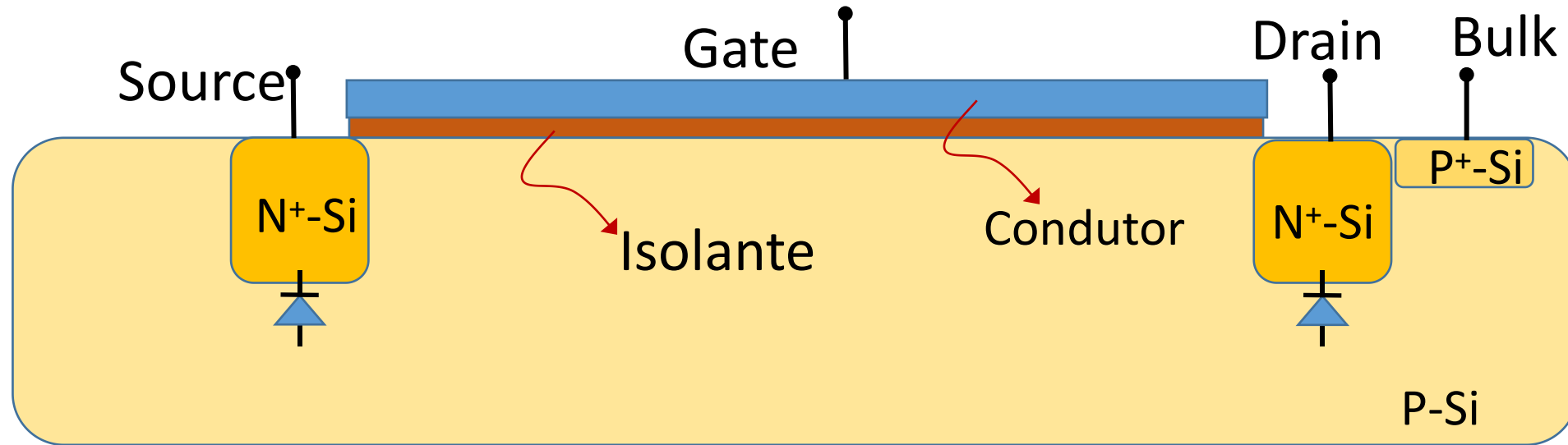
- Sinal de entrada a 1.25 MHz
- Entrada de um TTL como carga



Portas Lógicas com CMOS - inversor



Transistor NMOS



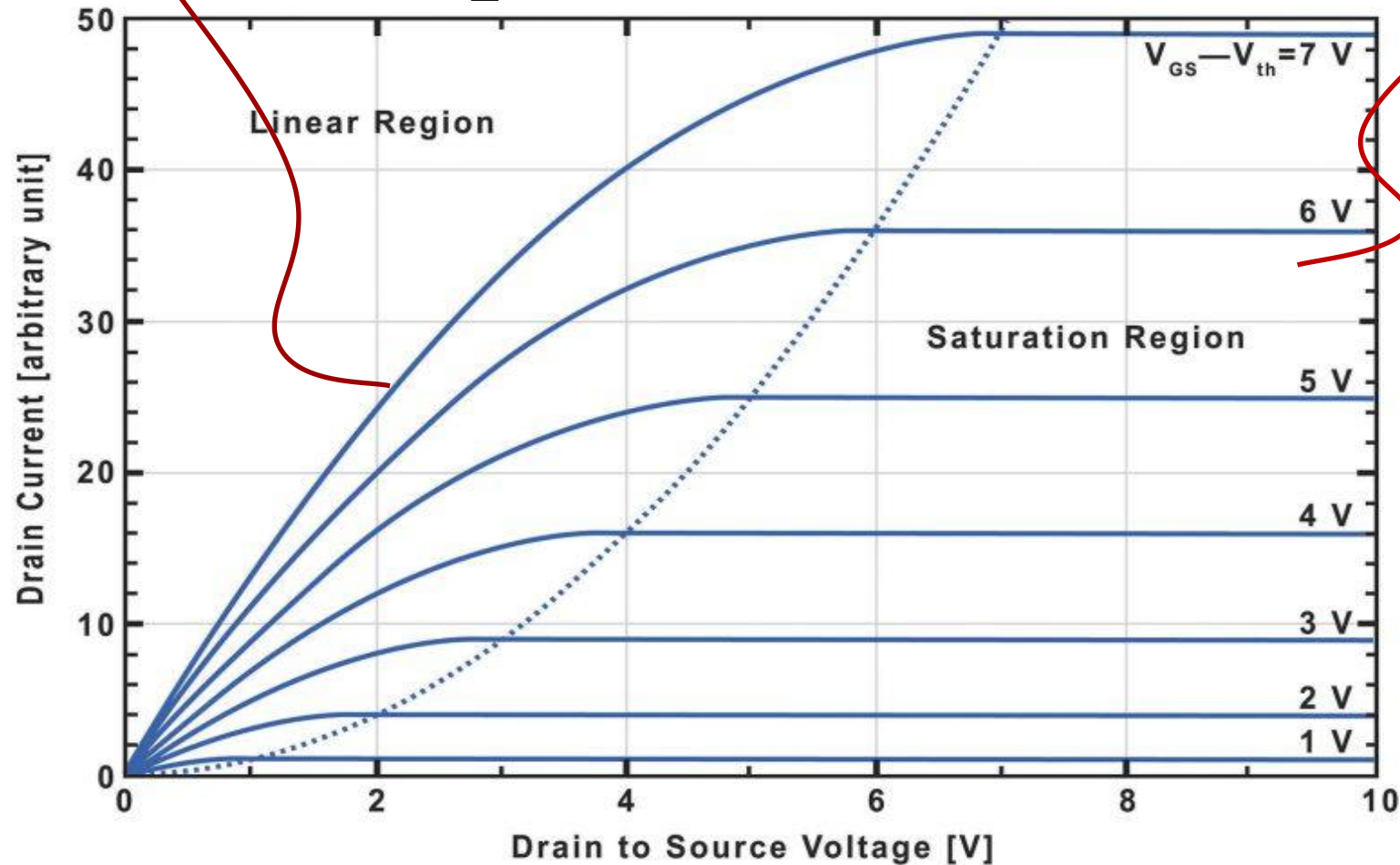
- O bulk deve ficar em uma tensão baixa, normalmente *ground*, para que os diodos bulk/source e bulk/dreno permaneçam sempre cortados
- o isolante era feito originalmente de SiO_2 . Este óxido é um excelente isolante, fácil de colocar/retirar, estável e compatível com o Si
- o gate era originalmente feito com Al, depois passou a ser feito com polisilício (silício policristalino). Voltou a ser feito com metais



Gráfico de $I_D \times V_{DS}$ (parametrizado por V_{GS})

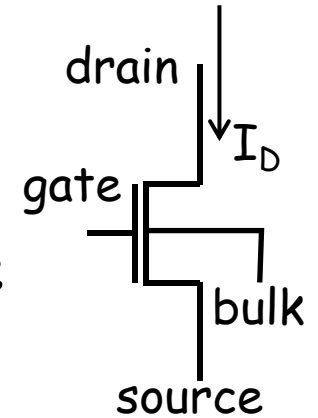
$$I_D = \mu_n \frac{W}{L} C_{ox} \left(V_{GS} - V_{TN} - \frac{V_{DS}}{2} \right) V_{DS}$$

$$I_D = \mu_n \frac{W}{2L} C_{ox} (V_{GS} - V_{TN})^2$$



Regiões de Operação do Transistor NMOS

($V_{TN} > 0$ transistor enriquecimento)



1. Corte ($V_{GS} < V_{TN}$): o canal não se forma abaixo do gate

$$I_D = 0$$

2. Região Linear ou Triodo ($(V_{GS} > V_{TN}) \wedge V_{DS} < (V_{GS} - V_{TN})$ ou $V_{GD} > V_{TN}$): canal se forma abaixo de todo o gate

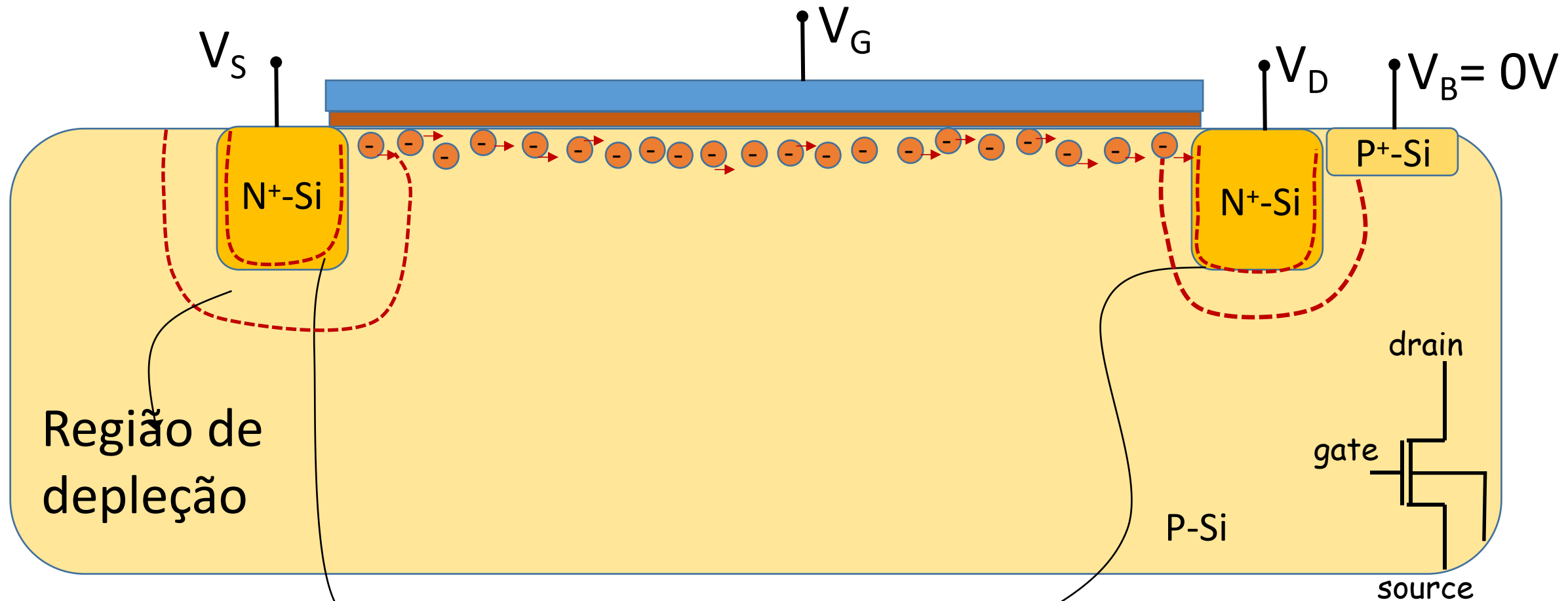
$$I_D = \mu_n \frac{W}{L} C_{ox} (V_{GS} - V_{TN} - \frac{V_{DS}}{2}) V_{DS}$$

3. Região Saturação ($(V_{GS} > V_{TN}) \wedge (V_{DS} \geq (V_{GS} - V_{TN})$ ou $V_{GD} \leq V_{TN}$): canal se forma abaixo do gate, exceto próximo ao dreno

$$I_D = \mu_n \frac{W}{2L} C_{ox} (V_{GS} - V_{TN})^2$$



Estrutura NMOS



Diodos reversamente polarizados
no dreno e no source



A tensão V_{DS} para a qual o canal desaparece no dreno é chamada de V_{DS} de saturação ou V_{DSat} . Vimos que seu valor é

$$V_{DSat} = (V_{GS} - V_{TN})$$

Na prática seu valor é um pouco menor, sendo

$$V_{DSat} = (V_{GS} - V_{TN}) - \Delta \quad (\Delta \text{ varia com tecnologia})$$

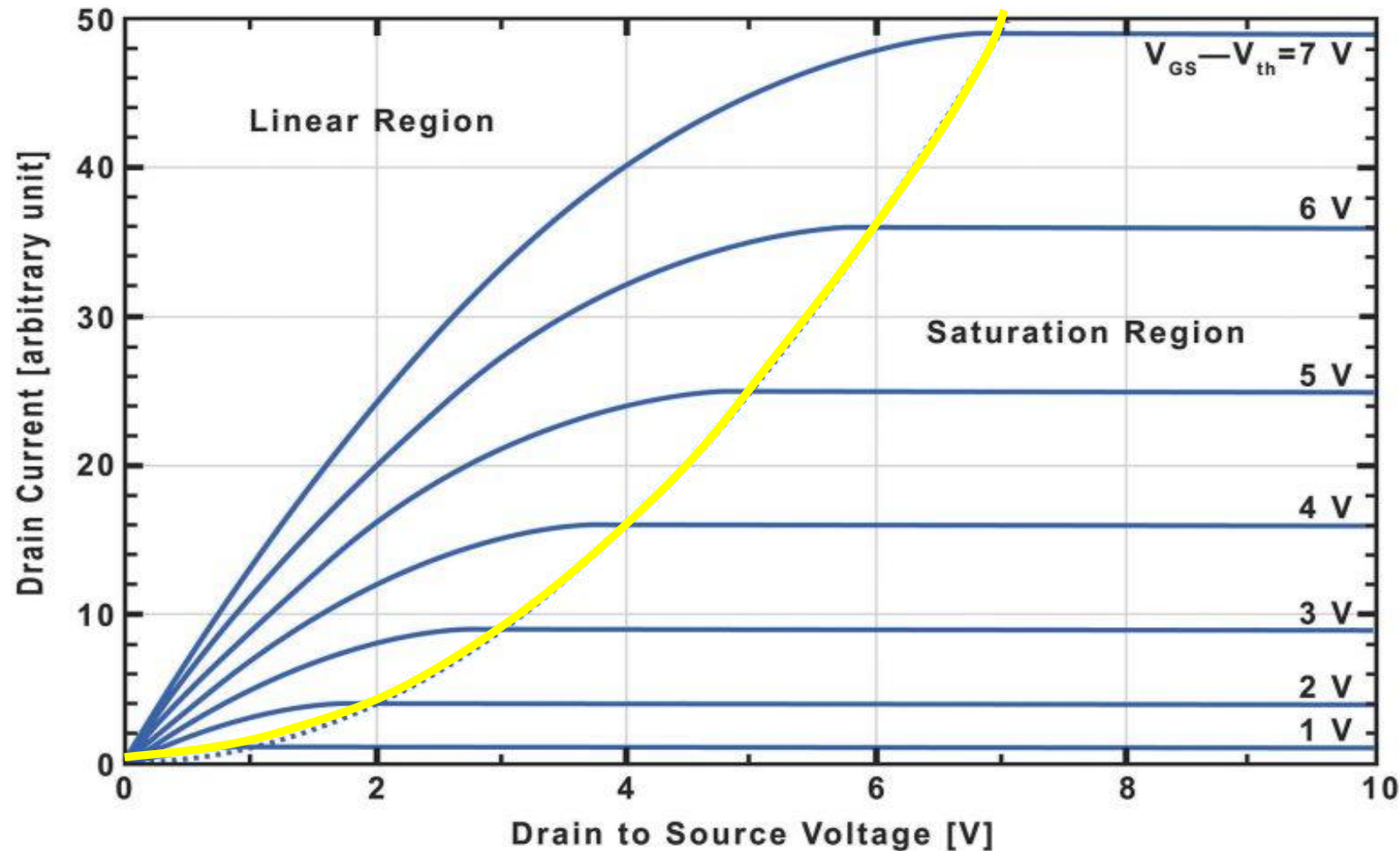
Como na maior parte dos circuitos analógicos os transistores NMOS estão saturados, quanto menor V_{DSat} maiores excursões são possíveis para os drenos dos transistores durante a operação

Podemos escrever que a corrente de saturação no transistor é

$$I_{DSsat} = \mu_n \frac{W}{2L} C_{ox} (V_{DSat})^2$$



$$I_{Dsat} \propto V_{DSat}$$

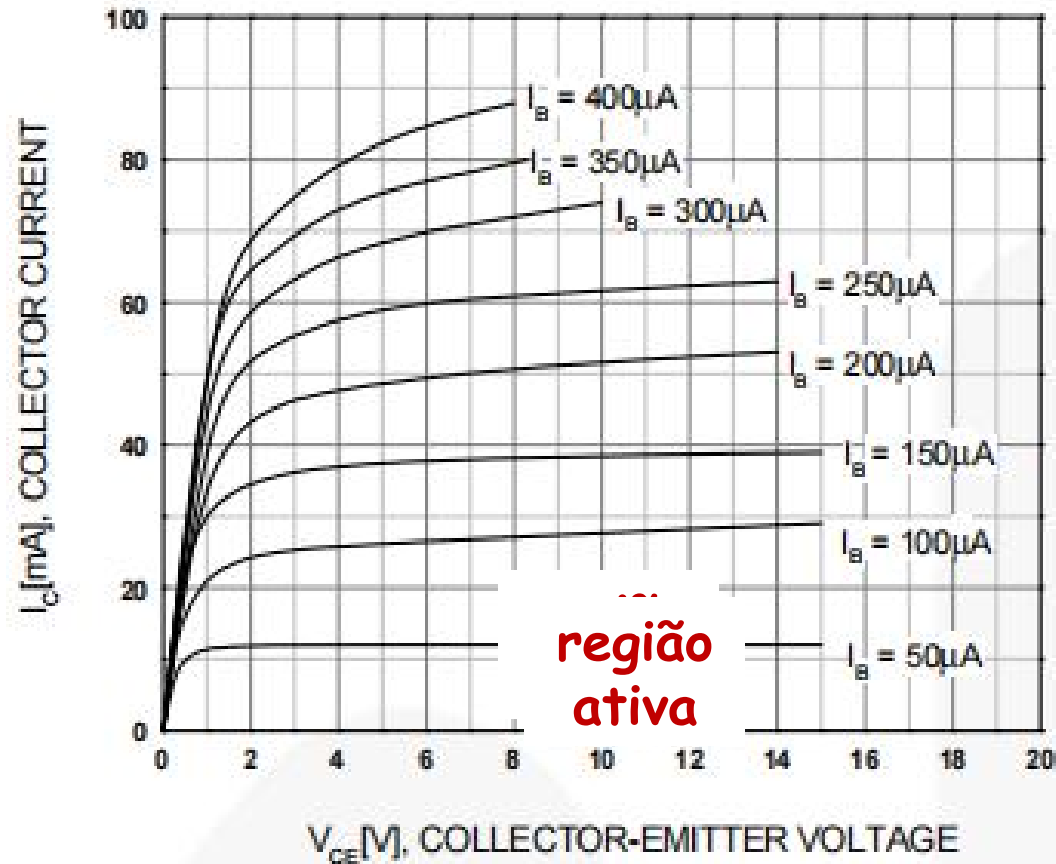


$$I_{DSsat} = \mu_n \frac{W}{2L} C_{ox} (V_{DSat})^2$$

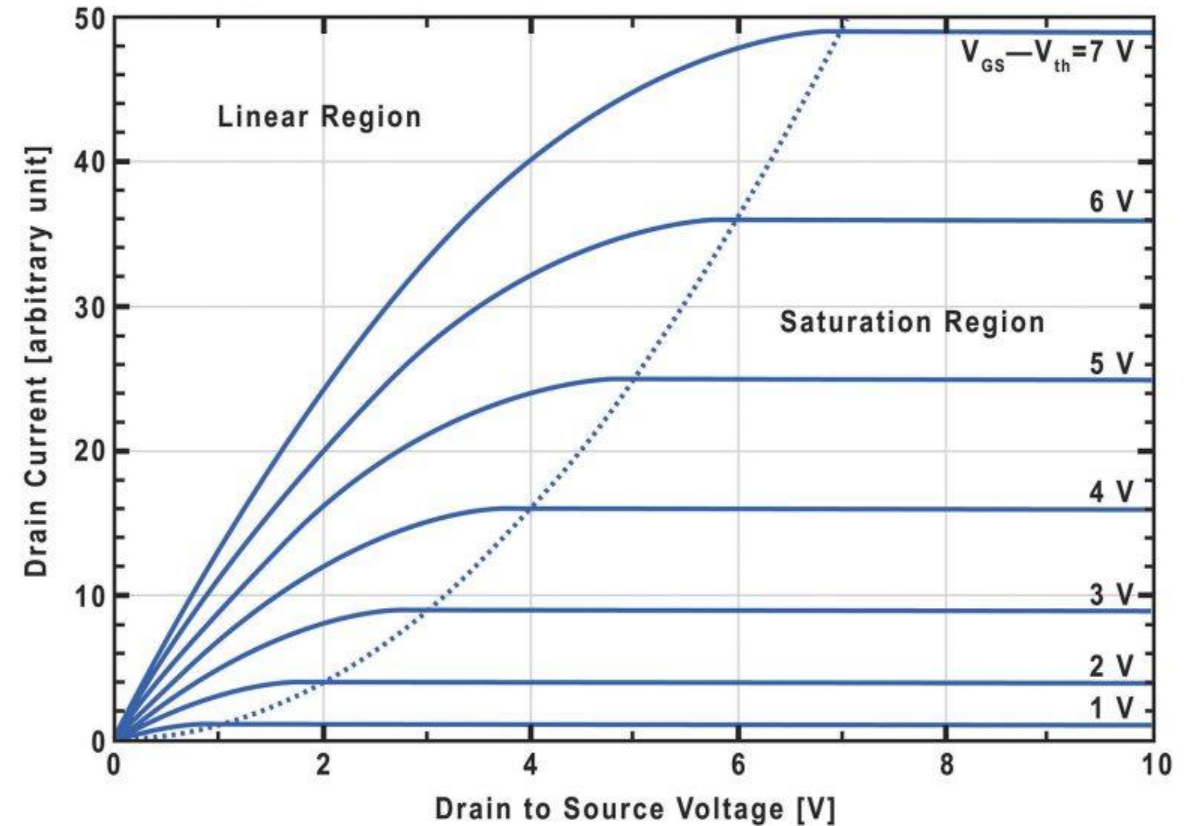
curva de onde inicia a saturação



Bipolar X MOS



Bipolar



MOS



Bipolar X MOS

Emissor

-

Source

Coletor

-

Dreno

Base

-

Gate

I_C

-

I_D

Gráfico $I_C \times V_{CE}$
(parametrizado por I_B)

—

Gráfico $I_D \times V_{DS}$
(parametrizado por V_{GS})



Bipolar X MOS

Corte

região Ativa

$$I_b = I_c / \beta$$

-

-

-

Corte

Saturação

$$I_G = 0$$

Ativo

$$I_c = I_s \cdot \exp(V_{be} / U_T)$$

—

Saturação

$$I_D = \mu_n C_{OX} (W/2L) (V_{GS} - V_{TN})^2$$

$$V_{be} \approx 0,7 \text{ V}$$

—

V_{GS} depende da corrente I_D . Varia bastante



- O valor de V_{TN} é da ordem de 0,2 do V_{DD} que se deseja aplicar. Assim, para $V_{DD} = 3V$, V_{TN} será 0,6V
- o valor de $\mu_n C_{ox}$ é da ordem de $300 \mu A/V^2$

$$I_D = \mu_n \frac{W}{2L} C_{ox} (V_{GS} - V_{TN})^2$$

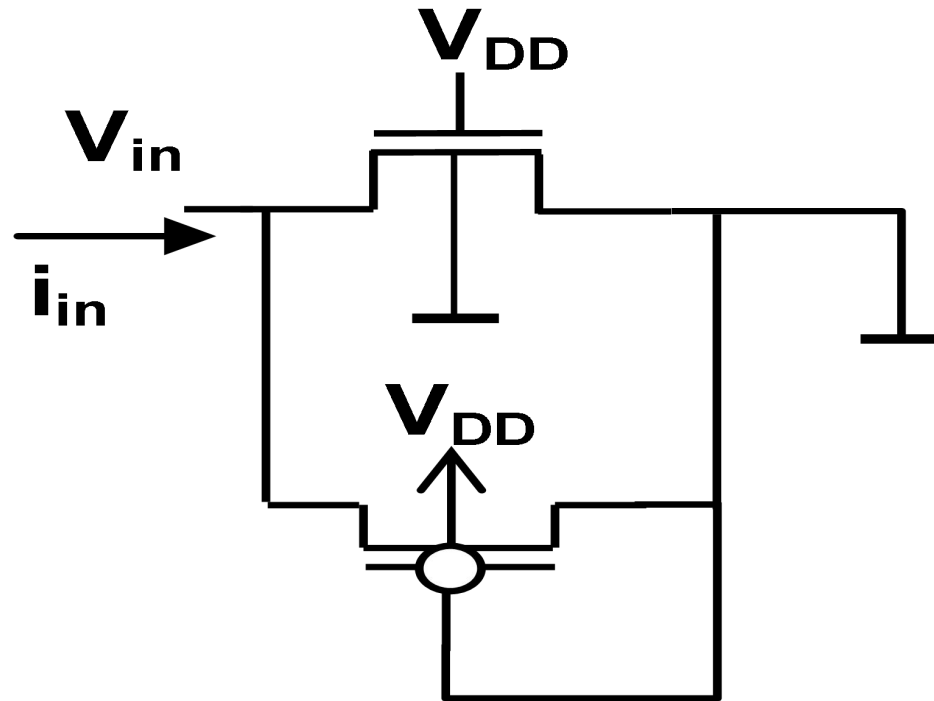
- A partir da relação acima, podemos escrever V_{GS} em função de I_D

$$V_{GS} = \sqrt{\frac{2I_D L}{\mu_n W C_{ox}}} + V_{TN}$$



Questão 1 (2,0)

Considere os transistores NMOS e PMOS como mostrados na chave da **Figura 6**. Quando o valor da tensão de entrada V_{in} **varia entre 0 V e V_{DD} (5V)** qual o **valor da corrente de entrada I_{in}** (em função dos parâmetros dos transistores, de V_{in} e V_{DD}) e por **quais estados passam os transistores** (corte, triodo ou saturação) ($V_{TN}=1V$ e $V_{TP}=-1V$)



V_{DS} aumenta \rightarrow L_{ef} diminui \rightarrow I_D cresce

$$I_D = \mu_n \frac{W}{2L_{ef}} C_{ox} (V_{GS} - V_{TN})^2$$

A modulação de canal é modelada através de um fator λ .

- Equação com modulação de canal

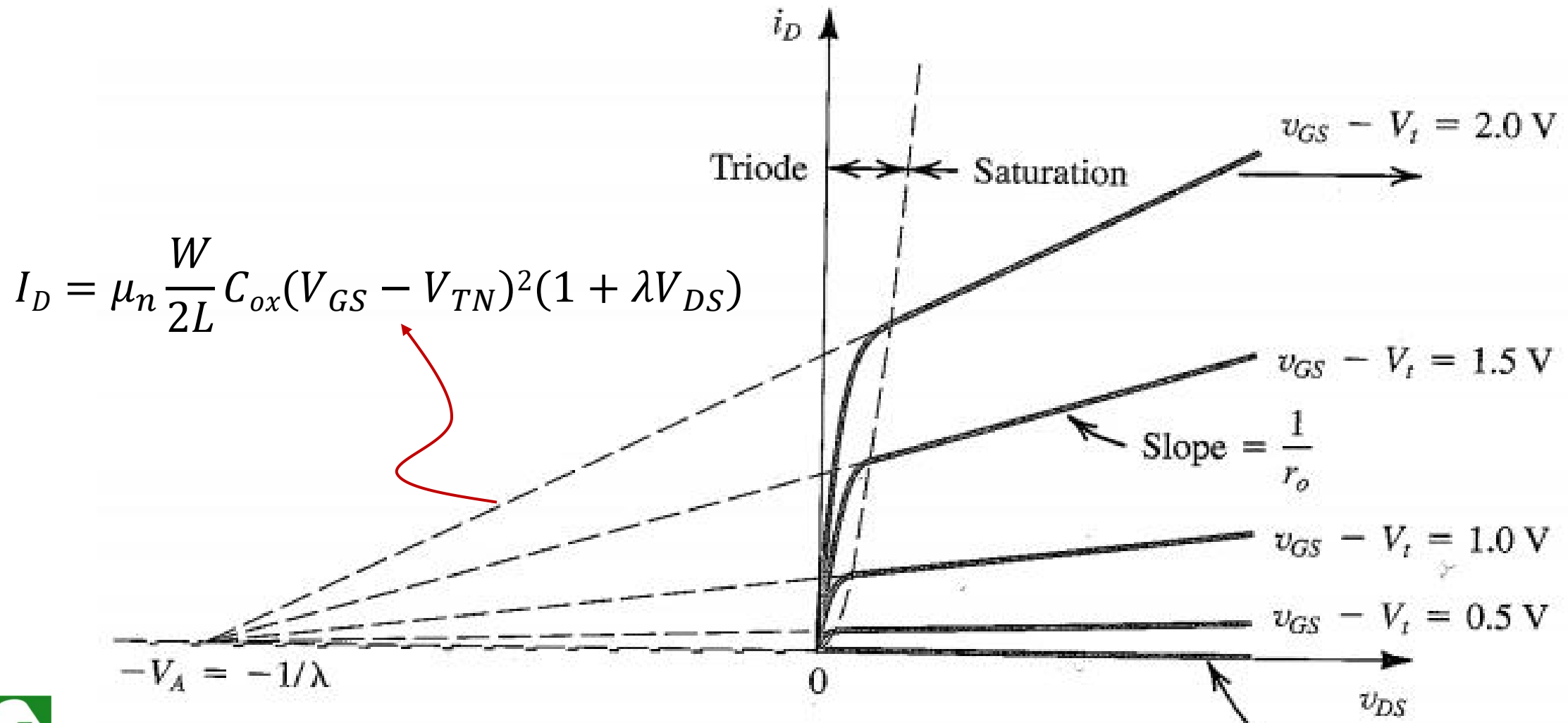
$$I_D = \mu_n \frac{W}{2L} C_{ox} (V_{GS} - V_{TN})^2 (1 + \lambda V_{DS})$$

λ tem dimensão de $1/V$ e não depende, em primeira ordem, das tensões aplicadas. Seu valor é inversamente proporcional a L , ou seja

$$\lambda \propto \frac{1}{L}$$



Modulação de Canal: $I_{DS} \times V_{DS}$



Modulação de Canal

Considere a equação de saturação com modulação de canal

$$I_D = \mu_n \frac{W}{2L} C_{ox} (V_{GS} - V_{TN})^2 (1 + \lambda V_{DS}) = 0$$

Para V_{GS} constante, a equação representa uma reta. Para qualquer valor de V_{GS} , a reta intercepta o eixo x em $-1/\lambda$

$$I_D = \mu_n \frac{W}{2L} C_{ox} (V_{GS} - V_{TN})^2 (1 + \lambda V_{DS}) = 0 \quad \xrightarrow{(V_{GS} - V_{TN}) \neq 0} \quad (1 + \lambda V_{DS}) = 0$$

$$V_{DS} = -\frac{1}{\lambda} = -V_A$$



Modulação de Canal

A modulação de canal causa na curva corrente x tensão um efeito similar ao efeito Early no transistor bipolar. Ambos os fenômenos, efeito Early e modulação, são causados pelas variações das dimensões efetivas; $W_{\text{Be}f}$ no transistor bipolar e L_{ef} no transistor MOS.

Em analogia ao transistor bipolar, se chama também a V_A de tensão de Early

$$V_A = \frac{1}{\lambda} \propto L$$

Em projetos de CIs se controla a modulação de canal projetando o valor de L . Quanto maior L , menor a modulação (V_a entre 20 V a 200 V)



Portas Lógicas Estáticas CMOS

Nos inversores vistos temos:

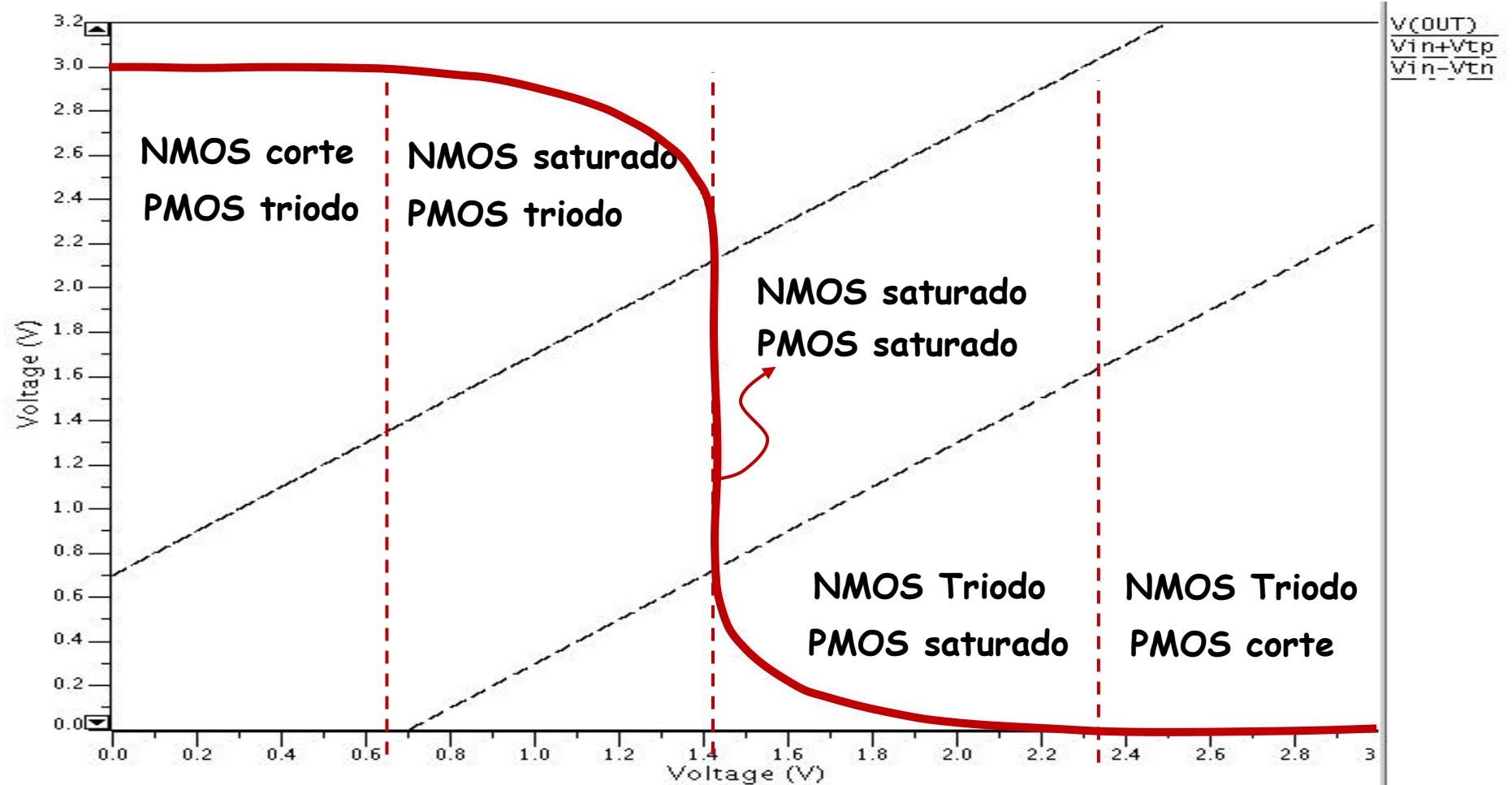
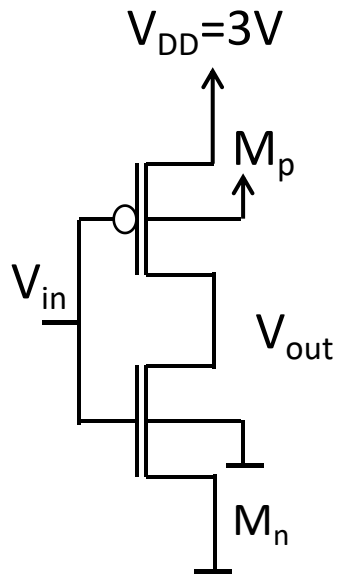
- ✓ Inversores com transistor NMOS tem problemas com saída *low*
- ✓ Inversores com transistores PMOS tem problemas com saída *high*

Podemos tentar resolver os problemas utilizando tanto NMOS como o PMOS!



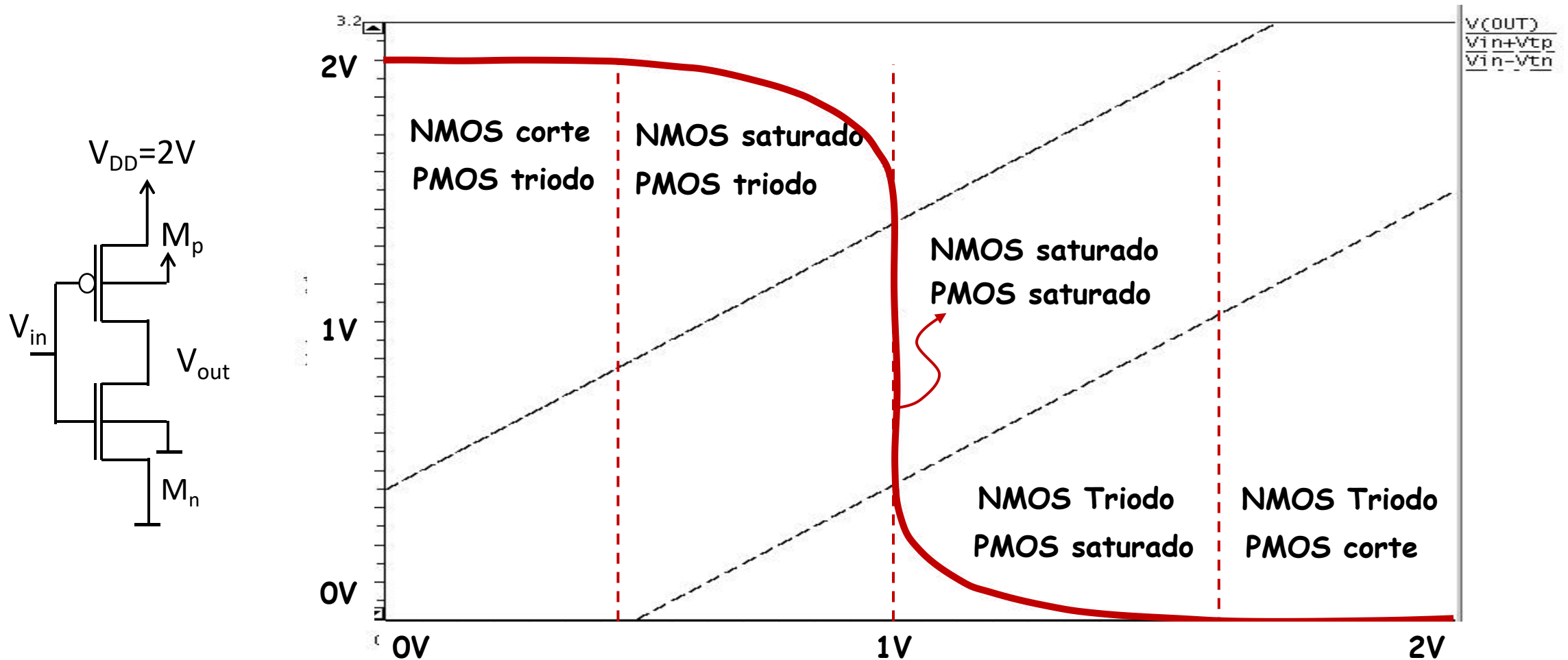
Portas Lógicas Estáticas CMOS

Inversor CMOS: V_{out} x V_{in}



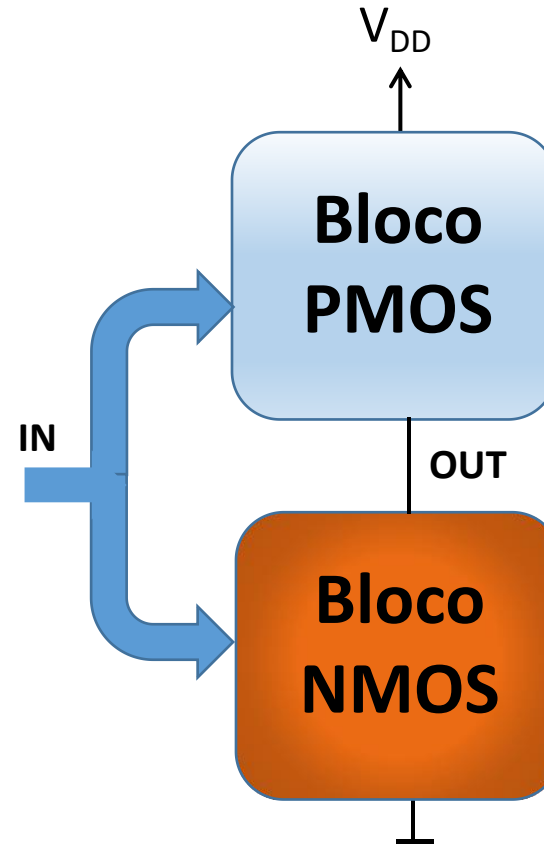
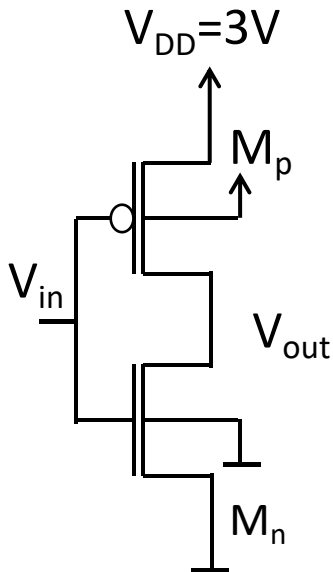
Como fica a curva do Inversor CMOS

Inversor CMOS: $V_{out} \times V_{in}$ ($V_{TN}=1V$, $V_{TP}=-1V$)



Portas Lógicas Estáticas CMOS

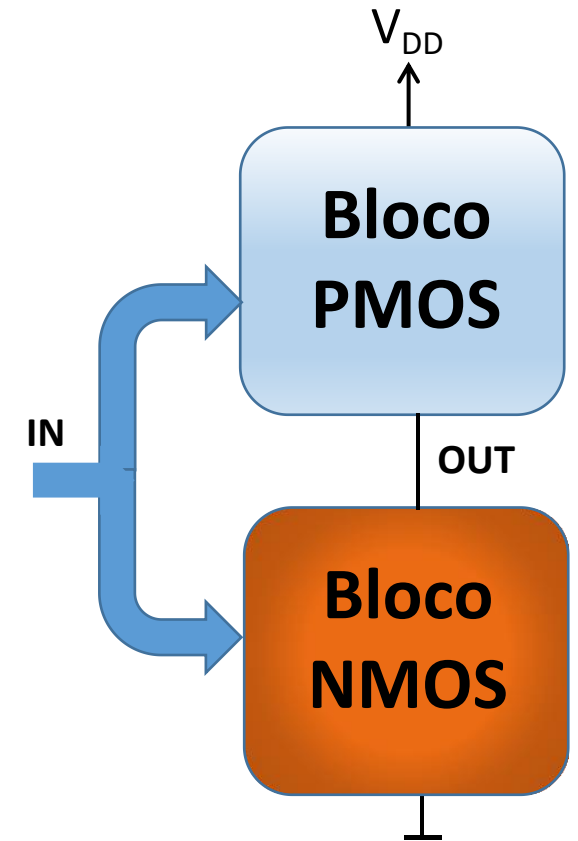
A partir da montagem do inversor podemos tentar generalizar para blocos lógicos mais complexos



Portas Lógicas Estáticas CMOS

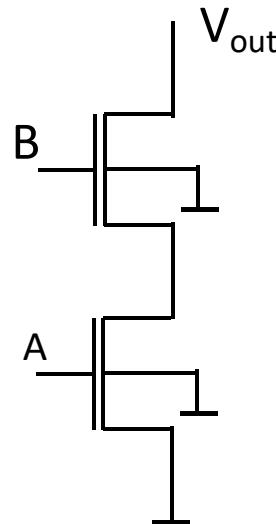
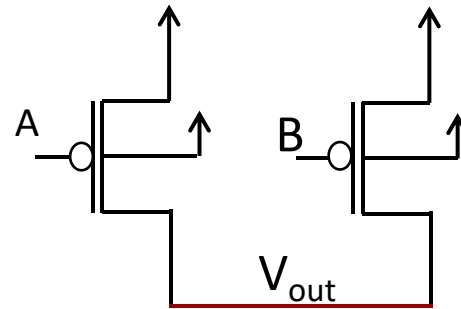
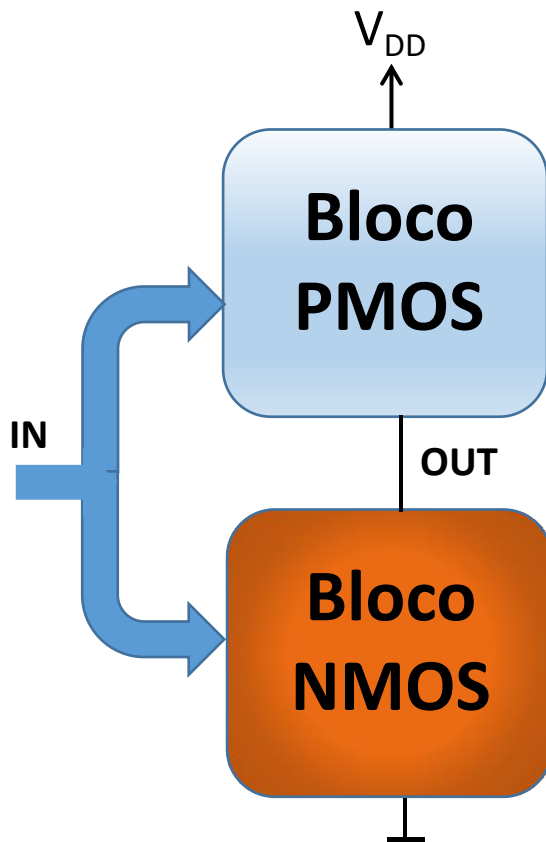
Características dos blocos

- ✓ Bloco NMOS formado apenas por transistores NMOS
- ✓ Bloco PMOS formado apenas por transistores PMOS
- ✓ Funcionam de forma complementar (quando um conduz, o outro corta)



Portas Lógicas Estáticas CMOS

Exemplo de dos blocos NMOS e PMOS complementares



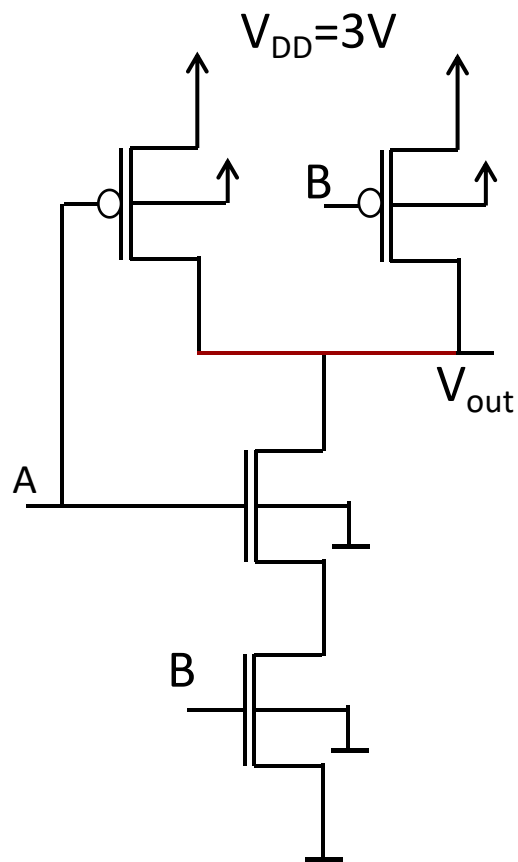
A	B	Estado
0	0	conduz
0	1	conduz
1	0	conduz
1	1	corta

A	B	Estado
0	0	corta
0	1	corta
1	0	corta
1	1	conduz



Portas Lógicas Estáticas CMOS

Porta Lógica: \overline{AB} (NAND)

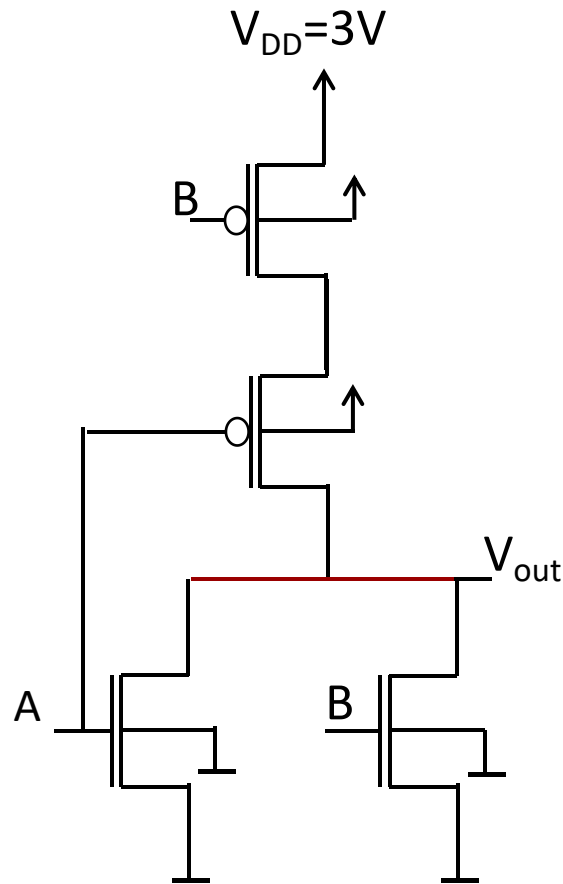


A (V)	B (V)	Vout (V)
0	0	3
0	3	3
3	0	3
3	3	0



Portas Lógicas Estáticas CMOS

Porta Lógica: $\overline{A + B}$ (NOR)



A (V)	B (V)	Vout (V)
0	0	3
0	3	0
3	0	0
3	3	0



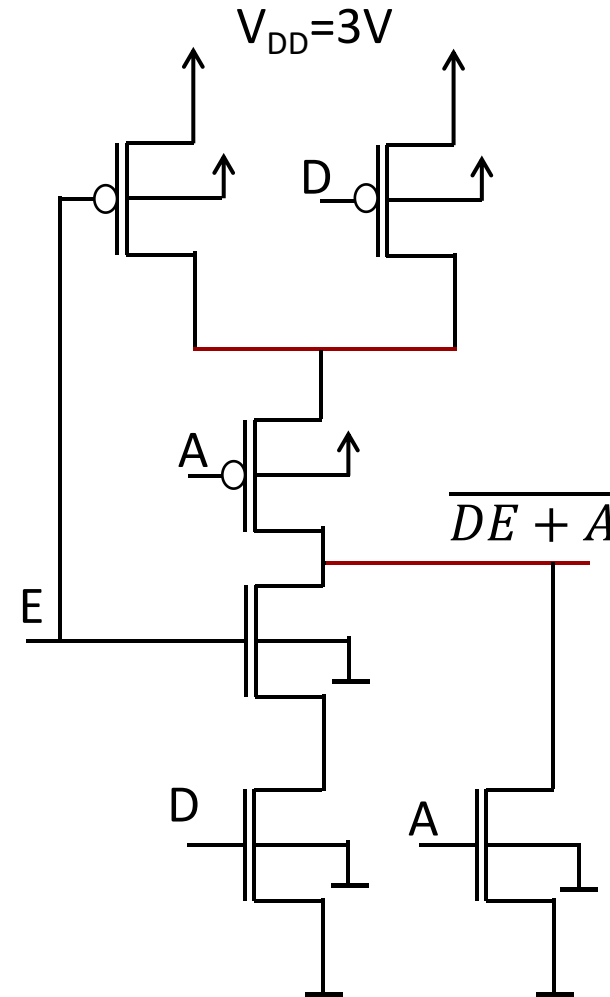
Portas Lógicas Estáticas CMOS

- ✓ Portas Lógicas CMOS são sempre inversoras
- ✓ Blocos complementares
 - ✓ \overline{AB}
 - PMOS em paralelo
 - NMOS em série
 - ✓ $\overline{A + B}$
 - PMOS em série
 - NMOS em paralelo



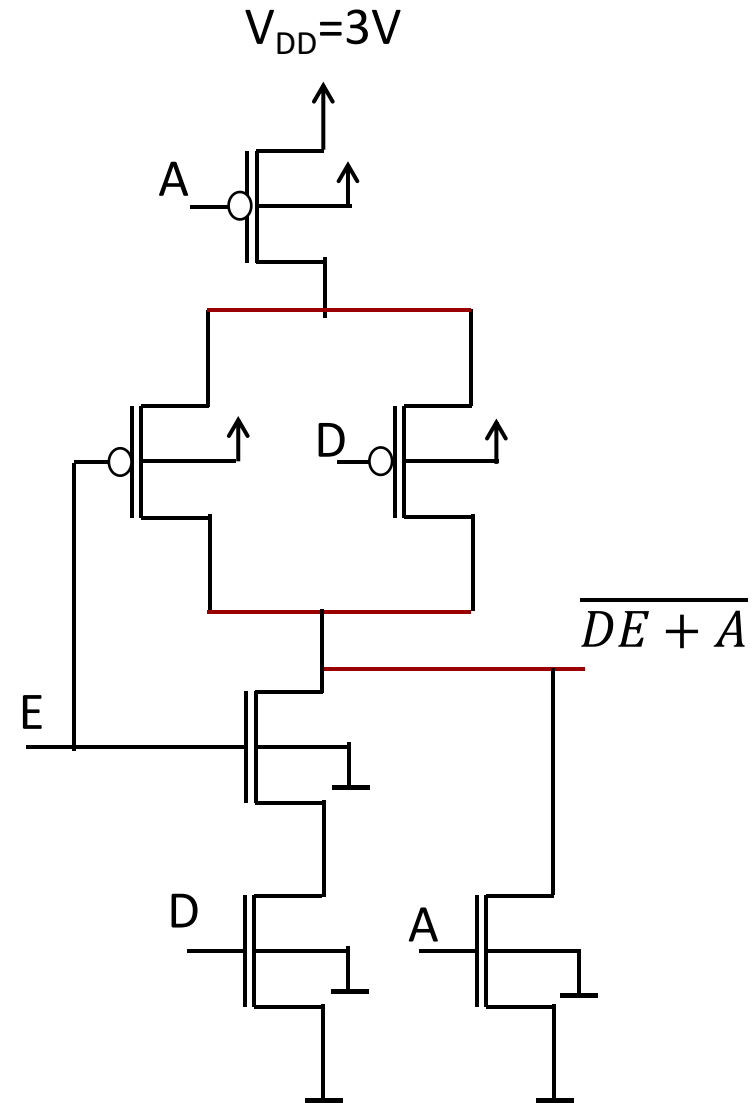
Portas Lógicas CMOS

✓ Exemplo: porta CMOS $\overline{DE + A}$



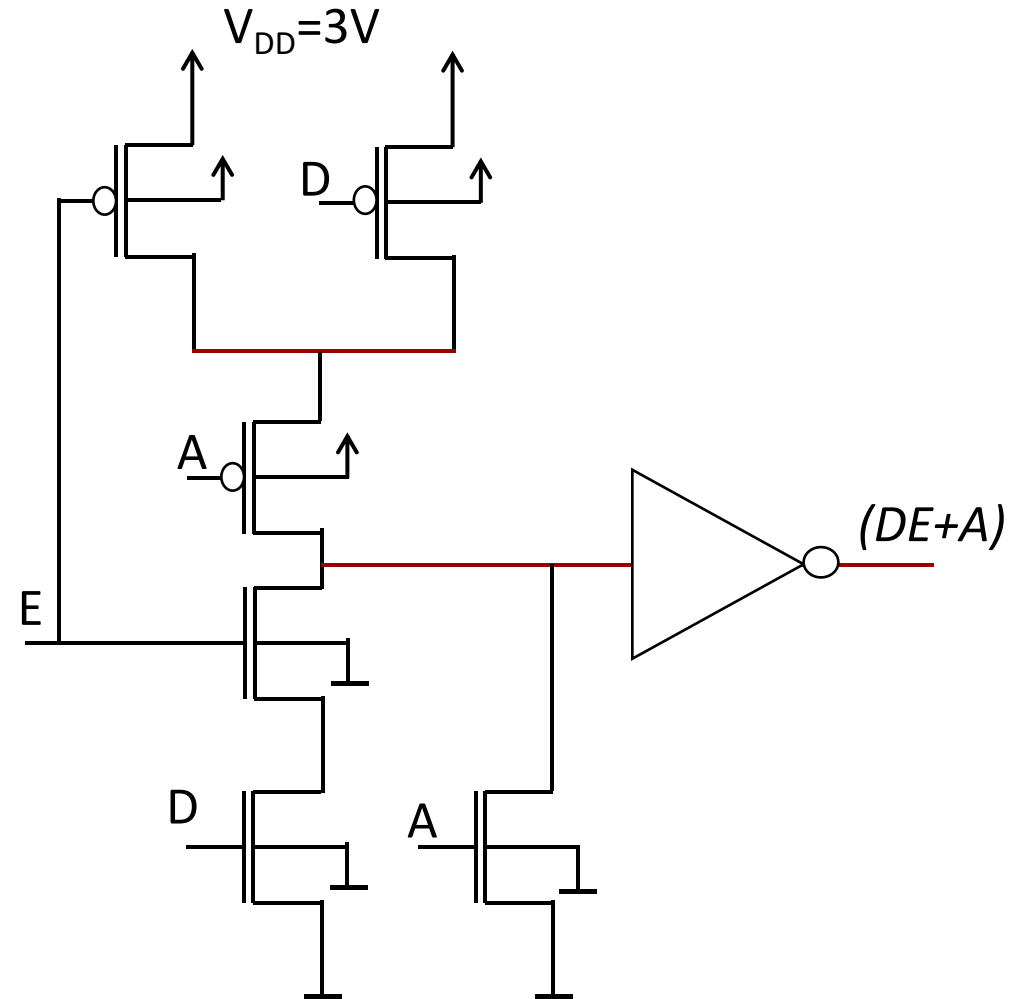
Portas Lógicas CMOS

✓ Exemplo: porta CMOS $\overline{DE + A}$



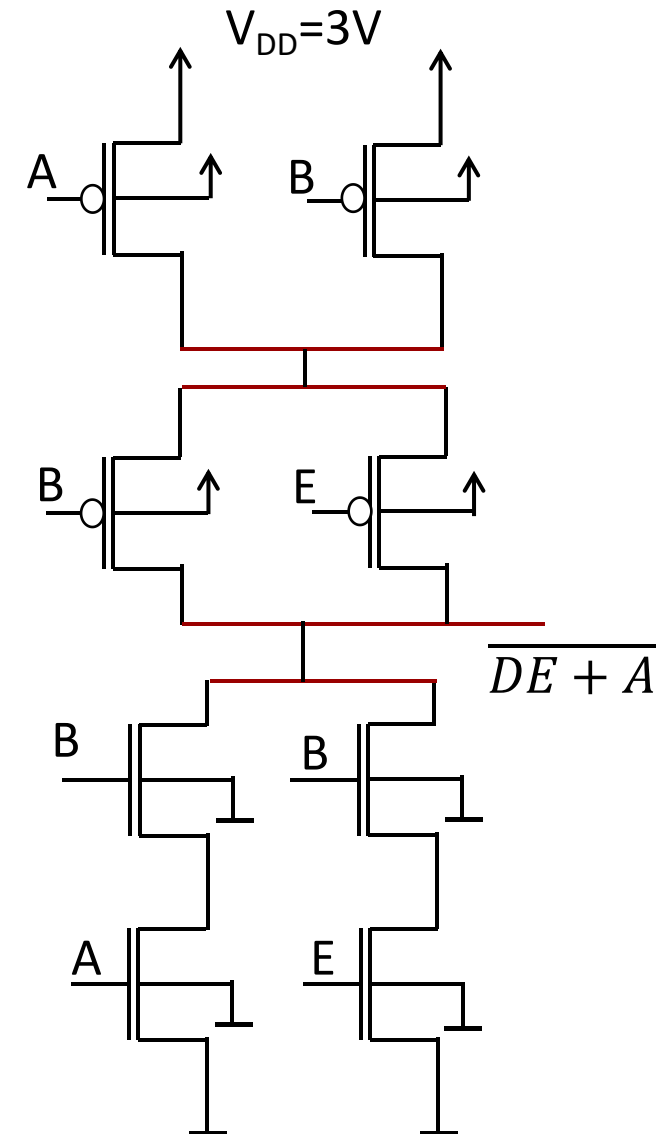
Portas Lógicas CMOS

✓ Exemplo: porta CMOS ($DE+A$)



Portas Lógicas CMOS

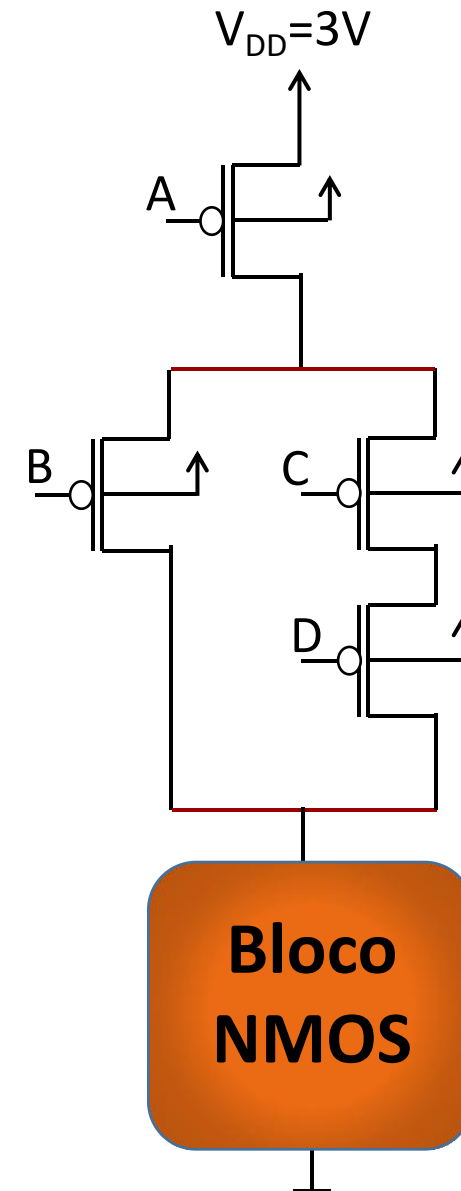
✓ Exemplo: porta CMOS $\overline{AB + BE}$



Portas Lógicas CMOS

A partir do bloco PMOS (ou NMOS), podemos determinar qual é a função que será implementada e o bloco complementar NMOS (PMOS)

Função: $\overline{(C + D)B + A}$



Portas Lógicas CMOS

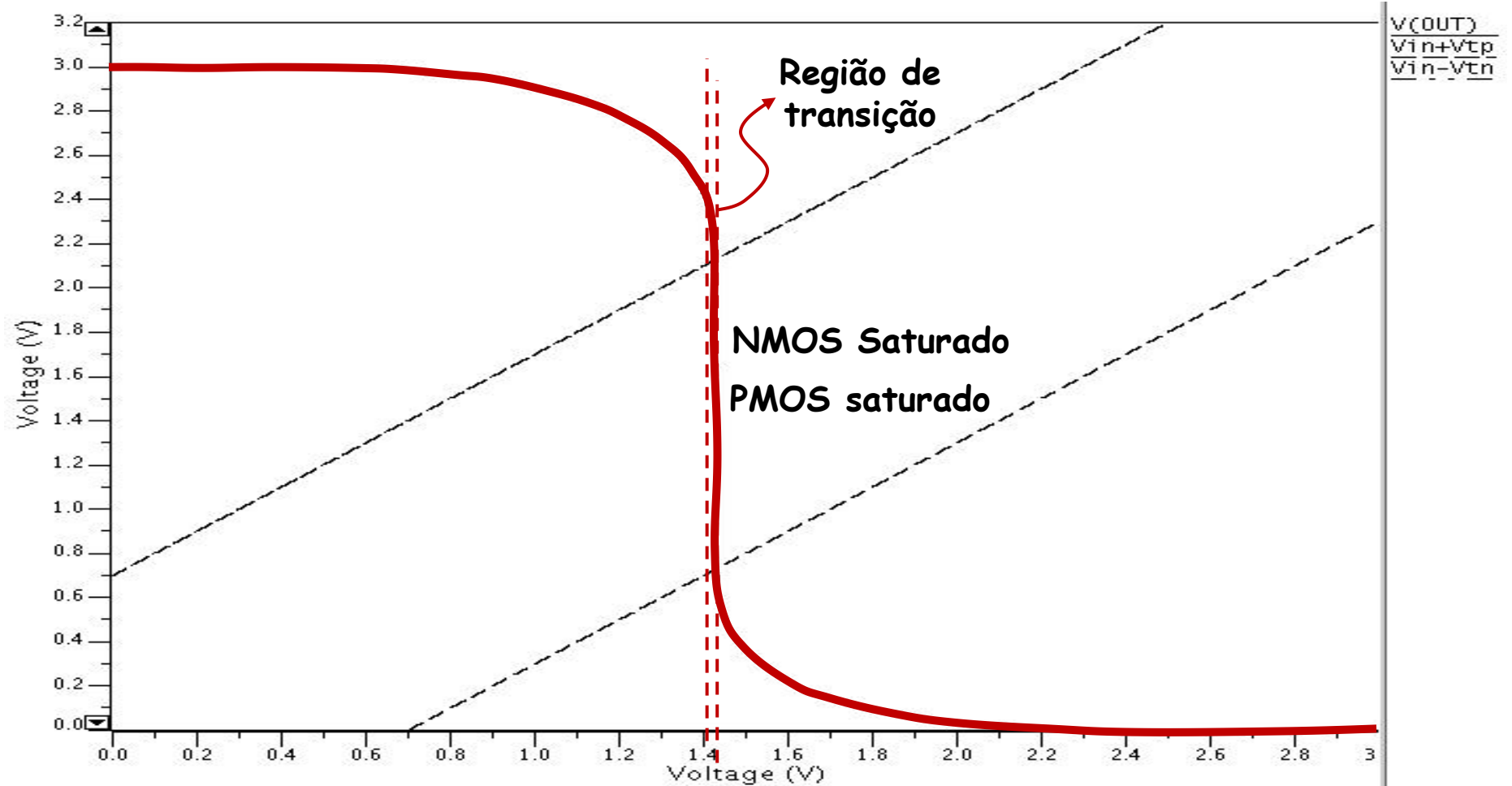
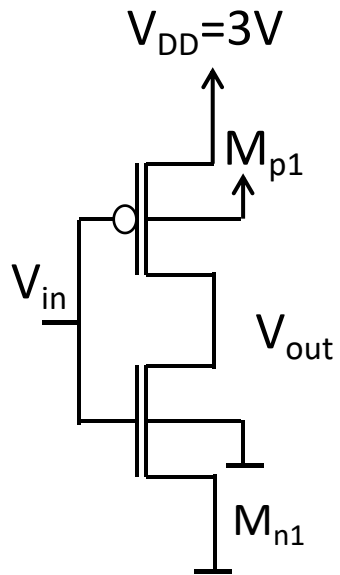
Vamos investigar algumas características importantes do inversor CMOS e depois estender os resultados para portas lógicas CMOS no geral. As características investigadas serão:

- ✓ Tensão de transição da curva Entrada x Saída (característica estática)
- ✓ Margens de ruído (característica estática)
- ✓ Tempo de propagação (característica dinâmica)
- ✓ Consumo de potencia (característica dinâmica)



Tensão de Transição CMOS

Inversor CMOS: $V_{out} \times V_{in}$



Tensão de transição

$$V_{in} = \frac{V_{DD} + \sqrt{\beta_n/\beta_p} V_{TN} + V_{Tp}}{1 + \sqrt{\beta_n/\beta_p}}$$

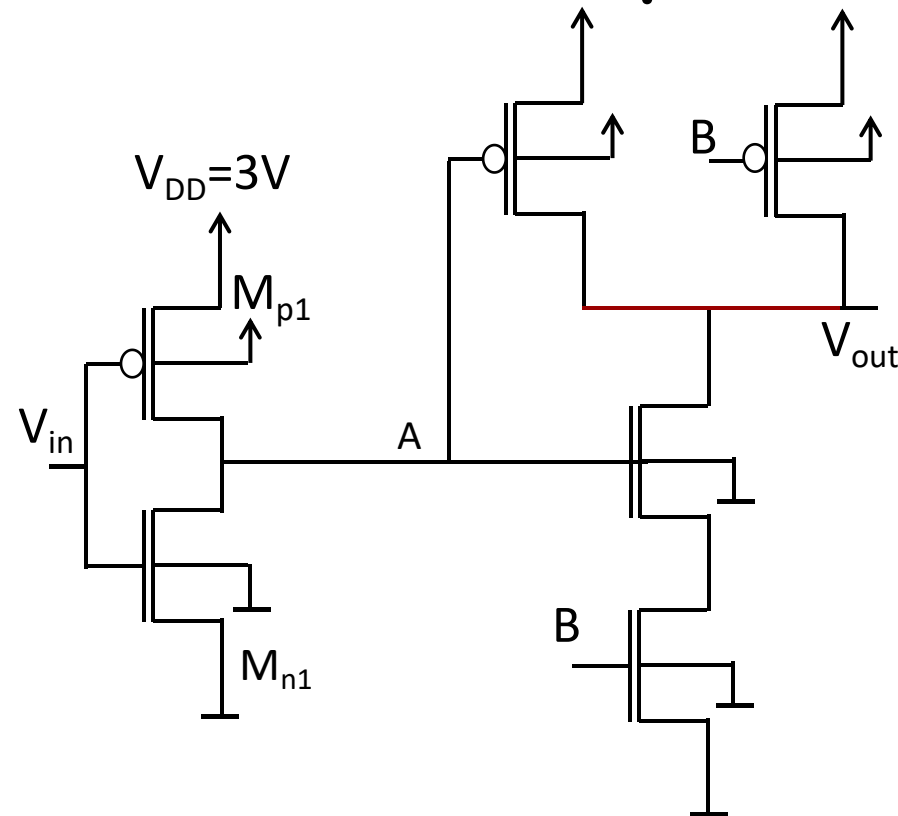
Do resultado acima temos que quando **os dois transistores estiverem na saturação e a modulação de canal é desconsiderada**, a tensão de entrada tem valor unico. Isso implica que a transição é feita em um salto e a tensão de transição é dada por

$$V_{TR} = \frac{V_{DD} + \sqrt{\beta_n/\beta_p} V_{TN} + V_{Tp}}{1 + \sqrt{\beta_n/\beta_p}}$$



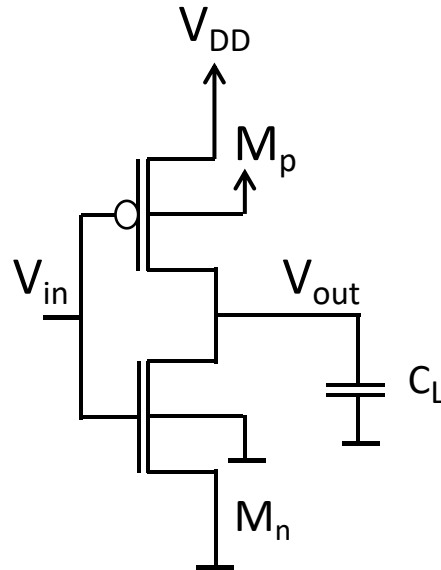
Tempo de Propagação

Ante de definirmos o tempo de propagação é importante esclarecer que a carga de portas lógicas são sempre outras portas lógicas. Assim a saída está ligada a portas de transistores, que são modelados, em primeira ordem, por capacitores.



Tempo de Propagação

Carga na saída de um inversor: capacitor C_L

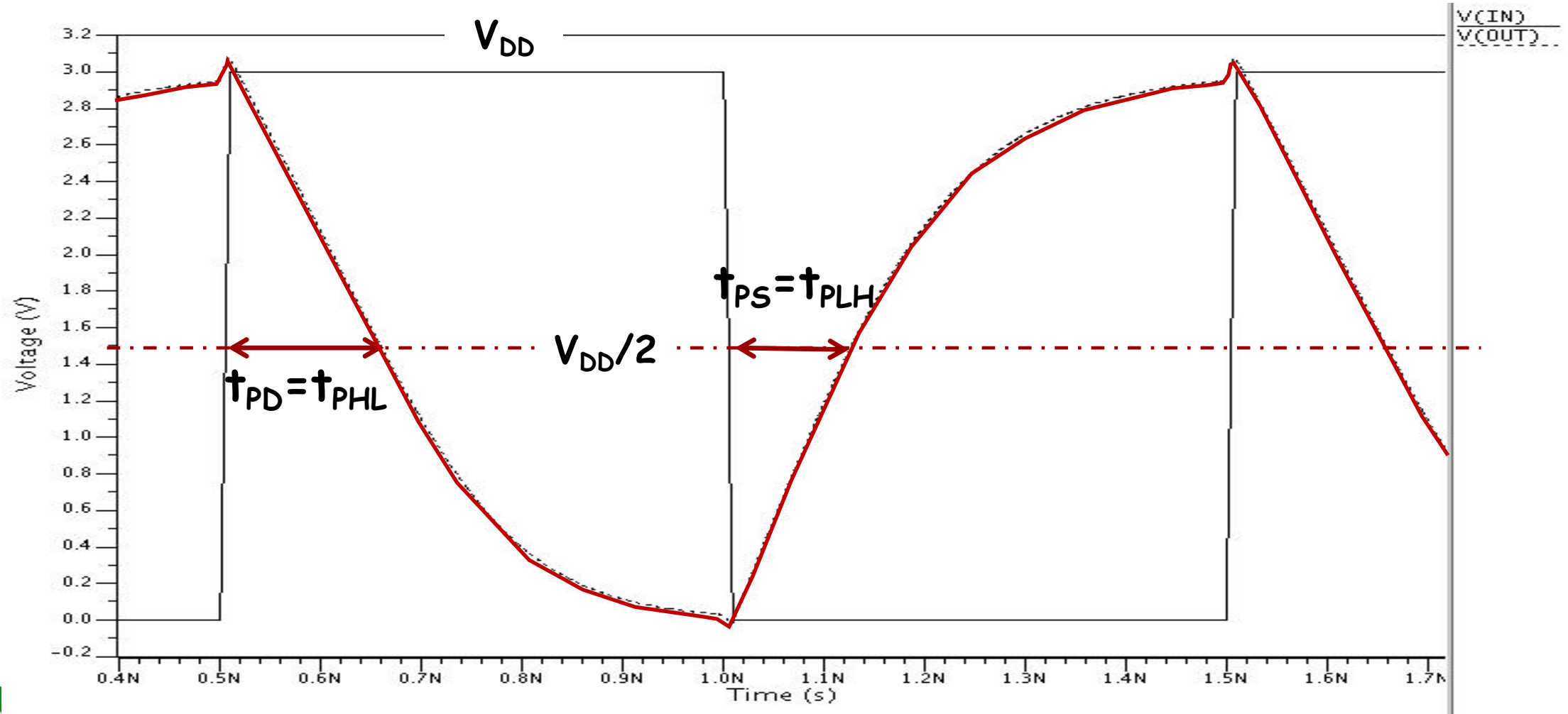


- Tempo de Propagação de Subida: t_{PS} ou t_{PR} (R de *rise*)
- Tempo de Propagação de Descida: t_{PD} ou t_{PF} (F de *fall*)



Tempo de Propagação

Curva (Vout x Vin) do inversor



Somando as duas relações obteremos o valor de t_{PHL}

$$t_{PHL} = t_{PHL2} + t_{PHL1} = \frac{C_L}{\mu_n \frac{W_n}{L_n} C_{ox} (V_{DD} - V_{TN})} \left[\ln\left(\frac{3V_{DD} - 4V_{TN}}{V_{DD}}\right) + \frac{2C_L V_{TN}}{(V_{DD} - V_{TN})^2} \right]$$

Pela expressão já vemos que o tempo de propagação é inversamente proporcional a $(W/L)_n$ e a V_{DD}

Caso consideremos $V_{TN} \approx 0.2V_{DD}$, poderemos aproximar o tempo de propagação por

$$t_{PHL} = \frac{1.6C_L}{\mu_n C_{ox} \frac{W_n}{L_n} V_{DD}}$$



De forma equivalente podemos calcular o tempo de propagação de subida ou t_{PLH}

$$t_{PLH} = \frac{1.6C_L}{\mu_P C_{ox} \frac{W_P}{L_P} V_{DD}}$$

considerando $V_{TP} \approx -0.2V_{DD}$

Observe que:

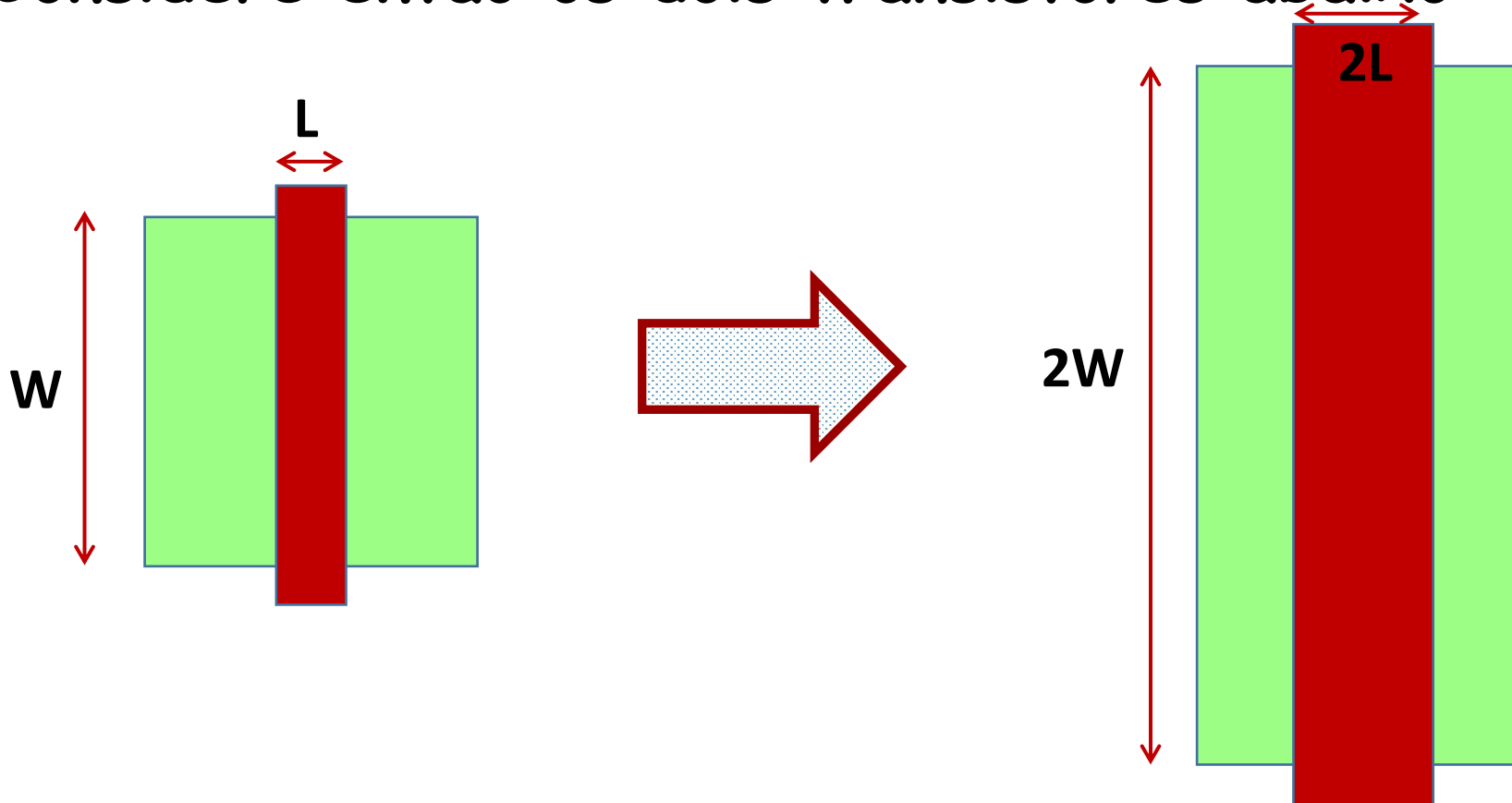
- ✓ o tempo de descida depende apenas do transistor NMOS e o de subida, do PMOS
- ✓ o tempo de propagação é diretamente proporcional a carga C_L na saída
- ✓ o tempo de propagação é inversamente proporcional a V_{DD}



Tempo de Propagação para Portas logicas

Vemos que as correntes de operação dependem, em primeira ordem, apenas da relação (W/L) .

1. Considere então os dois transistores abaixo

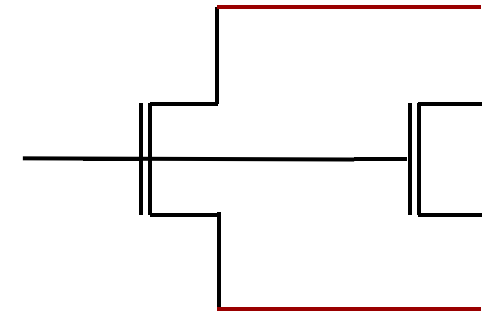
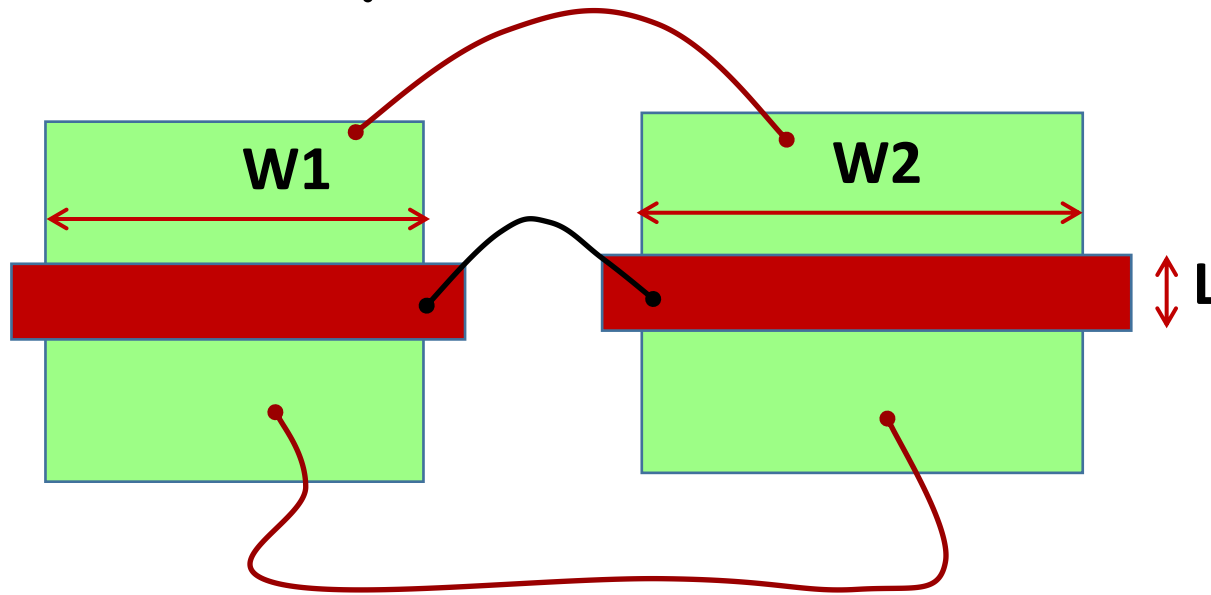


Tempo de Propagação para Portas logicas

Como a relação (W/L) são iguais, os transistores são equivalentes, podendo um substituir o outro sem alterar o funcionamento do circuito

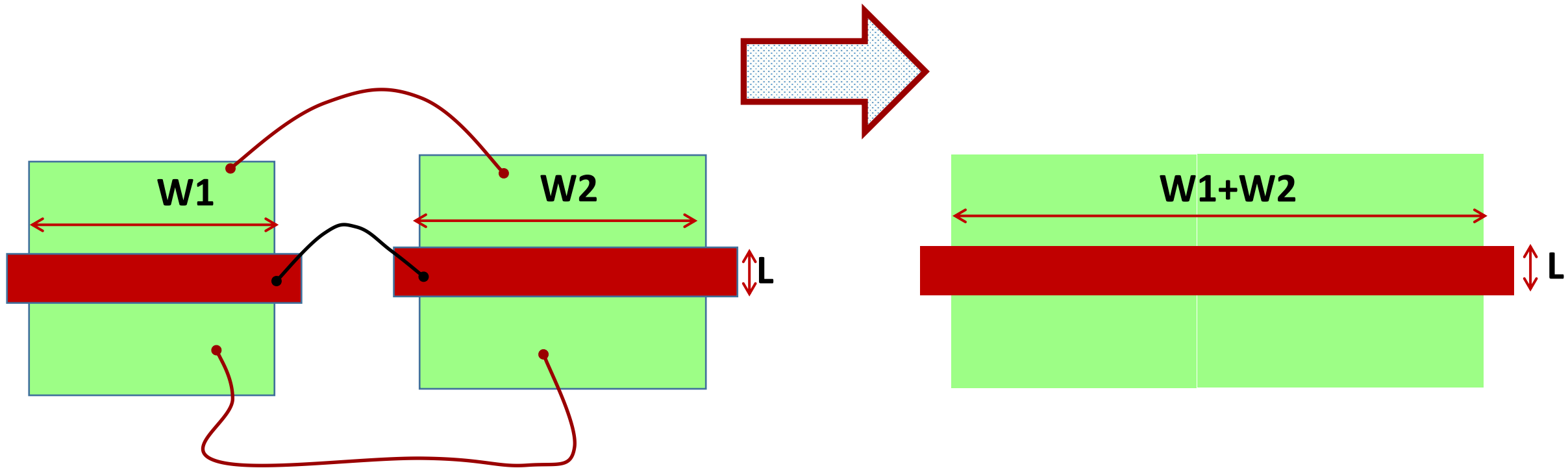
Vejamos agora a associação de transistores.

2. Iniciemos por dois **transistores colocados em paralelo**



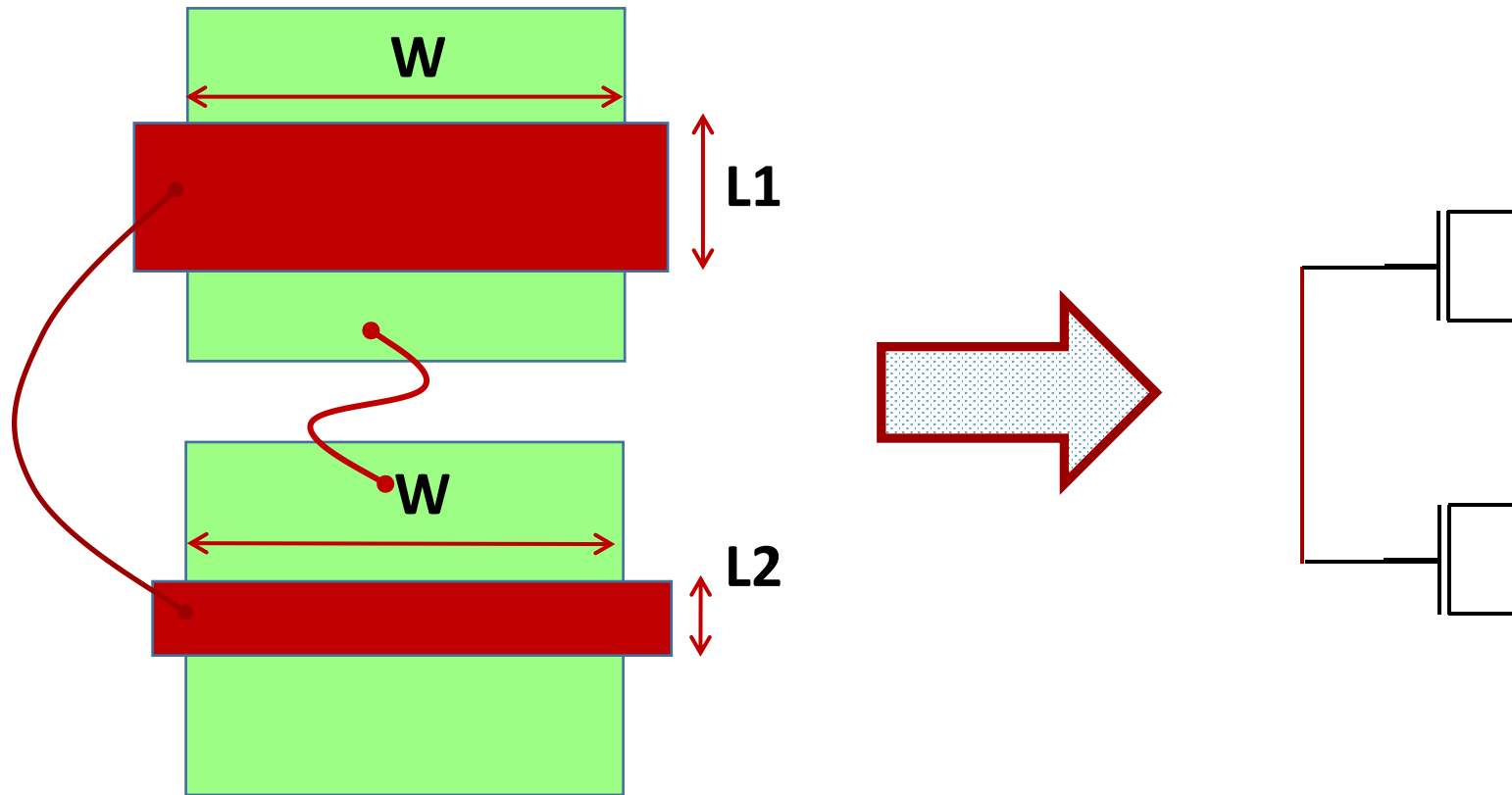
Tempo de Propagação para Portas logicas

Nessa configuração, onde os L s são iguais, somam-se os W s para determinar o transistor equivalente



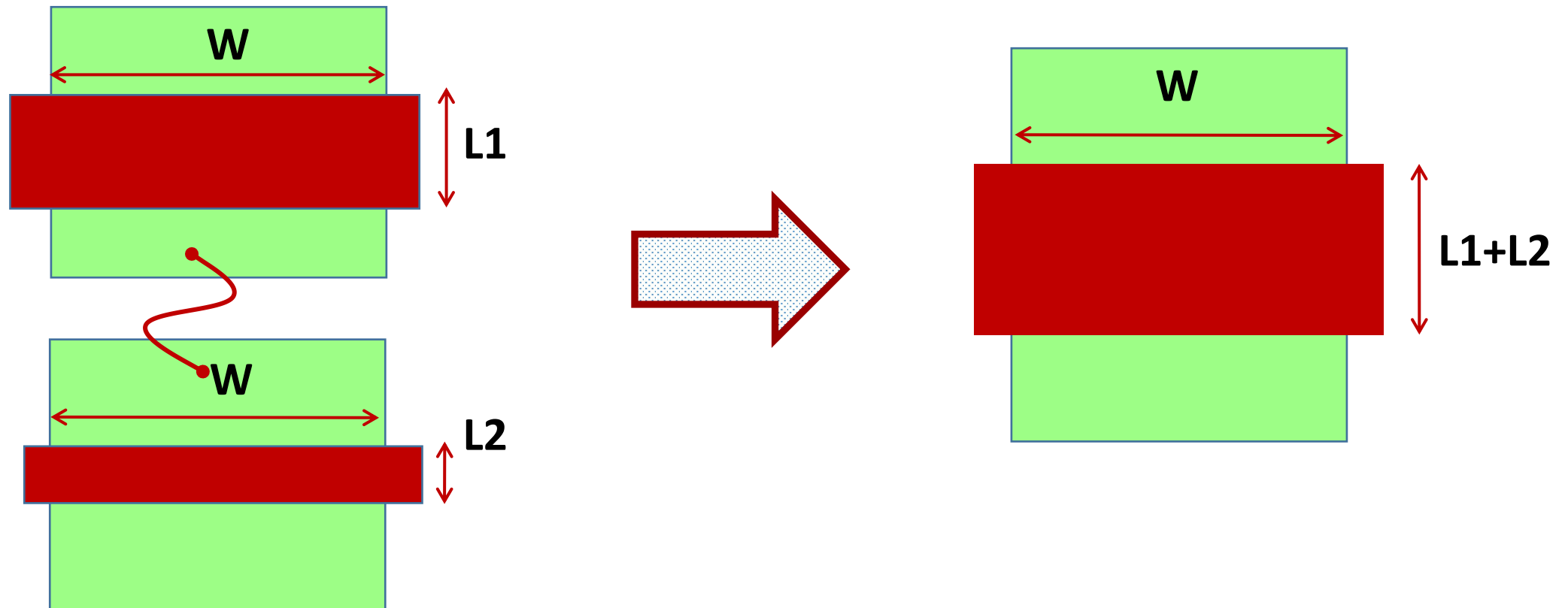
Tempo de Propagação para Portas logicas

3. Agora vejamos dois transistores colocados em série



Tempo de Propagação para Portas logicas

Nesta configuração, onde os W s são iguais, somam-se os L s para determinar o transistor equivalente



Tempo de Propagação para Portas logicas

Assim poderemos

1. trocar um transistor por outro desde que a relação (W/L) seja mantida
2. Substituir dois transistores em paralelo, que tem o mesmo L , por um equivalente com os W s somados
3. Substituir dois transistores em série, que tem o mesmo W , por um equivalente com os L s somados

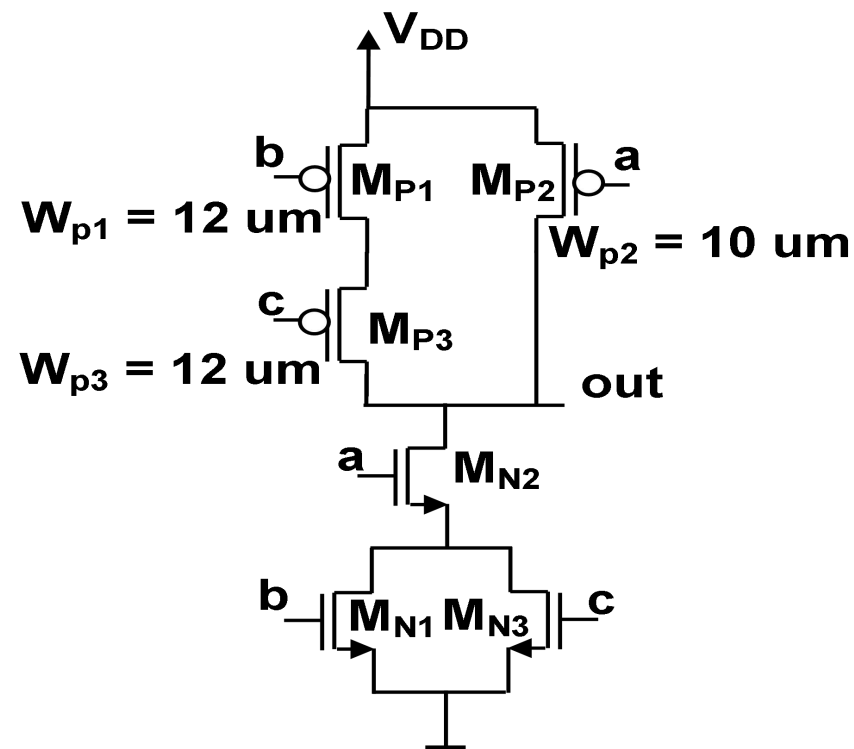


Considere a **porta CMOS** da **Figura 1** que implementa a função . As dimensões L dos transistores **PMOS** são $L = 0,35 \mu\text{m}$.

1. Qual a função logica implementada?

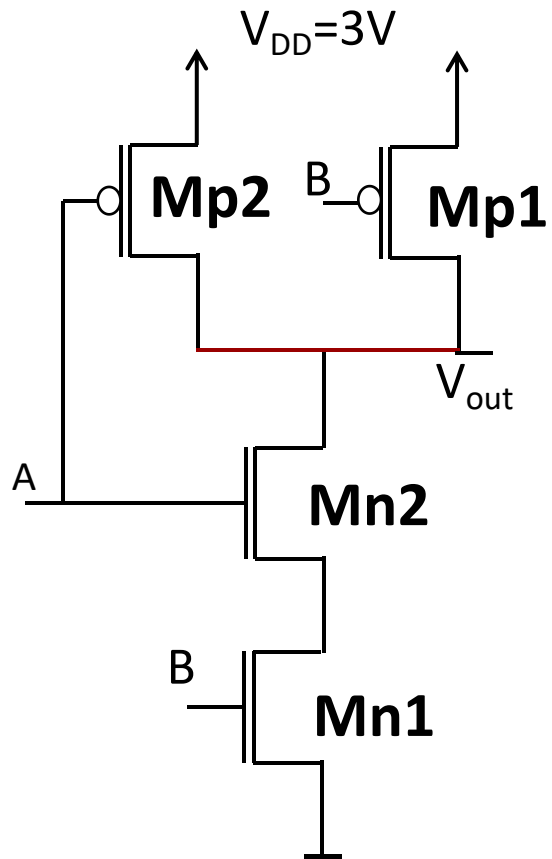
2. Determine dimensões razoáveis para os transistores M_{N1} , M_{N2} e M_{N3} de forma que ($L=0.35 \mu\text{m}$):

- o atraso de propagação para descida é igual para $abc = 110$ e $abc = 001$
- o atraso na propagação para descida quando $abc = 110$ e o menor atraso na propagação para subida sejam próximos (0,5).



Ex. 18: tempo de propagação de um NAND

Transistores NMOS tem $(W/L)_n$ e transistores PMOS, $(W/L)_p$



1. Considere $A=0$ e $B=1$

tempo de propagação de subida depende de $(W/L)_p$

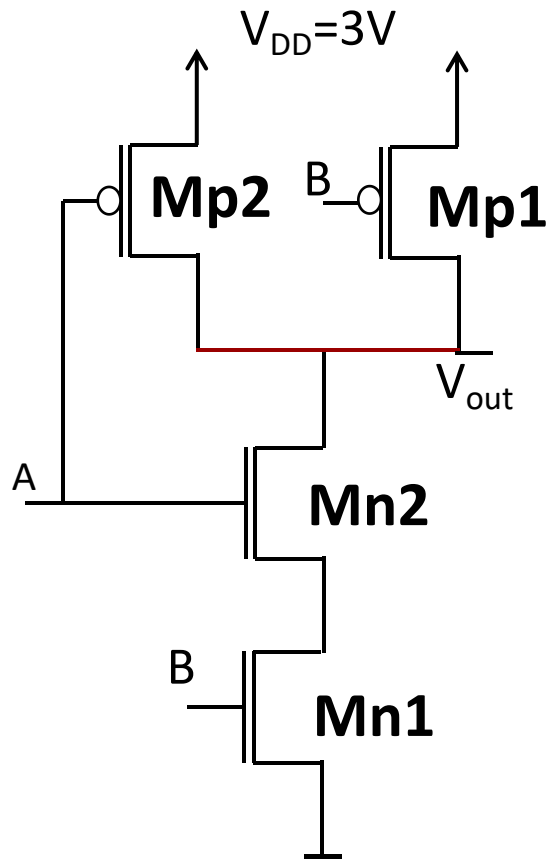
2. Considere $A=0$ e $B=0$

tempo de propagação de subida depende de $2(W/L)_p$



Ex. 18: tempo de propagação de um NAND

Transistores NMOS tem $(W/L)_n$ e transistores PMOS, $(W/L)_p$



1. Considere $A=1$ e $B=1$

tempo de propagação de descida depende de $(W/2L)_n$

Caso tenhamos $L_{n1}=L_{n2}$ e $W_{n1} \neq W_{n2}$, então o tempo de descida dependerá de

$W = \text{mmc}(W_{n1}, W_{n2})$ (min. multiplo comum)

$$L = L_{n1} * (W/W_{n1}) + L_{n2} * (W/W_{n2})$$



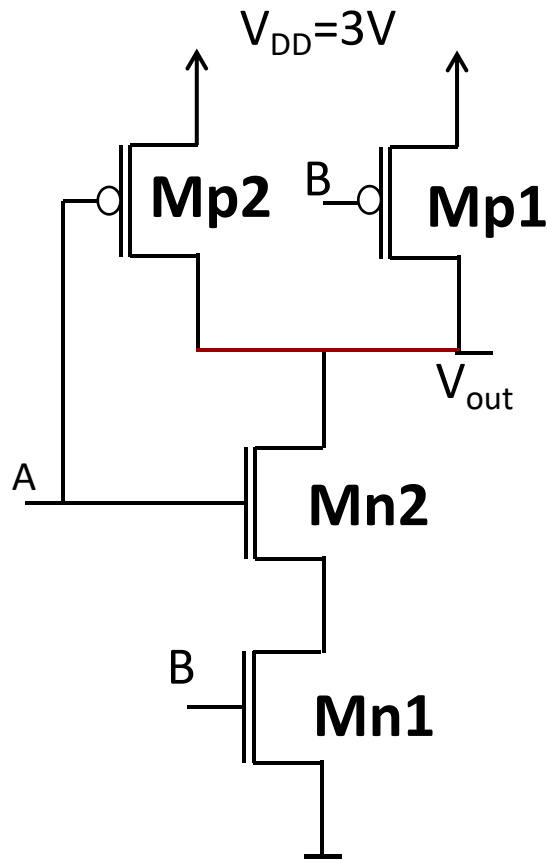
Ex. 19: tempo de propagação de um NAND

Mn1 → **W=2um, L=0.1um**

Mn2 → **W=1um, L=0.1um**

Mp1 → **W=3um, L=0.1um**

Mp2 → **W=3um, L=0.2um**



Chamemos de $T_{Pn} = \frac{1.6C_L}{\mu n C_{ox} V_{DD}}$ e $T_{Pp} = \frac{1.6C_L}{\mu p C_{ox} V_{DD}}$

1. **A=0 e B=1: tempo de propagação?**
2. **A=0 e B=0: tempo de propagação?**
3. **A=1 e B=1: tempo de propagação?**



Potencia Consumida no Inversor

Assim, as potencias no inversor são:

- $P1 = \frac{C_L V_{DD}^2}{T} = f C_L V_{DD}^2$ que depende da atividade do sinal de entrada. É a componente mais importante
- $P2 = I_{CC} \cdot T_{CC} \cdot V_{DD} \cdot f \cdot 2$, também depende da atividade do sinal de entrada
- $P3 = I_{FUGA} \cdot V_{DD}$ que não depende da entrada. É importante para os blocos que não estão ativos

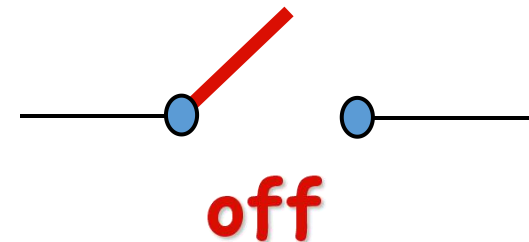
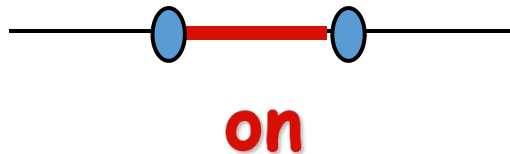
Todas as componentes da corrente dependem de V_{DD}



Transistor MOS como Chave

Chave ideal

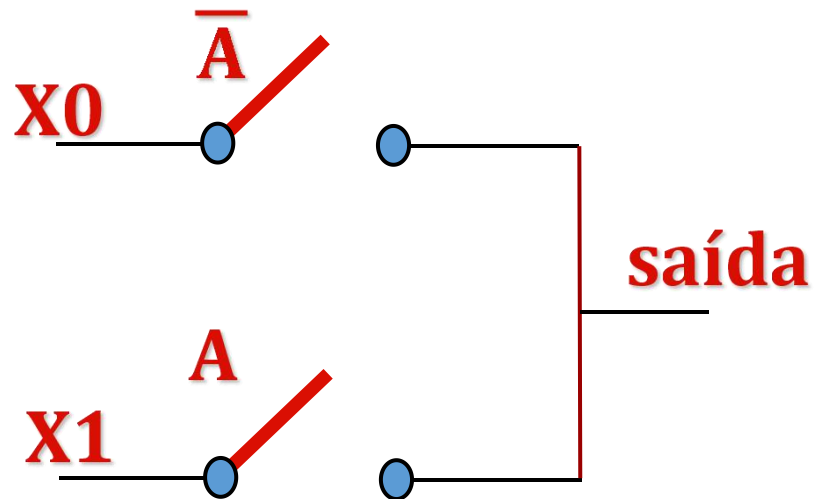
- quando fechada, *on*, passa corrente por ela
- quando aberta, *off*, não passa corrente



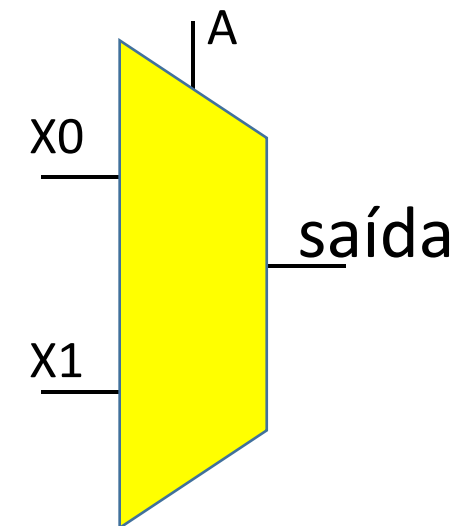
Aplicações de Chaves MOS

Aplicações digitais

A	saída
0	X0
1	X1

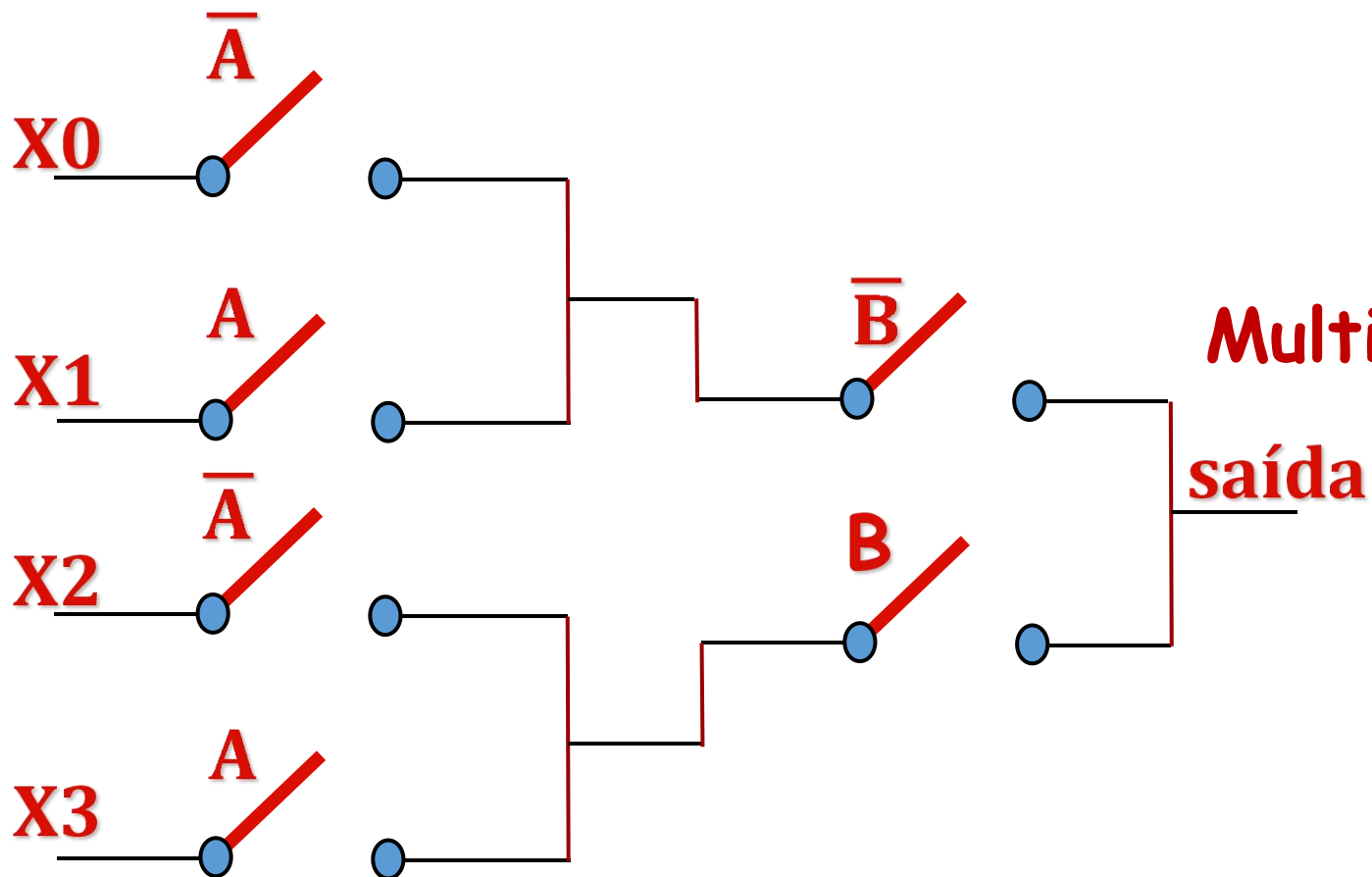


Multiplexador 2:1 de 1 bit



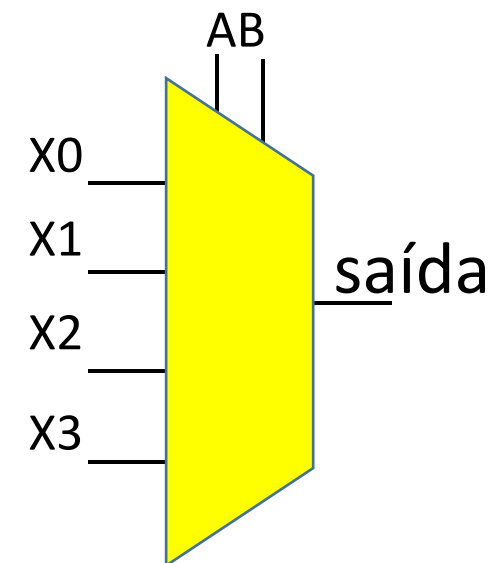
Aplicações de Chaves MOS

Aplicações digitais



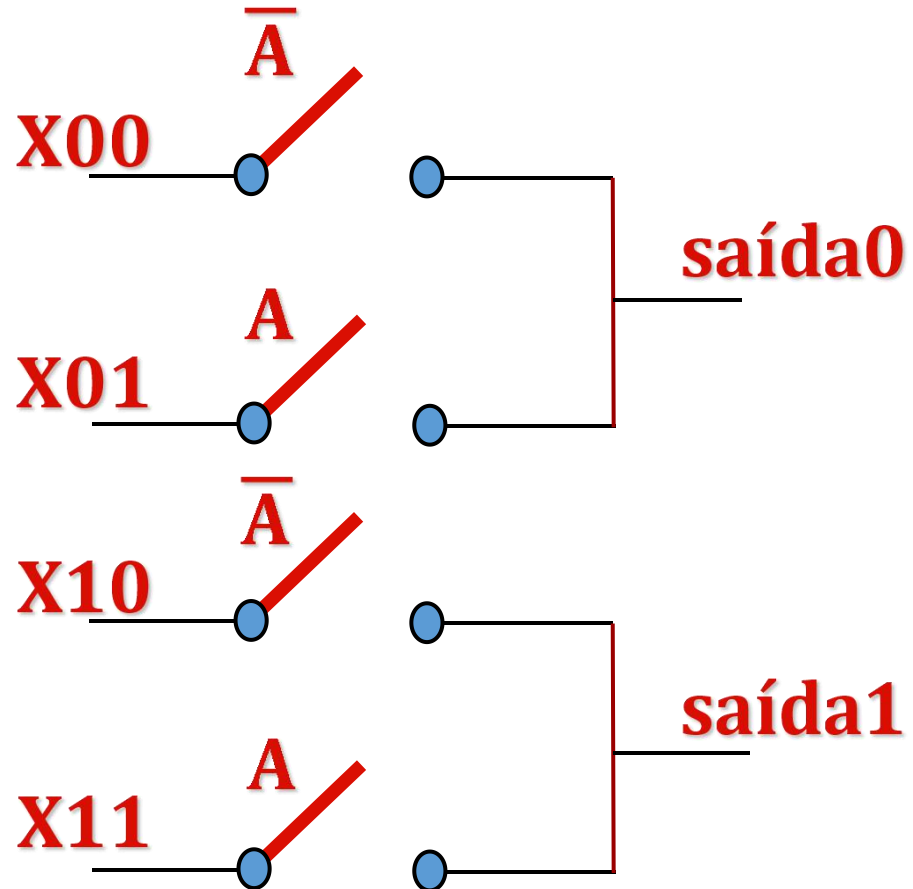
A	B	saída
0	0	X0
0	1	X1
1	0	X2
1	1	X2

Multiplexador 4:1 de 1 bit



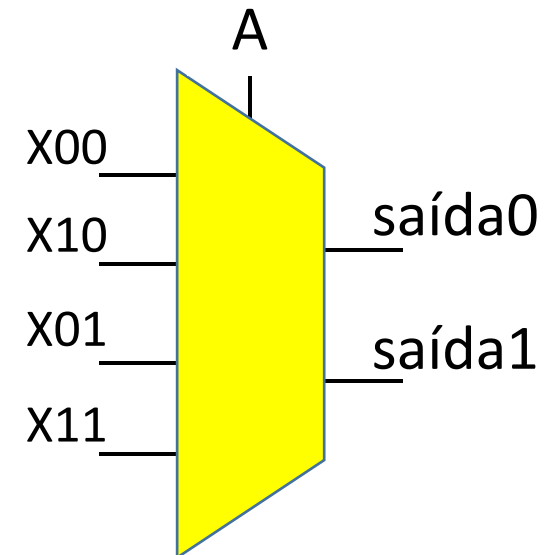
Aplicações de Chaves MOS

Aplicações digitais



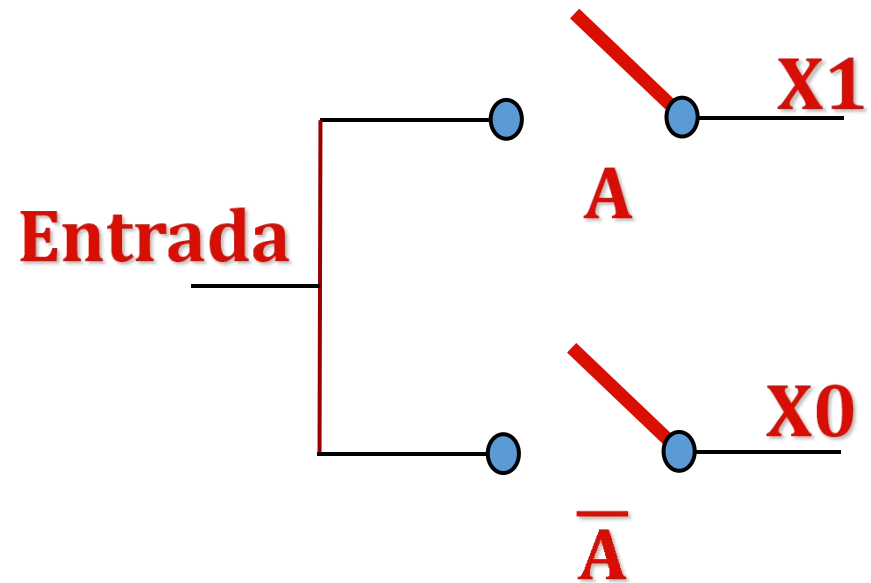
A	saída0	saída1
0	X00	X01
1	X10	X11

Multiplexador 2:1 de 2 bit



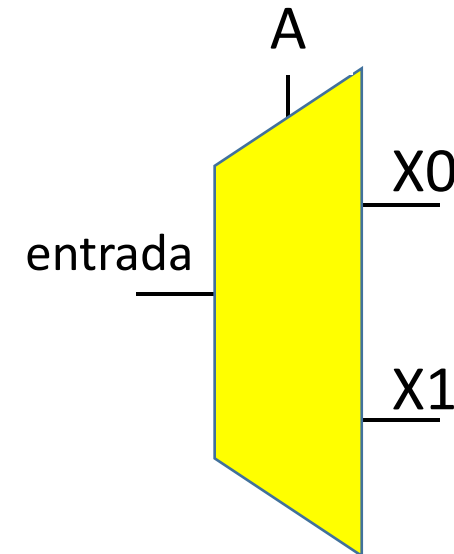
Aplicações de Chaves MOS

Aplicações digitais

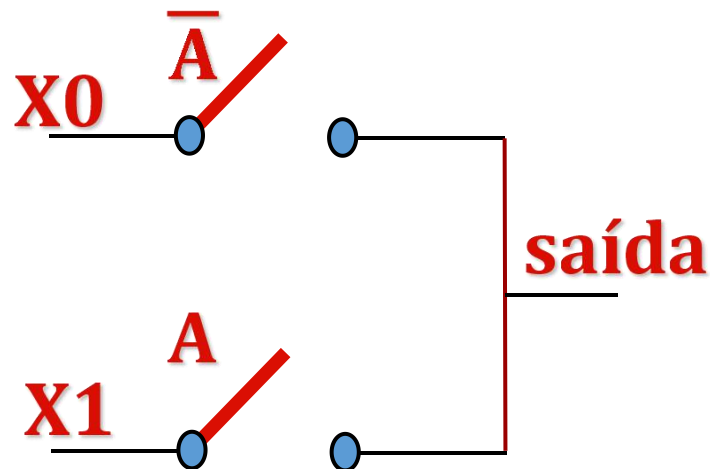


A	X0	X1
0	entrada	-
1	-	entrada

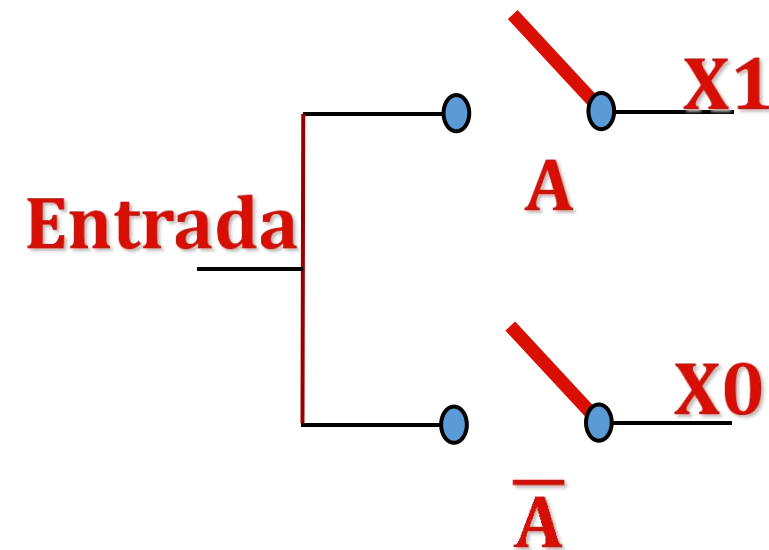
DeMultiplexador 2:1 de 1 bit



- ✓ Multiplexadores são blocos fundamentais para construção de DataPath de processadores. Eles selecionam quais sinais devem ser aplicados na entrada de alguns blocos
- ✓ Multiplexadores e demultiplicadores podem, caso implementados com chaves, ser usados como blocos analógicos

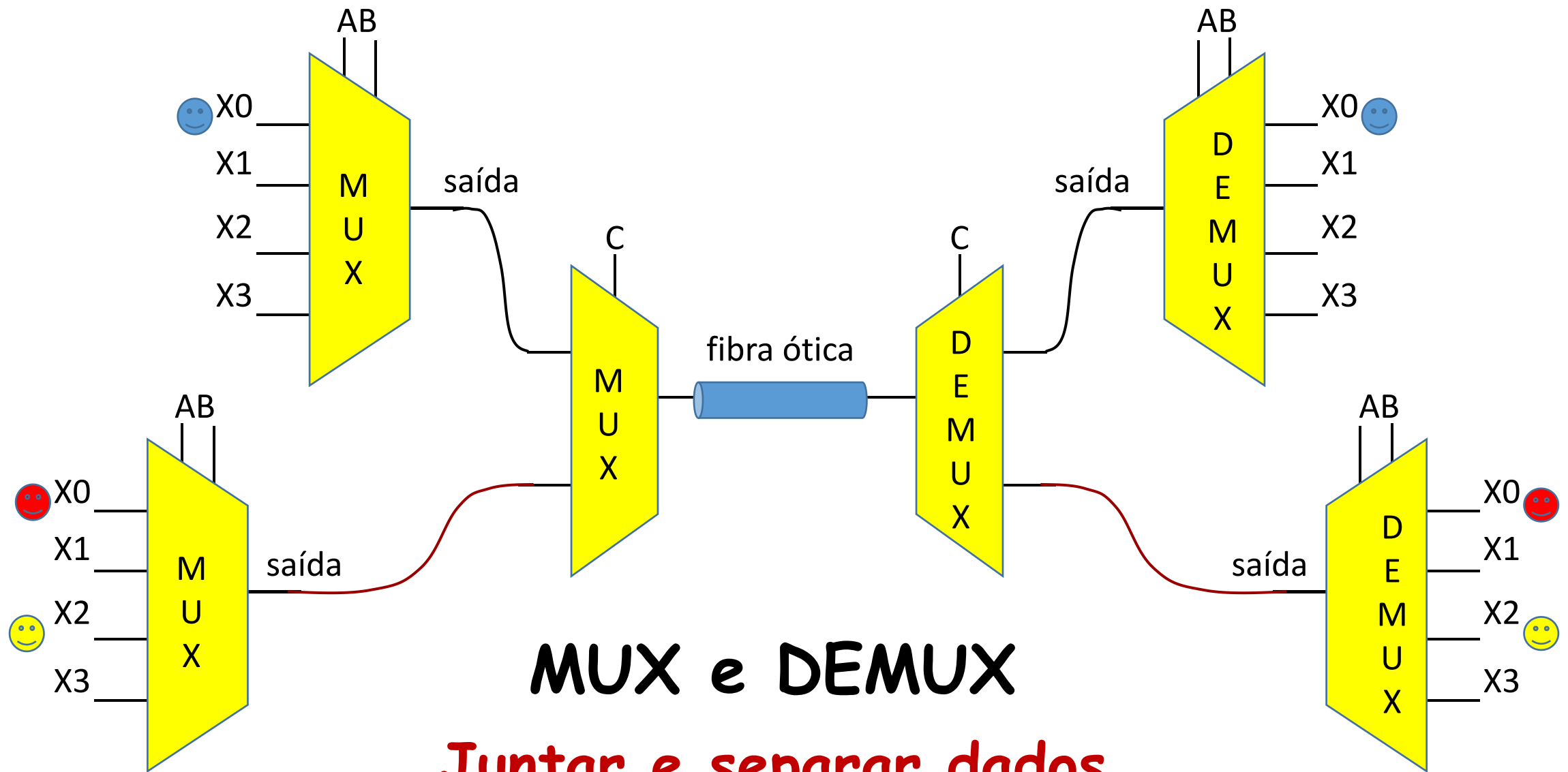


MUX 2:1 de 1 bit



DeMUX 1:2 de 1 bit





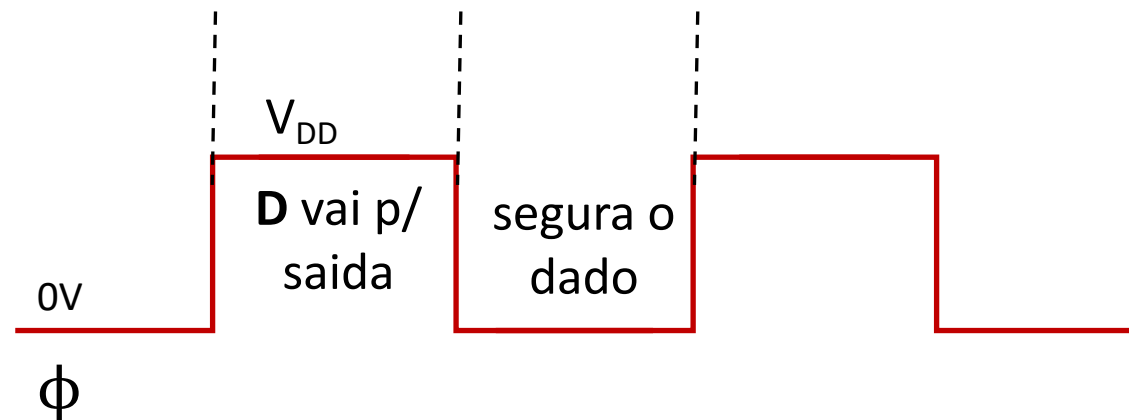
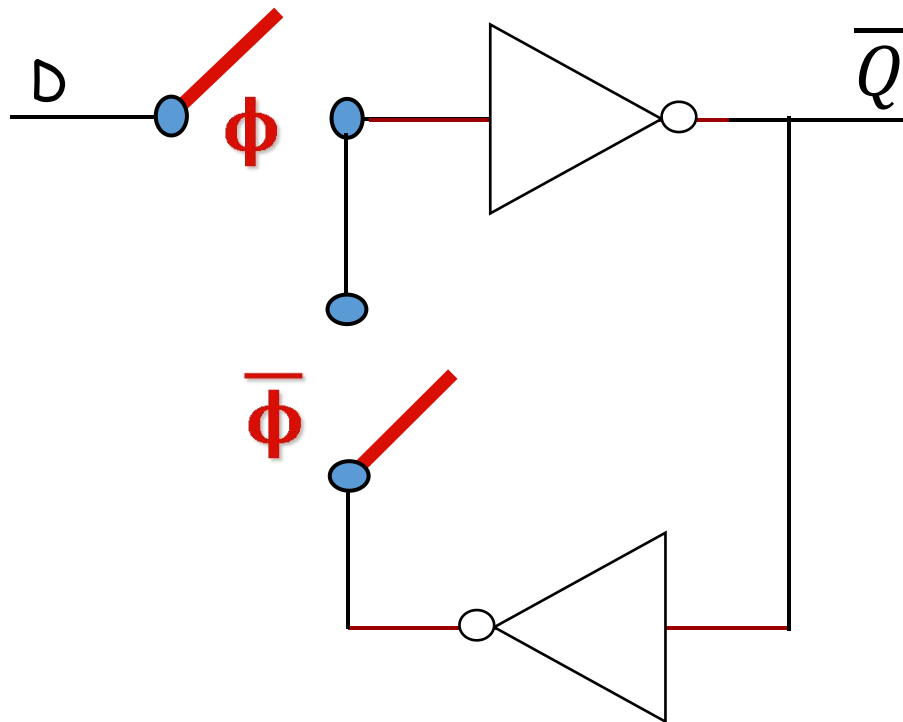
MUX e DEMUX
Juntar e separar dados



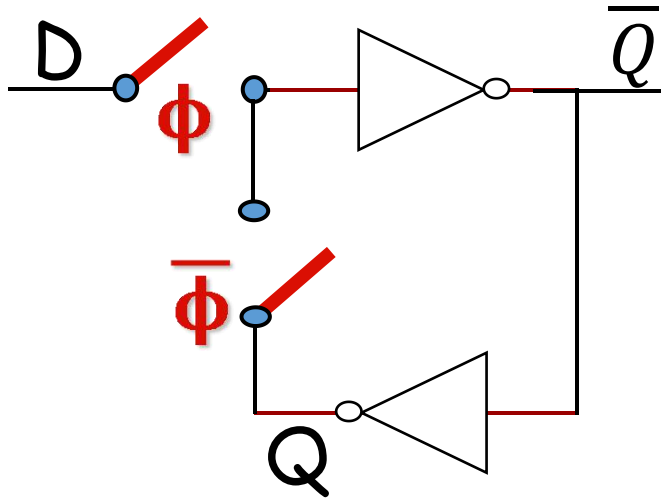
Um latch é basicamente formado por dois inversores realimentados. No latch sensível ao nível alto

- ✓ quando $\phi = 1$, o sinal de entrada passa para a saída.
- ✓ quando $\phi = 0$, o sinal fica armazenado

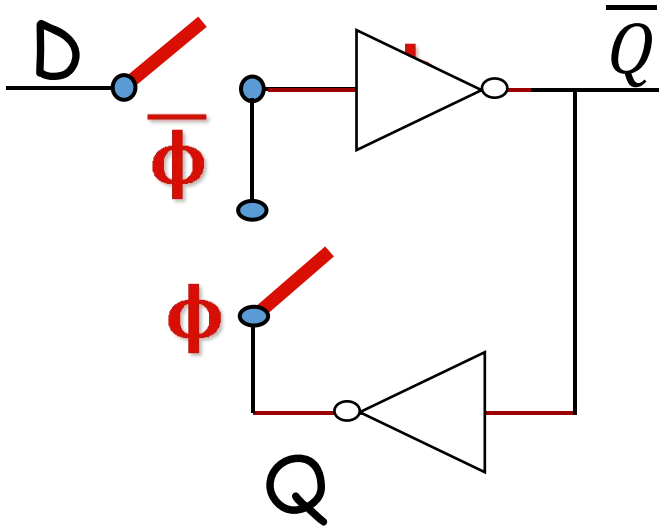
No latch sensível a nível baixo, o ϕ e o $\bar{\phi}$ são trocados



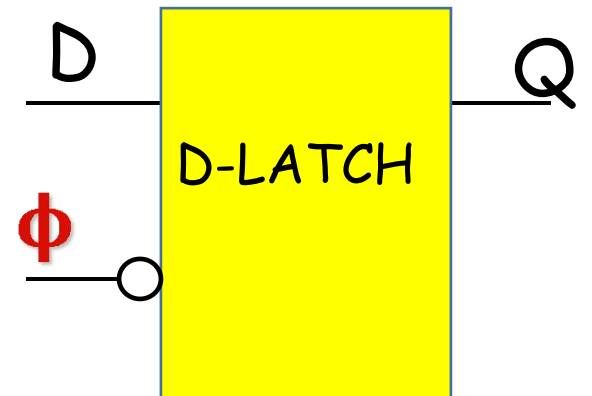
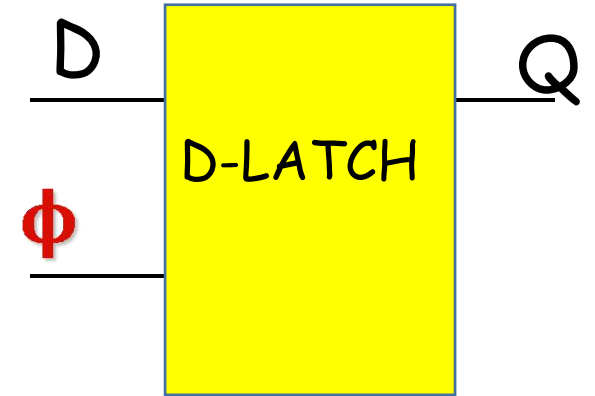
Vamos representar um Latch como um bloco



sensível ao
nível alto



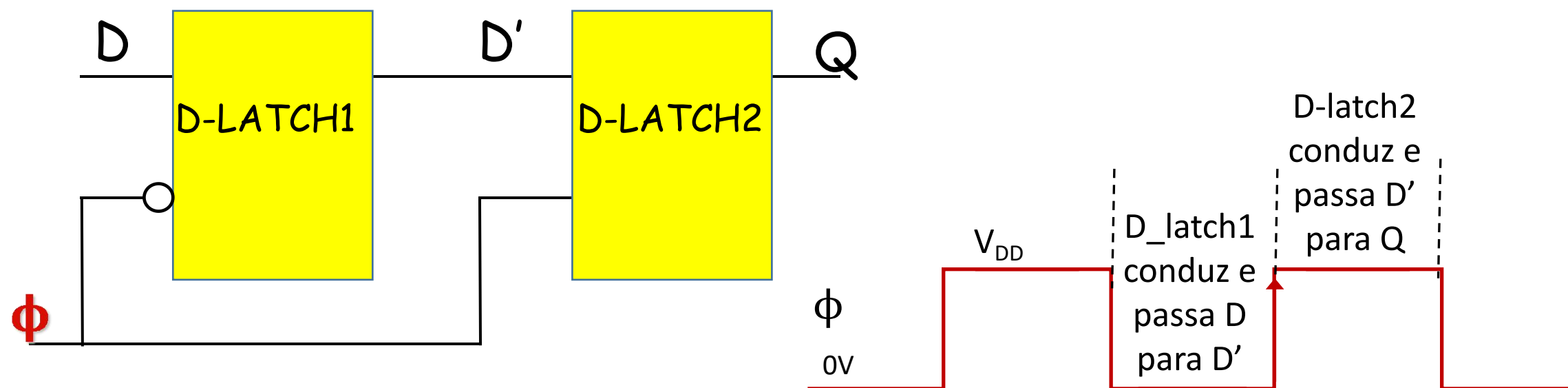
sensível ao
nível baixo



Implementação de um D Flip-Flop

Flip-Flop são circuitos sensíveis a borda

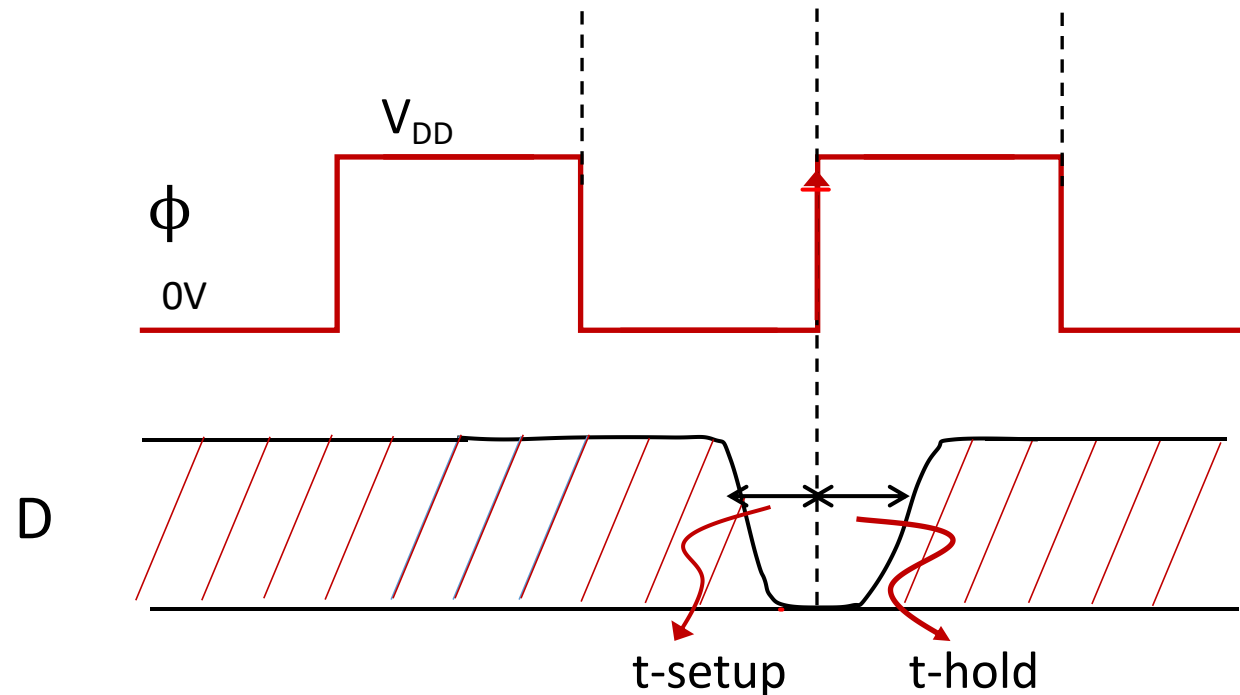
D-Flip-Flop sensível a borda de subida



Na borda de subida de ϕ o sinal de entrada D passa a ser armazenado na saída Q



Implementação de um D Flip-Flop



t-setup: intervalo de tempo, antes da borda, durante o qual o dado de entrada deve estar estável

t-hold: intervalo de tempo, após a borda, durante o qual o dado deve se manter estável



1. Utilização do NMOS p/ implementar Chave

Podemos determinar a resistencia da chave fechada

Hipotese: a entrada e a saída da chave estão próximas, ou seja V_{DS} pequeno.

Neste caso, para entradas inferiores a $(V_G - V_{TN})$ teremos o transistor na região linear e sua corrente será

$$I_D = \mu_n \frac{W}{L} C_{ox} \left(V_{GS} - V_{TN} - \frac{V_{DS}}{2} \right) V_{DS} \approx \mu_n \frac{W}{L} C_{ox} (V_{GS} - V_{TN}) V_{DS}$$

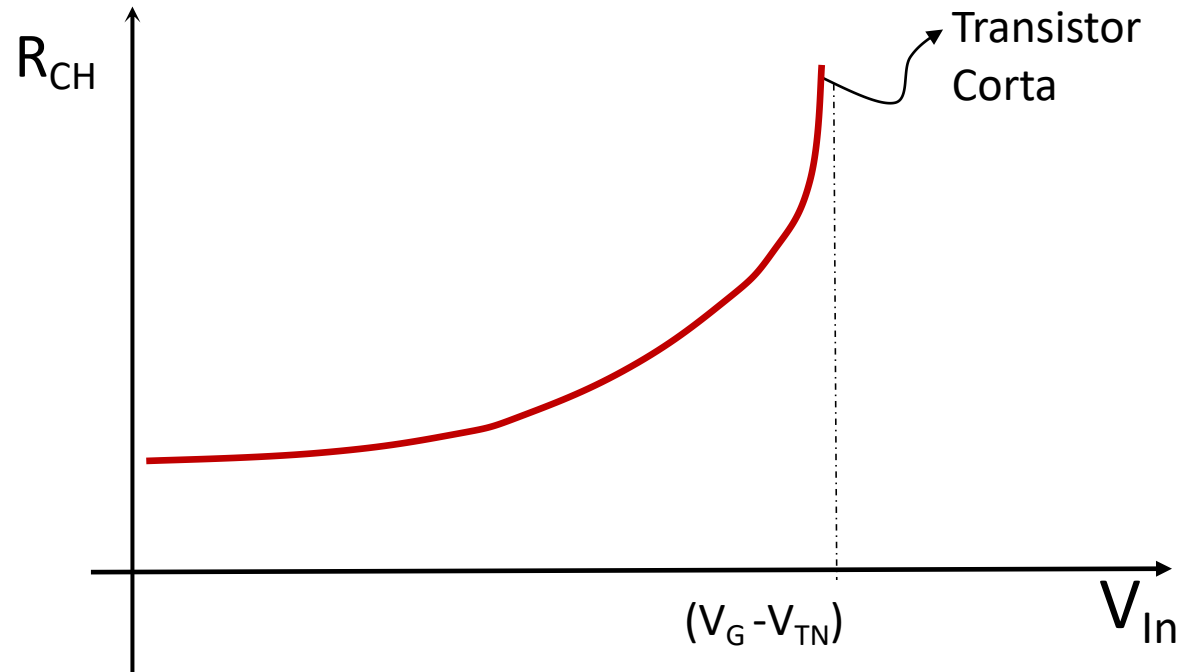
A resistencia da chave será então

$$R_{ch} = \frac{V_{DS}}{I_D} \approx \frac{1}{\mu_n \frac{W}{L} C_{ox} (V_{GS} - V_{TN})} = \frac{1}{\mu_n \frac{W}{L} C_{ox} (V_G - V_{in} - V_{TN})}$$



1. Utilização do NMOS p/ implementar Chave

Podemos esboçar o grafico de R_{CH} em função de V_{in}



R_{CH} é variável e cresce muito quando V_{in} se aproxima de $(V_G - V_{TN})$

$$R_{ch} = \frac{V_{DS}}{I_D} \approx \frac{1}{\mu_n \frac{W}{L} C_{ox} (V_G - V_{in} - V_{TN})}$$



2. Utilização do PMOS p/ implementar Chave

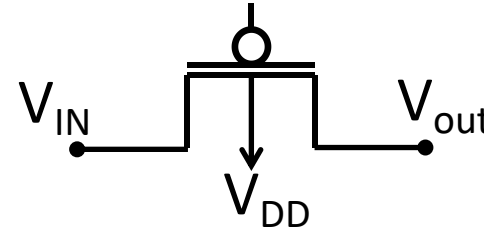
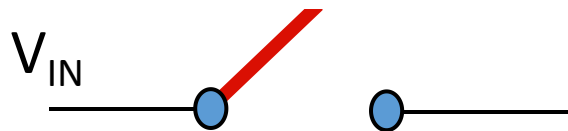
✓ $V_{GS} > V_{TP}$: transistor corta (chave aberta)

(se $V_G = V_{DD}$ e a entrada for maior do que $(V_{DD} + |V_{TP}|)$ o transistor conduzirá, mas nesse caso, provavelmente os díodos source/bulk e dreno/bulk também conduzem. Não é uma situação usual)

✓ $V_{GS} < V_{TP}$ ou $V_{in} > (V_G - V_{TP})$ transistor conduz (chave fechada)

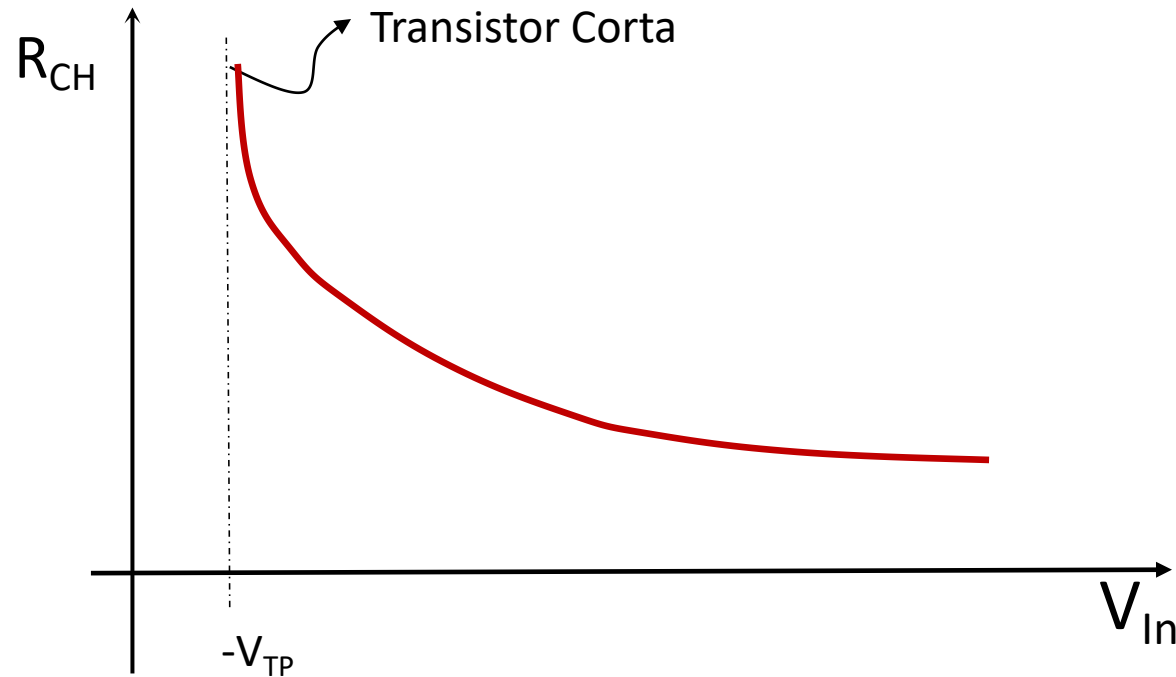
(caso $V_{TP} = -0.5V$ e $V_G = 0V$, o transistor conduz para tensões de entrada $V_{in} > 0,5V$. Se $V_{in} < 0,5V$, a V_{out} atinge $0,5V$ e então o transistor corta)

Conclusão: chave boa para passar sinais superiores a $|V_{TP}|$



2. Utilização do PMOS p/ implementar Chave

Podemos esboçar o grafico de R_{CH} em função de V_{in}

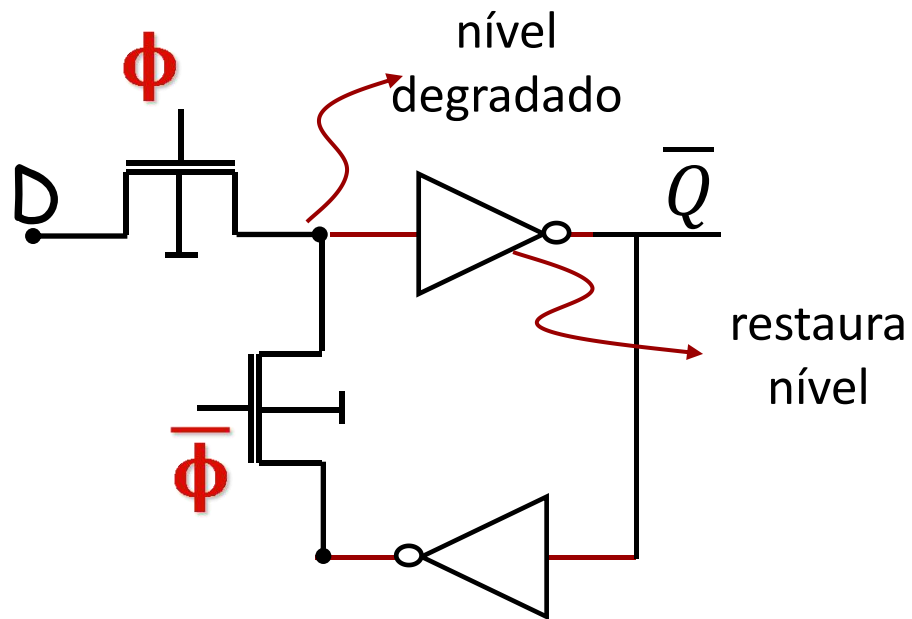


R_{CH} é variável e cresce muito quando V_{in} se aproxima de $|V_{TP}|$

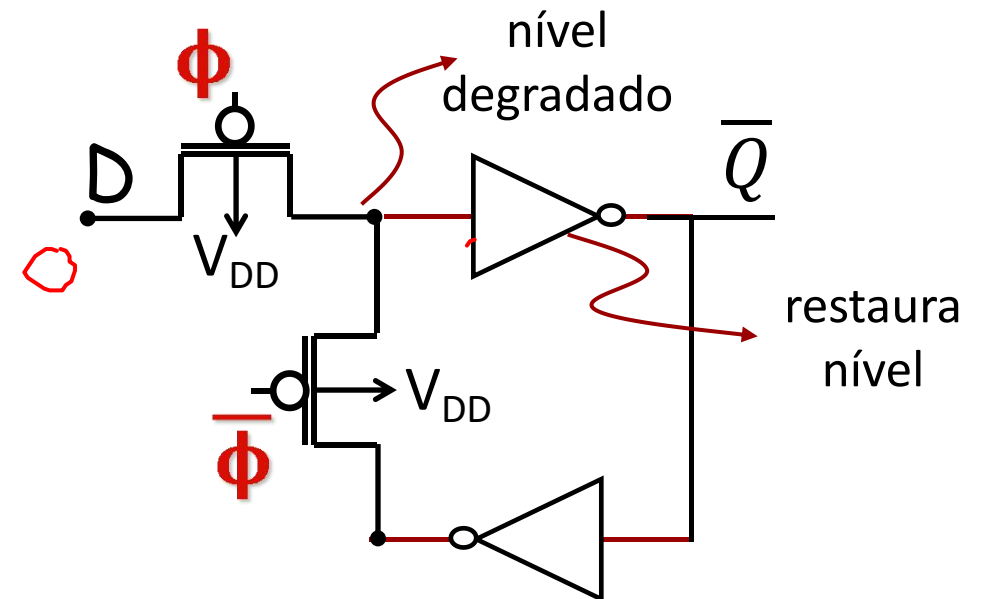
$$R_{ch} = \frac{V_{DS}}{I_D} \approx - \frac{1}{\mu_p \frac{W}{L} C_{ox} (V_G - V_{in} - V_{TP})}$$



Implementação de latches



Latch sensível a nível
alto com chaves NMOS



Latch sensível a nível
baixo com chaves PMOS

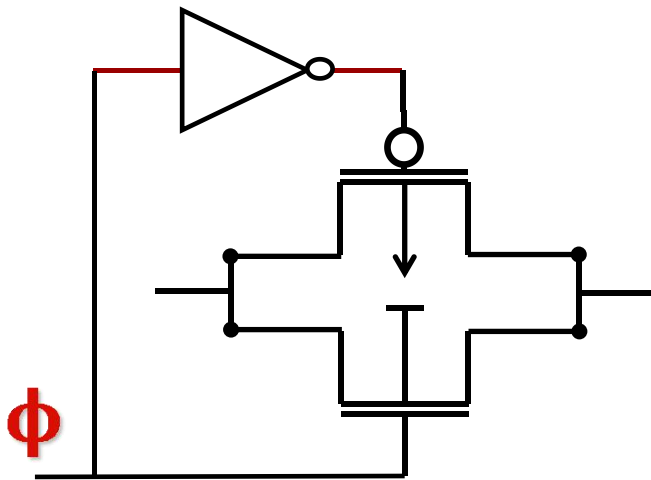


Como implementar uma Chave

- ✓ NMOS bom para passar tensões baixas
- ✓ PMOS bom para passar tensões altas

Chave CMOS

São utilizados um NMOS e um PMOS

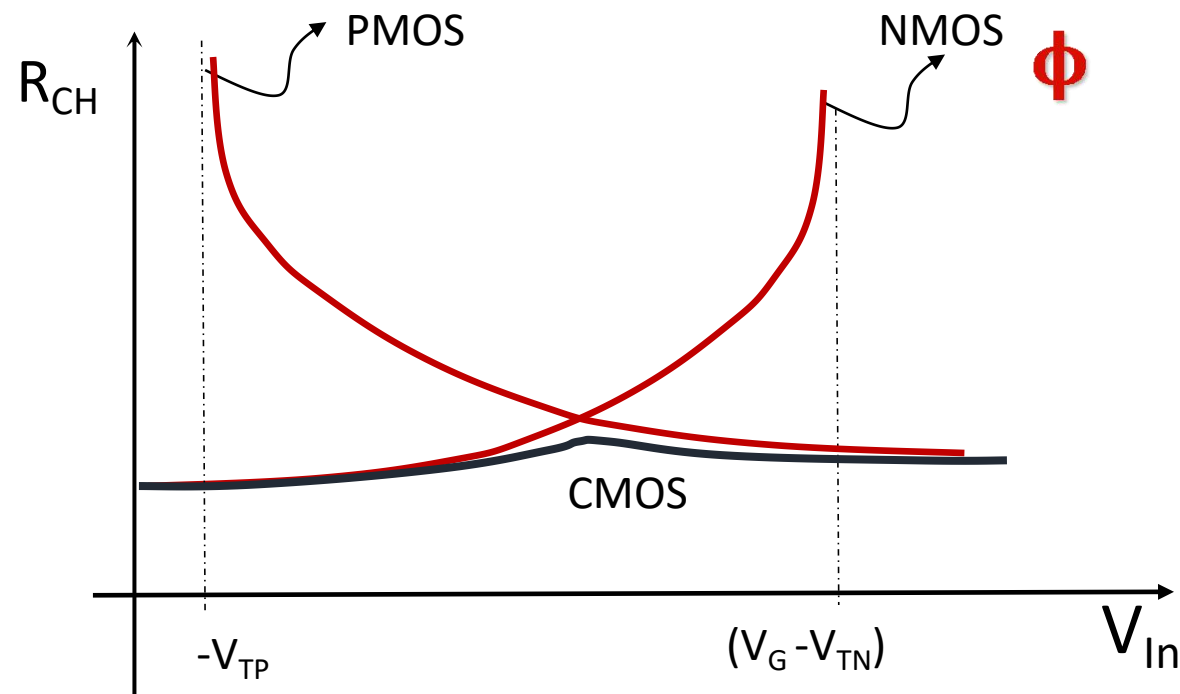


- ✓ ϕ no nível alto: transistores NMOs e PMOS conduzem
- ✓ ϕ no nível baixo: transistores NMOs e PMOS cortam



Chave CMOS

A resistencia varia menos do que nos casos anteriores. Chave CMOS é a melhor forma de implementar

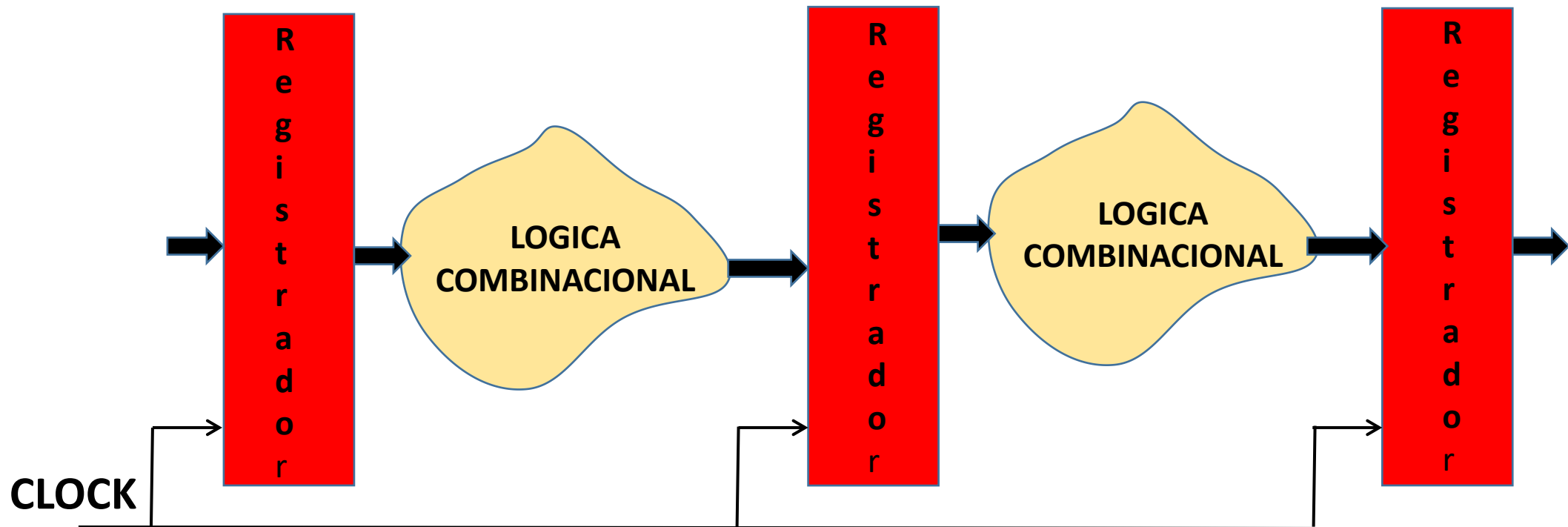


Na chave CMOS é necessário o ϕ e $\bar{\phi}$



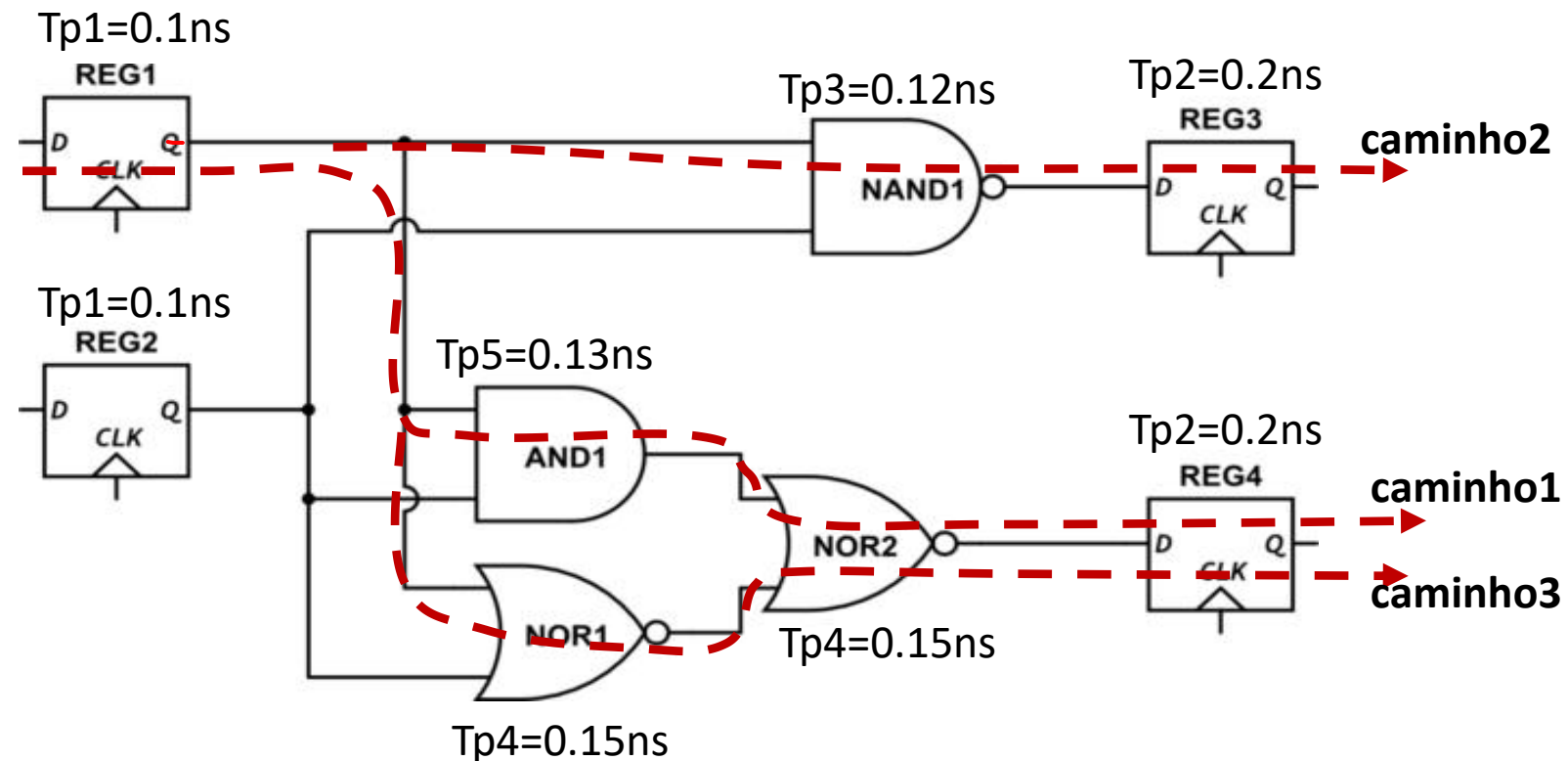
Caminho Critico

Circuitos lógicos sequenciais podem ser vistos como blocos de armazenamento e entre eles blocos lógicos. A partir dos tempos de propagação dos blocos pode-se determinar qual o minimo periodo de clock que pode ser usado



Caminho Critico

Suponha o circuito abaixo, parte de um circuito sequencial. Determinemos o caminho critico dessa porção.



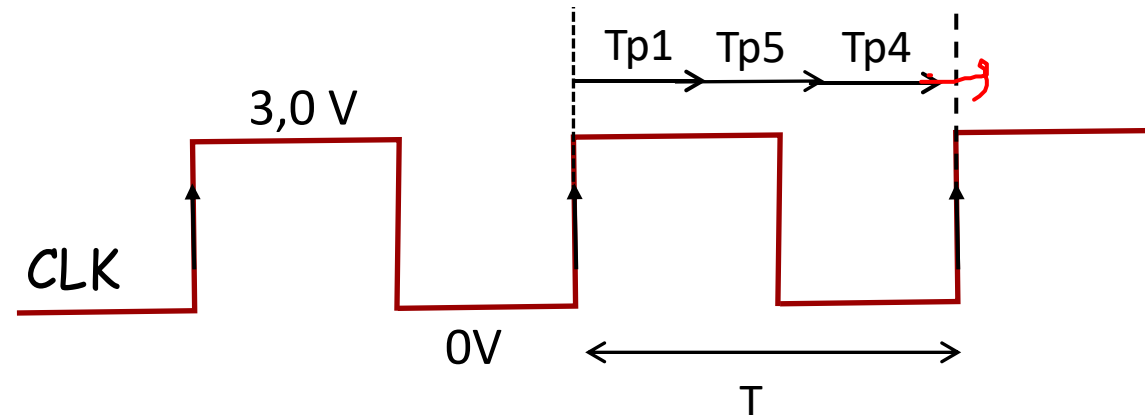
Caminho Critico

Considere o Caminho1

Quando vem uma borda do clock, o sinal deve sair do registrador1, passar pelo AND1 e pelo NOR2 e chegar registrado4 antes da proxima borda do clock.

Assim teremos que

$$T > T_{p1} + T_{p5} + T_{p4} = 0,38\text{ns}$$



Caminho Critico

Da figura, vemos que ha tres caminhos que se inciam no registrador1 .

Além do caminho1, teremos

✓ caminho2: $T > T_{p1} + T_{p3} = 0,22ns$

✓ caminho3: $T > T_{p1} + T_{p4} + T_{p4} = 0,4ns$

Ha ainda outos tres caminhos possiveis se iniciando no registrador2 (nao indicados na figura)

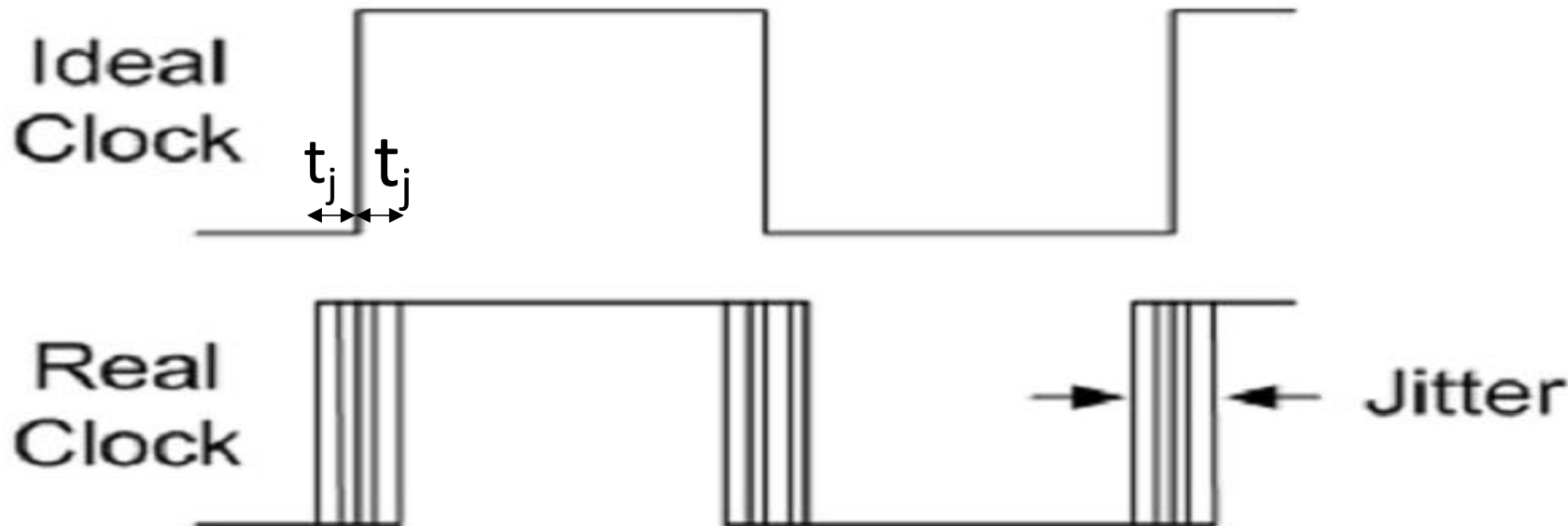
Analizando-se todos os caminhos, é fácil ver que o mais longo é o caminho3 e que $T > 0.4ns$, ou $Freq < 2.5 GHz$. Essa caminho mais longo é o chamado caminho critico. Para se aumentar a velocidade de um circuito, os caminhos criticos devem ser achados e modificados



Caminho Critico

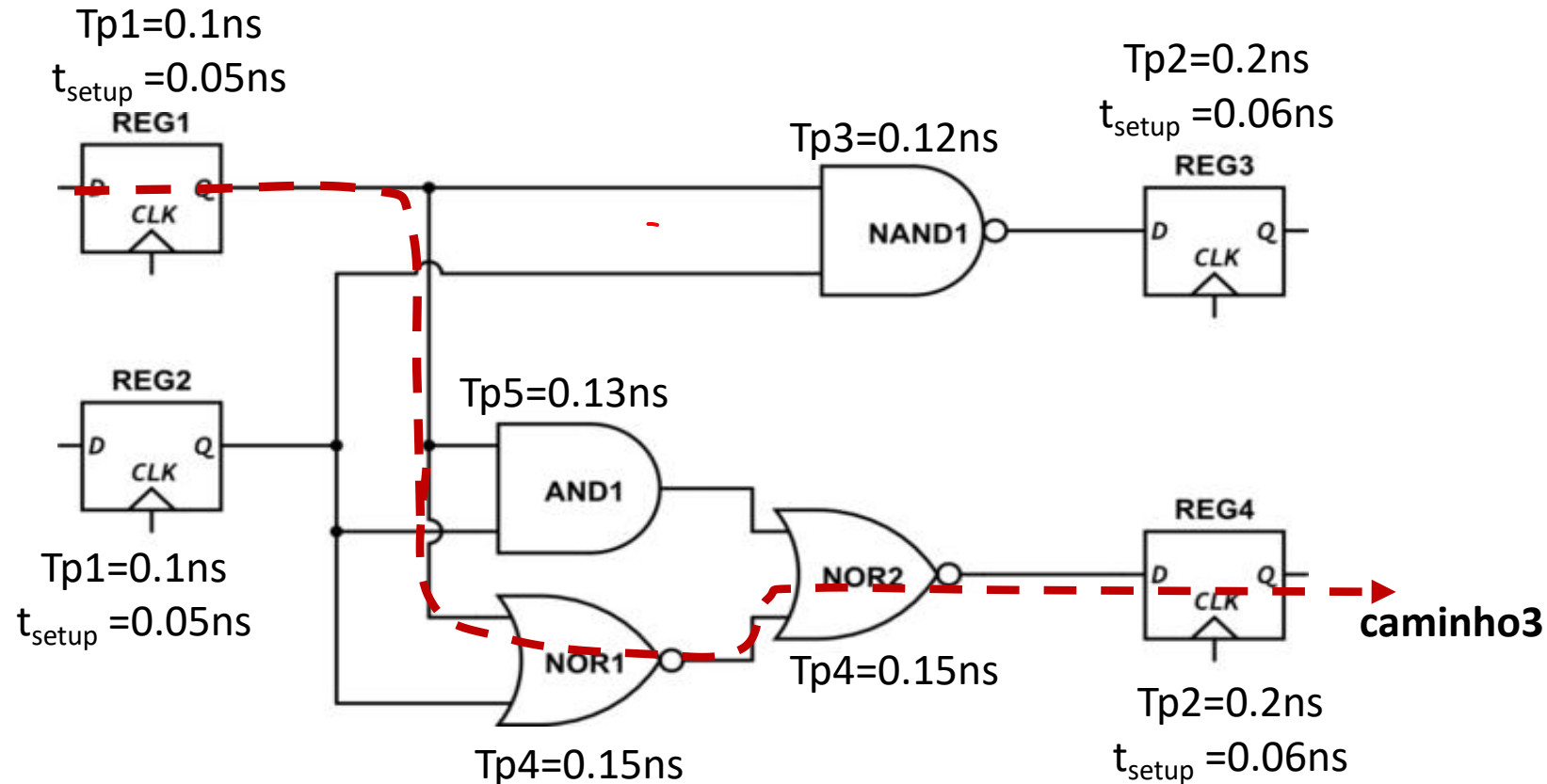
Mais alguns parametros são relevantes para calculo do caminho critico. Um deles é o t_{setup} dos registradores; outro é o jitter do clock.

O sinal de clock tem uma 'oscilação' como indicado abaixo devido à ruidos



Caminho Critico

Suponha que é dado $t_j = 0.05\text{ns}$ e os t_{setup} dos registradores.



Agora o T minimo será



caminho3: $T > T_p1 + T_p4 + T_p4 + 2t_j + t_{\text{setup}} = 0,56\text{ns}$

Questão 2 (1,6)

- 2.1 Mostre uma **implementação de um D-Flip Flop sensível a borda de descida** (Figura 4a) (0,5).
- 2.2 Mostre uma implementação para o **multiplexador de 1 bit e quatro entradas** (Figura 4b) (0,5).

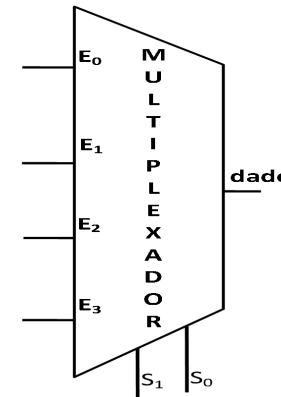


Figura 4. Circuitos *D-FF*, a), e *Multiplexador*, b), CMOS.2.3

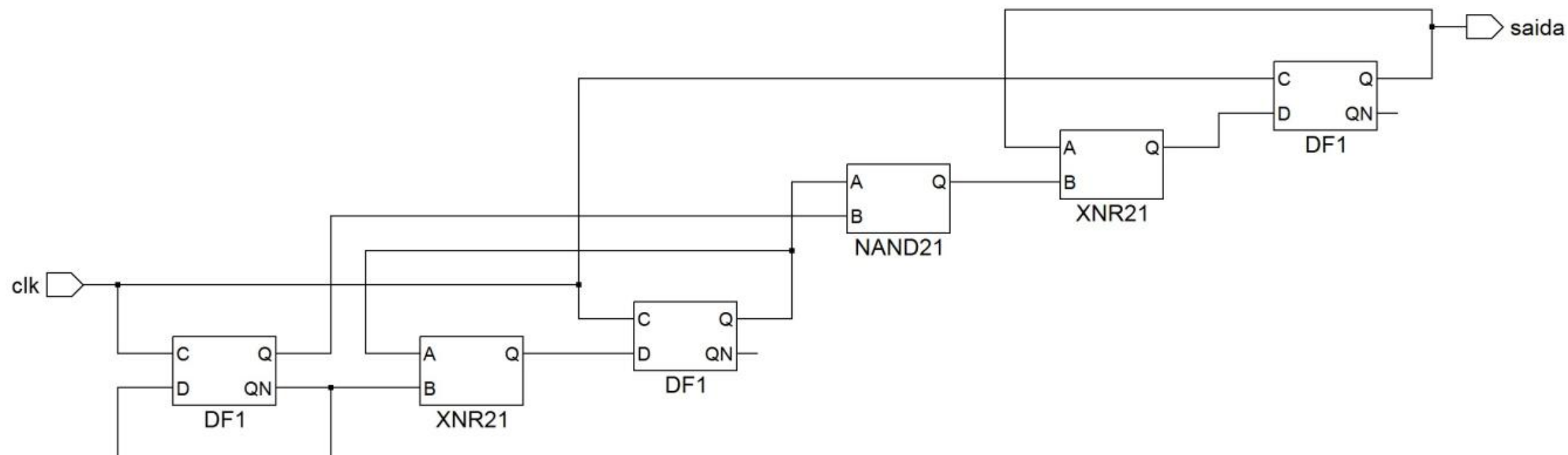
circuito temos:

Considere o circuito contador da **Figura 5**. Nesse



- **DF1: DFF** com $t_p = 0,15$ ns (para saídas Q ou QN); $t_{\text{setup}} = 0,03$ ns e $t_{\text{hold}} = 0,045$ ns
- **XNR21: not(XOR)** com $t_p = 0,1$ ns
- **NAND21: NAND** com $t_p = 0,09$ ns

Dado que o *jitter* do *clock* é $\pm 0,03$ ns, determine a máxima frequência que o contador pode funcionar e indique na figura o caminho crítico (0,6).

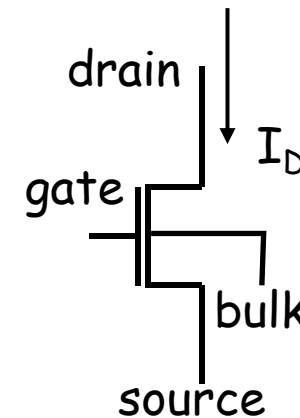
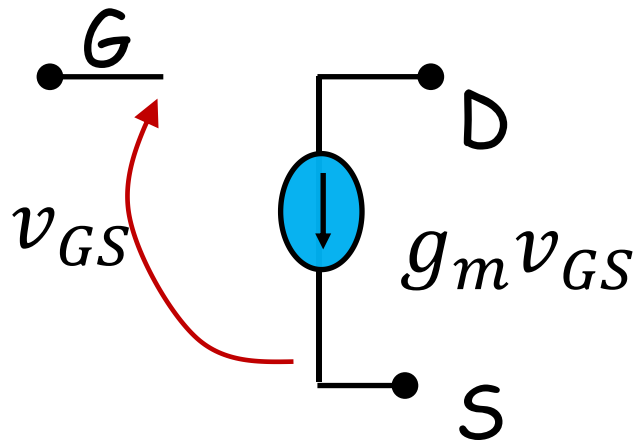


Modelo de Pequenos Sinais (NMOS saturado)

Chamaremos $\frac{\Delta I_D}{\Delta V_{GS}}$ de transcondutância do transistor (g_m)

$$\frac{\Delta I_D}{\Delta V_{GS}} \approx \frac{\partial I_D}{\partial V_{GS}} = g_m = \mu_n \frac{W_n}{L_n} C_{ox} (V_{GS} - V_{TN})$$

Um modelo simples do transistor pode então ser já proposto



Modelo de Pequenos Sinais (NMOS saturado)

A relação para g_m pode ser escrita de outras maneiras. Usando a expressão da corrente de dreno:

$$I_D = \mu_n \frac{W_n}{2L_n} C_{ox} (V_{GS} - V_{TN})^2$$

obtemos, sem grande dificuldade

$$g_m = \mu_n \frac{W_n}{L_n} C_{ox} (V_{GS} - V_{TN}) = \frac{2I_D}{(V_{GS} - V_{TN})} = \sqrt{2\mu_n \frac{W_n}{L_n} C_{ox} I_D}$$

A expressão $g_m = \frac{2I_D}{(V_{GS} - V_{TN})}$

- ✓ traz resultados mais precisos quando aplicada
- ✓ pode ser comparada com g_m do transistor bipolar



Modelo de Pequenos Sinais

Vamos considerar agora também a modulação de canal no modelo de pequenos sinais. Para isso devemos aplicar à expressão de I_D a parte com modulação

$$I_D = \mu_n \frac{W_n}{2L_n} C_{ox} (V_{GS} - V_{TN})^2 (1 + \lambda_n V_{DS})$$

Vemos nesta expressão que tanto V_{GS} como V_{DS} influenciam na corrente I_D . Vamos considerar aqui que λ_n é pequeno, ou seja, que $V_A = 1/\lambda_n$ é grande

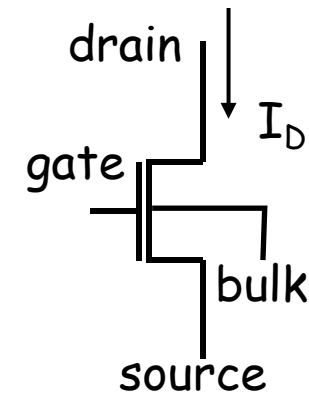
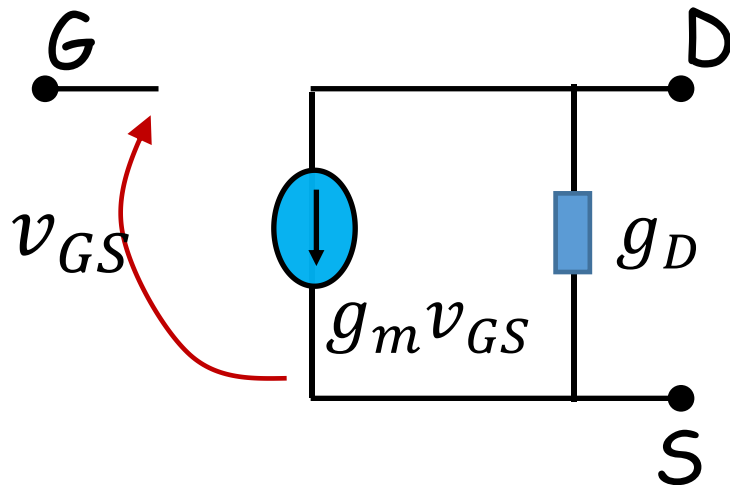


Modelo de Pequenos Sinais

O valor da chamada condutancia de saída, g_D , será

$$\frac{\partial I_D}{\partial V_{DS}} = g_D = \mu_n \frac{W_n}{2L_n} C_{ox} (V_{GS} - V_{TN})^2 \lambda_n = I_D \lambda_n = \frac{I_D}{|V_A|}$$

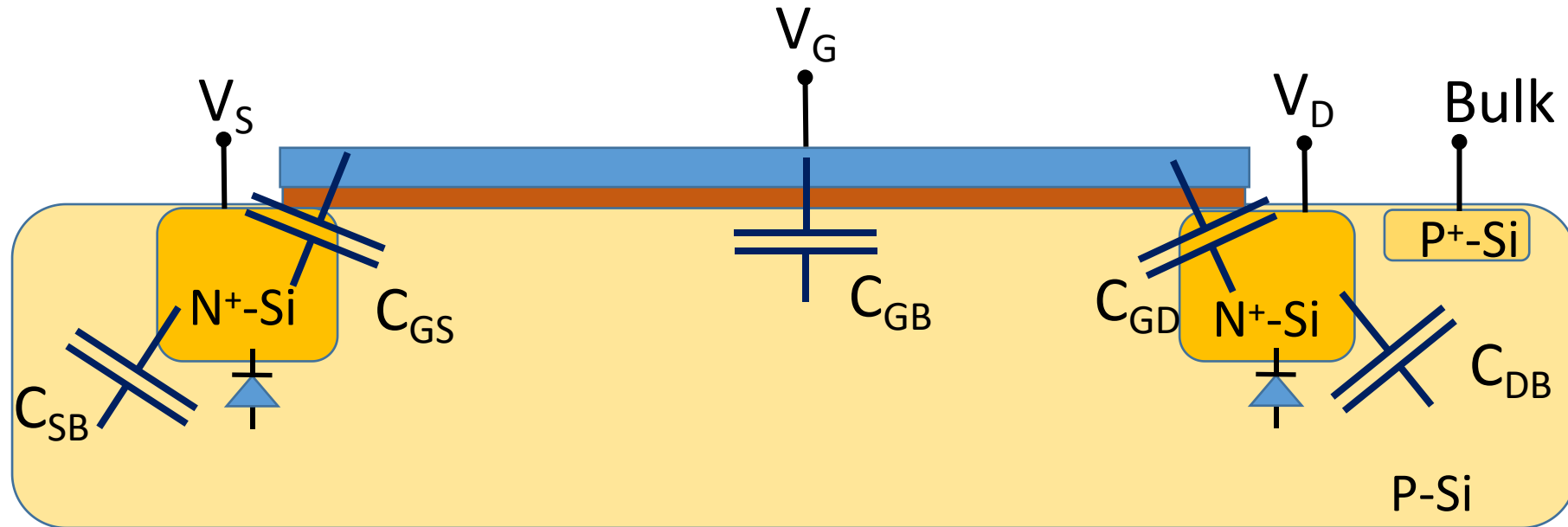
O modelo do transistor será agora



Em vez de g_D podemos usar $r_D = \frac{V_A}{I_D}$



Capacitâncias ao Modelo de Pequenos Sinais

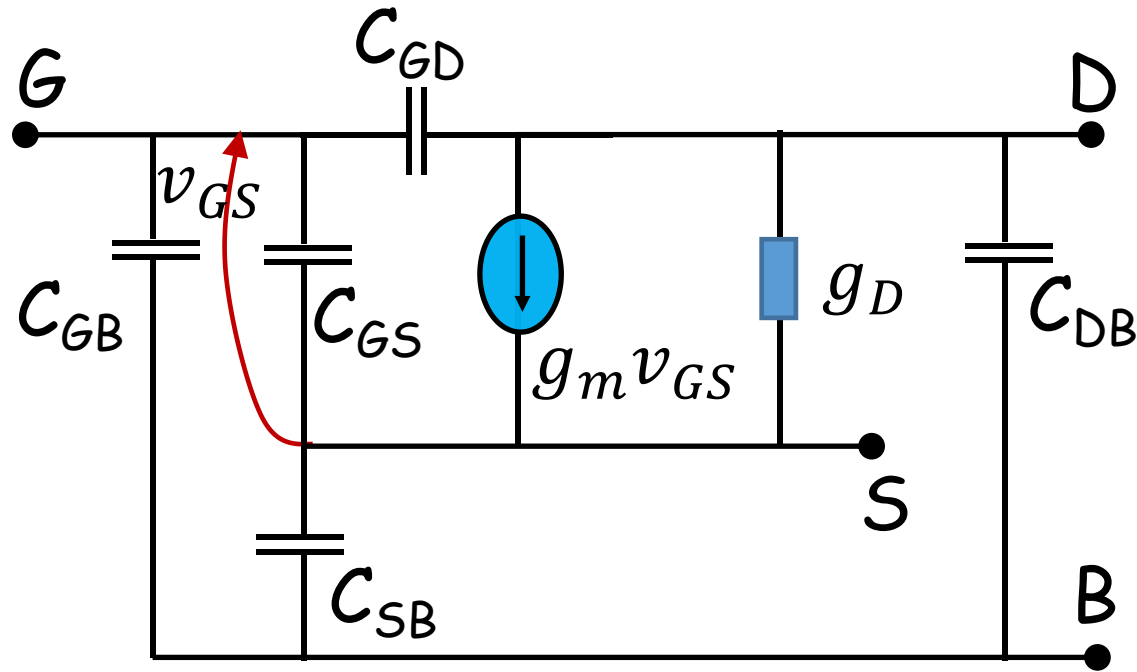


C_{GS} e C_{GD} : envolve tanto as capacitancias de sobreposição, overlap, como as devido ao canal

C_{SB} e C_{DB} : envolve tanto as capacitancias de área com de perímetro



Capacitâncias ao Modelo de Pequenos Sinais



Lembremos que o valor de parte dos capacitores mostrados depende das tensões sobre o transistor



Efeito de Corpo no Modelo de Pequenos Sinais

Efeito de corpo: dependencia de I_D com V_{SB} (na verdade é V_{TN} que depende de V_{SB} , o que afeta I_D)

$$V_{TN} = V_{TN0} + \gamma \left[\sqrt{(2\phi_p + V_S - V_B)} - \sqrt{2\phi_p} \right]$$

onde

- $V_{TN0} = V_{FB} + 2\phi_p + \frac{1}{C_{ox}} \sqrt{2\varepsilon_s q N_a 2\phi_p}$ é a tensão de threshold para $V_C = V_B$
- $\gamma = \frac{\sqrt{2\varepsilon_s q N_a}}{C_{ox}}$ é o parametro de efeito de corpo que indica a dependencia de V_{TN} com $(V_S - V_B)$

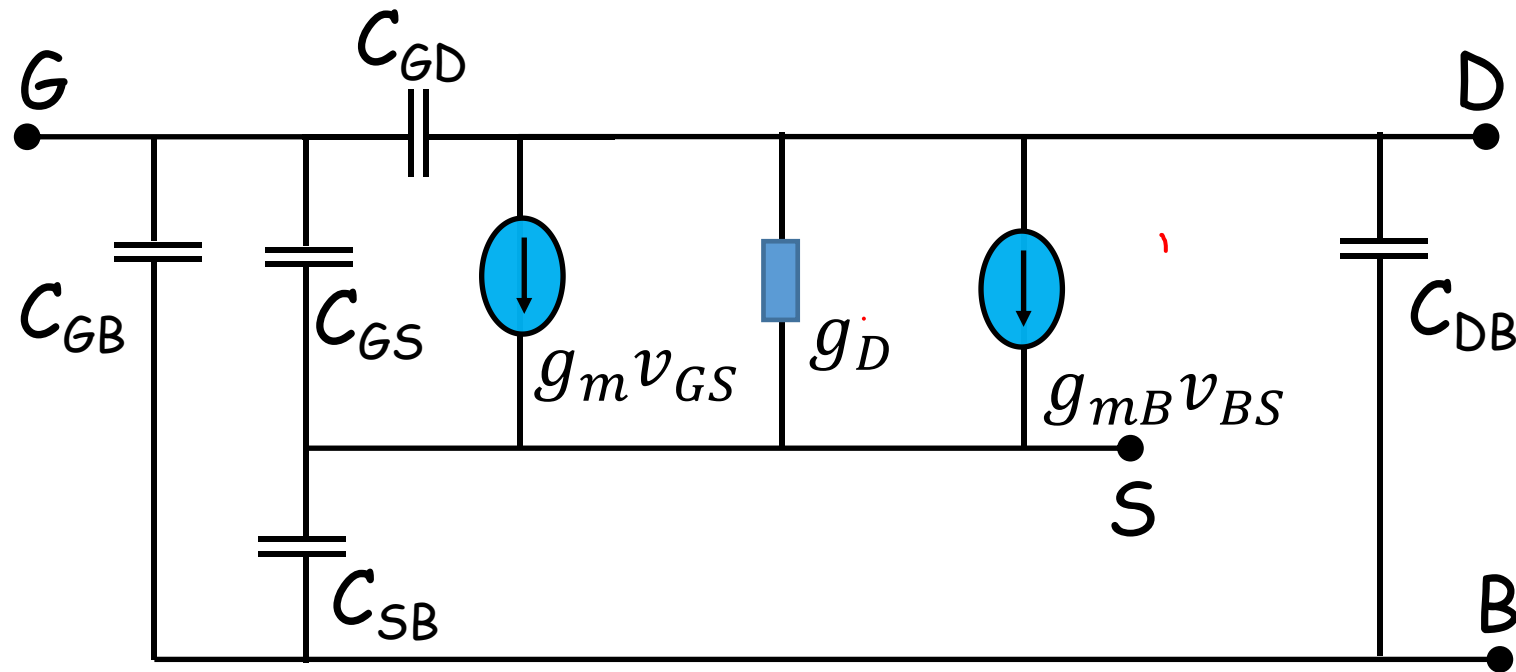


Efeito de Corpo no Modelo de Pequenos Sinais

O valor de g_{mB} será

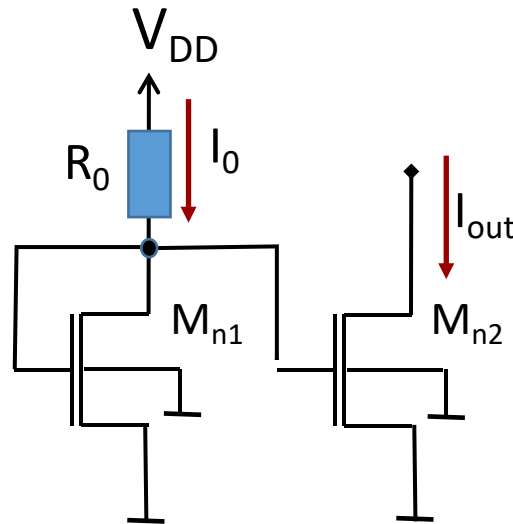
$$g_{mB} = g_m \gamma \frac{1}{2\sqrt{(2\phi_p + V_{SB})}}$$

Novo modelo



Polarização para Circuitos Integrados

São usados espelhos de corrente



espelho de corrente

$$I_0 = \mu_n \frac{W_{n1}}{2L_{n1}} C_{ox} (V_{GS} - V_{TN})^2$$

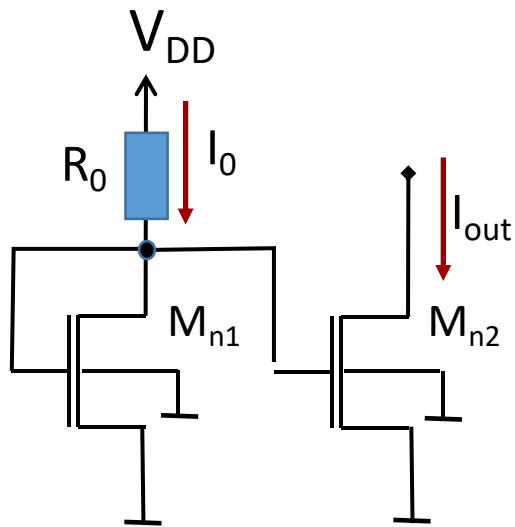
$$I_0 = \frac{V_{DD} - V_{GS}}{R_0}$$

resolvendo as equações achamos os valores de I_0 e V_{GS}



Polarização para Circuitos Integrados

A corrente I_{out} será então (M_{n2} deve estar saturado)



$$I_{out} = \mu_n \frac{W_{n2}}{2L_{n2}} C_{ox} (V_{GS} - V_{TN})^2 (1 + \lambda_{n2} V_{DS})$$

Por agora vamos desprezar a modulação de canal, assim

$$I_{out} = \mu_n \frac{W_{n2}}{2L_{n2}} C_{ox} (V_{GS} - V_{TN})^2$$

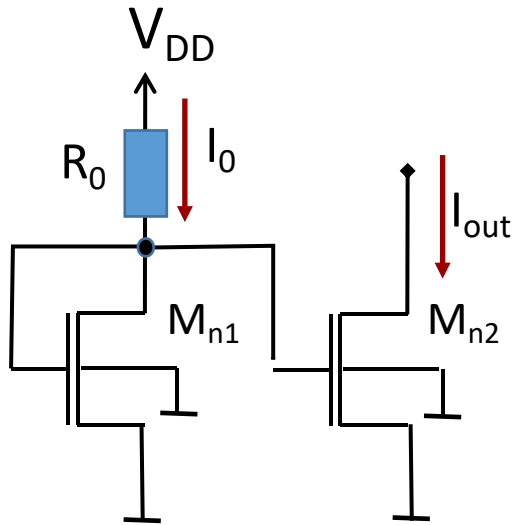
Nessa caso, podemos encontrar

$$\frac{I_{out}}{I_0} = \frac{W_{n2}/L_{n2}}{W_{n1}/L_{n1}}$$



Polarização para Circuitos Integrados

Caso $L_{n1}=L_{n2}$, situação que normalmente ocorre, chegamos a



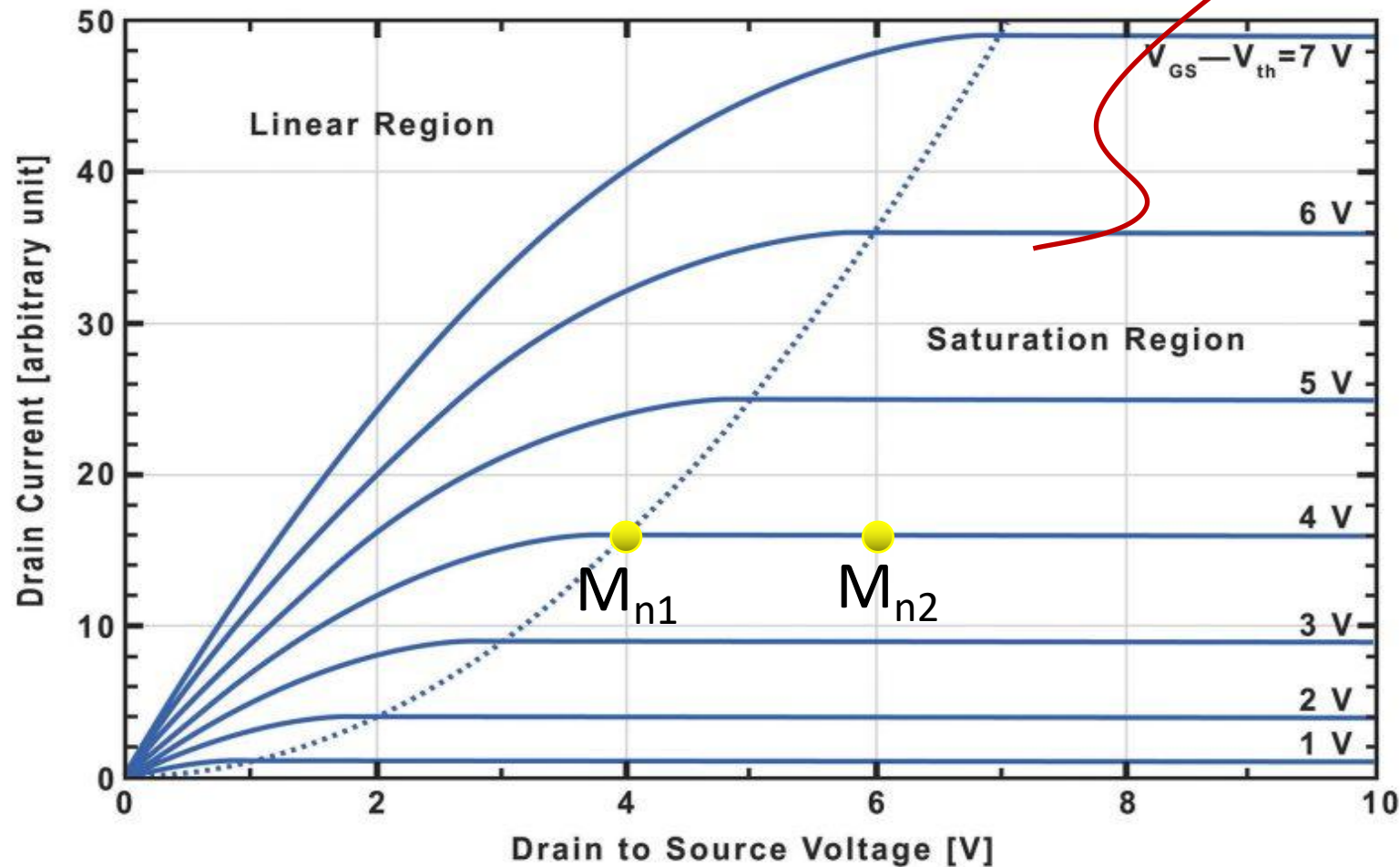
$$\frac{I_{out}}{I_0} = \frac{W_{n2}}{W_{n1}}$$

Na prática, quando ha modulação de canal, a expressão acima vale apenas para o caso de $V_{GS} = V_{DSn2}$



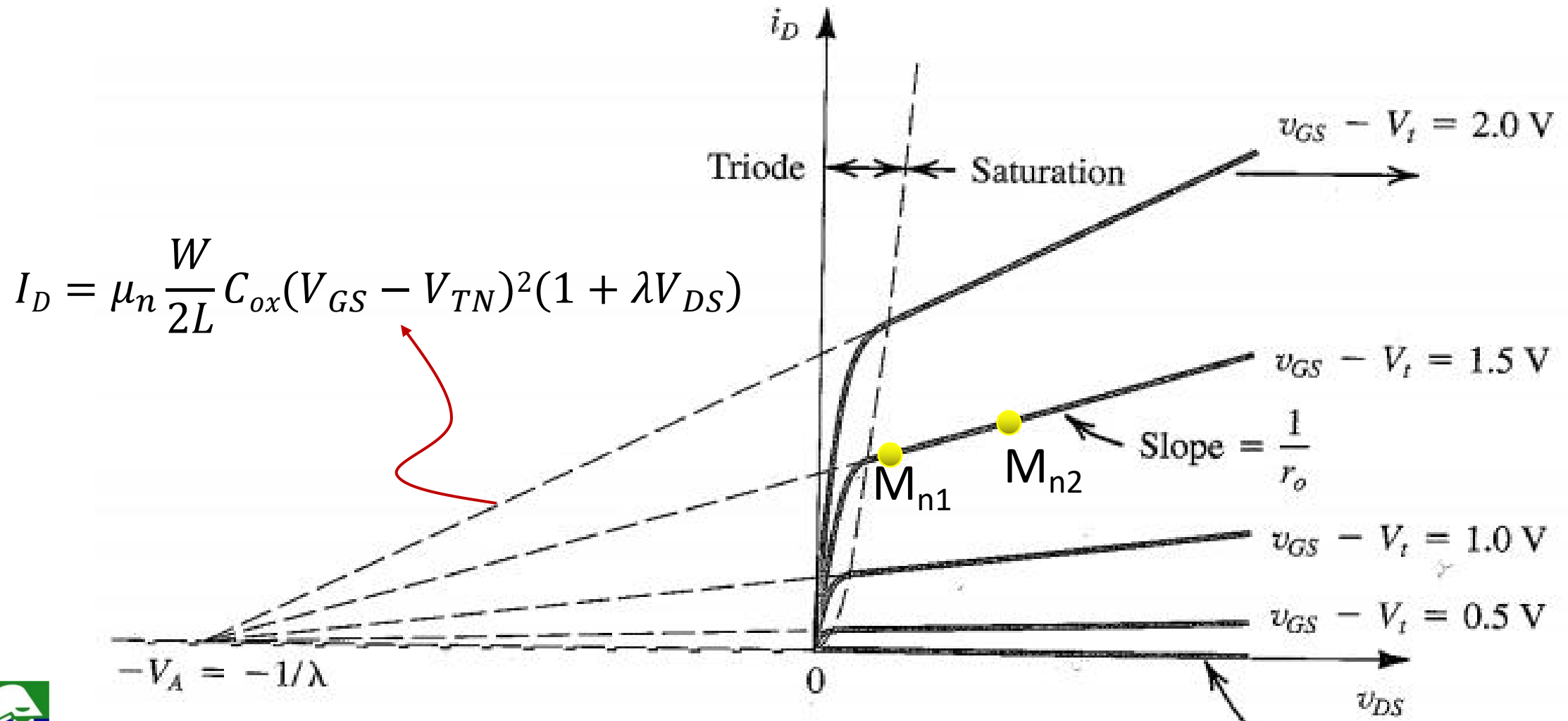
Correntes do espelho sem modulação de canal ($W_{n1} = W_{n2}$)

$$I_D = \mu_n \frac{W}{2L} C_{ox} (V_{GS} - V_{TN})^2$$

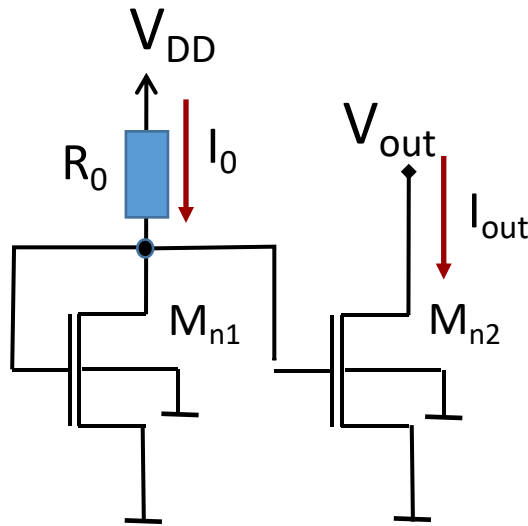


Correntes do espelho com modulação de canal ($W_{n1} = W_{n2}$)

Mesmo V_{GS} mas correntes diferentes



Polarização para Circuitos Integrados

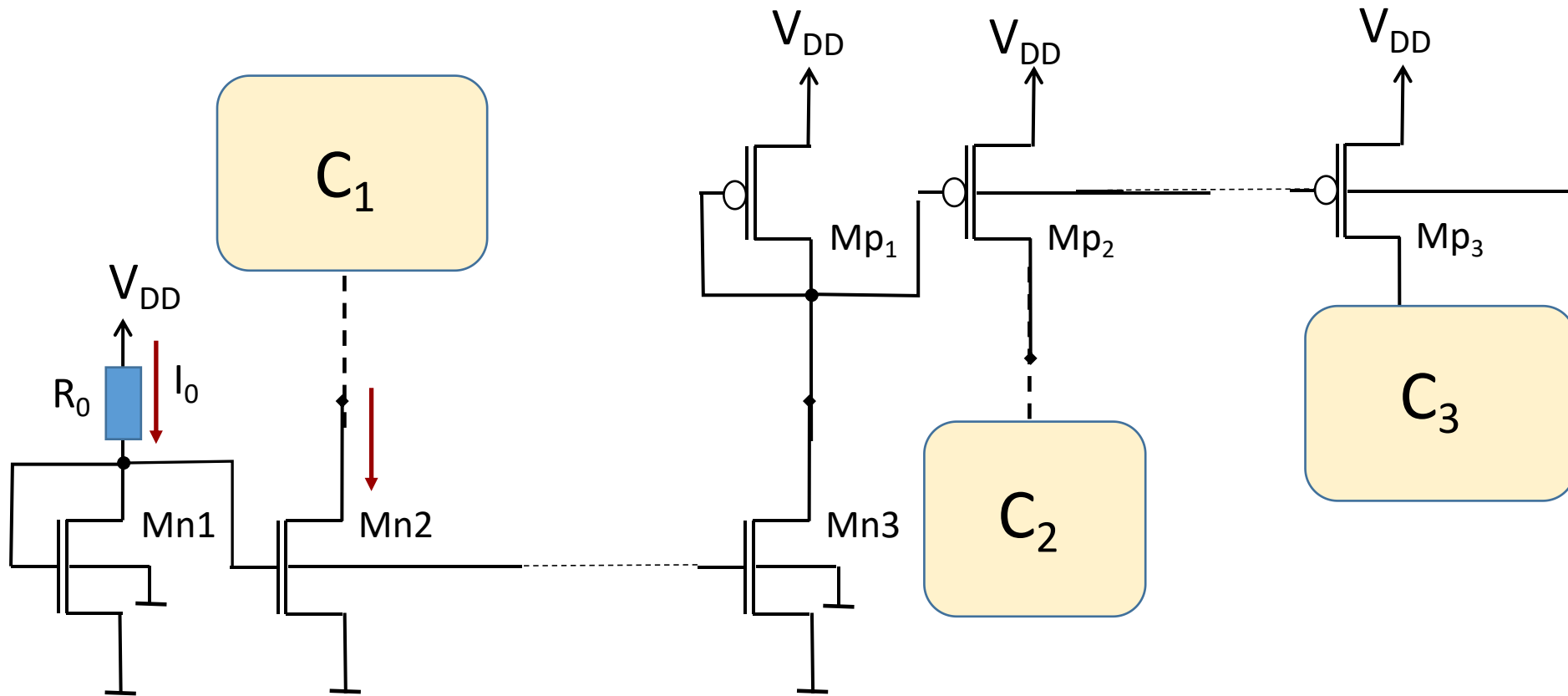


- ✓ I_{out} varia com V_{out}
- ✓ essa variação depende de g_d
- ✓ V_A depende de L_{n2} . Quanto maior L_{n2} , maior V_A e menor é $g_d = (I_D/V_A)$
- ✓ quanto menor g_d , menor $|I_0 - I_{out}|$

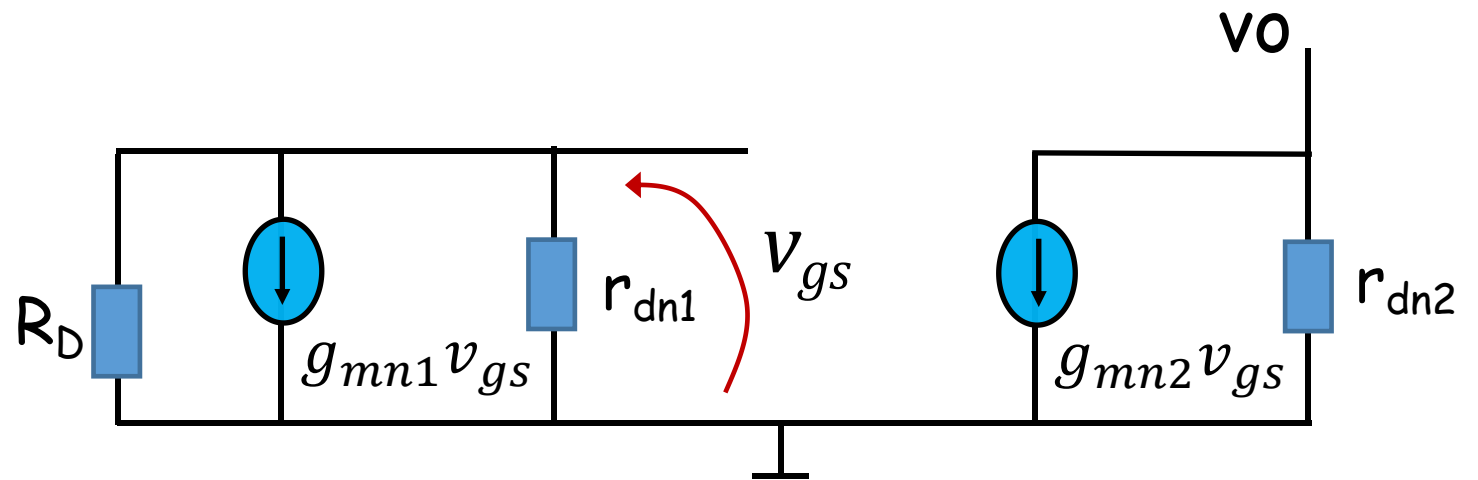
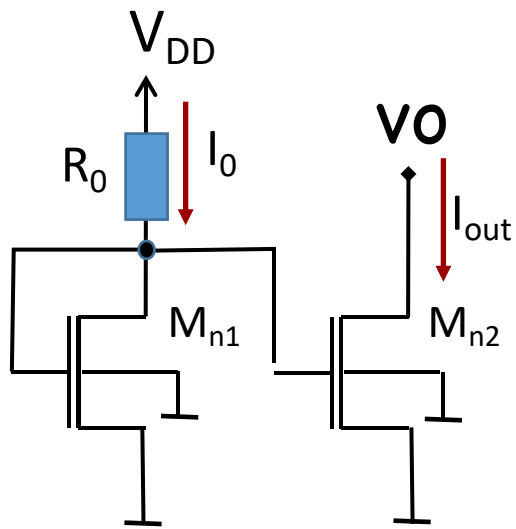


Polarização para Circuitos Integrados

Normal uso de espelhos



Modelo de pequenos sinais para o espelho de corrente



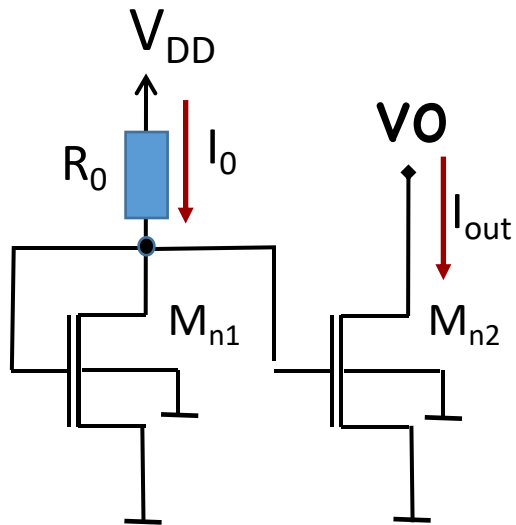
$$\frac{v_{gs}}{R_D} + \frac{v_{gs}}{r_{dn1}} + v_{gs}g_{mn1} = 0$$

$$v_{gs} = 0$$

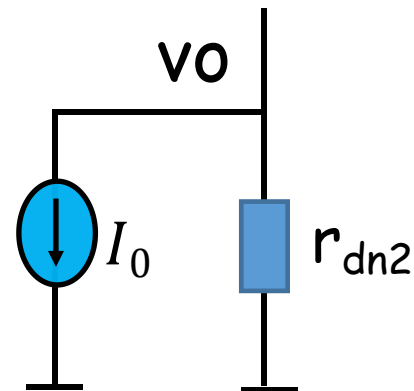
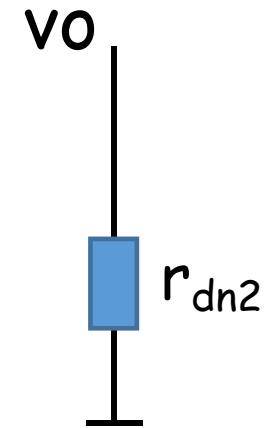


Modelo de pequenos sinais para o espelho de corrente

$$v_{gs}=0$$



Modelo peq.
sinais
equivalente



circuito equivalente ao
espelho (visto em v_o)



Configurações Básicas CMOS

No caso do bipolar as configurações básicas são

- Amplificador Emissor Comum
- Amplificador Base Comum
- Amplificador Coletor Comum

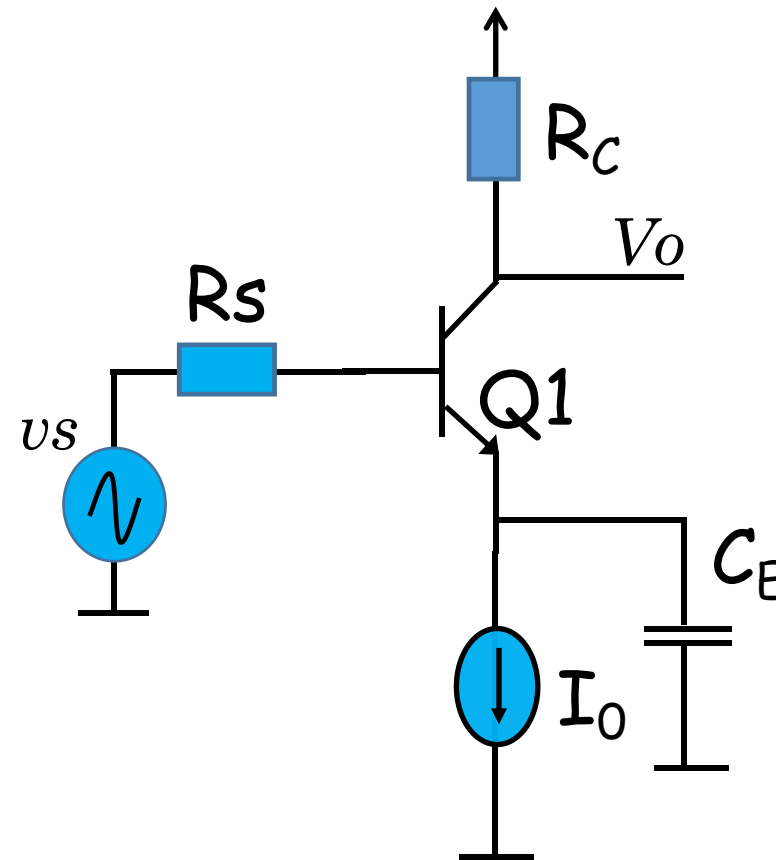


Configurações Básicas CMOS

- Amplificador Emissor Comum

v_s e R_s fazem parte
do circuito anterior

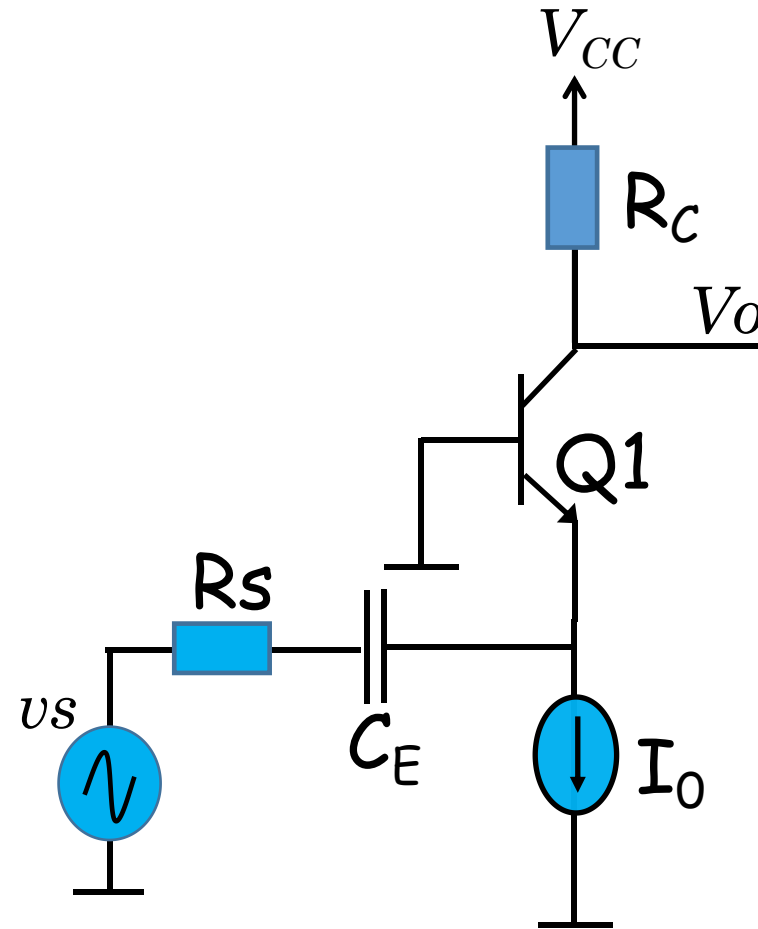
polarização com
fontes de corrente



Configurações Básicas CMOS

- Amplificador Base Comum

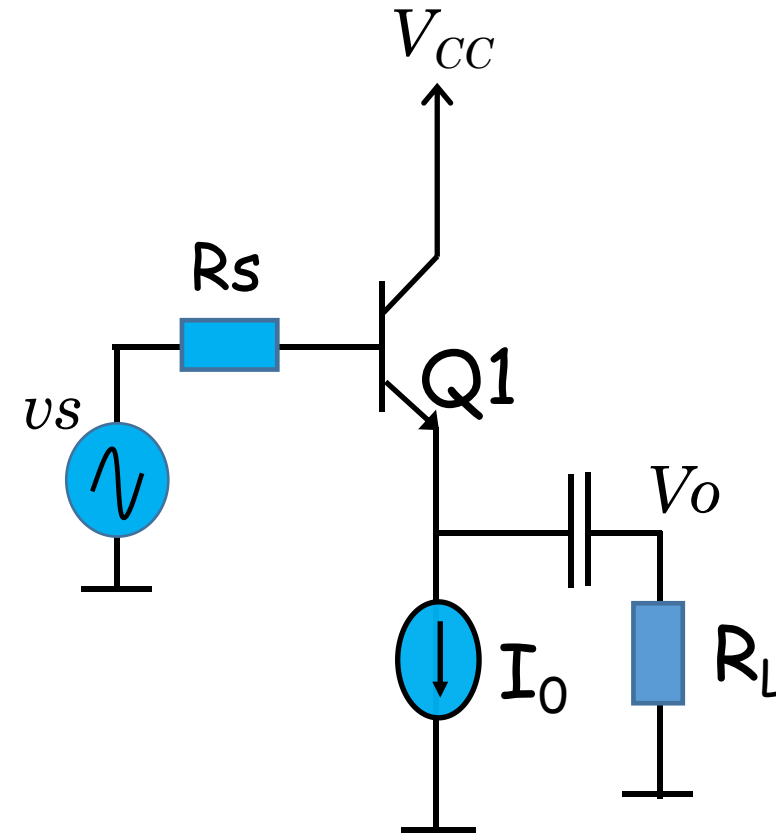
polarização com
fontes de corrente
A entrada é feita pelo
emissor



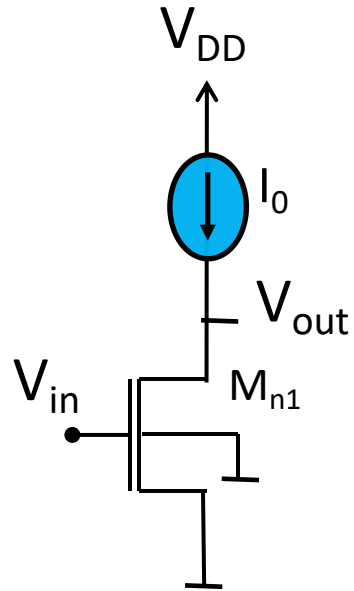
Configurações Básicas CMOS

- Amplificador Coletor Comum

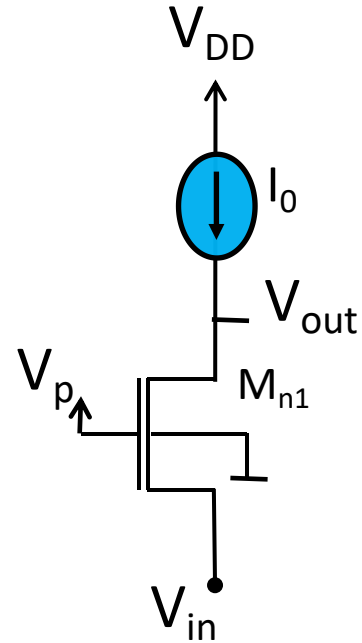
polarização com
fontes de corrente
A saída esta no emissor



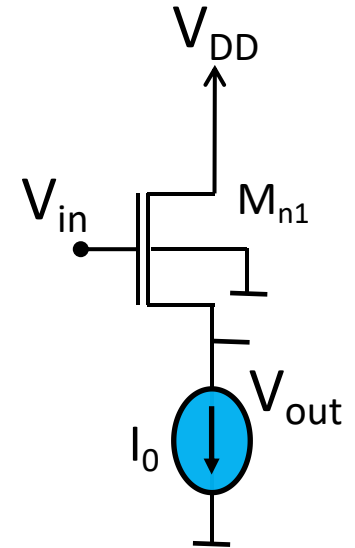
Configurações Básicas CMOS



**Amplificador
Source Comum**



**Amplificador
Gate Comum**



**Amplificador
Dreno Comum**



Configurações Básicas CMOS

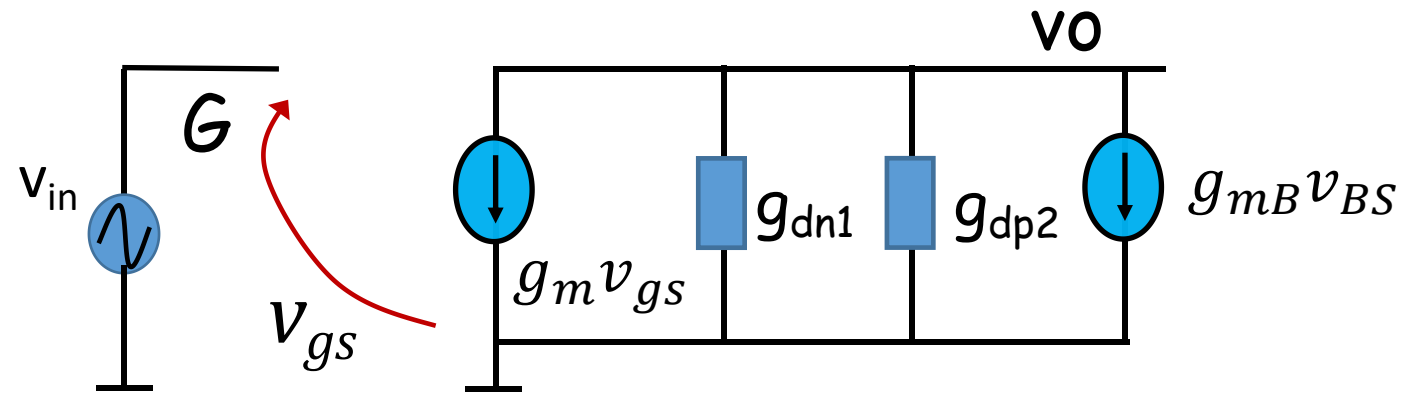
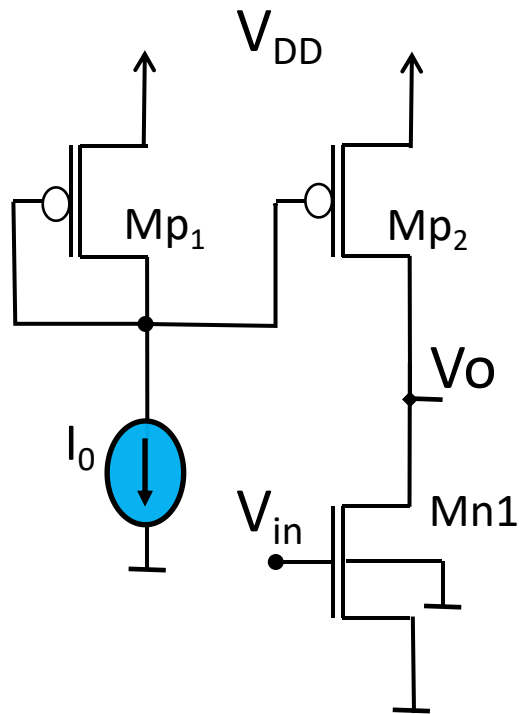
- Esperamos características semelhantes as do bipolar

	Source comum	Gate Comum	Dreno Comum
Ganho de Tensão	alto (negativo)	alto (positivo)	proximo a 1
Impedancia de Entrada	alta	baixa	alta
Impedancia de Saída	alta	alta	baixa

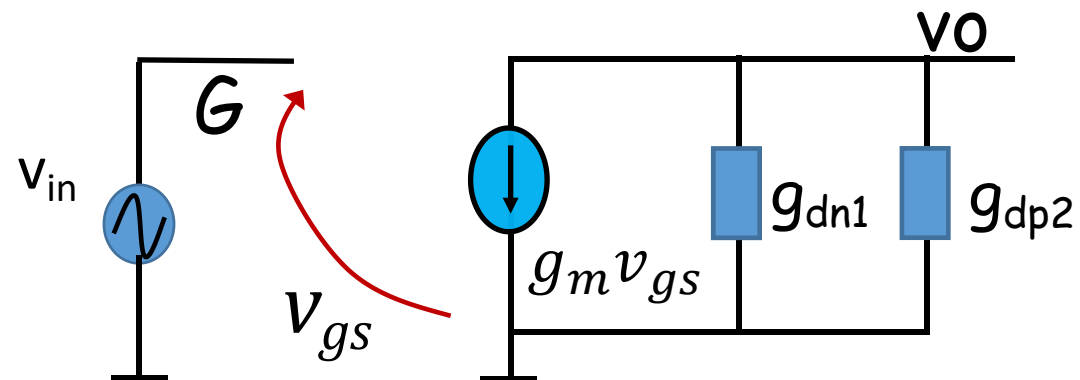


Configurações Básicas CMOS

- Source Comum

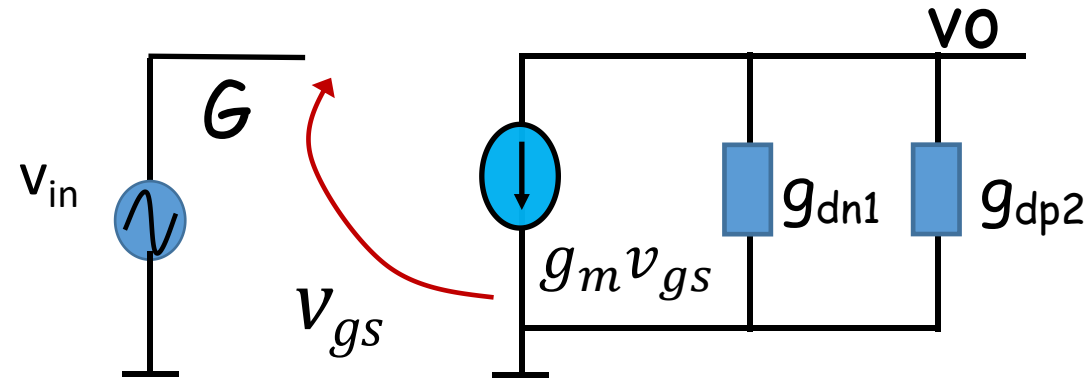
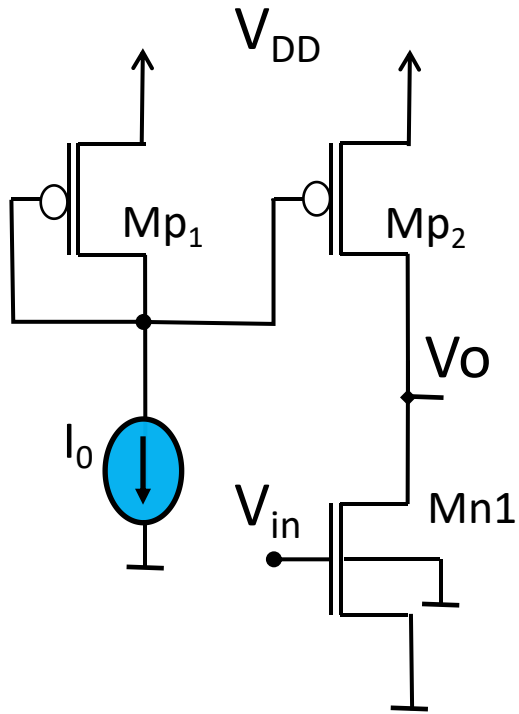


Como $v_{BS} = 0$ então podemos tirar a fonte de corrente do efeito de corpo.



Configurações Básicas CMOS

- Source Comum



$$v_0 g_{dn1} + v_0 g_{dp2} + v_{gs} g_{mn1} = 0$$

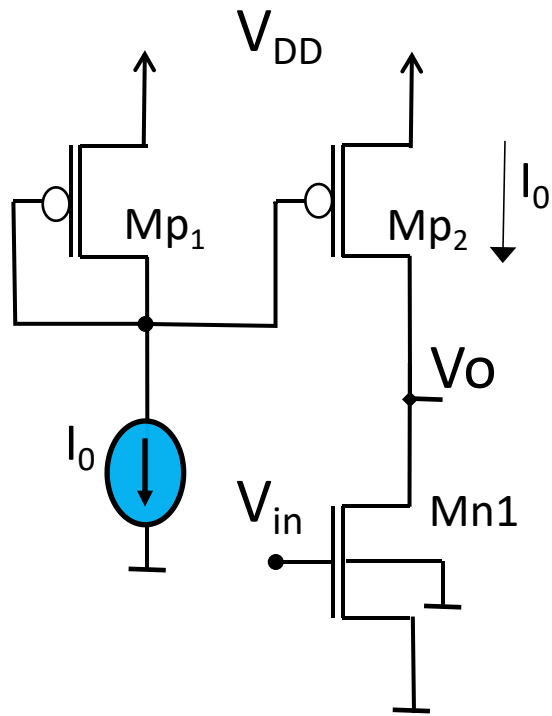
$$v_0 g_{dn1} + v_0 g_{dp2} + v_{in} g_{mn1} = 0$$

$$\frac{v_0}{v_{in}} = - \frac{g_{mn1}}{g_{dn1} + g_{dp2}}$$



Configurações Básicas CMOS

- Source Comum



$$ganho = \frac{v_o}{v_{in}} = - \frac{g_{mn1}}{g_{dn1} + g_{dp2}}$$

$$g_{mn1} = \frac{2I_0}{(V_{gs} - V_{TN})}$$

$$g_{dn1} = \frac{I_0}{V_{An1}}$$

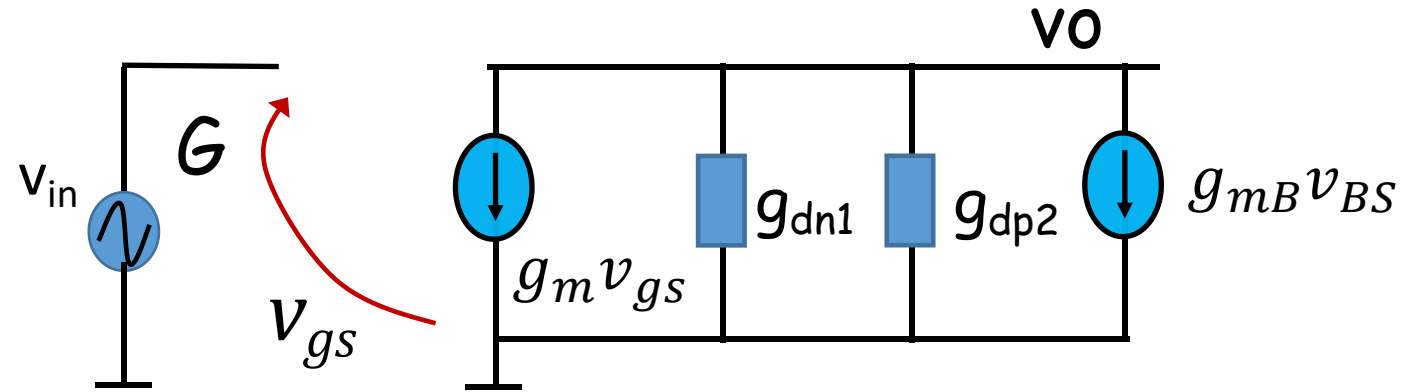
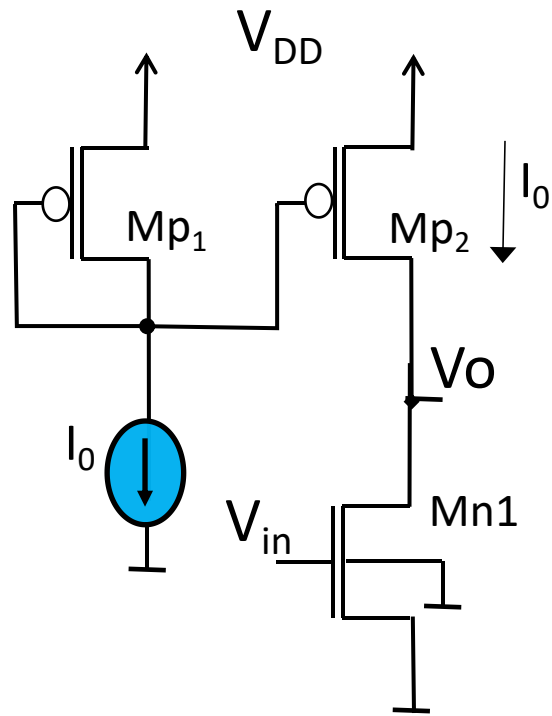
$$g_{dp2} = \frac{I_0}{V_{Ap2}}$$

Assim

$$ganho = \frac{v_o}{v_{in}} = - \frac{2}{(V_{gs} - V_{TN})} \frac{1}{1/V_{An1} + 1/V_{Ap2}}$$



- **Source Comum**



Podemos, por inspeção, achar a impedancia de entrada, Z_{in} e a impedancia de saída, Z_{out}

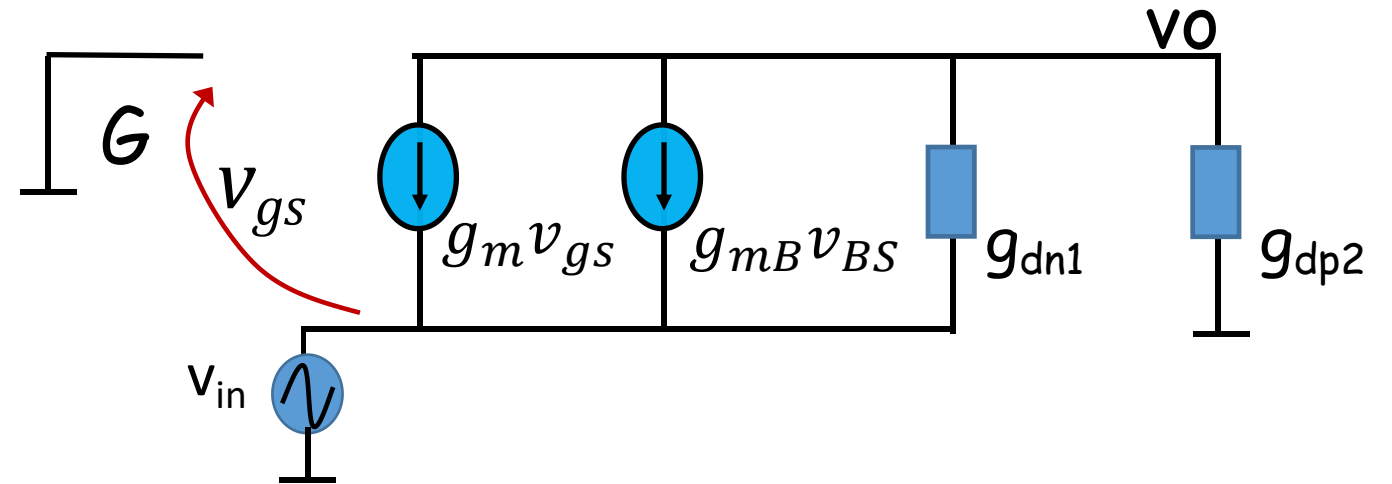
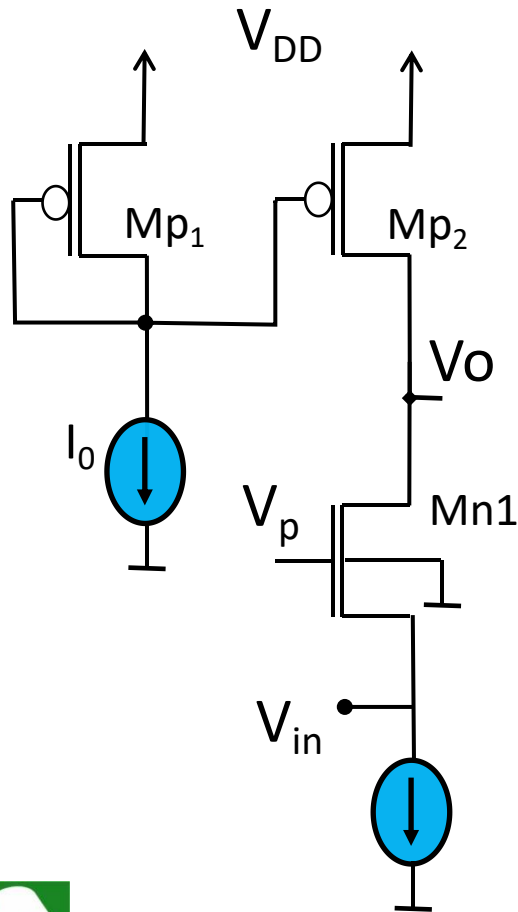
- $Z_{in} = \infty$
- $Z_{out} = (g_{dn1} + g_{dp2})^{-1}$

(veja que para determinar esta impedancia, desativamos o V_{in} . Com isso o gerador vinculado $g_m v_{gs}$ desaparece)

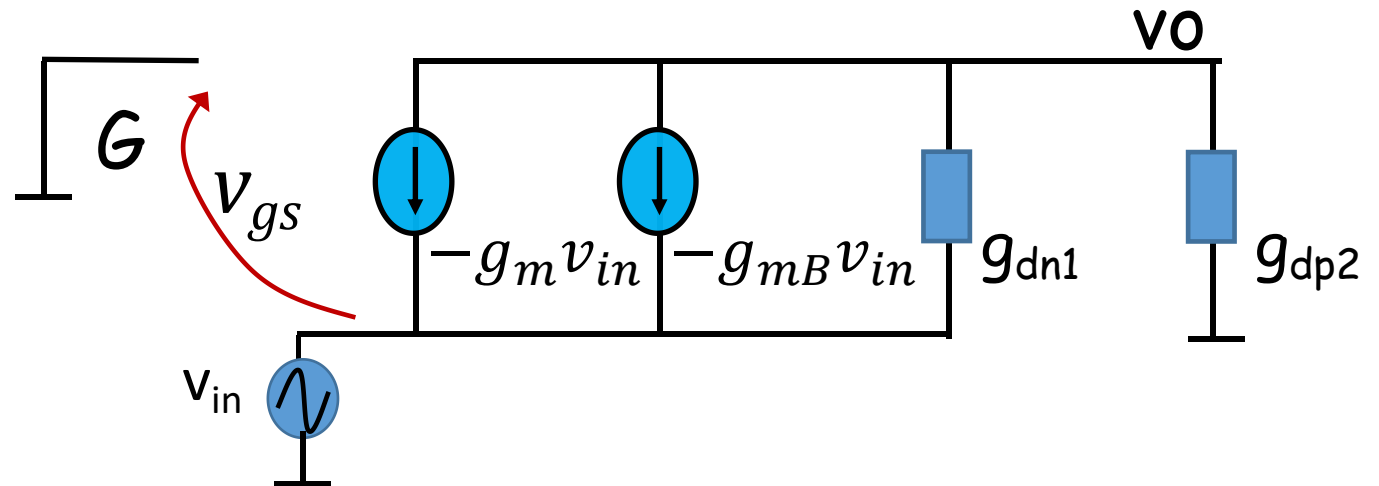


Configurações Básicas CMOS

- Gate Comum

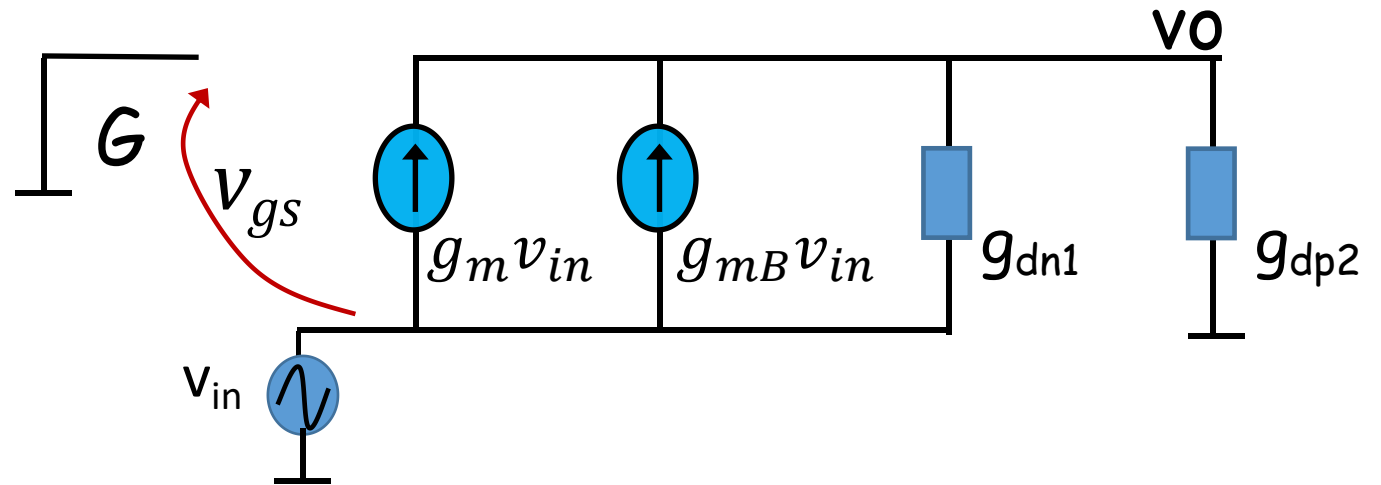
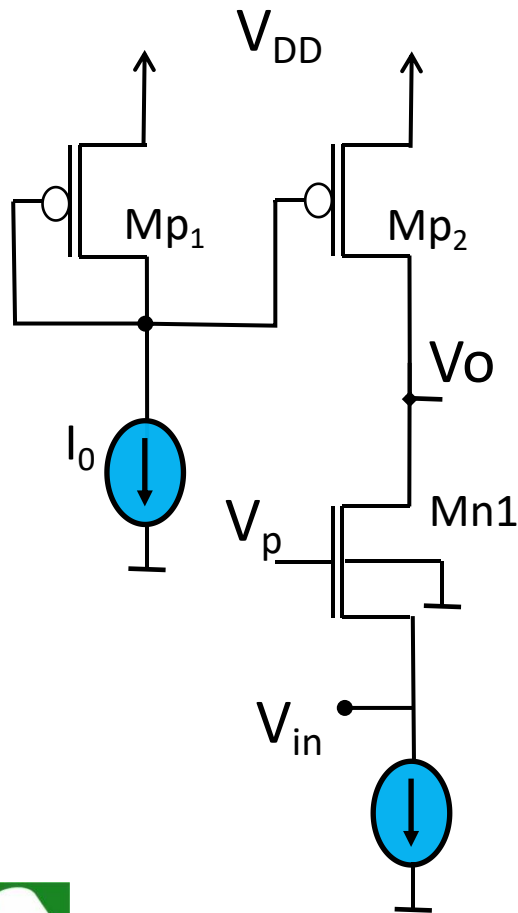


Como $v_g=0$, $v_B=0$ e $v_S=v_{in}$ então $v_{gs}=-v_{in}$ e $v_{BS}=-v_{in}$



Configuracoes basicas CMOS

- Gate Comum



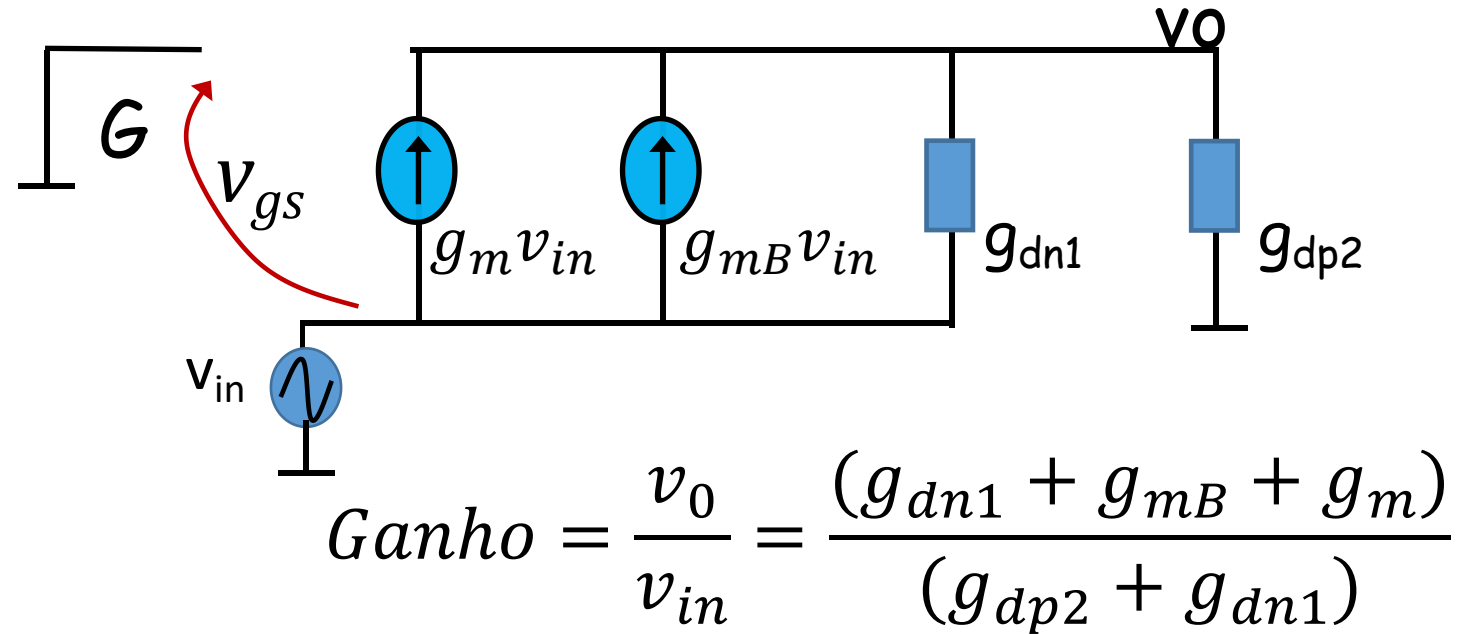
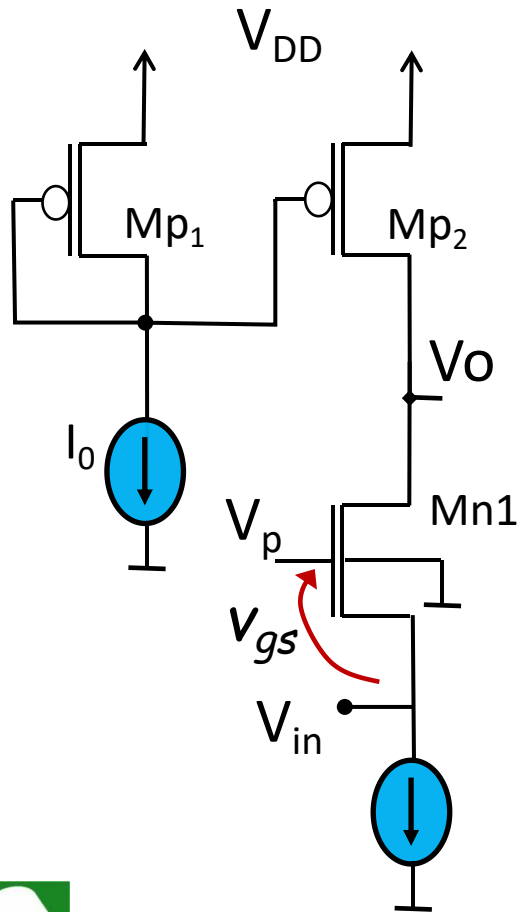
$$(v_{in} - v_0)g_{dn1} + v_{in}g_{mB} + v_{in}g_m = v_0g_{dp2}$$

$$v_{in}(g_{dn1} + g_{mB} + g_m) = v_0(g_{dp2} + g_{dn1})$$

$$Ganho = \frac{v_0}{v_{in}} = \frac{(g_{dn1} + g_{mB} + g_m)}{(g_{dp2} + g_{dn1})}$$



• Gate Comum

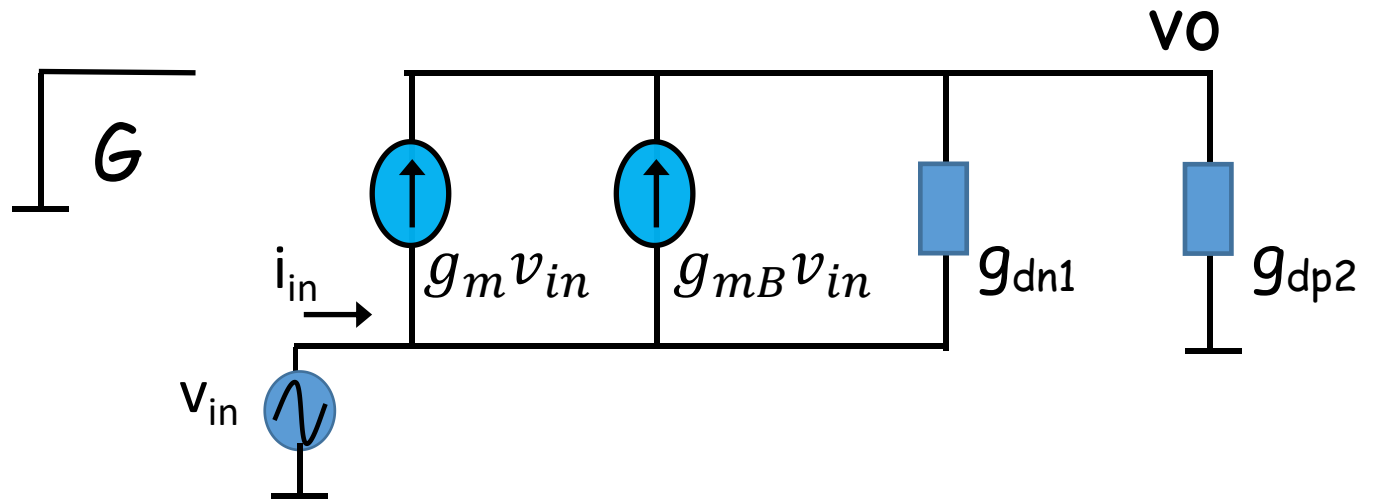
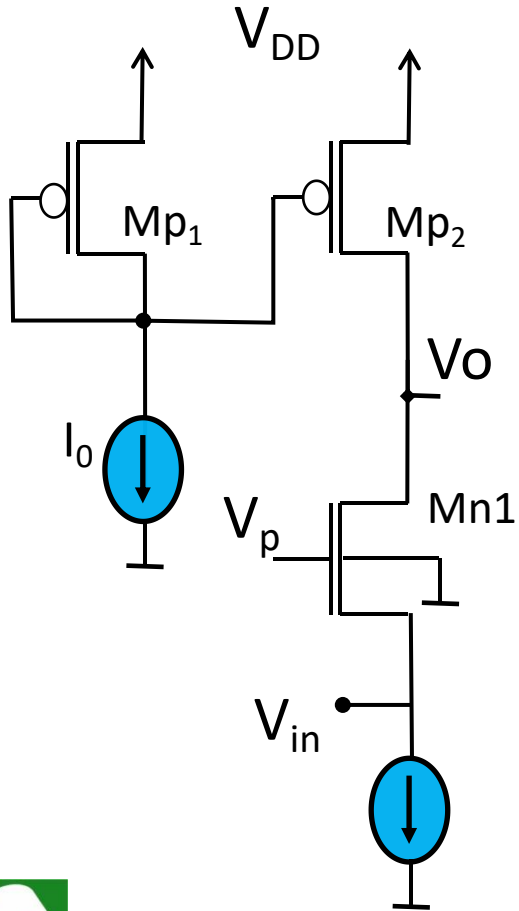


- parecido com o ganho do source comum
- g_{mB} acaba aumentando o ganho
- o ganho é positivo

(V_{in} aumenta $\rightarrow V_{GS}$ diminui $\rightarrow I_D$ diminui $\rightarrow V_{Dsp2}$ diminui $\rightarrow V_0$ aumenta)



- **Gate Comum:** impedancia de entrada (não dá para fazer por inspeção)



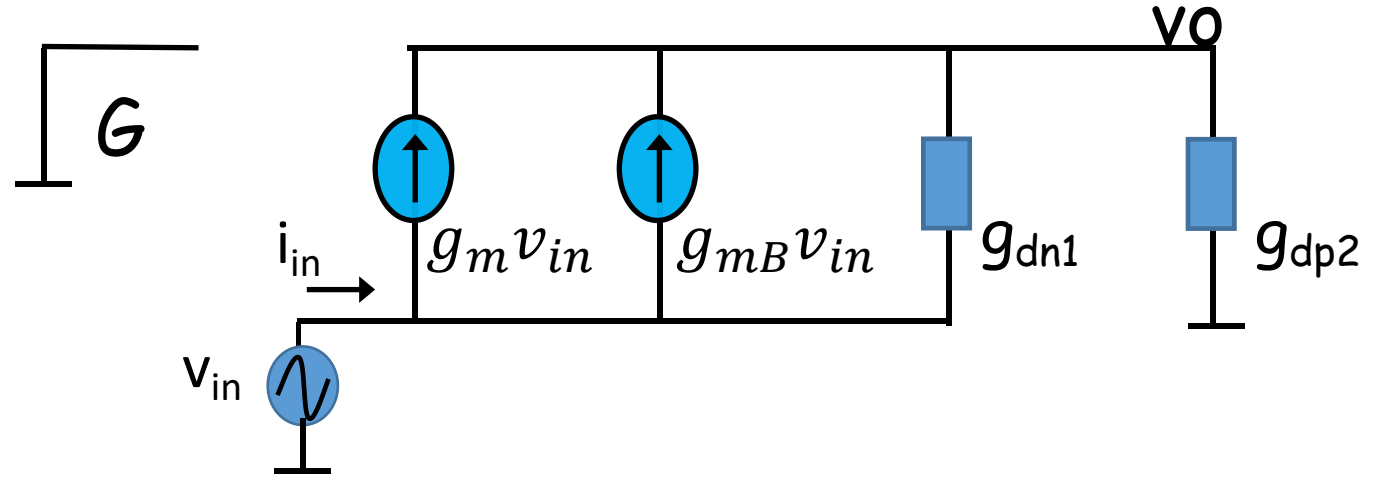
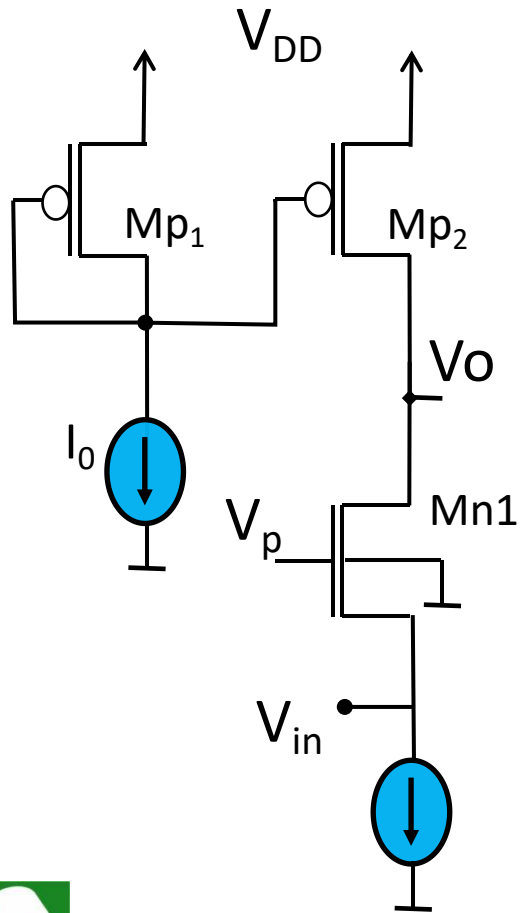
$$i_{in} = (v_{in} - v_0)g_{dn1} + v_{in}g_{mB} + v_{in}g_m$$

Usando a formula do ganho ja encontrada, podemos tirar o v_0 da expressão

$$Ganho = \frac{v_0}{v_{in}} = \frac{(g_{dn1} + g_{mB} + g_m)}{(g_{dp2} + g_{dn1})}$$



- **Gate Comum: impedancia de entrada**



$$i_{in} = v_{in} \left(1 - \frac{g_{dn1} + g_{mB} + g_m}{g_{dp2} + g_{dn1}} \right) g_{dn1} + v_{in} g_{mB} + v_{in} g_m$$

$$i_{in} \approx - v_{in} \frac{g_{dn1} + g_{mB} + g_m}{g_{dp2} + g_{dn1}} g_{dn1} + v_{in} g_{mB} + v_{in} g_m$$



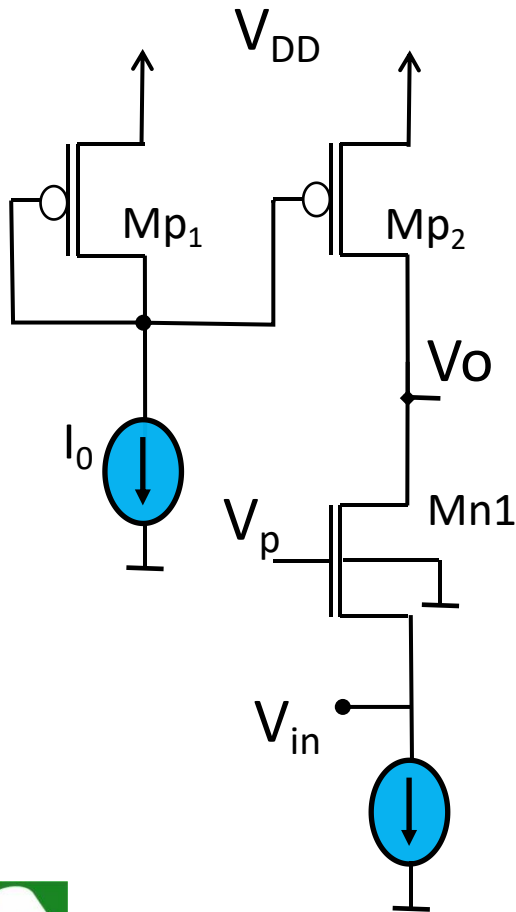
- **Gate Comum: impedancia de entrada**

$$i_{in} \approx -v_{in} \frac{(g_{dn1} + g_{mB} + g_m)}{(g_{dp2} + g_{dn1})} g_{dn1} + v_{in} g_{mB} + v_{in} g_m$$

$$i_{in} \approx -v_{in} \frac{(g_{mB} + g_m)}{(g_{dp2} + g_{dn1})} g_{dn1} + v_{in} g_{mB} + v_{in} g_m$$

$$i_{in} \approx v_{in} (g_{mB} + g_m) \left(1 - \frac{g_{dn1}}{(g_{dp2} + g_{dn1})} \right)$$

$$i_{in} \approx v_{in} (g_{mB} + g_m) \left(\frac{g_{dn2}}{g_{dn1} + g_{dp2}} \right)$$



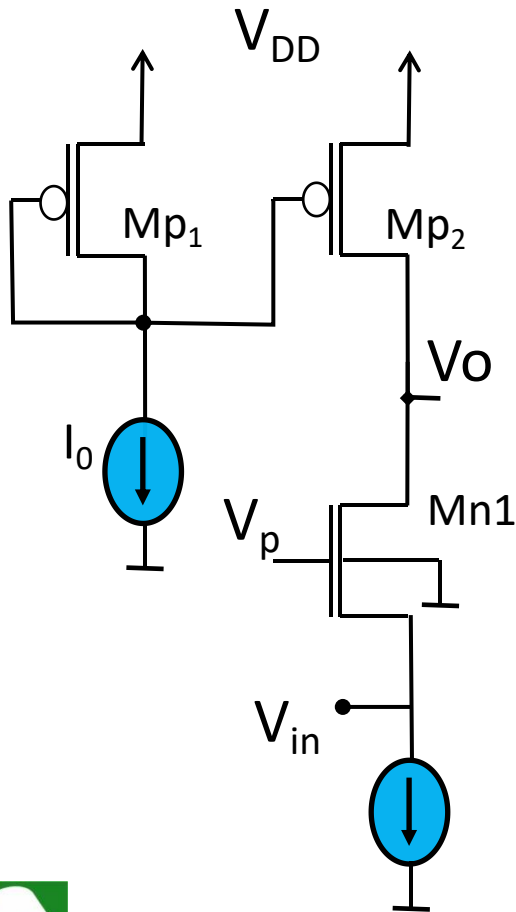
- **Gate Comum: impedancia de entrada**

$$i_{in} \approx v_{in}(g_{mB} + g_m)\left(\frac{g_{dn2}}{g_{dn1} + g_{dp2}}\right)$$

$$Z_{in} = \frac{v_{in}}{i_{in}} = \frac{1}{(g_{mB} + g_m)}\left(1 + \frac{g_{dn1}}{g_{dp2}}\right)$$

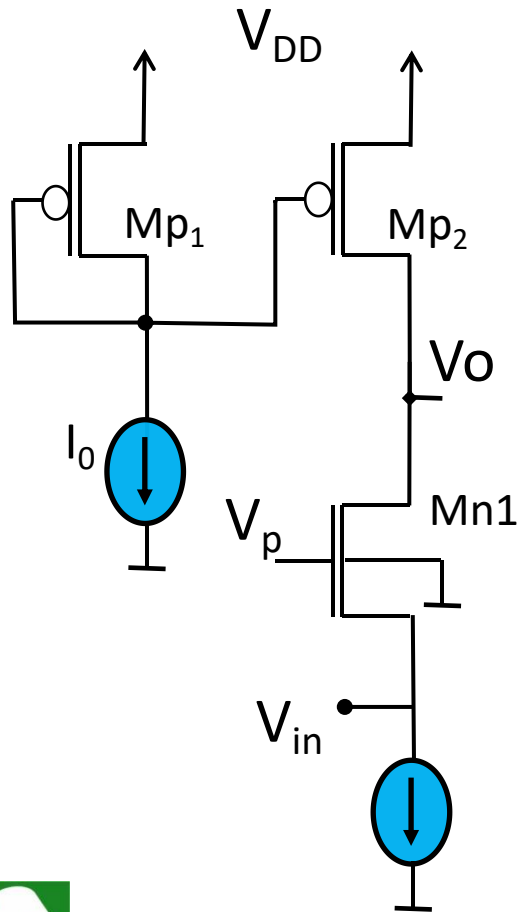
Caso $V_{An1} \approx V_{Ap2}$, como a corrente de dreno é igual nos dois transistores, teremos que $g_{dn1} = g_{dp2}$ e

$$Z_{in} = \frac{v_{in}}{i_{in}} = \frac{2}{(g_{mB} + g_m)} < \frac{2}{g_m}$$



- **Gate Comum: impedancia de entrada**

Suponha desejamos uma impedancia de entrada inferior a $50\ \Omega$ e que tensão de overdrive em M_{n1} , $(V_{GS} - V_T)$, seja de $0,2\text{ V}$.



$$Z_{in} = 50\Omega = \frac{2}{(g_{mB} + g_m)} < \frac{2}{g_m} = \frac{2}{\frac{2I_D}{V_{gs} - V_T}} = \frac{V_{gs} - V_T}{I_D}$$

Fazendo

$$I_D = 4mA$$

\Rightarrow

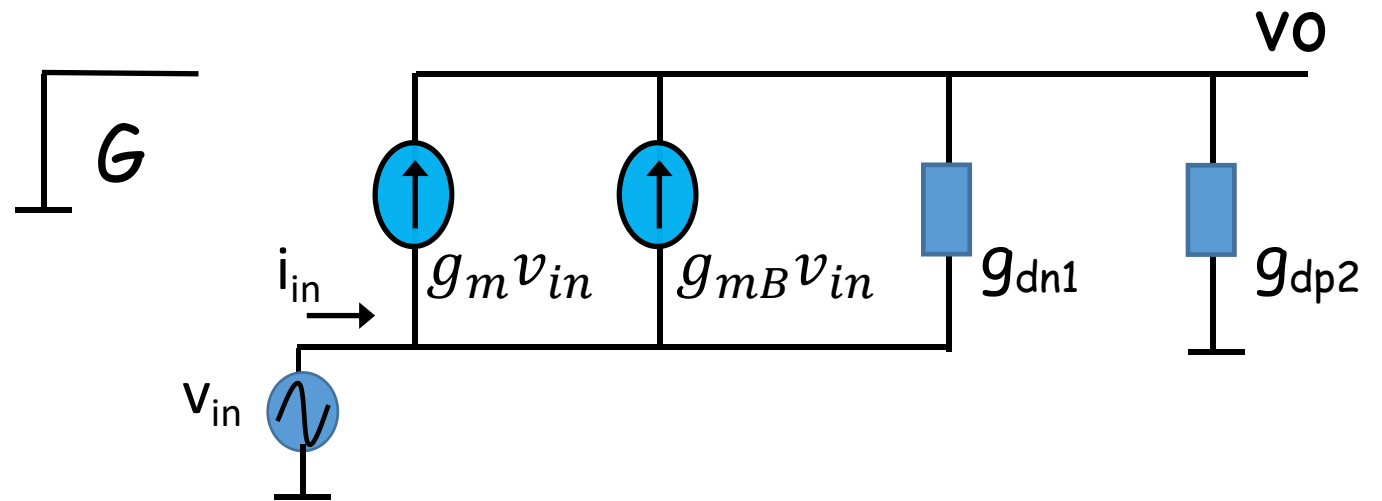
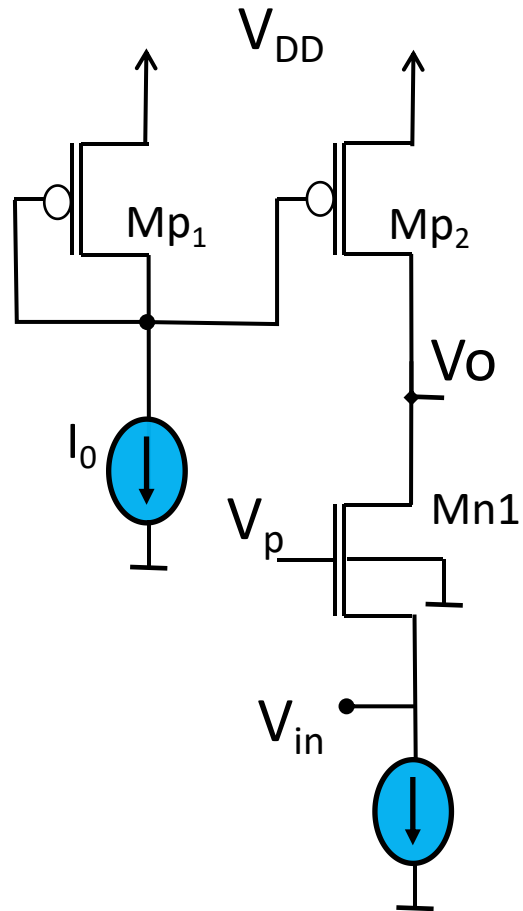
$$\frac{V_{gs} - V_T}{I_D} = 50$$

Assim

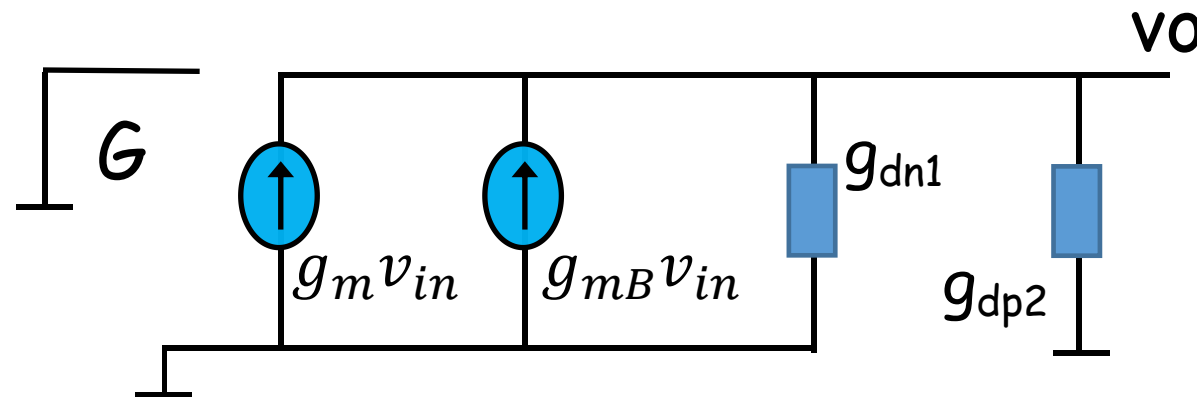
$$Z_{in} < \frac{V_{gs} - V_T}{I_D} = 50$$



- **Gate Comum: impedancia de saida**



Desativando v_{in} teremos as fontes independentes desativadas também

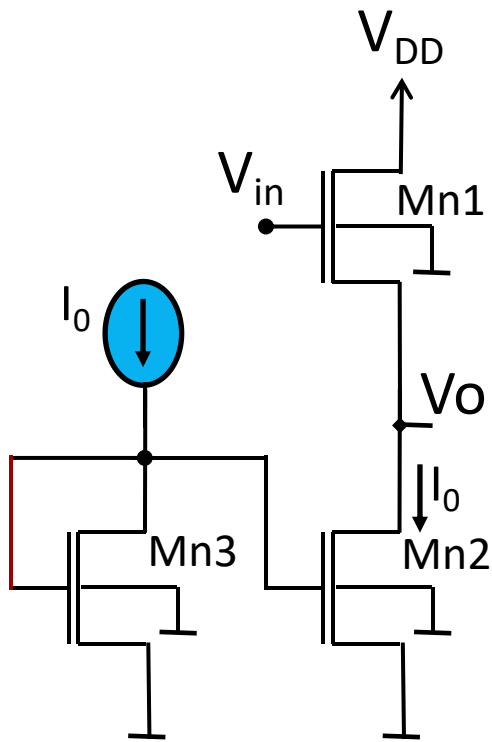


$$Z_{out} = \frac{1}{(g_{dn1} + g_{dp2})}$$



Configurações Básicas CMOS

- Dreno Comum



Vamos considerar que $Mn3$ e $Mn2$ são iguais. Assim a corrente em $Mn1$ e $Mn2$ será I_0 e, desprezando, a modulação de canal temos

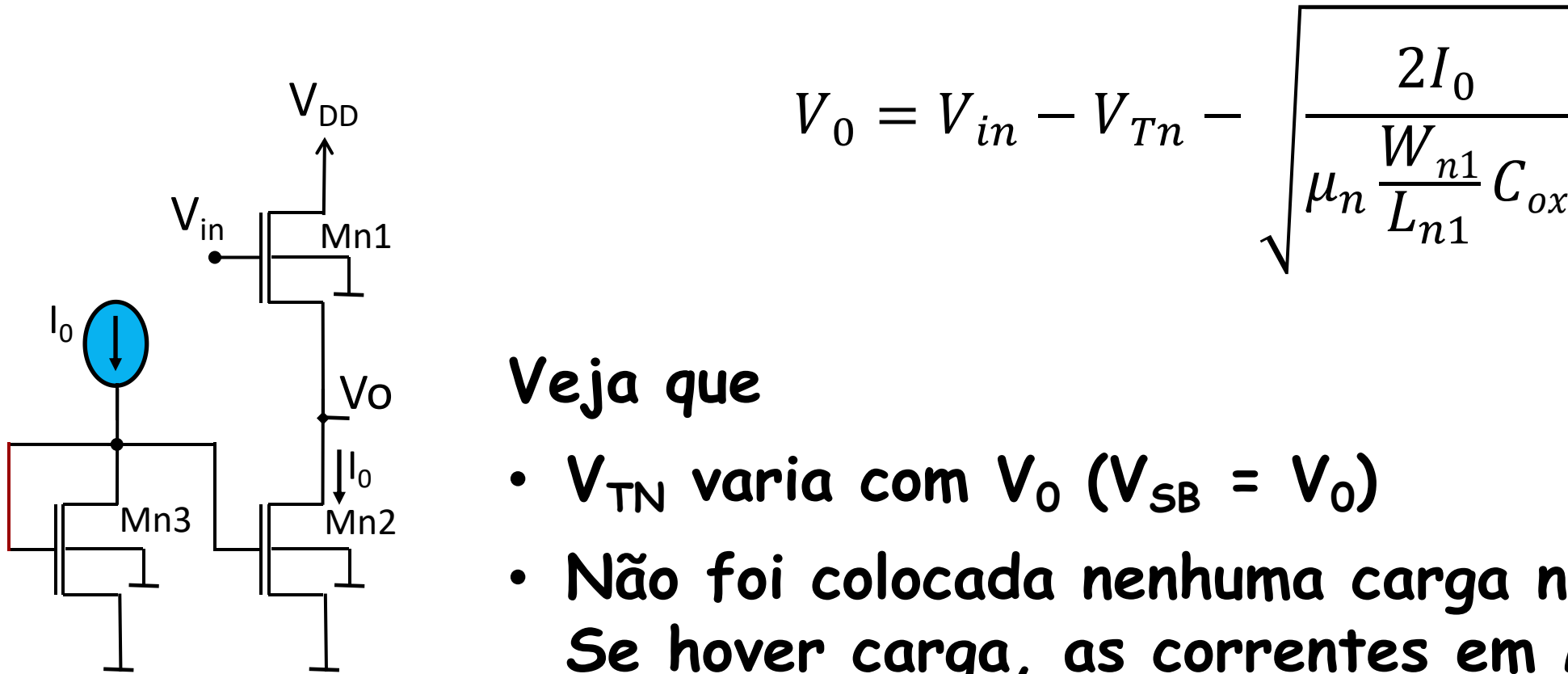
$$I_0 = \mu_n \frac{W_{n1}}{2L_{n1}} C_{ox} (V_{in} - V_0 - V_{Tn})^2$$

$$\sqrt{\frac{2I_0}{\mu_n \frac{W_{n1}}{L_{n1}} C_{ox}}} = (V_{in} - V_0 - V_{Tn})$$



Configurações Básicas CMOS

- Dreno Comum



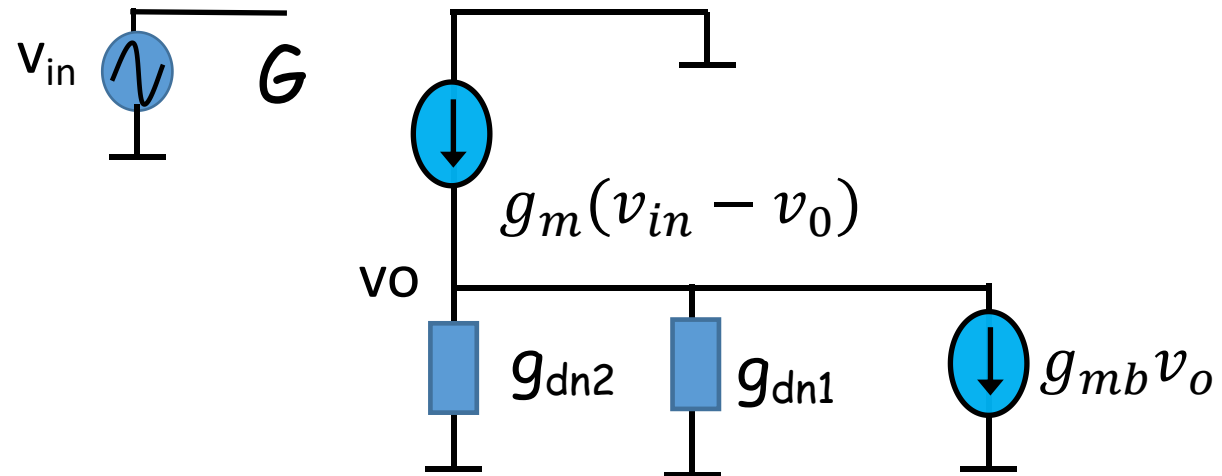
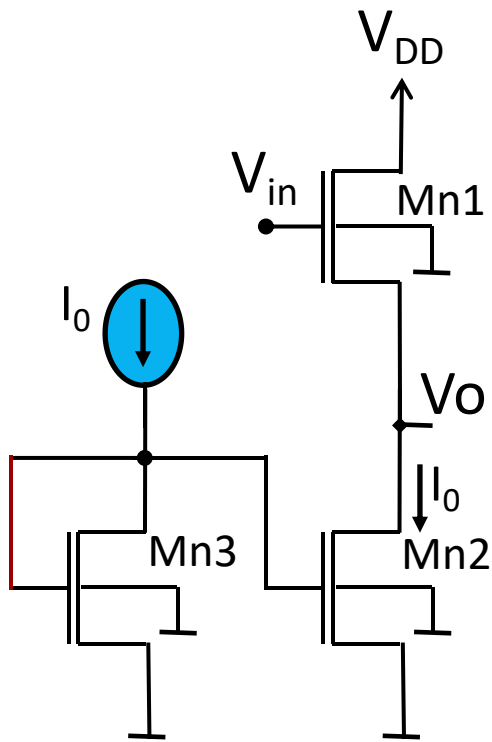
Veja que

- V_{TN} varia com V_0 ($V_{SB} = V_0$)
- Não foi colocada nenhuma carga na saída. Se houver carga, as correntes em Mn1 e Mn2 ficam diferentes



Configurações Básicas CMOS

- Dreno Comum: pequenos sinais



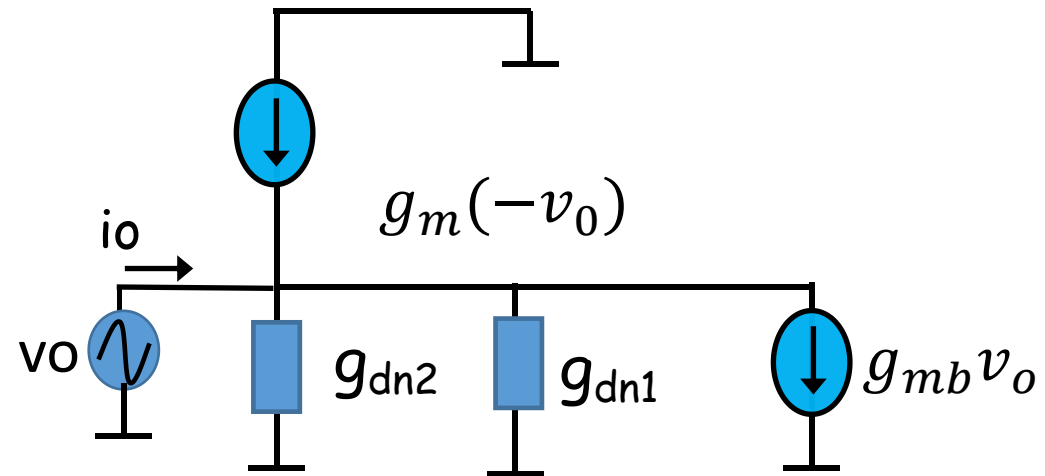
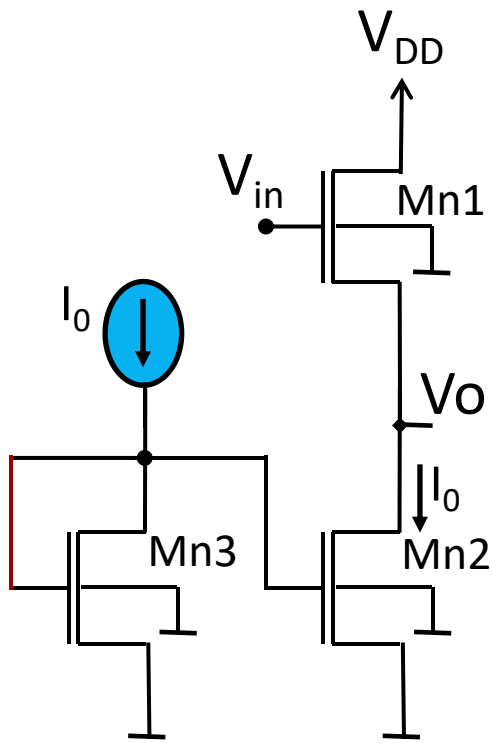
$$\frac{v_o}{v_{in}} = \frac{g_m}{(g_{dn2} + g_{dn1} + g_{mb} + g_m)}$$

O ganho neste caso é sempre menor do que um.



Configurações Básicas CMOS

- Dreno Comum: impedancia de saída ($v_{in} = 0$)

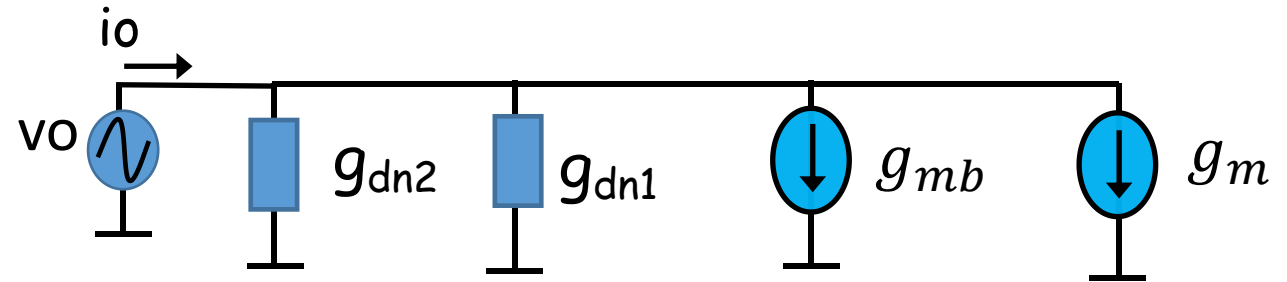
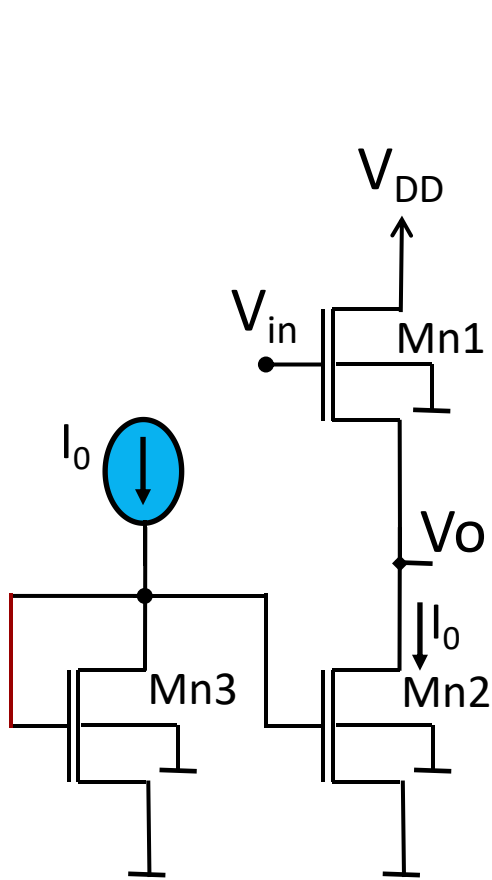


Aplicamos uma tensão em v_o e determinamos i_o . Por inspeção vemos que a impedancia de saída é o paralelo de g_{dn1} , g_{dn2} , g_m e g_{mb}



Configurações Básicas CMOS

- Dreno Comum: impedancia de saída ($v_{in} = 0$)



$$Z_{out} = \frac{1}{(g_{dn2} + g_{dn1} + g_{mb} + g_m)} \approx \frac{1}{g_{mb} + g_m}$$

Essa impedancia pode ser feita pequena. Por exemplo, se tensão de overdrive em $Mn1$ for 0,2V e a corrente for de 4 mA, a impedancia de saída será inferior a 50 Ω



Questão 4 (2,5)

Considere uma fonte com **impedância de saída de $50\ \Omega$** e uma **carga de $30\ \Omega$** . Deseja-se projetar um **circuito que seja colocado entre a fonte e a carga e que possibilite (Figura 7):**

- **$|\text{ganho de tensão total}| = 10 \cdot \sqrt{2}$**
- **máxima transferência de potencia na entrada (impedância de entrada de $50\ \Omega$)**
- **máxima transferência de potencia na saída (impedância de saída = $30\ \Omega$).**

Este circuito é constituído por **dois blocos, Bloco 1 e Bloco 2 (Figura 8)**. Considere que $K_{nM1} = K_{nM2} = 0,5\text{mA/V}^2$, $(W/L)_{M1} = 200$, $(W/L)_{M2} = 300$ e, para M1 e M2, $g_{mb} = (\sqrt{2} - 1)g_m$ ($k_n = \mu_n C_{ox}$)

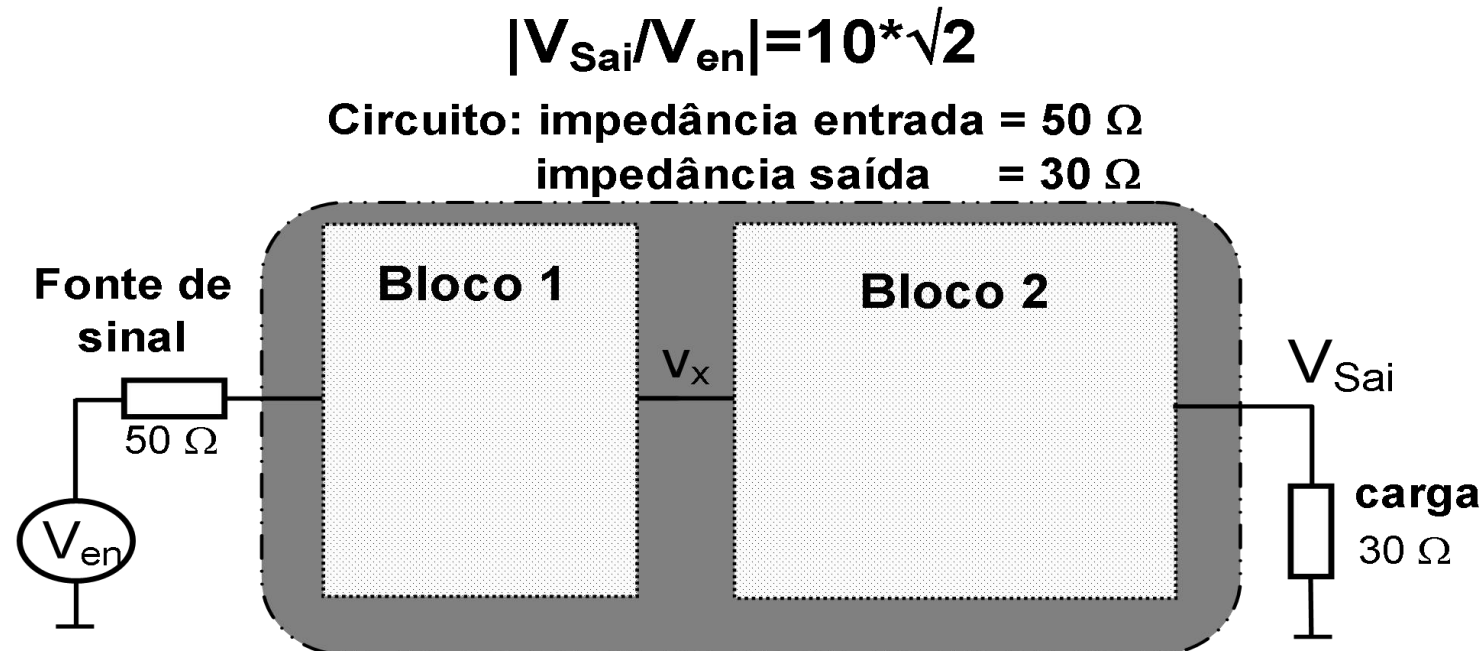


Figura 7. Circuito com ganho 10.



- 4.1 Justifique as configurações aplicadas na implementação dos Blocos 1 e 2 (Figura 8)(0,3).
- 4.2 Determine a expressão da impedância de entrada, vista de V_s , Figura 8a, e da impedância de saída, vista de V_o , Figura 8a (considere r_0 grande) (0,5)?
- 4.3 Determine a expressão do ganho, V_{sai}/V_{en} , Figura 7. Utilize o fato de a impedância de entrada do Bloco 1 ser $50\ \Omega$ e a impedância de saída do Bloco 2 ser $30\ \Omega$ (considere r_0 grande) (0,6)?
- 4.4 Determine o valor numérico de R_d para termos $|\text{ganho de tensão total}| = 10\sqrt{2}$ (0,6).
- 4.5 Determine os valores numéricos de I_1 e I_2 (0,5)?

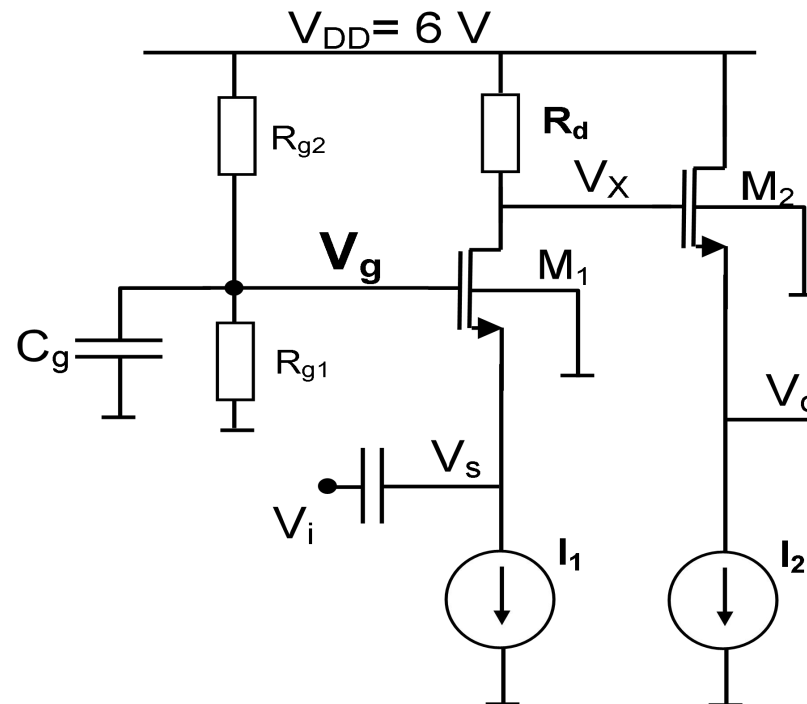


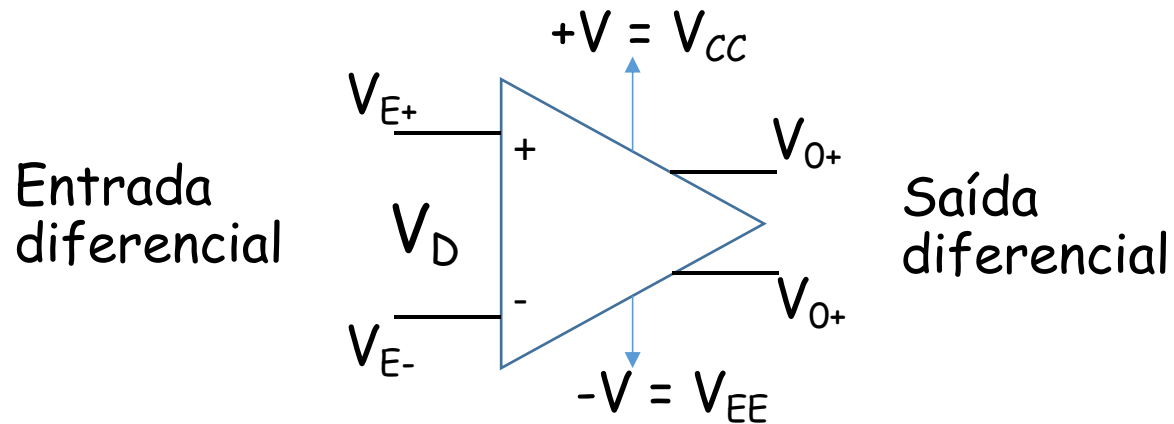
Figura 8. Circuito *gate* comum (bloco 1) e circuito dreno comum (bloco 2).



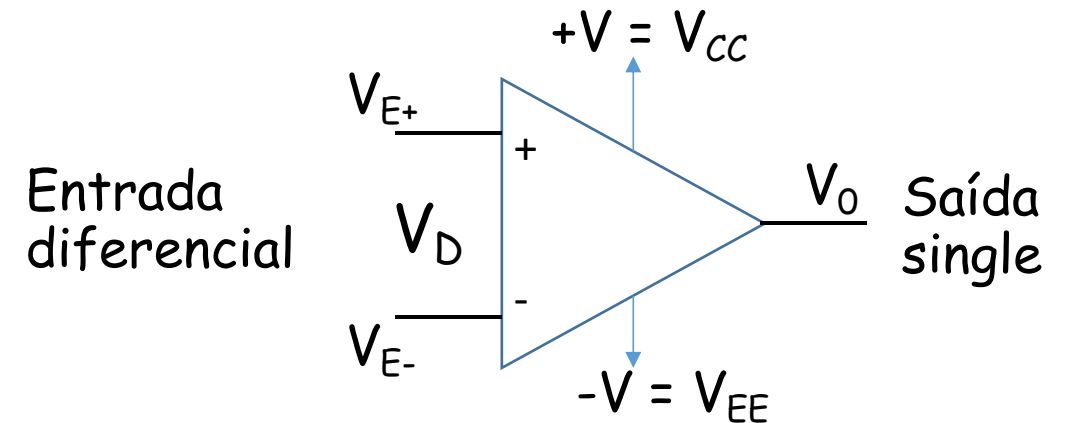
Par Diferencial

Uma nova estrutura de circuitos. Veremos agora tanto em bipolar como em MOS

Pares diferenciais aparecem na entrada de Amplificadores Operacionais



Saida Diferencial



Saida Single



Operação do Amplificador Operacional

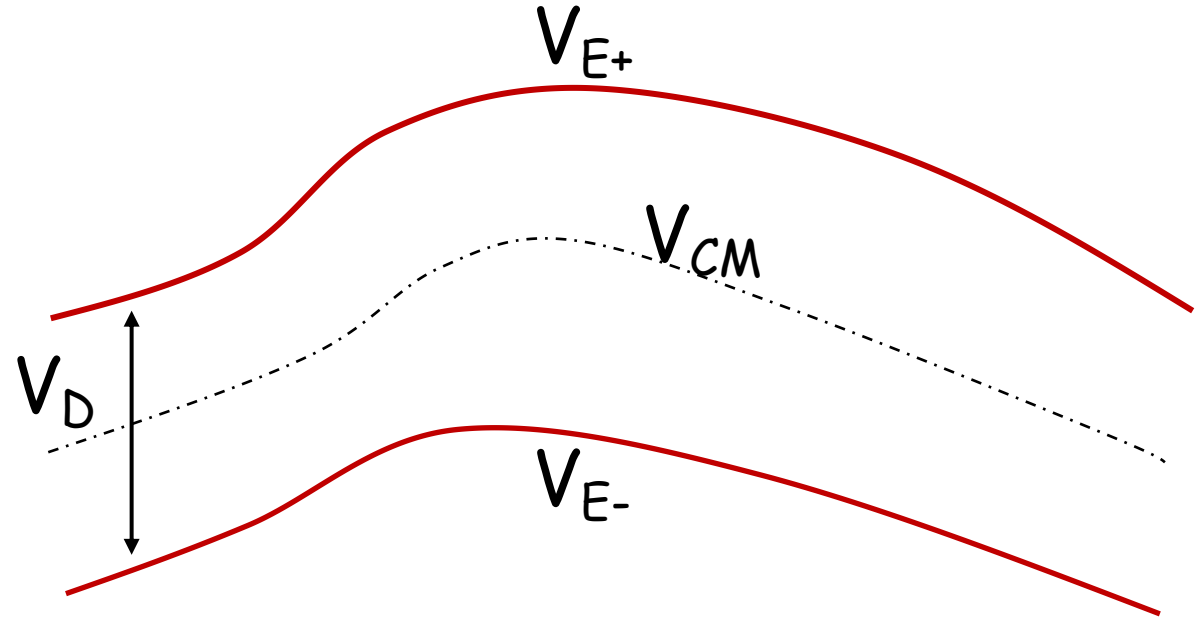
(duas entradas e uma saída)

$$V_{CM} = (V_{E+} + V_{E-})/2 \quad V_{CM} = \text{tensão de modo comum (common mode)}$$

$$V_D = V_{E+} - V_{E-} \quad V_D = \text{tensão de diferencial}$$

$$V_{E+} = V_D/2 + V_{CM}$$

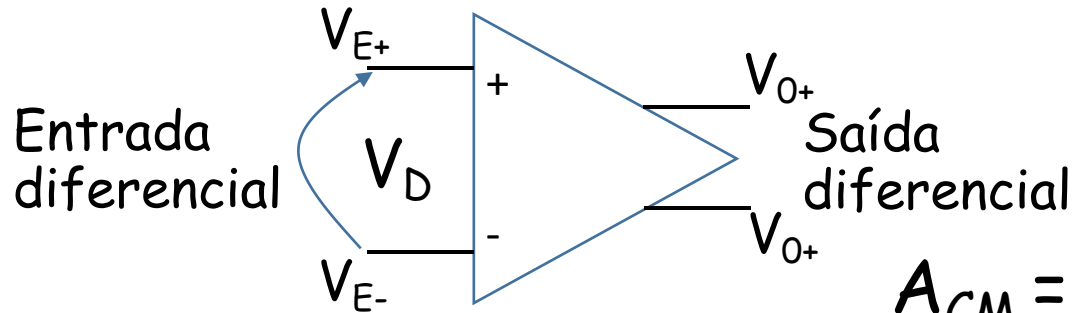
$$V_{E-} = -V_D/2 + V_{CM}$$



Par Diferencial

Definições

$$A_D = \text{Ganho Diferencial} = \frac{V_{0+} - V_{0-}}{V_{E+} - V_{E-}} = \frac{V_{0+} - V_{0-}}{V_D}$$



$$A_D = \text{Ganho Dif. single} = \frac{V_0}{V_{E+} - V_{E-}} = \frac{V_0}{V_D}$$

$$A_{CM} = \text{Ganho de Modo Comum} = \frac{\Delta(V_{0+} + V_{0-})/2}{\Delta V_{CM}}$$

$$A_{CM} = \text{Ganho CM single} = \frac{\Delta V_0}{\Delta V_{CM}}$$

O que se deseja num AmpOp ou num par diferencial é

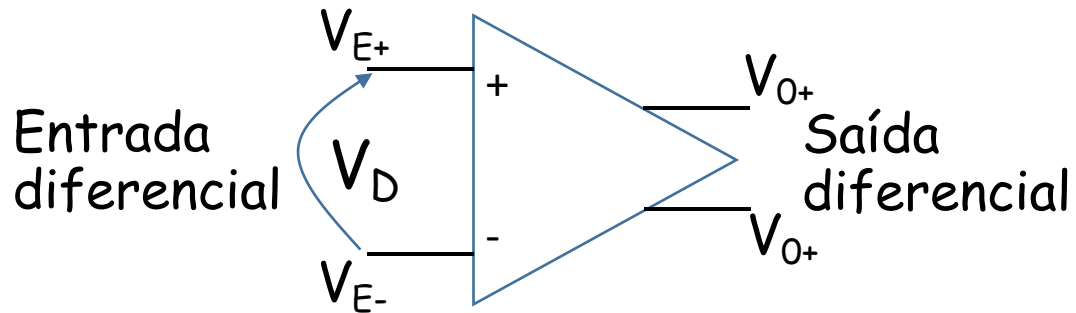
✓ $A_D \rightarrow \infty$, ou seja ganho diferencial grande

✓ $A_{CM} \rightarrow 0$, ou seja ganho de modo comum pequeno



Par Diferencial

Definições



$$A_D = \frac{V_{O+} - V_{O-}}{V_{E+} - V_{E-}} = \frac{V_{O+} - V_{O-}}{V_D}$$

$$A_{CM} = \frac{\Delta(V_{O+} + V_{O-})/2}{\Delta V_{CM}}$$

CMRR: Common Mode Rejection Rate

$$CMRR = \left| \frac{A_D}{A_{CM}} \right|$$

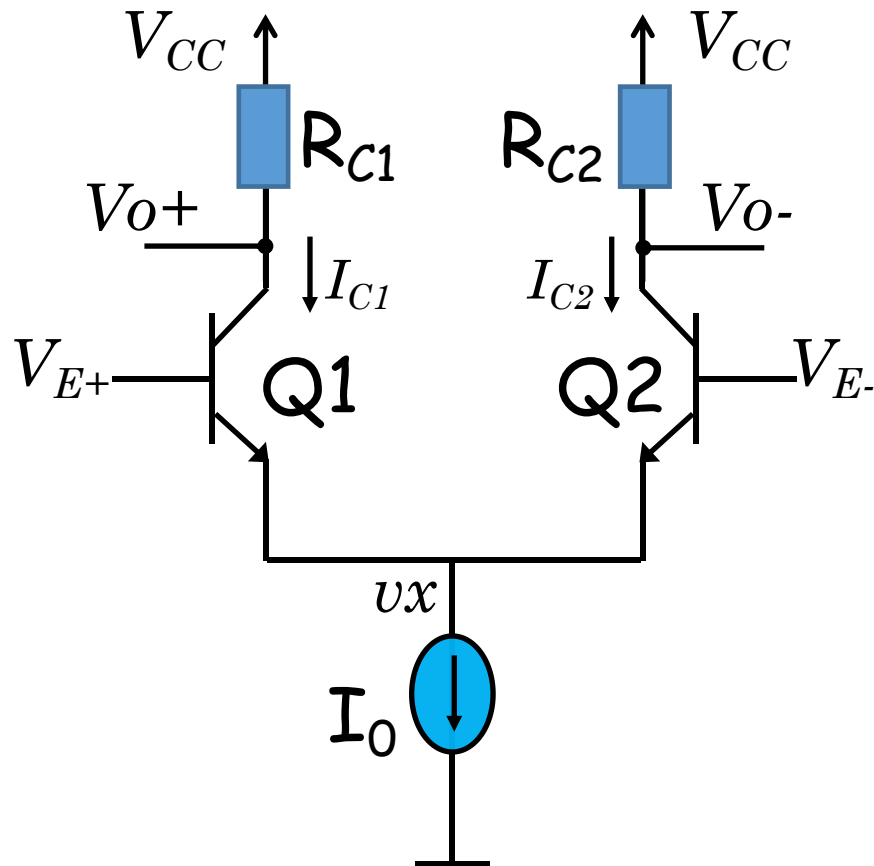
O CMRR costuma ser dado em dB

$$CMRR = 20 \log_{10} \left| \frac{A_D}{A_{CM}} \right|$$

valor desejável: acima de 60 dB



Par Diferencial Bipolar



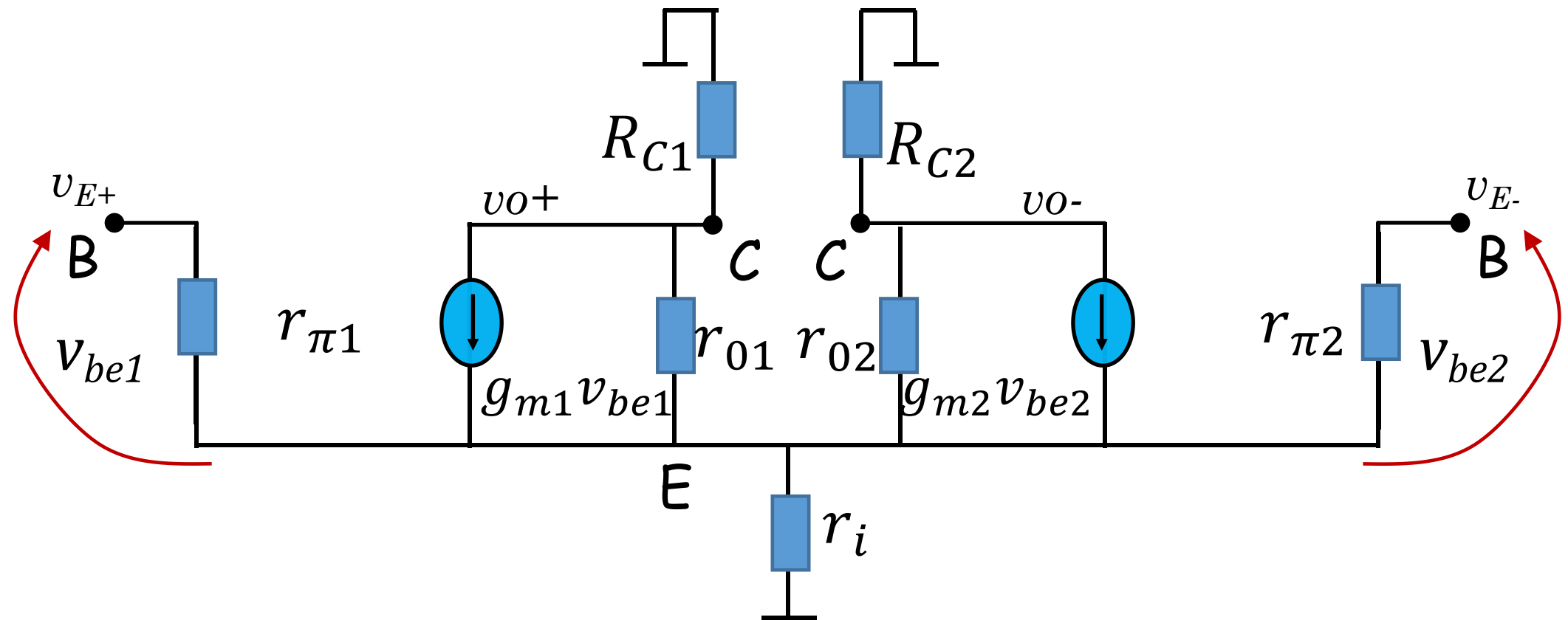
Para o correto funcionamento do par diferencial devemos ter:

- ✓ Q1 igual a Q2
- ✓ R_{C1} igual a R_{C2}

Vamos determinar como opera o par diferencial em situações simples



Par Diferencial Bipolar



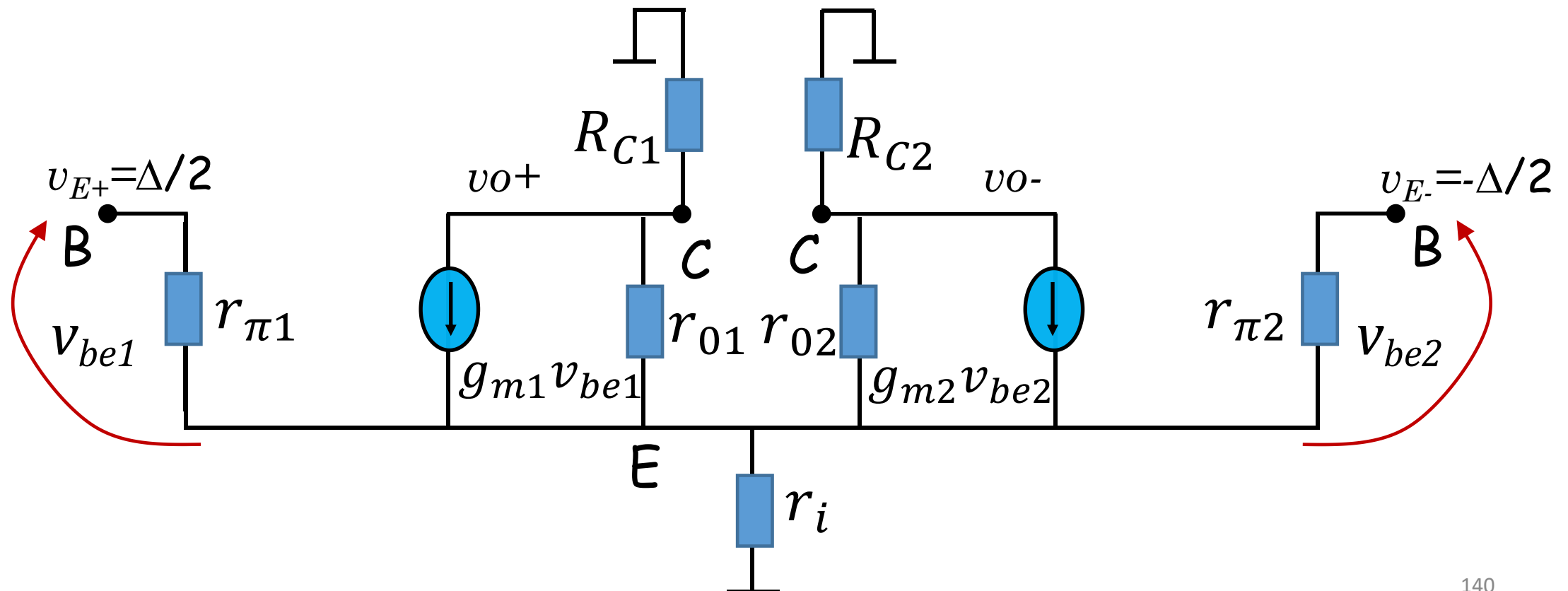
Circuito um pouco grande para analisar. Temos que agir de forma inteligente para conseguir fazer a análise com o menor trabalho possível



Par Diferencial Bipolar

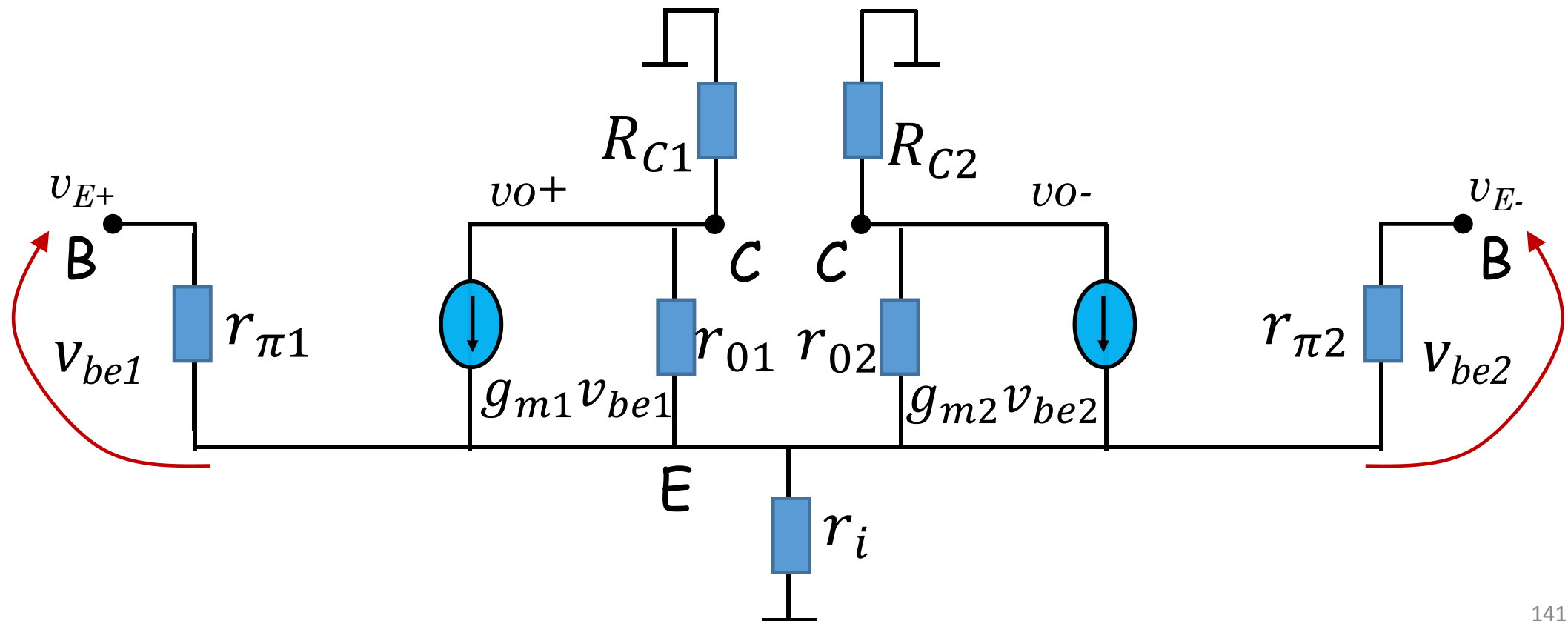
De inicio vamos analisar o comportamento do circuito para uma entrada diferencial. Neste caso

$$v_{E+} = \Delta/2 \quad \text{e} \quad v_{E-} = -\Delta/2$$



Em vista do teorema da superposicao, podemos, para o caso diferencial dividir o problema em dois

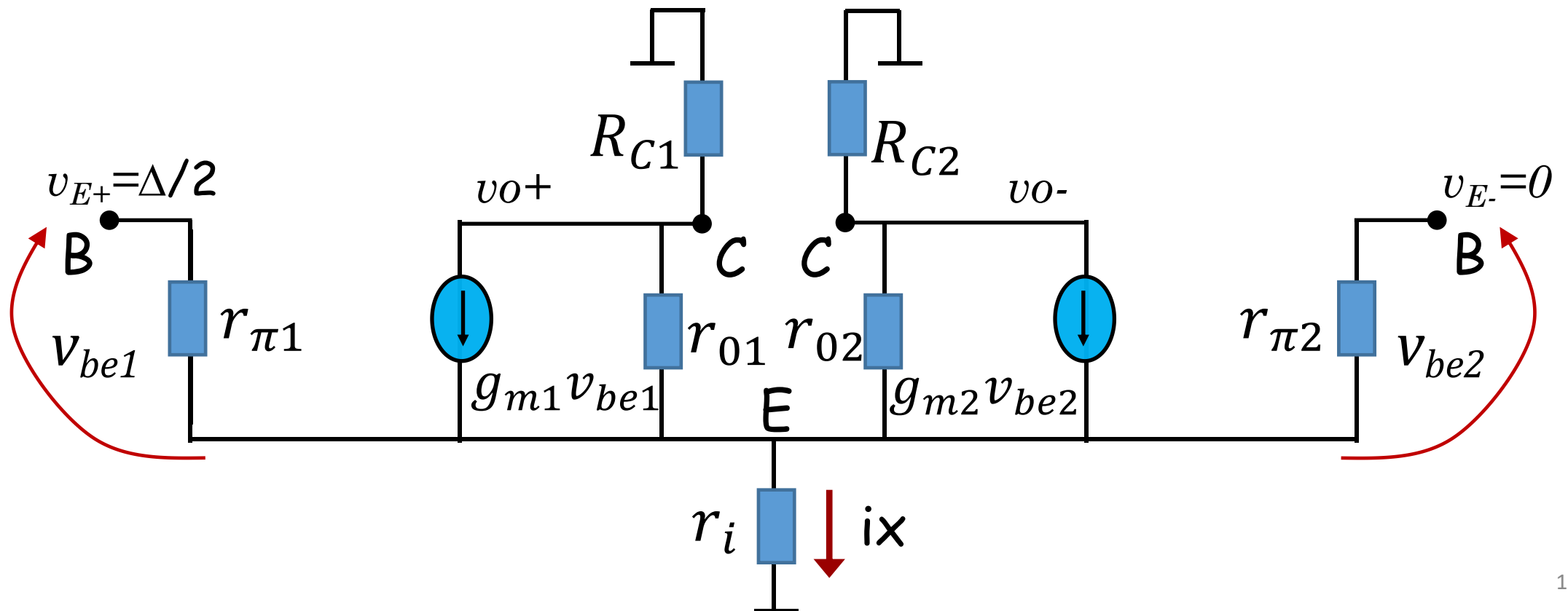
1. $v_{E+} = \Delta/2$ e $v_{E-} = 0$
2. $v_{E+} = 0$ e $v_{E-} = -\Delta/2$



Par Diferencial Bipolar

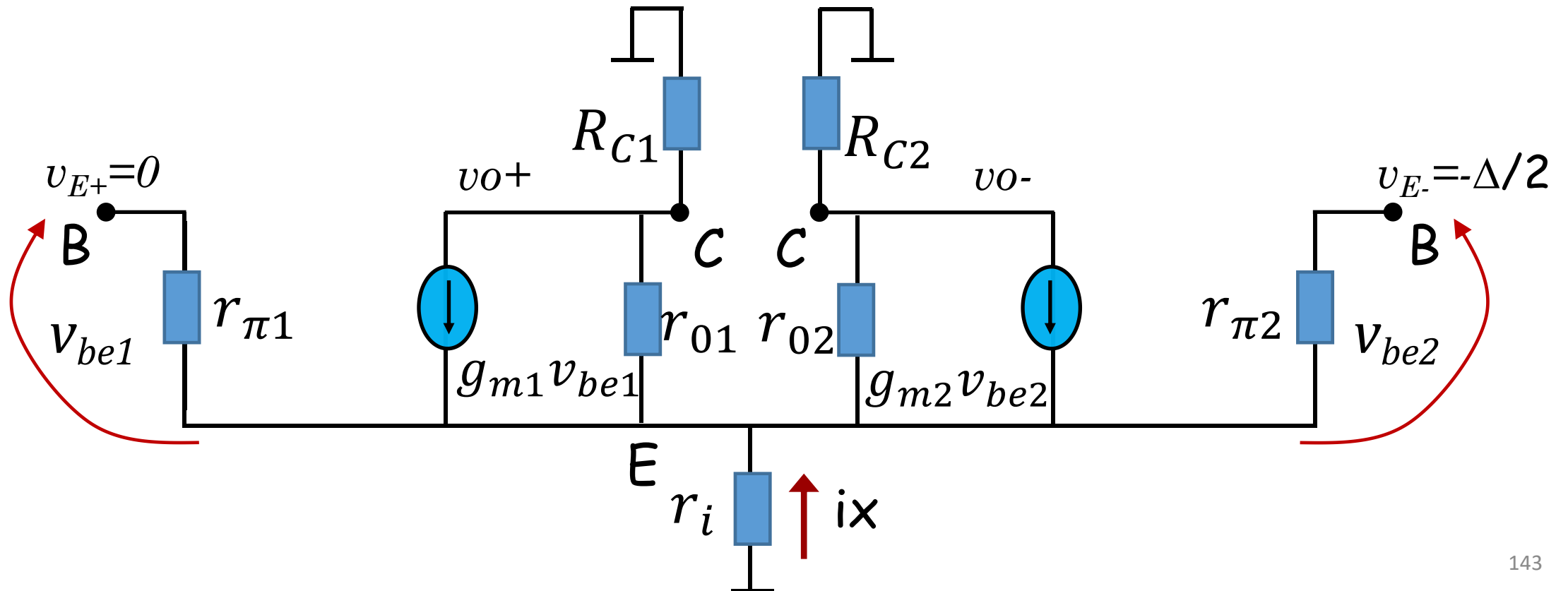
1. $v_{E+} = \Delta/2$ e $v_{E-} = 0$

Vamos considerar que a corrente encontrada em r_i seja i_x



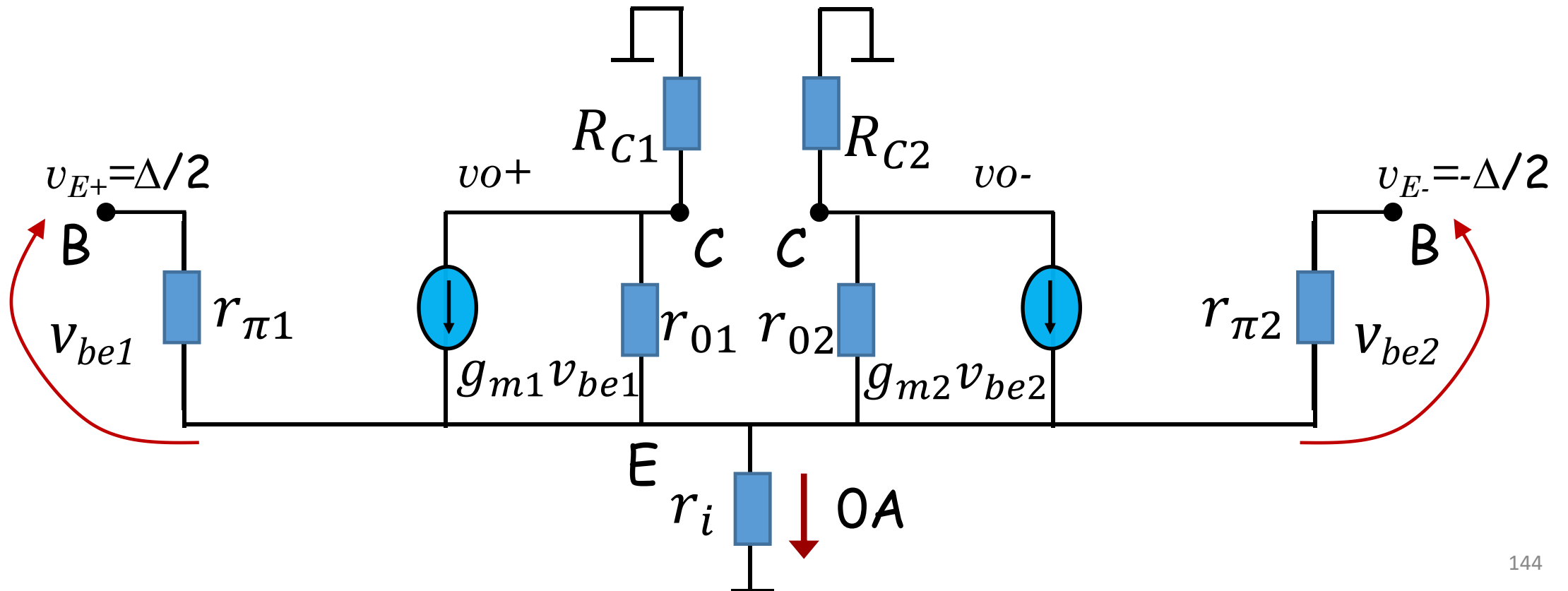
Par Diferencial Bipolar

Para a outra entrada do caso diferencial, $v_{E+} = 0$ e $v_{E-} = -\Delta/2$, deveremos então encontrar que a corrente em r_i é $-ix$ (devemos considerar aqui que $R_{C1} = R_{C2}$ e que $Q1 = Q2$)



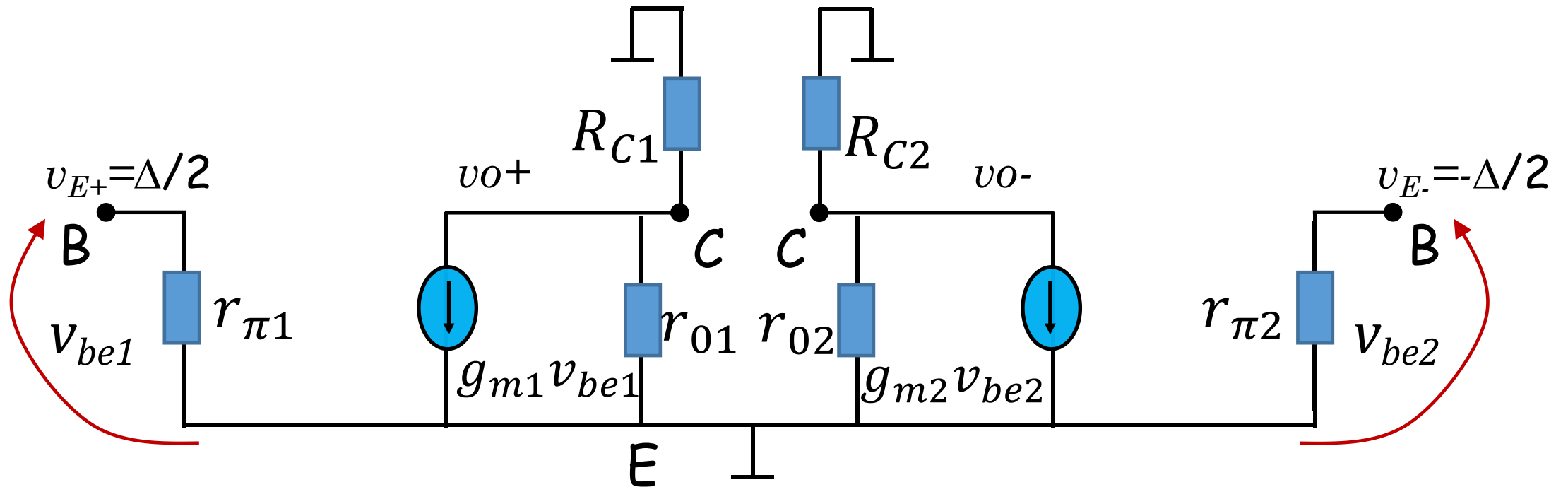
Par Diferencial Bipolar

Concluimos que, para o caso de entrada diferencial, a corrente total em r_i será zero e que, portanto, a tensão no nó E deve ser zero.



Par Diferencial Bipolar

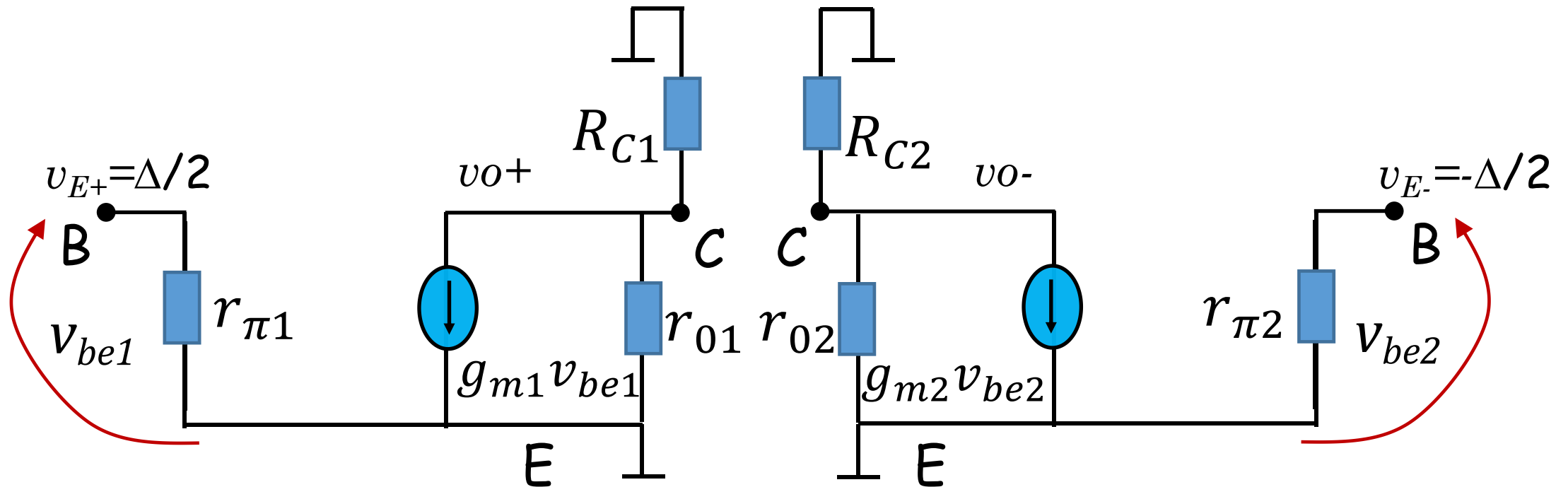
Podemos redesenhar o circuito colocando o nó E em terra.
Podemos avançar mais, reparando que o circuito poderá ser separado em duas partes



Par Diferencial Bipolar

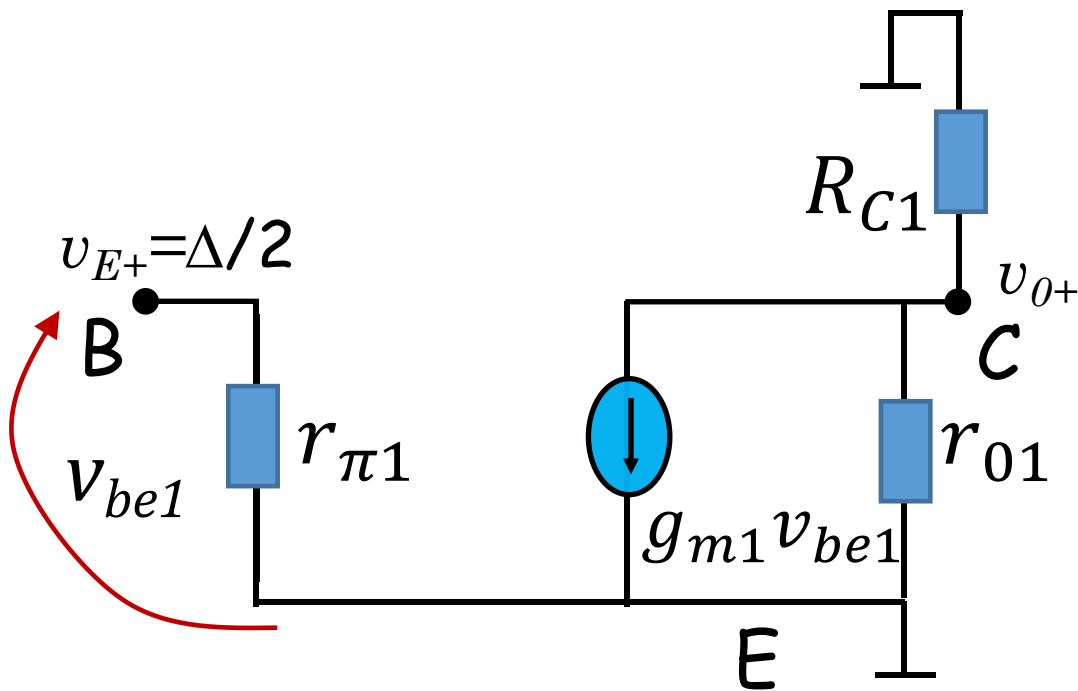
Ficamos entao com o circuito abaixo.

Basta analisar um dos lados do circuito (no outro as correntes e tensoes serão o oposto do achado)



Par Diferencial Bipolar

Concluindo, para uma entrada diferencial, analisamos apenas o circuito abaixo (lado direito)



É fácil ver que a tensão na saída será

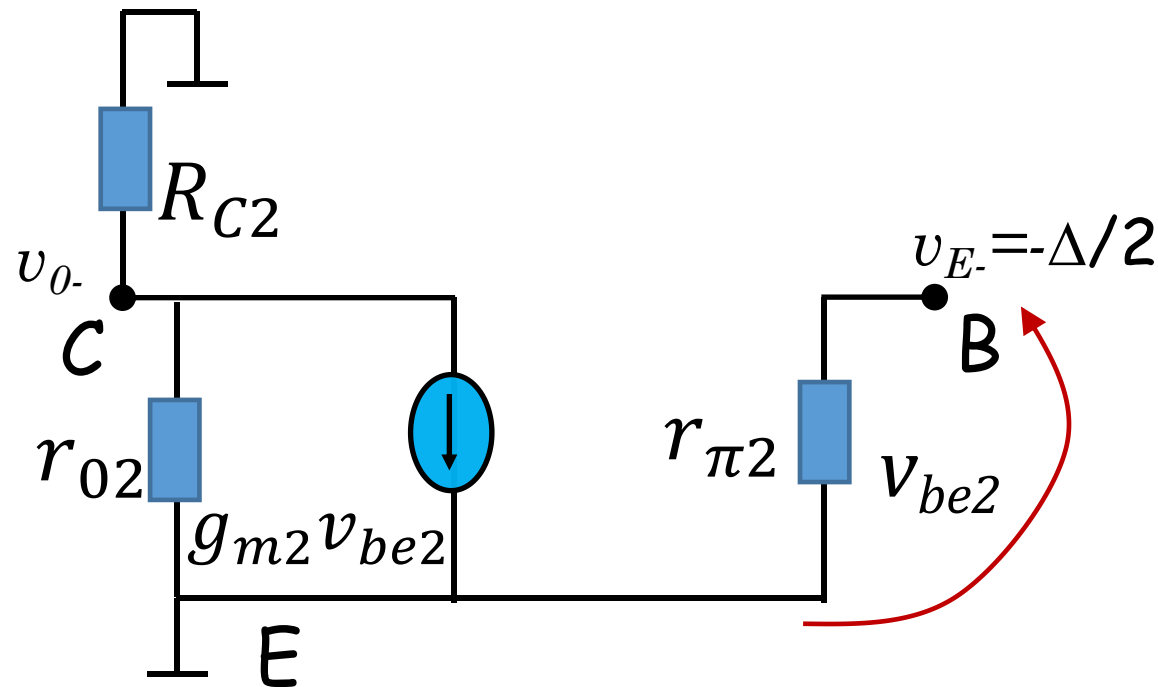
$$v_{o+} = -\frac{\Delta}{2} g_{m1} (R_{C1} // r_{o1})$$



Par Diferencial Bipolar

Para o outro lado (lado esquerdo) a tensão na saída será

$$v_{0-} = \frac{\Delta}{2} g_{m1} (R_C // r_o)$$



Observe que não é necessário se resolver os dois lado. A resposta de um é o oposto do outro



Par Diferencial Bipolar

O ganho diferencial será, portanto

$$A_D = \frac{v_{0+} - v_{0-}}{v_{E+} - v_{E-}} = -g_{m1}(R_C // r_o)$$

Havíamos chegado, com uma análise de grandes sinais e linearização, que o ganho diferencial era

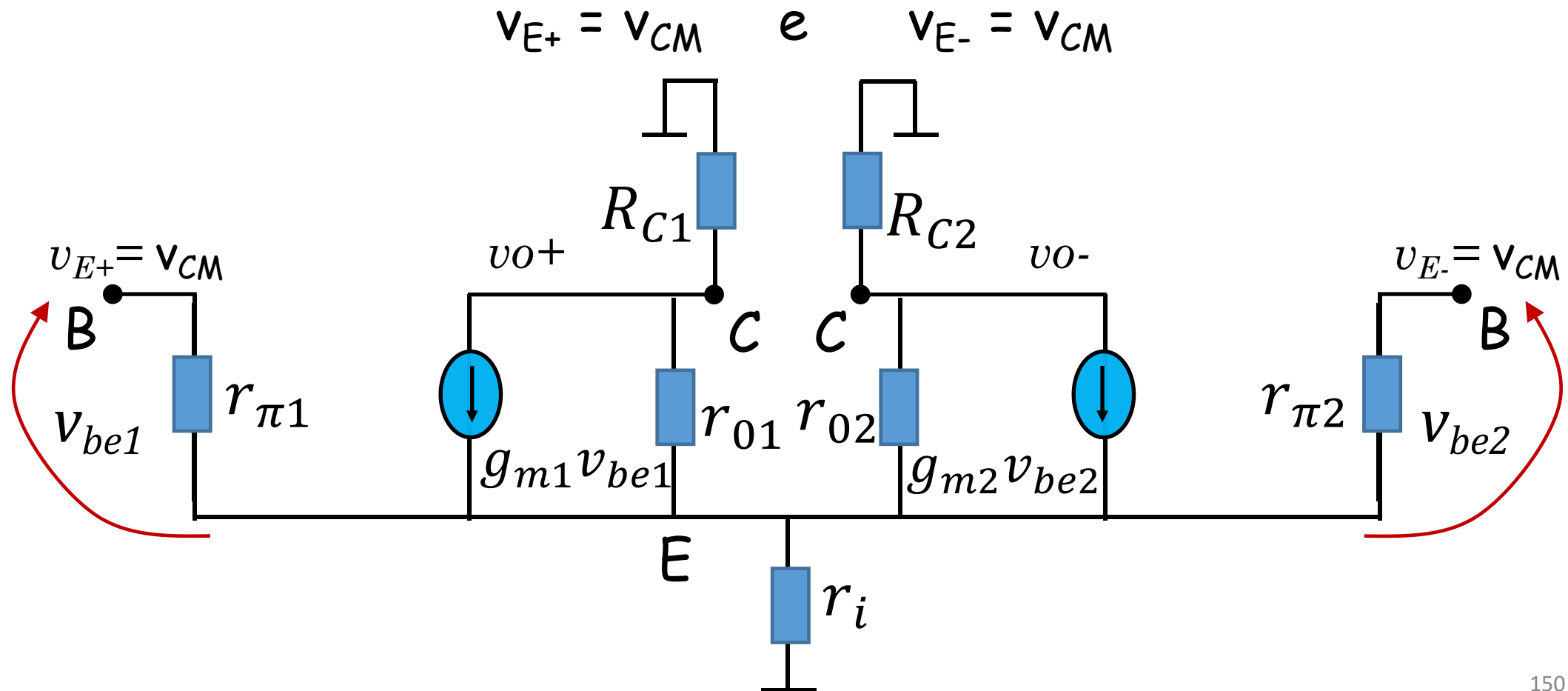
$$A_D = \frac{v_{0+} - v_{0-}}{v_{E+} - v_{E-}} = -g_{m1}R_C$$

Apenas não apareceu o r_o que reflete o Efeito Early. Este não foi considerado na análise com grandes sinais devido as dificuldades que introduziria



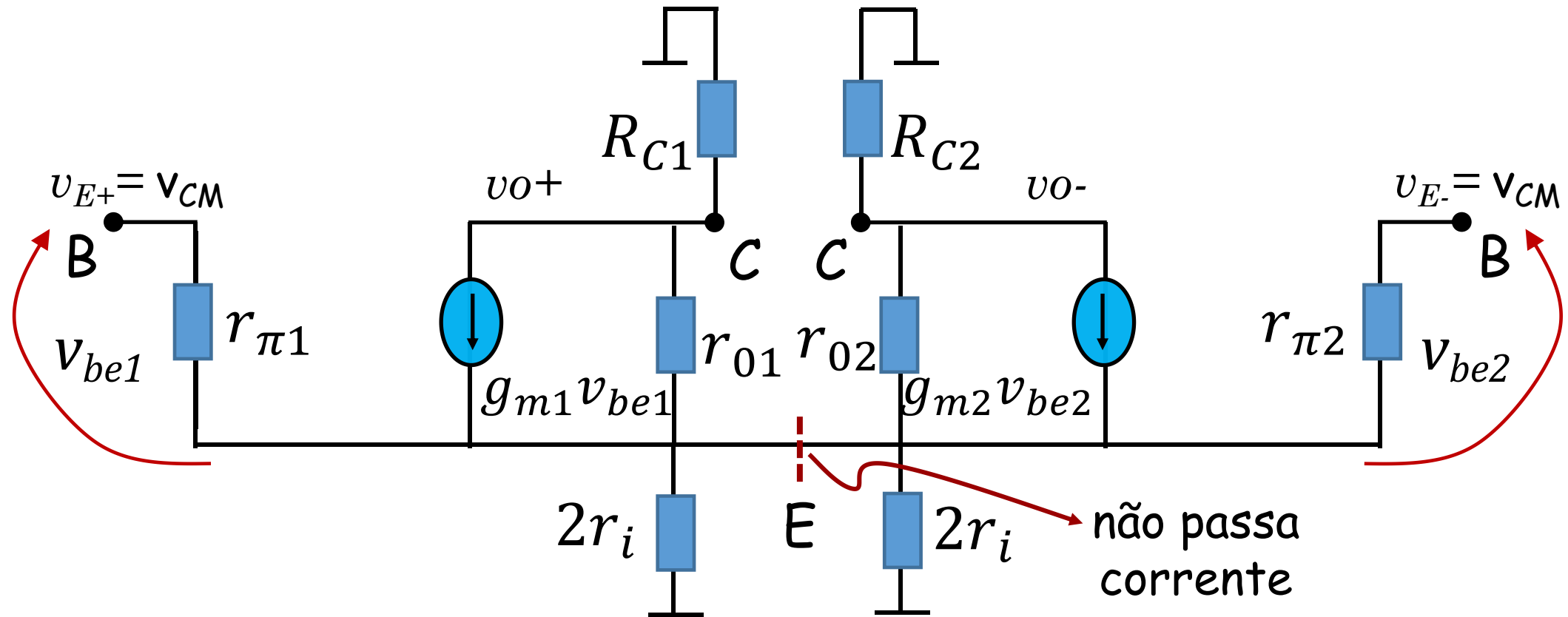
Par Diferencial Bipolar

Vamos agora analisar o comportamento do circuito para uma entrada modo comum. Neste caso



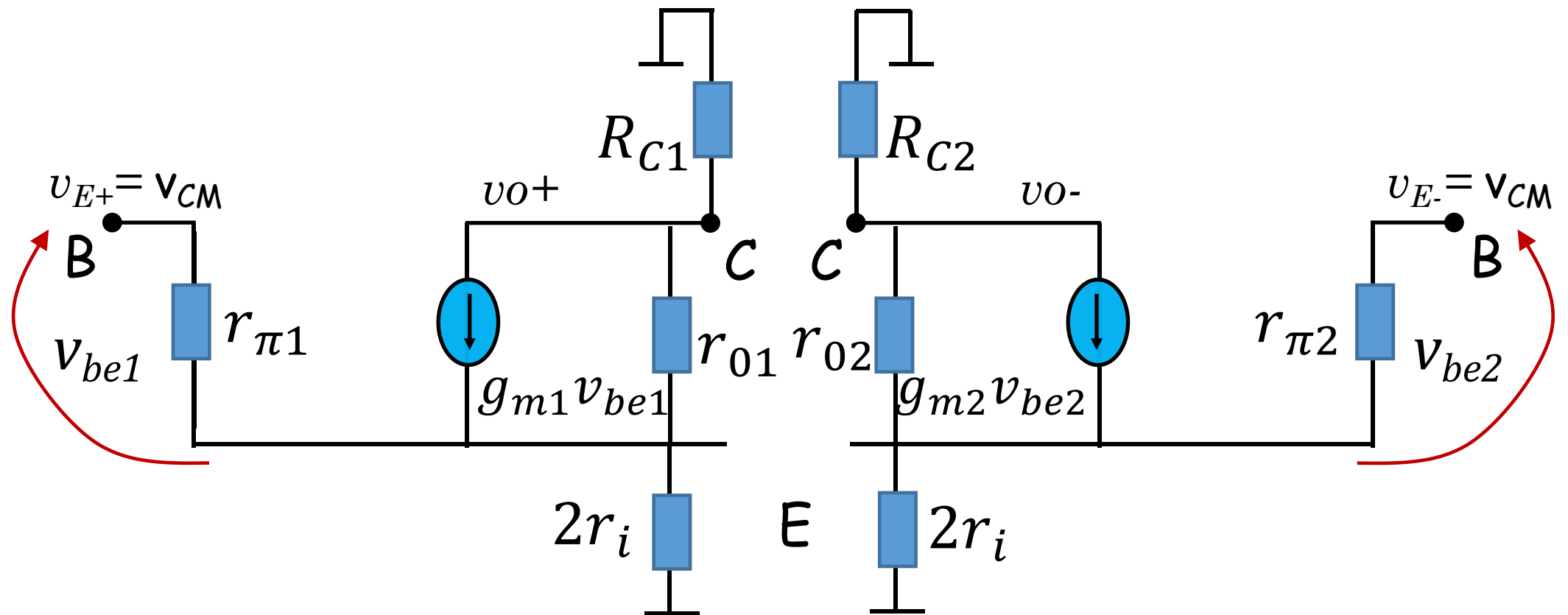
Par Diferencial Bipolar

Podemos e devemos tentar aproveitar as simetrias do circuito para simplificar a análise aqui também. Para isso vamos dividir o resistor r_i em dois resistores em paralelo. Veja que o circuito é o mesmo



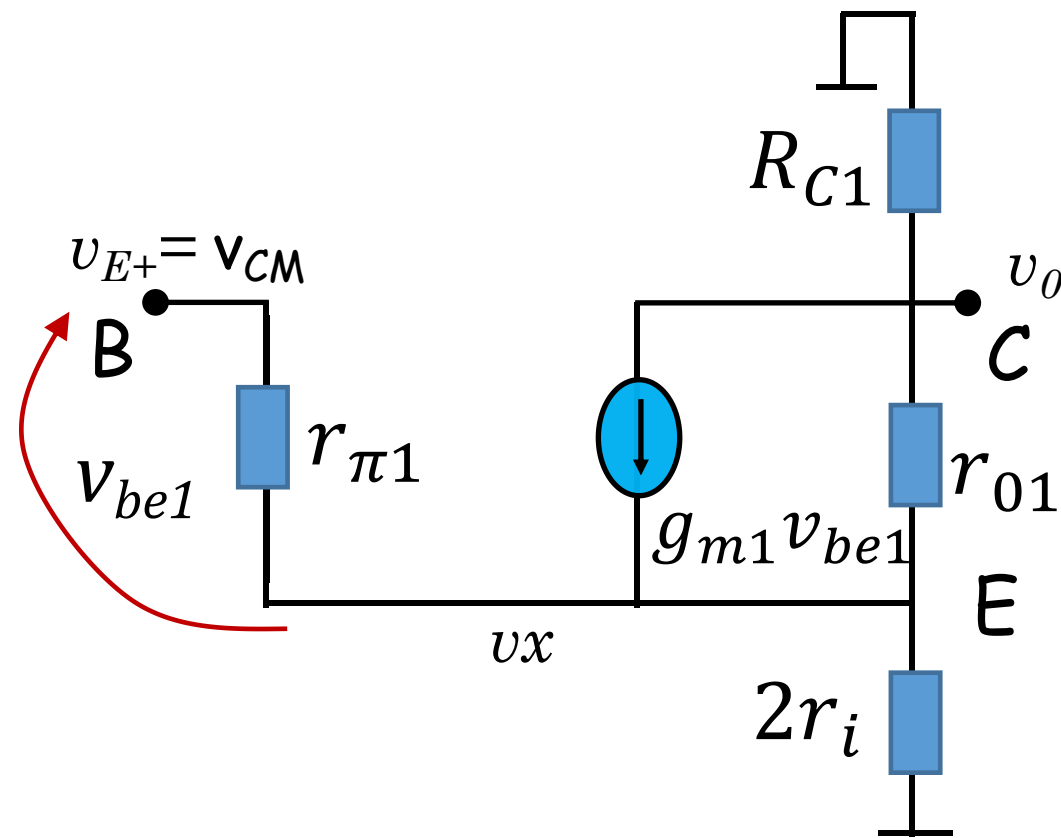
Par Diferencial Bipolar

Como não passa corrente entre o lado esquerdo e o lado direito do circuito, podemos separa-los, sem alterar em nada o funcionamento.



Par Diferencial Bipolar

Assim, para modo comum, podemos apenas analisar o circuito abaixo (lado esquerdo). O lado direito dará exatamente as mesmas correntes e tensões



Par Diferencial Bipolar (modo comum)

$$\frac{v_{CM} - vx}{r_{\pi}} + \frac{v_0 - vx}{r_o} + (v_{CM} - vx)g_{m1} = \frac{vx}{2r_i} \quad (\text{emissor})$$

$$\frac{v_0}{R_C} + \frac{v_0 - vx}{r_o} + (v_{CM} - vx)g_{m1} = 0 \quad (\text{coletor})$$

As duas equações podem ser resolvidas e encontraremos ganho de modo comum. Vamos simplificar o problemas assumindo que r_{o1} é grande e, portanto, pode ser desconsiderado.



Par Diferencial Bipolar (modo comum)

$$\frac{v_{CM} - vx}{r_{\pi}} + \cancel{\frac{v_0 - vx}{r_0}} + (v_{CM} - vx)g_{m1} = \frac{vx}{2r_i} \quad (emissor)$$

$$\frac{v_0}{R_C} + \cancel{\frac{v_0 - vx}{r_0}} + (v_{CM} - vx)g_{m1} = 0 \quad (coletor)$$

Ficaremos com

$$\frac{v_{CM} - vx}{r_{\pi}} + (v_{CM} - vx)g_{m1} = \frac{vx}{2r_i}$$

$$\frac{v_0}{R_C} + (v_{CM} - vx)g_{m1} = 0$$



Par Diferencial Bipolar (modo comum)

De

$$\frac{v_{CM} - vx}{r_{\pi}} + (v_{CM} - vx)g_{m1} = \frac{vx}{2r_i}$$

obtemos

$$v_{CM}\left(\frac{1}{r_{\pi}} + g_{m1}\right) = \left(\frac{1}{2r_i} + \frac{1}{r_{\pi}} + g_{m1}\right)vx$$

$$vx = v_{CM}\left(\frac{1}{r_{\pi}} + g_{m1}\right) / \left(\frac{1}{2r_i} + \frac{1}{r_{\pi}} + g_{m1}\right)$$

que podemos usar na outra equação, a saber

$$\frac{v_o}{R_C} + (v_{CM} - vx)g_{m1} = 0 \quad \Rightarrow \quad v_o = -R_C(v_{CM} - vx)g_{m1}$$



Par Diferencial Bipolar (modo comum)

$$v_o = -R_C(v_{CM} - v_x)g_{m1}$$

$$v_o = -R_C(v_{CM} - v_{CM}(\frac{1}{r_\pi} + g_{m1})/(\frac{1}{2r_i} + \frac{1}{r_\pi} + g_{m1}))g_{m1}$$

$$\frac{v_o}{v_{CM}} = -R_C(1 - (\frac{1}{r_\pi} + g_{m1})/(\frac{1}{2r_i} + \frac{1}{r_\pi} + g_{m1}))g_{m1}$$

$$\frac{v_o}{v_{CM}} = -\frac{R_C g_{m1}}{2r_i(\frac{1}{2r_i} + \frac{1}{r_\pi} + g_{m1})} \text{ que é o ganho de modo comum}$$



Lembrando que

$$\bullet \quad g_m = \frac{I_C}{U_T}, \quad r_\pi = \frac{\beta}{g_m}, \quad r_e = \frac{U_T}{I_E} \quad e \quad I_E = I_C \frac{\beta}{\beta+1}$$

podemos obter que

$$g_m + \frac{1}{r_\pi} = 1/r_e$$

Uma nova expressão para o ganho de modo comum é

$$\frac{v_o}{v_{CM}} = - \frac{R_C g_{m1}}{2r_i \left(\frac{1}{2r_i} + \frac{1}{r_\pi} + g_{m1} \right)} = - \frac{R_C g_{m1}}{2r_i \left(\frac{1}{2r_i} + \frac{1}{r_e} \right)} = - \frac{R_C g_{m1}}{\left(1 + \frac{2r_i}{r_e} \right)}$$



Espera-se que

$$r_e \ll r_i$$

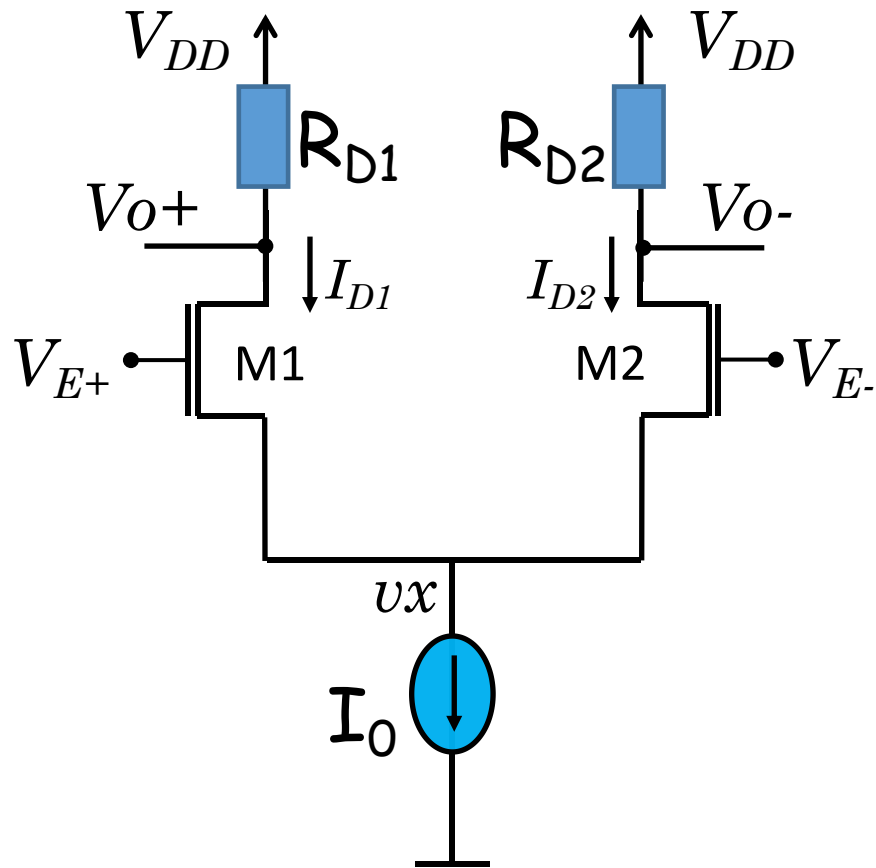
e assim podemos obter

$$\frac{v_o}{v_{CM}} \approx - \frac{R_C g_{m1}}{\left(\frac{2r_i}{r_e}\right)} = - \alpha \frac{R_C}{2r_i}$$

que é um resultado compatível com o que havíamos deduzido com uma análise aproximada



Par Diferencial MOS



Para o correto funcionamento do par diferencial devemos ter:

- ✓ M1 igual a M2
- ✓ R_{D1} igual a R_{D2}

A operação é semelhante a do bipolar, sendo o lado que tiver entrada maior, aquele por onde passa maior parte da corrente .

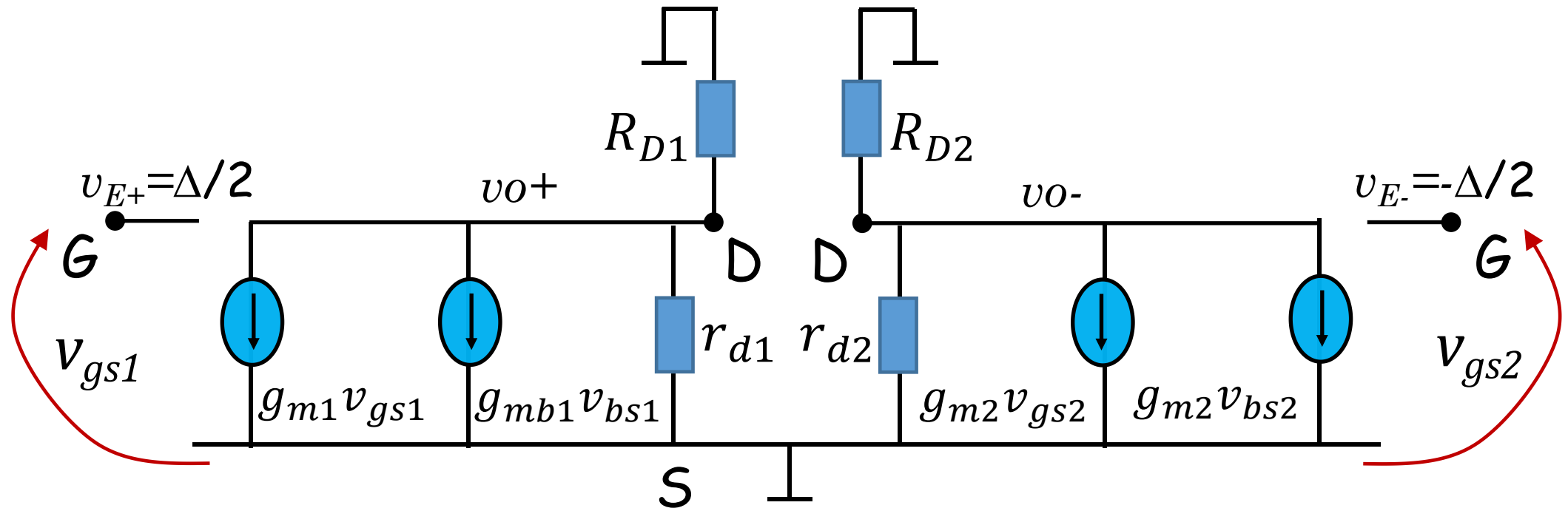


Par Diferencial MOS

1. Entrada diferencial

$$v_{E+} = \Delta/2 \quad \text{e} \quad v_{E-} = -\Delta/2$$

Aplicando a simetria, e a idéia do terra virtual nos drenos, analogo ao feito no bipolar, teremos o circuito



Par Diferencial MOS

O ganho diferencial será, portanto

$$A_D = \frac{v_{0+} - v_{0-}}{v_{E+} - v_{E-}} = -g_{m1}(R_D // r_d)$$

Havíamos chegado, com uma análise de grandes sinais e linearização, que o ganho diferencial era

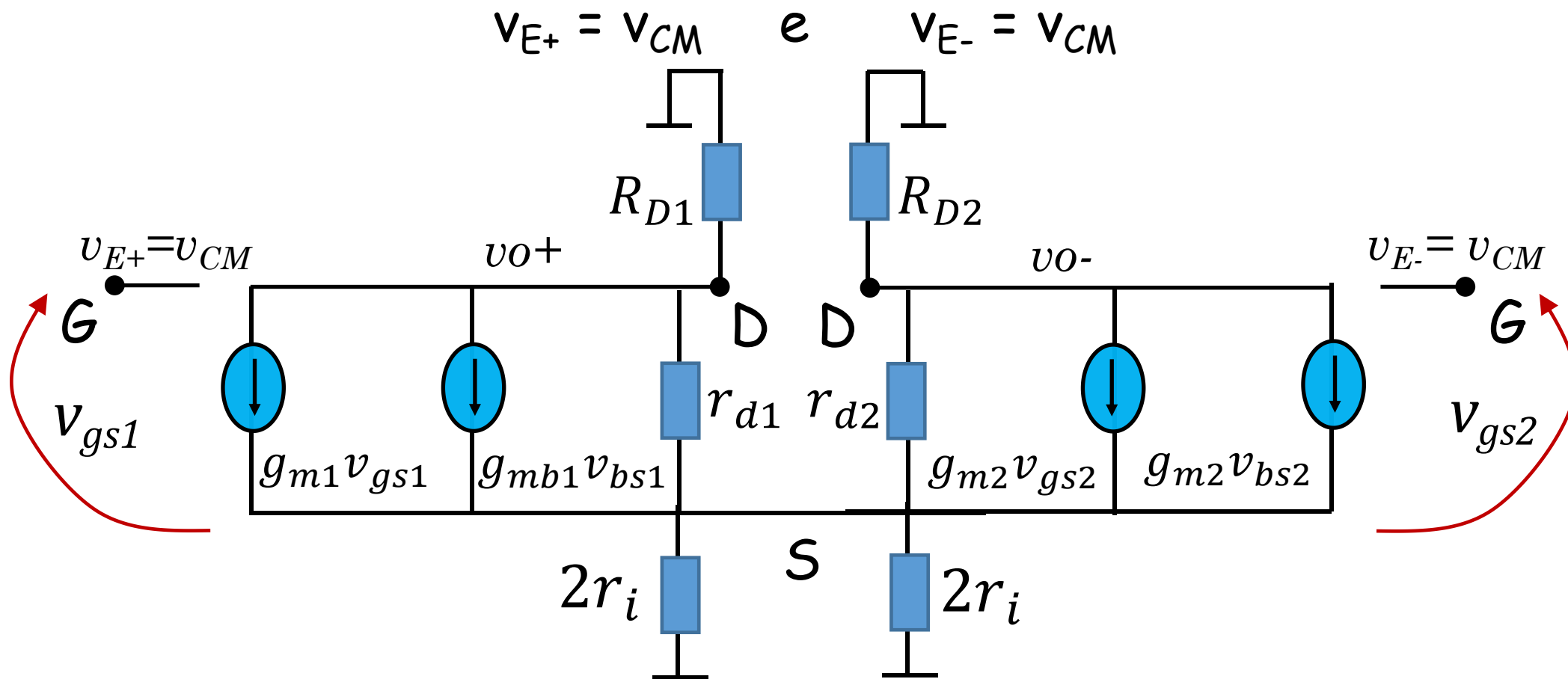
$$A_D = \frac{v_{0+} - v_{0-}}{v_{E+} - v_{E-}} = -g_{m1}R_D$$

Apenas não apareceu o r_d que reflete a modulação de canal. Este não foi considerado na análise com grandes sinais devido as dificuldades que introduziria.



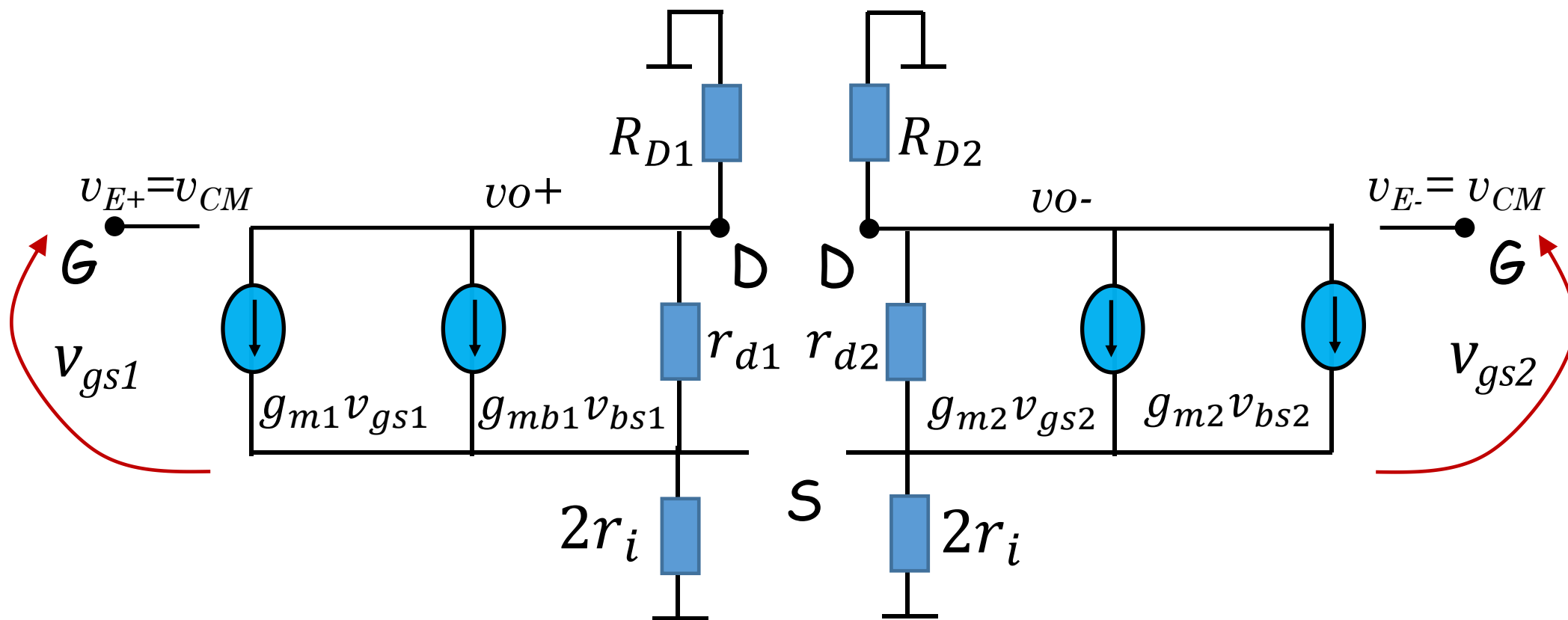
Par Diferencial MOS

Vamos agora analisar o comportamento do circuito para uma entrada modo comum. Neste caso



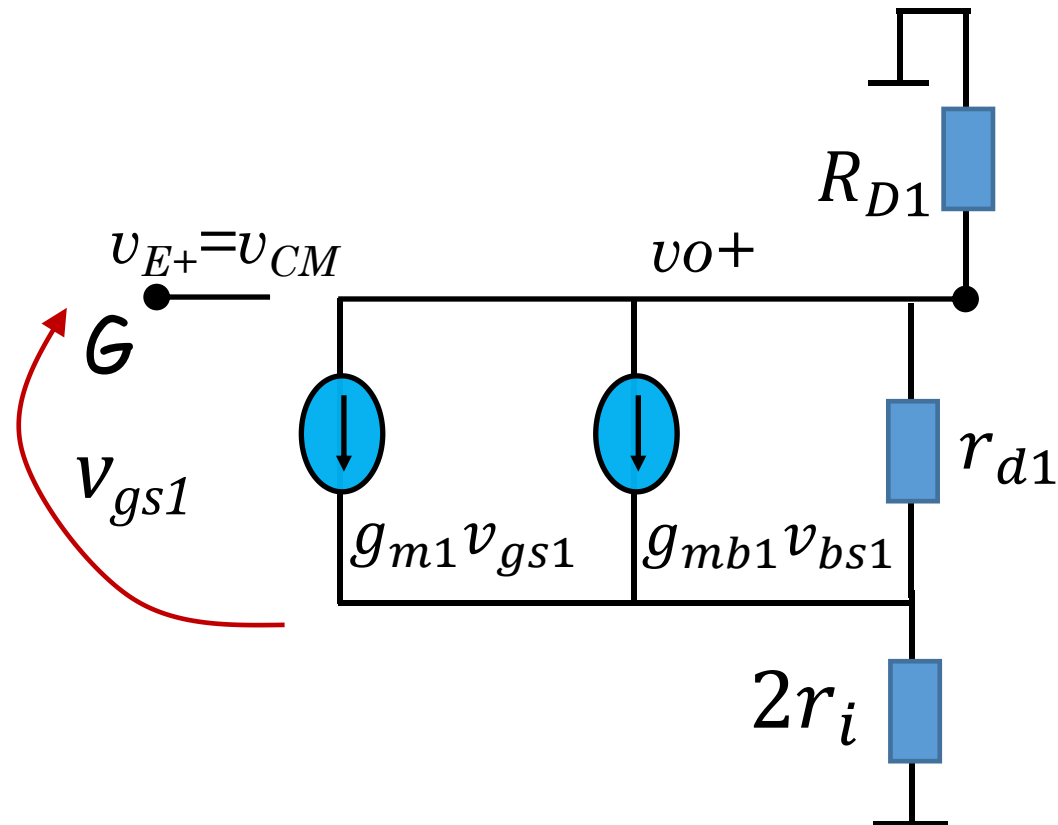
Par Diferencial MOS

Como não passa corrente entre o lado esquerdo e o lado direito do circuito, podemos separá-los, sem alterar em nada o funcionamento.



Par Diferencial MOS

Assim, para modo comum, podemos apenas analisar o circuito abaixo (lado esquerdo). O lado direito dará exatamente as mesmas correntes e tensões (simetria)



Par Diferencial MOS (modo comum)

Para transistores distintos M_x e M_y quaisquer, podemos ainda comparar g_m de um com o g_d de outro desde que I_{Dx} seja próximo de I_{Dy} . Assim teremos

$$g_{mx} \gg g_{dy}$$

$$g_{my} \gg g_{dx}$$

Podemos então simplificar a expressão

$$v_{CM} g_m = -v_0 \left[\frac{2r_i}{R_D} \left(\frac{1}{2r_i} + g_m + \frac{1}{r_d} \right) - g_d \right] \approx -v_0 \left(\frac{2r_i}{R_D} g_m - g_d \right)$$

$$v_{CM} \approx -v_0 \left(\frac{2r_i}{R_D} - \frac{g_d}{g_m} \right) \quad \xRightarrow{r_i \gg R_D} \quad \frac{v_0}{v_{CM}} \approx -\frac{R_D}{2r_i}$$



Questão 5 (1,5)

Considere o par diferencial com resistor de degeneração r_s da **Figura 9**, onde os transistores M_1 e M_2 são iguais e V_{P1} é uma tensão constante (desconsidere r_0 dos transistores M_1 e M_2).

5.1 Determine o ganho diferencial $(v_{O1} - v_{O2})/(v_{i1} - v_{i2})$ (1,0).

5.2 Determine o ganho de modo comum (v_{O1}/v_{i1}) (0,5).

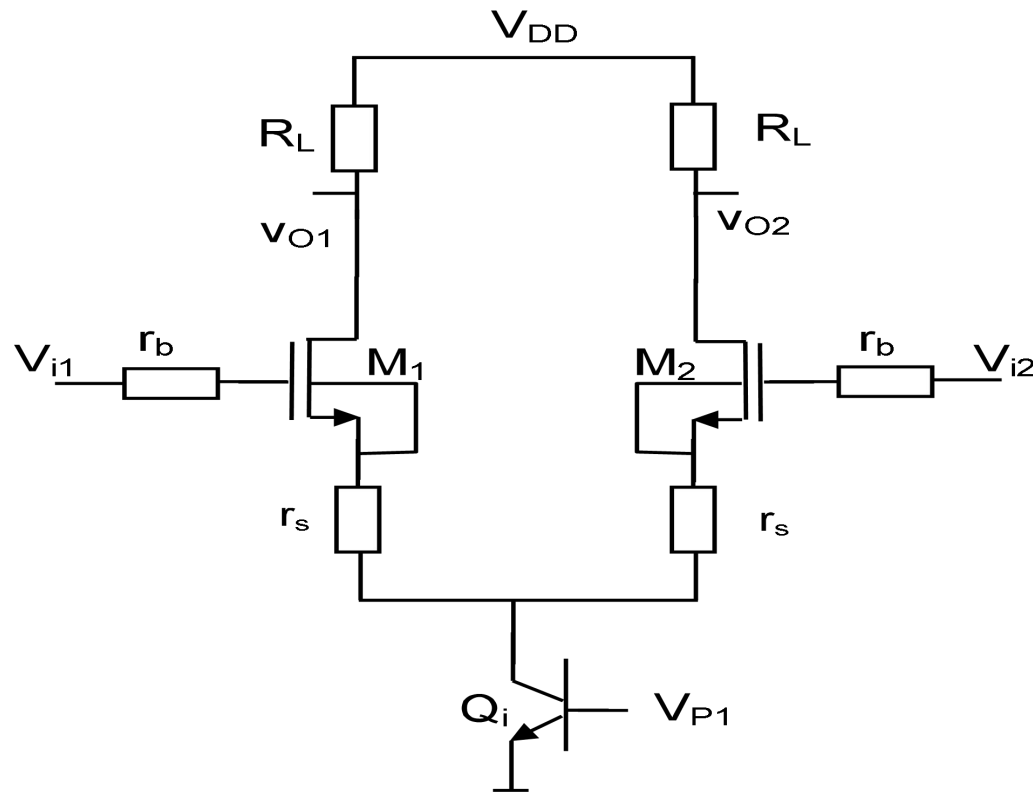
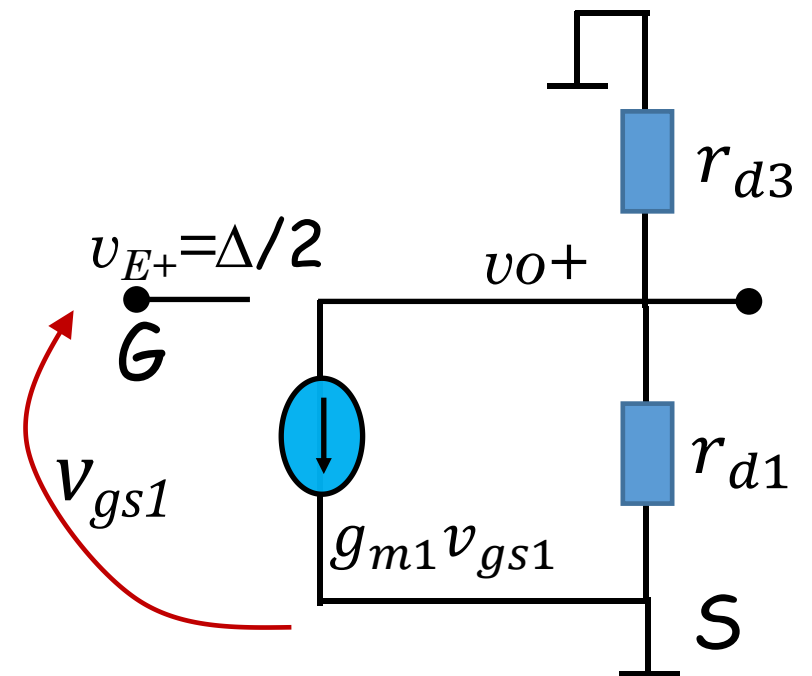
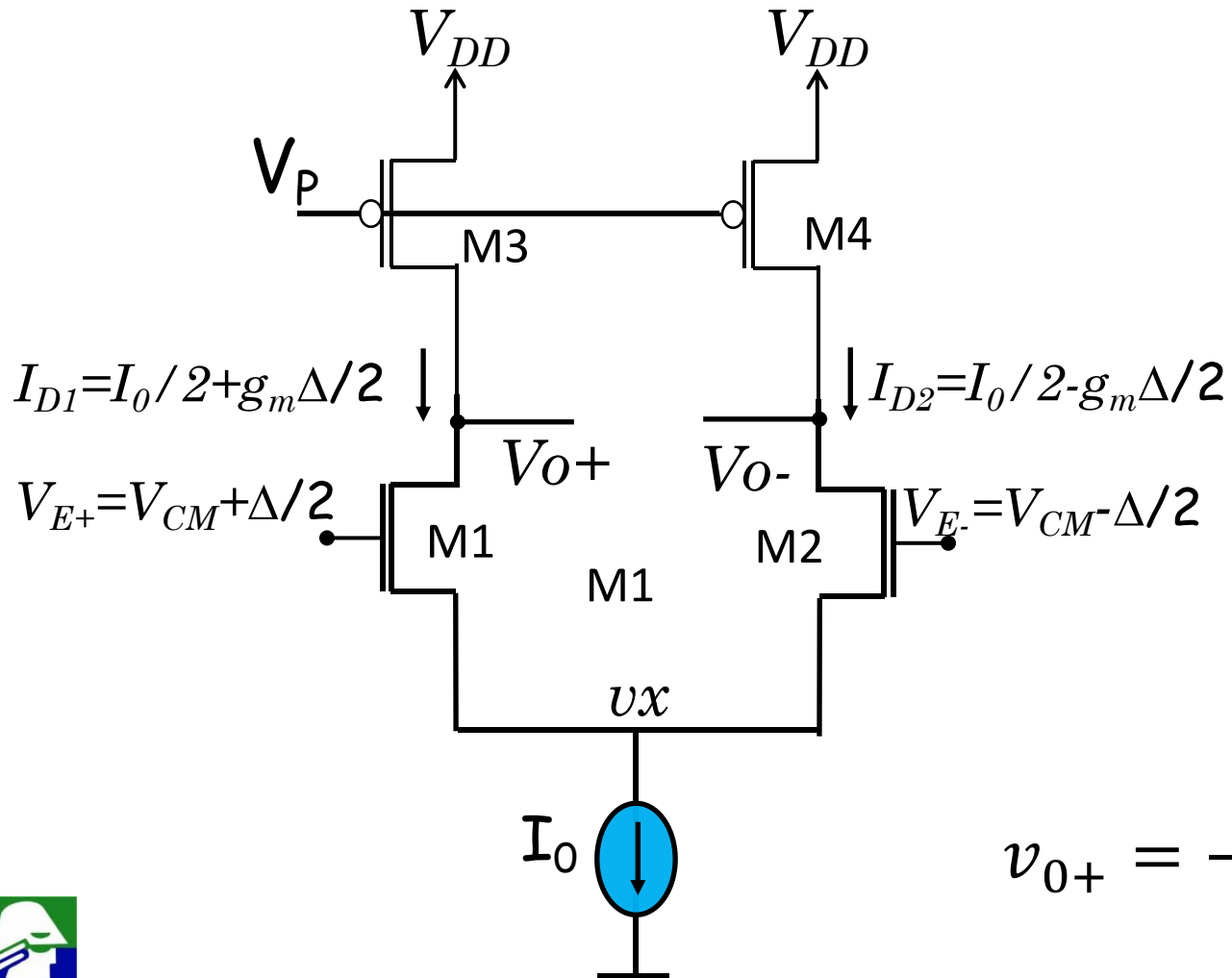


Figura 9. Par diferencial



Par Diferencial MOS

Veja que os transistores PMOS acabam virando apenas resistores no modelo de pequenos sinais (ver modelo de pequenos sinais para espelho de corrente)

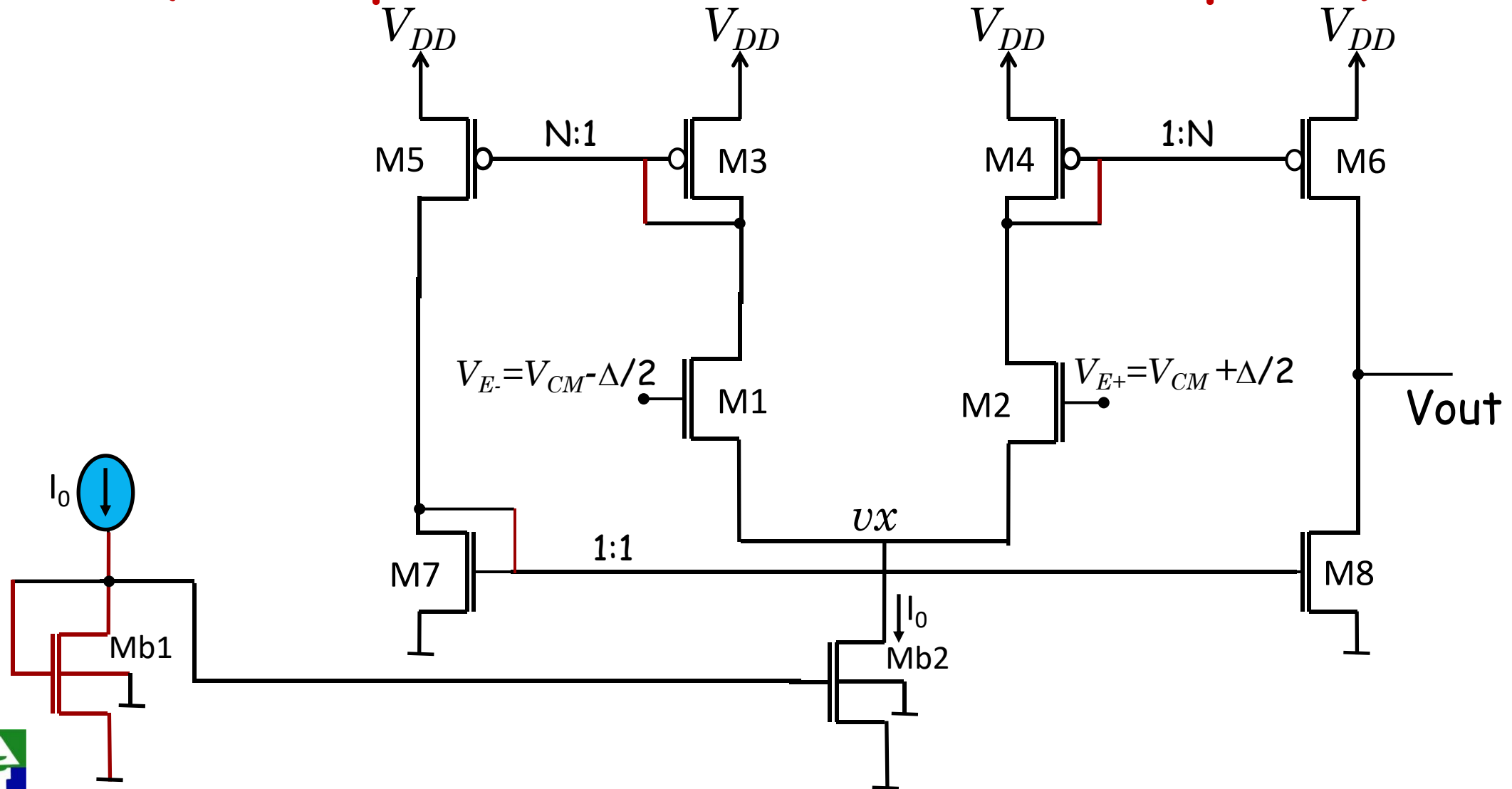


$$v_{O+} = -\frac{\Delta}{2} g_{m1} (r_{d1} // r_{d1})$$



Amplificador Simples

(OTA-Operational Transconductance Amplifier)



Amplificador Simples

(OTA-Operational Transconductance Amplifier)

Neste tipo de amplificador, uma diferença de tensão na entrada causa uma variação da corrente na saída. Esta variação, por sua vez é convertida em tensão devido a impedância de saída.

Características do circuito:

- ✓ Simetria: $M1=M2$; $M3=M4$; $M5=M6$. $M7=M8$
- ✓ $M5$ é N vezes maior que $M3$ ($M6 = N.M4$)

Lembremos que para análise DC, a corrente de gate dos transistores é zero.

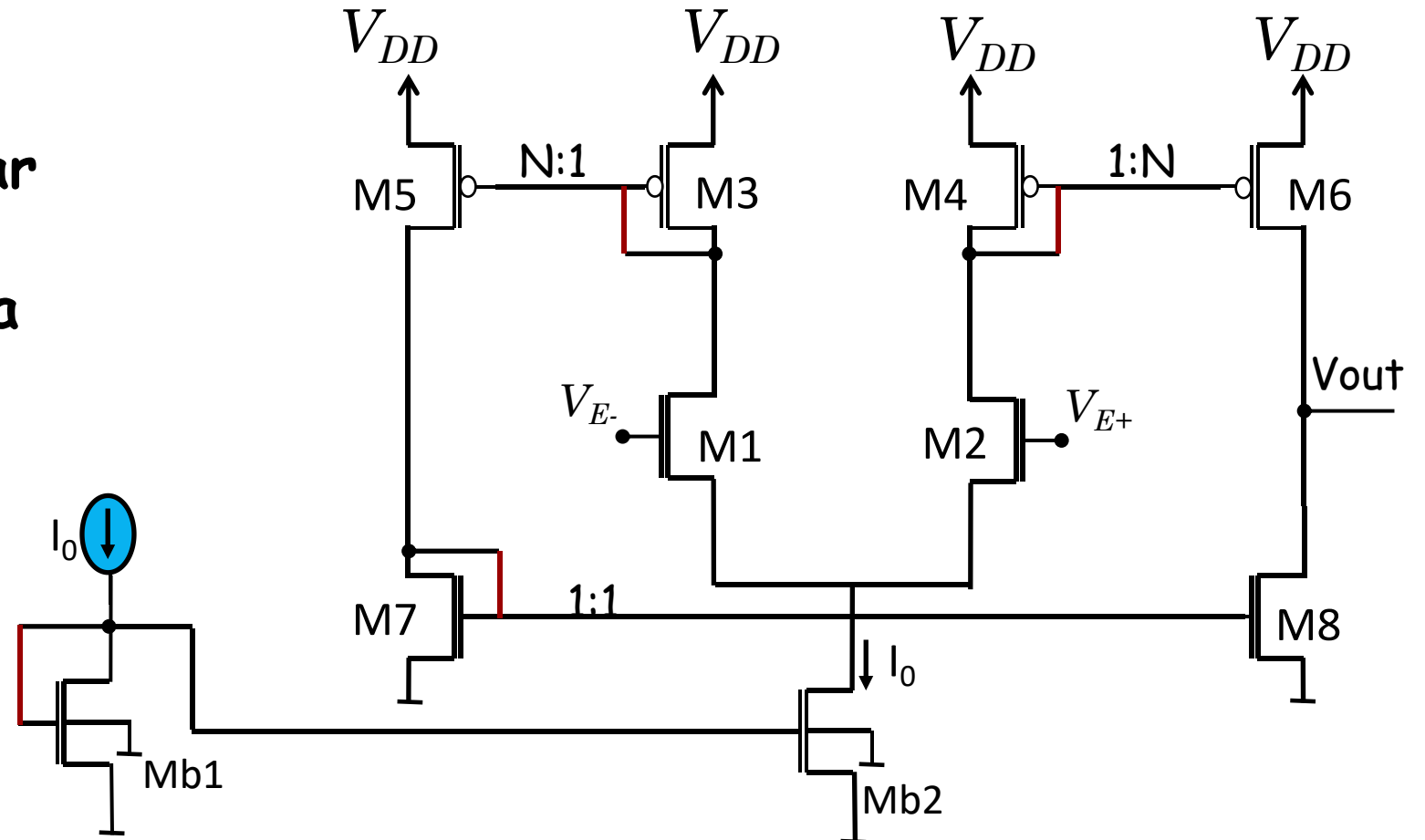


Amplificador Simples

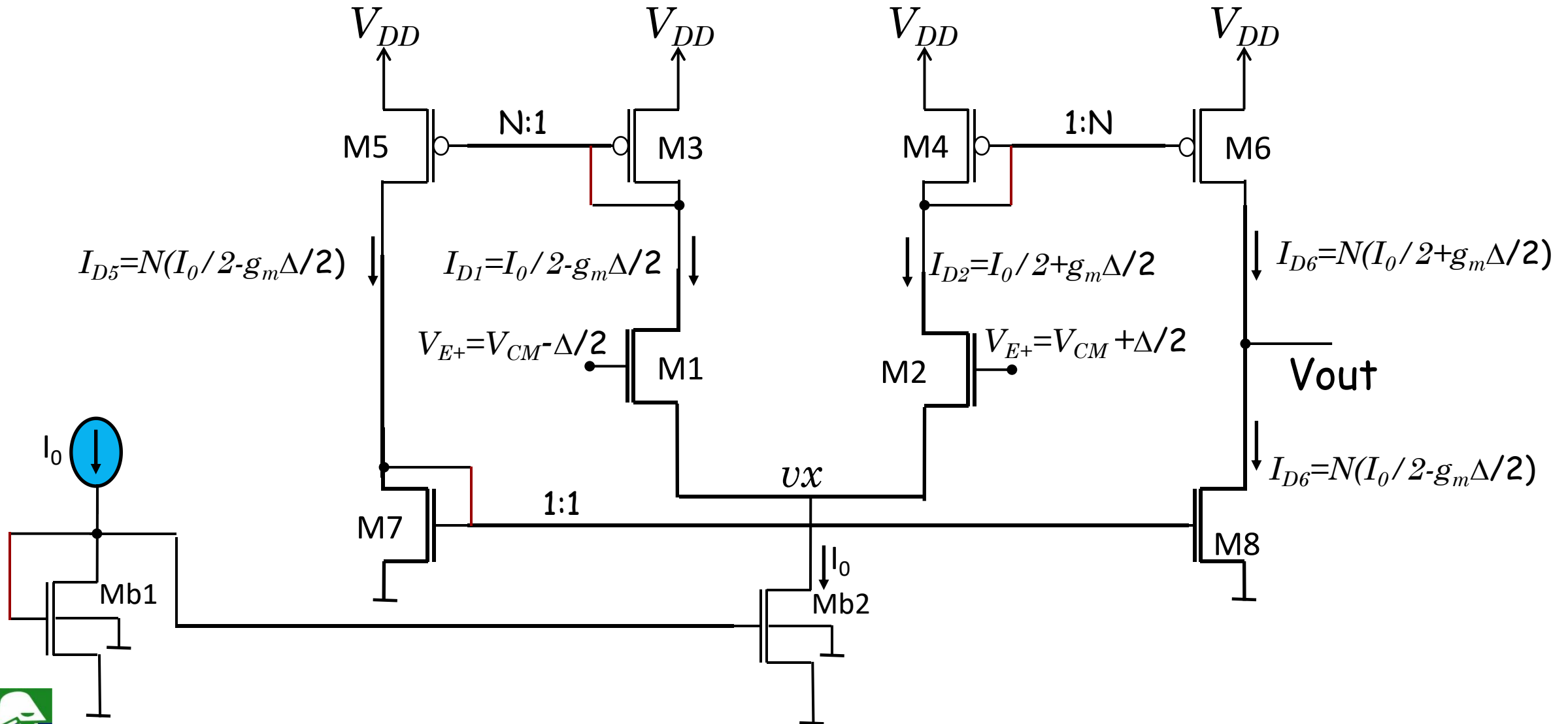
- Para uma primeira análise desconsideramos o g_d dos transistores

**Mb1, Mb2, M1, M2,
M3, M4, M5 e M7**

- é necessário considerar o g_d dos transistores **M6 e M8** para achar a tensão de saída



Amplificador Simples



Amplificador Simples

- ✓ Os transistores Mb1 e Mb2 formam um espelho de correntes que fornece a corrente I_0 para o par diferencial
- ✓ Os transistores M1 e M2 formam o par diferencial. A corrente que passa por eles varia linearmente com $\Delta/2$ (entrada diferencial) como já visto
- ✓ Os transistores M3/M5 e M4/M6 espelham as correntes
- ✓ Os transistores M7/M8 espelham a corrente
- ✓ A corrente de dreno do transistor M6 é $g_m \cdot \Delta$ maior do que a corrente de dreno de M8. Para compensar essa diferença, a tensão de dreno subirá para:
 - aumentar, devido a modulação de canal, a corrente em M8
 - diminuir, devido a modulação de canal, a corrente em M7

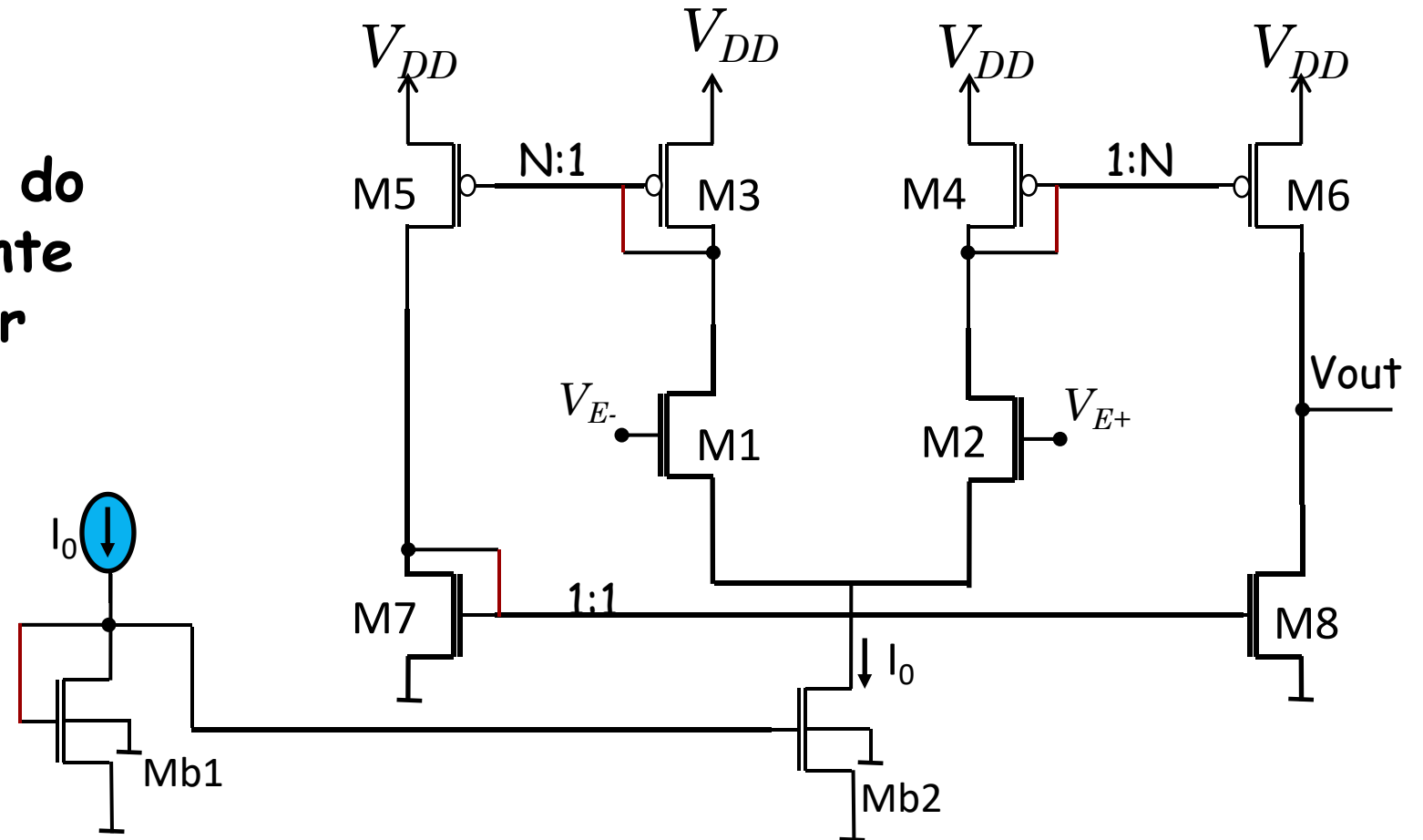


Amplificador Simples

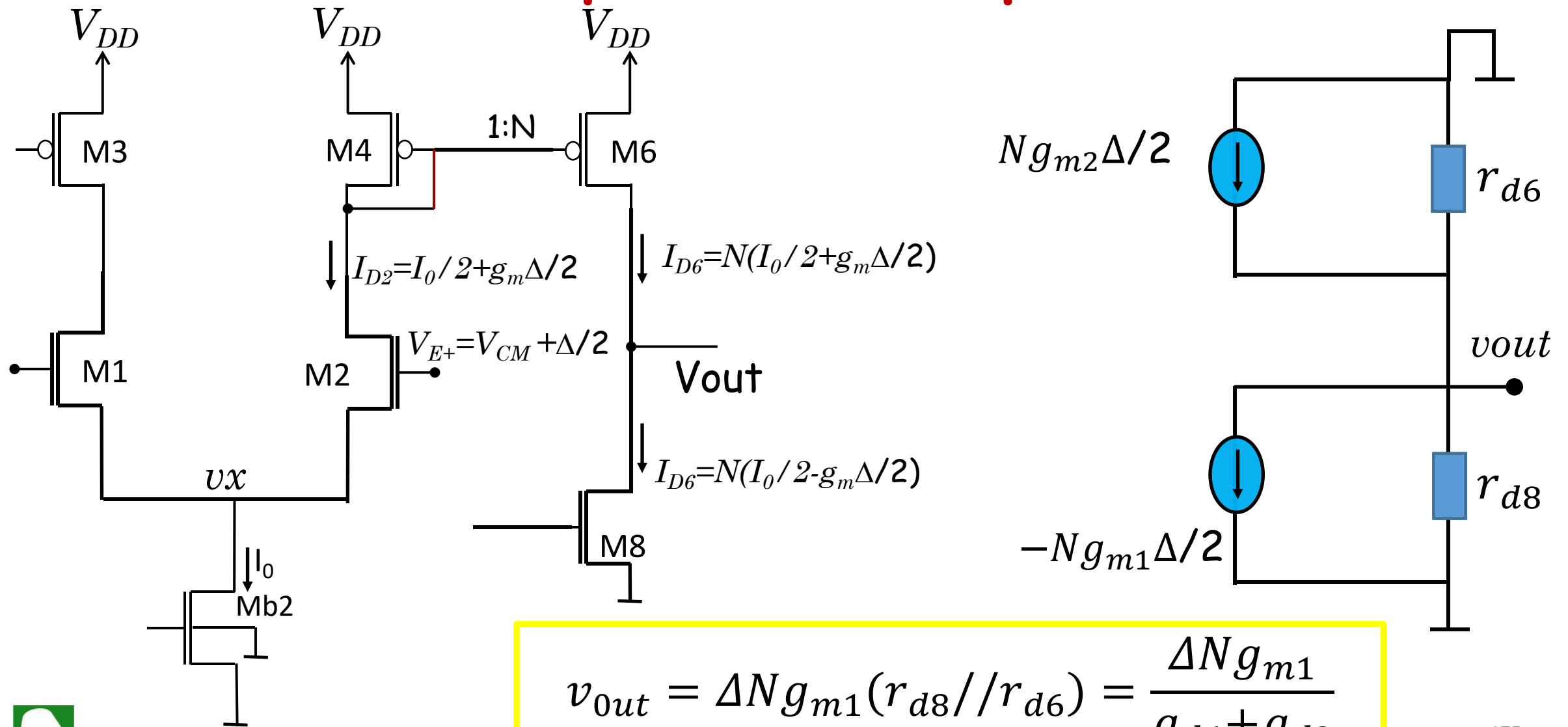
Como determinar o ganho do amplificador?

Ele depende das condutancias g_d dos transistores M6 e M8

Podemos modelar a saída do amplificador com uma fonte de corrente e um resistor



Amplificador Simples



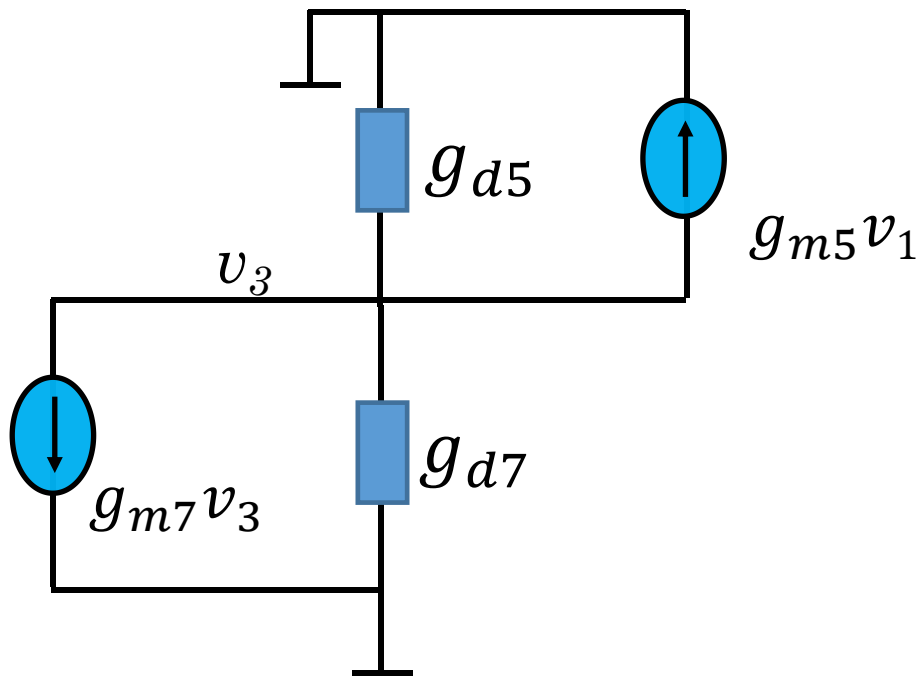
$$v_{out} = \Delta N g_{m1} (r_{d8} // r_{d6}) = \frac{\Delta N g_{m1}}{g_{d6} + g_{d8}}$$



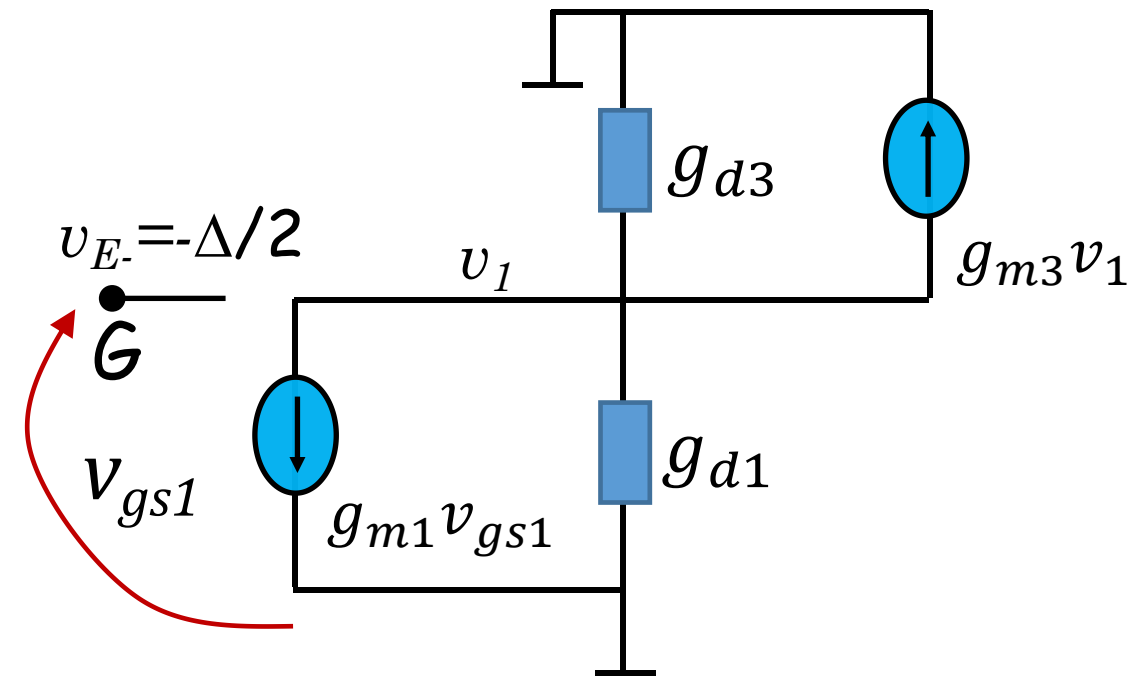
[illegible]

Amplificador Simples (análise detalhada)

Lado Esquerdo: consideramos os transistores M1, M3, M5 e M7 e entrada diferencial ($v_x = 0$)



$$v_3 = - \frac{v_1 g_{m5}}{g_{d5} + g_{d7} + g_{m7}}$$

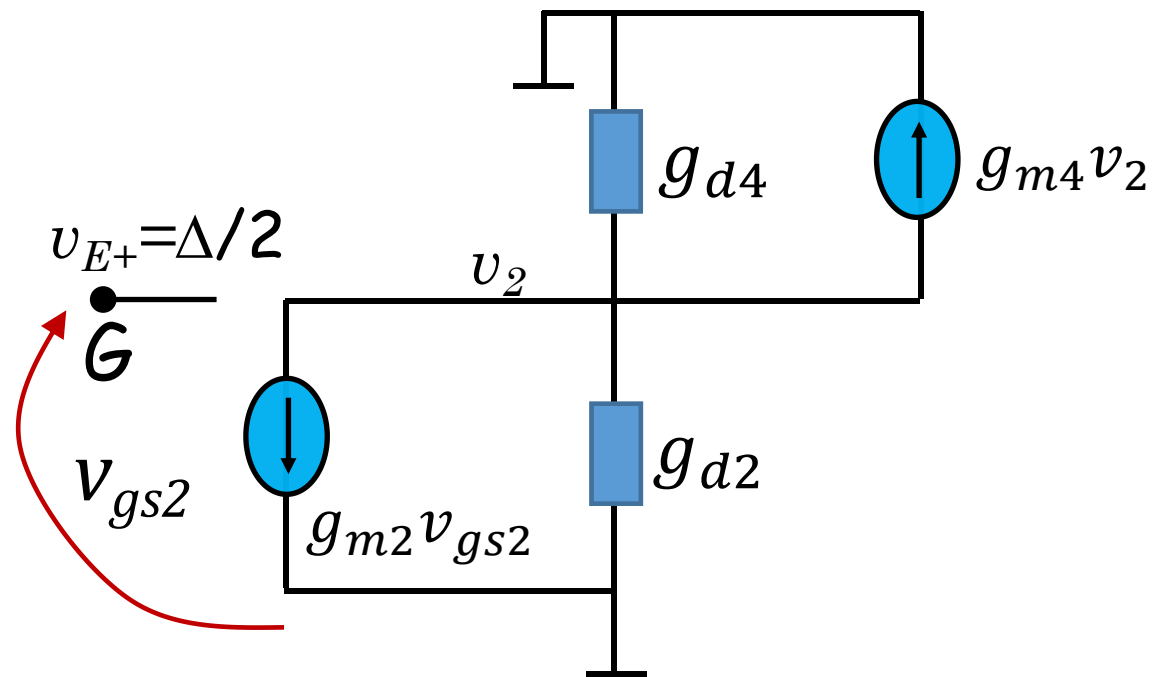


$$v_1 = \frac{\Delta/2 g_{m1}}{g_{d1} + g_{d3} + g_{m3}}$$

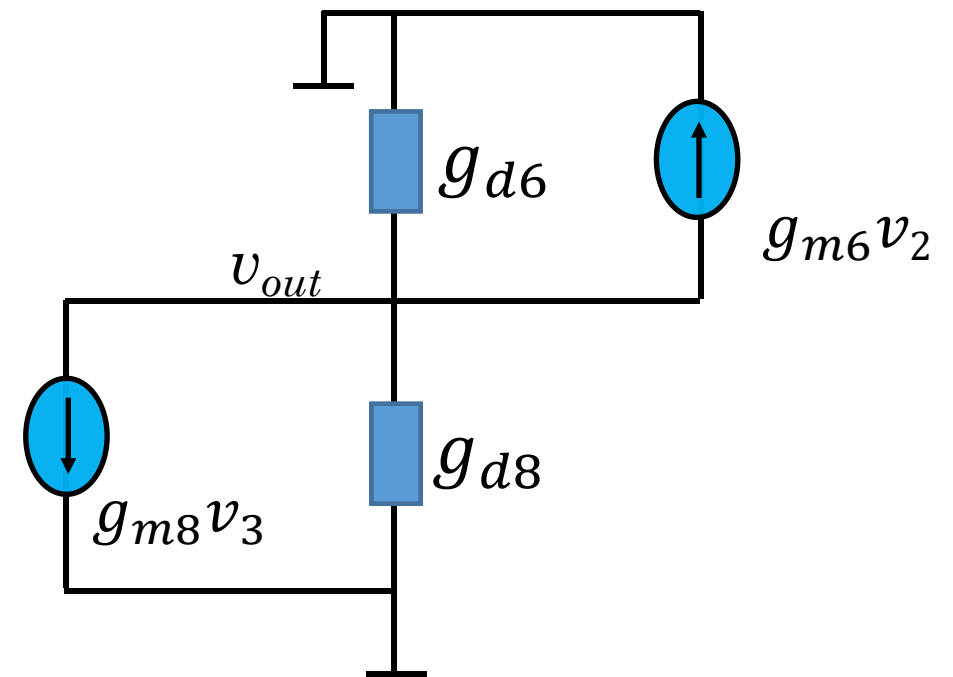


Amplificador Simples (análise detalhada)

Lado Direito: consideramos os transistores M2, M4, M7 e M8 e entrada diferencial ($v_x = 0$)



$$v_2 = - \frac{\Delta/2 g_{m2}}{g_{d2} + g_{d4} + g_{m4}}$$



$$v_{out} = - \frac{v_2 g_{m6}}{g_{d6} + g_{d8}} - \frac{v_3 g_{m8}}{g_{d6} + g_{d8}}$$



Amplificador Simples (análise detalhada)

As equações encontradas são

$$\left. \begin{aligned} v_1 &= \frac{\Delta/2 g_{m1}}{g_{d1} + g_{d3} + g_{m3}} \\ v_3 &= - \frac{v_1 g_{m5}}{g_{d5} + g_{d7} + g_{m7}} \end{aligned} \right| \quad v_3 = - \frac{g_{m5}}{g_{d5} + g_{d7} + g_{m7}} \cdot \frac{\Delta/2 g_{m1}}{g_{d1} + g_{d3} + g_{m3}}$$
$$v_2 = - \frac{\Delta/2 g_{m2}}{g_{d2} + g_{d4} + g_{m4}}$$
$$v_{out} = - \frac{v_2 g_{m6}}{g_{d6} + g_{d8}} - \frac{v_3 g_{m8}}{g_{d6} + g_{d8}}$$



Amplificador Simples (análise detalhada)

Usando as equações anteriores para achar v_{out} teremos

$$v_{out} = \Delta/2 \left(\frac{g_{m6}}{(g_{d6} + g_{d8})} \cdot \frac{g_{m2}}{g_{d2} + g_{d4} + g_{m4}} + \frac{g_{m8}}{g_{d6} + g_{d8}} \cdot \frac{g_{m5}}{(g_{d5} + g_{d7} + g_{m7})} \cdot \frac{g_{m1}}{g_{d1} + g_{d3} + g_{m3}} \right)$$

Dada a simetria do circuito, podemos usar que

$$g_{m1} = g_{m2} \quad e \quad g_{d1} = g_{d2}$$

$$g_{m3} = g_{m4} \quad e \quad g_{d3} = g_{d4}$$

$$g_{m5} = g_{m6} \quad e \quad g_{d5} = g_{d6}$$

$$g_{m7} = g_{m8} \quad e \quad g_{d7} = g_{d8}$$



Amplificador Simples (análise detalhada)

A expressão ficará então

$$v_{out} = \Delta/2 \frac{g_{m5}g_{m1}}{(g_{d5}+g_{d8})} \cdot \frac{1}{g_{d1}+g_{d3}+g_{m3}} \left(1 + \frac{g_{m8}}{(g_{d5}+g_{d7}+g_{m7})}\right)$$

Essa é a expressão do ganho. O resultado anterior encontrado foi

$$v_{out} = \frac{\Delta N g_{m1}}{g_{d6}+g_{d8}}$$

que é uma simplificação. Podemos chegar a esse resultado desprezando alguns dos g_d s da expressão final



Amplificador Simples (análise detalhada)

Lembremos que para um mesmo transistor $g_m \gg g_d$, o que nos permite escrever

$$g_{m3} \gg g_{d3} \quad \text{e} \quad g_{m7} \gg g_{d7}$$

e, portanto

$$v_{out} \approx \Delta/2 \frac{g_{m5}g_{m1}}{(g_{d5}+g_{d8})} \cdot \frac{1}{g_{d1}+g_{m3}} \left(1 + \frac{g_{m8}}{(g_{d5}+g_{m7})}\right)$$

Como as correntes que passam pelo par M1 e M3 e pelo par M5 e M7 são iguais, podemos também considerar

$$g_{m3} \gg g_{d1} \quad \text{e} \quad g_{m7} \gg g_{d5}$$

resultando

$$v_{out} \approx \Delta/2 \frac{g_{m5}g_{m1}}{(g_{d5}+g_{d8})} \frac{1}{g_{m3}} \left(1 + \frac{g_{m8}}{g_{m7}}\right) = \Delta \frac{g_{m1}}{(g_{d5}+g_{d8})} \frac{g_{m5}}{g_{m3}}$$



Amplificador Simples (análise detalhada)

Por fim, podemos relacionar g_{m3} a g_{m5} , aplicando a relação de g_m , $g_m = \frac{2I_{D0}}{(V_{GS}-V_{TN})}$, e lembrando que a corrente em M5 é N vezes maior que a corrente em M3

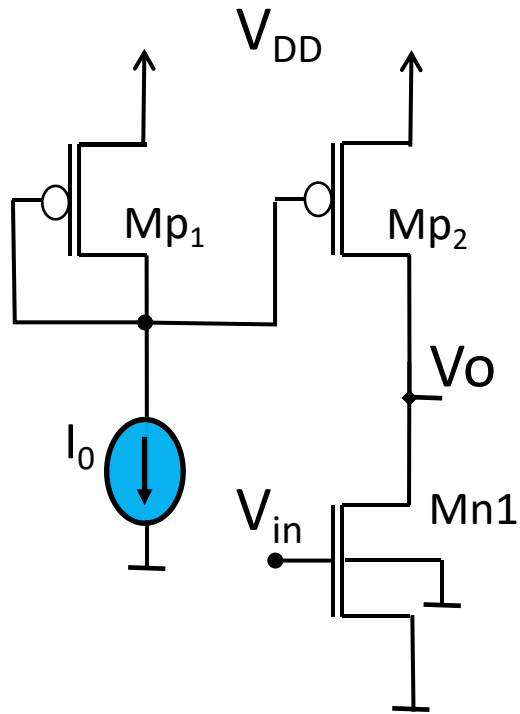
$$v_{out} \approx \Delta \frac{g_{m1}}{(g_{d5} + g_{d8})} \frac{g_{m5}}{g_{m3}} = \Delta \frac{g_{m1}}{(g_{d5} + g_{d8})} \frac{N g_{m3}}{g_{m3}} = \Delta \frac{N g_{m1}}{(g_{d6} + g_{d8})} =$$

Assim chegamos a expressão aproximada encontrada inicialmente. Ela é resultado de desconsiderarmos os g_d s dos transistores M1, M2, M3, M4, M5, e M7

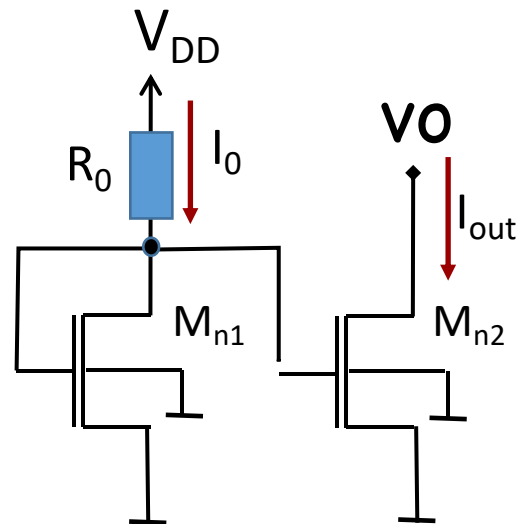


Espelho de corrente

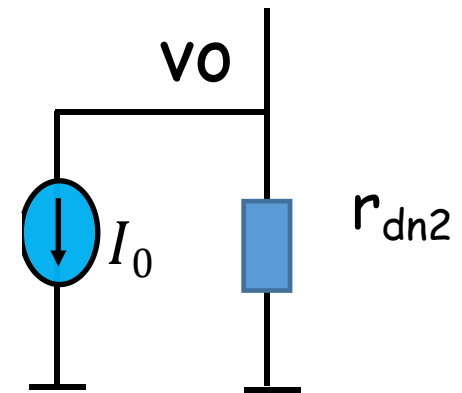
✓ que tenham uma impedancia de saída alta: importante para ganho



$$G = \frac{v_o}{v_{in}} = -g_{m1}(r_{dn1} // r_{dp2})$$



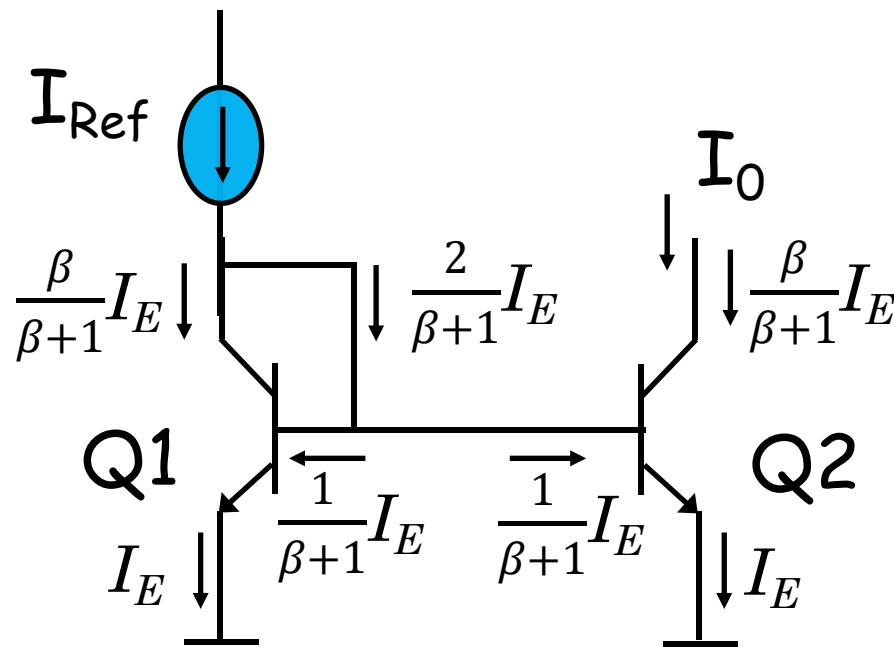
circuito equivalente
ao espelho (visto
em v_o)



Espelho de corrente

Espelhos de corrente com transistores bipolar tem uma dificuldade adicional com a duplicação das corrente: a corrente finita de base.

Espelho básico bipolar



$$I_{Ref} = \frac{\beta}{\beta + 1} I_E + \frac{2}{\beta + 1} I_E = \frac{\beta + 2}{\beta + 1} I_E$$

$$I_E = \frac{\beta + 1}{\beta + 2} I_{Ref}$$

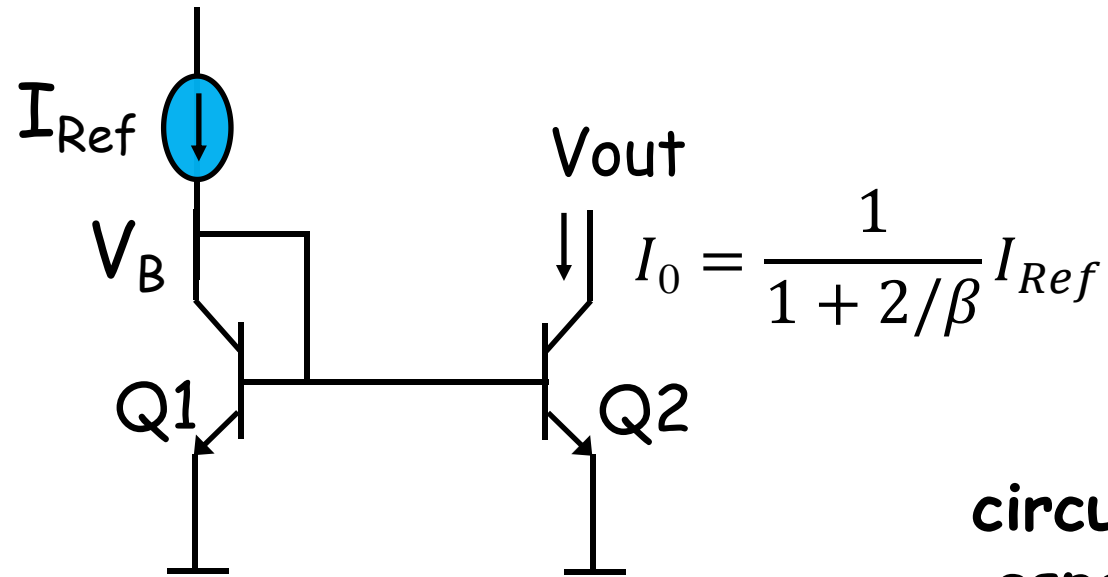
$$I_0 = \frac{\beta}{\beta + 1} I_E = \frac{\beta}{\beta + 1} \frac{\beta + 1}{\beta + 2} I_{Ref} = \frac{\beta}{\beta + 2} I_{Ref}$$

$$I_0 = \frac{1}{1 + 2/\beta} I_{Ref}$$

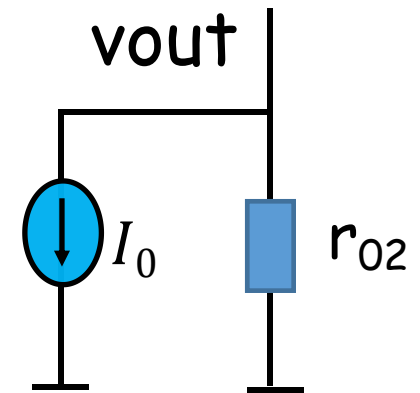


Espelho de corrente

Espelho básico bipolar: impedancia de saída

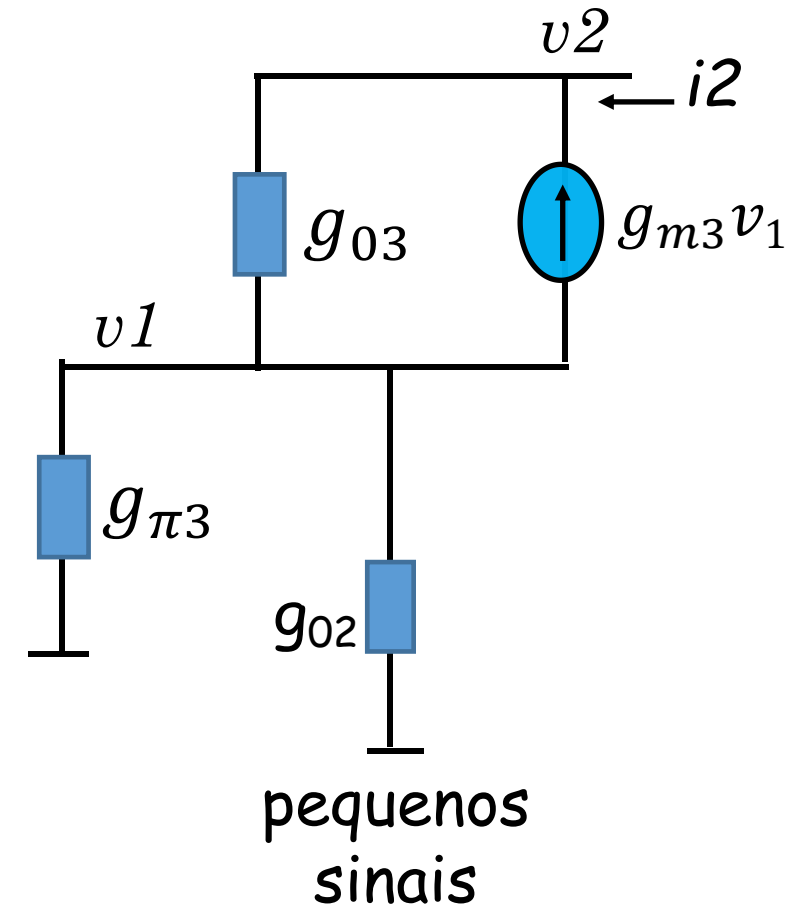
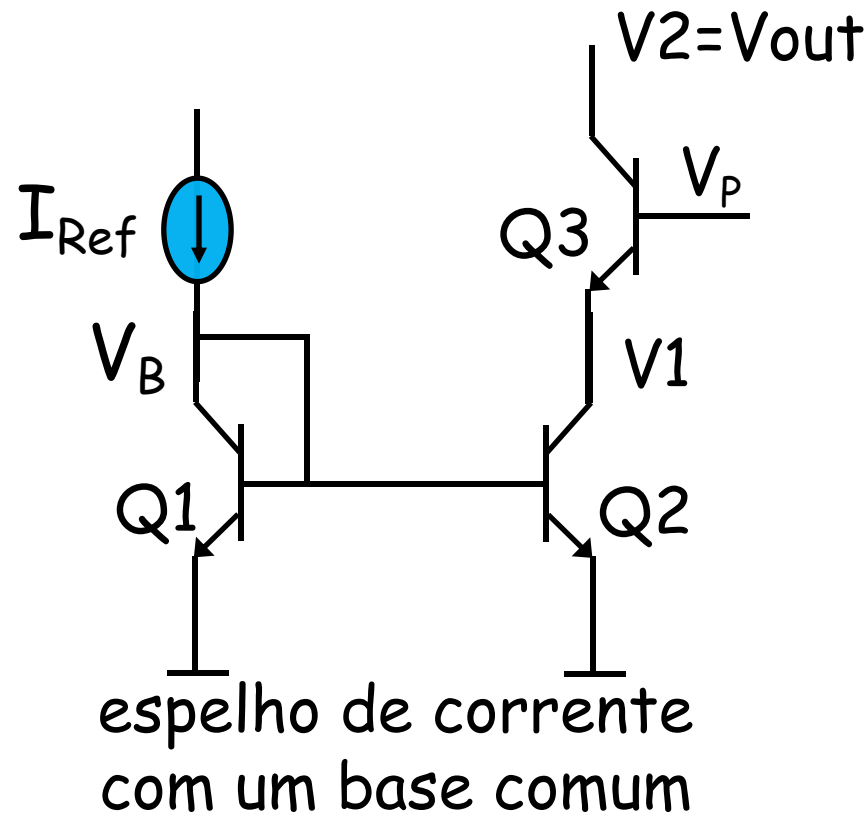


circuito equivalente ao
espelho (visto em vo)

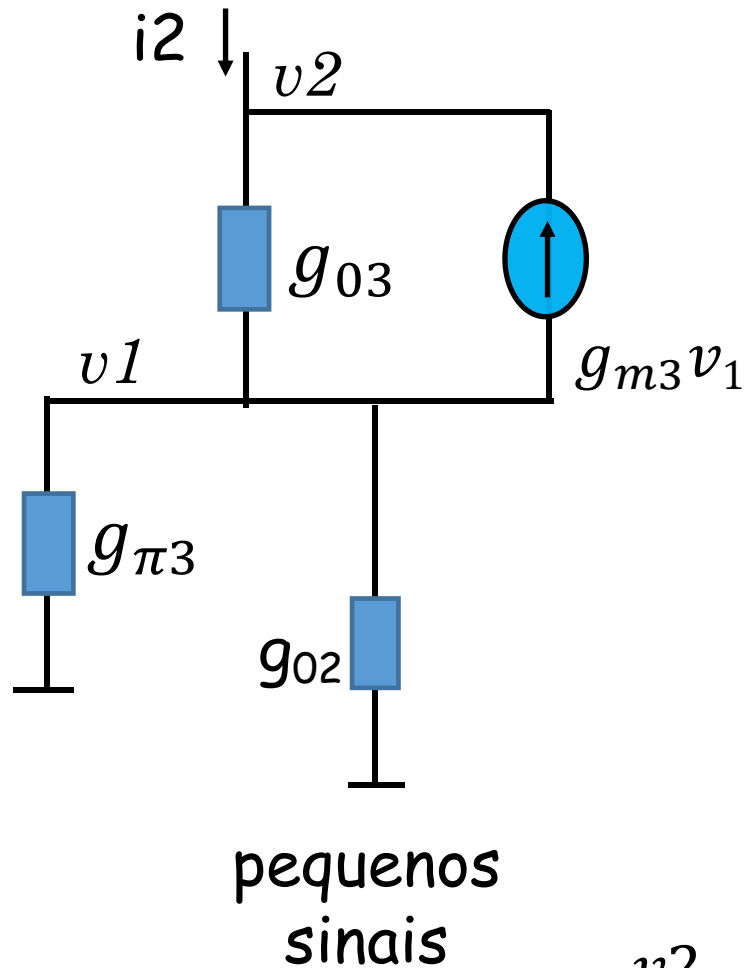


Espelho de corrente

Calculemos a impedancia de saída de um espelho de corrente onde aplicamos um amplificador base comum a saída (V_P é const.)



Espelho de corrente



$$v1g_{\pi3} + v1g_{02} + v1g_{m3} + (v1 - v2)g_{03} = 0$$

$$v1(g_{\pi3} + g_{02} + g_{m3} + g_{03}) = v2g_{03}$$

$$v1 = v2 \frac{g_{03}}{(g_{\pi3} + g_{02} + g_{m3} + g_{03})}$$

$$i2 = v1g_{\pi3} + v1g_{02} = v1(g_{\pi3} + g_{02})$$

$$i2 = v2 \frac{g_{03}}{(g_{\pi3} + g_{02} + g_{m3} + g_{03})} (g_{\pi3} + g_{02})$$

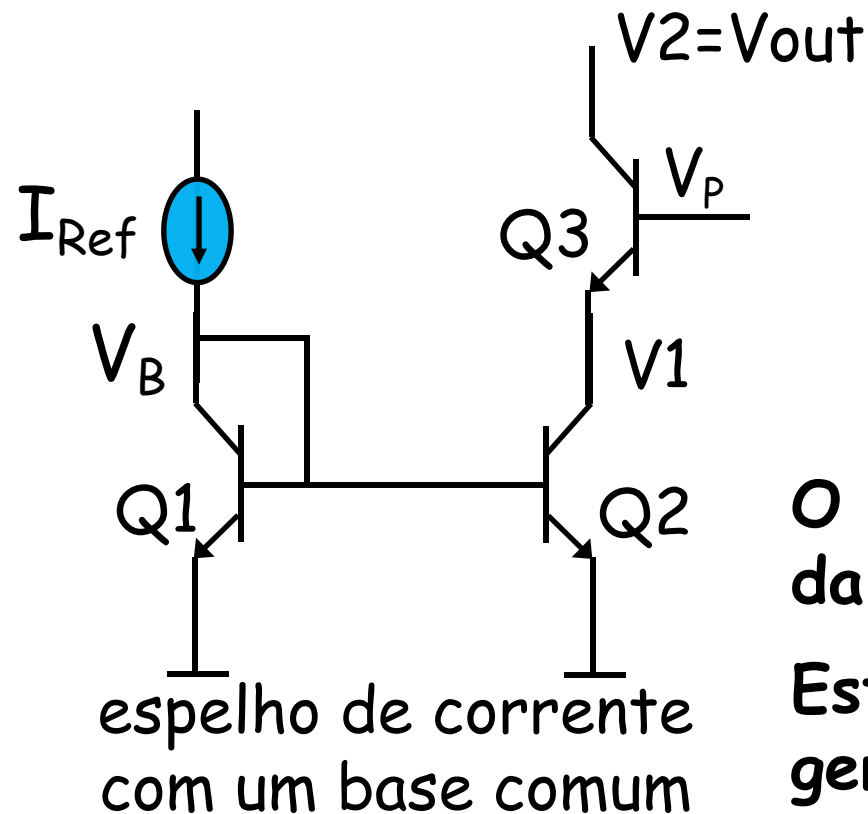
$$\frac{v2}{i2} = \frac{(g_{\pi3} + g_{02} + g_{m3} + g_{03})}{g_{03}(g_{\pi3} + g_{02})} \approx \frac{(g_{\pi3} + g_{m3})}{g_{03} \cdot g_{\pi3}} = (\beta + 1)r_{03}$$



Espelho de corrente

Com a aplicação do transistor Q3, a impedancia de saída passou a ter o valor de

$$impedancia\ de\ saída = \frac{v_2}{i_2} \approx (\beta + 1)r_{o3}$$



Caso $Q1 = Q3$, teremos então

$$impedancia\ de\ saída \approx (\beta + 1)r_{o1}$$

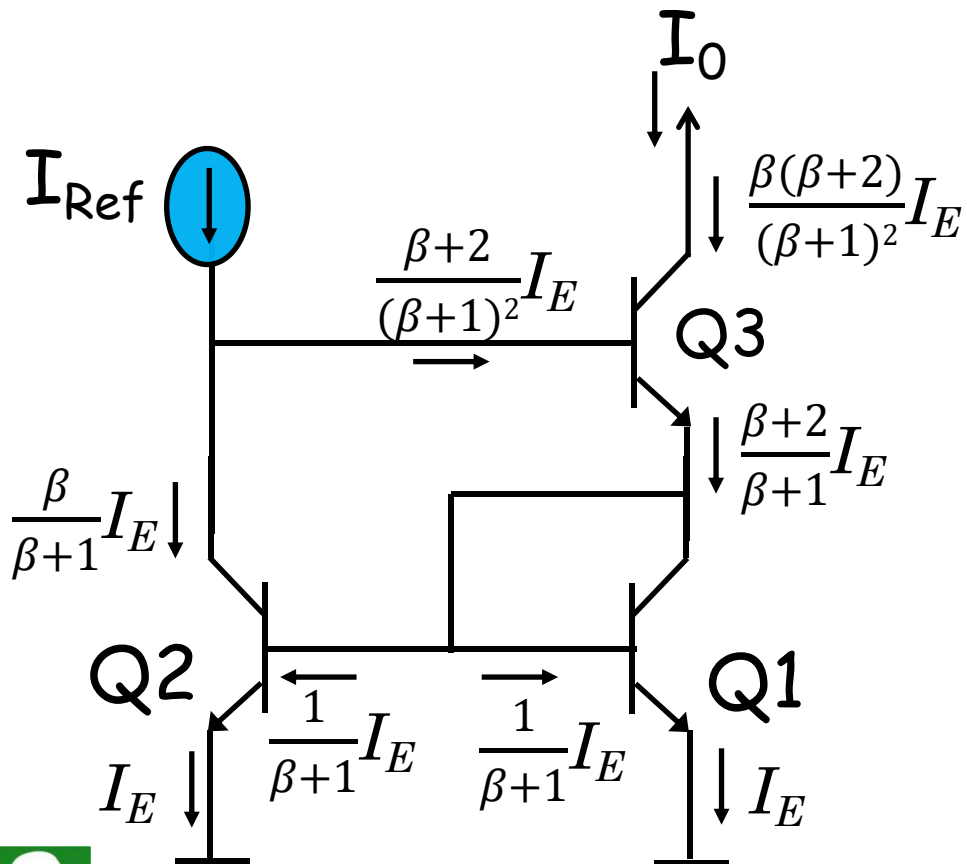
O que representa um aumento de $(\beta+1)$ no valor da impedancia.

Esta solução tem um problema obvio: devemos gerar a tensão V_P , o que implica em um maior circuito.



Espelho de corrente

Uma nova topologia é o Espelho de Wilson, onde a base do transistor cascode é ligada ao transistor da esquerda, evitando componentes adicionais. Vamos verificar a corrente na saída:



$$I_{Ref} = \frac{\beta}{\beta + 1} I_E + \frac{\beta + 2}{(\beta + 1)^2} I_E = \frac{\beta^2 + 2\beta + 2}{(\beta + 1)^2} I_E$$

$$I_E = I_{Ref} \frac{(\beta + 1)^2}{\beta^2 + 2\beta + 2}$$

$$I_0 = \frac{\beta(\beta + 2)}{(\beta + 1)^2} I_E = \frac{\beta(\beta + 2)}{(\beta + 1)^2} \frac{(\beta + 1)^2}{\beta^2 + 2\beta + 2} I_{Ref}$$

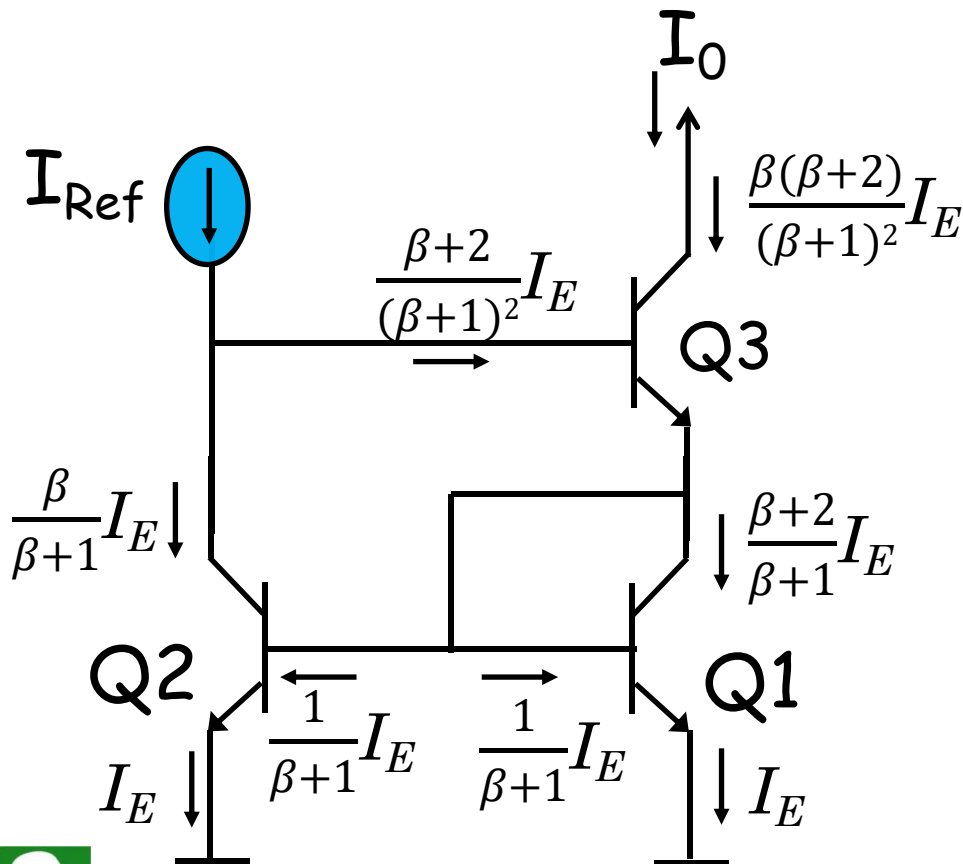
$$I_0 = \frac{\beta(\beta + 2)}{\beta^2 + 2\beta + 2} I_{Ref} = \frac{1}{1 + \frac{2}{\beta(\beta + 2)}} I_{Ref}$$



Espelho de corrente

Espelho de Wilson: no espelho de Wilson a corrente de saída é

$$I_0 = \frac{1}{1 + \frac{2}{\beta(\beta + 2)}} I_{Ref}$$



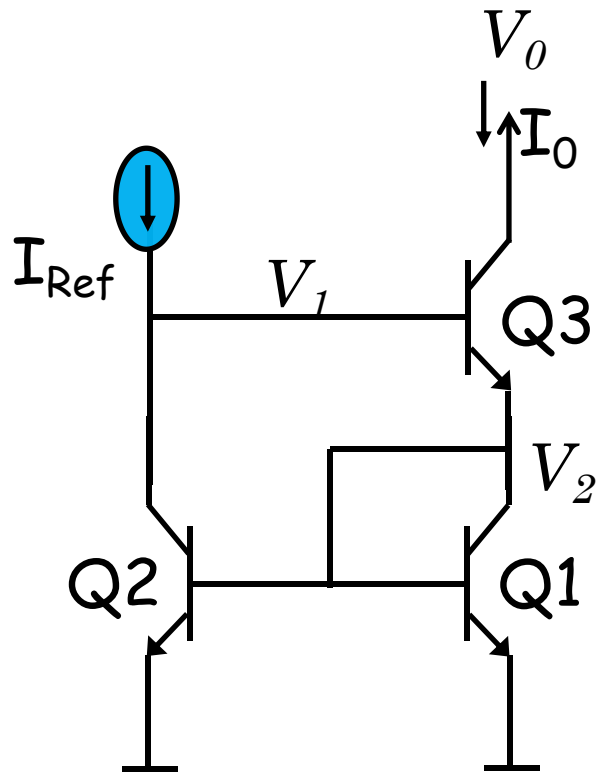
Para um β de 100, o erro é 0,02%, bastante baixo. Nessa topologia a qualidade da replica é bastante melhorada. Procuremos agora ver a impedancia de saída.

Caso o cascode tivesse na base uma tensão fixa, a impedancia de saída aumentaria $(\beta+1)$ vezes. Mas no Wilson, este não é o caso.

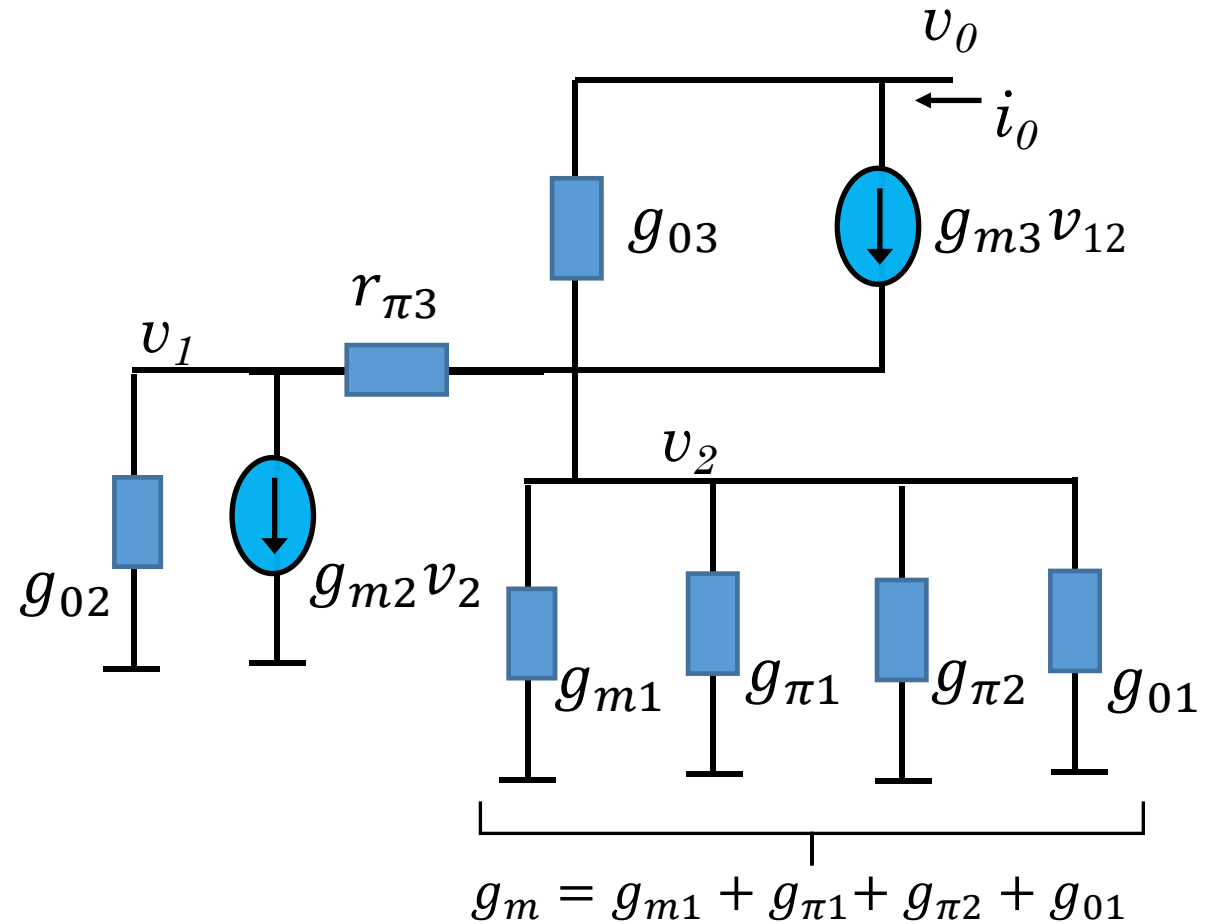


Espelho de corrente

Espelho de Wilson: impedancia de saida (v_o/i_o)

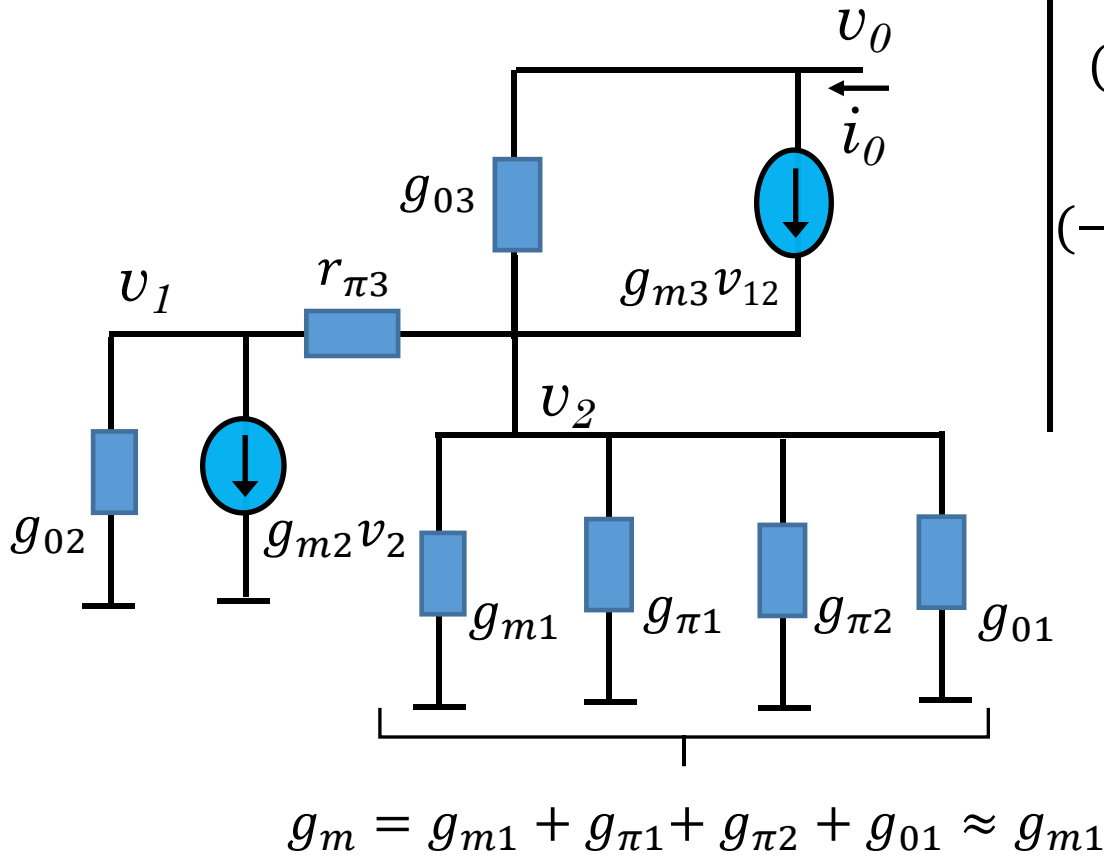


pequenos
sinais



Espelho de corrente

Espelho de Wilson: impedancia de saida (v_o/i_o)



$$\begin{vmatrix} (g_{\pi3} + g_{02}) & (g_{m2} - g_{\pi3}) & 0 \\ (-g_{\pi3} - g_{m3}) & (g_{\pi3} + g_{m3} + g_{m1} + g_{03}) - g_{03} & -g_{03} \\ g_{m3} & (-g_{03} - g_{m3}) & g_{03} \end{vmatrix} \begin{vmatrix} v_1 \\ v_2 \\ v_o \end{vmatrix} = \begin{vmatrix} 0 \\ 0 \\ i_o \end{vmatrix}$$

Considerando $Q1=Q2=Q3$ então

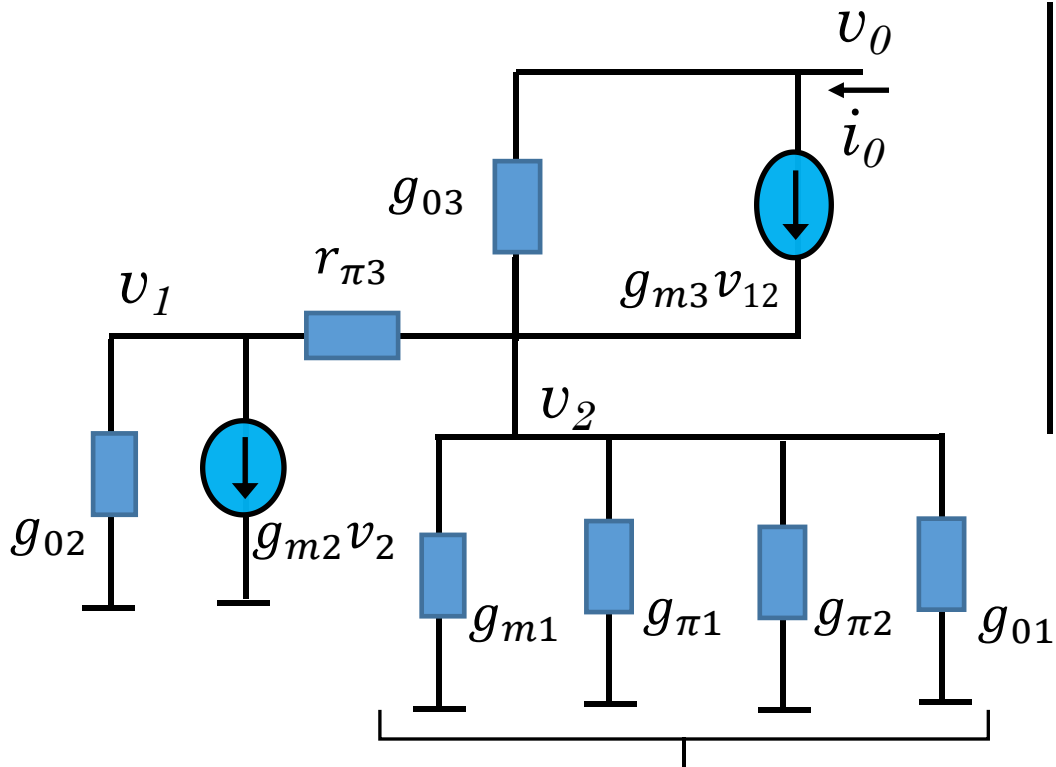
$$g_{m1} = g_{m2} = g_{m3} = g_m \quad e$$

$$g_{01} = g_{02} = g_{03} = g_0$$



Espelho de corrente

Resolvendo o sistemas, trabalhoso, obtemos que



$$g_m = g_{m1} + g_{\pi1} + g_{\pi2} + g_{01} \approx g_{m1}$$

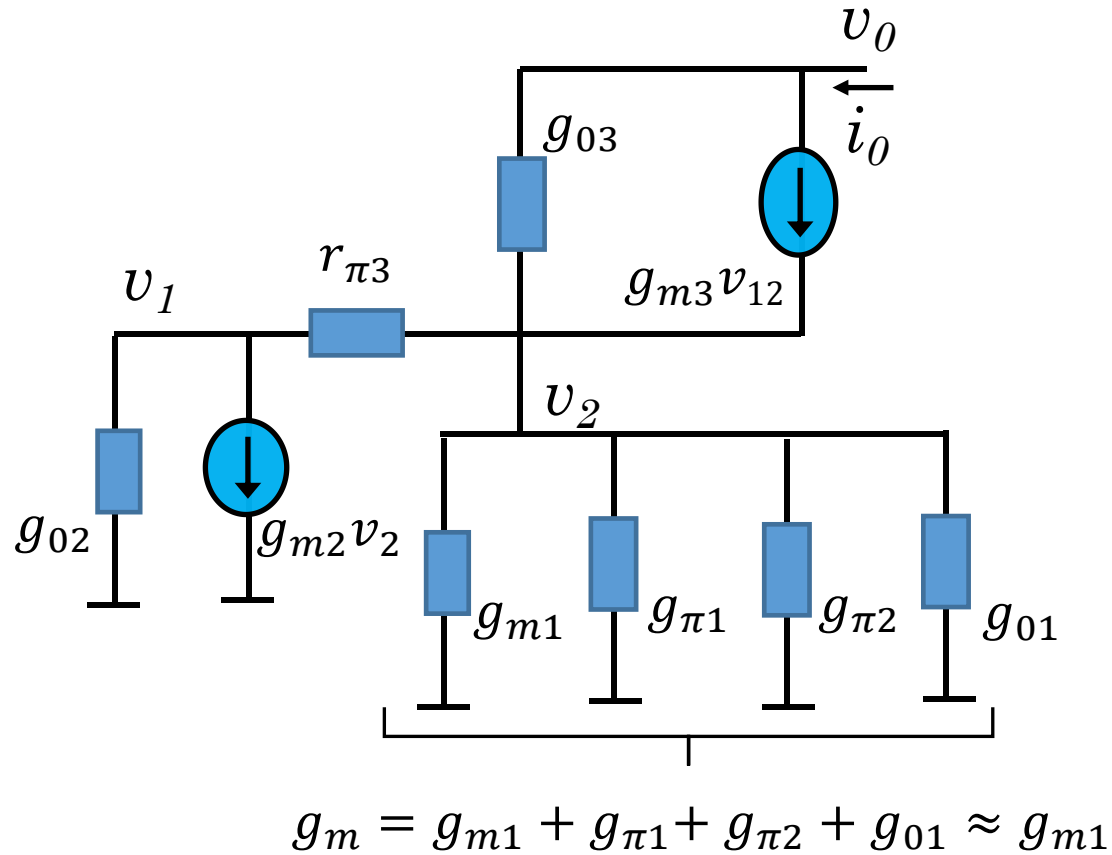
$$\begin{vmatrix} (g_{\pi3} + g_{02}) & (g_{m2} - g_{\pi3}) & 0 \\ (-g_{\pi3} - g_{m3}) & (g_{\pi3} + g_{m3} + g_{m1} + g_{03}) & -g_{03} \\ g_{m3} & (-g_{03} - g_{m3}) & g_{03} \end{vmatrix} \begin{vmatrix} v_1 \\ v_2 \\ v_0 \end{vmatrix} = \begin{vmatrix} 0 \\ 0 \\ i_0 \end{vmatrix}$$

$$\frac{v_0}{i_0} = \frac{(2g_{\pi3} + g_m + g_0)}{g_0(2g_{\pi3} + g_0)} \approx \frac{g_m}{g_0(2g_{\pi3})} \approx \frac{\beta}{2g_0} = \frac{\beta}{2} r_0$$



Espelho de corrente

Espelho de Wilson: impedancia de saida (v_o/i_o)



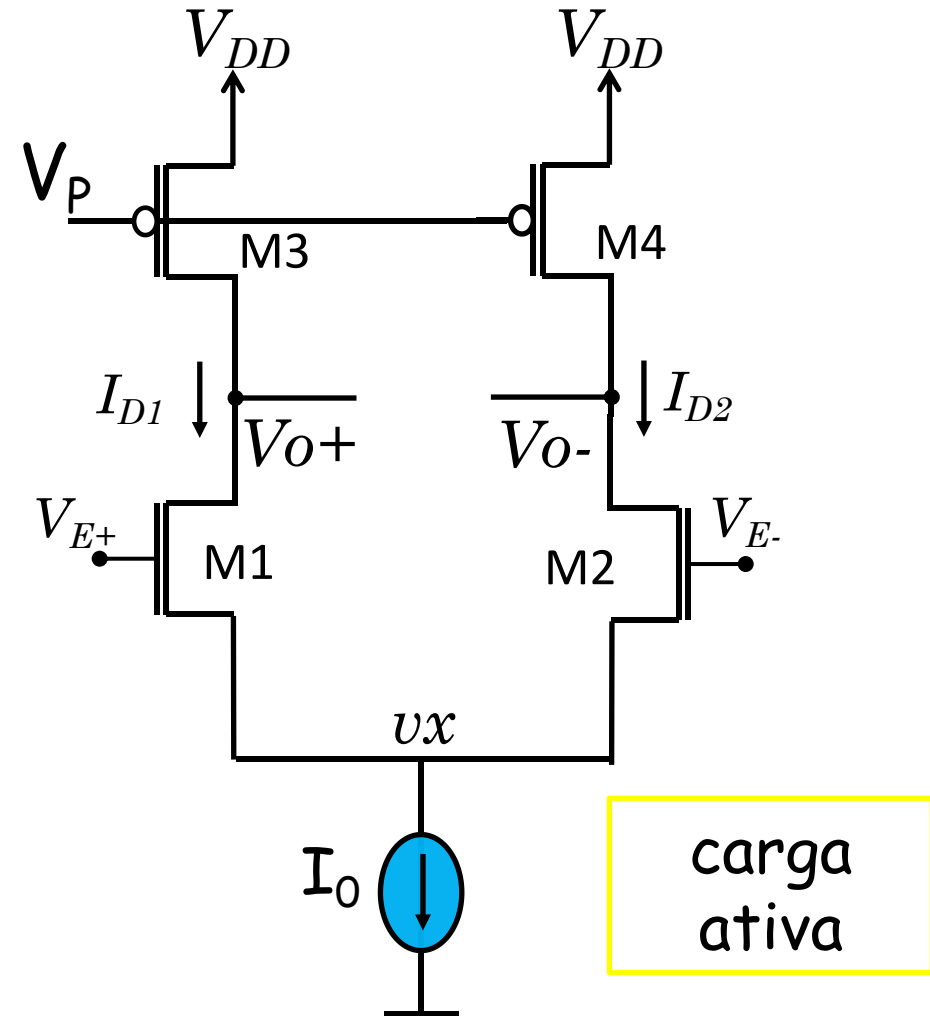
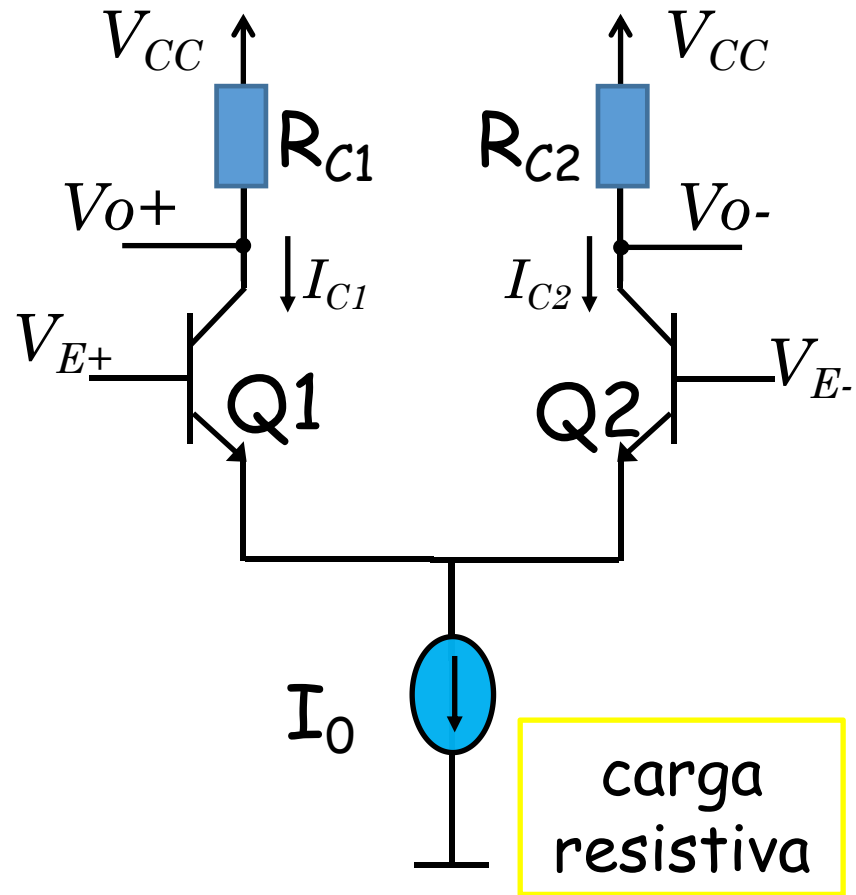
$$impedancia = \frac{v_o}{i_o} \approx \frac{\beta}{2g_0} = \frac{\beta}{2}r_o$$

O espelho de Wilson permite uma impedancia de saida bem maior. O efeito do transistor cascode é menos quando se usa a tensão de base variando



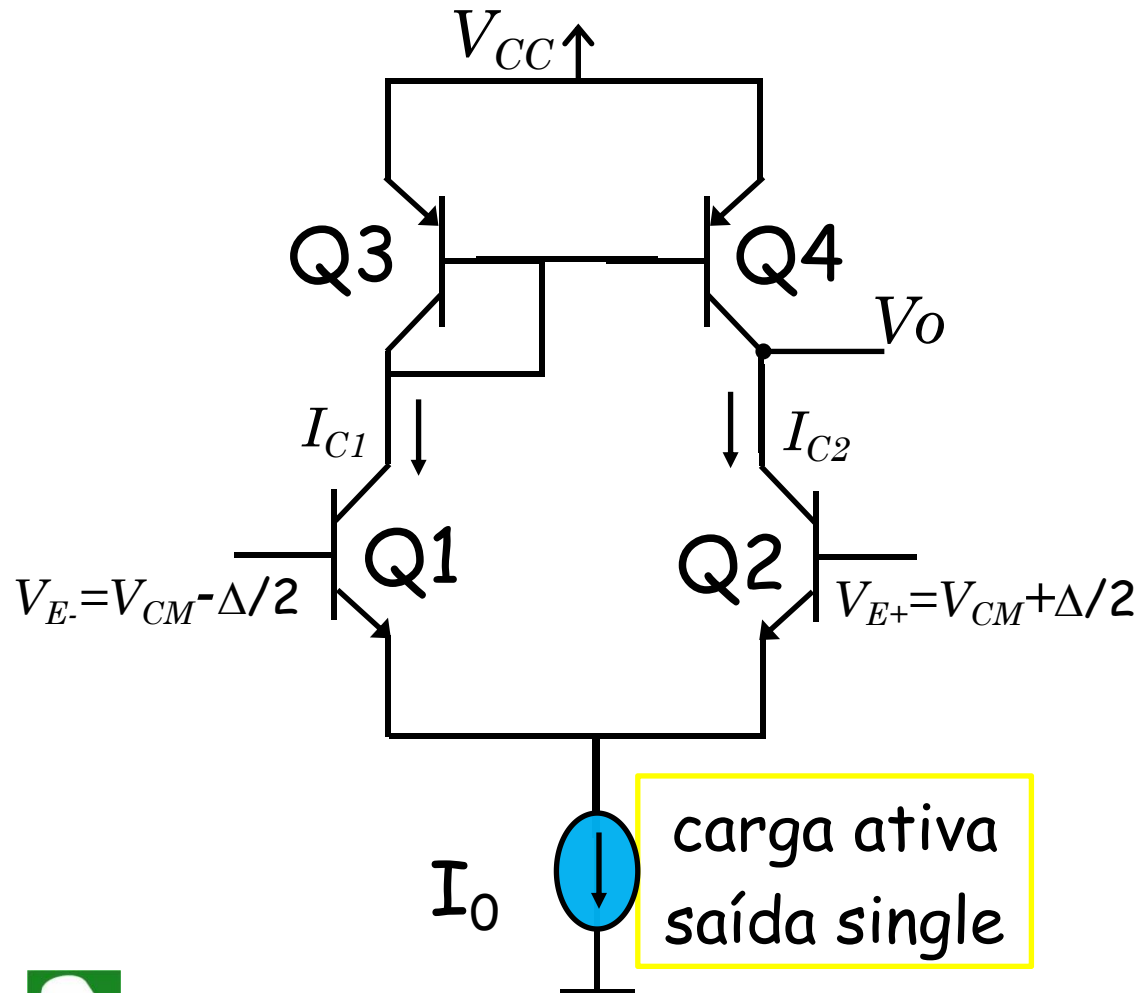
Carga Ativa

Bipolar ou MOS



Carga Ativa

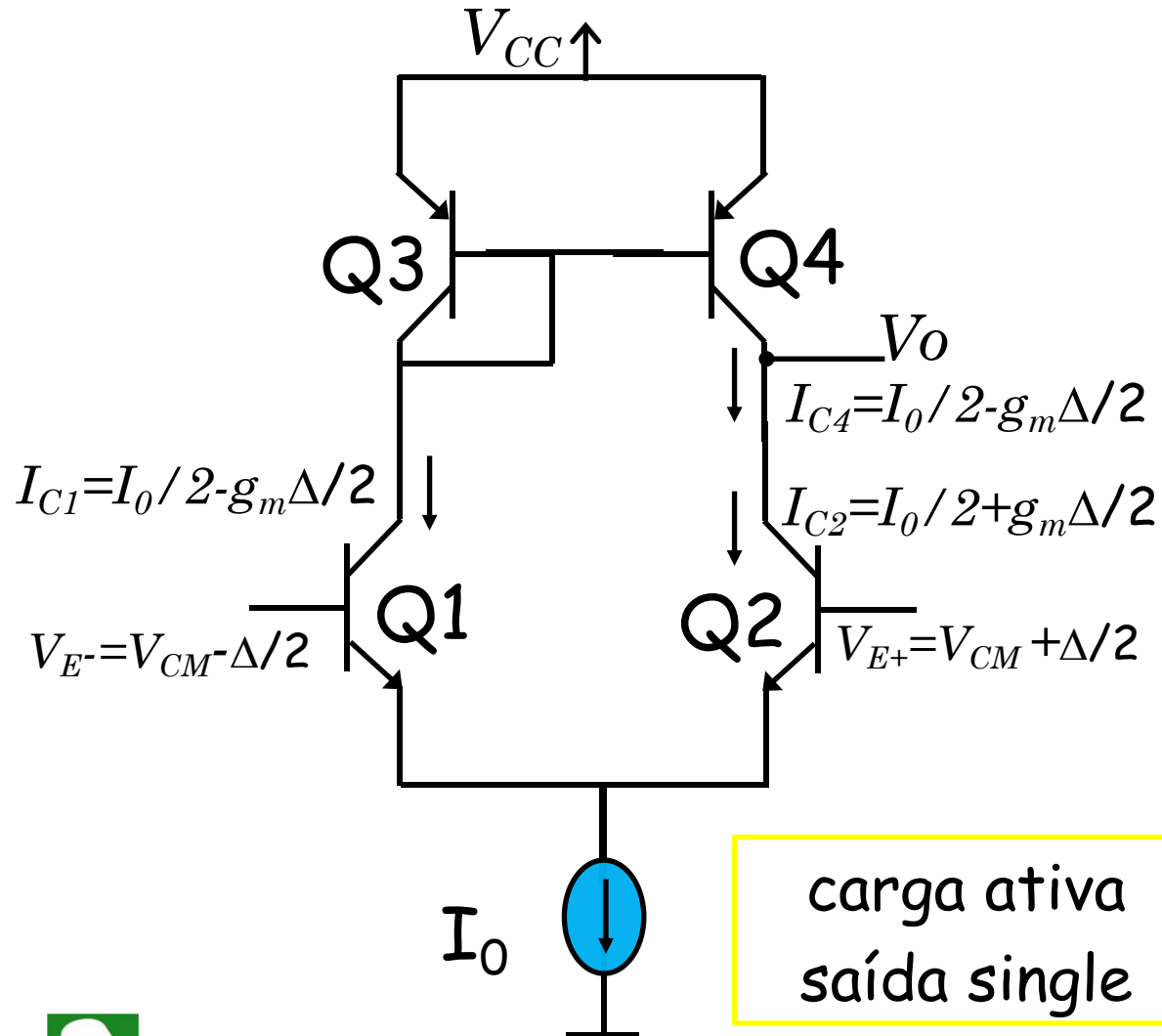
Transformação da saída diferencial em *single* ($Q3 = Q4$)



Para a análise do circuito vamos considerar que os dois lados ainda são simétricos, o que permite as aplicar as consideracoes usadas para entrada diferencial e modo comum. Podemos fazer uma análise simplificada, considerando o papel conversor de corrente do par diferencial, ou a detalhada



Carga Ativa



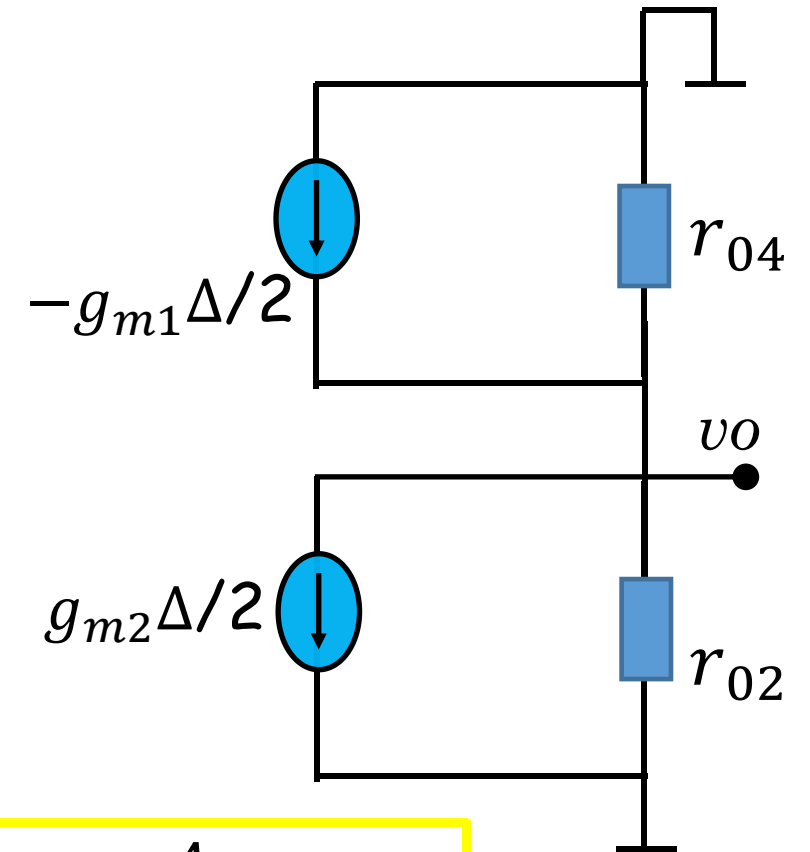
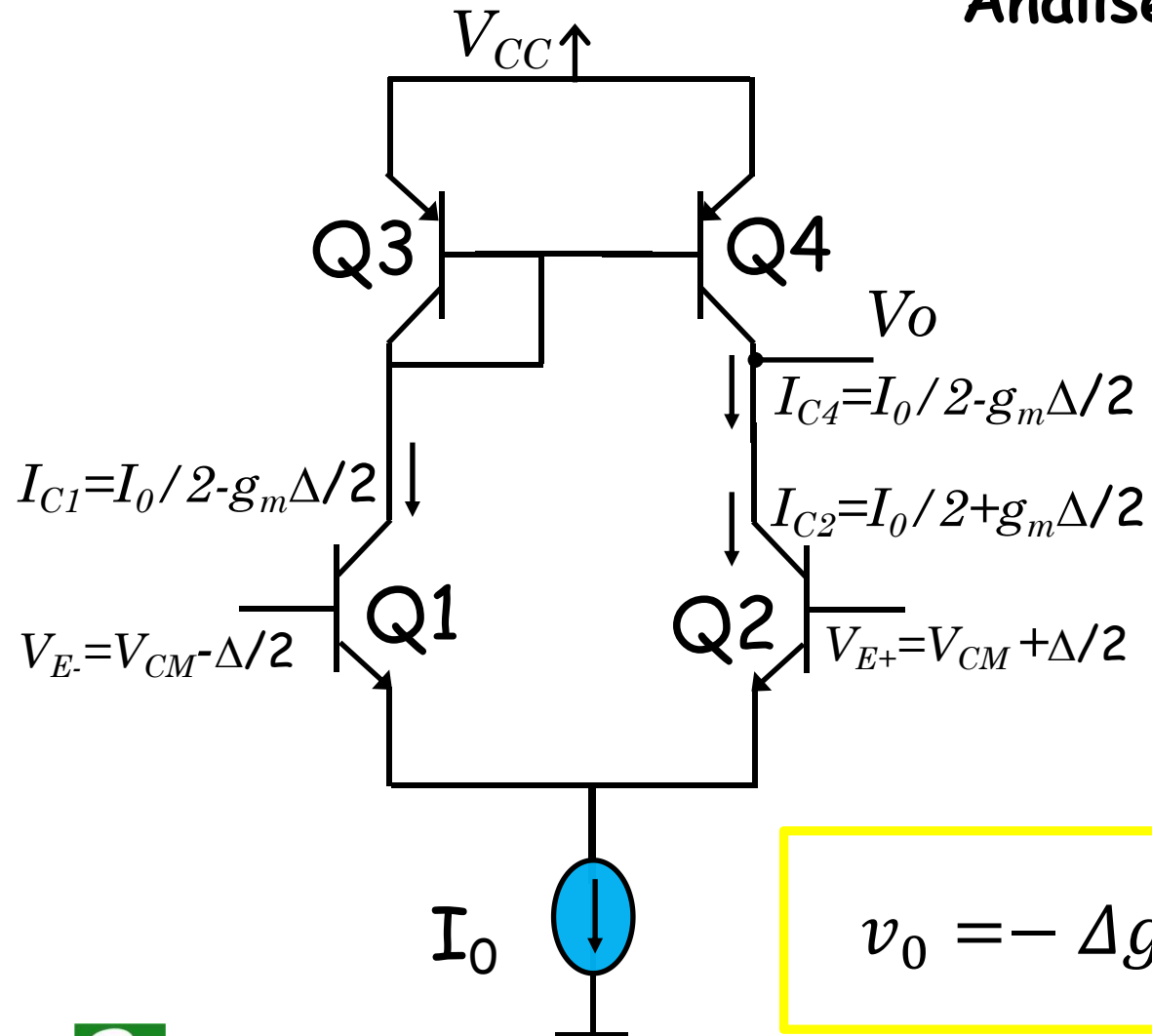
Análise simplificada

O par diferencial converte a diferença de tensão em diferença de corrente. Os transistores Q3/Q4 espelham a corrente do lado esquerdo para a saída. Para determinar a tensão na saída, modelamos Q2 e Q4 como (fonte de corrente + impedância)



Carga Ativa

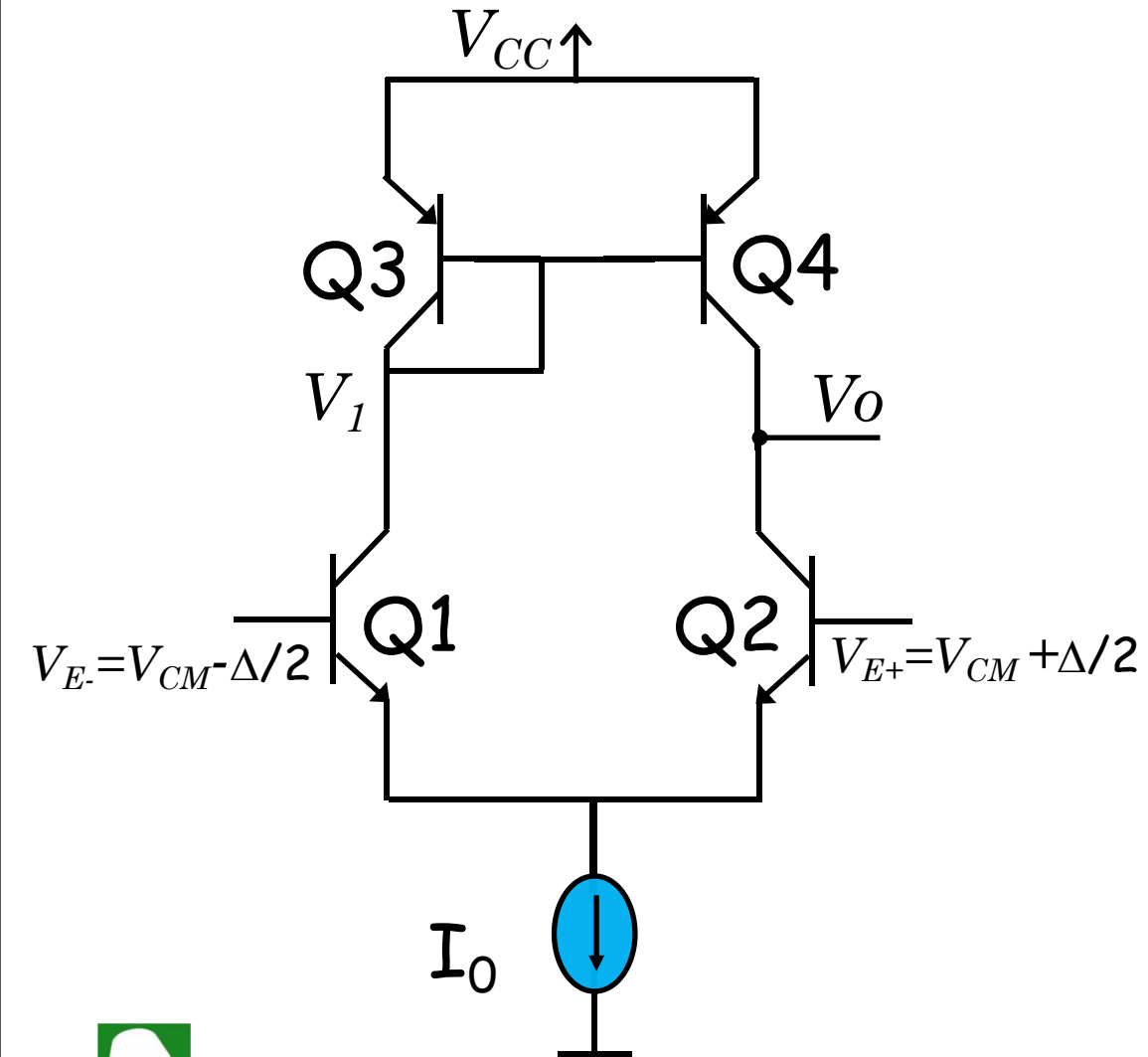
Analise Simplificada



$$v_o = - \Delta g_{m1} (r_{o4} // r_{o2}) = - \frac{\Delta g_{m1}}{g_{o4} + g_{o2}}$$



Carga Ativa



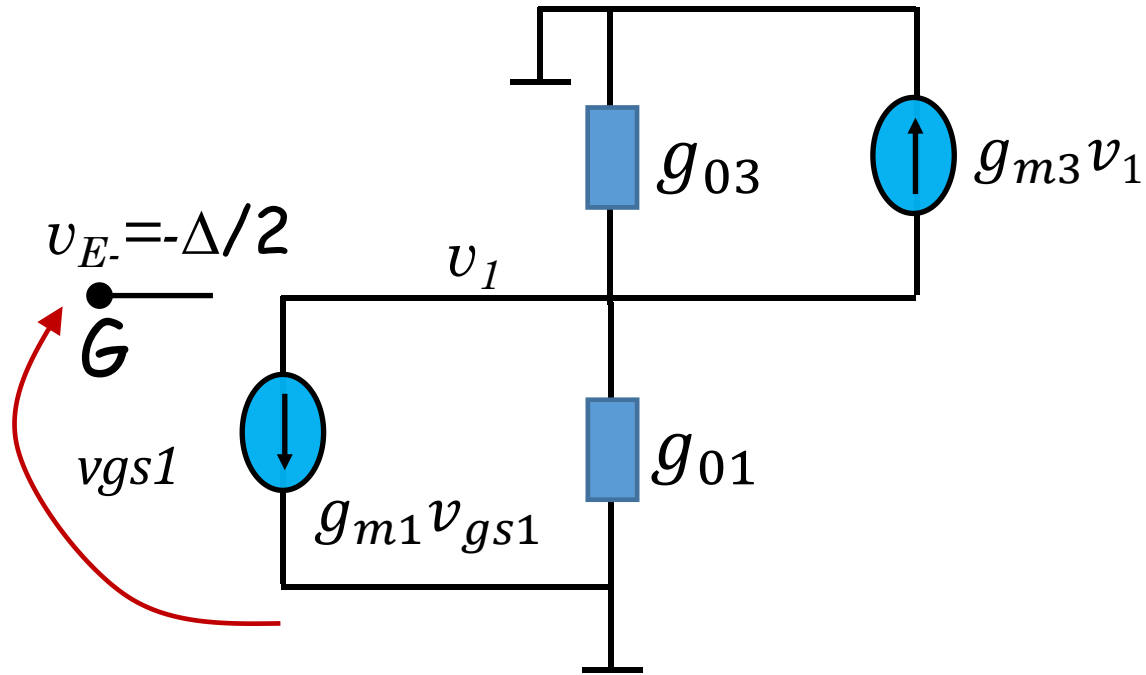
Analise Completa

Aplicam-se os modelos de pequenos sinais para os transistores. Continuamos supondo simetria e, portanto, terra virtual nos emissores de $Q1$ e $Q2$.

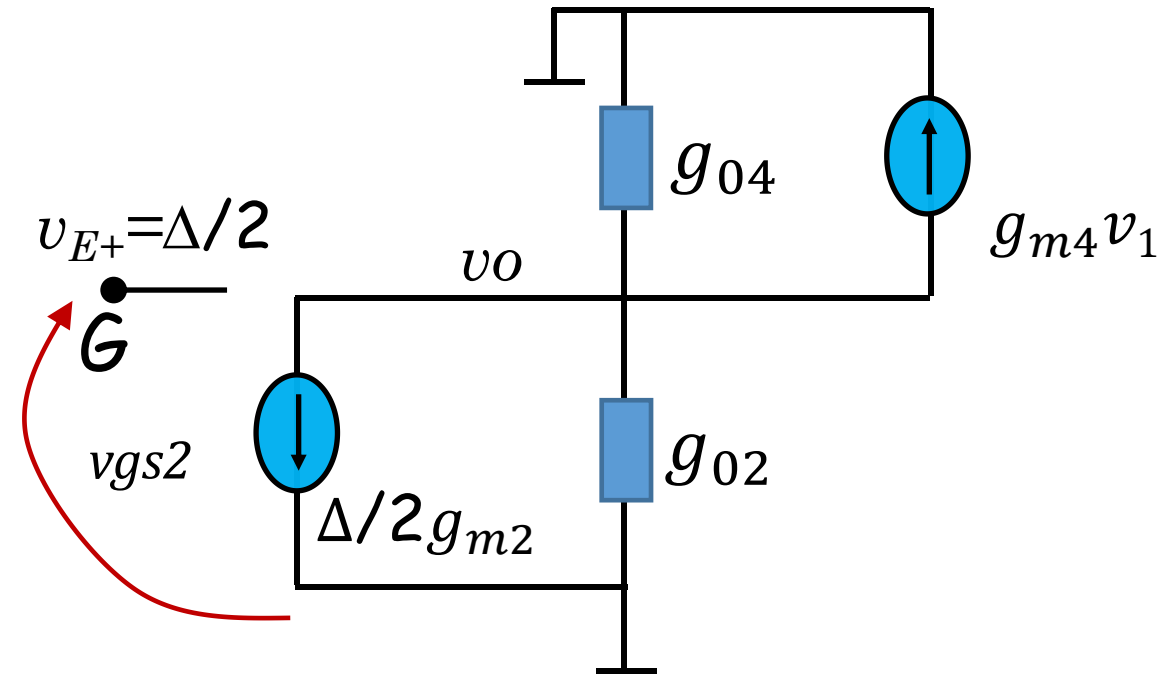


Carga Ativa

Analise completa



$$v_1 = \frac{\Delta/2 g_{m1}}{g_{01} + g_{03} + g_{m3}}$$



$$v_0 = - \frac{\Delta/2 g_{m2} + v_1 g_{m4}}{g_{02} + g_{04}}$$



Carga Ativa

Análise completa

$$v_0 = -\frac{1}{g_{02} + g_{04}} \Delta/2 \left(g_{m2} + \frac{g_{m1}g_{m4}}{g_{01} + g_{03} + g_{m3}} \right)$$

Este é o ganho do par diferencial. Podemos fazer as aproximações de praxi, chegando a:

$$v_0 = -\frac{1}{g_{02} + g_{04}} \Delta/2 \left(g_{m2} + \frac{g_{m1}g_{m4}}{g_{m3}} \right) = -\frac{1}{g_{02} + g_{04}} \Delta/2 (2g_{m1}) = -\frac{g_{m1}}{g_{02} + g_{04}} \Delta$$

Expressão igual a obtida pela análise simplificada

$$\text{ganho} = \frac{v_0}{\Delta} = -\frac{g_{m1}}{g_{02} + g_{04}} = -g_{m1}(r_{02} // r_{04})$$



Carga Ativa

Algumas observações importantes:

- ✓ se o circuito for montado com transistores MOS os resultados serão os mesmo, apenas trocando g_o por g_d (ou r_o por r_d). Assim, para um par diferencial com CMOS teríamos

$$ganho = \frac{v_o}{\Delta} = - \frac{g_{m1}}{g_{d2} + g_{d4}} = - g_{m1}(r_{d2} // r_{d4})$$

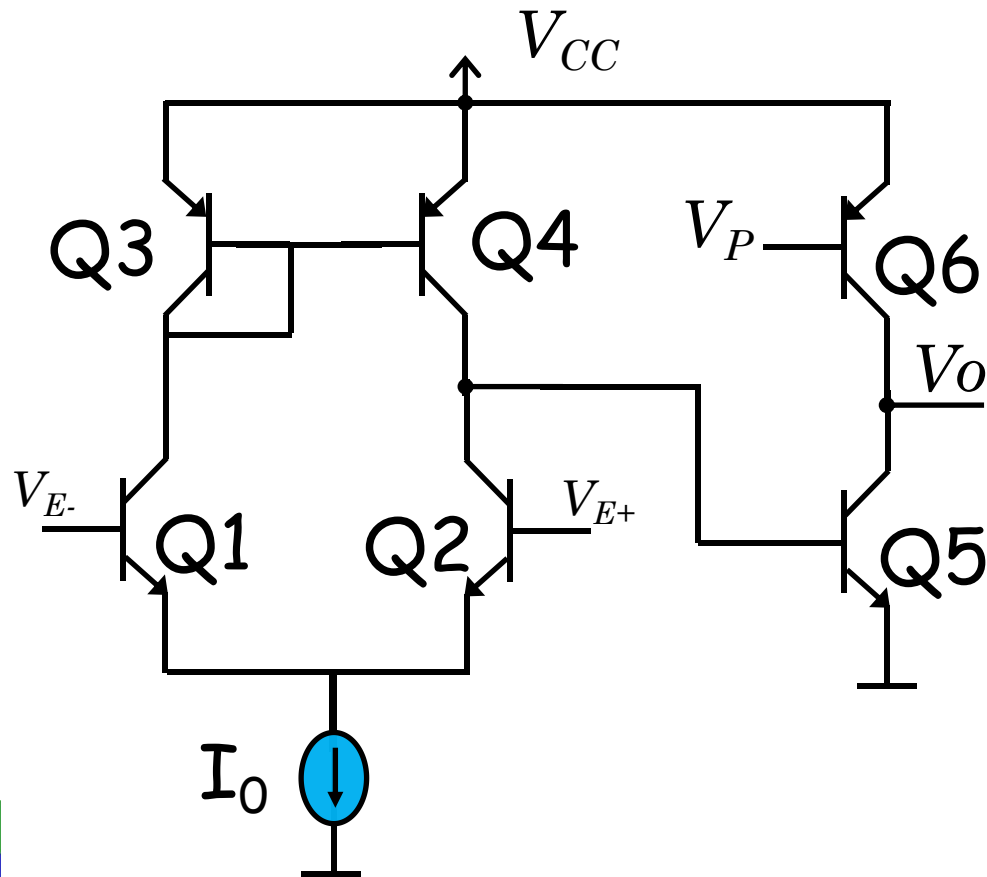
- ✓ No circuito com carga resistiva o ganho é

$$ganho = \frac{v_o}{\Delta} = - g_{m1}(r_{d2} // R_C)$$



Carga Ativa

- ✓ a partir do par diferencial single pode-se formar um AmpOp acrescentando mais um estagio de ganho. Neste caso um source comum (Q5/Q6)



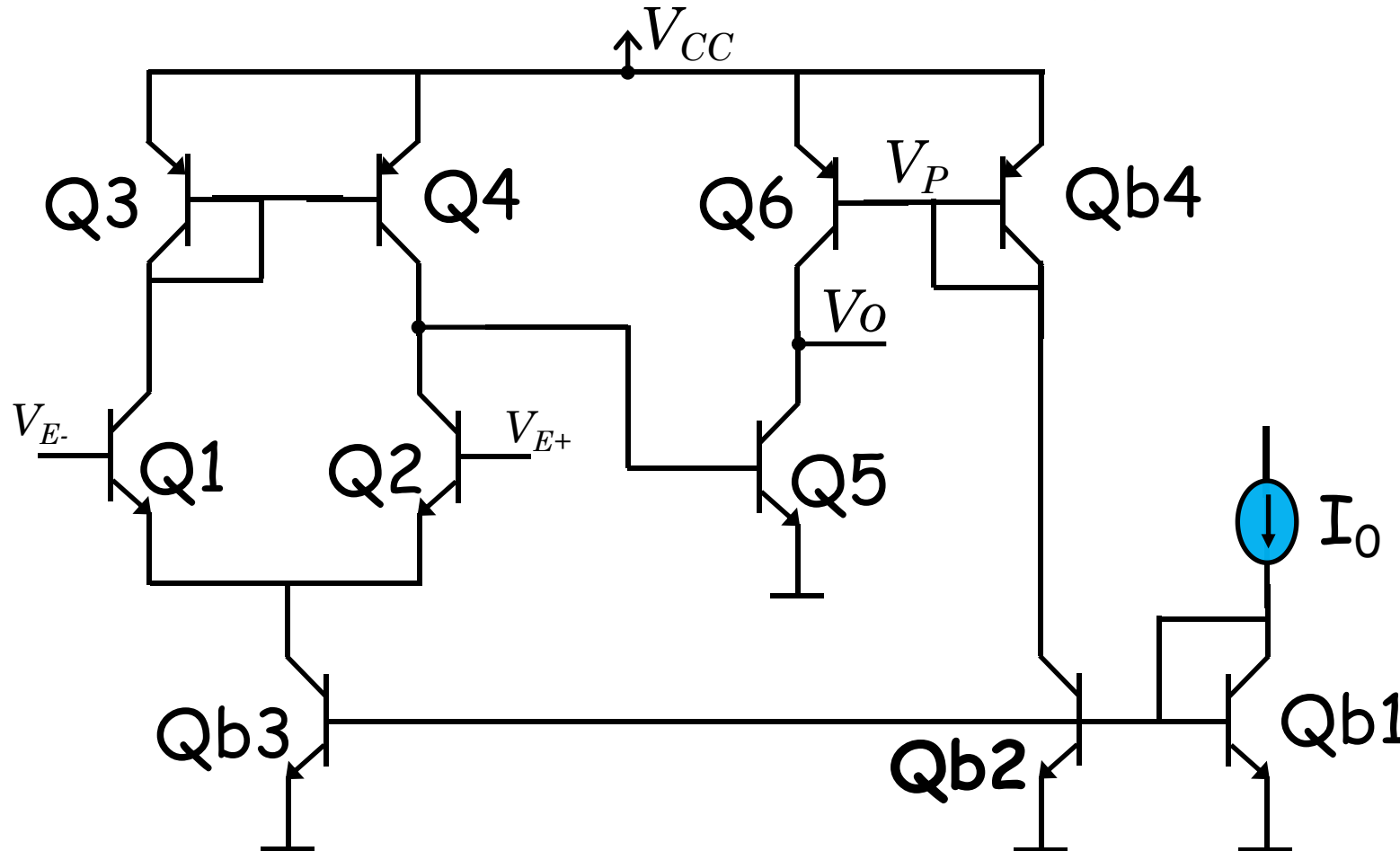
Este operacional pode atingir 80 dB de ganho .

Para um funcionamento correto, V_P deve ser gerado a partir de I_0 e espelhos de corrente



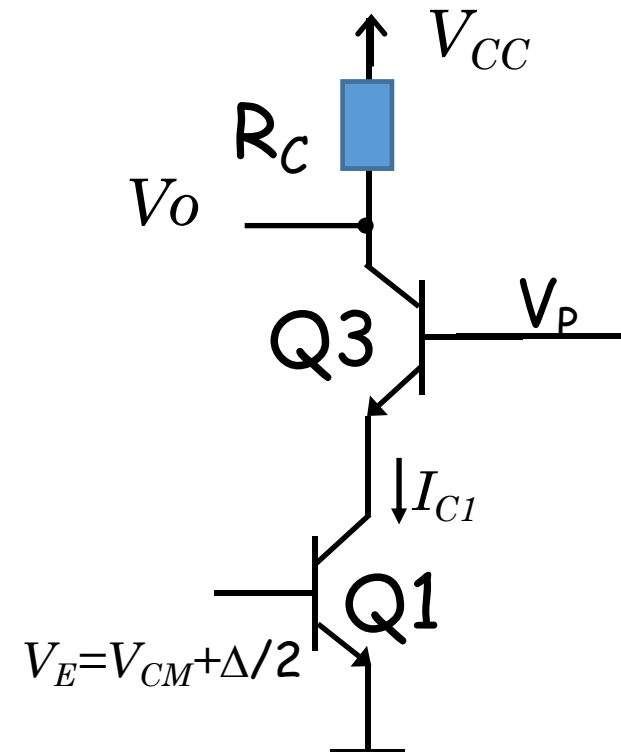
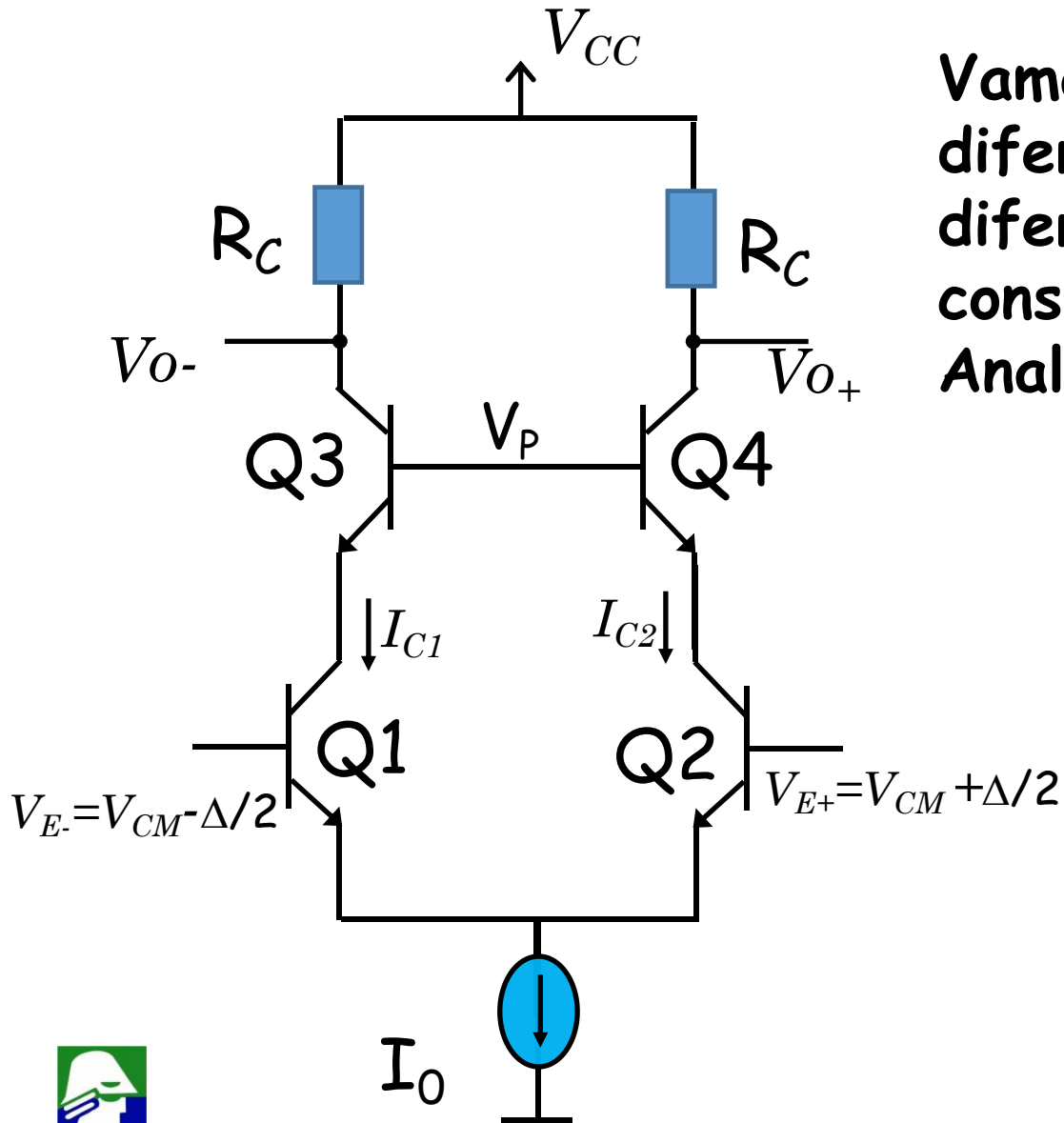
Carga Ativa

- ✓ AmpOp completo: neste circuito, o ideal é que $Q3 = Q4 = Q6$ e que as correntes que passem por eles quando $V_{E+} = V_{E-}$ sejam iguais. Isso é fácil de conseguir e reduz o *offset* causado pelo par $Q6/Q5$



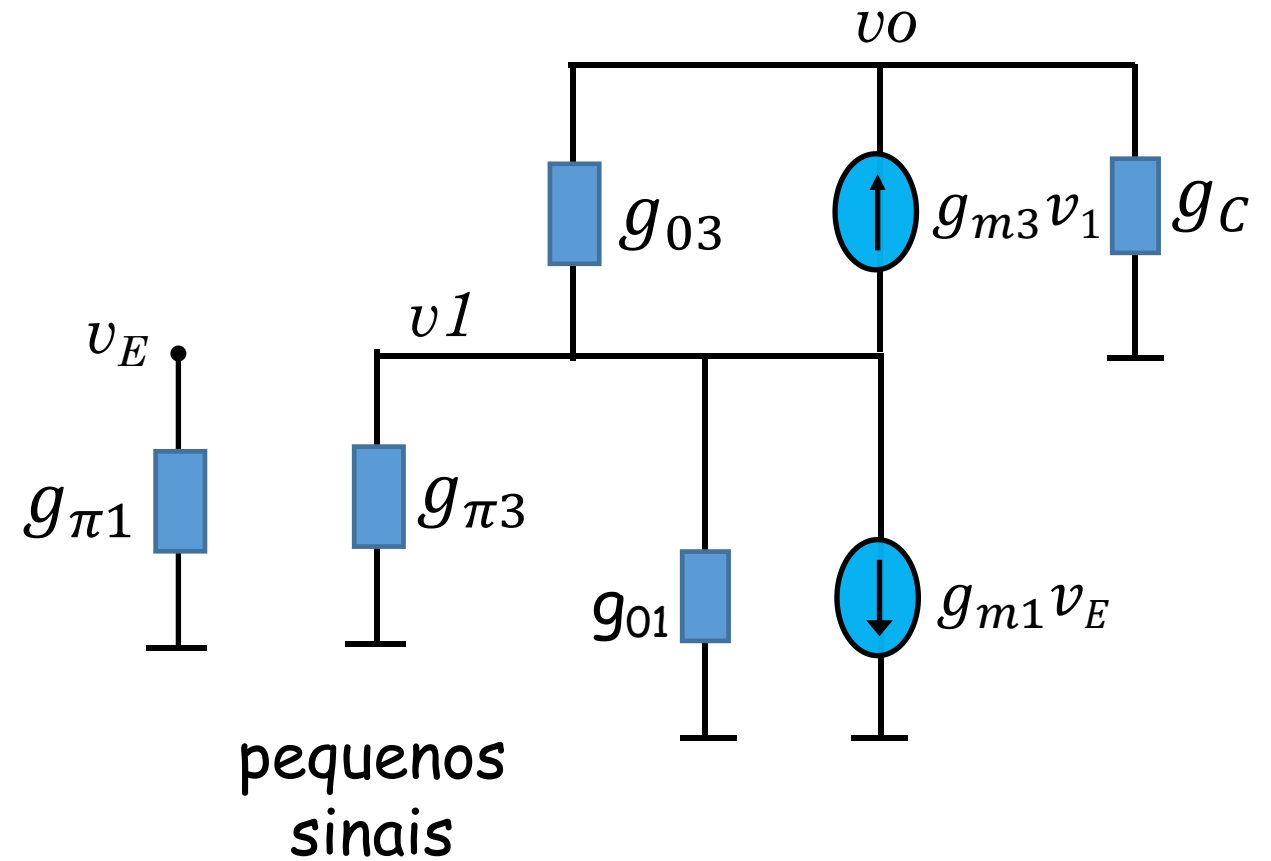
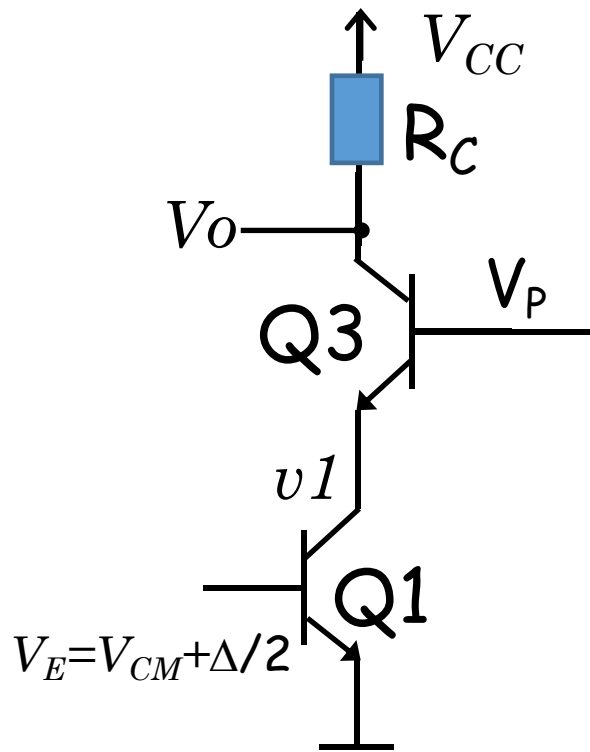
Transistor Cascode

Vamos aplicar um transistor cascode ao par diferencial. Para a análise, entrada diferencial, vamos aplicar a simetria e considerar o emissor de Q1/Q2 como terra. Analisaremos então apenas o circuito abaixo

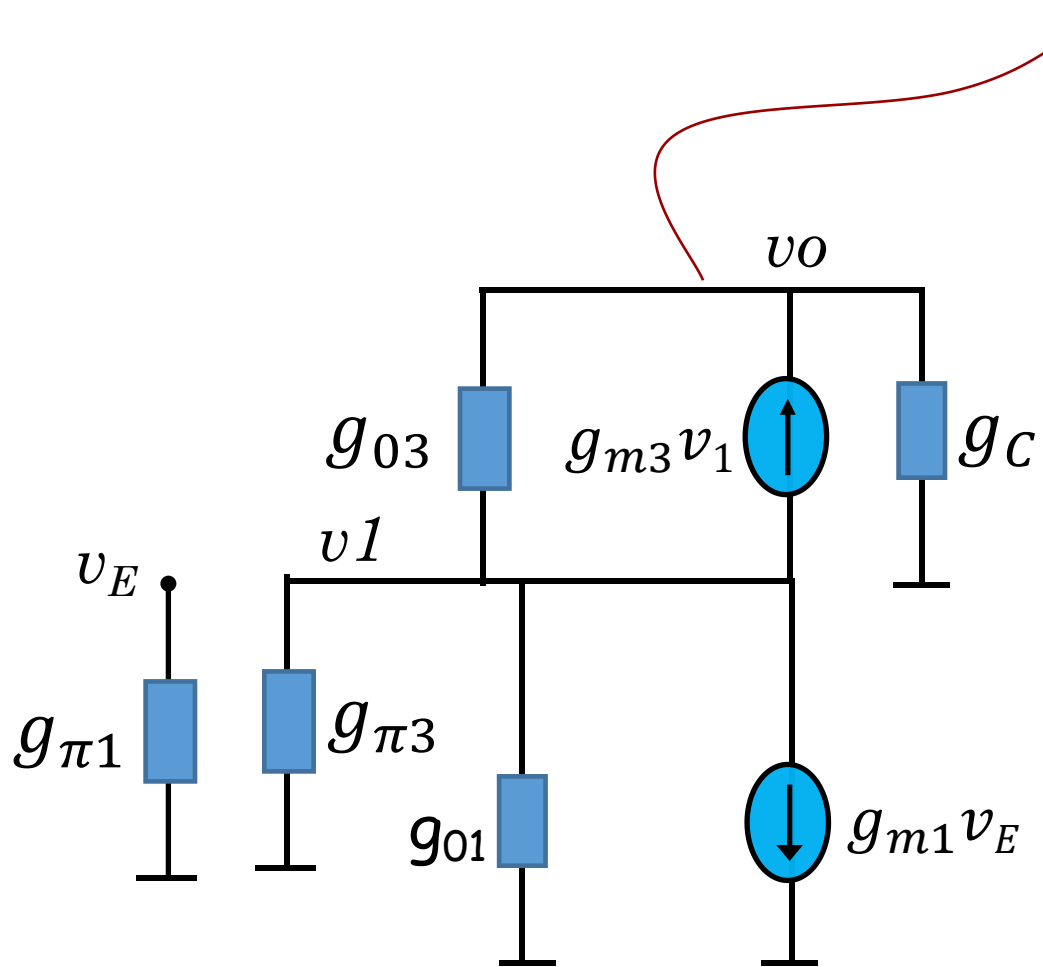


Transistor Cascode

O modelo de pequenos sinais esta abaixo



Transistor Cascode



$$(v_0 - v_1)g_{03} + v_0g_C - v_1g_{m3} = 0$$

$$v_0(g_{03} + g_C) = v_1(g_{m3} + g_{03}) = 0$$

$$v_1 = v_0 \frac{(g_{03} + g_C)}{(g_{m3} + g_{03})}$$

A corrente que passa por g_C é igual a corrente que passa por $g_{\pi 3}$, g_{m1} e g_{01} . Assim podemos escrever

$$v_0g_C + v_1(g_{\pi 3} + g_{01}) + v_Eg_{m1} = 0$$

$$v_1(g_{\pi 3} + g_{01}) = -v_Eg_{m1} - v_0g_C$$

$$v_1 = \frac{-v_Eg_{m1} - v_0g_C}{(g_{\pi 3} + g_{01})}$$



Transistor Cascode

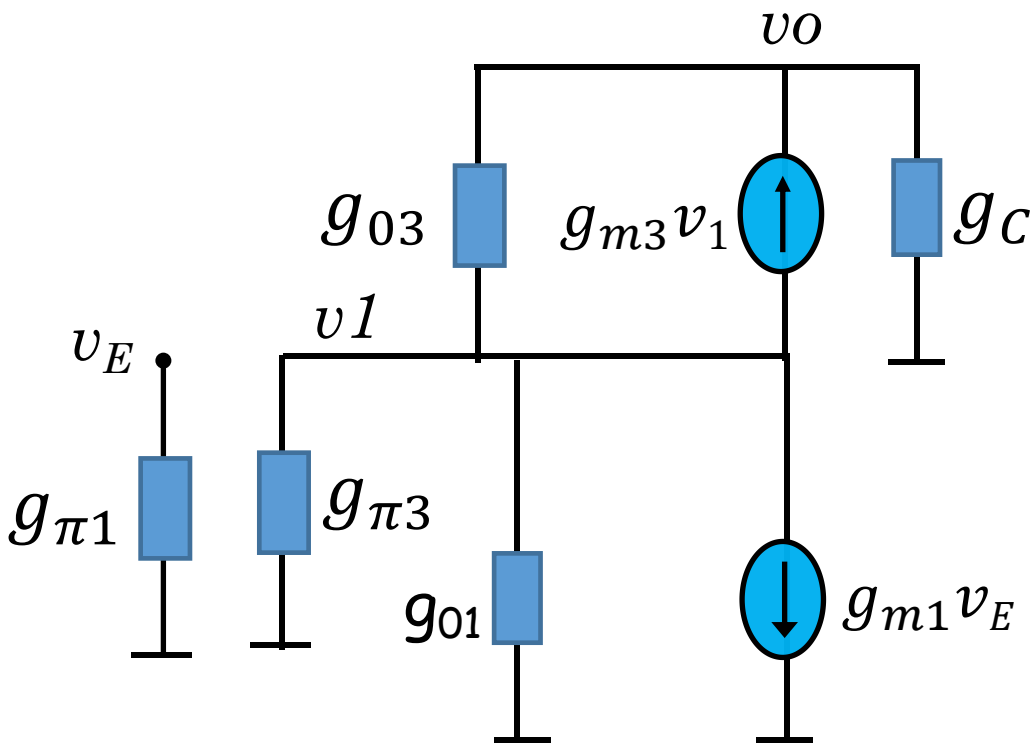
Chegamos as duas expressões para v_1 que são

$$v_1 = v_o \frac{(g_{o3} + g_c)}{(g_{m3} + g_{o3})}$$

$$v_1 = \frac{-v_E g_{m1} - v_o g_c}{(g_{\pi3} + g_{o1})}$$

Igualando as duas expressões

$$v_o \frac{(g_{o3} + g_c)}{(g_{m3} + g_{o3})} = \frac{-v_E g_{m1} - v_o g_c}{(g_{\pi3} + g_{o1})}$$



Transistor Cascode

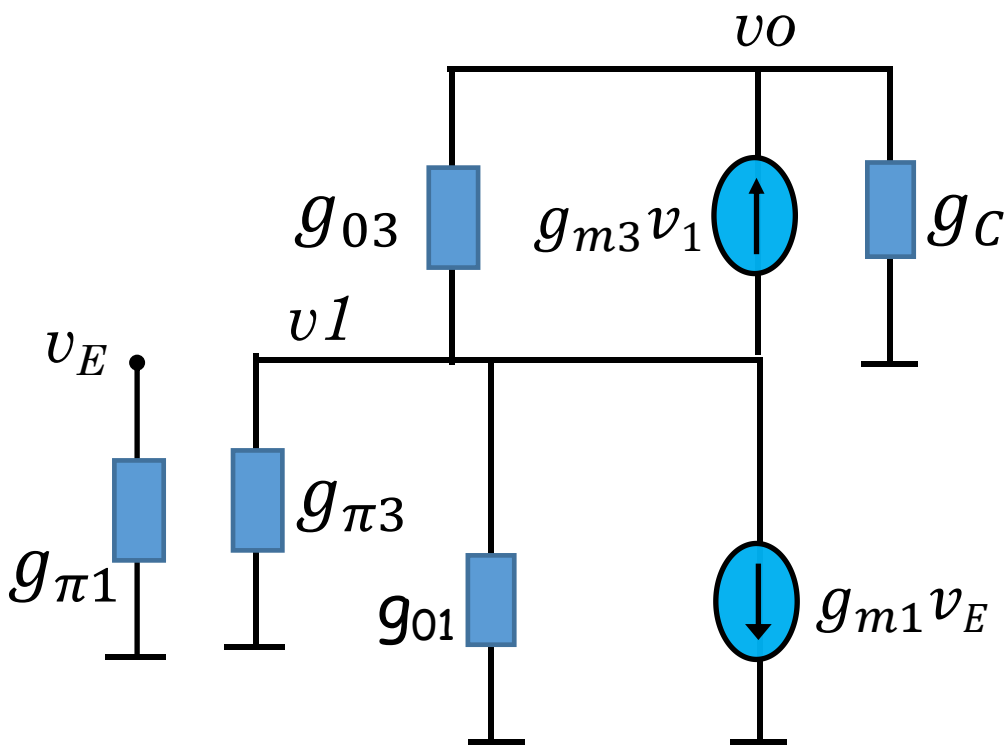
$$v_o \frac{(g_{o3} + g_c)}{(g_{m3} + g_{o3})} = \frac{-v_E g_{m1} - v_o g_c}{(g_{\pi3} + g_{o1})}$$

Esta expressão nos permitirá achar v_o em função de V_E . Antes de seguir façamos as simplificações possíveis. Considerando $g_m \gg g_o$

$$v_o \frac{(g_{o3} + g_c)}{g_{m3}} \approx \frac{-v_E g_{m1} - v_o g_c}{(g_{\pi3} + g_{o1})}$$

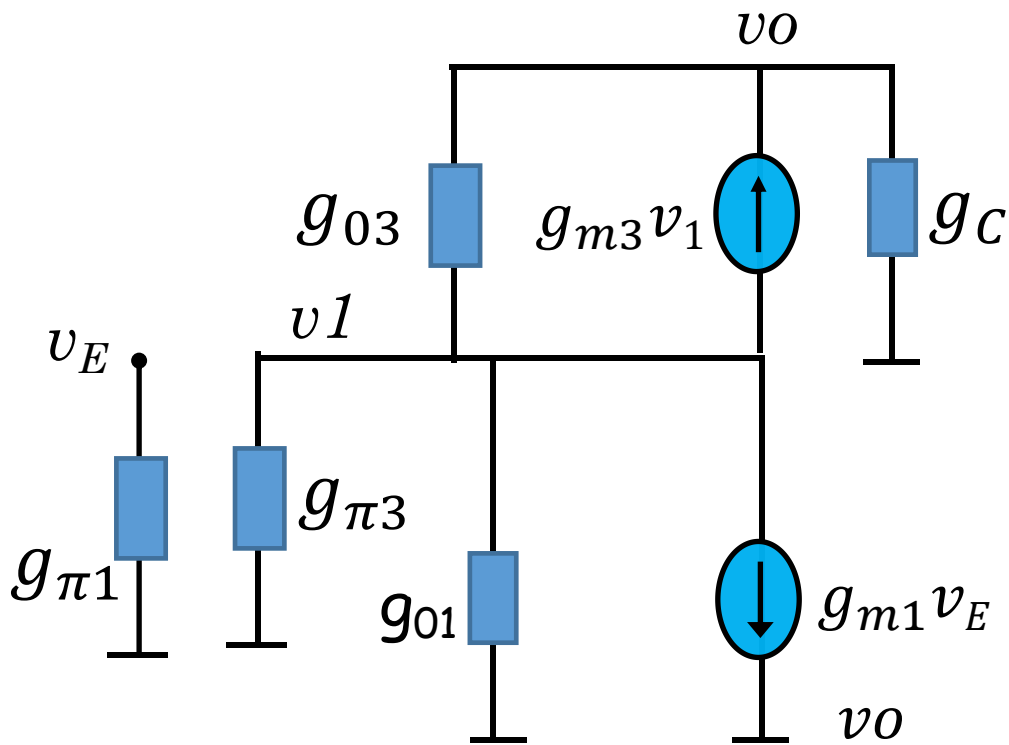
Caso tenhamos, por exemplo, $V_A = 50 \text{ V}$ e $\beta = 200$, então

$$g_{o1} = \frac{I_{c1}}{50} \quad e \quad g_{\pi3} = \frac{I_{c3}}{5}$$



Transistor Cascode

Como $I_{C1} = I_{C3}$ então teremos $g_{01} \ll g_{\pi3}$ e



$$v_0 \frac{(g_{03} + g_C)}{g_{m3}} \approx \frac{-v_E g_{m1} - v_0 g_C}{g_{\pi 3}}$$

$$v_0(g_{03} + g_C)g_{\pi 3} \approx -(v_E g_{m1} + v_0 g_C)g_{m3}$$

$$v_0[(g_{03} + g_C)g_{\pi 3} + g_C g_{m3}] \approx -v_E g_{m1} g_{m3}$$

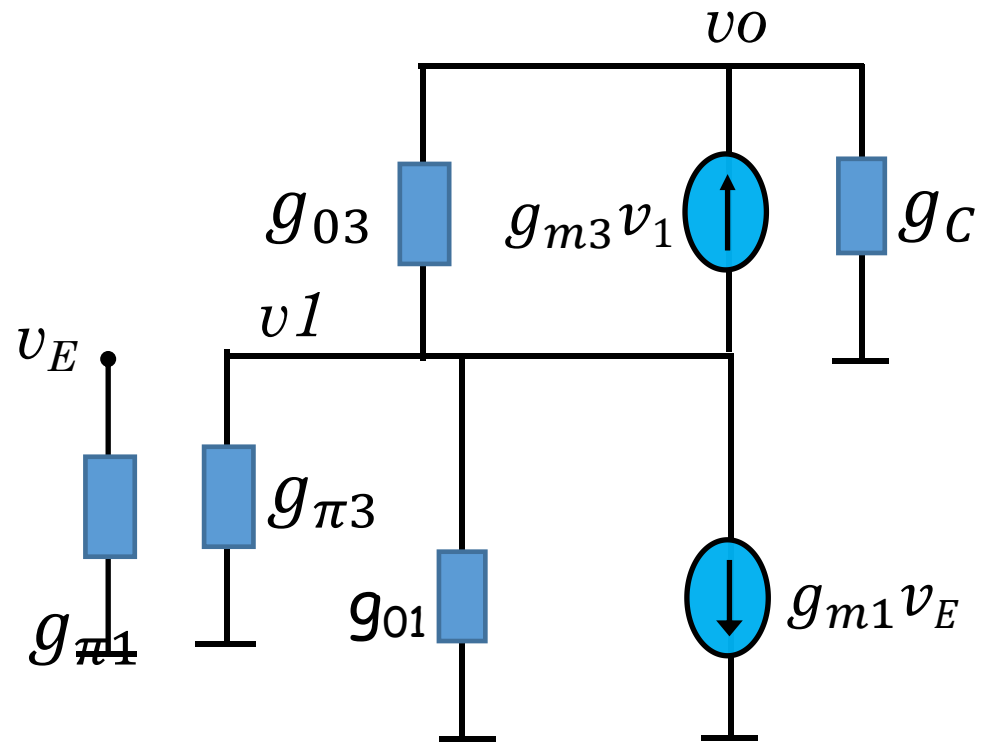
$$v_0 \left(\frac{g_{03}}{\beta} + \frac{g_C}{\beta} + g_C \right) \approx -v_E g_{m1}$$

$$\frac{v_0}{v_E} \approx - \frac{g_{m1}}{\left(\frac{g_{03}}{\beta} + \frac{g_C}{\beta} + g_C \right)} \approx - \frac{g_{m1}}{\left(\frac{g_{03}}{\beta} + g_C \right)} \approx -g_{m1}(\beta r_{03} // R_C)$$



Transistor Cascode

$$\frac{v_O}{v_E} \approx -g_{m1}(\beta r_{o3} // R_C)$$



Como esperado, a colocação do transistor cascode multiplicou o r_{o3} , que será igual a r_{o1} desde que $Q1 = Q3$, por β .

Observe que:

✓ o ganho diferencial máximo do circuito será

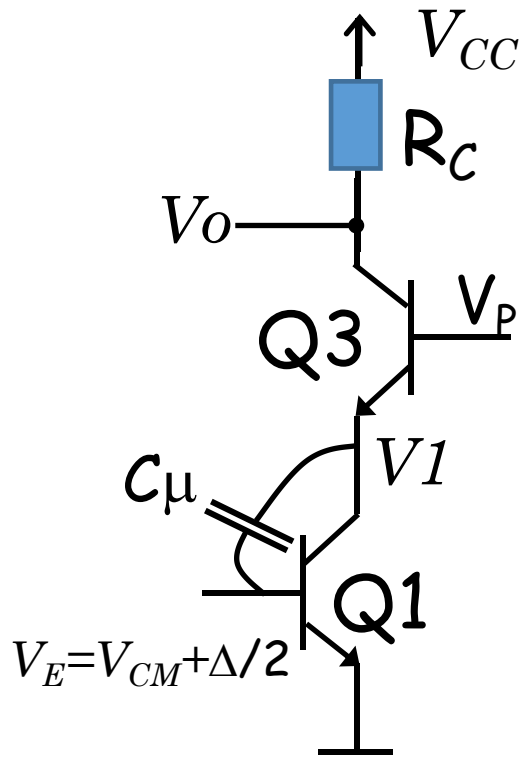
$$\frac{v_O}{v_E} \approx -g_{m1}R_C$$

quando $\beta r_{o3} \gg R_C$



Transistor Cascode

- ✓ o ganho entre v_E e v_1 , importante para o efeito Miller, pode ser calculado a partir das expressões já encontradas



$$\frac{v_o}{v_E} \approx -g_{m1}(\beta r_{o3} // R_C) \qquad v_1 = v_o \frac{(g_{o3} + g_c)}{(g_{m3} + g_{o3})}$$

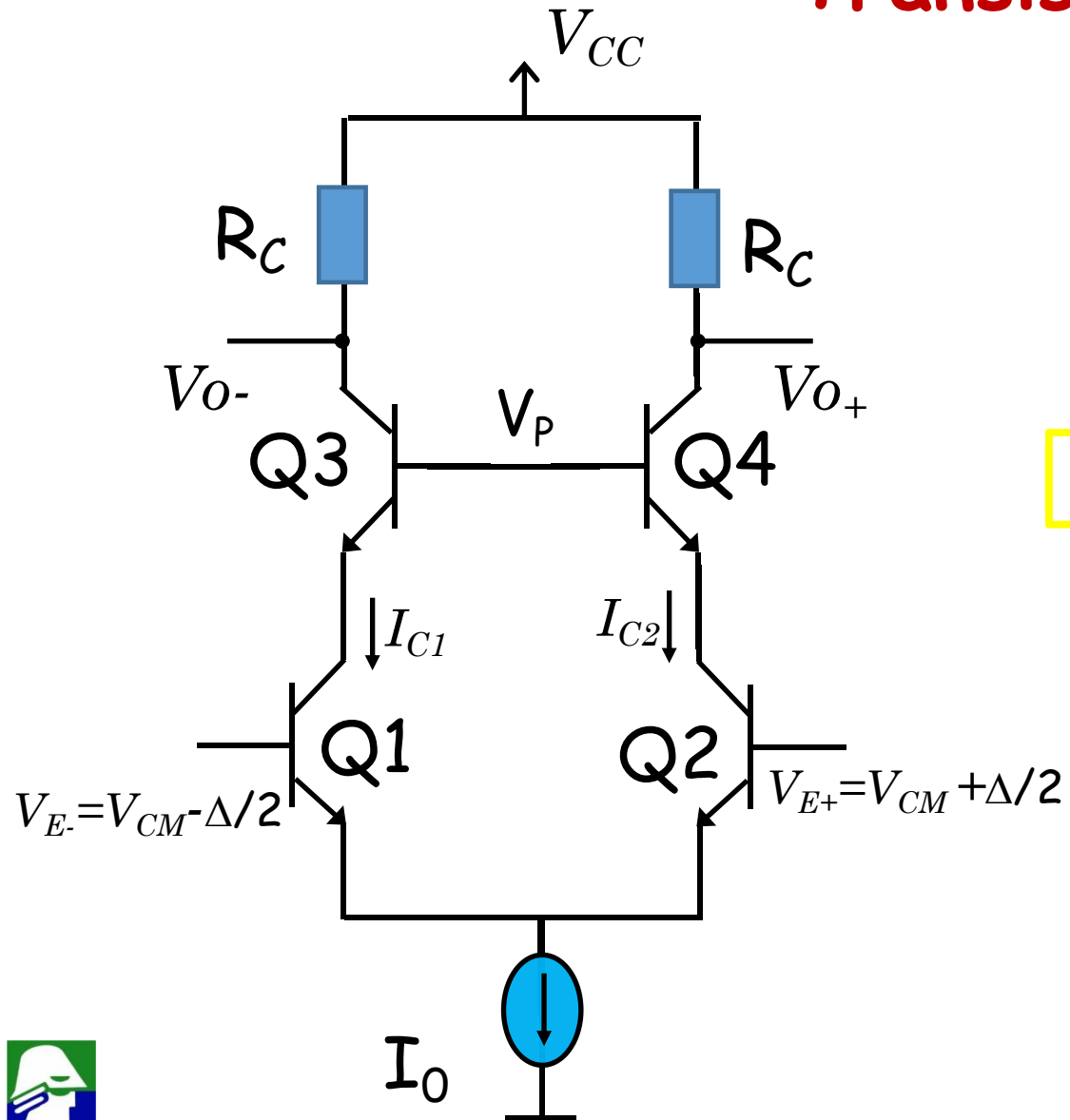
$$v_1 \approx -v_E g_{m1}(\beta r_{o3} // R_C) \frac{(g_{o3} + g_c)}{(g_{m3} + g_{o3})}$$

$$\frac{v_1}{v_E} \approx -g_{m1}(\beta r_{o3} // R_C) \frac{(g_{o3} + g_c)}{(g_{m3} + g_{o3})} \approx -\frac{(g_{o3} + g_c)}{(\frac{g_{o3}}{\beta} + g_c)} \approx -1$$

Esse ganho pequeno reduz o efeito Miller do capacitô C_μ , o que é bastante importante para operação em altas frequências



Transistor Cascode



$$\text{Ganho diferencial} \approx -g_{m1}(\beta r_{o3} // R_C)$$

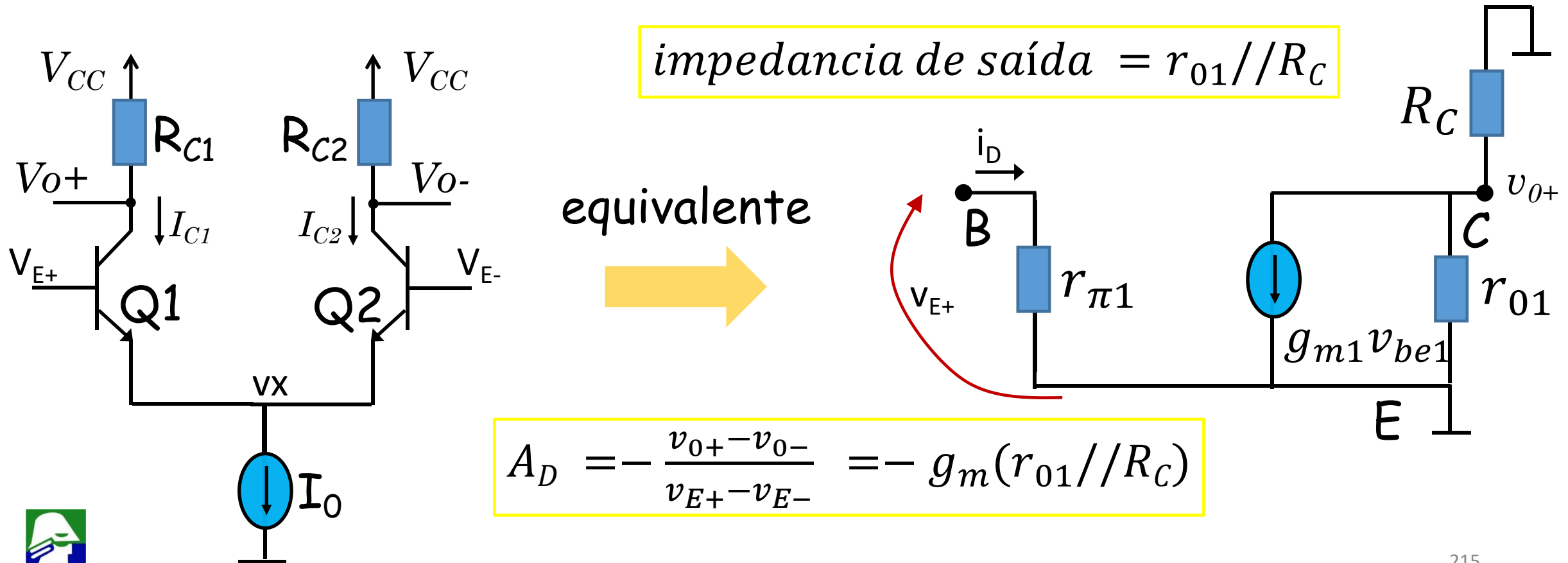


Ganho do Par-Diferencial

Pelos circuitos analisados, vemos que o ganho diferencial do par diferencial sempre é

$$A_D = -g_m(\text{impedancia vista no nó de saída})$$

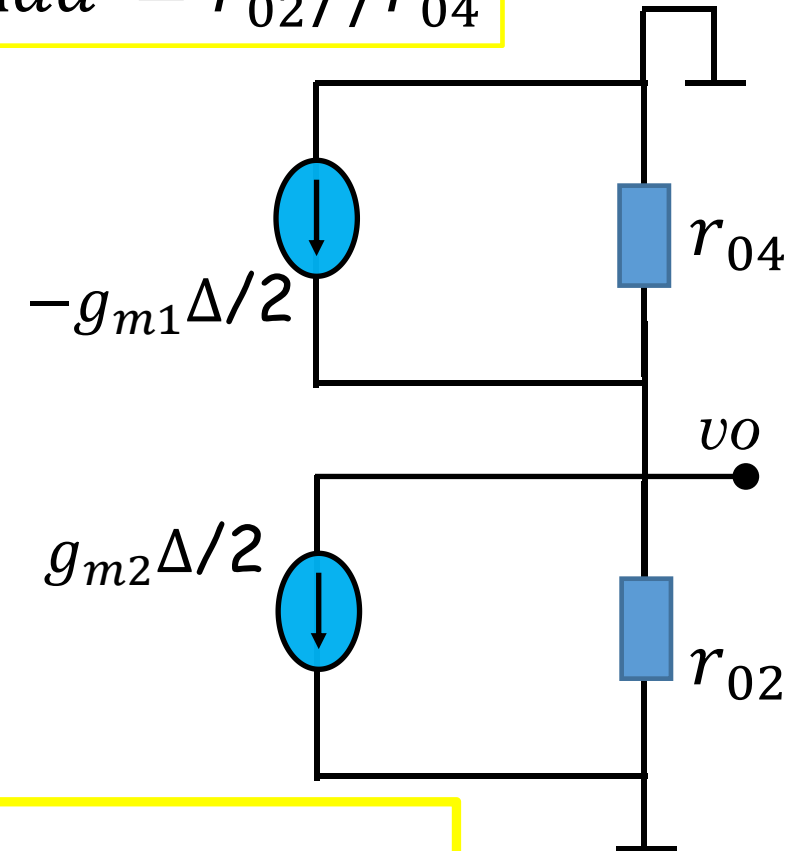
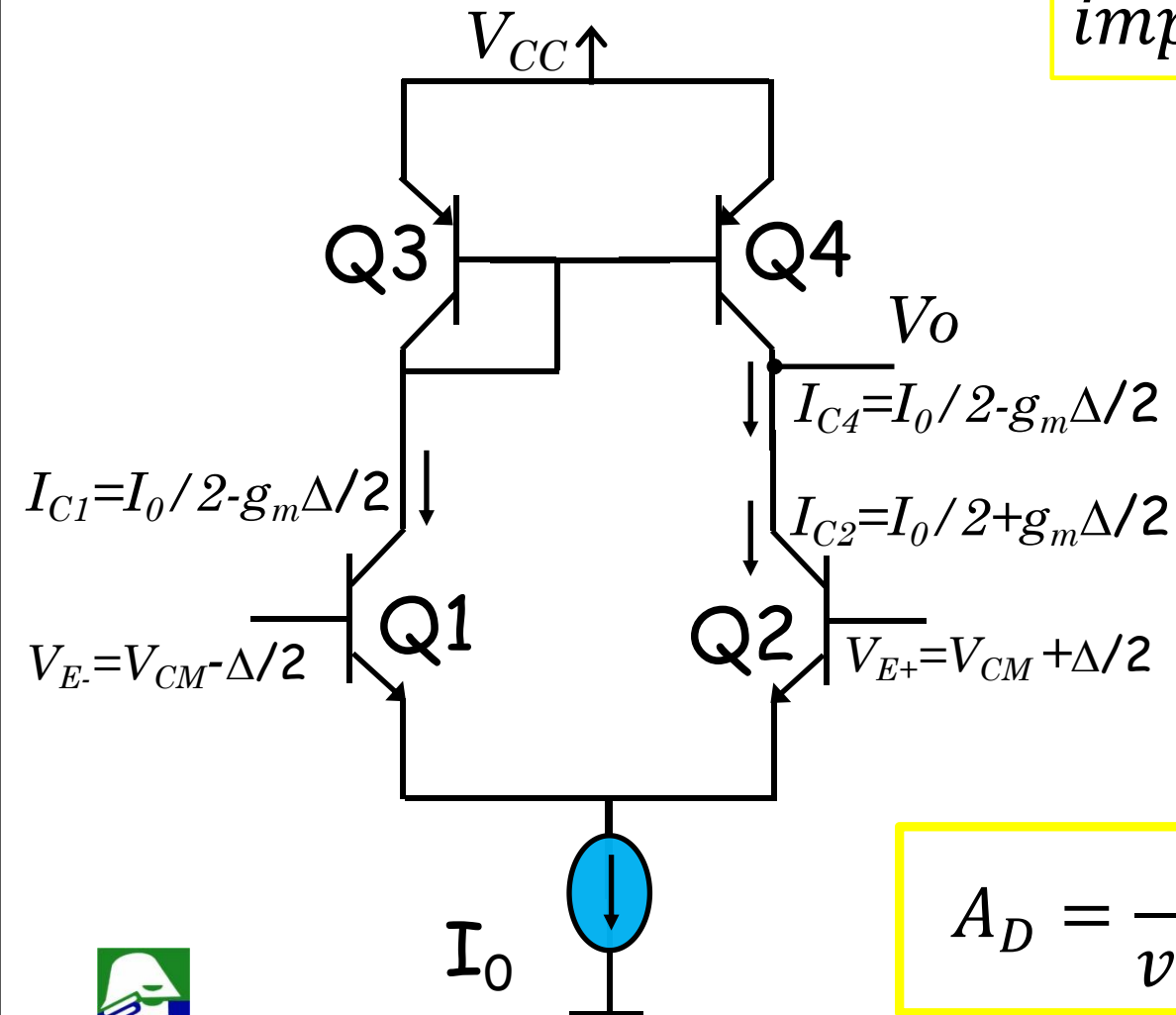
$$\text{impedancia de saída} = r_{o1} // R_C$$



Ganho do Par-Diferencial

$A_D = -g_m(\text{impedancia vista no nó de saída})$

$\text{impedancia de saída} = r_{o2} // r_{o4}$



$$A_D = \frac{v_o}{v_{E+} - v_{E-}} = -g_{m1}(r_{o4} // r_{o2})$$

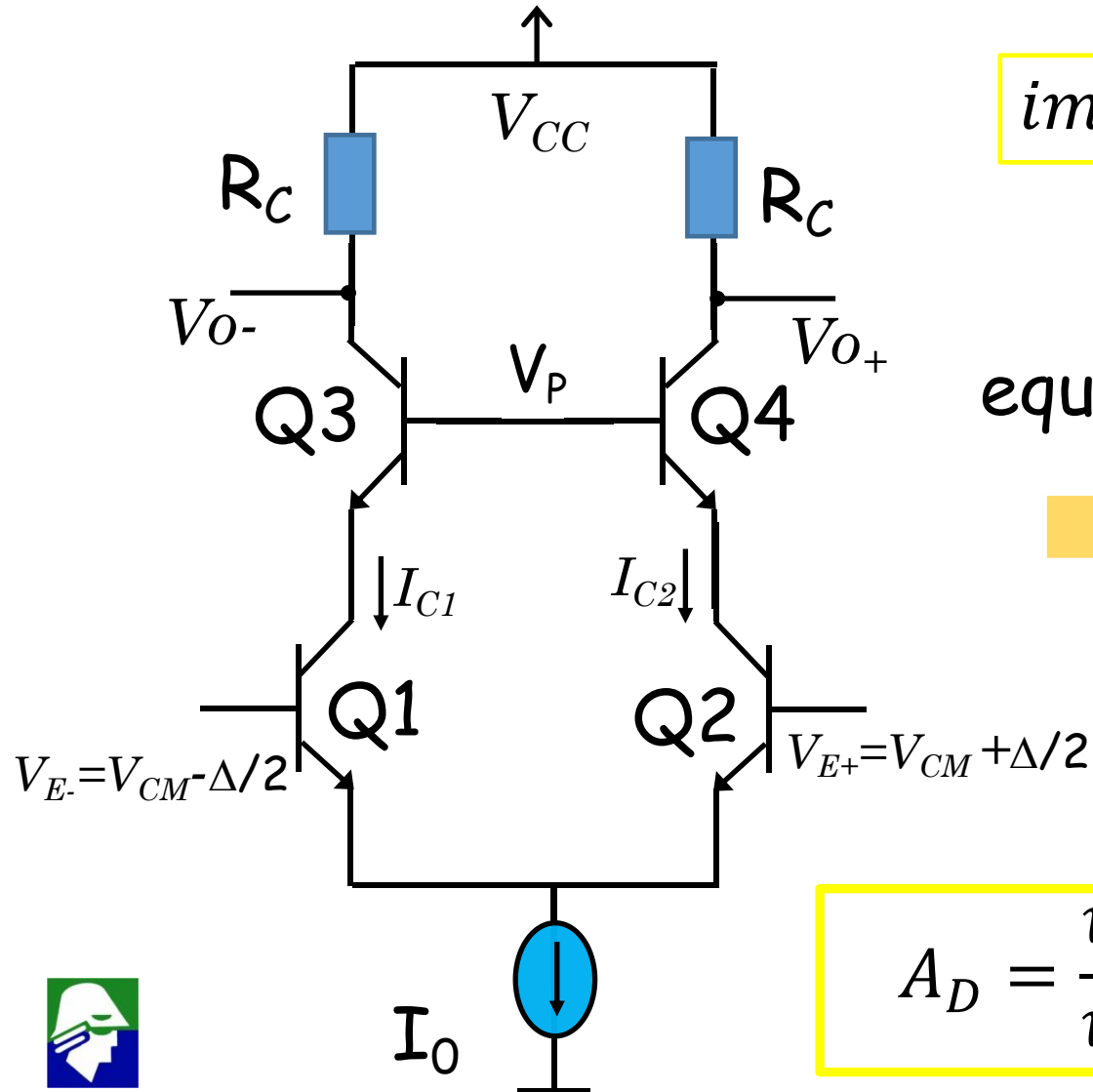


Ganho do Par-Diferencial

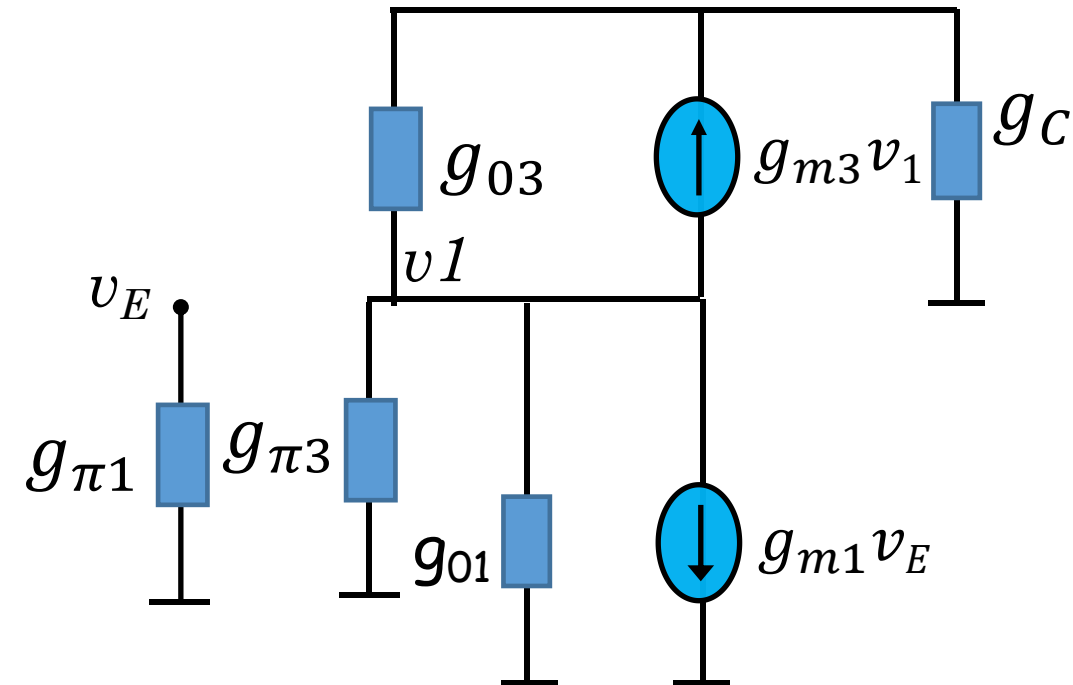
$A_D = -g_m(\text{impedancia vista no nó de saída})$

efeito do cascode

$$\text{impedancia de saída} = \beta r_{o3} // R_C$$



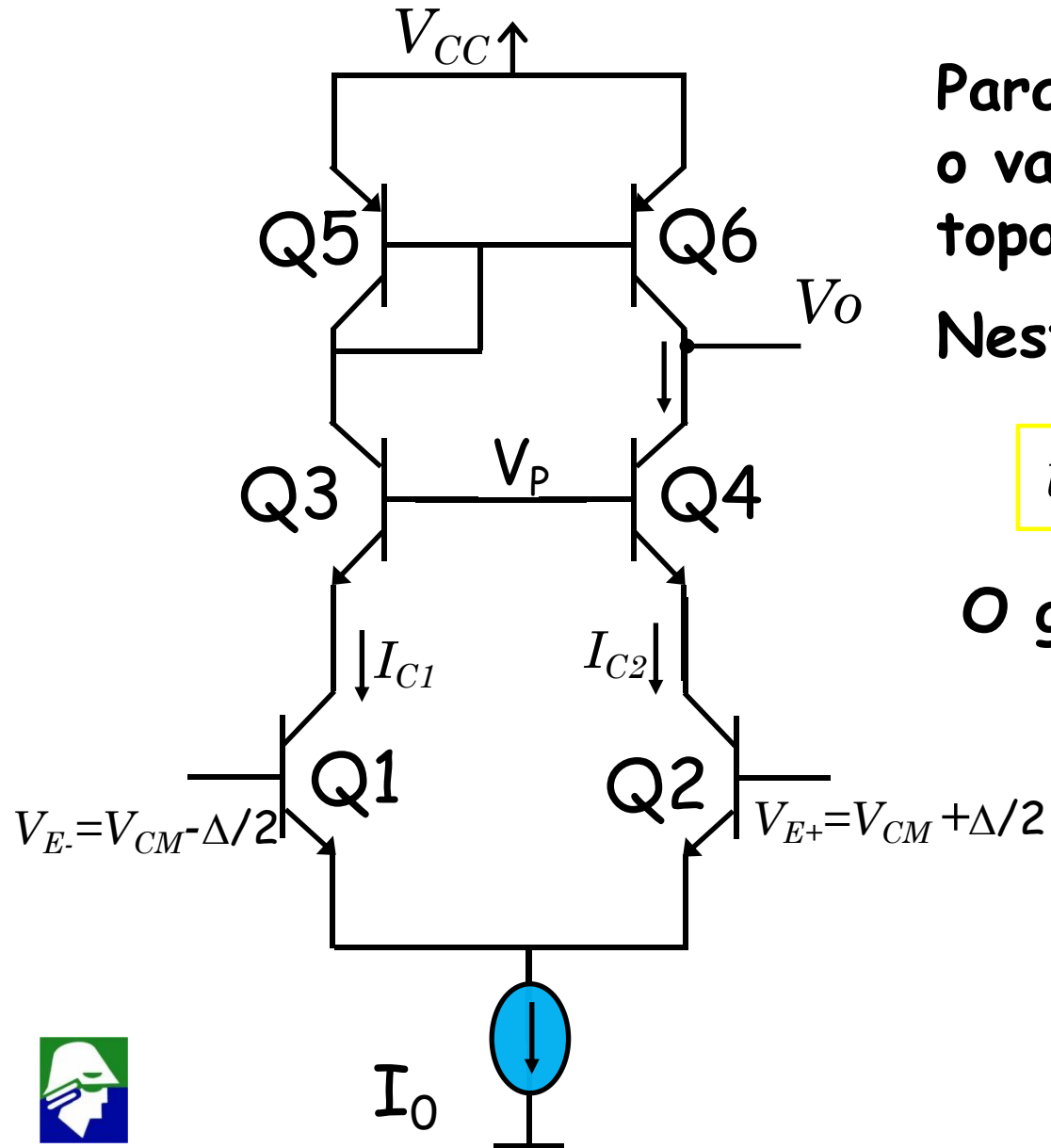
equivalente



$$A_D = \frac{v_{0+} - v_{0-}}{v_{E+} - v_{E-}} = -g_{m1}(\beta r_{o3} // R_C)$$



Par-Diferencial: Cascode + Carga ativa



Para achar o ganho do circuito é so conhecer o valor da impedancia de saída. Vejamos uma topologia que une (Cascode + Carga Ativa).

Neste caso a impedancia de saída será

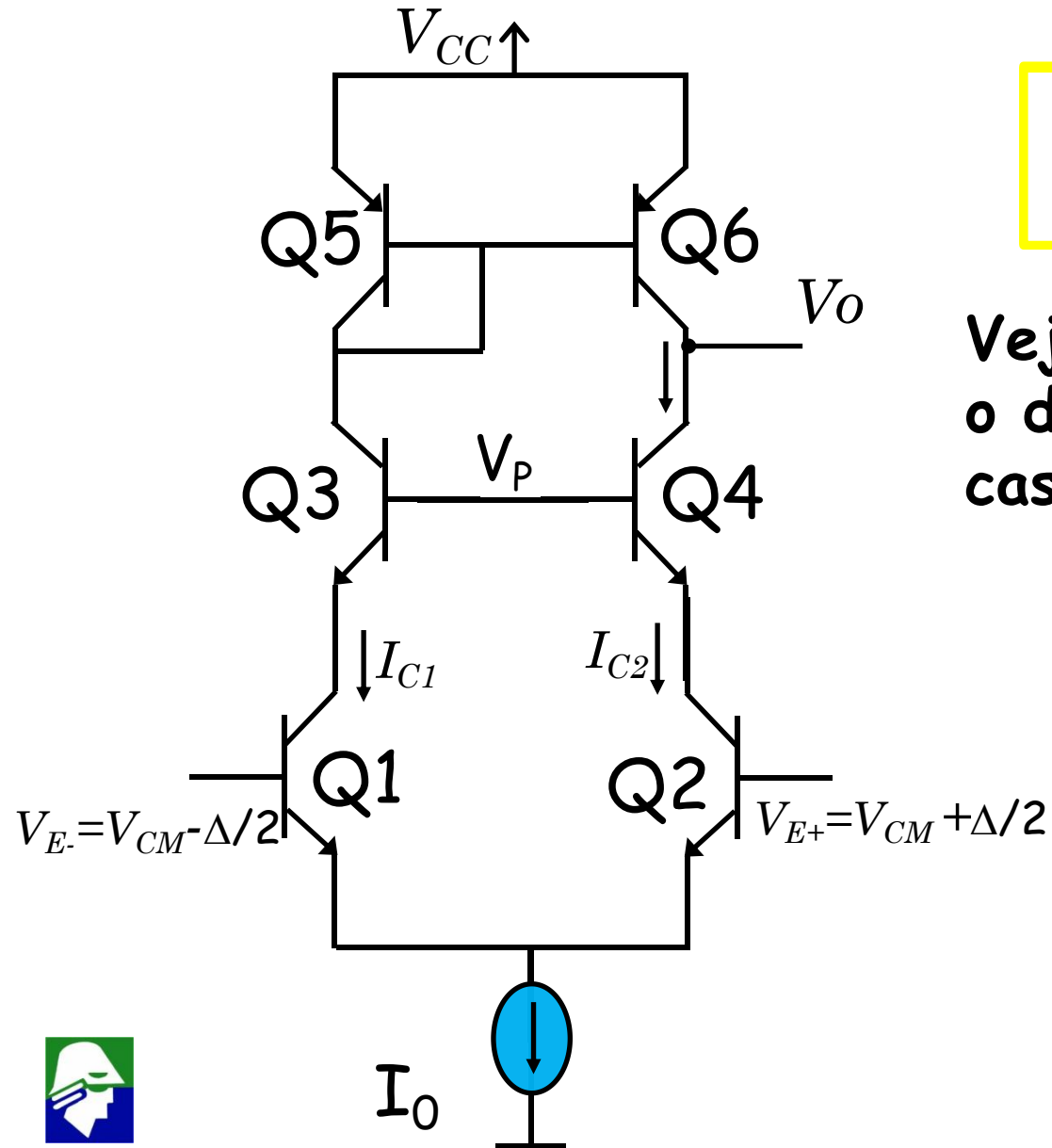
$$\text{impedancia de saída} = \beta r_{03} // r_{06}$$

O ganho, por sua vez, será

$$A_D = \frac{v_o}{v_{E+} - v_{e-}} = -g_{m1}(\beta r_{03} // r_{06})$$



Par-Diferencial: Cascode + Carga ativa



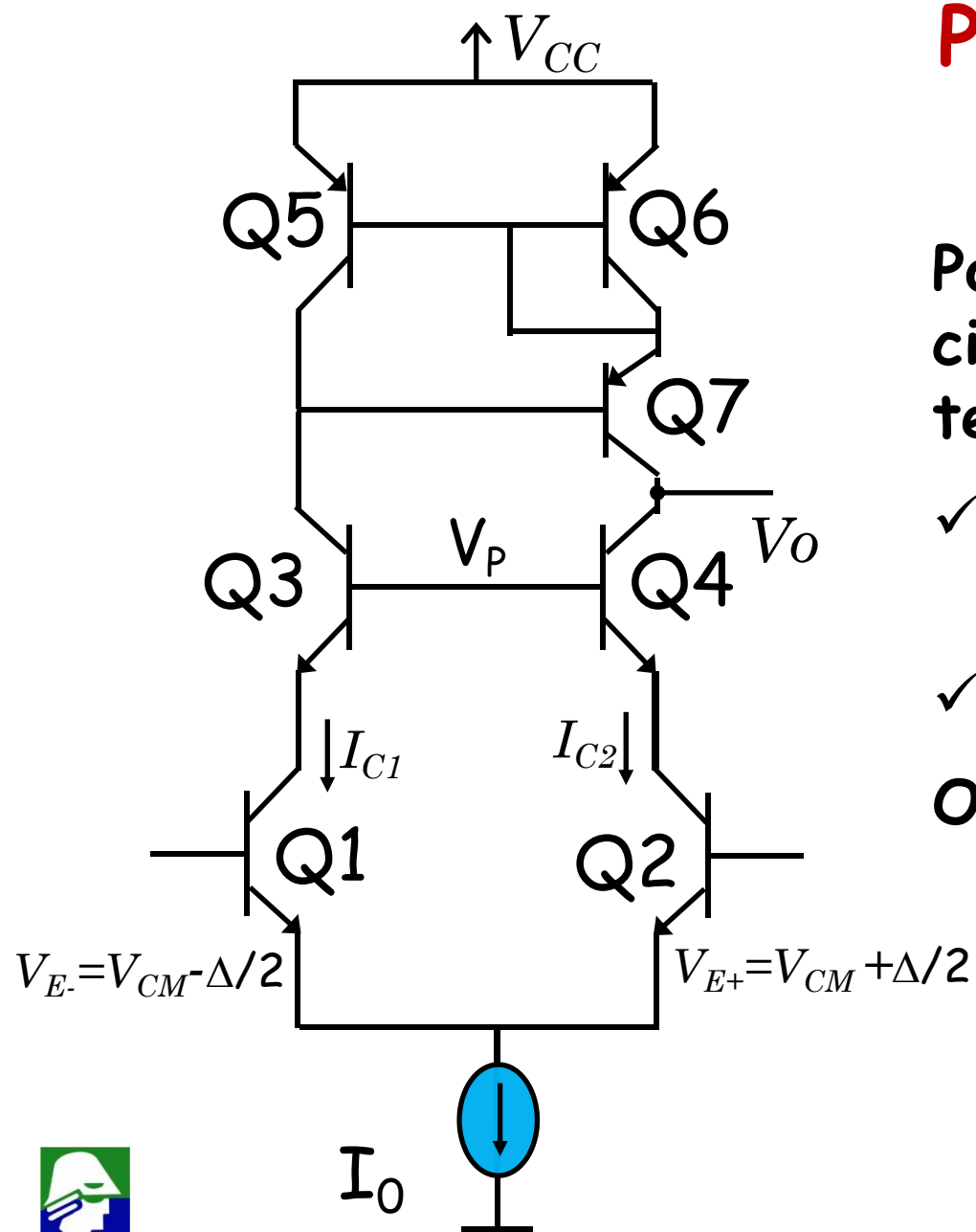
$$A_D = \frac{v_o}{v_{E+} - v_{e-}} = -g_{m1}(\beta r_{03} // r_{06})$$

Veja que quando comparamos este ganho com o do par diferencial com Carga Ativa, sem cascode, vemos que ele não cresce muito.

$$A_D = -g_{m1}(r_{02} // r_{04})$$

A razão para isso é que a impedância da carga ativa, r_{06} é baixa e limita o ganho. Esta impedância deve ser aumentada. Já sabemos como fazer isso.





Par-Diferencial: Cascode + Carga ativa Wilson

Podemos determinar o ganho diferencial do circuito estimando a impedancia de saída. Ela terá dois componentes em paralelo, sendo um

✓ devido aos transistores cascode Q3/Q4 e o pra diferencial (βr_{03})

✓ outro devido o espelho de Wilson ($r_{07}\beta/2$)

O ganho será

$$A_D = \frac{v_0}{v_{E+} - v_{e-}} = -g_{m1}(\beta r_{03} // (r_{07}\beta/2))$$



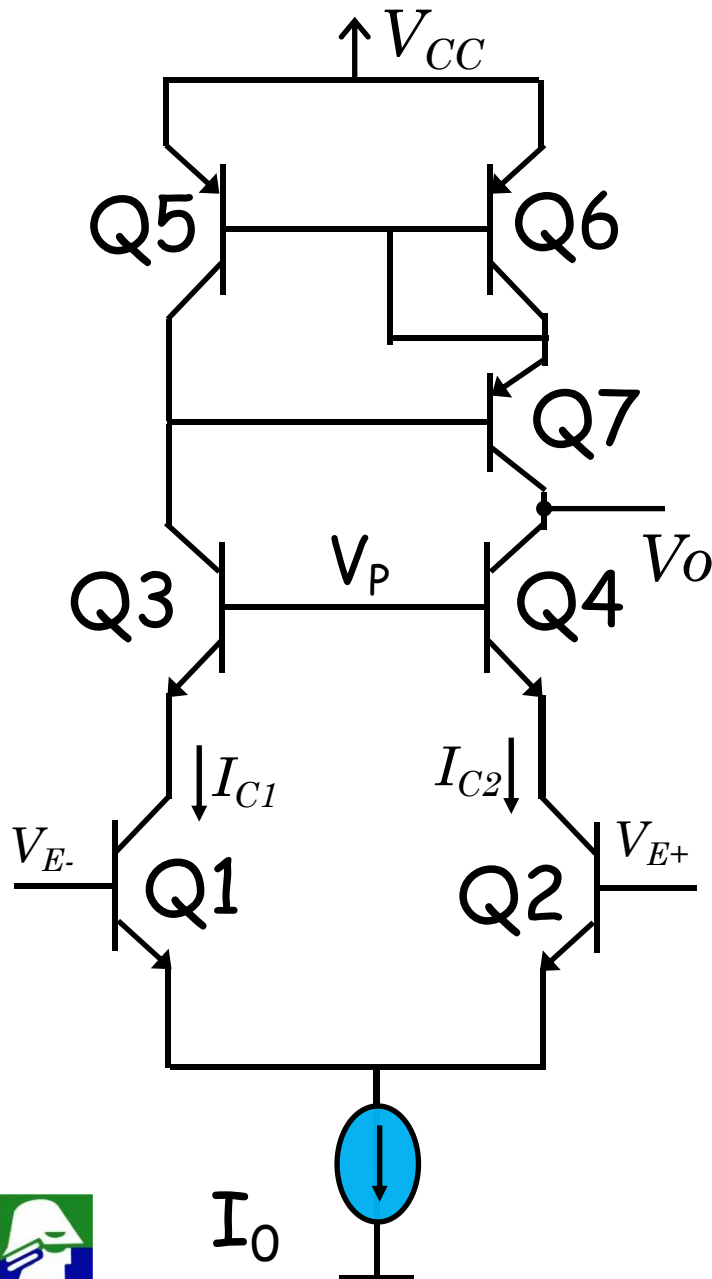
Par-Diferencial: Cascode + Carga Ativa Wilson

$$A_D = \frac{v_0}{v_{E+} - v_{E-}} = -g_{m1}(\beta r_{o3} // (r_{o7}\beta/2)) \approx -g_{m1}(\beta r_o/3)$$

Neste caso o ganho é aumentado por mais de $\beta/2$, quando comparado ao par diferencial com carga ativa sem cascode ou espelho de Wilson.

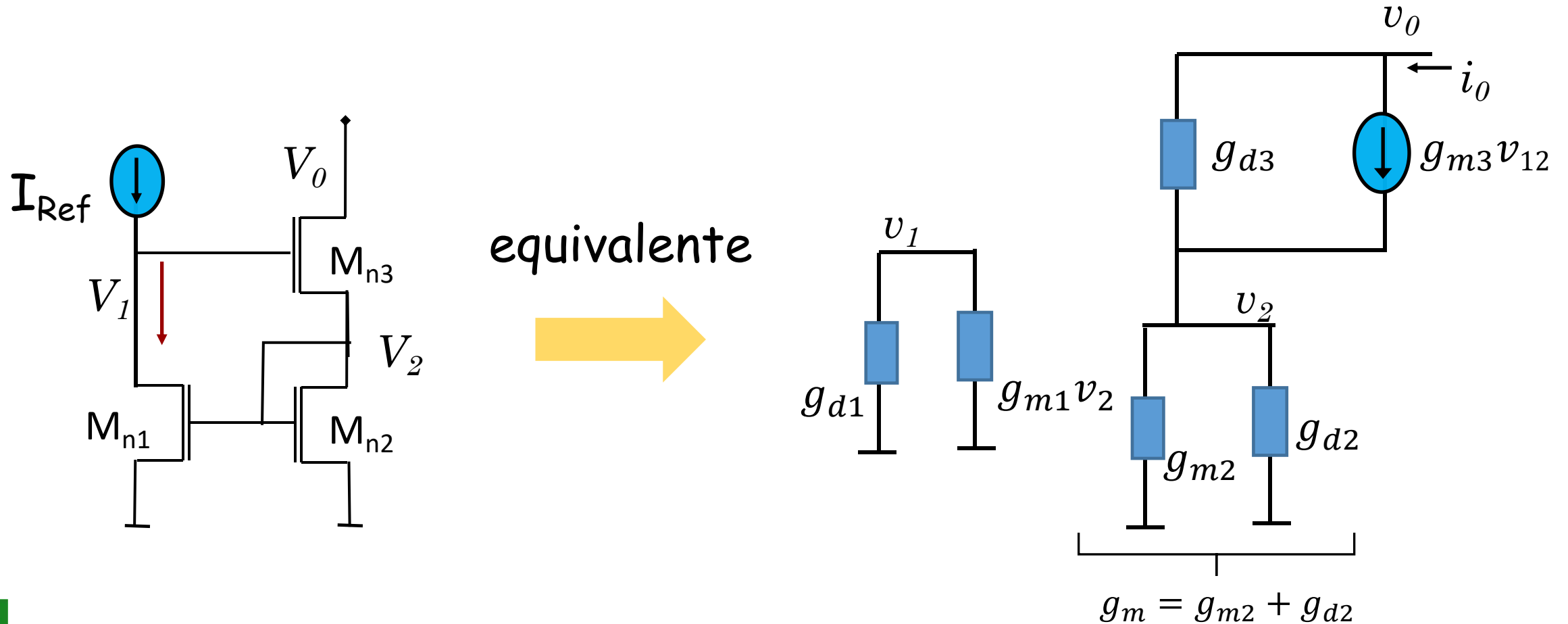
Qual é o preço a pagar por essa grande melhora?

- ✓ aumento no número de componentes (irrelevante, principalmente em um CI)
- ✓ aumento necessário de V_{CC} para permitir a operação do circuito



Espelho de corrente MOS

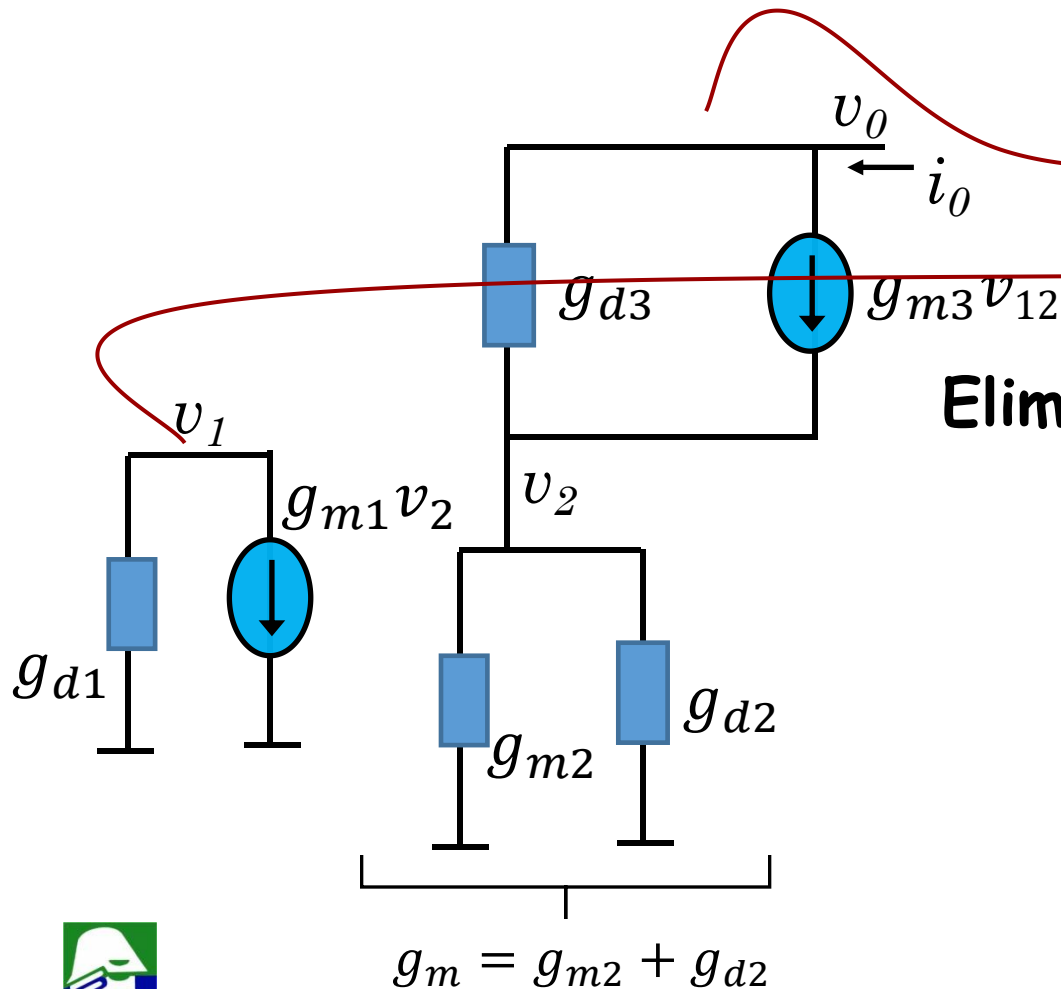
Espelho de Wilson: Da mesma forma que no caso bipolar, podemos reduzir o efeito da modulação de canal aplicando um transistor cascode à saída



Espelho de corrente MOS

Espelho de Wilson: Vamos calcular a impedancia de saída

$$Z_{out} = v_o/i_o$$



$$i_o = g_{m3}(v_1 - v_2) + (v_o - v_2)g_{d3}$$

$$v_1 = -v_2 \frac{g_{m1}}{g_{d1}}$$

Eliminando v_1 da equacao de correntes teremos

$$i_o = g_{m3}\left(-v_2 \frac{g_{m1}}{g_{d1}} - v_2\right) + (v_o - v_2)g_{d3}$$

$$i_o = -v_2\left(g_{m3} \frac{g_{m1}}{g_{d1}} + g_{m1} + g_{d3}\right) + v_o g_{d3}$$



Espelho de corrente MOS

$$i_0 = -v_2 \left(g_{m3} \frac{g_{m1}}{g_{d1}} + g_{m1} + g_{d3} \right) + v_0 g_{d3}$$

O valor de v_2 é

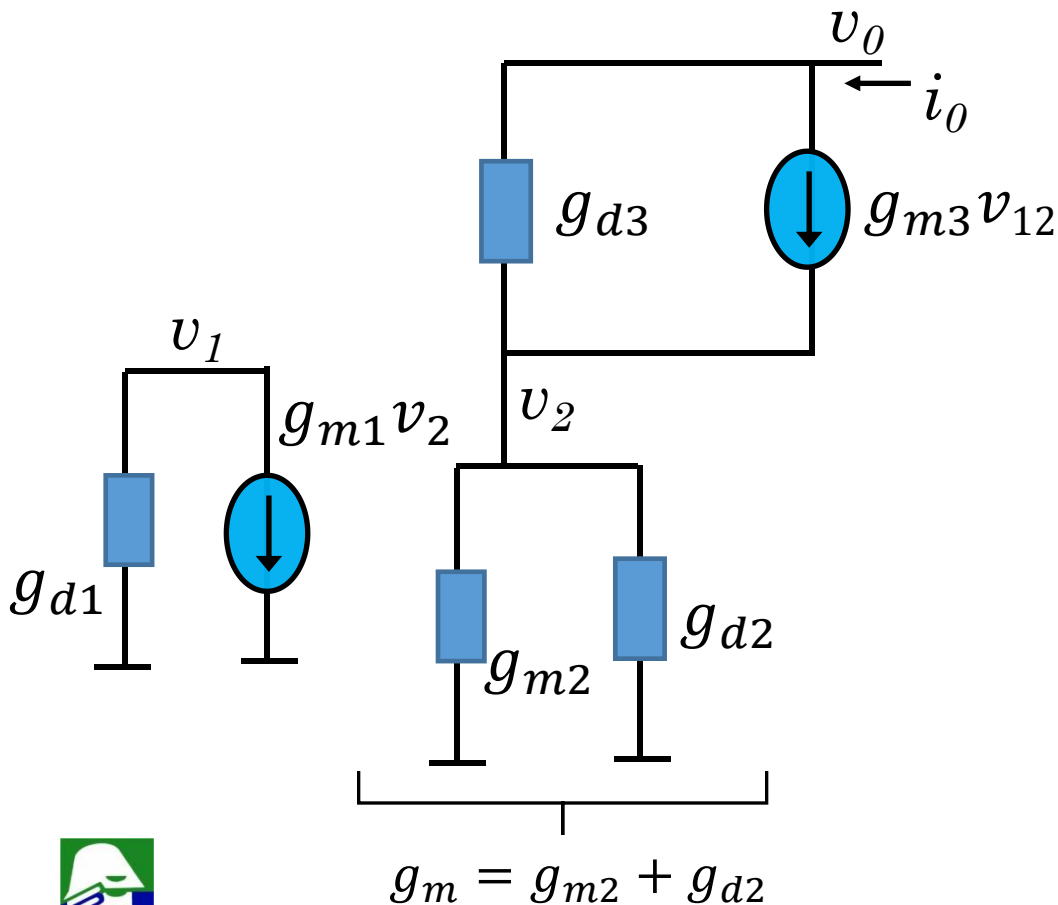
$$v_2 = i_0 / g_m$$

Usando esta relação

$$i_0 = -\frac{i_0}{g_m} \left(g_{m3} \frac{g_{m1}}{g_{d1}} + g_{m1} + g_{d3} \right) + v_0 g_{d3}$$

$$i_0 \left(g_{m3} \frac{g_{m1}}{g_{d1}} + 1 + g_{d3} + g_m \right) = v_0 g_{d3} g_m$$

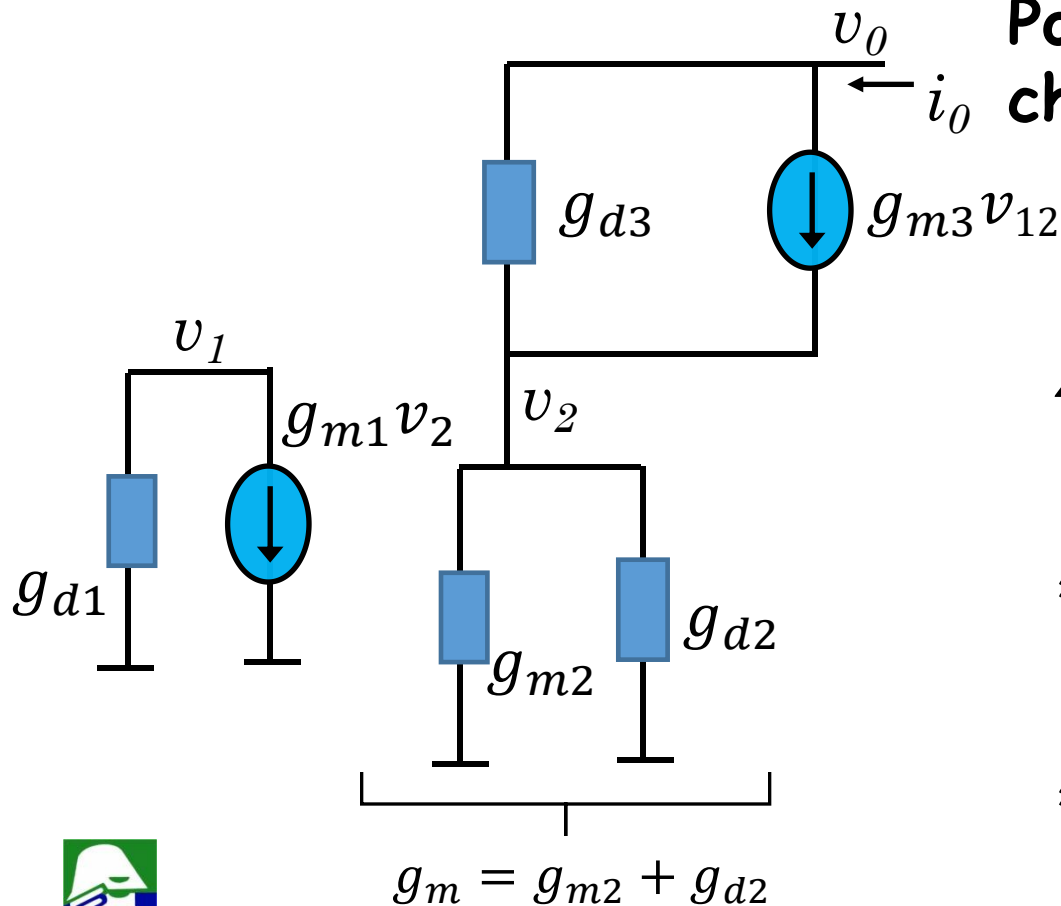
$$Z_{out} = \frac{v_0}{i_0} = \frac{\left(g_{m3} \frac{g_{m1}}{g_{d1}} + g_{m1} + g_{d3} + g_m \right)}{g_{d3} g_m}$$



Espelho de corrente MOS

$$Z_{out} = \frac{v_0}{i_0} = \frac{(g_{m3} \frac{g_{m1}}{g_{d1}} + g_{m1} + g_{d3} + g_m)}{g_{03}g_m}$$

Podemos fazer simplificações de praxi para chegarmos a um resultado mais satisfatório



$$Z_{out} = \frac{(g_{m3} \frac{g_{m1}}{g_{d1}} + g_{m1} + g_{d3} + g_m)}{g_{03}g_m}$$

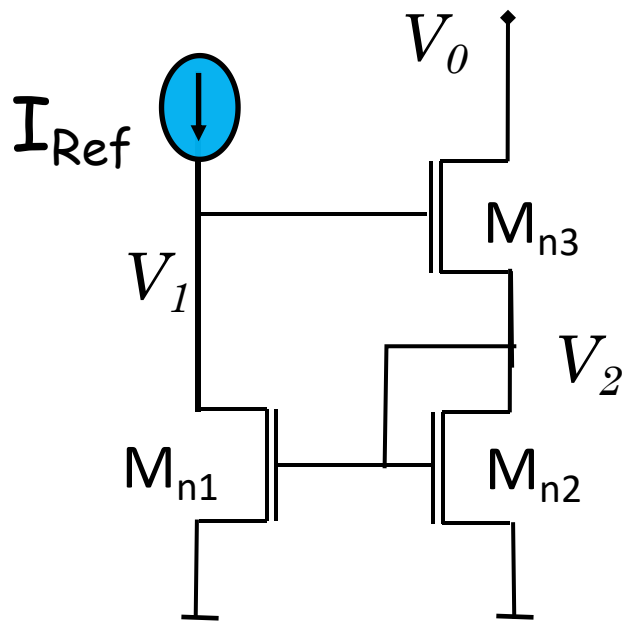
$$\approx \frac{(g_{m3} \frac{g_{m1}}{g_{d1}} + g_{m1} + g_{d3} + g_{m2})}{g_{d3}g_{m2}}$$

$$\approx \frac{(g_{m3} \frac{g_{m1}}{g_{d1}} + g_{m1} + g_{m2})}{g_{03}g_{m2}} \approx \frac{g_{m3} \frac{g_{m1}}{g_{d1}}}{g_{d3}g_{m2}} = \frac{g_{m3}}{g_{d3}} \frac{1}{g_{d1}}$$



Espelho de corrente MOS

A impedancia de saída será



$$Z_{out} \approx \frac{g_{m3}}{g_{d3}} \frac{1}{g_{d1}} = \frac{g_{m3}}{g_{d3}} r_{d1}$$

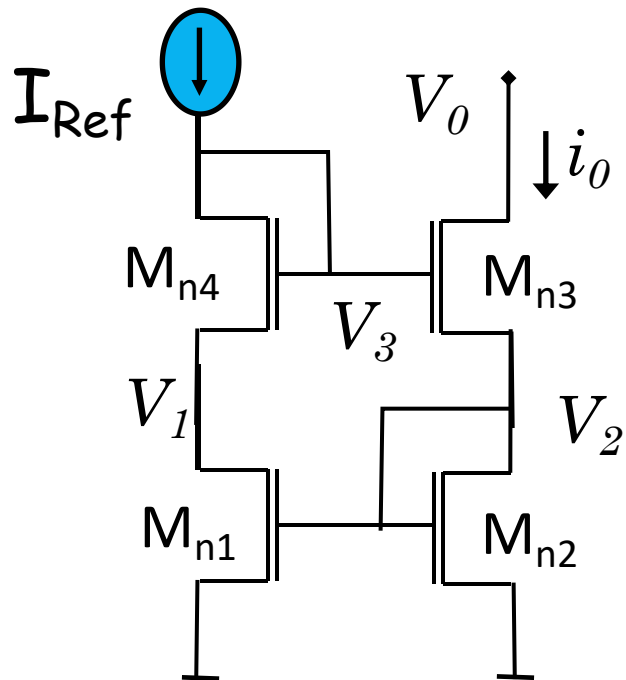
A impedancia é aumentada por $\frac{g_{m3}}{g_{d3}}$, que é o ganho do transistor gate comum. Assim temos também um aumento da impedancia de saída considerável (abaixo de β).



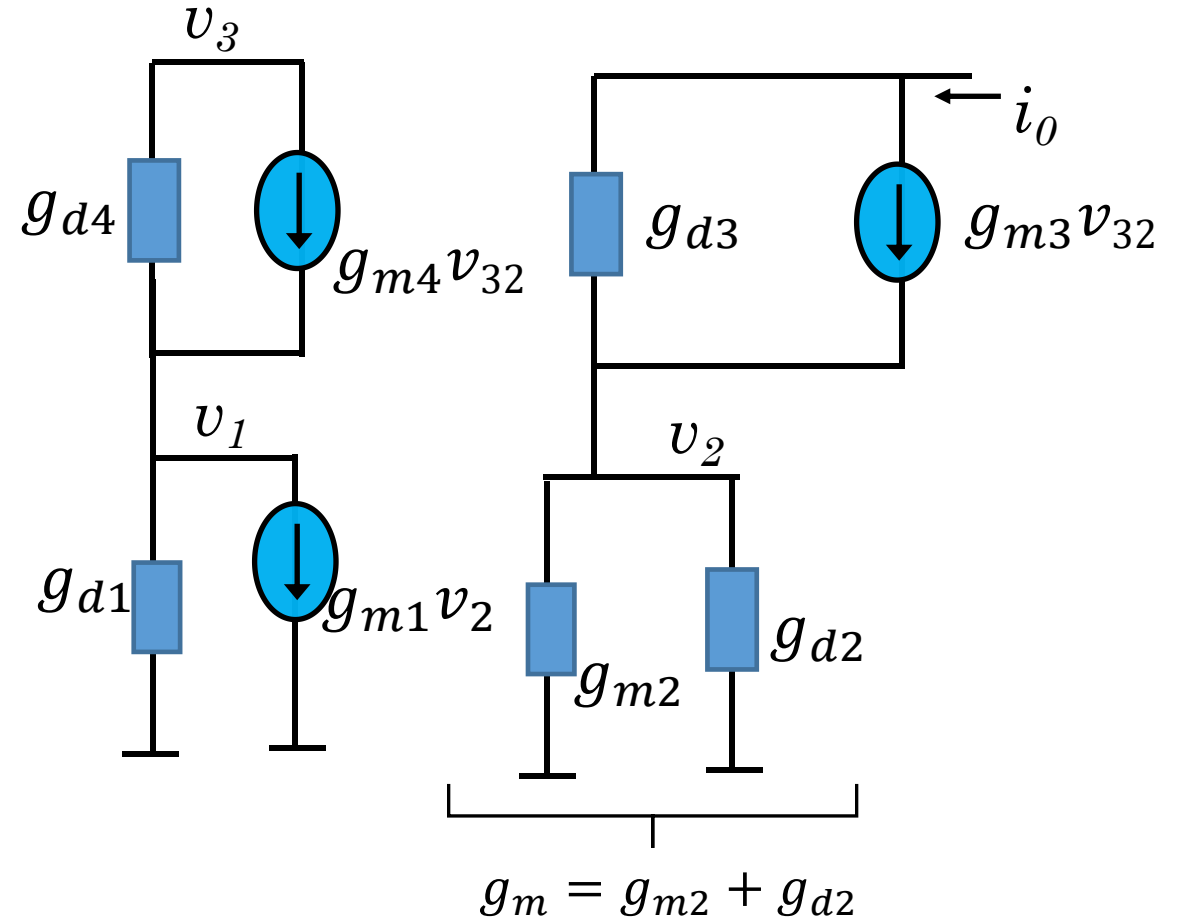
Espelho de corrente MOS

Espelho de Wilson Modificado

$$V_1 = V_{GS2} + V_{GS3} - V_{GS4} = V_2 + V_{GS3} - V_{GS4} \approx V_2$$



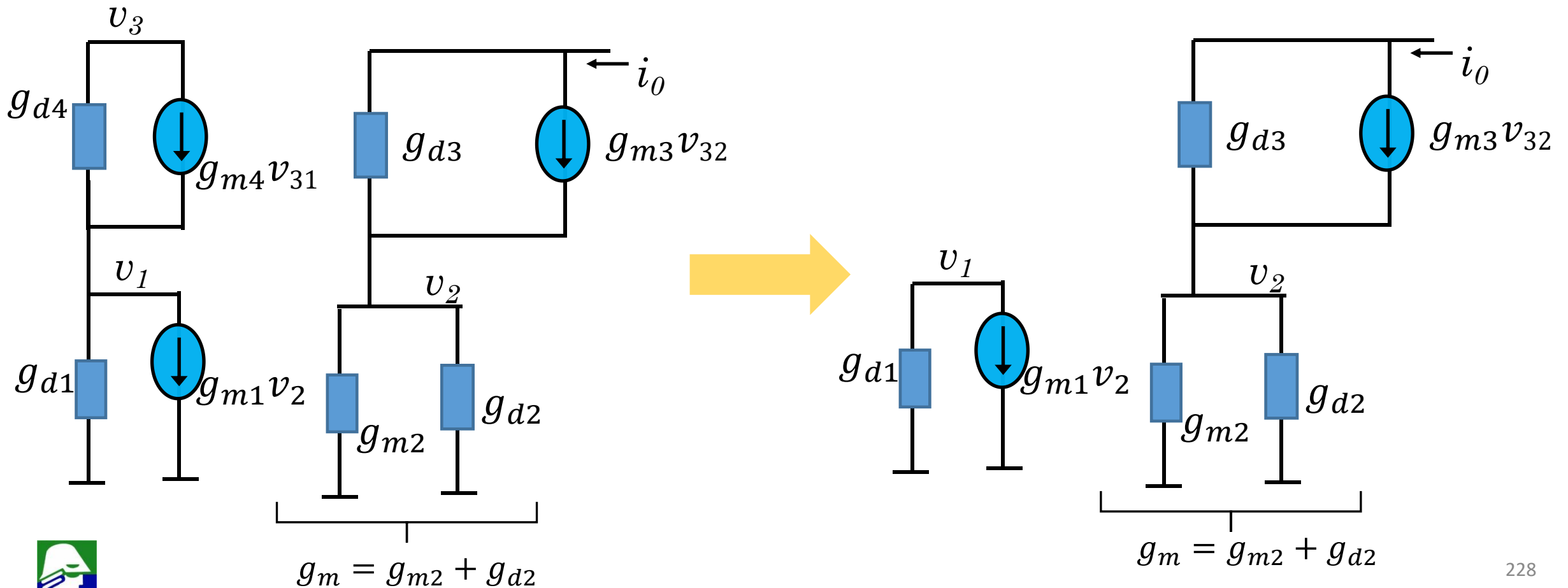
equivalente



Espelho de corrente MOS

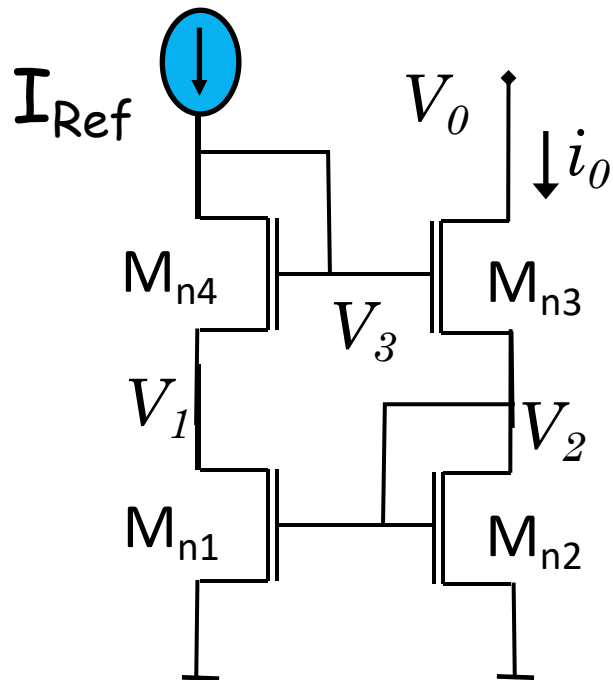
Espelho de Wilson Modificado: analise

$$g_{m4}(v_3 - v_1) + (v_3 - v_1)g_{d4} = 0 \Rightarrow v_3 = v_1$$



Espelho de corrente MOS

Espelho de Wilson Modificado: o modelo de pequenos sinais, após simplificações, é igual ao da topologia espelho de Wilson. Assim



$$Z_{out} \approx \frac{g_{m3}}{g_{d3}} \frac{1}{g_{d1}} = \frac{g_{m3}}{g_{d3}} r_{d1}$$

As tensões

$$V_1 = V_{GS2} + V_{GS3} - V_{GS4} \approx V_2$$

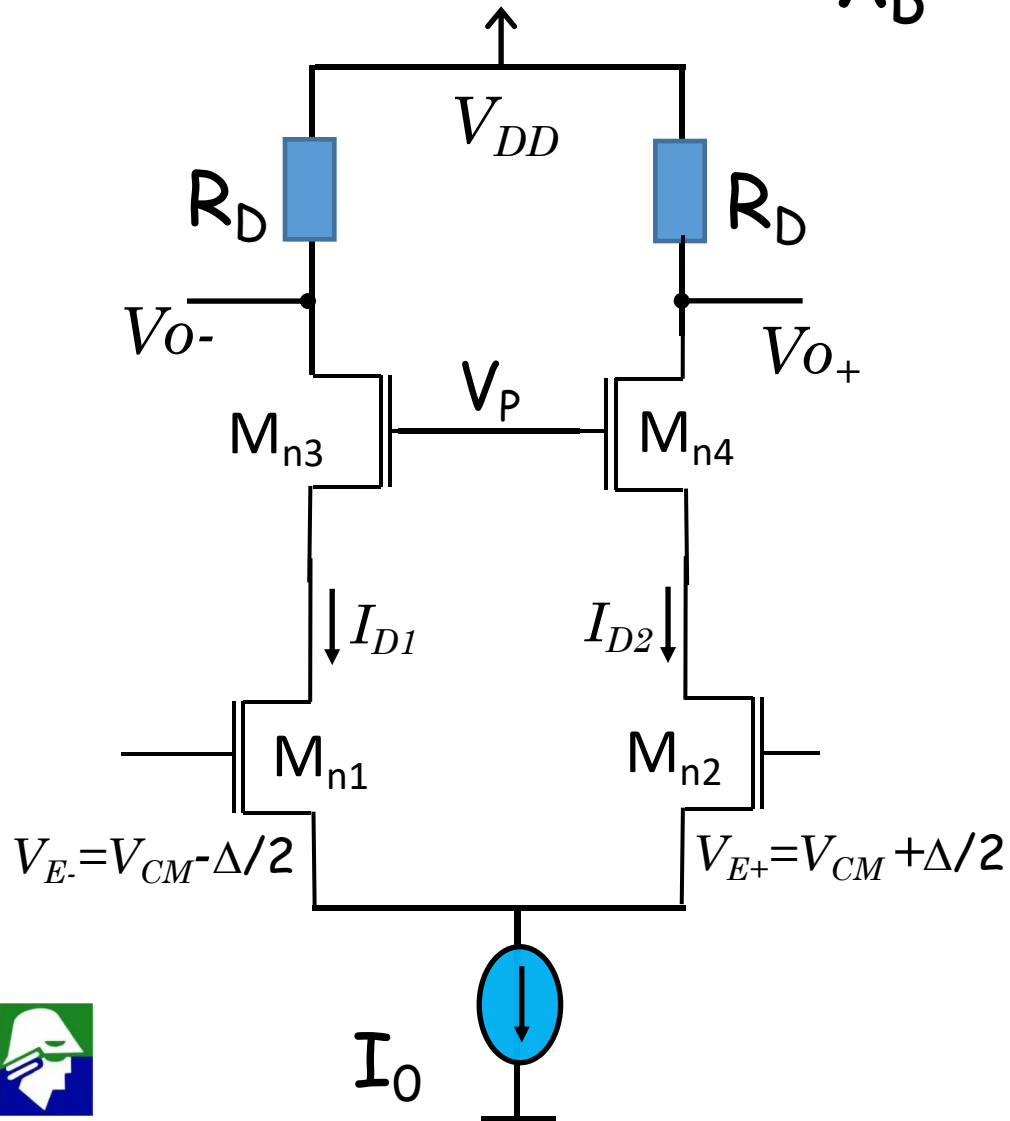
são próximas nesta topologia. Assim i_o esta mais próxima de I_{Ref}



Par-Diferencial MOS com Cascode

$$A_D = -g_m(\text{impedancia vista no nó de saída})$$

$$(M_{n1}=M_{n2}, M_{n3}=M_{n4})$$



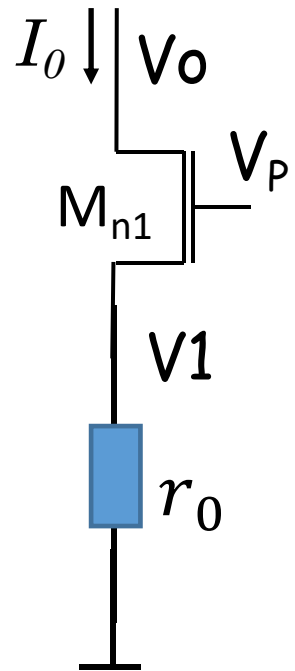
Devemos determinar a impedancia vista do dreno de M_{n4} .

Vamos, inicialmente, analisar uma situação geral, onde temos um resistor e um transistor com gate comum em série (como feito no bipolar)



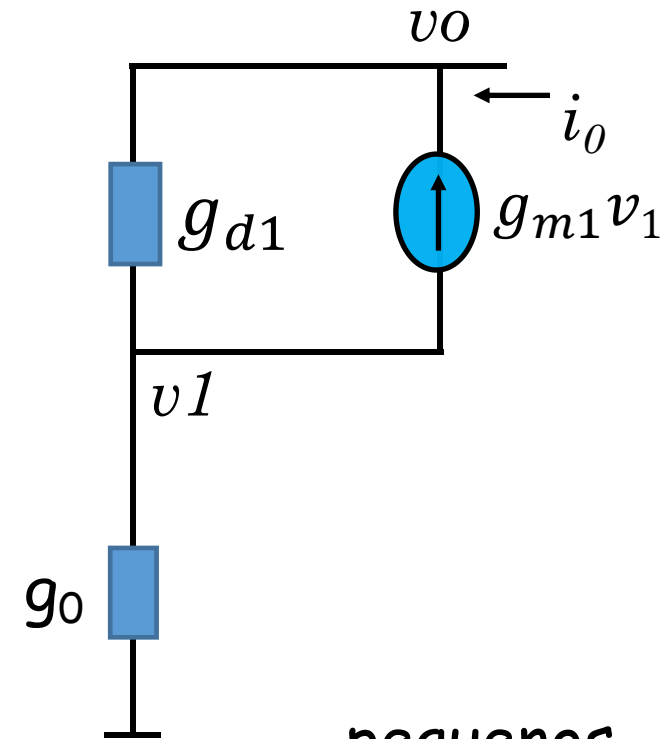
Transistor Cascode

Calulemos a impedancia de saida de um resistor seguido de um transistor cascode (V_P é const.)



resistor + cascode

equivalente

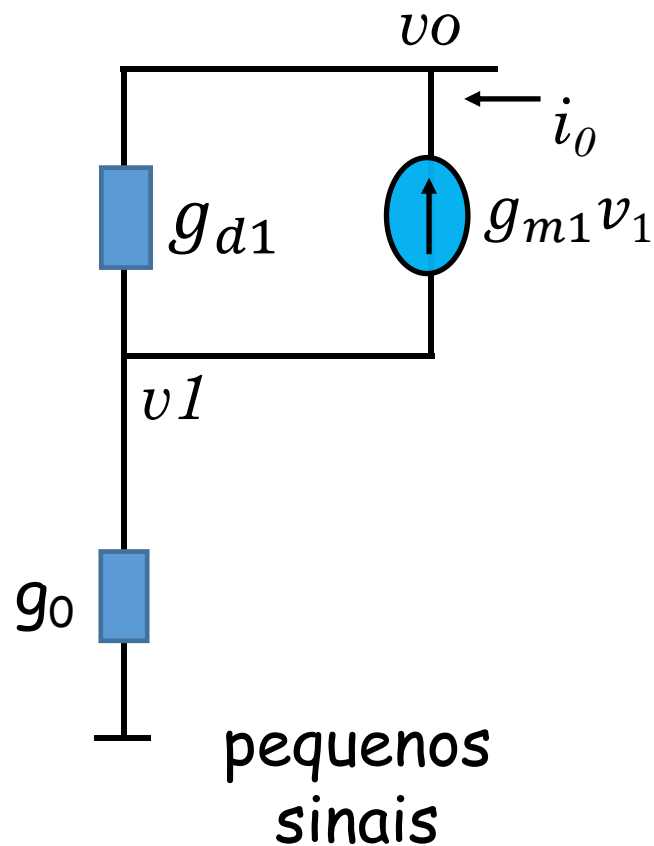


pequenos
sinais



Transistor Cascode

Calculemos a impedancia de saida de um resistor seguido de um transistor cascode (V_p é const.)



$$-g_{m1}(v_1) + (v_o - v_1)g_{d1} = i_o$$

$$v_1 = i_o/g_0$$

Unindo as duas expressoes

$$g_{m1}(-i_o/g_0) + (v_o - i_o/g_0)g_{d1} = i_o$$

$$v_o = i_o \left(\frac{g_0 + g_{m1} + g_{d1}}{g_{d1}g_0} \right)$$

$$\frac{v_o}{i_o} = \left(\frac{g_0 + g_{m1} + g_{d1}}{g_{d1}g_0} \right) \approx \left(\frac{g_0 + g_{m1}}{g_{d1}g_0} \right)$$



Transistor Cascode

$$\frac{v_o}{i_o} \approx \left(\frac{g_o + g_{m1}}{g_{d1}g_o} \right) = \frac{g_o + g_{m1}}{g_{d1}} r_o > \frac{g_{m1}}{g_{d1}} r_o$$

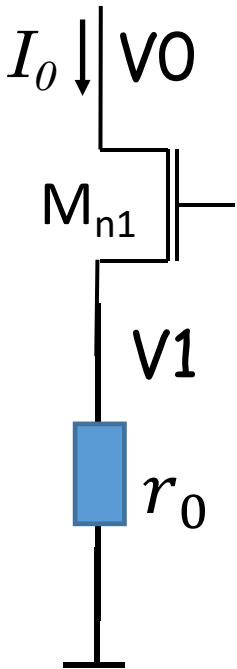
Para a situação onde $g_{m1} \gg g_o$ teremos

$$\frac{v_o}{i_o} \approx \left(\frac{g_{m1}}{g_{d1}g_o} \right) = \frac{g_{m1}}{g_{d1}} r_o$$

O que mostra que o transistor cascode MOS aumenta a impedancia em

$$\frac{g_{m1}}{g_{d1}}$$

ou mais. Este valor não é, usualmente, tão grande como o fator β do bipolar



Par-Diferencial MOS com Cascode

$A_D = -g_m(\text{impedancia vista no nó de saída})$

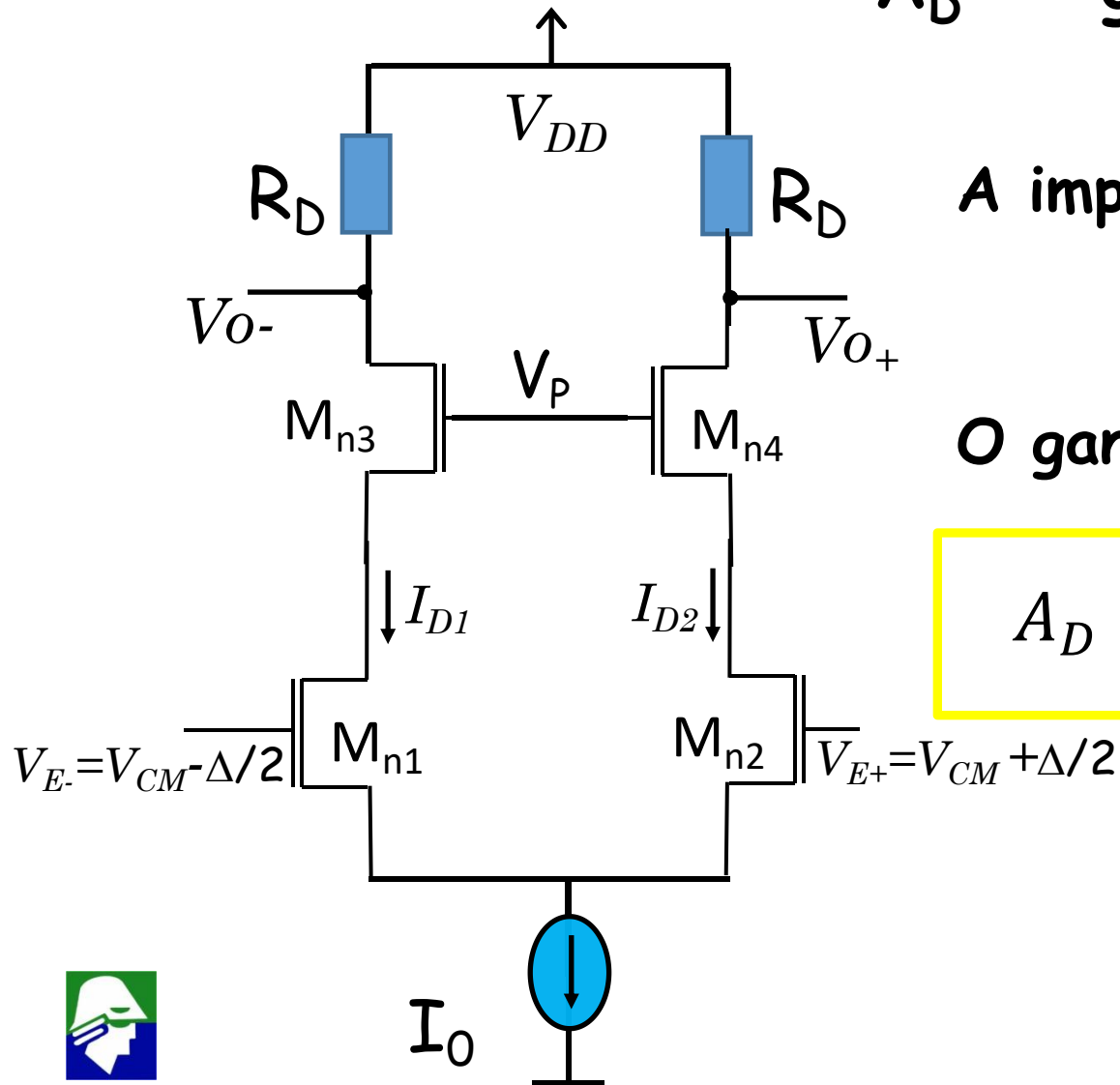
$$(M_{n1}=M_{n2}, M_{n3}=M_{n4})$$

A impedancia na saída deste circuito será:

$$R_D // \left(\frac{g_{m2} + g_{m4}}{g_{d4}} r_{d2} \right) \approx R_D // \left(\frac{g_{m4}}{g_{d4}} r_{d2} \right)$$

O ganho diferencial será então

$$A_D = \frac{v_{0+} - v_{0-}}{v_{E+} - v_{E-}} = -g_{m1} \left(R_D // \left(\frac{g_{m4}}{g_{d4}} r_{d1} \right) \right)$$



Par-Diferencial MOS com Cascode e Carga Ativa

$A_D = -g_m(\text{impedancia vista no nó de saída})$

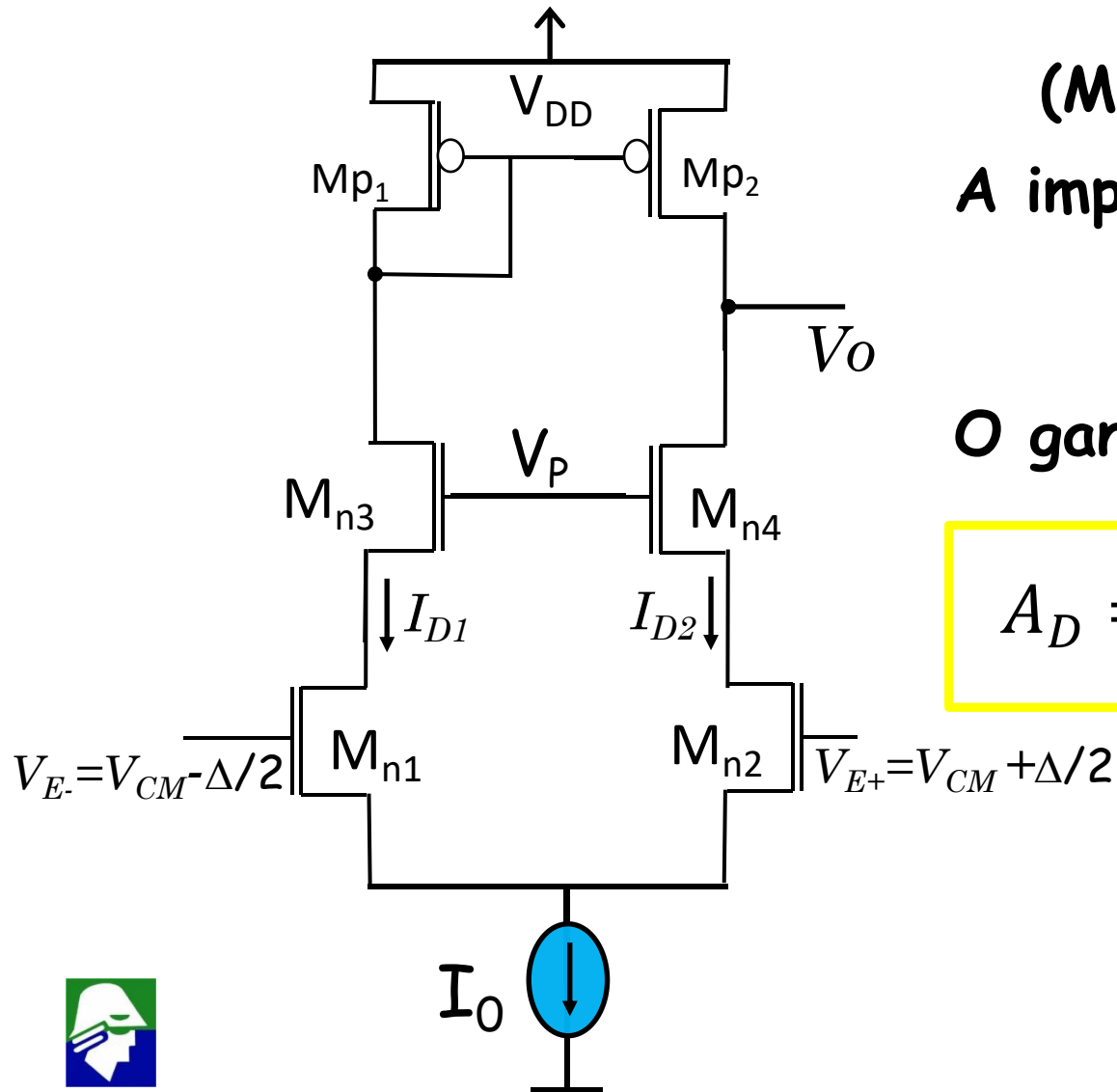
$$(M_{n1}=M_{n2}, M_{n3}=M_{n4}, M_{p1}=M_{p2})$$

A impedancia na saída deste circuito será:

$$r_{dp2} // \left(\frac{g_{m4}}{g_{d4}} r_{d2} \right)$$

O ganho diferencial será então

$$A_D = \frac{v_0}{v_{E+} - v_{E-}} = -g_{m1} \left(r_{dp2} // \left(\frac{g_{m4}}{g_{d4}} r_{d1} \right) \right)$$



Par-Diferencial MOS com Cascode e Carga Ativa Wilson

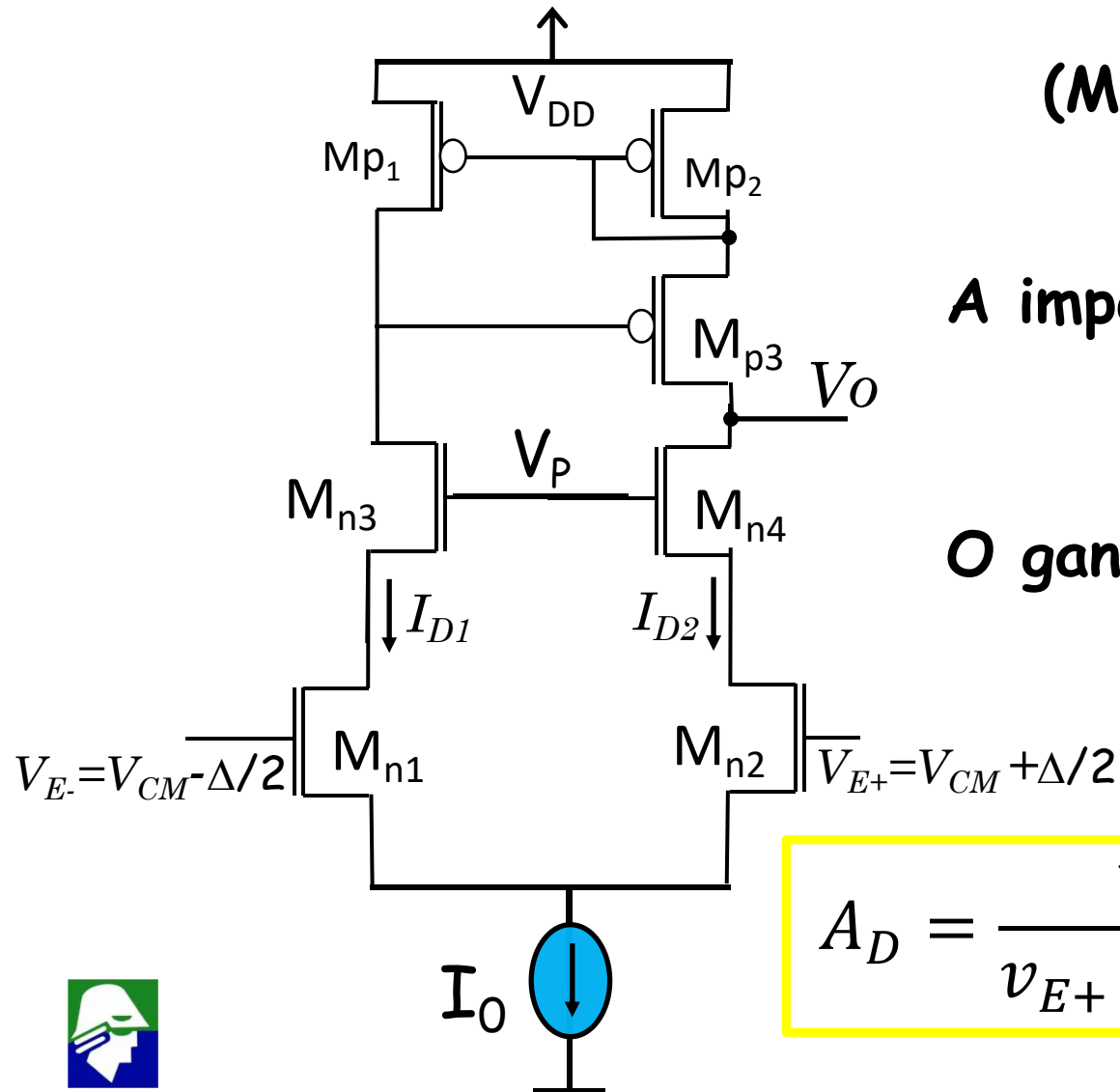
$A_D = -g_m(\text{impedancia vista no nó de saída})$

$$(M_{n1}=M_{n2}, M_{n3}=M_{n4}, M_{p1}=M_{p2})$$

A impedancia na saída deste circuito será:

$$(r_{dp2} \frac{g_{mp3}}{g_{dp3}}) // (\frac{g_{m4}}{g_{d4}} r_{d2})$$

O ganho diferencial será então



$$A_D = \frac{v_0}{v_{E+} - v_{E-}} = -g_{m1}((r_{dp2} \frac{g_{mp3}}{g_{dp3}}) // (\frac{g_{m4}}{g_{d4}} r_{d1}))$$



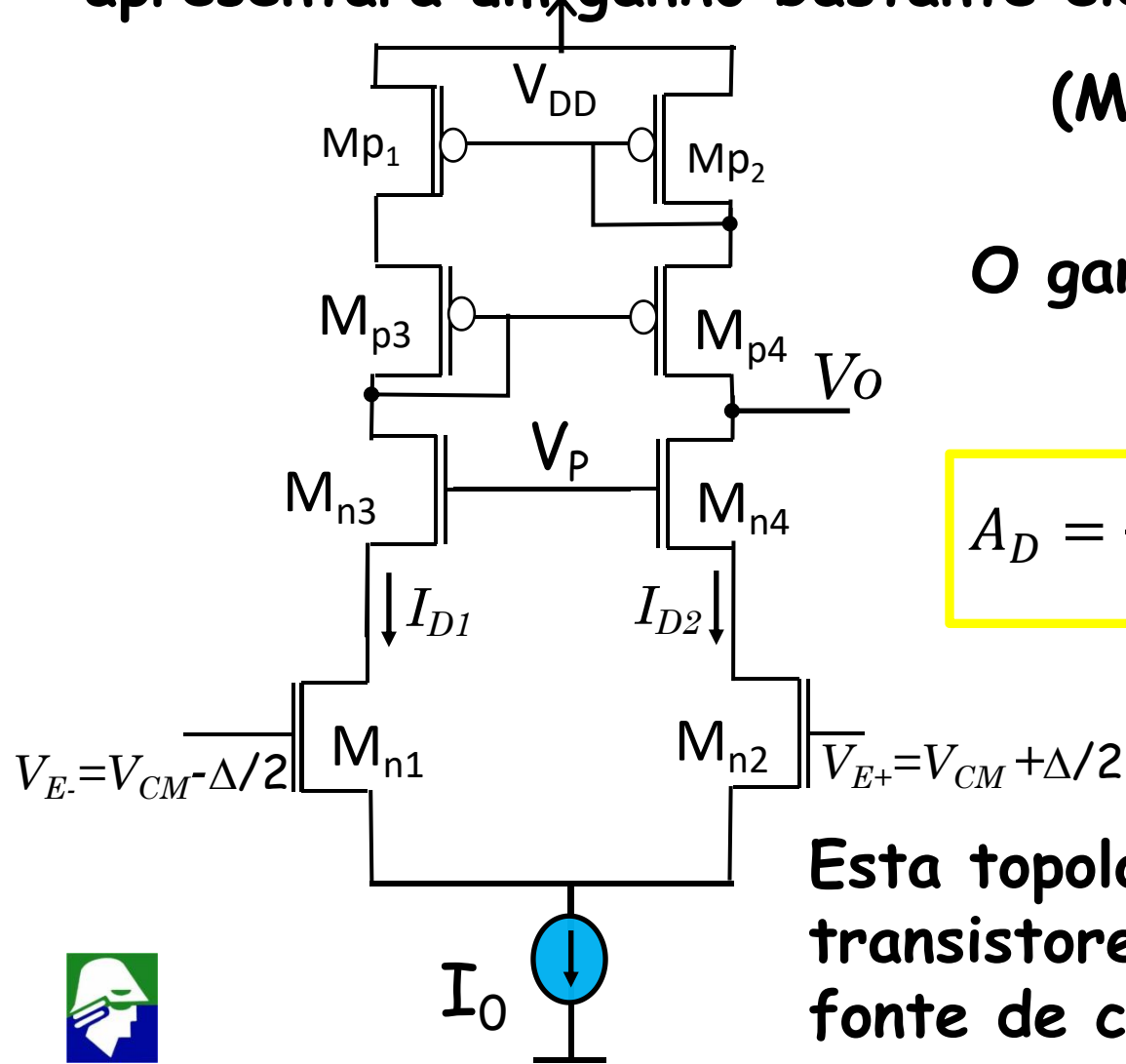
Transistor Cascode

Um par diferencial com cascode e carga ativa com Wilson modificado apresentara um ganho bastante elevado. Praticamente serve como AmpOp

$$(M_{n1}=M_{n2}, M_{n3}=M_{n4}, M_{p1}=M_{p2}, M_{p3}=M_{p4})$$

O ganho diferencial é

$$A_D = \frac{v_o}{v_{E+} - v_{E-}} = -g_{m1} \left((r_{dp2} \frac{g_{mp4}}{g_{dp4}}) // (\frac{g_{m4}}{g_{d4}} r_{d1}) \right)$$

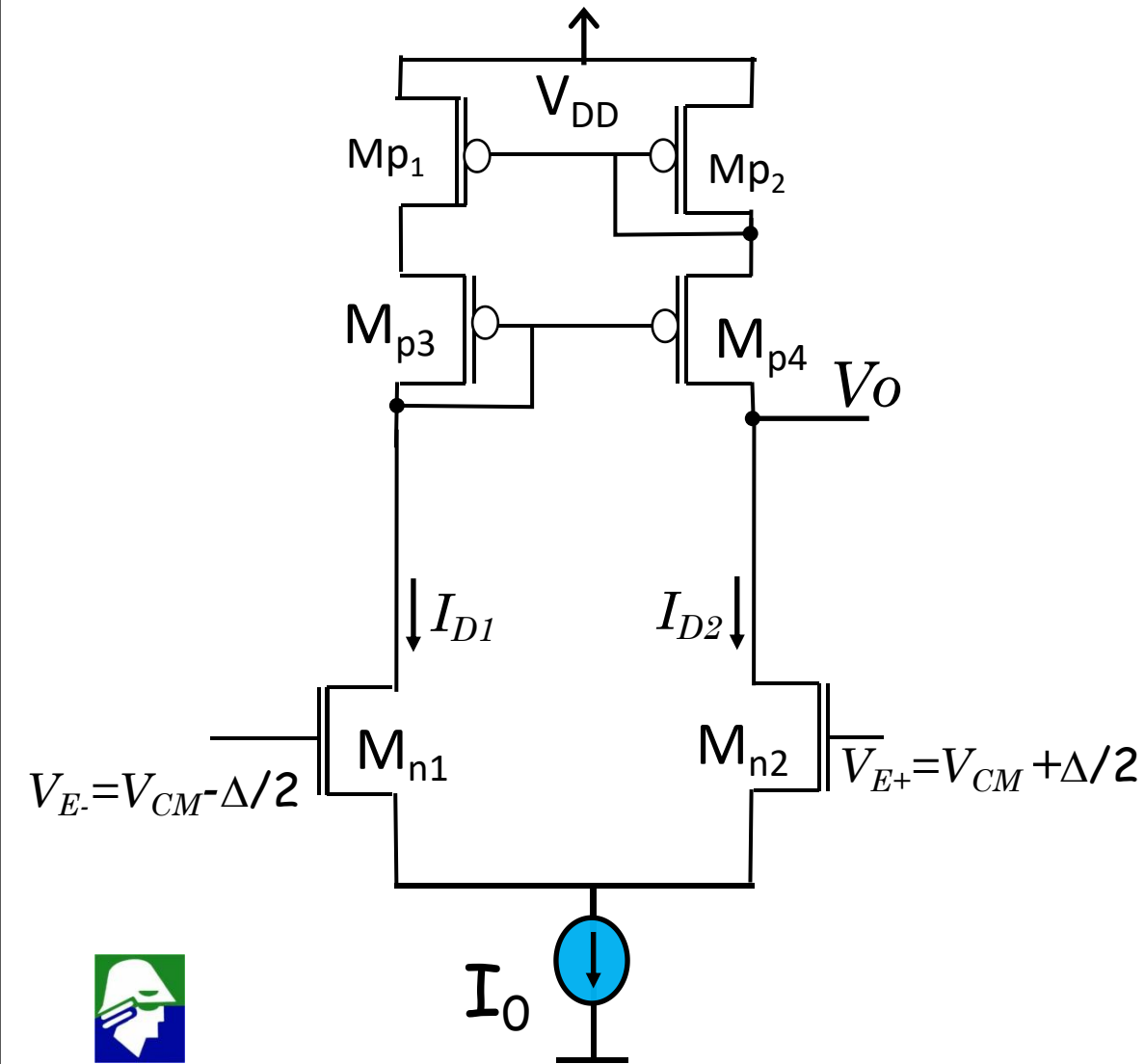


Esta topologia é dificil de aplicar dado o número de transistores em série (cinco se considerarmos a fonte de corrente)



Transistor Cascode

Exemplo: qual o ganho diferencial do circuito p



$$(M_{n1}=M_{n2}, M_{n3}=M_{n4}, M_{p1}=M_{p2}, M_{p3}=M_{p4})$$

$$A_D = -g_{m1} (r_{dn2} // (\frac{g_{mp4}}{g_{dp4}} r_{dp2}))$$

$$A_D = -g_{m1} (r_{dn2} // r_{dp4})$$

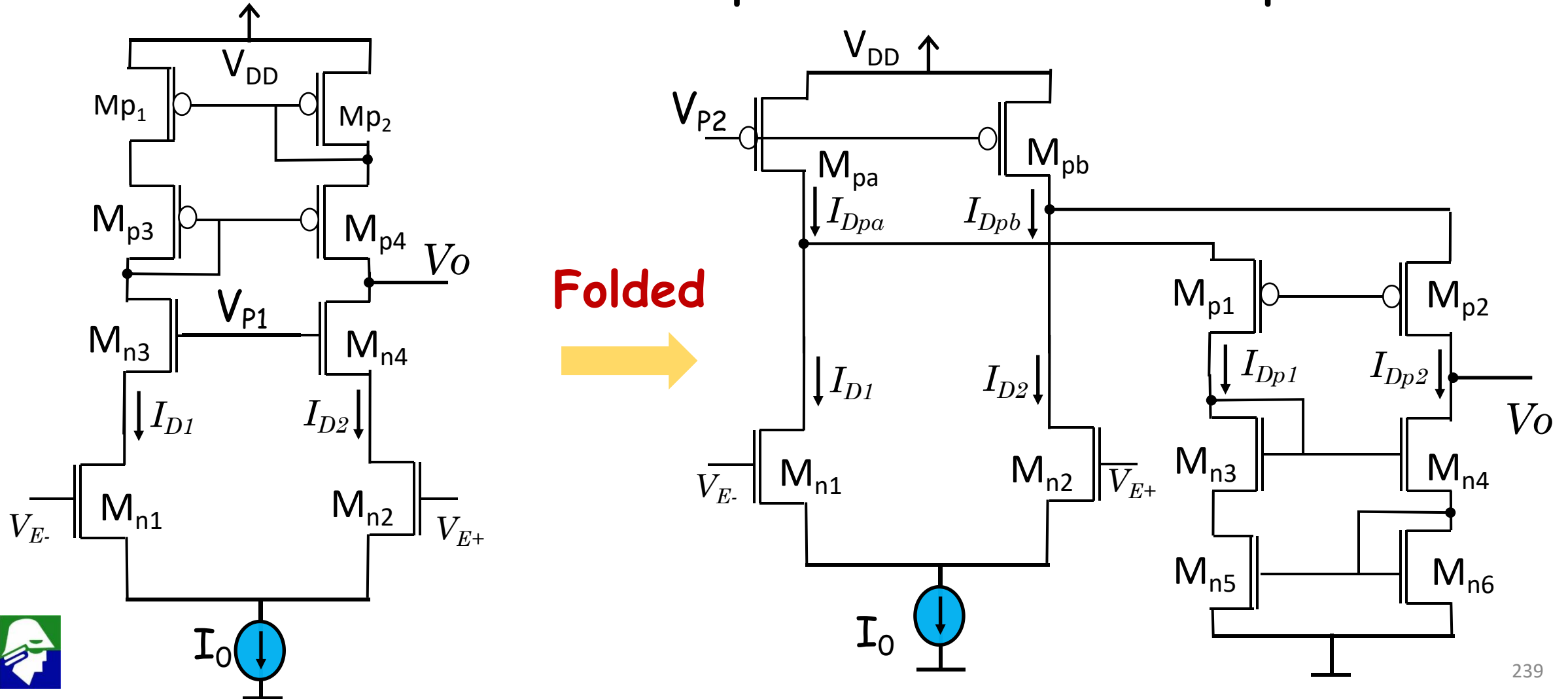
$$A_D = -g_{m1} (r_{dn2} // r_{dp2})$$

$$A_D = -g_{m1} \frac{g_{mp4}}{g_{dp4}} (r_{dn2} // r_{dp2})$$



Folded Cascode

Uma versão diferente deste circuito é o folded cascode, onde os transistores PMOS são “dobrados” para baixo e substituídos por NMOS



Folded Cascode

Para converter o circuito em Folded

- ✓ Transistores Mn3, Mn4, Mp1, Mp2, Mp3 e Mp4 foram dobrados para baixo. Para funcionarem o tipo de transistor foi trocado. Assim
 - Mp1 e Mp2 viraram Mn5 e Mn6 (carga ativa Wilson)
 - Mp3 e Mp4 viraram Mn3 e Mn4 (carga ativa Wilson)
 - Mn3 e Mn4 viraram Mp1 e Mp2 (cascode)
- ✓ Mpa e Mpb foram acrescentados para fornecer corrente
 - $I_{Dpa} = I_{D1} + I_{Dp1}$
 - $I_{Dpb} = I_{D2} + I_{Dp2}$



$$A_D = -g_{m1} \left(\left(r_{dn2} // r_{dpb} \right) \frac{g_{mp2}}{g_{dp2}} \right) // \left(\frac{g_{mn4}}{g_{dn4}} r_{dn6} \right)$$



Questão 5 (2,5)

Considere os pares diferenciais da **Figura 5**, onde os transistores dos pares M_1 e M_2 , M_3 e M_4 , M_5 e M_6 , M_7 e M_8 e M_9 e M_{10} são iguais entre si. Para análise diferencial

5.1 Determine, **sem aproximações**, o **ganho de modo comum** para frequências baixas no circuito **Figura 5a** (0,7).

5.2 Determine, **sem aproximações**, o **ganho diferencial** para frequências baixas no circuito **Figura 5a** (dica: procure utilizar aqui o resultado de 5.1) (0,3)

5.3 Desenhe o **circuito de pequenos sinais completo para análise (com capacitores)** e **determine os polos do circuito da Figura 5a** (desconsidere r_o e C_{db} dos transistores M_3 e M_4) (0,7).

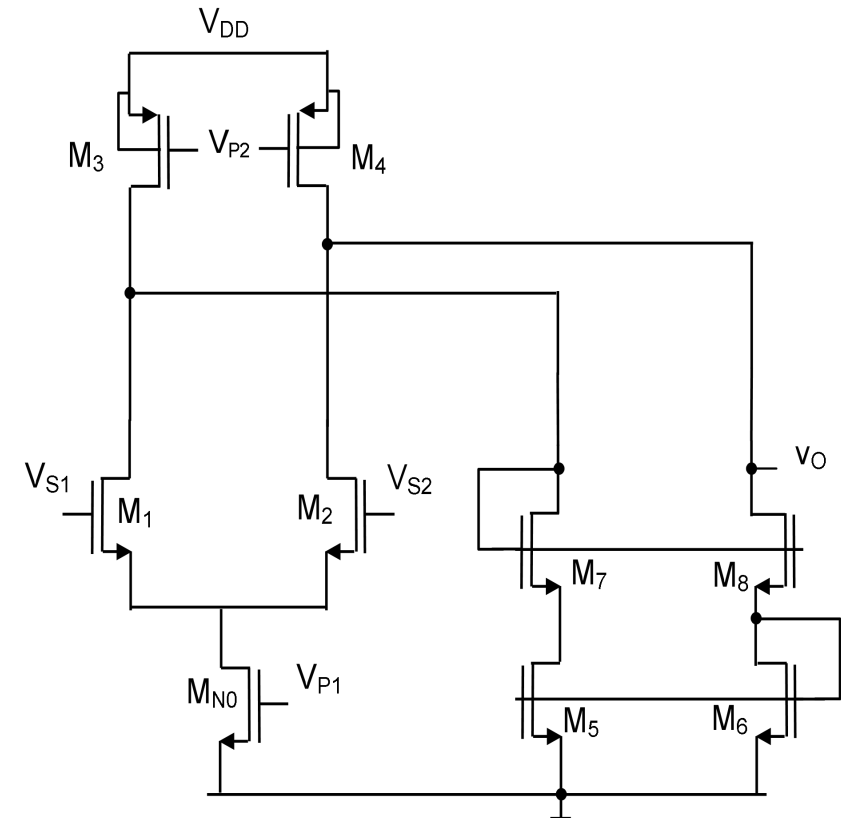
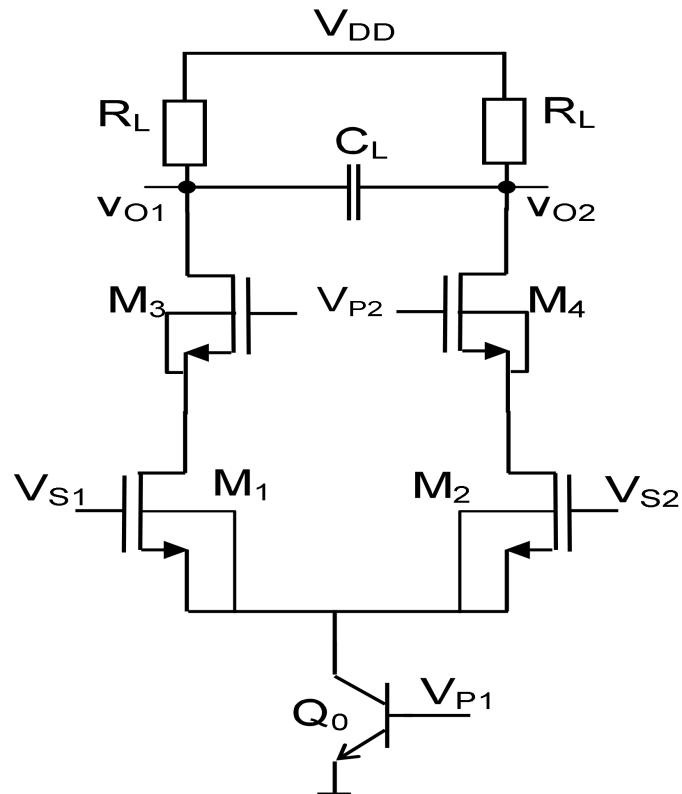
5.4 Estime agora o **ganho diferencial** para frequências baixas no circuito **Figura 5a** e mostre que o resultado é **equivalente ao ganho calculado na questão 5.2** (0,3).

5.5 Estime o **ganho** $= \frac{v_0}{v_{s1} - v_{s2}}$ para baixas frequências, do circuito da **Figura 5b** (0,5).

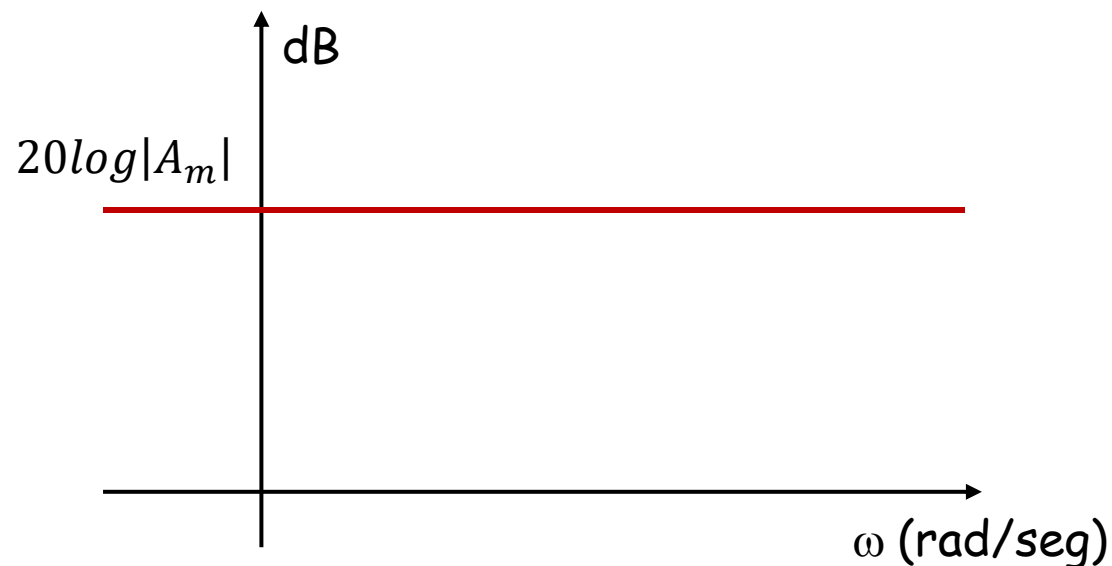


5.4 Estime agora o **ganho diferencial** para frequências baixas no circuito **Figura 5a** e mostre que o resultado é **equivalente ao ganho calculado na questão 5.2 (0,3)**.

5.5 Estime o **ganho** $= \frac{v_0}{v_{s1}-v_{s2}}$ para baixas frequências, do circuito da **Figura 5b (0,5)**.



1. $20\log|A_m|$ (constante)



Observe que

- o eixo x, onde está o ω está em escala logarítmica
- O ponto 0 estará localizada em $-\infty$
- Valores menores que 1,0 são negativos em db



2. $-20\log \left| \left(1 - j\omega/p_i \right) \right|$ (polo negativo)

p_i real e negativo ($p_i \in \mathbb{R}$)

$$-20\log \left| \left(1 - j\omega/p_i \right) \right| = -20\log \sqrt{1 + \left(\omega/p_i \right)^2}$$

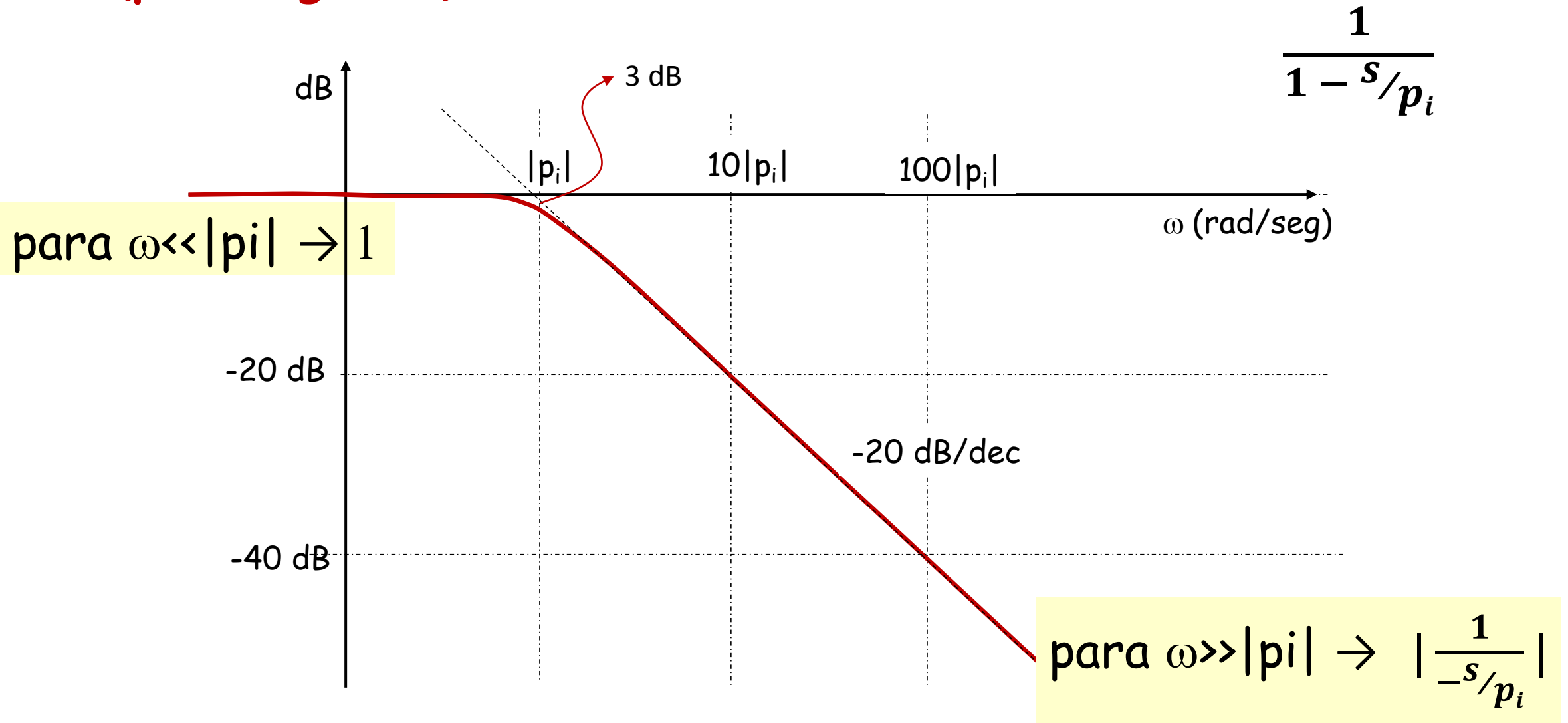
- $\omega \ll |p_i|$ $-20\log \left| \left(1 - j\omega/p_i \right) \right| \approx -20\log (1) = 0$

- $\omega = |p_i|$ $-20\log \left| \left(1 - j\omega/p_i \right) \right| = -20\log (\sqrt{2}) = -3 \text{ dB}$

- $\omega \gg |p_i|$ $-20\log \left| \left(1 - j\omega/p_i \right) \right| = -20\log \sqrt{\left(\omega/p_i \right)^2} = -20\log \left(\omega/p_i \right)$



2. (polo negativo)



3. $20\log \left| \left(1 - j\omega/z_i \right) \right|$ (zero real)

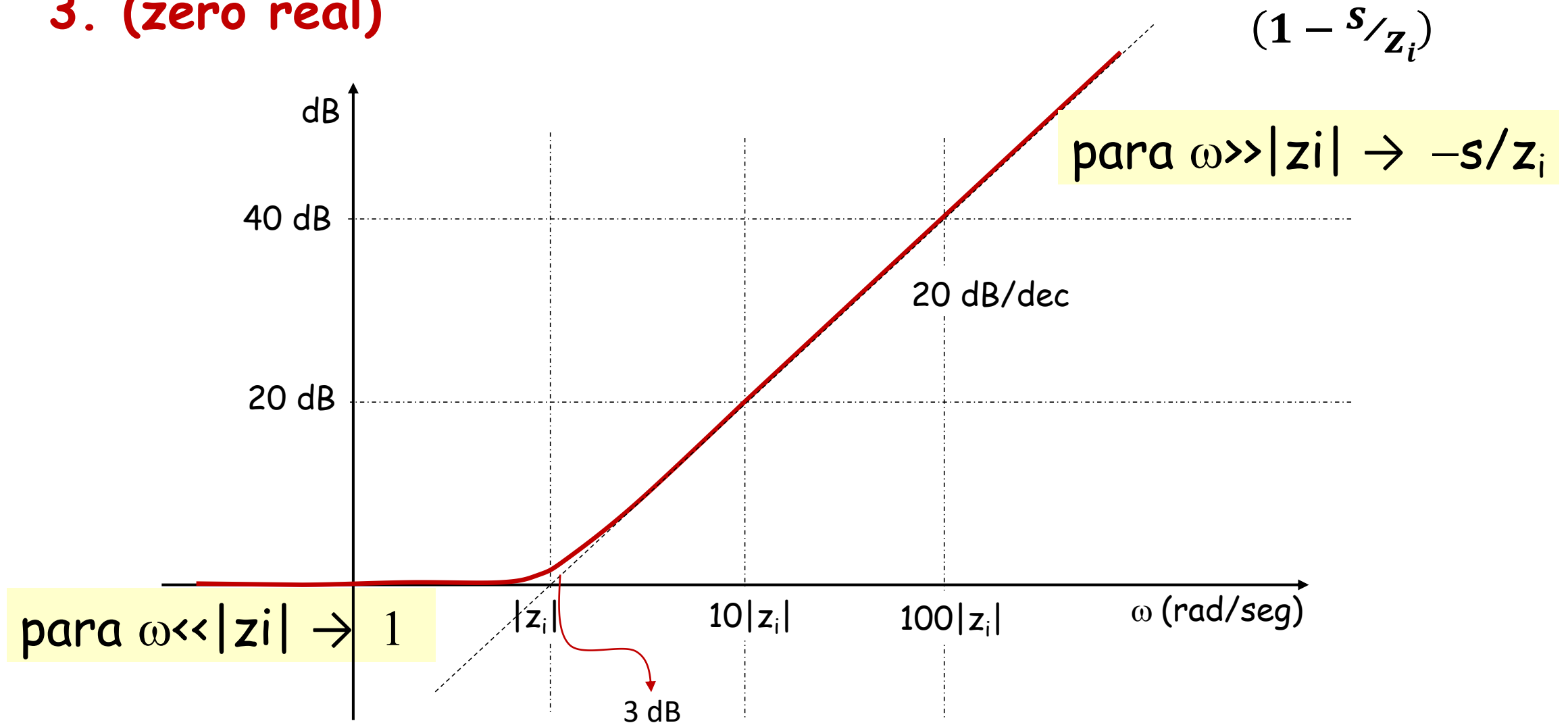
z_i real negativo ou positivo ($z_i \in \mathbb{R}$)

$$20\log \left| \left(1 - j\omega/z_i \right) \right| = 20\log \sqrt{1 + (\omega/z_i)^2}$$

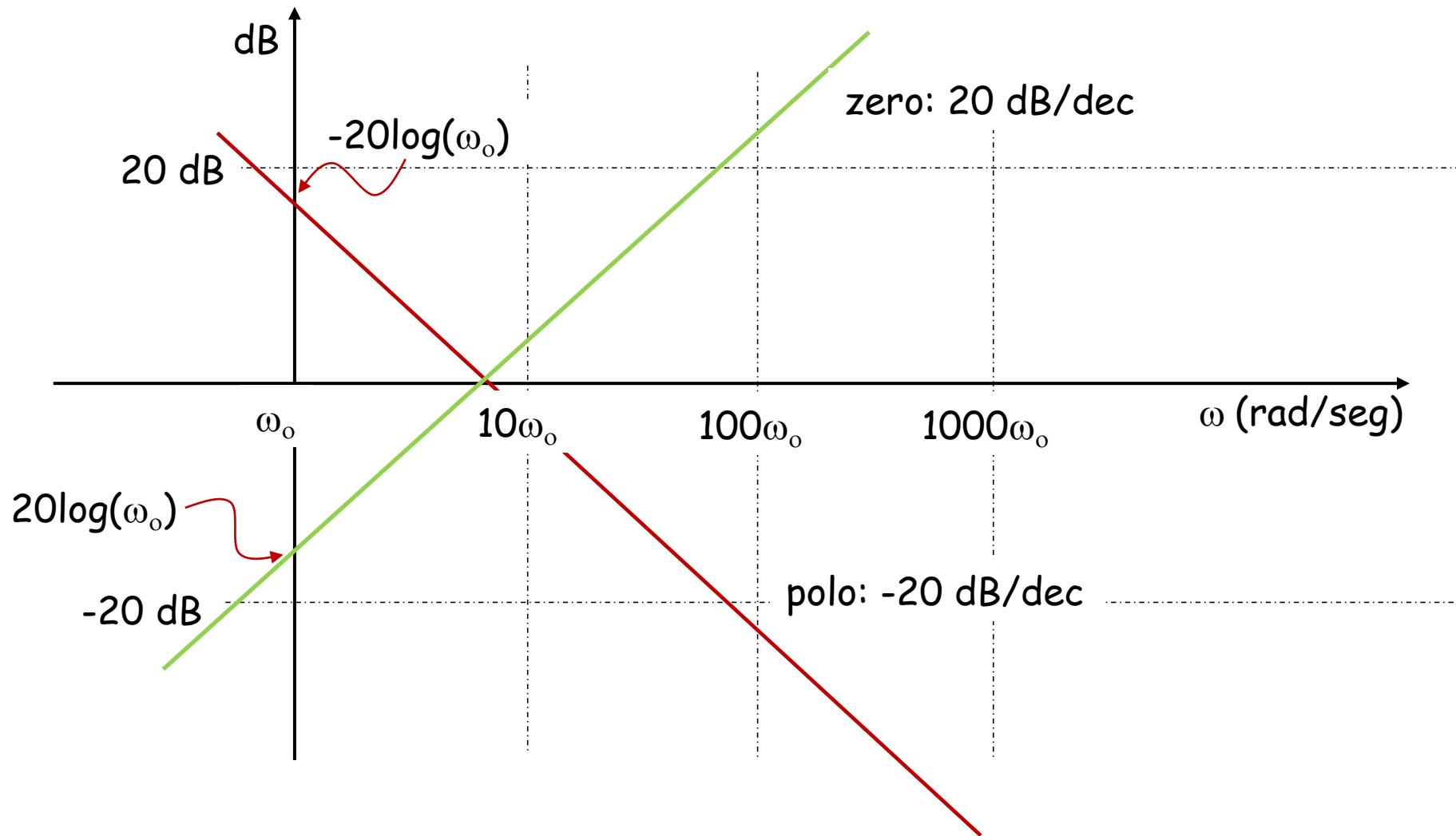
- $\omega \ll |z_i|$ $20\log \left| \left(1 - j\omega/z_i \right) \right| \approx 20\log(1) = 0$
- $\omega = |z_i|$ $20\log \left| \left(1 - j\omega/z_i \right) \right| = 20\log(\sqrt{2}) = 3 \text{ dB}$
- $\omega \gg |z_i|$ $20\log \left| \left(1 - j\omega/z_i \right) \right| = 20\log \sqrt{(\omega/z_i)^2} = 20\log(\omega/z_i)$



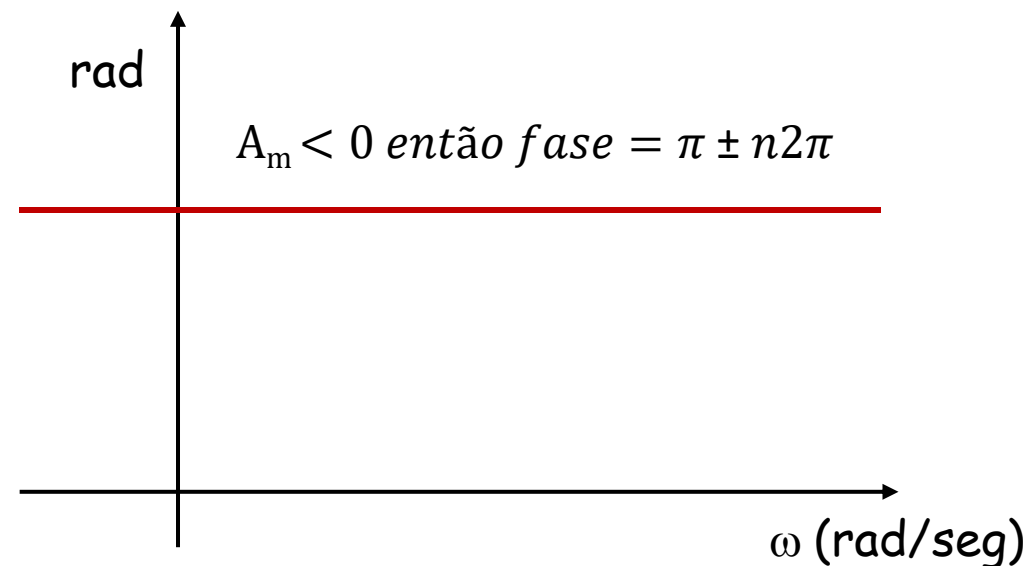
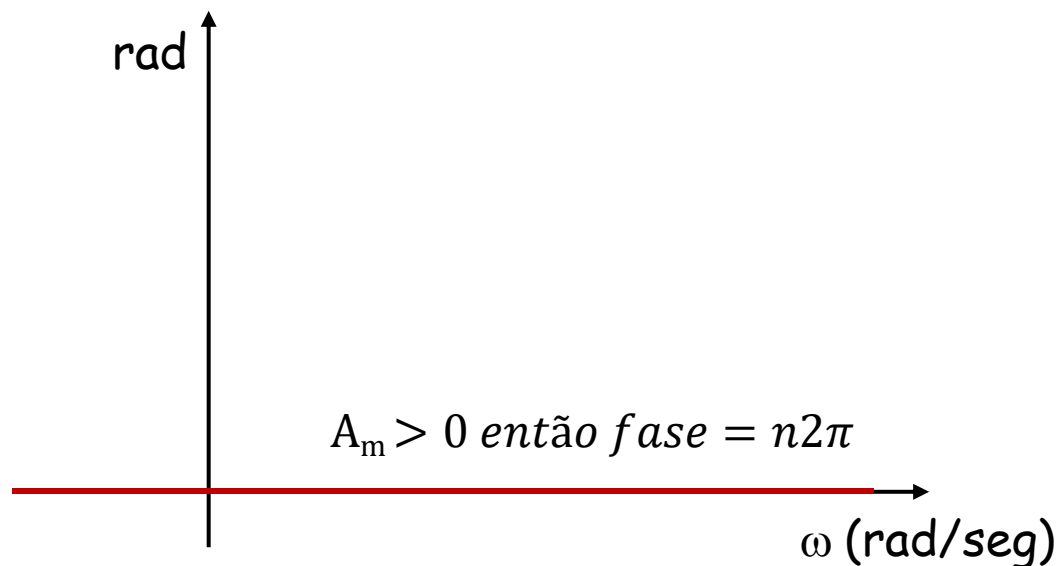
3. (zero real)



4. $\pm 20 \log |\omega|$ (polo ou zero em zero negativo) (s) ou $\left(\frac{1}{s}\right)$



1. $\arctan|0/A_m|$ (constante)



- se A_m for positivo a fase é $0 \pm n2\pi$ ($0, 2\pi, -2\pi, \dots$)
- se A_m for negativo a fase é $\pi \pm n2\pi$ ($\pi, -\pi, 3\pi, \dots$)



2. $-\arctag\left(-\omega/p_i\right)$ (polo negativo)

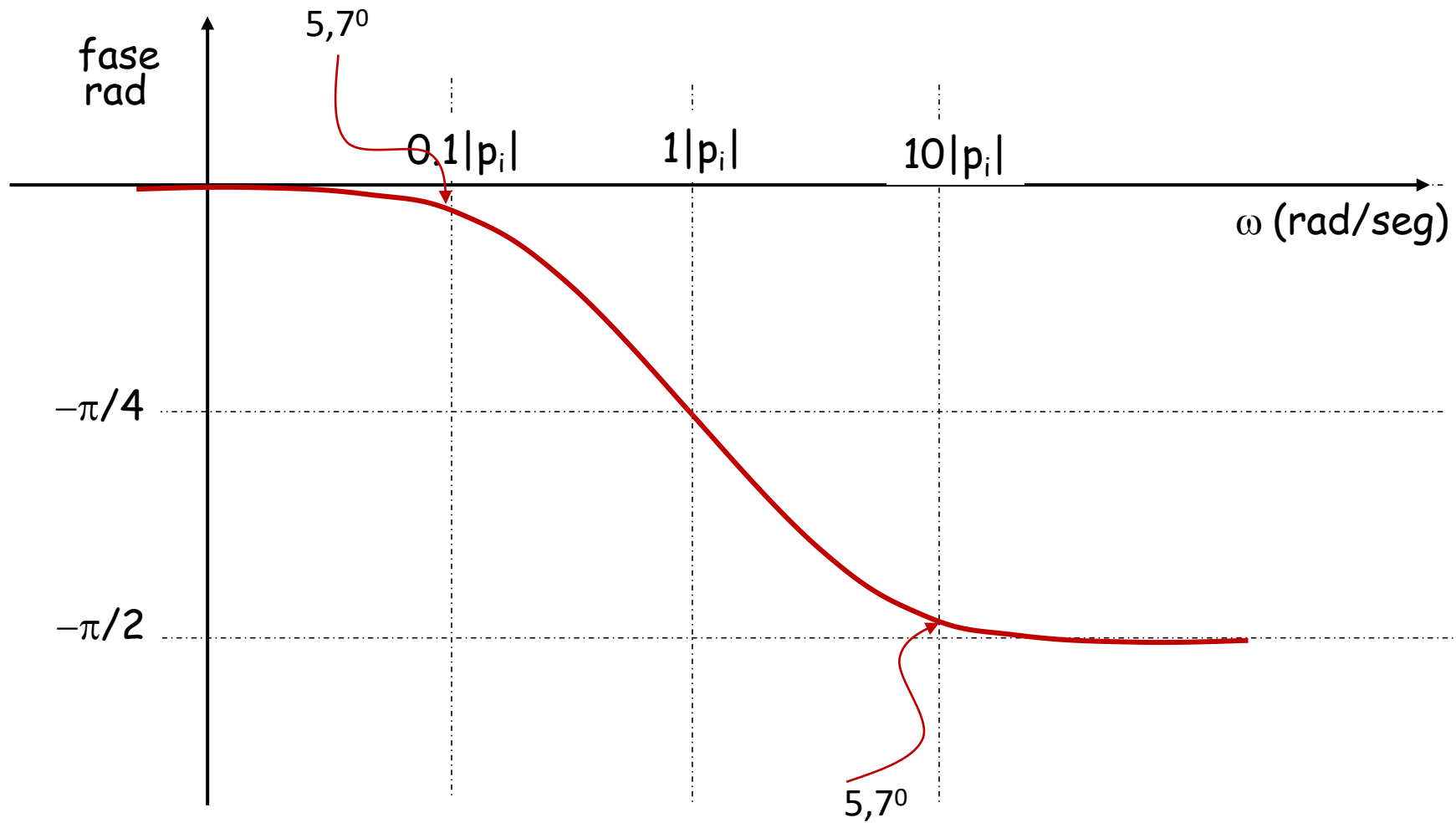
p_i real e negativo ($p_i \in \mathbb{R}$, $p_i < 0$). Vamos usar $p_i = -|p_i|$

$$-\arctag\left(-\omega/p_i\right) = -\arctag\left(-\omega/-|p_i|\right) = -\arctag\left(\omega/|p_i|\right)$$

- $\omega \ll |p_i|$ $-\arctag\left(\omega/|p_i|\right) \approx 0$
- $\omega = |p_i|$ $-\arctag\left(\omega/|p_i|\right) = -\frac{\pi}{4}$
- $\omega \gg |p_i|$ $-\arctag\left(\omega/|p_i|\right) \approx -\frac{\pi}{2}$



2. (polo negativo)



3. $\text{arctag}(-\omega/z_i)$ (zero real)

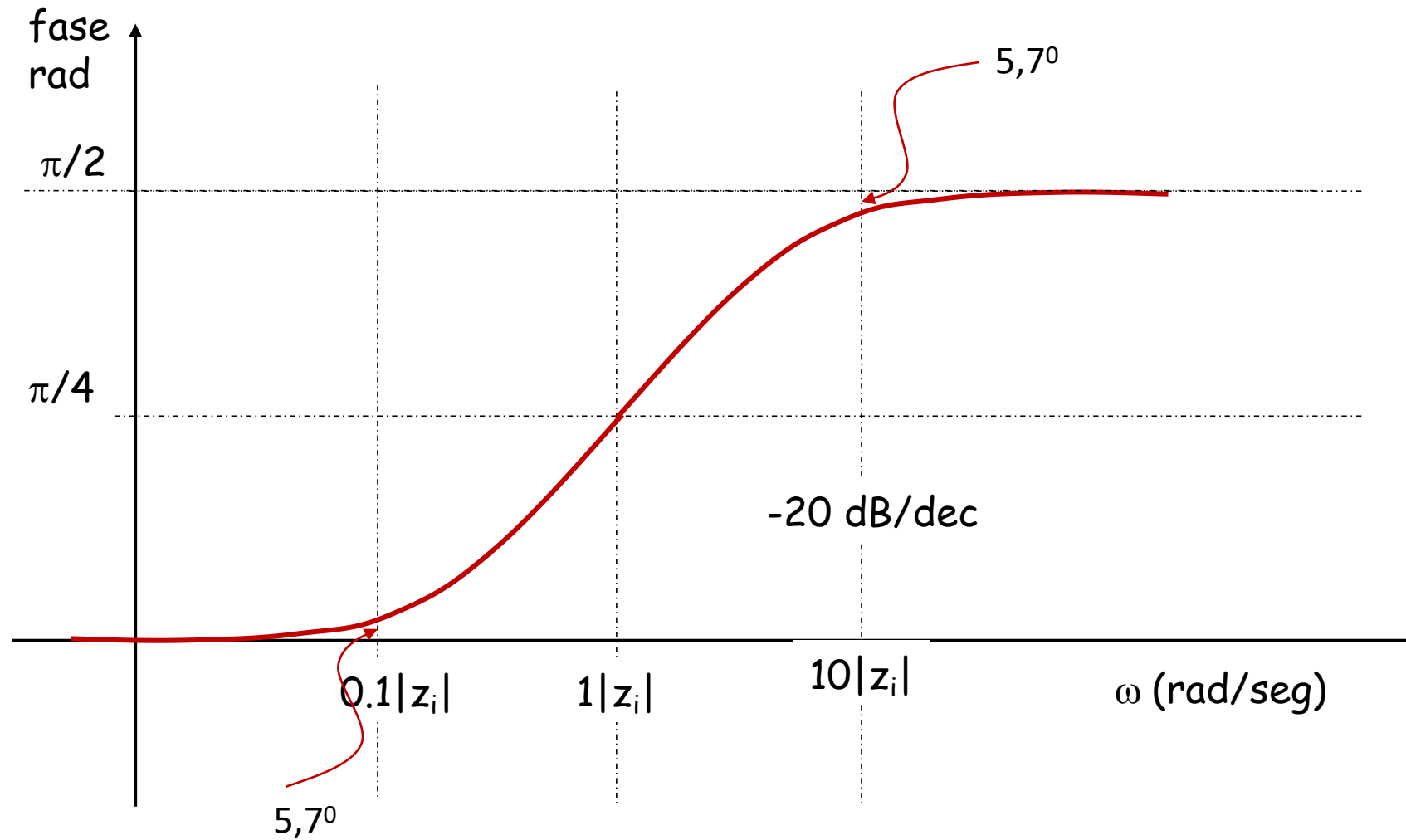
3.1 z_i real negativo ($z_i \in \mathbb{R}$, $z_i < 0$). Vamos usar $z_i = -|z_i|$

$$\text{arctag}(-\omega/z_i) = \text{arctag}(-\omega/-|z_i|) = \text{arctag}(\omega/|z_i|)$$

- $\omega \ll |p_i|$ $\text{arctag}(\omega/|z_i|) \approx 0$
- $\omega = |p_i|$ $\text{arctag}(\omega/|z_i|) = \frac{\pi}{4}$
- $\omega \gg |p_i|$ $\text{arctag}(\omega/|z_i|) \approx \frac{\pi}{2}$



3.1 z_i real negativo



3. $\arctag(-\omega/z_i)$ (zero real)

3.2 z_i real positiva ($z_i \in \mathbb{R}, z_i > 0$).

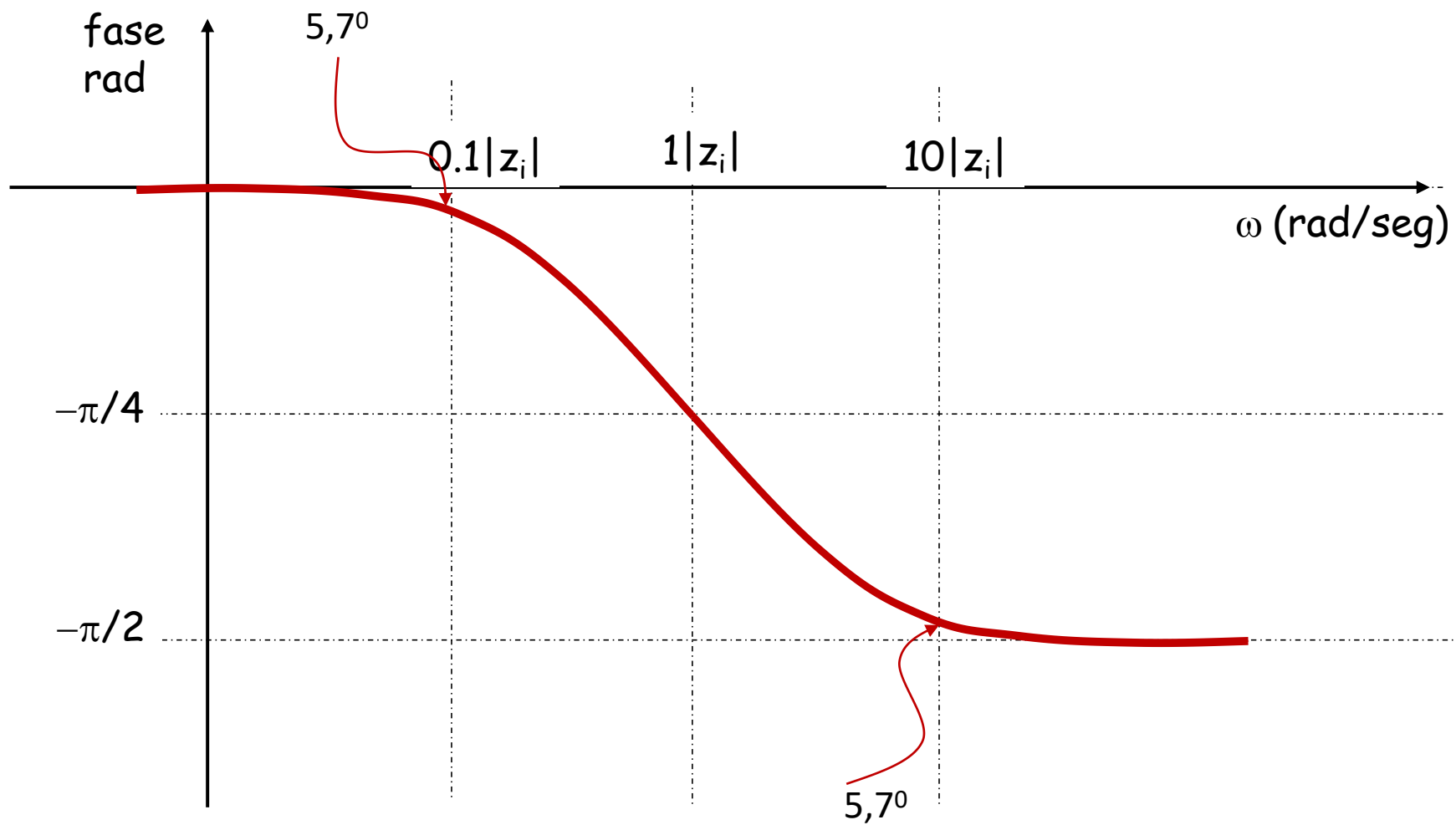
$$\arctag(-\omega/z_i) = \arctag(-\omega/|z_i|) = -\arctag(\omega/|z_i|)$$

- $\omega \ll |p_i|$ $-\arctag(\omega/|z_i|) \approx 0$
- $\omega = |p_i|$ $-\arctag(\omega/|z_i|) = -\frac{\pi}{4}$
- $\omega \gg |p_i|$ $-\arctag(\omega/|z_i|) \approx -\frac{\pi}{2}$

(comportamento semelhante ao comportamento de um polo negativo)



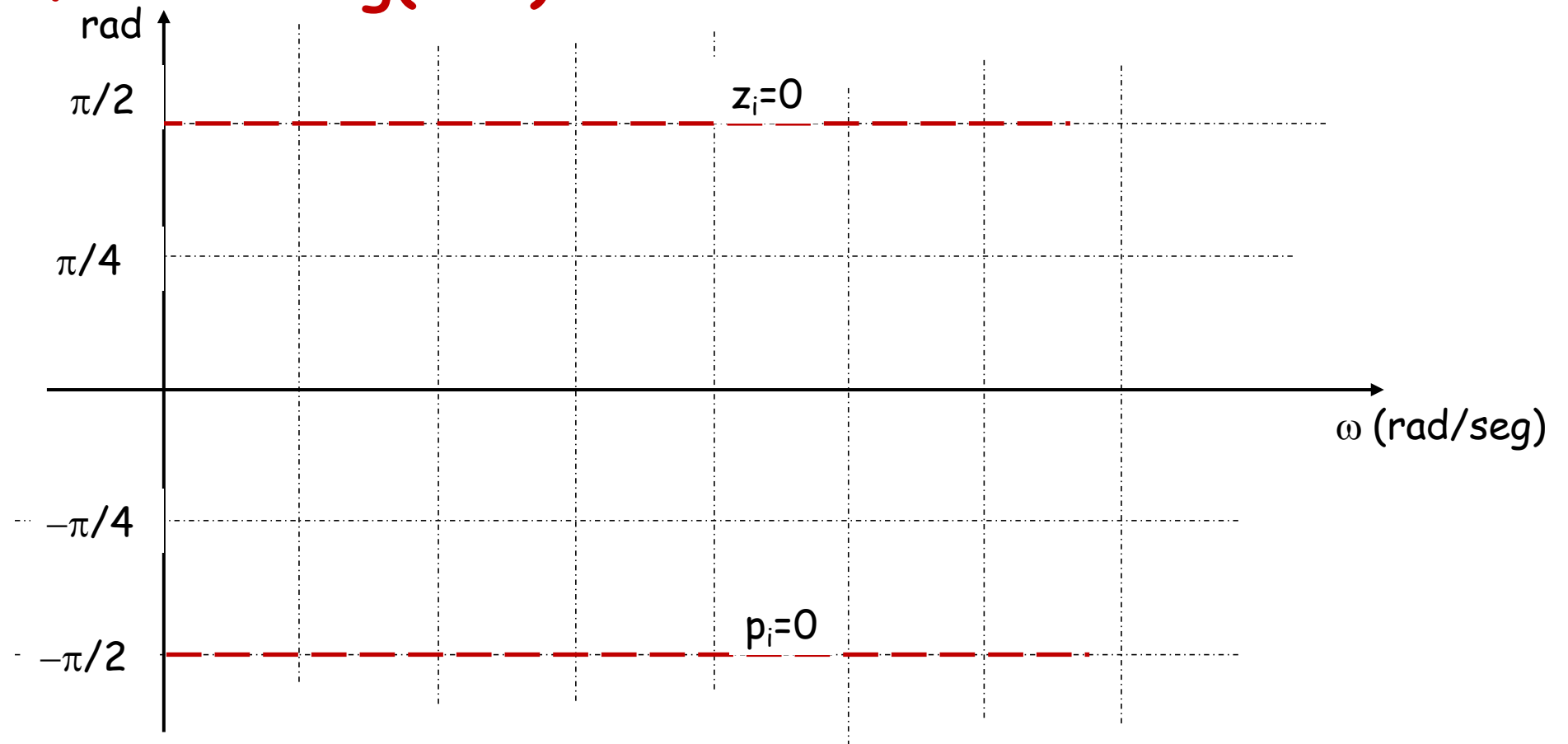
3.2 z_i real positivo



4. $\angle(j\omega)$ ou $-\angle(j\omega)$ (polo ou zero em zero)

polo $p_i = 0$: fase = $-\arctg(\omega/0) = -\pi/2$

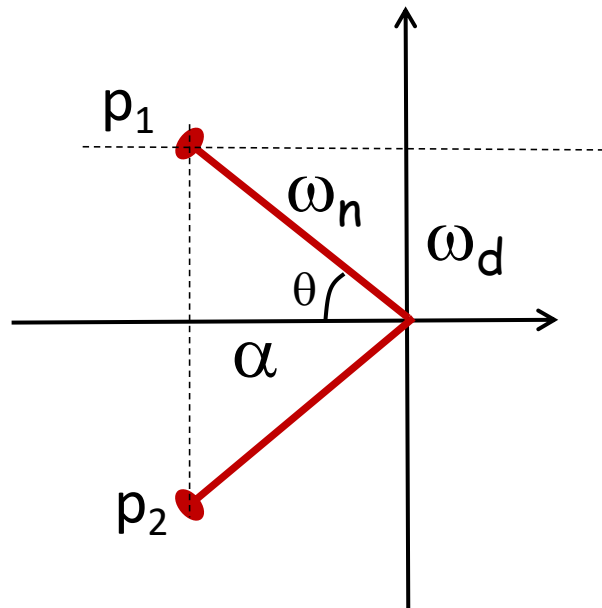
polo $z_i = 0$: fase = $\arctg(\omega/0) = \pi/2$



Diagramas de Bode (polos complexos)

$$\left(1 - s/p_1\right)\left(1 - s/p_2\right) = \frac{s^2 + 2\alpha s + \alpha^2 + \omega_d^2}{\alpha^2 + \omega_d^2} = \frac{s^2}{\omega_n^2} + \frac{s\zeta 2\omega_n}{\omega_n^2} + 1$$

onde $\omega_n^2 = |p_1| = |p_2| = \alpha^2 + \omega_d^2$ e $\zeta = \alpha/\omega_n$



$$\zeta = \alpha/\omega_d = \cos(\theta) \leq 1$$

$0 \leq \zeta < 1$ p_1 e p_2 complexos

$\zeta = 1$ $p_1 = p_2$ e reais



Vamos agora achar a contribuição de p_1 e p_2 p/ módulo

$$-20\log \left| \left(1 - j\omega/p_1\right) \left(1 - j\omega/p_2\right) \right| = -20\log \left| -\frac{\omega^2}{\omega_n^2} + \frac{j\omega\zeta 2\omega_n}{\omega_n^2} + \frac{\omega_n^2}{\omega_n^2} \right| =$$

$$-20\log \left| \left(1 - \frac{\omega^2}{\omega_n^2}\right) + \frac{j\omega\zeta 2}{\omega_n} \right| = -20\log \sqrt{\left(1 - \frac{\omega^2}{\omega_n^2}\right)^2 + 4\left(\frac{\omega\zeta}{\omega_n}\right)^2}$$

- $\omega \ll \omega_n$ $-20\log \sqrt{\left(1 - \frac{\omega^2}{\omega_n^2}\right)^2 + 4\left(\frac{\omega\zeta}{\omega_n}\right)^2} \approx -20\log \sqrt{(1)^2} = 0$

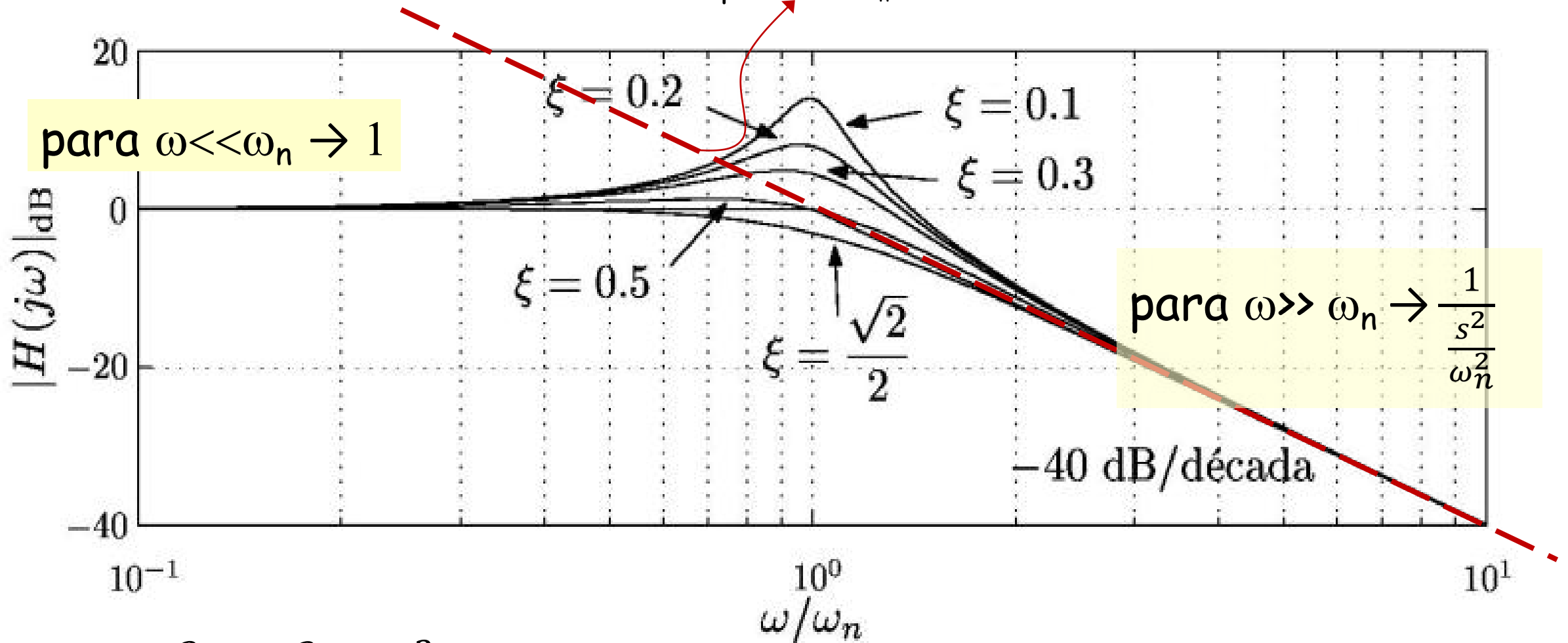
- $\omega \gg \omega_n$ $-20\log \sqrt{\left(1 - \frac{\omega^2}{\omega_n^2}\right)^2 + 4\left(\frac{\omega\zeta}{\omega_n}\right)^2} \approx -20\log \sqrt{\left(-\frac{\omega^2}{\omega_n^2}\right)^2} = -20\log \left(\frac{\omega^2}{\omega_n^2}\right) = -40\log \left(\frac{\omega}{\omega_n}\right)$

- $\omega = \omega_n$ $-20\log \sqrt{\left(1 - \frac{\omega^2}{\omega_n^2}\right)^2 + 4\left(\frac{\omega\zeta}{\omega_n}\right)^2} \approx -20\log \sqrt{4\left(\frac{\omega\zeta}{\omega_n}\right)^2} = -20\log(2\zeta)$

Polo complexo

$$\frac{1}{(1 - s/p_1)(1 - s/p_2)}$$

Assíntota: Passa por $(\omega_n, 0)$ e tem inclinação de -40 db/dec para $\omega \gg \omega_n$



$$\omega_n^2 = \alpha^2 + \omega_d^2$$



Polo complexo

Propriedades:

- O ponto de referência para traçar a curva é ω_n
- Quando $\omega = \omega_n$ a curva tem valor $-20\log(2\zeta)$
 - $0 \leq \zeta = \cos(\theta) \leq 1$
 - Se $0 \leq \zeta < 0,5$ então $-20\log(2\zeta) > 0$
 - Se $0,5 \leq \zeta < 1$ então $-20\log(2\zeta) \leq 0$
- Quando há um pico na curva, ele acontece na frequência $\omega_R = \omega_n \sqrt{1 - 2\zeta^2}$
 - O valor de pico em ω_R é $\frac{1}{2\zeta\sqrt{1 - \zeta^2}}$
 - Pico só aparece quando $0 \leq \zeta < 0,7$
 - Para $\zeta = 0,5$, a curva passa pelo ponto $(\omega_n, 0)$



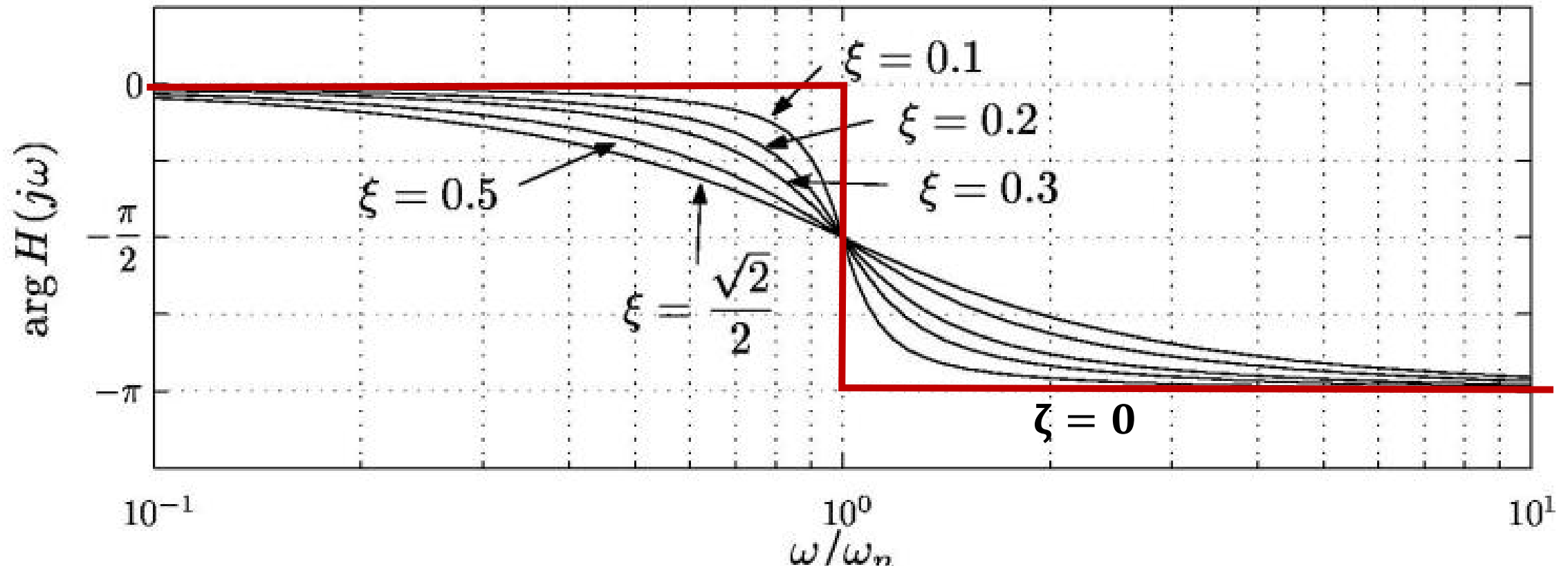
Vamos agora achar a contribuição de p_1 e p_2 p/ fase

$$-\angle \left[\left(1 - j\omega/p_1 \right) \left(1 - j\omega/p_2 \right) \right]^{-1} = -\angle \left[\left(1 - \frac{\omega^2}{\omega_n^2} \right) + \frac{j\omega\zeta 2\omega_n}{\omega_n^2} \right]^{-1}$$

$$= -\arctg \left[\frac{2\zeta\omega_n\omega}{\omega_n^2 - \omega^2} \right]$$

- $\omega \ll \omega_n$ $-\arctg \left[\frac{2\zeta\omega_n\omega}{\omega_n^2 - \omega^2} \right] \approx -\arctg \left[\frac{2\zeta\omega}{\omega_n} \right] = 0$
- $\omega = \omega_n$ $-\arctg \left[\frac{2\zeta\omega_n\omega}{\omega_n^2 - \omega^2} \right] \approx -\arctg \left[\frac{2\zeta\omega_n^2}{0} \right] = -\frac{\pi}{2}$
- $\omega \gg \omega_n$ $-\arctg \left[\frac{2\zeta\omega_n\omega}{\omega_n^2 - \omega^2} \right] \approx -\arctg \left[\frac{2\zeta\omega_n}{\omega} \right] = -\pi$





- Como o par de polos complexos somam dois, para $\omega \gg \omega_n$ teremos fase de $-2(\pi/2) = -\pi$
- quando ζ aumenta, a mudança de fase é mais suave
- quando $\zeta = 0$ a mudança de fase é abrupta

Diagramas de Bode (zeros complexos)

Considerando $F(s)$

$$F(s) = A_m \frac{(1 - s/z_1)(1 - s/z_2) \dots (1 - s/z_{m'}) s^{x_1}}{(1 - s/p_1)(1 - s/p_2) \dots (1 - s/p_{n'}) s^{x_2}}$$

Vamos considerar que z_1 e z_2 são complexos conjugados e que

$$z_1 = -\alpha + j\omega_d$$

$$z_2 = -\alpha - j\omega_d$$

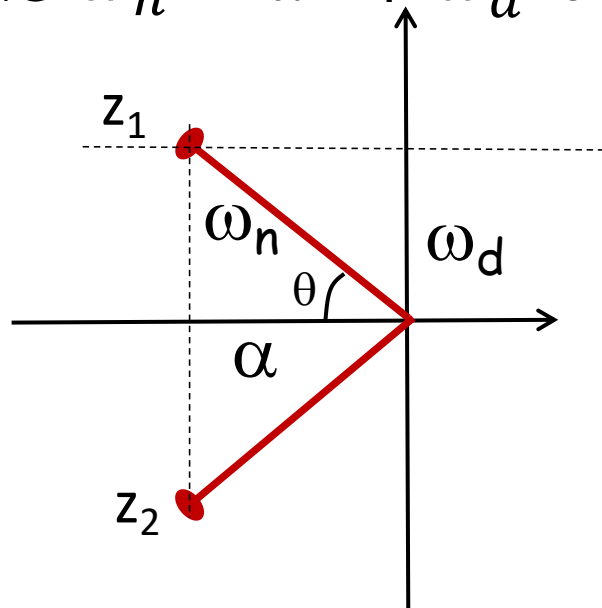
onde α e $\omega_d \in \mathbb{R}$ e $\alpha > 0$ e $\omega_d > 0$ (ou seja, a parte real dos zeros é negativa)



Diagramas de Bode (zeros complexos parte real positivo)

$$(1 - s/z_1)(1 - s/z_2) = \frac{s^2 + 2\alpha s + \alpha^2 + \omega_d^2}{\alpha^2 + \omega_d^2} = \frac{s^2}{\omega_n^2} + \frac{s\zeta 2\omega_n}{\omega_n^2} + \frac{\omega_n^2}{\omega_n^2}$$

onde $\omega_n^2 = \alpha^2 + \omega_d^2$ e $\zeta = \alpha/\omega_n$



$$\zeta = \alpha/\omega_d = \cos(\theta) \leq 1$$

$$0 \leq \zeta < 1 \quad z_1 \text{ e } z_2 \text{ complexos}$$

$$\zeta = 1 \quad z_1 = z_2 \text{ e reais}$$



Vamos agora achar a contribuição de z_1 e z_2 p/ módulo

$$20\log \left| \left(1 - j\omega/z_1\right) \left(1 - j\omega/z_2\right) \right| = 20\log \left| -\frac{\omega^2}{\omega_n^2} + \frac{j\omega\zeta 2\omega_n}{\omega_n^2} + \frac{\omega_n^2}{\omega_n^2} \right| =$$

$$20\log \left| 1 - \frac{\omega^2}{\omega_n^2} + \frac{j\omega\zeta 2}{\omega_n} \right| = 20\log \sqrt{\left(1 - \frac{\omega^2}{\omega_n^2}\right)^2 + 4\left(\frac{\omega\zeta}{\omega_n}\right)^2}$$

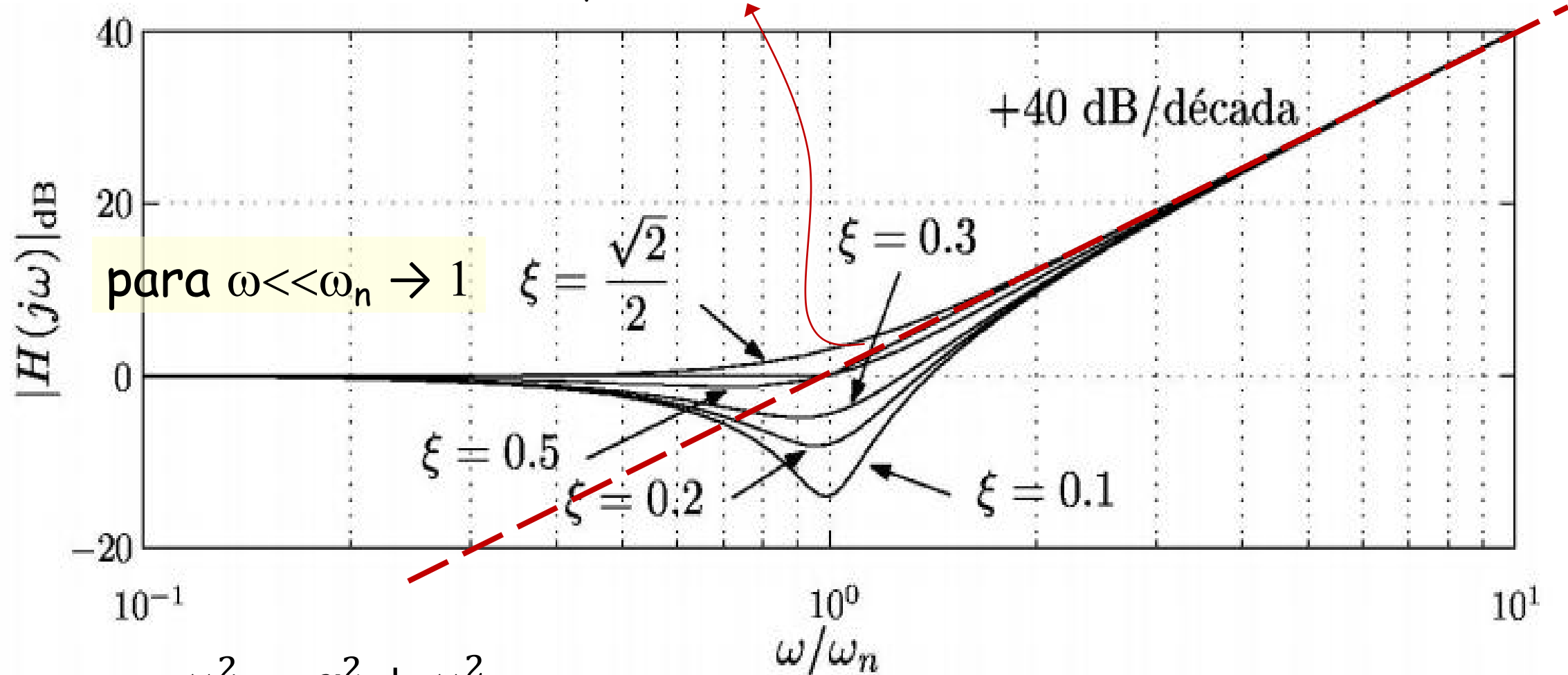
- $\omega \ll \omega_n$ $20\log \sqrt{\left(1 - \frac{\omega^2}{\omega_n^2}\right)^2 + 4\left(\frac{\omega\zeta}{\omega_n}\right)^2} \approx 20\log \sqrt{(1)^2} = 0$
- $\omega \gg \omega_n$ $20\log \sqrt{\left(1 - \frac{\omega^2}{\omega_n^2}\right)^2 + 4\left(\frac{\omega\zeta}{\omega_n}\right)^2} \approx 20\log \sqrt{\left(-\frac{\omega^2}{\omega_n^2}\right)^2} = 20\log \left(\frac{\omega^2}{\omega_n^2}\right) = 40\log \left(\frac{\omega}{\omega_n}\right)$
- $\omega = \omega_n$ $20\log \sqrt{\left(1 - \frac{\omega^2}{\omega_n^2}\right)^2 + 4\left(\frac{\omega\zeta}{\omega_n}\right)^2} \approx 20\log \sqrt{4\left(\frac{\omega\zeta}{\omega_n}\right)^2} = 20\log(2\zeta)$



zero complexo (parte real negativa)

$$(1 - s/z_1)(1 - s/z_2)$$

Assíntota: Passa por $(\omega_n, 0)$ e tem inclinação de 40 db/dec para $\omega \gg \omega_n$



$$\omega_n^2 = \alpha^2 + \omega_d^2$$

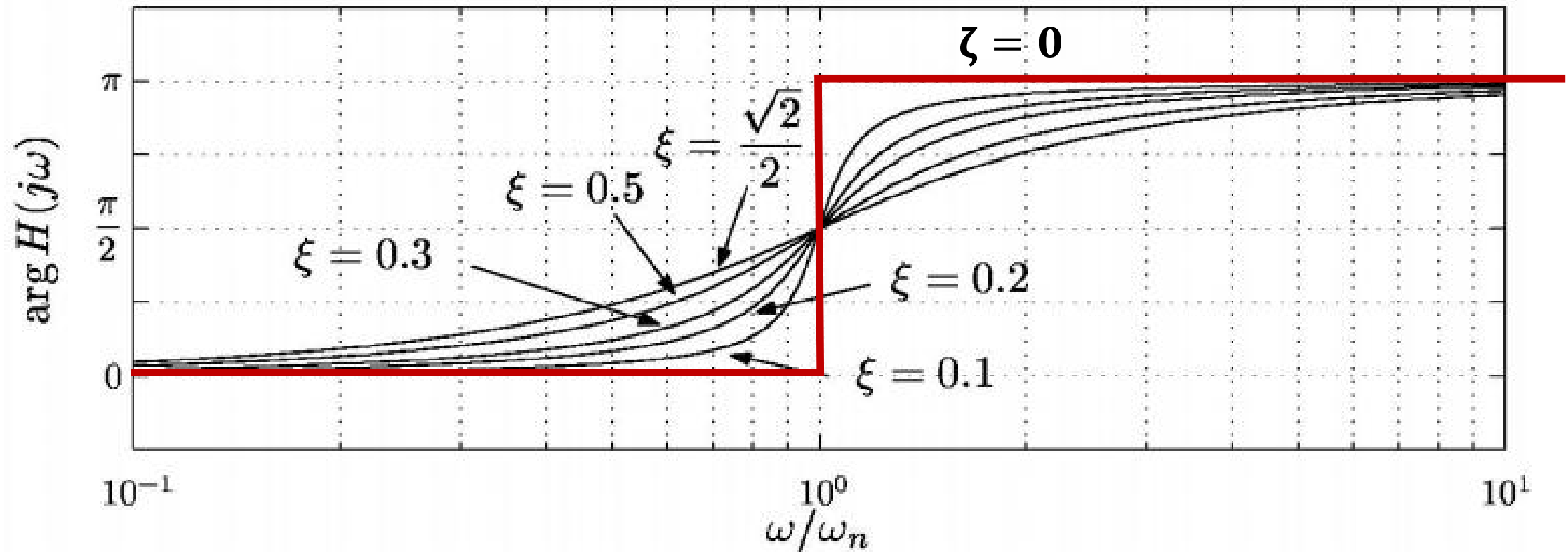


Vamos agora achar a contribuição de z_1 e z_2 p/ fase

$$\angle \left(1 - j\omega/z_1\right) \left(1 - j\omega/z_2\right) = \angle \left(1 - \frac{\omega^2}{\omega_n^2} + \frac{j\omega\zeta 2\omega_n}{\omega_n^2}\right) = \arctg \left[\frac{2\zeta\omega_n\omega}{\omega_n^2 - \omega^2} \right]$$

- $\omega \ll \omega_n$ $\arctg \left[\frac{2\zeta\omega_n\omega}{\omega_n^2 - \omega^2} \right] \approx \arctg \left[\frac{2\zeta\omega}{\omega_n} \right] = 0$
- $\omega = \omega_n$ $\arctg \left[\frac{2\zeta\omega_n\omega}{\omega_n^2 - \omega^2} \right] \approx \arctg \left[\frac{2\zeta\omega_n^2}{0} \right] = \frac{\pi}{2}$
- $\omega \gg \omega_n$ $\arctg \left[\frac{2\zeta\omega_n\omega}{\omega_n^2 - \omega^2} \right] \approx \arctg \left[\frac{2\zeta\omega_n}{\omega} \right] = \pi$





- Como o par de zeros complexos somam dois, para $\omega \gg \omega_n$ teremos fase de $2(\pi/2) = \pi$
- quando ζ aumenta, a mudança de fase é mais suave
- quando $\zeta = 0$ a mudança de fase é abrupta

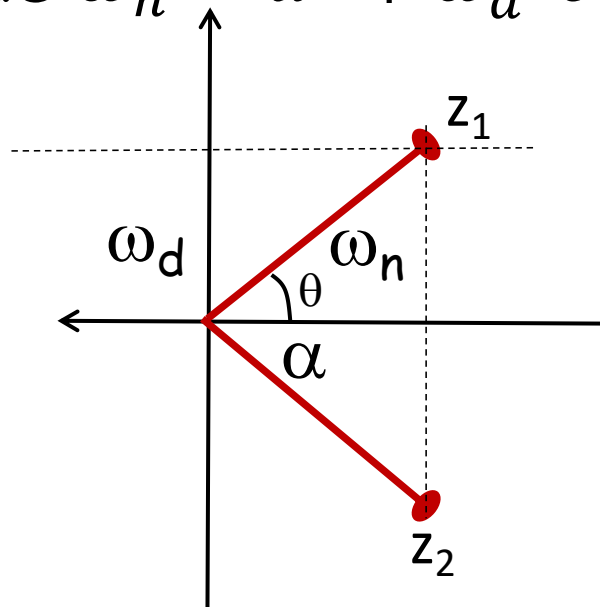


Diagramas de Bode (zeros complexos parte real positiva)

$$z_1 = \alpha + j\omega_d \text{ e } z_2 = \alpha + j\omega_d$$

$$(1 - s/z_1)(1 - s/z_2) = \frac{s^2 - 2\alpha s + \alpha^2 + \omega_d^2}{\alpha^2 + \omega_d^2} = \frac{s^2}{\omega_n^2} - \frac{s\zeta 2\omega_n}{\omega_n^2} + \frac{\omega_n^2}{\omega_n^2}$$

onde $\omega_n^2 = \alpha^2 + \omega_d^2$ e $\zeta = \alpha/\omega_n$



$$\zeta = \alpha/\omega_n = \cos(\theta) \leq 1$$

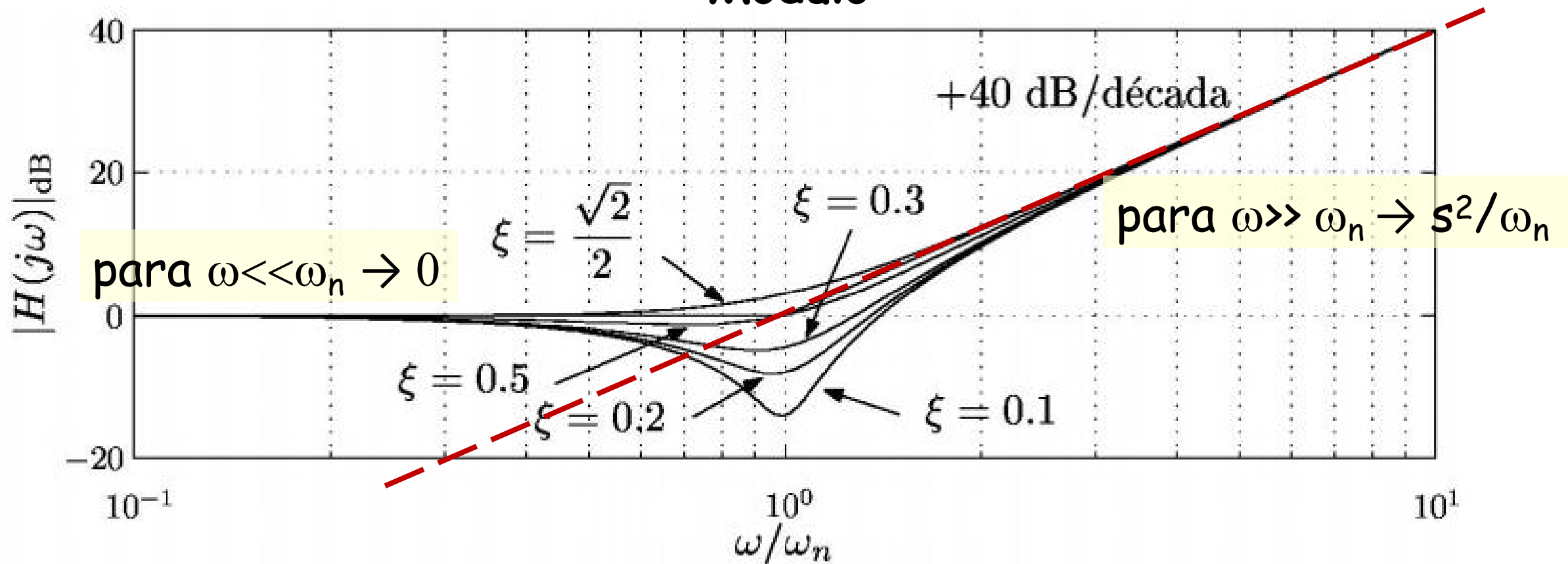
$$0 \leq \zeta < 1 \quad z_1 \text{ e } z_2 \text{ complexos}$$

$$\zeta = 1 \quad z_1 = z_2 \text{ e reais}$$



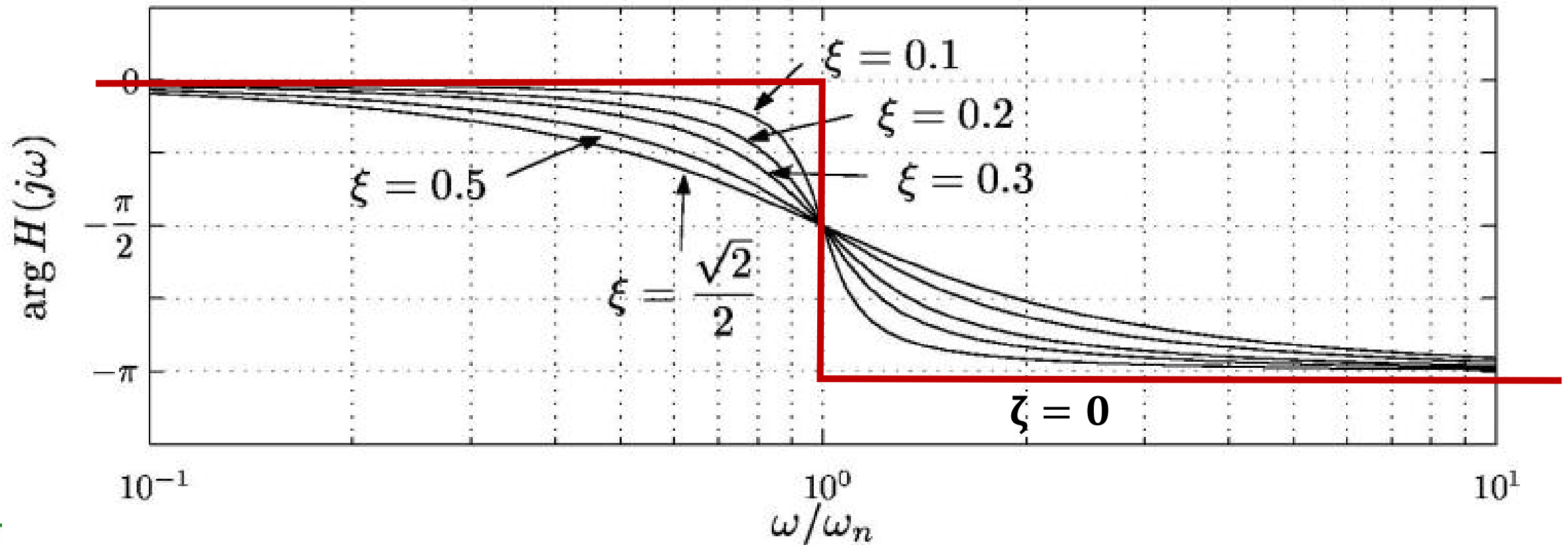
Diagramas de Bode (zeros complexos parte real positiva)

Modulo



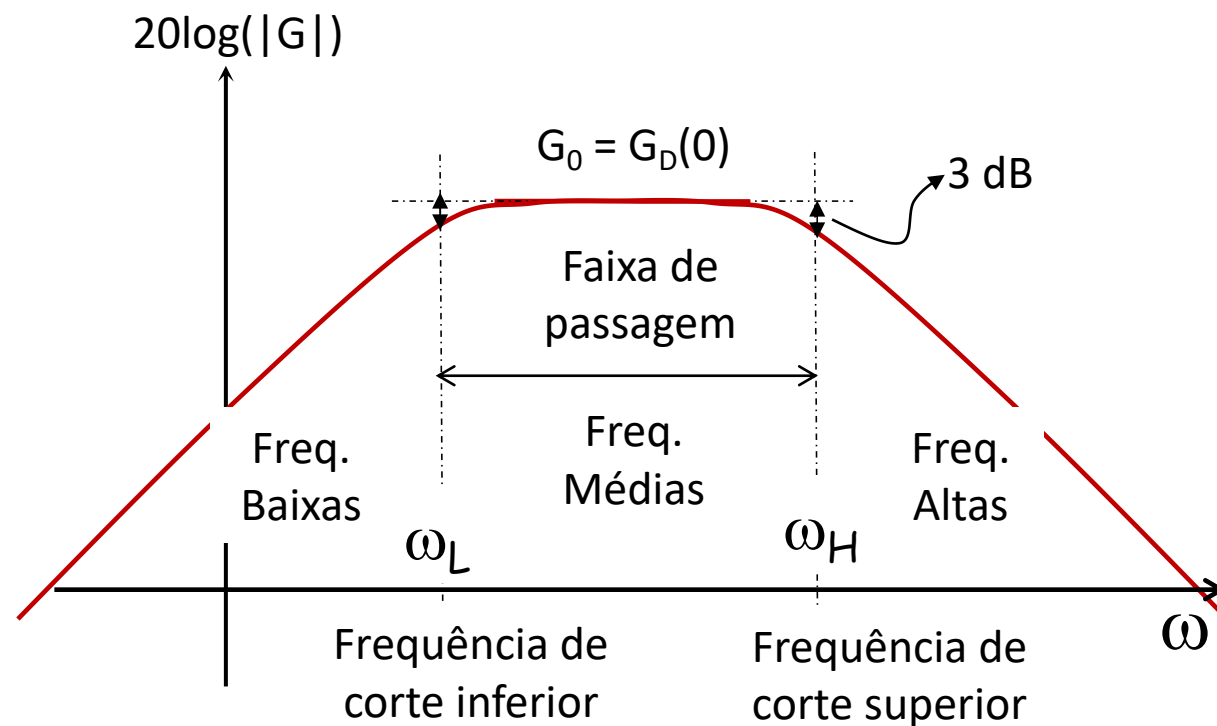
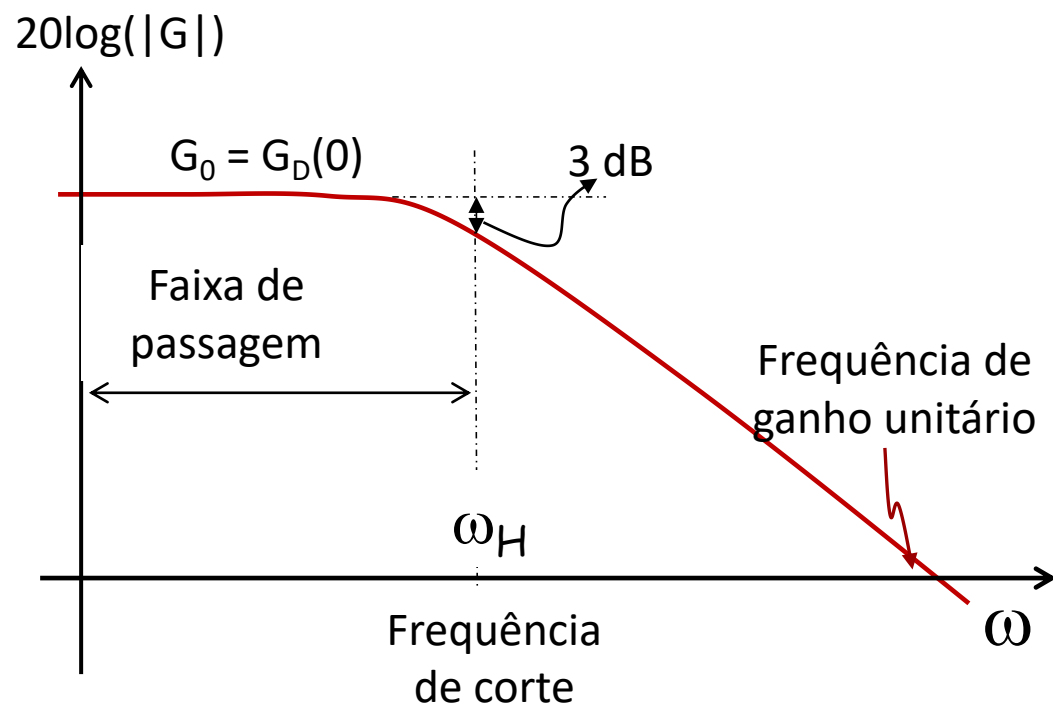
Diagramas de Bode (zeros complexos parte real positiva)

Fase



Resposta em frequência

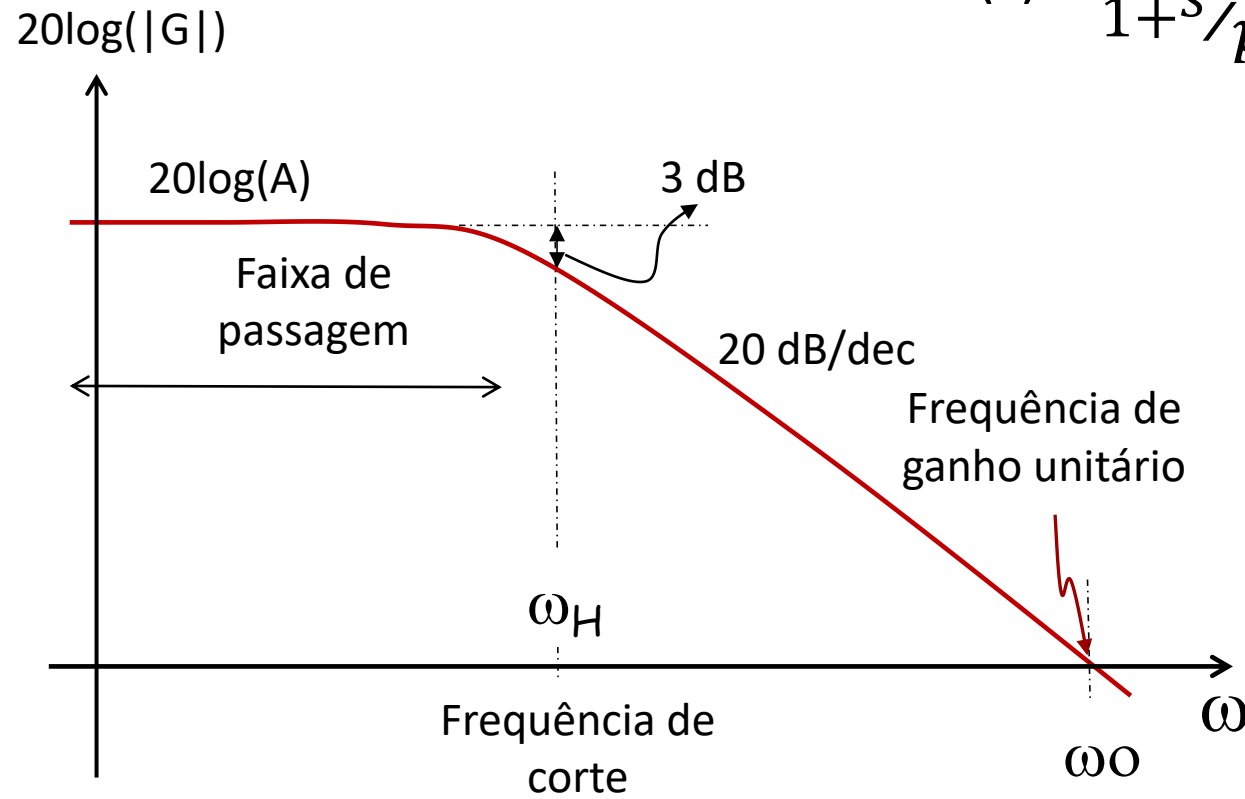
Amplificadores tem curvas de resposta em frequência típicas como abaixo



Resposta em frequência

Amplificadores Operacionais
Tem um polo dominante

$$F(s) = \frac{A}{1 + s/p_i}$$



Para valores de A grandes
teremos que

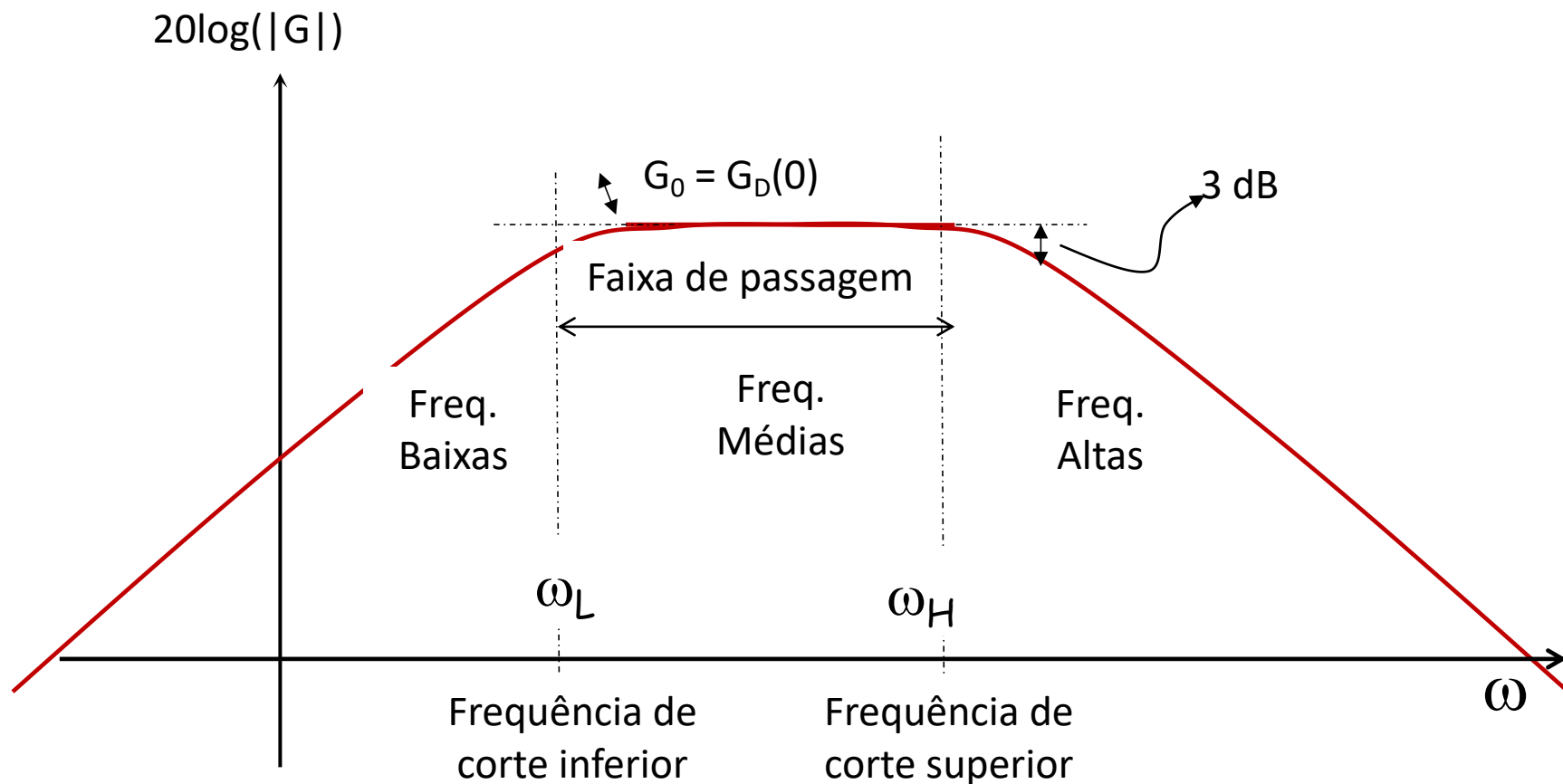
$$\omega_O = A p_i$$

O valor de ω_O (produto
ganho x banda de passagem)
é um importante parâmetro,
que indica até que frequência
o amplificador consegue
ganho



Resposta em frequência

Vamos fazer umas consideracoes sobre a curva mais geral de um amplificador



Resposta em frequência: Circuito Source Common

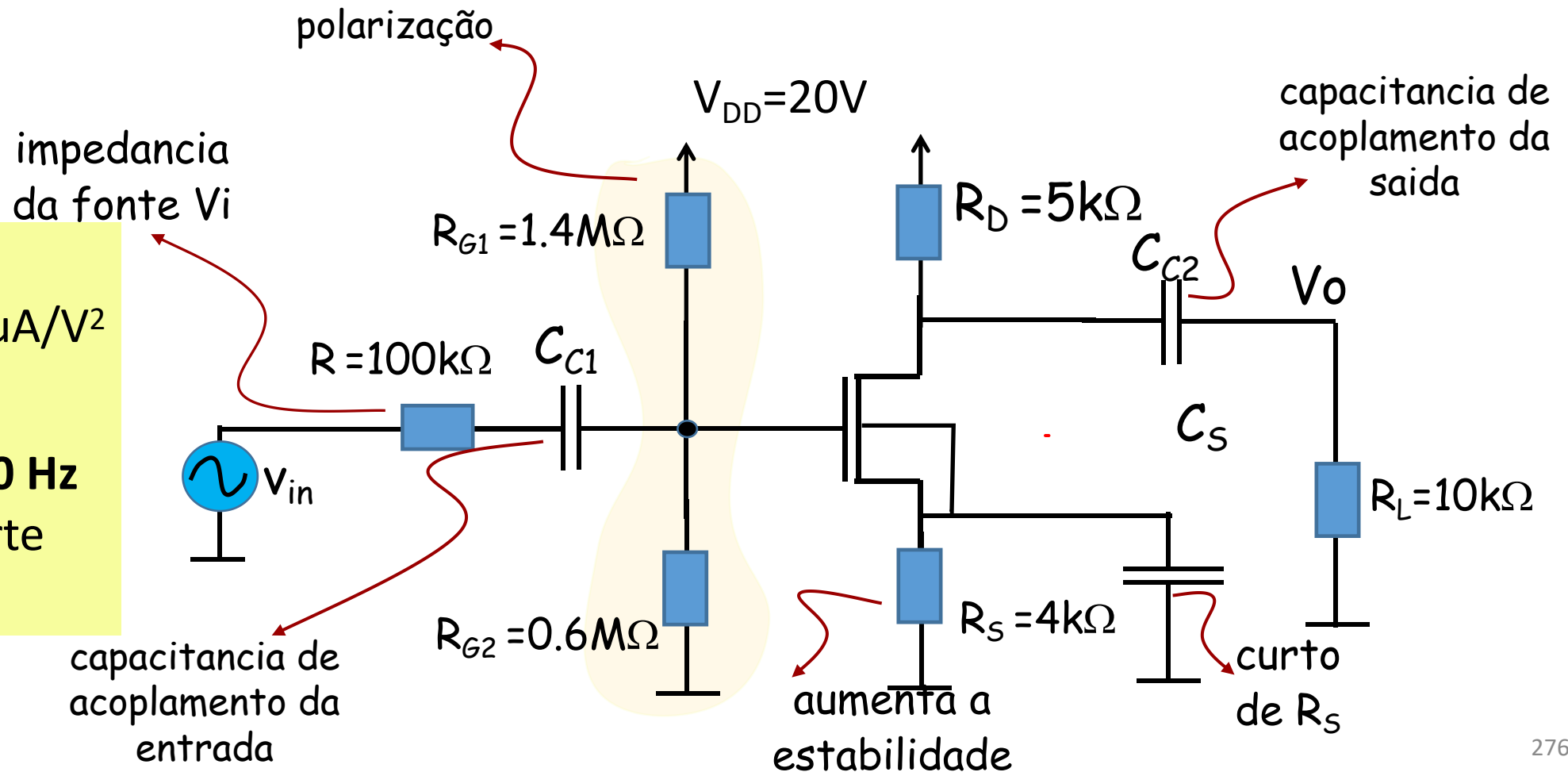
Vamos analisar o comportamento do circuito abaixo em frequência. A partir dele vamos aprender como deve ser feita a análise de outros circuitos

$$V_{TN} = 2V$$

$$k_n = \mu_n C_{ox} = 200 \mu A/V^2$$

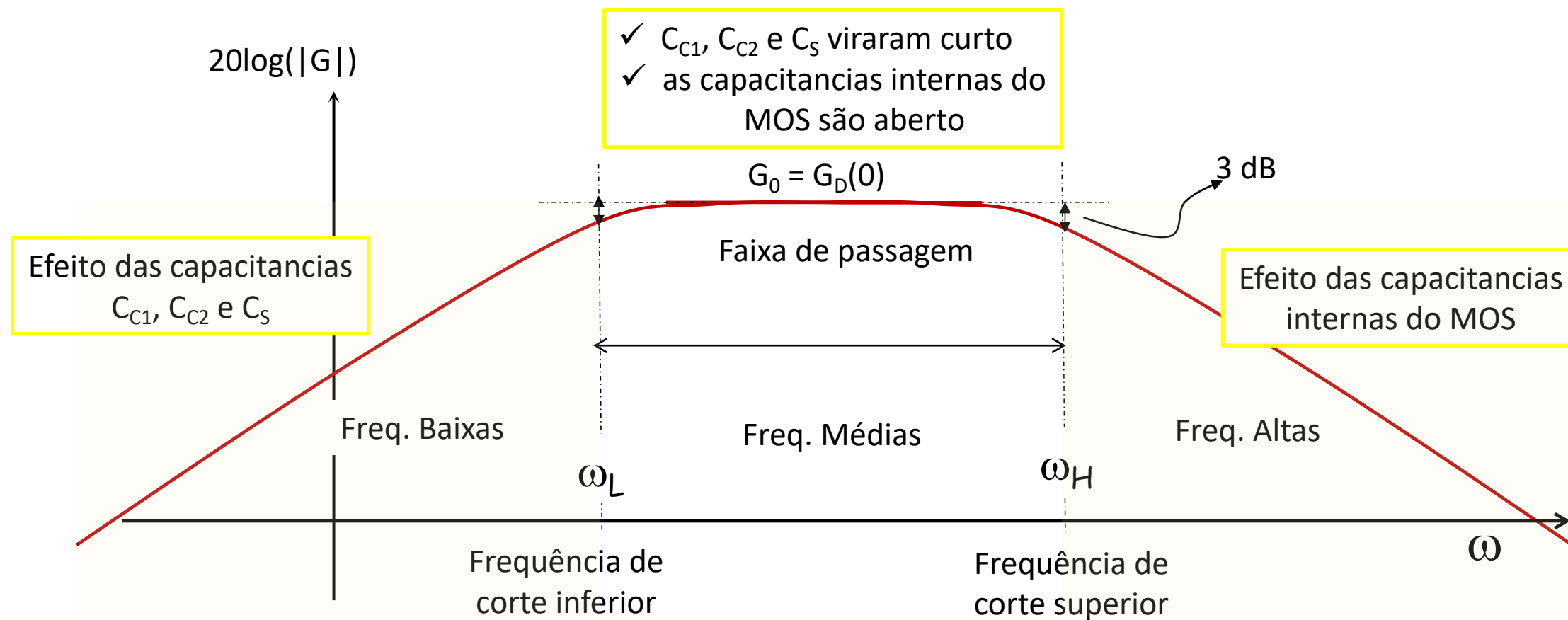
$$(W/L) = 10$$

desejamos $f_L = 100 \text{ Hz}$
(frequência de corte inferior)



Resposta em frequência: Circuito Source Comum

O circuito Source Comum terá uma curva de resposta em frequência como a figura.



Resposta em frequência: Circuito Source Comum

Para análise do circuito iremos seguir os passos:

1. Analise DC, para determinar correntes e tensões de polarização
2. montar o modelo de pequenos sinais
3. fazer a análise de pequenos sinais
4. determinar os polos dominantes do circuito

1. Analise DC

$$V_G = 20 \frac{R_{G2}}{R_{G1} + R_{G2}} = 6$$

$$I_D = k_n \frac{W}{2L} (V_G - V_s - V_{TN})^2 = 1m(4 - I_D R_s)^2$$



Resposta em frequência: Circuito Source Comum

1. Analise DC

$$I_D = k_n \frac{W}{2L} (V_G - V_S - V_{TN})^2 = 1m(4 - I_D R_S)^2$$

Solução: $I_D = 1mA$

Assim obtemos que:

$$V_S = I_D R_S = 4 V$$

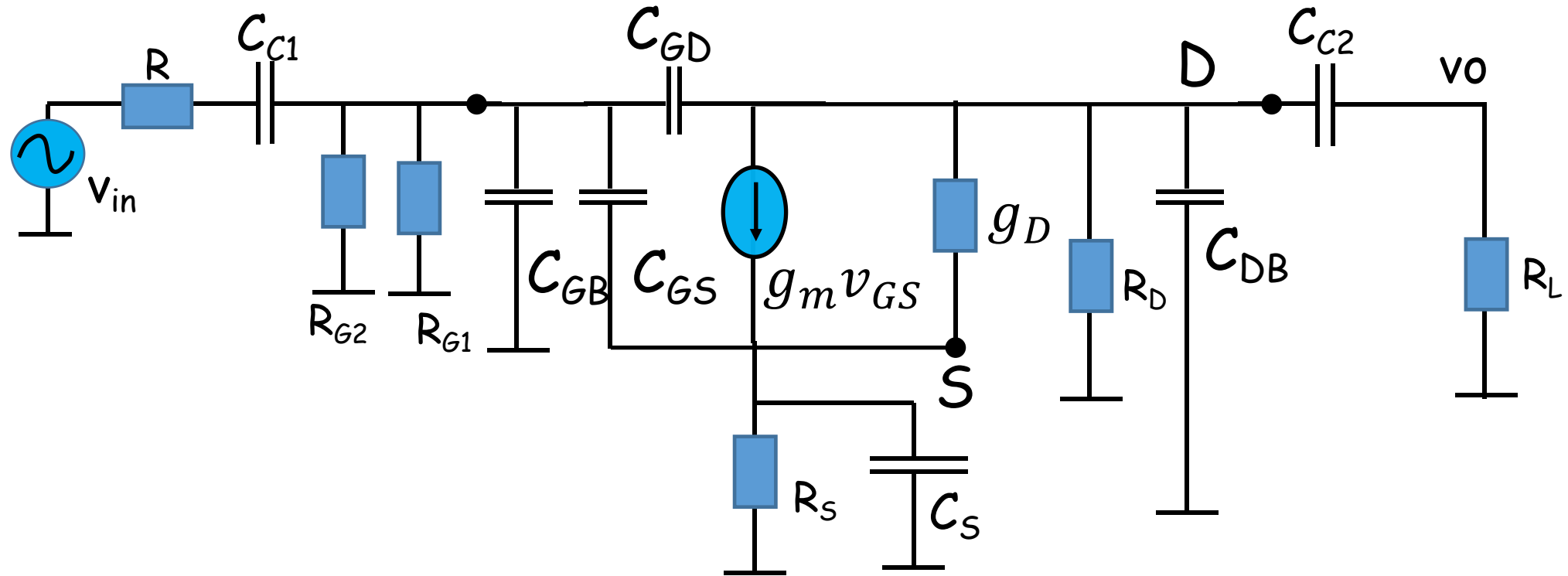
$$V_D = V_{DD} - I_D R_D = 15 V$$

$$g_m = k_n \frac{2I_D}{(V_{GS} - V_T)} = 2 mS$$



Resposta em frequência: Circuito Source Comum

2. montar o modelo de pequenos sinais



Podemos observar que este modelo de pequenos sinais é bastante grande.
Seu equacionamento será bastante trabalhoso



Resposta em frequência: Circuito Source Comum

2. montar o modelo de pequenos sinais

Em vez de resolver o circuito completo, mais fácil resolve-lo para as três regiões de frequência já mostradas

2.1 baixas frequências

- ✓ capacitância de acoplamento, C_{C1} e C_{C2} , e bypass, C_S , são consideradas
- ✓ capacitâncias do transistor são abertas

2.2 médias frequências

- ✓ capacitância de acoplamento, C_{C1} e C_{C2} , e bypass, C_S , são curtos
- ✓ capacitâncias do transistor são abertas

2.3 altas frequências

- ✓ capacitância de acoplamento, C_{C1} e C_{C2} , e bypass, C_S , são curtos
- ✓ capacitâncias do transistor são consideradas

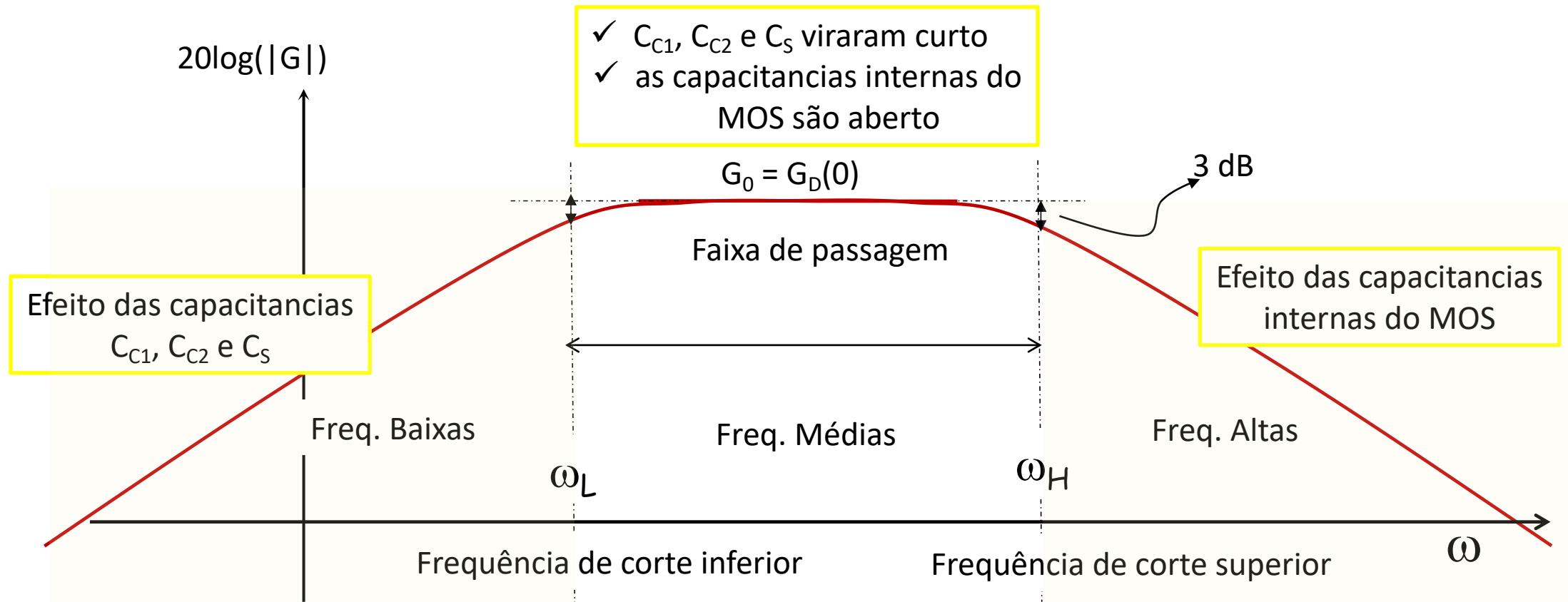


Resposta em frequência: Circuito Source Comum

2.1 baixas frequências

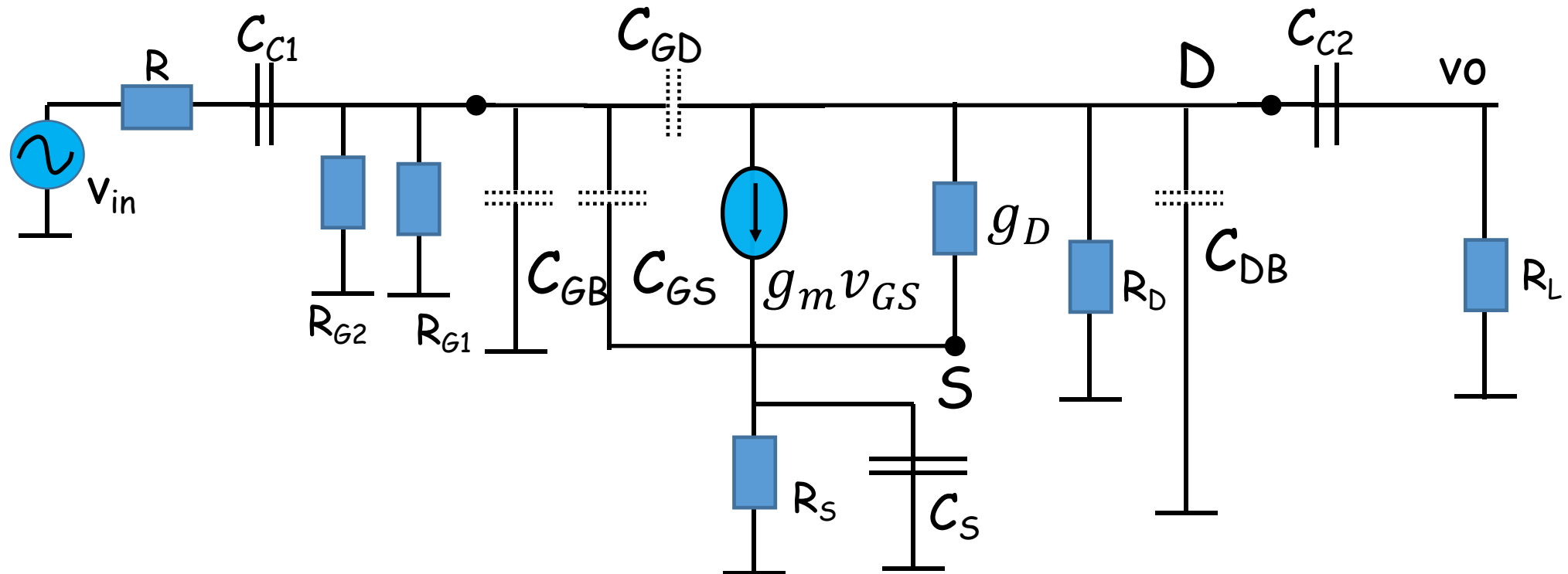
2.2 médias frequências

2.3 altas frequências



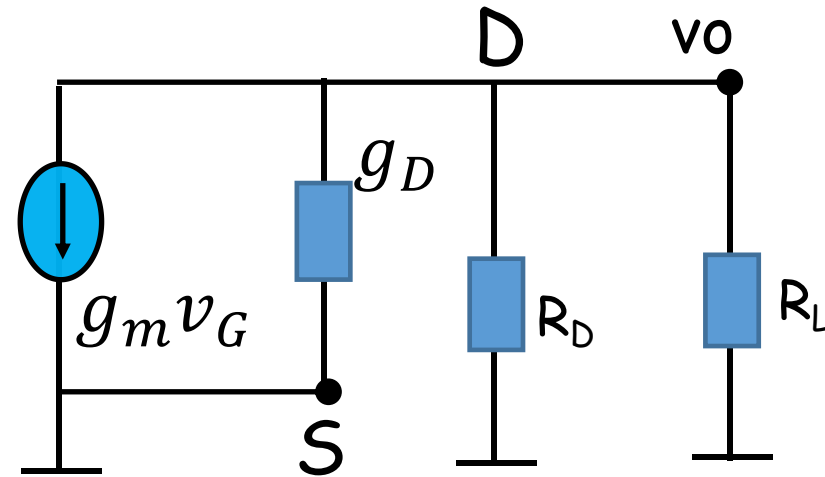
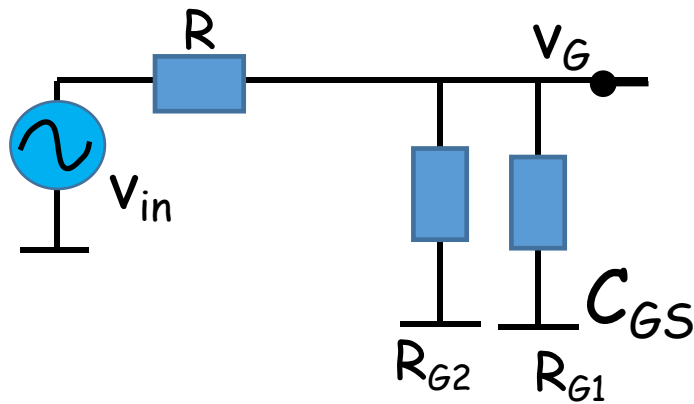
Resposta em frequência: Circuito Source Comum

2.2 médias frequências: é o caso mais simples. Já fizemos esta análise



Resposta em frequência: Circuito Source Comum

2.2 médias frequências



$$v_G = v_{in} \frac{R_{G2} // R_{G1}}{R_{G2} // R_{G1} + R}$$

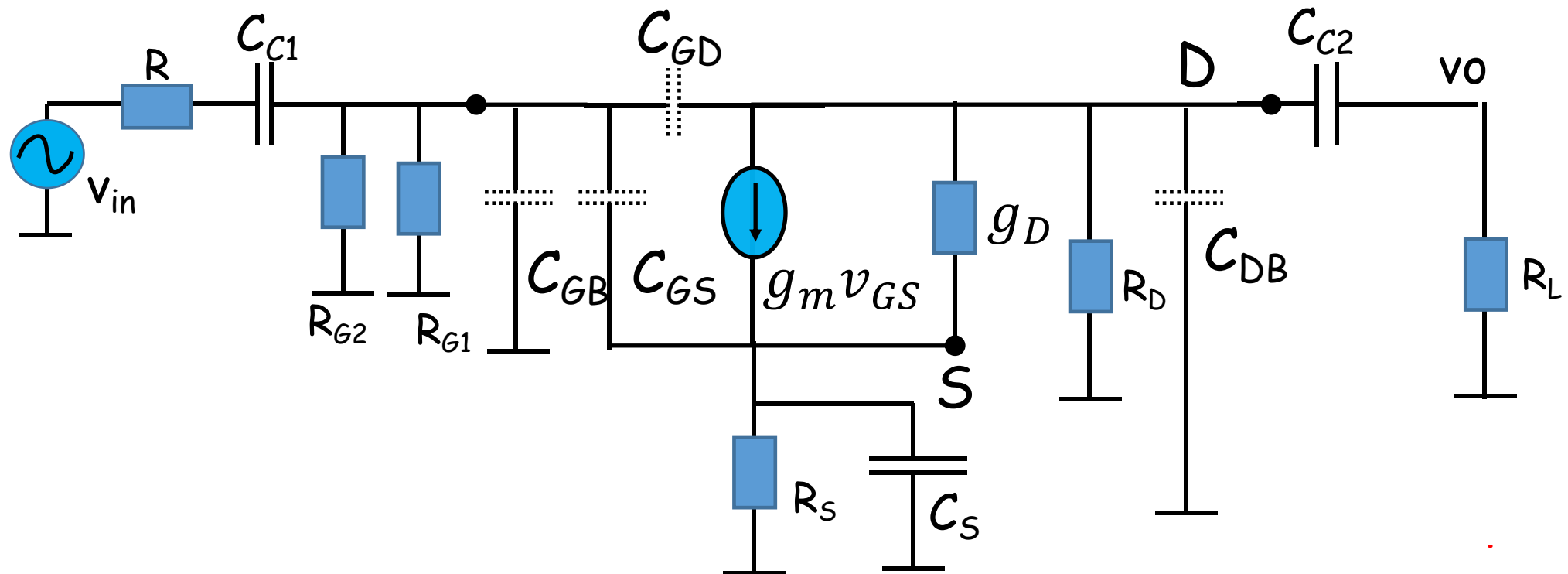
$$v_0 = -g_m v_g (r_d // R_L // R_D)$$

$$\frac{v_0}{v_{in}} = v_{in} \frac{R_{G2} // R_{G1}}{R_{G2} // R_{G1} + R} \cdot g_m (r_d // R_L // R_D)$$



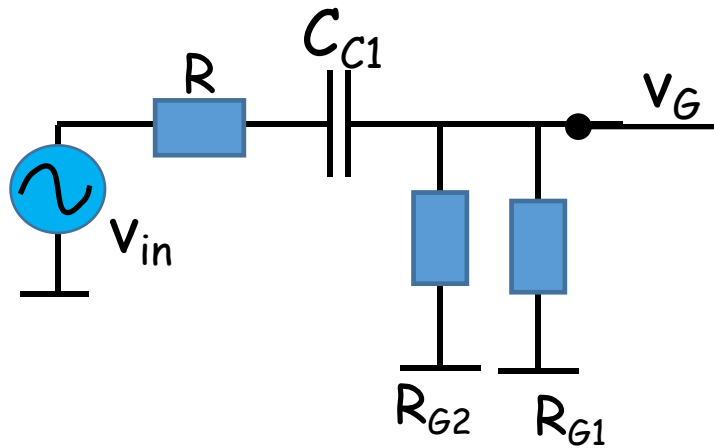
Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:

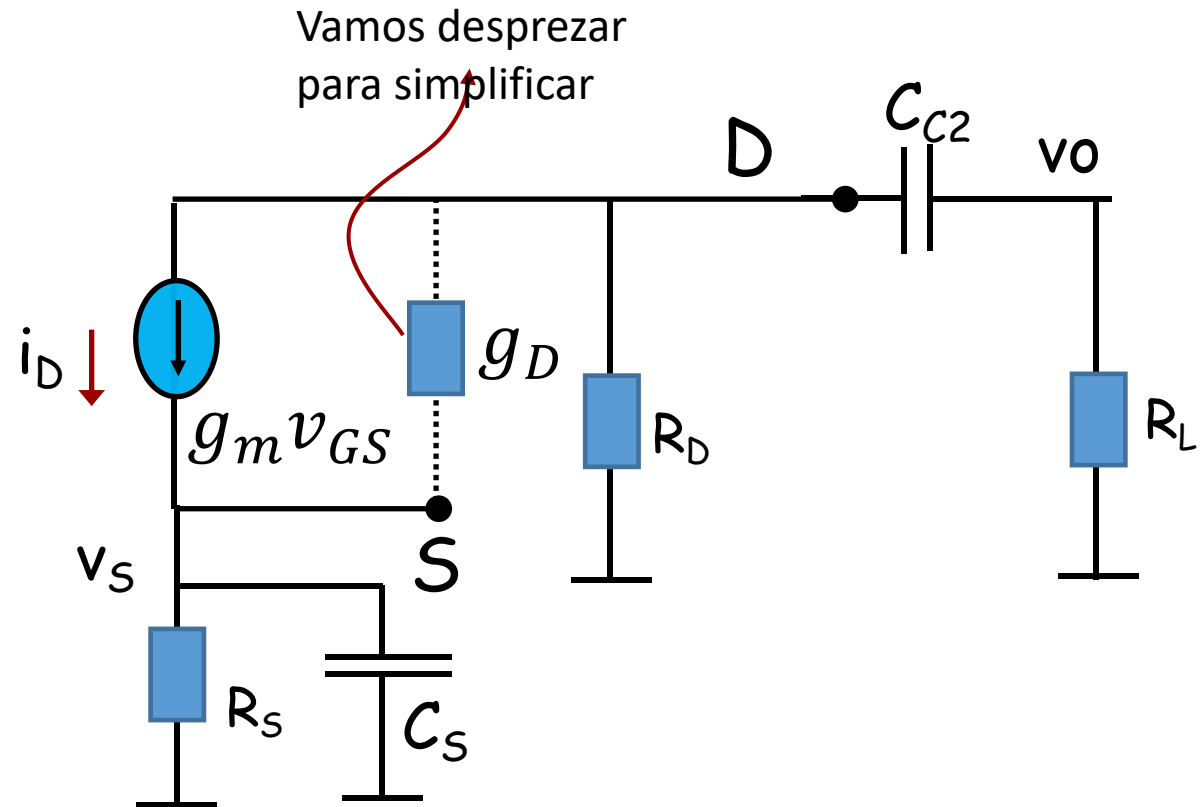


Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:



$$R_{in} = R_{G2} // R_{G1}$$



$$v_G = v_{in} \frac{R_{in}}{R_{in} + R + 1/sC_{C1}} = v_{in} \frac{sC_{C1}R_{in}}{1 + (R_{in} + R)sC_{C1}} = v_{in}G_1(s)$$



Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:

$$v_S = i_D \frac{R_S \cdot 1/sC_S}{R_S + 1/sC_S} = i_D \frac{R_S}{1 + sR_S C_S}$$

$$i_D = g_m(v_G - v_S)$$

$$i_D = g_m v_G - g_m i_D \frac{R_S}{1 + sR_S C_S}$$

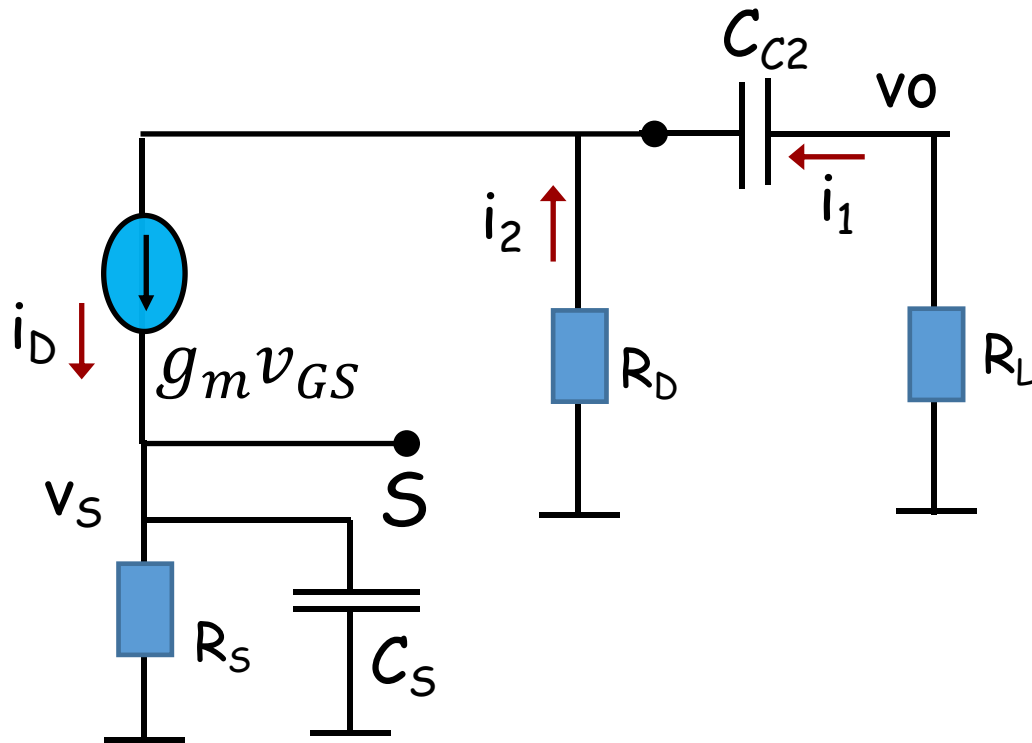
$$i_D \frac{(1 + sR_S C_S + g_m R_S)}{1 + sR_S C_S} = g_m v_G$$

$$i_D = v_G g_m \frac{1 + sR_S C_S}{(1 + sR_S C_S + g_m R_S)} = v_G G_2(s)$$



Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:



$$i_1 = i_D \frac{R_D}{R_D + R_L + 1/sC_{C2}} = i_D \frac{R_D}{R_D + \frac{sC_{C2}R_L + 1}{sC_{C2}}}$$

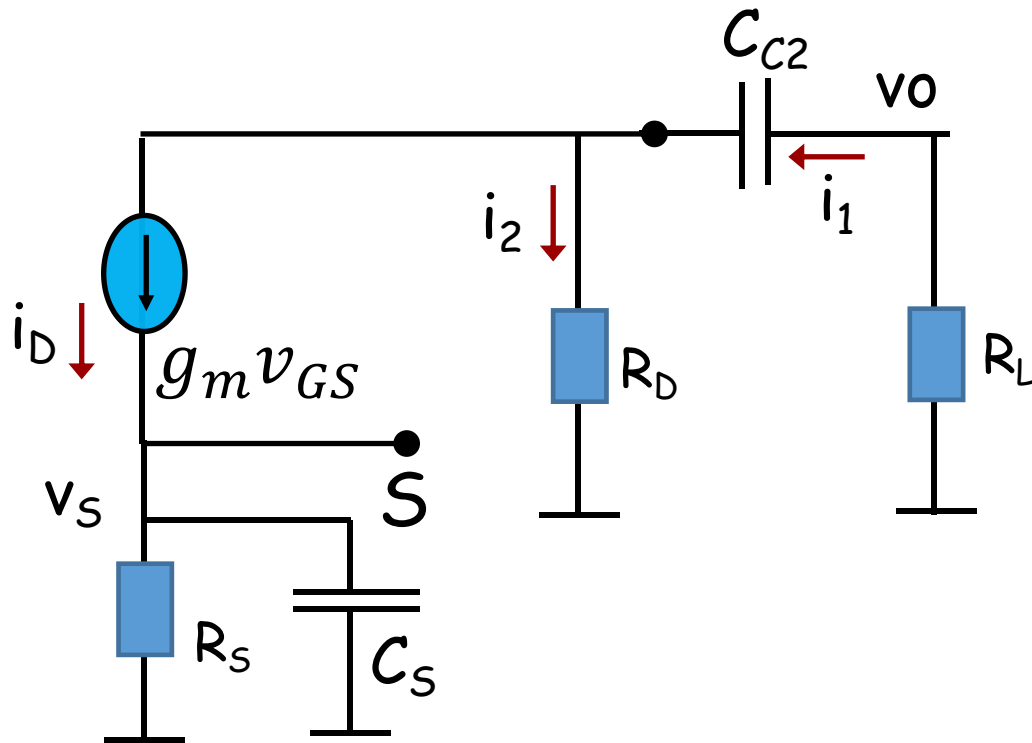
$$v_0 = -i_1 R_L = -i_D R_L \frac{R_D}{R_D + \frac{sC_{C2}R_L + 1}{sC_{C2}}}$$

$$v_0 = -i_D R_L \frac{R_D}{\frac{sC_{C2}(R_D + R_L) + 1}{sC_{C2}}} = -i_D \frac{sC_{C2}R_DR_L}{sC_{C2}(R_D + R_L) + 1}$$



Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:



$$v_0 = -i_D \frac{sC_{C2}R_DR_L}{sC_{C2}(R_D + R_L) + 1} = i_D G_3(s)$$



Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:
Assim chegamos a

$$v_G = v_{in} \frac{sC_{C1}R_{in}}{1 + (R_{in} + R)sC_{C1}} = v_{in}G_1(s)$$

$$i_D = v_G g_m \frac{1 + sR_S C_S}{(1 + sR_S C_S + g_m R_S)} = v_G G_2(s)$$

$$v_0 = -i_D \frac{sC_{C2}R_D R_L}{sC_{C2}(R_D + R_L) + 1} = i_D G_3(s)$$



2.2 baixas frequências:

Das expressões podemos ver que

✓ $v_0 = v_{in} G_3(s) G_2(s) G_1(s)$

✓ Os ganhos $G_1(s)$, $G_2(s)$, e $G_3(s)$ tem as seguintes características

1. $G_1(s) = \frac{sC_{C1}R_{in}}{1+(R_{in}+R)sC_{C1}}$: tem um zero em 0 e um polo em $-\frac{1}{(R_{in}+R)C_{C1}}$

2. $G_2(s) = g_m \frac{1+sR_S C_S}{(1+sR_S C_S + g_m R_S)}$: tem um zero em $-\frac{1}{R_S C_S}$ e um polo em $-\frac{1+g_m R_S}{R_S C_S}$

3. $G_3(s) = -\frac{sC_{C2}R_D R_L}{sC_{C2}(R_D + R_L) + 1}$: tem um zero em 0 e um polo em $-\frac{1}{C_{C2}(R_D + R_L)}$

✓ A expressão final do ganho total é

$$v_0 = -v_{in} \frac{sC_{C2}R_D R_L}{sC_{C2}(R_D + R_L) + 1} g_m \frac{1 + sR_S C_S}{(1 + sR_S C_S + g_m R_S)} \cdot \frac{sC_{C1}R_{in}}{1 + (R_{in} + R)sC_{C1}}$$



Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:

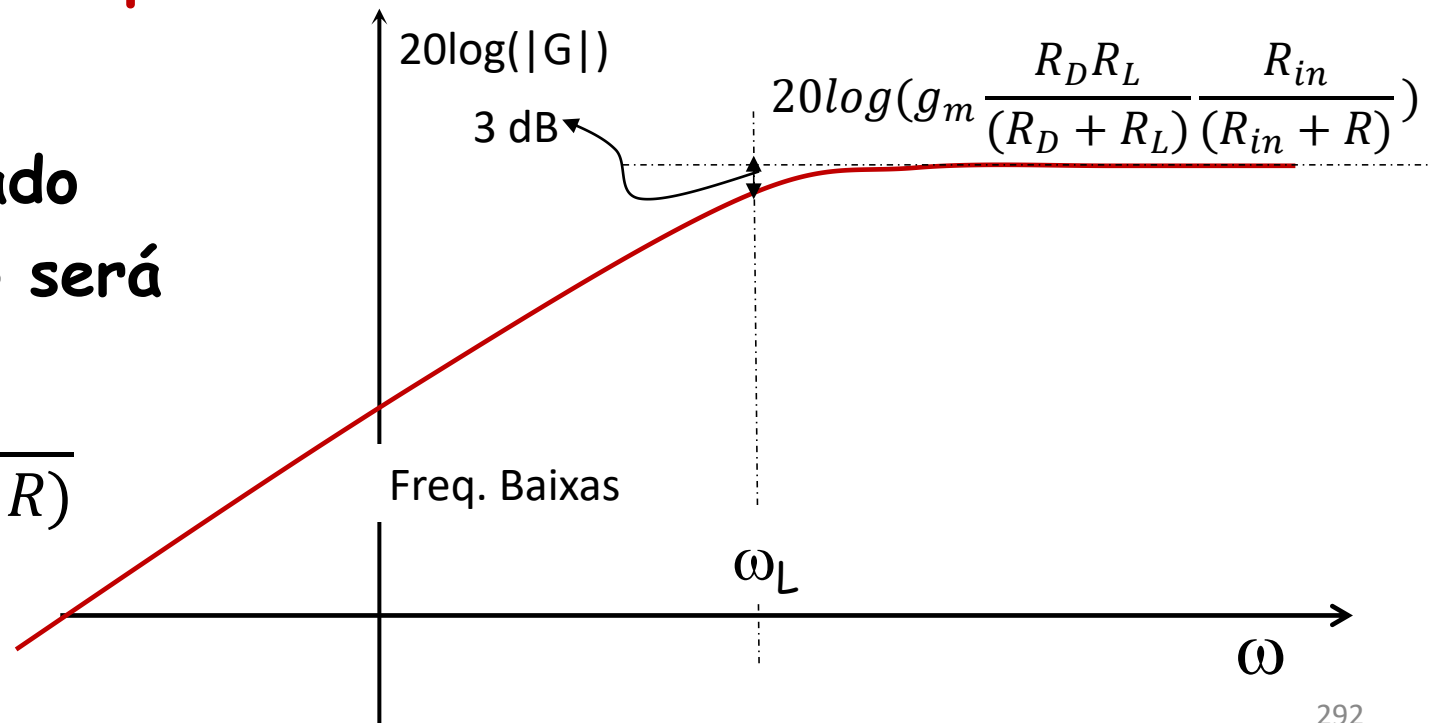
- ✓ A expressão do ganho total é

$$v_0 = -v_{in} \frac{sC_{C2}R_DR_L}{sC_{C2}(R_D + R_L) + 1} g_m \frac{1 + sR_SC_S}{(1 + sR_SC_S + g_mR_S)} \frac{sC_{C1}R_{in}}{1 + (R_{in} + R)sC_{C1}}$$

apresenta **tres zeros e tres polos**

- ✓ A curva do modulo será semelhante a curva ao lado
- ✓ o valor de v_0 para $s=+j\infty$ será

$$v_0 = -v_{in} \frac{R_DR_L}{(R_D + R_L)} g_m \frac{R_{in}}{(R_{in} + R)}$$



Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:

✓ é importante notar que não ha necessidade de se achar a expressão do ganho total para termos os zeros e polos que são

- dois zeros em zero

- um zero $\omega_{z1} = -\frac{1}{R_S C_S}$

- um polo $\omega_{p1} = -\frac{1}{(R_{in} + R) C_{C1}}$

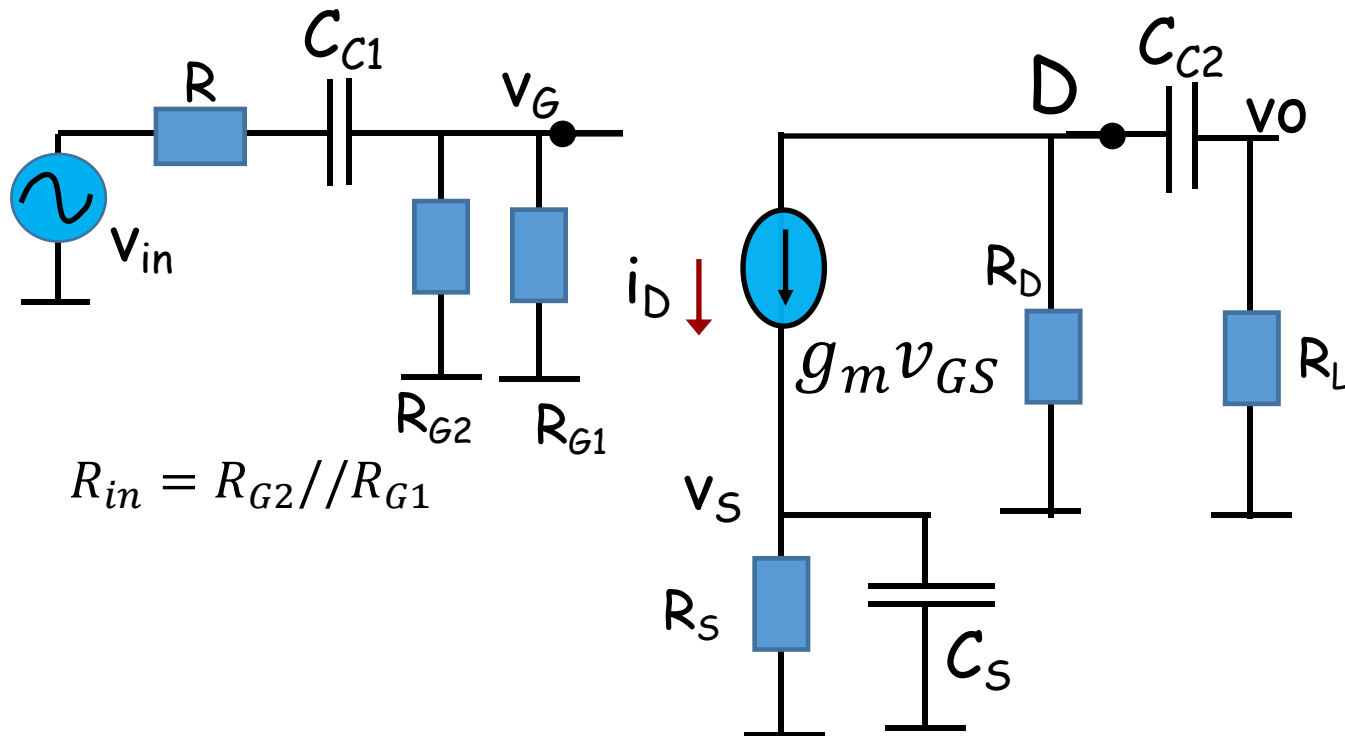
- um polo $\omega_{p2} = -\frac{1 + g_m R_S}{R_S C_S} = -\frac{1}{(R_S // 1/g_m) C_S}$

- um polo $\omega_{p3} = -\frac{1}{C_{C2} (R_D + R_L)}$



Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:



- ✓ Cada polo está associado a um capacitor e a impedância vista por ele
- ω_{p1} : C_{C1} e $(R_{in} + R)$
- ω_{p2} : C_S e $(R_S // 1/g_m)$
- ω_{p3} : C_{C2} e $(R_D + R_L)$
- ✓ nos casos de ω_{p1} e ω_{p3} é fácil ver a impedância associada aos capacitores
- ✓ no caso de ω_{p2} , é necessária uma análise mais cuidadosa para determinar a impedância



Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:

- ✓ Vamos determinar a posição dos polos de baixa frequência e escolher o valor dos capacitores de acoplamento e *bypass* para ter $\omega_L = 100.2\pi$ (rad/seg), ou f_L de 100 Hz. Temos que:

- $\frac{1}{g_m} = \frac{1}{2m} = 500 \Omega$
- $R_{in} = R_{G2} // R_{G1} = 420 k\Omega$

Assim teremos

ω_{p1} : associado a C_{C1} e $520 k\Omega$

ω_{p2} : associado a C_S e 444Ω

ω_{p3} : associado a C_{C2} e $15 k\Omega$

Como ω_{p2} tem a menor resistencia, se o fizermos o polo dominante, resultará em capacitancias menores. Está é um opção, mas não a única.



Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:

Assim faremos

$$|\omega_{p2}| = |\omega_L| = 100.2\pi$$

$$\text{e } |\omega_{p1}|, |\omega_{p3}| \ll |\omega_{p2}|$$

Observe que

$$|\omega_{z1}| = \frac{1}{R_S C_S} < |\omega_{p2}| = \frac{1}{(R_S // 1/g_m) C_S} \text{ e portanto também será } < |\omega_{p2}|$$

Vamos calcular as capacitancias:

$$|\omega_{p2}| = \frac{1}{444 C_S} |\omega_L| = 100.2\pi \rightarrow C_S = 3.58 \text{ uF}$$

$$|\omega_{p1}| = \frac{1}{520k C_{C1}} \ll |\omega_{p2}| \rightarrow C_{C1} \gg 0.003 \text{ uF} \rightarrow C_{C1} = 0.03 \text{ uF}$$

$$|\omega_{p3}| = \frac{1}{15k C_{C2}} \ll |\omega_{p2}| \rightarrow C_{C2} \gg 0.106 \text{ uF} \rightarrow C_{C2} = 1.06 \text{ uF}$$



Resposta em frequência: Circuito Source Comum

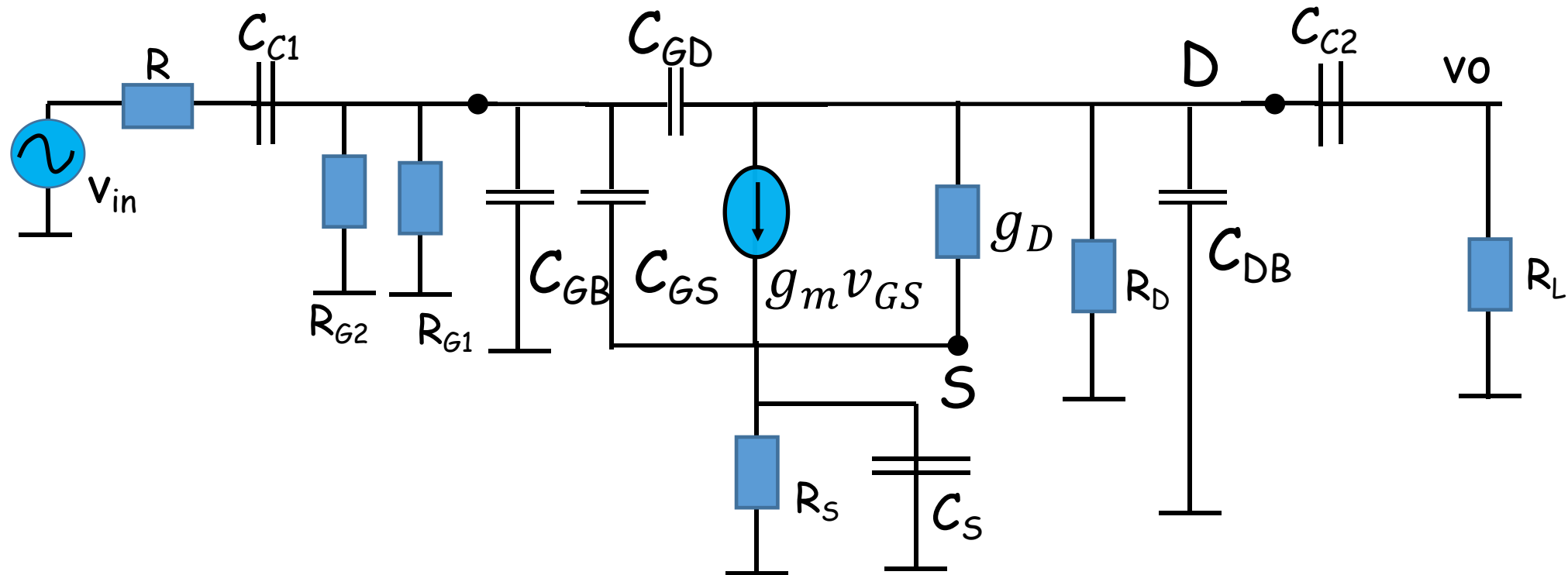
2.2 baixas frequências:

Uma vantagem adicional de se escolher ω_{p2} como polo dominante é que ele não depende nem de R , impedancia da fonte de entrada, nem de R_L , impedancia de saída. Por outro lado, ω_{p2} depende fortemente de g_m , que varia com o estado de polarização do transistor (depende de I_D)



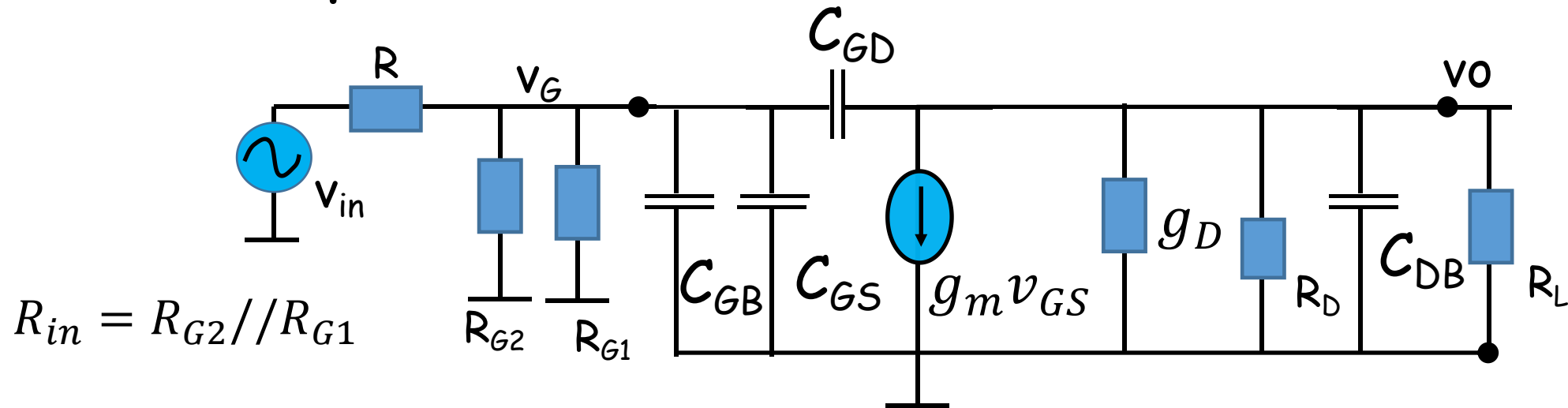
Resposta em frequência: Circuito Source Comum

2.2 Altas frequências: vamos analisar a ultima situação, com curto dos capacitores de acoplamento e *bypas* e os capacitores do transistores sendo considerados

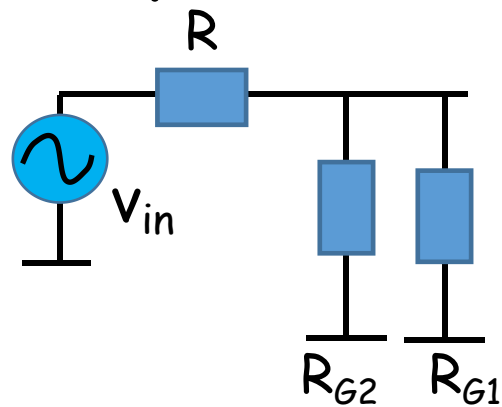


Resposta em frequência: Circuito Source Comum

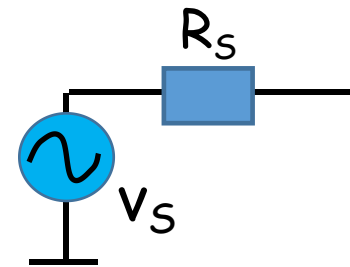
2.3 Altas frequências



Vamos aplicar Thevenin para trocar a entrada por uma fonte equivalente



Thevenin



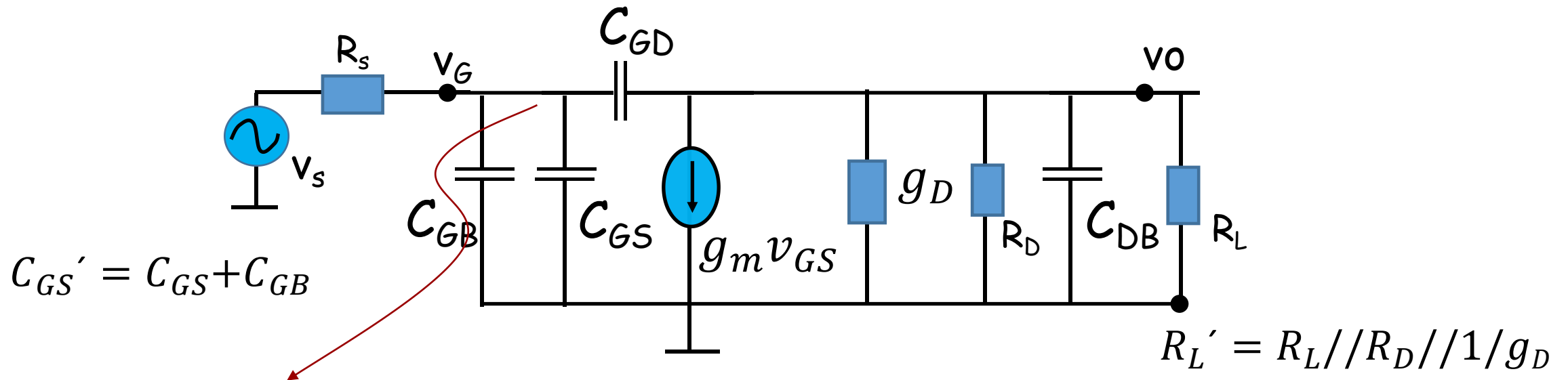
$$R_S = R + R_{in}$$

$$v_S = v_{in} \frac{R_{in}}{R + R_{in}}$$



Resposta em frequência: Circuito Source Comum

2.2 Altas frequências



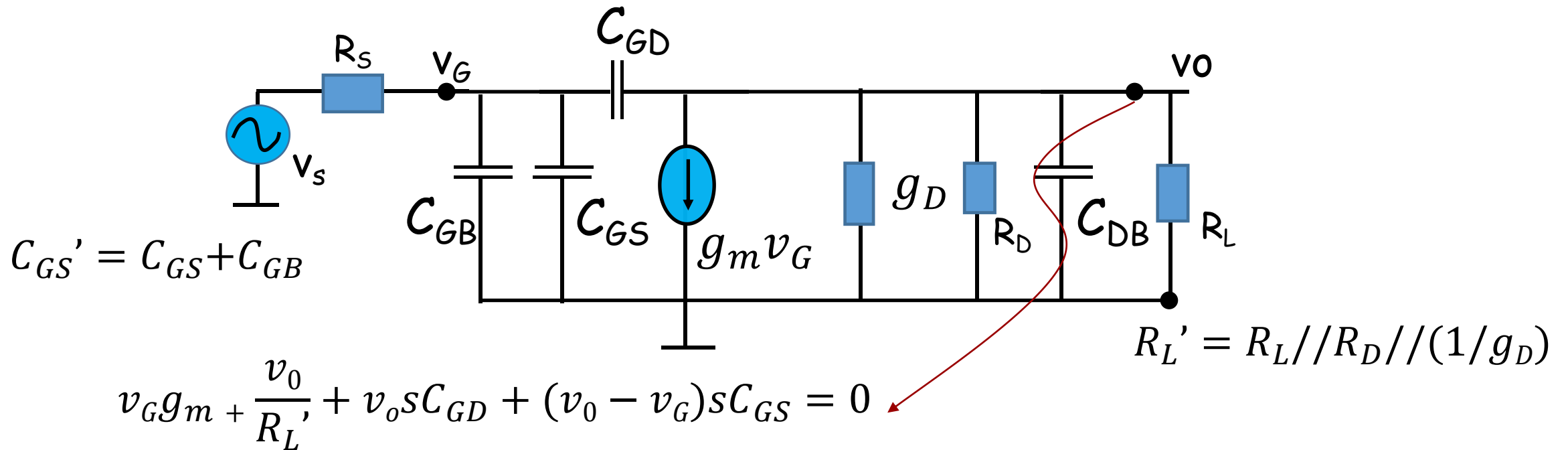
$$\frac{(v_G - v_s)}{R_s} + v_G s C_{GS}' + (v_G - v_O) s C_{GD} = 0$$

$$v_G \left(\frac{1}{R_s} + s C_{GS}' + s C_{GD} \right) - \frac{v_s}{R_s} - v_O s C_{GD} = 0$$



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências



$$v_G (g_m - s C_{GD}) + v_O \left(\frac{1}{R_L'} + s C_{GD} + s C_{GB} \right) = 0$$

$$v_G = -v_O \frac{1 + s R_L' (C_{GD} + C_{GB})}{(g_m - s C_{GD}) R_L'}$$



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências

Assim teremos as duas expressões

$$v_G \left(\frac{1}{R_S} + sC_{GS}' + sC_{GD} \right) - \frac{v_S}{R_S} - v_O sC_{GD} = 0$$

$$v_G = -v_O \frac{1 + sR_L' C_{GD} + C_{GB}}{(g_m - sC_{GD})R_L'}$$

Substituindo v_G na primeira equação

$$-v_O \frac{1 + sR_L' (C_{GD} + C_{GSB})}{(g_m - sC_{GD})R_L'} \left(\frac{1}{R_S} + sC_{GS}' + sC_{GD} \right) - \frac{v_S}{R_S} - v_O sC_{GD} = 0$$



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências

$$-v_o \frac{1 + sR_L'(C_{GD} + C_{GB})}{(g_m - sC_{GD})R_L'} \left(\frac{1}{R_S} + sC_{GS}' + sC_{GD} \right) - \frac{v_S}{R_S} - v_o sC_{GD} = 0$$

$$-v_o \frac{1 + sR_L'(C_{GD} + C_{GB})}{(g_m - sC_{GD})R_L'} \left(\frac{1}{R_S} + sC_{GS}' + sC_{GD} \right) - v_o sC_{GD} = \frac{v_S}{R_S}$$

$$-v_o \frac{1 + sR_L'(C_{GD} + C_{GB})}{(g_m - sC_{GD})R_L'} (1 + sR_S C_{GS}' + sR_S C_{GD}) - v_o sR_S C_{GD} = v_S = v_{in} \frac{R_{in}}{R + R_{in}}$$

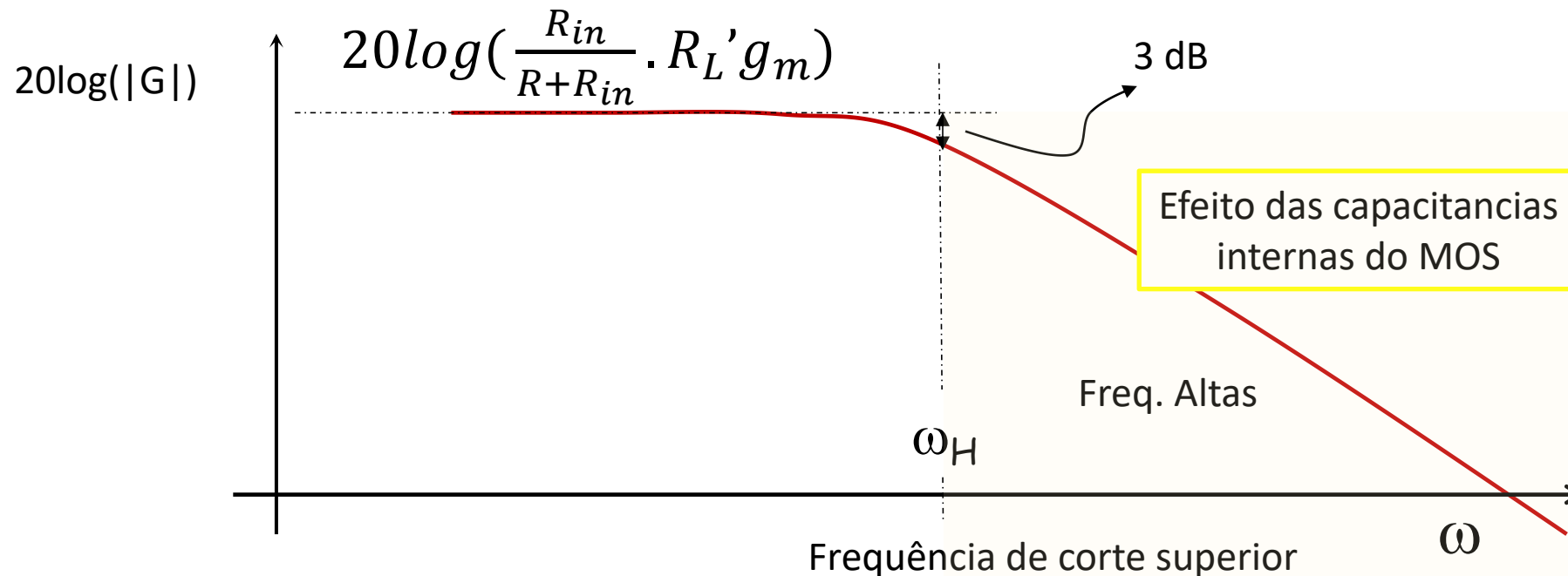
$$\frac{v_o}{v_{in}} = - \frac{R_{in}}{R + R_{in}} \cdot \frac{R_L'(g_m - sC_{GD})}{s^2 R_L' R_S ((C_{GD} + C_{GB}) C_{GS}' + C_{GD} C_{GB}) + s R_S [C_{GS}' + C_{GD} (1 + g_m R_L')] + (C_{GD} + C_{GB}) \frac{R_L'}{R_S}} + 1$$



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências

$$\frac{v_o}{v_{in}} = - \frac{R_{in}}{R + R_{in}} \cdot \frac{R_L'(g_m - sC_{GD})}{s^2 R_L' R_S ((C_{GD} + C_{GB}) C_{GS}' + C_{GD} C_{GB}) + s R_S [C_{GS}' + C_{GD} (1 + g_m R_L')] + (C_{GD} + C_{GB}) \frac{R_L'}{R_S}} + 1$$



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências:

- ✓ A expressão do ganho total é

$$\frac{v_o}{v_{in}} = -\frac{R_{in}}{R+R_{in}} \cdot \frac{R_L'(g_m - sC_{GD})}{s^2 R_L' R_S ((C_{GD} + C_{GB})C_{GS}' + C_{GD}C_{GB}) + sR_S [C_{GS}' + C_{GD}(1 + g_m R_L')] + (C_{GD} + C_{GB})\frac{R_L'}{R_S}} + 1$$

apresenta **um zero e dois polos**

- ✓ A curva do modulo será semelhante a curva mostrada no slide anterior
- ✓ o valor de v_o para $s=+j0$ será

$$v_o = -v_{in} \left(\frac{R_{in}}{R + R_{in}} \cdot R_L' g_m \right)$$



Resposta em frequência: Circuito Source Comum

2.3 altas frequências:

- ✓ Temos dois polos (equação de segundo grau no denominador), e podemos achar esses polos. Infelizmente, pela complexidade dos coeficientes do polinômio, obteremos expressões muito complexas, que provavelmente pouco nos dirão (não basta acharmos as expressões, elas devem ser de tamanho razoável para podermos interpretar)

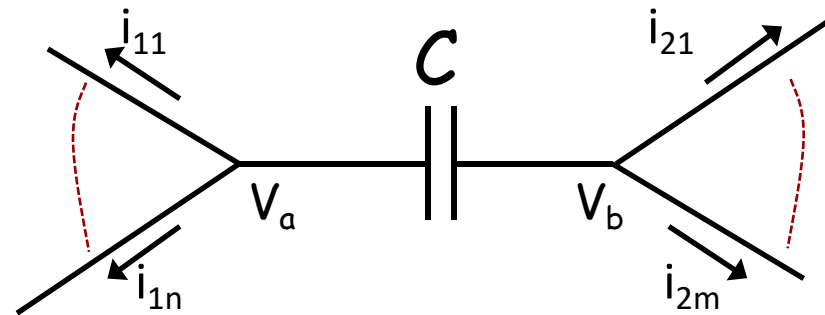
Para determinar os polos que dão a frequência de corte superior vamos aplicar tres metodos, aproximativos, distintos

1. aplicar o teo. Miller com aproximação
2. aproximar o polinômio
3. aplicar expressão de aproximação das raízes



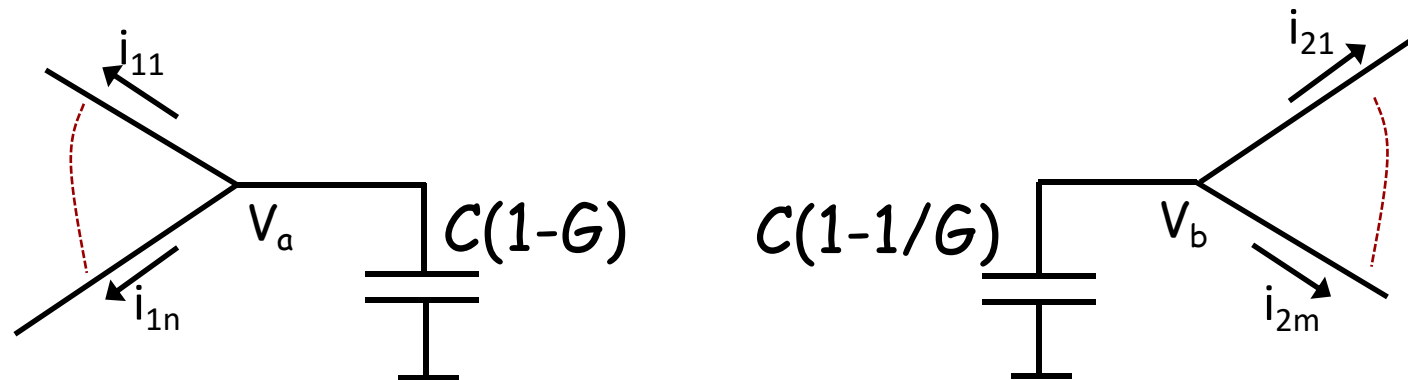
Efeito Miller: Trocar um circuito pelo outro. Muitas vezes é possível, com a troca, se aplicar algumas simplificações e facilitar a resolução de um circuito

Circuito 1



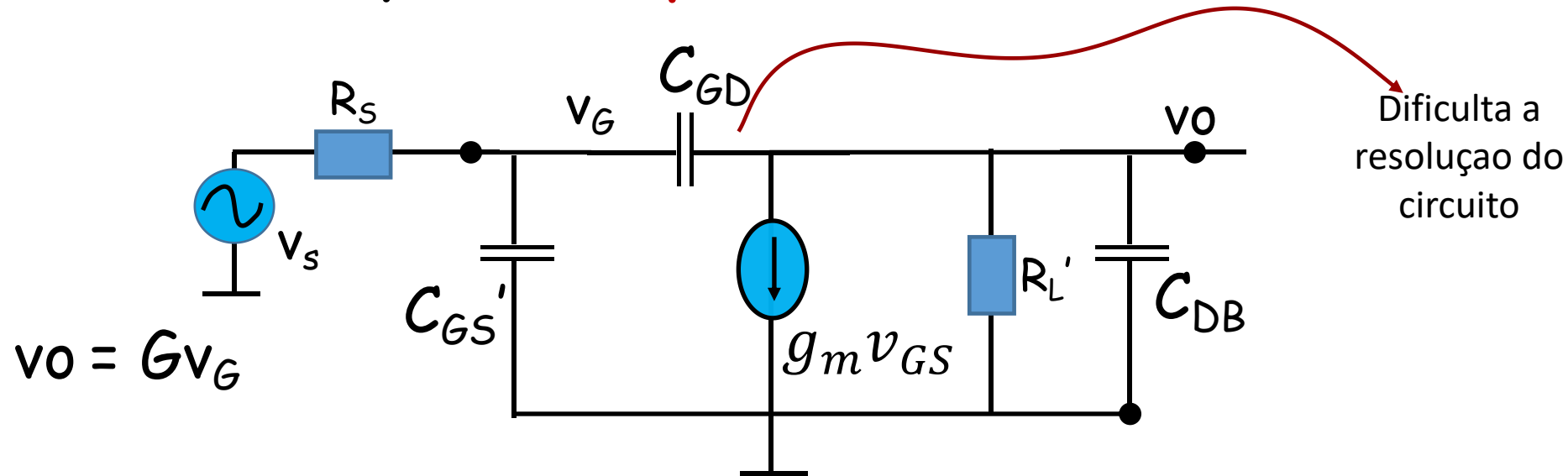
$$V_b = GV_a$$

Circuito 2

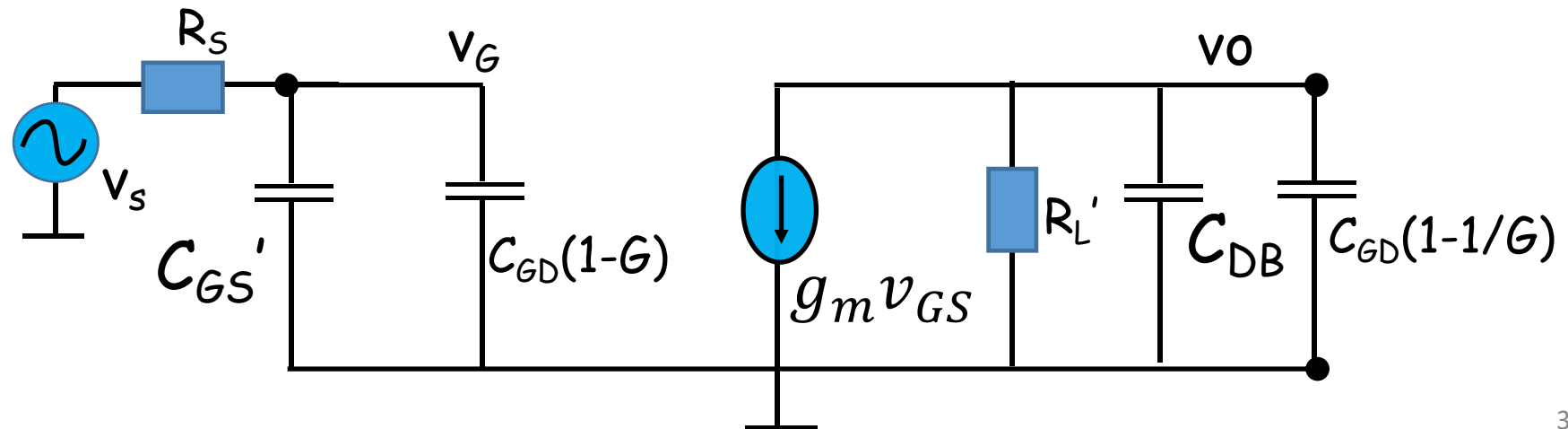


Resposta em frequência: Circuito Source Comum

2.3 Altas frequências. Aplicando o teorema de Miller



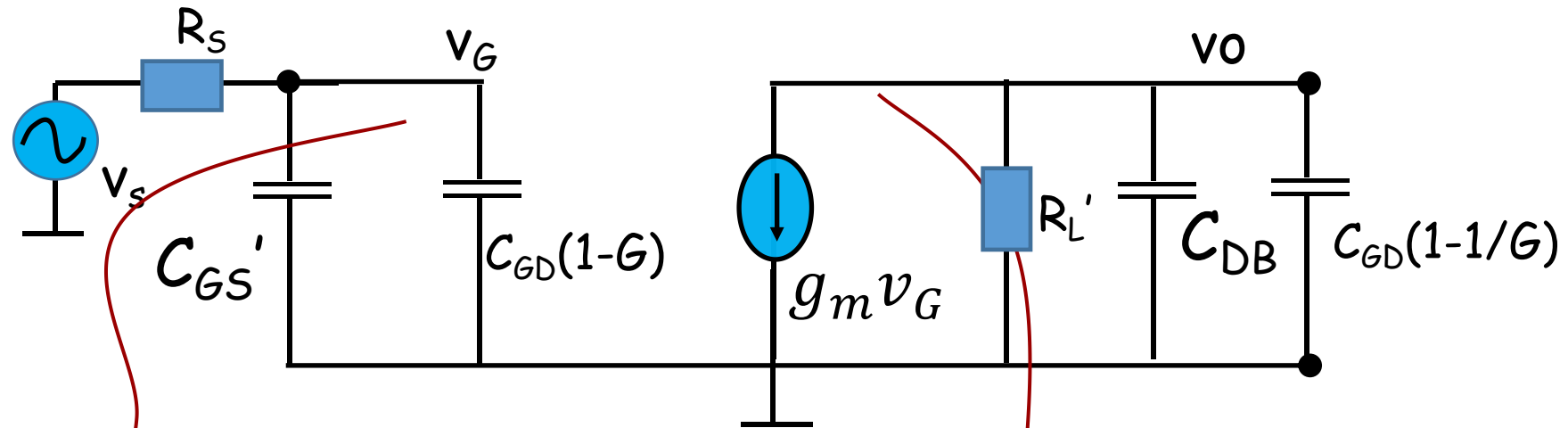
Miller



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: Aplicando o teorema de Miller

Miller



$$v_G = v_s \frac{R_{in}}{sR_S(C_{GS}' + C_{GD}(1 - G)) + 1}$$

$$v_O = -g_m v_G \frac{R_L' / s(C_{DB} + C_{GD}(1 - 1/G))}{R_L' + 1 / s(C_{DB} + C_{GD}(1 - 1/G))} = -g_m v_G \frac{R_L'}{R_L' s(C_{DB} + C_{GD}(1 - 1/G)) + 1}$$



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: Aplicando o teorema de Miller

Assim temos duas equações

$$v_G = v_S \frac{R_{in}}{sR_S(C_{GS}' + C_{GD}(1 - G)) + 1}$$

$$v_O = -g_m v_G \frac{R_L'}{R_L' s(C_{DB} + C_{GD}(1 - 1/G)) + 1}$$

Já havíamos anteriormente achado a relação entre v_G e v_S que é

$$\frac{v_O}{v_G} = - \frac{(g_m - sC_{GD})R_L'}{1 + sR_L'(C_{GD} + C_{GB})} = G$$



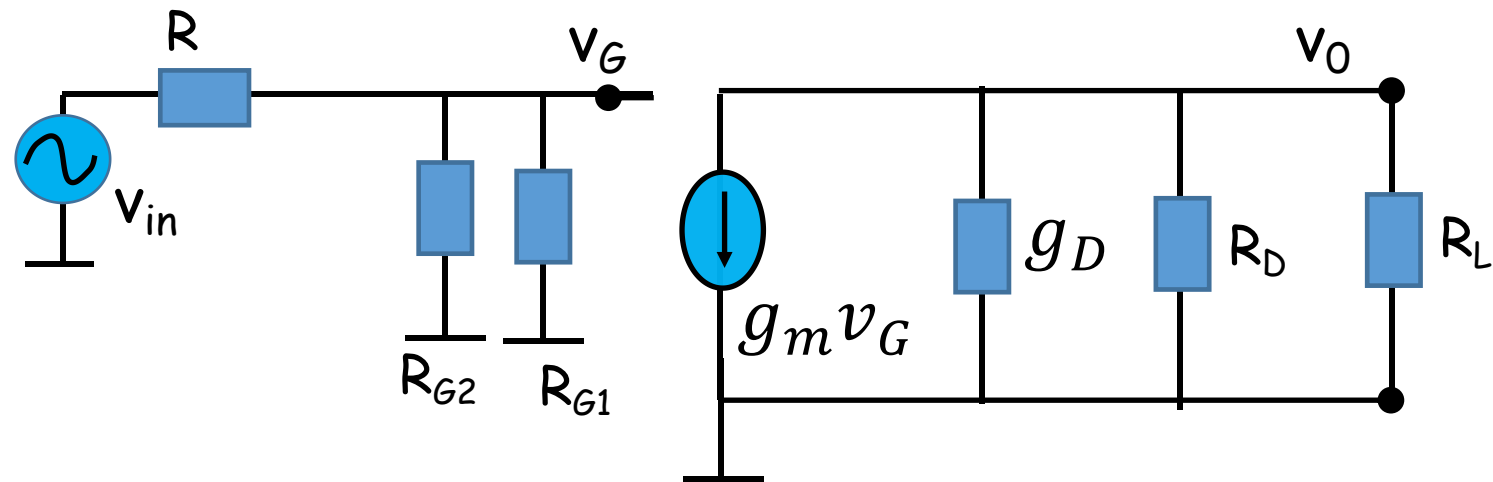
Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: Aplicando o teorema de Miller

Observe que se usarmos a relação exata de G , não teremos uma simplificação alguma dos resultados. Para tanto usaremos o ganho na região de frequências médias, que pode ser obtida pela expressão de G , fazendo $s=0$,

$$G = -\frac{(g_m - sC_{GD})R_L'}{1 + sR_L' + C_{GB}} \approx -g_m R_L'$$

Esse ganho também pode ser calculado diretamente do circuito para frequências médias



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: Aplicando o teorema de Miller

Usando então

$$G \approx -g_m R_L'$$

Os polos saem direto das equacoes

$$v_G = v_S \frac{R_{in}}{sR_S(C_{GS}' + C_{GD}(1 - G)) + 1} = v_S \frac{R_{in}}{sR_S(C_{GS}' + C_{GD}(1 + g_m R_L')) + 1}$$

$$polo1 = \omega_1 = -\frac{1}{R_S(C_{GS}' + C_{GD}(1 + g_m R_L'))}$$

$$v_O = \frac{-g_m v_G R_L'}{R_L' s(C_{DB} + C_{GD}(1 - 1/G)) + 1} = \frac{-g_m v_G R_L'}{R_L' s(C_{DB} + C_{GD}(1 - 1/g_m R_L')) + 1}$$

$$polo2 = \omega_2 = -\frac{1}{R_L'(C_{DB} + C_{GD}(1 - 1/g_m R_L'))}$$



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências

Concluindo, usando Muller e aproximando teremos

$$polo1 = \omega_1 = -\frac{1}{R_S(C_{GS}' + C_{GD}(1 + g_m R_L'))}$$

$$polo2 = \omega_2 = -\frac{1'}{R_L'(C_{DB} + C_{GD}(1 - 1/g_m R_L'))}$$

Efeito Miller na entrada ($g_m R_L' \gg 1$)

qual deles é o polo dominante, o menor, depende dos valores de R_S e R_L' . O polo ω_1 provavelmente é o dominante devido a amplificação do capacitor por Miller ($C_{GD}(1 + g_m R_L')$)

Até onde o resultado acima é correto?



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: aproximação de polinômio

$$\frac{v_o}{v_{in}} = - \frac{R_{in}}{R + R_{in}} \cdot \frac{R_L'(g_m - sC_{GD})}{s^2 R_L' R_S ((C_{GD} + C_{GB}) C_{GS}' + C_{GD} C_{GB}) + s R_S [C_{GS}' + C_{GD}(1 + g_m R_L')] + (C_{GD} + C_{GB}) \frac{R_L'}{R_S}] + 1}$$

Podemos reescrever a equação de forma simplificada

$$\frac{v_o}{v_{in}} = - \frac{R_{in}}{R + R_{in}} \frac{N(s)}{D(s)}$$

$$N(s) = R_L'(g_m - sC_{GD})$$

$$D(s) = s^2 R_L' R_S ((C_{GD} + C_{GB}) C_{GS}' + C_{GD} C_{GB}) + s R_S [C_{GS}' + C_{GD}(1 + g_m R_L')] + (C_{GD} + C_{GB}) \frac{R_L'}{R_S}] + 1$$

Os polos são as raízes do polinômio de segundo grau D(s)



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: aproximação de polinômio

O polinômio

$$D(s) = s^2 R_L' R_S ((C_{GD} + C_{GB}) C_{GS}' + C_{GD} C_{GB}) + s R_S [C_{GS}' + C_{GD} (1 + g_m R_L') + (C_{GD} + C_{GB}) \frac{R_L'}{R_S}] + 1$$

pode ser escrito, de forma genérica como

$$D(s) = (1 - \frac{s}{\omega_1})(1 - \frac{s}{\omega_2}) = 1 - s(\frac{1}{\omega_1} + \frac{1}{\omega_2}) + \frac{s^2}{\omega_1 \omega_2}$$

Supondo que haja um polo dominante, por exemplo $\omega_1 \ll \omega_2$, poderemos escrever

$$D(s) \approx 1 - s(\frac{1}{\omega_1}) + \frac{s^2}{\omega_1 \omega_2}$$



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: aproximação de polinômio

O que indica que o coeficiente de s é igual a $\frac{1}{\omega_1}$. Assim

$$\frac{1}{\omega_1} \approx -R_S [C_{GS}' + C_{GD}(1 + g_m R_L') + (C_{GD} + C_{GB}) \frac{R_L'}{R_S}]$$
$$\omega_1 = - \frac{1}{R_S [C_{GS}' + C_{GD}(1 + g_m R_L') + (C_{GD} + C_{GB}) \frac{R_L'}{R_S}]}$$

Caso tenhamos $g_m R_L' \gg 1$, então

$$\omega_1 \approx - \frac{1}{R_S [C_{GS}' + C_{GD}(1 + g_m R_L')]}$$

semelhante ao resultado obtido com Miller



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: aproximação de polinômio

Temos também que o coeficiente de s^2 é igual a $\frac{1}{\omega_1 \omega_2}$. Assim

$$\frac{1}{\omega_1 \omega_2} \approx R_L' R_S ((C_{GD} + C_{GB}) C_{GS}' + C_{GD} C_{GB})$$

$$\omega_2 = \frac{1}{\omega_1 R_L' R_S ((C_{GD} + C_{GB}) C_{GS}' + C_{GD} C_{GB})} = - \frac{R_S [C_{GS}' + C_{GD} (1 + g_m R_L')]}{R_L' ((C_{GD} + C_{GB}) C_{GS}' + C_{GD} C_{GB})}$$

$$\omega_2 = - \frac{[C_{GS}' + C_{GD} (1 + g_m R_L')]}{R_L' ((C_{GD} + C_{GB}) C_{GS}' + C_{GD} C_{GB})} \approx - \frac{C_{GD} (1 + g_m R_L')}{R_L' (C_{GD} C_{GS}' + C_{GD} C_{GB})} \approx - \frac{g_m}{C_{GS}'}$$

Esse polo fica diferente do ω_2 achado com Miller.



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

A expressão para altas frequências poderá ser escrita como

$$F_H(s) = A \frac{1 + a_1s + a_2s^2 + \dots + a_ms^m}{1 + b_1s + b_2s^2 + \dots + b_ns^n}$$

(forma geral)

Da **Teoria de Algebra**, pode-se mostrar que

$$b_1 = \frac{1}{\omega_1} + \frac{1}{\omega_2} + \dots + \frac{1}{\omega_n}$$

onde $\omega_1, \omega_2, \dots, \omega_n$ são os polos.



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

$$F_H(s) = A \frac{1 + a_1s + a_2s^2 + \dots + a_ms^m}{1 + b_1s + b_2s^2 + \dots + b_ns^n}$$

Por outro lado, da **Teoria de Circuitos Lineares** pode mostrar que

$$b_1 = - \sum C_i R_i$$

onde C_i s são os capacitores do circuito e R_i é a resistência vista por C_i (resistência vista pelos terminais), considerando os outros capacitores em aberto e fontes independentes desativadas.

Havendo um polo dominante nas altas frequências, por exemplo $\omega_1 \ll \omega_i$, poderemos simplificar a expressão da algebra e obter uma expressão para este polo dominante



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

$$F_H(s) = A \frac{1 + a_1s + a_2s^2 + \dots + a_ms^m}{1 + b_1s + b_2s^2 + \dots + b_ns^n}$$

Caso $\omega_H \ll \omega_i$, **então**

$$b_1 = - \sum C_i R_i = \frac{1}{\omega_1} + \frac{1}{\omega_2} + \dots + \frac{1}{\omega_n} \approx \frac{1}{\omega_1}$$

$$\omega_H \approx - \frac{1}{\sum C_i R_i}$$

Ficamos agora com o problema de achar o valor de R_i para cada C_i

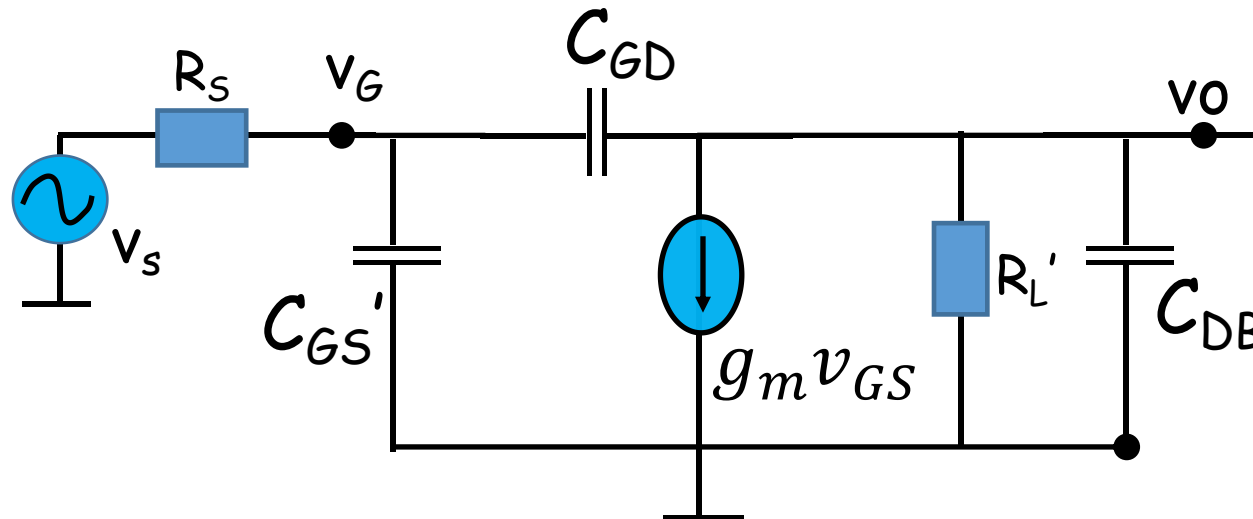


Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

$$\omega_1 \approx -\frac{1}{\sum C_i R_i}$$

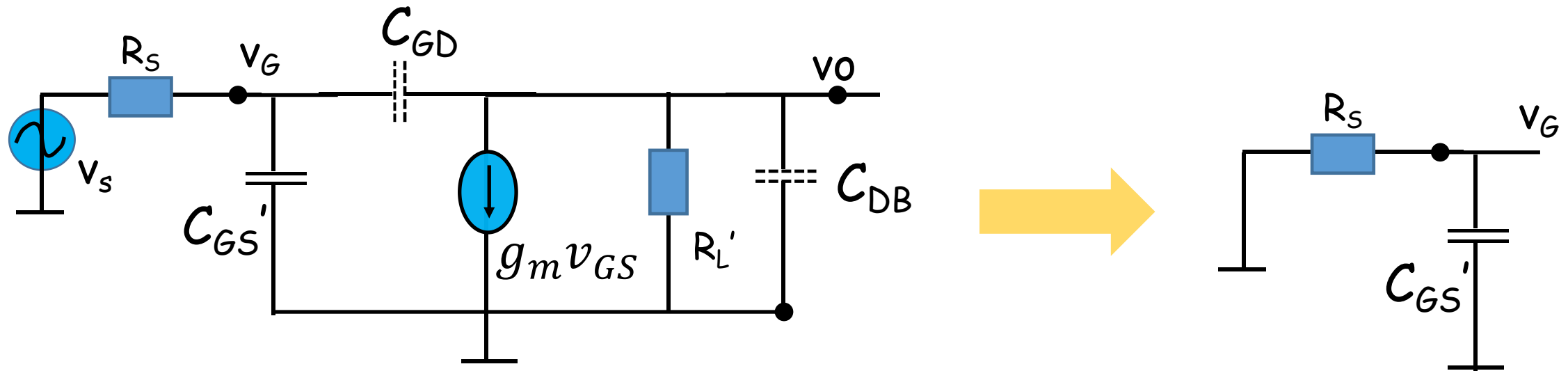
O circuito que analisamos tem três capacitores, C_{GS}' , C_{GD} e C_{DB} . Vamos achar a impedancia vista por cada um deles



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

a. Impedancia vista por C_{GS}'



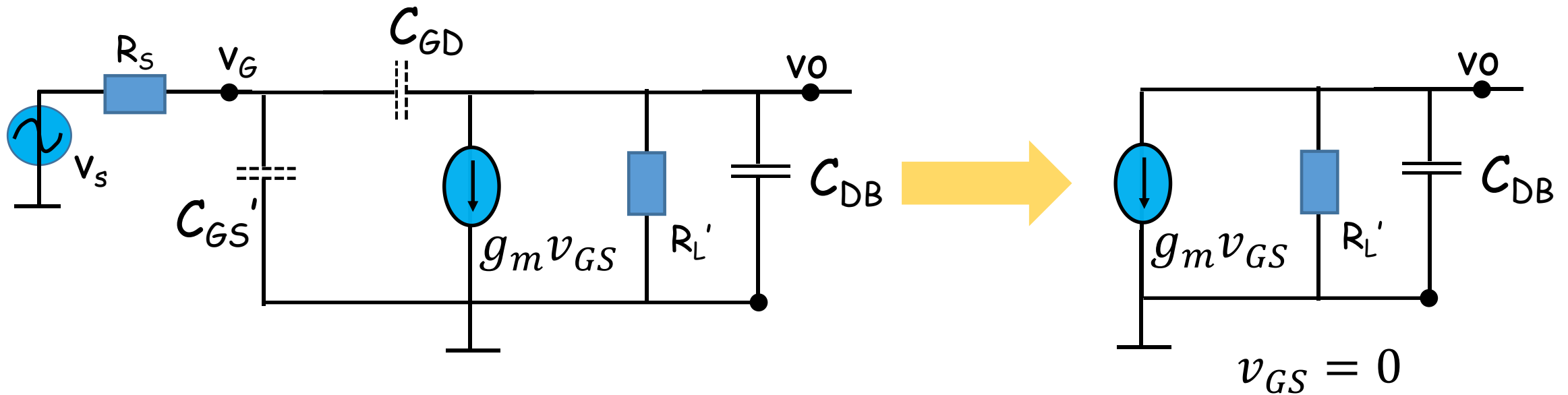
Impedancia vista por C_{GS}' é R_s



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

b. Impedancia vista por C_{DB}



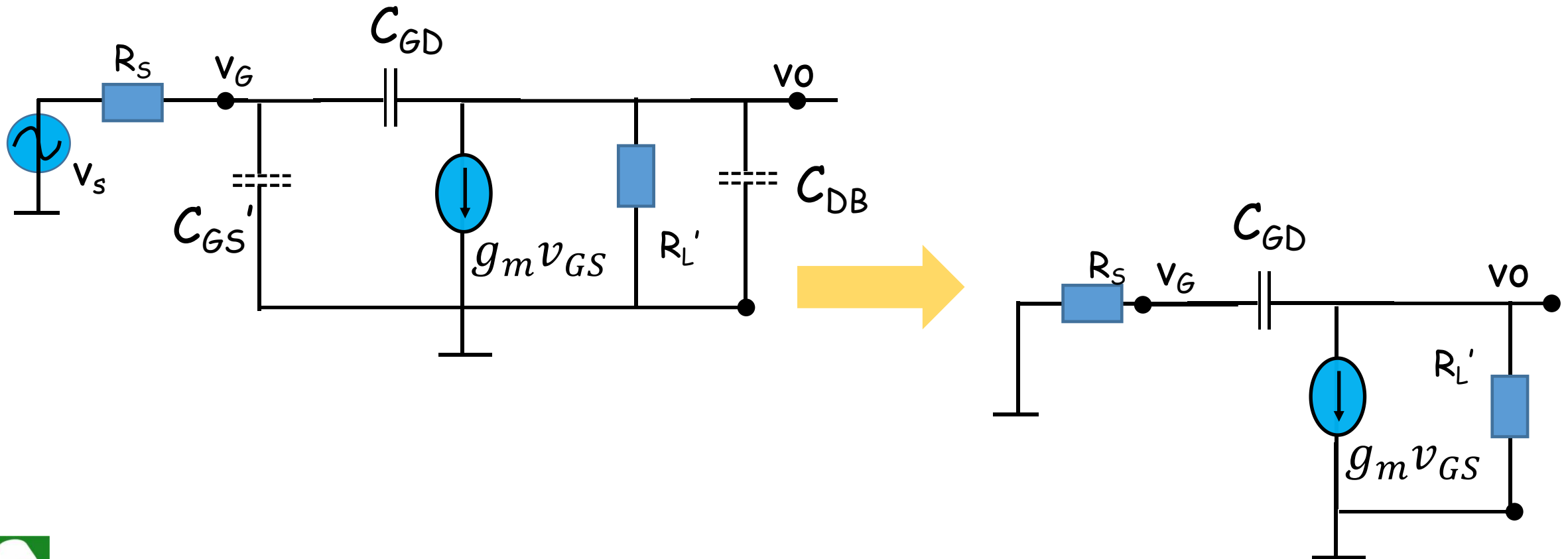
Impedancia vista por C_{DB} é R_L'



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

c. Impedancia vista por C_{GD} : neste caso é necessário maior cuidado

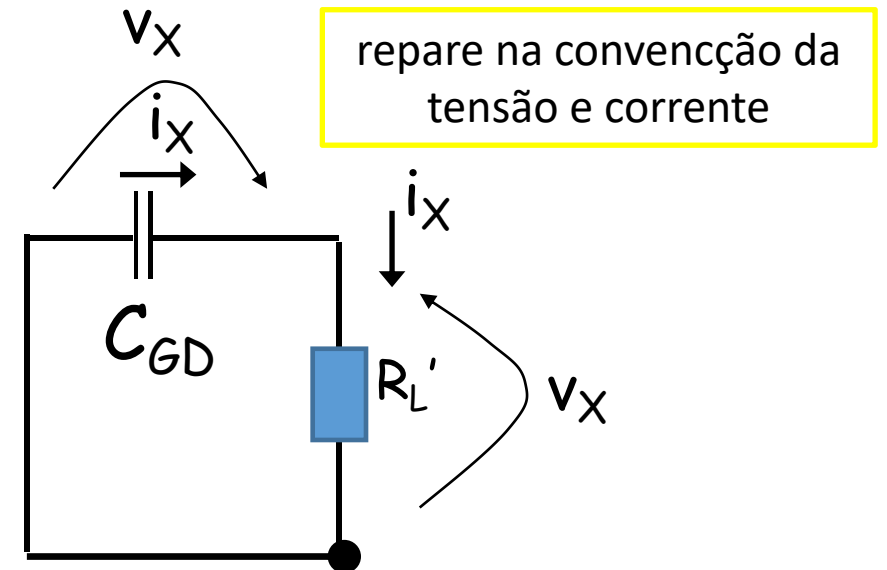
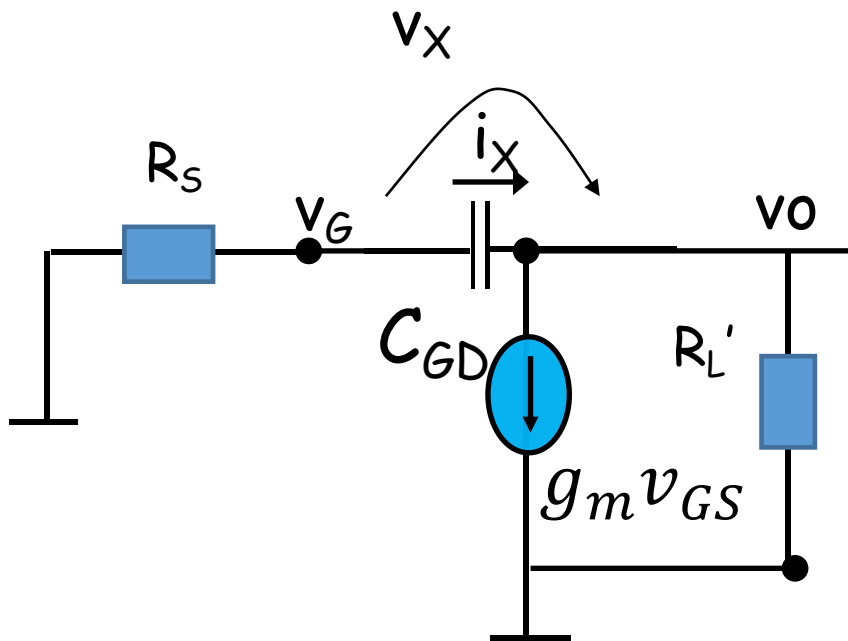


Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

c. Impedancia vista por C_{GD} : neste caso é necessário maior cuidado

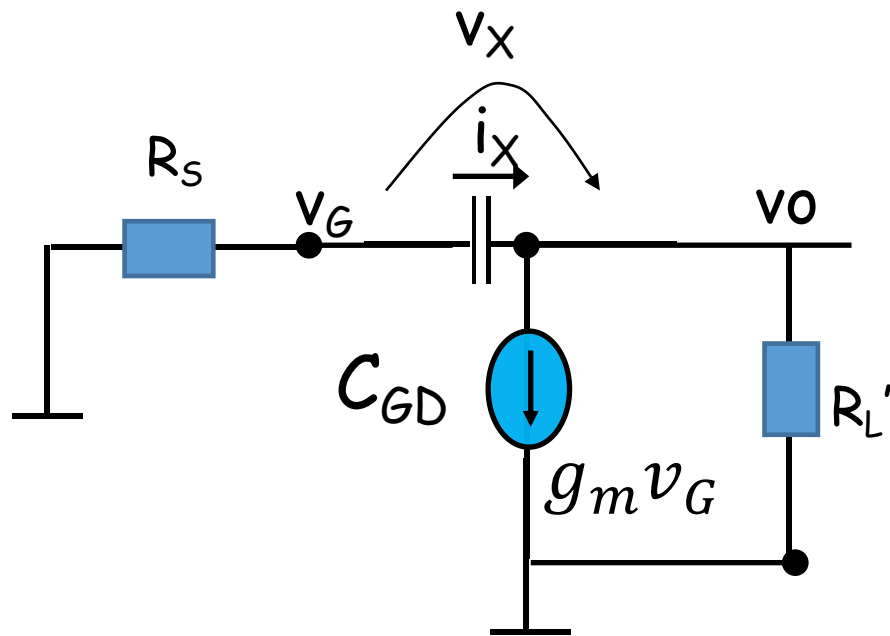
O valor que prcuramos é v_X/i_X



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

c. Impedancia vista por C_{GD} :



Impedancia vista por C_{GD} é

$$R_L' \left(1 + \frac{R_S}{R_L'} + g_m R_S \right)$$

$$\begin{cases} v_G = -R_S i_X \\ i_X = \frac{v_G + v_X}{R_L'} + g_m v_G \end{cases}$$

$$i_X = -\frac{R_S i_X}{R_L'} + \frac{v_X}{R_L'} - g_m R_S i_X$$

$$i_X \left(1 + \frac{R_S}{R_L'} + g_m R_S \right) = \frac{v_X}{R_L'}$$

$$\frac{v_X}{i_X} = R_L' \left(1 + \frac{R_S}{R_L'} + g_m R_S \right)$$



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

$$\omega_1 \approx -\frac{1}{\sum C_i R_i}$$

$$\omega_1 \approx -\frac{1}{C_{GS}' R_S + C_{DB} R_L' + C_{GD} R_L' (1 + \frac{R_S}{R_L} + g_m R_S)}$$

Este resultado igual ao resultado obtido no caso anterior

$$\omega_1 = -\frac{1}{R_S [C_{GS}' + C_{GD} (1 + g_m R_L')] + (C_{GD} + C_{DB}) \frac{R_L'}{R_S}}$$



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências:

Na análise de frequências altas vimos que se tentarmos resolver pela força bruta não obteremos uma solução apropriada para o polo dominante. Foram propostos três métodos alternativos para determinar o polo dominante

1. aplicar o teo. Miller com aproximação
2. aproximar o polinômio
3. aplicar expressão de aproximação das raízes

Com estes métodos obtivemos os seguintes resultados:



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências

1. aplicar o teo. Miller com aproximação

$$\omega_1 = -\frac{1}{R_S(C_{GS'} + C_{GD}(1 + g_m R_{L'}))} \quad \text{e} \quad \omega_2 = -\frac{1}{R_{L'}(C_{DB} + C_{GD}(1 - 1/g_m R_{L'}))}$$

não é deixado explicito qual é o polo dominante

2. aproximar o polinômio

polo dominantes: $\omega_1 = -\frac{1}{R_S[C_{GS'} + C_{GD}(1 + g_m R_{L'}) + (C_{GD} + C_{DB})\frac{R_{L'}}{R_S}]}$

Observe que para utilizar este metodo foi necessario antes resolver o circuito e achar a expressão do ganho (trabalhoso)



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências:

3. aplicar expressão de aproximação das raízes

polo dominantes: $\omega_1 = -\frac{1}{R_S[C_{GS}' + C_{GD}(1 + g_m R_L') + (C_{GD} + C_{DB})\frac{R_L'}{R_S}]}$

Aqui não se consegue determinar o segundo polo

Quando usar os metodos simplificados?

Quando não conseguimos resolver o sistema da forma exata. Os metodos simplificados sempre podem trazer erros.

O metodo de Miller é, normalmente, mais simples de aplicar



Resposta em frequência

Vimos como fazer a análise em frequência em circuito particular, um amplificador source comum. Para qualquer outro circuito, a análise será semelhante, podendo ser feita por regiões (frequências baixas, médias ou altas). Em quais regiões faremos a análise, depende do nosso interesse no circuito.

Veremos a análise para os diversos blocos que já investigamos. Em cada caso aplicaremos alguns passos para simplificar.

Mas antes disso, vamos apresentar também um método simplificado para determinar o polo dominante para baixas frequências, análogo ao método 3 aplicado. Da mesma forma que na função de transferência para frequências altas vista, podemos também ter uma função de transferência em frequências baixas bem grande.



Resposta em frequência:

Baixas frequências: expressão de aproximação das raízes

$$F_L(s) = A \frac{s^m + a_1 s^{m-1} + a_2 s^{m-2} + \dots + a_m}{s^n + b_1 s^{n-1} + b_2 s^{n-2} + \dots + b_n}$$

(veja que antes usamos $F_H(s) = A \frac{1 + a_1 s + a_2 s^2 + \dots + a_m s^m}{1 + b_1 s + b_2 s^2 + \dots + b_n s^n}$)

Da **Teoria de Álgebra**, pode-se mostrar que

$$b_1 = \omega_1 + \omega_2 + \dots + \omega_n$$

onde $\omega_1, \omega_2, \dots, \omega_n$ são os polos.



Resposta em frequência:

Baixas frequências: expressão de aproximação das raízes

$$F_L(s) = A \frac{s^m + a_1 s^{m-1} + a_2 s^{m-2} + \dots + a_m}{s^n + b_1 s^{n-1} + b_2 s^{n-2} + \dots + b_n}$$

Por outro lado, da **Teoria de Circuitos Lineares** pode mostrar que

$$b_1 = - \sum \frac{1}{C_i R_i}$$

onde C_i s são os capacitores do circuito e R_i é a resistência vista por C_i (resistência vista pelos terminais) considerando **os outros capacitores em curto** e fontes independentes desativadas.

Havendo um polo dominante, por exemplo $\omega_1 \gg \omega_i$, nas baixas frequências, poderemos simplificar a expressão da algebra e obter uma expressão para o polo dominante.



Resposta em frequência: Circuito Source Comum

2.3 Baixas frequências: expressão de aproximação das raízes

$$F_L(s) = A \frac{s^m + a_1 s^{m-1} + a_2 s^{m-2} + \dots + a_m}{s^n + b_1 s^{n-1} + b_2 s^{n-2} + \dots + b_n}$$

Caso $\omega_L \gg \omega_i$, então

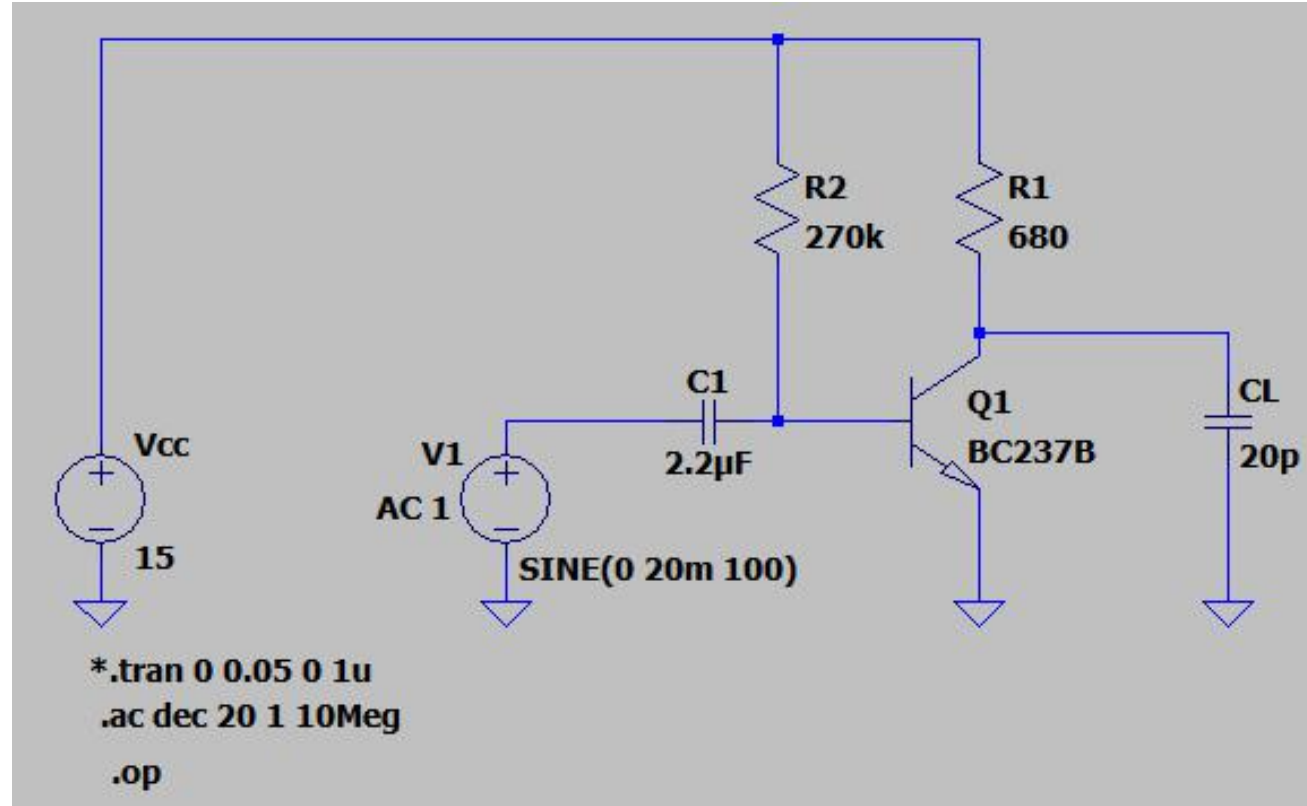
$$b_1 = - \sum \frac{1}{C_i R_i} = \omega_1 + \omega_2 + \dots + \omega_n \approx \omega_1$$

$$\omega_L \approx - \sum \frac{1}{C_i R_i}$$



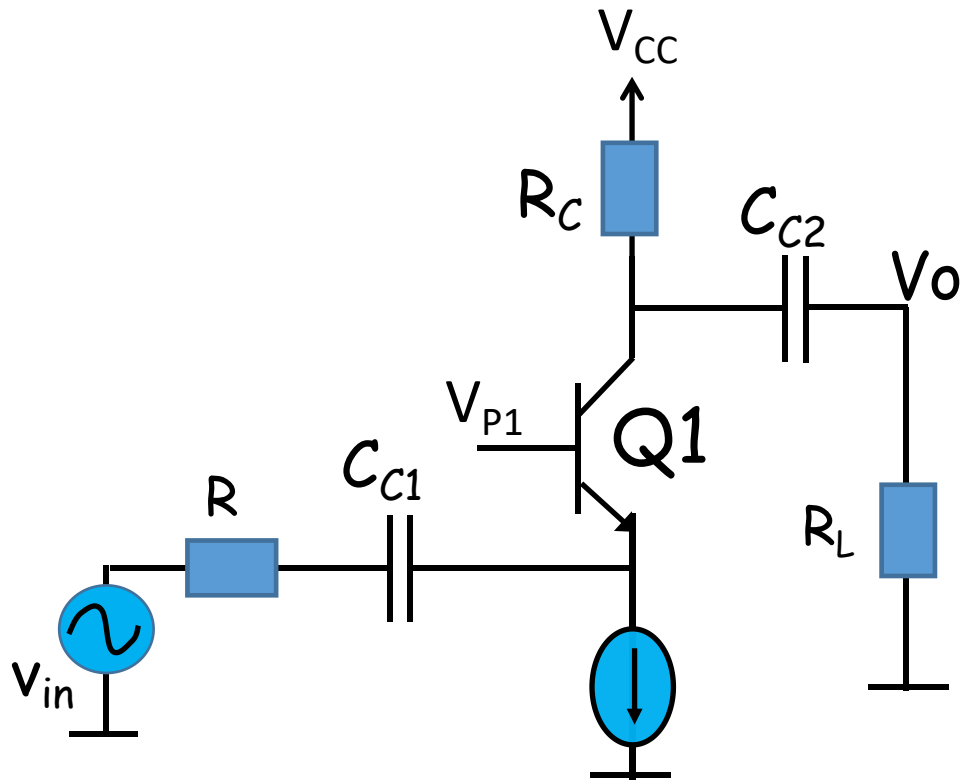
Analisar o circuito

1. Polarização ($\beta=280$)
2. Ganho DC
3. Frequencia de corte inferior e superior

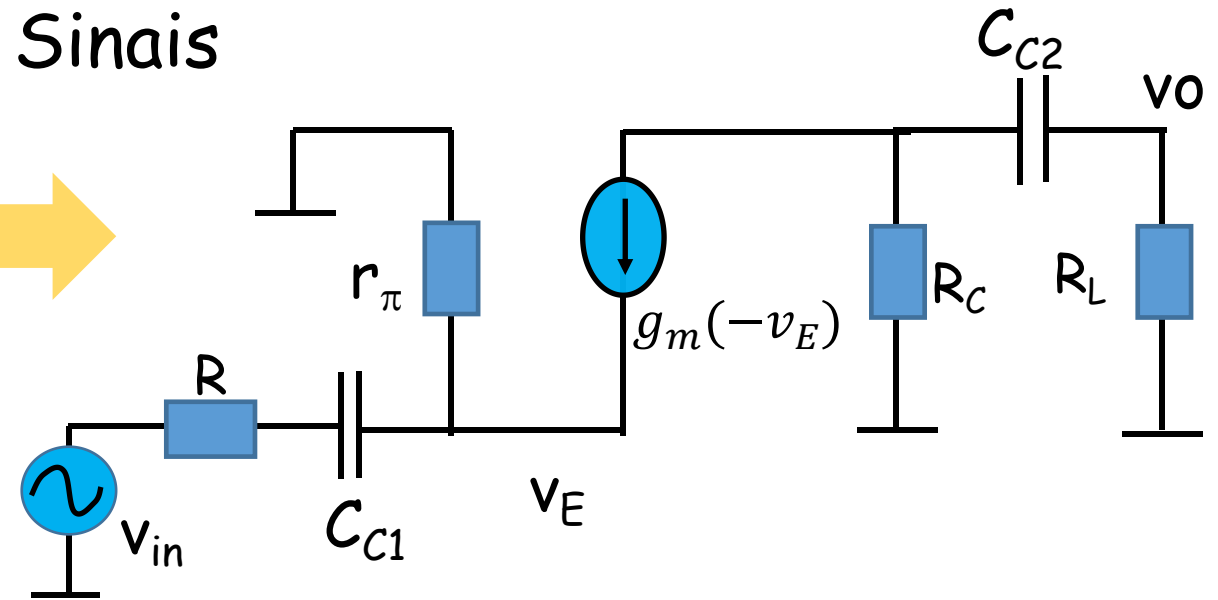


Resposta em frequência: Circuito Base Comum

1. baixas frequências (r_o foi desconsiderado)

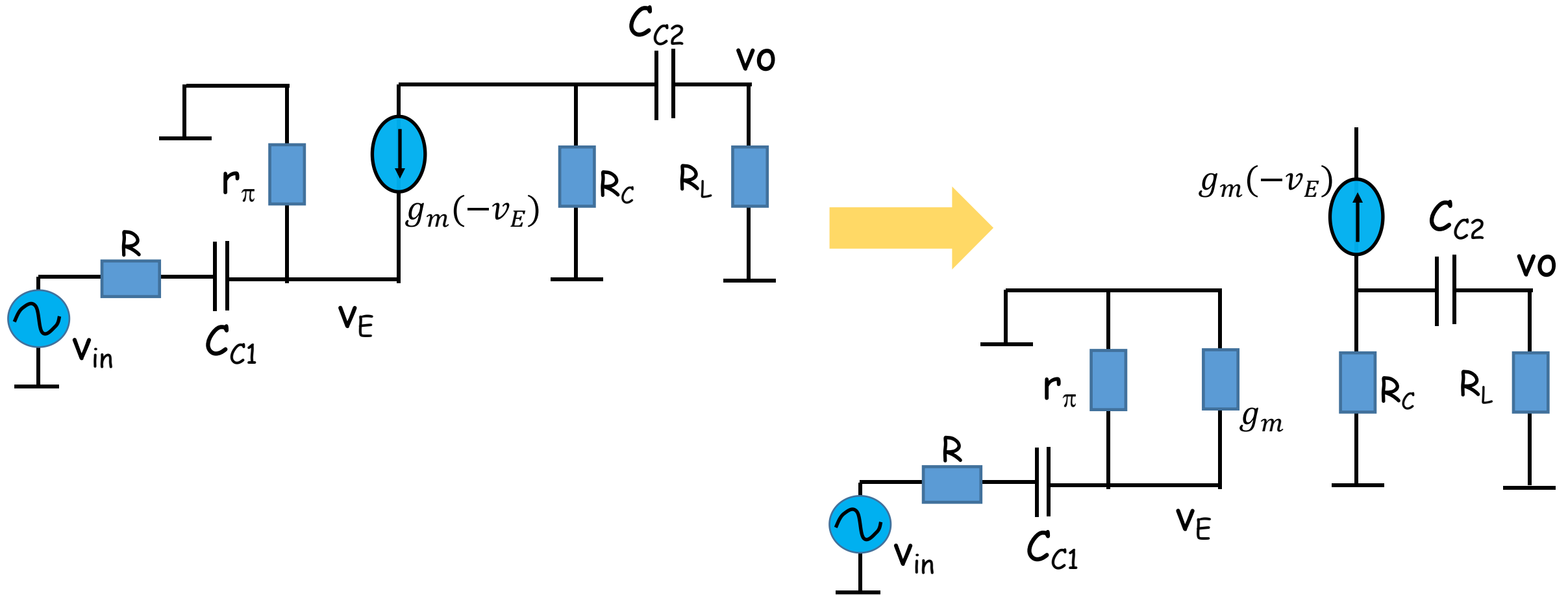


Peq. Sinais



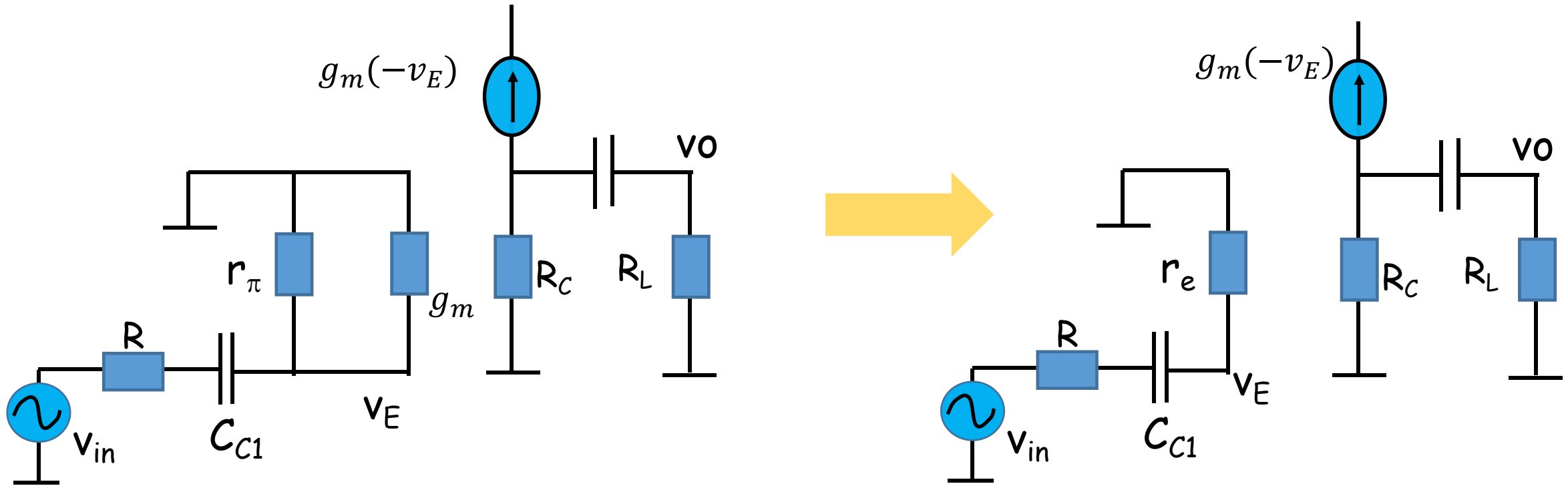
Resposta em frequência: Circuito Base Comum

1. baixas frequências: modificação



Resposta em frequência: Circuito Base Comum

1. baixas frequências: modificação

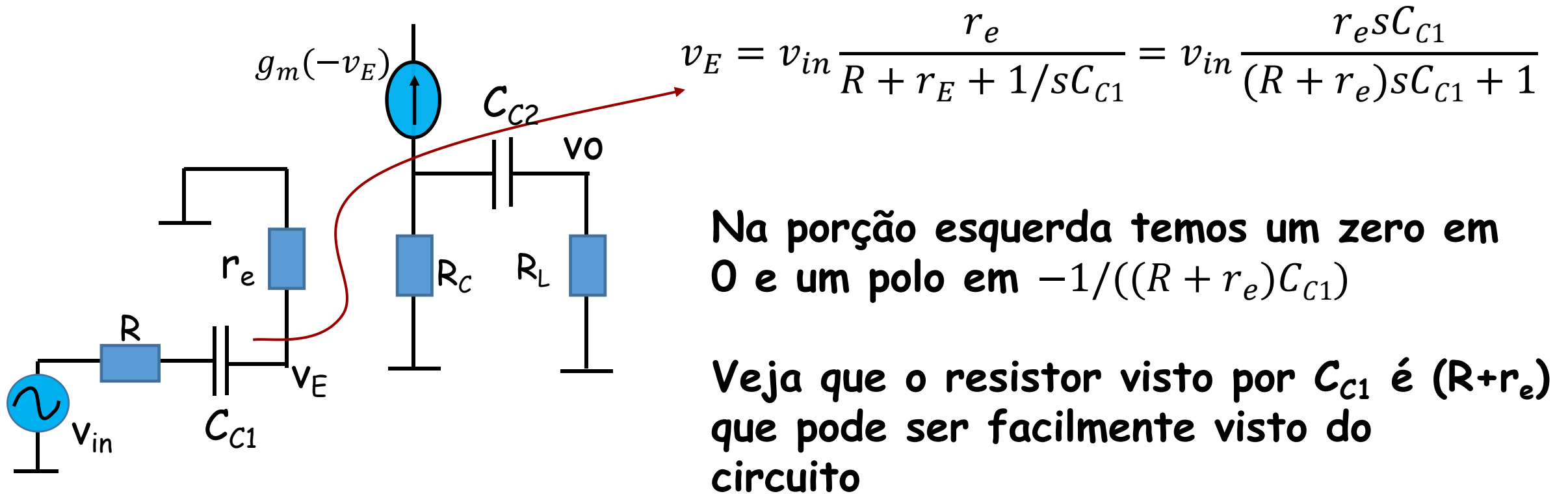


$$r_\pi // (1/g_m) = \frac{r_\pi(1/g_m)}{r_\pi + (1/g_m)} = \frac{r_\pi}{r_\pi g_m + 1} = \frac{r_\pi}{\beta + 1} = r_e$$



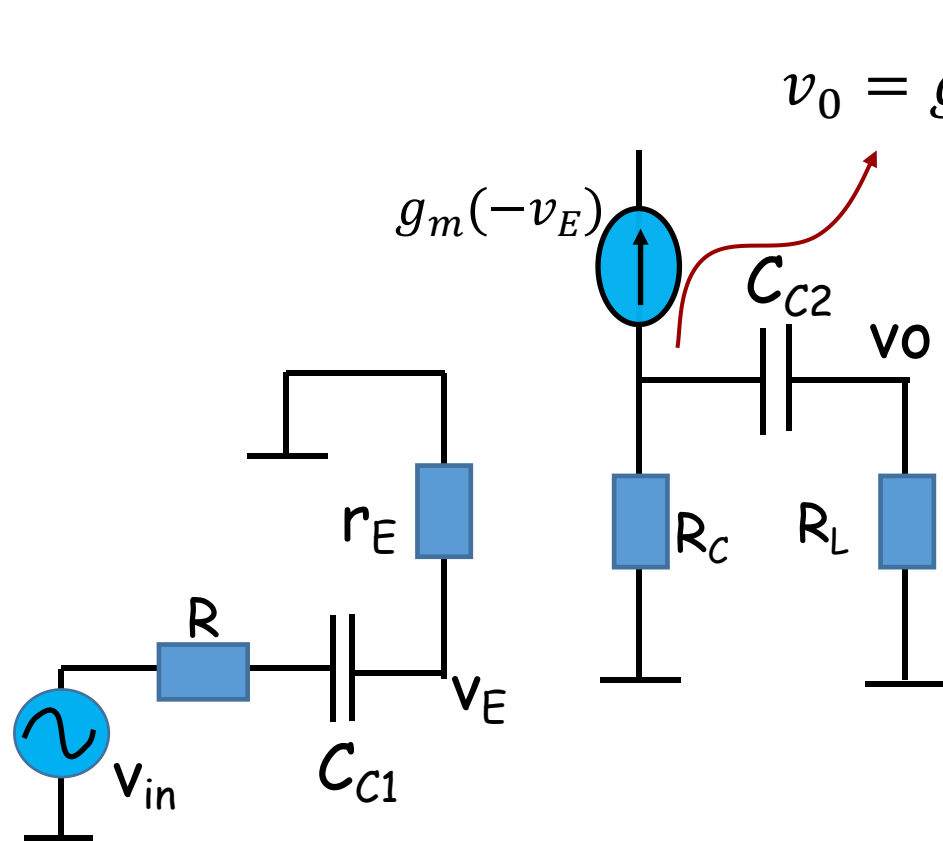
Resposta em frequência: Circuito Base Comum

1. baixas frequências: Vemos que o circuito tem dois capacitores, o que gera dois polos, um associado a C_{C1} e outro a C_{C2}



Resposta em frequência: Circuito Base Comum

1. baixas frequências:



$$v_o = g_m v_E \frac{R_C R_L}{R_C + R_L + (1/sC_{C2})} = g_m v_E \frac{R_C R_L s C_{C2}}{(R_C + R_L) s C_{C2} + 1}$$

Na porção direita temos um zero em $-1/(C_{C2}R_L)$ e um polo em $-1/((R_C + R_L)C_{C2})$

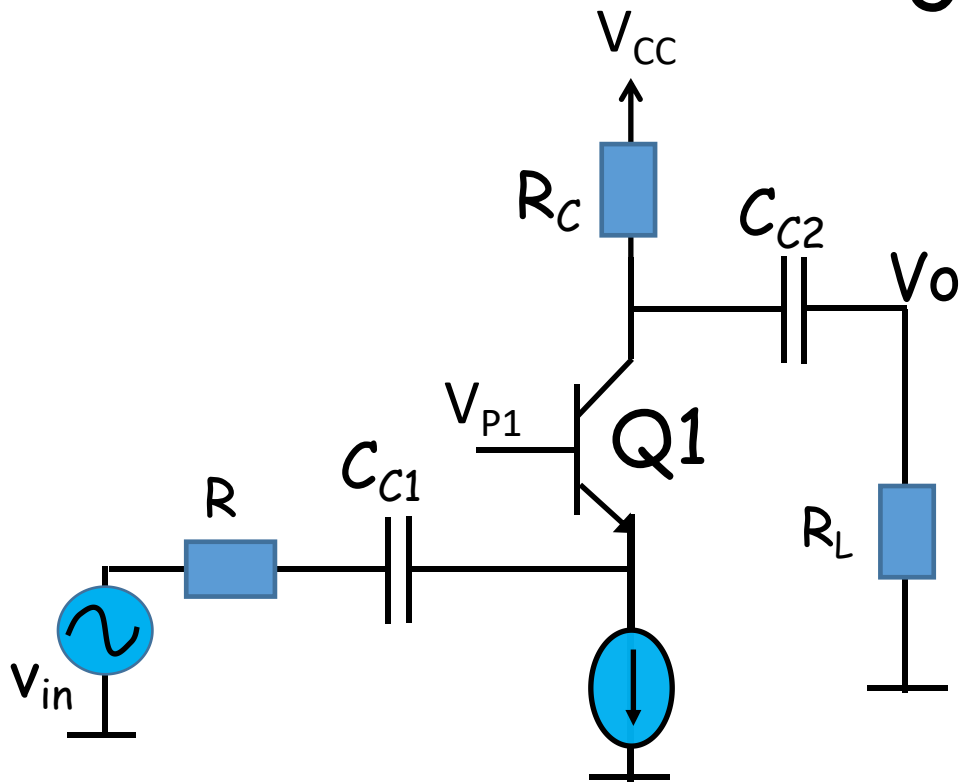
Veja que o resistor visto por C_{C2} é $(R_C + R_L)$



Resposta em frequência: Circuito Base Comum

1. baixas frequências

Os polos de baixa frequência são Se



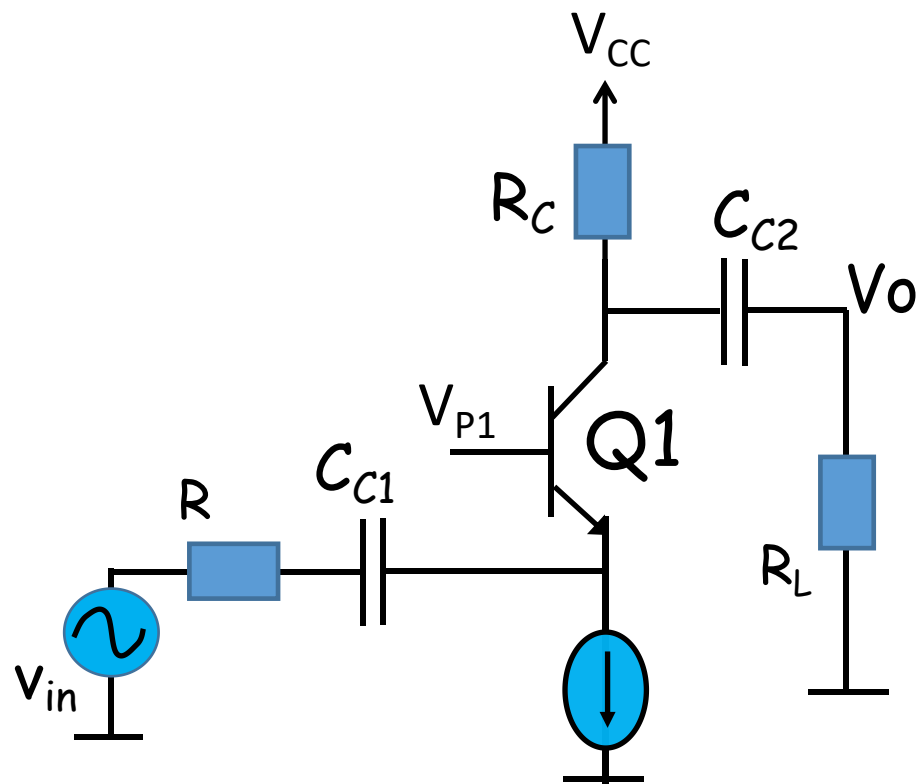
$$\frac{-1}{(R + r_e)C_{C1}}$$

$$\frac{-1}{(R_C + R_L)C_{C2}}$$

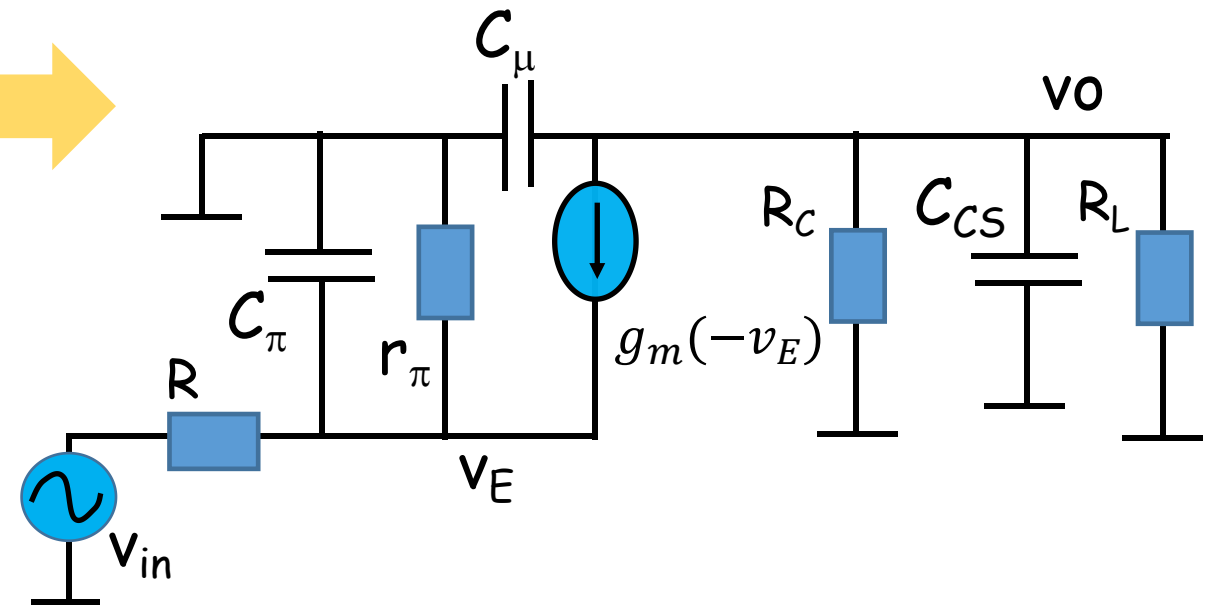


Resposta em frequência: Circuito Base Comum

2. altas frequências

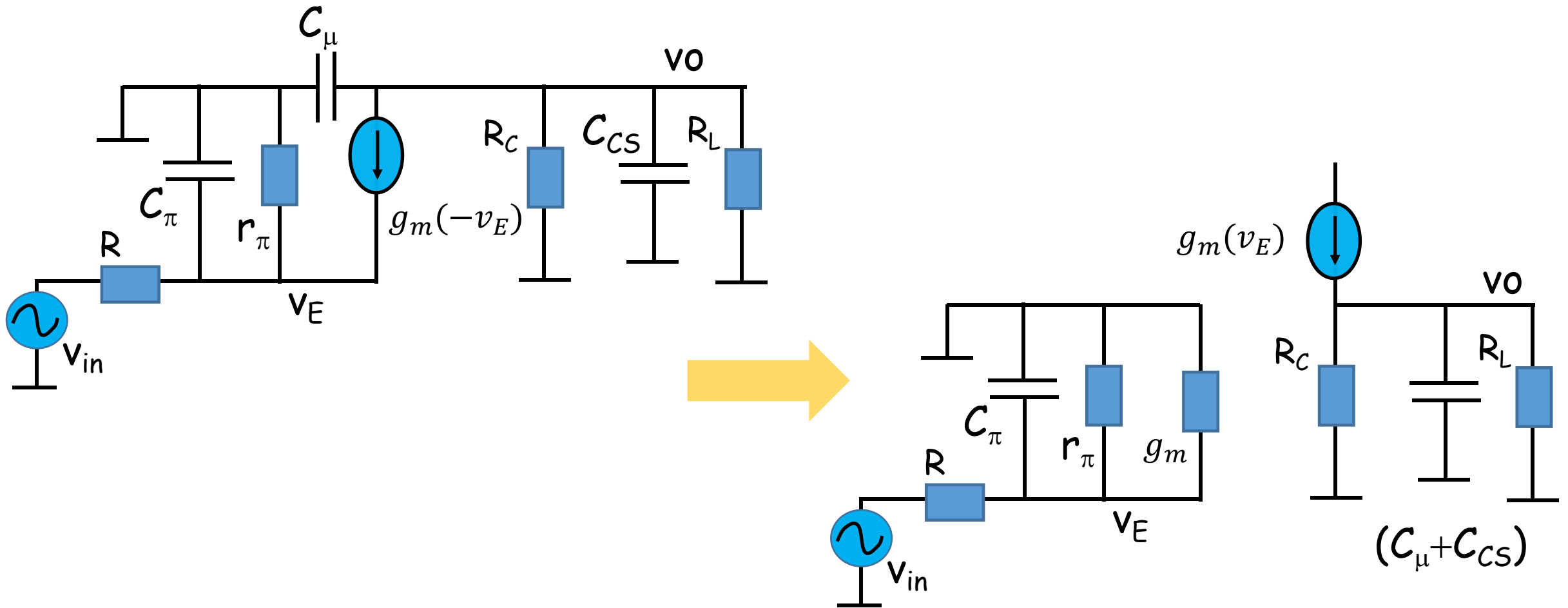


Peq. Sinais



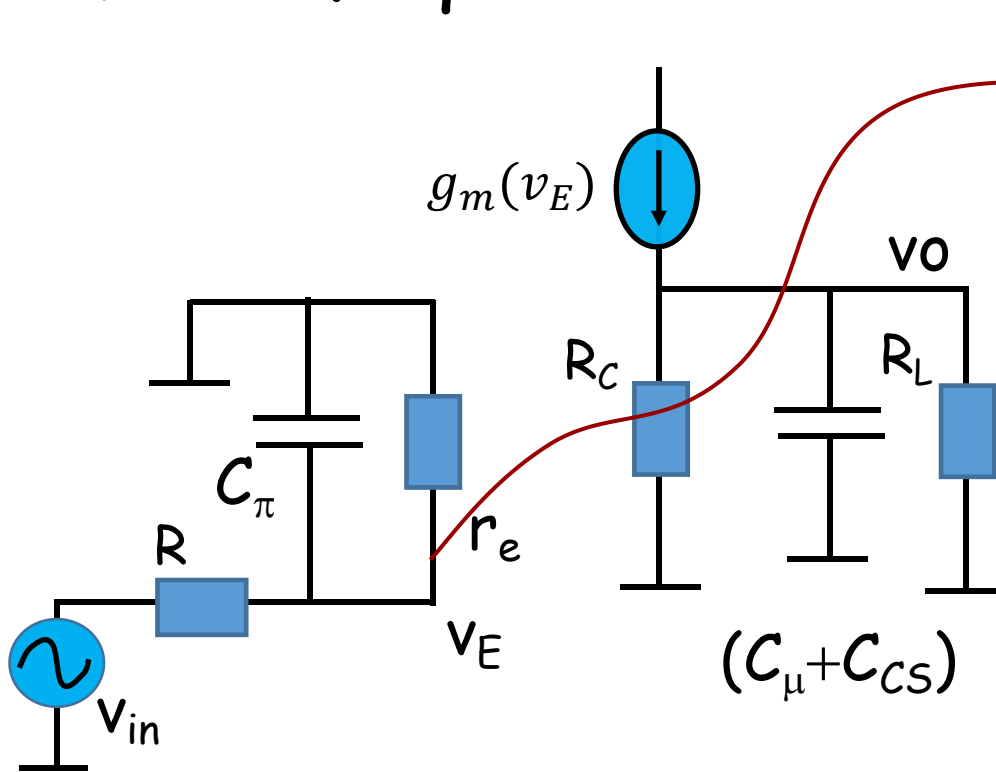
Resposta em frequência: Circuito Base Comum

2. altas frequências



Resposta em frequência: Circuito Base Comum

2. altas frequências



$$v_E = v_{in} \frac{r_e // (1/sC_\pi)}{R + r_e // (1/sC_\pi)}$$

$$r_E // (1/sC_\pi) = \frac{r_e(1/sC_\pi)}{r_e + (1/sC_\pi)} = \frac{r_e}{(sC_\pi)r_e + 1}$$

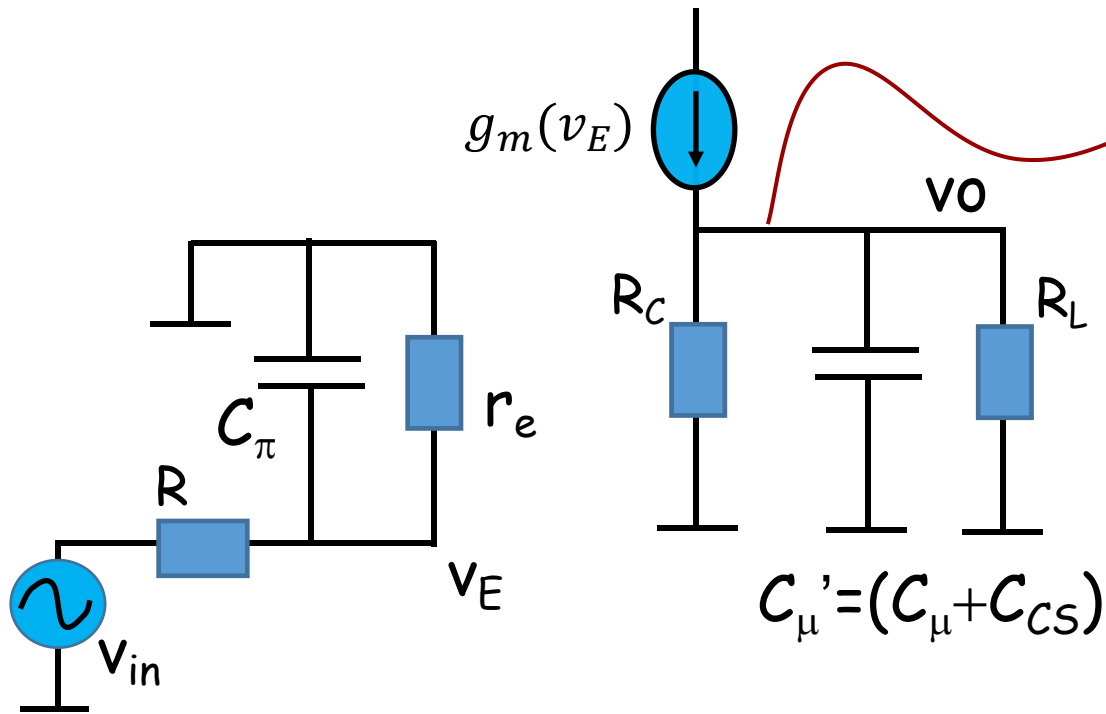
$$v_E = v_{in} \frac{\frac{r_e}{(sC_\pi)r_e + 1}}{R + \frac{r_e}{(sC_\pi)r_e + 1}}$$

$$v_E = v_{in} \frac{r_e}{R(sC_\pi)r_e + R + r_e} = v_{in} \frac{r_e}{R + r_e} \cdot \frac{r_e}{sC_\pi(R//r_e) + 1}$$



Resposta em frequência: Circuito Base Comum

2. altas frequências



$$v_o = g_m v_E (R_C // R_L // (1/sC_\mu'))$$

$$v_o = g_m v_E \frac{R_C R_L (1/sC_\mu')}{R_C R_L + R_C 1/sC_\mu' + R_L 1/sC_\mu'}$$

$$v_o = g_m v_E \frac{R_C R_L}{sC_\mu' R_C R_L + R_C + R_L}$$

$$v_o = g_m v_E \frac{R_C // R_L}{sC_\mu' (R_C // R_L) + 1}$$

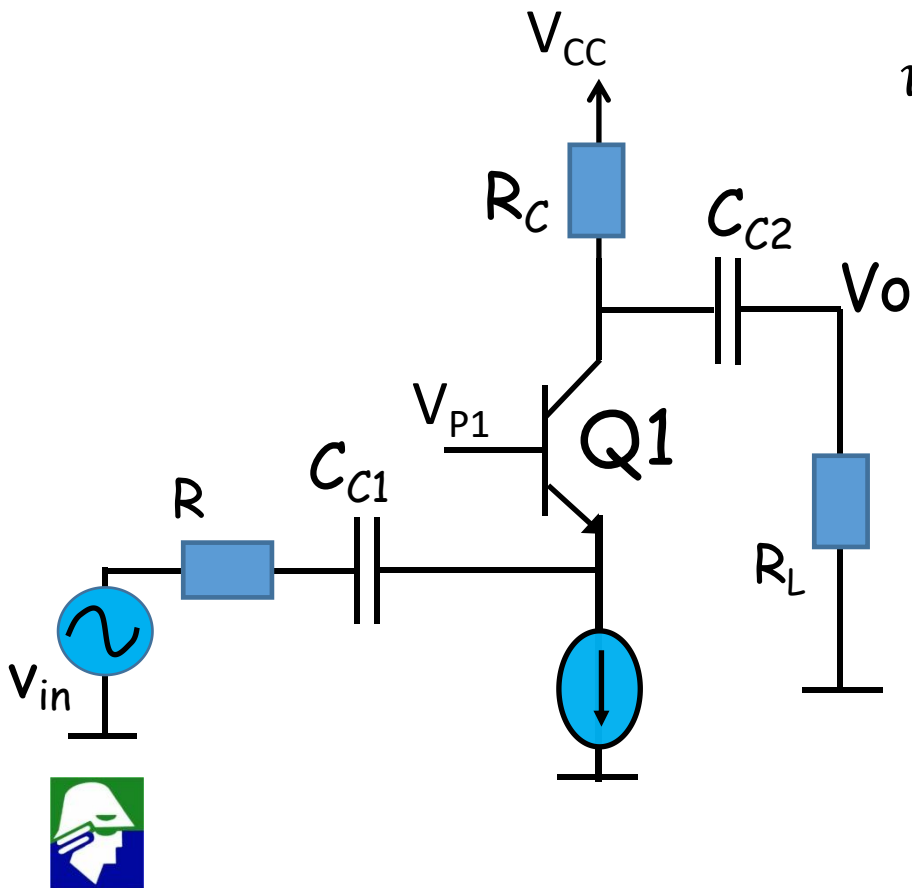


Resposta em frequência: Circuito Base Comum

2. altas frequências

A função completa do circuito será

$$v_o = g_m v_{in} \frac{R_C // R_L}{(R_C // R_L) s C_{\mu}' + 1} \frac{r_e}{R + r_e} \cdot \frac{r_e}{s C_{\pi} (R // r_e) + 1}$$



O polo associado ao capacitor C_{π} é

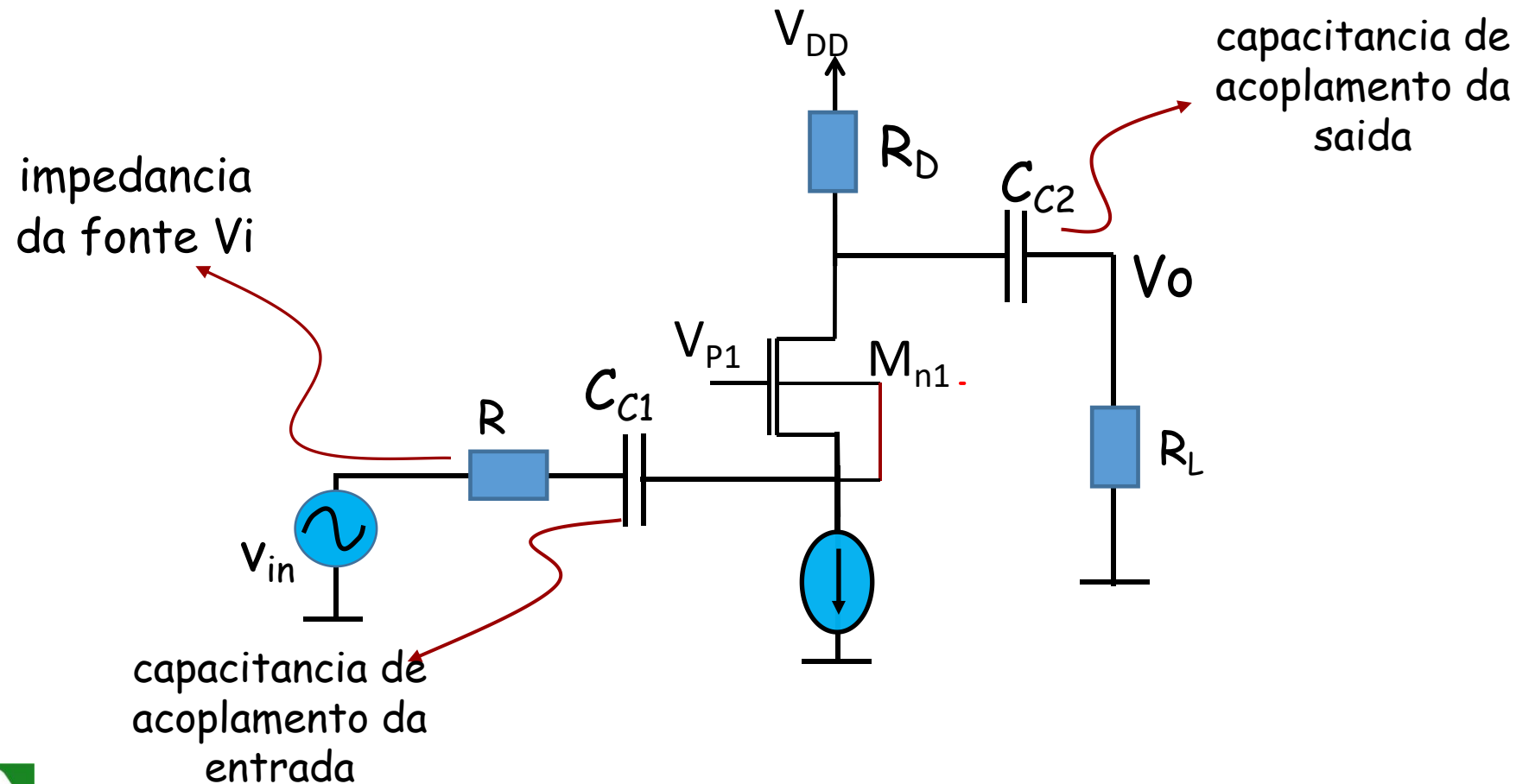
$$-1/sC_{\pi}(R//r_e)$$

O polo associado ao capacitor C_{μ} é

$$-1/(R_C//R_L)C_{\mu}'$$

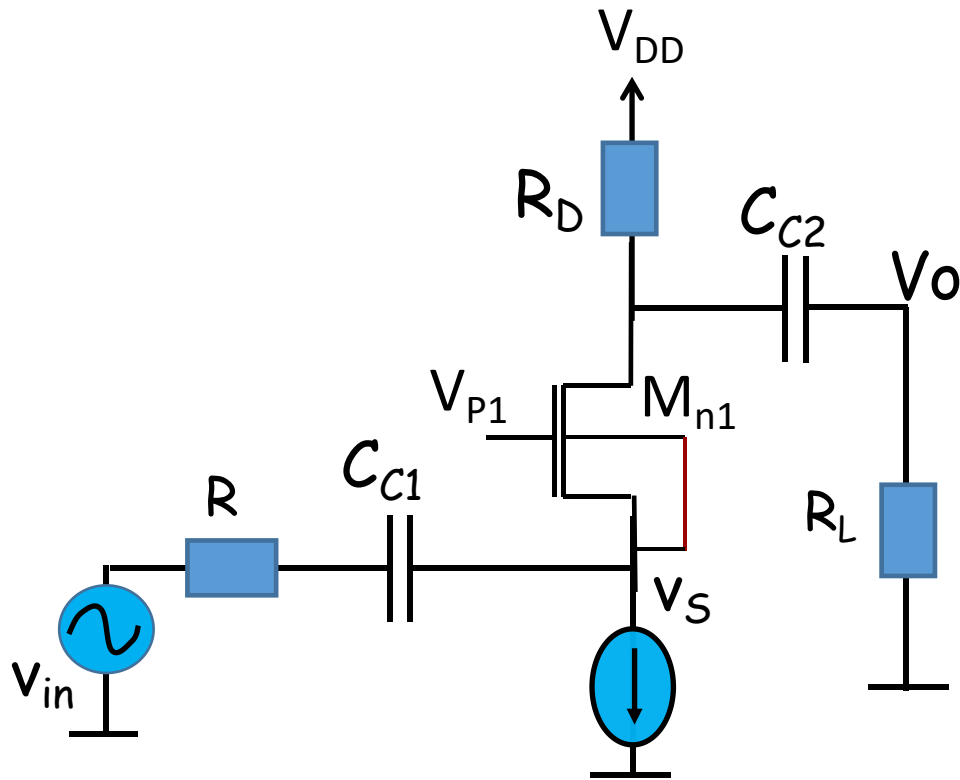
Resposta em frequência: Circuito Gate Comum

Vamos analisar o comportamento do circuito abaixo em frequência.
Análogo ao bipolar ($V_{P1} = \text{const.}$)

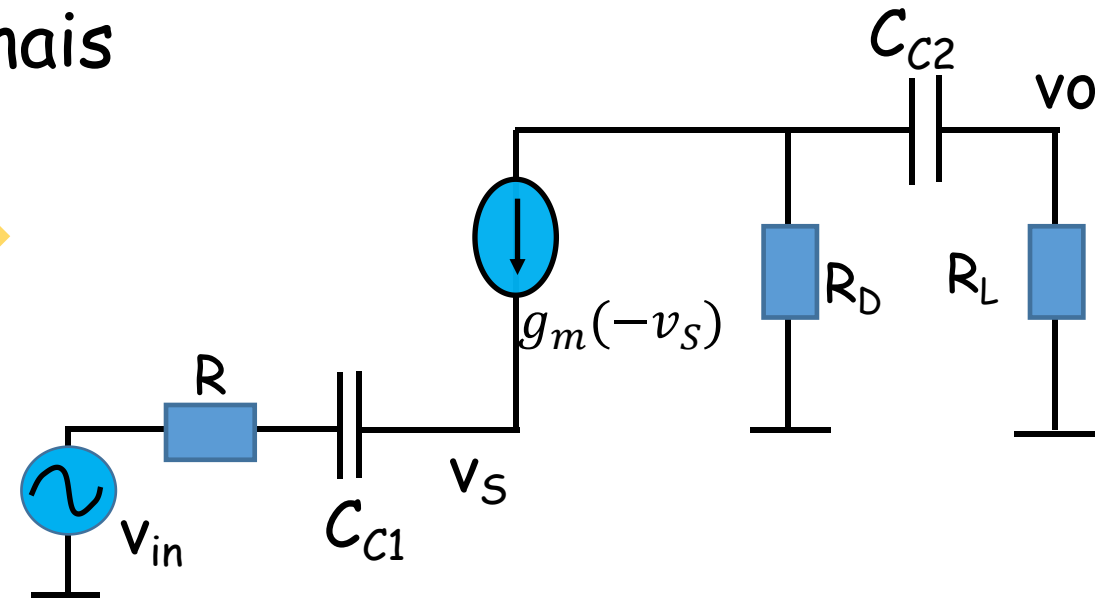


Resposta em frequência: Circuito Gate Comum

1. baixas frequências (r_D foi desconsiderado)



Peq. Sinais

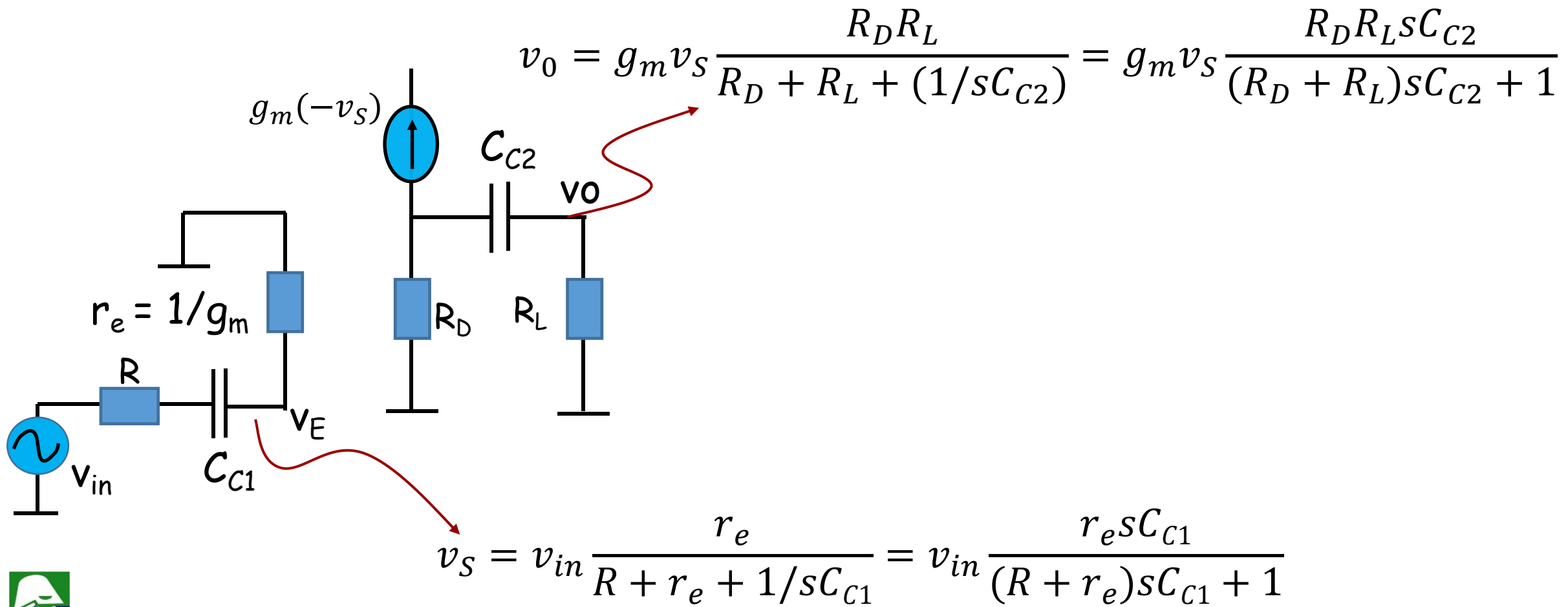


Circuito analogo ao bipolar.
Não há o r_π



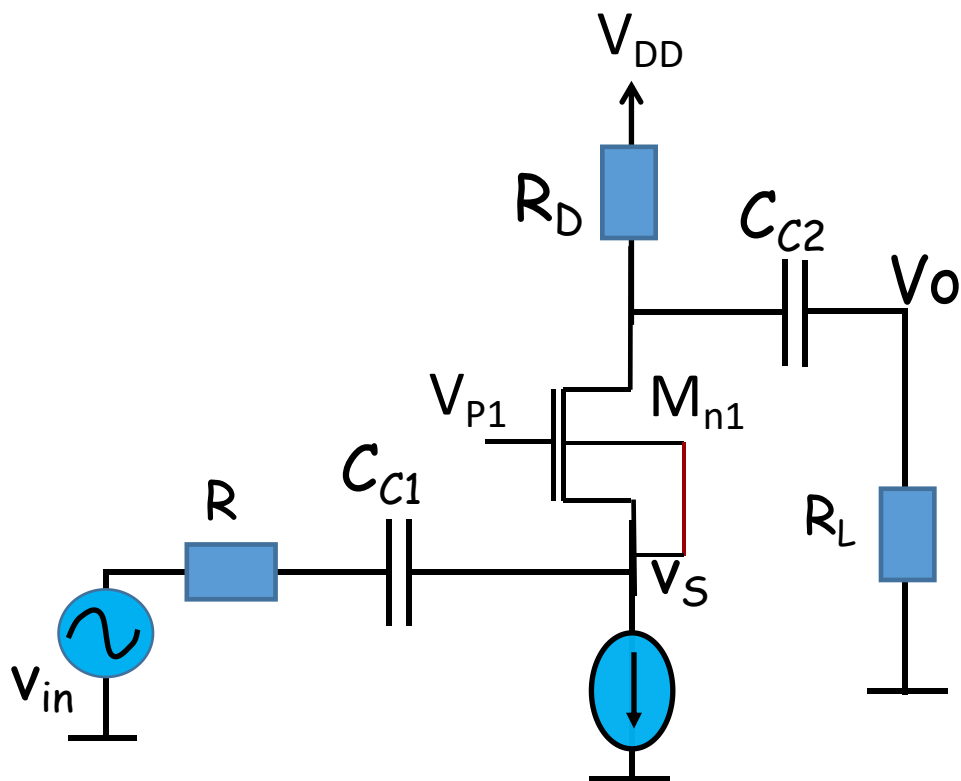
Resposta em frequência: Circuito Gate Comum

1. baixas frequências: Vemos que o circuito tem dois capacitores, o que gera dois polos, um associado a C_{C1} e outro a C_{C2}



Resposta em frequência: Circuito Gate Comum

1. baixas frequências



A função completa do circuito será

$$v_o = g_m v_{in} \frac{R_D R_L s C_{C2}}{(R_D + R_L) s C_{C2} + 1} \cdot \frac{r_e s C_{C1}}{(R + r_e) s C_{C1} + 1}$$

O polo associado ao capacitor C_{C1} é

$$\frac{-1}{(R + r_e) C_{C1}}$$

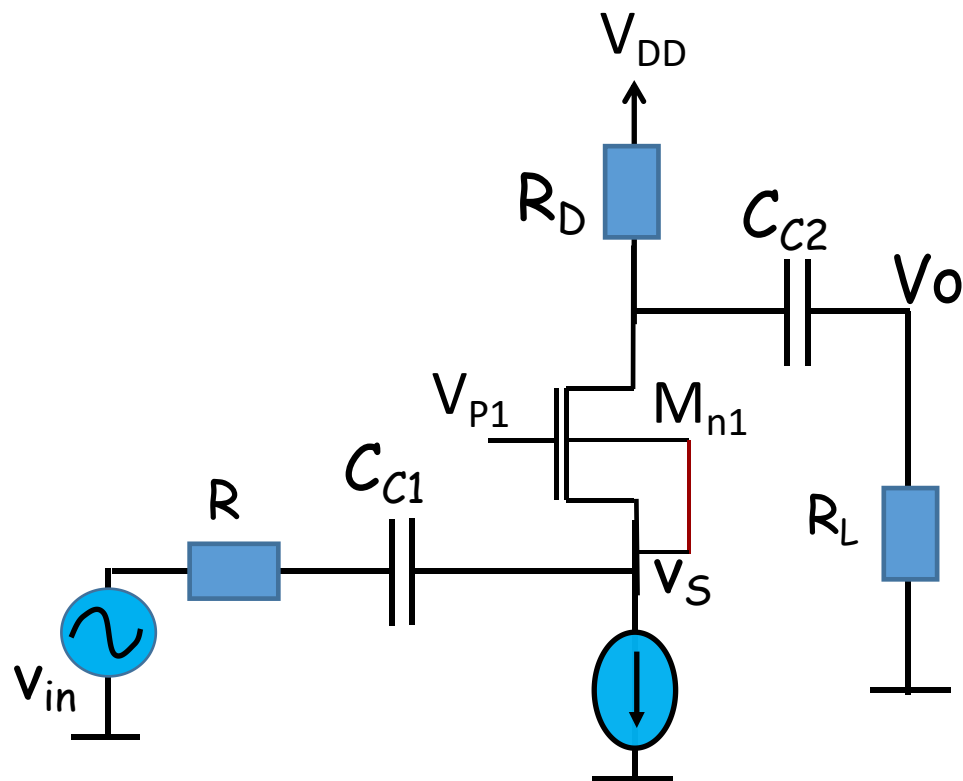
O polo associado ao capacitor C_{C2} é

$$\frac{-1}{(R_D + R_L) C_{C2}}$$

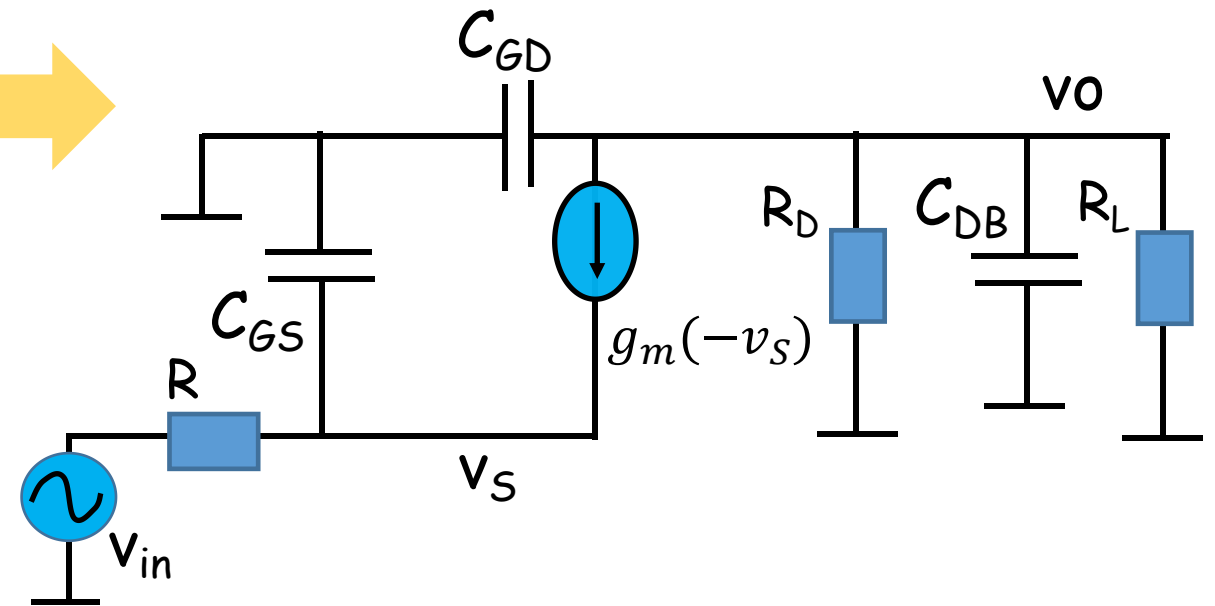


Resposta em frequência: Circuito Gate Comum

2. altas frequências



Peq. Sinais

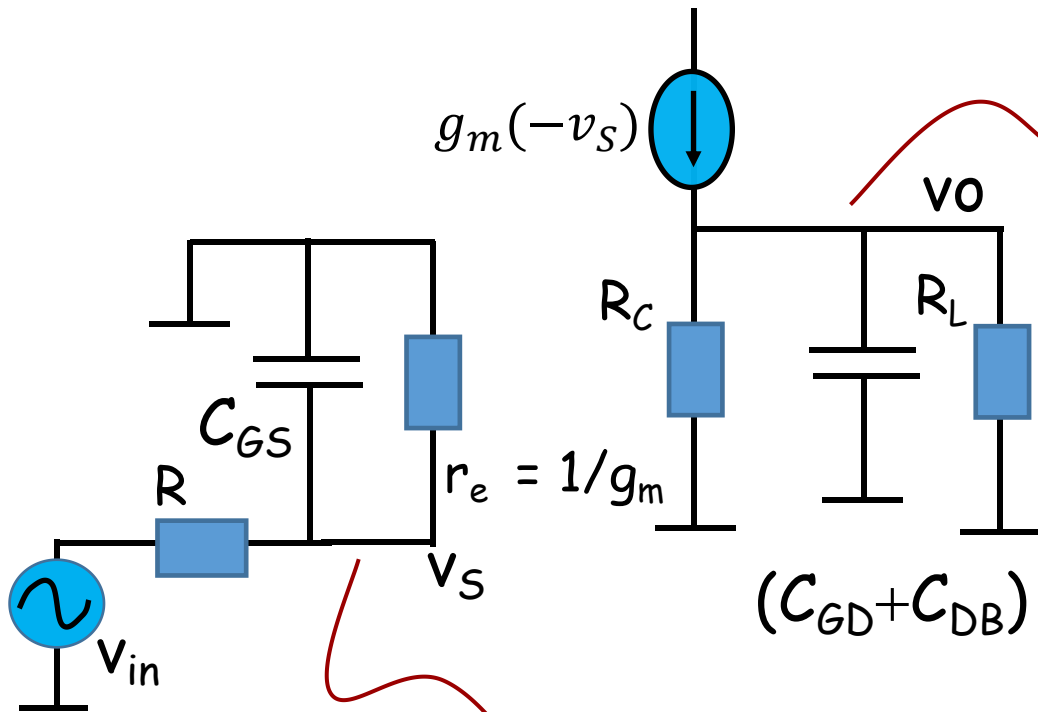


Circuito analogo ao bipolar.
Não há o r_π



Resposta em frequência: Circuito Gate Comum

2. altas frequências: Vemos que o circuito tem dois capacitores, o que gera dois polos, um associado a C_{GS} e outro a $(C_{GD} + C_{DB})$



$$v_o = g_m v_s \frac{R_D // R_L}{(R_D // R_L)s(C_{GD} + C_{DB}) + 1}$$

$$v_E = v_{in} \frac{r_e}{(sC_{GS})Rr_e + R + r_e} = v_{in} \frac{r_e}{R + r_e} \cdot \frac{r_e}{sC_{GS}(R // r_e) + 1}$$

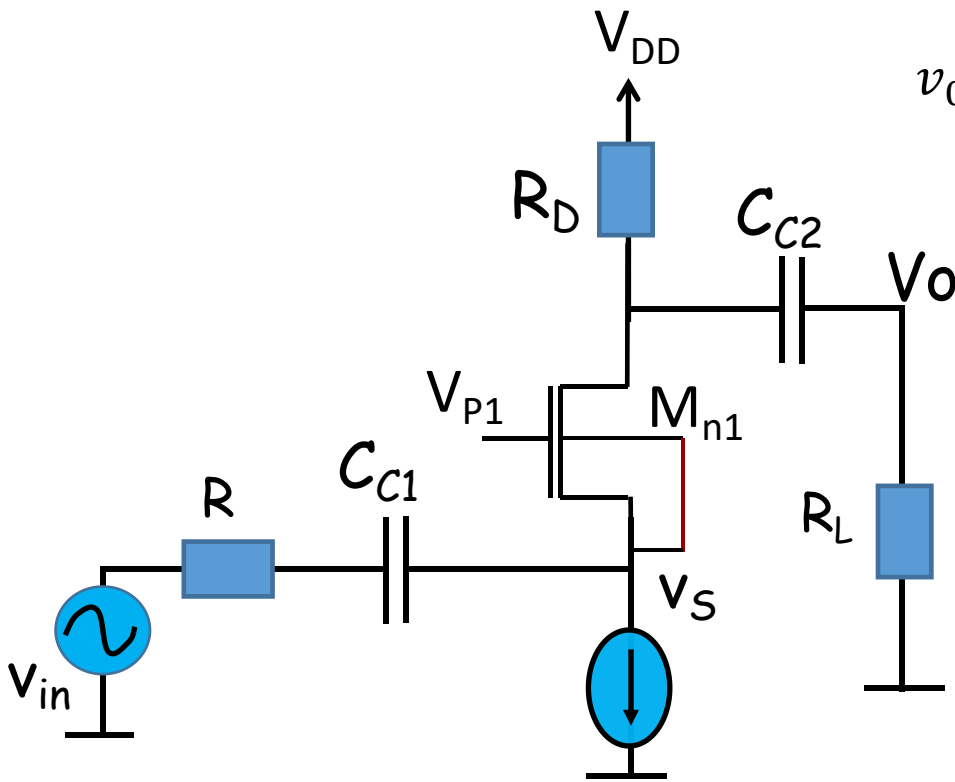


Resposta em frequência: Circuito Gate Comum

2. altas frequências

A função completa do circuito será

$$v_o = g_m v_{in} \frac{R_D R_L}{s(R_D + R_L)(C_{GD} + C_{DB}) + 1} \cdot \frac{r_e}{R + r_e} \cdot \frac{r_e}{sC_{GS}(R // r_e) + 1}$$



Polo associado ao capacitor C_{GS}

$$\frac{-1}{C_{GS}(R // r_e)}$$

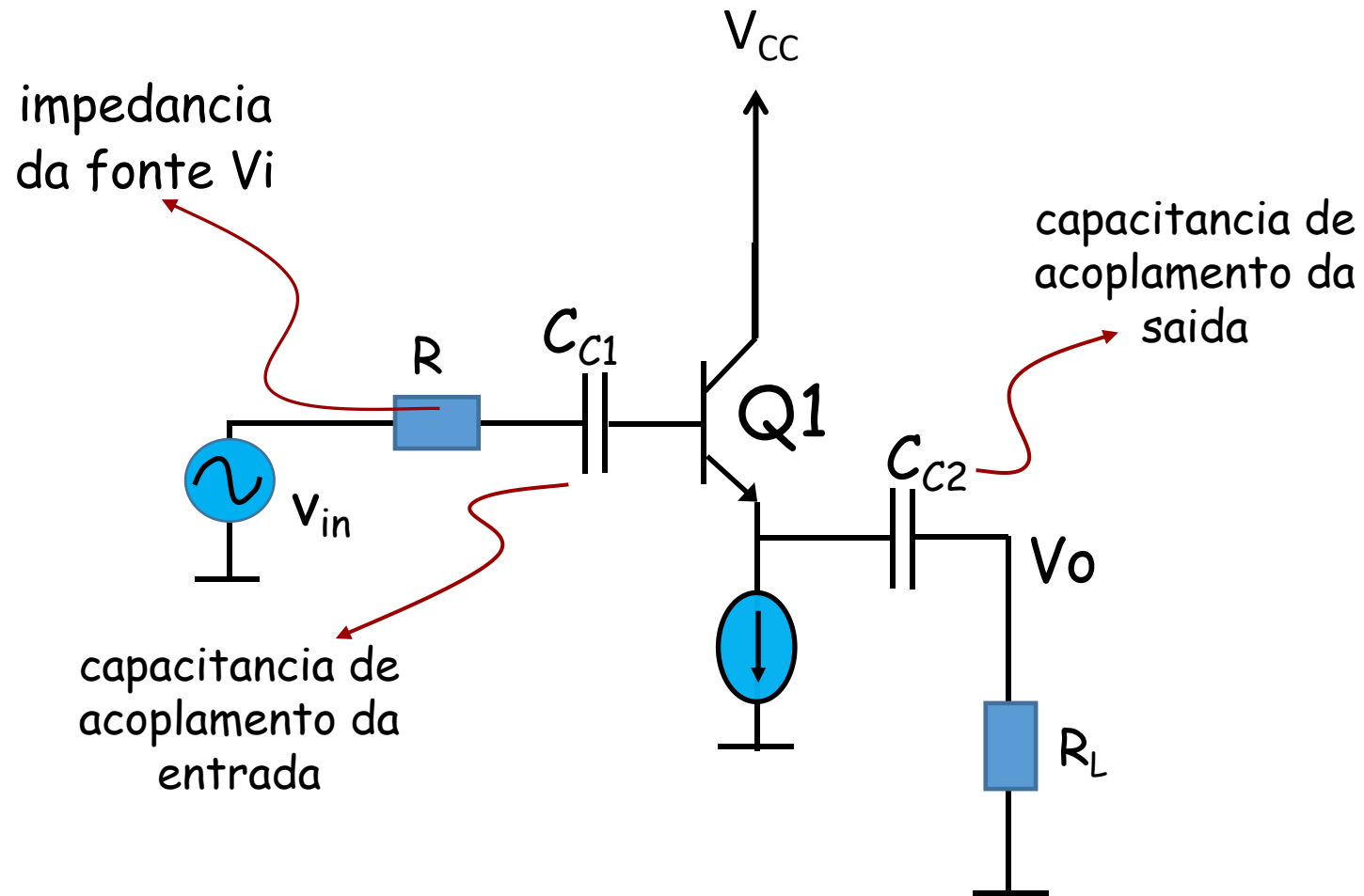
Polo associado ao capacitor $(C_{GD} + C_{DB})$

$$\frac{-1}{(R_C + R_L)(C_{GD} + C_{DB})}$$



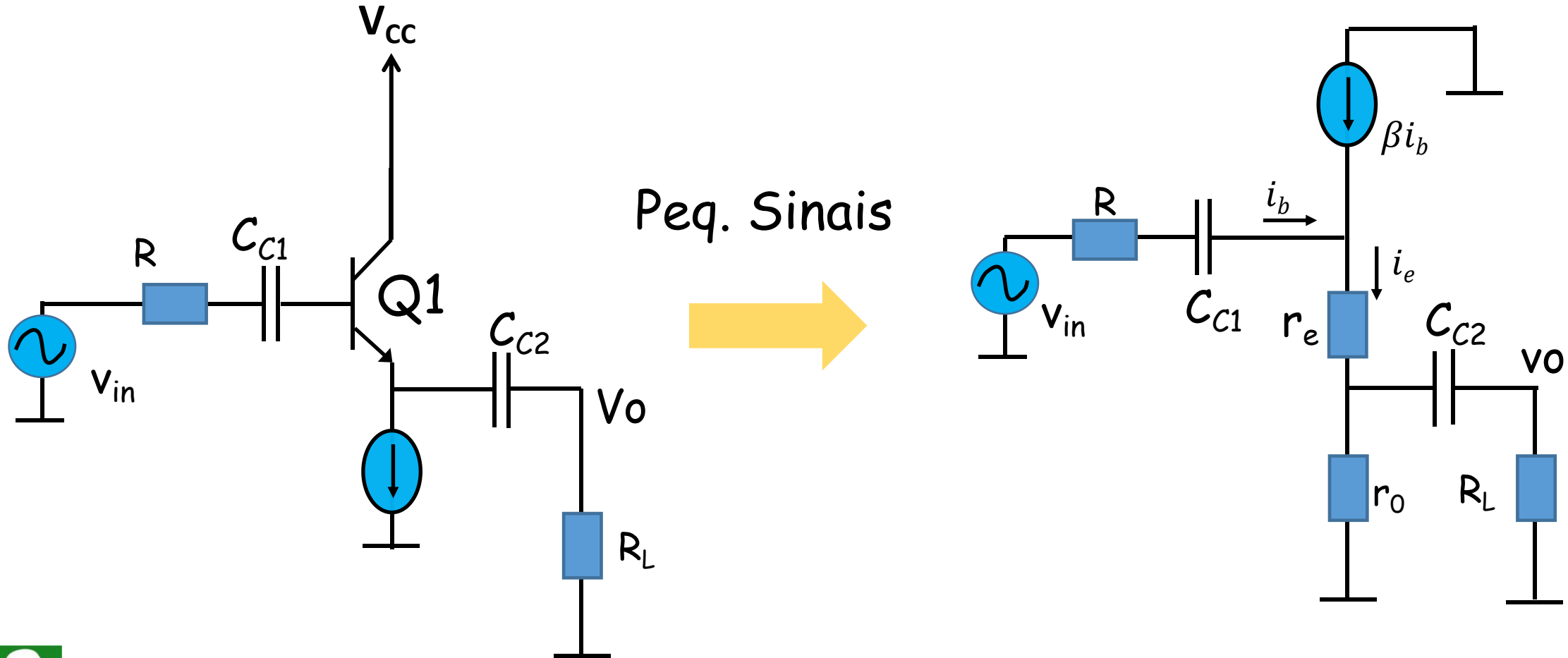
Resposta em frequência: Circuito Coletor Comum

Vamos analisar o comportamento do circuito abaixo em frequência.



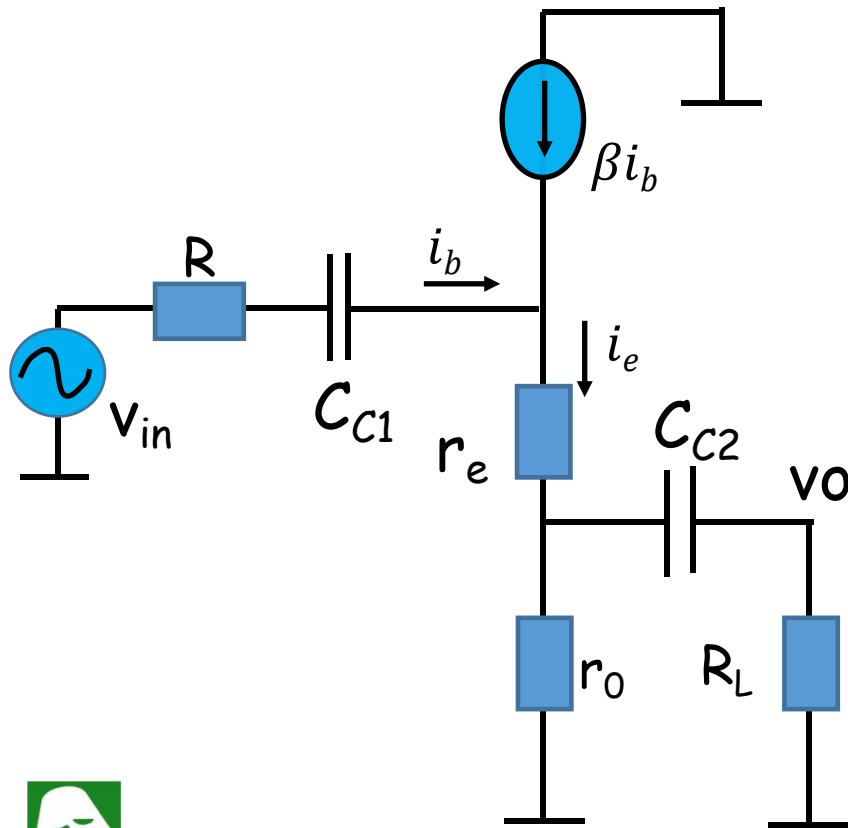
Resposta em frequência: Circuito Coletor Comum

1. baixas frequências: vamos usar aqui o modelo T, pois há circuito ligado ao emissor



Resposta em frequência: Circuito Coletor Comum

1. baixas frequências: Vamos montar uma equação de laço envolvendo v_{in} , i_b e i_e . Vamos desconsiderar r_o para simplificar um pouco a solução (reduz a equação).



$$v_{in} = i_b \left(R + \frac{1}{sC_{C1}} \right) + i_e r_e + i_e \left(R_L + \frac{1}{sC_{C2}} \right)$$

$$v_{in} = i_b \left(\frac{sC_{C1}R + 1}{sC_{C1}} \right) + i_e r_e + i_e \left(\frac{sC_{C2}R_L + 1}{sC_{C2}} \right)$$

$$v_{in} = C_{C2} i_b \left(\frac{sC_{C1}R + 1}{sC_{C2}C_{C1}} \right) + \frac{sC_{C2}C_{C1}}{sC_{C2}C_{C1}} i_e r_e + C_{C1} i_e \left(\frac{sC_{C2}R_L + 1}{sC_{C2}C_{C1}} \right)$$

$$\begin{aligned} sC_{C2}C_{C1}v_{in} \\ = C_{C2}i_b(sC_{C1}R + 1) + sC_{C2}C_{C1}i_e r_e + C_{C1}i_e(sC_{C2}R_L + 1) \end{aligned}$$



Resposta em frequência: Circuito Coletor Comum

1. baixas frequências:

$$sC_{C2}C_{C1}v_{in} = i_b(C_{C2}(sC_{C1}R + 1) + sC_{C2}C_{C1}\beta r_e + C_{C1}\beta(sC_{C2}R_L + 1))$$

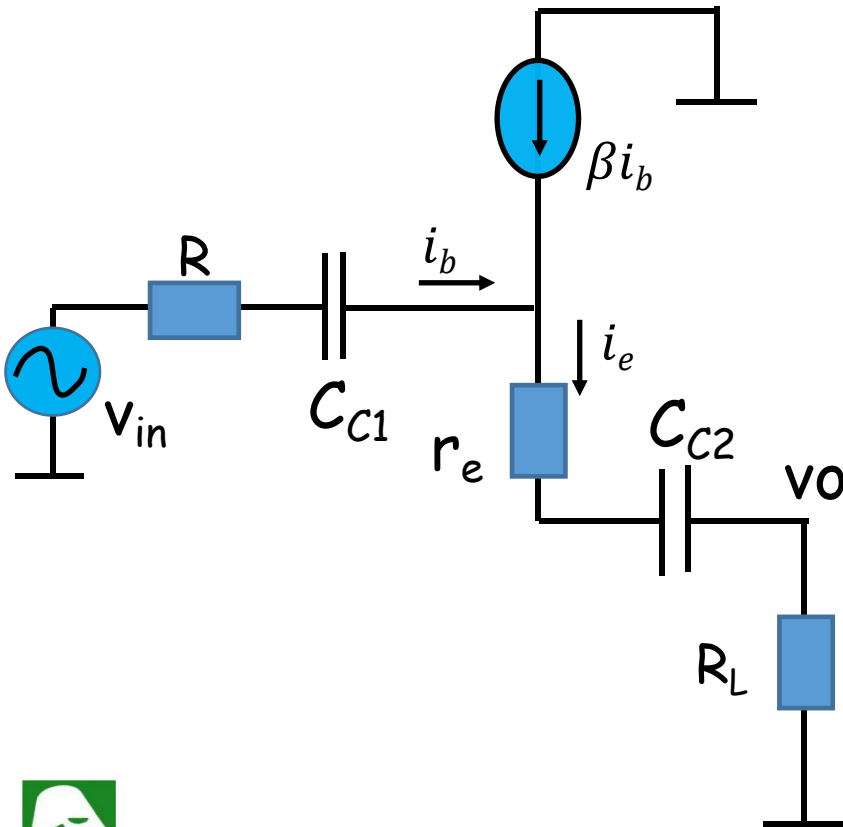
$$sC_{C2}C_{C1}v_{in} = i_b(sC_{C1}C_{C2}(R + \beta r_e + \beta R_L) + \beta C_{C1} + C_{C2})$$

$$i_b = \frac{sC_{C2}C_{C1}v_{in}}{sC_{C1}C_{C2}(R + \beta r_e + \beta R_L) + \beta C_{C1} + C_{C2}}$$

$$v_o = R_L i_e = R_L \beta \frac{sC_{C2}C_{C1}v_{in}}{sC_{C1}C_{C2}(R + \beta r_e + \beta R_L) + \beta C_{C1} + C_{C2}}$$

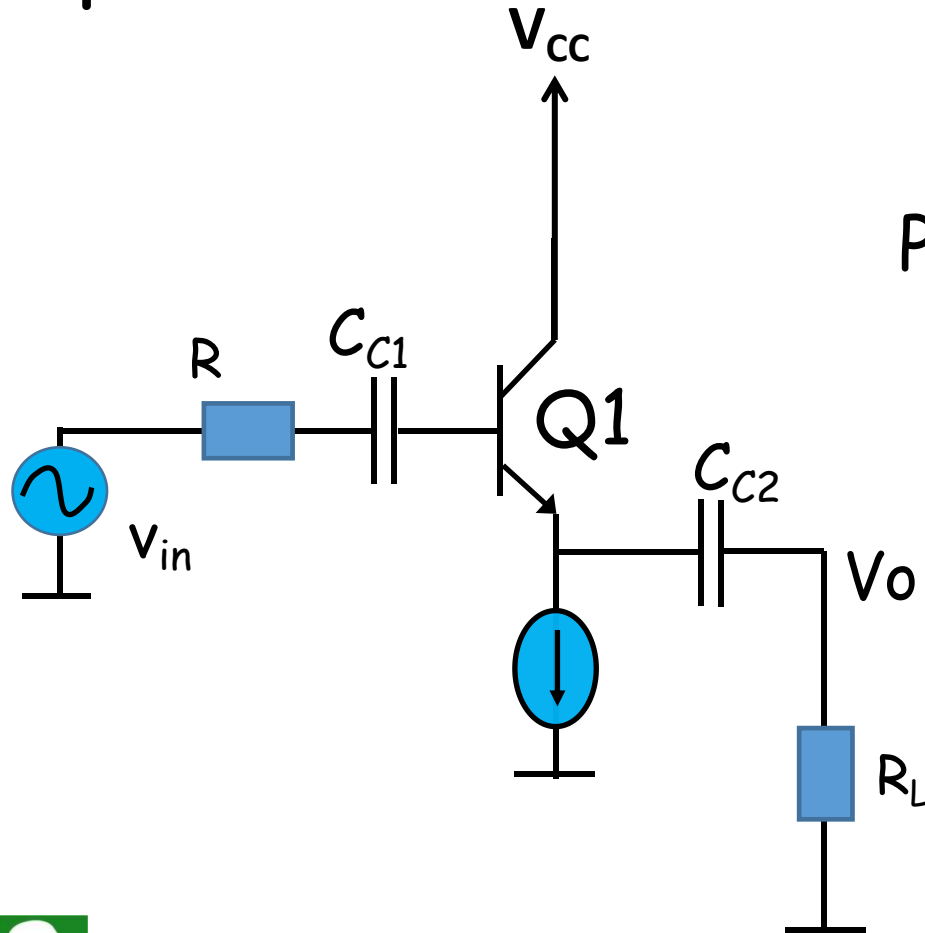
Polo associado aos capacitores

$$-\frac{\beta C_{C1} + C_{C2}}{C_{C1}C_{C2}(R + \beta r_e + \beta R_L)} = -\frac{1}{((\beta C_{C1})//C_{C2})(R/\beta + r_e + R_L)}$$

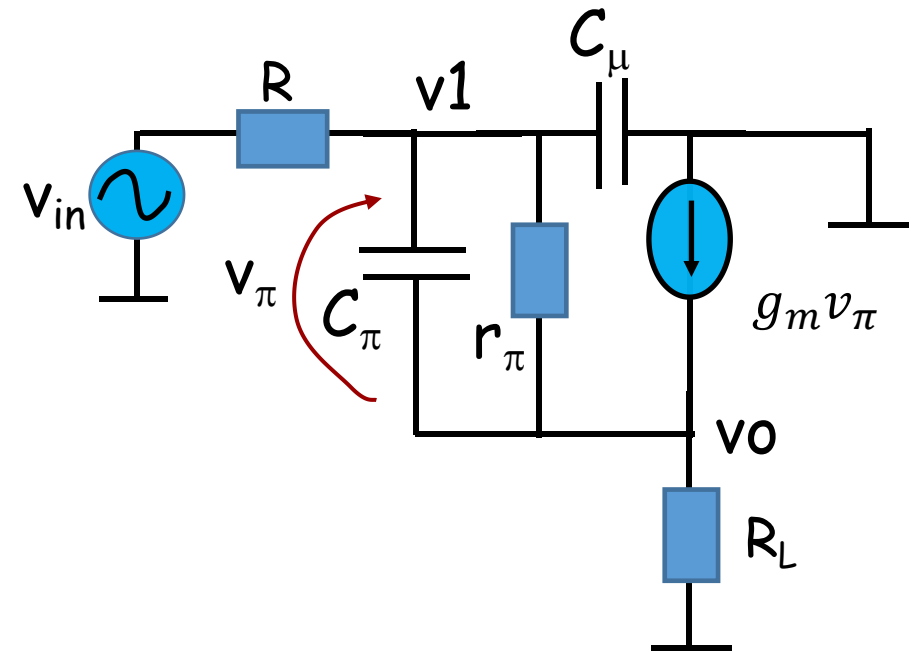


Resposta em frequência: Circuito Coletor Comum

1. Altas frequências: vamos usar aqui o modelo π , que apresenta capacitores



Peq. Sinais



Resposta em frequência: Circuito Coletor Comum

1. Altas frequências: matriz de análise nodal

$$\begin{vmatrix} (g_{\pi} + sC_{\pi} + sC_{\mu}) & (-g_{\pi} - sC_{\mu}) \\ (-g_{\pi} - sC_{\mu}) & (g_L + g_{\pi} + sC_{\pi}) \end{vmatrix} \begin{vmatrix} v_1 \\ v_o \end{vmatrix} = \begin{vmatrix} (v_{in} - v_1)g \\ (v_1 - v_o)g_m \end{vmatrix}$$

$$\begin{vmatrix} (g_{\pi} + sC_{\pi} + sC_{\mu} + g) & (-g_{\pi} - sC_{\mu}) \\ (-g_{\pi} - sC_{\mu} - g_m) & (g_L + g_{\pi} + sC_{\pi} + g_m) \end{vmatrix} \begin{vmatrix} v_1 \\ v_o \end{vmatrix} = \begin{vmatrix} v_{in}g \\ 0 \end{vmatrix}$$

$$v_o = \frac{(sC_{\mu} + g_m + g_{\pi})gv_{in}}{s^2 C_{\mu}C_{\pi} + s(C_{\mu}(g_{\pi} + \frac{1 + g_m R_L}{R_L}) + C_{\pi}(g_L + g)) + g_L(g_{\pi} + g) + gg_m}$$



Resposta em frequência: Circuito Coletor Comum

1. Altas frequências:

$$v_0 = \frac{(sC_\mu + g_m + g_\pi)gv_{in}}{s^2 C_\mu C_\pi + s(C_\mu(g_\pi + \frac{1 + g_m R_L}{R_L}) + C_\pi(g_L + g)) + g_L(g_\pi + g) + gg_m}$$

Vamos aplicar uma das aproximações que já vimos. Supondo que haja um polo dominante, por exemplo $\omega_1 \ll \omega_2$, poderemos escrever

$$D(s) \approx 1 - s \frac{1}{\omega_1} + \frac{s^2}{\omega_1 \omega_2}$$

onde ω_1 e ω_2 são os polos e $D(s)$ é o denominador. Comparando $D(s)$ com o denominador da equação de v_0 teremos então

$$\omega_1 \approx - \frac{g_L(g_\pi + g) + gg_m}{C_\mu(g_\pi + \frac{1 + g_m R_L}{R_L}) + C_\pi(g_L + g)}$$



Resposta em frequência: Circuito Coletor Comum

1. Altas frequências:

$$\omega_1 \approx - \frac{g_L(g_\pi + g) + gg_m}{C_\mu(g_\pi + \frac{1 + g_m R_L}{R_L}) + C_\pi(g_L + g)}$$

Podemos fazer algumas simplificações. Primeiro consideremos $g_m \gg g_\pi$. Então

$$\omega_1 \approx - \frac{g_L(g_\pi + g) + gg_m}{C_\mu(g_L + g_m) + C_\pi(g_L + g)} = - \frac{g_L g_\pi + g(g_m + g_L)}{C_\mu(g_L + g_m) + C_\pi(g_L + g)} = - \frac{g_L g_\pi + g \frac{1 + g_m R_L}{R_L}}{C_\mu \frac{1 + g_m R_L}{R_L} + C_\pi(g_L + g)}$$

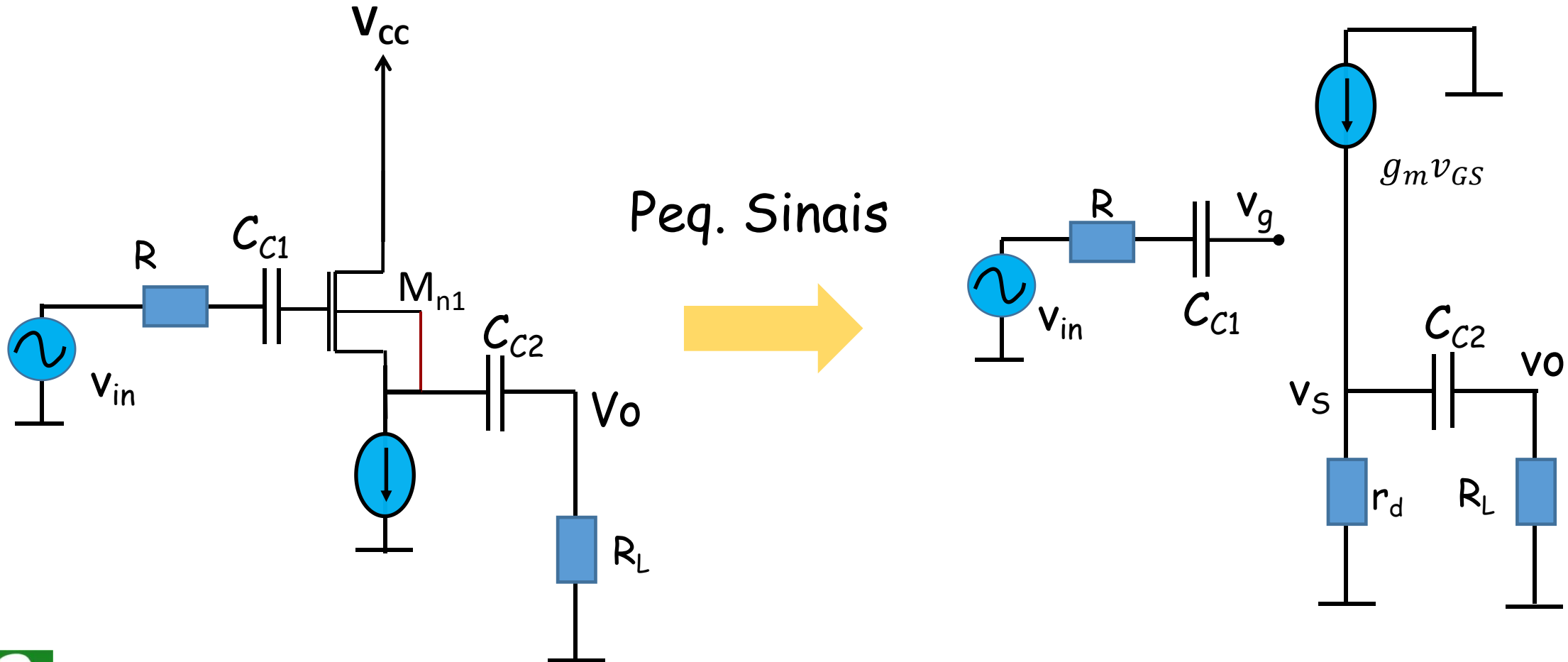
Consideremos $g_L \gg g$ (ou $R_L \ll R$, que é a situação quando um coletor comum é necessário), então

$$\omega_1 \approx - \frac{g_L g_\pi + g \frac{1 + g_m R_L}{R_L}}{C_\mu \frac{1 + g_m R_L}{R_L} + C_\pi g_L} = - \frac{g_\pi + g(1 + g_m R_L)}{C_\mu(1 + g_m R_L) + C_\pi} = \frac{-1}{(C_\mu + C_\pi/(1 + g_m R_L)) \cdot (R/(r_\pi(1 + g_m R_L)))}$$



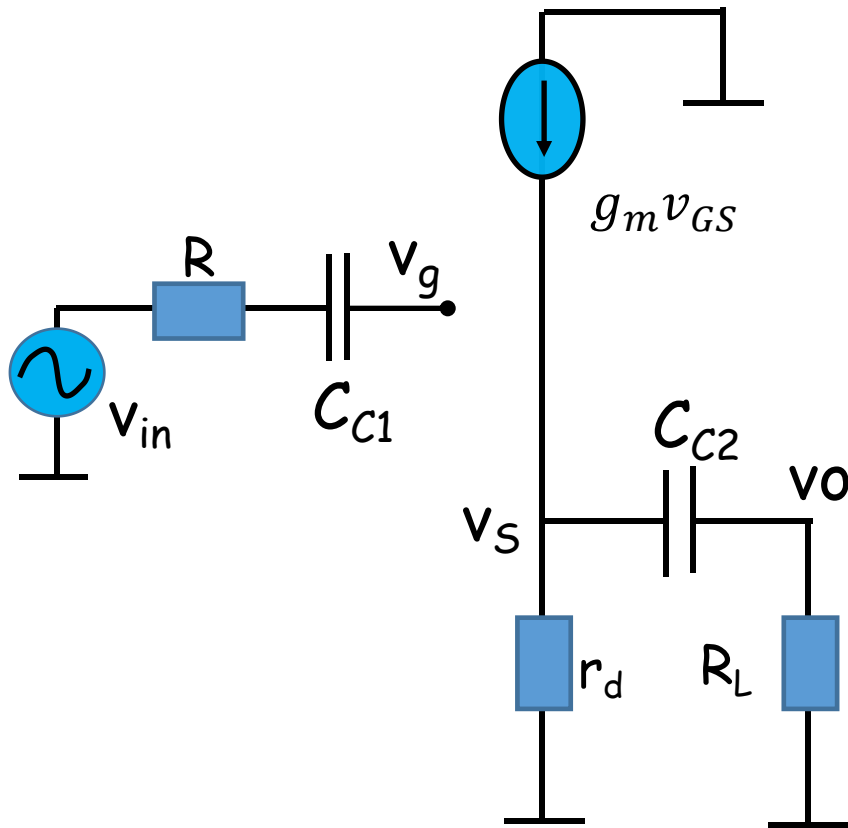
Resposta em frequência: Circuito Dreno Comum

1. baixas frequências:

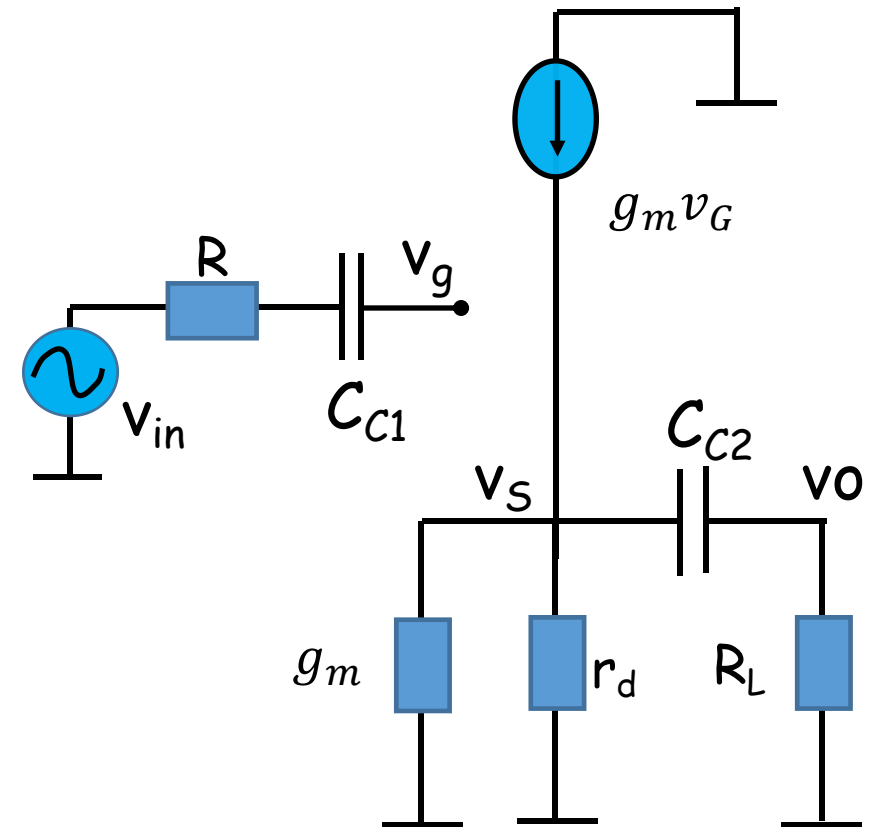


Resposta em frequência: Circuito Dreno Comum

1. baixas frequências:

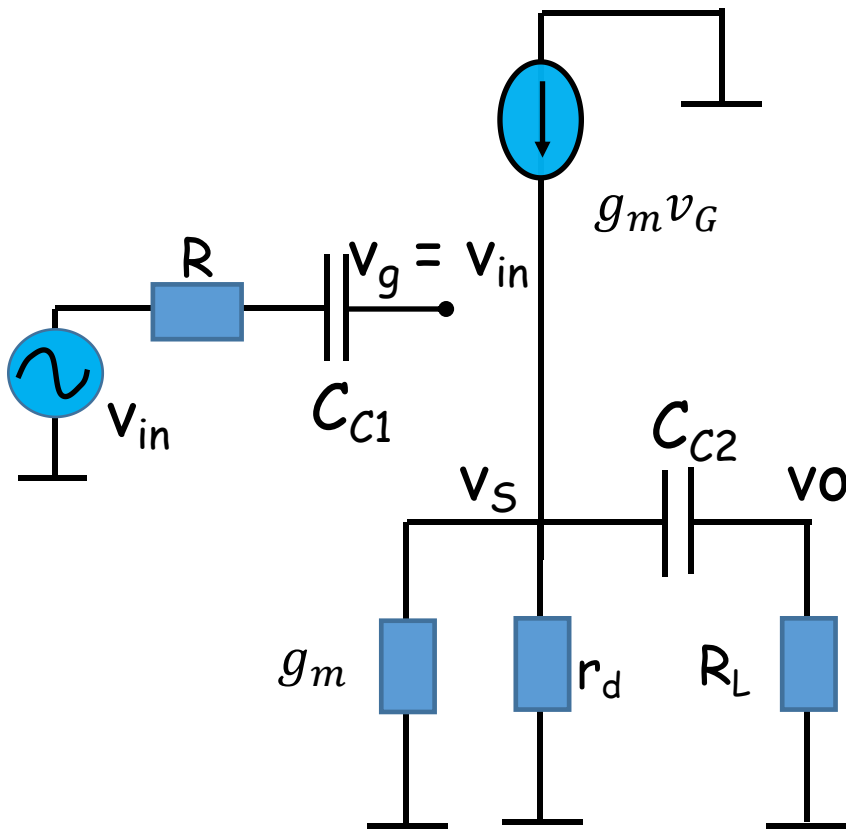


Peq. Sinais



Resposta em frequência: Circuito Dreno Comum

1. baixas frequências:



Peq. Sinais



$$v_o = v_{in} g_m \frac{\left(\frac{1}{g_m} // r_d\right)}{\frac{1}{g_m} // r_d + 1/(sC_{C2}) + R_L} R_L$$

$$v_o = v_{in} g_m \frac{\left(\frac{1}{g_m} + r_d\right)}{\left(\frac{1}{g_m} + r_d + R_L\right)sC_{C2} + 1} R_L$$

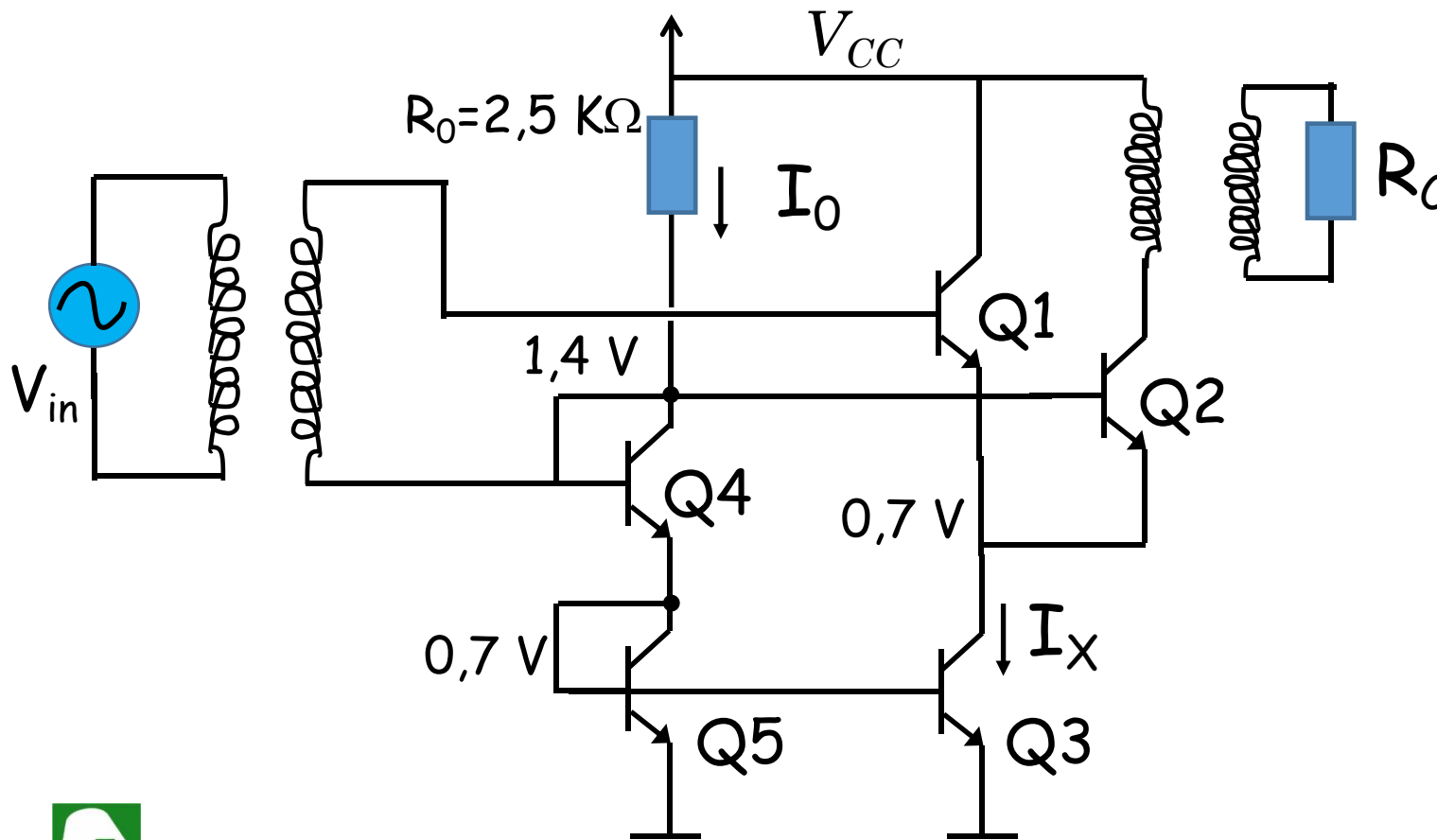
Polo associado ao capacitor C_{C2}

$$- \frac{1}{\left(\left(\frac{1}{g_m} // r_d\right) + R_L\right)C_{C2}}$$



Configuração Coletor Comum + Base Comum

Como podemos fazer com que as correntes I_{C1} e I_{C2} seja iguais?
Considere o circuito abaixo



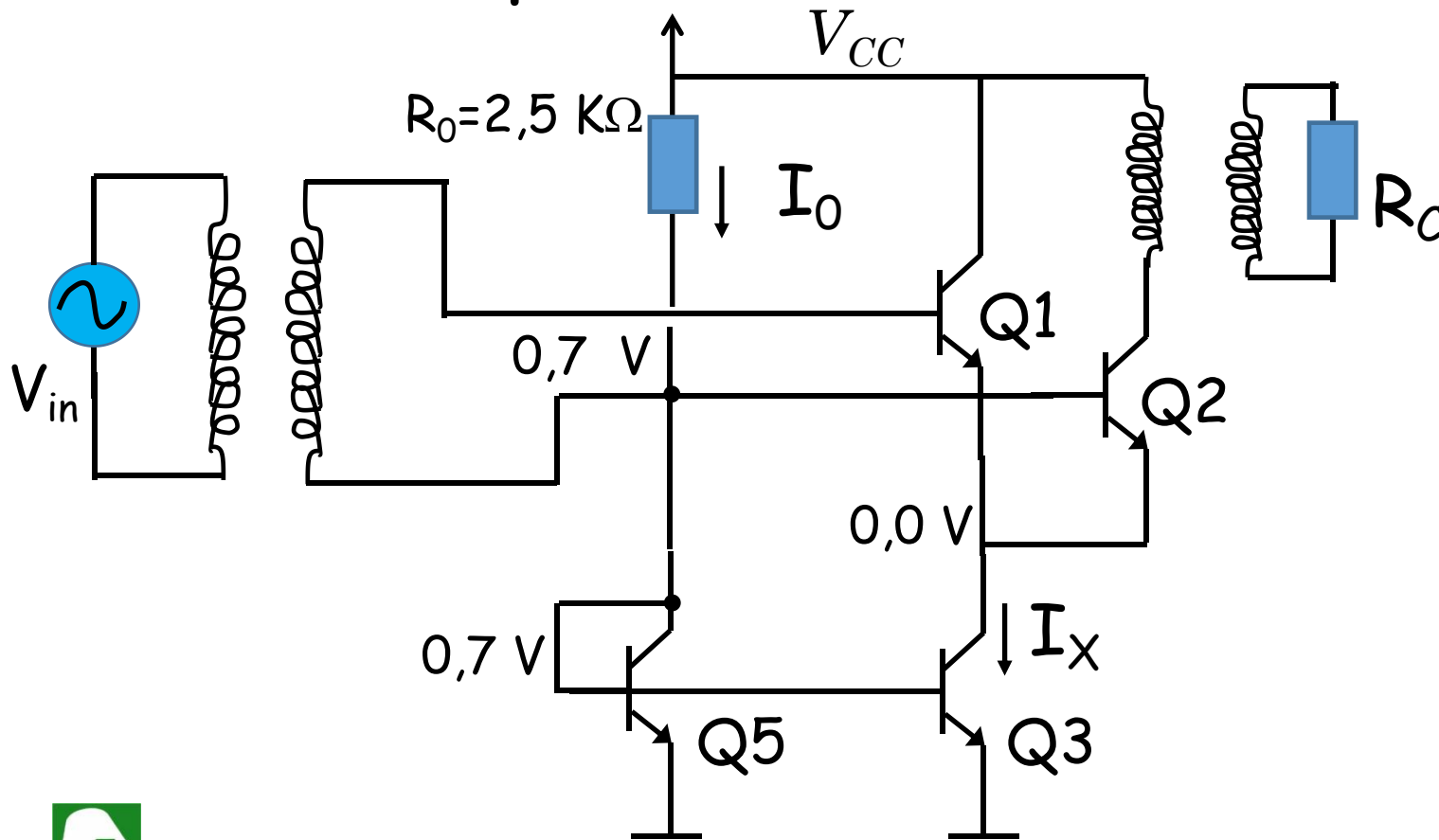
Nesse circuito

- Q1 e Q2 formam o par Coletor Comum+Base Comum
- Q3, Q4 e Q5 formam a polarização
- na polarização os transformadores são curto



Configuração Coletor Comum + Base Comum

O transistor Q4 serve apenas para elevar a tensão aplicada a base de Q1 e Q2. Caso ele não seja colocado, a tensão na base de Q1 e Q2 será 0,7V e, conseqüentemente, a tensão no coletor de Q3 será zero.



Neste caso Q3 não espelha corrente e a polarização não ficará correta.



Configuração Coletor Comum + Base Comum

- ✓ Corrente I_0 ($\beta \gg 1$)

$$I_0 = \frac{V_{CC} - 2V_{BE}}{R_0}$$

- ✓ Transistores Q1 e Q2 tem as mesmas tensões de emissor, base e coletor. Assim terão a mesma corrente de coletor ($I_x/2$)
- ✓ valor de I_x depende da relação entre os transistores Q3 e Q5, Caso eles sejam iguais, teremos que $I_x = I_0$
- ✓ O circuito é um amplificador de sinais RF (alta frequência)



Configuração Coletor Comum + Base Comum

Transformador ideal (sem perdas e acoplamento magnético perfeito ($k=1$))

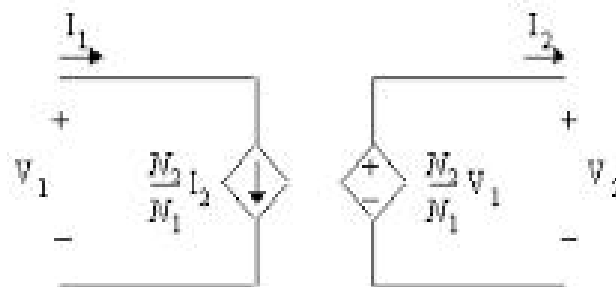
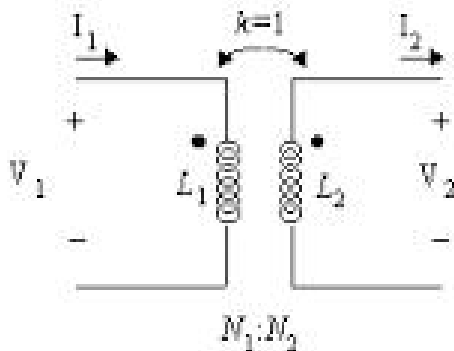
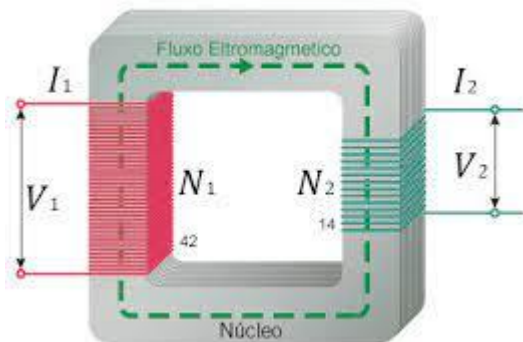
- ✓ N_1 número de espiras no primário
- ✓ N_2 número de espiras no secundário

- ✓ tensão na saída $V_2 = V_1 \frac{N_2}{N_1}$

- ✓ corrente na entrada $I_1 = I_2 \frac{N_2}{N_1}$

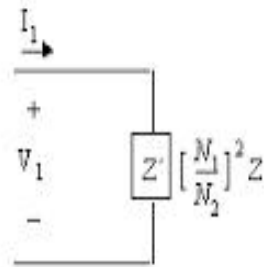
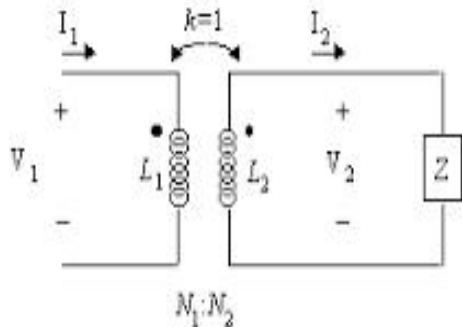
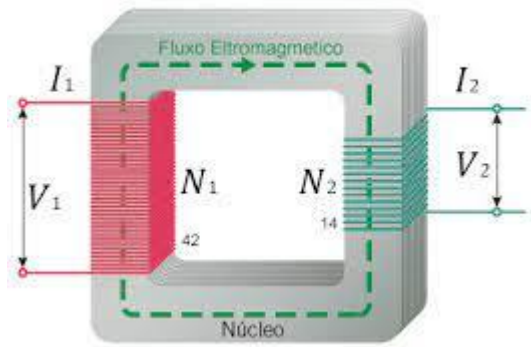
- ✓ (Potencia na entrada P_1) = (Potencia na saída P_2)

$$P_2 = I_2 V_2 = I_2 V_1 \frac{N_2}{N_1} = I_2 \frac{N_2}{N_1} V_1 = I_1 V_1 = P_1$$



Configuração Coletor Comum + Base Comum

Transformador ideal (sem perdas e acoplamento magnético perfeito ($k=1$))



✓ impedancia vista pelo primário

$$Z_1 = \frac{V_1}{I_1} = \frac{V_2 \frac{N_1}{N_2}}{I_2 \frac{N_2}{N_1}} = \frac{V_2}{I_2} \left(\frac{N_1}{N_2} \right)^2 = Z \left(\frac{N_1}{N_2} \right)^2$$

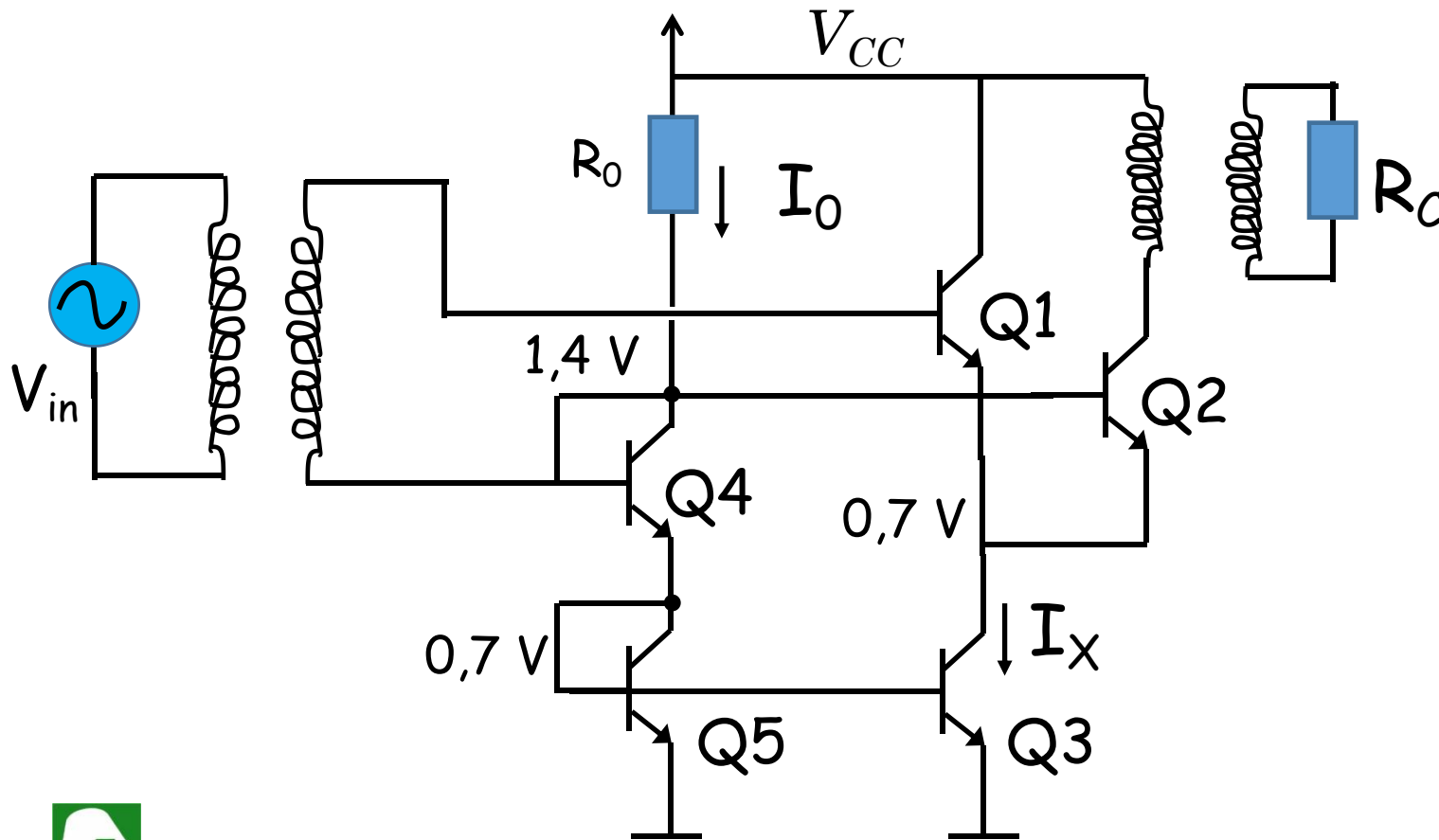
onde Z é a impedancia no secundário



Configuração Coletor Comum + Base Comum

Desejo que as correntes I_c em Q1 e Q2 sejam de 1 mA.

Qual o valor que deve ser usado em R_0 ?

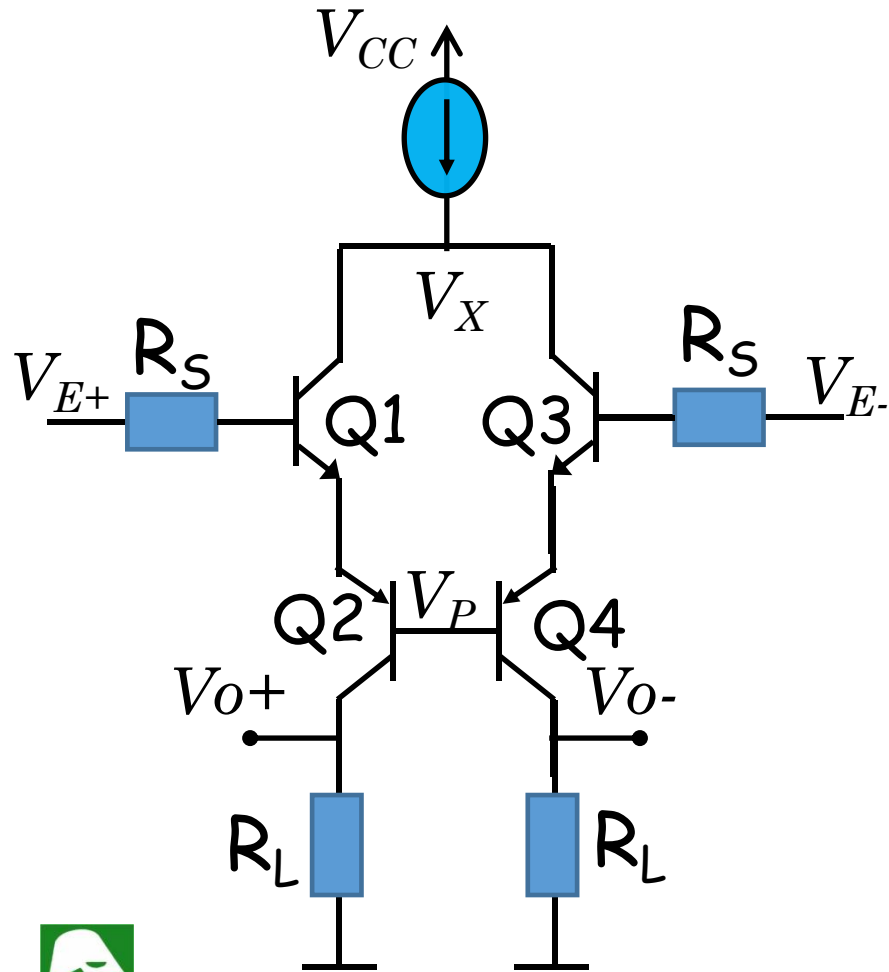


- β é grande
- $V_{CC} = 6,4 \text{ V}$
- $V_{BE} = 0,7 \text{ V}$
- Q3 tem o dobro da área de Q5

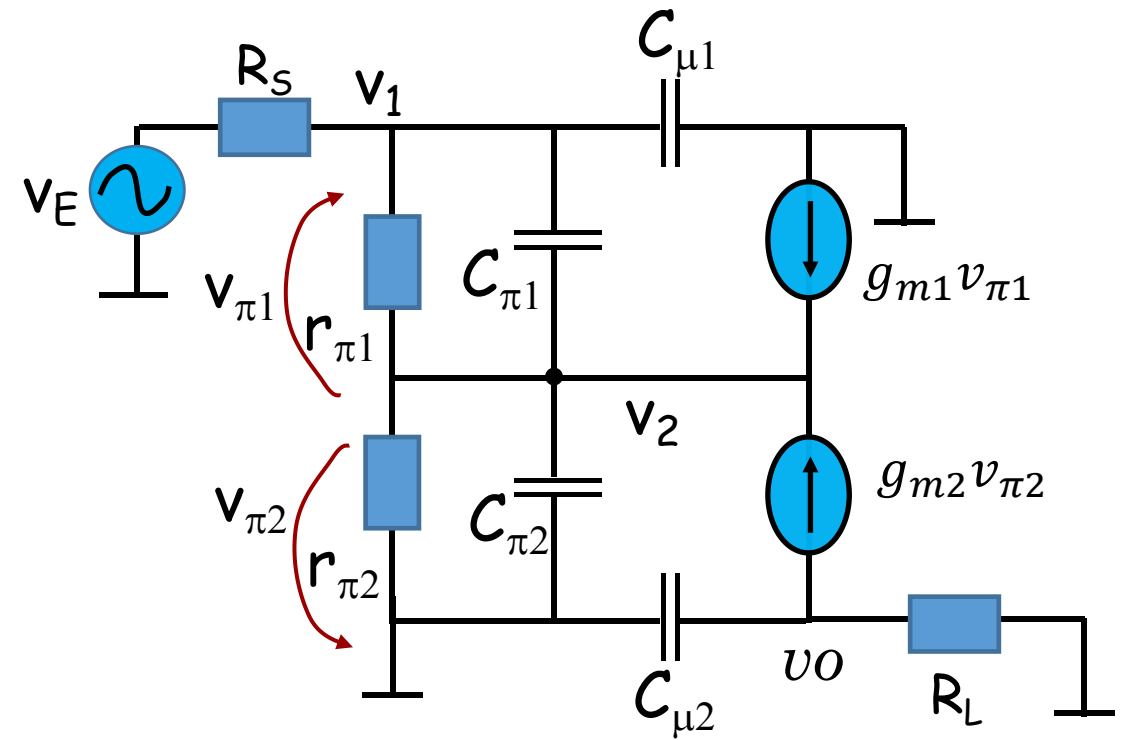


Par diferencial com Coletor Comum + Base Comum

Como no par diferencial, podemos mostrar que para entrada diferencial, pela simetria, a tensão em V_X será constante (zero em pequenos sinais)

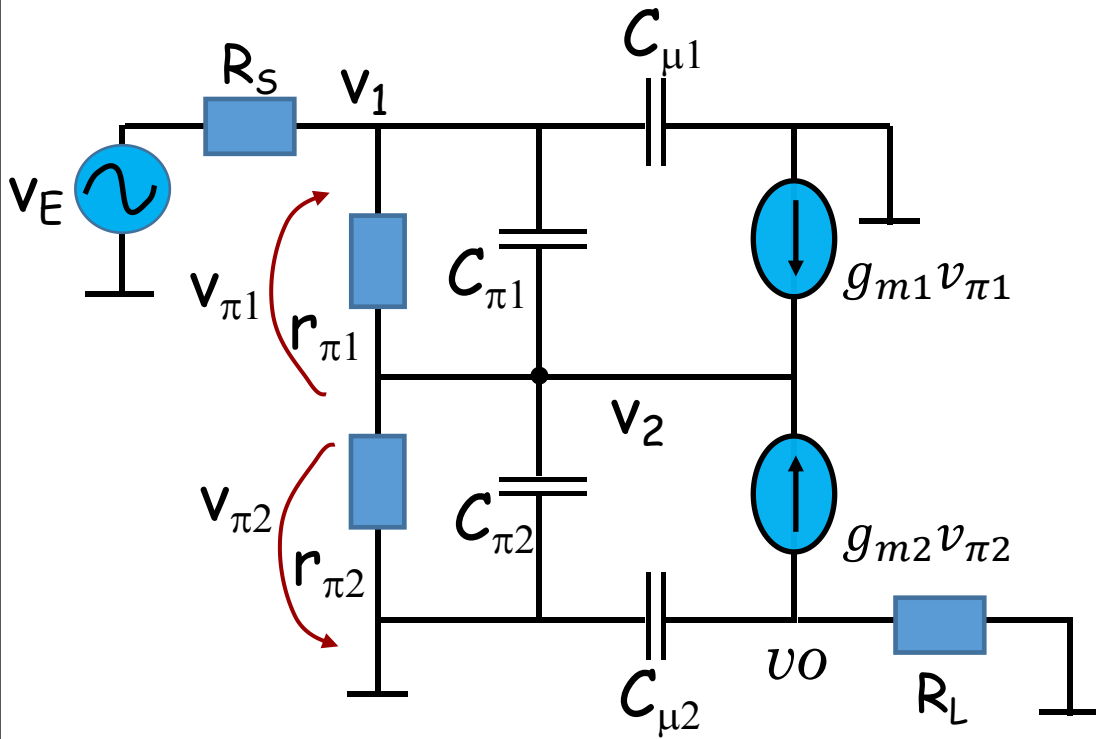


pequenos
sinais
(sem r_o)



Par diferencial com Coletor Comum + Base Comum

O modelo de pequenos sinais simplificado, sem r_o , está abaixo



Fazendo análise nodal no nó V2 teremos

$$\frac{v_2 - v_1}{r_{\pi 1}} + \frac{v_2}{r_{\pi 2}} + (v_2 - v_1)sC_{\pi 1} + v_2sC_{\pi 2} + g_{m2}v_2 = g_{m1}(v_1 - v_2)$$

$$v_2\left(\frac{1}{r_{\pi 1}} + \frac{1}{r_{\pi 2}} + sC_{\pi 1} + sC_{\pi 2} + g_{m2} + g_{m1}\right) = v_1\left(\frac{1}{r_{\pi 1}} + sC_{\pi 1} + g_{m1}\right)$$



Par diferencial com Coletor Comum + Base Comum

Vamos agora considerar que Q1 e Q2 são iguais para podermos simplificar o resultado. Claro que isso será uma aproximação, pois um transistor NPN, Q1, não será realmente igual a um PNP, Q2.

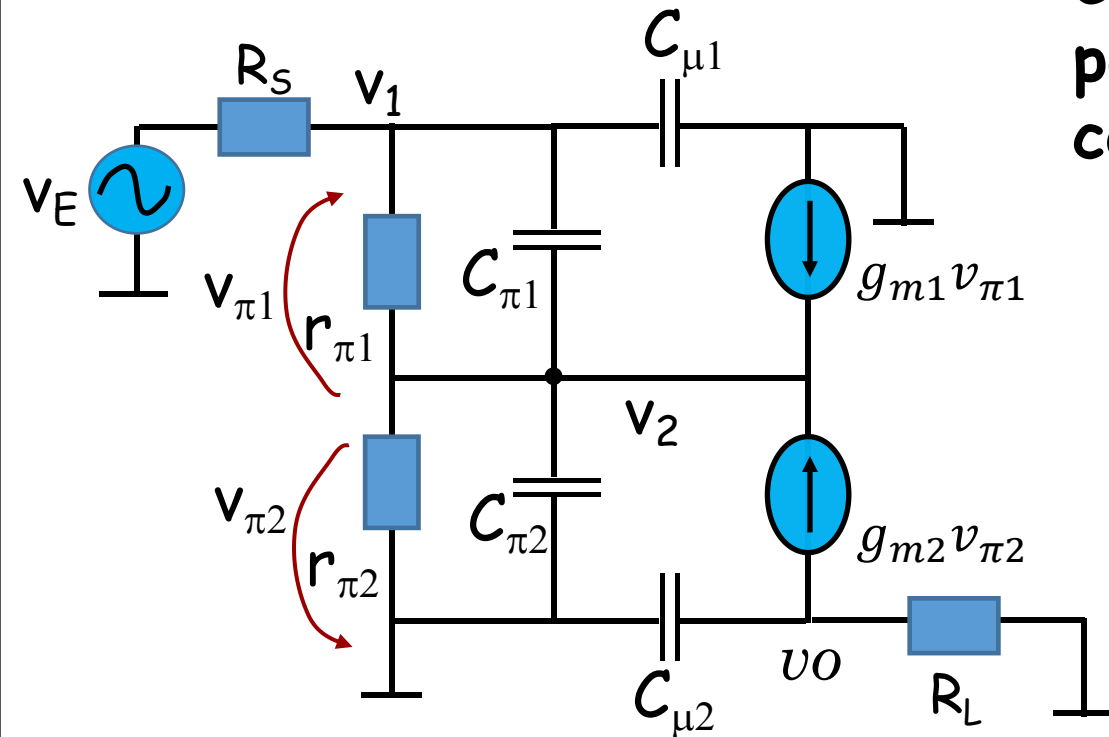
Considerando os transistores iguais, e passando por eles a mesma corrente de coletor, podemos escrever que

$$g_{m1} = g_{m2} = g_m,$$

$$r_{\pi1} = r_{\pi2} = r_{\pi},$$

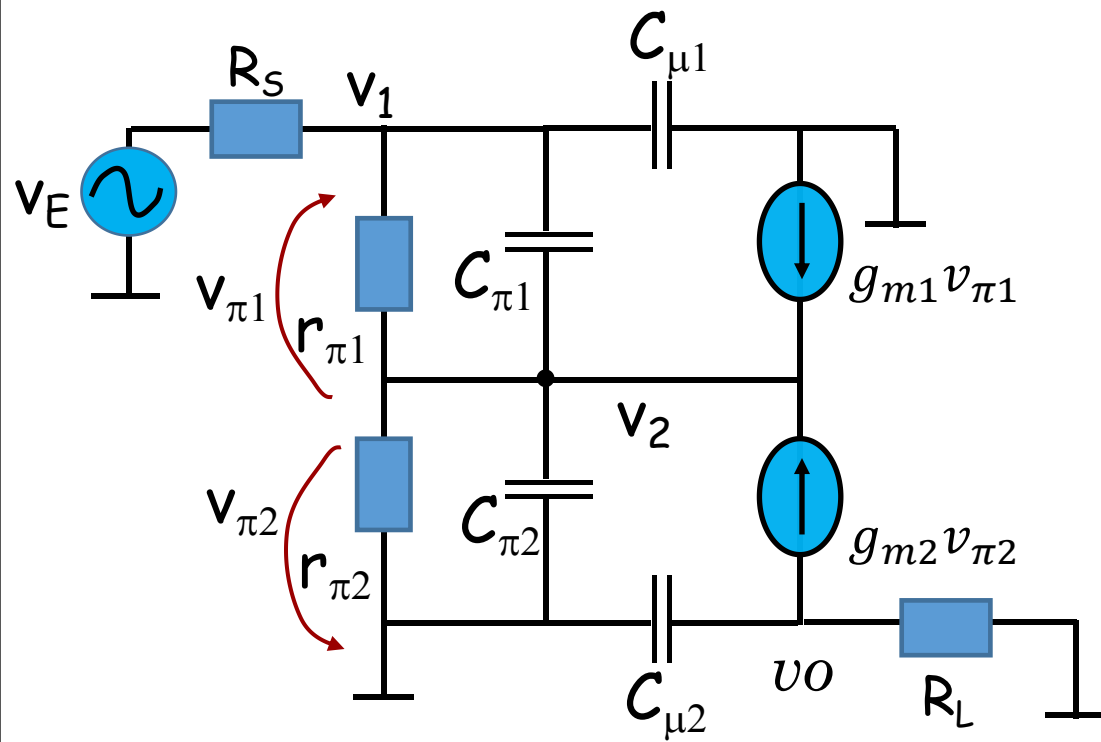
$$C_{\pi1} = C_{\pi2} = C_{\pi},$$

$$C_{\mu1} = C_{\mu2} = C_{\mu}$$



Par diferencial com Coletor Comum + Base Comum

Sendo assim



$$v_2 \left(\frac{2}{r_{\pi}} + 2sC_{\pi} + 2g_m \right) = v_1 \left(\frac{1}{r_{\pi}} + sC_{\pi} + g_m \right)$$

$$v_2 = \frac{v_1}{2}$$

Com este resultado podemos redesenhar o circuito. Importante notar que

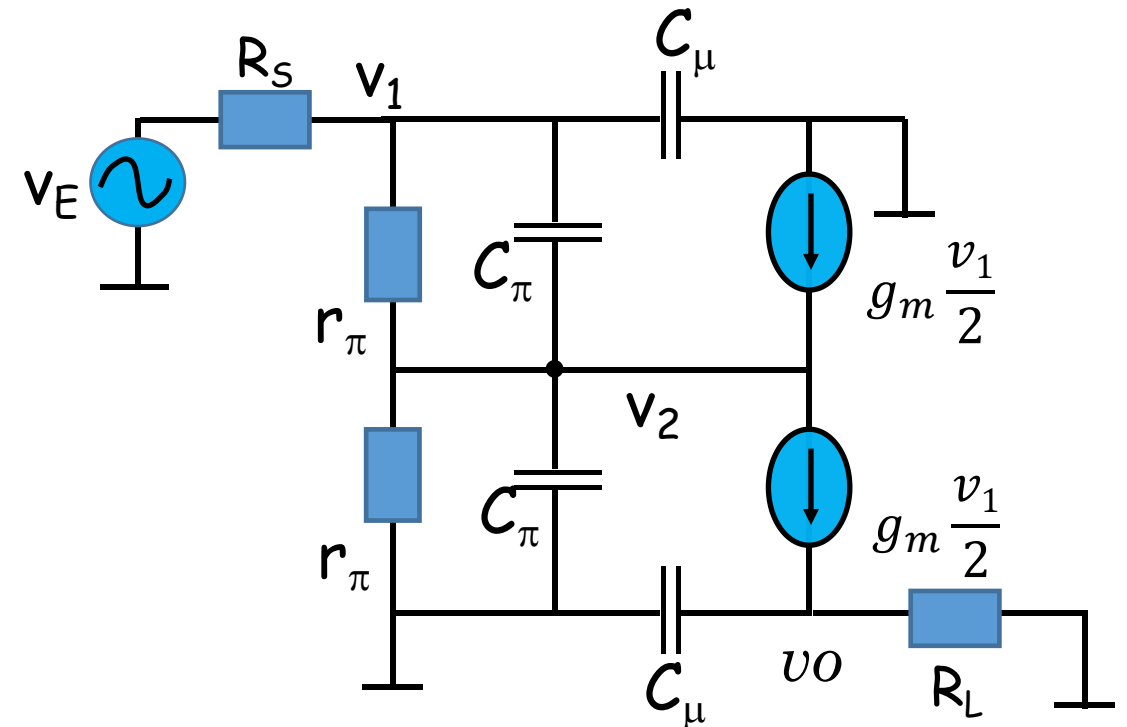
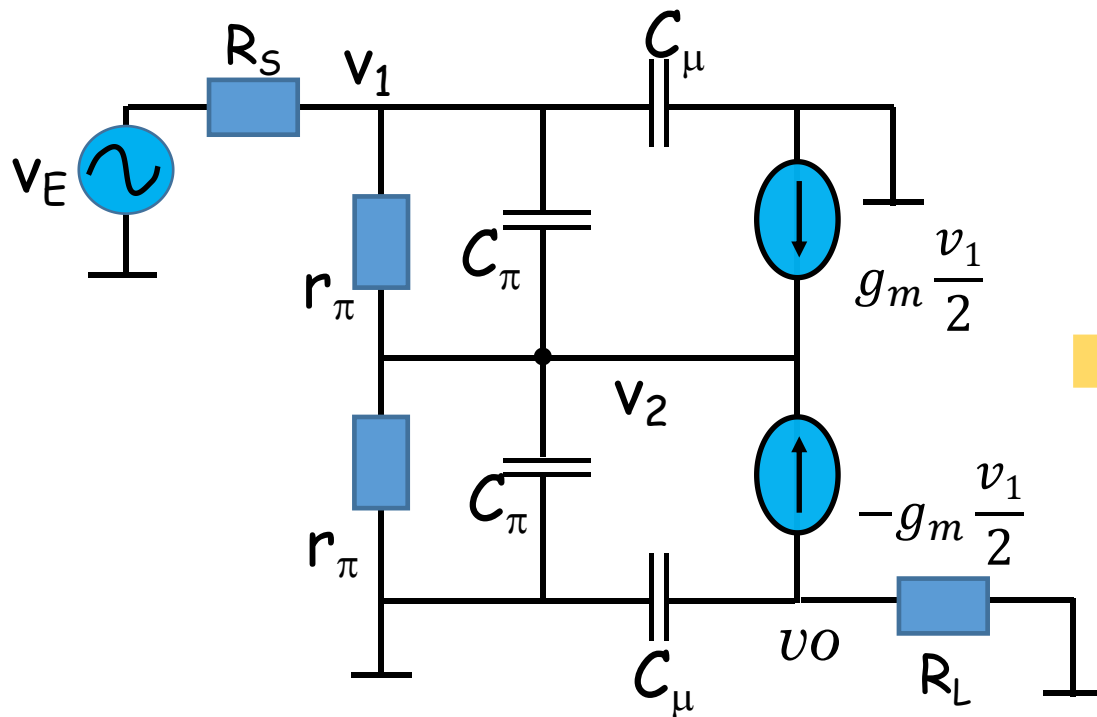
$$v_{\pi 1} = \frac{v_1}{2}$$

$$v_{\pi 2} = -\frac{v_1}{2}$$



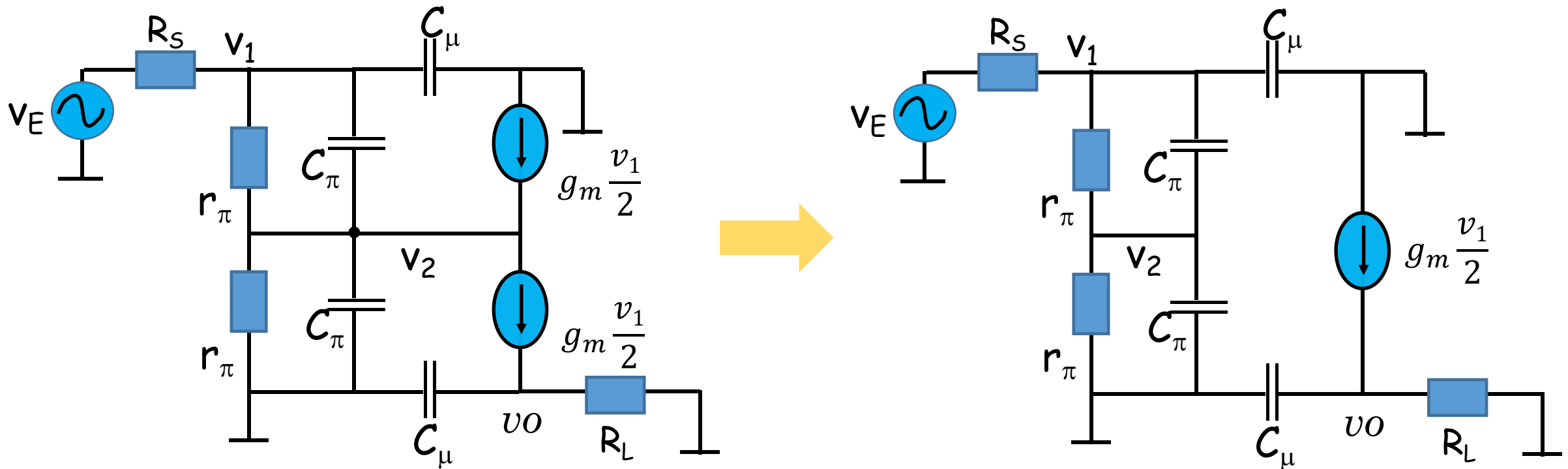
Par diferencial com Coletor Comum + Base Comum

- ✓ A direita, está o circuito com alterações de nomes e das tensões de controle das fontes de corrente.
- ✓ a esquerda redirecionamos a fonte de corrente g_{m2}



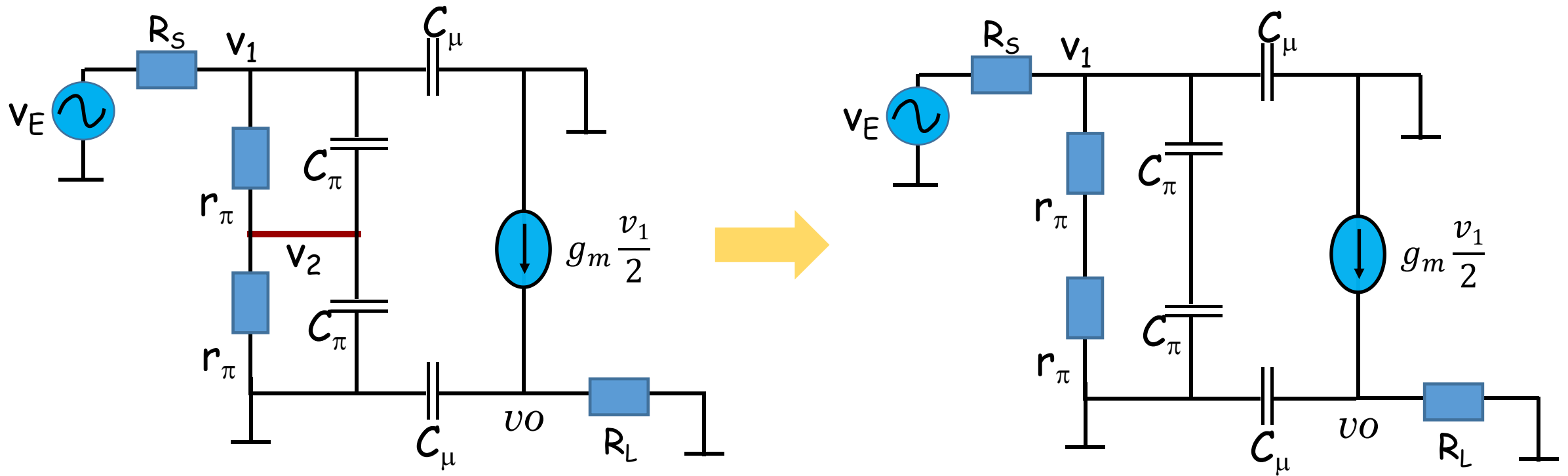
Par diferencial com Coletor Comum + Base Comum

Note que as fontes de corrente são iguais, assim podem ser trocadas por apenas uma fonte



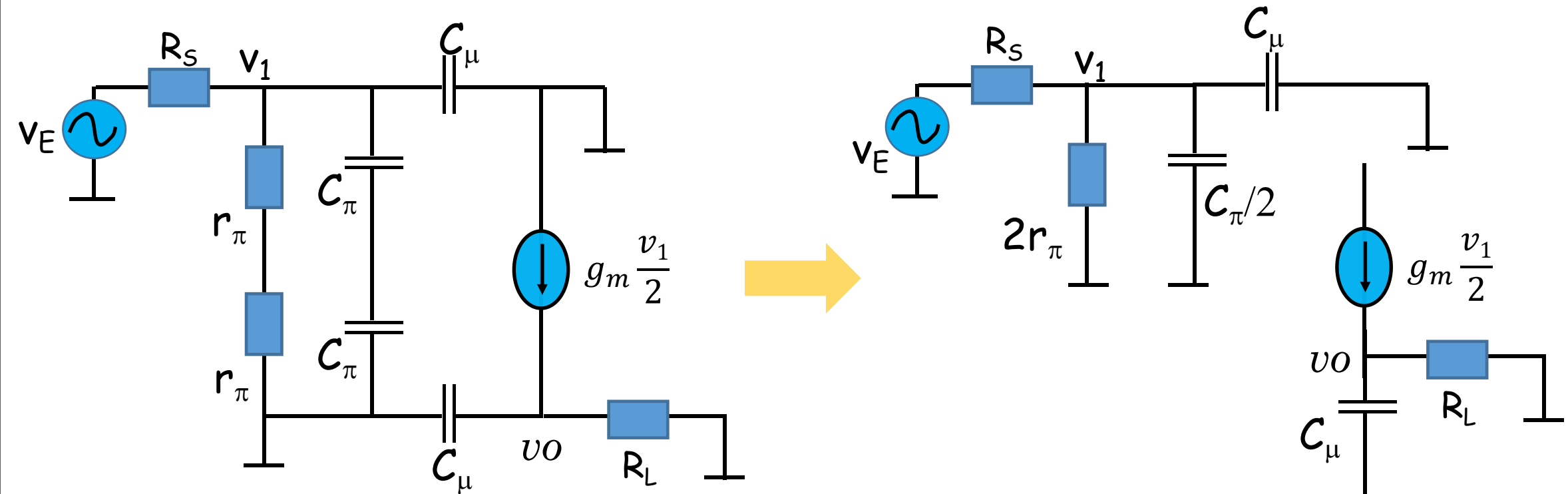
Par diferencial com Coletor Comum + Base Comum

Notemos agora que a ligação em vermelho, V_2 , o circuito não se altera.



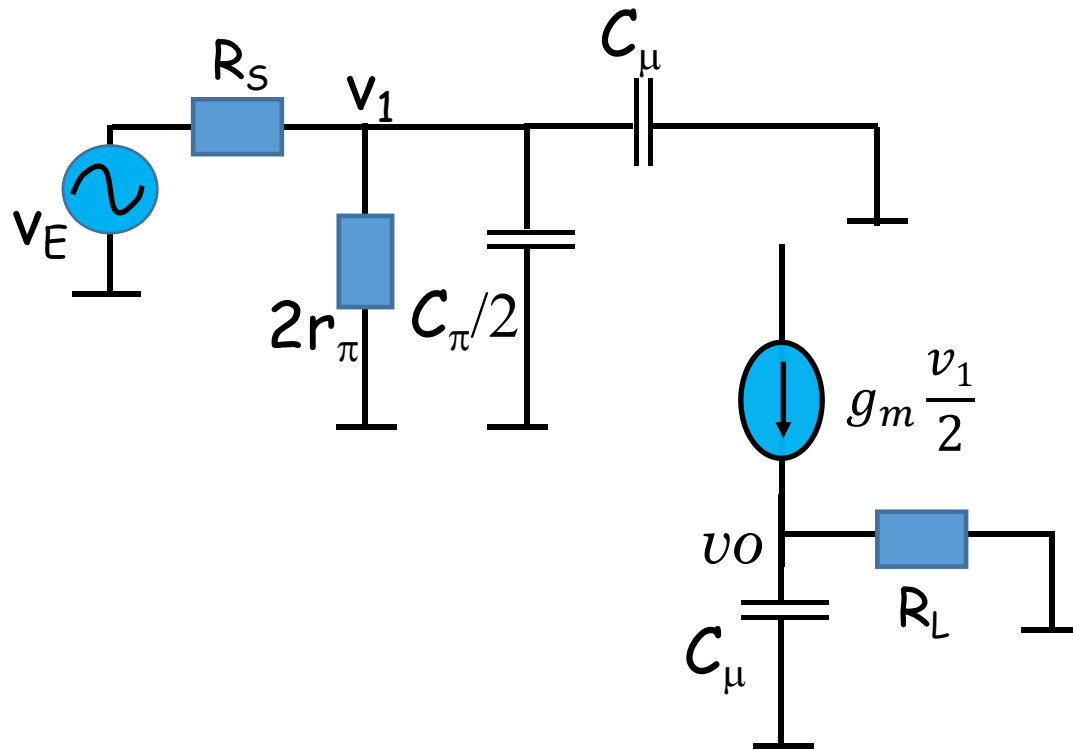
Par diferencial com Coletor Comum + Base Comum

Por fim podemos redenhar para ficar mais claro como podemos fazer a análise



Par diferencial com Coletor Comum + Base Comum

Podemos agora analisar



Analise DC

$$\begin{cases} v_1 = v_E \frac{2r_\pi}{R_S + 2r_\pi} \\ v_O = g_m R_L \frac{v_1}{2} \end{cases}$$

$$v_O = g_m v_E \frac{R_L r_\pi}{R_S + 2r_\pi}$$

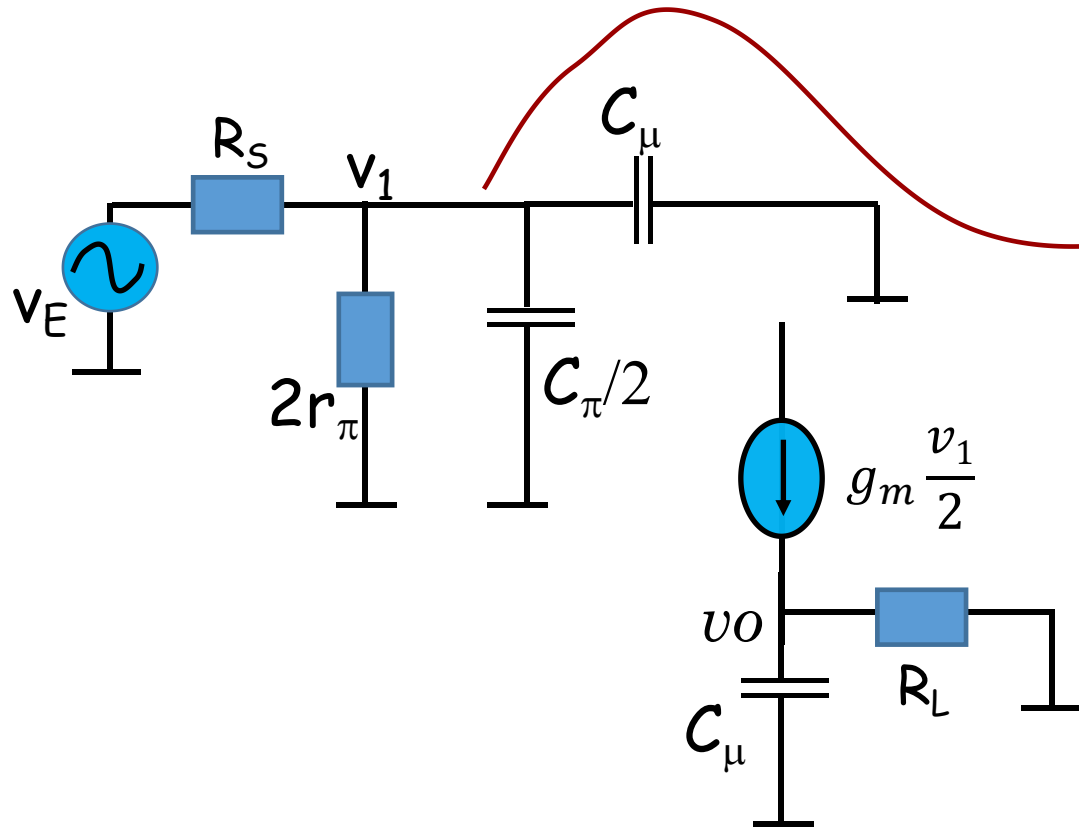
O ganho diferencial será

$$A_D = g_m \frac{R_L 2r_\pi}{R_S + 2r_\pi}$$



Par diferencial com Coletor Comum + Base Comum

Podemos agora analisar



Análise AC: polos

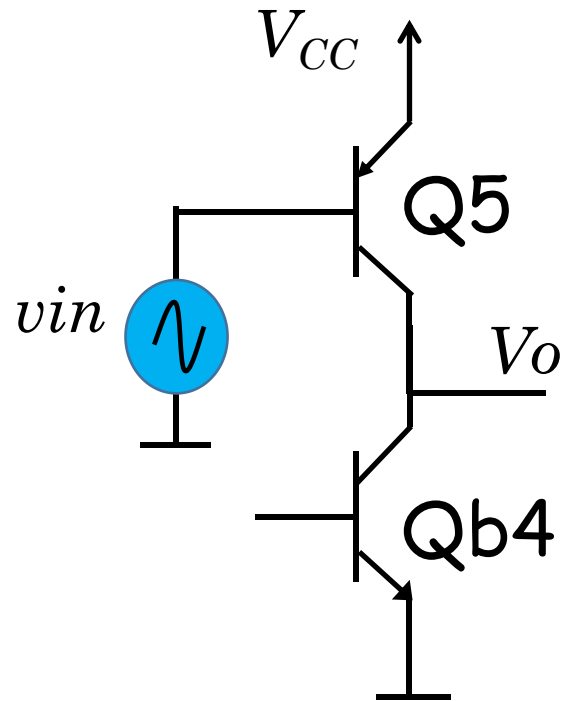
$$\omega_1 = - \frac{1}{(R_S // 2r_\pi)(C_\pi/2 + C_\mu)}$$

$$\omega_2 = - \frac{1}{R_L C_\mu}$$

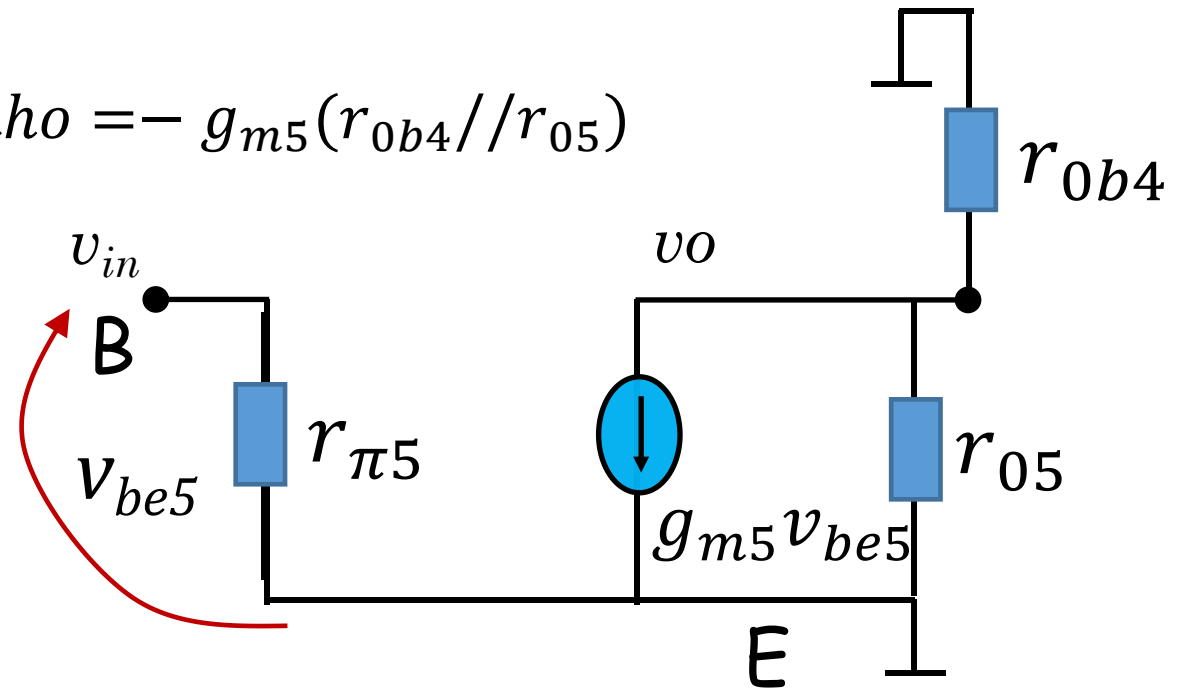
Qual destes polos é o dominante, depende dos valores de R_S e R_L



Emissor Comum



$$Ganho = -g_{m5}(r_{ob4} // r_{o5})$$



r_i é o r_o do transistor Qb4. Assim

$$r_{o5} = \frac{V_{AP}}{I_{C5}} = 25 \text{ k}\Omega \quad r_{ob4} = \frac{V_{AN}}{I_{C5}} = 25 \text{ k}\Omega \quad g_{m5} = \frac{I_{C1}}{U_T} = 1/25$$

$Ganho = -500 \text{ ou } 53,9 \text{ dB}$

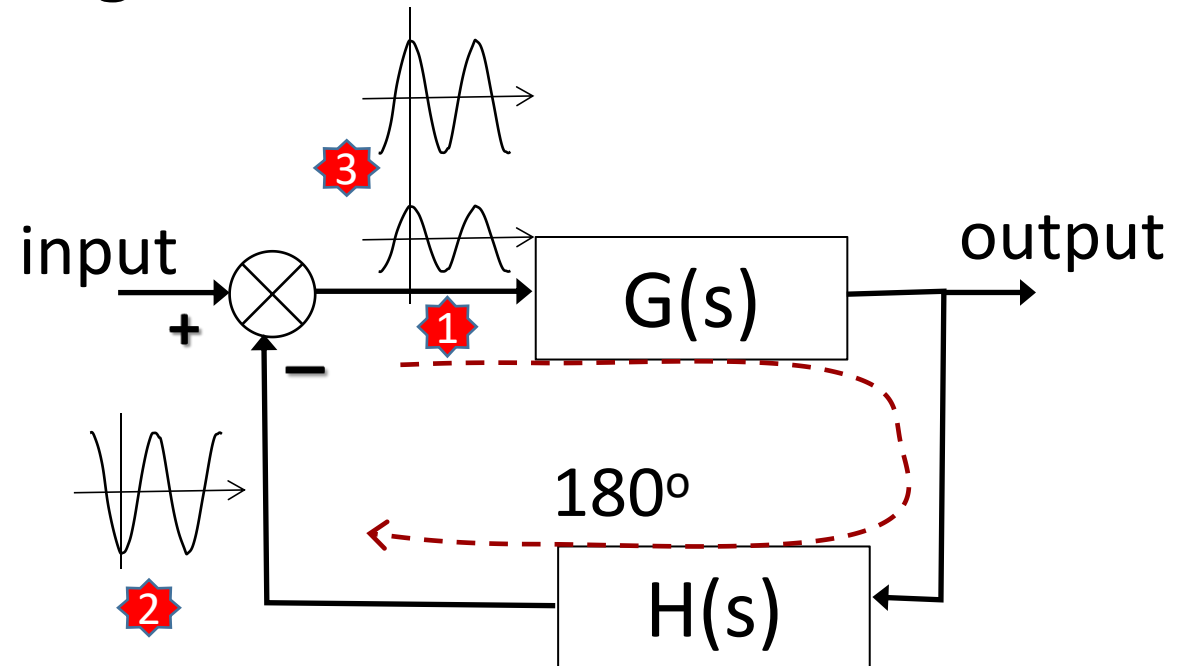


Osciladores

Considere um sistema com função de transferencia $G(s)$ e realimentado com $H(s)$.

Como vimos, caso uma senoide em ω_0 passe por $G(s).H(s)$ com fase de 180 graus e ganho acima de 1,0, este sinal cresce indefinidamente (na verdade para de crescer quando sua amplitude for muito alta e os ganhos de $G(s)$ e $H(s)$ são reduzidos).

Essa situação pode ser indesejável ou desejável. No caso de um circuito oscilador, é algo desejável.



Osciladores

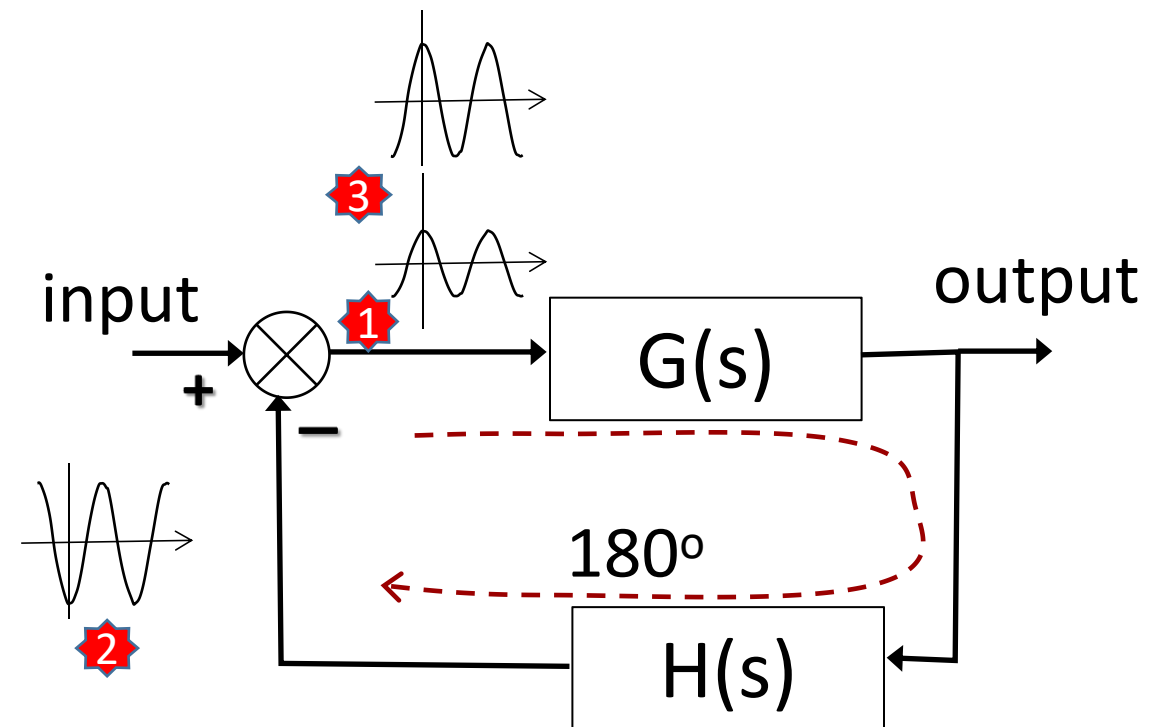
Critério para oscilação (Barkhausen)

Se o circuito estiver oscilando em ω_0 então temos

1. $|G(j\omega_0).H(j\omega_0)| = 1$ (quando oscilação estabilizou. Deve ser maior que 1,0 para iniciar oscilação)
2. $\angle(G(j\omega_0).H(j\omega_0)) = 180^\circ$

O critério de Barkhausen pode ser escrito de de uma forma alternativa:

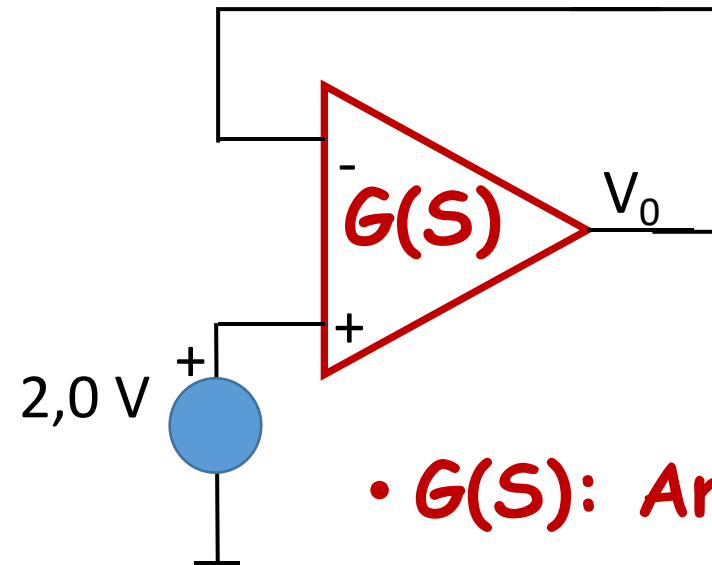
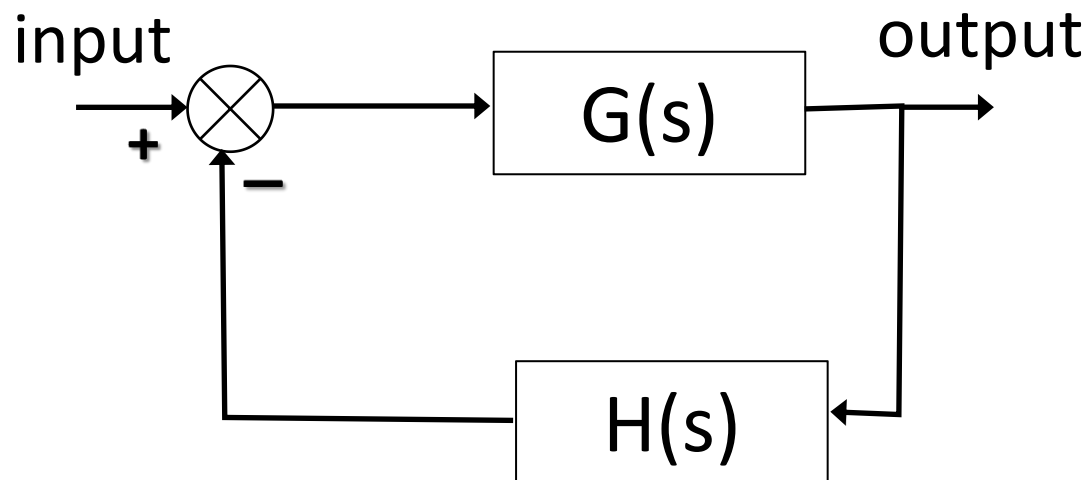
1. $\text{real}(G(j\omega_0).H(j\omega_0)) < -1$
2. $\text{imag}(G(j\omega_0).H(j\omega_0)) = 0$



Osciladores

Exemplo de oscilador não desejado (já visto)

1. $|G(j\omega_0).H(j\omega_0)| = 1$ (quando oscilação estabilizou. Deve ser maior que 1,0 para iniciar oscilação)
2. $\angle(G(j\omega_0).H(j\omega_0)) = 180$



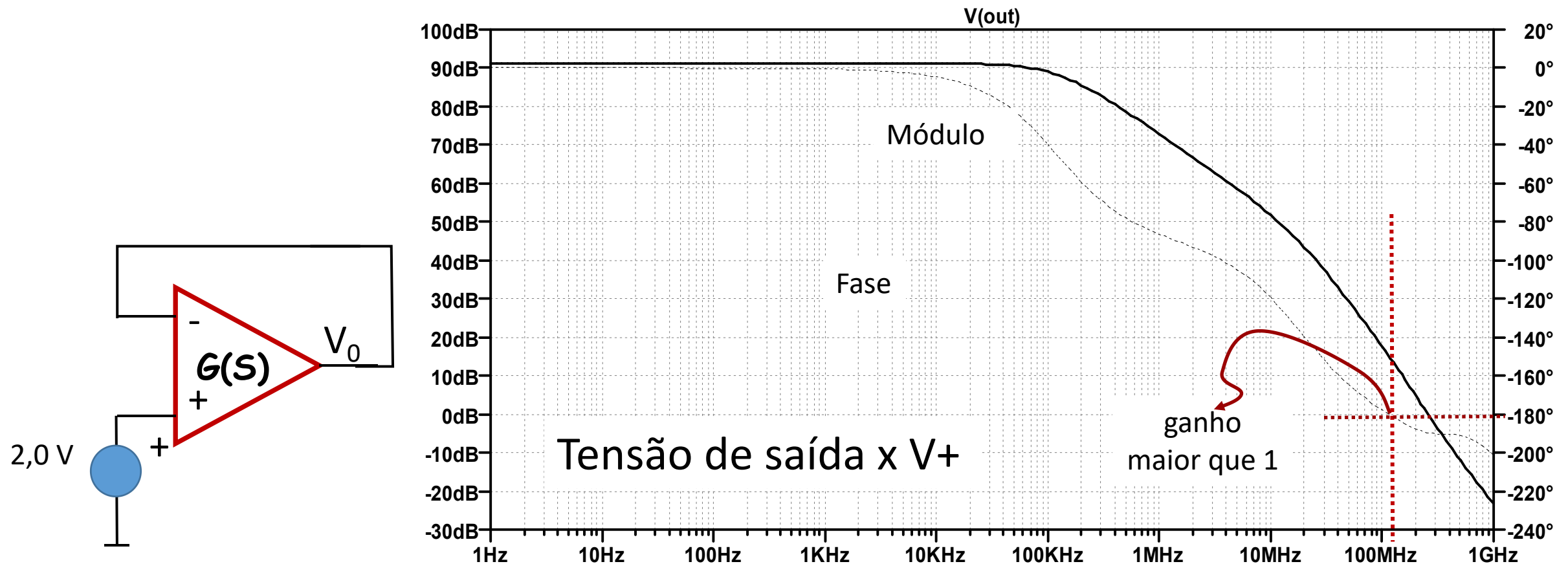
- $G(S)$: AmpOp
- $H(s) = 1$



Osciladores

Exemplo de oscilador não desejado (já visto)

$$G(j\omega) \cdot H(j\omega) = G(j\omega)$$

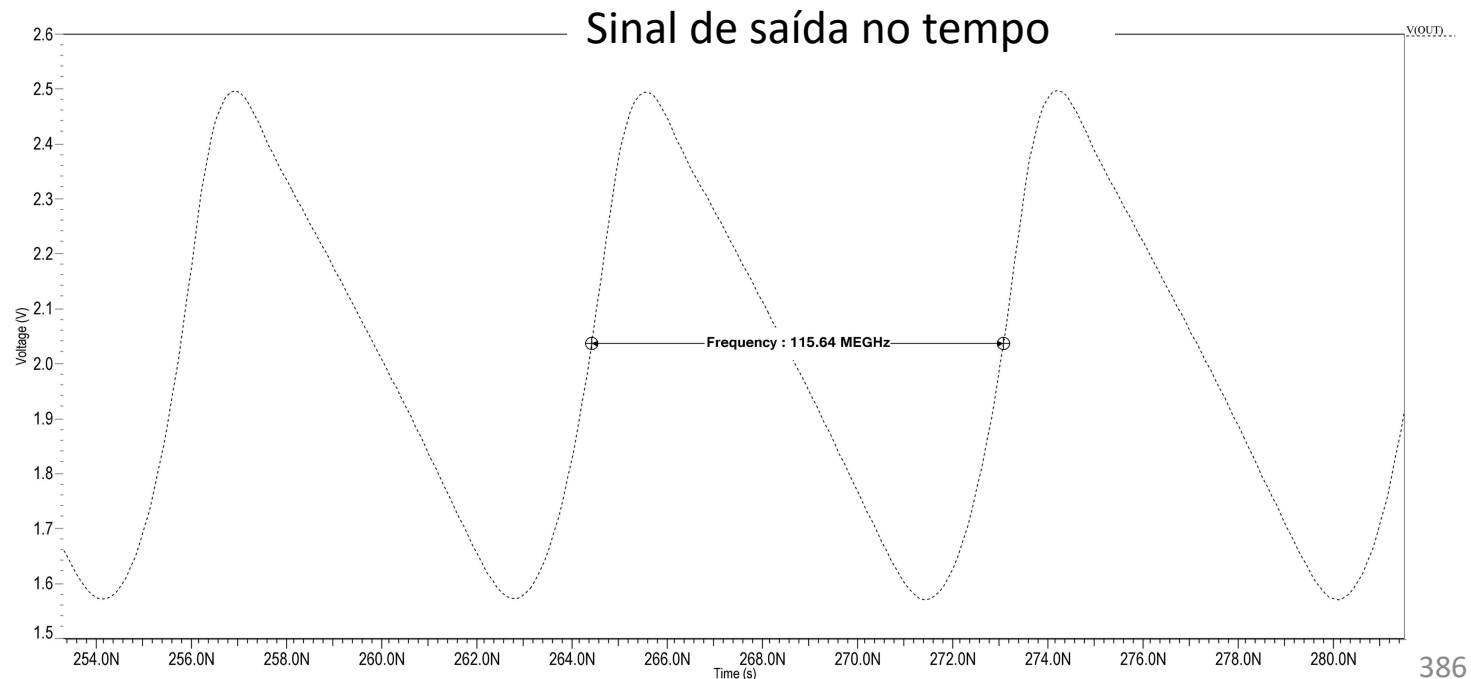
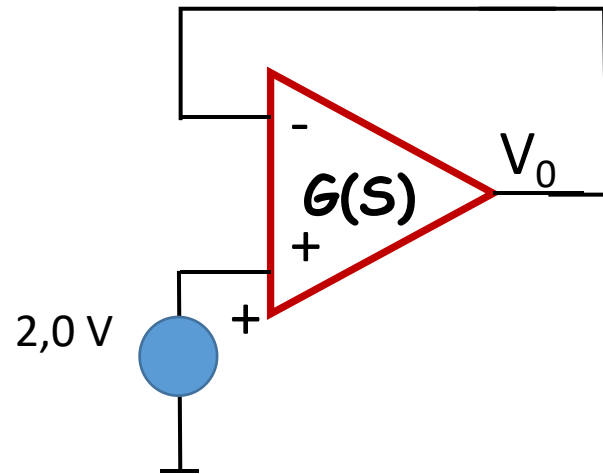


Osciladores

Exemplo de oscilador não desejado (já visto)

1. $|G(j2\pi 120\text{MHz}).H(j2\pi 120\text{MHz})| > 1$
2. $\angle(G(j2\pi 120\text{MHz}).H(j2\pi 120\text{MHz})) = 180$

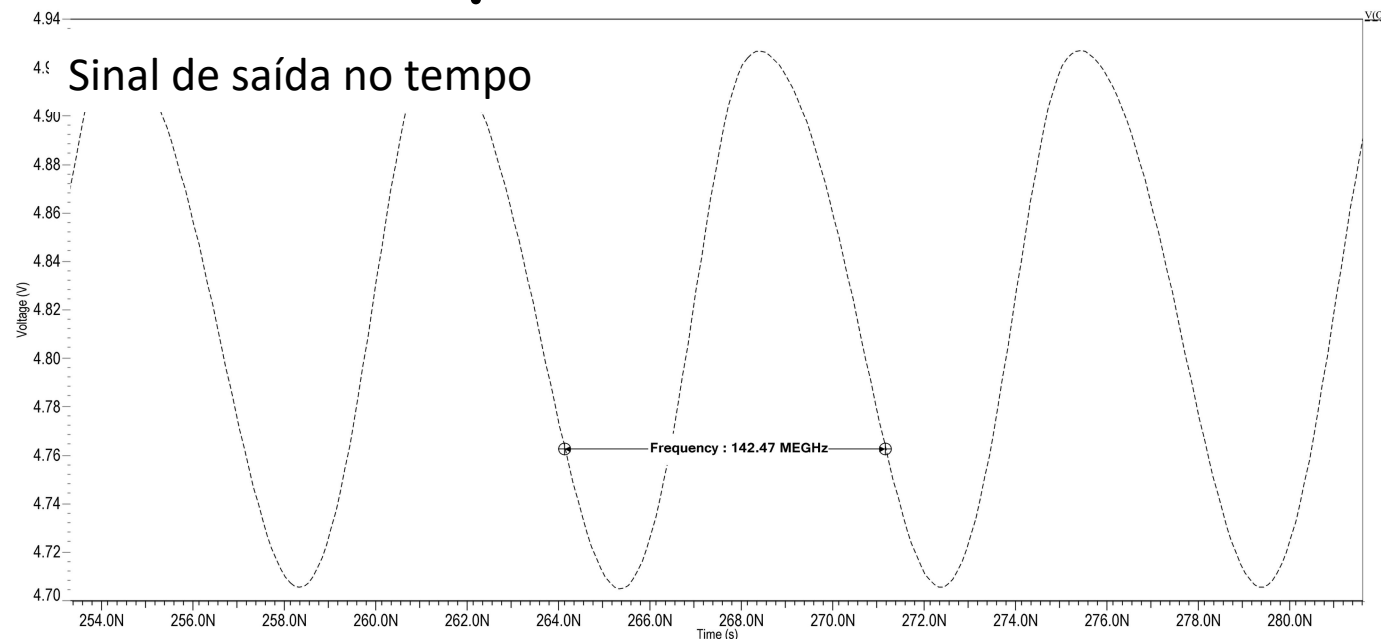
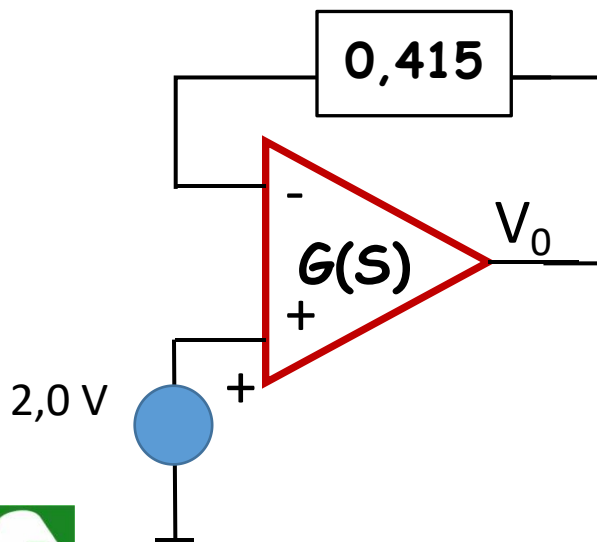
Circuito oscila, idesejadamente, em 120 MHz onde as condições de Barkhausen são satisfeitas



Osciladores

Aplicamos agora um atenuador de 0,415 na ralimentação.

- ✓ oscila com uma amplitude menor e a forma é mais próximo de uma senóide. Quanto mais próximo da estabilidade, menor a amplitude da oscilação
- ✓ a frequência é maior pois o modo comum subiu (a curva de transferencia diferencial esta dependendo do modo comum!)

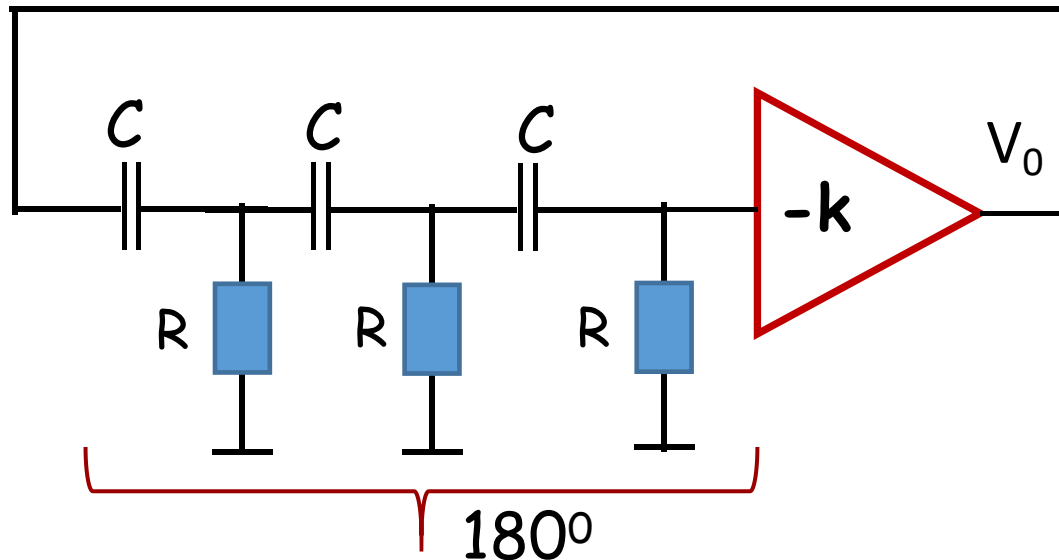


Osciladores por deslocamento de fase

Uma configuração intencional para oscilar é o oscilador por deslocamento de fase. O circuito de ganho acrescenta 180° de fase.

- ✓ O circuito RC acrescenta mais 180° na frequência de oscilação ω_0
- ✓ veja que para atingir a 180° precisamos ao menos três polos, ou três capacitores.

adiantamento de
fase
(pode-se trocar o R
pelo C e o C pelo R)



Osciladores por deslocamento de fase

Nesta configuração temos:

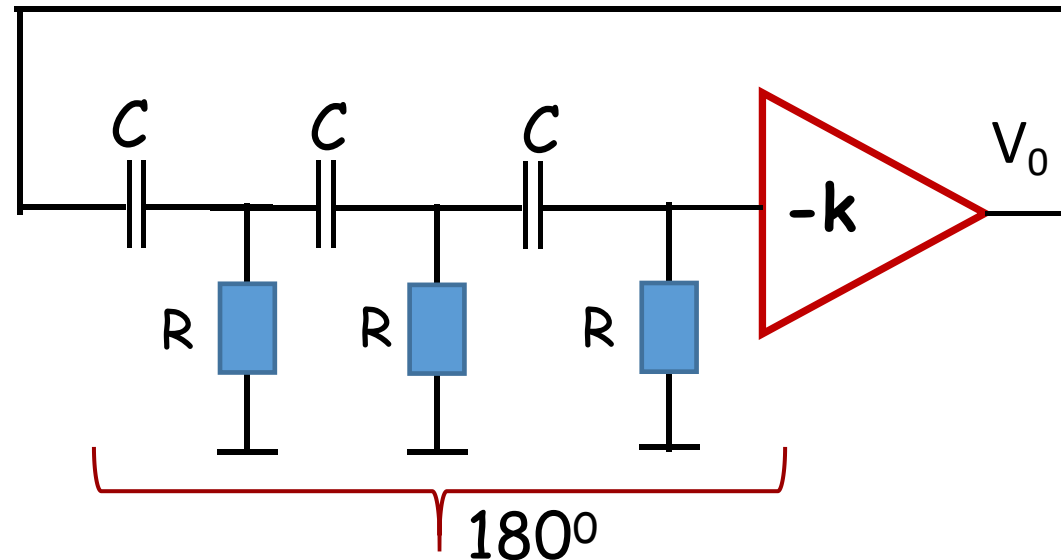
$$\checkmark f_{osc} = \frac{1}{2\pi RC\sqrt{6}}$$

$$\checkmark k > 29$$

Considerando $C=10 \text{ nF}$ e $R= 1 \text{ k}\Omega$, o circuito, se oscilar, oscilará em

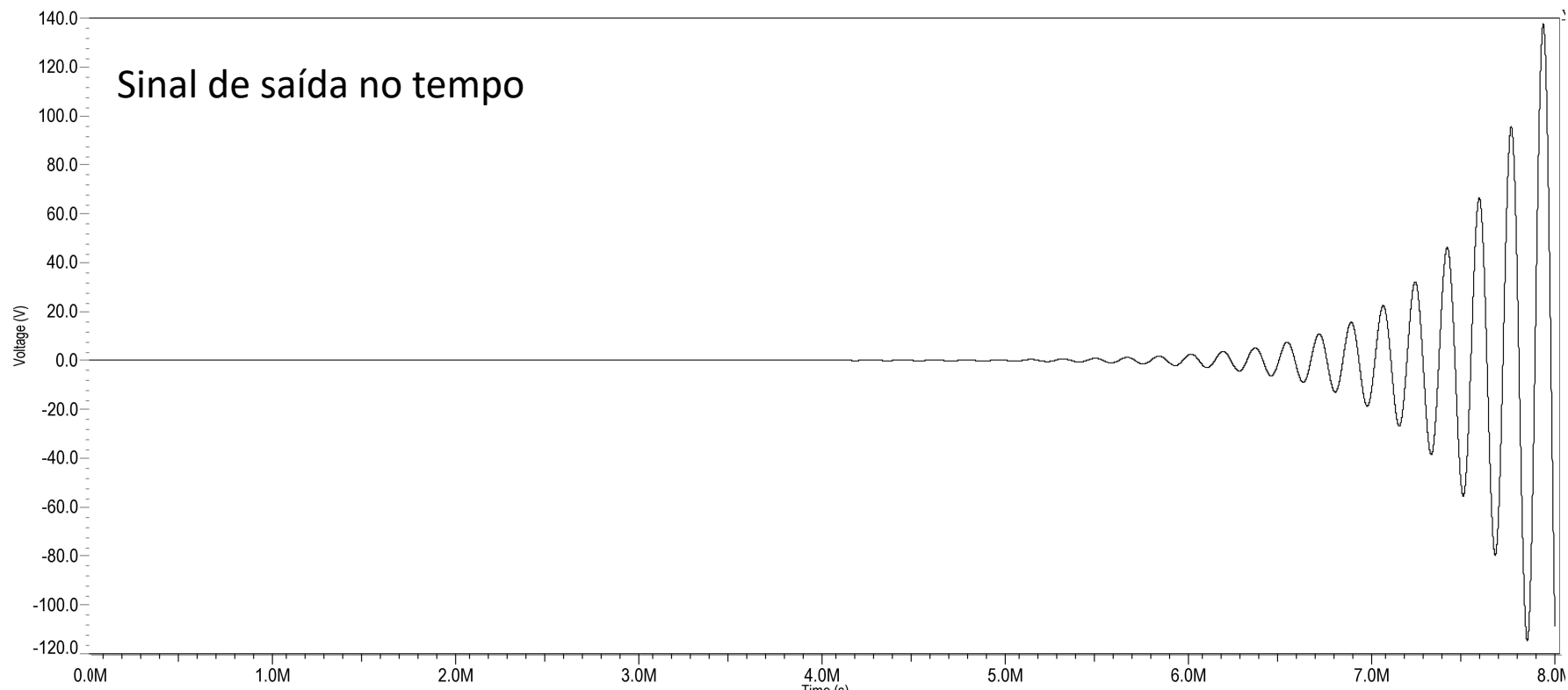
$$f_{osc} = 6,5 \text{ kHz}$$

adiantamento
de fase



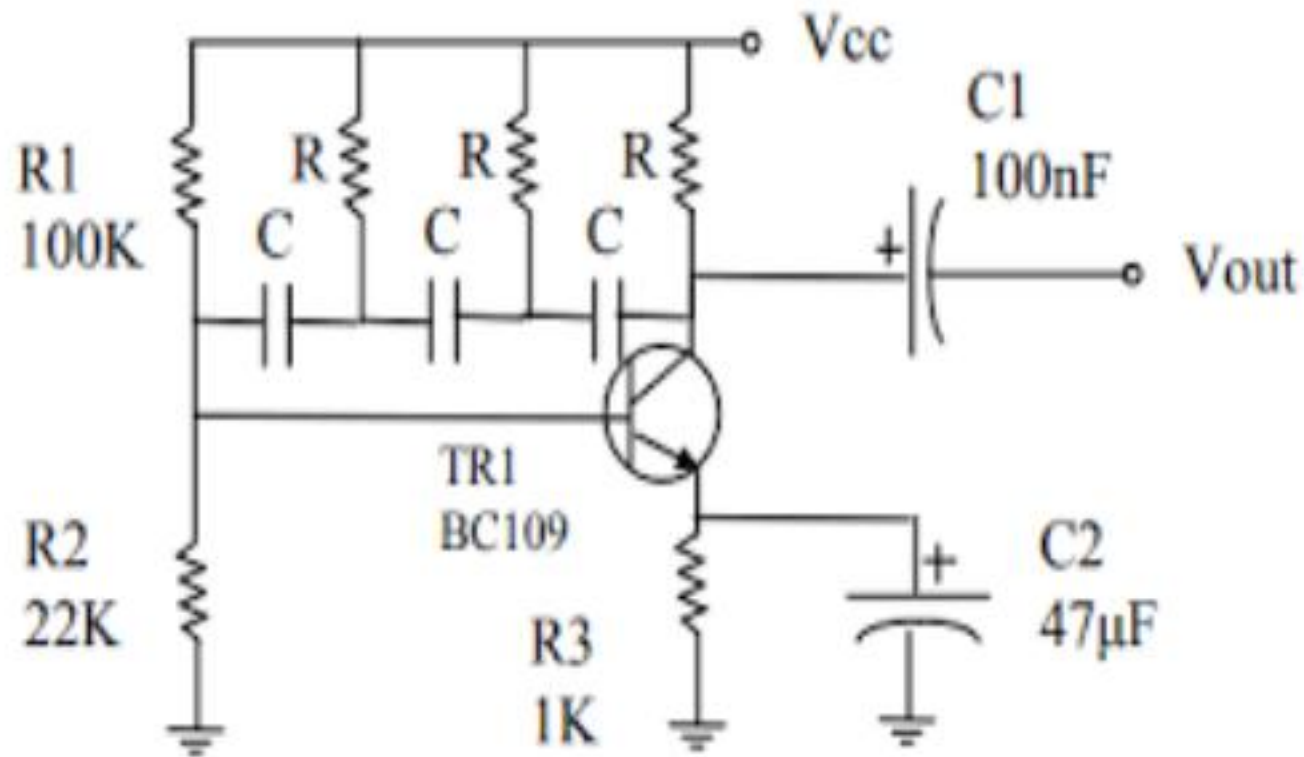
Osciladores por deslocamento de fase ($k = 40$)

- ✓ ha um intervalo de tempo até a oscilação aparecer
- ✓ neste caso a oscilação cresce até infinito. Em um circuito real, o bloco de ganho tem o ganho reduzido quando a amplitude do sinal aumenta, e a oscilação estabiliza



Osciladores por deslocamento de fase

Implementação com transistor



- ✓ Amplificador: Emissor comum
- ✓ ganho do amplificador deve ser maior que 29



Osciladores LC (Tanque) e a Cristal

Vimos já o comportamento de um circuito RLC paralelo

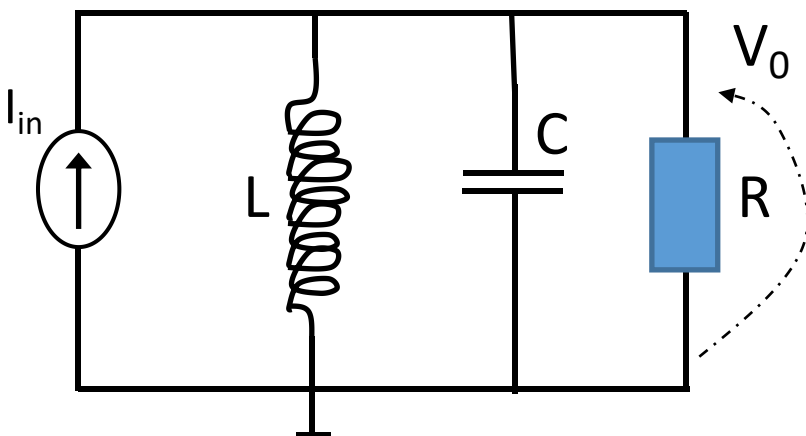
$$V_0(s) = i_{in}(s) \frac{1}{G + 1/sL + sC} = i_{in}(s) \frac{sL}{s^2LC + sLG + 1}$$

onde $G=1/R$

$$s^2LC + sLG + 1 = \frac{s^2}{\omega_n^2} + \frac{s\zeta 2}{\omega_n} + 1$$

com $0 \leq \zeta < 1$ (raízes imaginárias)

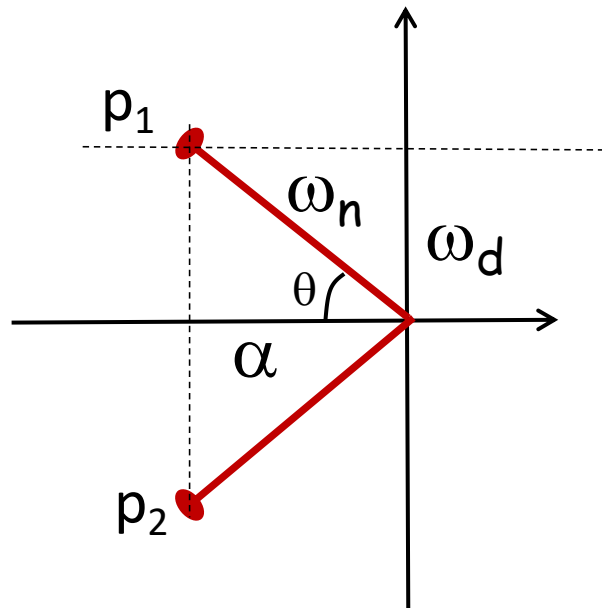
$$\omega_n = \frac{1}{\sqrt{LC}}, \quad LG = \frac{2\zeta}{1/\sqrt{LC}}, \quad \zeta = \frac{1}{2R} \sqrt{\frac{L}{C}}$$



Diagramas de Bode (polos complexos)

$$\left(1 - s/p_1\right)\left(1 - s/p_2\right) = \frac{s^2 + 2\alpha s + \alpha^2 + \omega_d^2}{\alpha^2 + \omega_d^2} = \frac{s^2}{\omega_n^2} + \frac{s\zeta 2\omega_n}{\omega_n^2} + 1$$

onde $\omega_n^2 = |p_1| = |p_2| = \alpha^2 + \omega_d^2$ e $\zeta = \alpha/\omega_n$



$$\zeta = \alpha/\omega_d = \cos(\theta) \leq 1$$

$$0 \leq \zeta < 1 \quad p_1 \text{ e } p_2 \text{ complexos}$$

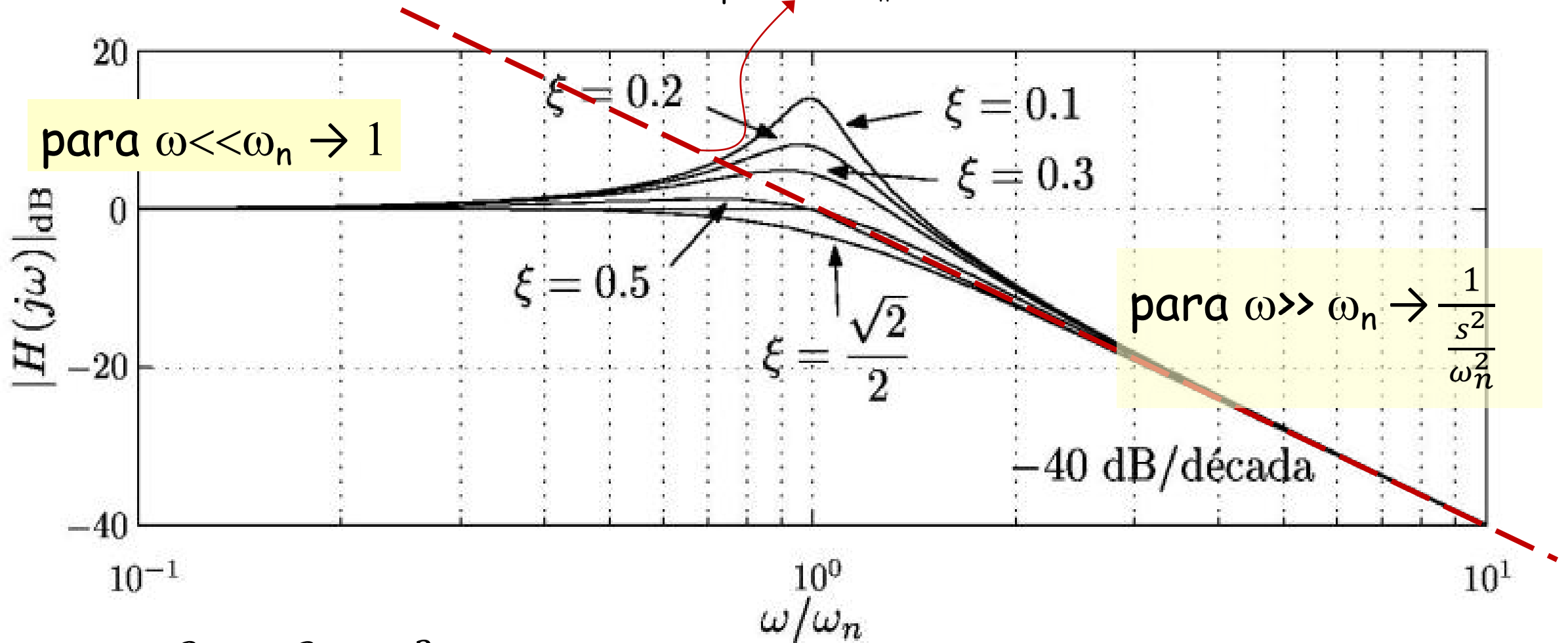
$$\zeta = 1 \quad p_1 = p_2 \text{ e reais}$$



Polo complexo

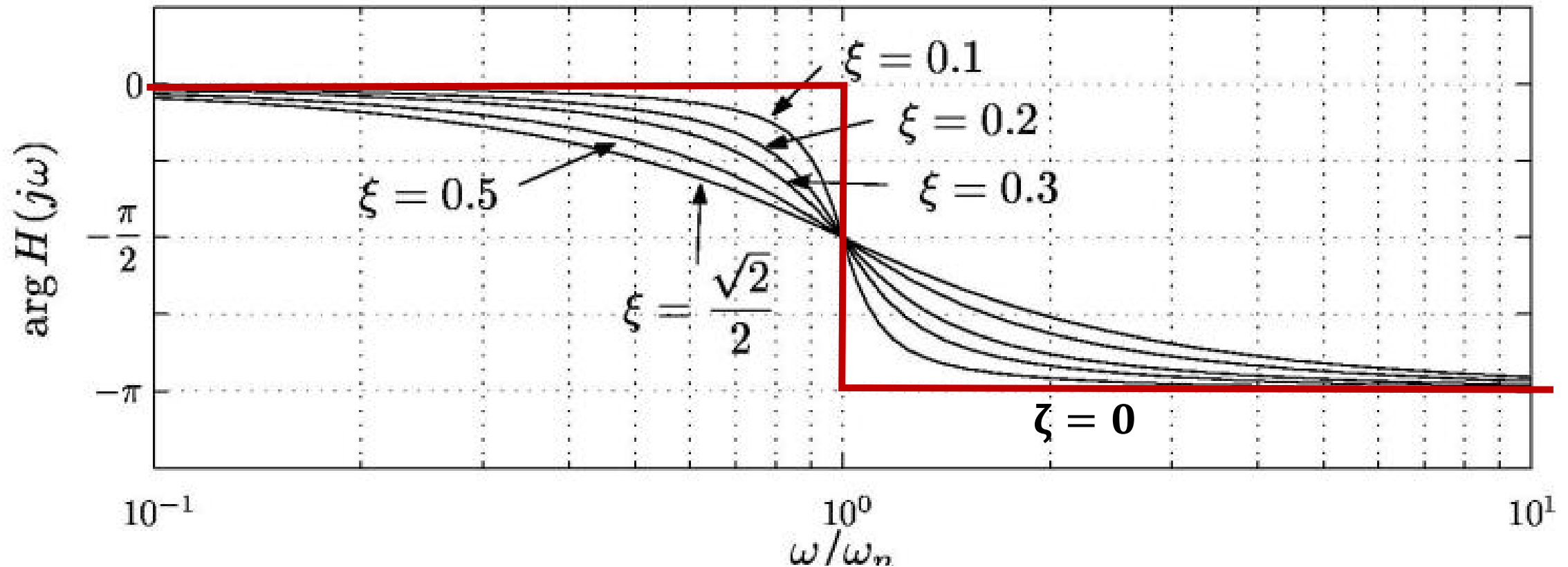
$$\frac{1}{(1 - s/p_1)(1 - s/p_2)}$$

Assíntota: Passa por $(\omega_n, 0)$ e tem inclinação de -40 db/dec para $\omega \gg \omega_n$



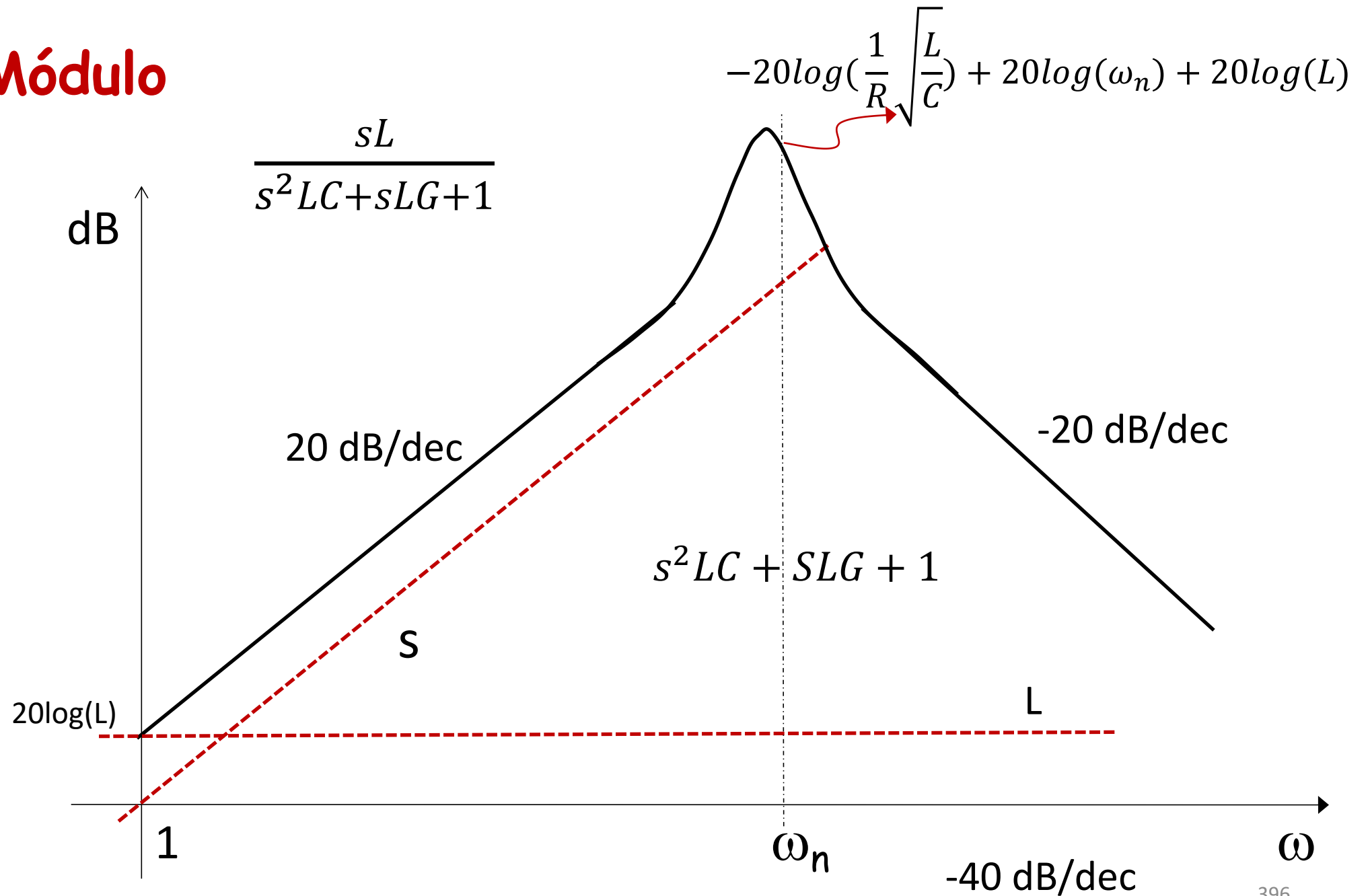
$$\omega_n^2 = \alpha^2 + \omega_d^2$$



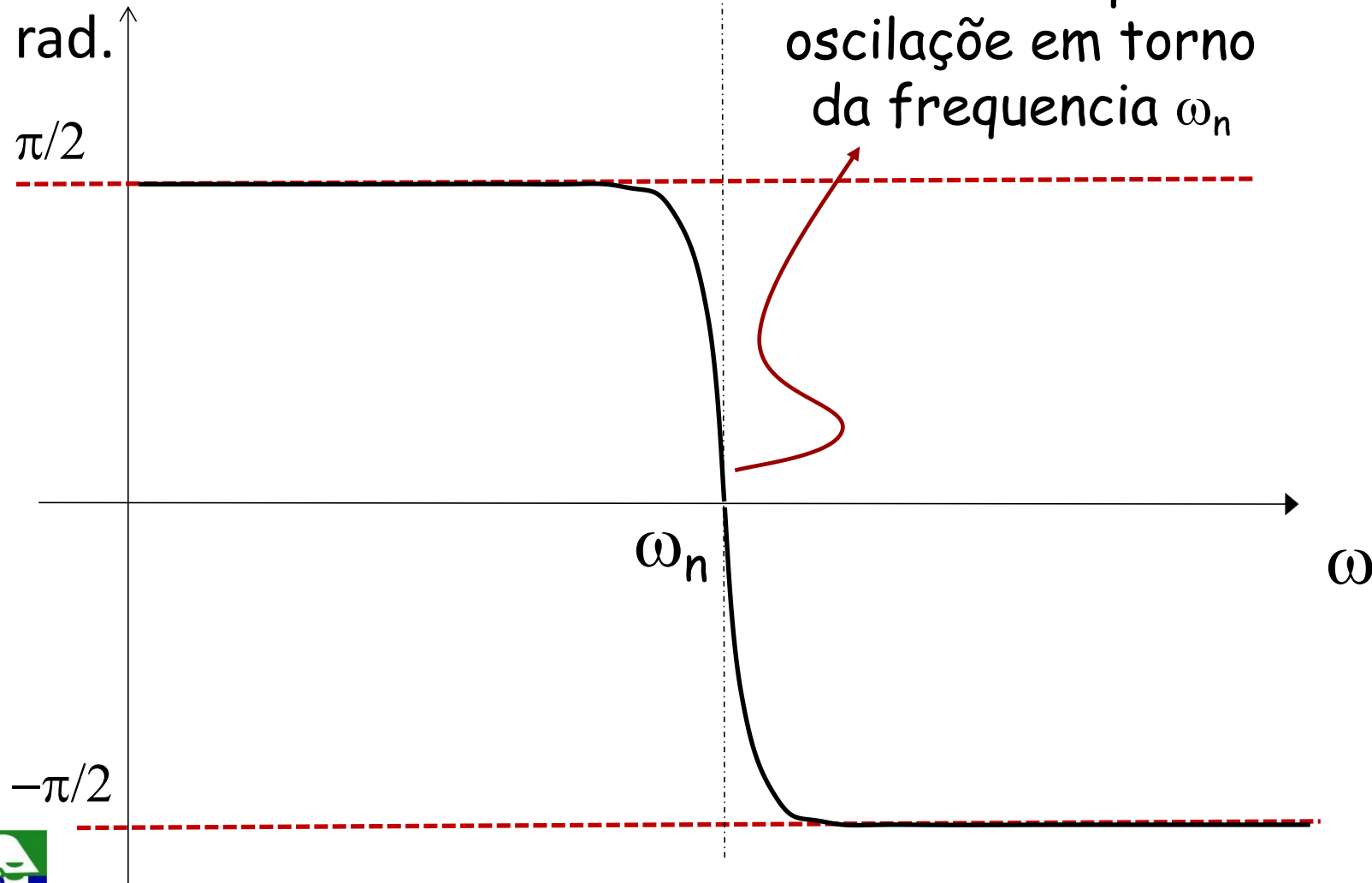


- Como o par de polos complexos somam dois, para $\omega \gg \omega_n$ teremos fase de $-2(\pi/2) = -\pi$
- quando ζ aumenta, a mudança de fase é mais suave
- quando $\zeta = 0$ a mudança de fase é abrupta

RLC - Módulo



RLC - Fase



o RCL pode fornecer qualquer fase necessária para oscilação em torno da frequência ω_n

quanto maior o valor de R , menor é o valor de

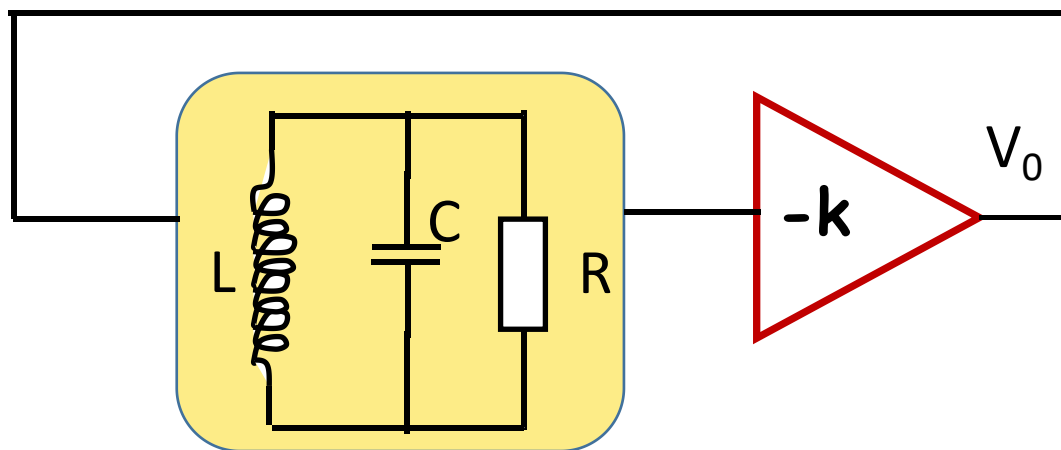
$$\zeta = \frac{G}{2} \sqrt{\frac{L}{C}}$$

e mais brusca é a transição da fase



Osciladores LC (Tanque) e a Cristal

A mudança brusca de fase do circuito RLC pode ser utilizada para se atingir a condição de oscilação.



- O circuito RLC pode estar com uma configuração diferente
- Normalmente o R não é colocado (ele modela perdas do circuito)

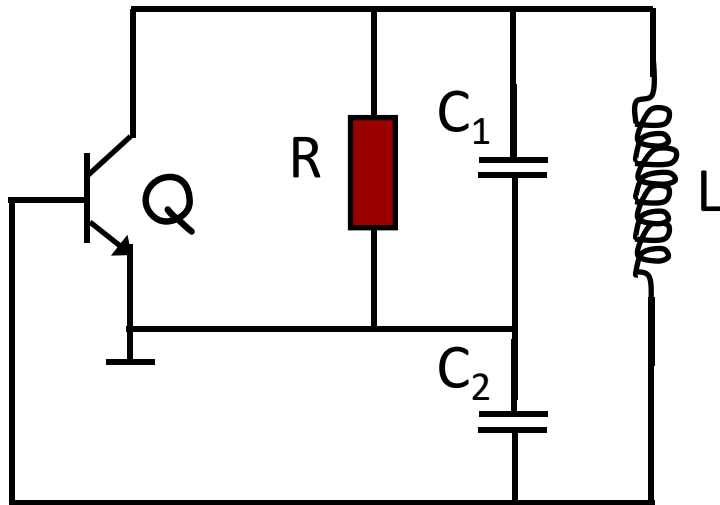
Osciladores com um RLC para ajustar a fase são chamados de osciladores Tanque.



Osciladores LC (Tanque) - Colpitts

A configuração Colpitts esta mostrada abaixo

Na figura não esta apresentada a polarização do transistor, apenas as ligações para o modelo de pequenos sinais (mais tarde apresentamos o circuito completo)



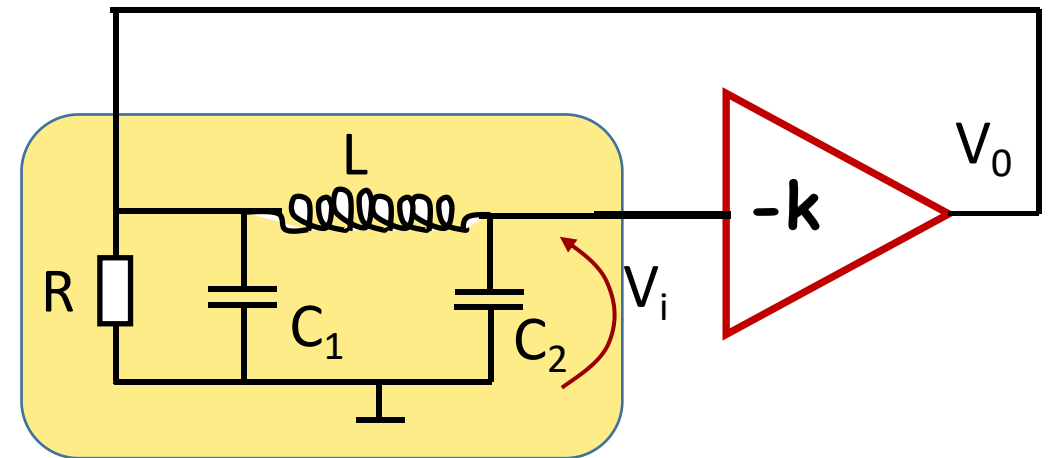
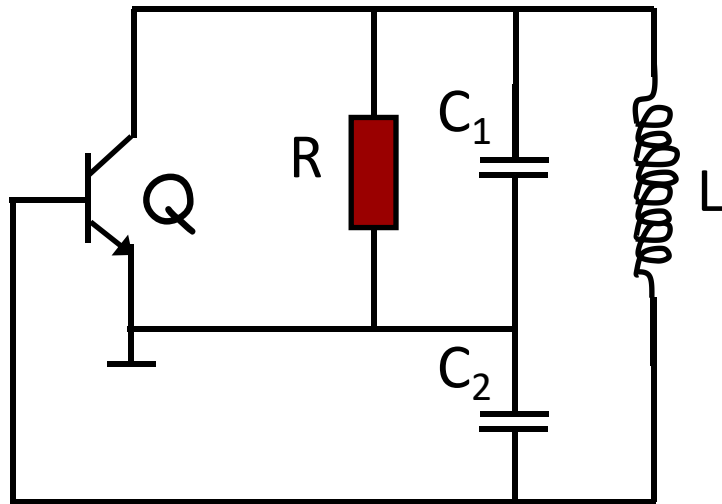
Observe que

- não há fonte de alimentação (não está o circuito de polarização)
- o resistor será o próprio r_o do transistor



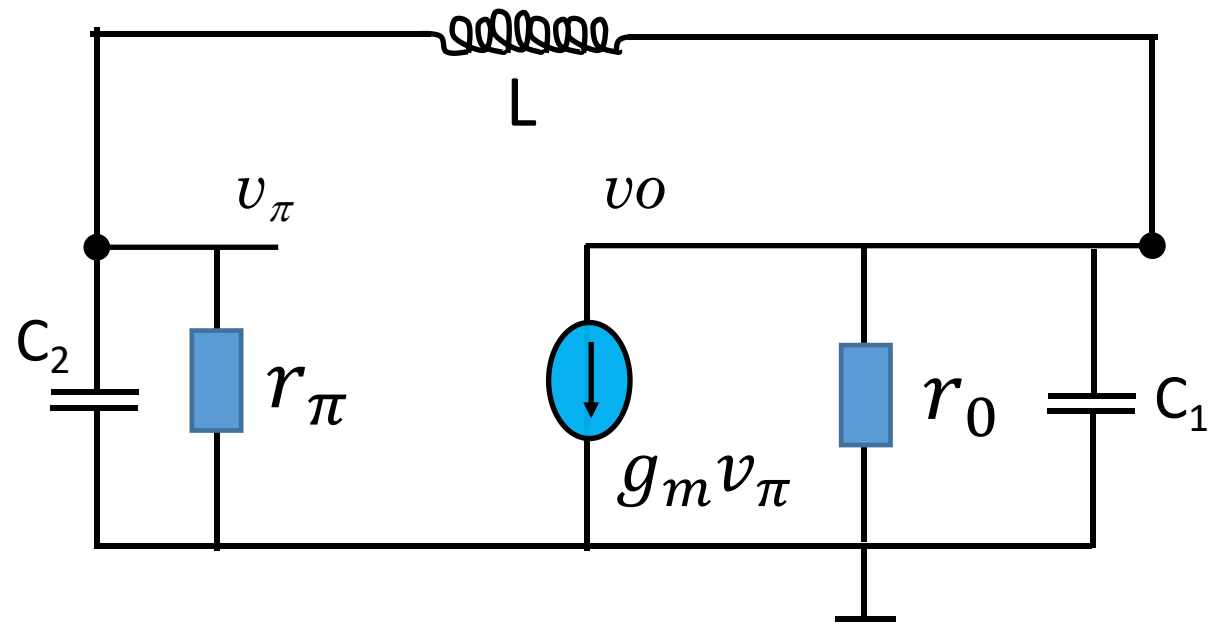
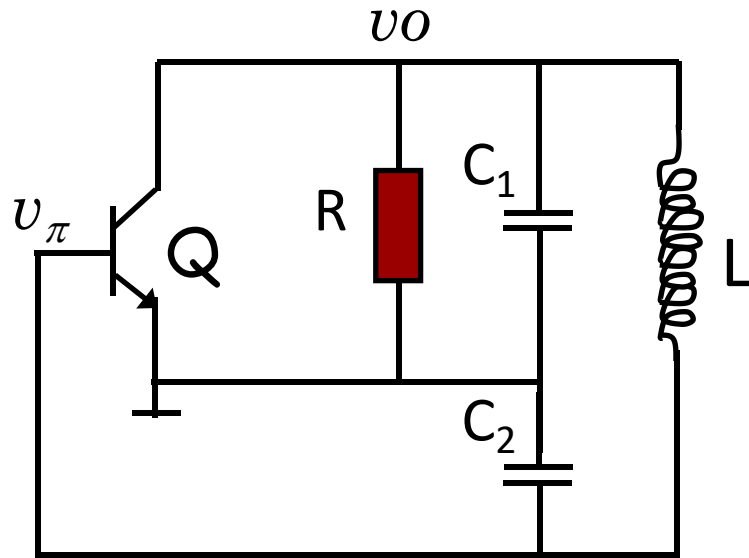
Osciladores LC (Tanque) - Colpitts

Colpitts e seu equivalente



Osciladores LC (Tanque) - Colpitts

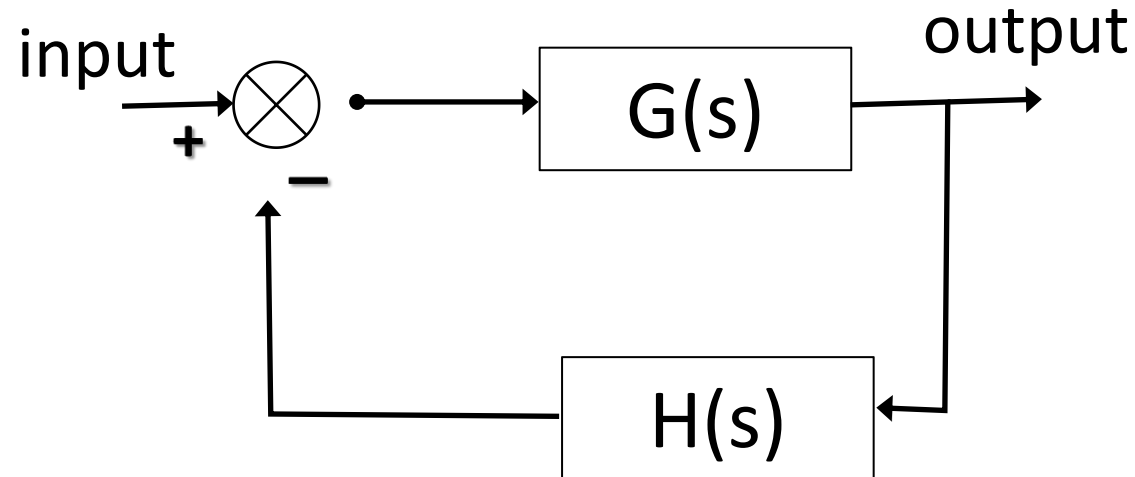
No modelo de pequenos sinais vamos desconsiderar as capacitancias internas do transistor. Normalmente elas são bem menores do que C_1 e C_2 e não afetam o funcionamento do circuito.



Osciladores LC (Tanque) - Colpitts

Para verificar a possibilidade de oscilação num circuito realimentado devemos analisar $G(s)H(s)$. Para encontrar o valor de $G(s)H(s)$ é necessário abrir a realimentação em um ponto que não altera a operação do circuito.

No circuito abaixo isso foi feito no somador

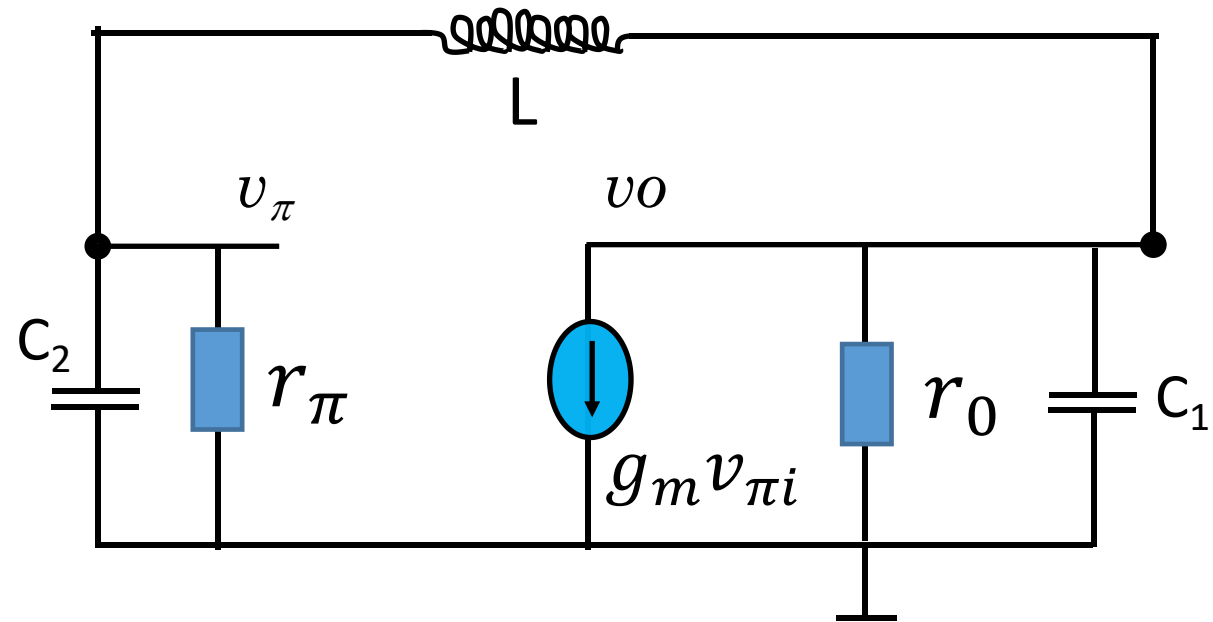


Osciladores LC (Tanque) - Colpitts

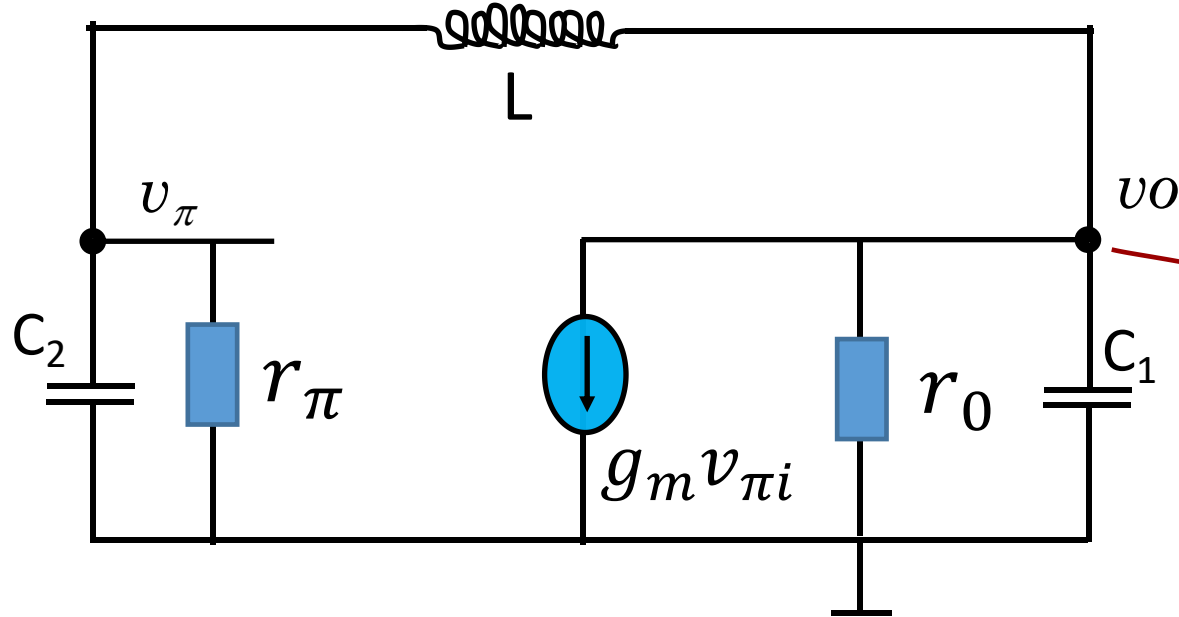
Em nosso oscilador a posição ideal é no v_π . Assim vamos considerar

- ✓ entrada: fonte de corrente que depende de $v_{\pi i}$
- ✓ saída: v_π em r_π e C_2

Para simplificar a análise
vamos desprezar o r_π



Osciladores LC (Tanque) - Colpitts



corrente em L = corrente no C_2

$$\frac{v_0 - v_\pi}{sL} = v_\pi sC_2$$

$$\frac{v_0}{sL} = v_\pi \left(\frac{s^2 LC_2 + 1}{sL} \right)$$

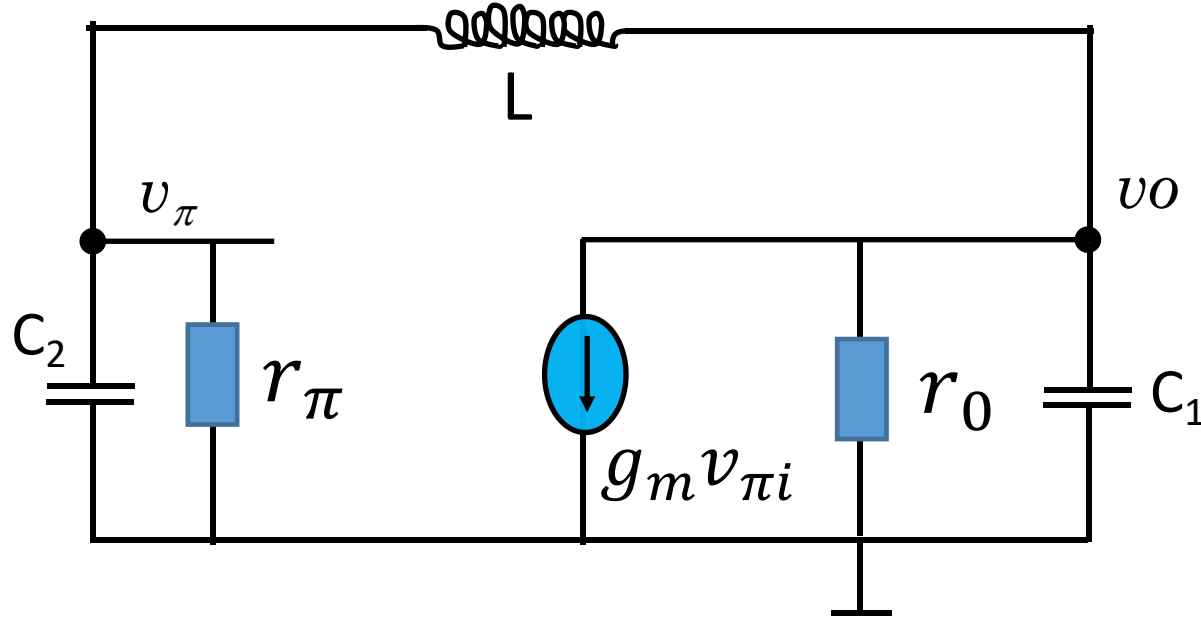
$$v_0 = v_\pi (s^2 LC_2 + 1)$$

$$\frac{v_0}{r_0} + v_0 sC_1 + \frac{v_0 - v_\pi}{sL} + g_m v_{\pi i} = \frac{v_0}{r_0} + v_0 sC_1 + v_\pi sC_2 + g_m v_{\pi i} = 0$$

$$\frac{v_0}{r_0} + v_0 sC_1 + v_\pi sC_2 + g_m v_{\pi i} = v_0 \left(\frac{1}{r_0} + sC_1 \right) + v_\pi sC_2 + g_m v_{\pi i} = 0$$



Osciladores LC (Tanque) - Colpitts



$$v_o = v_\pi (s^2 LC_2 + 1)$$

$$v_o \left(\frac{1}{r_o} + sC_1 \right) + v_\pi sC_2 + g_m v_{\pi i} = 0$$

$$v_\pi (s^2 LC_2 + 1) \left(\frac{1}{r_o} + sC_1 \right) + v_\pi sC_2 + g_m v_{\pi i} = 0$$

$$-g_m v_{\pi i} = v_\pi \left(s^3 LC_1 C_2 + s^2 \frac{LC_2}{r_o} + s(C_1 + C_2) + \frac{1}{r_o} \right)$$



Osciladores LC (Tanque) - Colpitts

$$v_{\pi} = - v_{\pi i} \frac{g_m}{s^3 L C_1 C_2 + s^2 \frac{L C_2}{r_0} + s(C_1 + C_2) + \frac{1}{r_0}}$$

$$\frac{v_{\pi}}{v_{\pi i}} = - \frac{g_m}{s^3 L C_1 C_2 + s^2 \frac{L C_2}{r_0} + s(C_1 + C_2) + \frac{1}{r_0}}$$

Essa é a função $G(s)H(s)$. Como vimos, para oscilar em ω_0 devemos ter

1. $\text{real}(G(j\omega_0).H(j\omega_0)) > 1,0$ (a realimentação aqui é positiva)
2. $\text{imag}(G(j\omega_0).H(j\omega_0)) = 0$



Osciladores LC (Tanque) - Colpitts

$$\frac{v_{\pi}}{v_{\pi i}}(j\omega_0) = - \frac{g_m}{-j\omega_0^3 LC_1 C_2 - \omega_0^2 \frac{LC_2}{r_0} + j\omega_0(C_1 + C_2) + \frac{1}{r_0}}$$

$$\frac{v_{\pi}}{v_{\pi i}}(j\omega_0) = - \frac{g_m}{j(\omega_0(C_1 + C_2) - \omega_0^3 LC_1 C_2) + \frac{1 - \omega_0^2 LC_2}{r_0}}$$

Para cumprir as condições de Barkhausen devemos ter a parte imaginária zerada. Neste caso, implica em

$$(\omega_0(C_1 + C_2) - \omega_0^3 LC_1 C_2) = 0$$

$$(C_1 + C_2) - \omega_0^2 LC_1 C_2 = 0 \Rightarrow \omega_0 = \sqrt{\frac{C_1 + C_2}{LC_1 C_2}}$$



Osciladores LC (Tanque) - Colpitts

A condição da parte imaginaria igual a zero nos leva a frequencia de oscilação

$$\omega_0 = \sqrt{\frac{C_1 + C_2}{LC_1C_2}}$$

Agora a função $G(s)H(s)$ sera

$$\frac{v_\pi}{v_{\pi i}}(j\omega_0) = - \frac{g_m}{j(\omega_0(C_1 + C_2) - \omega_0^3 LC_1C_2) + \frac{1 - \omega_0^2 LC_2}{r_0}} = - \frac{g_m}{\frac{1 - \omega_0^2 LC_2}{r_0}}$$

Devemos garantir que $G(s)H(s)$ seja maior que 1,0, ou seja

$$\frac{v_\pi}{v_{\pi i}}(j\omega_0) = - \frac{g_m}{\frac{1 - \omega_0^2 LC_2}{r_0}} > 1,0$$



Osciladores LC (Tanque) - Colpitts

Para analisar a desigualdade abaixo, devemos tomar cuidado com o sinal de menos

$$-\frac{g_m}{\frac{1 - \omega_0^2 LC_2}{r_0}} > 1,0$$

Vamos substituir o valor de ω_0 que encontramos. Assim

$$-\frac{r_0 g_m}{1 - \frac{C_1 + C_2}{C_1}} = -\frac{C_1 r_0 g_m}{C_1 - (C_1 + C_2)} = \frac{C_1 r_0 g_m}{C_2} > 1,0$$

$$g_m r_0 > \frac{C_2}{C_1}$$



Osciladores LC (Tanque) - Colpitts

Para para o Colpitts temos um valor para ω_0 e uma condição a ser obedecida

$$\omega_0 = \sqrt{\frac{C_1 + C_2}{LC_1C_2}}$$

$$g_m r_0 > \frac{C_2}{C_1}$$

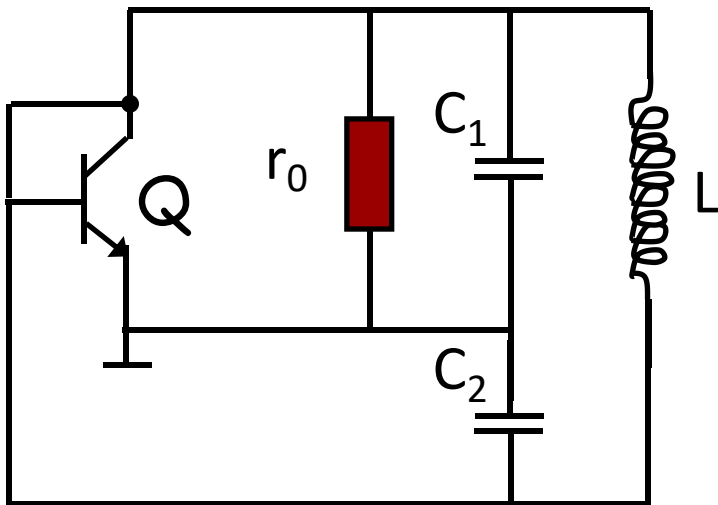


Osciladores LC (Tanque) - Colpitts

A configuração Colpitts como circuito realimentado

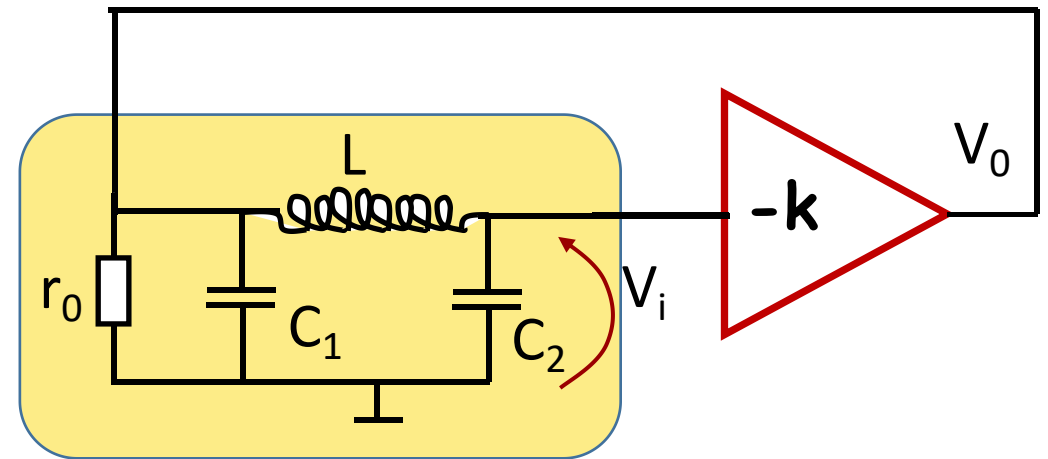
$$\omega_0 = \sqrt{\frac{C_1 + C_2}{LC_1C_2}}$$

$$g_m r_0 > \frac{C_2}{C_1}$$



$$\text{Ganho total} = (g_m r_0) \frac{C_1}{C_2} > 1$$

$$v_0 = -k v_i = -(g_m r_0) v_i$$

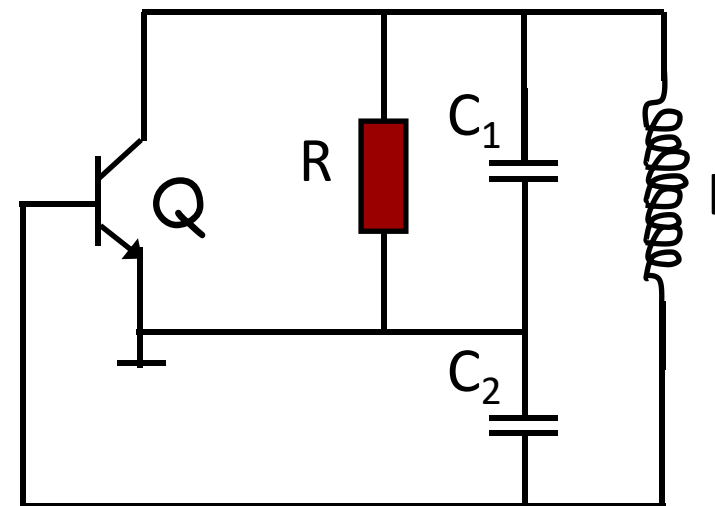
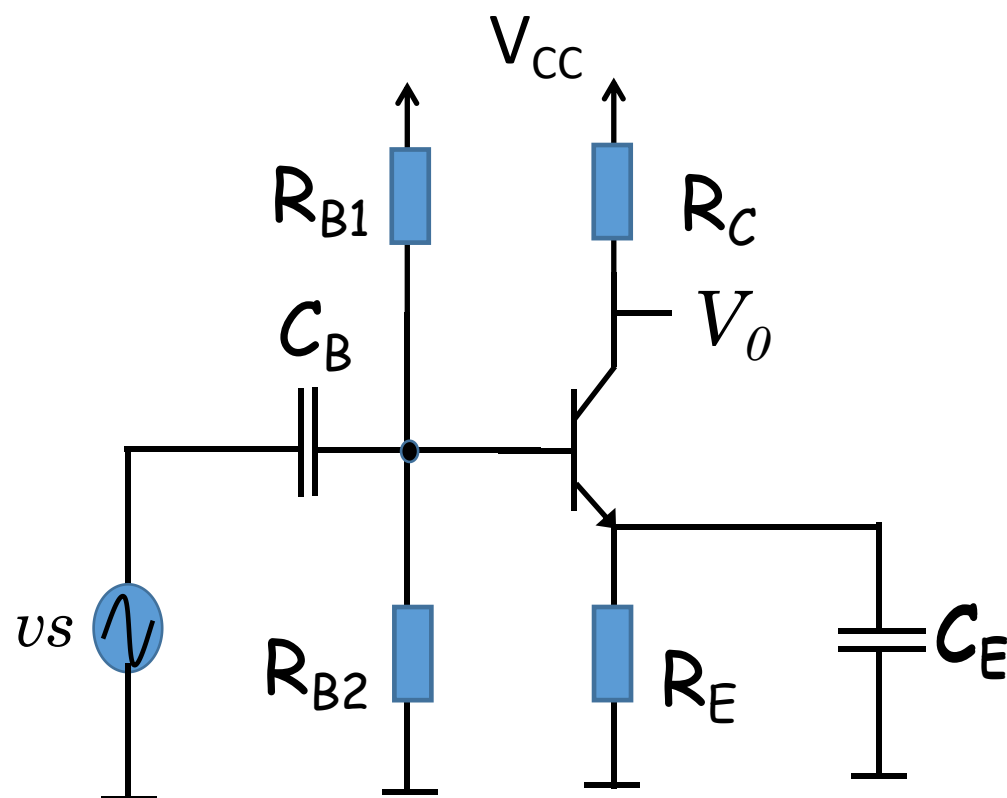


$$v_i = -v_0 \frac{C_1}{C_2} \text{ na frequencia de oscilação}$$



Osciladores LC (Tanque) - Colpitts

Implementação completa: vamos colocar o emissor comum para dar o ganho. O resistor R_C vai ser substituído pelo RCL e feita a realimentação



Osciladores LC (Tanque) - Colpitts

Implementação completa

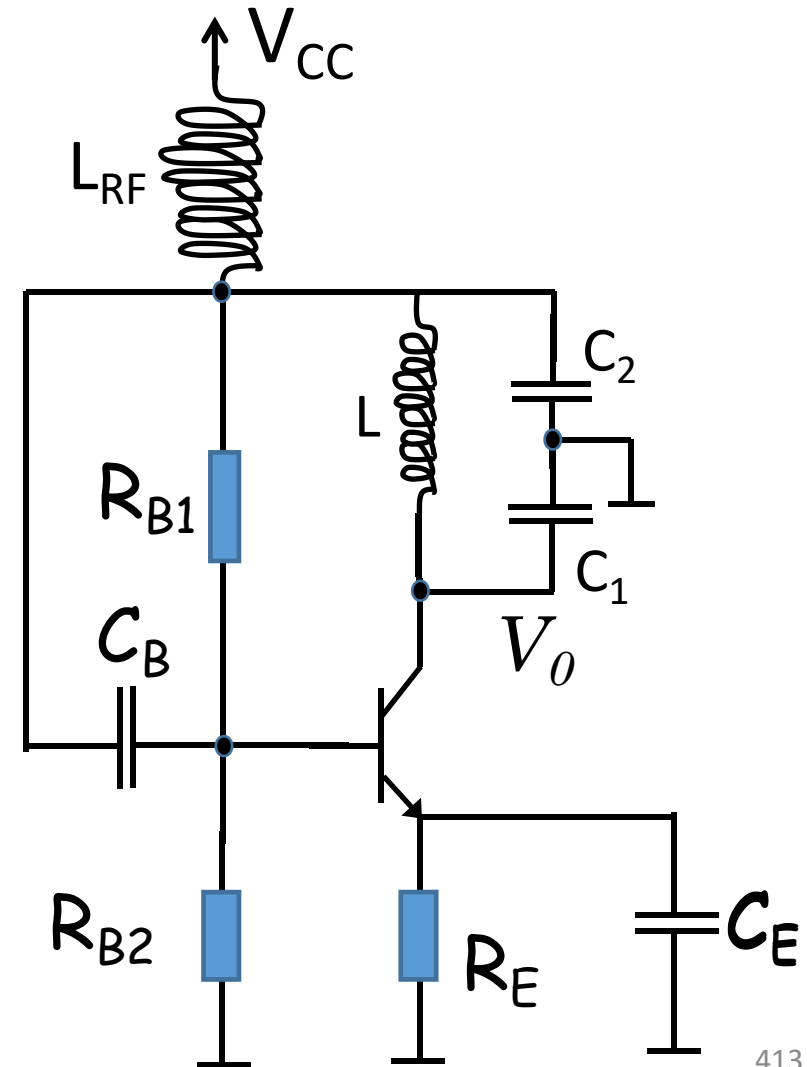
R_{B1} e R_{B2} : Gerar a tensão de base

R_E : dar estabilidade a polarização

C_E : bypass de R_E (curto na oscilação)

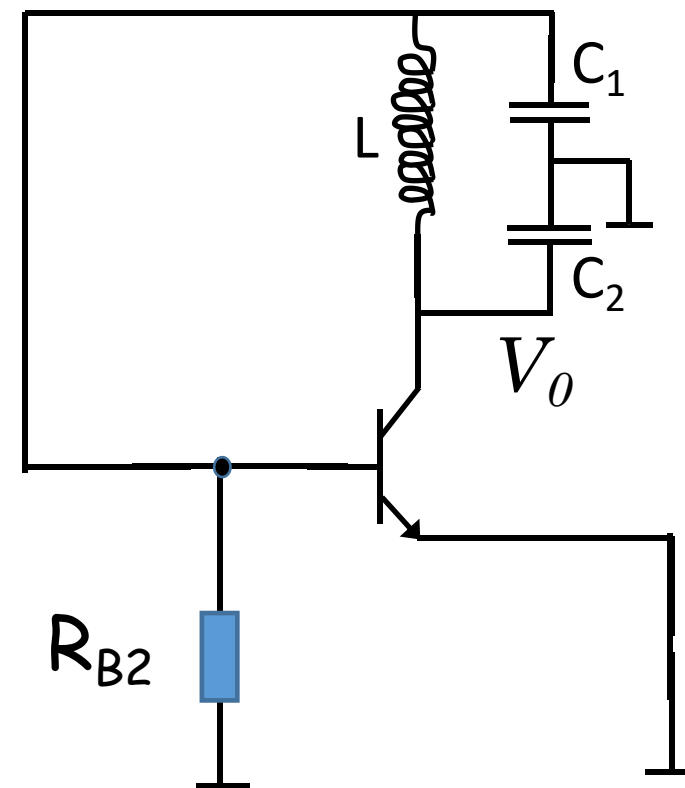
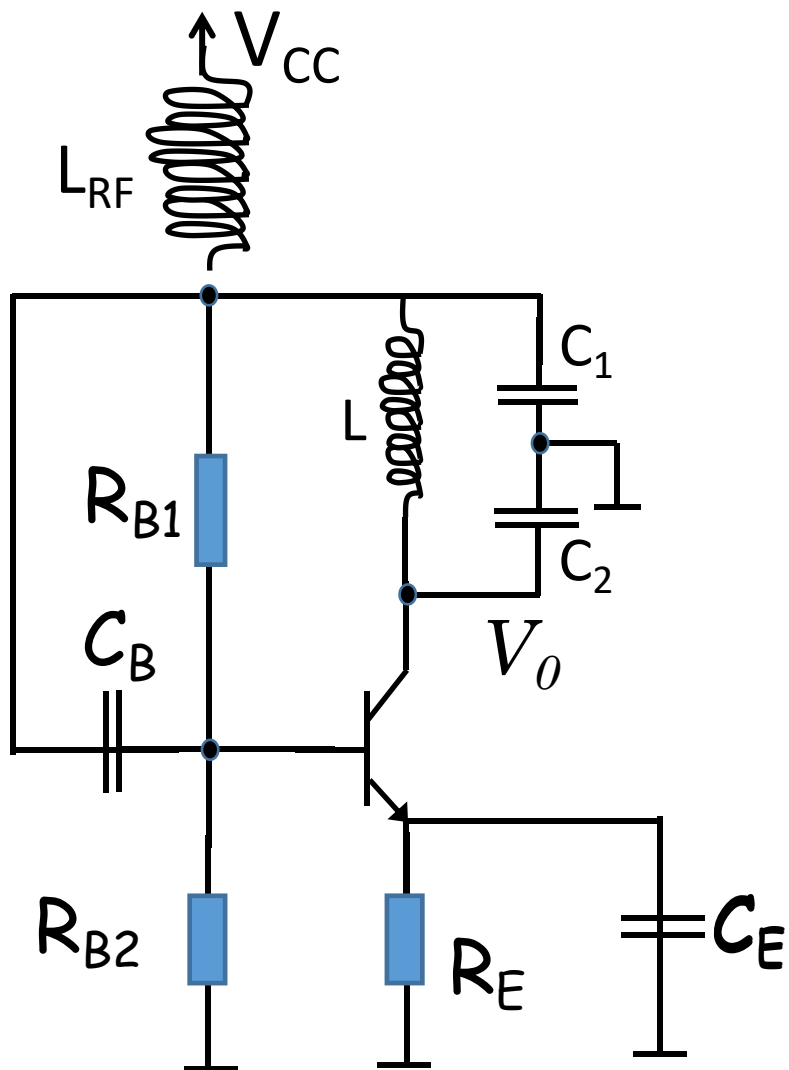
C_B : acoplar a saída à entrada (curto na oscilação)

L_{RF} : indutor de RF de valor alto (impedância sL_{RF}). Na polarização é curto, na operação é aberto. Chamado de bloqueador de RF



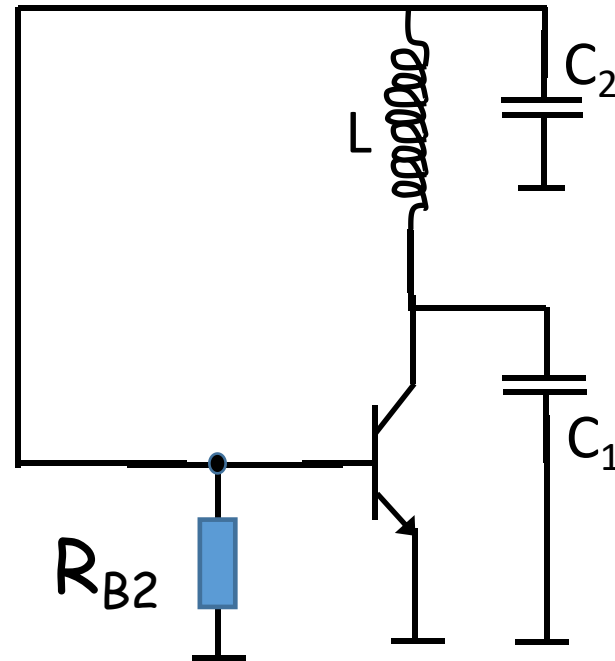
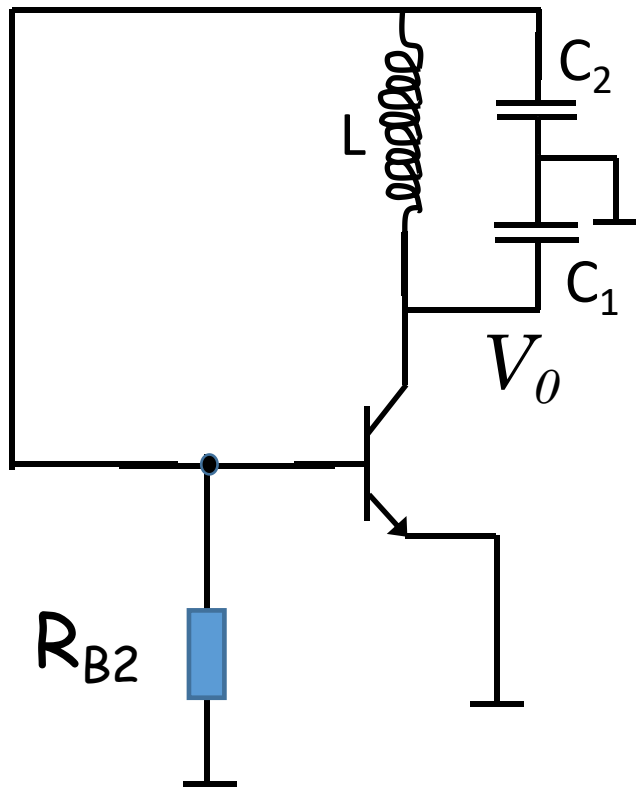
Osciladores LC (Tanque) - Colpitts

Na frequencia de oscilação



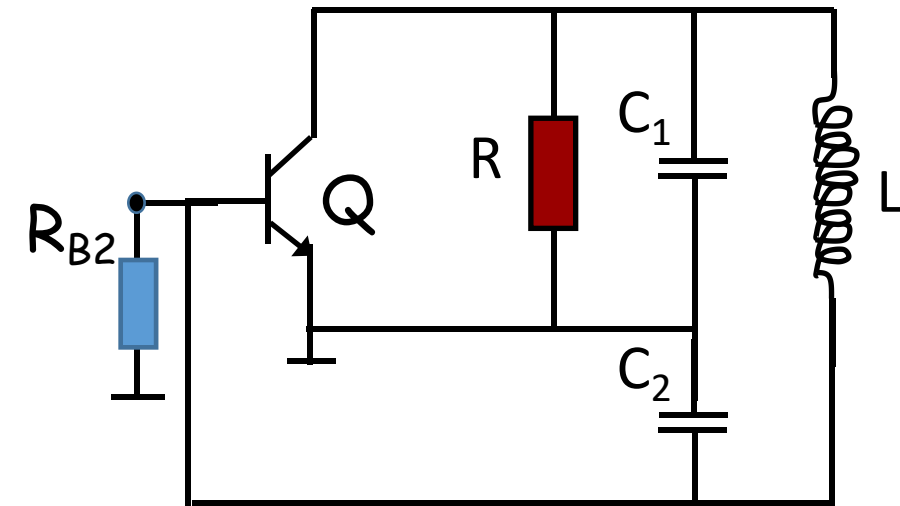
Osciladores LC (Tanque) - Colpitts

Na frequencia de oscilação



Colpitts

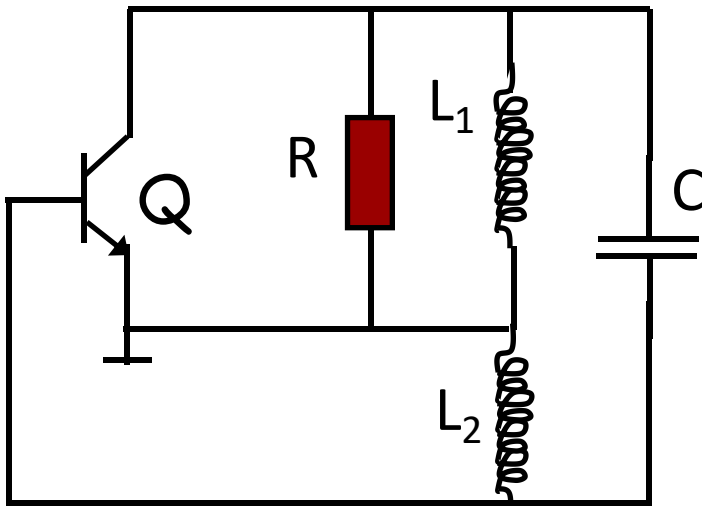
R_{B2} está em paralelo com r_π



Osciladores LC (Tanque) - Hartley

A configuração Hartley esta mostrada abaixo

Nesta configuração as posições do capacitor e do indutor são trocadas. Na figura não esta apresentada a polarização do transistor, apenas as ligações para o modelo de pequenos sinais



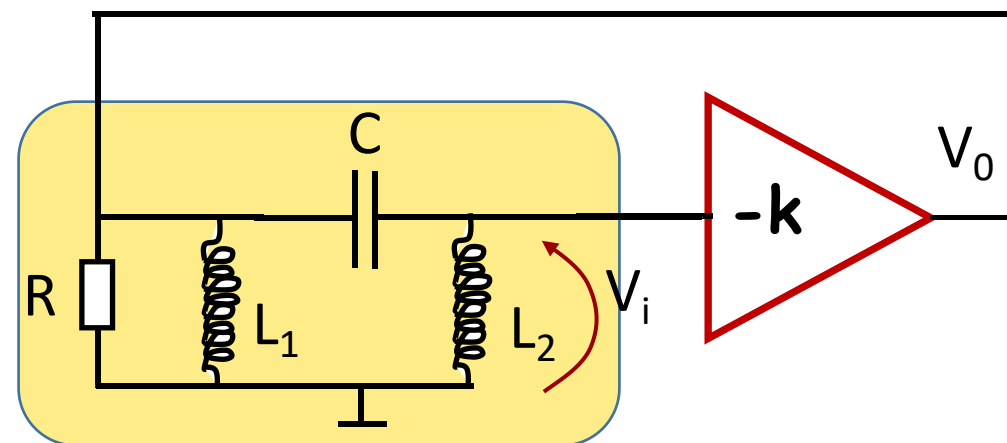
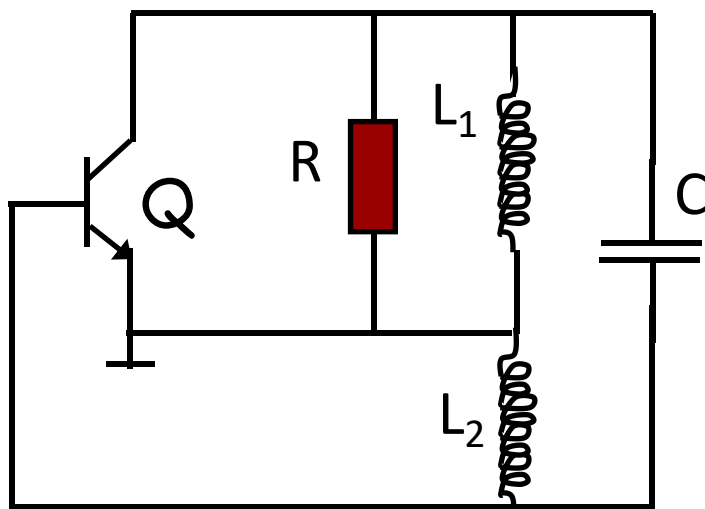
Observe que

- não há fonte de alimentação (não esta o circuito de poliração)
- o resistor será o próprio r_o do transistor



Osciladores LC (Tanque) - Hartley

Hartley e seu equivalente

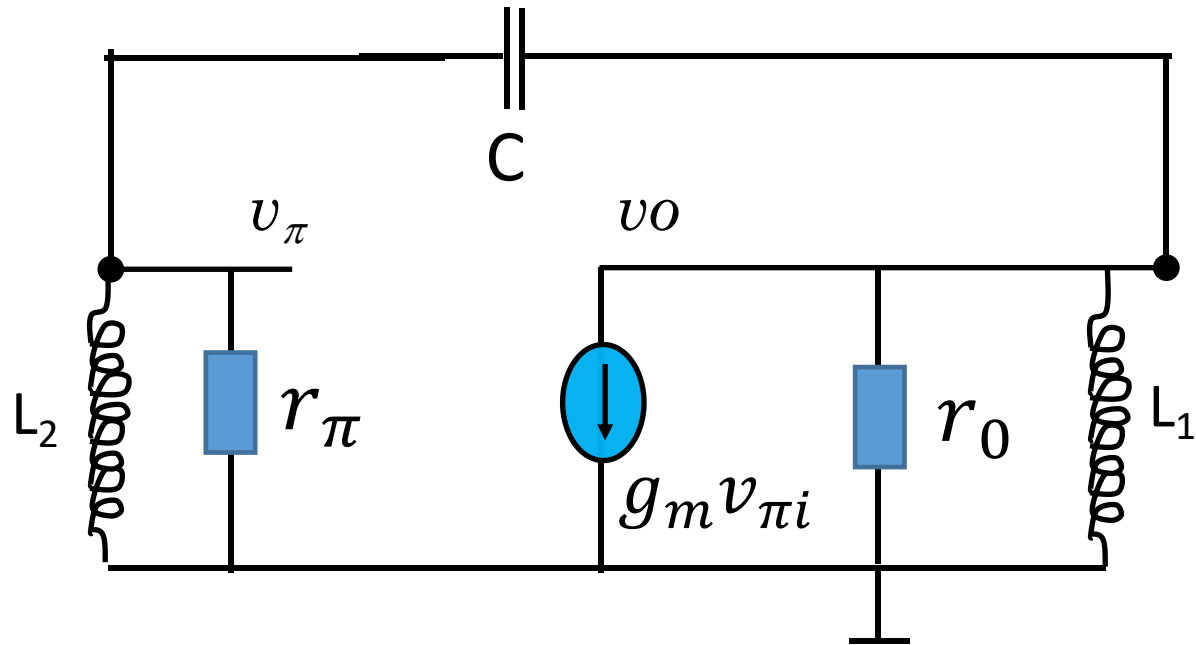


Osciladores LC (Tanque) - Hartley

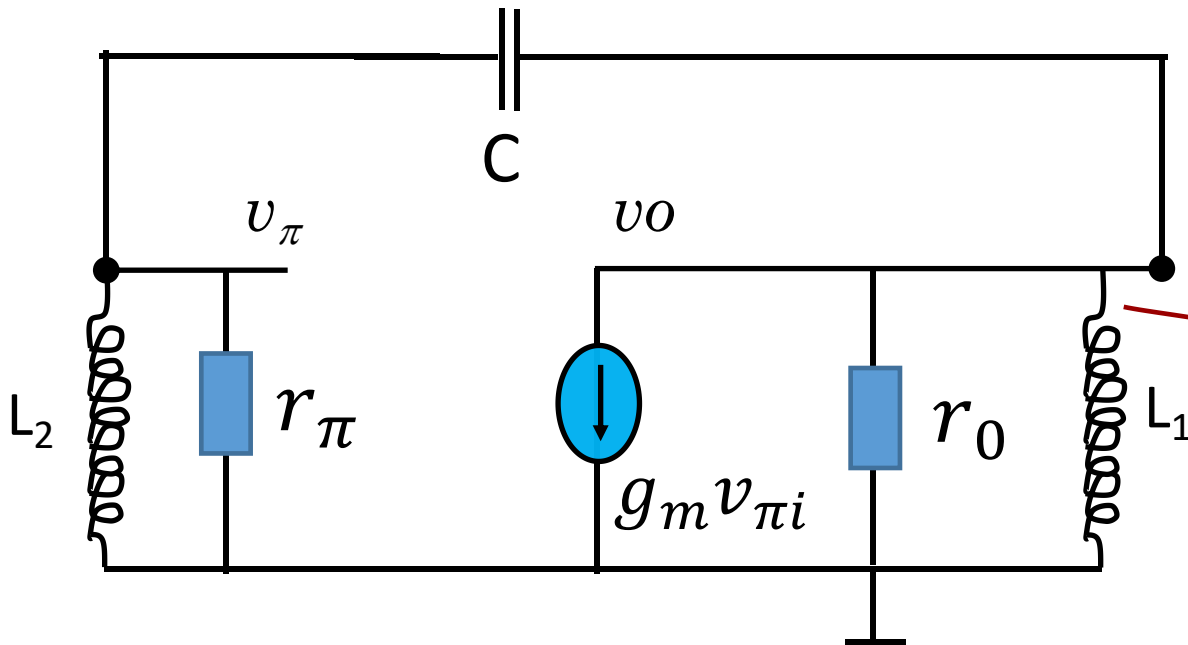
Em nosso oscilador a posição ideal para abrir o circuito é no v_π . Assim vamos considerar

- ✓ entrada: fonte de corrente que depende de $v_{\pi i}$
- ✓ saída: v_π em r_π e L_2

Para simplificar a análise vamos desprezar o r_π



Osciladores LC (Tanque) - Colpitts



corrente em C = corrente no L_2

$$(v_o - v_\pi)sC = \frac{v_\pi}{sL_2}$$

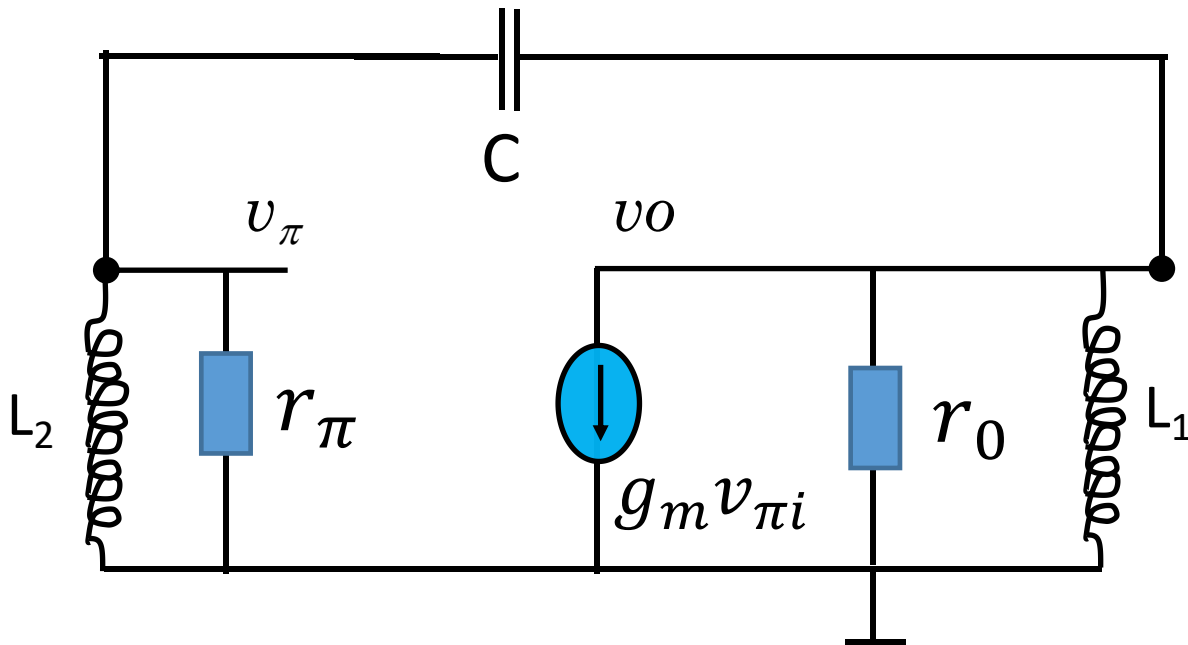
$$v_o = v_\pi \left(\frac{1}{s^2 CL_2} + 1 \right)$$

$$\frac{v_o}{r_o} + \frac{v_o}{sL_1} + (v_o - v_\pi)sC + g_m v_\pi i = \frac{v_o}{r_o} + \frac{v_o}{sL_1} + \frac{v_\pi}{sL_2} + g_m v_\pi i = 0$$

$$\frac{v_o}{r_o} + \frac{v_o}{sL_1} + \frac{v_\pi}{sL_2} + g_m v_\pi i = v_o \left(\frac{1}{r_o} + \frac{1}{sL_1} \right) + \frac{v_\pi}{sL_2} + g_m v_\pi i = 0$$



Osciladores LC (Tanque) - Hartley



$$v_o = v_\pi \left(\frac{1}{s^2 C L_2} + 1 \right)$$

$$v_o \left(\frac{1}{r_o} + \frac{1}{s L_1} \right) + \frac{v_\pi}{s L_2} + g_m v_{\pi i} = 0$$

$$v_\pi \left(\frac{1}{s^2 C L_2} + 1 \right) \left(\frac{1}{r_o} + \frac{1}{s L_1} \right) + \frac{v_\pi}{s L_2} + g_m v_{\pi i} = 0$$

$$(-g_m v_{\pi i}) s^2 C L_1 L_2 = v_\pi (L_1 + s^2 C L_1 L_2) \left(\frac{1}{r_o} + \frac{1}{s L_1} \right) + v_\pi s C L_1$$



Osciladores LC (Tanque) - Hartley

$$(-g_m v_{\pi i}) s^2 C L_1 L_2 = v_{\pi} \left(\frac{L_1}{r_0} + \frac{s^2 C L_1 L_2}{r_0} + \frac{1}{s} + s C L_2 + s C L_1 \right)$$

$$(-g_m v_{\pi i}) s^3 C L_1 L_2 = v_{\pi} \left(\frac{s L_1}{r_0} + \frac{s^3 C L_1 L_2}{r_0} + 1 + s^2 C (L_2 + L_1) \right)$$

$$v_{\pi} = - v_{\pi i} \frac{g_m s^3 C L_1 L_2}{\left(\frac{s L_1}{r_0} + \frac{s^3 C L_1 L_2}{r_0} + 1 + s^2 C (L_2 + L_1) \right)}$$



Osciladores LC (Tanque) - Hartley

$$\frac{v_{\pi}}{v_{\pi i}} = - \frac{g_m s^3 C L_1 L_2}{\left(\frac{s L_1}{r_0} + \frac{s^3 C L_1 L_2}{r_0} + 1 + s^2 C (L_2 + L_1) \right)}$$

Essa é a função $G(s)H(s)$. Como vimos, para oscilar ω_0 em devemos ter

1. $\text{real}(G(j\omega_0).H(j\omega_0)) > 1,0$ (a realimentação aqui é positiva)
2. $\text{imag}(G(j\omega_0).H(j\omega_0)) = 0$



Osciladores LC (Tanque) - Hartley

$$\frac{v_{\pi}}{v_{\pi i}}(j\omega_0) = \frac{g_m j\omega_0^3 C L_1 L_2}{(j\omega_0 \frac{L_1}{r_0} + \frac{-j\omega_0^3 C L_1 L_2}{r_0} + 1 - \omega_0^2 C(L_2 + L_1))}$$

$$\frac{v_{\pi}}{v_{\pi i}}(j\omega_0) = \frac{g_m j\omega_0^3 C L_1 L_2}{j(\omega_0 \frac{L_1}{r_0} - \frac{\omega_0^3 C L_1 L_2}{r_0}) + 1 - \omega_0^2 C(L_2 + L_1)}$$



Osciladores LC (Tanque) - Hartley

A condição da parte imaginaria igual a zero nos leva a frequencia de oscilação

Agora a função $G(s)H(s)$ será

$$\frac{v_{\pi}}{v_{\pi i}}(j\omega_0) = \frac{g_m j\omega_0^3 CL_1 L_2}{j(\omega_0 \frac{L_1}{r_0} - \frac{\omega_0^3 CL_1 L_2}{r_0}) + 1 - \omega_0^2 C(L_2 + L_1)} = \frac{g_m \omega_0^2 CL_1 L_2}{(\frac{L_1}{r_0} - \frac{\omega_0^2 CL_1 L_2}{r_0})}$$

$$\frac{v_{\pi}}{v_{\pi i}}(j\omega_0) = \frac{g_m r_0 \omega_0^2 CL_1 L_2}{(L_1 - \omega_0^2 CL_1 L_2)}$$



Osciladores LC (Tanque) - Hartley

$$\frac{v_{\pi}}{v_{\pi i}}(j\omega_0) = \frac{g_m r_0 \omega_0^2 C L_1 L_2}{(L_1 - \omega_0^2 C L_1 L_2)} = \frac{g_m r_0 L_1 L_2 \frac{1}{(L_2 + L_1)}}{(L_1 - L_1 L_2 \frac{1}{(L_2 + L_1)})} = g_m r_0 \frac{L_2}{L_1}$$

Devemos garantir que $G(s)H(s)$ seja maior que 1,0, ou seja

$$\frac{v_{\pi}}{v_{\pi i}}(j\omega_0) = g_m r_0 \frac{L_2}{L_1} > 1,0$$

$$g_m r_0 > \frac{L_1}{L_2}$$



Osciladores LC (Tanque) - Hartley

Implementação completa

R_{B1} e R_{B2} : Gerar a tensão de base

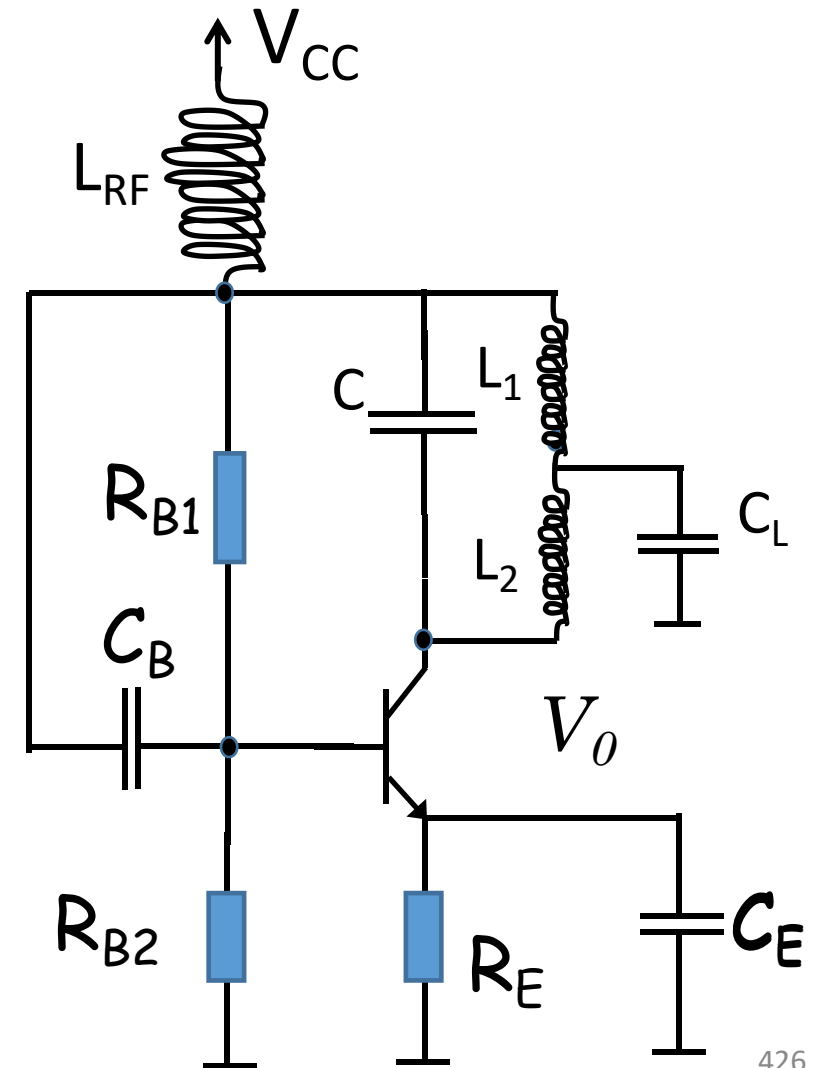
R_E : dar estabilidade a polarização

C_E : bypass de R_E (curto na oscilação)

C_B : acoplar a saída à entrada (curto na oscilação)

C_L : capacitor é curto na operação

L_{RF} : indutor de RF de valor alto (impedância sL_{RF}). Na polarização é curto, na operação é aberto. Chamado de bloqueador de RF



Osciladores a Cristal

Um oscilador a cristal é um circuito oscilador que utiliza a ressonância mecânica de um cristal piezoelétrico vibrante.

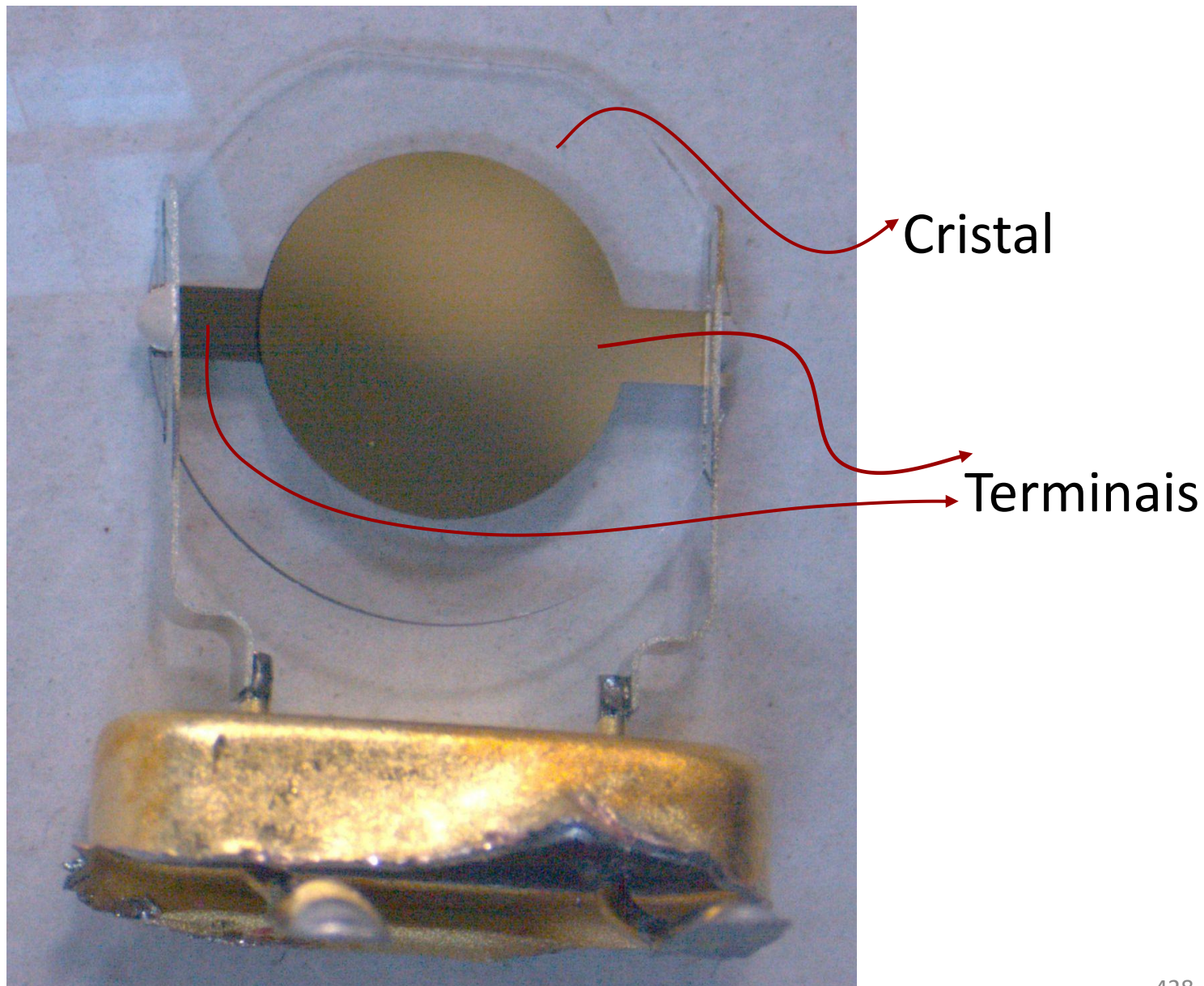
Este tipo de oscilador se baseia nas leves alterações de forma de um cristal de quartzo causadas pela ação de um campo elétrico, uma propriedade conhecida com *electrostriction* (seu inverso é o efeito piezoelétrico). Uma tensão aplicada nos terminais do cristal causa a alteração da forma e quando a tensão é removida, o cristal gera uma pequena voltagem ao ter sua forma inicial reestabelecida pela sua elasticidade.

A frequência de ressonância de um cristal depende de seu tamanho, corte, ligações elétricas, temperatura, etc. Há disponível no mercado vários cristais, com frequências de ressonância variando de kHz a MHz

Osciladores a Cristal

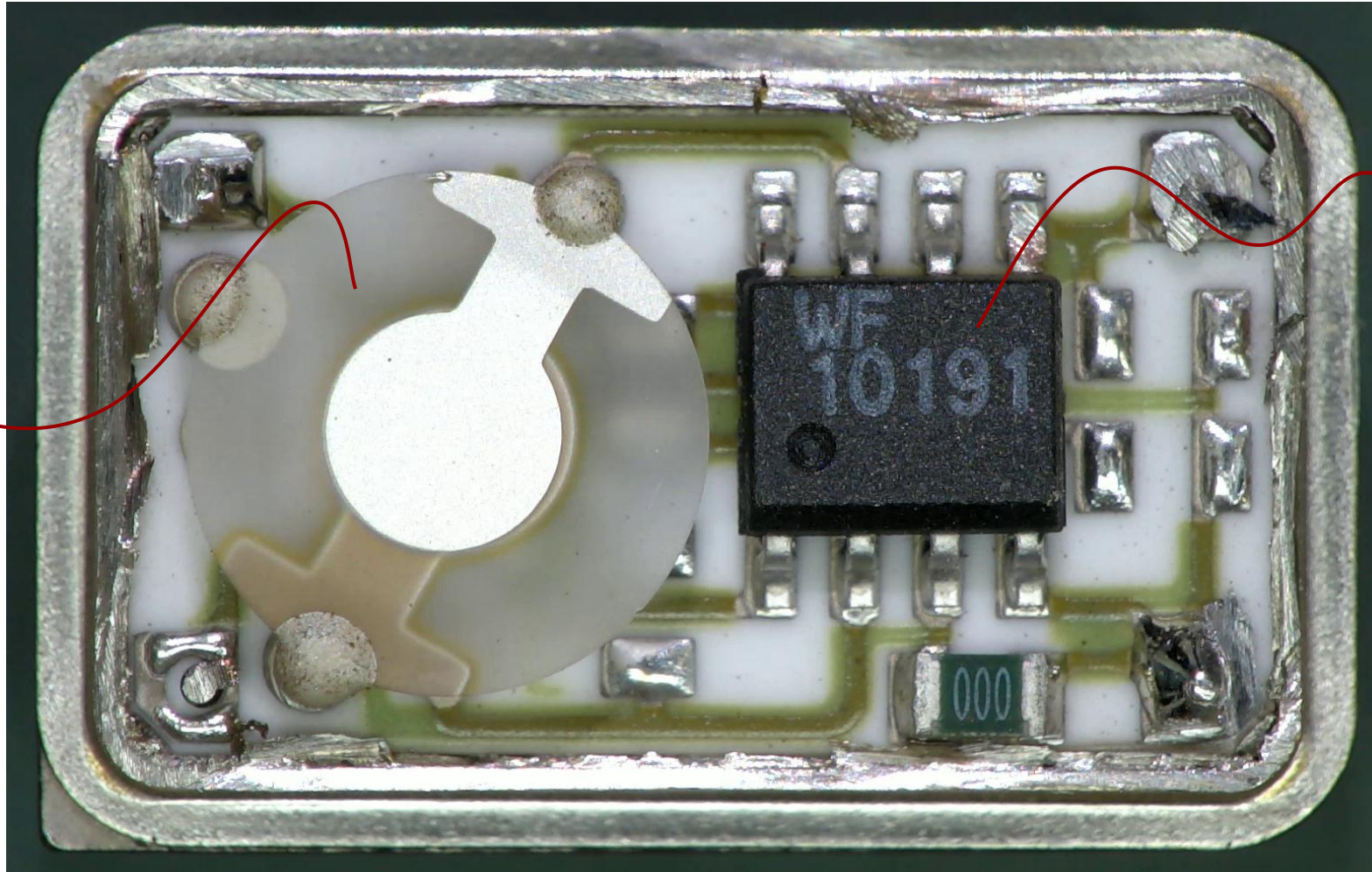


Cristal, esquerda, e
oscilador a cristal a direita



Osciladores a Cristal

Cristal

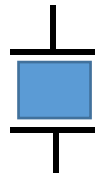
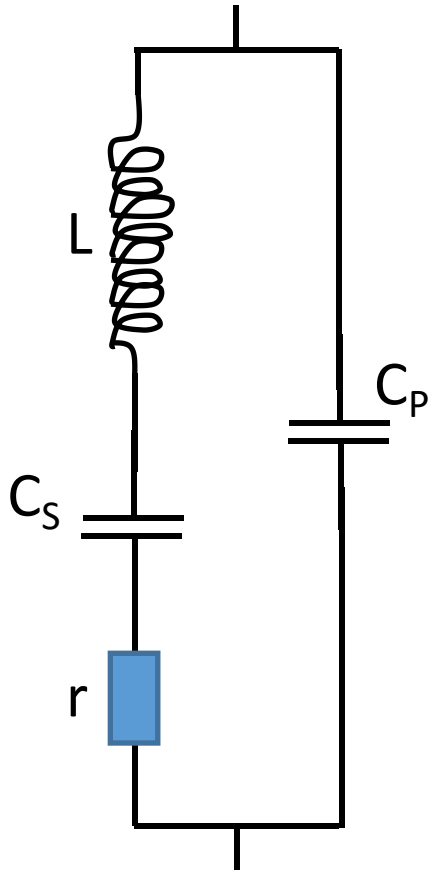


Amplificador



Osciladores a Cristal

Modelo elétrico de um cristal



- ✓ L , r e C_s são devido ao cristal propriamente dito
- ✓ L esta na faixa de Henrys
- ✓ C_s é de fF
- ✓ r tem valor de alguns kOhms
- ✓ C_p é devido as placas dos terminais
- ✓ Fator de qualidade:

$$Q = 2\pi \frac{\text{energia máxima armazenada (no indutor ou nos cap.)}}{\text{energia dissipada em um ciclo}} = \frac{\omega_r L}{r}$$

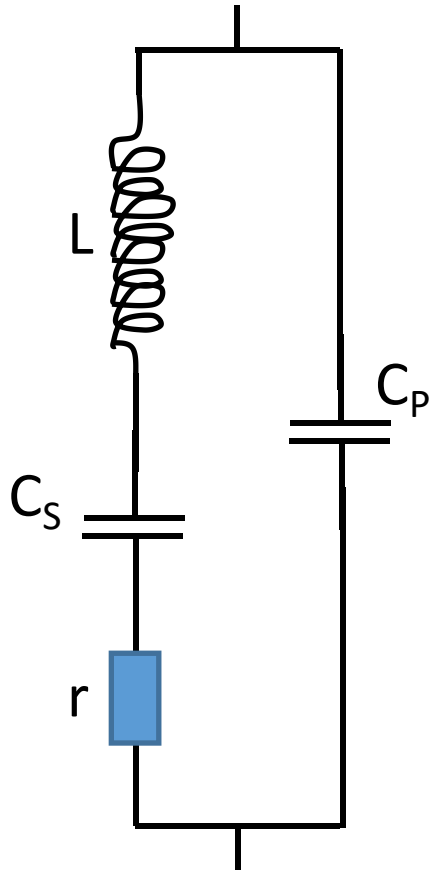
ω_r : frequência de ressonancia (onde a impedancia é real)



Osciladores a Cristal

Uma característica importante de um cristal é o fator de qualidade que chega a valores acima de 1000. Isso garante uma boa precisão nas frequências.

Impedancia do cristal



$$Z(s) = \left(\frac{1}{sC_s} + sL + r \right) // \left(\frac{1}{sC_p} \right)$$

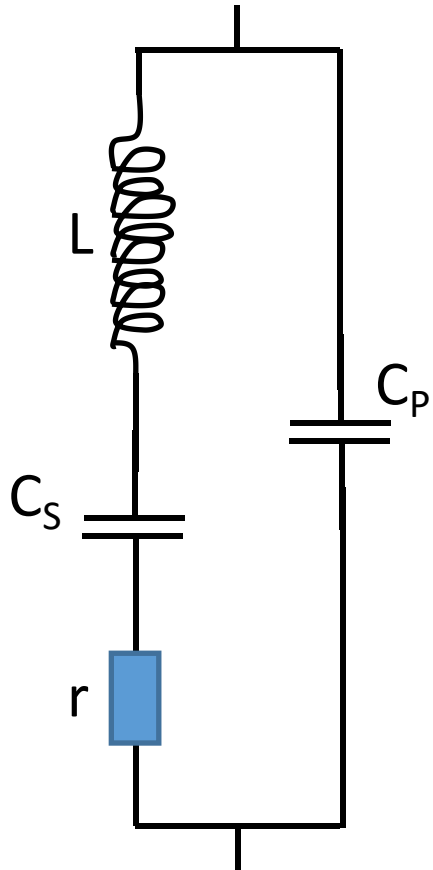
$$Z(s) = \frac{s^2 + 2s\frac{r}{L} + \omega_s^2}{sC_p(s^2 + 2s\frac{r}{L} + \omega_p^2)}$$

$$\omega_s = \sqrt{\frac{1}{C_s L}}$$

$$\omega_p = \sqrt{\frac{C_s + C_p}{C_s C_p L}}$$



Osciladores a Cristal



$$Z(s) = \frac{s^2 + 2s\frac{r}{L} + \omega_s^2}{sC_p(s^2 + s2\frac{r}{L} + \omega_p^2)}$$

✓ a impedancia tem:

- um polo em 0,0
- dois polos (conjugados)($\omega_n = \omega_s$)
- dois zeros (conjugado)($\omega_n = \omega_p$)

✓ o valor de ω_s é menor do que ω_p

✓ Nos cristais normalmente temos

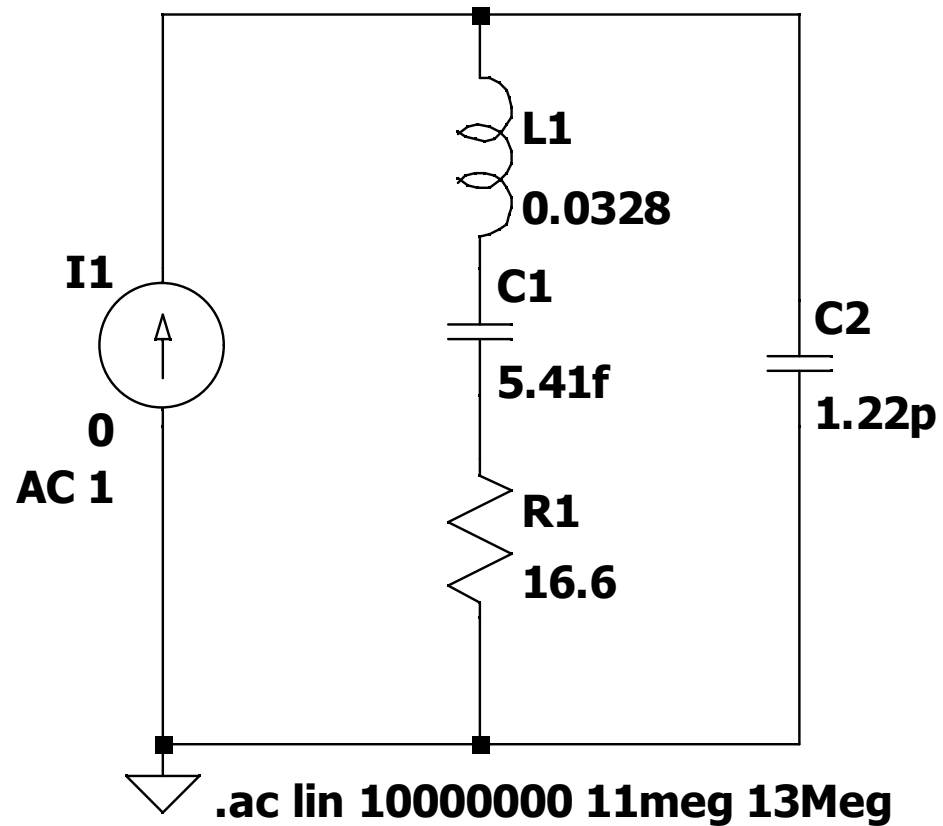
- dois zeros conjugados próximos de ω_s
- dois polos conjugados próximos de ω_p

✓ a frequencia ω_r esta entre ω_s e ω_p



Osciladores a Cristal

Simulação da impedancia (AC)

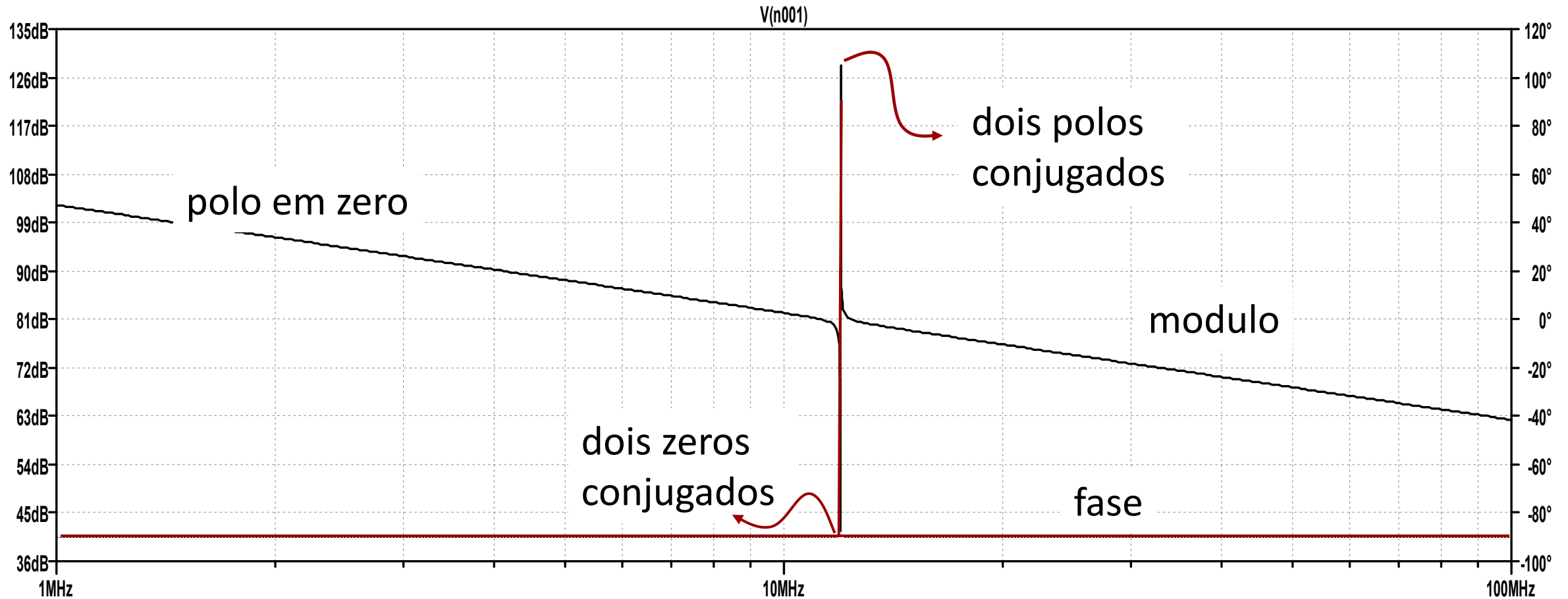


- $\omega_s = 11.948 \text{ MHz}$
- $\omega_p = 11.974 \text{ MHz}$



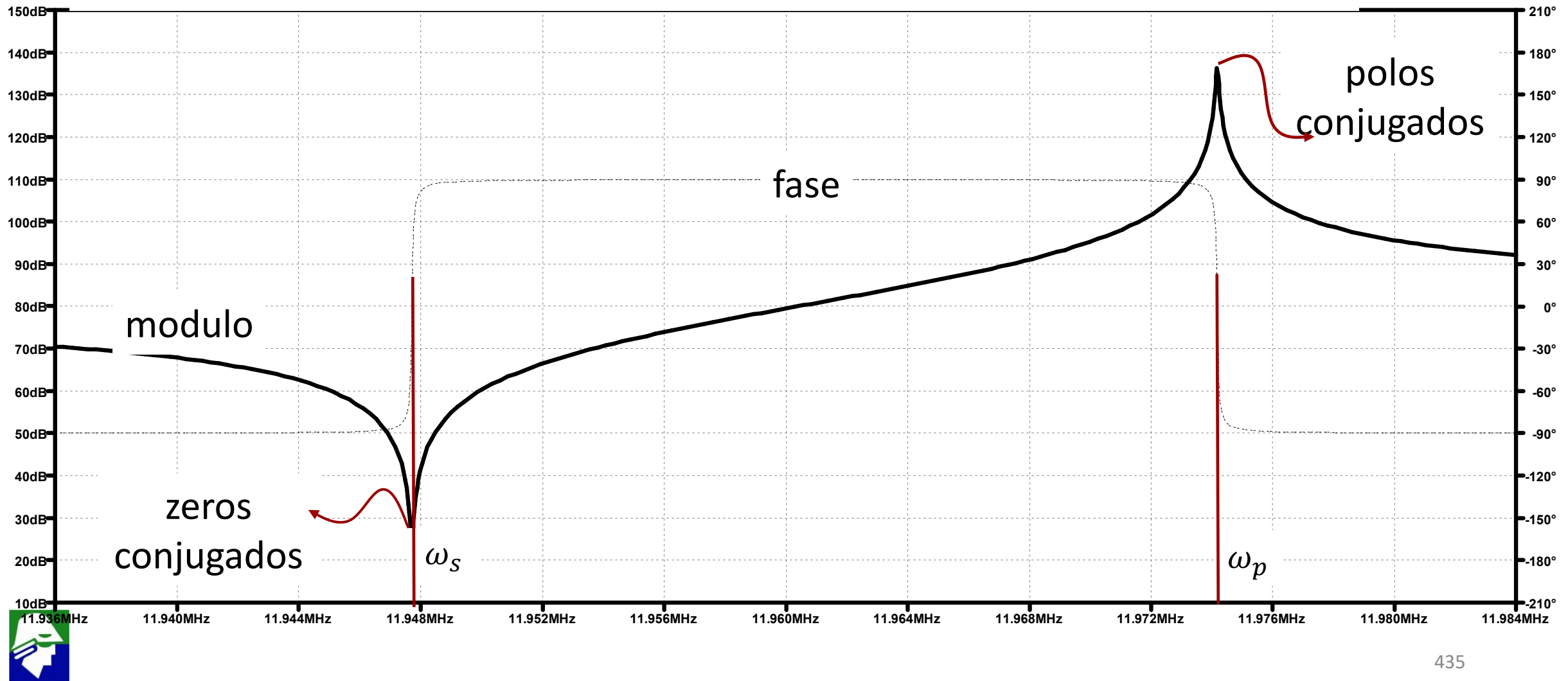
Osciladores a Cristal

Simulação da impedancia (AC)



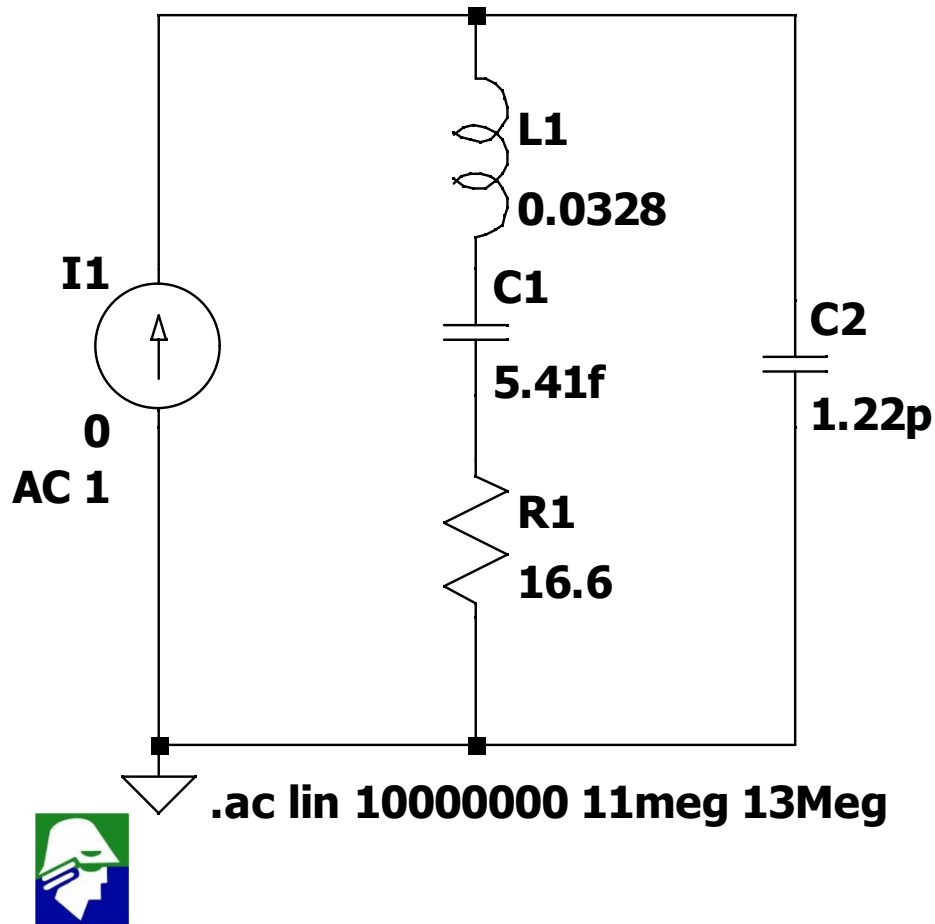
Osciladores a Cristal

Simulação da impedancia (AC): detalhes perto de ω_s



Osciladores a Cristal

- $\omega_s = 11.948 \text{ MHz}$
- $\omega_p = 11.974 \text{ MHz}$



Fatos importantes

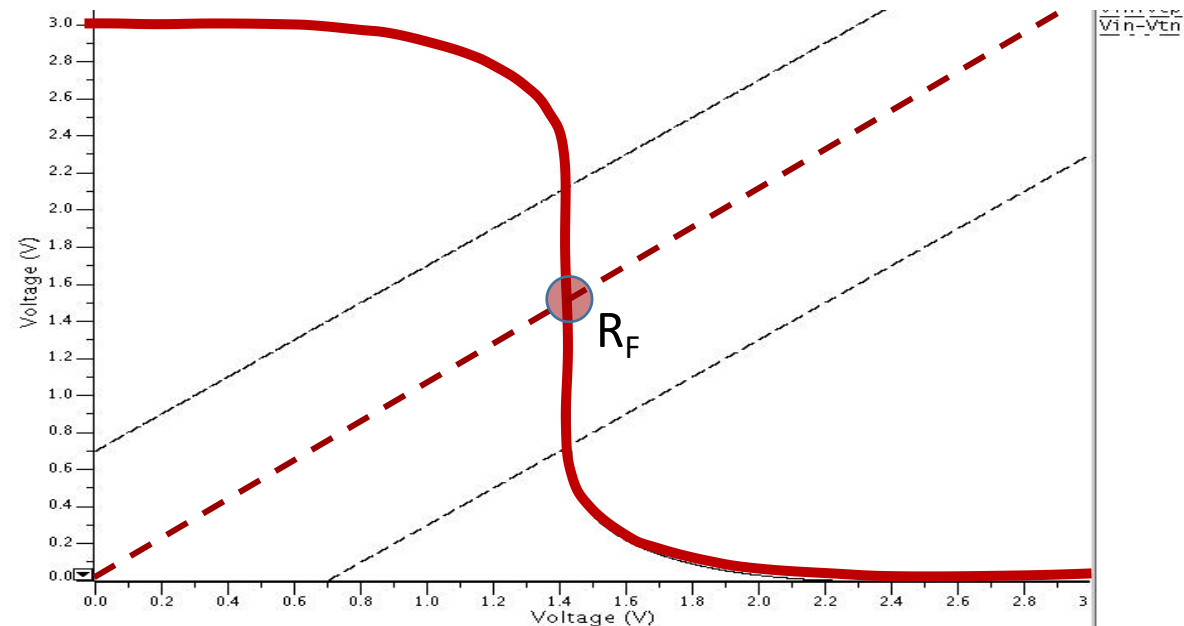
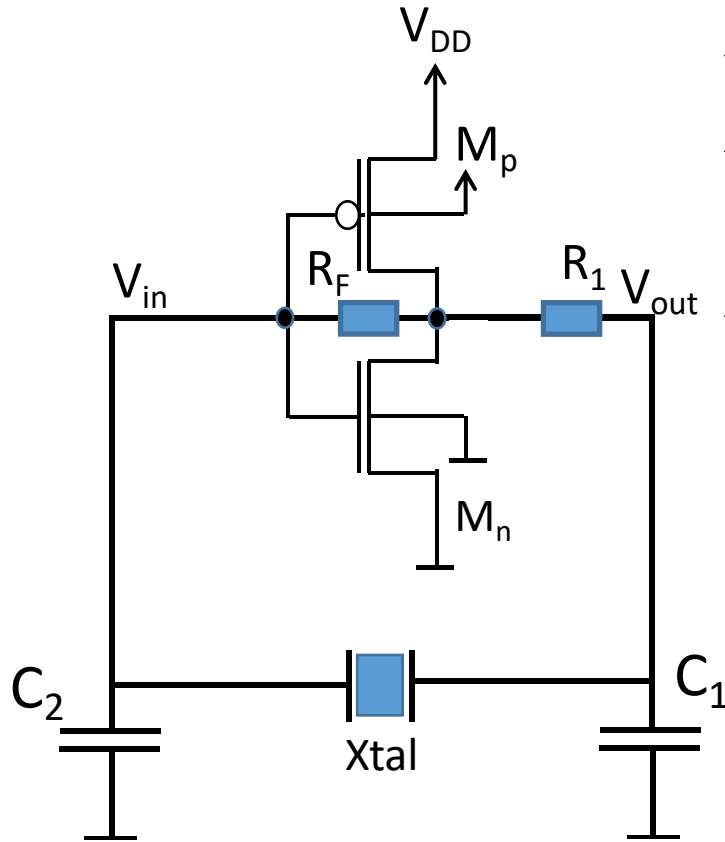
- ✓ ω_s e ω_p são muito próximos
- ✓ a fase nessa região, $\omega_s < \omega < \omega_p$, tem valor de $+90^\circ$ e praticamente qualquer modulo
- ✓ o cristal pode, então, ser utilizado como L num oscilador tanque. Neste caso, para qualquer valor de indutor que seja necessária, ele é obtido numa frequência próxima de $\omega_s \approx \omega_p$
- ✓ quanto mais próximos estiverem ω_s e ω_p , melhor é o cristal

Osciladores a Cristal

Colpitts com cristal e inversor CMOS: Pierce

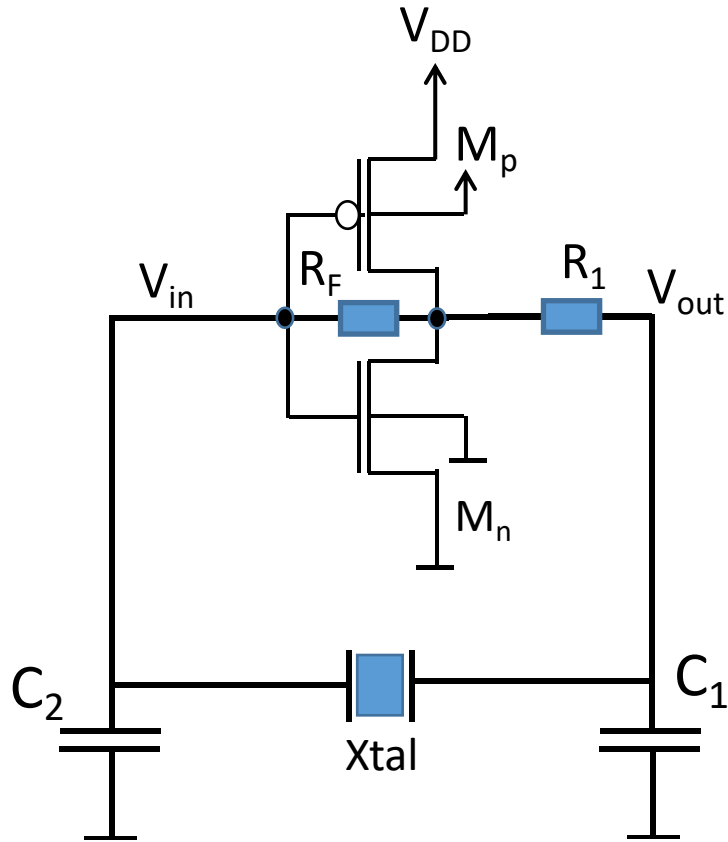
Oscilador a cristal fácil de construir

- ✓ inversor serve com amplificador
- ✓ R_F coloca o inversor na sua região de ganho. Valor muito alto
- ✓ R_1 forma filtro com C_1 para atenuar harmônicas

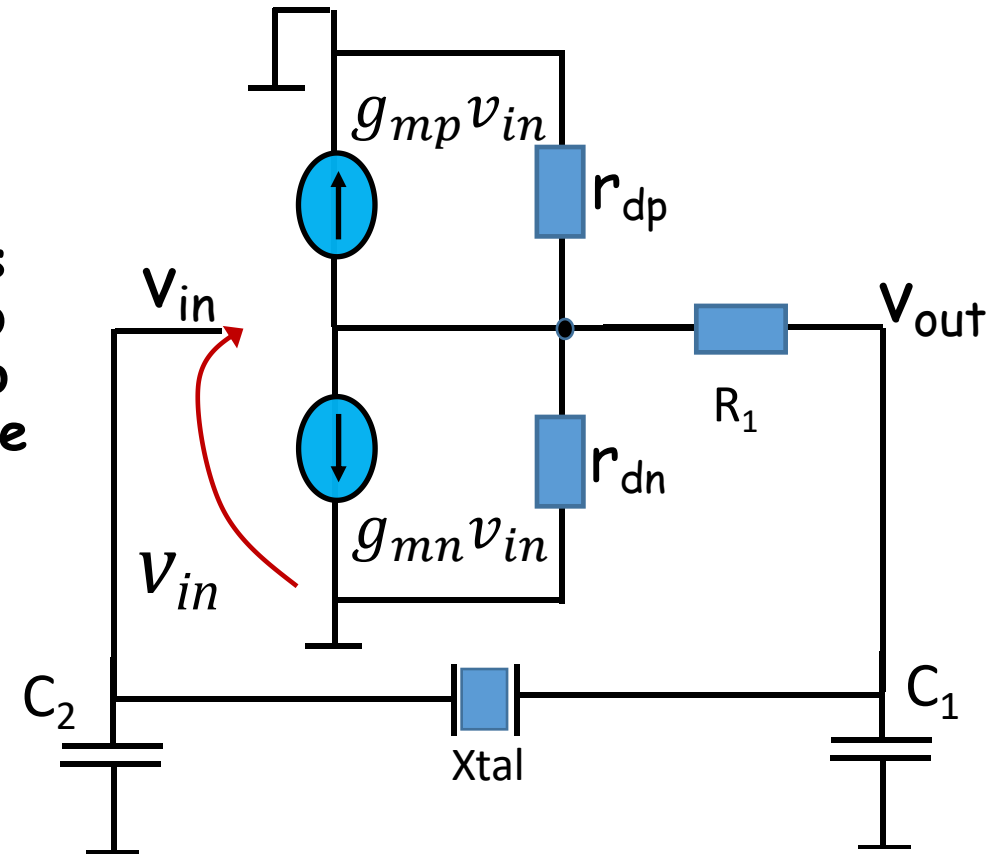


Osciladores a Cristal

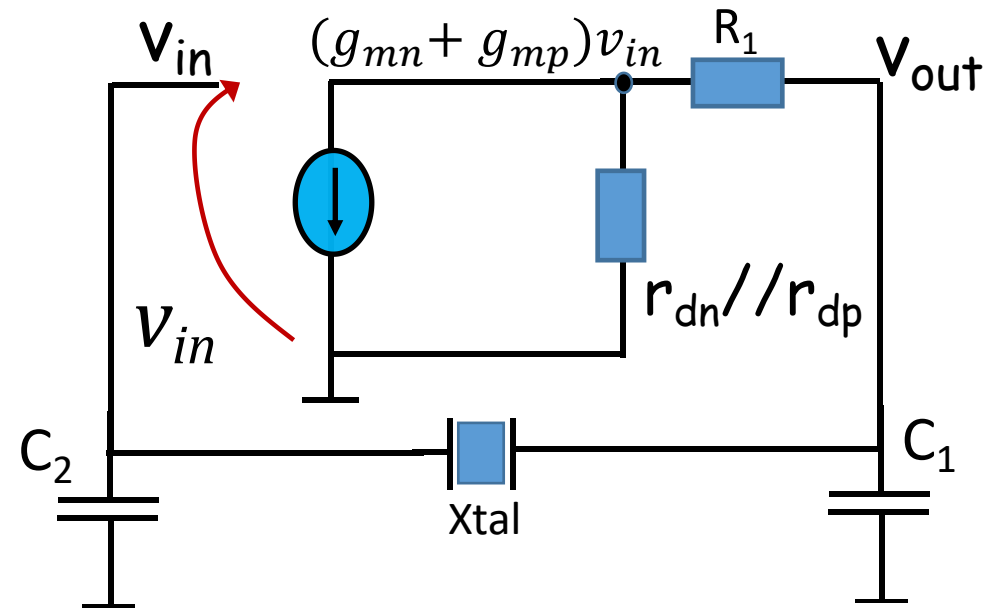
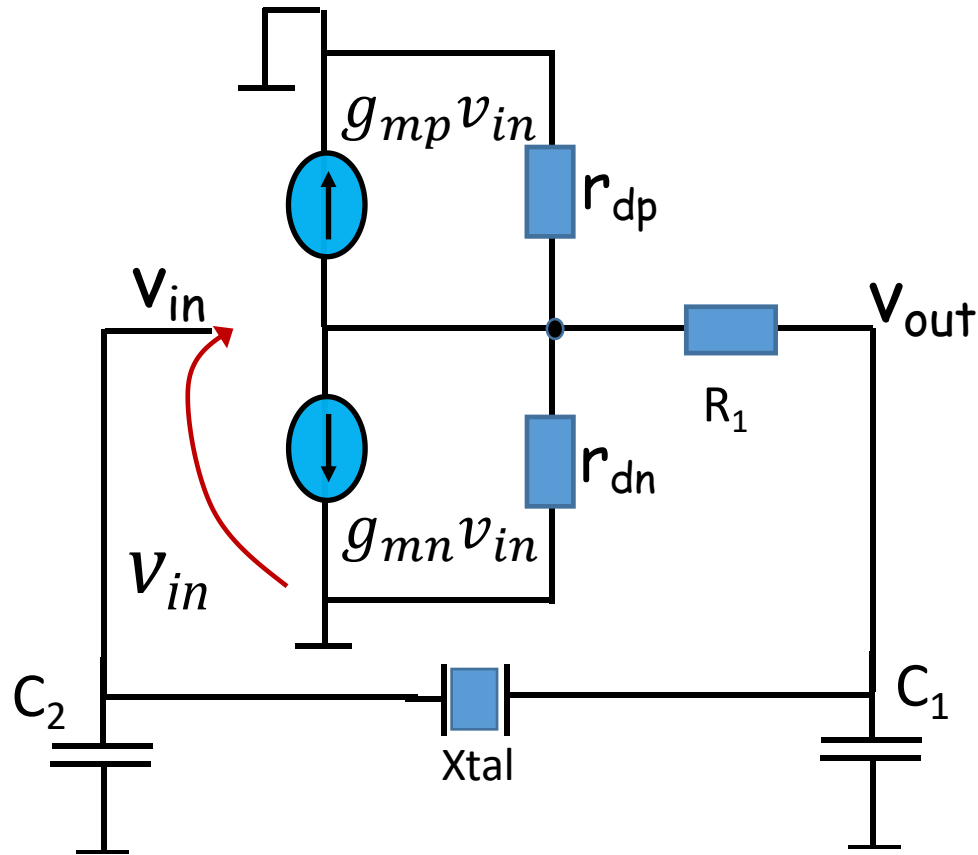
Quando o inversor opera na região de ganho, os dois transistores estão em saturação



- ✓ R_F muito grande, desprezado
- ✓ as capacitancias dos transistores não são significativas quando comparadas com C_1 e C_2

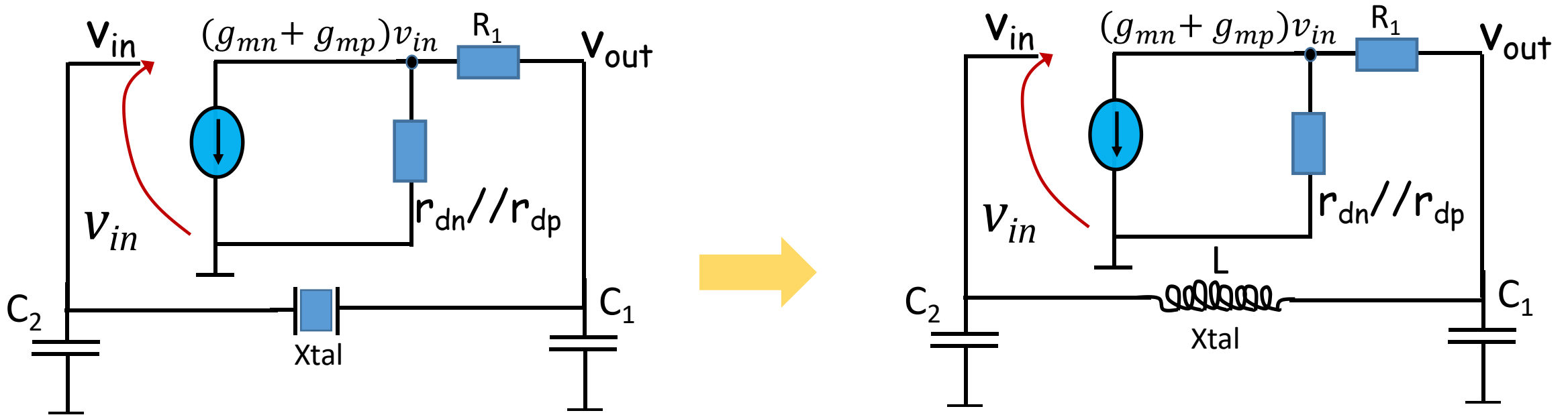


Osciladores a Cristal



Osciladores a Cristal

Na frequencia de oscilação o cristal se comporta como indutor

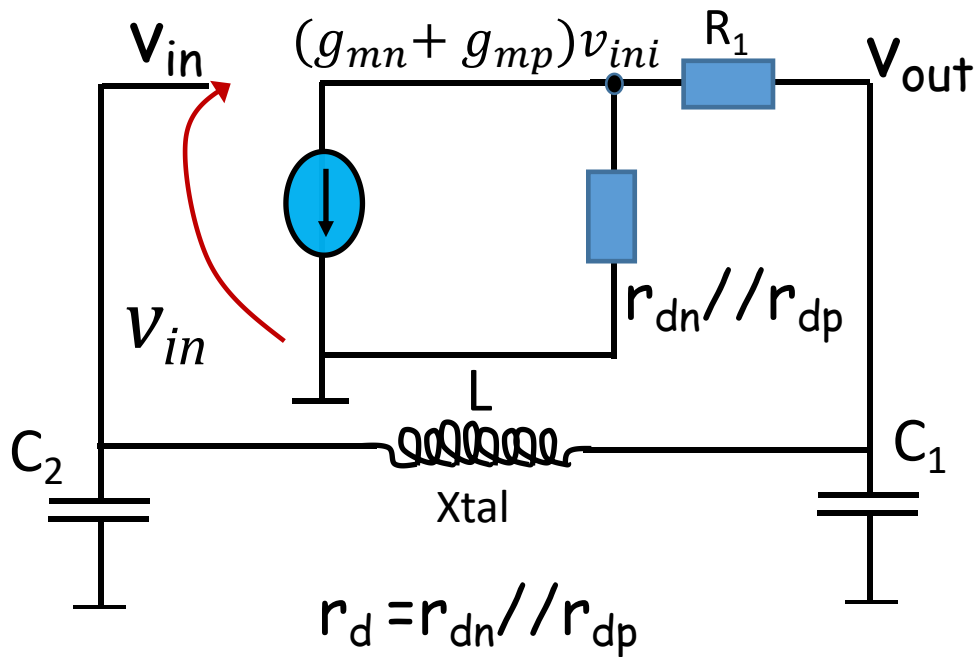


O circuito final é semelhante ao circuito Colpitts analisado no início (exceção da presença de R_1 , que pode ser ignorado de início)



Osciladores a Cristal

Vamos considerar a entrada na fonte de corrente e a saída em v_{in} . Ao analisarmos o circuito sabemos, de início, que a frequência de oscilação será $\omega_s \approx \omega_p = \omega_{osc}$. A expressão do ganho, ignorando R_1 é



$$g_m = g_{mn} + g_{mp}$$

$$\frac{v_{in}}{v_{ini}}(j\omega_{osc}) = - \frac{g_m}{j(\omega_{osc}(C_1 + C_2) - \omega_{osc}^3 LC_1 C_2) + \frac{1 - \omega_{osc}^2 LC_2}{r_d}}$$



Osciladores a Cristal

$$\omega_s \approx \omega_p = \omega_{osc}$$

$$\frac{v_{in}}{v_{ini}}(j\omega_{osc}) = - \frac{g_m}{j(\omega_{osc}(C_1 + C_2) - \omega_{osc}^3 LC_1 C_2) + \frac{1 - \omega_{osc}^2 LC_2}{r_d}}$$

Para cumprir as condições de Barkhausen devemos ter a parte imaginária zerada. Neste caso, implica em

$$(\omega_{osc}(C_1 + C_2) - \omega_{osc}^3 LC_1 C_2) = 0$$

Aqui conhecemos ω_{osc} mas não L . Podemos achar uma expressão para L

$$(C_1 + C_2) - \omega_{osc}^2 LC_1 C_2 = 0 \quad \Rightarrow \quad L = \frac{1}{\omega_{osc}^2} \left(\frac{C_1 + C_2}{C_1 C_2} \right)$$



Osciladores a Cristal

$$\omega_s \approx \omega_p = \omega_{osc}$$

$$L = \frac{1}{\omega_{osc}^2} \left(\frac{C_1 + C_2}{C_1 C_2} \right)$$

Agora a função $G(s)H(s)$ sera

$$\frac{v_{in}}{v_{ini}}(j\omega_{osc}) = - \frac{g_m}{\frac{1 - \omega_{osc}^2 L C_2}{r_d}}$$

Devemos garantir que $G(s)H(s)$ seja maior que 1,0, ou seja

$$\frac{v_{in}}{v_{ini}}(j\omega_0) = - \frac{g_m}{\frac{1 - \omega_{osc}^2 L C_2}{r_d}} > 1,0$$



Osciladores a Cristal

Para analisar a desigualdade abaixo, devemos tomar cuidado com o sinal de menos

$$-\frac{g_m}{\frac{1 - \omega_{0sc}^2 LC_2}{r_d}} > 1,0$$

Vamos substituir o valor de L que encontramos. Assim

$$-\frac{r_d g_m}{1 - \frac{C_1 + C_2}{C_1}} = -\frac{C_1 r_d g_m}{C_1 - (C_1 + C_2)} = \frac{C_1 r_d g_m}{C_2} > 1,0$$

$$g_m r_d = (g_{mn} + g_{mp})(r_{dn} // r_{dp}) > \frac{C_2}{C_1}$$

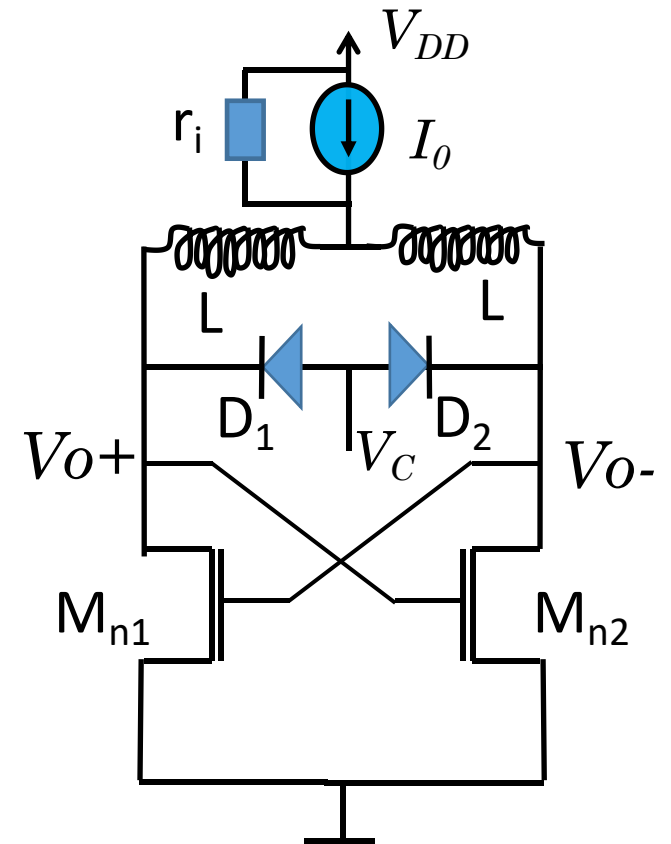


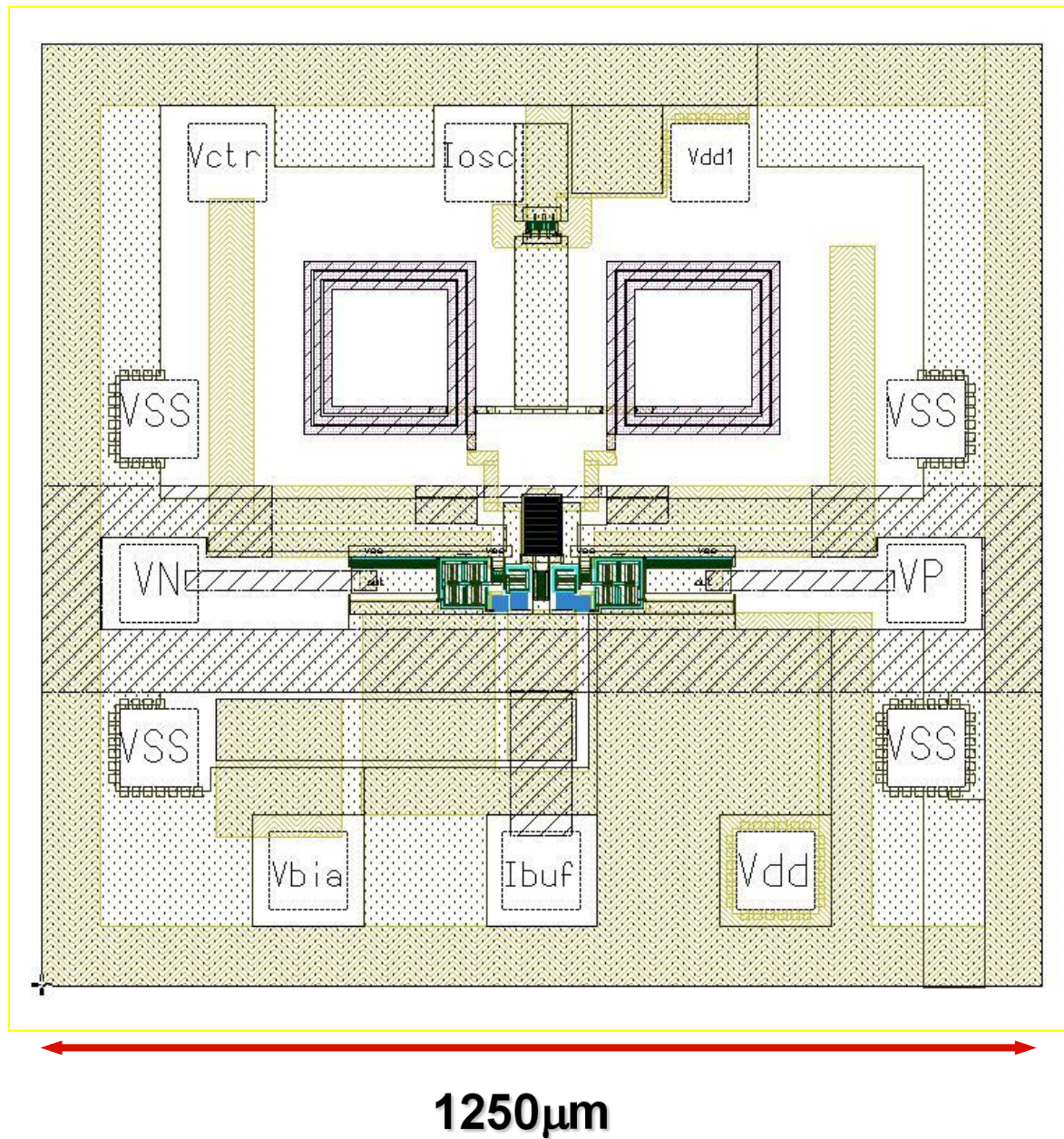
VCO (Voltage Controlled Oscillators)

Osciladores controlados por tensão são blocos importantes em transceivers RF (receptor/transmissor).

Exemplo de VCO (LC tanque)

- ✓ Diodos D_1 e D_2 : funcionam reversos e o papel deles operar como capacitores controlados por tensão. O valor da capacitancia depende da tensão V_C e desta forma podemos ajustar a frequencia de oscilação
- ✓ r_i é a impedancia interna da fonte de corrente
- ✓ os indutores integrados são os maiores componentes do circuito
- ✓ M_{n1} e M_{n2} devem ser iguais





Oscilador

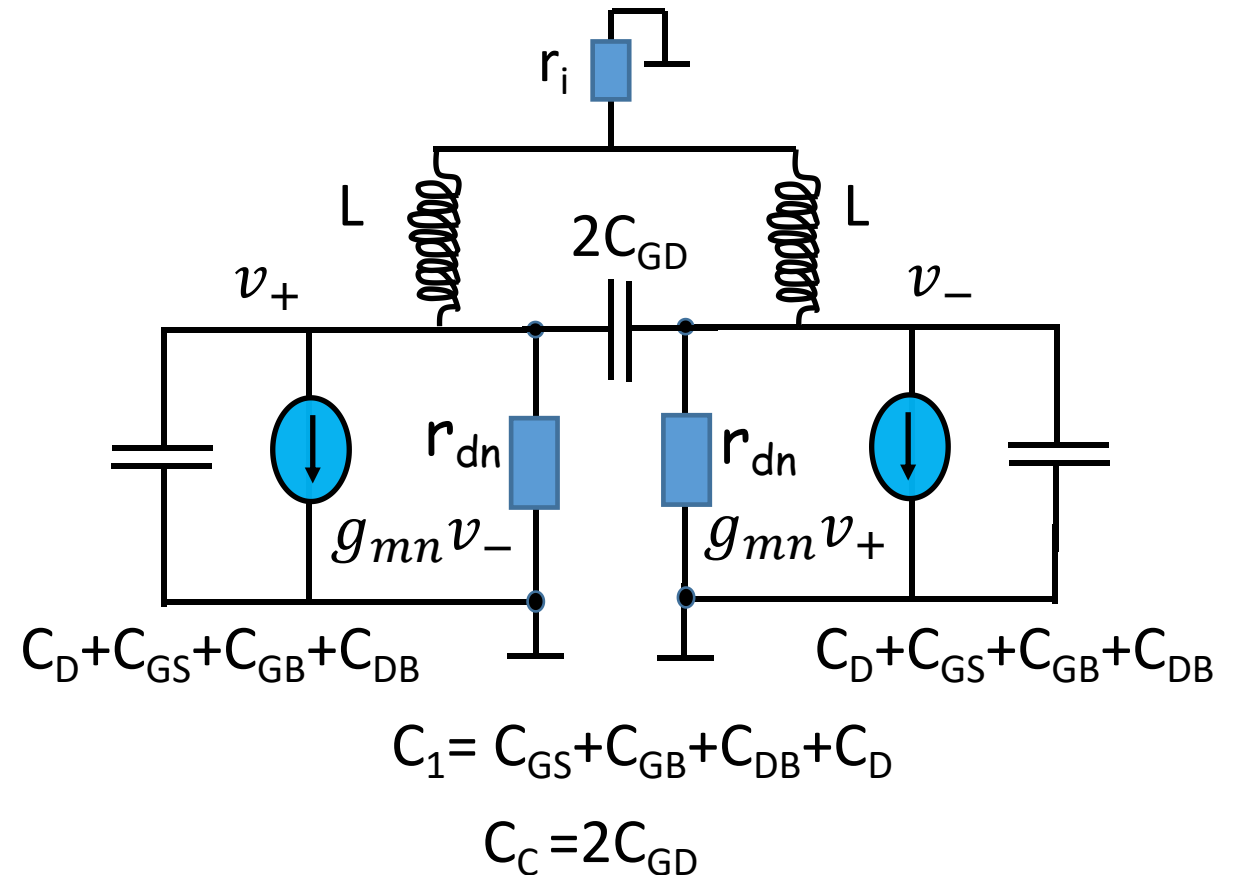
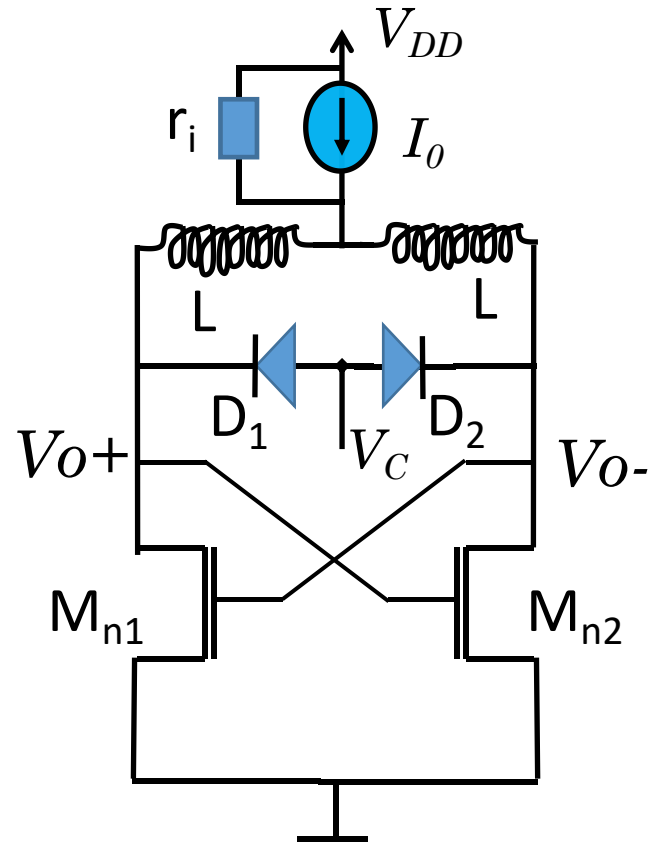
1350µm

tecnologia CMOS
0,35µm

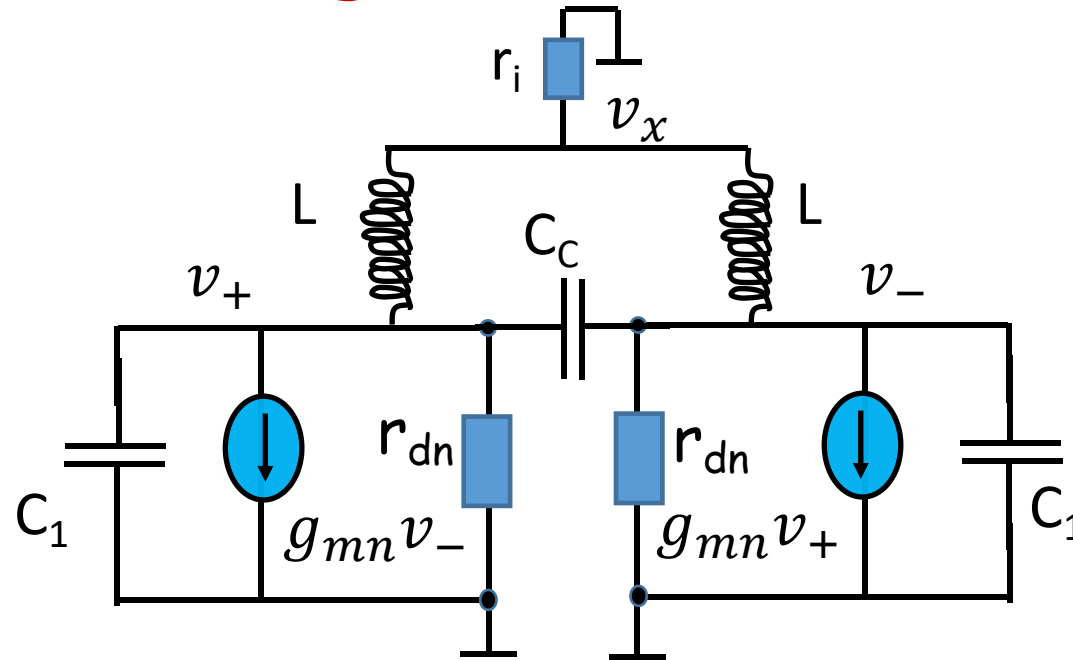


VCO (Voltage Controlled Oscillators)

Veja que aqui não são usadas capacitancias externas. Assim, as capacitancias dos transistores são importante



VCO (Voltage Controlled Oscillators)



$$v_+ s C_1 + v_+ g_{dn} + g_m v_- + (v_+ - v_-) s C_c + \frac{(v_+ - v_x)}{s L} = 0$$

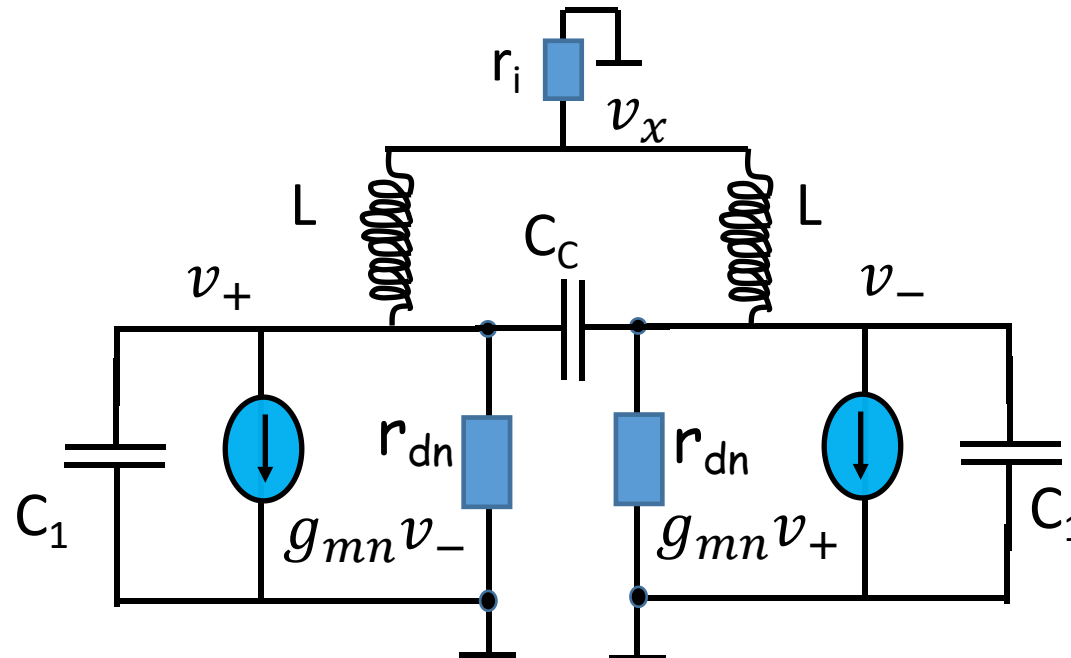
$$v_- s C_1 + v_- g_{dn} + g_m v_+ + (v_- - v_+) s C_c + \frac{(v_- - v_x)}{s L} = 0$$



VCO (Voltage Controlled Oscillators)

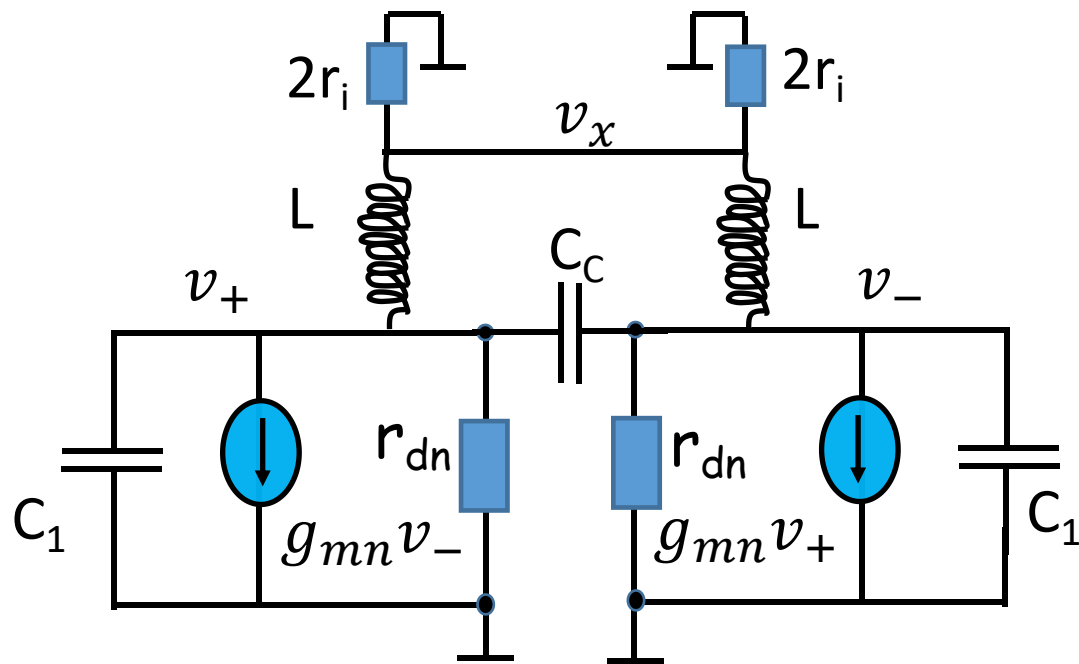
Dada a simetria do circuito, existem duas possibilidades para v_+ e v_- :

- ✓ são iguais, $v_+ = v_-$
- ✓ são simétricos, $v_+ = -v_-$



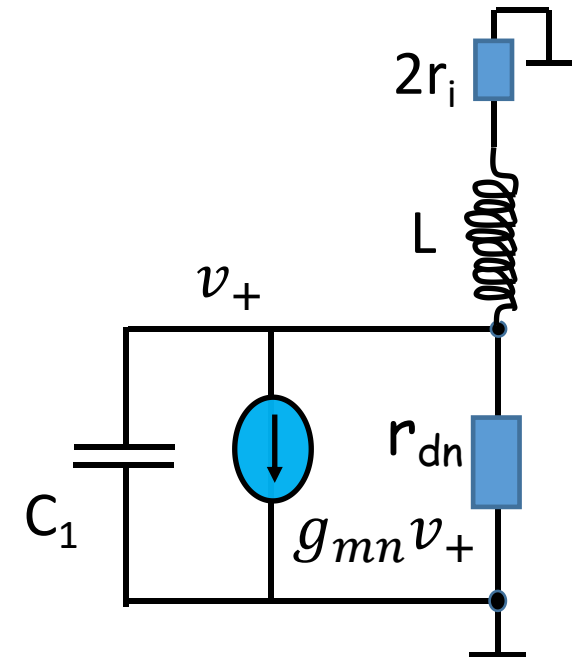
VCO (Voltage Controlled Oscillators)

Consideremos inicialmente $v_+ = v_-$. Neste caso, como na análise do par diferencial, modo comum, podemos trocar r_i por dois $2r_i$ s em paralelo



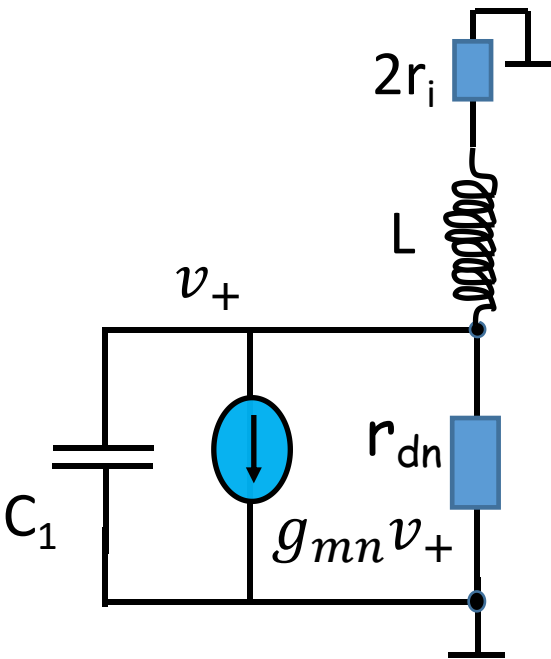
Como os lados do circuitos são iguais, não passa corrente no ramo que liga os indutores. Também não passa corrente pelo capacitor C_c .

Assim podemos analisar apenas um dos lados do circuito.



VCO (Voltage Controlled Oscillators)

Analiseemos um dos lados do circuito



$$v_+ s C_1 + v_+ g_{dn} + g_m v_+ + \frac{v_+}{sL + 2r_i} = 0$$

$$v_+ s^2 L C_1 + v_+ s C_1 2r_i + v_+ (g_{dn} + g_m) s L + v_+ (g_{dn} + g_m) 2r_i = 0$$

$$v_+ [s^2 L C_1 + s(C_1 2r_i + (g_{dn} + g_m) L) + (g_{dn} + g_m) 2r_i] = 0$$

Veja que o termo que multiplica v_+ tem a parte imaginária igual a $j\omega(C_1 2r_i + (g_{dn} + g_m)L)$, que não pode ser zerada.

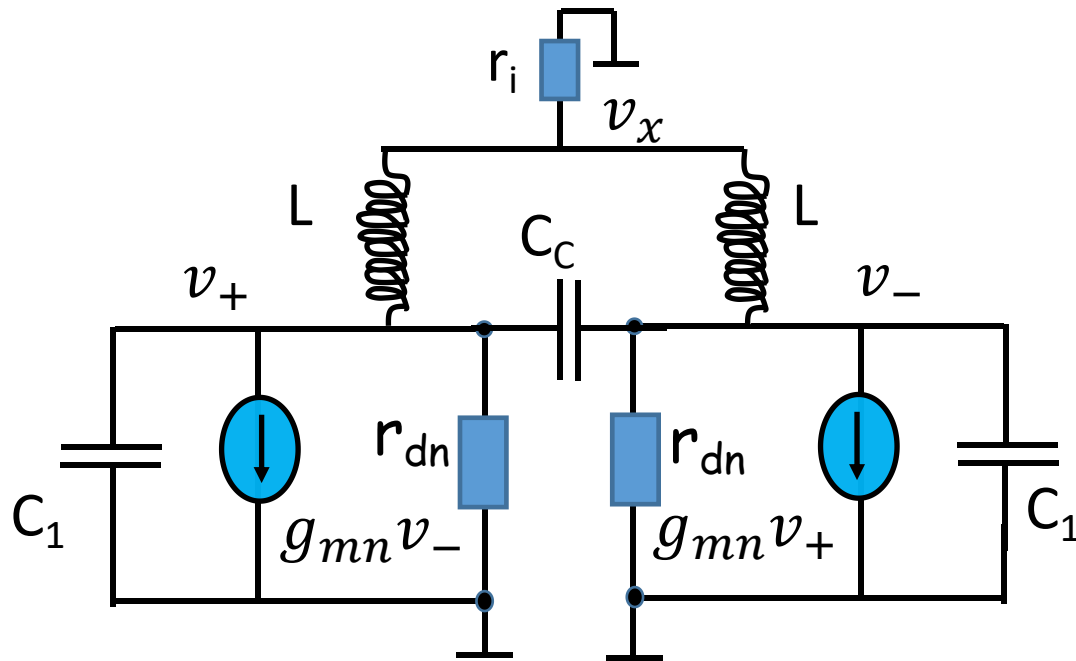
Assim, para satisfazer a equação deveremos ter
$$v_+ = 0$$

Neste caso não ha oscilação

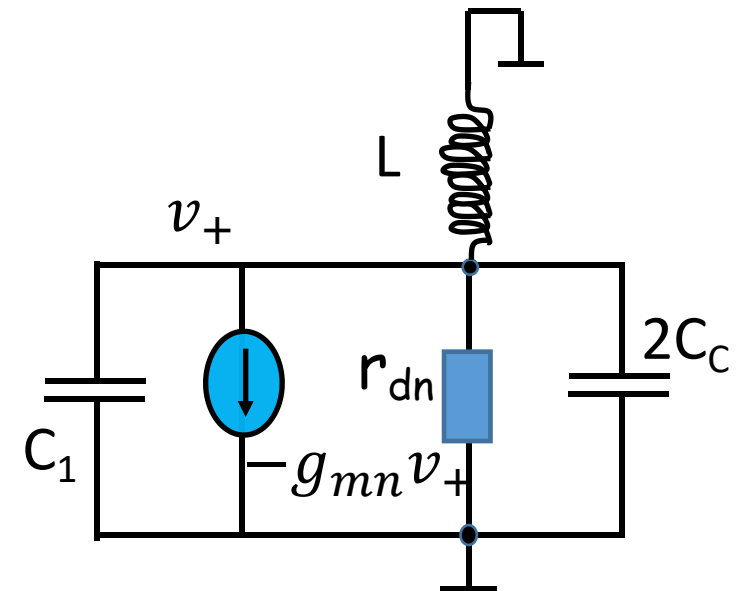


VCO (Voltage Controlled Oscillators)

Consideremos agora $v_+ = -v_-$. Neste caso, como na análise do par diferencial, entrada diferencial, $v_x = 0$

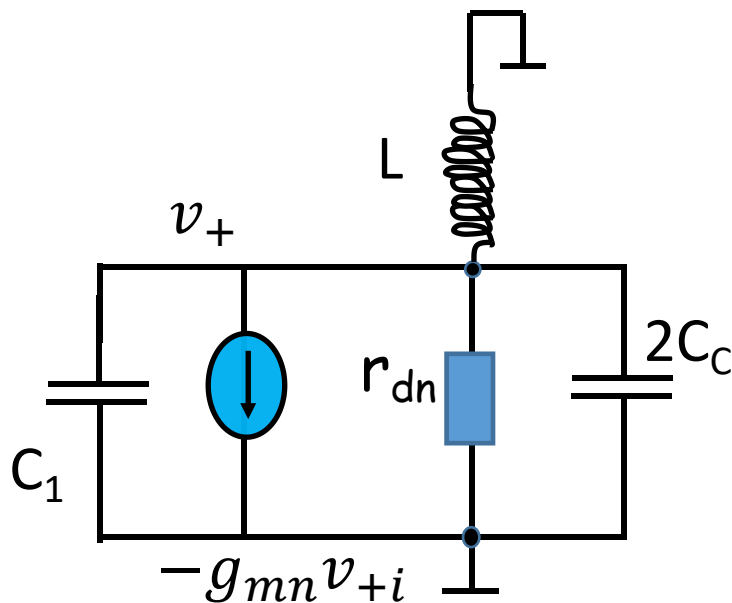


O capacitor C_c foi substituído por um capacitor de valor $2C_c$ (efeito Miller)



VCO (Voltage Controlled Oscillators)

Agora podemos analisar este circuito e a condição de oscilação. Vamos considerar a fonte de corrente como entrada, $-g_m v_{+i}$, e v_+ como a saída. Escrevemos



$$v_+ s C_1 + v_+ g_{dn} - g_m v_{+i} + v_+ s 2C_c + \frac{v_+}{sL} = 0$$

$$v_+ s^2 L (C_1 + 2C_c) + v_+ s L g_{dn} + v_+ = s L g_m v_{+i}$$

$$\frac{v_+}{v_{+i}} = \frac{s L g_m}{s^2 L (C_1 + 2C_c) + s L g_{dn} + 1}$$

