SEL0314
Circuitos Eletrônicos II

Prof.:João Navarro

email: navarro@sc.usp.br

Horário

- segunda: 10:10 as 12:00
- terca: 10:10 as 12:00

Conteúdo:

- **Transistores MOSFET; Amplificadores básicos com MOSFET; O transistor como porta de passagem; Inversor MOS; Implementação de blocos lógicos (portas, latches e flip-flop); Polarização com fontes de corrente; Espelhos de corrente de Wilson; Pares diferencias; Cargas ativas e aplicação de transistores cascode; Amplificadores com múltiplos estágios; Resposta em frequência de circuitos**

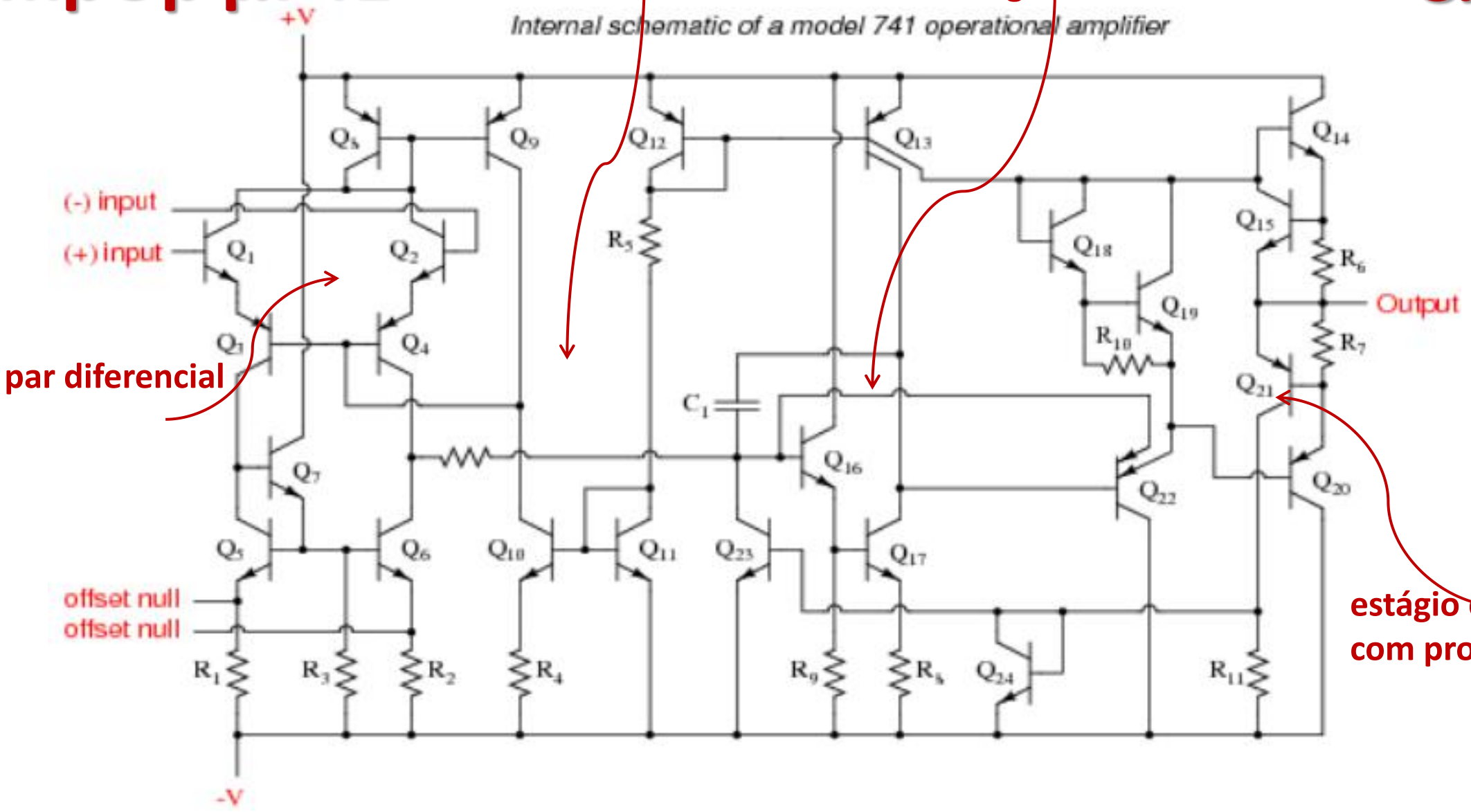
- Prof.: Joao Navarro
- Email: navarro@sc.usp.br
  - Eng. Eletrônico (Escola Politênica)
  - Mestre em microeletrônica (Escola Politécnica)
  - Doutorado em micro eletrônica (Escola Politécnica)
- Atuação
  - Projeto de circuitos integrados analógicos
  - Circuitos RF
  - Ferramentas de projetos analógicos
  - Circuitos digitais de alta velocidade

Circuitos Eletrônicos I

- **Amplificadores operacionais**
  - ✓ Descricao e principais caracteristicas
  - ✓ modelos simples
  - ✓ parametros do AmpOp
  - ✓ algumas aplicações

AmpOp µ741

C.I.



AD
741KH
8147

7224
μA741C

Operação do Amplificador Operacional
(duas entradas e uma saída)

$V_{E1} = V_D/2 + V_{CM}$

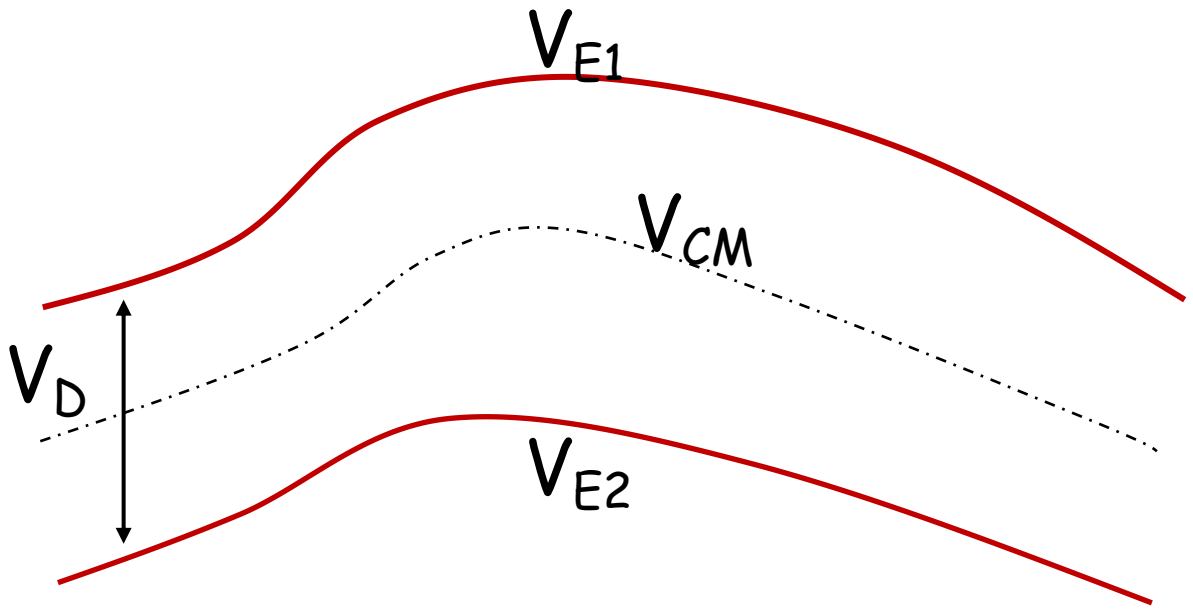
$V_{E2} = V_D/2 - V_{CM}$

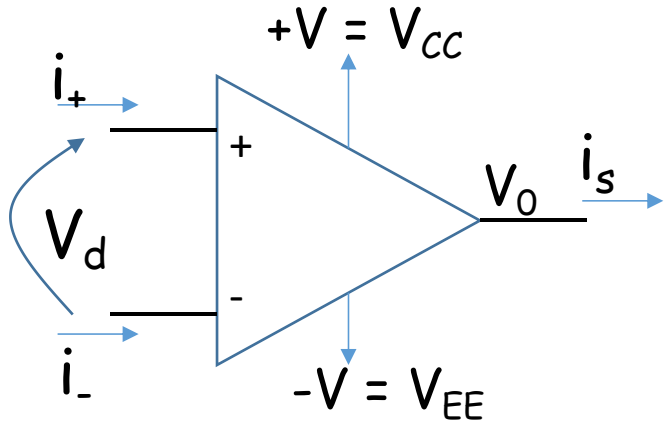
V_{CM} = tensão de modo comum (commum mode)

V_D = tensão de diferencial

$V_D = V_{E1} - V_{E2}$

$V_{CM} = (V_{E1} + V_{E2})/2$



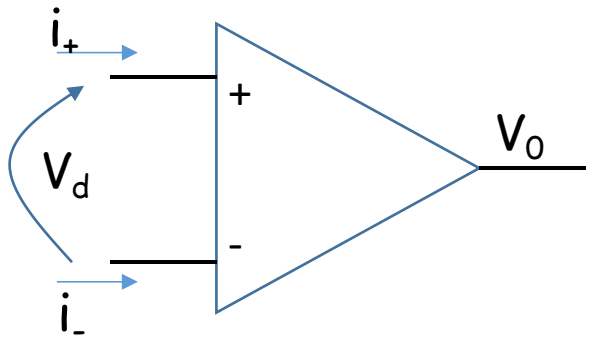


$$\text{saida} = G_D(f)V_D + G_{CM}(f)V_{CM}$$

$G_D(f)$ = ganho diferencial na frequência

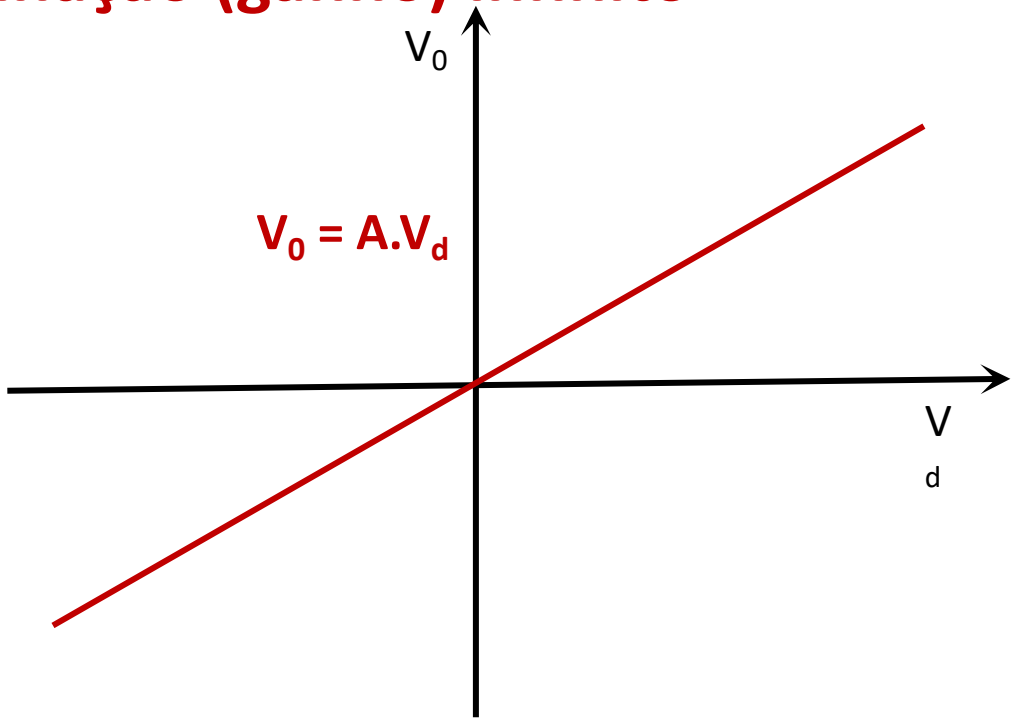
$G_{cm}(f)$ = ganho de modo comum na frequência

- **Modelo ideal**



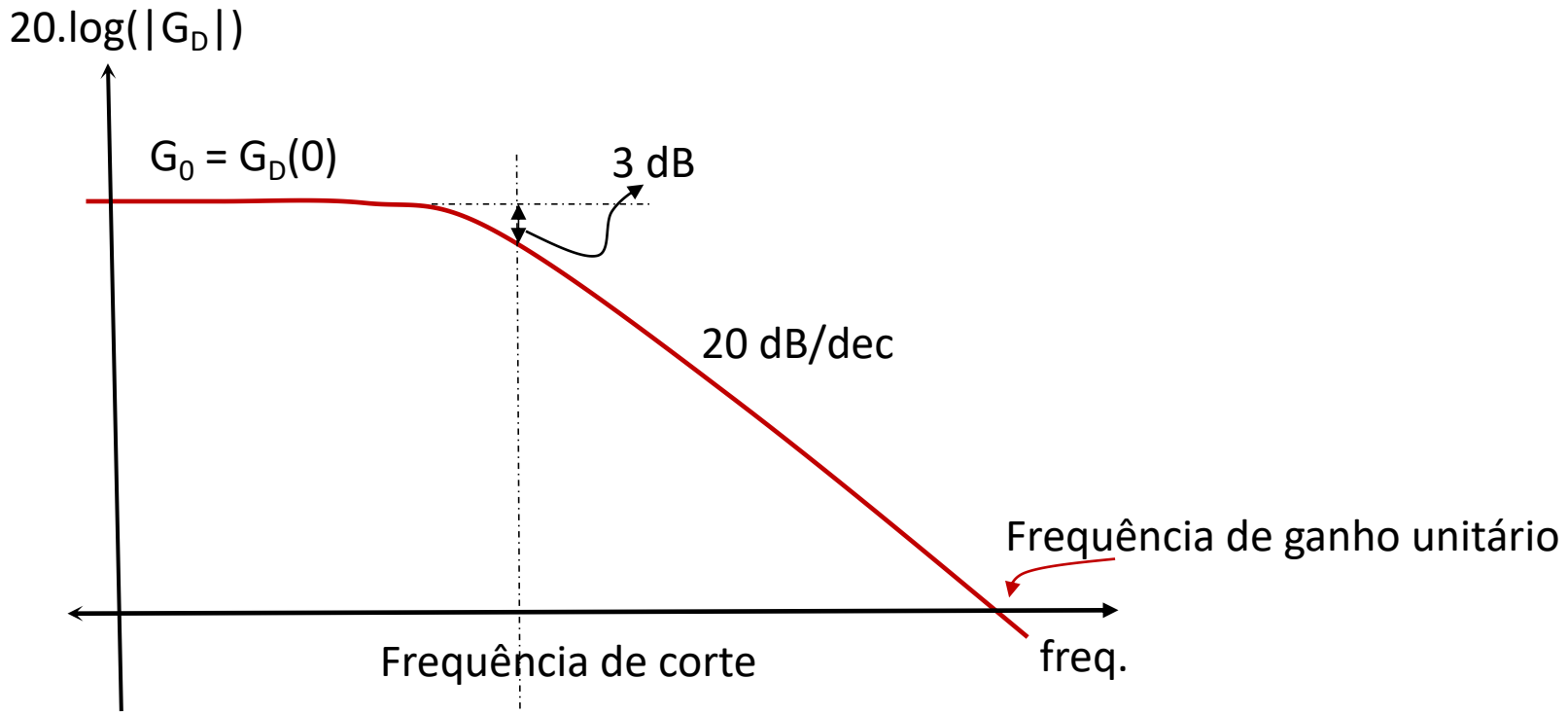
- $V_0 = A.V_d$
- A, ganho do circuito, infinito
- $i_+ = i_- = 0$
- Ganho de modo comum zero

Ideal: inclinação (ganho) infinito



- **Curva entradas saída do amplificador**

Resposta em frequência do AmpOp (modelo com um polo)



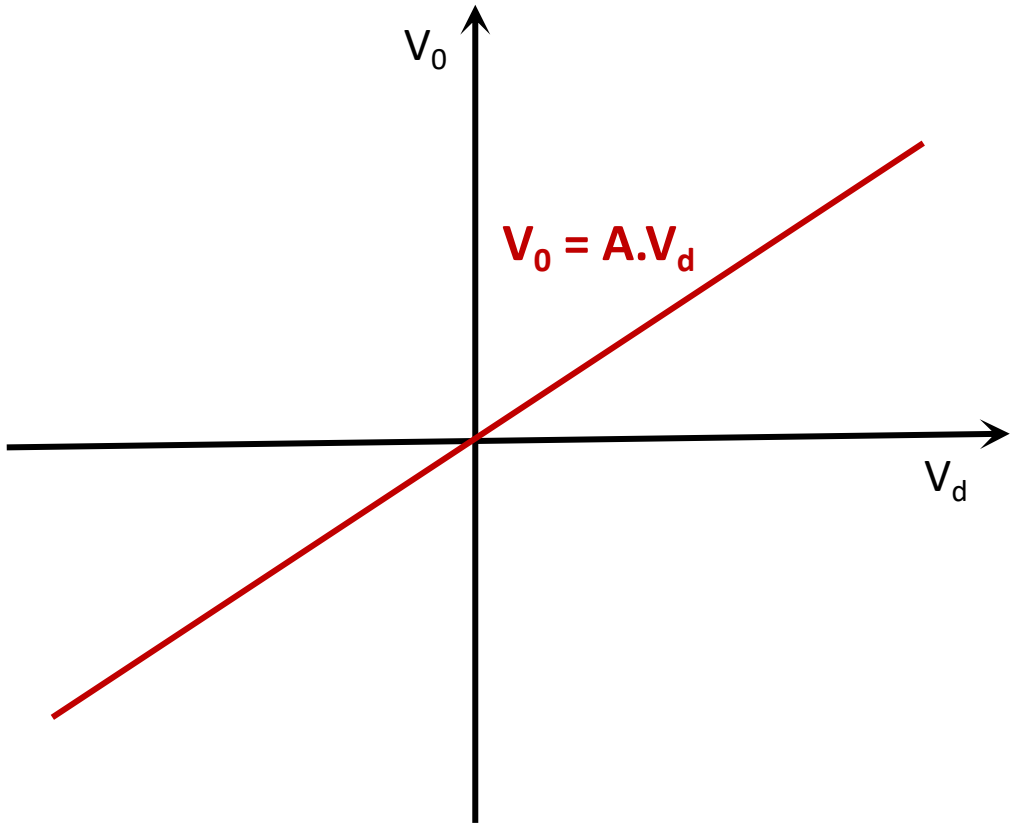
Sistema de um polo

$$\frac{1}{1+sT}$$

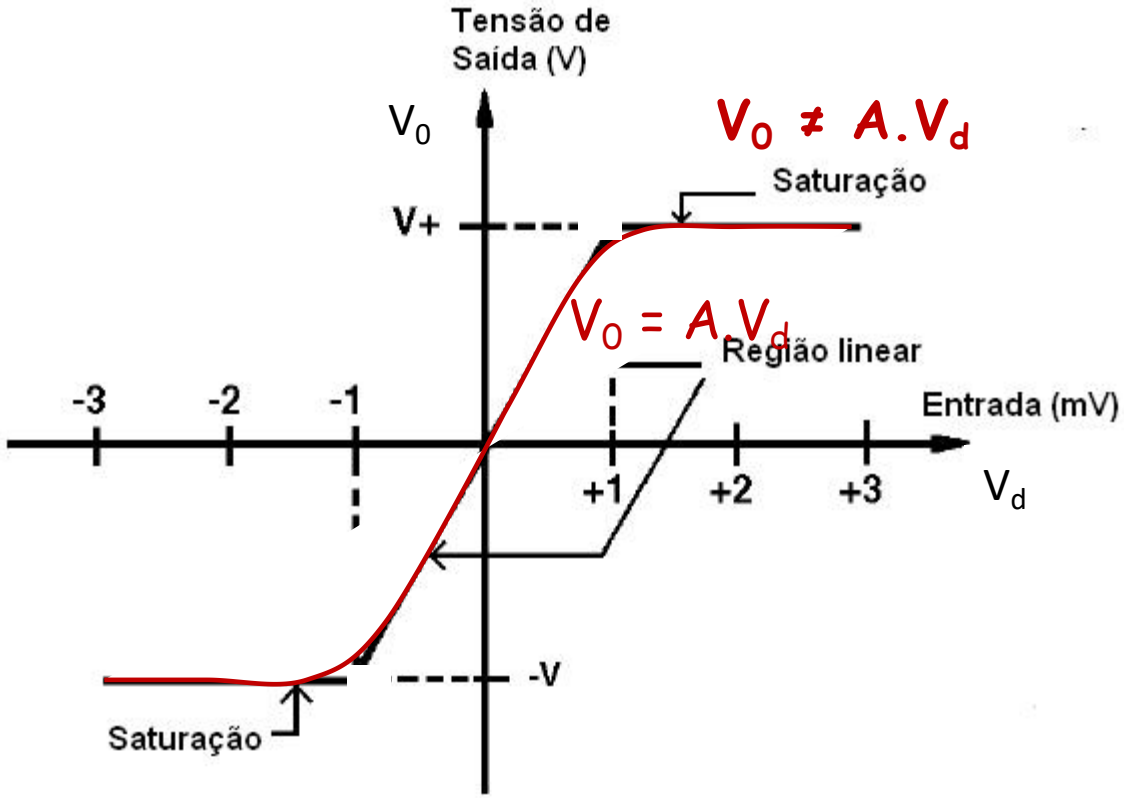
Polo: (1/T) rad/seg

• Curva entradas saída do amplificador

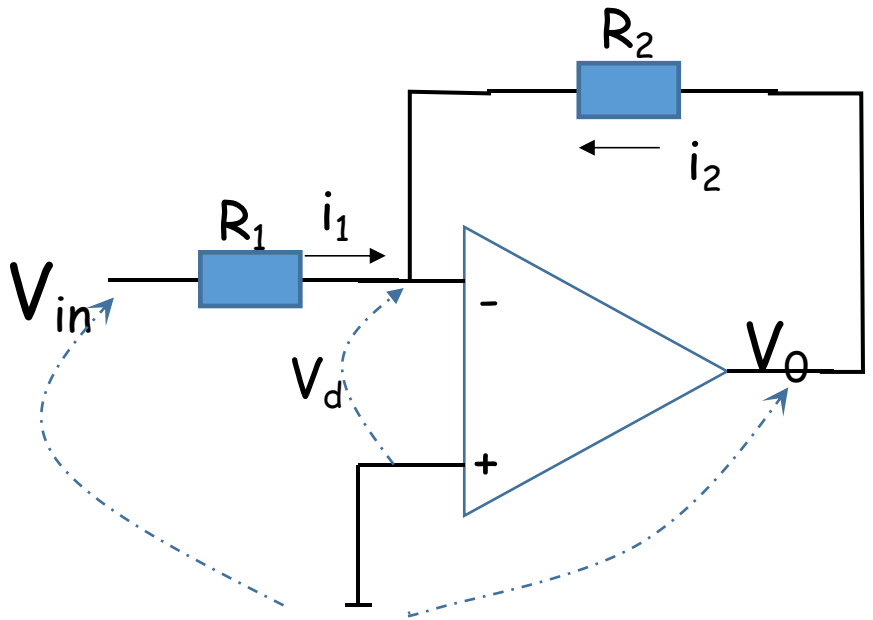
Ideal: inclinação (ganho) infinito



Real: inclinação finita e limites



- **Aplicação:** **Circuito de Ganho, configuração inversora (o ganho do circuito é controlado pelos valores de R_2 e R_1)**



$$i_1 = V_{in}/R_1$$

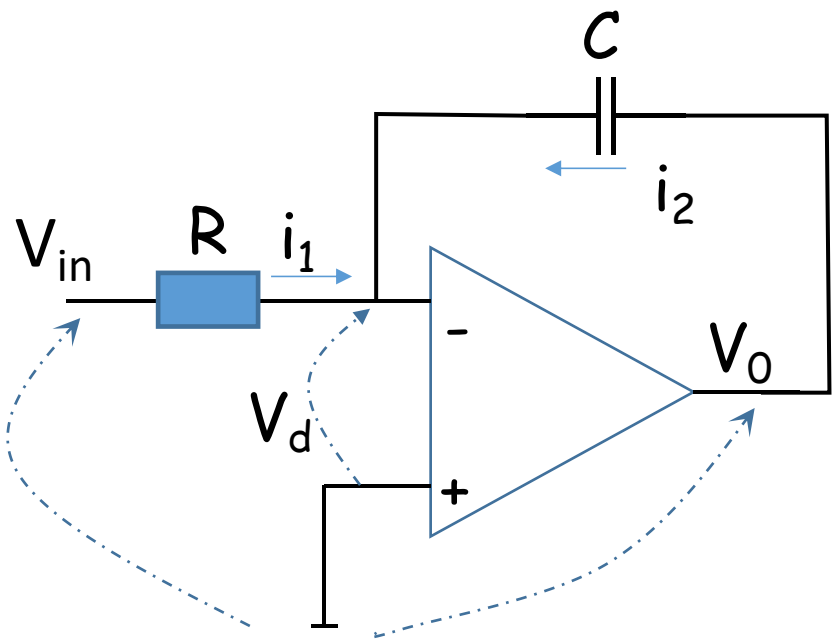
$$i_2 = V_0/R_2$$

$$i_1 + i_2 = i_- = 0 = V_{in}/R_1 + V_0/R_2$$

$$V_{in}/R_1 + V_0/R_2 = 0$$

$$\mathbf{V_0 = -V_{in}.(R_2/R_1)}$$

- **Circuito Integrador Inversor (diagrama de Bode)**

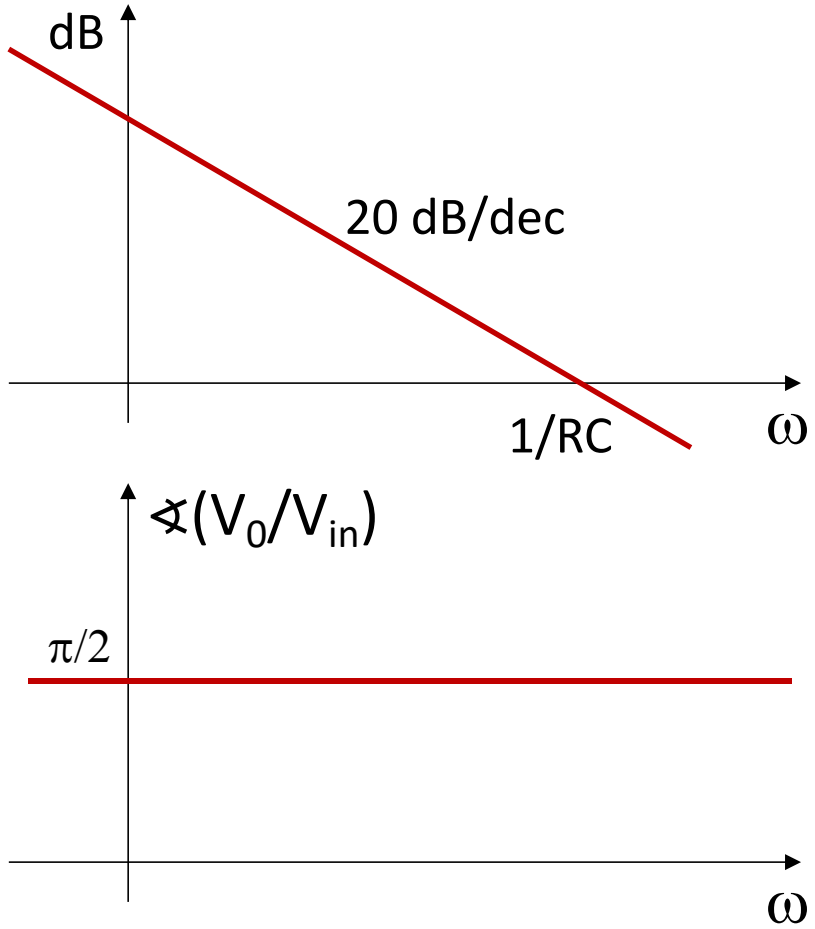


$$i_1 = V_{in}(s)/R$$

$$i_2 = sCV_0(s)$$

$$i_1 = -i_2$$

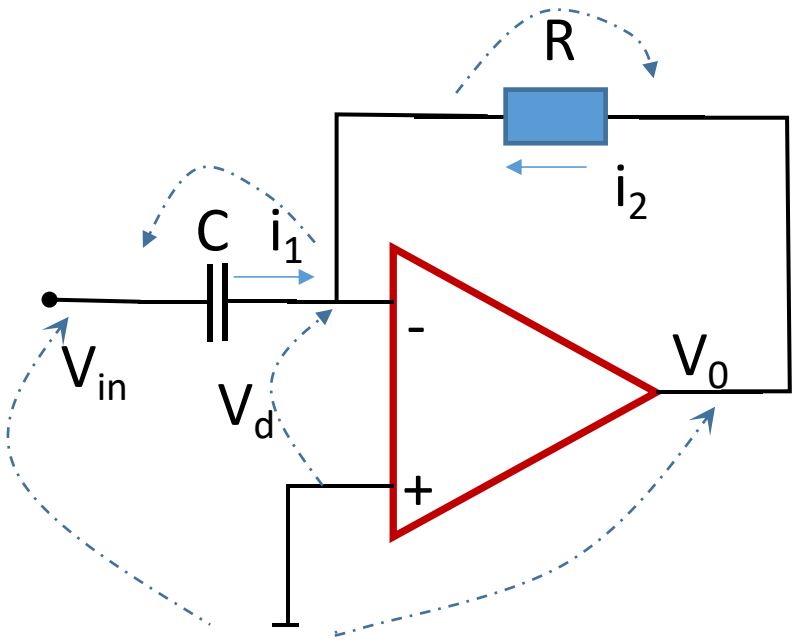
$$V_0 = -\frac{1}{RCs}V_{in}(s)$$



Veja que o ganho do circuito cresce até infinito para frequência DC!!

Uma tensão fixa na entrada gera uma corrente $i_1 = -i_2 = V_{DC}/R$. Essa corrente vai carregando (ou descarregando) o capacitor continuamente.

- **Aplicação:** **Circuito Diferenciador Inversor (AmpOp ideal)**



$$i_1 = \frac{V_{in}}{1/sc} \qquad i_2 = \frac{V_0}{R}$$

$$i_1 = -i_2$$

$$\frac{V_{in}}{1/sc} = -\frac{V_0}{R}$$

$$V_0 = -sCRV_{in}$$

$sV_{in}(s)$ é derivada do sinal

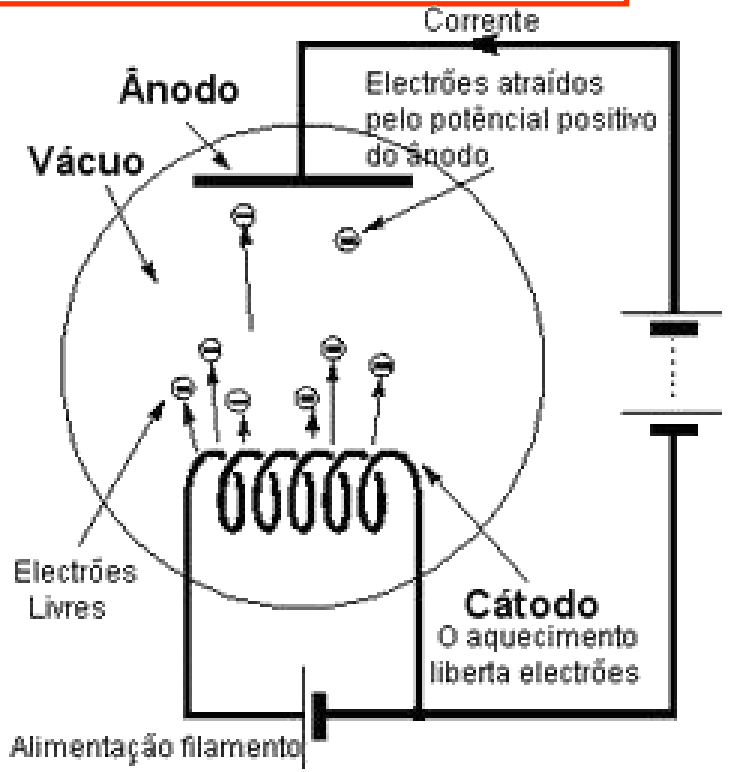
Circuitos Eletrônicos I

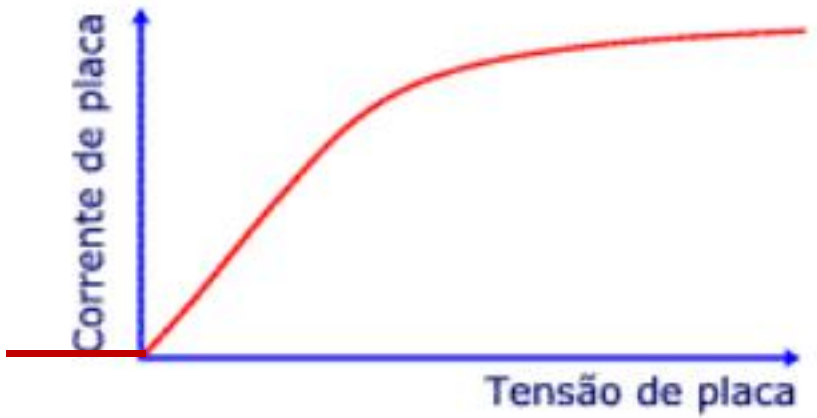
Não usaremos o bloco AmpOp neste semestre, mas veremos, em parte como se projeta

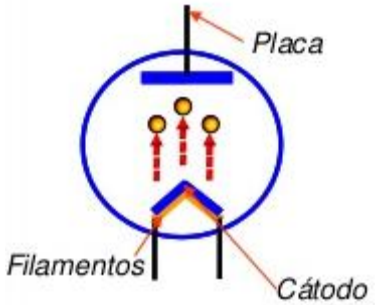
Diodos

- ✓ Funcionamento (com mais ou menos detalhes)
- ✓ equações e modelos
- ✓ algumas aplicações simples

Diodo: *Valvula Diodo*

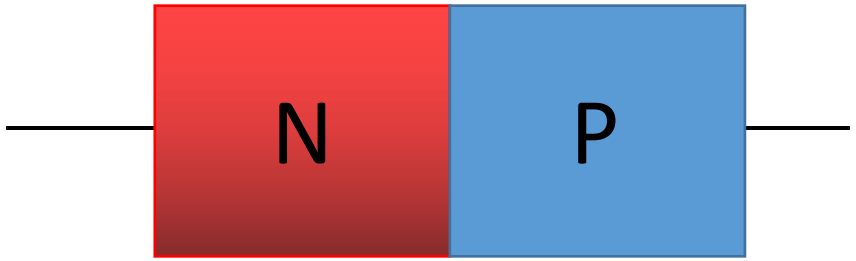


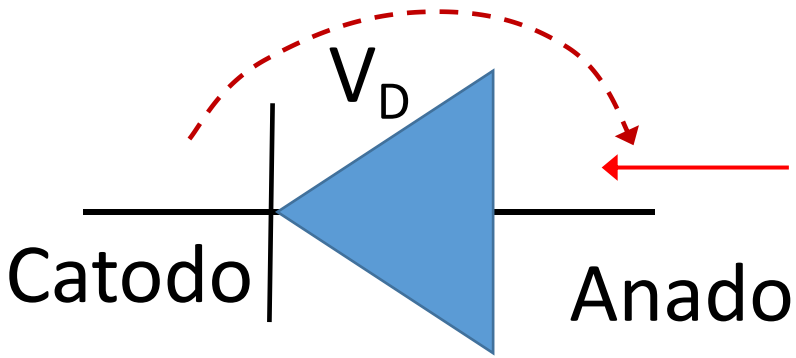


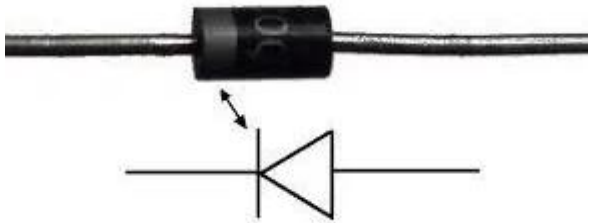


- O filamento é aquecido fornecendo energia aos elétrons que podem sair do metal;
- Se a tensão entre ânodo e cátodo for positiva, haverá uma corrente. Adicionalmente, o campo elétrico e a corrente existentes diminuem a barreira de potencial para extração dos eletróns, aumentando a corrente;
- Se a tensão entre ânodo e cátodo for negativa, não haverá uma corrente.

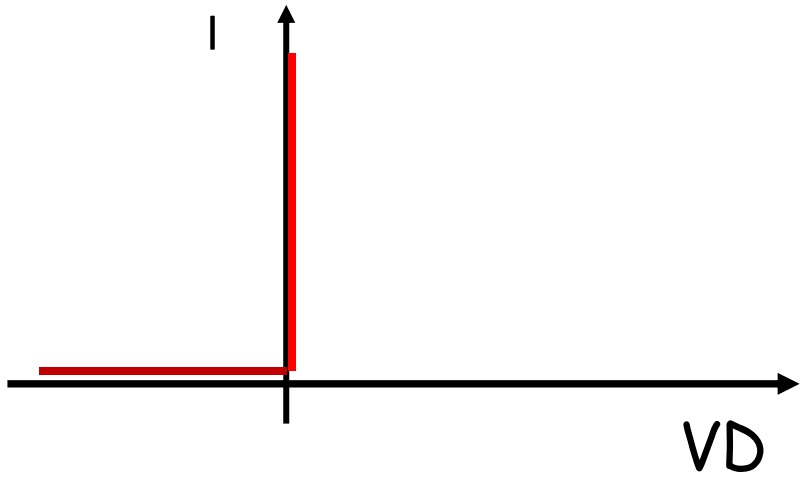
Diodo: semicondutor





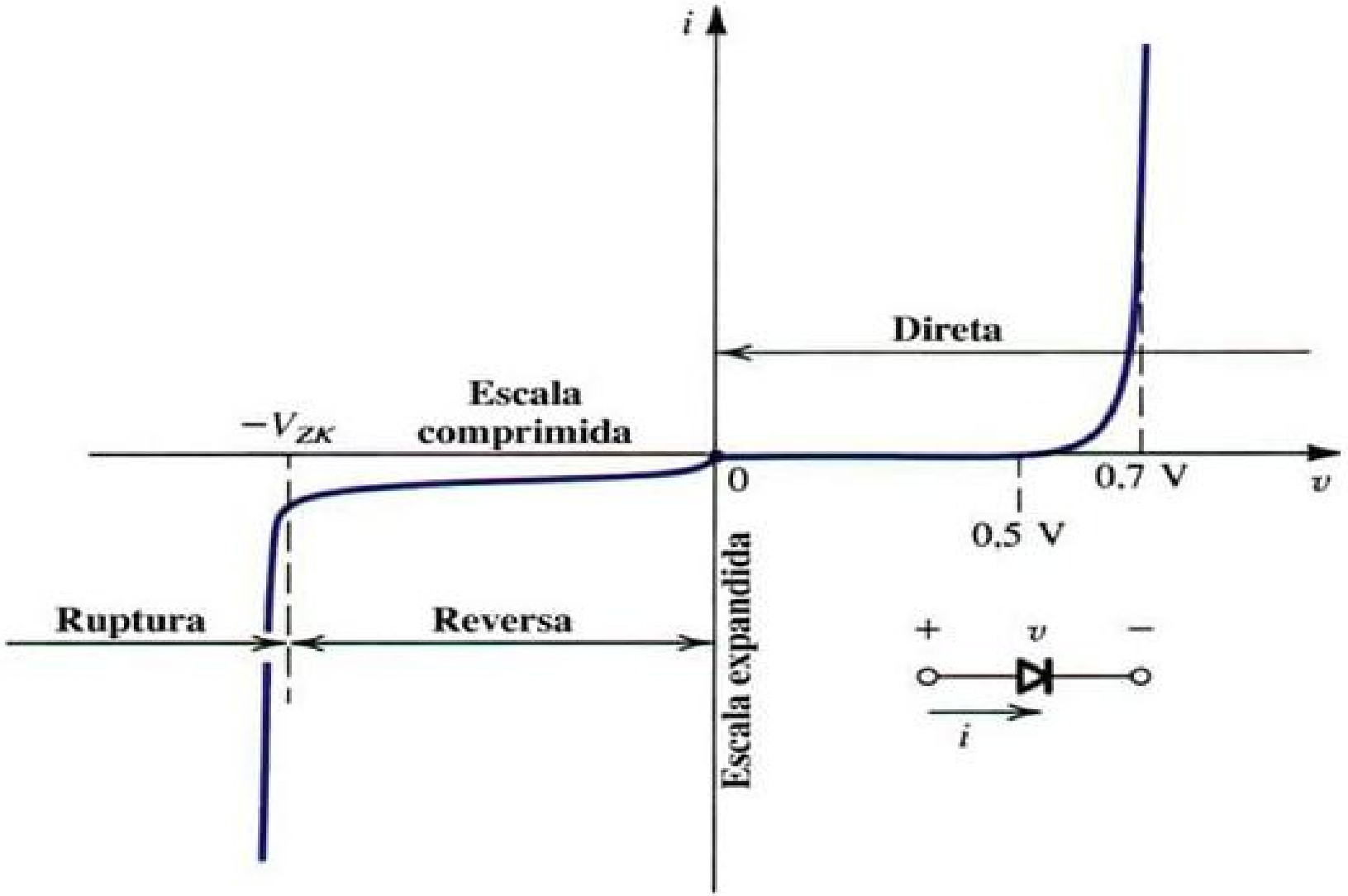


Curva ideal de corrente e tensão do diodo



A corrente que passa pelo diodo deve ser limitada por um circuito externo

Curva Corrente x Tensão - Real



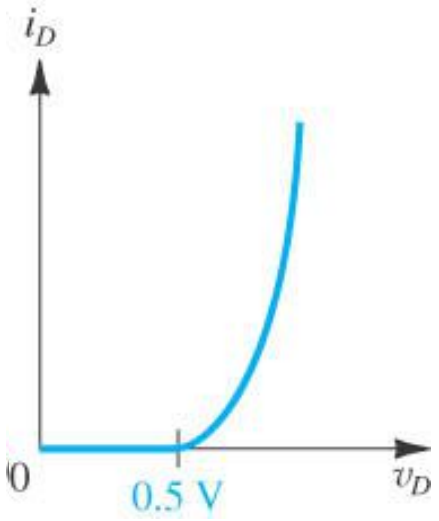
Diodo

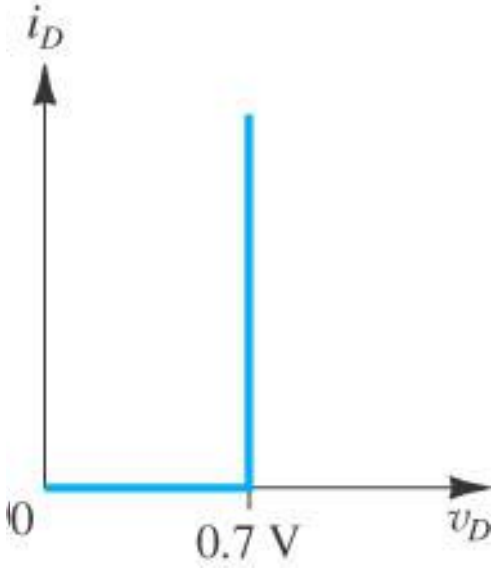
- polarização direta $V_D > 0$
- polarização reversa tensão' $-V_K < V_D \leq 0$
- ruptura $-V_K \leq V_D$

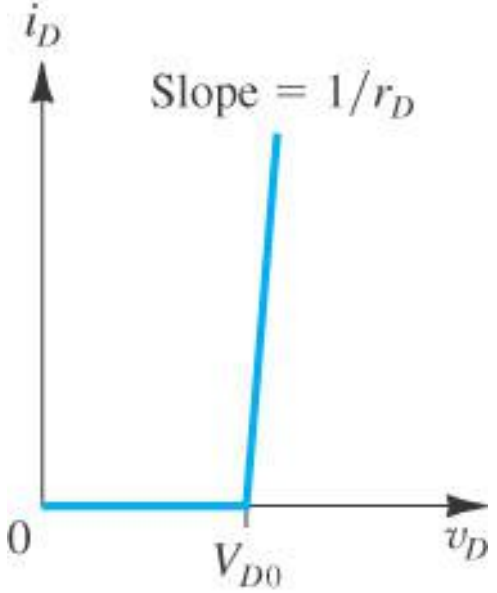
Região de Polarização direta

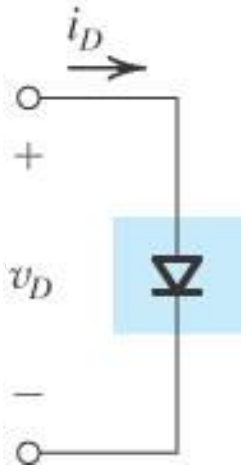
$$i = I_s(exp(\frac{V_D}{nU_T}) - 1)$$

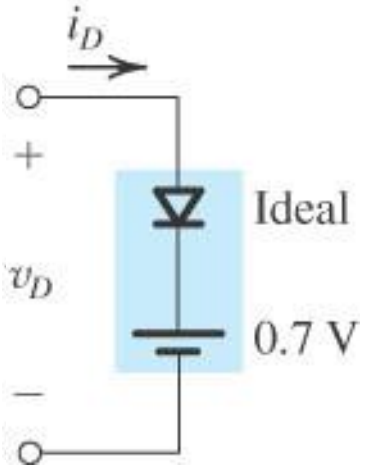
Modelos

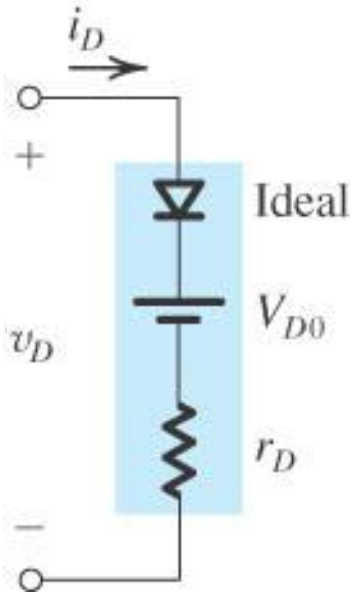

i_D
0
0.5 V
v_D


i_D
0
0.7 V
v_D

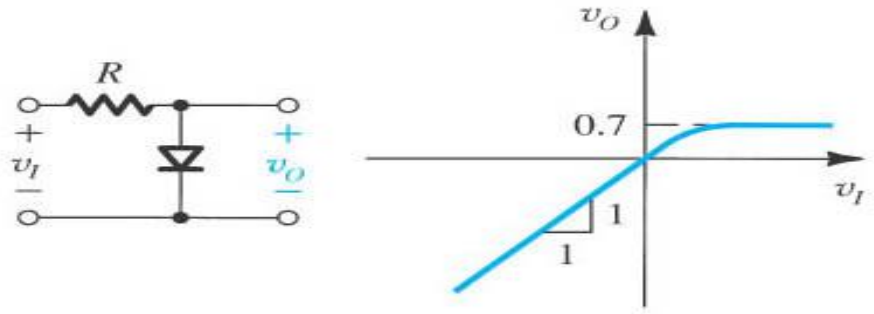

i_D
Slope = $1/r_D$
0
V_{D0}
v_D


i_D
+
v_D
–

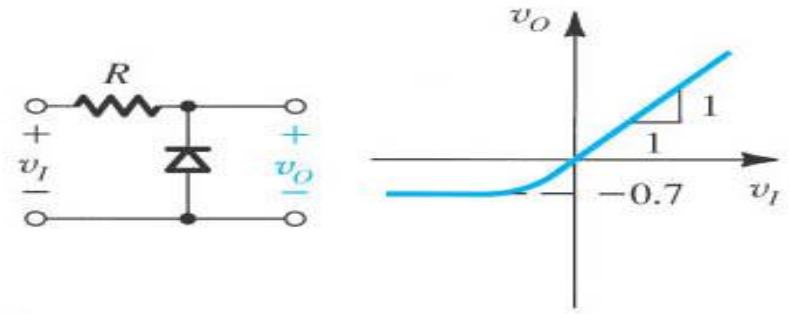

i_D
+
v_D
Ideal
0.7 V
–


i_D
+
v_D
Ideal
V_{D0}
r_D
–

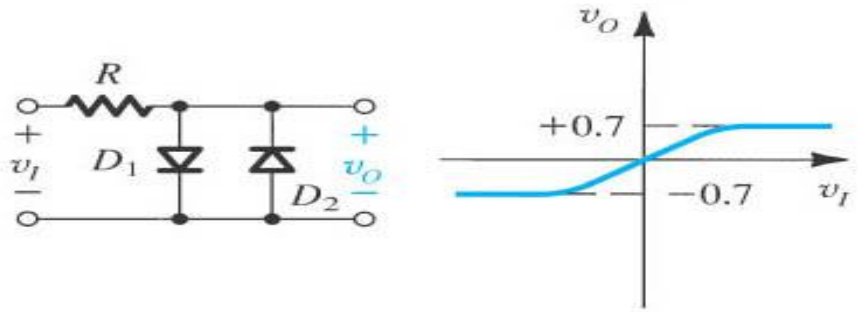
Outros circuitos com diodos



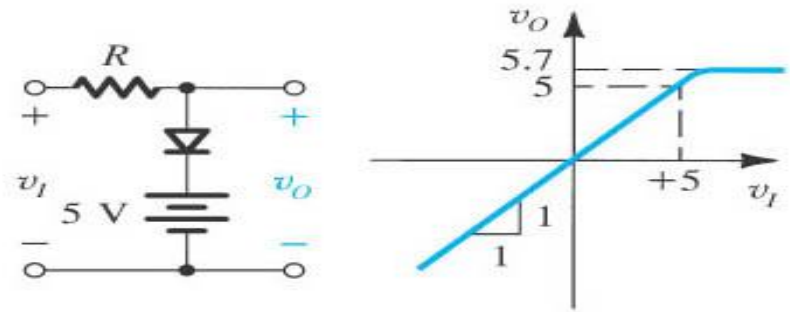
(a)



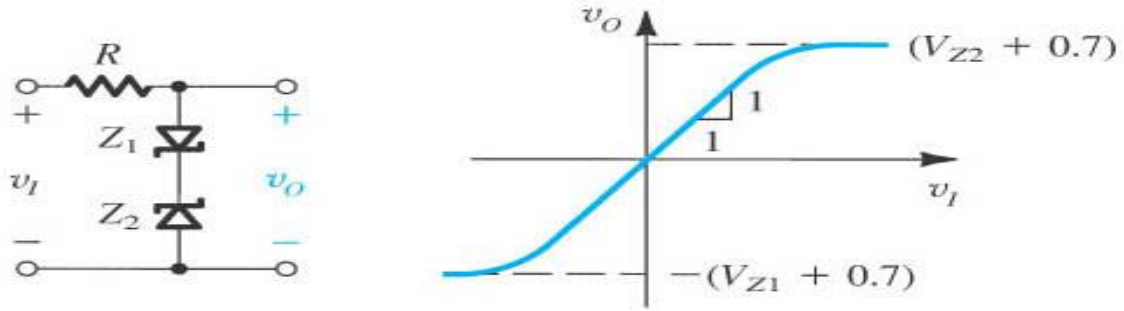
(b)



(c)



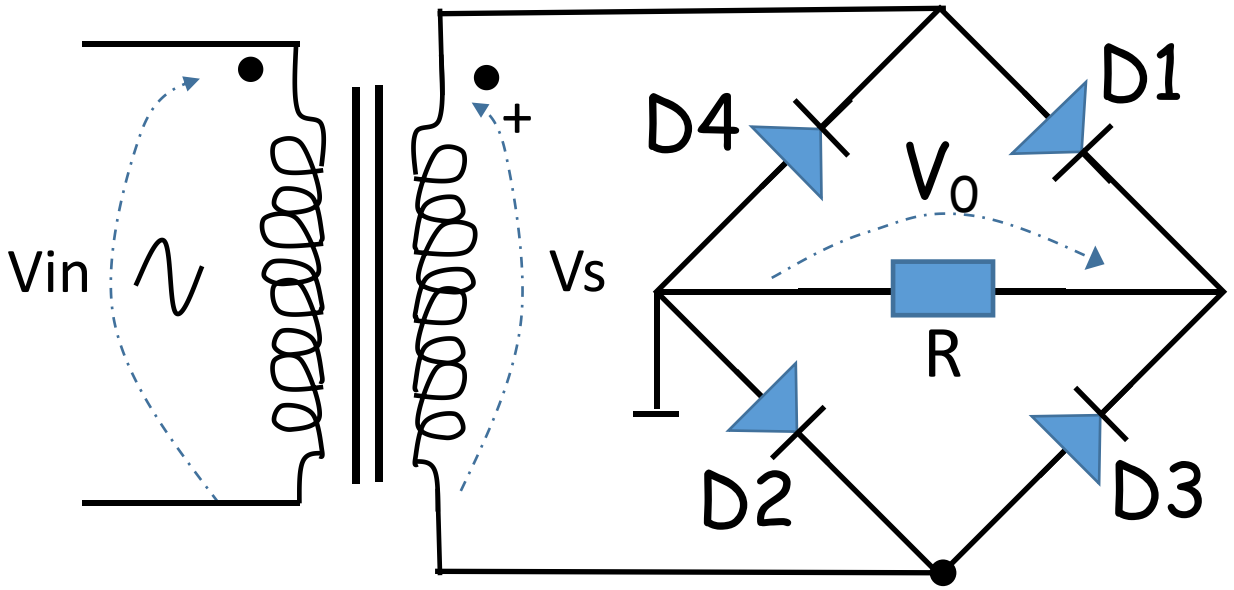
(d)



(e)

Circuito Retificadores: onda completa

Retificador em Ponte



Conduzem

- **D1 e D2 (Vs > 0)**
- **ou D3 e D4 (Vs < 0)**

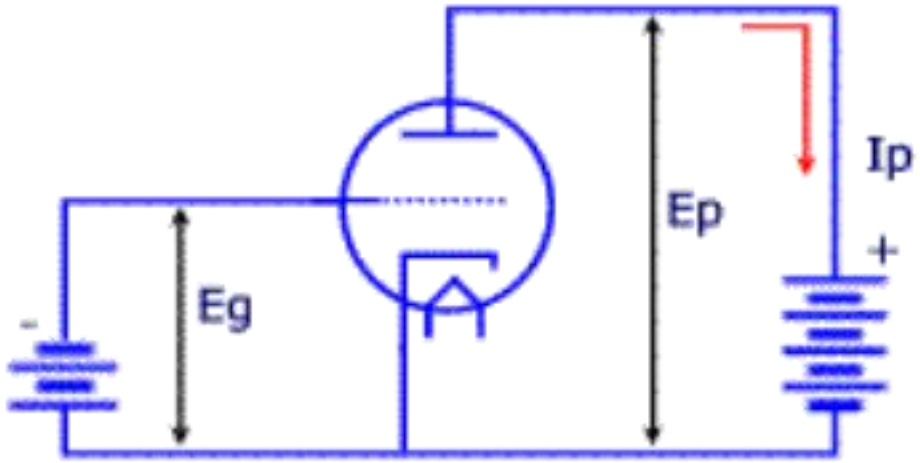
Circuitos Eletrônicos I

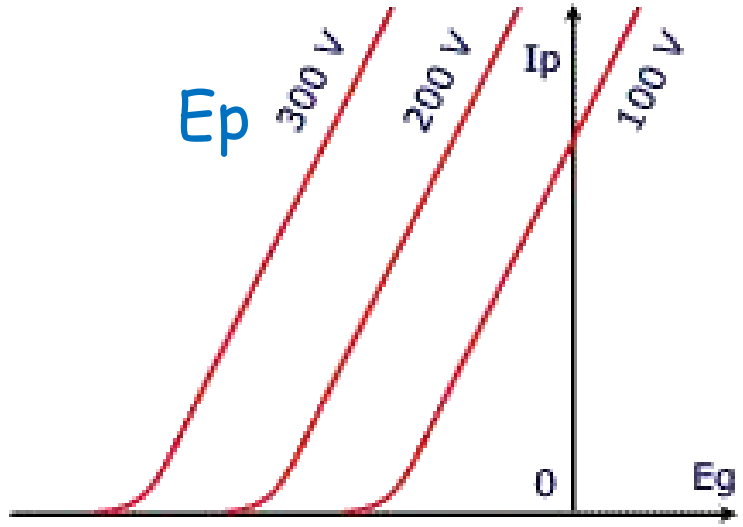
Não usaremos diodos neste semestre

- **Bipolar de Junção (*Bipolar Junction Transistor* – BJT)**
  - ✓ Funcionamento
  - ✓ equaçoes e modelos
  - ✓ algumas configurações básicas

Evolução da Válvula: tríodo

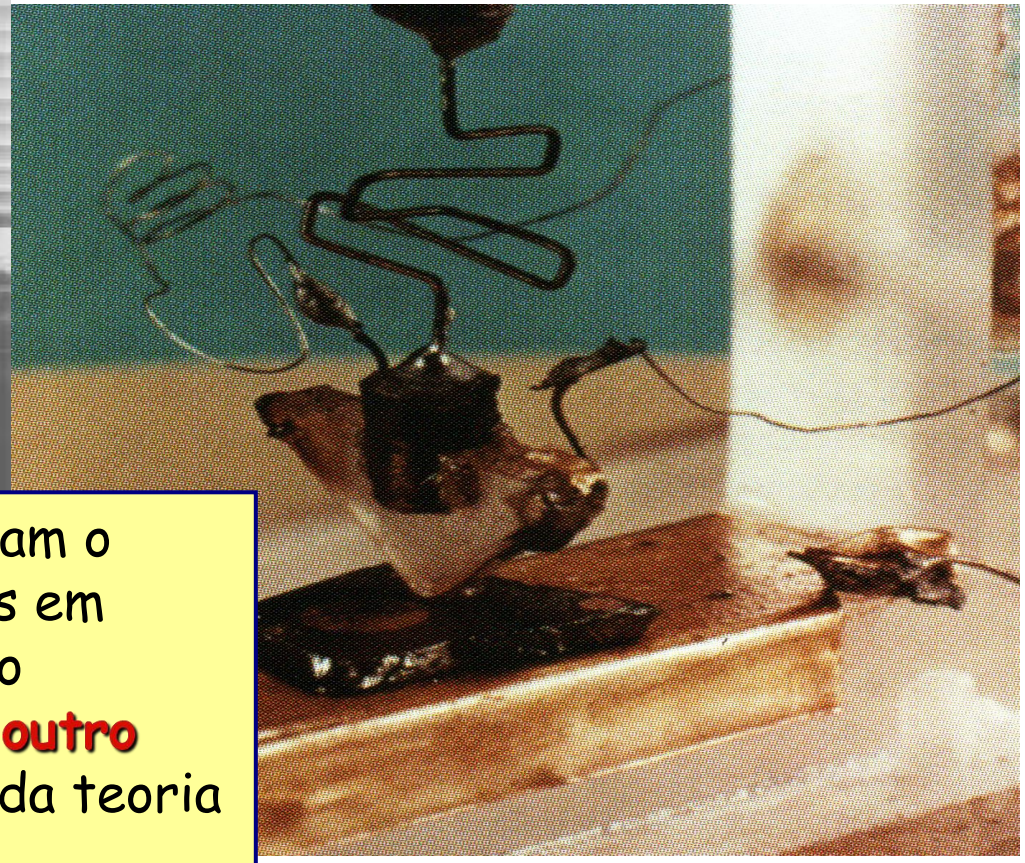
Uma grelha é colocada entre o cátodo e o ânodo. A tensão nessa grelha controla a corrente que passa pelo circuito.





Há outros tipos de válvulas: tetrodo, pêntodo, Dessa forma se obtinham diversos dispositivos que permitiam implementação de muitos circuitos

1948: transistores bipolares - **Bardeen, Brattain e Shockley** (*BellTelephone Laboratories*). Segue daí a explicação da física básica do transistor.

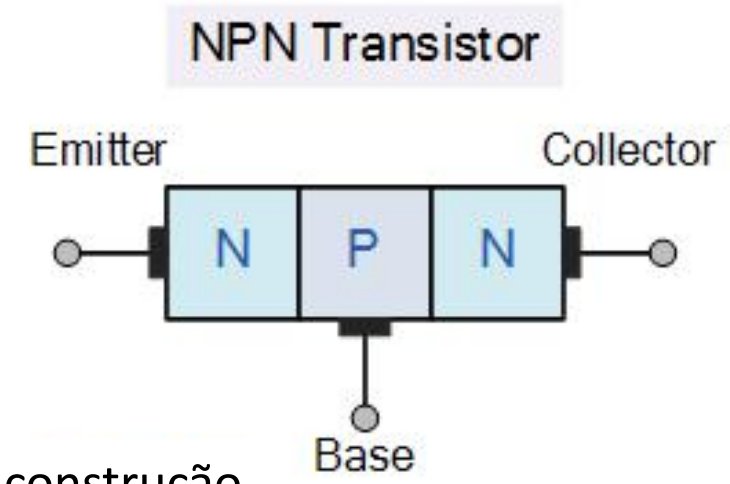


Bardeen, Brattain e Shockley ganharam o prêmio **Nobel de física** pelas pesquisas em semicondutores e descoberta do efeito transistor em **1956**. **Bardeen** recebeu **outro Nobel em 1972** pelo desenvolvimento da teoria da supercondutividade.

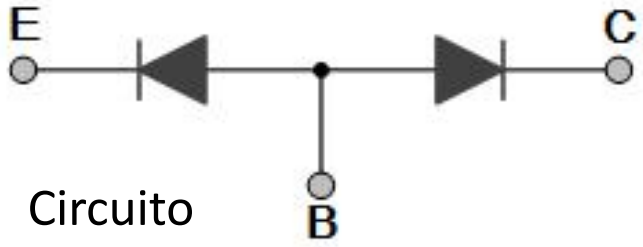
Dispositivo de três terminais:

1. Emissor (emitter)
2. Base
3. Coletor (collector)

O transistor se assemelha a um bloco com dois inversores, mas não é bem isso. Para sua correta operação na chamada região ativa, a mais importante, a largura da base deve ser estreita. Isso fará toda a diferença na operação



construção



Circuito análogo

Transistor Bipolar NPN

Vamos por agora apenas considerar a situação de condução ou corte.

1. **Transistores cortados**: diodos D_{BE} e D_{BC} cortados. Neste caso não passa corrente em nenhum dos três terminais.
2. **Transistores saturados**: diodos D_{BE} e D_{BC} conduzindo. Neste caso a tensão V_{BE} esta próxima de zero e a corrente I_C é diferente de zero
   - para D_{BE} conduzir, $V_{BE} \approx 0{,}6$ V
   - para D_{BC} conduzir, $V_{BC} \approx 0{,}6$ V

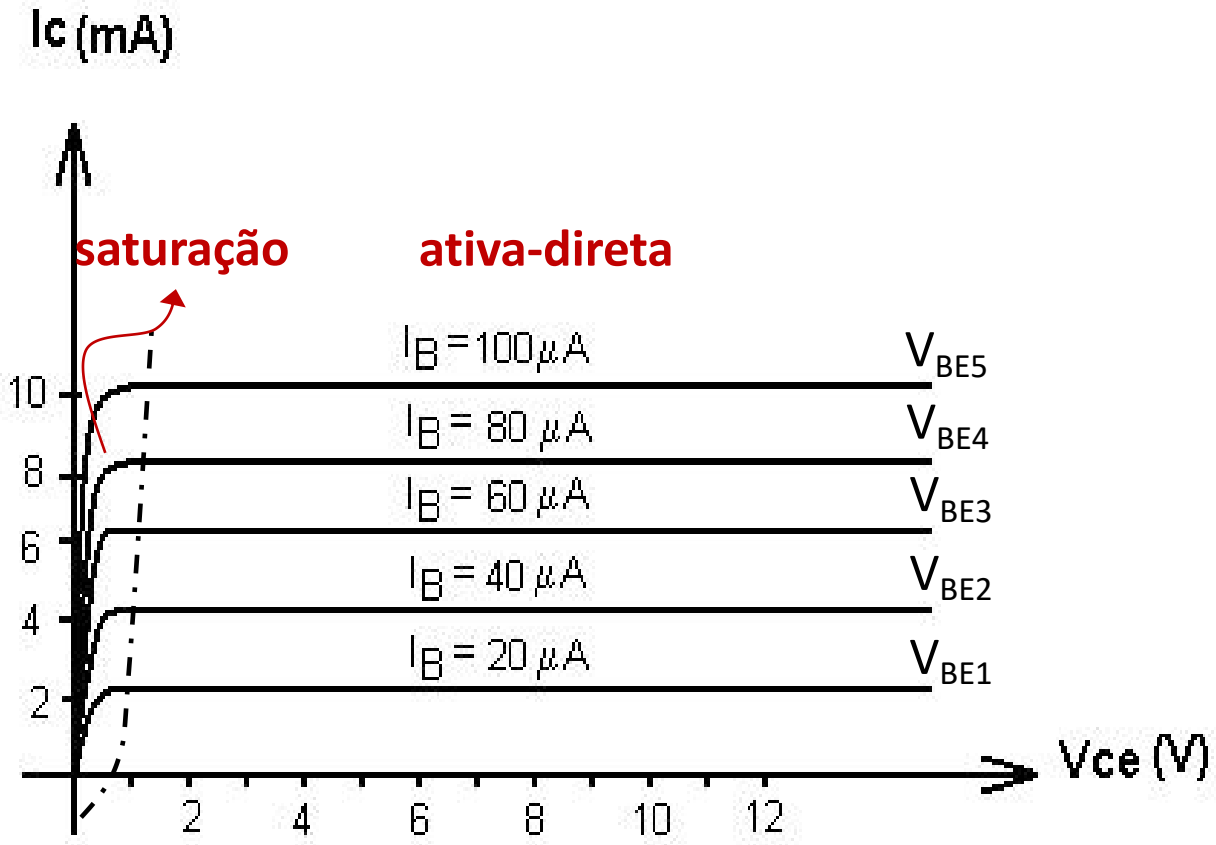
   Assim $\mathbf{V_{CE}} = (V_C - V_E) = (V_C - V_E + V_B - V_B) = (V_{BE} - V_{BC}) \approx \mathbf{0}$

3. **Transistor ativo direto**: diodo D_{BE} conduzindo e D_{BC} cortado. Este é o caso interessante, onde teremos um novo fenômeno (uma corrente pequena na base controla uma corrente alta no coletor)

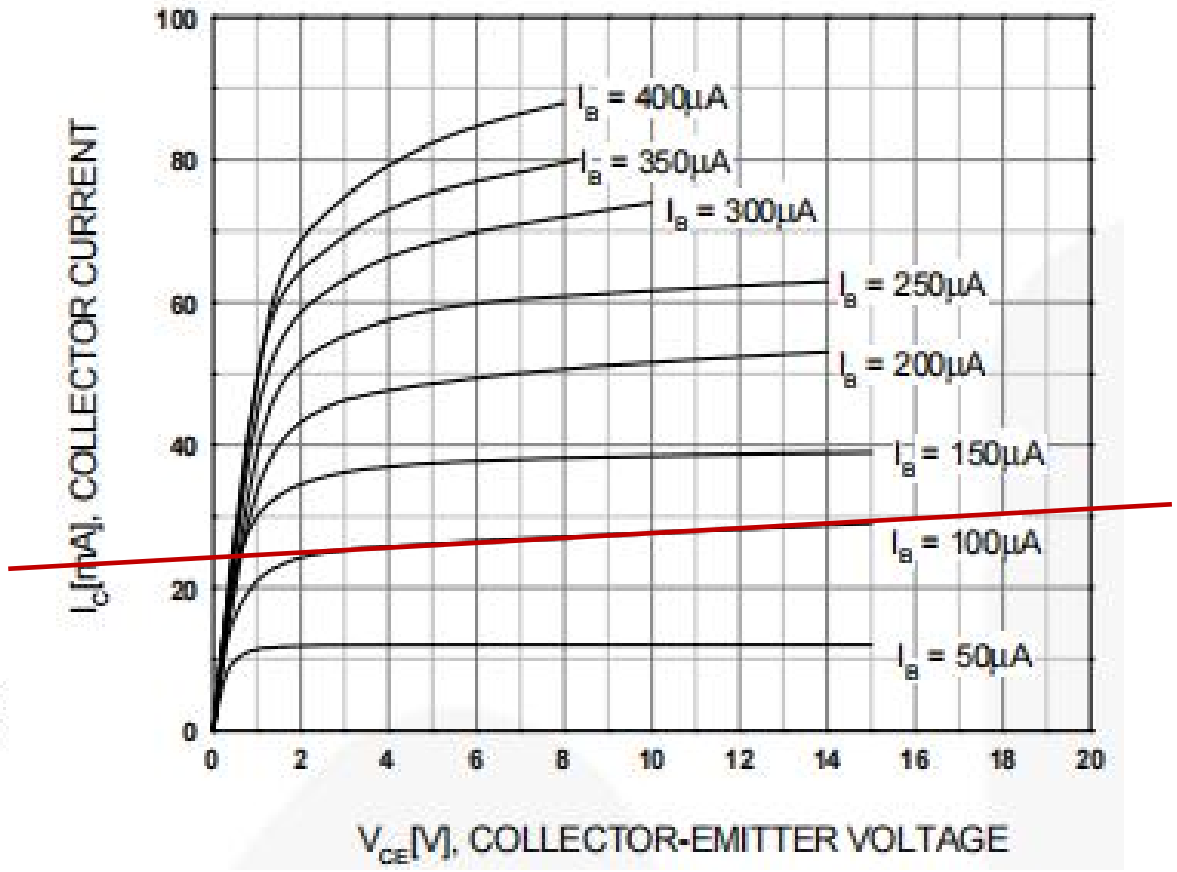
Principais Relações (ativo)

- $V_{BE} \approx 0{,}6\ V$ $\qquad V_{CE} > 0{,}3V$
- $I_E = I_C + I_B$ $\qquad \frac{I_C}{I_B} = \beta$ $\qquad I_C = I_S exp\left(\frac{V_{BE}}{nU_T}\right)$
- $\alpha = \frac{\beta}{\beta+1}$ $\qquad \beta = \frac{\alpha}{1-\alpha}$ $\qquad I_E = \frac{\beta+1}{\beta} = \frac{I_C}{\alpha} = \frac{I_S}{\alpha} exp\left(\frac{V_{BE}}{nU_T}\right)$

Curvas do Transistor Bipolar NPN (I_C x V_{CE})



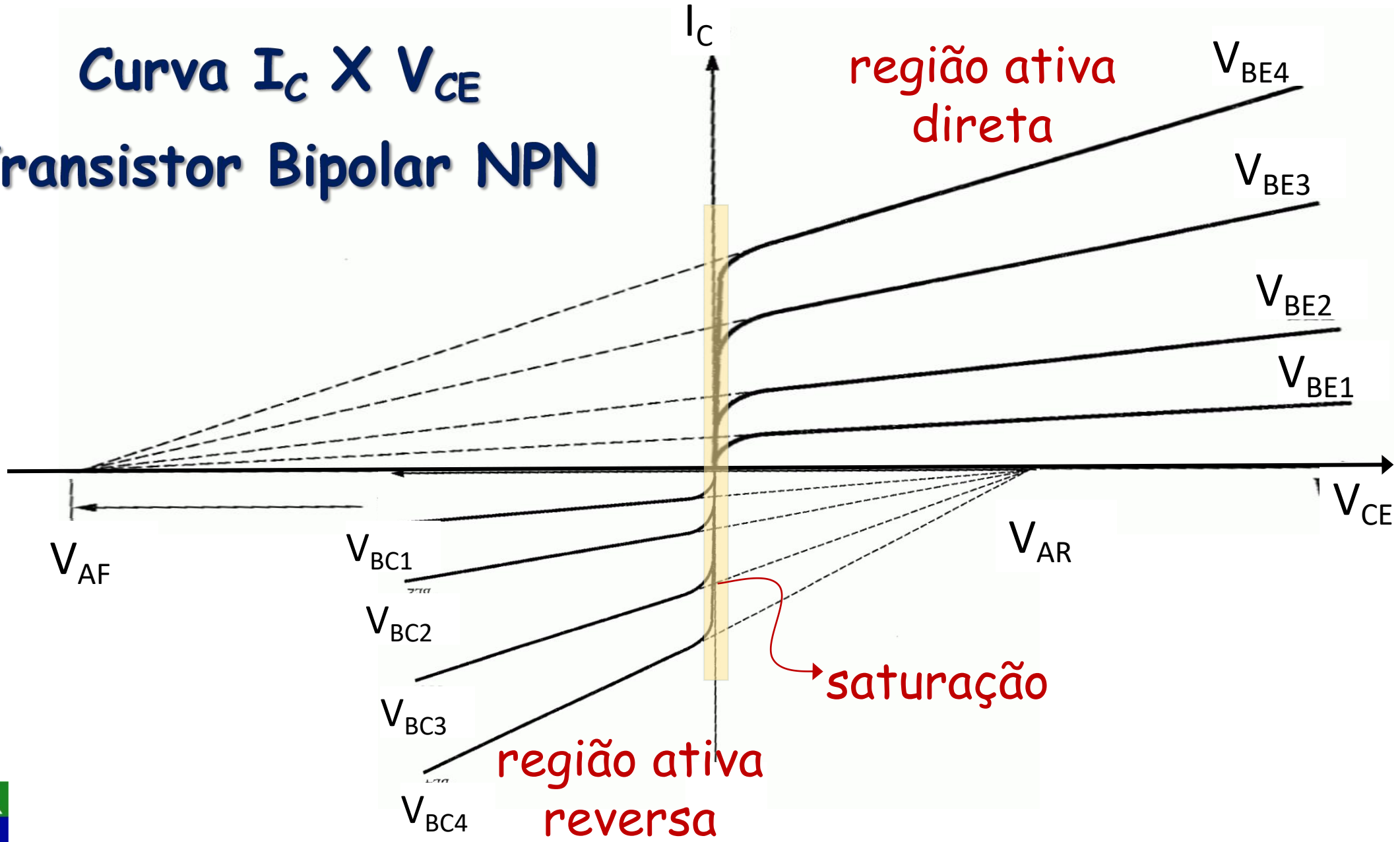
Parametrizado por I_B (idealizado)



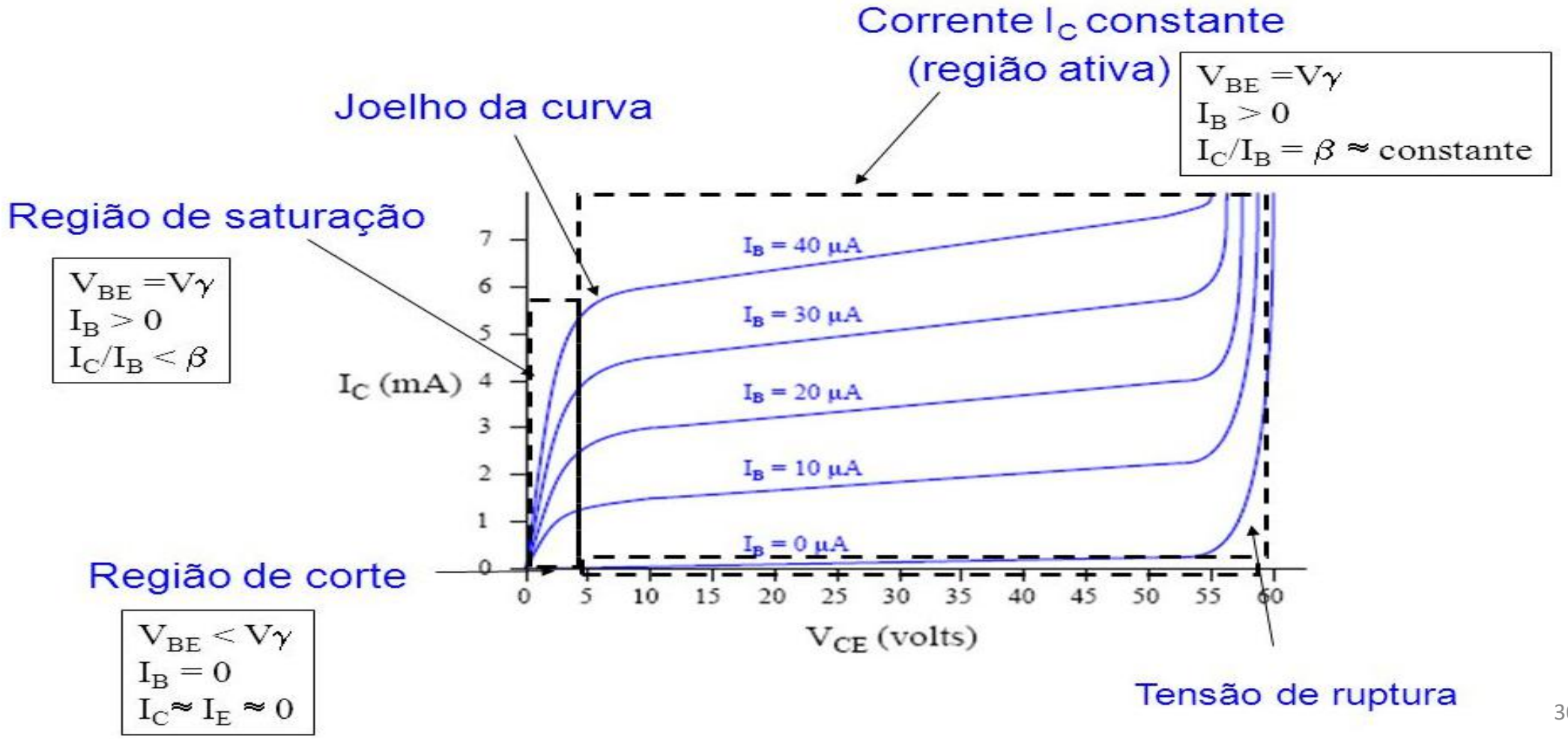
Parametrizado por I_B (BC546 - Fairchild)

Como $I_B = \frac{I_S}{\beta} exp\left(\frac{V_{BE}}{nU_T}\right)$, podemos também ter curvas parametrizadas por V_{BE}

Curva I_C X V_{CE}
Transistor Bipolar NPN



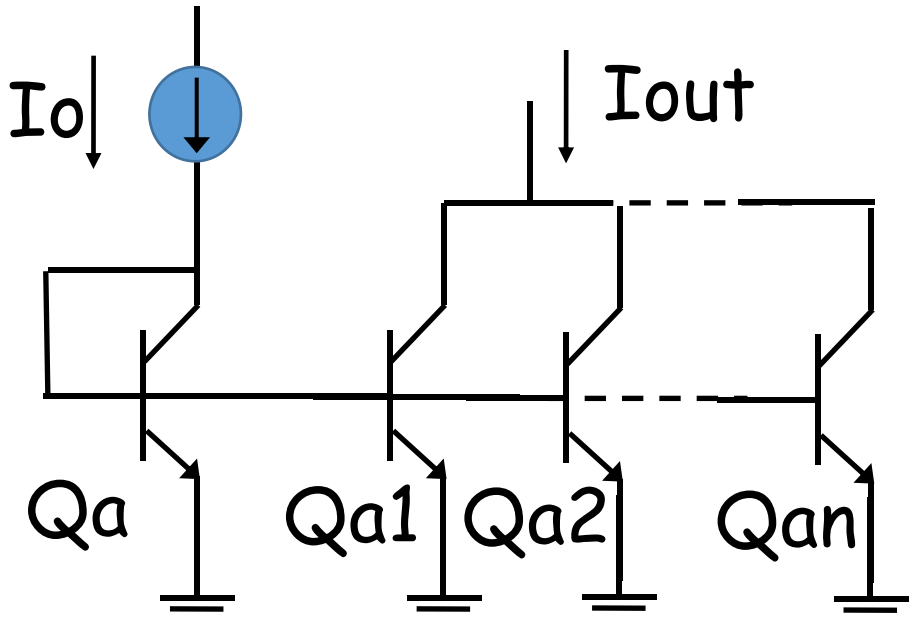
A ruptura direta acontece quando o diodo B/C entra em ruptura. O comportamento das curvas do transistor neste caso estão indicadas abaixo



Aplicação: Espelho de Correntes

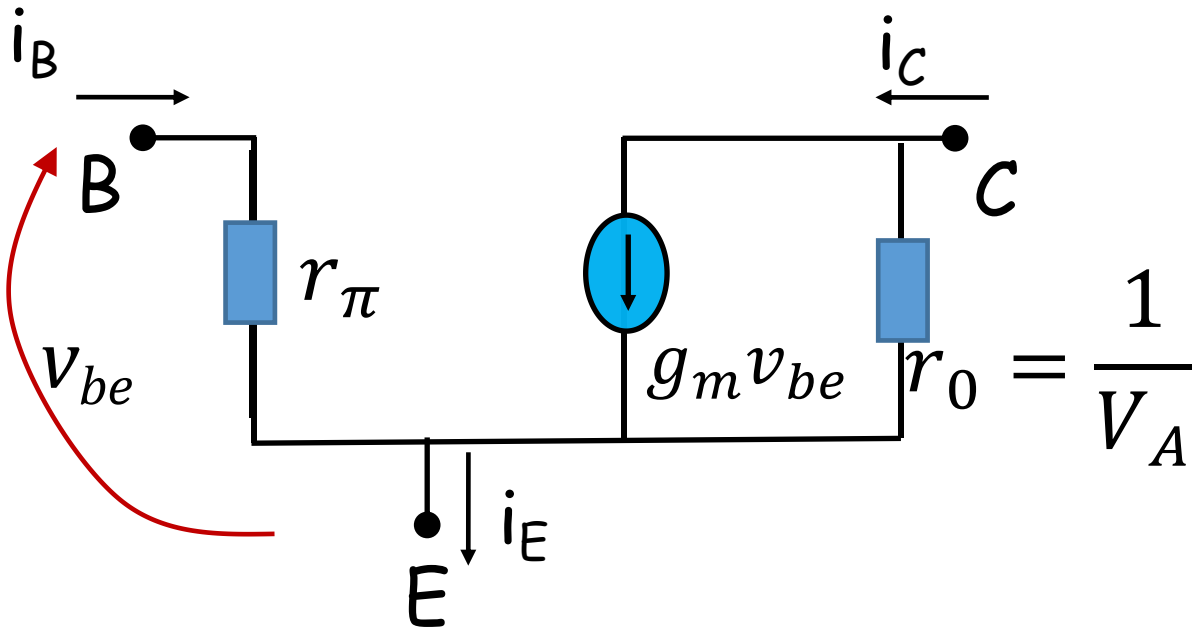
Espelhos de corrente permitem replicar correntes com valores inteiros.

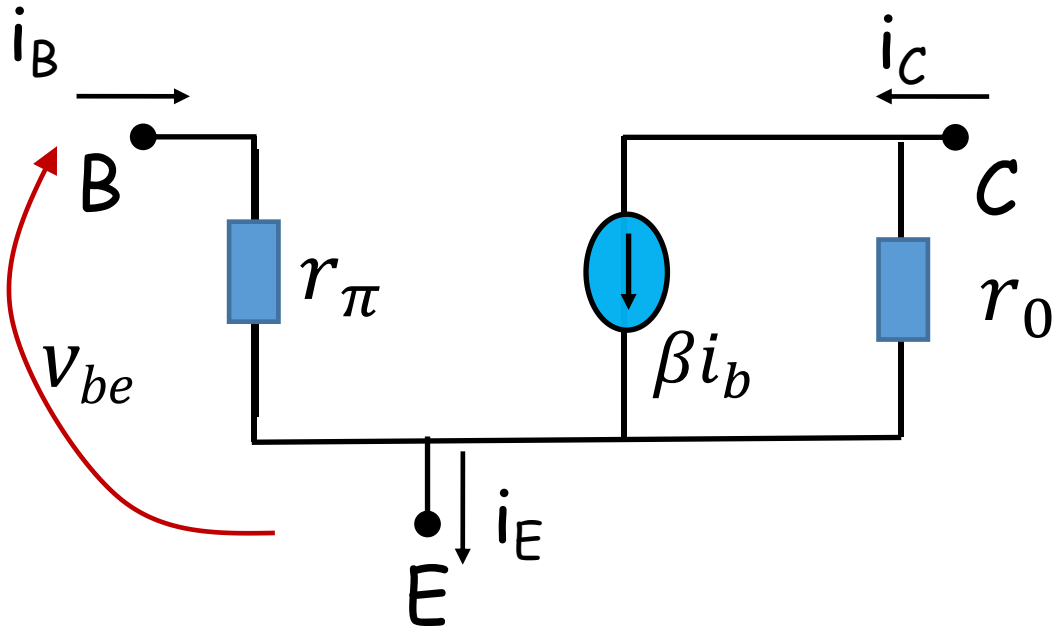
Se Qa for igual a Qa1, Qa2, .., Qan (mesmo tamanho, mesma geometria, mesma dopagem, etc.), $\beta >> 1$ e o Efeito Early for desprezível, então Iout = nIo



Modelo de pequenos sinais (ativo): modelo π hibrido

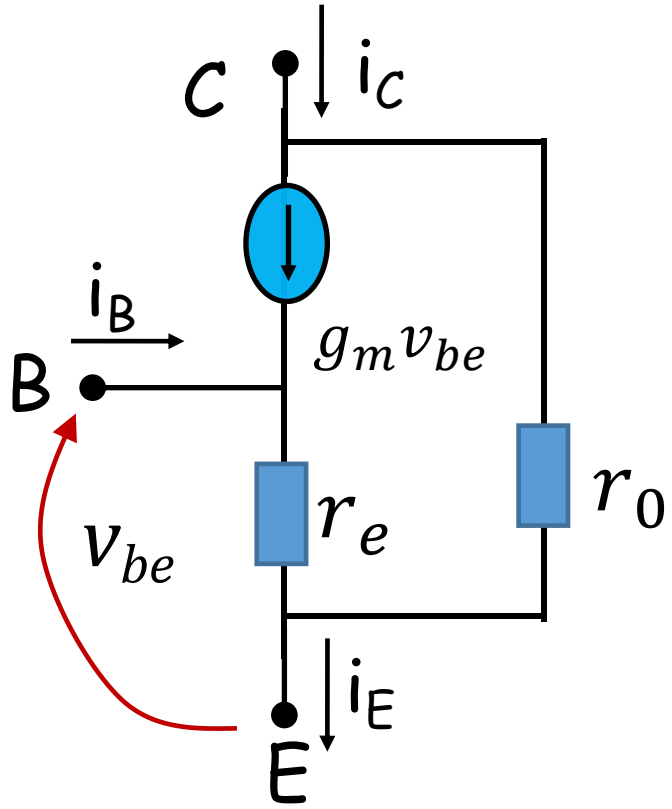
- $g_m = \frac{I_{C0}}{nU_T}$, $r_\pi = \frac{\beta}{g_m}$, $r_0 = \frac{I_{C0}}{V_A}$
- **Dois modelos de π hibrido**

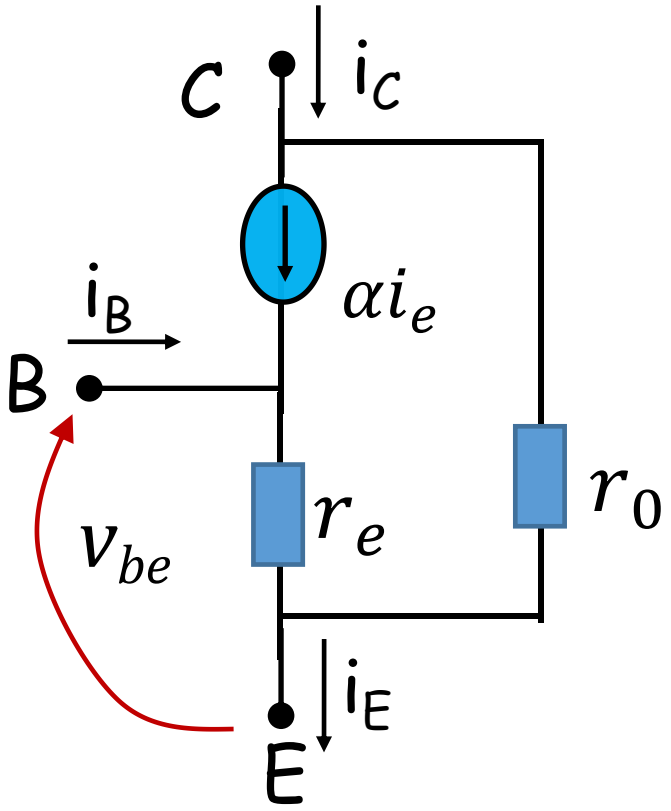




Modelo de pequenos sinais (ativo): Modelo T

- $g_m = \frac{I_C}{nU_T}$, $r_e = \frac{\beta}{g_m}\frac{1}{\beta+1} = \frac{\alpha}{g_m} = \frac{r_\pi}{\beta+1}$, $r_0 = \frac{I_{C0}}{V_A}$

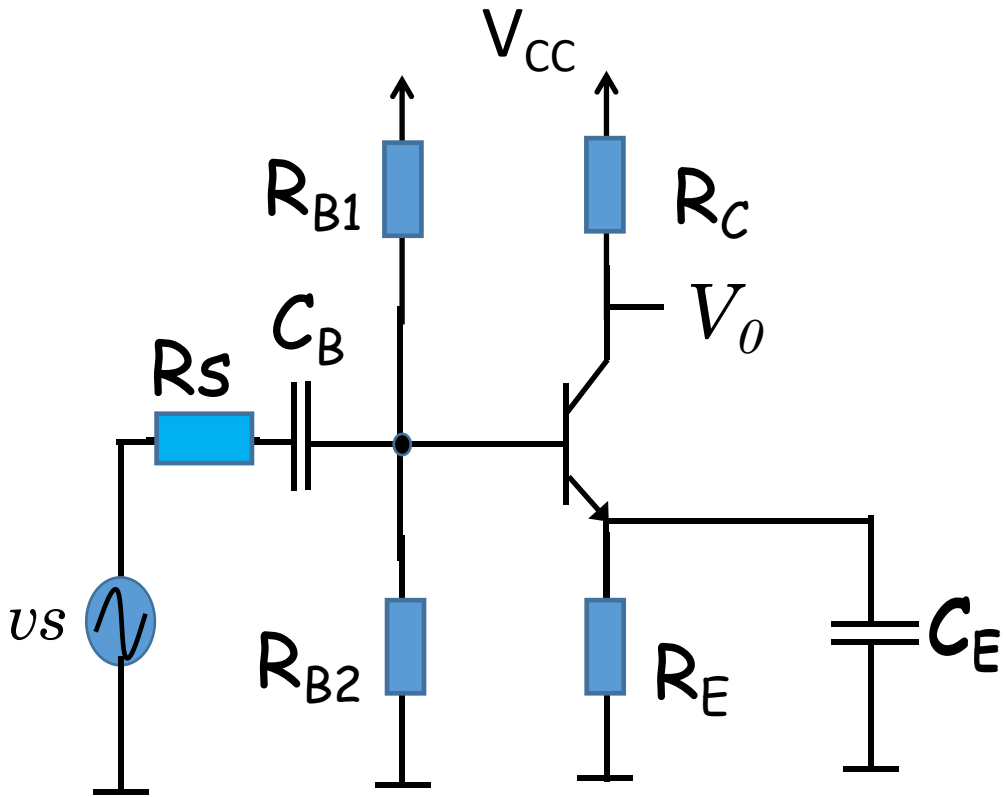




Configurações básicas de amplificadores

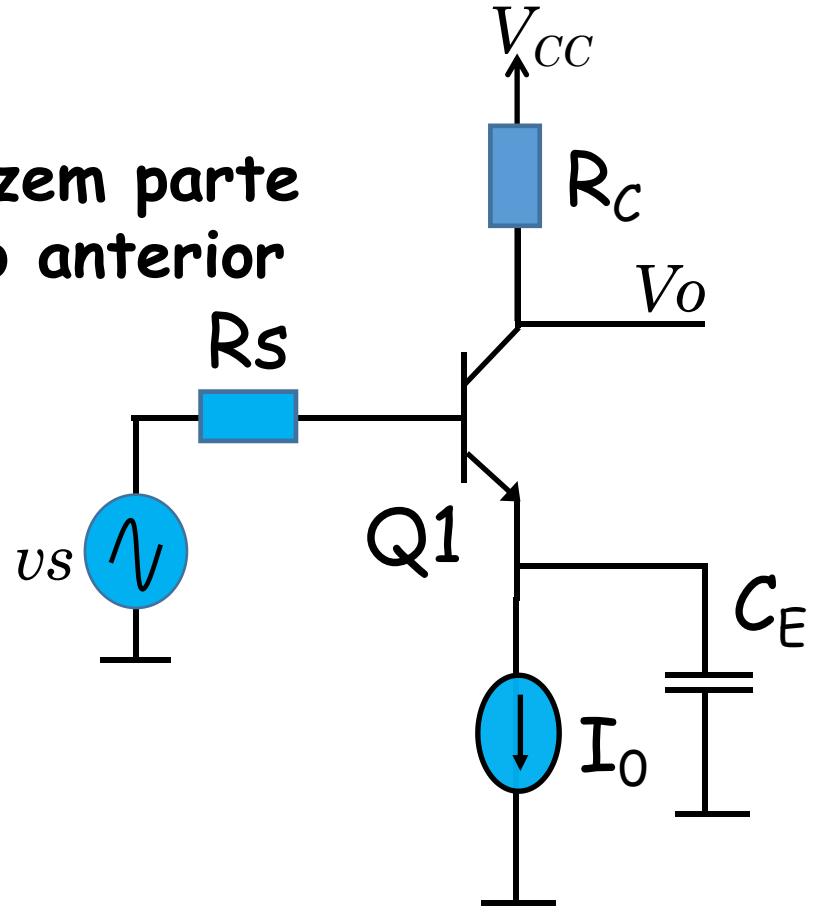
- Amplificador Emissor Comum
- Amplificador Base Comum
- Amplificador Coletor Comum

Amplificador Emissor Comum



polarização com resistores/capacitores

vs e Rs fazem parte do circuito anterior



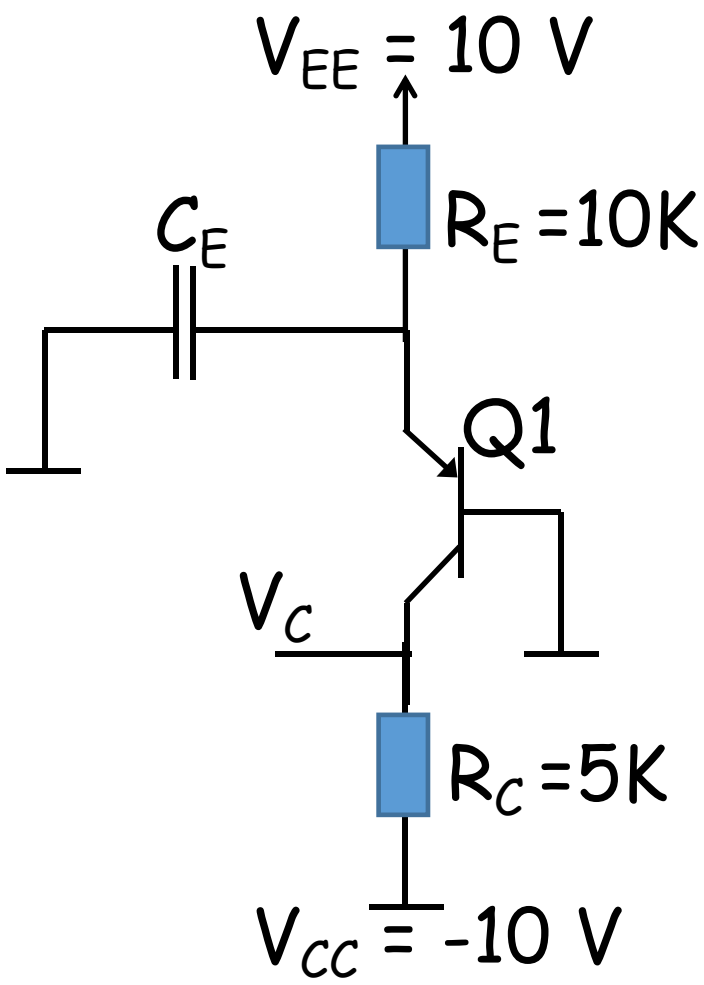
polarização com fontes de corrente

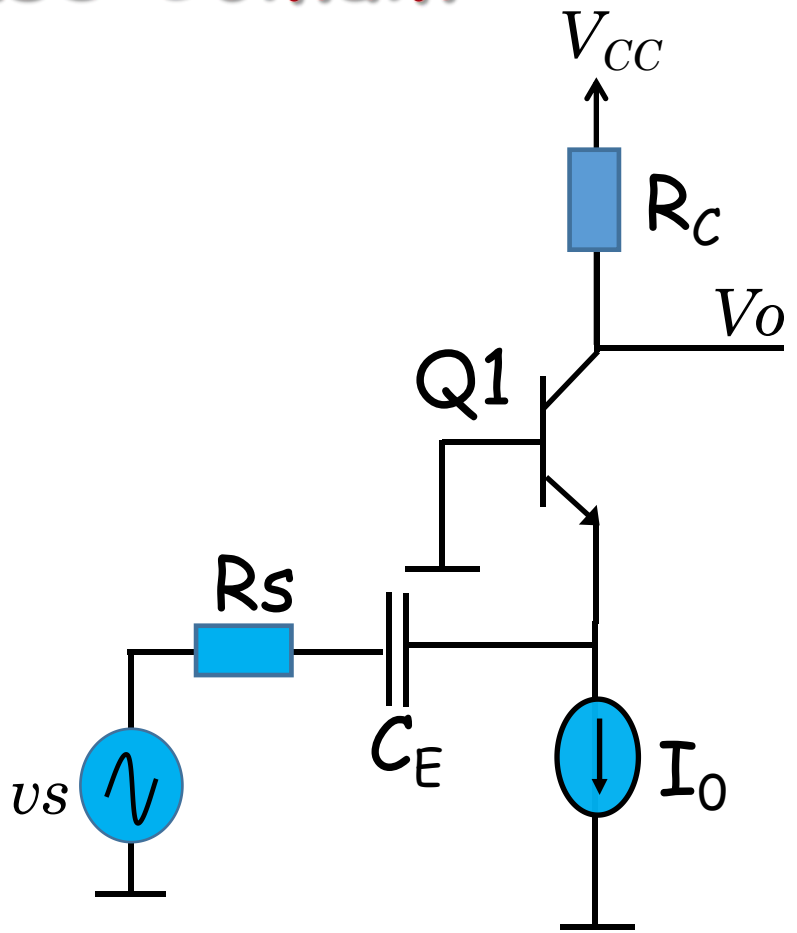
Amplificador Emissor Comum

Resumo

1. ganho de tensão: $-ganho = g_m(r_0//R_C//R_L)\frac{r_\pi}{r_\pi+R_S} = \beta\frac{(r_0//R_C//R_L)}{r_\pi+R_S}$ (grande e negativo)
2. ganho de corrente: $\frac{i_0}{i_s} = \beta\frac{r_0}{(R_C//R_L)+r_0}$ (próximo de β)
3. impedancia de entrada: $z_{in} = r_\pi$ (valor de alguns kOhms)
4. impedancia de saída: $z_{out} = r_0//R_C$ (valor alto)

Amplificador Base Comum





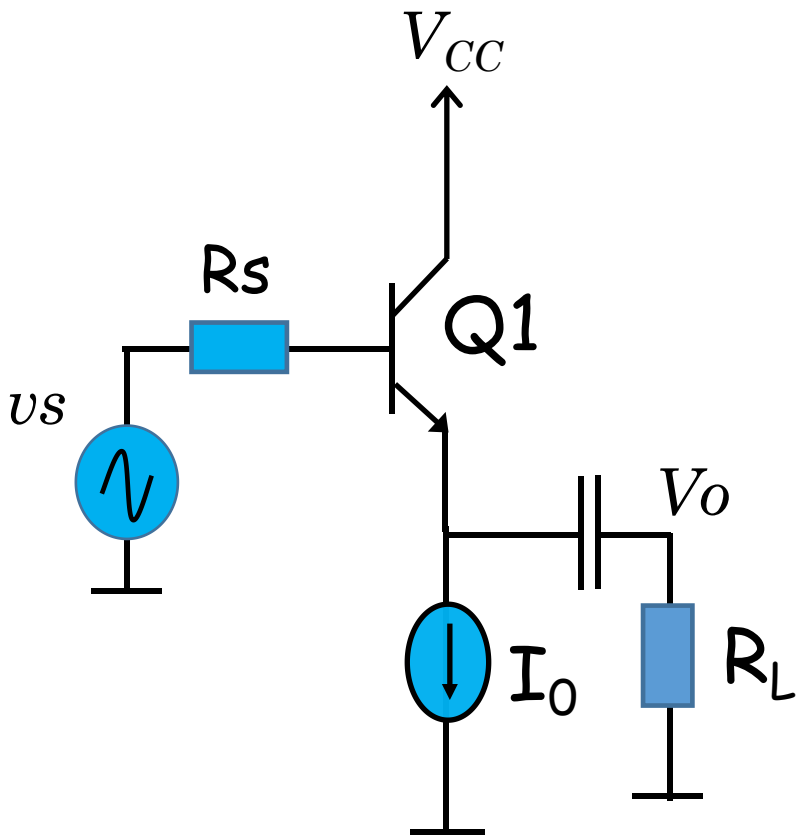
polarização com fontes de corrente

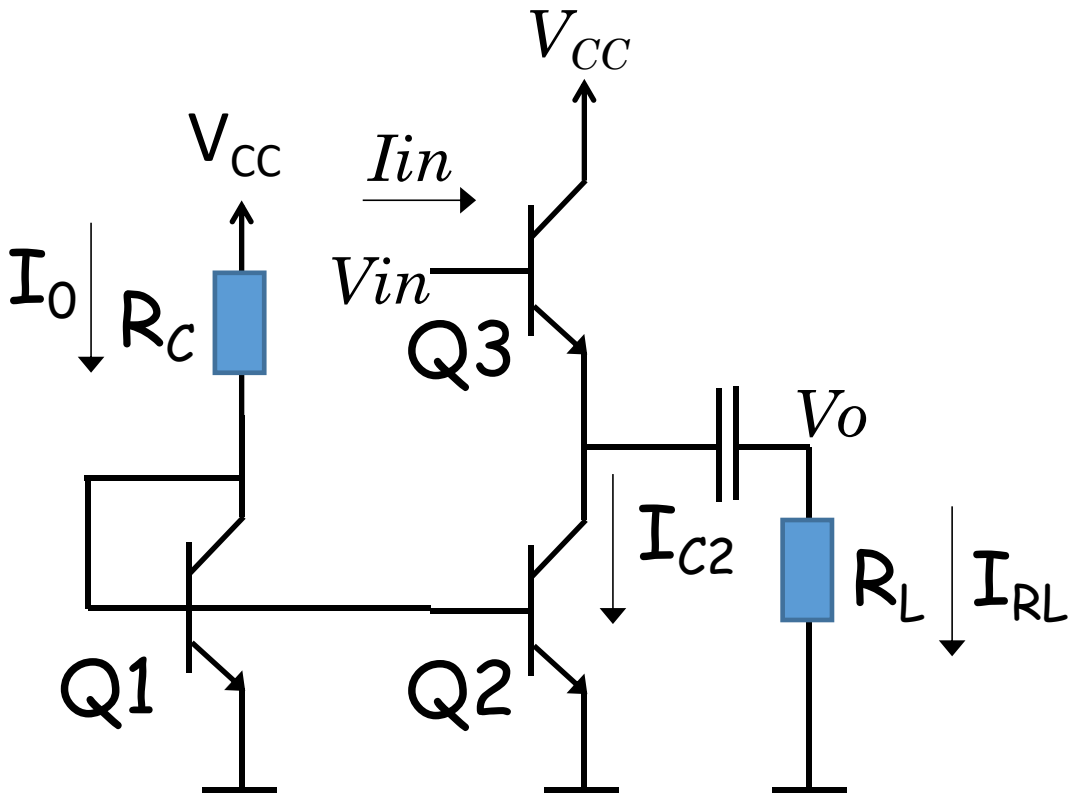
Amplificador Base Comum

Resumo

1. ganho de tensão: $\frac{v_0}{vs} = \alpha \frac{(R_C // R_L)}{R_S + r_e} \approx g_m (R_C // R_L)$ (grande e positivo)
2. ganho de corrente: $\frac{i_0}{i_s} = -\alpha \approx -1$
3. impedancia de entrada: $z_{in} = r_e = \frac{r_\pi}{\beta + 1}$ (pode ser feito baixo)
4. impedancia de saída: $z_{out} \approx (r_0 // R_C)$ (para R_S=0; valor alto)

Amplificador Coletor Comum





polarização com
fontes de corrente

Amplificador Coletor Comum

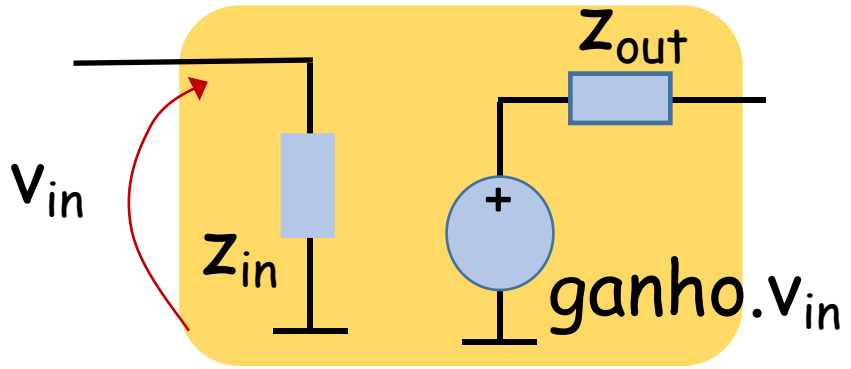
Resumo

1. ganho de tensão: $\frac{v_0}{vs} = \frac{(\beta+1)(R_L//r_0)}{R_S+(r_e+(R_L//r_0))(\beta+1)}$ (próximo de um)
2. ganho de corrente: $\frac{i_0}{i_S} = \frac{r_0}{R_L+r_0}(\beta+1)$ (próximo de (β+1))
3. impedancia de entrada: $z_{in} = (\beta+1)(r_e+(R_L//r_0))$ (R_L fica multiplicado por (β+1))
4. impedancia de saída: $z_{out} = r_0//(\frac{R_S}{\beta+1}+r_e)$ (R_S fica dividido por (β+1))

Exemplo 1. Aplicação de Amplificadores

Três tipos de amplificadores

1. Z_{in}=1 MOhm, Z_{Out}=10 kOhm, ganho=10 (Amp1)
2. Z_{in}=10 kOhm, Z_{Out}=1 kOhm, ganho=100 (Amp2)
3. Z_{in}=10 kOhm, Z_{Out}=20 Ohm, ganho=1 (Amp3)

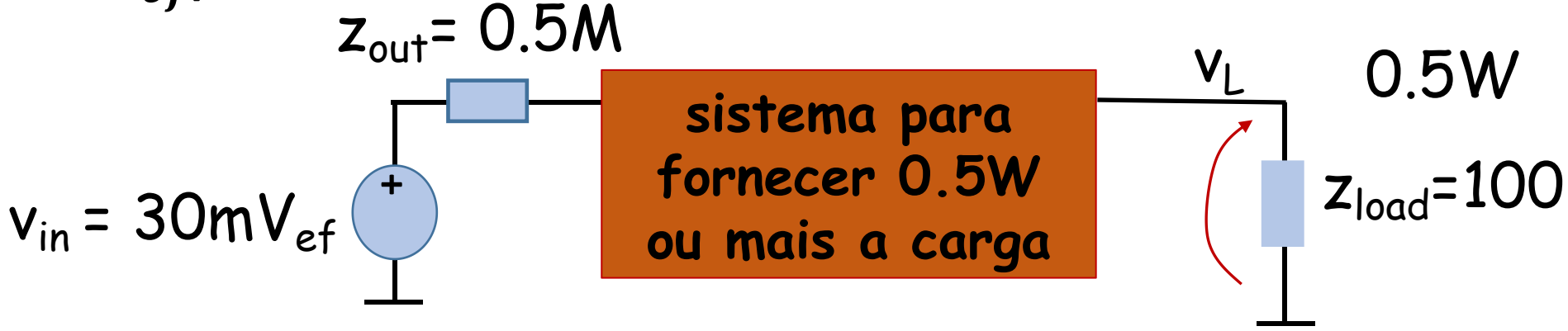


Exemplo de aplicação de Amplificadores

Deseja-se montar com os amplificadores um sistema que permita fornecer a saída uma potencia de 0.5 W ou mais (vin=30mV$_{Ef}$, z$_{out}$=0.5 MOhm e z$_{load}$=100 Ohm

para um sinal $V_p sen(\omega t)$

- $V_{ef} = V_P/\sqrt{2}$,
- Potencia=V_{ef}^2/R

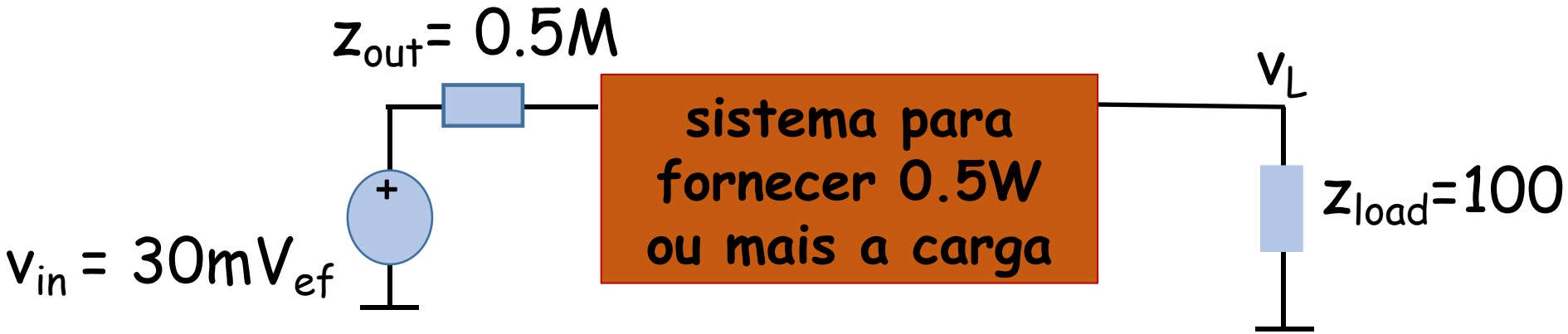


Exemplo de aplicação de Amplificadores

Vamos calcular o V_{Lef} para poder saber o ganho que necessitamos.

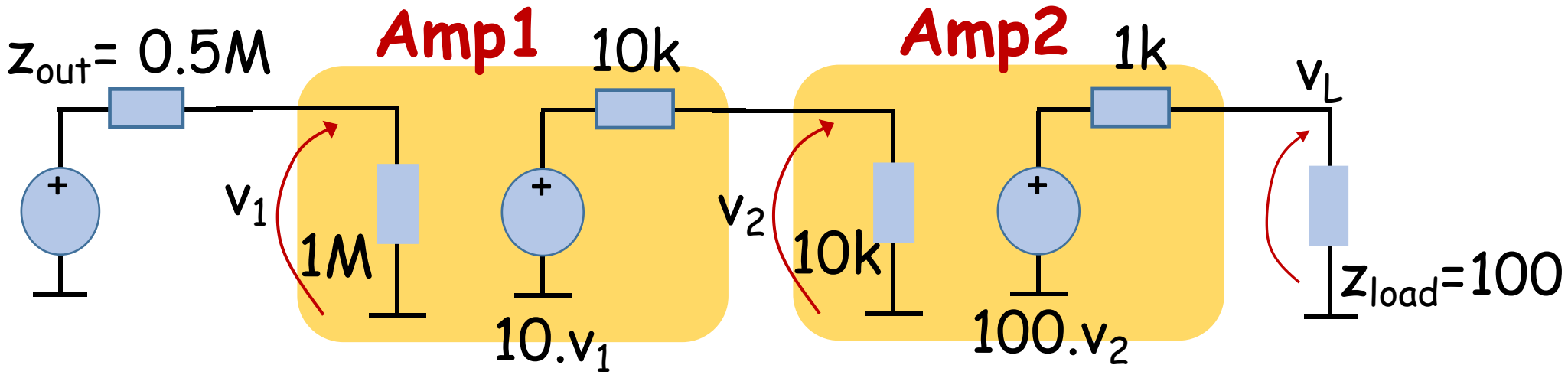
$$V_{Lef}^2/100 = 0.5W \quad \rightarrow \quad V_{Lef} = \sqrt{50}$$

$$Ganho\ do\ Sistema = \frac{\sqrt{50}}{30m} = 235$$



Exemplo de aplicação de Amplificadores

Uma configuração possivel: (Amp1 + Amp2)



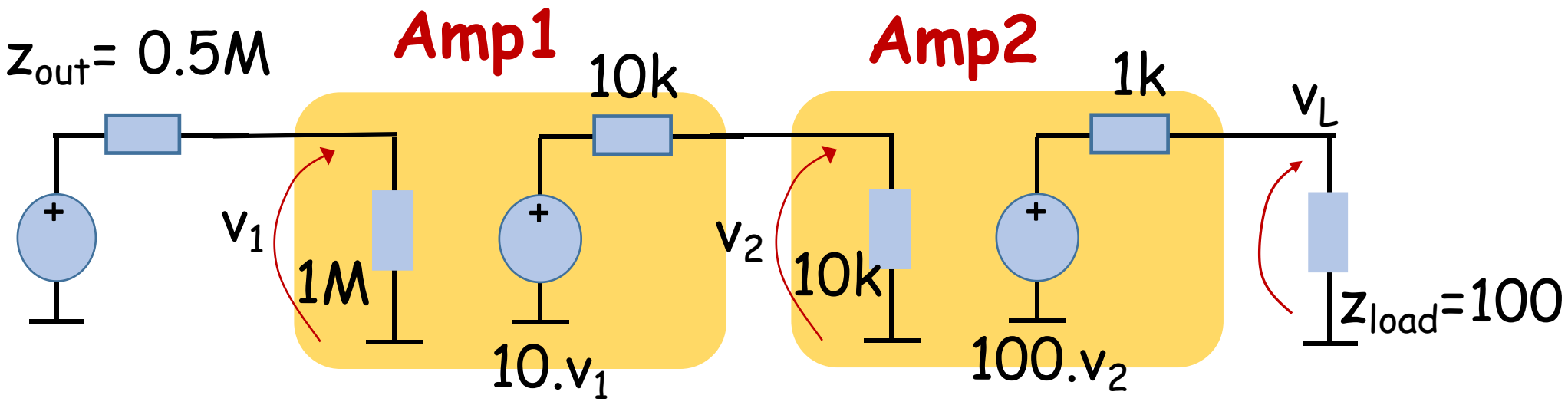
$$v_1 = \frac{v_{in}}{1{,}5} \qquad v_2 = \frac{10v_1}{2} \qquad v_L = \frac{100v_2}{1.1}0.1$$

$$v_L = \frac{v_{in}}{1{,}5}\frac{10}{2}\frac{100}{1.1}0.1 = 30v_{in}$$

Exemplo de aplicação de Amplificadores

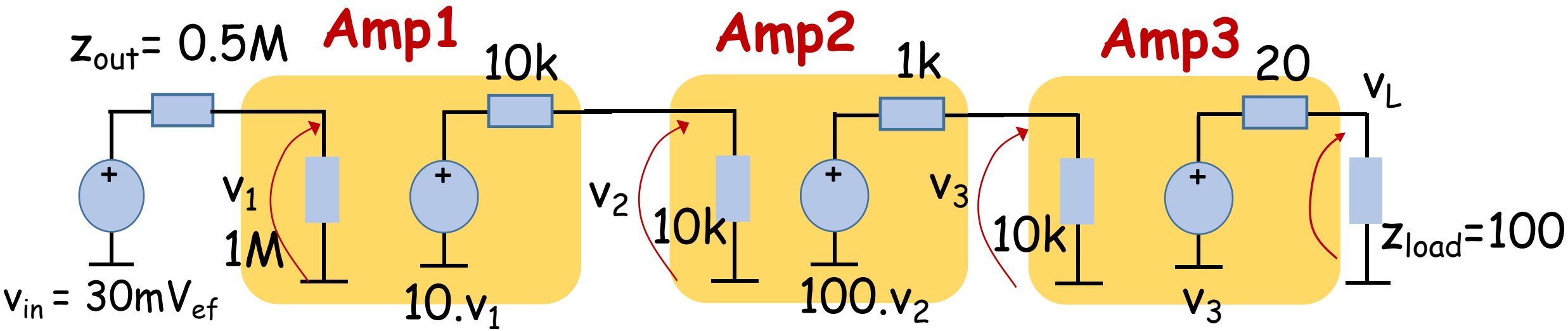
Uma configuração possivel: (Amp1 + Amp2)

Como a impedancia de carga é baixa, e o Amp2 tem uma impedancia de saída alta, o ganho é perdido



Exemplo de aplicação de Amplificadores

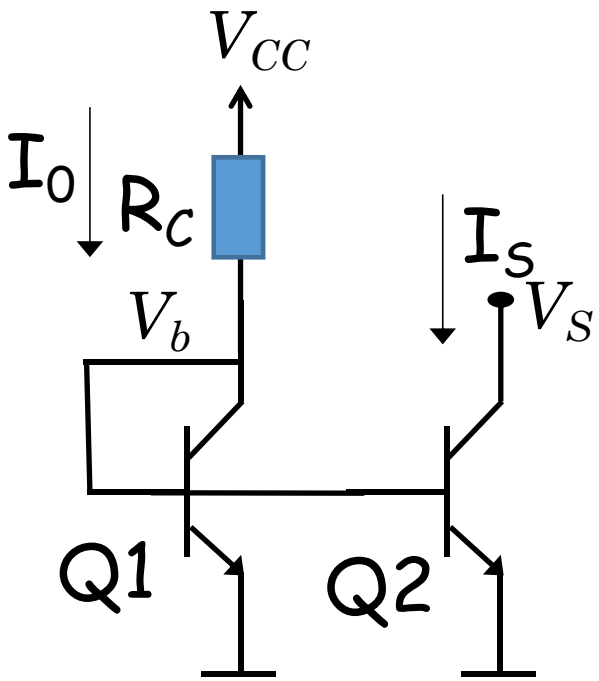
Uma configuração possivel: (Amp1 + Amp2 + Amp3)

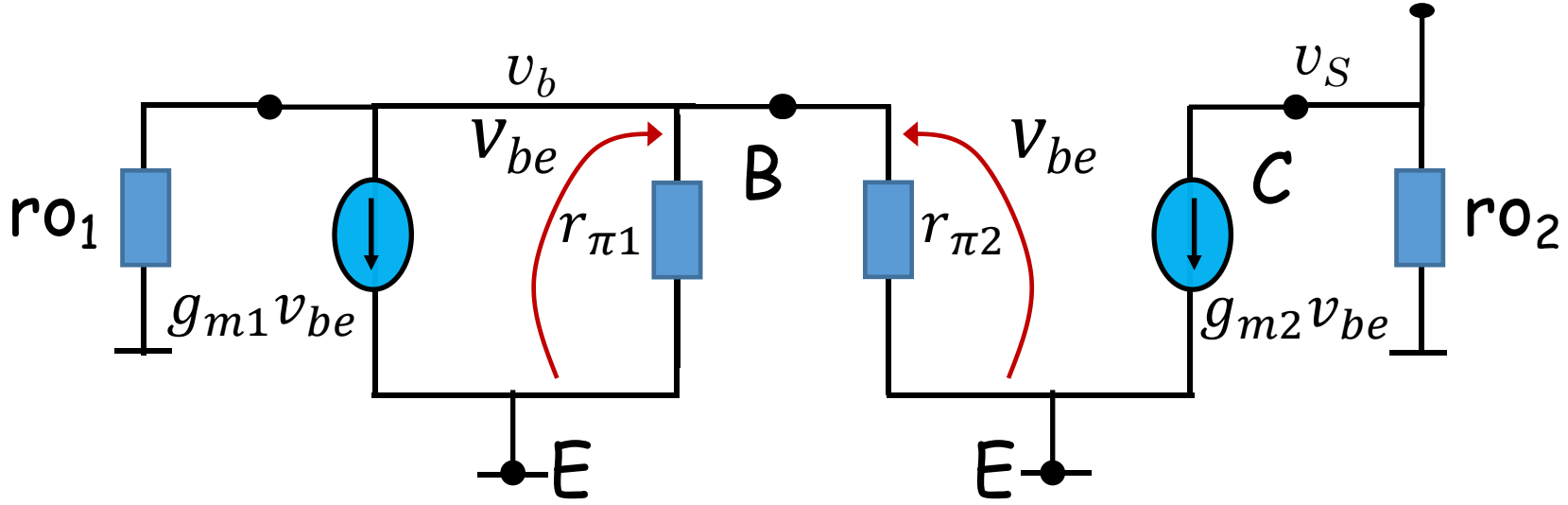


$$v_1 = \frac{v_{in}}{1{,}5} \qquad v_2 = \frac{10v_1}{2} \qquad v_3 = \frac{100v_2}{1.1} \qquad v_L = \frac{v_3}{1.2}$$

$$v_L = \frac{v_{in}}{1{,}5}\frac{10}{2}\frac{100}{1.1}\frac{1}{1.2} = 252v_{in} \qquad Potencia\ na\ Saída = 0.57W$$

Aplicação: Espelho de corrente e modelo de pequeno sinais (Q1 = Q2)



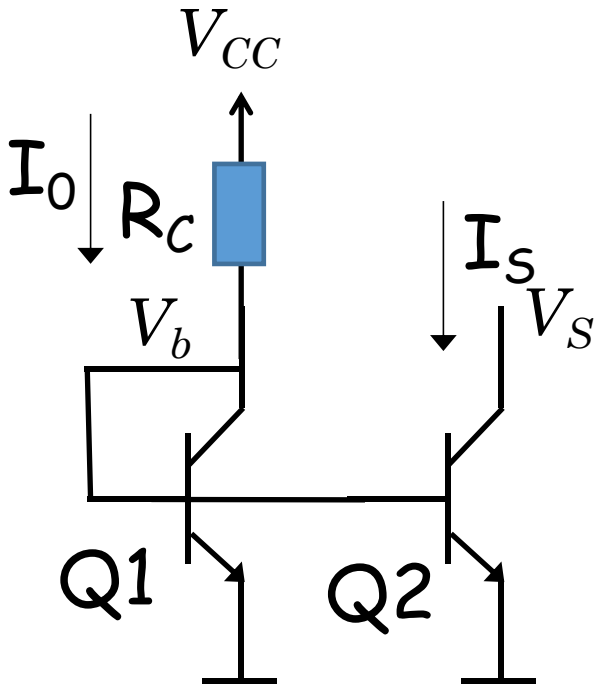


A tensão $V_b=V_{be2}$ pode ser vista ser igual a 0V pois no nó não há nenhuma fonte independente. Também podemos escrevermos a equação de correntes do nó e chegar a essa conclusão

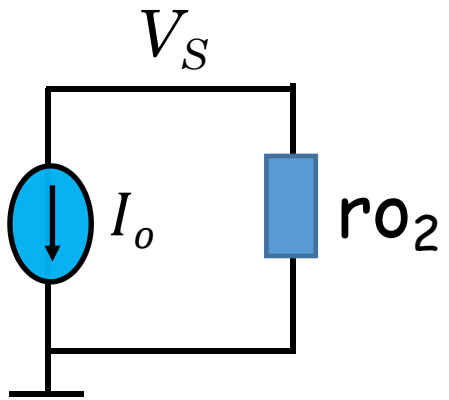
$$v_b/ro_1+gm_1v_b+v_b/r_{\pi 1}+v_b/r_{\pi 2}=0 \quad \rightarrow \quad v_b=0$$

Aplicação: Espelho de corrente e modelo de pequeno sinais

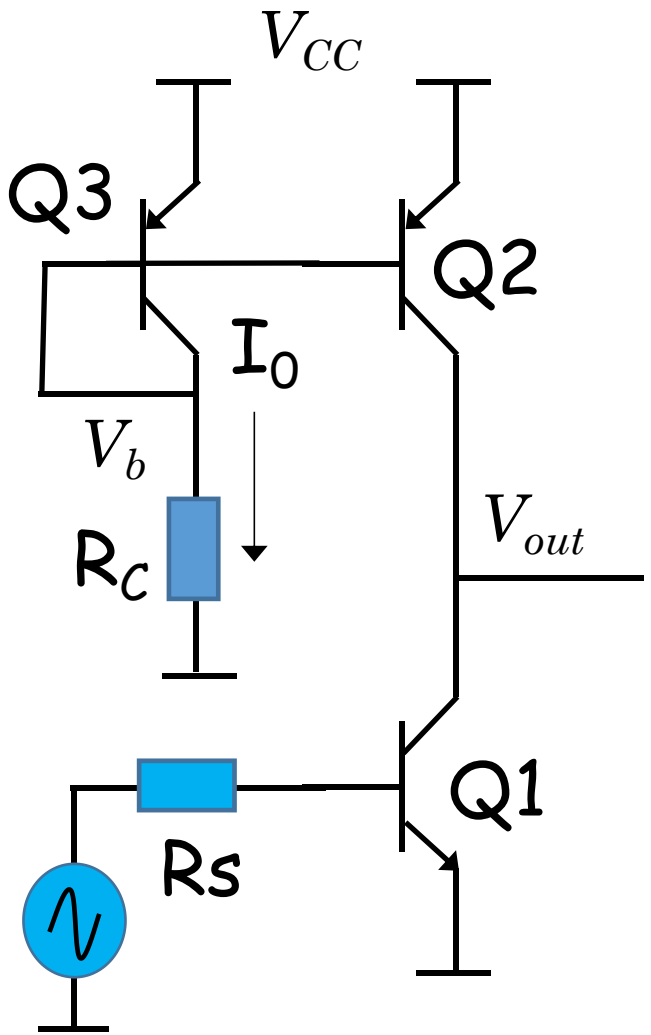
O modelo de pequenos sinais vai se reduzir ao resistor r_{02} na saída, Assim podemos imaginar o espelho de corrente como sendo uma fonte de corrente



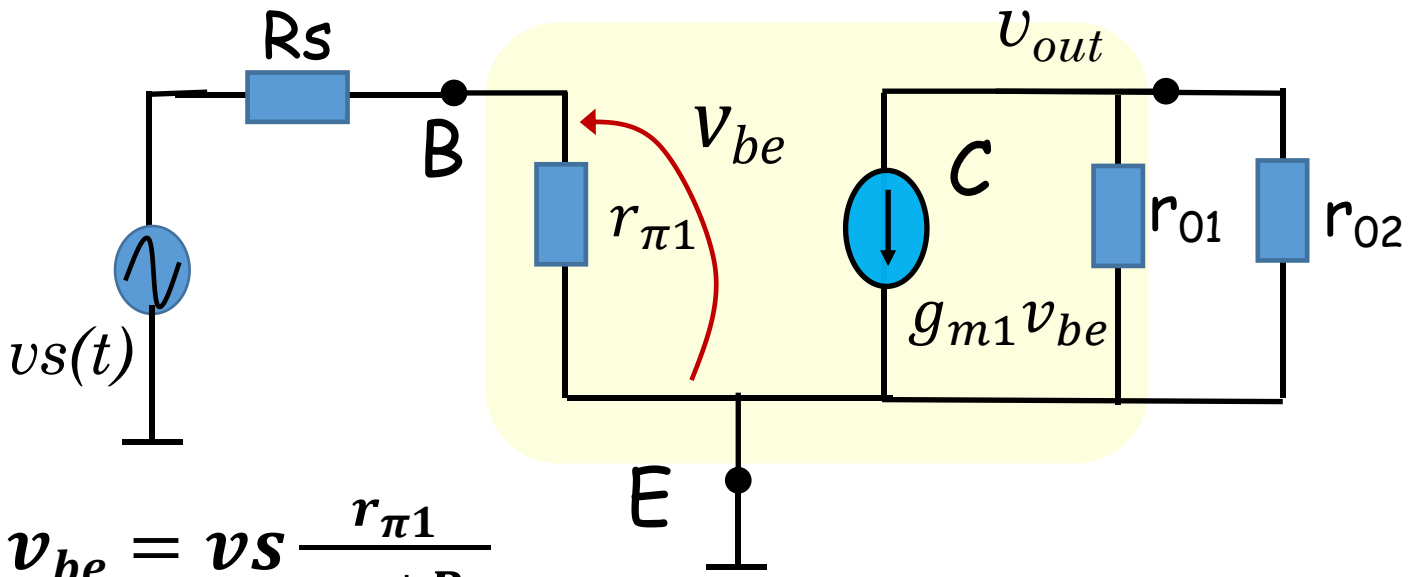
- modelo equivalente do espelho (grandes sinais)
- considerado β e V_A muito grandes



Aplicação: Emissor comum polarizado com corrente



(Q1=Q2)



$$v_{be} = vs\,\frac{r_{\pi 1}}{r_{\pi 1}+R_S}$$

$$v_{vout} = -\,v_{be} g_{m1}(r_{01}//r_{o2})$$

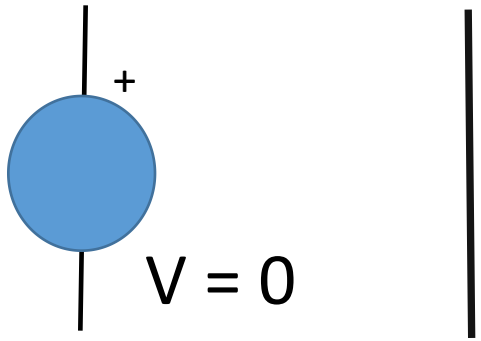
$$v_{vout} = -\,g_{m1} v_{be}(r_{01}//r_{o2})\,\frac{r_{\pi 1}}{r_{\pi 1}+R_S}$$

$$ganho = -\,g_{m1}(r_{01}//r_{o2})\,\frac{r_{\pi 1}}{r_{\pi 1}+R_S} = -\,\beta\,\frac{(r_{01}//r_{o2})}{r_{\pi 1}+R_S}$$

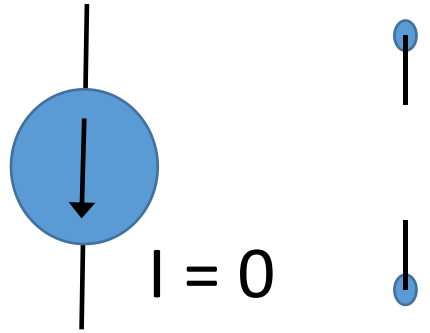
- **Impedância de entrada, Impedância de saída**

  Calculo da impedância de qualquer ponto de um circuito

  - **Desativar as fontes independentes**



Fonte de tensão, curto

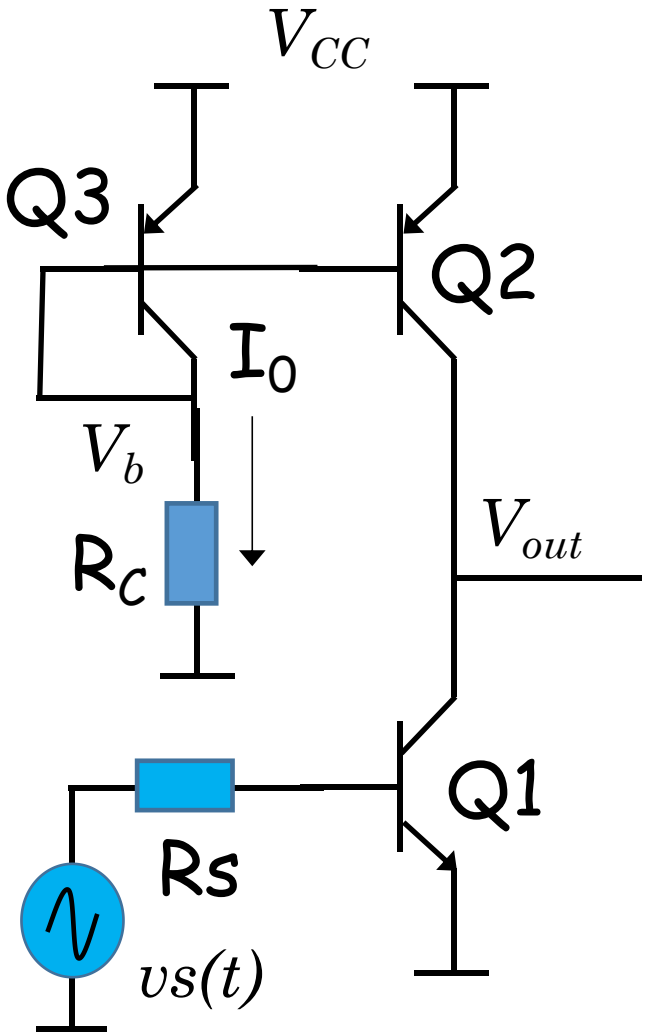


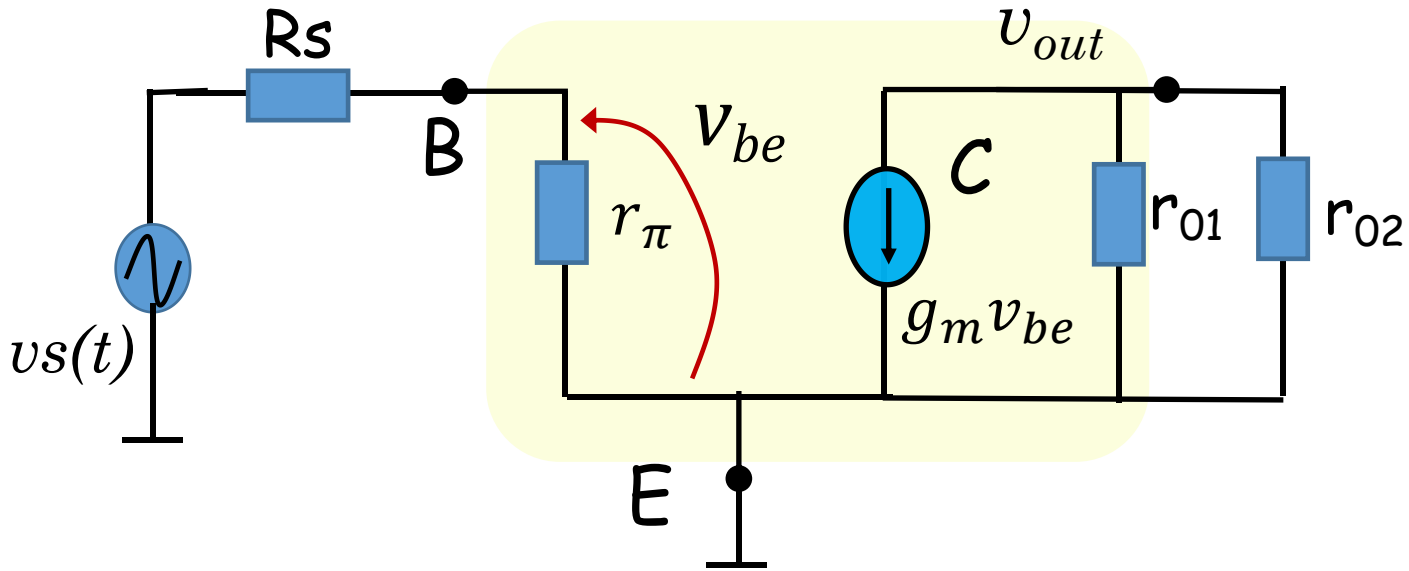
Fonte de corrente, aberto

  - **Forçar uma tensão V nó e medir (calcular) a corrente I ou**
  - **Forçar uma corrente I nó nó e medir (calcular) a tensão V**

$$Z = V/I$$

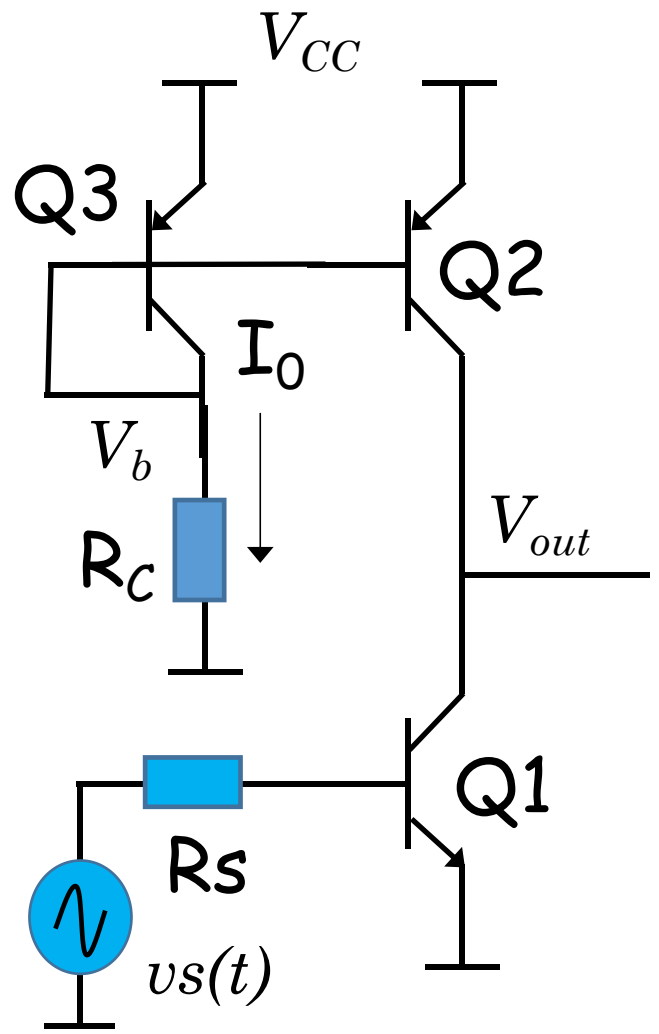
Aplicação: Emissor comum polarizado com corrente





$$z_{in} = r_\pi$$

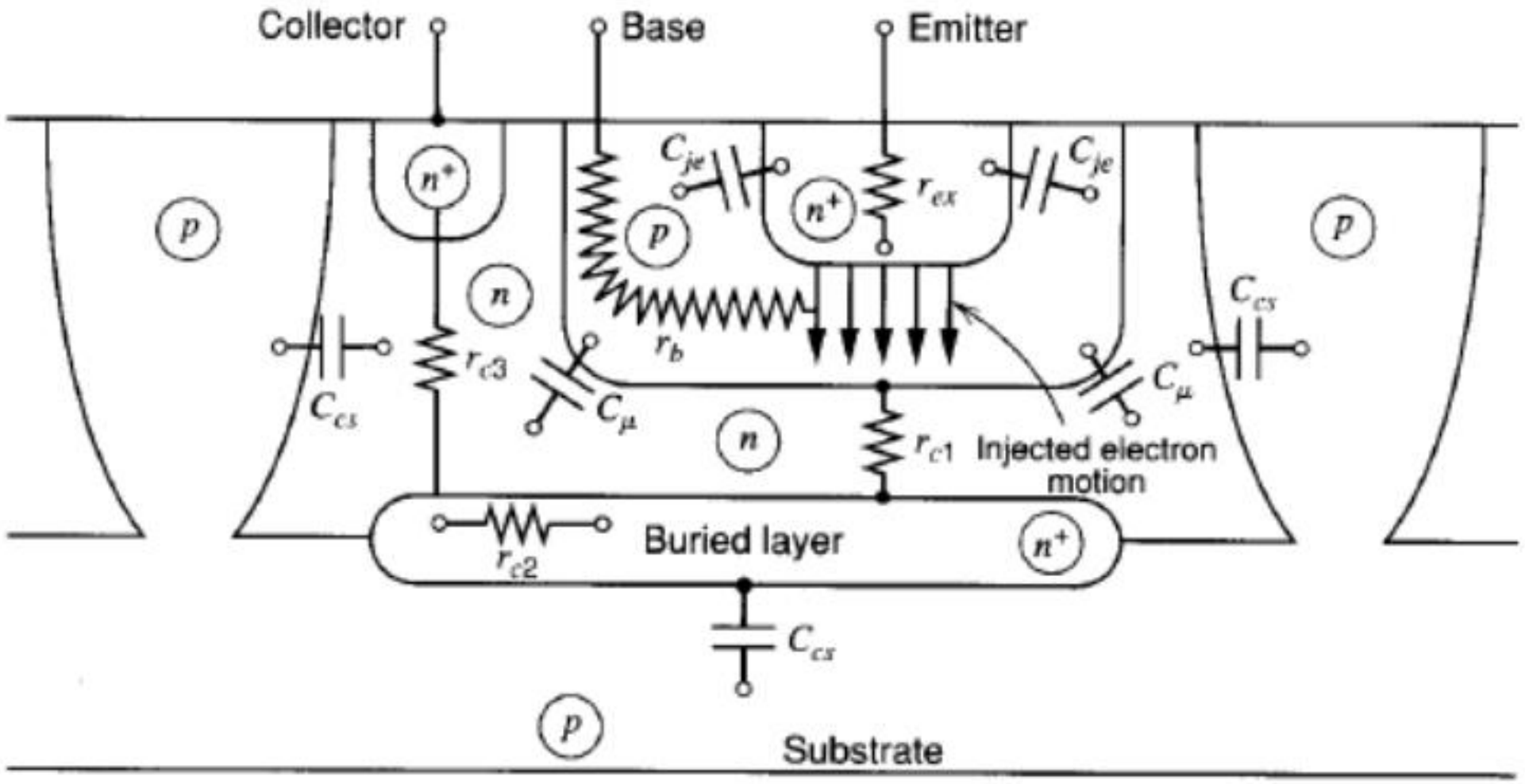
$$z_{out} = r_{01}//r_{01}$$



Limites de tensão

- vs(t) > 0,7V: para transistor Q1 conduzir
- V_{out} > 0,2V para Q1 fora de saturaçao
- V_{out} < VCC – 0,2V para Q2 fora de saturação

Modelo de Pequenos sinais (mais elementos)

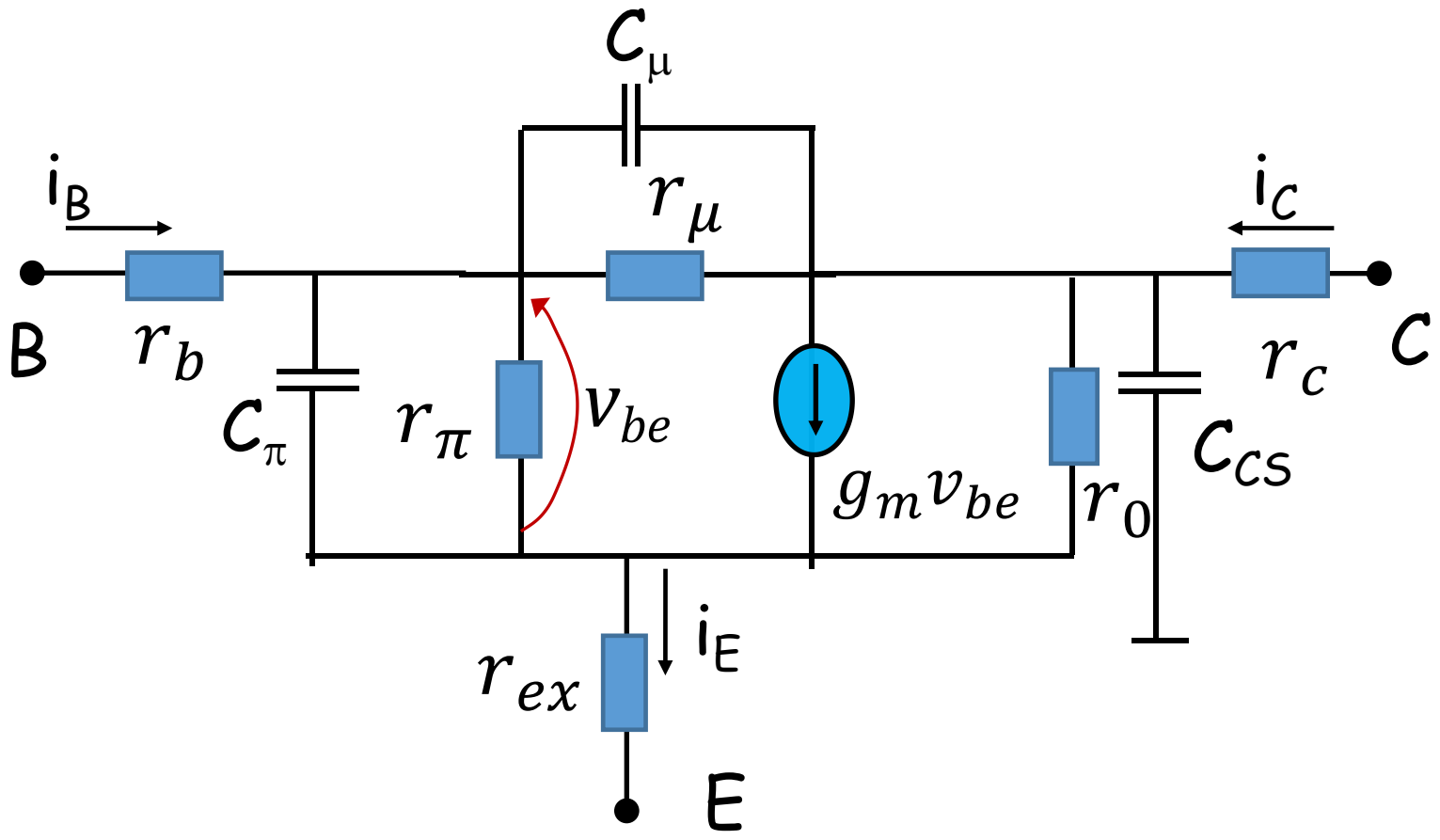


Modelo de Pequenos sinais (mais elementos)

- r_b (resistencia série na base): devido a contatos e distancia entre contato de base e o transistor
- r_C (resistencia série no coletor): devido a contatos e distancia entre contato de coletor e o transistor
- r_{ex} (resistencia série no coletor): devido a contatos e distancia entre contato de emissor e o transistor
- C_{jE} (capacitancia da junção base/emissor)
- C_μ (capacitancia da junção base/coletor)
- C_{Cs} (capacitancia da junção reversa coletor/substrato)

Modelo de Pequenos sinais: Modelo π hibrido completo

$\left(g_m = \frac{I_{C0}}{nU_T},\ r_\pi = \frac{\beta}{g_m},\ r_0 = \frac{I_{C0}}{V_A},\ r_\mu = \frac{V_A}{I_{PRec}},\ C_B = g_m \tau_F,\right.$
$\left. C_\pi = C_B + C_{jE} \right)$



Circuitos Eletrônicos II

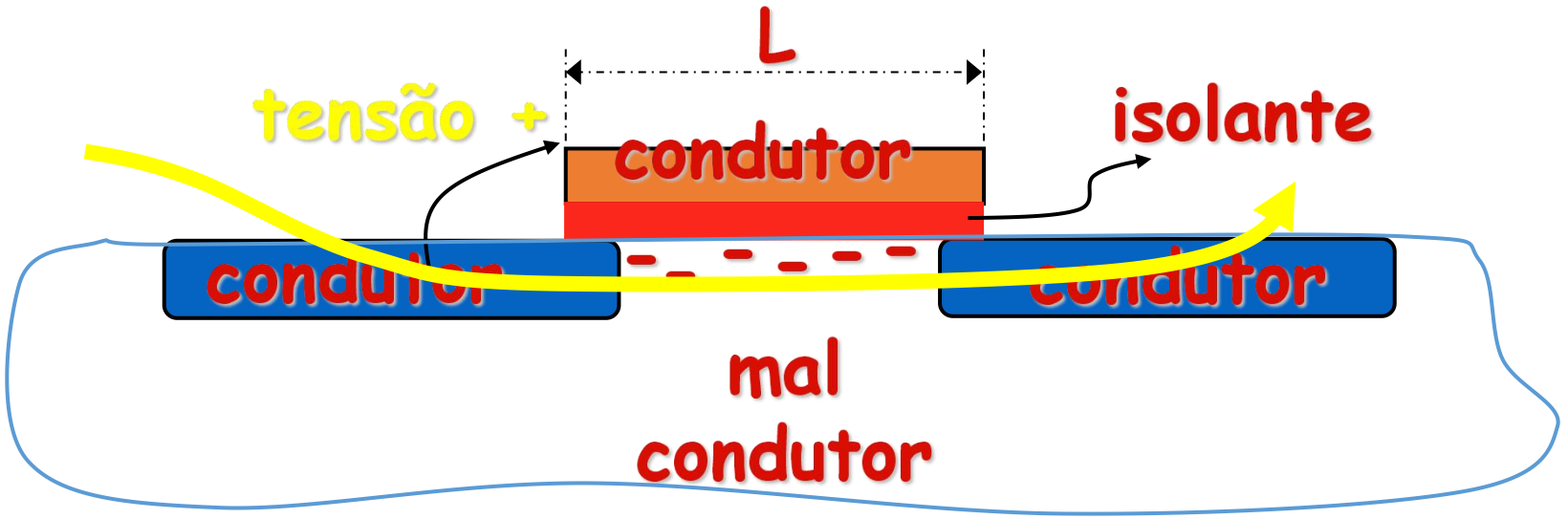
1. Transistores MOS (Metal-Óxido-Semicondutor)

O que voces sabem sobre transistor MOS

a) Como funcionam?
b) Estrutura e Evolução
c) Sua importancia hoje?
d) Vantagens e Desvantagens (comparando com Bipolar)
e) dimensoes do dispositivo

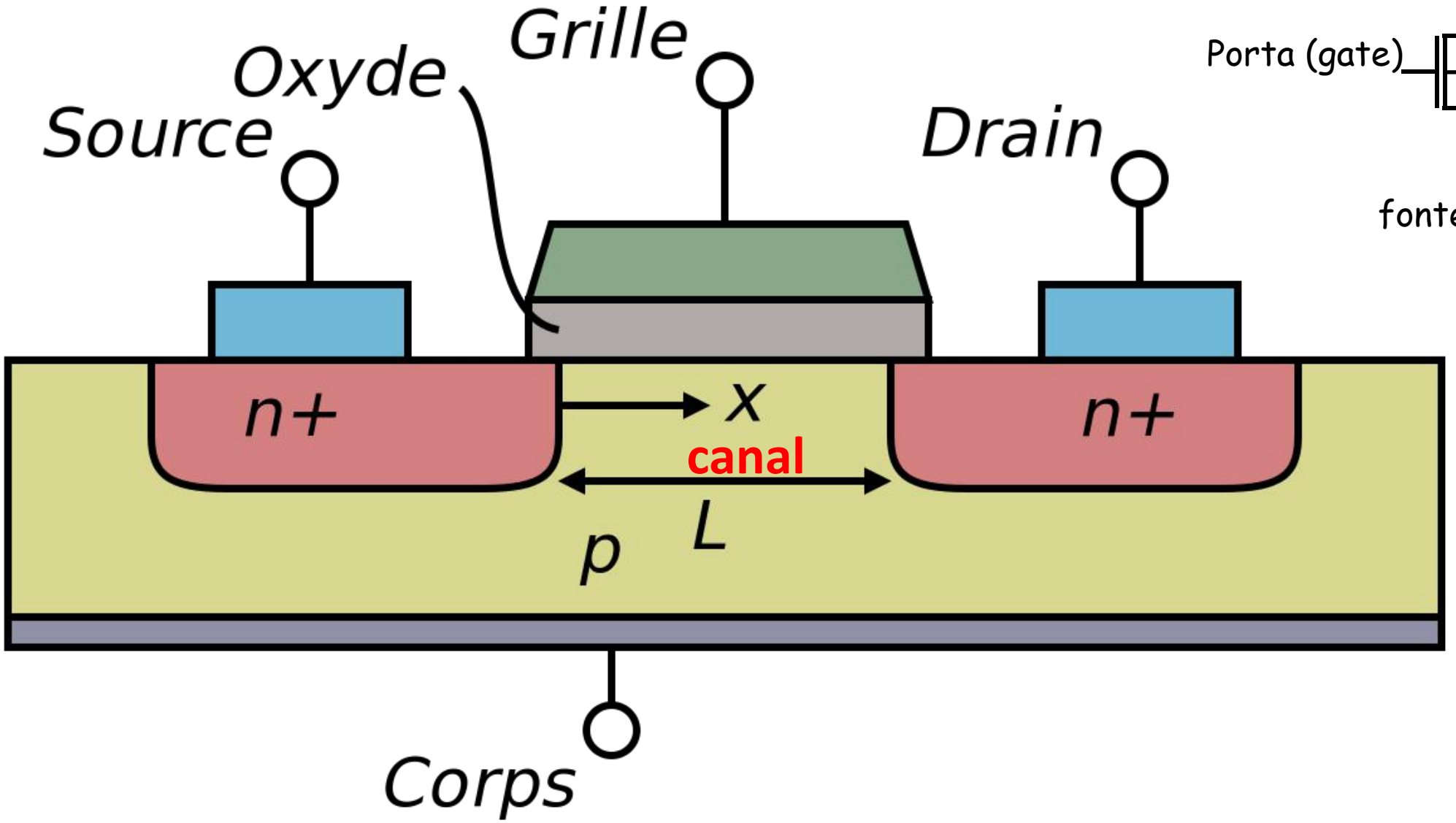
a) MOS: funcionamento

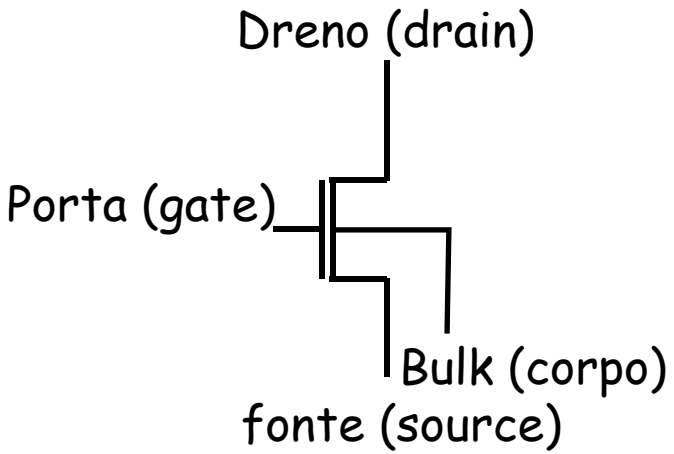
Transistor FET (*field effect transistor*): controlar uma região de condução (canal) através de campo elétrico

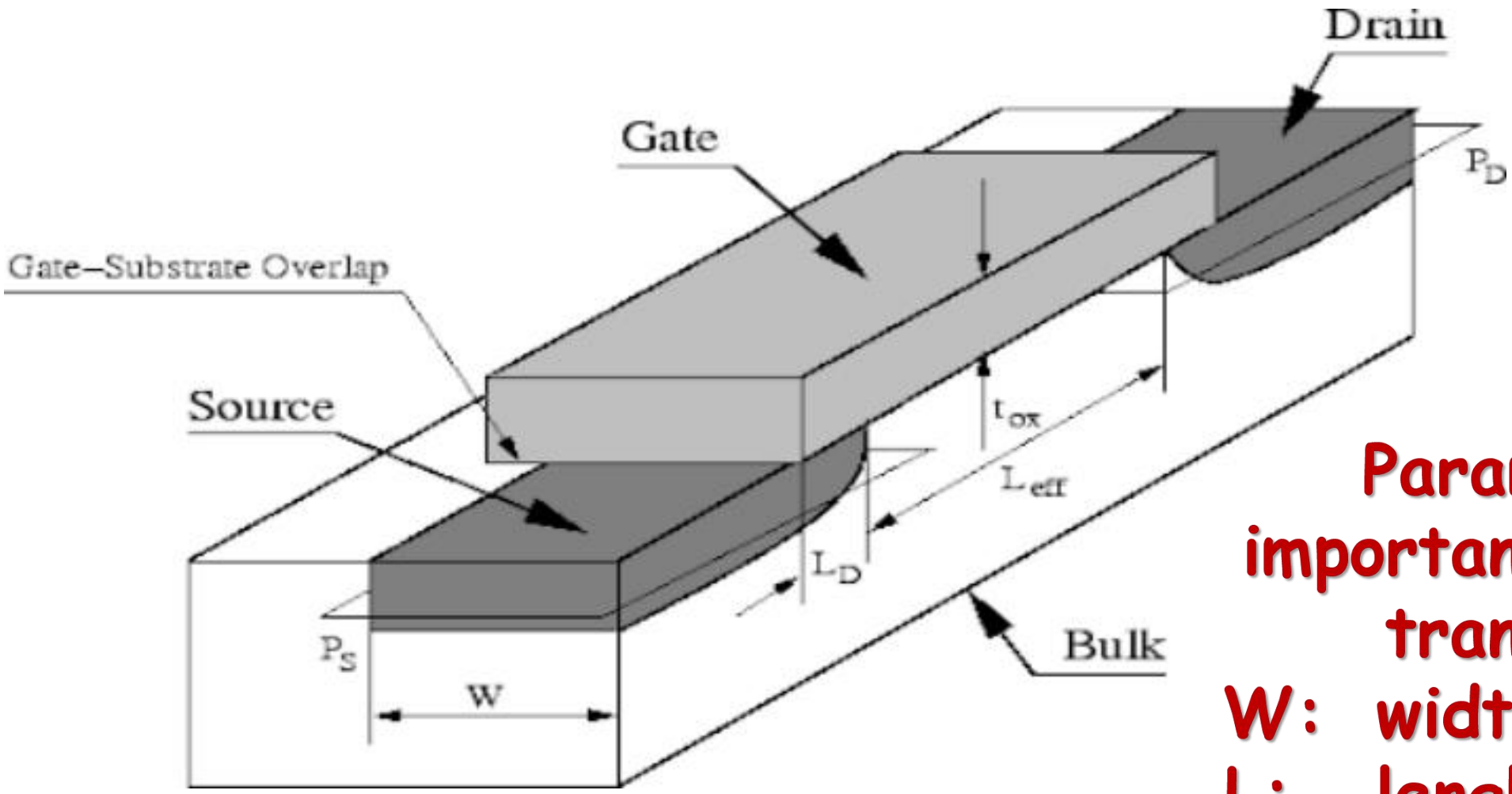


Conduz: a resistência é modulada pela tensão

Transistor MOS - NMOS





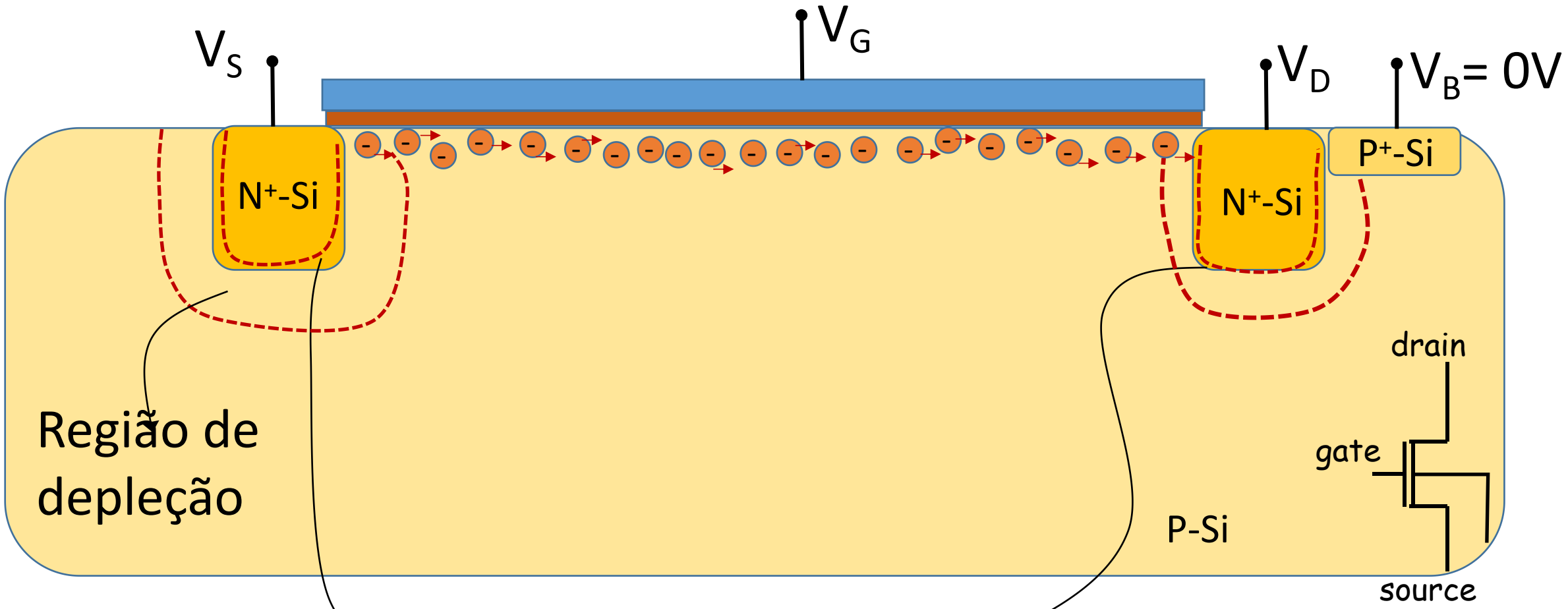


Parametros importantes de um transistor

W: width

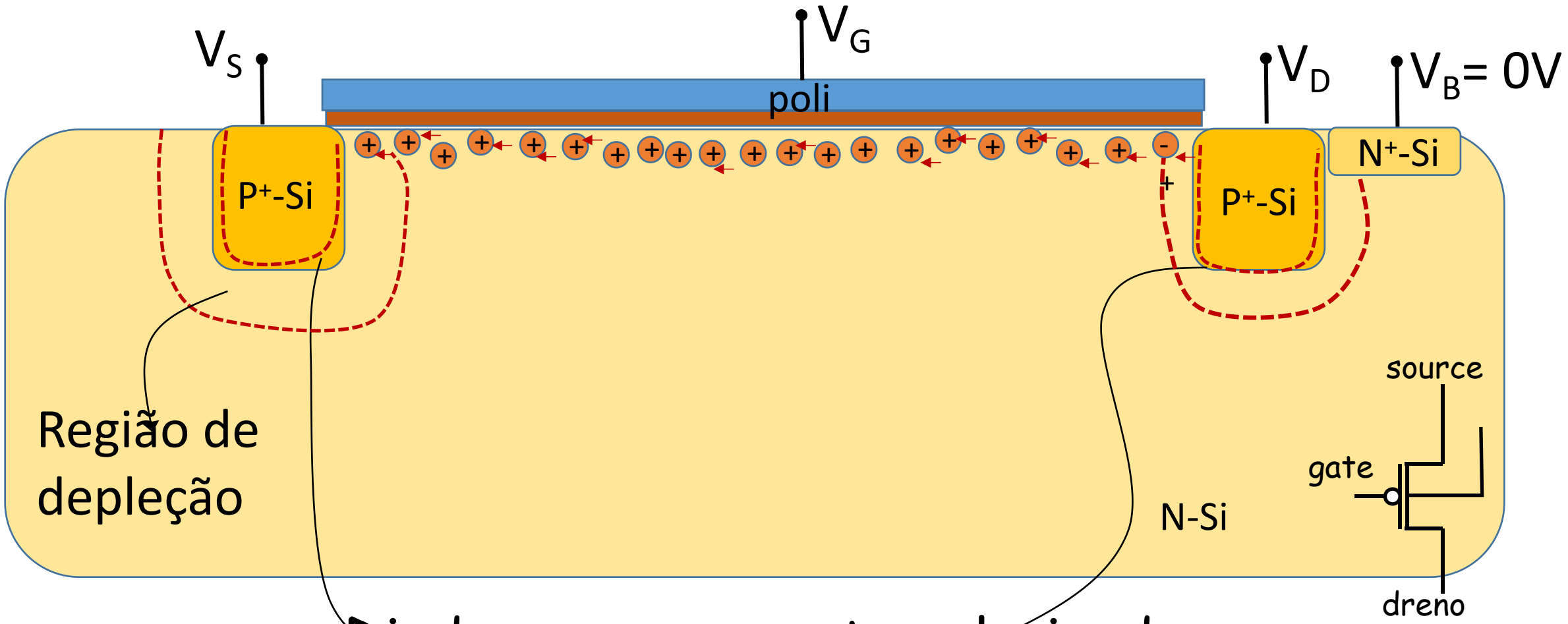
L: lenght

b) Estrutura e Evolução: NMOS



Diodos reversamente polarizados no dreno e no source

b) Estrutura e Evolução: PMOS

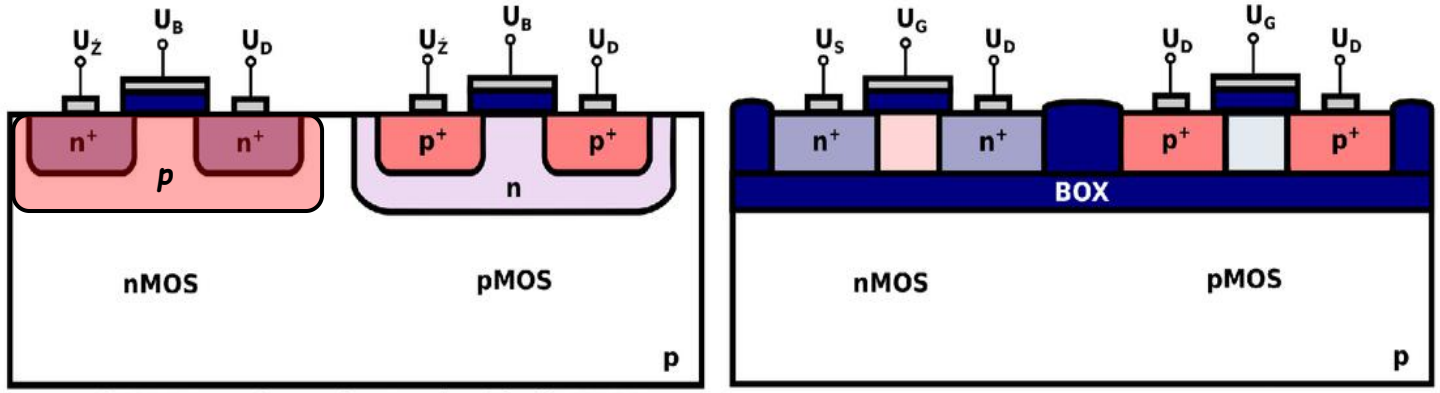


Diodos reversamente polarizados no dreno e no source

b) Estrutura e Evolução

- **Tecnologia PMOS:** onde há apenas transistores PMOS
- **Tecnologia NMOS:** onde há apenas transistores NMOS (mais rapidos)
- **Tecnologia CMOS**: onde ha trasnsistores NMOS e PMOS
- **MOS SOI** (Silicon on Isolator):Transistores MOS é fabricado sobre um isolante
- **MOS FINFET** (Fin Field Effect Transistor): transistores tridimensionais com gate duplo ou triplo.

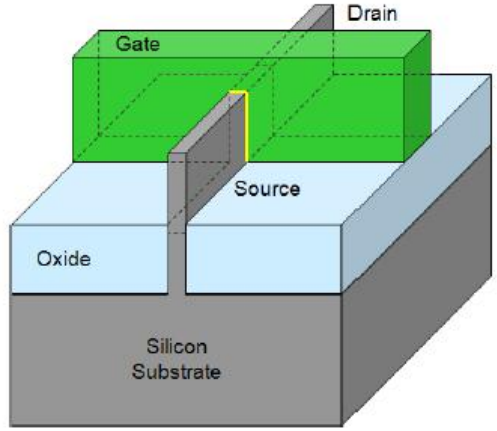
Evolução das Tecnologias de Construção



a) MOS transistors in standard bulk CMOS

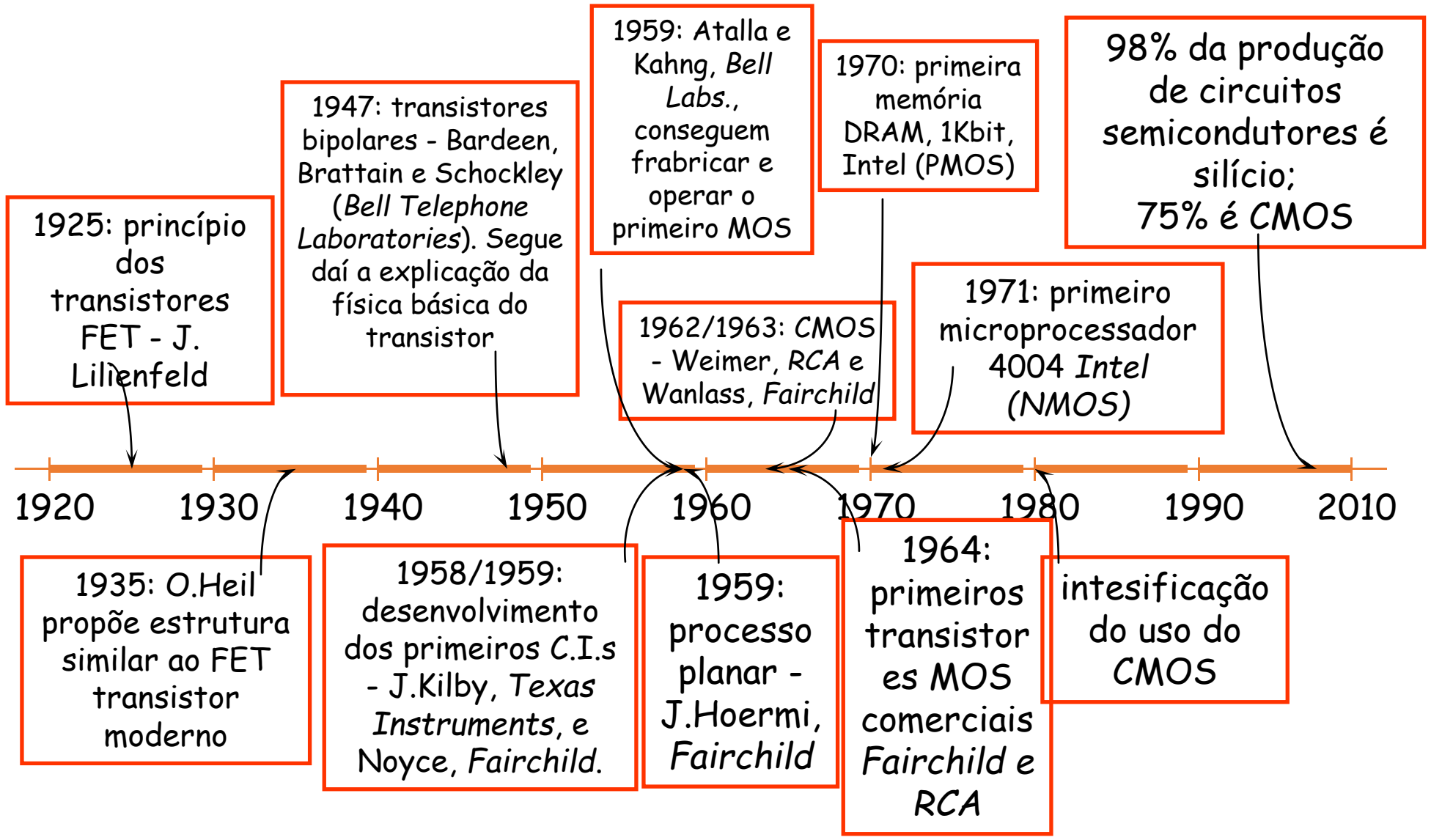
b) MOS transistors in standard SOI CMOS

Processo planar

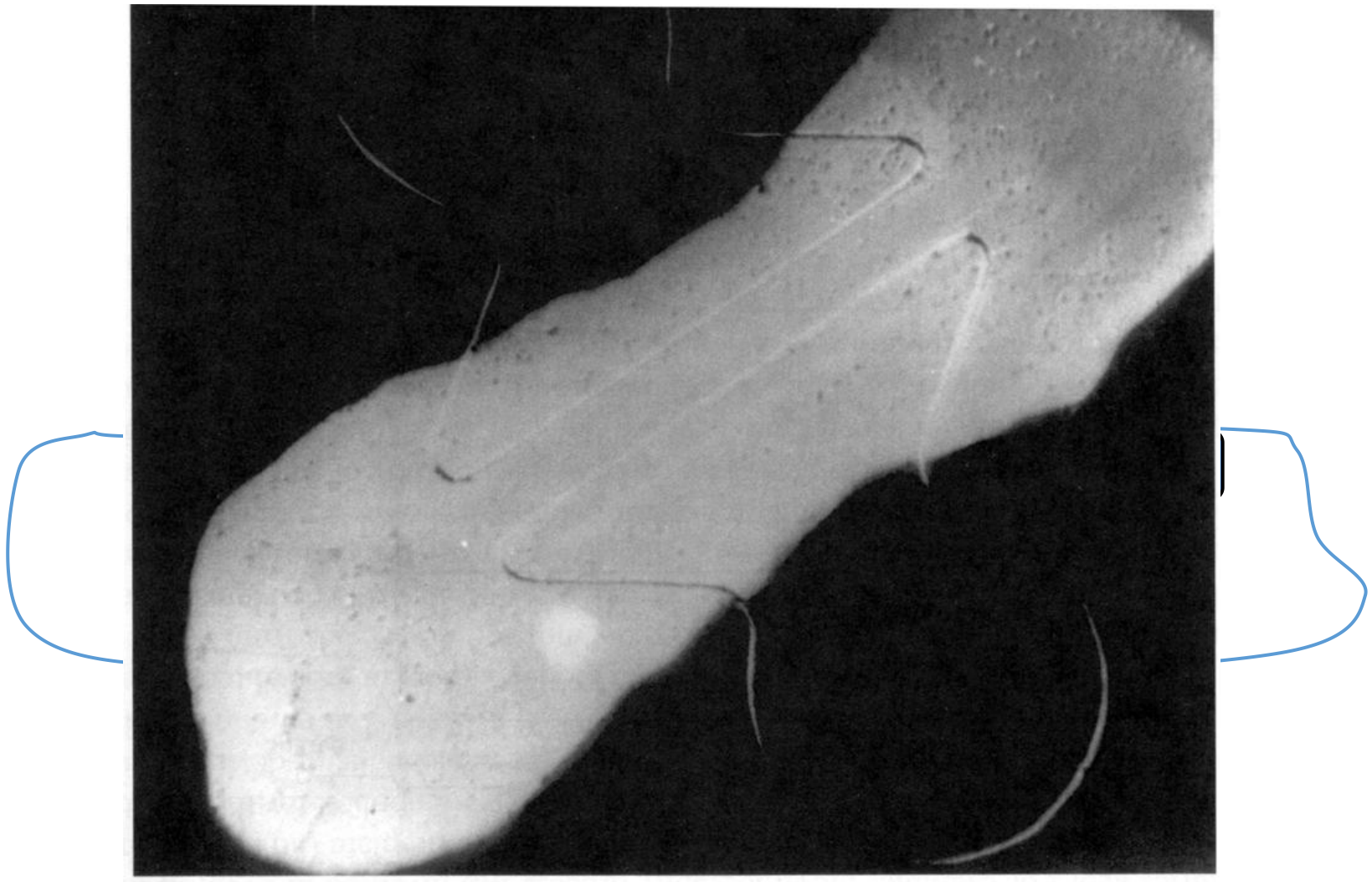


Processo Tridimensional (FinFET or Double Gate)

b) Evolução dos Transistores



1959: Atalla e Kahng, *Bell Labs.*, conseguem frabricar e operar o primeiro MOS



c) Sua importância

Praticamente todos os circuitos digitais são implementados com transistores CMOS e, como consequência, grande parte dos circuitos analógicos

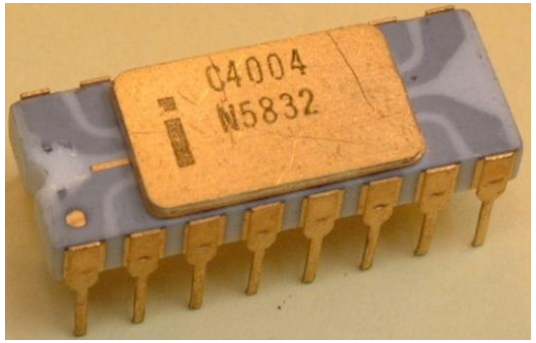
Tecnologias MOS, principalmente CMOS, são imbatíveis para implementação de portas lógicas

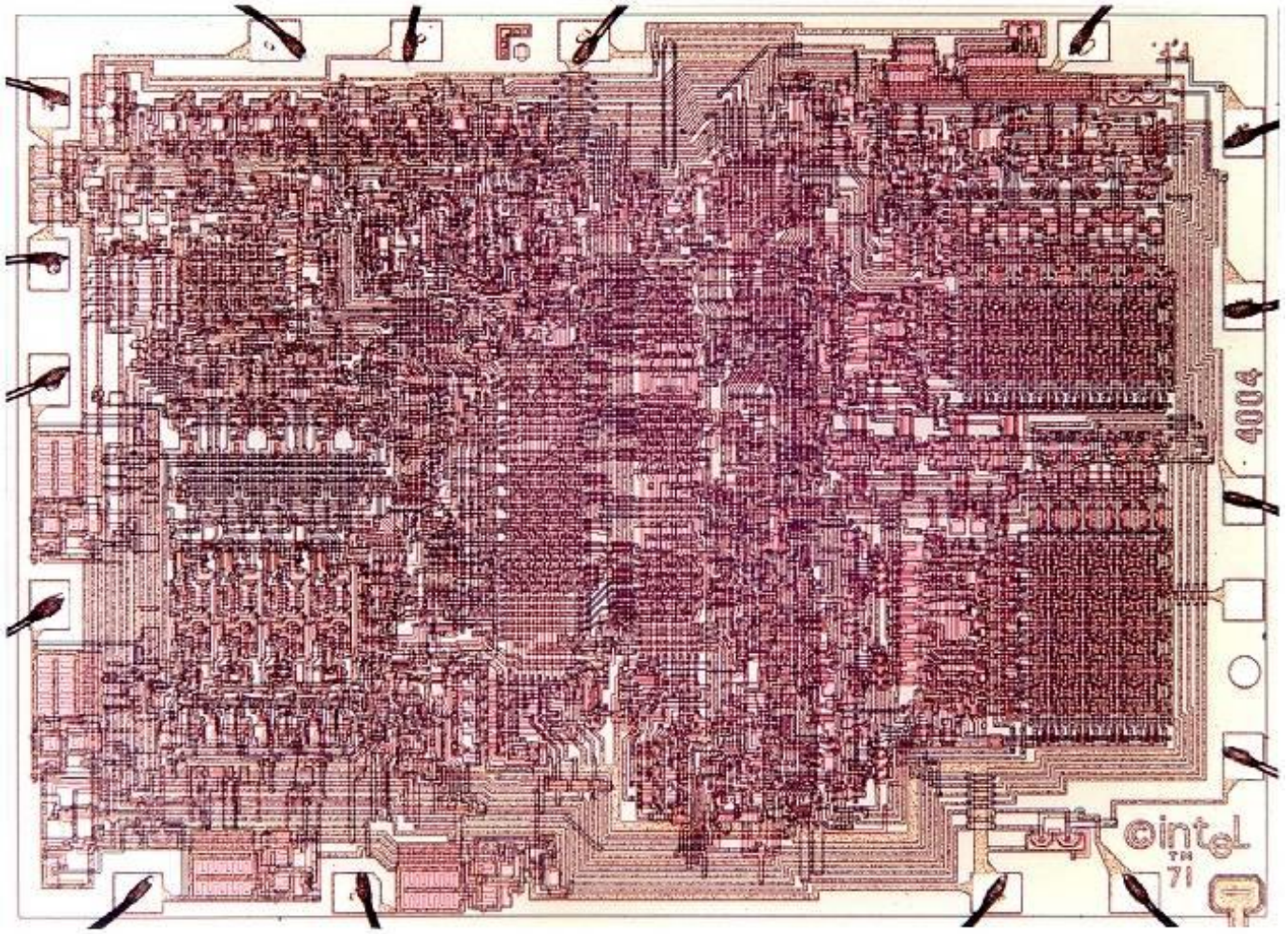
	início	freqüências do *clock* (MHz) usadas	*bus width*	número de transistores (tecnologia)	Alimentação (V)	SPECint 2000
4004	nov./71	0,108	4	2300 (PMOS 10μm)	5	0,01
8008	abr./72	0,2	8	3500 (PMOS 10μm)	5	0,01
8080	abr./74	2	8	6000 (PMOS 6μm)	5	0,06
8086	jun./78	5; 8; 10	16	29000 (NMOS 3μm)	5	0,12; 0,13; 0,15
8088	jun./79	5; 8	8	29000 (CMOS 3μm)	5	0,15
80286	jan./82	6; 10; 12	16	134000 (CMOS 1,5μm)	5	0,18; 0,29; 0,52
386 DX	out./85	16; 20; 25; 33	32	275000 (CMOS 1,5μm; 1mm)	5	1,07; 1,27; 1,65
386 SX	jun./88	16; 20; 25; 33	16	275000 (CMOS 1μm)	5	-
486 DX	abr./89	25; 33; 50	32	1,2 milhões (CMOS 1μm; 0,8μm)	5	4,41; 4,88; 8,77
486 DX4	mar./94	100	32	1,6 milhões (BiCMOS 0,6μm)	3.3	14,34
486 SX	abr./91	16; 20; 25; 33	32	1,185 milhões (CMOS 1μm)	5	-
Pentium	mar./93	66; 100; 120; 133; 166; 200	32	3,2 milhões (BiCMOS 0,8μm; 0,6μm; 0,35μm)	5; 3,3	20,46; 35; 39; 43; 51; 61
Pentium MMX	jan./97	200; 233	32	4,5 milhões (BiCMOS 0,35μm)	3,3	68, 76
Pentium Pro	nov./95	200	32	5,5 milhões (BiCMOS 0,35μm)	3,3	93
Pentium II	maio/97	300; 333	32	7,5 milhões (CMOS 0,35μm e 0,25μm)	2,8; 2,0	128; 138
Pentium III	fev./99	500; 733; 1000	32	9,5 e 28 milhões (CMOS 0,25μm e 0,18μm)	2; 1,65; 1,7	220; 335; 442
Pentium IV (Willamette)	nov./00	1500; 2000	32	42 milhões (CMOS 0,18μm)	1,7	536; 656
Pentium IV (Northwood)	jan./02	2200; 2533; 3000	32	55 milhões (CMOS 0,13μm)	1,5	811; 882; 1107

FINFET

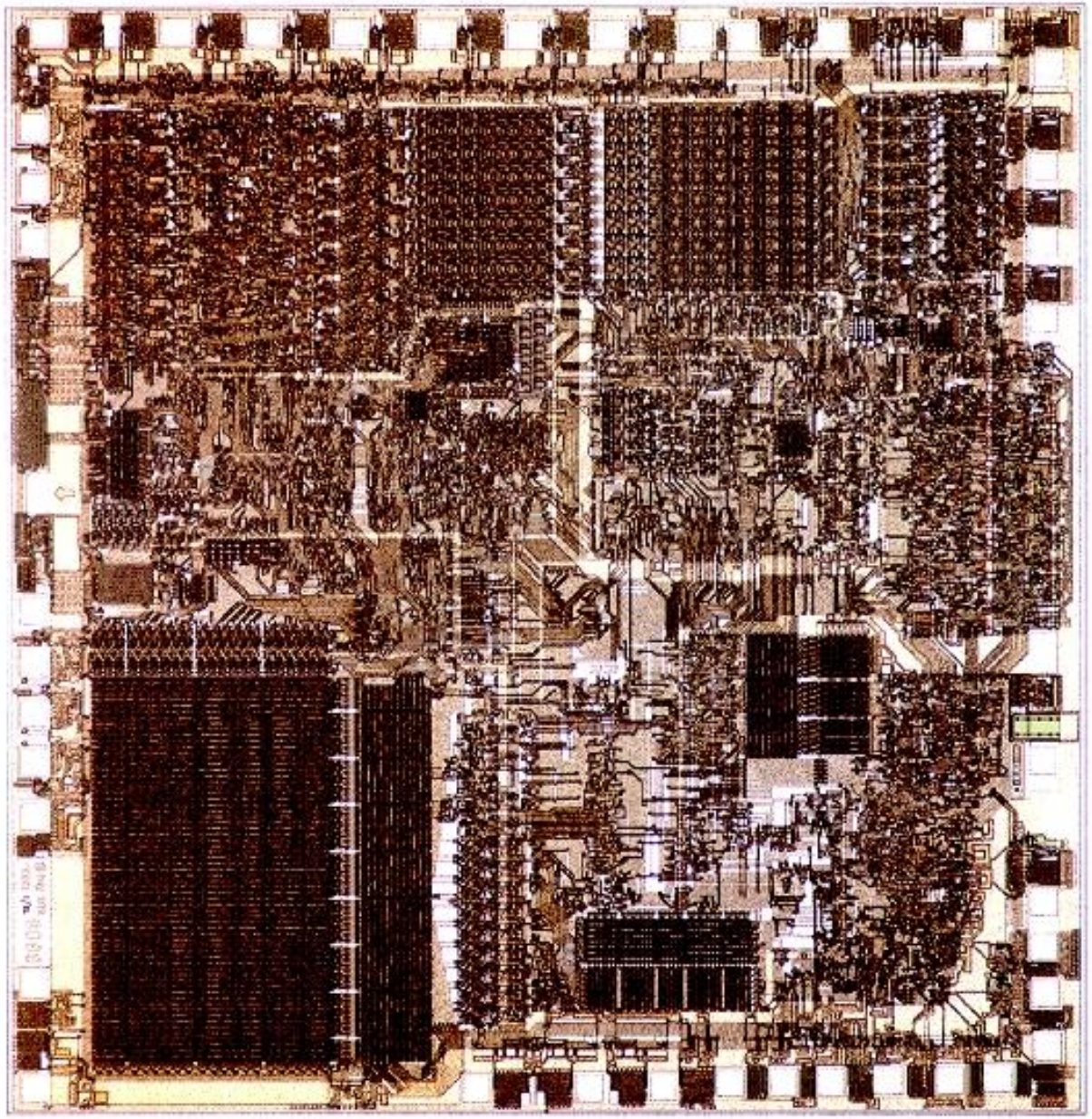
1971: **primeiro microprocessador**

4004 Intel (NMOS): Clock: 108 KHz; tecnologia 10 μm PMOS; número de transistores: 2300; área 12mm^2



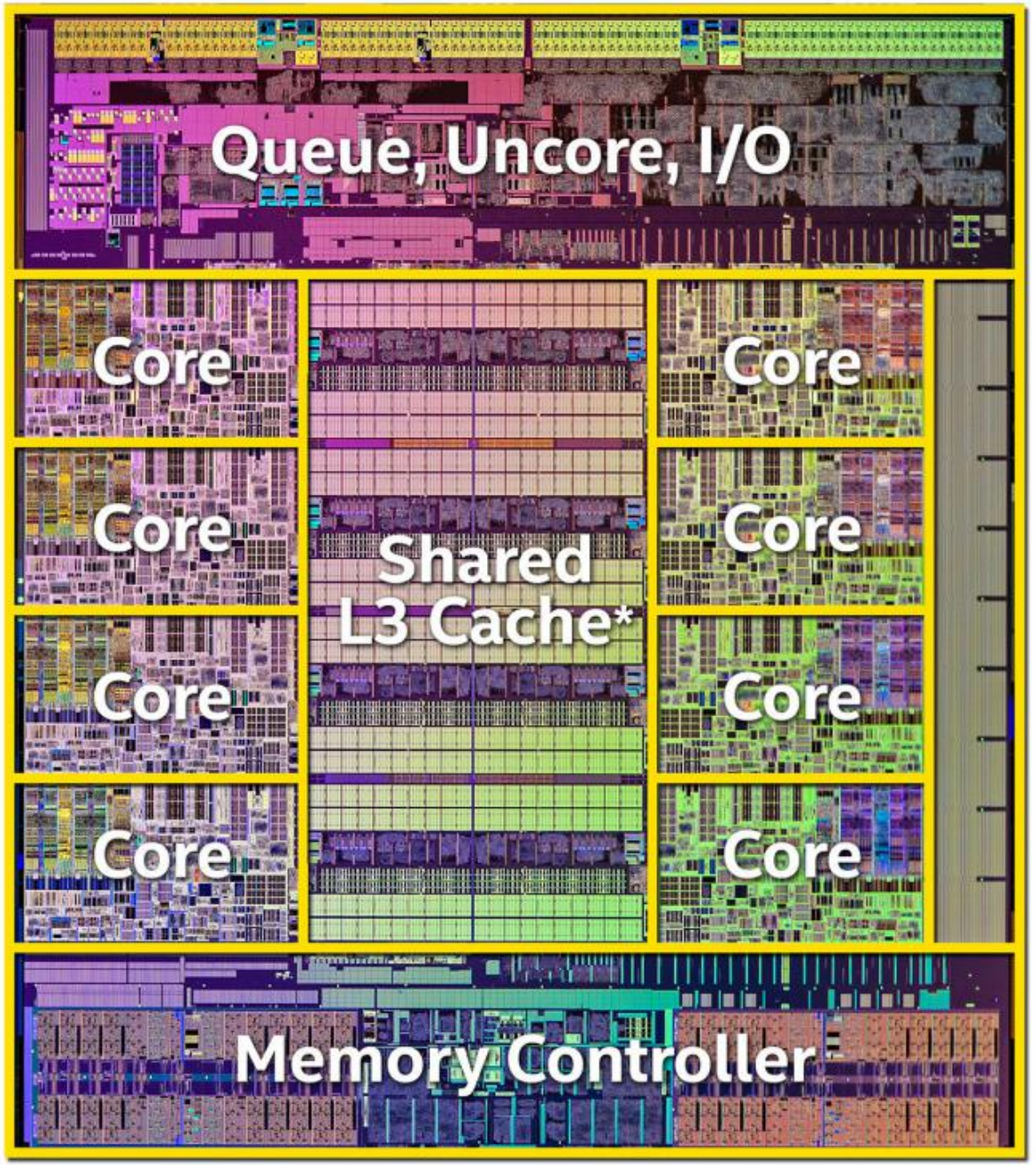


Intesificação do uso do CMOS: 8088 (ano 1978); *Clock 10 MHz; tecnologia 1,5 μm CMOS; número de transistores: 29000; área 33 mm^2*

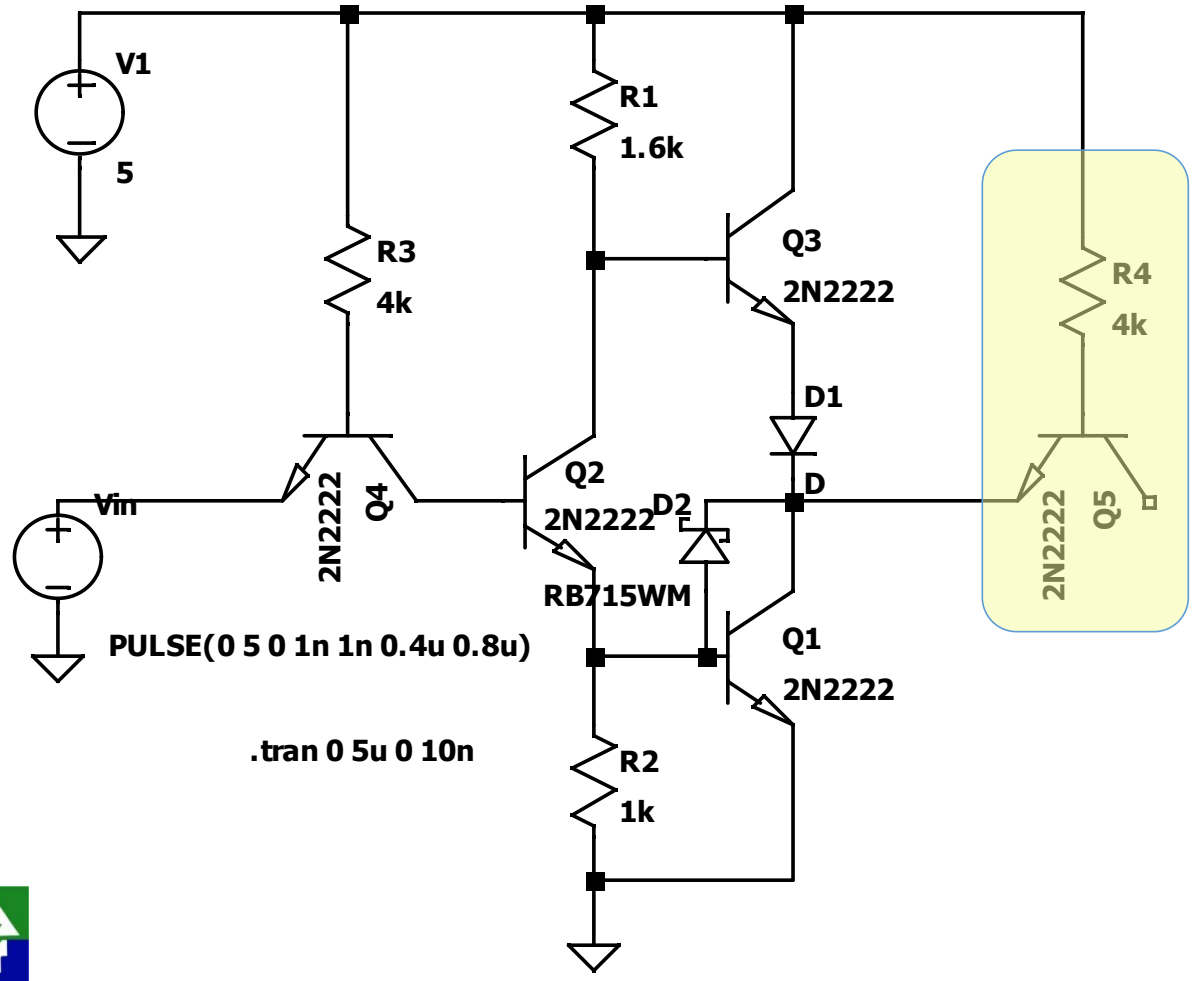


98% da produção de circuitos semicondutores é silício;
75% é CMOS:

- i7 – 5960X (ano 2014);
- 8 cores;
- *Clock 3,0 GHz;*
- *tecnologia 22 nm CMOS FinFET;*
- *número de transistores: 2,6 bilhões;*
- *potência de 140W*
- *área 17,6 mm X 20,2 mm = 355 mm²*

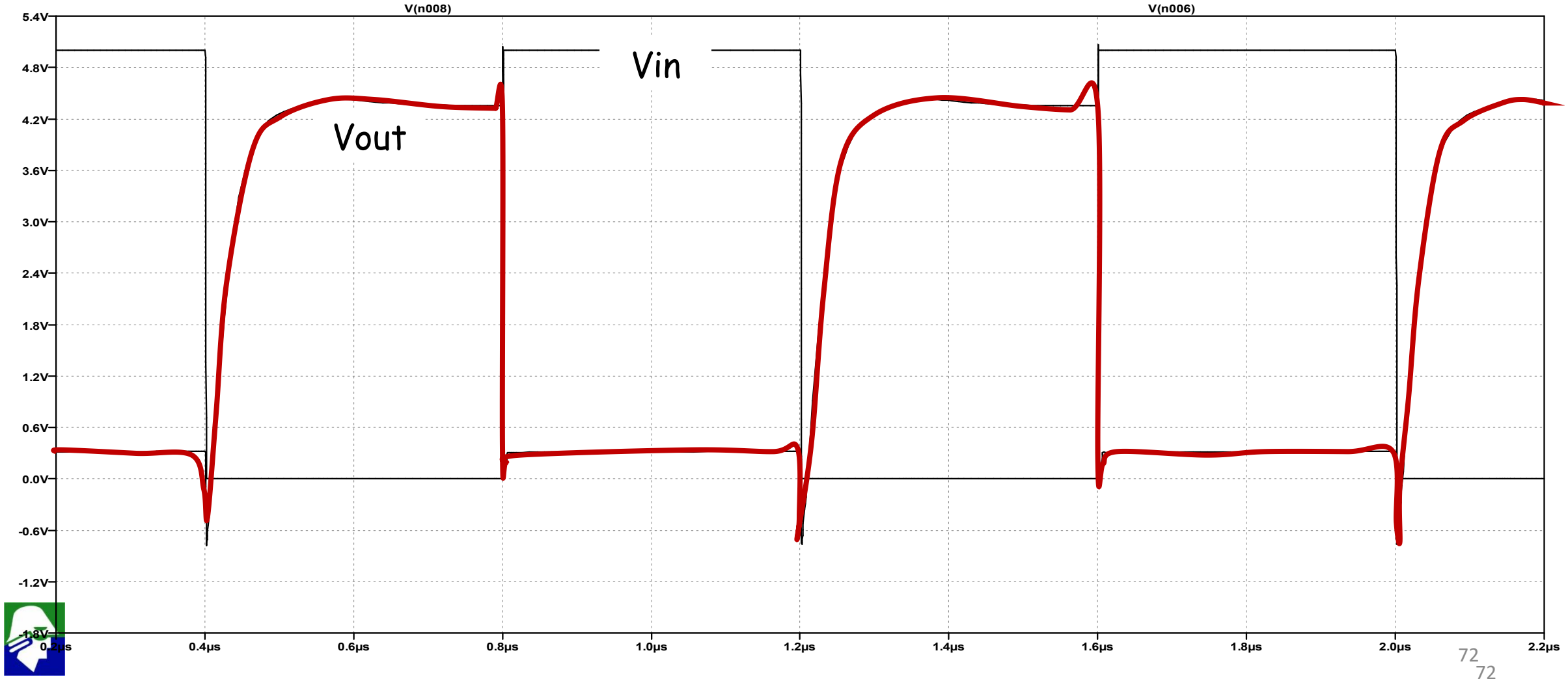


Portas Lógicas com Transistores Bipolares (TTL + Shottiky): inversor no LTSpice



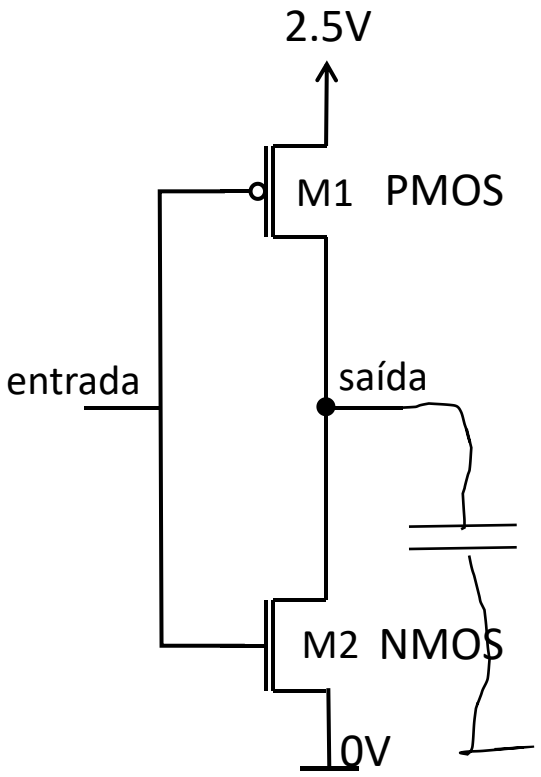
- Sinal de entrada a 1.25 MHz
- Entrada de um TTL como carga

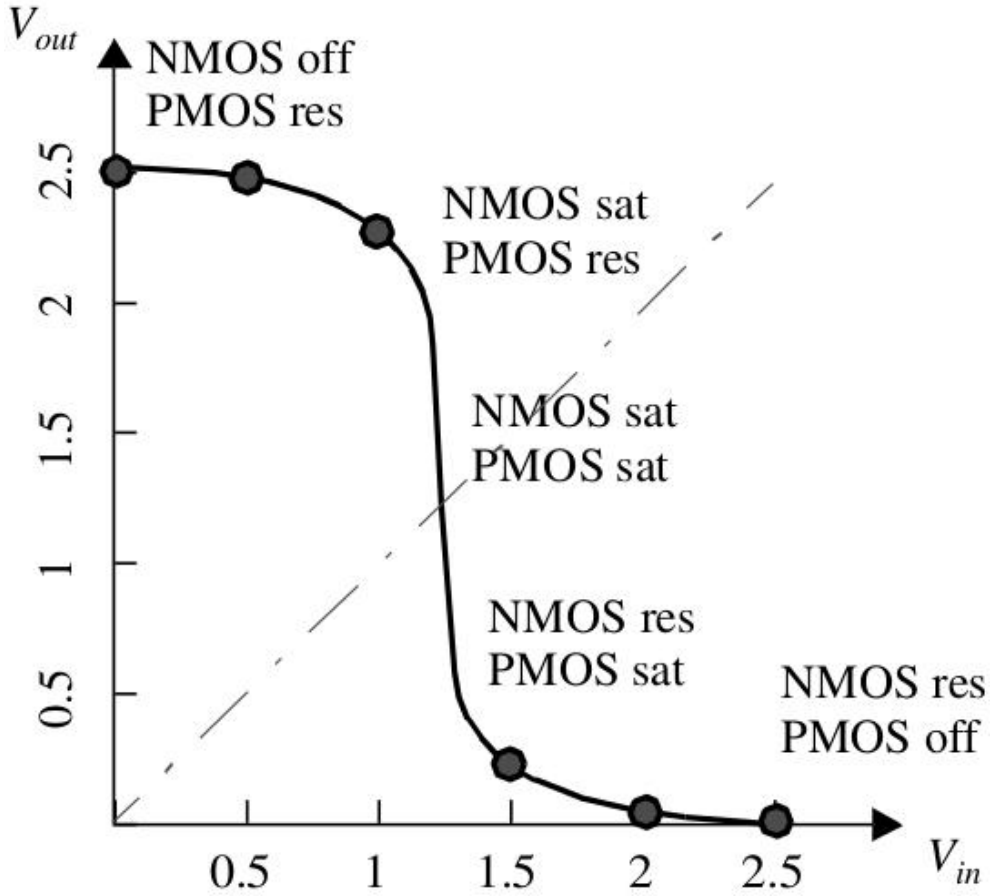
Portas Lógicas com Transistores Bipolares (TTL + Shottiky)



72

Portas Lógicas com CMOS - inversor





SPICE
Simulation Program with Integrated Circuit Emphasis

- Simuladores Elétricos são ferramentas fundamentais para projeto de circuitos eletrônicos
- Spice é praticamente a unica ferramenta usada por projetistas de circuitos análogicos

SPICE

1969: Beginnings of CANCER (Computer Analysis of Nonlinear Circuits, Excluding Radiation) (UC Berkeley)

The CANCER simulator begins as the class project in the first of a series of courses taught by Ron Rohrer

- student Larry Nagel wrote the netlist parser and the analysis core and was student group leader
- student Lynn Weber developed a noise analysis feature that utilized adjoint network techniques
- student Bob Berry wrote the sparse matrix LU decomposition package

SPICE

1969: Beginnings of CANCER

CANCER project's key features:

- Was the first circuit simulator to utilize sparse matrix techniques
- Used Newton-Raphson iteration method heuristically modified for bipolar circuits (Ebers-Moll model)
- Utilized implicit integration to accommodate widely spread time-constants of an IC
- Integrated DC operating point analysis, small-signal AC analysis and transient analysis

SPICE

Once the class ended, CANCER becomes Larry Nagel's master's project with Ron Rohrer as research adviser

SPICE

1971: SPICE 1 (Simulation Program with IC Emphasis) - direct outgrowth of CANCER

Further development of CANCER (renamed SPICE) becomes Larry Nagel's Ph.D. project

SPICE 1 release's key features:

- Models for bipolar transistors added Gummel-Poon equations
- JFET and Shichman-Hodges MOSFET devices added (for Dave Hodges' MOSFET design class)
- Fixed time step and strict Nodal Analysis (but voltage sources and inductors were supported via an ad hoc row-swap algorithm)
- DC, AC, Transient, Noise, and Sensitivity Analyses in the same program
- Built-in models for diodes, bipolar transistors, MOSFETs, and JFETs

SPICE

1971: SPICE 1

- Was about 6k lines of FORTRAN at first public informal limited beta release in late 1971
- Official public release was May 1972 with first formal paper presented by Don Pederson at the 16th Midwest Symposium on Circuit Theory, April 12, 1973[5]
- SPICE 1 becomes industry standard simulation tool running on large mainframe computers

Foram desenvolvidas novas versões para SPICE em Berkeley até 1993

SPICE

Varios simuladores eletricos foram desenvolvidos a partir do SPICE, onde

- novos algoritmos foram introduzidos
- interface gráfica melhorada
- novas analises executadas
- modelo de dispositivos introduzidos

Exemplos:
HSPICE, ELDO, SPECTRE, PSPICE, LTSPICE, etc.

d) Vantagens e Desvantagens

Vantagens

- pequenas dimensões
- permite facilmente construir circuitos digitais
- baixo consumo das portas lógicas
- como é muito usado se torna mais barato (apesar do processo complexo de construção)

d) Vantagens e Desvantagens

Desvantagens

- é mais lento que transistores Bipolares

Bipolar: $I_c = I_s.exp(V_{be}/U_T)$

NMOS: $I_d = \mu_n C_{OX}(W/2L)(V_{GS} - V_{TN})^2$

- I_S :valor fixo, depende do tamanho do transistor
- U_T : tensão térmica = kT/q
- μn: mobilidade dos elétrons (para NMOS)
- V_{TN} : tensão de threshold (varia, sendo da ordem de 0,3V a 0,4V para tecnologias mais avançadas)
- C_{OX}: capacitância por unidade de área do gate

d) Vantagens e Desvantagens

Desvantagens

- é mais lento que transistores Bipolares

Bipolar: $I_c = I_s.\exp(V_{be}/U_T)$

MOS: $I_d = m_n C_{OX}(W/2L)(V_{GS} - V_{TN})^2$

- A corrente no bipolar cresce exponencialmente com V_{be} (dobra a cada aumento de 17mV)
- A corrente no MOS cresce com o quadrado de V_{GS}

Bipolar: $g_m = I_c/U_T$

MOS: $g_m = 2I_D/(V_{GS} - V_{TN})$

- menor gm, menor ganho nos circuitos

d) Vantagens e Desvantagens

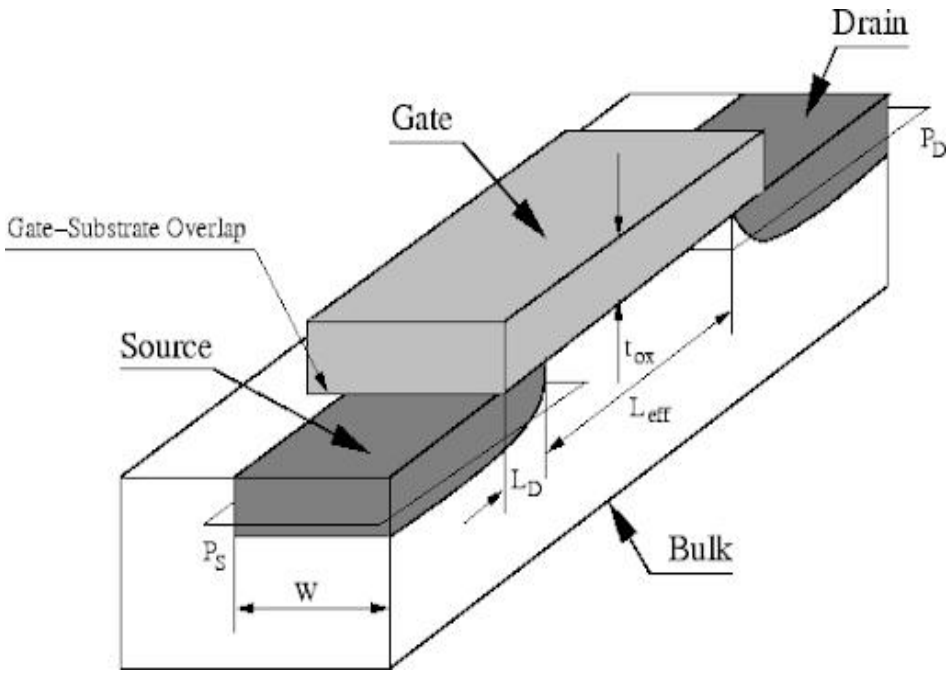
Desvantagens

- mais dificil de usar para projetos analógicos (tensão V_{GS} varia bastante, diferente de $V_{be} \approx 0,7V$)
- maior ruído, principalmente em baixas frequências (ruído 1/f)
- modelos para MOS com pequenas dimensões são extremamente complexos (centenas de parâmetros para modelos de simulador)

Parametros para NMOS - 65nm

```
.MODEL nch.4 NMOS                    (LEVEL  = 54        LMIN = '9.999948e-008-(dxln+dxlmisn)' LMAX = '2.399959e-007-(dxln+dxlmisn)'
WMIN = '1e-005-(dxwn+dxwmisn)'    WMAX = 0.0009000001   VERSION  = 4.5  RGEOMOD  = 1         BINUNIT  = 2         PARAMCHK = 1
MOBMOD = 0         CAPMOD = 2         IGCMOD = 1  IGBMOD = 1         DIOMOD = 1         RDSMOD = 1
RBODYMOD = 0         RGATEMOD = '1*rgflag'         PERMOD = 1  ACNQSMOD = 0         TRNQSMOD = 0         TEMPMOD  = 0
WPEMOD = 1  TNOM = 25         TOXE = 'toxn+toxmisn'  TOXM = 2.6e-009      DTOX = 2.86e-010      EPSROX = 3.9   WINT = 0         LINT = -5.415E-09      LL   = 2.2652e-05  WL   = 0         LLN  = -0.5009      WLN  = 1
LW   = 0         WW   = 0         LWN  = 1  WWN  = 1         LWL  = 0         WWL  = 0  LLC  = 2.2652e-05      WLC  = 0         LWC  = 0
WWC  = 0         LWLC = 0         WWLC = 0  XL   = '-1e-09+(dxln+dxlmisn)'    XW   = '2.0e-08+(dxwn+dxwmisn)'    DLC  = '-5.415E-09+ddlcn'
DWC  = 0         XPART  = 1         TOXREF = 3e-009  DLCIG  = 2.5e-009      VTH0 = '0.44301989+dvthn+dvthmisn'  LVTH0  = '-2.6263045e-009+dlvthn'
K1   = 0.31994      K2   = '0.0060518885+dk2n' LK2  = -2.5663454e-009  K3   = -2.5       K3B  = 2.32848       W0   = 0
DVT0 = 5.6761764      DVT1 = 1.2875382      DVT2 = 0  DVT0W  = 0         DVT1W  = 0         DVT2W  = 0  DSUB = 0.5       MINV = -0.335       VOFFL  = 0
DVTP0  = 1.0230918e-006    DVTP1  = 1         LPE0 = 2.3791893e-008  LPEB = 0  WEB  = -150  WEC  = -3000  SCREF  = 1e-6
KVTH0WE  = 0.00465  LKVTH0WE = -12.6e-11  WKVTH0WE = -19.5e-11 PKVTH0WE = 1.00e-17  K2WE = 0.0018 LK2WE  = 2e-11  WK2WE  = -11.5e-11 PK2WE  = 0  XJ   = 8.6e-008     NGATE  = 3.5825e+020     NDEP = 6.5e+017
NSD  = 1e+020       PHIN   = 0         CDSC   = 0  CDSCB  = 0         CDSCD  = 0         CIT  = 0.00089174876  LCIT   = '1.1862968e-010+dlcitn'
VOFF   = -0.13778537     LVOFF  = '-3.9245908e-009+dlvoffn'  NFACTOR  = '0.75+dnfactorn'  ETA0   = '0.1010175+deta0n'  LETA0  = '5.6985851e-013+dleta0n'
ETAB   = -0.08565      UD   = 0         LUD  = 0  WUD  = 0         PUD  = 0
 KU0WE  = -0.001  LKU0WE = -0.8e-10 WKU0WE = -1.2e-10 PKU0WE = 0.8e-17 U0   = '(0.021399889+du0n)*fu0misn'  LU0  = '(4.7901151e-011+dlu0n)*fu0misn'
UA   = -1.318498e-009     LUA  = 1.1033782e-017     UB   = 1.9551074e-018  LUB  = -2.2480505e-026  UC   = 8.770291e-011      LUC  = -8.077125e-019
VSAT   = '101196.2+dvsatn'   LVSAT  = '-0.0[illegible]019344+dlvsatn'  A0   = 0.76497717      LA0  = '-2.3823389e-007+dla0n'
AGS  = 3.2754786      LAGS   = 1.6517638e[illegible]
KETA   = -0.073974665     LKETA  = 5.72336[illegible]6e-0[illegible]WG[illegible]WB[illegible]PCLM[illegible]7.0[illegible]374e-008
PDIBLC1  = 0         PDIBLC2  = '-0.00020716496+dpdiblc2n'  LPDIBLC2 = 1.1562347e-010   PDIBLCB  = -0.059999999     DROUT  = 0.56 VAG   = 1.2         DELTA  = 0.007595625     PSCBE1 = 1e+009
PSCBE2 = 1e-020       FPROUT = 687.13435      PDITS  = 0 PDITSD = 0         PDITSL = 0         RSH  = 15.52
RSW  = '65+drdswn'     RDW  = '65+drdswn'     PRWG   = 0 PRWB   = 0         WR   = 1         ALPHA0 = 4.71e-007
+ALPHA1 = 2.371       BETA0  = 15.26       AGIDL  = 1e-008 BGIDL  = 1.9e+009      CGIDL  = 0.808       EGIDL  = 0.307
+AIGBACC  = 0.01396      BIGBACC  = 0.0079101083    CIGBACC  = 0.32874864  NIGBACC  = 23.684847      AIGBINV  = 0.35       BIGBINV  = 0.03
+CIGBINV  = 0.006       EIGBINV  = 1.1         NIGBINV  = 1  AIGC   = 0.01141      BIGC   = 0.0015058812    CIGC   = 0.000625
+AIGSD  = 0.01089      BIGSD  = 0.0010507083    CIGSD  = 0.069864936  NIGC   = 2         POXEDGE  = 1         PIGCD  = 2.565
+NTOX   = 'ntoxn'      XRCRG1 = 12         XRCRG2 = 1  CGSO   = 'cgon'       CGDO   = 'cgon'       CGBO   = 0   +CGDL   = 'cgln'       CGSL   = 'cgln'       CLC  = 1e-007  CLE  = 0.6       CF   = 'cfn'       CKAPPAS  = 0.6
+CKAPPAD  = 0.6       ACDE   = 0.4       MOIN   = 5.4939  NOFF   = 2.5494       VOFFCV = -0.1348       TVOFF  = 0.00087063866
+LTVOFF = 2.1968459e-011    WTVOFF = 0         PTVOFF = 0  KT1  = -0.25962724     LKT1   = -1.6352462e-009  KT1L   = 0
+KT2  = -0.10603119     LKT2   = 4.0765531e-009    UTE  = -1.5964855     LUTE   = 3.0887983e-008    UA1  = 8.2927857e-010    LUA1   = -1.6022109e-017
+UB1  = -1.389084e-018     LUB1   = 6.5905376e-026    UC1  = 1.2396893e-010  LUC1   = -2.9566572e-018   PRT  = 0         AT   = 54781.038  LAT  = -0.0022298811  NOIA = 'noianmac'    NOIB = 'noibnmac'    NOIC = 'noicnmac'
+EM   = 9.05e+006  EF   = 0.939854     LINTNOI=-5.00e-008  JSS  = 2.01e-07      JSD  = 2.01e-07      JSWS   = 4.17e-13  +JSWD   = 4.17e-13      JSWGS  = 4.17e-13      JSWGD  = 4.17e-13 NJS  = 1         NJD  = 1         IJTHSFWD = 0.01
+IJTHDFWD = 0.01       IJTHSREV = 0.01       IJTHDREV = 0.01 BVS  = 9.1  BVD  = 9.1     XJBVS  = 1 XJBVD  = 1         PBS  = 1         PBD  = 1
CJS  = 'cjn'       CJD  = 'cjn'       MJS  = 0.4  MJD  = 0.4       PBSWS  = 1         PBSWD  = 1  CJSWS  = 'cjswn'       CJSWD  = 'cjswn'       MJSWS  = 0.005
MJSWD  = 0.005       PBSWGS = 0.8       PBSWGD = 0.8  CJSWGS = 'cjswgn'     CJSWGD = 'cjswgn'     MJSWGS = 0.52  MJSWGD = 0.52       TPB  = 0.002       TCJ  = 0.0007 TPBSW  = 0.0004       TCJSW  = 0.0005       TPBSWG = 2.4e-05
TCJSWG = 0.0015       XTIS   = 3         XTID   = 3  JTSSWGS  = 6.6e-012      JTSSWGD  = 6.6e-012      NJTSSWG  = 4.573  VTSSWGS  = 3.593       VTSSWGD  = 3.593       DMCG   = 6.25e-008 DMCI   = 6.75e-008      DMDG   = 0    DMCGT  = 0
DWJ  = 0      XGW  = 0   XGL  = -2.11e-008 RSHG   = 15.06   GBMIN  = 1e-012    RBPB   = 50  RBPD   = 50         RBPS   = 50         RBDB   = 50 RBSB   = 50         NGCON  = 1
SAREF  = 4.05e-007 SBREF  = 4.05e-007 WLOD   = 2.8e-7 KVTH0  = 3.0e-009 LKVTH0 = -2.6e-008 WKVTH0 = 6.5e-007 PKVTH0 = 2e-015 LLODVTH  = 1 WLODVTH  = 1 STK2   = 4e-010  LODK2  = 0.5
LODETA0  = 1 KU0  = -2.5e-008  PKU0 = 8e-14 LKU0   = 11e-008 WKU0   = 0 LLODKU0  = 1  WLODKU0  = 1 KVSAT  = 0.8 STETA0 = -4.3e-09 TKU0   = 0 WVTH0  = '0+dwvthn'     PVTH0  = '0+dpvthn'
WCIT   = '0+dwcitn'     WU0  = '(0+dwu0n)*fu0misn'     PU0  = '(0+dpu0n)*fu0misn' WETA0  = '0+dweta0n'     PETA0  = '0+dpeta0n'     WVOFF  = '0+dwvoffn' PVOFF  = '0+dpvoffn'     PVSAT  = '0+dpvsatn'     WVSAT  = '0+dwvsatn'
+NFACTOR = '0+dlnfactorn'    WNFACTOR = '0+dwnfactorn'    PNFACTOR = '0+dpnfactorn'  FNOIMOD  = 1  TNOIMOD = 1  RNOIB = 0   RNOIA = 'rnoiax'   TNOIA = 'tnoiax'     )
```

d) Dimensoes dos dispositivos

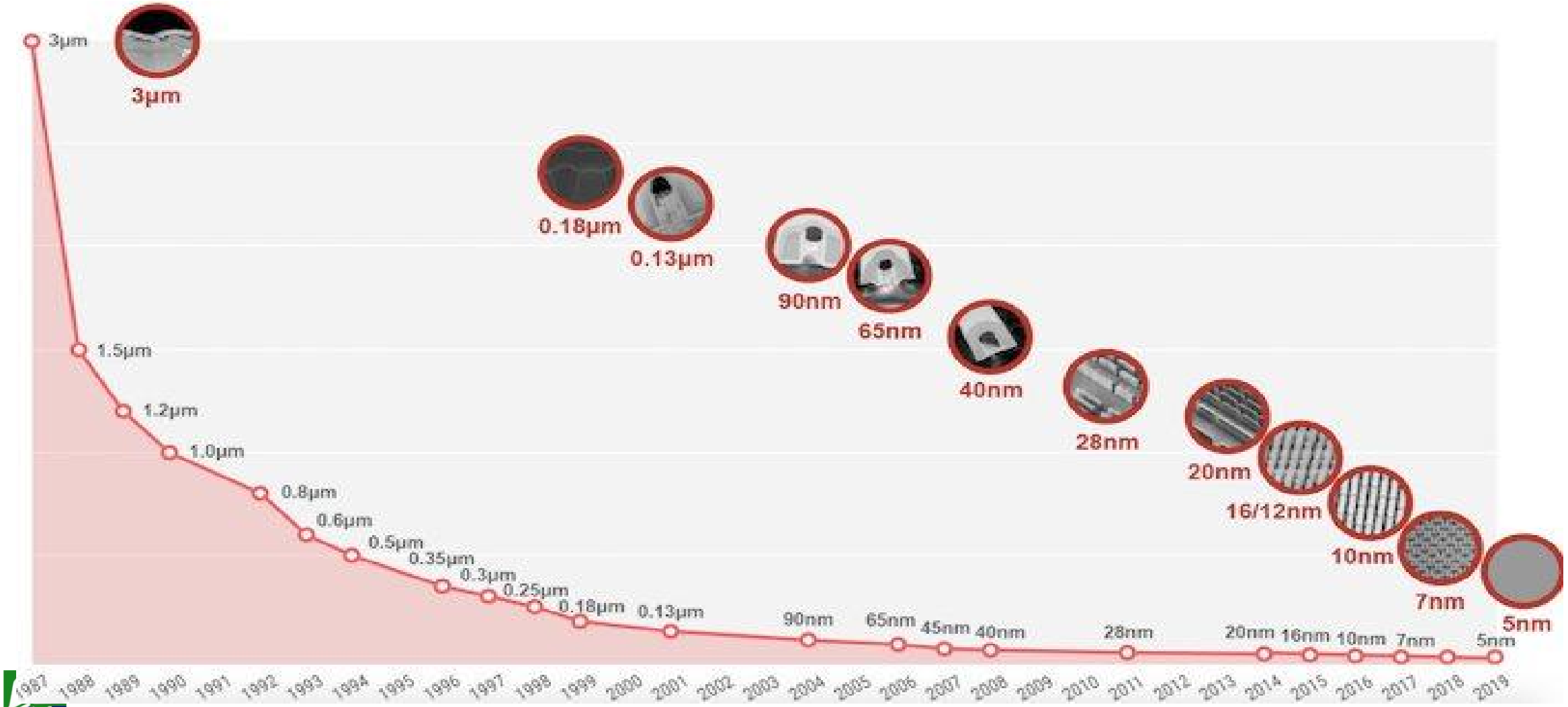


- W e L parametrizam o dispositivo.
- As tecnologias são caracterizadas pelo minimo L possível

d) Dimensoes dos dispositivos: previsões

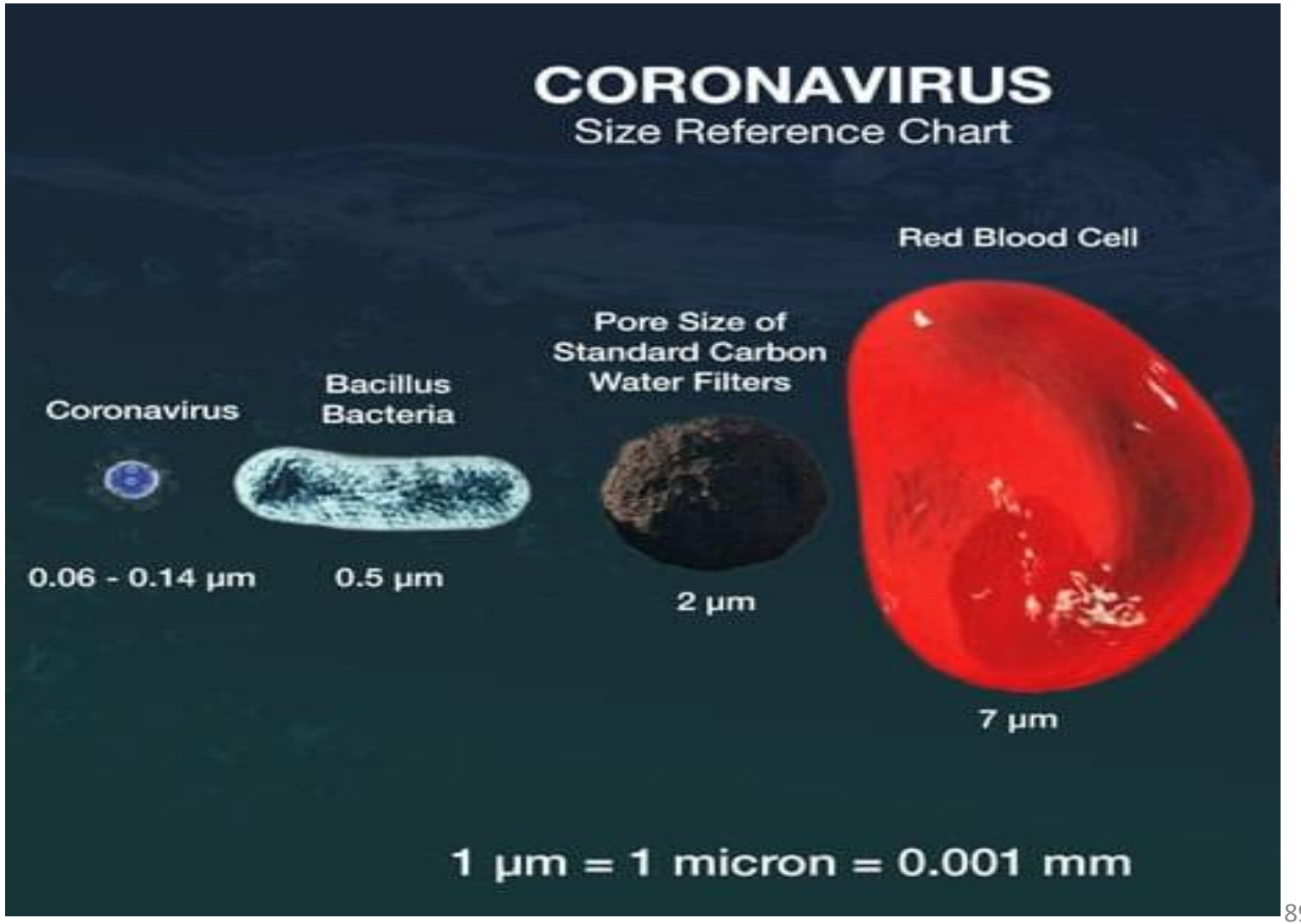
Ano do início de produção	2015	2016	2018	2020	2022	2024	2026
linhas densas (DRAM *half pitch*) (nm)	23	20	15,9	12,6	10	8,0	6,3
linhas isoladas (*gates* de microprocessador (L)) (nm)	17	18	14	10,6	8,9	7,4	5,9
área do *chip* (mm^2) DRAM	376	299	376	474	299	188	237
Funções por *chip* DRAM(Gbits)	137	137	275	549	549	549	1099
área do *chip* (mm^2) microprocessador	328	520	328	413	520	328	413
Funções por *chip* processador (Mtransistores)	8848	17696	17696	35391	70782	70782	141564
Total de packge Pins/Balls (ASIC alta *performance*)	6191	6501	7167	7902	8712	9605	-
freqüência *on-chip-local* (alta *performance*) (GHz)	4,38	4,55	4,97	5,33	5,76	6,23	6,74
número mínimo de máscaras	25	25	25	27	27	29	29
V_{DD} para lógica (V)	0,81	0,78	0,72	0,67	0,63	0,59	0,54
dissipação de potência (alta *performance*) (W)	143	130	136	130	130	-	-
dissipação de potência (equipamentos c/ bateria) (W)	3,0	3,0	3,0	3,0	3,0	3,0	3,0

Evolução da Tecnologia TSMC



- Empresas que estão na ponta da tecnologia de CIs: INTEL, SAMSUNG, AMD e TSMC

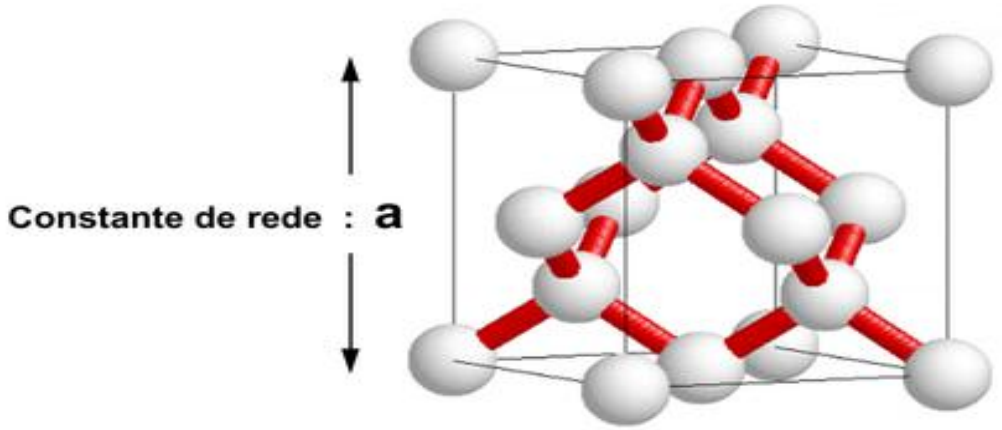
O que significa L = 5nm?



3.2 Cristalografia do Si

Do ponto de vista atômico, o silício faz um arranjo atômico onde cada átomo faz 4 ligações. Num cristal de Si, esses átomos se ligam mantendo as orientações relativas ao longo do espaço.

O que significa L = 5nm?



Célula unitária

Tipo Diamante

$A = 10^{-10}\ m$

	Ligação Covalente (Å)	Distância (Å)	Constante de Rede, (**a**) (Å)
Si	1,1753	2,347	5,42

Circuitos Eletrônicos II

1. Transistores MOS (Metal-Óxido-Semicondutor)

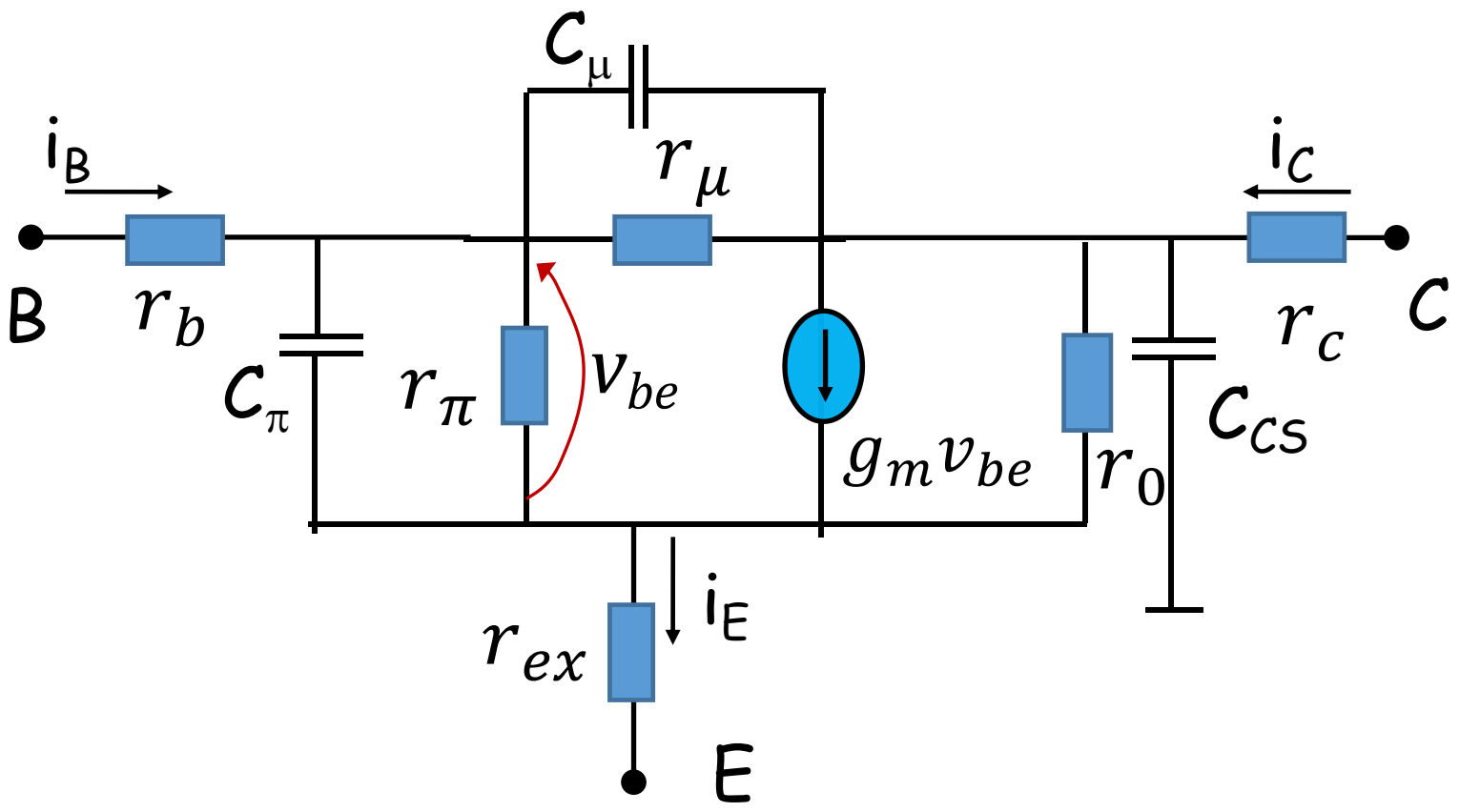
Será visto o funcionamento do transistor, aplicações em circuitos digitais e configurações básicas (Source comum, Dreno Comum, Gate comum)

2. Novas estruturas de circuitos serão vistas para Bipolares e MOS (espelhos de corrente, pares diferenciais)

Circuitos Eletrônicos II

3. Efeito das capacitancias na operação dos circuitos com transistores Bipolares/MOS

Modelo π hibrido completo

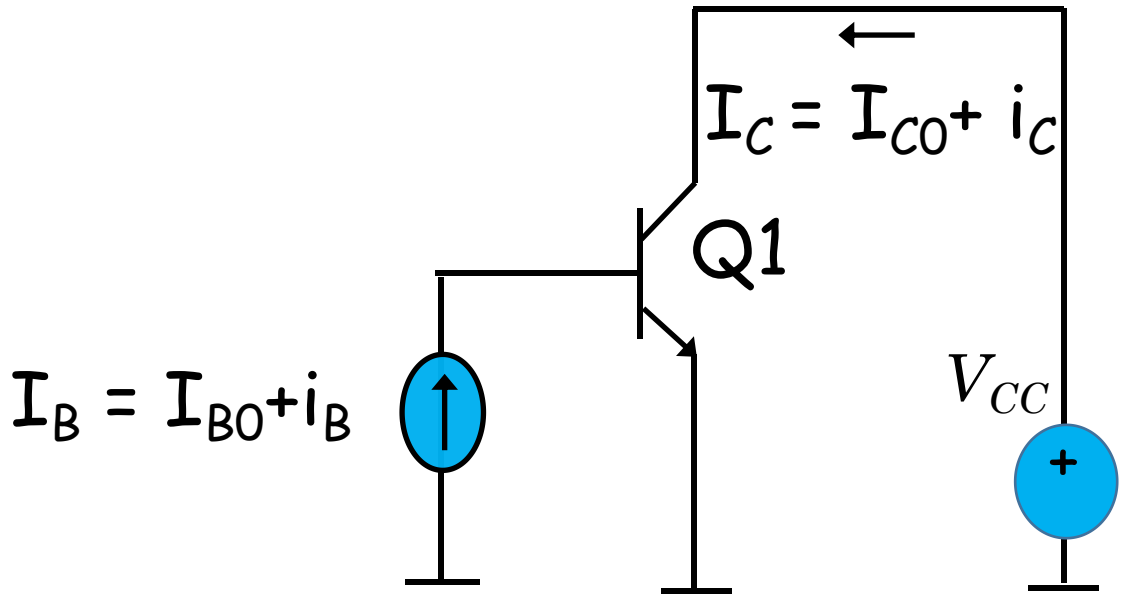


Modelo de Pequenos sinais: Modelo π hibrido completo

O modelo completo normalmente não é aplicado em calculos manuais (muito complicado)

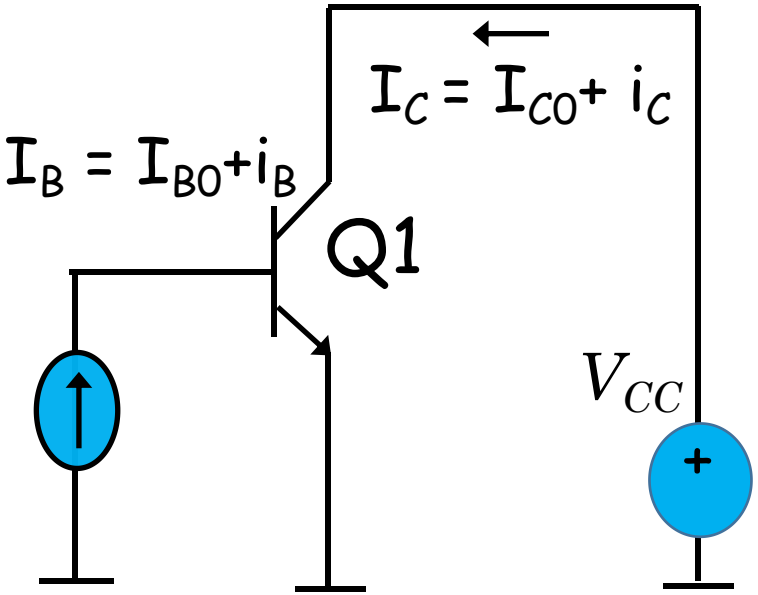
Exemplo 2: aplicação do modelo completo

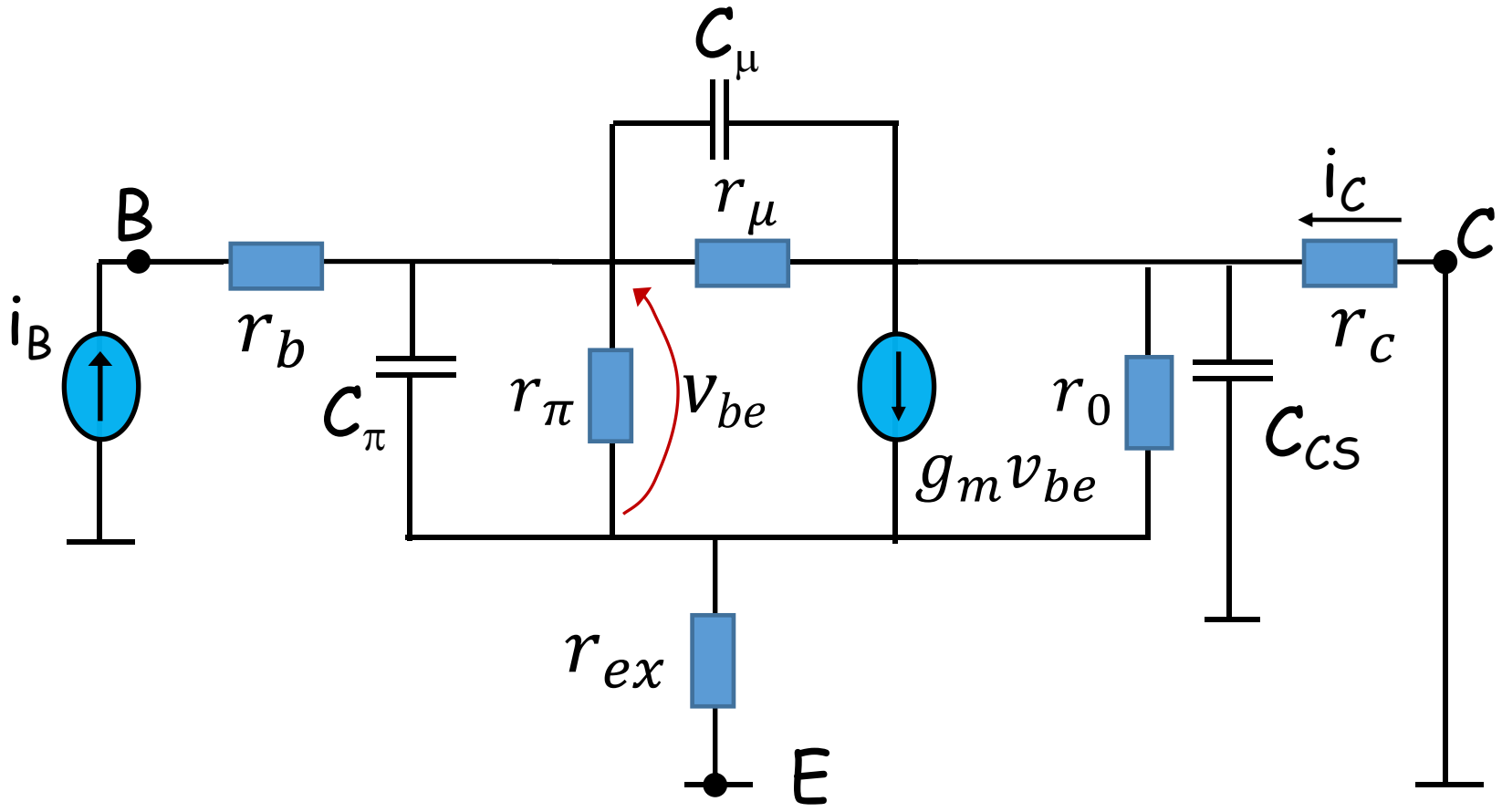
Determinar o ganho de corrente transistor (i_C/i_B)



Exemplo de aplicação do modelo completo

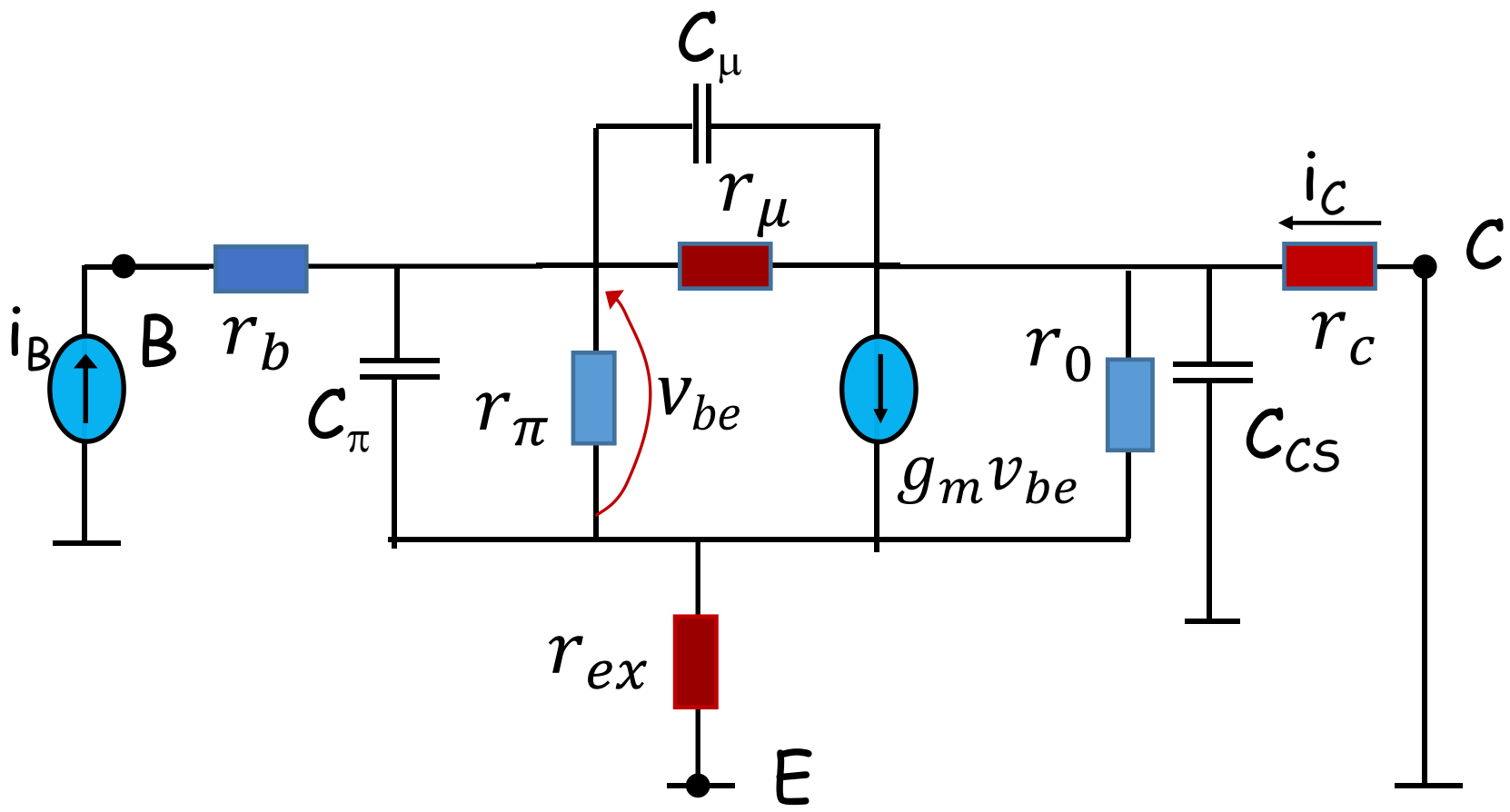
Determinar o ganho de corrente transistor (i_C/i_B)





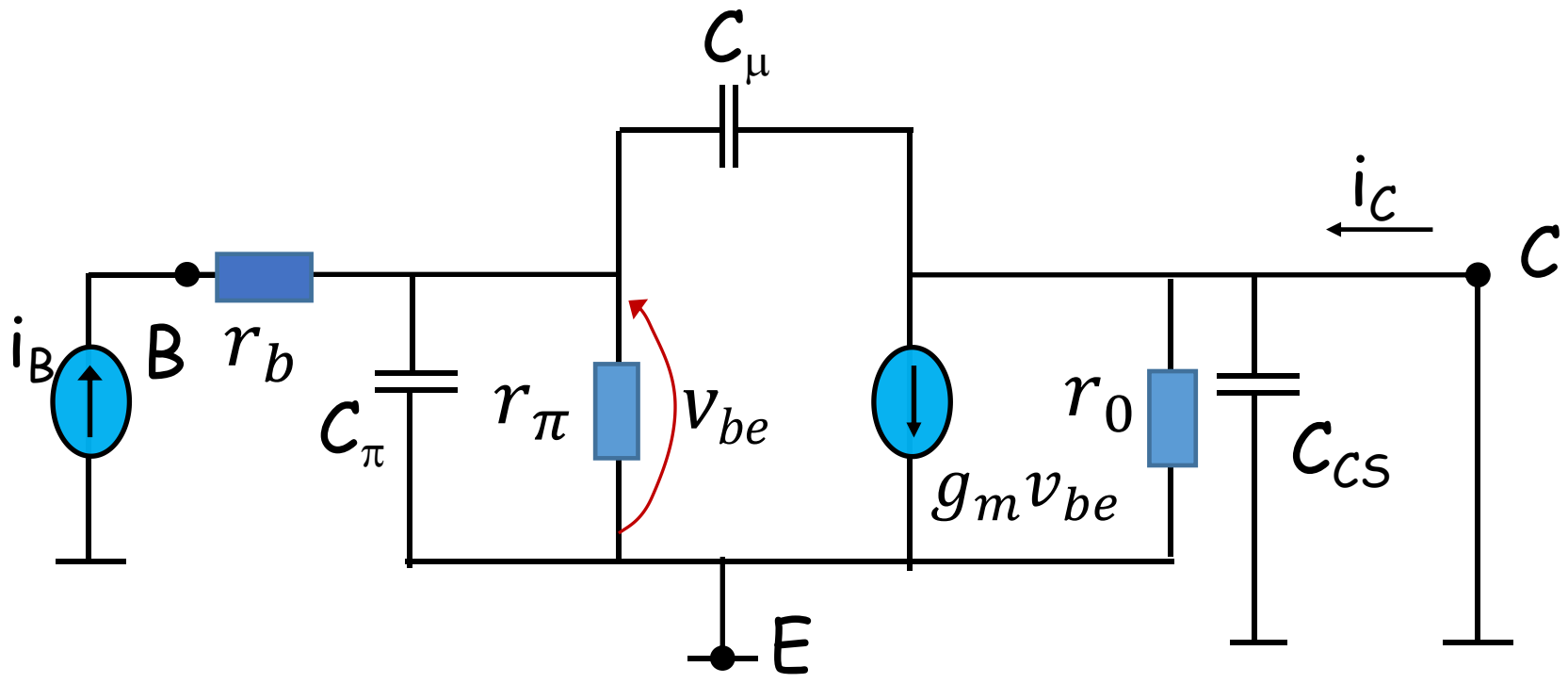
Exemplo de aplicação do modelo completo

Circuito muito complicado para analise. Vamos desconsiderar r_μ, muito grande, r_{Ex} e r_c, muito pequenos.



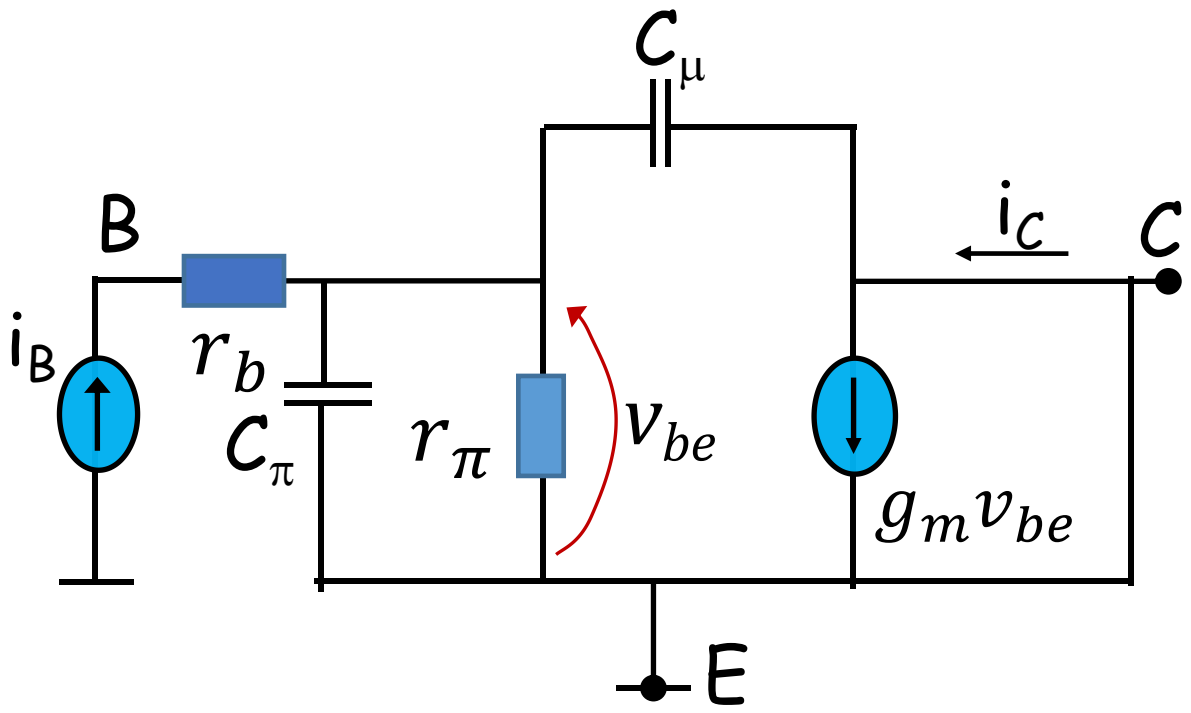
Exemplo de aplicação do modelo completo

Veja que o resistor r_0 e o capacitor C_{CS} podem ser retirados pois estao com os dois terminais em terra.



Exemplo de aplicação do modelo completo

Veja que o resistor r_0 e o capacitor C_{CS} podem ser retirados pois estao com os dois terminais em terra.



$$v_{be} = i_b(r_\pi // (1/sC_\pi) // (1/sC_\mu))$$

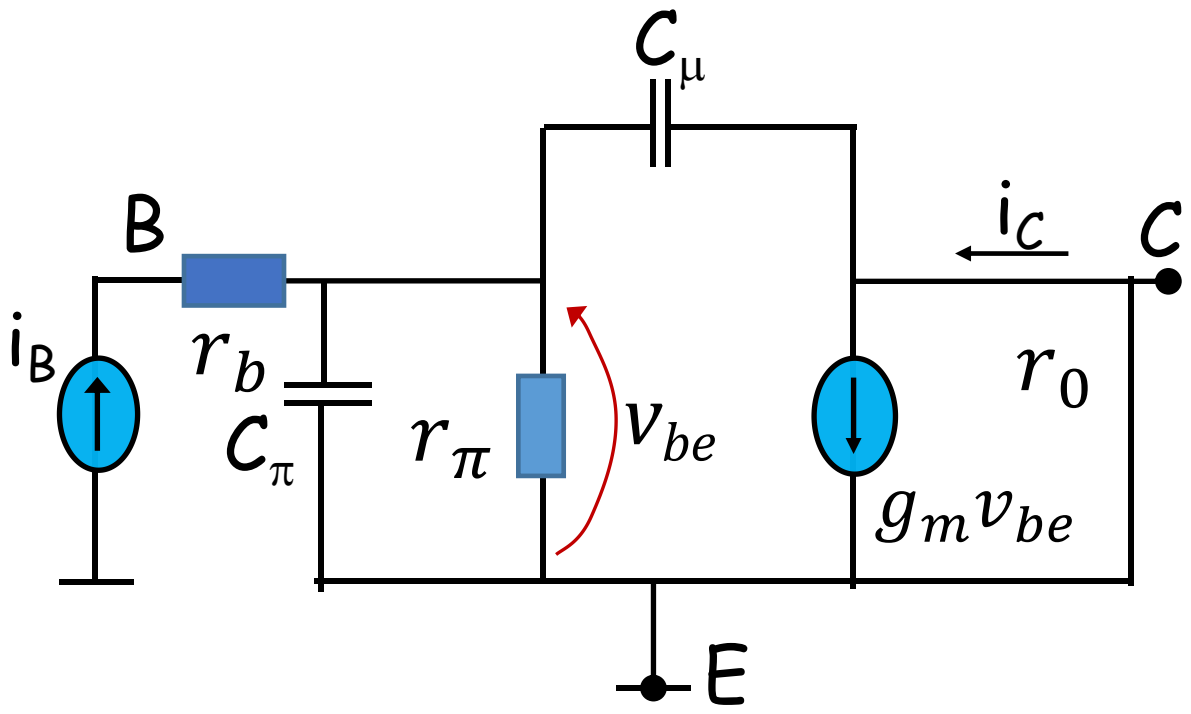
$$v_{be} = \frac{i_b}{\frac{1}{r_\pi} + s(C_\pi + C_\mu)}$$

$$i_C = (g_m - sC_\mu)v_{be}$$

$$\frac{i_C}{i_B} = \frac{(g_m - sC_\mu)}{\frac{1}{r_\pi} + s(C_\pi + C_\mu)}$$

Exemplo de aplicação do modelo completo

Veja que o resistor r_0 e o capacitor C_{CS} podem ser retirados pois estao com os dois terminais em terra.



$$\frac{i_C}{i_B} = \frac{(g_m - sC_\mu)}{\frac{1}{r_\pi} + s(C_\pi + C_\mu)}$$

$$\frac{i_C}{i_B} = \frac{r_\pi(g_m - sC_\mu)}{1 + s(C_\pi + C_\mu)r_\pi}$$

$$\frac{i_C}{i_B} = \beta \frac{(1 - sC_\mu/g_m)}{1 + s(C_\pi + C_\mu)r_\pi}$$

Exemplo de aplicação do modelo completo

$$\frac{i_C}{i_B} = \beta \frac{(1 - sC_\mu/g_m)}{1 + s(C_\pi + C_\mu)r_\pi} \qquad polo = -\frac{1}{(C_\pi + C_\mu)r_\pi} \qquad zero = \frac{g_m}{C_\mu}$$

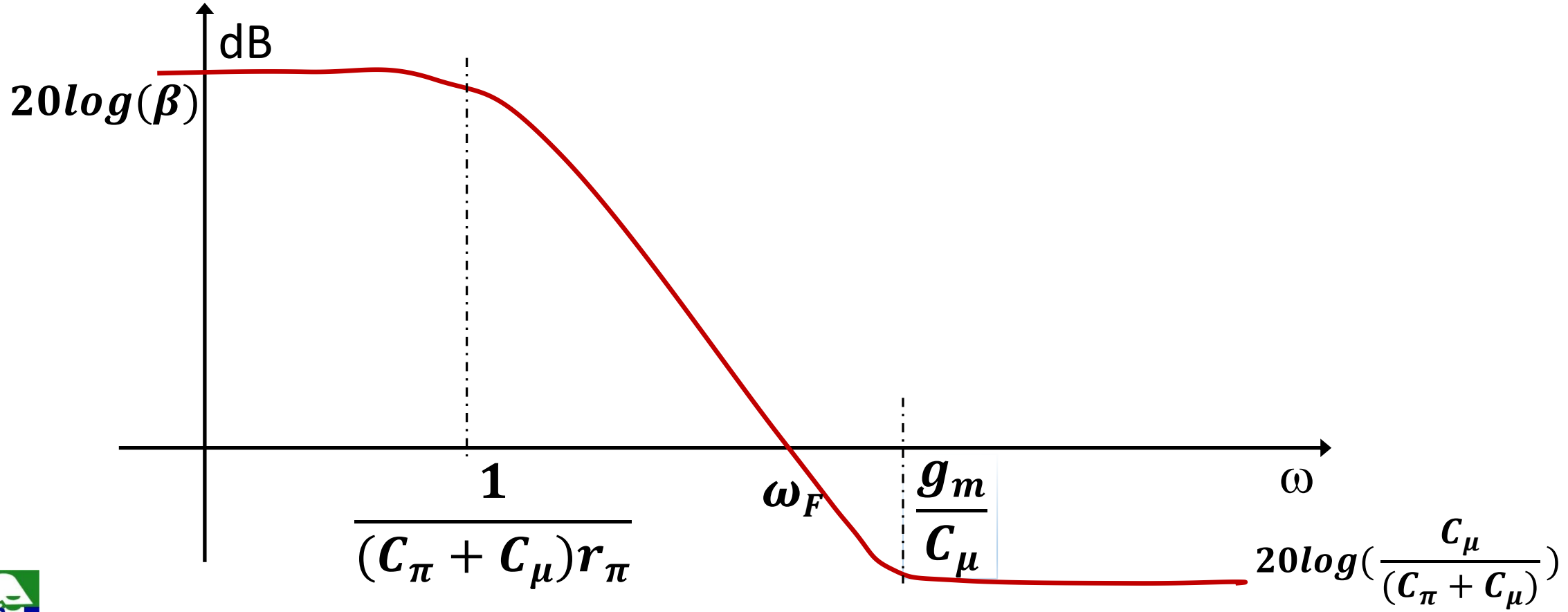
$$r_\pi = \frac{\beta}{g_m} >> \frac{1}{g_m} \quad \Rightarrow \quad \frac{1}{r_\pi} << g_m \quad \Rightarrow \quad \frac{1}{(C_\pi + C_\mu)r_\pi} << \frac{g_m}{C_\mu}$$

$$\lim_{\substack{\omega=0 \\ s=j\omega}} \left|\frac{i_C}{i_B}\right| = \beta \left|\frac{(1 - sC_\mu/g_m)}{1 + s(C_\pi + C_\mu)r_\pi}\right| = \beta$$

$$\lim_{\substack{\omega=\infty \\ s=j\omega}} \left|\frac{i_C}{i_B}\right| = \beta \left|\frac{(1 - sC_\mu/g_m)}{1 + s(C_\pi + C_\mu)r_\pi}\right| = \beta \frac{C_\mu/g_m}{(C_\pi + C_\mu)r_\pi} = \frac{C_\mu}{(C_\pi + C_\mu)} < 1$$

Exemplo de aplicação do modelo completo

- o polo aparece primeiro que o zero
- para frequências altas, o ganho em dB é negativo



4. Configurações adicionais: Coletor Comum/Base comum, cascode, amplificador com múltiplos estágios

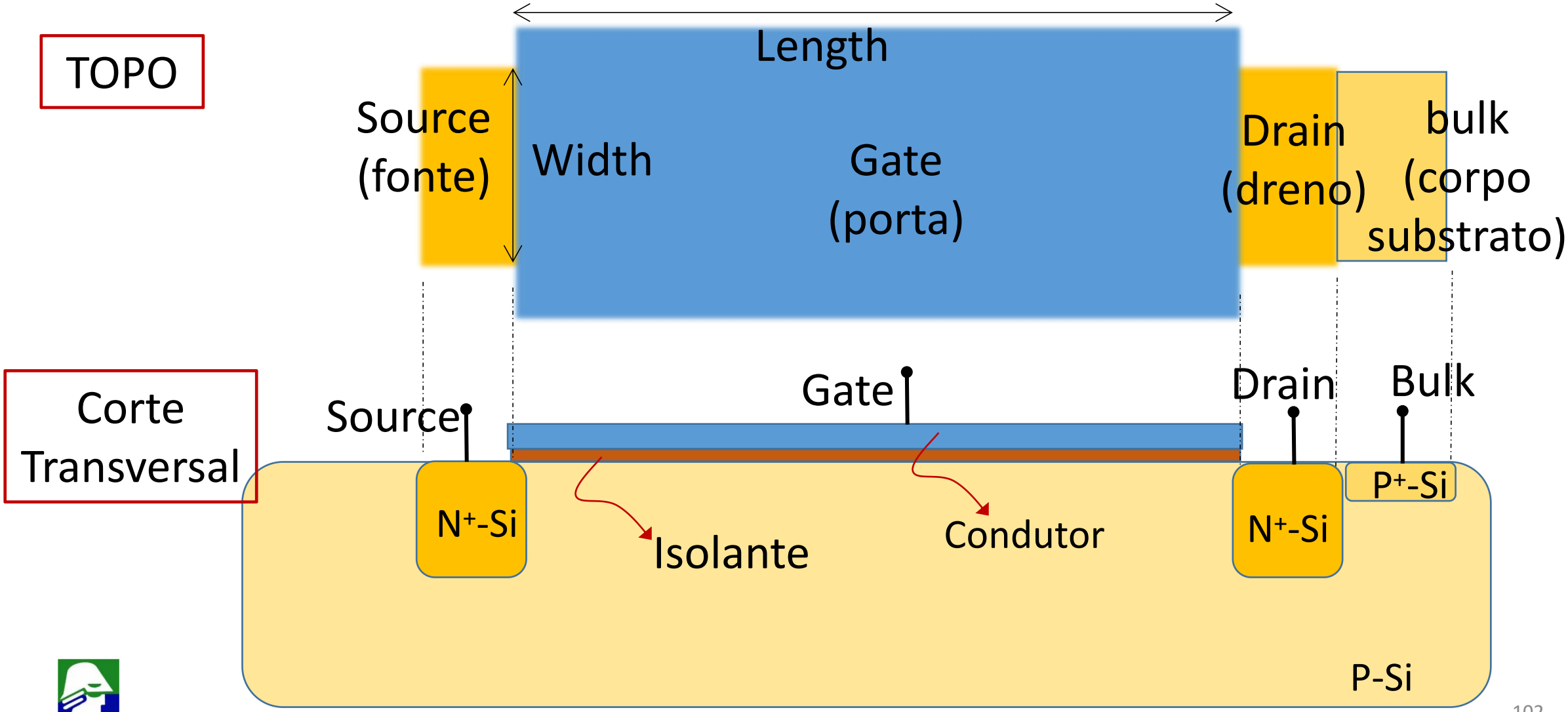
Livro de referência Sedra/Smith 4º edição

Observações

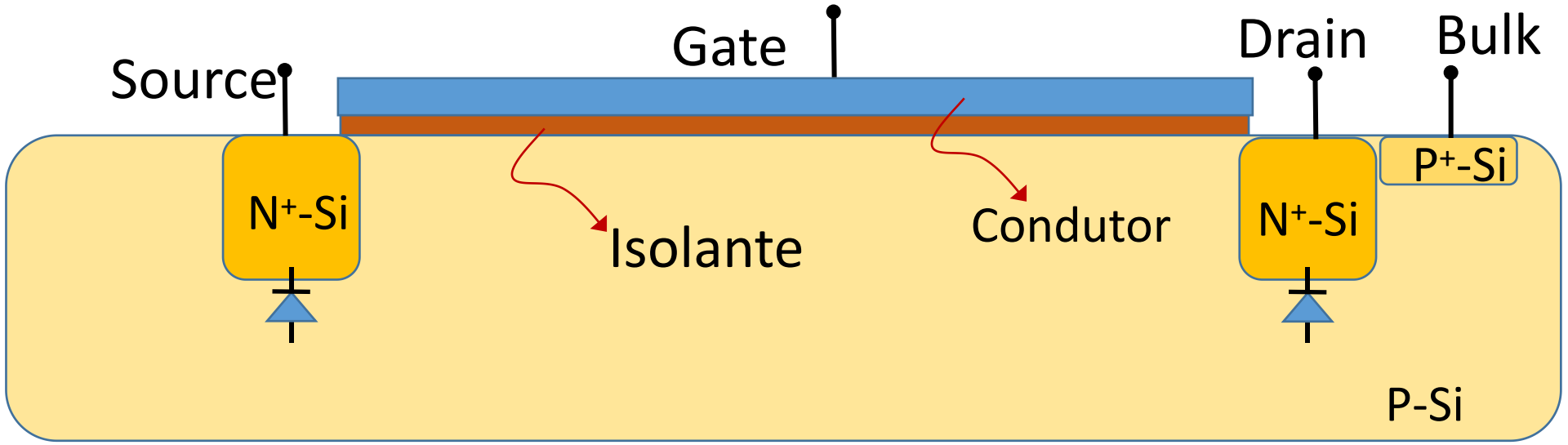
- Não existe uma técnica geral que permita analisar/criar circuitos eletrônicos
- o que dá é para aprender
  - ✓ circuitos básicos que servem
    - de blocos de formação
    - de exemplo
  - ✓ técnicas de analise que podem ser aplicadas em outras configurações

Transistor NMOS

Bulk: os transistores das tecnologias mais avançadas são SOI ou FinFet

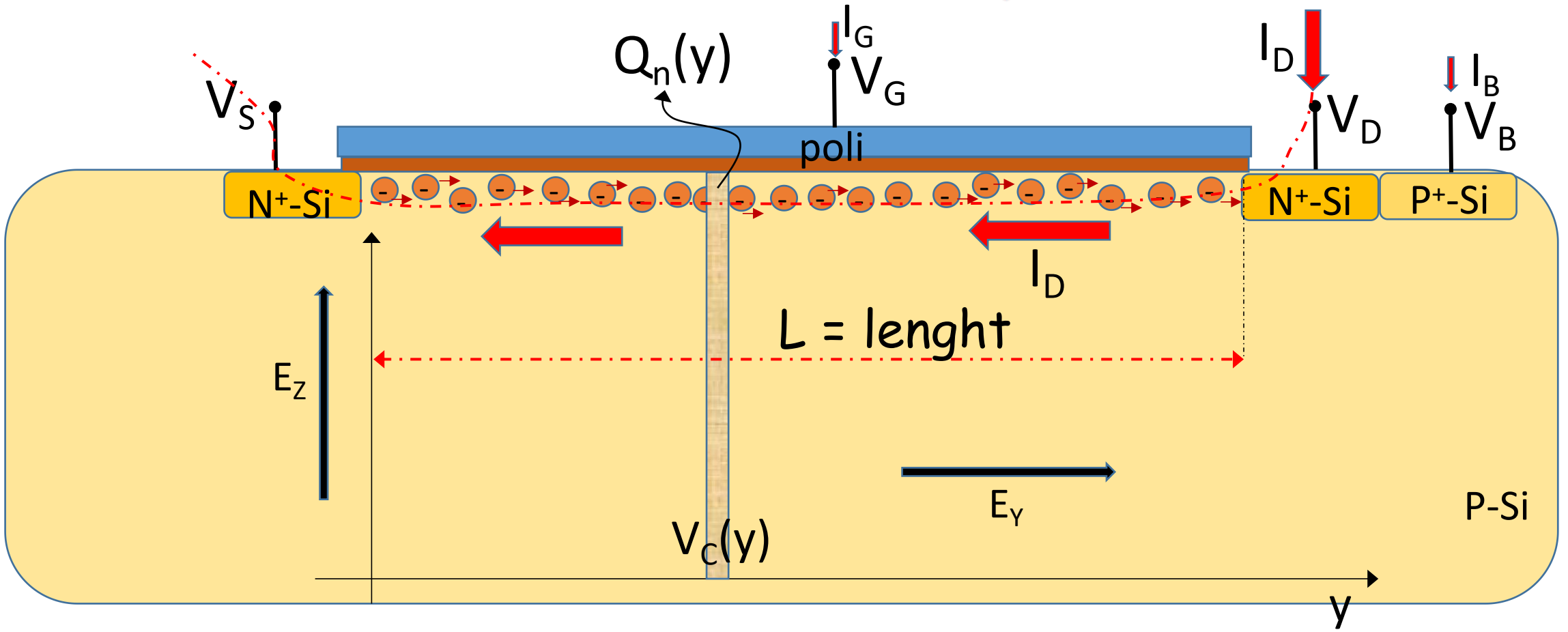


Transistor NMOS



- O bulk deve ficar em uma tensão baixa, normalmente *ground*, para que os diodos bulk/source e bulk/dreno permaneção sempre cortado
- o isolante era feito originalmente de SiO_2. Este oxido é um excelente isolante, facil de colocar/retirar, estável e compátivel com o Si
- o gate era originalmente feito com Al, depois passou a ser feito com polisilicio (silicio policristalino). Voltou a ser feito com metais

Transistor NMOS (operação)



Vamos tentar calcular as correntes que passam pelo transistor

Corrente de gate (I_G): a corrente que entra pelo gate do transistor é praticamente zero por causda do isolante.

- quando a espessura do isolante reduz muito essa corrente pode se tornar significativa
- para sinais *AC*, o gate do transistor é um capacitor

Corrente de Bulk (I_B): os diodos Bulk/dreno e Bulk/source estão reversos. Assim esta corrente deve ser muito pequena

Corrente de dreno (I_D): esta é a corrente mais importante do transistor. Praticamente toda a corrente que entra pelo dreno sai pelo source. Poucos portadores vão do canal para o bulk

Correntes

Correntes elétricas aparecem devido

1. aos campos elétricos
2. a difusão

1. Corrente devido aos campos Elétricos

(corrente Arrasto ou de Deriva, *drift*)

A corrente de Arrasto tem uma componente devido as lacunas e outra componente devido aos eletrons

1.a densidade de Corrente de Arrasto (lacunas)

$$\overrightarrow{J_{AP}} = qp\mu_p\vec{E} = qp\vec{v}_{lac}$$

J_P: densidade de correntes de lacuna (vetor)

q: carga do eletron

μ_P: mobilidae das lacunas

p: densidade de lacunas

E: campo elétrico (vetor)

$\vec{v}_{lac}$: velocidade da lacuna

1.b densidade de Corrente de arrasto (eletrons)

$$\overrightarrow{J_{An}} = qn\mu_n\vec{E} = qn\vec{v}_{el}$$

J_n: densidade de correntes de eletrons (vetor)

μ_n: mobilidae dos eletrons

n: densidade de eletrons

$\vec{v}_{el}$: velocidade do eletron

μ_n é 2 a 3 vezes maior que μ_p no Si

Corrente total de arrasto

$$\overrightarrow{J_{arrasto}} = q(n\mu_n + p\mu_p)\vec{E}$$

2. Correntes de Difusão

Difusão: causada pela diferença de concentração dos eletrons e lacunas. Devido a velocidade térmica os portadores se movimentam e igualam as concentrações

2.a Lacunas

$$\overrightarrow{J_{DP}} = -qD_p\vec{\nabla}p = -qD_p\left(\frac{\partial p}{\partial x}, \frac{\partial p}{\partial y}, \frac{\partial p}{\partial z}\right)$$

D_P: constante de difusão das lacunas

2. Correntes de Difusão

2.b Eletrons:

$$\overrightarrow{J_{Dn}} = qD_n\vec{\nabla}n = qD_n\left(\frac{\partial n}{\partial x}, \frac{\partial n}{\partial y}, \frac{\partial n}{\partial z}\right)$$

D_n: constante de difusão dos eletrons

Corrente total de difusão

$$\overrightarrow{J_{difusao}} = q(D_n\vec{\nabla}n - D_p\vec{\nabla}p)$$

Relação de Einstein

$$\frac{D_n}{\mu_n} = \frac{D_p}{\mu_p} = U_T = \frac{kT}{q}$$

D_n: depende da velocidade térmica dos portadores

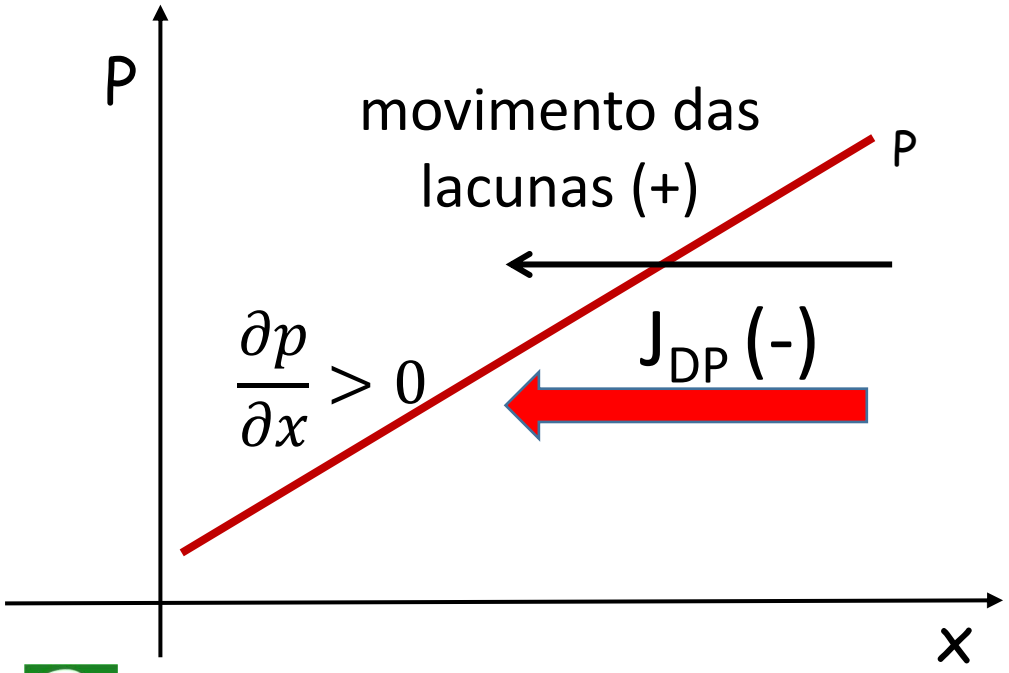
μ_n: mobilidade dos eletrons depende do intervalo entre colisões dos eletrons com a rede, que, por sua vez, depende da velocidade témica

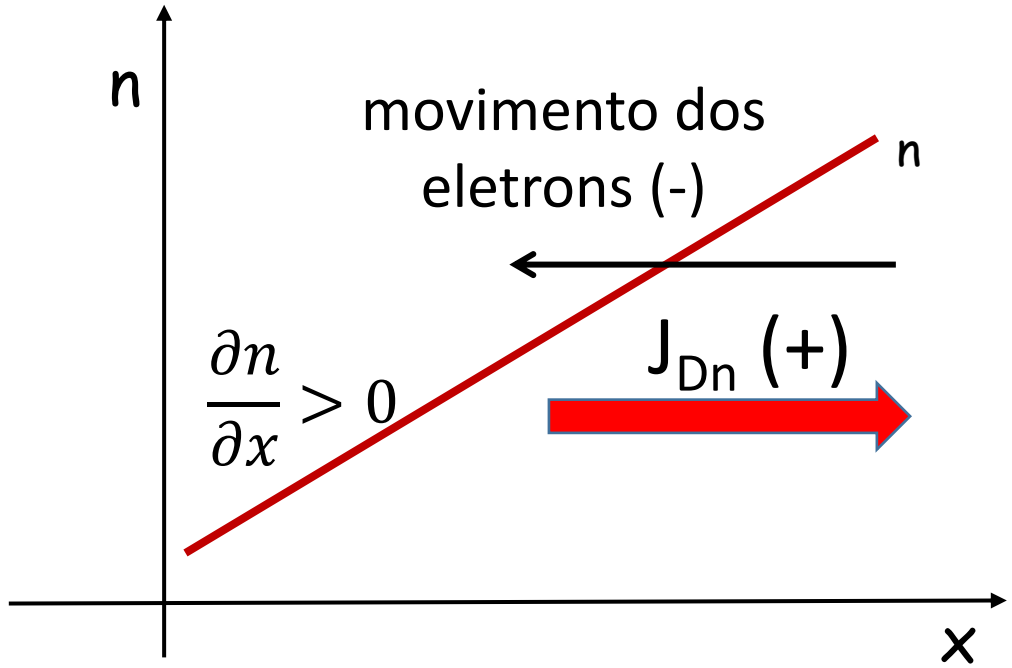
- velocidade térmica: depende de kT/q

Corrente de difusão: uma dimensão

$$\overrightarrow{J_{Dp}} = -qD_p \frac{\partial p}{\partial x}$$

$$\overrightarrow{J_{Dn}} = qD_n \frac{\partial n}{\partial x}$$





Corrente de Dreno (I_D)

Corrente de dreno

- vamos analisar a chamada forte inversão. Neste caso, a componente dominante é a corrente de arrasto (de eletrons no NMOS e de lacunas no PMOS)
- como aproximação, consideramos que apenas o campo horizonzal, E_y, influencia na corrente

$$\overrightarrow{J_{An}} = qn\mu_n(E)\vec{E} = qn\vec{v}_{el} \qquad I_D = WqN\mu_n(E)\vec{E} = -WQn\mu_n(E)\vec{\nabla}V$$

Corrente de Dreno (I_D)

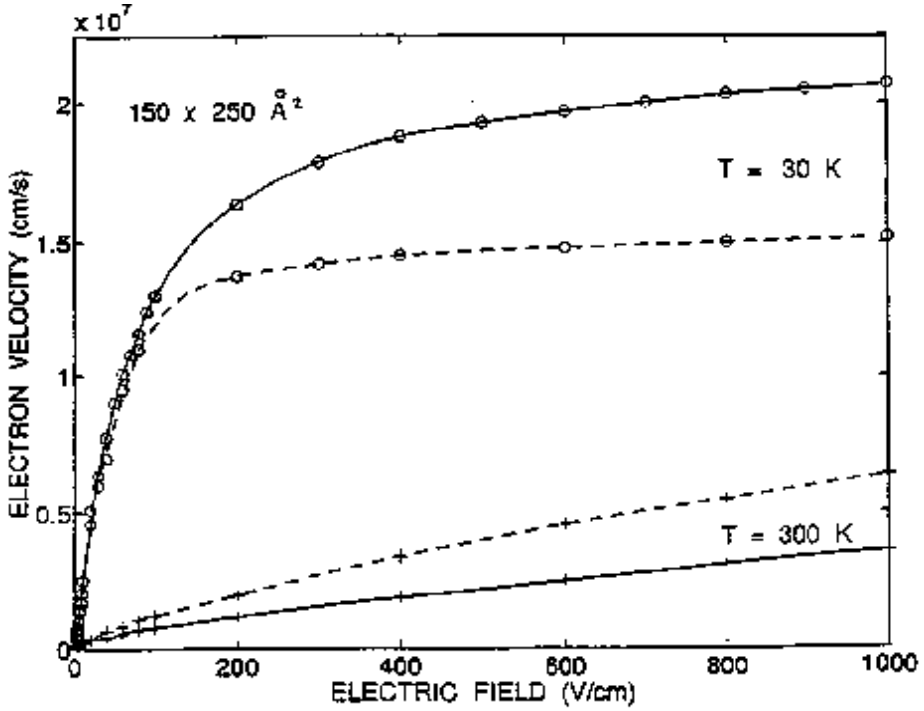
Q_n é o modulo da densidade de cargas, devido aos eletrons, por unidade de comprimento. Considerando uma dimensão apenas (y)

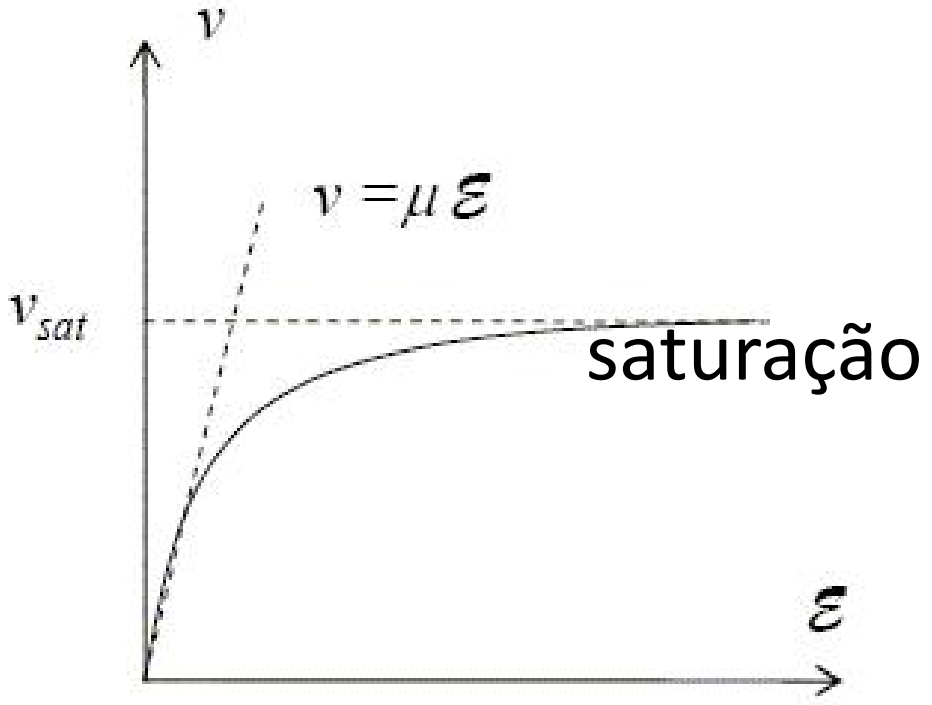
$$I_D = -WQn\mu_n(E)\vec{\nabla}V = -WQn\mu_n(E)\frac{\partial V_C}{\partial y}$$

$$\int_0^L I_D\,\partial y = -\int_{V_S}^{V_D} WQ_n\mu_n(E)\partial V_C$$

$$I_D = -\frac{W}{L}\int_{V_S}^{V_D} Q_n\mu_n(E)\partial V_C$$

Velocidade de Arrasto vs Campo Elétrico





- **mobilidade constante:** para campos életricos não muito altos, a velocidade do portador dependende linearmente do campo e podemos considerar que a mobilidade é constante (não depende de E)
- **há saturação da velocidade em transistores muito pequenos**

- observação

$$\vec{E} = -\left(\frac{\partial V}{\partial x}, \frac{\partial V}{\partial y}, \frac{\partial V}{\partial z}\right)$$

para uma dimensão podemos escrever apenas

$$E = -\frac{\partial V}{\partial x} \qquad ou \quad E \approx -\frac{\Delta V}{\Delta x}$$

Uma consequencia das relações acima é que os campos elétricos tendem a aumantar quando

as dimensoes reduzem sem que as tensões reduzam na mesma proporção.

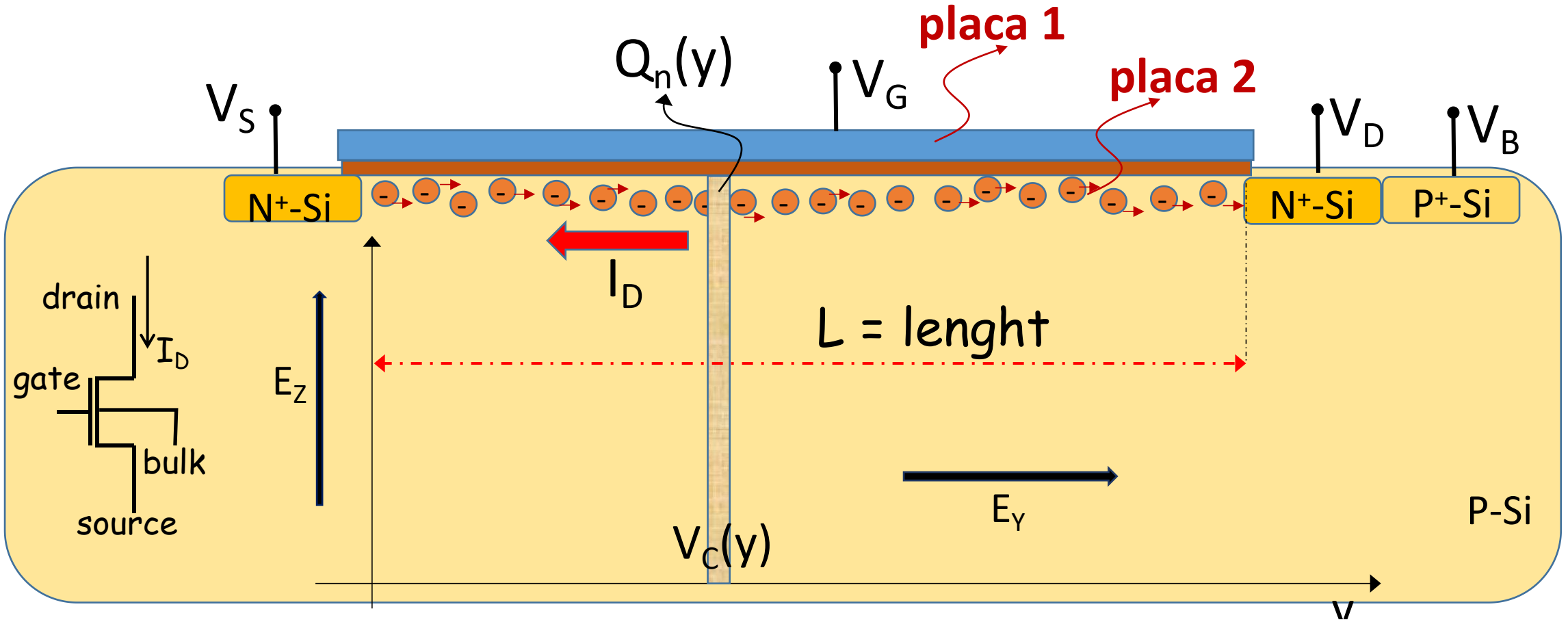
Isso aconteceu durante muitos anos com os circuitos integrados como já vimos

	início	freqüências do *clock* (MHz) usadas	*bus width*	número de transistores (tecnologia)	Alimentação (V)	SPECint 2000
4004	nov./71	0,108	4	2300 (PMOS 10μm)	5	0,01
8008	abr./72	0,2	8	3500 (PMOS 10μm)	5	0,01
8080	abr./74	2	8	6000 (PMOS 6μm)	5	0,06
8086	jun./78	5; 8; 10	16	29000 (NMOS 3μm)	5	0,12; 0,13; 0,15
8088	jun./79	5; 8	8	29000 (CMOS 3μm)	5	0,15
80286	jan./82	6; 10; 12	16	134000 (CMOS 1,5μm)	5	0,18; 0,29; 0,52
386 DX	out./85	16; 20; 25; 33	32	275000 (CMOS 1,5μm; 1mm)	5	1,07; 1,27; 1,65
386 SX	jun./88	16; 20; 25; 33	16	275000 (CMOS 1μm)	5	-
486 DX	abr./89	25; 33; 50	32	1,2 milhões (CMOS 1μm; 0,8μm)	5	4,41; 4,88; 8,77
486 DX4	mar./94	100	32	1,6 milhões (BiCMOS 0,6μm)	3.3	14,34
486 SX	abr./91	16; 20; 25; 33	32	1,185 milhões (CMOS 1μm)	5	-
Pentium	mar./93	66; 100; 120; 133; 166; 200	32	3,2 milhões (BiCMOS 0,8μm; 0,6μm; 0,35μm)	5; 3,3	20,46; 35; 39; 43; 51; 61
Pentium MMX	jan./97	200; 233	32	4,5 milhões (BiCMOS 0,35μm)	3,3	68, 76
Pentium Pro	nov./95	200	32	5,5 milhões (BiCMOS 0,35μm)	3,3	93
Pentium II	maio/97	300; 333	32	7,5 milhões (CMOS 0,35μm e 0,25μm)	2,8; 2,0	128; 138
Pentium III	fev./99	500; 733; 1000	32	9,5 e 28 milhões (CMOS 0,25μm e 0,18μm)	2; 1,65; 1,7	220; 335; 442
Pentium IV (Willamette)	nov./00	1500; 2000	32	42 milhões (CMOS 0,18μm)	1,7	536; 656
Pentium IV (Northwood)	jan./02	2200; 2533; 3000	32	55 milhões (CMOS 0,13μm)	1,5	811; 882; 1107

Corrente de Dreno (I_D)

$$I_D = -\frac{W}{L}\int_{V_S}^{V_D} Q_n \mu_n(E)\partial V_C = -\mu_n \frac{W}{L}\int_{V_S}^{V_D} Q_n \partial V_C$$

- a relação nos mostra que a corrente depende diretamente da relação (W/L)
- para derminar a corrente de dreno devemos conhecer uma expressão para de Q_n



primeira tentativa:considerar o canal como um capacitor, onde o gate e o canal são as placas. Chamaremos

- t_{ox}: espessura do isolante
- ε_{ox}: permissividade elétrica do isolante

O valor da carga será

$$Q_n(y) = \frac{\varepsilon_{ox}}{t_{ox}}(V_G - V_C(y)) = Cox(V_G - V_C(y)) \qquad onde \quad C_{ox} = \frac{\varepsilon_{ox}}{t_{ox}}$$

A carga varia ao longo do canal (varia com Y) pois a tensão no canal V_C também varia com y. Agora com essa expressão para a carga podemos achar a corrente

$$I_D = -\mu_n \frac{W}{L} C_{ox} \int_{V_S}^{V_D} (V_G - V_C(y)) \partial V_C = -\mu_n \frac{W}{L} C_{ox} (V_G V_C - \frac{V_C^2}{2}) \Big|_{V_S}^{V_D}$$

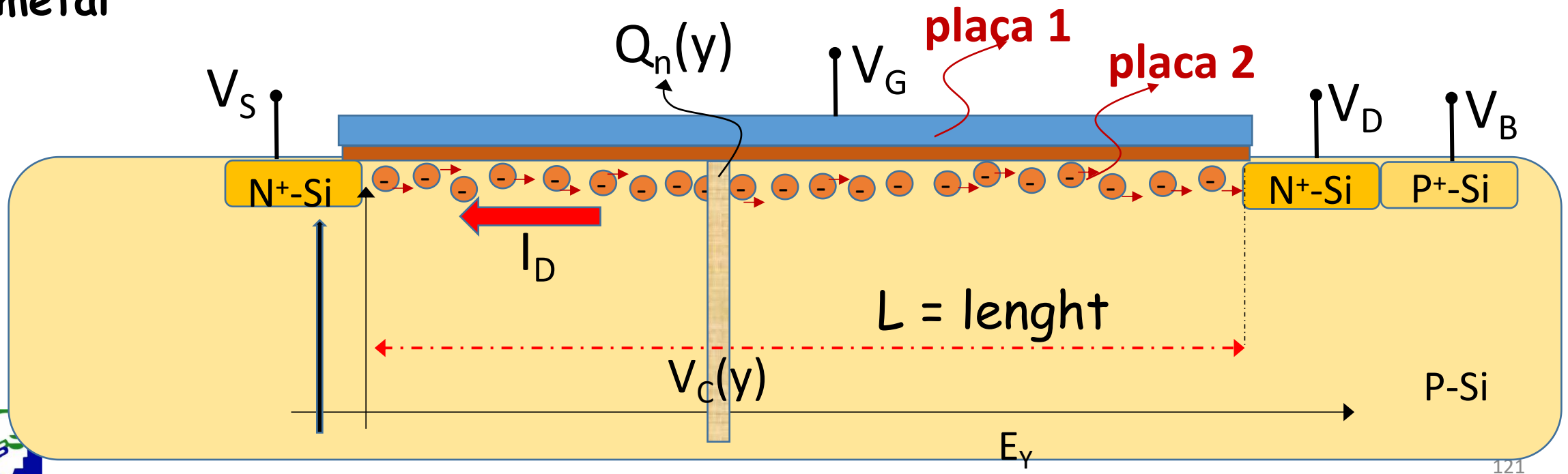
$$I_D = -\mu_n \frac{W}{L} C_{ox} [V_G(V_D - V_S) - (\frac{V_D^2}{2} - \frac{V_S^2}{2})]$$

$$I_D = -\mu_n \frac{W}{L} C_{ox} [(V_G - V_S) - \frac{(V_D - V_S)}{2}](V_D - V_S) = -\mu_n \frac{W}{L} C_{ox} (V_{GS} - \frac{V_{DS}}{2}) V_{DS}$$

A corrente de dreno será então (o negativo é devido a direção da corrente)

$$I_D = -\mu_n \frac{W}{L} C_{ox}(V_{GS} - \frac{V_{DS}}{2})V_{DS}$$

No transistor NMOS, no canal, um dos lados do "capacitor" (placa 1) é um condutor semelhante ao metal ou metal realmente. O outro lado, o canal (placa 2) é um semicondutor com propriedades diferentes de um metal



Para o semicondutor a expressão para carga é semelhante a do capacitor, com a diferença que a carga somente aparece qdo. a tensão (V_G-V_C) for maior que uma tensão V_{TN}.

Usaremos a seguinte relação para Q_n (obtida considerando que Q_n epende apenas de $E_{Z)}$

$Q_n \approx 0$ para $V_{GC} < V_{TN}$

$Q_n = C_{OX}(V_G - V_C - V_{TN})$ para $V_{GC} > V_{TN}$

onde V_{TN} é a tensão de threshold é dado por

$$V_{TN} = V_{FB} + 2\phi_p + \frac{1}{C_{ox}}\sqrt{2\varepsilon_s q N_a\left(2\phi_p + V_C - V_B\right)}$$

$$V_{TN} = V_{FB} + 2\phi_p + \frac{1}{C_{ox}}\sqrt{2\varepsilon_s q N_a\left(2\phi_p + V_C - V_B\right)}$$

Onde:

V_{FB}: tensão de *flat band* que depende dos materiais e dopagens

ϕ_P: depende da dopagem do Si do *bulk*

q: carga do elétron

N_a dopagem do Si do bulk

ε_{si}: permissividade do Si

Veja que a tensão V_{TN} depende de (V_C - V_B)

$Q_n \approx 0$ para $V_{GC} < V_{TN}$

$Q_n = C_{OX}(V_G - V_C - V_{TN})$ para $V_{GC} > V_{TN}$

- a expresão acima, $Q_n = C_{OX}(V_G - V_C - V_{TN})$, é válida na região de forte inversão. Antes disso há as regiões de fraca e moderada inversão, onde as correntes são muito baixas
- a expressão da carga para a região de forte inversão é derivada considerando apenas o campo elétrico perpendicular a direção da corrente (E_z)
- na fraca e moderada inversão a corrente I_D depende tanto do campo, E_y, como da difusão

$$V_{TN} = V_{FB} + 2\phi_p + \frac{1}{Cox}\sqrt{2\varepsilon_s q N_a \left(2\phi_p + V_C - V_B\right)}$$

V_{Tn} normalmente é escrito como

$$V_{TN} = V_{FB} + 2\phi_p + \frac{1}{Cox}\sqrt{2\varepsilon_s q N_a 2\phi_p} + \frac{\sqrt{2\varepsilon_s q N_a}}{Cox}\left[\sqrt{\left(2\phi_p + V_C - V_B\right)} - \sqrt{2\phi_p}\right]$$

E por fim

$$V_{TN} = V_{TN0} + \gamma\left[\sqrt{\left(2\phi_p + V_C - V_B\right)} - \sqrt{2\phi_p}\right]$$

$$V_{TN} = V_{TN0} + \gamma\left[\sqrt{\left(2\phi_p + V_C - V_B\right)} - \sqrt{2\phi_p}\right]$$

onde

- $V_{TN0} = V_{FB} + 2\phi_p + \frac{1}{Cox}\sqrt{2\varepsilon_s q N_a 2\phi_p}$ é a tensão de threshold para $V_C = V_B$
- $\gamma = \frac{\sqrt{2\varepsilon_s q N_a}}{Cox}$ é o parametro de efeito de corpo que indica a dependencia de V_{TN} com (V_C - V_B)

Veja que quanto menos dopado o corpo do transistor, N_a, menores variações temos em V_{TN}

Corrente de Dreno (I_D)

$$I_D = \frac{W}{L}\int_{V_S}^{V_D} Q_n \mu_n(E)\partial V_C = \mu_n \frac{W}{L}\int_{V_S}^{V_D} Q_n \partial V_C$$

- vamos considerar que

$$(V_G - V_C(y)) > V_{TN}$$

em todo canal, ou seja, para $\forall y$ tq. $0<y<L$

Dessa forma, podemos escrever que em todo o canal

$$Q_n = C_{OX}(V_G - V_C - V_{TN})$$

- Veja que o transistor é simétrico em relação a source e dreno. Para o transistor NMOS vamos chamar de dreno o lado que tem tensão maior. Assim $V_D \geq V_S$ por definição

Corrente de Dreno (I_D)

$$I_D = \frac{W}{L}\int_{V_S}^{V_D} Q_n \mu_n(E)\partial V_C = \mu_n \frac{W}{L}\int_{V_S}^{V_D} Q_n \partial V_C$$

Podemos escrever então que

$$I_D = -\mu_n \frac{W}{L} C_{ox}\int_{V_S}^{V_D} (V_G - V_C(y) - V_{TN})\partial V_C$$

Parece fácil de resolver, mas devemos nos lembrar que V_{TN} depende de $V_{C(y)}$, ou seja

Corrente de Dreno (I_D)

$$I_D = -\mu_n \frac{W}{L} C_{ox} \int_{V_S}^{V_D} (V_G - V_C(y) - V_{TN0} + \gamma \left[\sqrt{\left(2\phi_p + V_C - V_B\right)} - \sqrt{2\phi_p} \right]) \partial V_C$$

Podemos resolver a integral, que resultará em

$$I_D = -\mu_n \frac{W}{L} C_{ox} \left\{ \begin{array}{c} (V_G - V_{FB} - 2\phi_p - \frac{V_{DS}}{2}) V_{DS} - \\ \frac{2}{3}\gamma \left[\sqrt[2/3]{\left(2\phi_p + V_D - V_B\right)} - \sqrt[2/3]{\left(2\phi_p + V_S - V_B\right)} \right] \end{array} \right\}$$

A expressão obtida é um tanto complicada para ser util, ao menos para calculos manuais (imagine usando essa expressão para encontrar o valor da corrente)

$$I_D = -\mu_n \frac{W}{L} C_{ox} \left\{ \begin{array}{c} (V_G - V_{FB} - 2\phi_p - \frac{V_{DS}}{2}) V_{DS} - \\ \frac{2}{3}\gamma \left[\sqrt[2/3]{(2\phi_p + V_D - V_B)} - \sqrt[2/3]{(2\phi_p + V_S - V_B)} \right] \end{array} \right\}$$

Antes de tentarmos simplificar o resultado, repare que a corrente depende do valor de (W/L)

O que levou a chegarmos a um resultado complicado foi o fato de V_{TN} depende de V_C e, em consequencia variar ao longo de todo o canal

Para obter um resultado mais simples vamos considerar que V_{TN} é constante e seu valor é dado por

$$V_{TN} = V_{TN0} + \gamma\left[\sqrt{\left(2\phi_p + \boldsymbol{V_S} - V_B\right)} - \sqrt{2\phi_p}\right]$$

onde trocamos V_C por V_S. Agora na integração

$$I_D = -\mu_n \frac{W}{L} C_{ox} \int_{V_S}^{V_D} (V_G - V_C(y) - V_{TN}) \partial V_C$$

V_{TN} será constante.

Neste caso teremos

$$I_D = -\mu_n \frac{W}{L} C_{ox}(V_G V_C - \frac{V_C^2}{2} - V_{TN} V_C)\Big|_{V_S}^{V_D}$$

$$I_D = -\mu_n \frac{W}{L} C_{ox}(V_G(V_D - V_S) - (\frac{V_D^2}{2} - \frac{V_S^2}{2}) - V_{TN}(V_D - V_S)$$

$$I_D = -\mu_n \frac{W}{L} C_{ox}(V_G(V_{DS}) - (\frac{(V_D + V_S)}{2})(V_D - V_S) - V_{TN}(V_{DS})$$

$$I_D = -\mu_n \frac{W}{L} C_{ox}(VG - (\frac{(V_D + V_S)}{2}) - V_{TN})V_{DS}$$

$$I_D = -\mu_n \frac{W}{L} C_{ox}(V_G - (\frac{(V_D + V_S)}{2}) - V_{TN})V_{DS}$$

$$I_D = -\mu_n \frac{W}{L} C_{ox}(V_G - V_S + V_S - (\frac{(V_D + V_S)}{2}) - V_{TN})V_{DS}$$

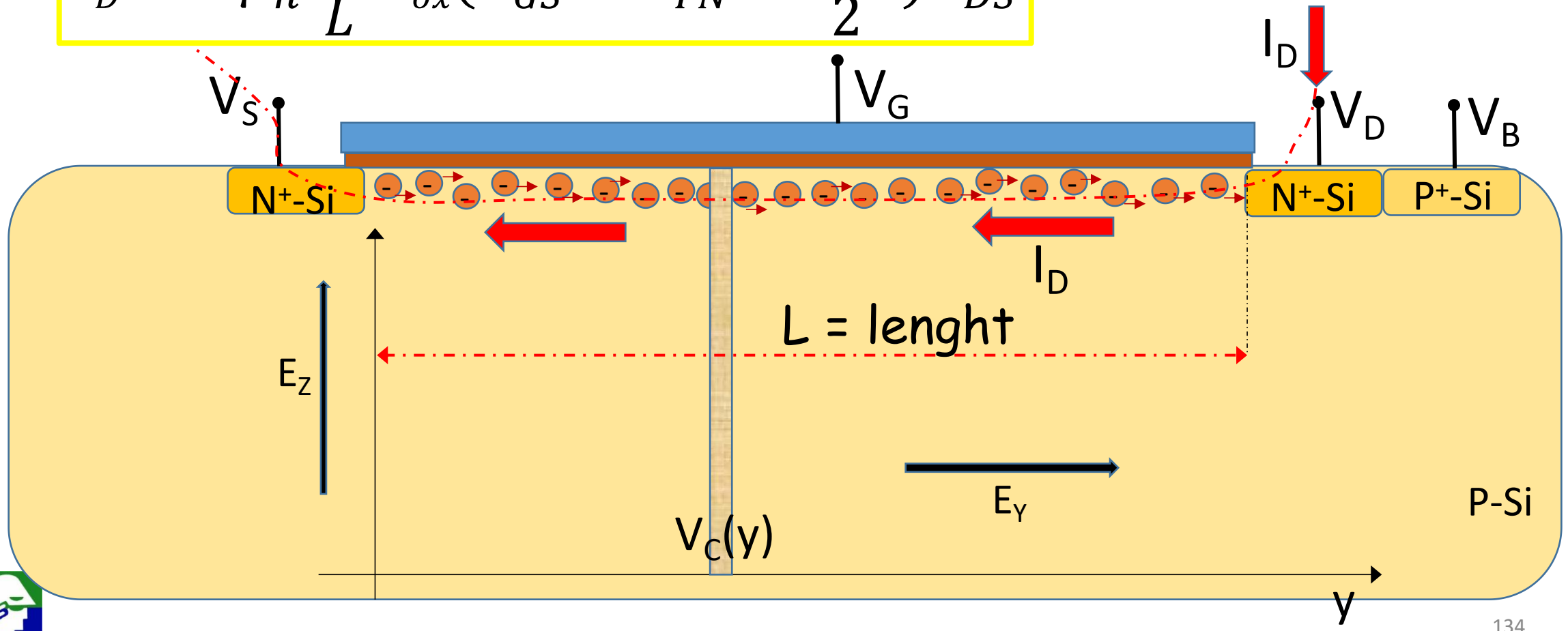
$$I_D = -\mu_n \frac{W}{L} C_{ox}(V_G - V_S + (\frac{(V_D - V_S)}{2}) - V_{TN})V_{DS}$$

Por fim chegamos a equação

$$I_D = -\mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN} - \frac{V_{DS}}{2})V_{DS}$$

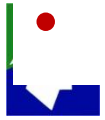
Veja que o valor negativo da corrente apenas indica que a corrente esta na direção contrária do eixo y. Podemos ignora-lo

$$I_D = -\mu_n \frac{W}{L} C_{ox}\left(V_{GS} - V_{TN} - \frac{V_{DS}}{2}\right)V_{DS}$$



Para chegar aos resultados acima foram feitas diversas simplificaçoes:

- limitar o funcionamento a chamada região de forte inversão
- considerar que a corrente I_D depende apenas das correntes de Arrasto
- considerar que a corrente de Arrasto depende apenas da componente E_y do campo
- considerar que da componente E_Z do campo é muito maior que E_y (gradual channel approximation) e, portanto, a carga no canal depende apenas de E_Z
- considerar V_{TN} constante no canal, com valor que depende de V_S
- considerar a mobilidade constante

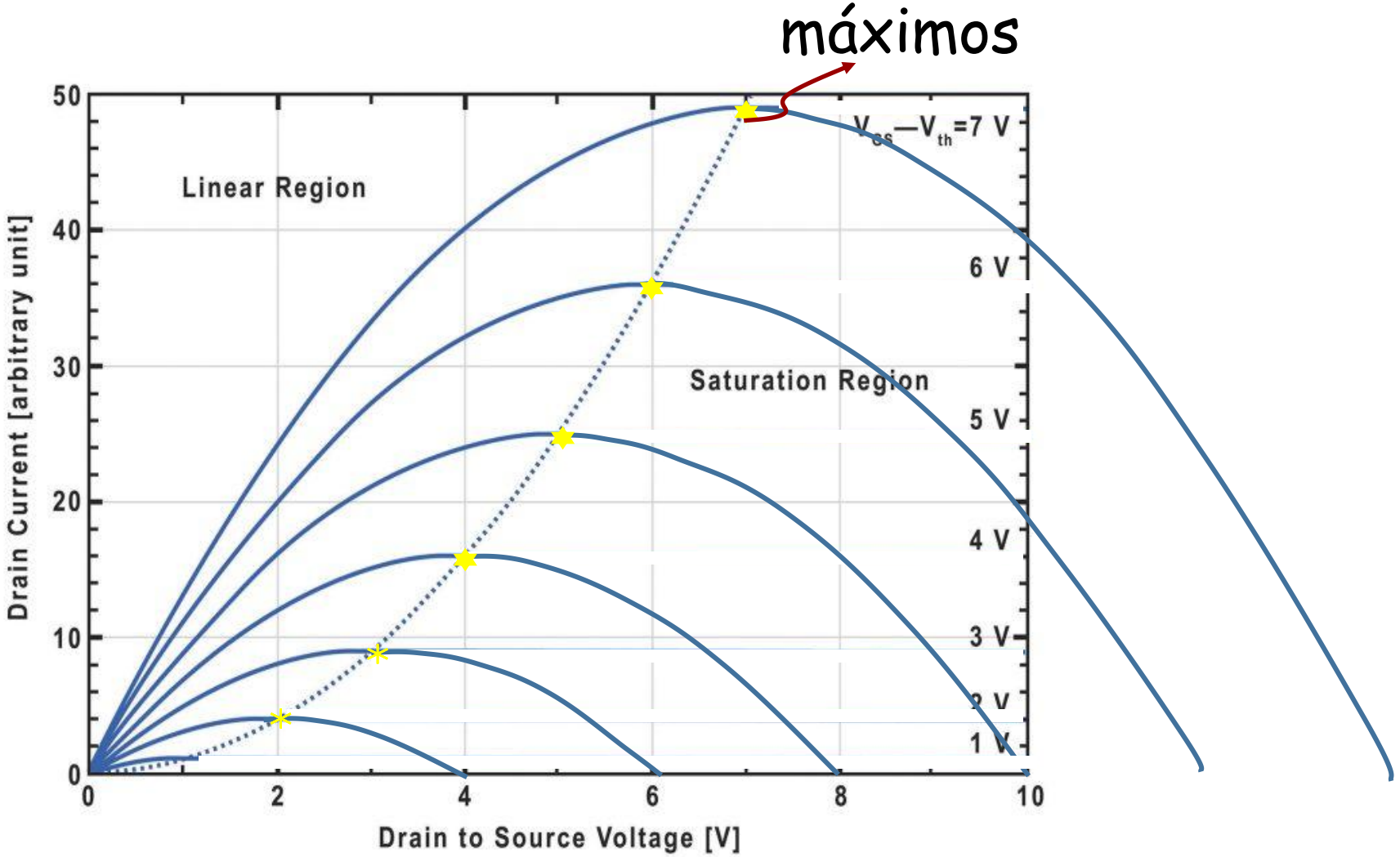


Essa simplificações são boas para transistores grandes, maiores que algumas micras, e não para transistores pequenos!

Vamos analisar um pouco a expressão a que chegamos.

$$I_D = \mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN} - \frac{V_{DS}}{2})V_{DS}$$

Gráfico de I_D x V_{DS} (parametrizado por V_{GS})



A corrente cresce, depois desce novamente.

Vamos determinar os pontos de maximo. Para isso derivamos a corrente I_D por V_{DS} e igualamos a zero

$$\frac{\partial I_D}{\partial V_{DS}} = \frac{\partial}{\partial V_{DS}}\left(\mu_n \frac{W}{L} C_{ox}\left(V_{GS} - V_{TN} - \frac{V_{DS}}{2}\right)V_{DS}\right)$$

$$\frac{\partial I_D}{\partial V_{DS}} = \mu_n \frac{W}{L} C_{ox}\left(V_{GS} - V_{TN} - V_{DS}\right)$$

$$\frac{\partial I_D}{\partial V_{DS}} = \mu_n \frac{W}{L} C_{ox}\left(V_{GS} - V_{TN} - V_{DS}\right) = 0 \quad \Rightarrow \quad V_{DS} = \left(V_{GS} - V_{TN}\right)$$

Como a segunda derivada é negativa, podemos concluir que os máximos acontecem quando

$$V_{DS} = (V_{GS} - V_{TN})$$

O valor da corrente máxima é

$$I_D = \mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN} - \frac{(V_{GS} - V_{TN})}{2})(V_{GS} - V_{TN})$$

$$I_D = \mu_n \frac{W}{2L} C_{ox}(V_{GS} - V_{TN})^2$$

Para tensão $V_{DS} > (V_{GS} - V_{TN})$, a corrente cairá.

O que acontece no transistor quando

$$V_{DS} = (V_G - V_{TN}) \quad \Rightarrow \quad V_{GD} = V_{TN}$$

O canal, na região próxima do dreno, não é formado (canal só forma qdo. (V_G-V_C) > V_{TN})

Para o caso em que

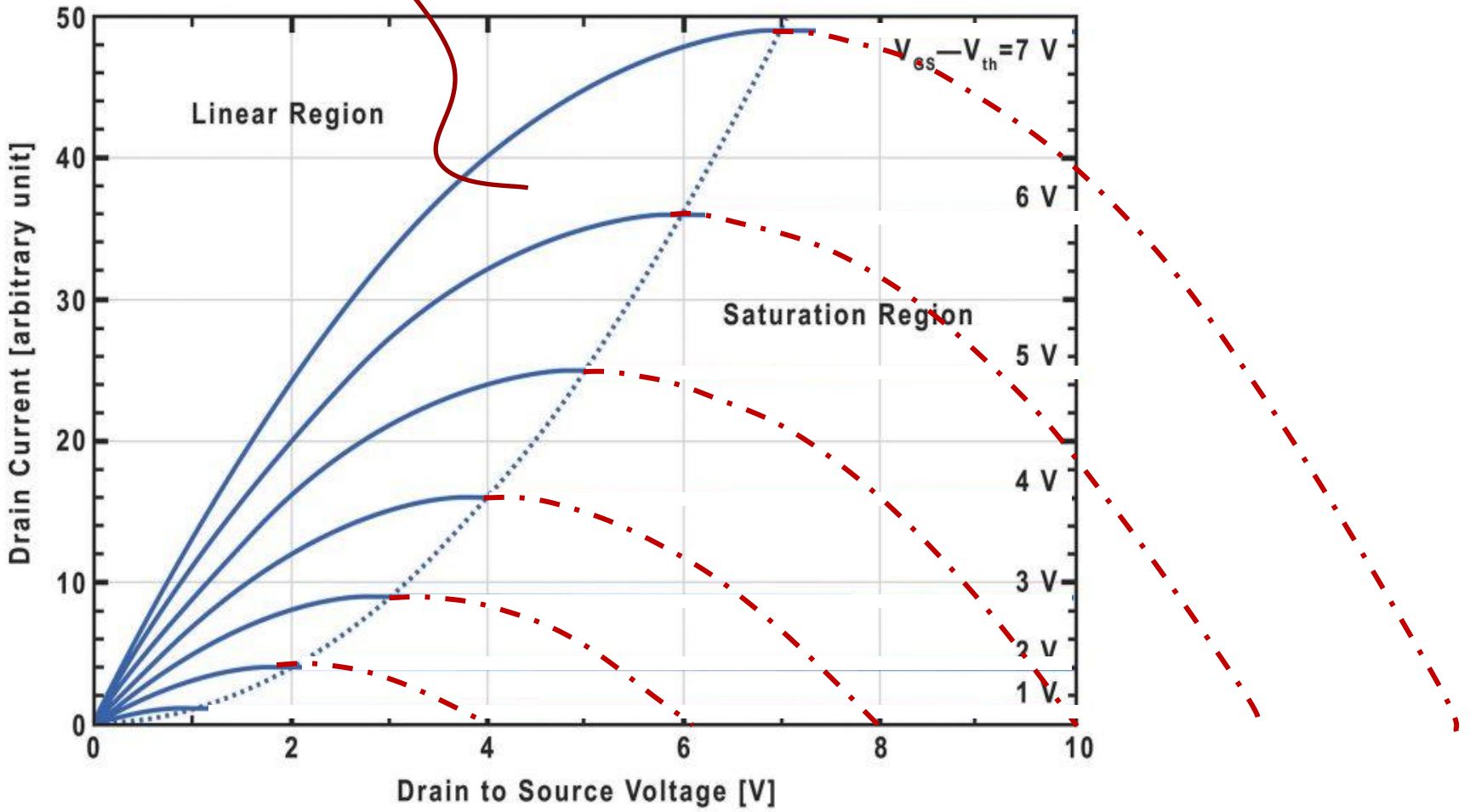
$$V_{DS} > (V_{GS} - V_{TN}) \quad \Rightarrow \quad V_{GD} < V_{TN}$$

O canal também não se forma. Mas para a dedução do expressão da corrente, consideramos que o canal esta formado em toda a extensão abaixo do gate!!. Assim, a fórmula não valerá para os casos onde $V_{DS} > (V_{GS} - V_{TN})$

$$I_D = \mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN} - \frac{V_{DS}}{2})V_{DS}$$

a equação vale apenas para

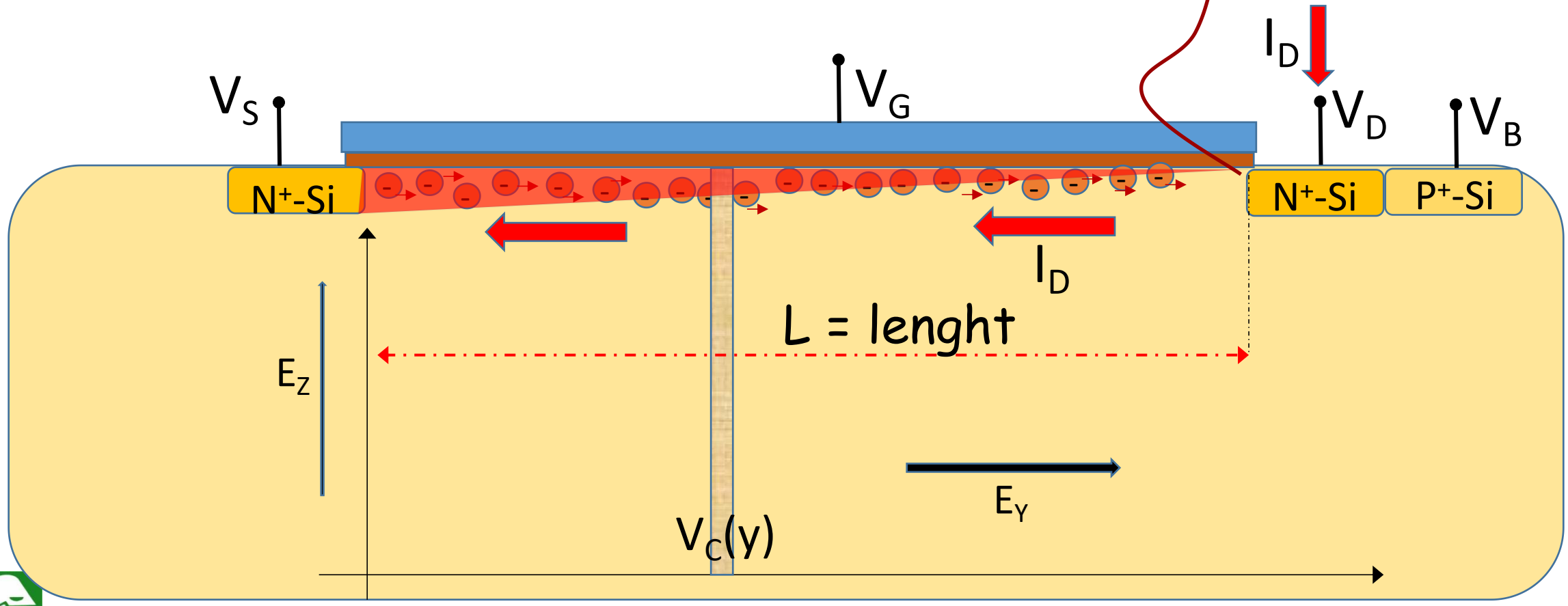
$V_{DS} \leq (V_{GS} - V_{TN})$



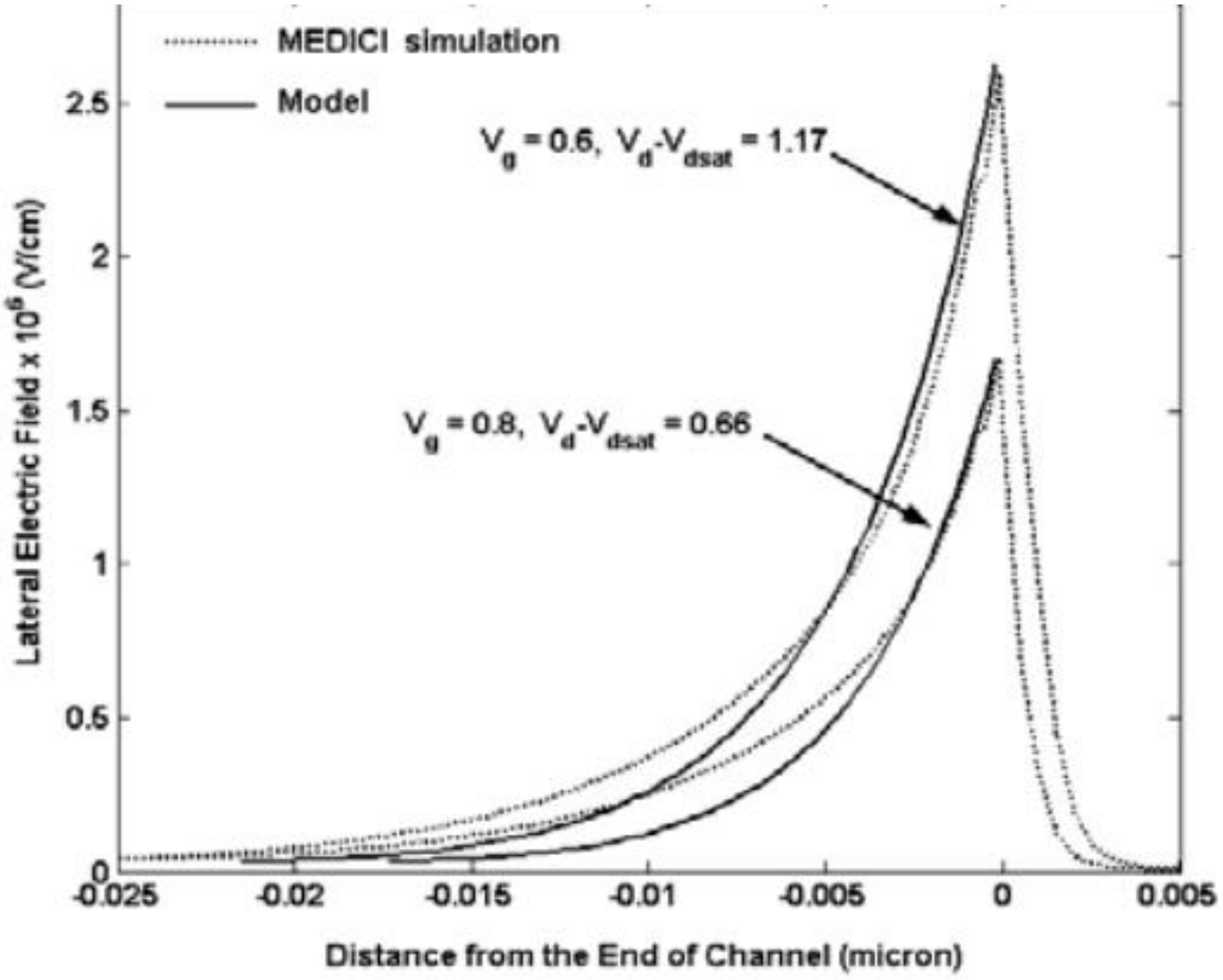
O que acontece no transistor quando

$$V_{DS} \geq (V_{GS} - V_{TN})$$

pinch-off: o canal desaparece



Campo eletrico E_y ao longo do canal na saturação (0 (source) a 50nm (dreno))



Campo elétrico E_y na região do dreno cresce é bastante

Próximo ao dreno, a concentração de portadores reduz muito mas não zera. Como o campo é intenso aí, os eletrons que vem do canal, passam pela região de pinch-off " sem perceber" que não existe canal. A consequencia é que a corrente inicialmente

- cresce obdecendo a equação deduzida (região linear-triodo)

$$I_D = \mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN} - \frac{V_{DS}}{2})V_{DS}$$

- quando a tensão $V_{DS} = (V_{GS}-V_{TN})$, ocorre o pinch-off, estreitamento do canal. Neste momento I_D será

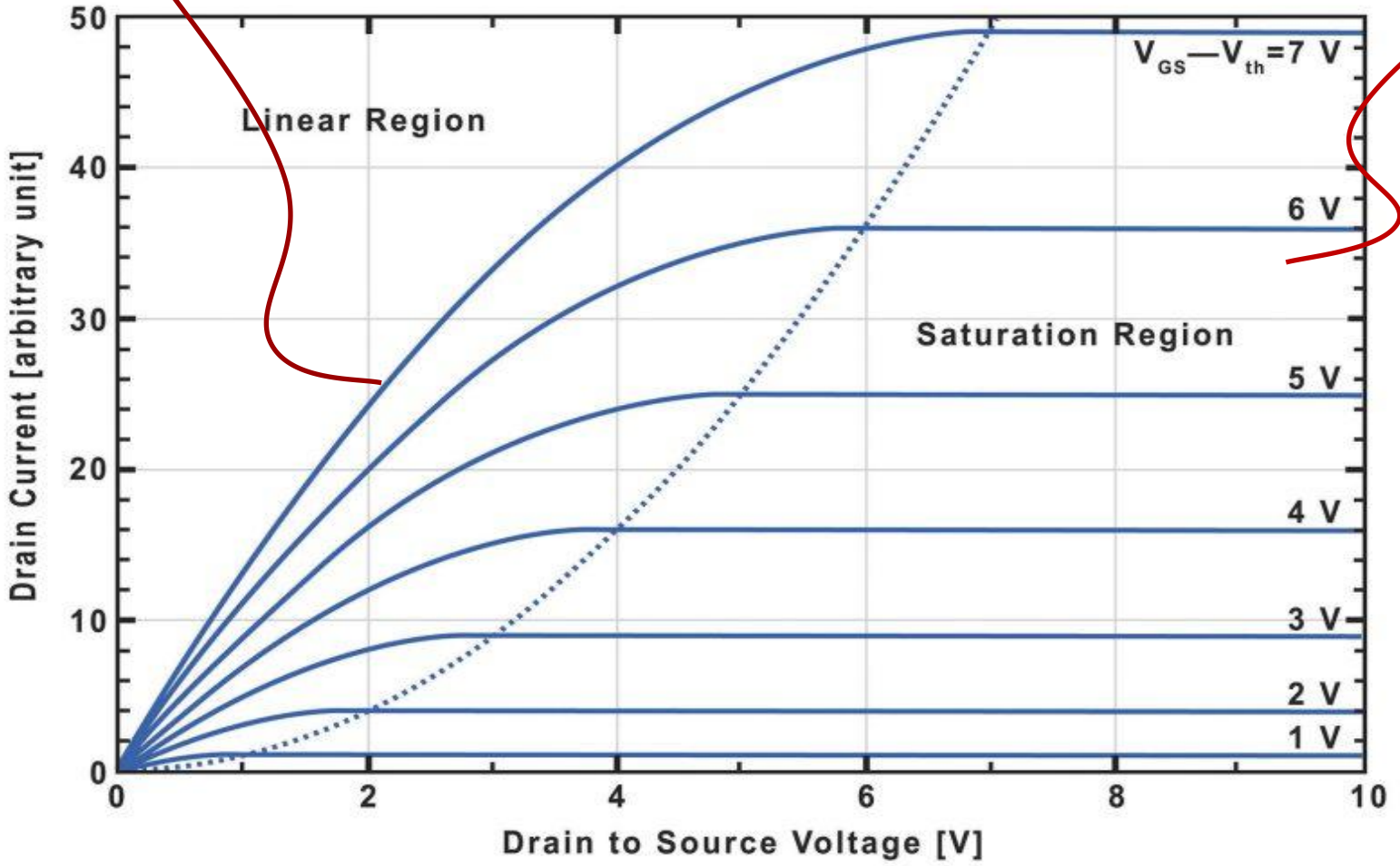
$$I_D = \mu_n \frac{W}{2L} C_{ox}(V_{GS} - V_{TN})^2$$

- para valores de $V_{DS} > (V_{GS}-V_{TN})$, toda aumento de tensão V_{DS} fica na região pinch off e I_D fica constante (saturação)

Gráfico de I_D x V_{DS} (parametrizado por V_{GS})

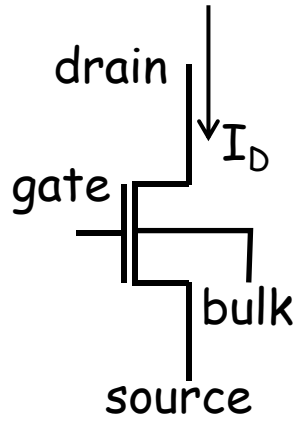
$$I_D = \mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN} - \frac{V_{DS}}{2})V_{DS}$$

$$I_D = \mu_n \frac{W}{2L} C_{ox}(V_{GS} - V_{TN})^2$$



Regiões de Operação do Transistor NMOS

(V_{TN} > 0 transistor enriquecimento)



1. **Corte** (V_{GS}<V_{TN}): o canal não se forma abaixo do gate

$$I_D = 0$$

2. **Região Linear ou Triodo** ((V_{GS}>V_{TN}) $\wedge$ V_{DS}<(V_{GS}-V_{TN}) ou V_{GD}> V_{TN})): canal se forma abaixo de todo o gate

$$I_D = \mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN} - \frac{V_{DS}}{2})V_{DS}$$

3. **Região Saturação** ((V_{GS}>V_{TN}) $\wedge$ V_{DS} ≥ (V_{GS}-V_{TN}) ou V_{GD} ≤ V_{TN})): canal se forma abaixo do gate, exceto próximo ao dreno

$$I_D = \mu_n \frac{W}{2L} C_{ox}(V_{GS} - V_{TN})^2$$

A tensão V_{DS} para a qual o canal desaparece no dreno é chamada de V_{DS} de saturação ou V_{DSat}. Vimos que seu valor é

$$V_{DSat} = (V_{GS}-V_{TN})$$

Na prática seu valor é um pouco menor, sendo

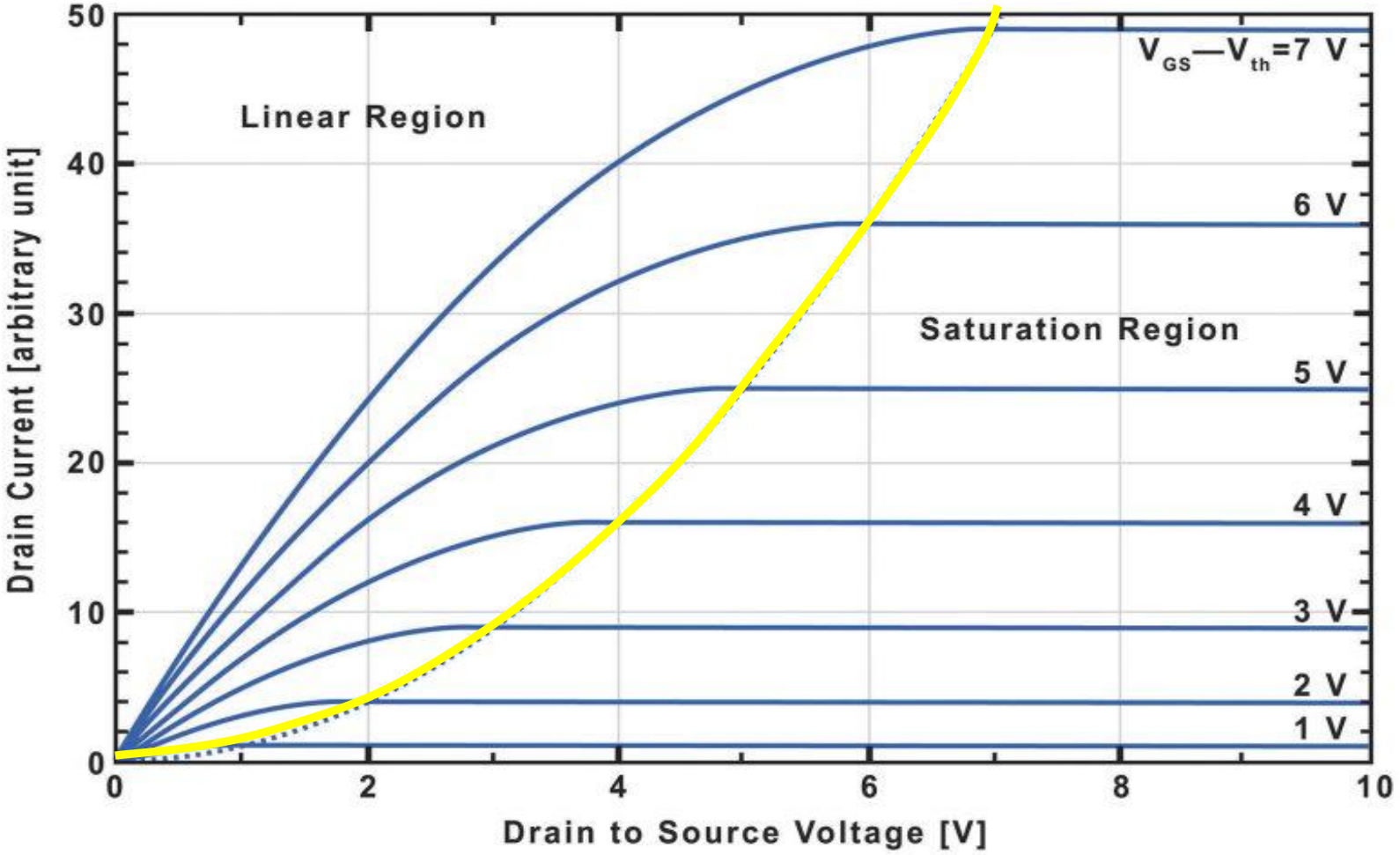
$$V_{DSat} = (V_{GS}-V_{TN})-\Delta \qquad (\Delta \text{ varia com tecnologia})$$

Como na maior parte dos circuitos analogicos os transistores NMOS estão saturados, quanto menor V_{DSat} maiores excursões são possiveis para os drenos dos transistores durante a operação

Podemos escrever que a corrente de saturação no transistor é

$$I_{DSsat} = \mu_n \frac{W}{2L} C_{ox}(V_{DSat})^2$$

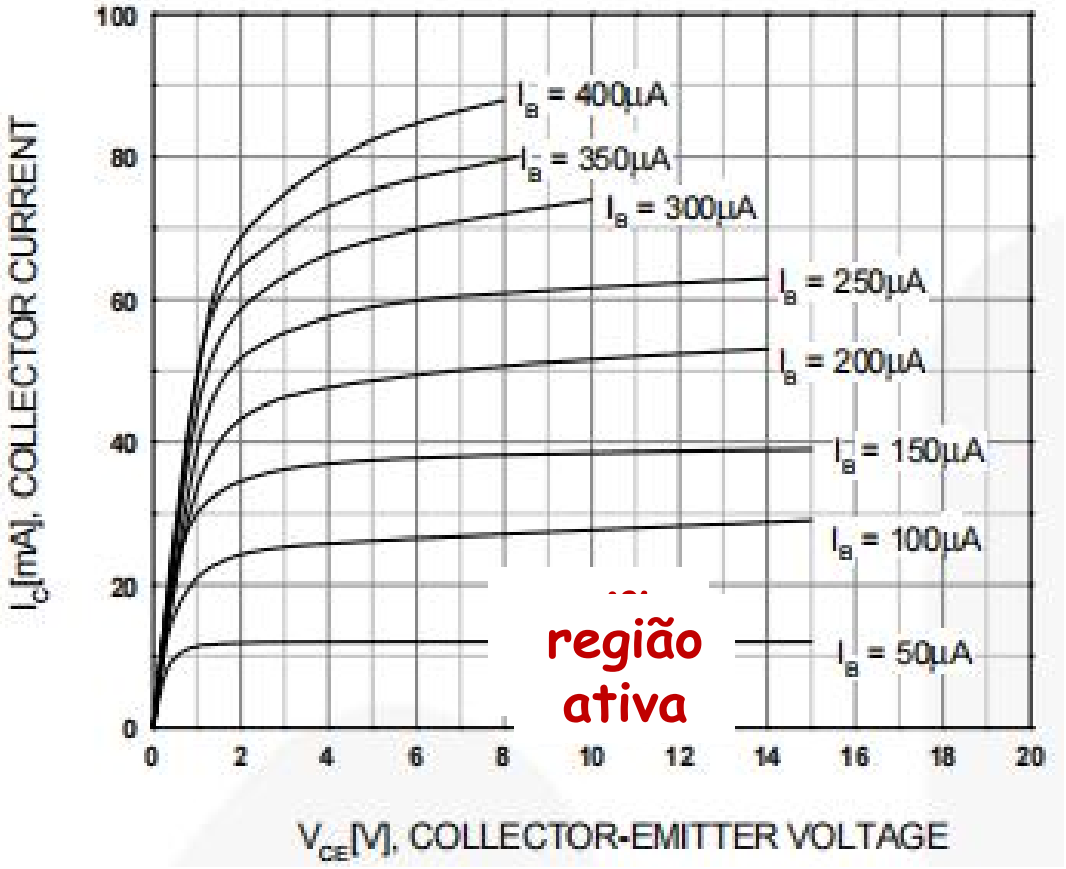
I_{Dsat} X V_{DSat}



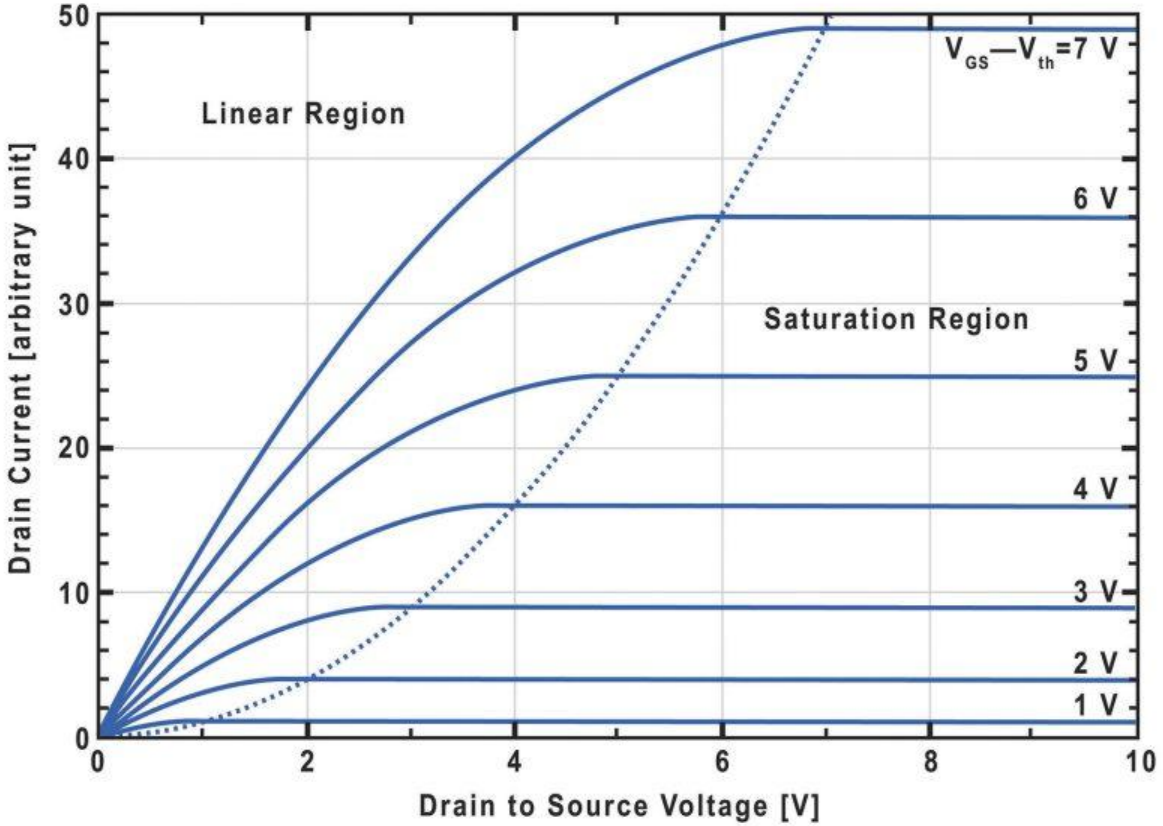
$$I_{DSsat} = \mu_n \frac{W}{2L} C_{ox} (V_{DSat})^2$$

$curva\ de\ on$de inicia a saturação

Bipolar X MOS



Bipolar



MOS

Bipolar X MOS

Emissor	-	Source
Coletor	-	Dreno
Base	-	Gate
I_C	-	I_D
Gráfico I_C X V_{CE} (parametrizado por I_B)	—	Gráfico I_D X V_{DS} (parametrizado por V_{GS})

Bipolar X MOS

Corte	-	Corte
regiã Ativa	-	Saturação
$I_b = I_C/\beta$	-	$I_G=0$

Ativo $I_c = Is.exp(V_{be}/U_T)$	—	Saturação $I_D = \mu_n C_{OX}(W/2L)(V_{GS} - V_{TN})^2$
$V_{be} \approx 0,7$ V	—	V_{GS} depende da corrente I_D. Varia bastante

- O valor de V_{TN} é da ordem de 0,2 do V_{DD} que se deseja aplicar. Assim, para V_{DD} = 3V, V_{TN} será 0,6V
- o valor de $\mu_n C_{ox}$ é da ordem de 300 μA/V²

$$I_D = \mu_n \frac{W}{2L} C_{ox}(V_{GS} - V_{TN})^2$$

- A partir da relação acima, podemos escrever V_{GS} em função de I_D

$$V_{GS} = \sqrt{\frac{2I_D L}{\mu_n W C_{ox}}} + V_{TN}$$

Exemplo 3: considere que

- $\mu_n C_{ox}$=300 μA/V²,
- V_{TN} = 0,6V,
- (W/L) = 10
- I_D = 0,5mA.

Neste caso

$$V_{GS} = 0,58+0,6 = 1,18V$$

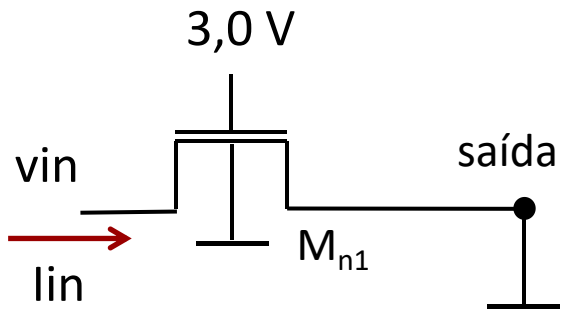
Quase o dobro de V_{TN}

Exemplo 4:

- a entrada vin varia de 0 V a 3,0 V
- V_{TN} = 1,0 V

Determine onde estão o dreno e o source?

Trace a curva I_{in} X Vin e marque na curva as regiões de operação do transitor (corte, triodo, saturação)

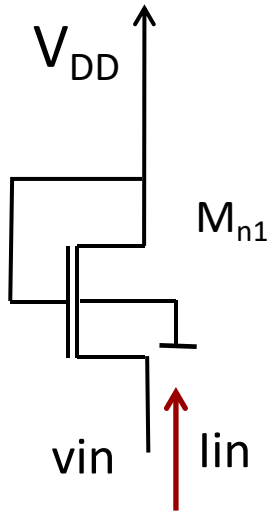


Exemplo 5:

- a entrada vin varia de 0 V a 3,0 V
- V_{TN} = 1,0 V; V_{DD} = 3,0V

Determine onde estão o dreno e o source?

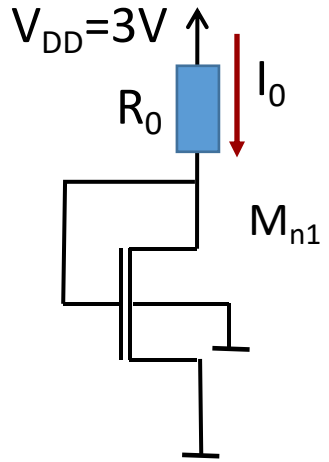
Trace a curva I_{in} X V_I e marque na curva as regiões de operação do transitor (corte, triodo, saturação)



Exemplo 6:

V_{TN} = 0,5 V; $\mu_n C_{ox}$= 800 μA/V²; (W/L)=10; V_{DD} = 3,0V

Determine o valor de R_0 para corrente I_0 ser de 1,0 mA



- ✓ source: menor tensão (lado de baixo)
- ✓ transistor em saturação
  - V_{GS} = 3V: forma canal do lado do source
  - V_{GD} = 0: não forma canal do lado do dreno

Podemos escrever então

$$I_D = \mu_n \frac{W}{2L} C_{ox}(V_{GS} - V_{TN})^2$$

$$I_D = 4m(V_{GS} - 0{,}5)^2 = 1m$$

$$(V_{GS} - 0{,}5)^2 = 1/4$$

$$(V_{GS} - 0{,}5) = \mp 1/2$$

$$V_{GS} = 1{,}0\ V \quad ou\ V_{GS} = 0\text{V (não é solução)}$$

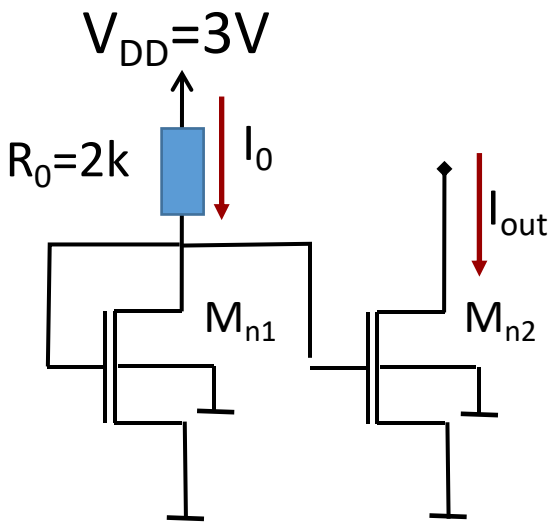
A queda de tenção em R_0 será de 2,0 V, portanto seu valor deverá ser de 2,0 kΩ

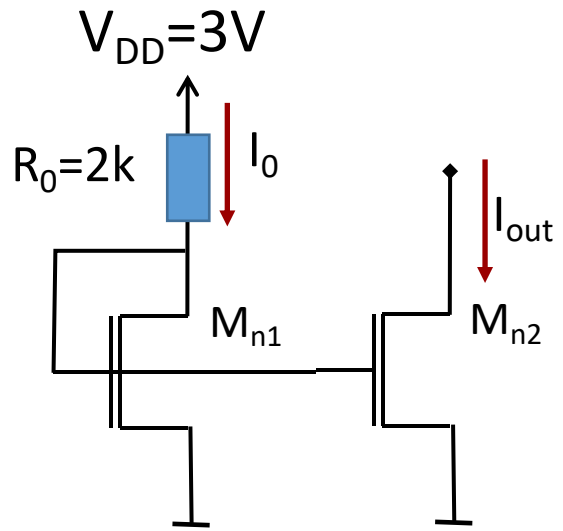
$$R_0 = 2{,}0\ k\Omega$$

Exemplo 7:

- Os transistore M_{N1} e M_{N2} são iguais

Qual o valor da corrente I_{out} na saída



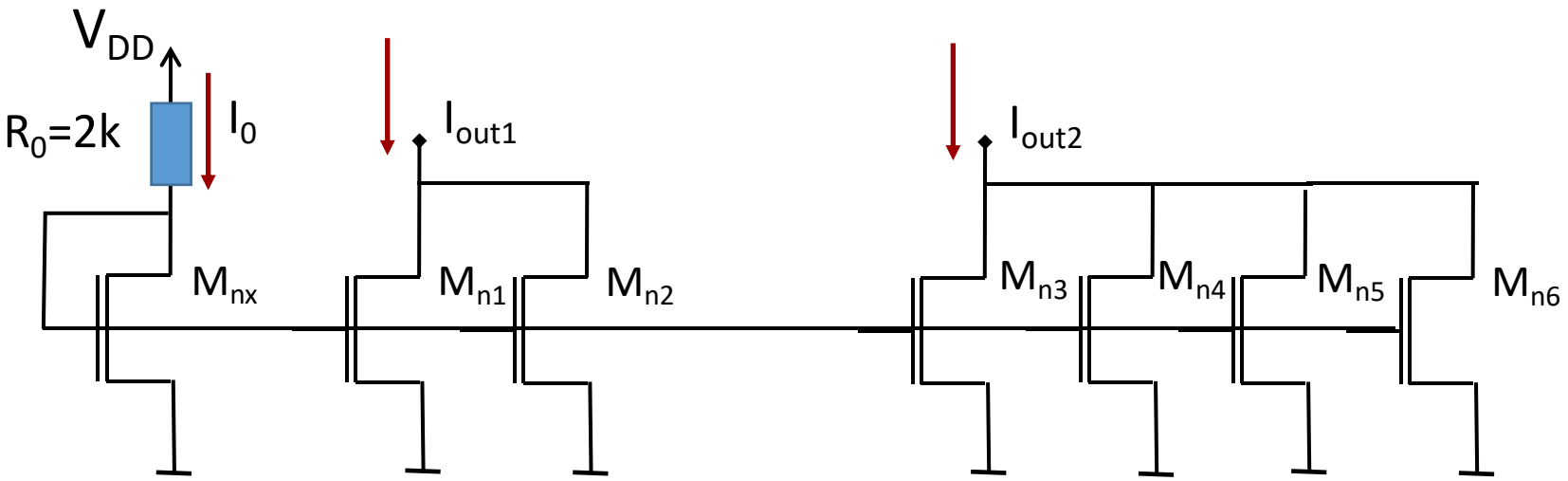


quando esta claro onde os bulks estão ligados, não precisa desenha-los

Exemplo 8:

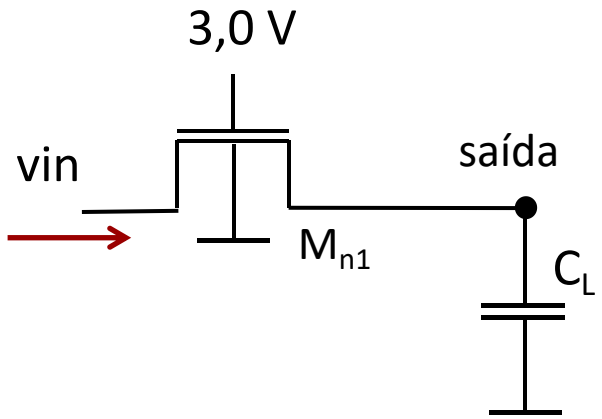
- Os transistore M_{Nx}, M_{N1}, M_{N2} ... são iguais

Qual o valor das correntes Iout1 e Iout21 na saída



Exemplo 9:

- a entrada vin varia de 0 V a 2,4 V
- V_{TN} = 0,5 V
- $V_{DS} \approx 0V$



- ✓ Com a entrada vin é no máximo 2,4V, o canal esta sempre formado no source
- ✓ como $V_{DS} \approx 0V$, se ha canal no source, deve haver também no dreno

Transistor na região linear

Equação na região linear

$$I_D = \mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN} - \frac{V_{DS}}{2})V_{DS}$$

Como $V_{DS} \approx 0V$, podemos escreve

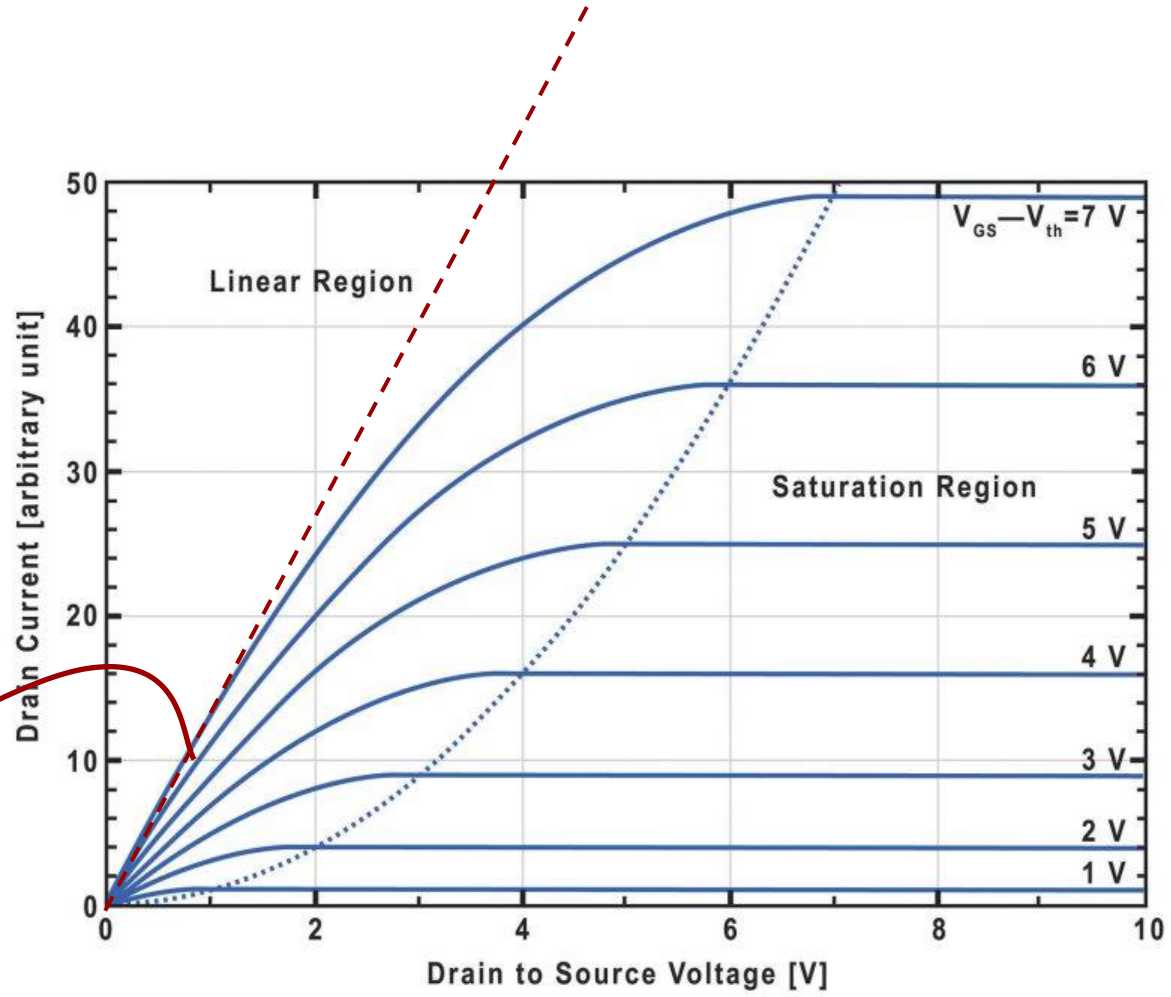
$$I_D \approx \mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN})V_{DS}$$

$$\frac{V_{DS}}{I_D} \approx \frac{1}{\mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN})}$$

Nestas condições, o transistor se comporta como um resistor com resistencia controlada por V_{GS}

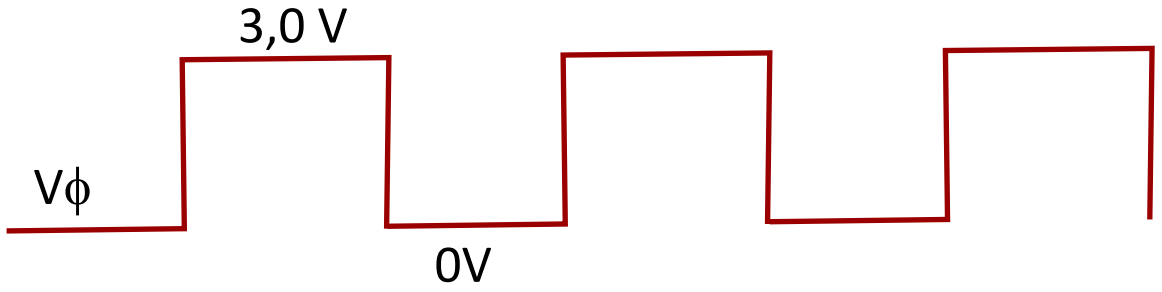
O transistor no inicio da região linear é um resistor

$$R_{TR} \approx \frac{1}{\mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN})}$$

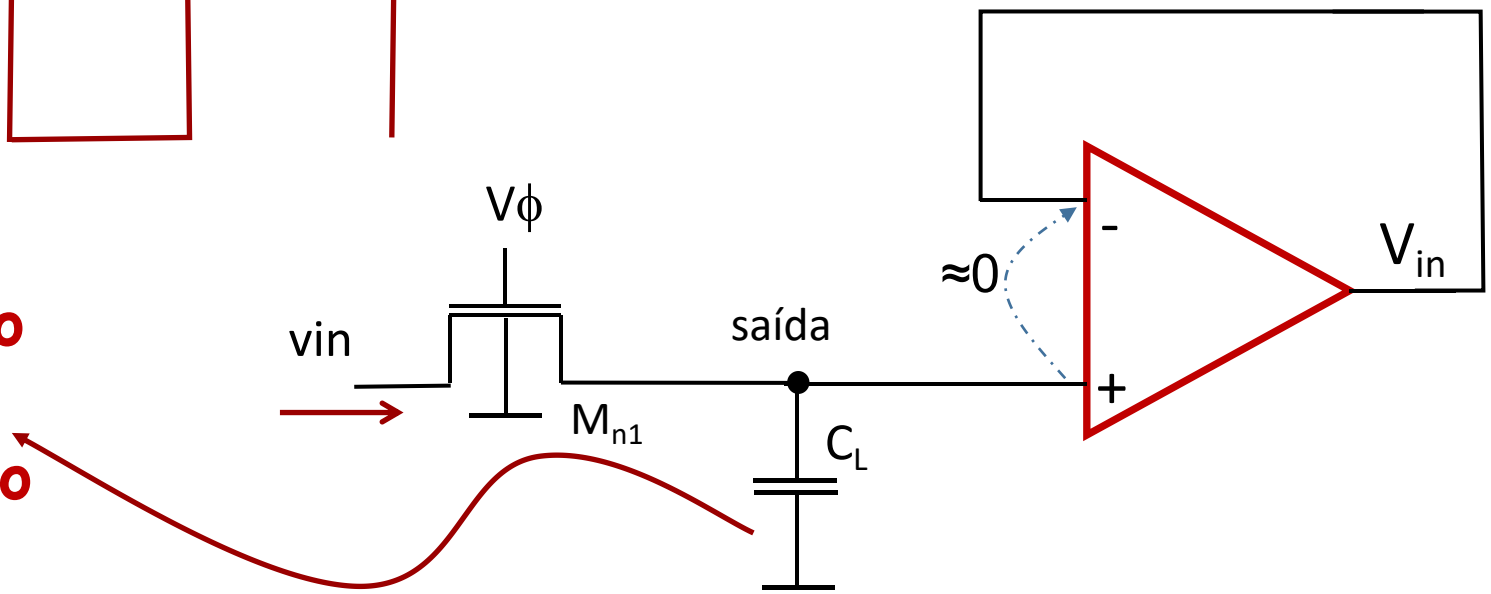


Sample-Hold (amostra - segura)

- ✓ Sinal de entrada v_{in} variando entre 0 e 2,4 V
- ✓ V_{TN} = 0,5 V
- ✓ Vϕ = 3,0 V: sinal de entrada é amostrado
- ✓ Vϕ = 0 V: sinal fica armazenado no capacitor C_L

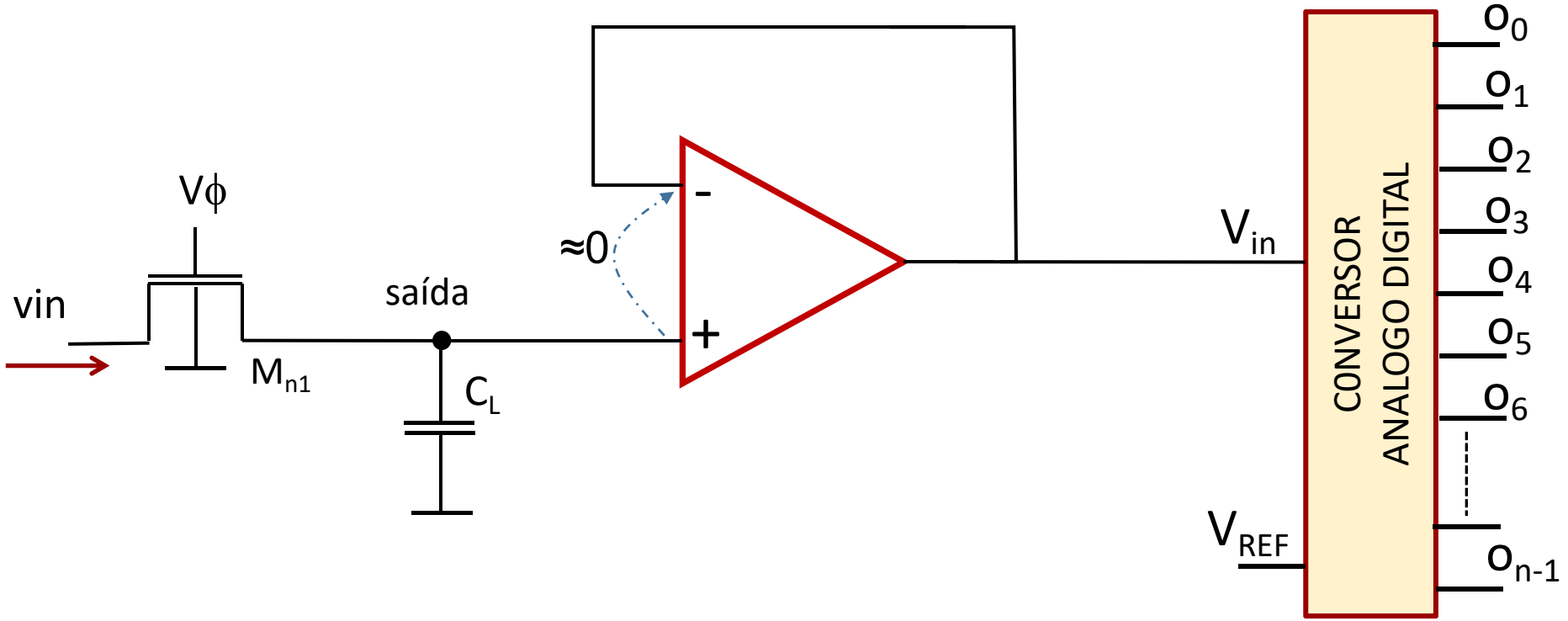


capacitor pode ser usado para armazenar informações por um curto intervalo (perde carga)

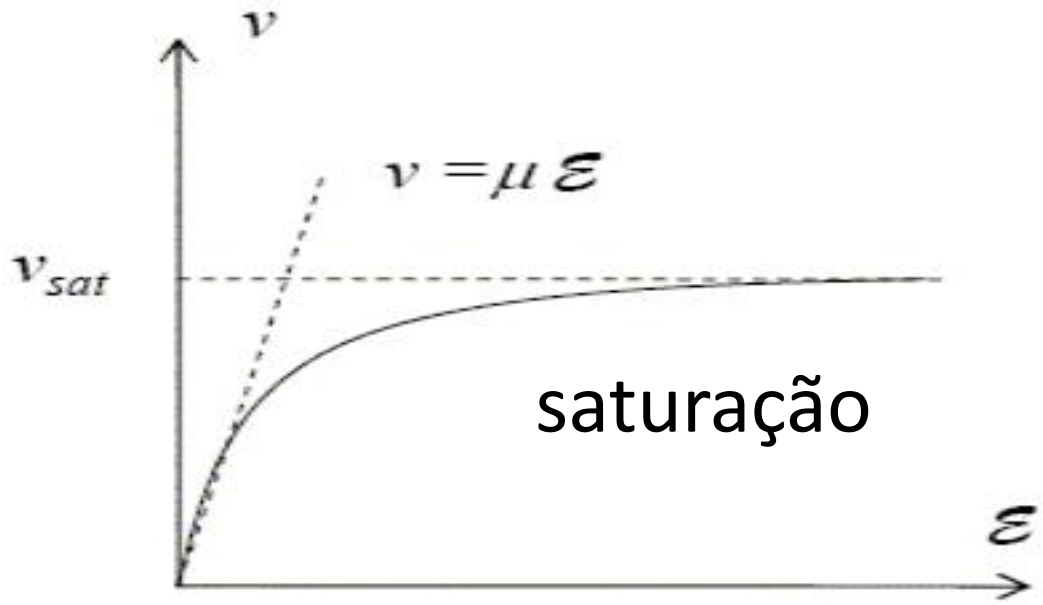


Sample-Hold (amostra - segura)

- ✓ Uso em conversores Analógico Digital (CAD)
- ✓ CAD converter um sinal analógico em uma representação binária
- ✓ é importante que a entrada do conversor fique estável durante o intervalo de converção



Mobilidade: variável



- **vamos considerar uma expressão mais elaborada para a velocidade do portador**

$$\vec{v}_{el} = \mu_n(|E|).\vec{E} \qquad onde \qquad \mu_n(|E|) = \frac{\mu_0}{1 + \frac{|\vec{E}|}{\mathcal{E}_C}}$$

$\mathcal{E}_C$: *campo elétrico crítico*

μ_0: mobilidade inicial

Corrente de Dreno (I_D)

$$I_D = -WQn\mu_n(|E|).\vec{\nabla}V = -WQn\frac{\mu_0}{1+|\vec{E}|/\mathcal{E}_C}\vec{\nabla}V$$

$$I_D = -WQn\frac{\mu_0}{1+\frac{\partial V_C}{\partial y}/\mathcal{E}_C}.\frac{\partial V_C}{\partial y}$$

$$I_D\left(1+\frac{\partial V_C}{\partial y}/\mathcal{E}_C\right) = -W\mu_0 Q_n\frac{\partial V_C}{\partial y}$$

$$I_D = -W\mu_0 Q_n\frac{\partial V_C}{\partial y} - \frac{I_D}{\mathcal{E}_C}\frac{\partial V_C}{\partial y} = -\left(W\mu_0 Q_n + \frac{I_D}{\mathcal{E}_C}\right)\frac{\partial V_C}{\partial y}$$

Corrente de Dreno (I_D)

$$I_D = -\left(W\mu_0 Q_n + \frac{I_D}{\mathcal{E}_C}\right)\frac{\partial V_C}{\partial y}$$

$$\int_0^L I_D\,\partial y = -\int_{V_S}^{V_D}\left(W\mu_0 Q_n + \frac{I_D}{\mathcal{E}_C}\right)\partial V_C$$

$$I_D L = -\int_{V_S}^{V_D} W\mu_0 Q_n \partial V_C - V_{DS}\frac{I_D}{\mathcal{E}_C}$$

$$I_D L + V_{DS}\frac{I_D}{\mathcal{E}_C} = I_D L\left(1 + \frac{V_{DS}}{L\mathcal{E}_C}\right) = -\int_{V_S}^{V_D} W\mu_0 Q_n \partial V_C$$

Corrente de Dreno (I_D)

A integral acima já foi avaliada e resulta em

$$\int_{V_S}^{V_D} W\mu_0 Q_n \partial V_C = \mu_0 W C_{ox}(V_{GS} - V_{TN} - \frac{V_{DS}}{2})V_{DS}$$

$$I_D L(1 + \frac{V_{DS}}{L\mathcal{E}_C}) = -\int_{V_S}^{V_D} W\mu_0 Q_n \partial V_C = \mu_0 W C_{ox}(V_{GS} - V_{TN} - \frac{V_{DS}}{2})V_{DS}$$

$$I_D = -\frac{1}{(1 + \frac{V_{DS}}{L\mathcal{E}_C})}\mu_0 \frac{W}{L} C_{ox}(V_{GS} - V_{TN} - \frac{V_{DS}}{2})V_{DS}$$

Para valores grandes de V_{DS}, $V_{DS} > L\mathcal{E}_{C,}$ teremos a expressão

$$I_D = -\frac{L\mathcal{E}_C}{V_{DS}}\mu_0\frac{W}{L}C_{ox}\left(V_{GS} - V_{TN} - \frac{V_{DS}}{2}\right)V_{DS}$$

$$I_D = -L\mathcal{E}_C\mu_0\frac{W}{L}C_{ox}(V_{GS} - V_{TN} - \frac{V_{DS}}{2})$$

Na saturação, a corrente I_D será

$$I_D = -L\mathcal{E}_C\mu_0\frac{W}{2L}C_{ox}(V_{GS} - V_{TN})$$

Nesse caso I_D varia linearmente com $(V_{GS} - V_{TN})$

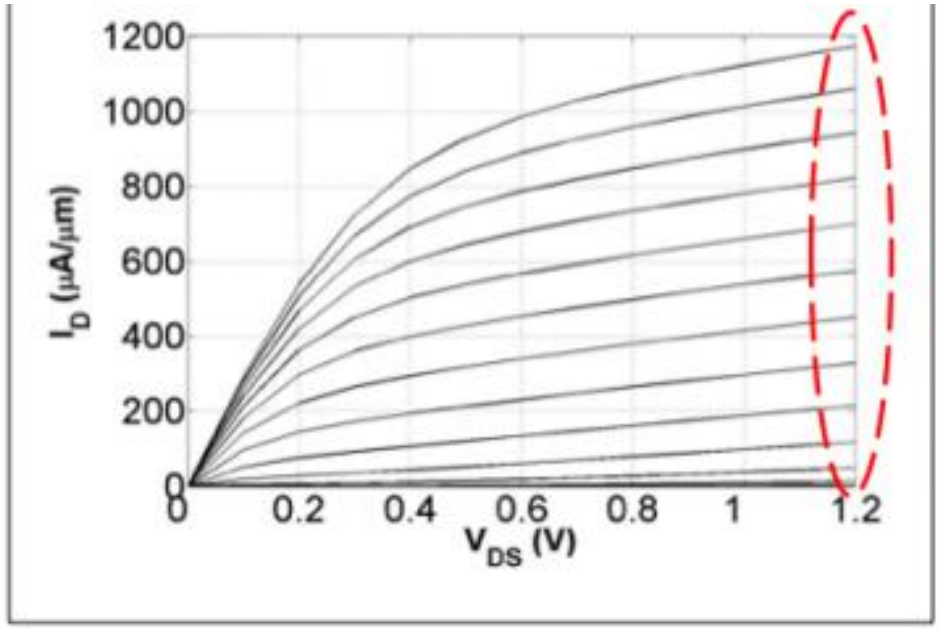
Essa relação linear pode ser confirma no gráfico abaixo (L ≈ 60nm)

- **L = 100 nm**
- $\mathcal{E}_C \approx 10\text{kV/cm}$

Teremos

- $L\mathcal{E}_C = 0{,}1\ \text{V}$

I_D proporcional a $(V_{GS}-V_{TN})$



I_D proporcional a $(V_{GS}-V_{TN})^2$

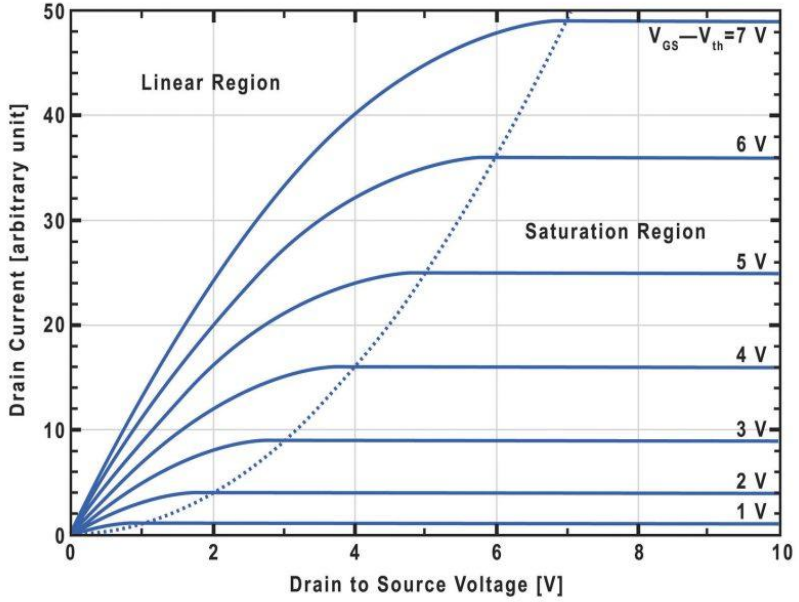
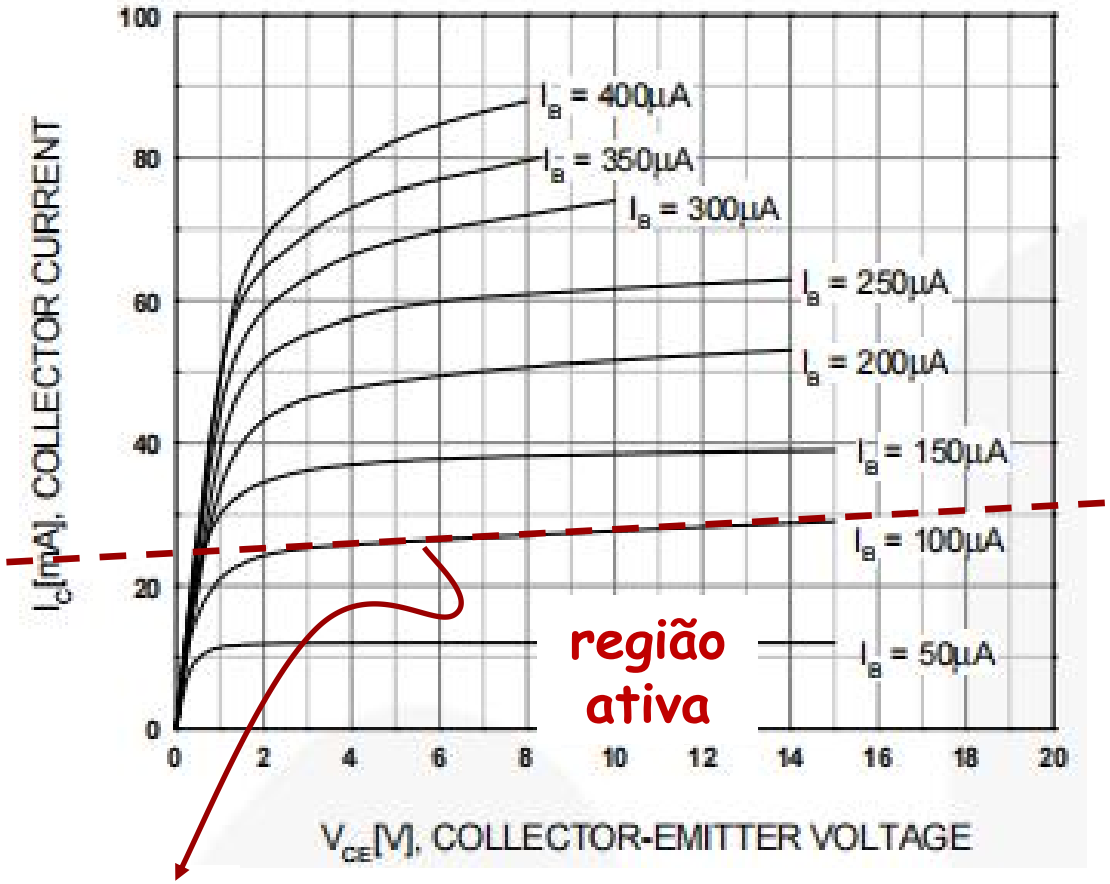


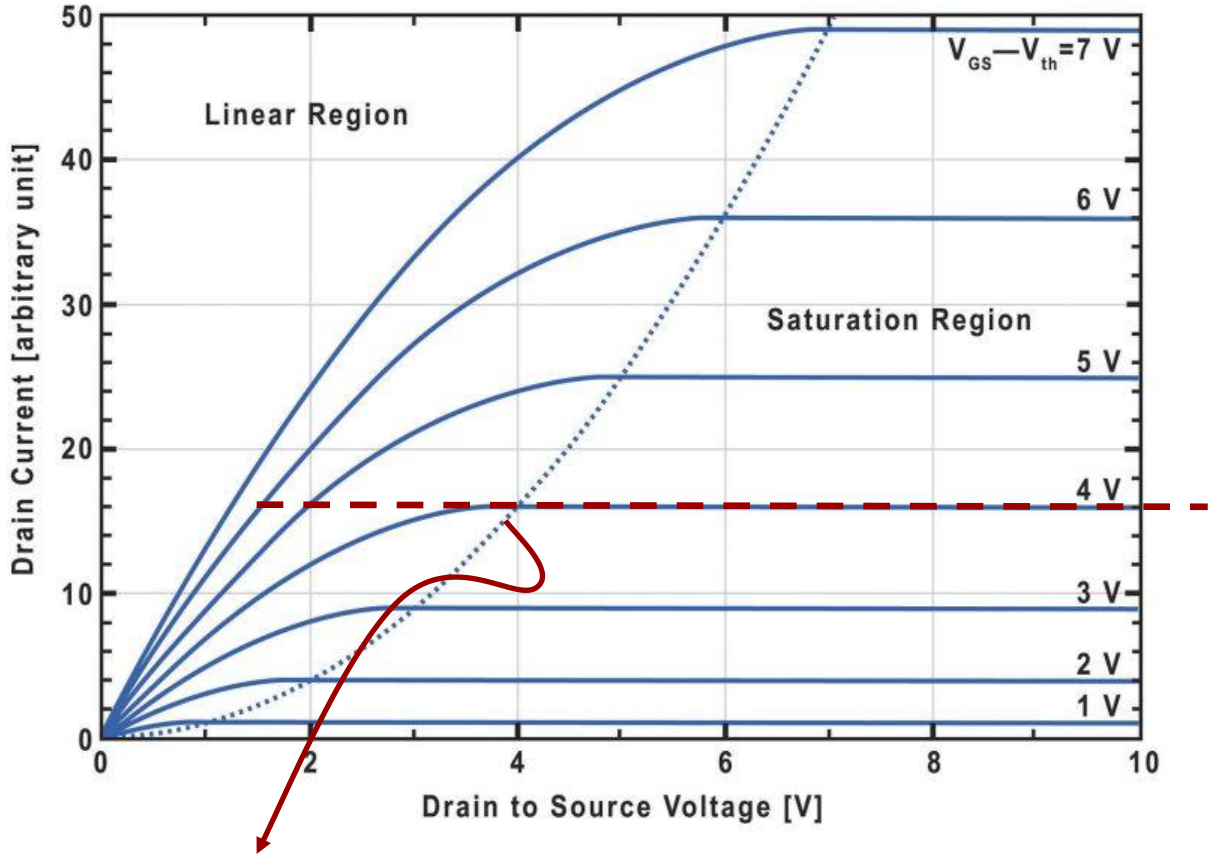
Fig. 4.3 Common source output characteristics of an n-channel. Si MOSFET with a gate length of $L \approx 60$ nm. The top curve is for $V_{GS} = 1.2$ V and the step is 0.1 V. Note that for large V_{DS}, the drain current increases linearly with gate voltage. This behavior is considered to be the signature of velocity saturation in the channel. The device is described in C. Jeong, D. A. Antoniadis and M.S. Lundstrom, "On Backscattering and Mobility in Nanoscale Silicon MOSFETs, *IEEE Trans. Electron Dev.*, **56**, pp. 2762-2769, 2009.

Modulação de Canal (MOS)



Efeito Early

Bipolar



Será mesmo horizontal

MOS

Efeito Early (NPN)

Condições de construção de um bipolar: condições aplicadas ao transistores para terem maior eficiência

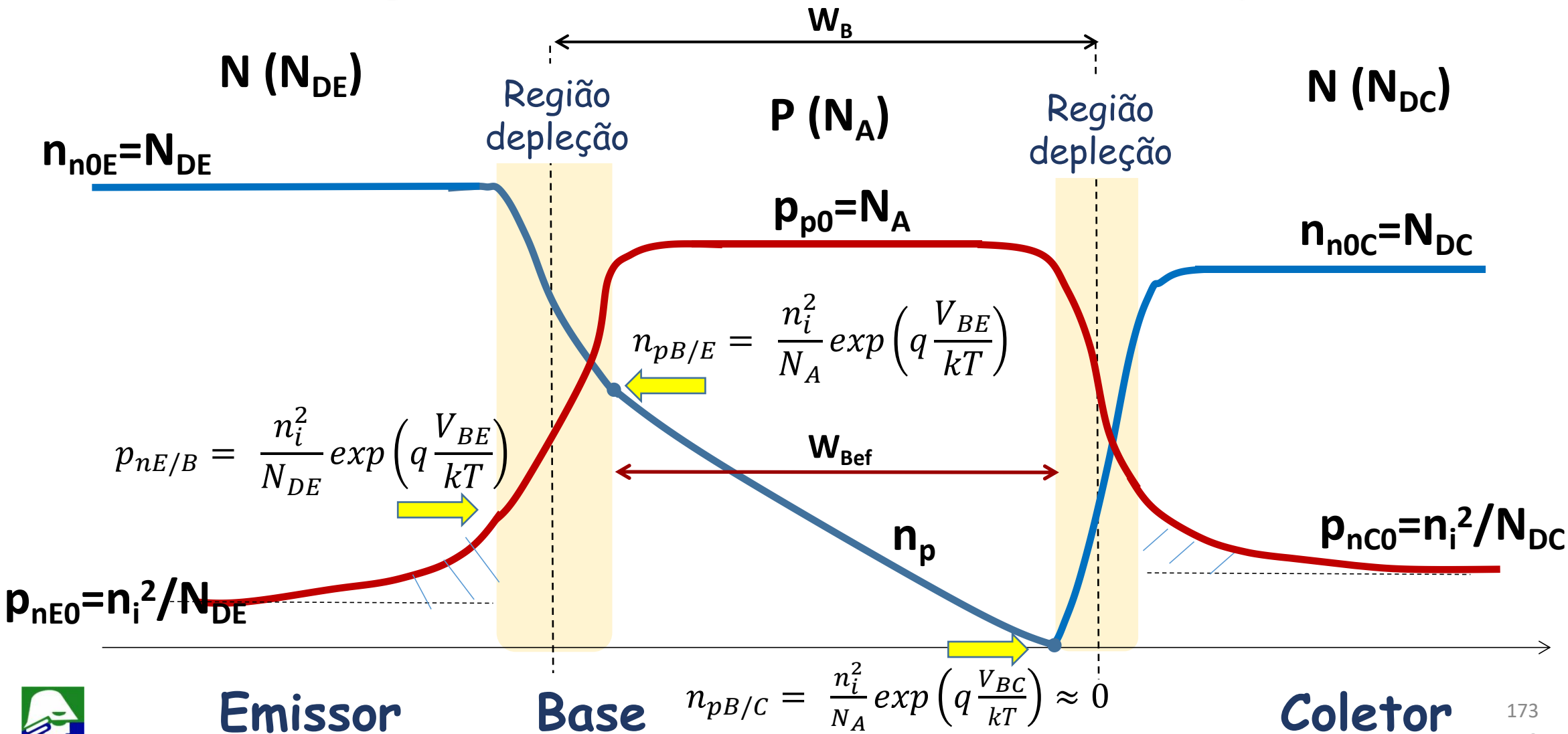
1. A largura da base do transistor W_B é pequena
2. A concentração de dopantes no emissor N_{DE} >> concentração na base N_A

Hipóteses aplicadas para a analise de um bipolar

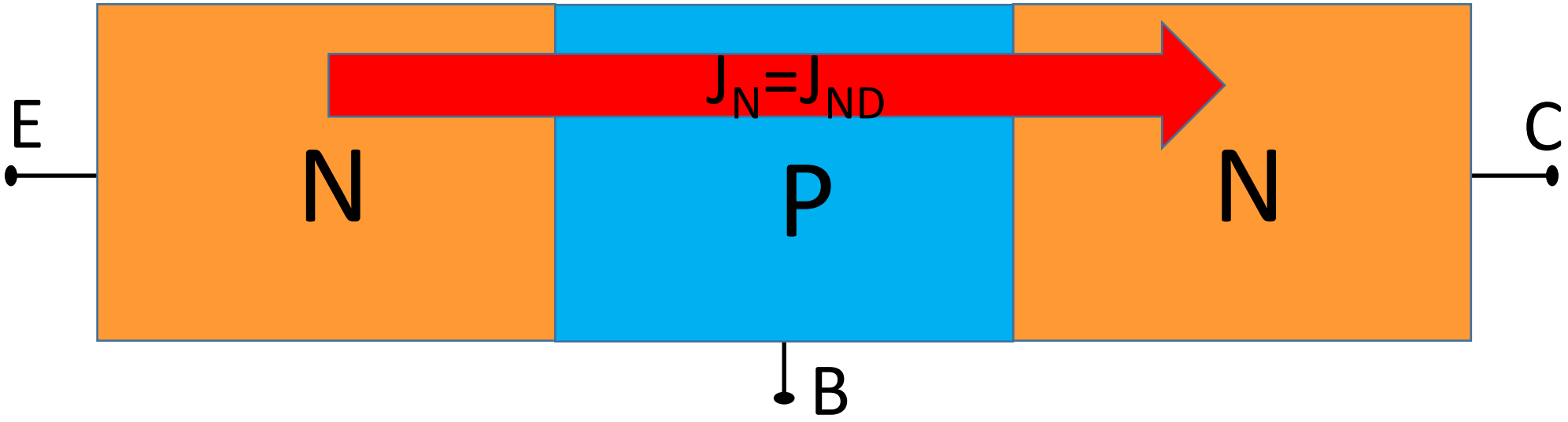
1. Há pouca recombinação eletrons/lacunas na base (concentração de eletrons na base varia linearmente)
2. A corrente de elétrons na base é bem maior do que a de lacunas
3. A corrente de elétrons na base é majoritariamente de difusão

Efeito Early (Bipolar NPN)

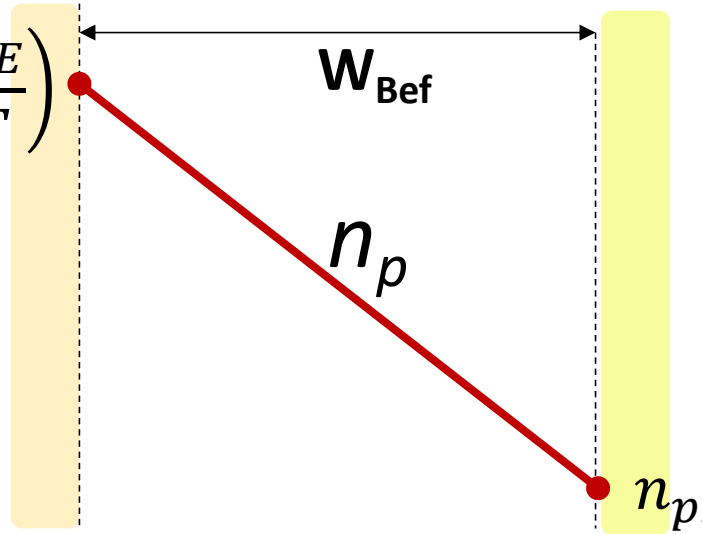
Transistor região ativa (NPN) - distribuição de portadores



Fluxo de elétrons (região ativa)



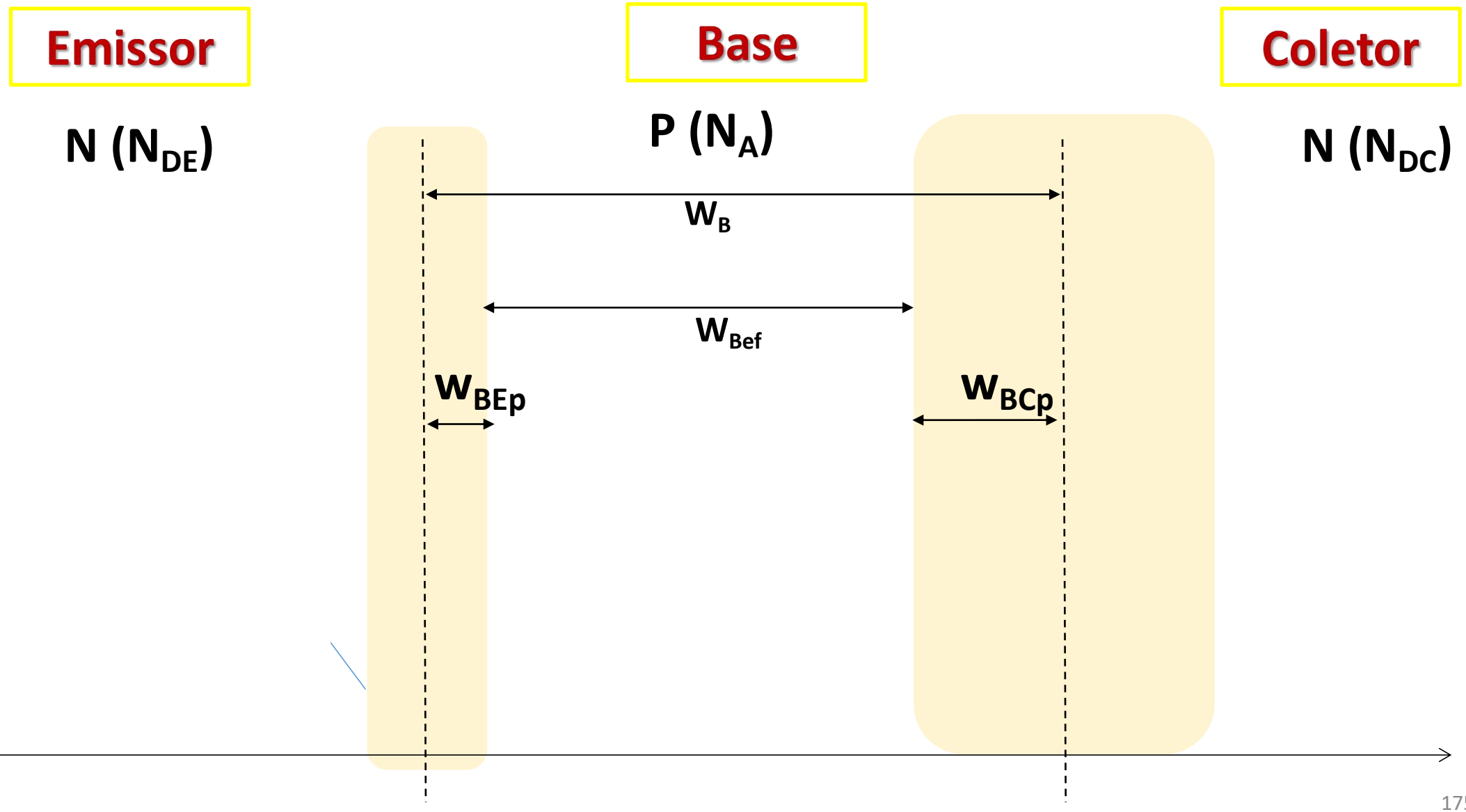
$$n_{pB/E} = \frac{n_i^2}{N_A} exp\left(q\frac{V_{BE}}{kT}\right)$$



elétrons

$$n_{pB/C} = \frac{n_i^2}{N_A} exp\left(q\frac{V_{BC}}{kT}\right)$$

Dois diodos unidos (D_{BE} conduzindo e D_{BC} cortado)



$$densidade\ de\ cor.\ coletor\ = J_C = J_{ND} = qD_n \frac{\partial n_p(x)}{\partial x} = qD_n \frac{\left(n_{pB/E} - n_{pB/C}\right)}{W_{Bef}}$$

$$J_C = J_{ND} = q \frac{n_i^2 D_n}{N_A W_{Bef}} \left[exp\left(q \frac{V_{BE}}{kT}\right) - exp\left(q \frac{V_{BC}}{kT}\right)\right]$$

$$J_C = J_{ND} = q \frac{n_i^2 D_n}{N_A W_{Bef}} exp\left(q \frac{V_{BE}}{kT}\right) \left[1 - exp\left(q \frac{V_{CE}}{kT}\right)\right]$$

V_{CE} (mV)	$exp(V_{CE}/U_T)$	$1-exp(V_{CE}/U_T)$
100	0.018	0.982
150	0.0025	0.9975
200	0,0003	0.9997

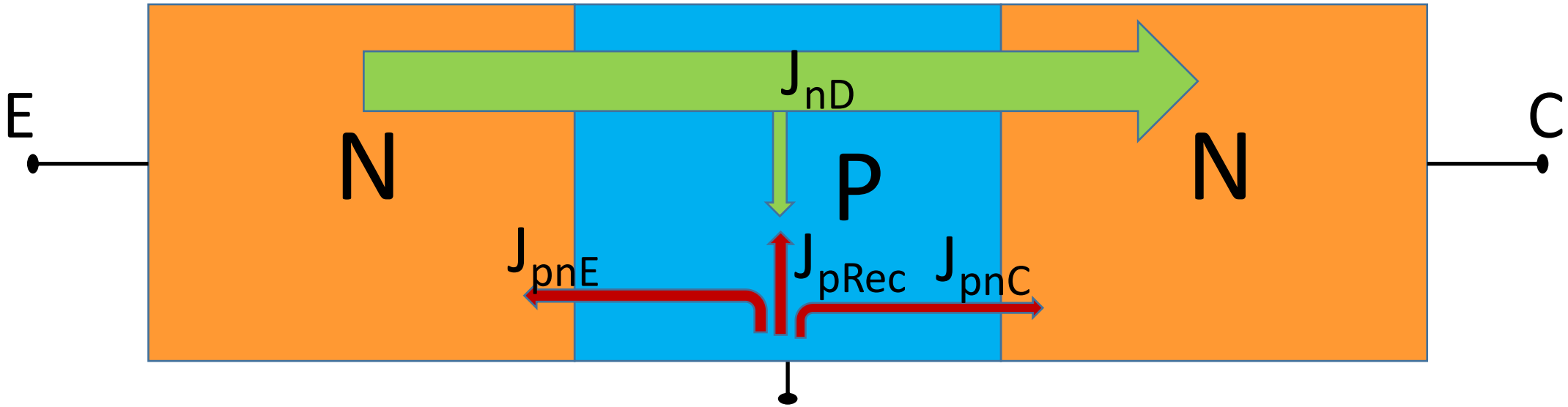
$$J_C = J_{ND} = q\frac{n_i^2 D_n}{N_A W_{Bef}} exp\left(q\frac{V_{BE}}{kT}\right)$$

Agora para obter a corrente de coletor devemos multiplicar pela Área efetiva da base a densidade de corrente

$$I_C = Area.J_C = Area.\, q\frac{n_i^2 D_n}{N_A W_{Bef}} exp\left(q\frac{V_{BE}}{kT}\right) = I_S exp\left(q\frac{V_{BE}}{kT}\right)$$

$$W_{Bef} = W_B - WBEp - WBCp$$

Correntes de lacunas (região ativa)



A corrente que entra pela base é de lacunas (base é silício P). Ela é composta de três termos:

$$J_{PB} = J_{PnE} + J_{PnC} + J_{PRec}$$

onde

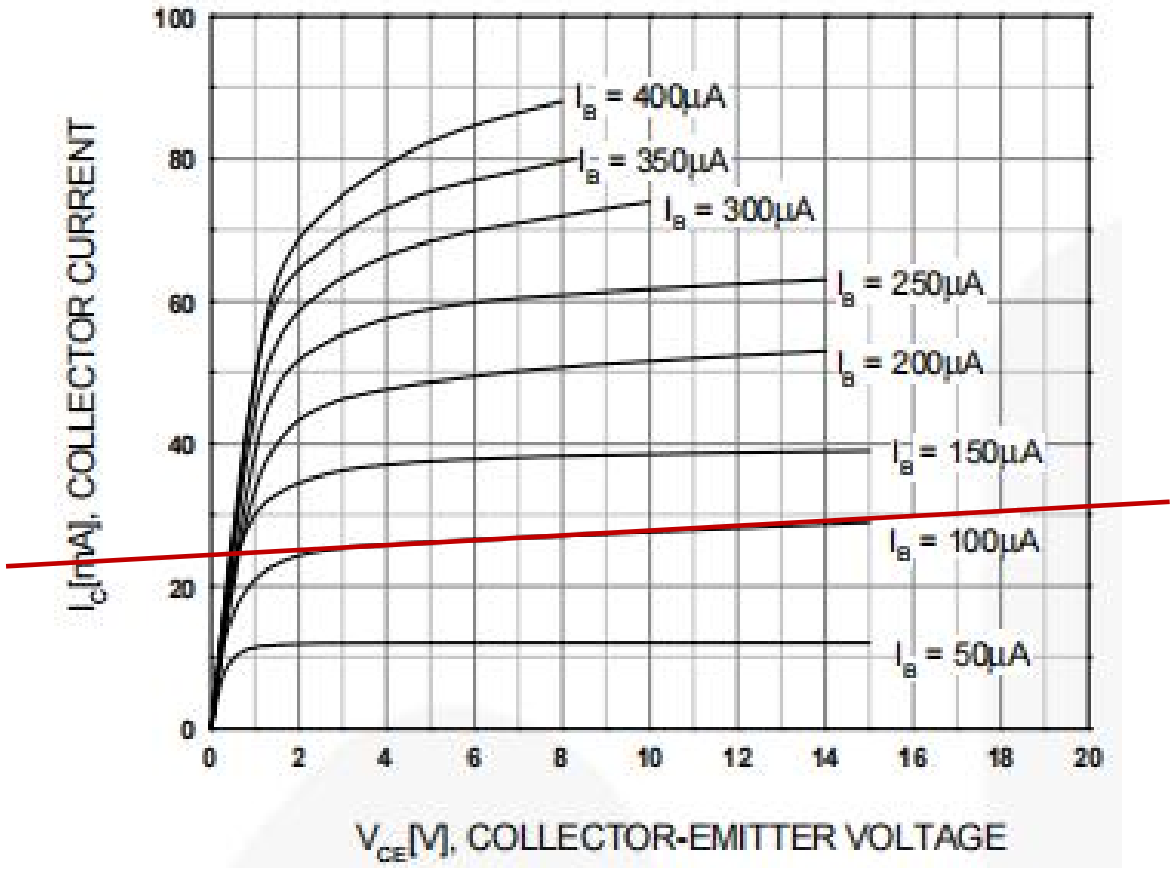
- J_{PnE}: corrente de lacunas injetadas no emissor. A corrente de lacunas injetada no emissor é igual a de um diodo conduzindo direto, dada por

$$J_{PnE} = qn_i^2 \frac{D_p}{N_{DE} L_p} \left[exp(q \frac{V_{BE}}{kT}) - 1 \right]$$

- J_{PnC}: corrente de lacunas injetadas no coletor. Esta corrente é desprezível, pois o diodo D_{BC} esta cortado
- J_{PRec}: Corrente de lacunas que recombinam na base

Efeito Early

Qual é a causa do efeito Early?



Parametrizado por I_B (BC546 - Fairchild)

Pelas deduções realizadas, a primeira vista, acreditamos que a corrente I_C é constante e igual a

$$I_C = Area.J_C = Area.qn_i^2 \frac{D_n}{N_A W_{bef}} exp\left(q\frac{V_{BE}}{kT}\right)$$

Para o transistor, temos que

$$V_{CE} = V_{BE} + V_{CB}$$

Na região ativa, o diodo D_{BE} esta conduzindo, portanto

$$V_{BE} \approx \text{const.}$$

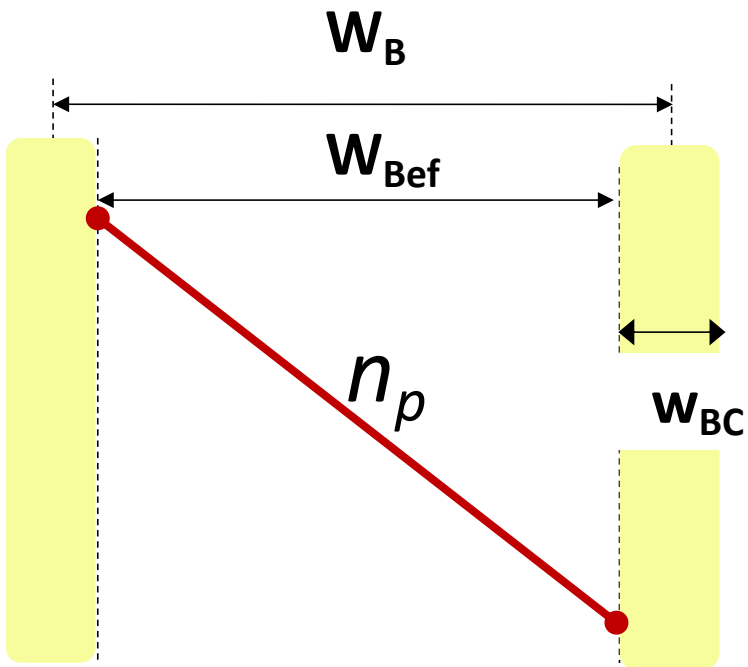
Dessa forma, qualquer variação em V_{CE} reflete em V_{BC}

$$\Delta V_{CE} \approx \Delta V_{CB}$$

Quando aumenta a tensão reversa de um diodo, a região de depleção aumenta

Emissor | **Base** | **Coletor**

$$n_{pB/E} = \frac{n_i^2}{N_A} exp\left(q\frac{V_{BE}}{kT}\right)$$



$$n_{pB/C} = \frac{n_i^2}{N_A} exp\left(q\frac{V_{BC}}{kT}\right)$$

$$w_{BC} = \sqrt{\frac{2\varepsilon_s}{q}\left(\frac{1}{N_{DC}} + \frac{1}{N_A}\right)(\phi_i + V_{CB})}$$

Assim se

V_{CE} aumenta → V_{CB} aumenta → tensão reversa no diodo D_{BC} aumenta → região de depleção Base/Coletor aumenta → largura efetiva da base diminui (W_{Bef})

$$J_C = qD_n \frac{\partial n_p(x)}{\partial x} = qD_n \frac{(n_{pB/E} - n_{pB/C})}{W_{Bef}}$$

$$I_C = Area.J_C = Area.qn_i^2 \frac{D_n}{N_A W_{Bef}} exp\left(q\frac{V_{BE}}{kT}\right)$$

Caso W_{Bef} diminua, I_C vai aumenta. Esse é o efeito Early

Modulação de Canal

1. Quando $V_{DS} = (V_{GS} - V_{TN})$ o canal desaparece perto do dreno e, em consequência, o transistor entra na saturação

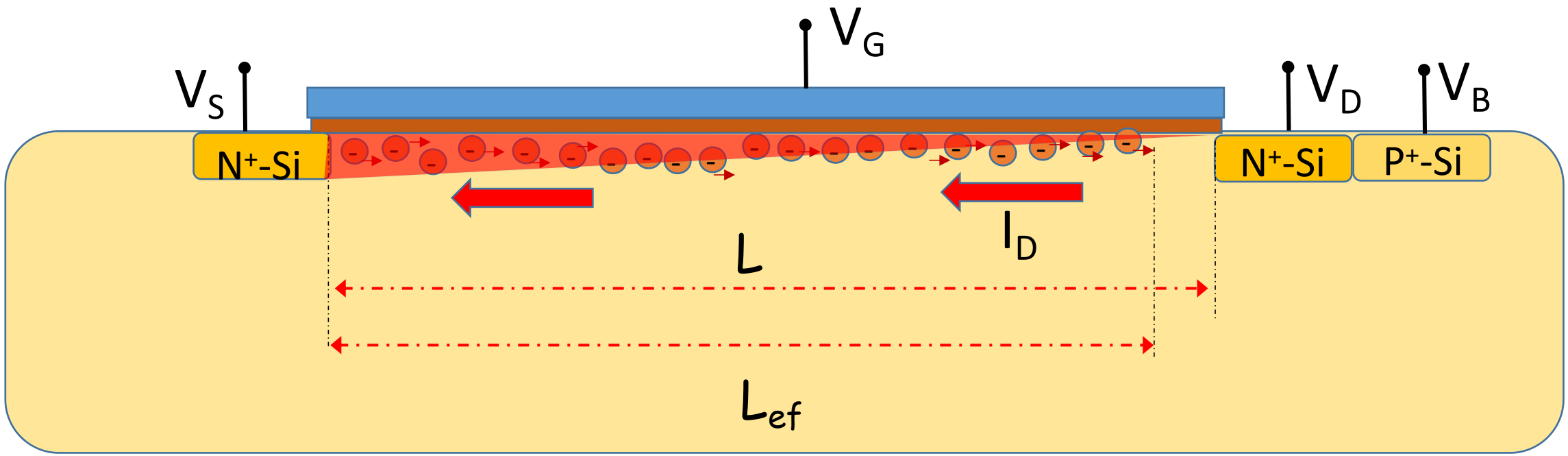
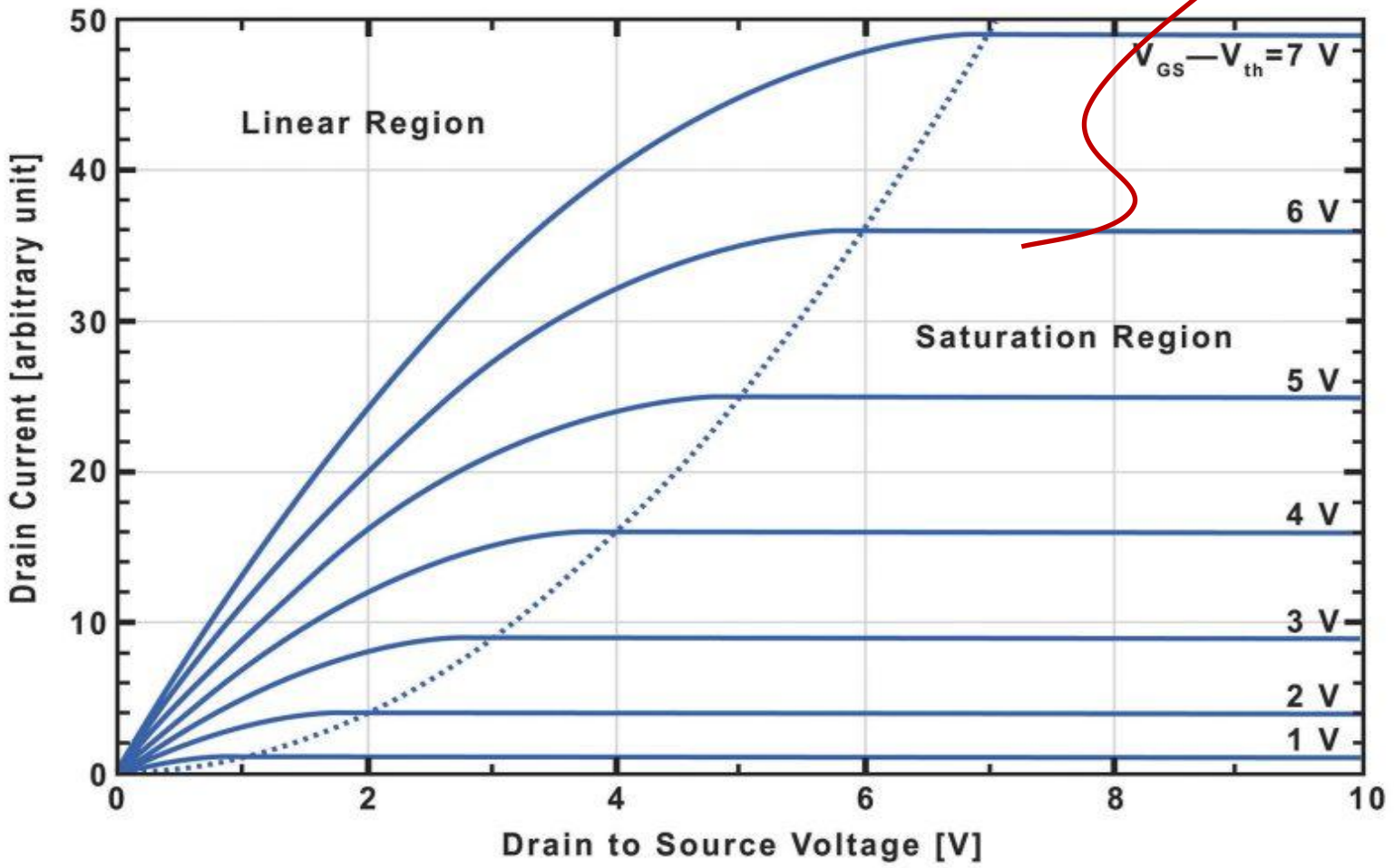


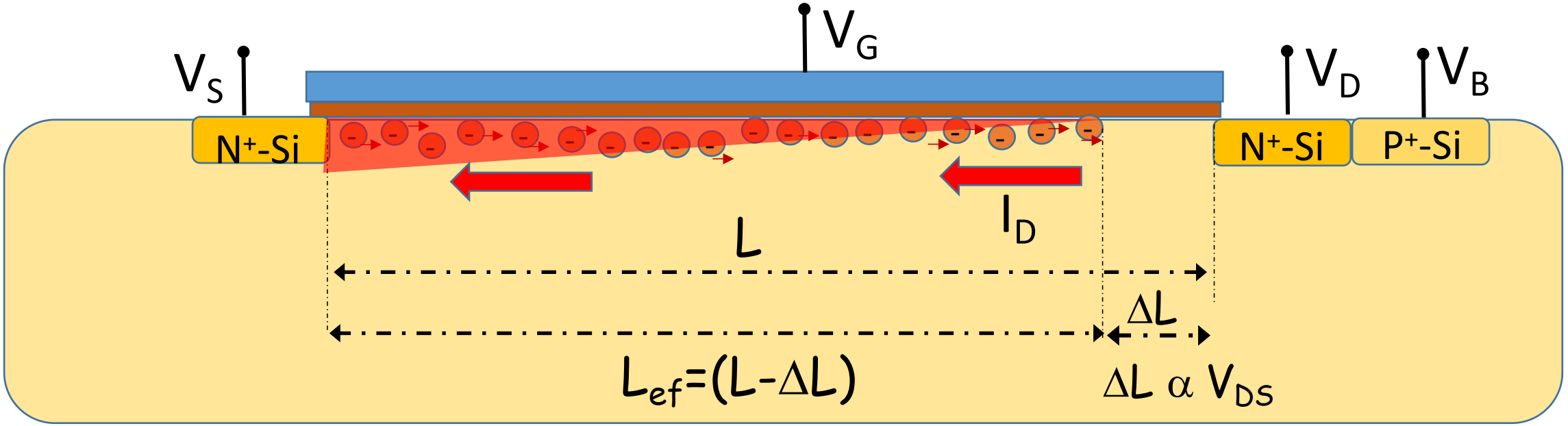
Gráfico de I_D x V_{DS} (parametrizado por V_{GS})

$$I_D = \mu_n \frac{W}{2L} C_{ox}(V_{GS} - V_{TN})^2$$



Modulação de Canal

2. A medida que V_{DS}, aumenta a região 'sem canal'. Isso é a chamada modulação de canal.



O L_{Ef} do transistor vai reduzindo e ele se comporta como se tivesse uma dimensão L menor

V_{DS} aumenta → L_{ef} diminui → I_D cresce

$$I_D = \mu_n \frac{W}{2Lef} C_{ox}(V_{GS} - V_{TN})^2$$

A modulaçaõ de canal é modelada através de um fator λ.

- Equação com modulação de canal

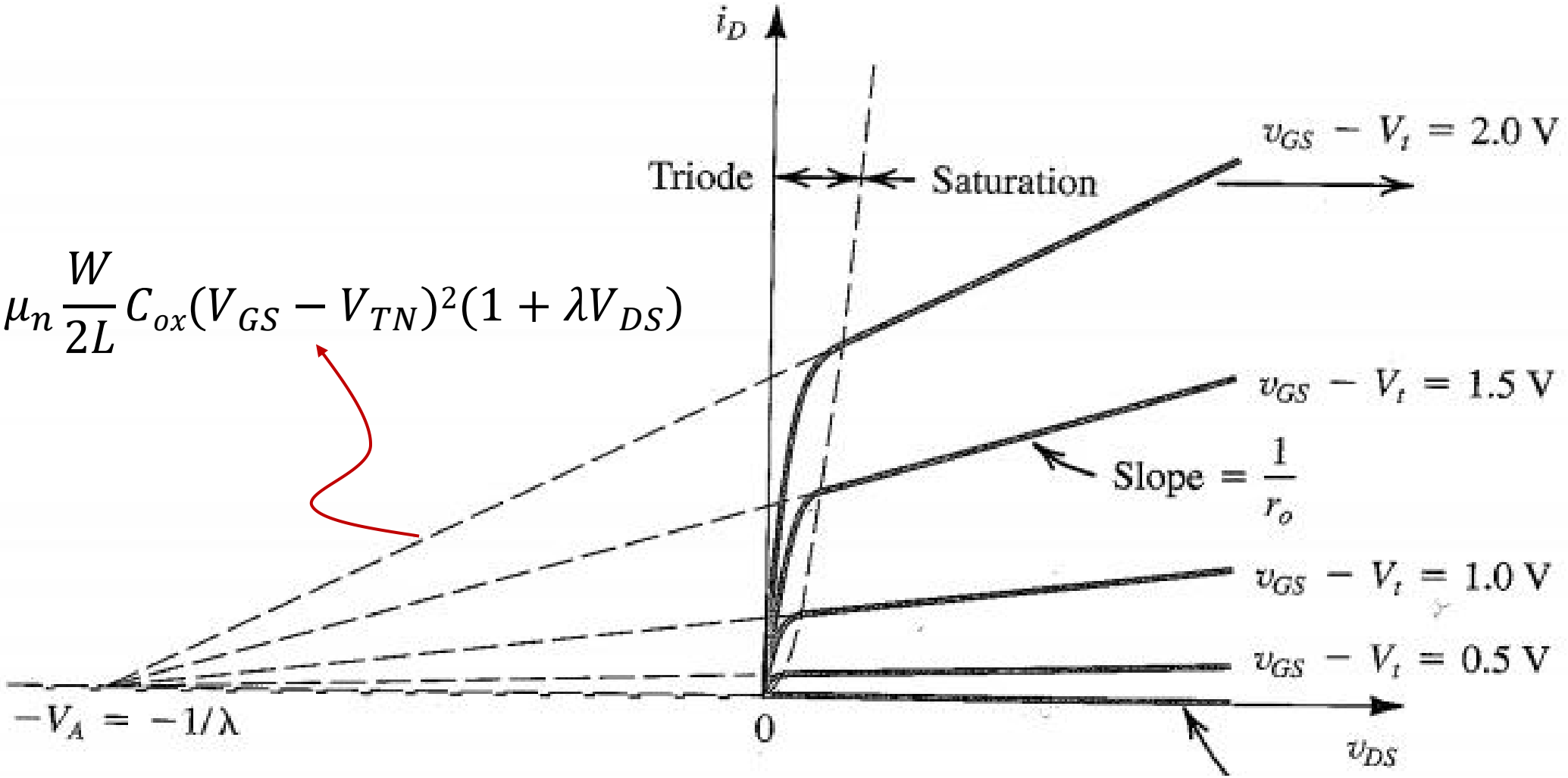
$$I_D = \mu_n \frac{W}{2L} C_{ox}(V_{GS} - V_{TN})^2(1 + \lambda V_{DS})$$

λ tem dimensão de 1/V e não depende, em primeira ordem, das tensões aplicadas. Seu valor é inversamente proporcional a L, ou seja

$$\lambda \, \alpha \, \frac{1}{L}$$

Modulação de Canal: I_{DS} x V_{DS}

$$I_D = \mu_n \frac{W}{2L} C_{ox}(V_{GS} - V_{TN})^2(1 + \lambda V_{DS})$$



Modulação de Canal

Considere a equação de saturação com modulaçao de canal

$$I_D = \mu_n \frac{W}{2L} C_{ox}(V_{GS} - V_{TN})^2(1 + \lambda V_{DS}) = 0$$

Para V_{GS} constante, a equação representa uma reta. Para qualquer valor de V_{GS}, a reta intercepta o eixo x em -1/λ

$$I_D = \mu_n \frac{W}{2L} C_{ox}(V_{GS} - V_{TN})^2(1 + \lambda V_{DS}) = 0 \quad \xrightarrow[(V_{GS}-V_{TN})\neq 0]{} \quad (1 + \lambda V_{DS}) = 0$$

$$V_{DS} = -\frac{1}{\lambda} = -V_A$$

Modulação de Canal

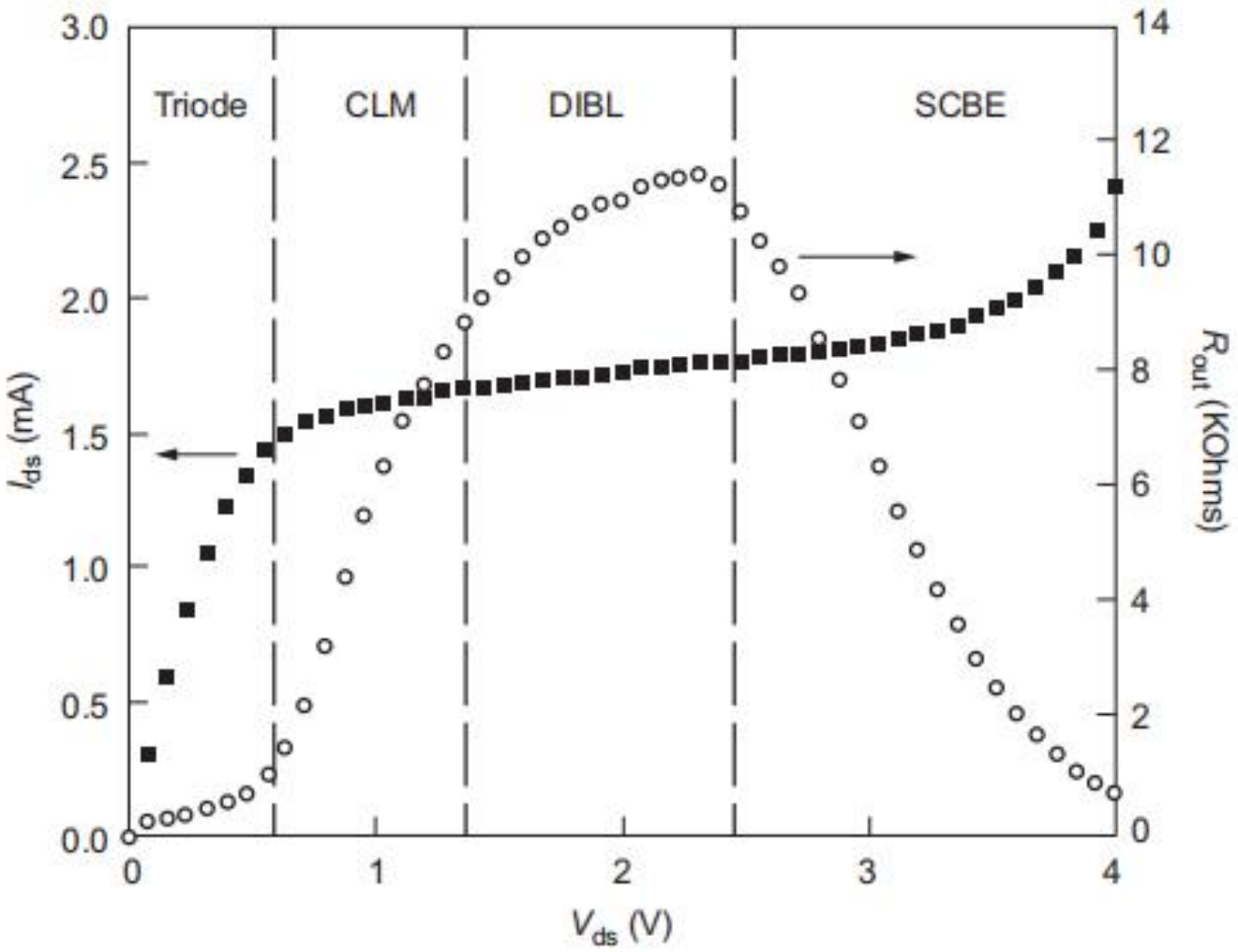
A modulação de canal causa na curva corrente x tensão um efeito similar ao efeito Early no transistor bipolar. Ambos os fenômenos, efeito Early e modulação, são causados pelas variações das dimensões efetivas; W_{Bef} no transistor bipolar e L_{ef} no transistor MOS.

Em analogia ao transistor bipolar, se chama também a V_A de tensão de Early

$$V_A = \frac{1}{\lambda} \propto L$$

Em projetos de CIs se controla a modulação de canal projetando o valor de L. Quanto maior L, menor a modulação (V_a entre 20 V a 200 V)

Outros fenômenos causam a variação de I_D com V_{DS}, principalmente em transistores com dimensões em nm. Veja que o valor de V_A não é constante neste caso.



- CLM: Channel Length Modulation
- DBIL: Drain Induced barrier Lowering
- SCBE: Substrate Current Induced Body Effect

Efeito da Polarização do Bulk no funcionamento do transistor

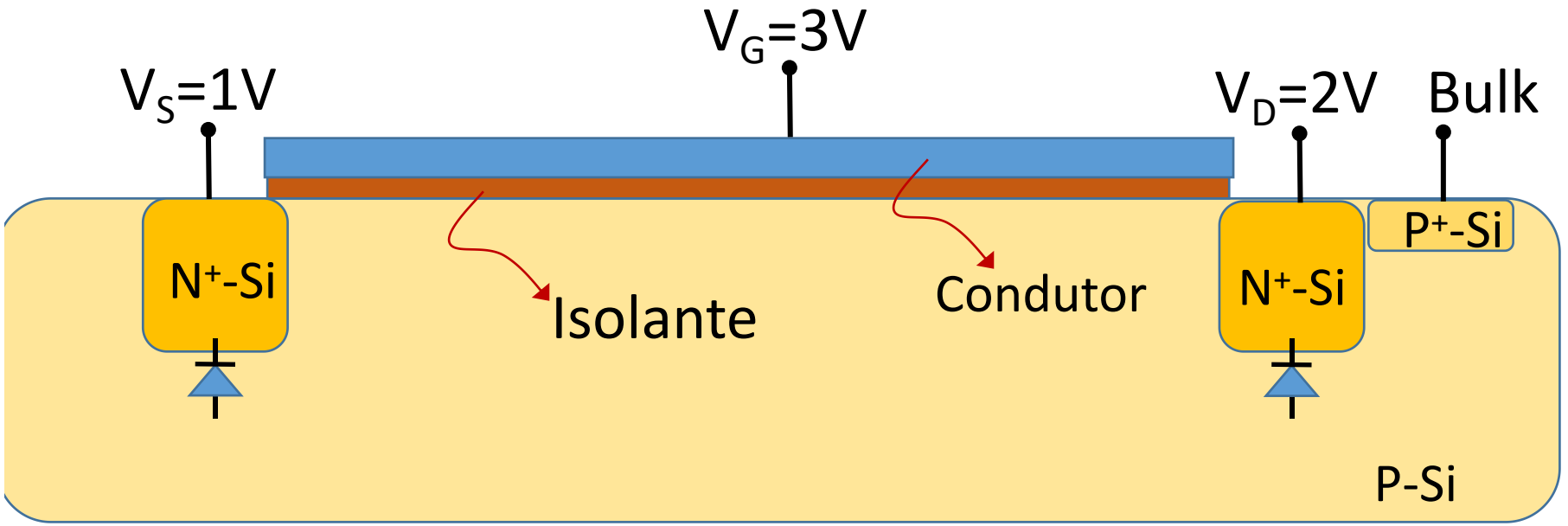
Considere o transistor nas seguintes condições (V_{TN} = 0,5V)

Nestas condições, a tensão de Bulk, V_B pode ser

V_{B1} = 0V

V_{B2} = 0,5

V_{B3} = 1,4 V



Em qualquer dessas situações o transistor funcionará e os diodos estarão reversos

Efeito de Corpo

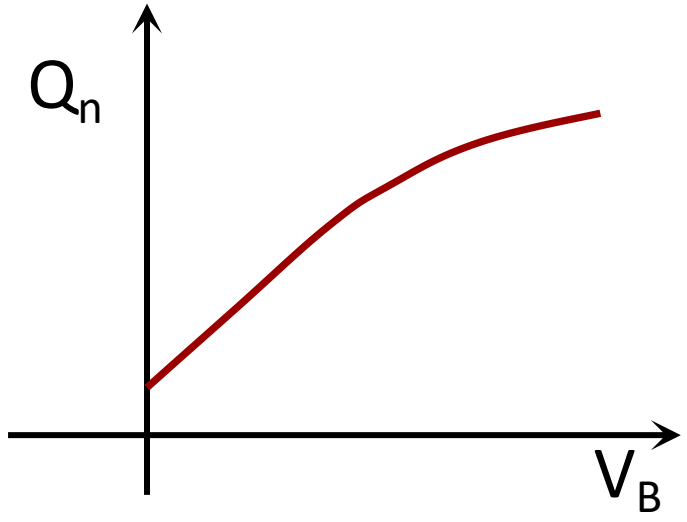
Vimos que a carga no canal é dada pela expressão

$$Q_n = C_{OX}(V_G - V_C - V_{TN})$$

para $V_{GC} > V_{TN}$

$$V_{TN} = V_{FB} + 2\phi_p + \frac{1}{C_{ox}}\sqrt{2\varepsilon_s q N_a\left(2\phi_p + V_C - V_B\right)}$$

Assim, se V_B aumenta, V_{TN} será menor e mais carga haverá no canal (maior corrente)

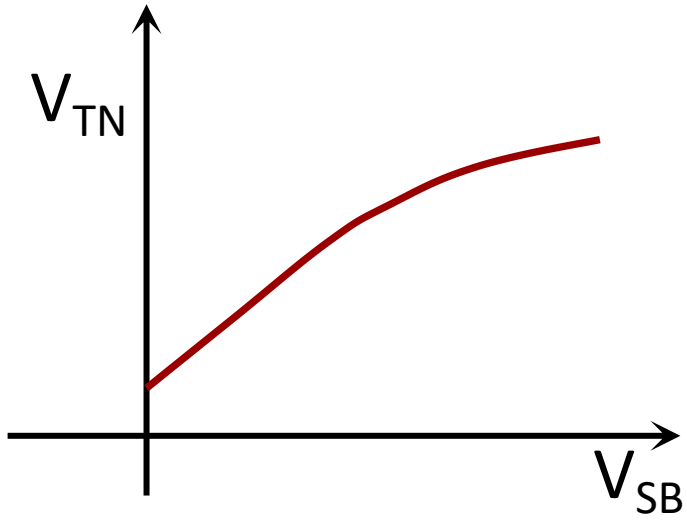


Efeito de Corpo

Havíamos simplificado o valor de V_{TN} para

$$V_{TN} = V_{TN0} + \gamma\left[\sqrt{(2\phi_p + \boldsymbol{V_S} - V_B)} - \sqrt{2\phi_p}\right] = V_{FB} + 2\phi_p + \frac{1}{C_{ox}}\sqrt{2\varepsilon_s q N_a (2\phi_p)}$$

Fica aqui explicito que o valor de V_{TN} dependerá de $(V_S - V_B) = V_{SB}$. Quanto maior V_{SB}, maior V_{TN} e mais dificil a condução do transistor

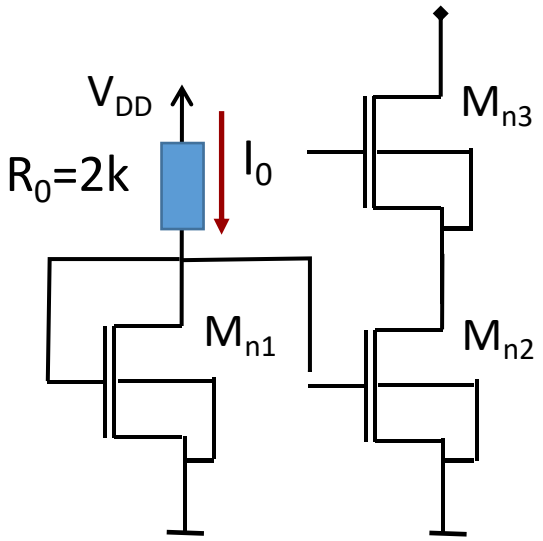


- $\gamma = \frac{\sqrt{2\varepsilon_s q N_a}}{Cox}$ é o parametro de efeito de corpo que indica tambem a dependencia de V_{TN} com (V_s - V_B)

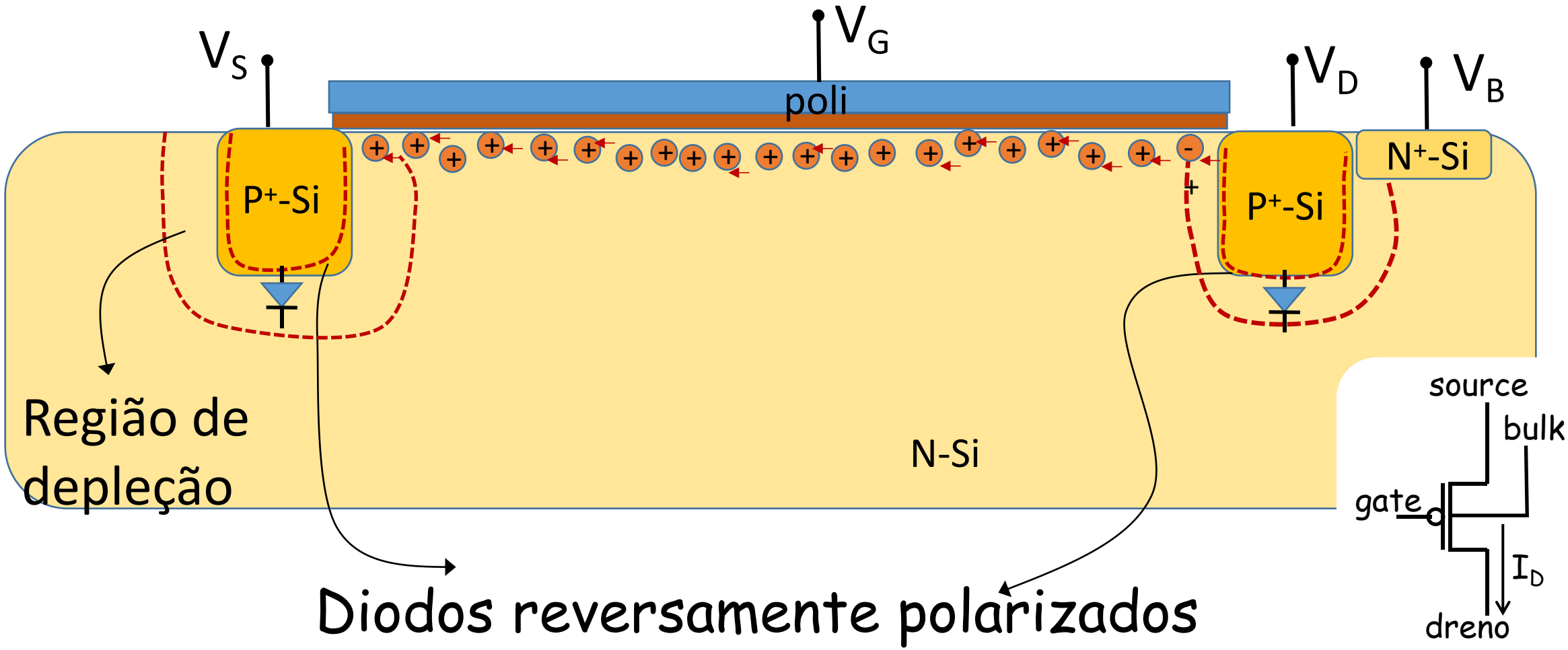
Veja que quanto menos dopado o corpo do transistor, N_a, menores variações temos em V_{TN}. A variação em V_{TN} não é pequena

Por que não ligar sempre o bulk ao source?

- **pode não ser permitido por construção**
- **aumenta a capacitancia do source**



Transistor PMOS

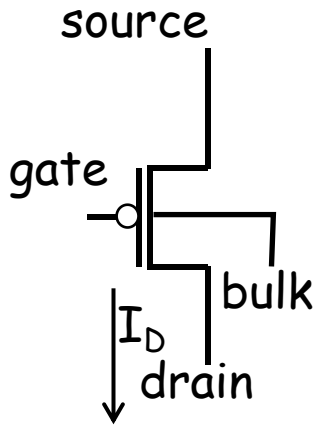


Transistor PMOS

- corpo é de Si-N
- canal é formado de lacunas
- dreno é o lado com menor tensão ($V_D < V_S$)
- V_S e $V_D < V_B$ para diodos não conduzirem
- tensão de threshold $V_{TP} < 0$ (transistor enriquecimento)
- $V_{GS} < V_{TP}$ para formar canal

Regiões de Operação do Transistor PMOS

(V_{TP} < 0 transistor enriquecimento)



1. **Corte (V_{GS}>V_{TP})**: o canal não se forma abaixo do gate

$$I_D = 0$$

2. **Região Linear ou triodo ((V_{GS}<V_{TP}) ∧ {(V_{GD}<V_{TP}) ou V_{DS}<(V_{GS}-V_{TP})})**: canal se forma abaixo de todo o gate

$$I_D = \mu_p \frac{W}{L} C_{ox}(V_{GS} - V_{TP} - \frac{V_{DS}}{2})V_{DS}$$

3. **Região Saturação ((V_{GS}<V_{TP}) ∧ {(V_{GD}≥V_{TP}) ou V_{DS} ≥ (V_{GS}-V_{TP})})**: canal se forma abaixo do gate, exceto próximo ao dreno

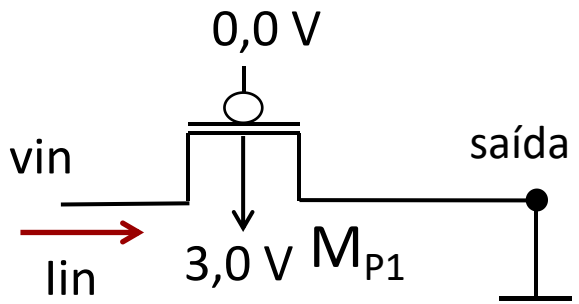
$$I_D = \mu_p \frac{W}{2L} C_{ox}(V_{GS} - V_{Tp})^2(1 - \lambda V_{DS})$$

Exemplo 10:

- a entrada vin varia de 0 V a 3,0 V
- V_{TP} = -1,0 V

Determine onde estão o dreno e o source?

Trace a curva I_{in} X Vin e marque na curva as regiões de operação do transitor (corte, triodo, saturação)

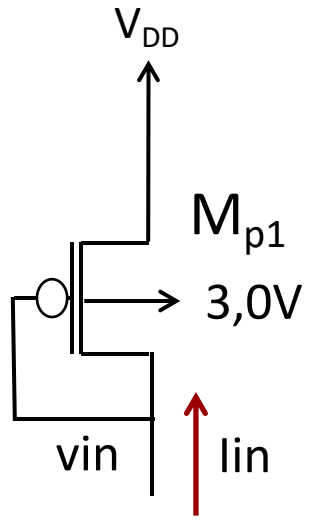


Exemplo 6:

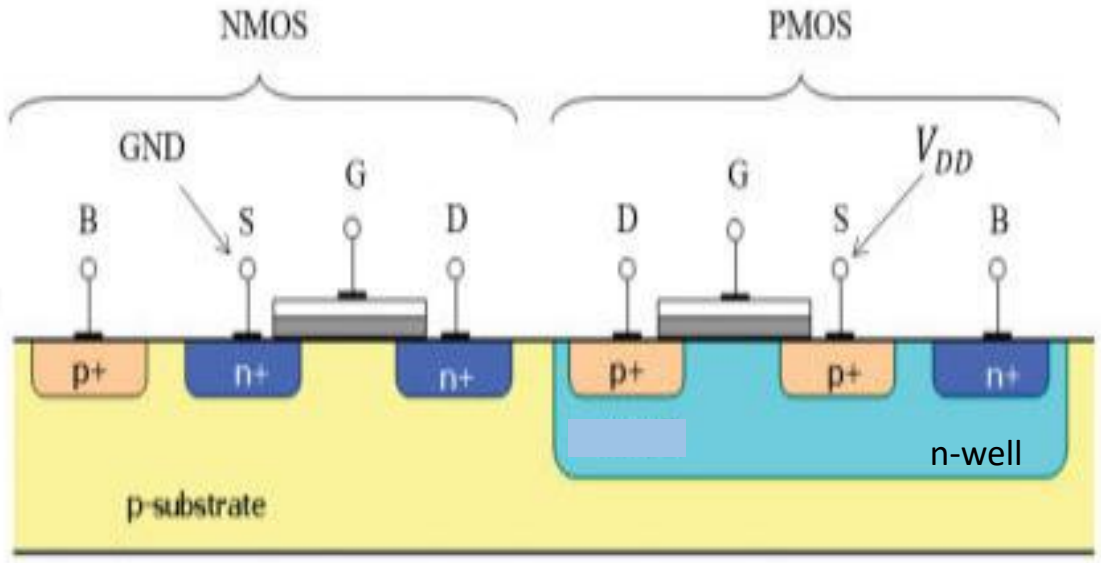
- a entrada vin varia de 0 V a 3,0 V
- V_{TP} = -1,0 V; V_{DD} = 3,0V

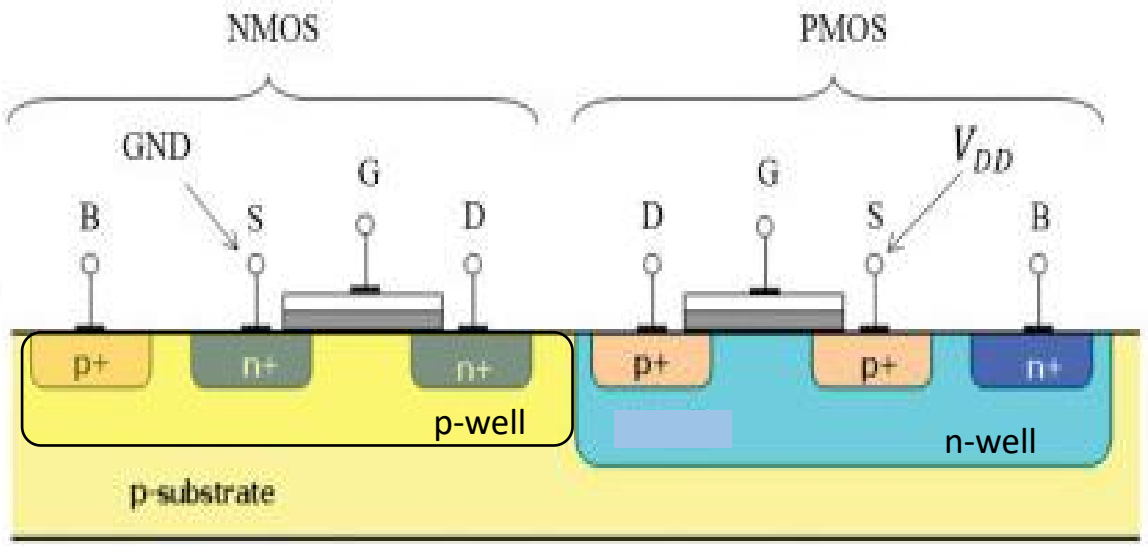
Determine onde estão o dreno e o source?

Trace a curva I_{in} X Vin e marque na curva as regiões de operação do transitor (corte, triodo, saturação)



Implementação CMOS: Bulk

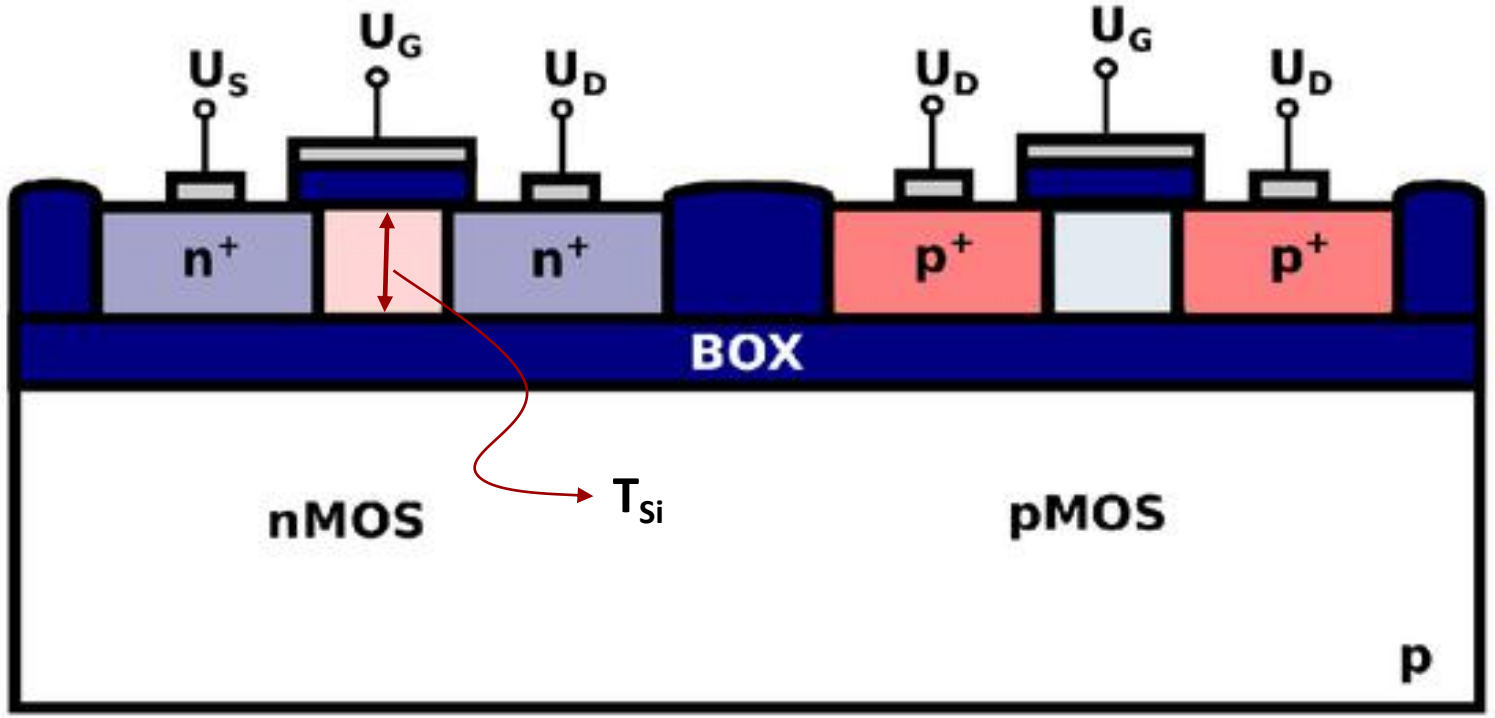




Um poço apenas: tecnologia mais simples. Pderia ser n-substrate e p-well

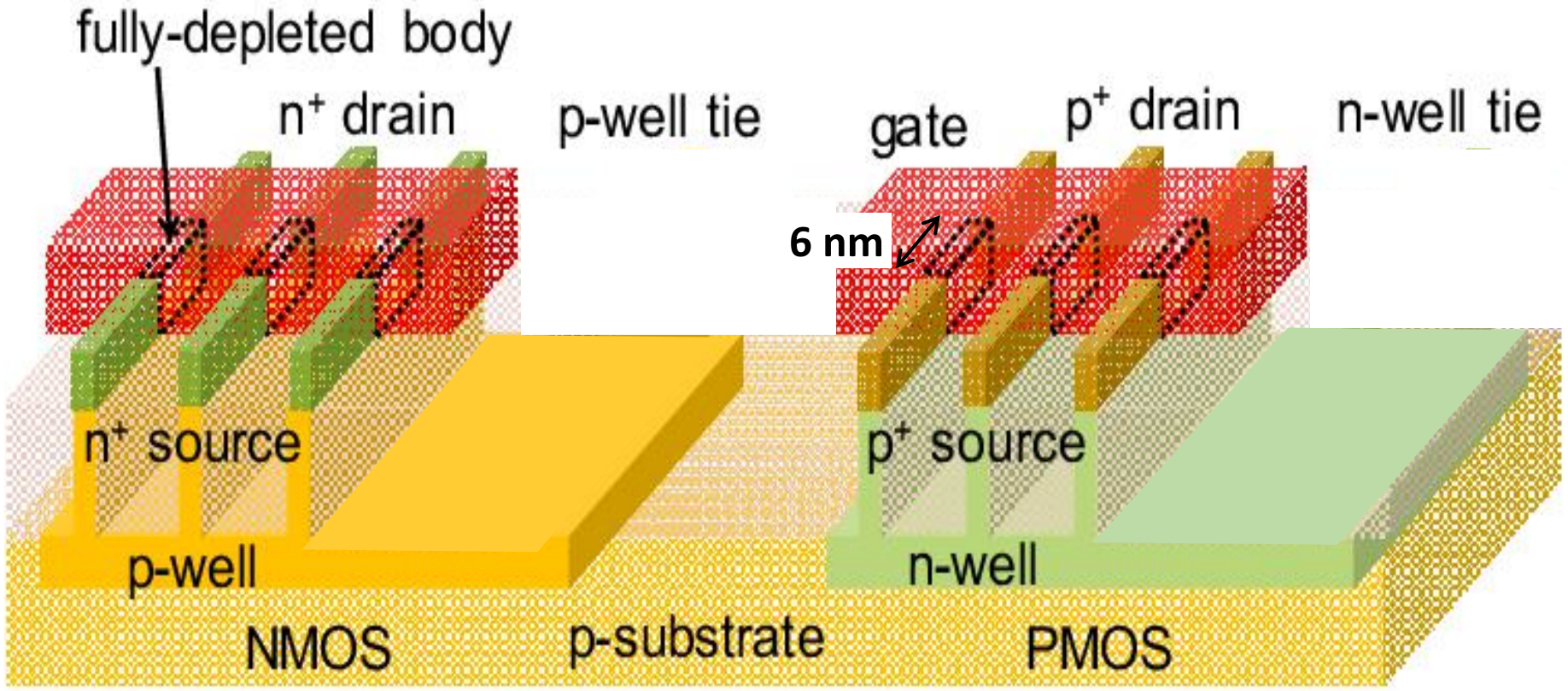
Dois poços (twin well): permite ajustar a dopagem dos poços para otimizar os transistores

Implementação CMOS: SOI (Silicon on Isolator)



PD: Parcially Depleted
FD: Fully Depeleted (T_{Si} pequeno): maior controle do gate sobre o canal

Implementação CMOS: Multi-Gate



FINFET, Double Gate, TriGate: permite que o gate tenha um maior controle sobre o canal, mesmo para dimensões nanometricas

Compact Models: modelos utilizados em simuladores

High accuracy in compact models is a essential feature for the “First wafer success” which has become the norm for microelectronic industry in the past dozen years, in spite of the rising technology complexity and circuit size and variety

Compact device model of an device describes its terminal behavior in terms of the current-voltage ($I - V$), capacitance-voltage ($C - V$), and the carrier transport processes within the device.

All compact MOSFET models start with a “core model” that models a prototype very long-channel transistor. It represents about 10% to 20% of the overall model code, both in terms of execution time as well as the number of lines. For the other 80% to 90% of the models used in an IC, the accuracy is achieved with numerous add-on “real-device models” as shown in Figure 1.11 . With the CMOS technology aggressively scaled, the real-device effects have become the dominant, not the secondary, effects, and the real-device models determine the accuracy of circuit simulation.

Compact Models: modelos usados em simuladores

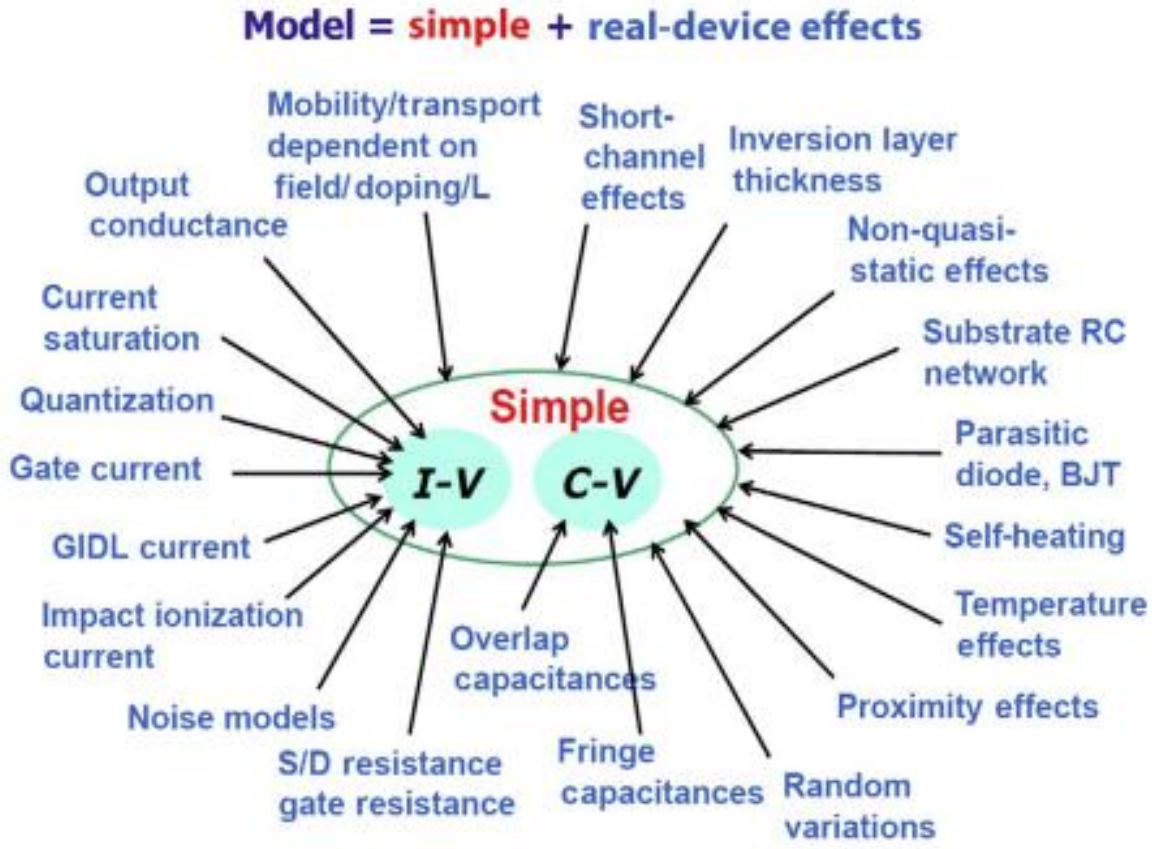


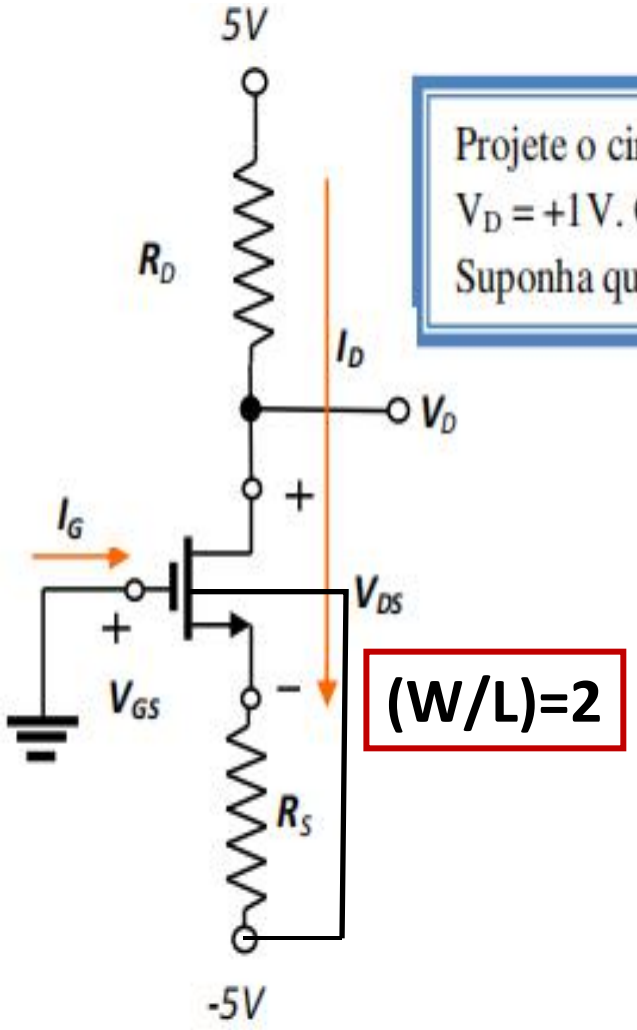
FIGURE 1.11

A compact model is formed from a simple (long-channel) model and numerous real-device models. The latter constitute 90% of the model and are responsible for the global accuracy.

Parametros para NMOS - 65nm

```
.MODEL nch.4 NMOS                    (LEVEL  = 54        LMIN = '9.999948e-008-(dxln+dxlmisn)' LMAX = '2.399959e-007-(dxln+dxlmisn)'
WMIN = '1e-005-(dxwn+dxwmisn)'    WMAX = 0.0009000001   VERSION  = 4.5  RGEOMOD  = 1         BINUNIT  = 2         PARAMCHK = 1
MOBMOD = 0         CAPMOD = 2         IGCMOD = 1  IGBMOD = 1         DIOMOD = 1         RDSMOD = 1
RBODYMOD = 0         RGATEMOD = '1*rgflag'         PERMOD = 1  ACNQSMOD = 0         TRNQSMOD = 0         TEMPMOD  = 0
WPEMOD = 1  TNOM = 25         TOXE = 'toxn+toxmisn'  TOXM = 2.6e-009      DTOX = 2.86e-010      EPSROX = 3.9   WINT = 0         LINT = -5.415E-09      LL   = 2.2652e-05  WL   = 0         LLN  = -0.5009      WLN  = 1
LW   = 0         WW   = 0         LWN  = 1  WWN  = 1         LWL  = 0         WWL  = 0  LLC  = 2.2652e-05      WLC  = 0         LWC  = 0
WWC  = 0         LWLC = 0         WWLC = 0  XL   = '-1e-09+(dxln+dxlmisn)'    XW   = '2.0e-08+(dxwn+dxwmisn)'    DLC  = '-5.415E-09+ddlcn'
DWC  = 0         XPART  = 1         TOXREF = 3e-009  DLCIG  = 2.5e-009      VTH0 = '0.44301989+dvthn+dvthmisn'  LVTH0  = '-2.6263045e-009+dlvthn'
K1   = 0.31994      K2   = '0.0060518885+dk2n' LK2  = -2.5663454e-009  K3   = -2.5       K3B  = 2.32848      W0   = 0
DVT0 = 5.6761764      DVT1 = 1.2875382      DVT2 = 0  DVT0W  = 0         DVT1W  = 0         DVT2W  = 0  DSUB = 0.5       MINV = -0.335       VOFFL  = 0
DVTP0  = 1.0230918e-006    DVTP1  = 1         LPE0 = 2.3791893e-008  LPEB = 0  WEB  = -150  WEC  = -3000  SCREF  = 1e-6
KVTH0WE  = 0.00465  LKVTH0WE = -12.6e-11  WKVTH0WE = -19.5e-11 PKVTH0WE = 1.00e-17  K2WE = 0.0018 LK2WE  = 2e-11  WK2WE  = -11.5e-11 PK2WE  = 0  XJ   = 8.6e-008     NGATE  = 3.5825e+020     NDEP = 6.5e+017
NSD  = 1e+020       PHIN   = 0         CDSC   = 0  CDSCB  = 0         CDSCD  = 0         CIT  = 0.00089174876  LCIT   = '1.1862968e-010+dlcitn'
VOFF   = -0.13778537     LVOFF  = '-3.9245908e-009+dlvoffn'  NFACTOR  = '0.75+dnfactorn'  ETA0   = '0.1010175+deta0n'  LETA0  = '5.6985851e-013+dleta0n'
ETAB   = -0.08565      UD   = 0         LUD  = 0  WUD  = 0         PUD  = 0
 KU0WE  = -0.001  LKU0WE = -0.8e-10 WKU0WE = -1.2e-10 PKU0WE = 0.8e-17 U0   = '(0.021399889+du0n)*fu0misn'  LU0  = '(4.7901151e-011+dlu0n)*fu0misn'
UA   = -1.318498e-009     LUA  = 1.1033782e-017     UB   = 1.9551074e-018  LUB  = -2.2480505e-026  UC   = 8.770291e-011      LUC  = -8.077125e-019
VSAT   = '101196.2+dvsatn'   LVSAT  = '-0.0[illegible]019344+dlvsatn'  A0   = 0.76497717      LA0  = '-2.3823389e-007+dla0n'
AGS  = 3.2754786      LAGS   = 1.6517638e[illegible]
KETA   = -0.073974665     LKETA  = 5.72336[illegible]6e-0[illegible]WG[illegible]WB[illegible]PCLM[illegible]7.0[illegible]374e-008
PDIBLC1  = 0         PDIBLC2  = '-0.00020716496+dpdiblc2n'  LPDIBLC2 = 1.1562347e-010   PDIBLCB  = -0.059999999     DROUT  = 0.56 VAG   = 1.2         DELTA  = 0.007595625     PSCBE1 = 1e+009
PSCBE2 = 1e-020       FPROUT = 687.13435       PDITS  = 0 PDITSD = 0         PDITSL = 0         RSH  = 15.52
RSW  = '65+drdswn'     RDW  = '65+drdswn'     PRWG   = 0 PRWB   = 0         WR   = 1         ALPHA0 = 4.71e-007
+ALPHA1 = 2.371       BETA0  = 15.26       AGIDL  = 1e-008 BGIDL  = 1.9e+009      CGIDL  = 0.808       EGIDL  = 0.307
+AIGBACC  = 0.01396      BIGBACC  = 0.0079101083    CIGBACC  = 0.32874864  NIGBACC  = 23.684847      AIGBINV  = 0.35       BIGBINV  = 0.03
+CIGBINV  = 0.006       EIGBINV  = 1.1         NIGBINV  = 1  AIGC   = 0.01141      BIGC   = 0.0015058812    CIGC   = 0.000625
+AIGSD  = 0.01089      BIGSD  = 0.0010507083    CIGSD  = 0.069864936  NIGC   = 2         POXEDGE  = 1         PIGCD  = 2.565
+NTOX   = 'ntoxn'      XRCRG1 = 12         XRCRG2 = 1  CGSO   = 'cgon'       CGDO   = 'cgon'       CGBO   = 0   +CGDL   = 'cgln'       CGSL   = 'cgln'       CLC  = 1e-007  CLE  = 0.6       CF   = 'cfn'       CKAPPAS  = 0.6
+CKAPPAD  = 0.6       ACDE   = 0.4       MOIN   = 5.4939  NOFF   = 2.5494       VOFFCV = -0.1348       TVOFF  = 0.00087063866
+LTVOFF = 2.1968459e-011    WTVOFF = 0         PTVOFF = 0  KT1  = -0.25962724     LKT1   = -1.6352462e-009  KT1L   = 0
+KT2  = -0.10603119     LKT2   = 4.0765531e-009    UTE  = -1.5964855     LUTE   = 3.0887983e-008    UA1  = 8.2927857e-010    LUA1   = -1.6022109e-017
+UB1  = -1.389084e-018     LUB1   = 6.5905376e-026    UC1  = 1.2396893e-010  LUC1   = -2.9566572e-018   PRT  = 0         AT   = 54781.038  LAT  = -0.0022298811  NOIA = 'noianmac'    NOIB = 'noibnmac'    NOIC = 'noicnmac'
+EM   = 9.05e+006  EF   = 0.939854    LINTNOI=-5.00e-008  JSS  = 2.01e-07      JSD  = 2.01e-07      JSWS   = 4.17e-13  +JSWD   = 4.17e-13      JSWGS  = 4.17e-13      JSWGD  = 4.17e-13 NJS  = 1         NJD  = 1         IJTHSFWD = 0.01
+IJTHDFWD = 0.01       IJTHSREV = 0.01       IJTHDREV = 0.01 BVS  = 9.1  BVD  = 9.1     XJBVS  = 1 XJBVD  = 1         PBS  = 1         PBD  = 1
CJS  = 'cjn'       CJD  = 'cjn'       MJS  = 0.4  MJD  = 0.4       PBSWS  = 1         PBSWD  = 1  CJSWS  = 'cjswn'       CJSWD  = 'cjswn'       MJSWS  = 0.005
MJSWD  = 0.005       PBSWGS = 0.8       PBSWGD = 0.8  CJSWGS = 'cjswgn'     CJSWGD = 'cjswgn'     MJSWGS = 0.52  MJSWGD = 0.52       TPB  = 0.002       TCJ  = 0.0007 TPBSW  = 0.0004       TCJSW  = 0.0005       TPBSWG = 2.4e-05
TCJSWG = 0.0015       XTIS   = 3         XTID   = 3  JTSSWGS  = 6.6e-012      JTSSWGD  = 6.6e-012      NJTSSWG  = 4.573  VTSSWGS  = 3.593       VTSSWGD  = 3.593       DMCG   = 6.25e-008 DMCI   = 6.75e-008      DMDG   = 0    DMCGT  = 0
DWJ  = 0      XGW  = 0   XGL  = -2.11e-008 RSHG   = 15.06   GBMIN  = 1e-012    RBPB   = 50  RBPD   = 50         RBPS   = 50         RBDB   = 50 RBSB   = 50         NGCON  = 1
SAREF  = 4.05e-007 SBREF  = 4.05e-007 WLOD   = 2.8e-7 KVTH0  = 3.0e-009 LKVTH0 = -2.6e-008 WKVTH0 = 6.5e-007 PKVTH0 = 2e-015 LLODVTH  = 1 WLODVTH  = 1 STK2   = 4e-010  LODK2  = 0.5
LODETA0  = 1 KU0  = -2.5e-008  PKU0 = 8e-14 LKU0   = 11e-008 WKU0   = 0 LLODKU0  = 1  WLODKU0  = 1 KVSAT  = 0.8 STETA0 = -4.3e-09 TKU0   = 0 WVTH0  = '0+dwvthn'     PVTH0  = '0+dpvthn'
WCIT   = '0+dwcitn'     WU0  = '(0+dwu0n)*fu0misn'     PU0  = '(0+dpu0n)*fu0misn' WETA0  = '0+dweta0n'     PETA0  = '0+dpeta0n'     WVOFF  = '0+dwvoffn' PVOFF  = '0+dpvoffn'     PVSAT  = '0+dpvsatn'     WVSAT  = '0+dwvsatn'
 LNFACTOR = '0+dlnfactorn'    WNFACTOR = '0+dwnfactorn'    PNFACTOR = '0+dpnfactorn'  FNOIMOD  = 1  TNOIMOD = 1  RNOIB = 0   RNOIA = 'rnoiax'   TNOIA = 'tnoiax'     )
```

Exemplo 11: determinar valores dos resistores



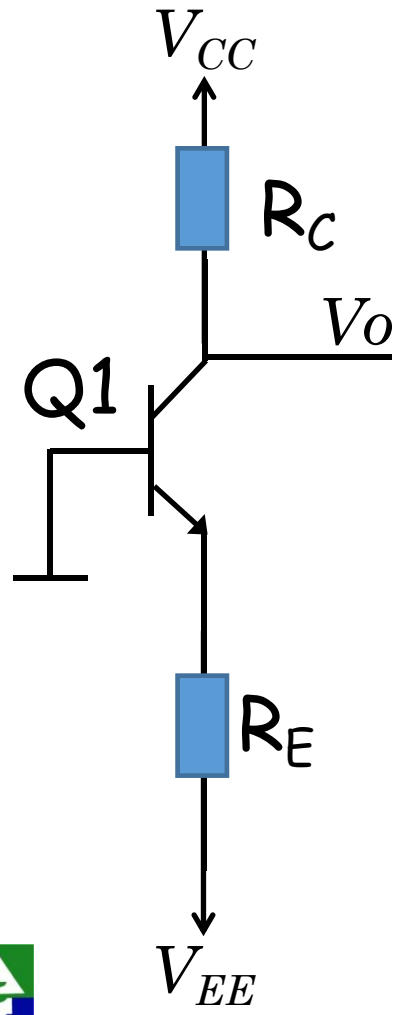
Projete o circuito de modo que o transistor opere com $I_D = 0{,}4$ mA e $V_D = +1$ V. O transistor NMOS tem $V_t = 2$V e $K = 0{,}4$ mA/V^2. Suponha que $\lambda = 0$.

(W/L)=2

- $I_D = \mu_n \frac{W}{2L} C_{ox}(V_{GS} - V_{TN})^2$
- parâmetro de transcondutância

$$K_n = \mu_n C_{ox}$$

Exemplo 12: circuito equivalente com bipolar



Projete o circuito de modo que o transistor opere com $I_D = 0{,}4$ mA e $V_D = +1$ V. O transistor NMOS tem $V_t = 2$V e $K = 0{,}4$ mA/V^2. Suponha que $\lambda = 0$.

- V_{CC} = 5V
- V_{EE} = -5V
- I_C = 0,4 mA
- V_C = 1V

$V_{CC} - V_C = R_C.I_C$

$R_C = (V_{CC}-V_C)/I_C = 4/0.4m = 10\ k\Omega$

$V_E = -V_{BE} = -0{,}7V$

$-0{,}7V - V_{EE} = R_E.I_E = R_E.I_C(\beta+1)/\beta \approx R_E.I_C$

$4{,}3 = R_E.I_C$

$R_E = 4{,}3/0.4m = 10.75\ k\Omega$

Exemplo 11: determinar valores dos resistores

$$V_D = 5 - R_D I_D$$

$$1 = 5 - R_D \times 0{,}4 \times 10^{-3}$$

$$R_D = 10k\Omega$$

o que significa operação na região de saturação, portanto:

$$I_D = K(V_{GS} - V_t)^2$$

$$0{,}4 = 0{,}4(V_{GS} - 2)^2$$

Essa equação do segundo grau produz dois valores de V_{GS}, 1V e 3V. O primeiro valor não tem significado físico, pois ele é menor que V_t. Portanto $V_{GS} = 3V$. Desse modo temos que:

$$R_S = \frac{V_S - V_{SS}}{I_D}$$

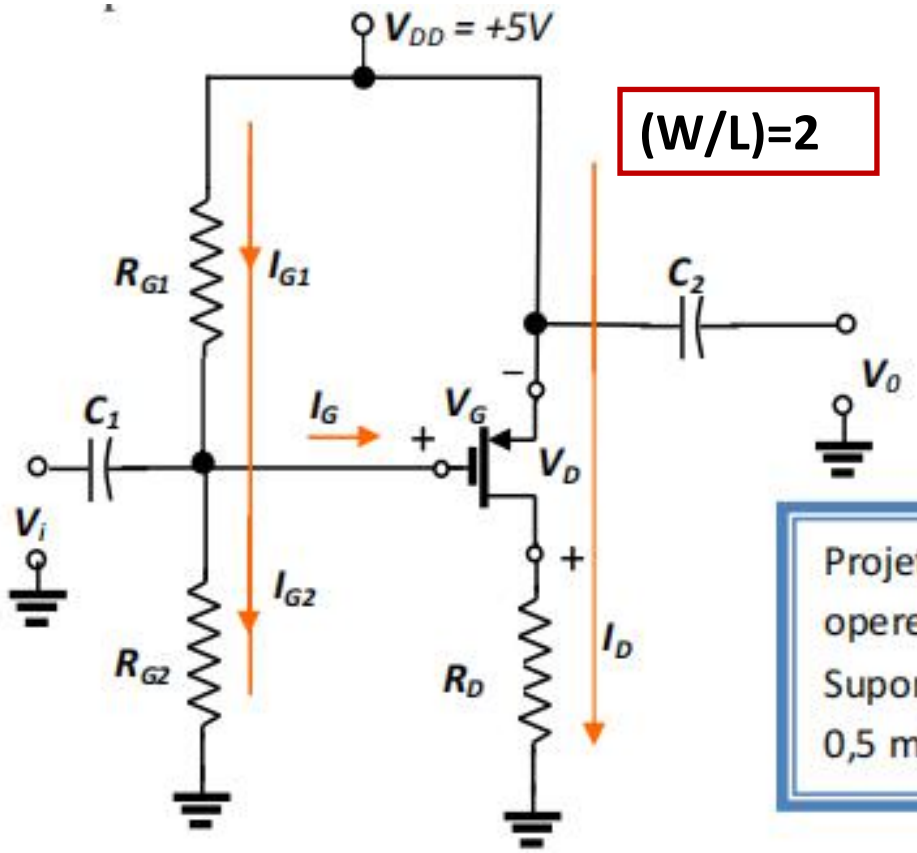
$$= \frac{-3-(-5)}{0{,}4\times10^{-3}} = 5k\Omega$$

$$I_D = \mu_n \frac{W}{2L} C_{ox}(V_{GS} - V_{TN})^2$$

parâmetro de transcondutancia

$$k_n = \mu_n C_{ox}$$

Exemplo 13: determinar valores dos resistores



(W/L)=2

Observe que o transistor é um PMOS

Projete o circuito de modo que o transistor opere na saturação com I_D = 0,5 mA e V_D = 3V. Suponha o transistor PMOS tendo V_t = -1V e K = 0,5 mA/V^2. Suponha λ = 0.

Para análise DC, $X_{C1} = X_{C2} \longrightarrow \infty$

Podemos escrever:

$$I_D = K(V_{GS} - V_t)^2$$

$$0{,}5 = 0{,}5[V_{GS} - (-1)]^2$$

Observe que o transistor é um PMOS

Soluções para equação:

V_{GS} = -2V e V_{GS} = 0V

A soluçao V_{GS} = 0V não funciona, pois o transistor estará cortado nesse caso

Como V_{GS} deve ser negativo ($V_{GS} < V_t$), a única solução que faz sentido físico é $V_{GS} = -2V$. Como a tensão na fonte é 5V, a tensão na porta deve ser 3V. Dessa forma, temos o divisor de tensão:

$$3 = 5\frac{R_{G2}}{R_{G2} + R_{G1}}$$

$$3R_{G1} = 2R_{G2}$$

Uma possível solução seria $R_{G1} = 2M\Omega$ e $R_{G2} = 3M\Omega$.

O valor de R_D pode ser encontrado por:

$$R_D = \frac{V_D}{I_D} = \frac{3}{0{,}5} = 6k\Omega$$

A operação no modo de saturação será mantida até o ponto em que V_D exceder V_G por $|V_t|$, que é:

$$V_{D\max} = 3 + 1 = 4V$$

A máxima resistência será dada por:

$$R_D = \frac{4}{0{,}5} = 8k\Omega$$

Exemplo 13: Comentários sobre os valores dos resistores

- ✓ Tensão de dreno deve estar entre 0 e 4 V (deixar o transistor saturado). O valor mais interesante para usar será 2 V, pois o sinal de saida pode excursionar ± 2V

- ✓ A impedância de entrada vista no circuito é $R_{G2}//R_{G1}$. Pelas relações vistas teremos entã

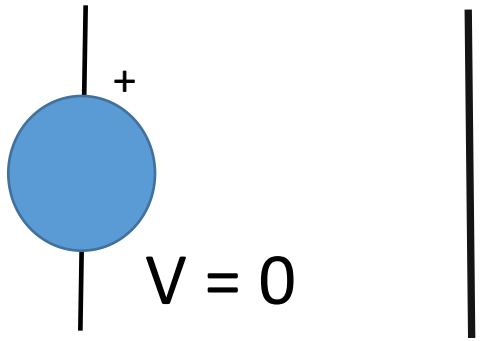
$$Z_{in} = R_{G2}//R_{G1} = (3/2)R_{G1}//R_{G1} = (3/4)R_{G1}$$

Este resistor forma com o capacitor C_1 um polo. Ele normalmente é a frequência de corte inferior do circuito e é especificado.

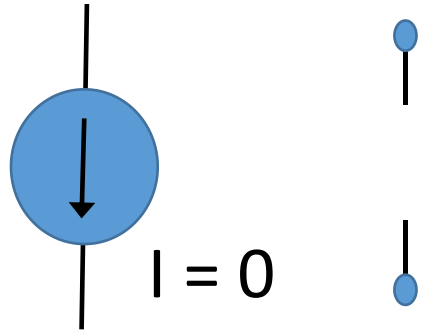
- **Impedância de entrada, Impedância de saída**

  Calculo da impedância de qualquer ponto de um circuito

  - **Desativar as fontes independentes**



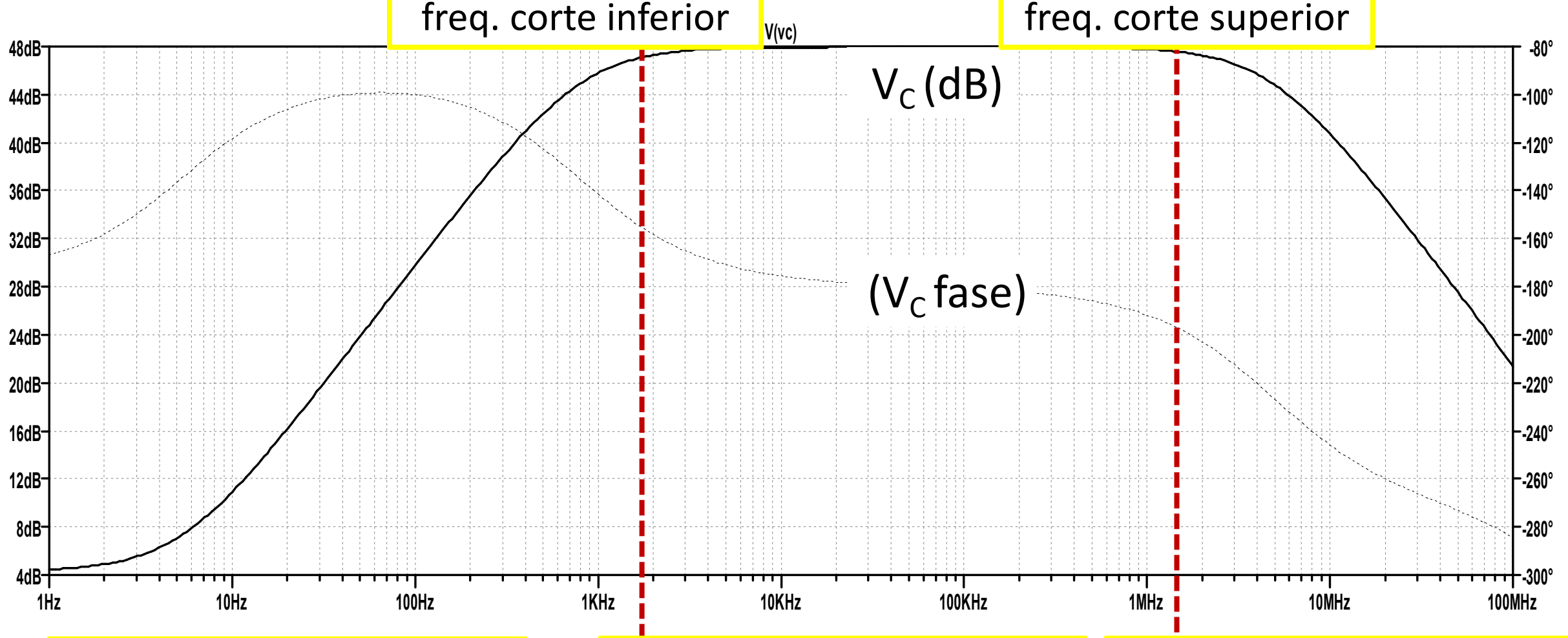
Fonte de tensão, curto



Fonte de corrente, aberto

- **Forçar uma tensão V nó e medir (calcular) a corrente I ou**
- **Forçar uma corrente I nó nó e medir (calcular) a tensão V**

$$Z = V/I$$

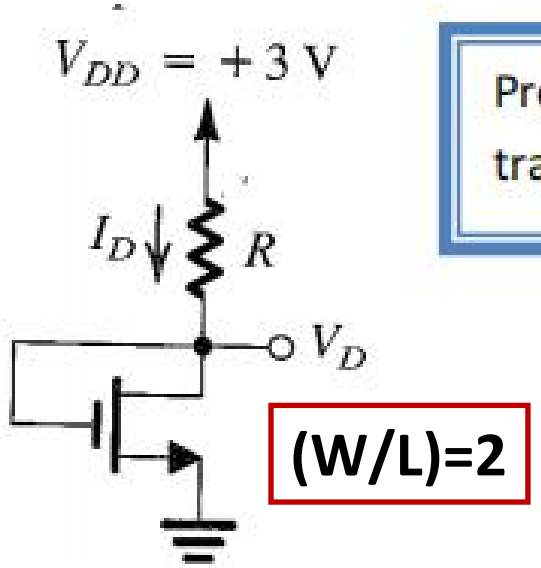


Capacitores C_1 e C_2 afetam funcionamento

Capacitores C_1 e C_2 viram curto frequências intermédiarias

Capacitores do transistor, não vistos, afetam funcionamento

Exemplo 14: determinar o valor do resistor



Projete o circuito para obter uma corrente $I_D = 80\ \mu A$. Suponha o transistor NMOS tendo $V_t = 0{,}6V$ e $K = 0{,}5\ mA/V^2$. Suponha $\lambda = 0$.

(W/L)=2

Exemplo 14: determinar o valor do resistor

Como $V_{DG} = 0$, $V_D = V_G$ o transistor está operando na saturação, dessa forma:

$$I_D = K(V_{GS} - V_t)^2$$

$$V_{GS} = V_t + \sqrt{\frac{I_D}{K}}$$

$$V_{GS} = 0{,}6 + \sqrt{\frac{0{,}08}{0{,}5}} = 1V$$

A tensão de dreno será:

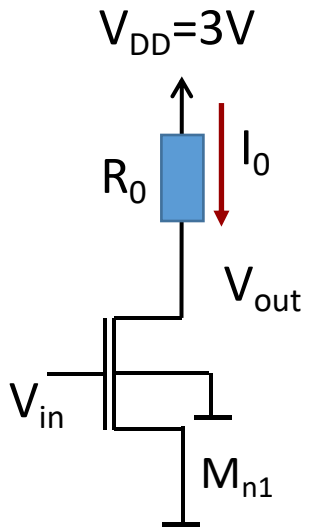
$$V_D = V_G = 1V$$

O valor de R será:

$$R = \frac{V_{DD} - V_D}{I_D} = \frac{3-1}{0{,}08} = 25k\Omega$$

Observe que dos exemplos vistos, no exemplo 11, a tensão V_{SB} e, em consequencia, o valor de V_{tm} devem variar

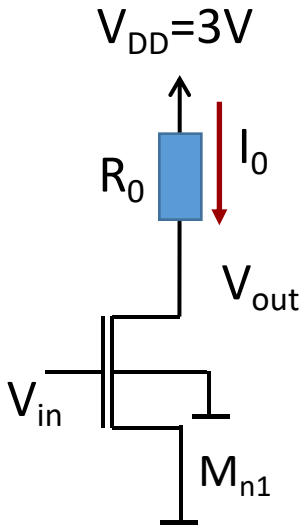
Exemplo 15: Analisar o estado do transistor

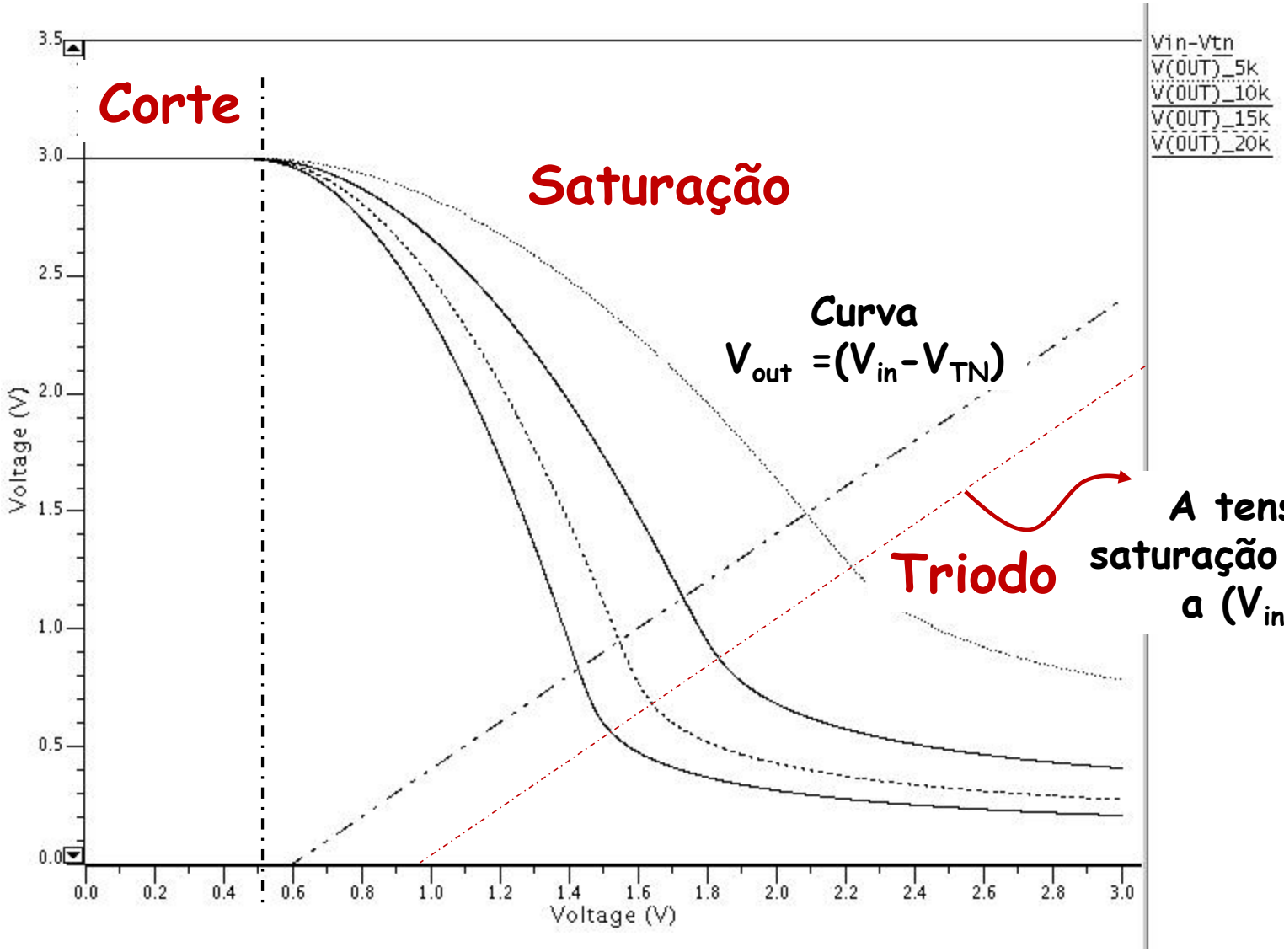


V_{in} varia de 0 V a 3,0V e V_{TN} é conhecido

- ✓ Para $V_{in} < V_{TN}$ teremos o transistor cortado
- ✓ Para $V_{in} > V_{TN}$ teremos o transistor conduzindo
  - ➢ Saturação: $V_{out} > (V_{in} - V_{TN})$
  - ➢ Triodo: $V_{out} < (V_{in} - V_{TN})$
- ✓ o estado do transistor conduzindo depende do valor de R_0

Vout X Vin (R_0 de 5k, 10k, 15k e 20k)



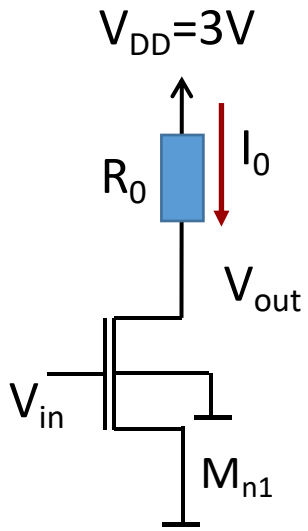


Exemplo 15: Analisar o estado do transistor

Quanto maior o resistor

- entra na região tríodo mais cedo
- mais próximo de zero chega a saída

Quando o transistor esta em triodo e a saída esta próxima de zero, teremos V_{DS} pequeno e então



$$I_D = \mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN} - \frac{V_{DS}}{2})V_{DS}$$

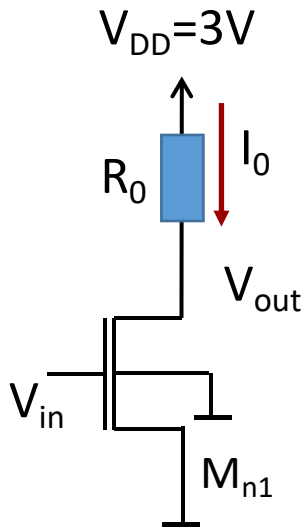
Como $V_{DS} \approx 0V$, podemos escreve

$$I_D \approx \mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN})V_{DS}$$

Exemplo 15: Analisar o estado do transistor

Nestas condições, o transistor se comporta como um resistor com resistência

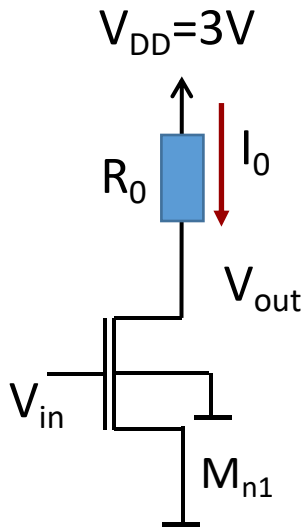
$$\frac{V_{DS}}{I_D} \approx \frac{1}{\mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN})}$$



Para determinar o valor de R_0 de forma que V_{out} chegue próximo de 0 V quando $V_{in} = V_{DD}$, devemos ter que

$$\frac{V_{DS}}{I_D} \approx \frac{1}{\mu_n \frac{W}{L} C_{ox}(V_{DD} - V_{TN})} \ll R_0$$

Exemplo 15: Analisar o estado do transistor



Usando:

- ✓ μ_n=3.70e-2 cm²/(Vs)
- ✓ C_{ox}= 4,6 F/m²
- ✓ W/L= 2
- ✓ V_{DD}= 3,0V
- ✓ V_{TN} = 0,6V

Teremos como resistência do transistor

$$\frac{V_{DS}}{I_D} \approx \frac{1}{\mu_n \frac{W}{L} C_{ox}(V_{DD} - V_{TN})} = 1.2k$$

O que indica que devemos ter R_0 superior a 12 kOhm

Veja que o circuito pode funcionar como um inversor.

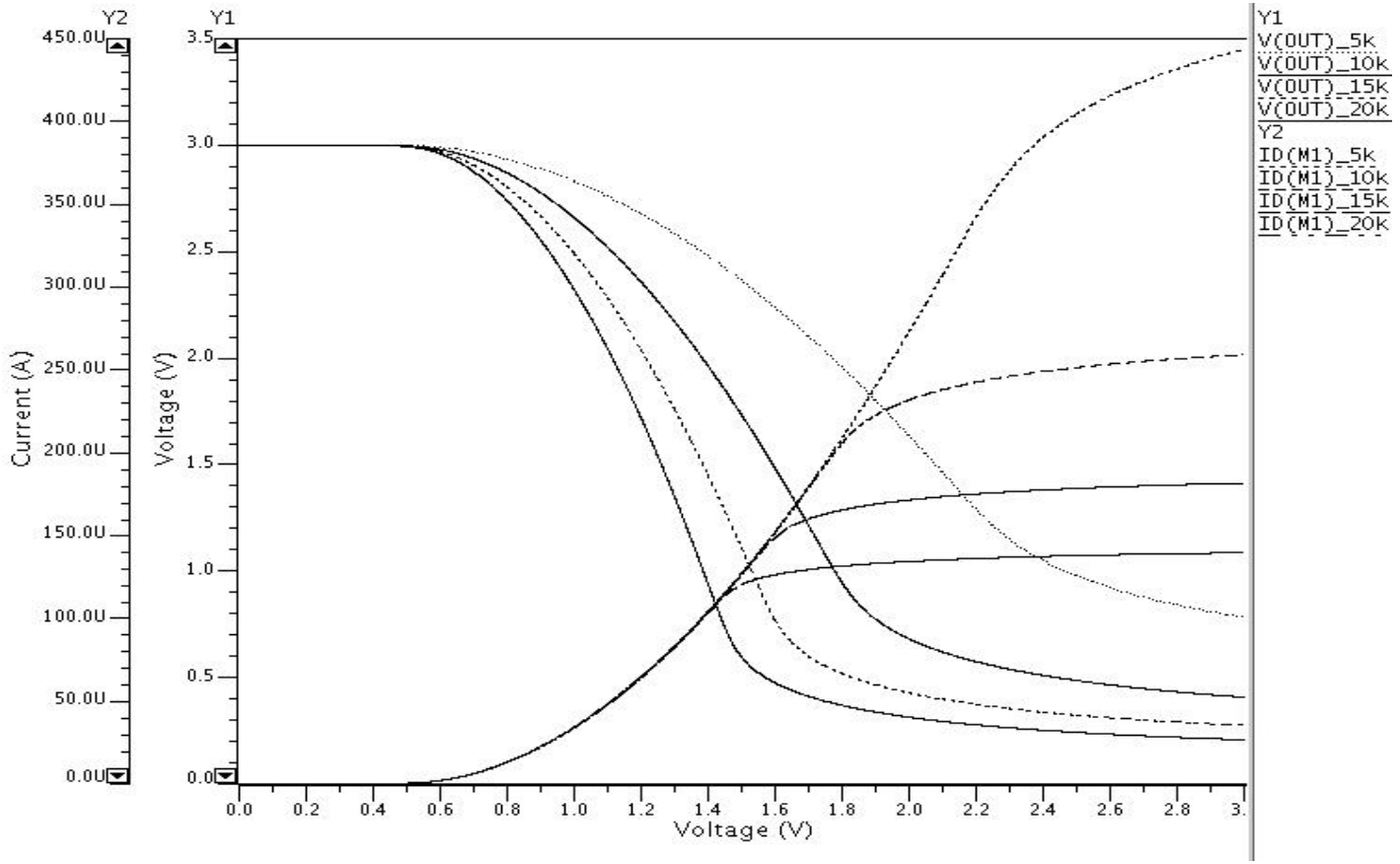
Neste caso teremos:

- ✓ Corrente próxima de zero com saída em *high*
- ✓ Corrente alta com saída em *low*

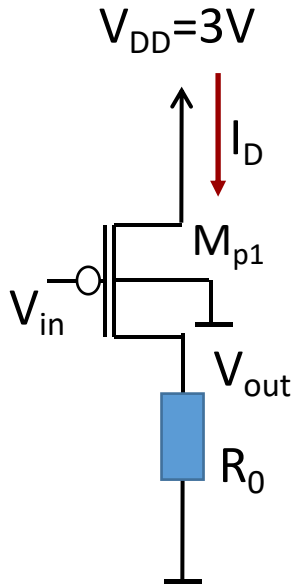
A tensão de saida nunca chega a zero (degrada)

Não é muito eficiente

Vout e Id(M1) X Vin (R_0 de 5k, 10k, 15k e 20k)



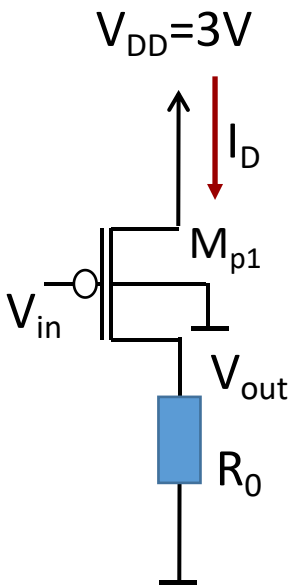
Exemplo 16: Analisar o estado do transistor

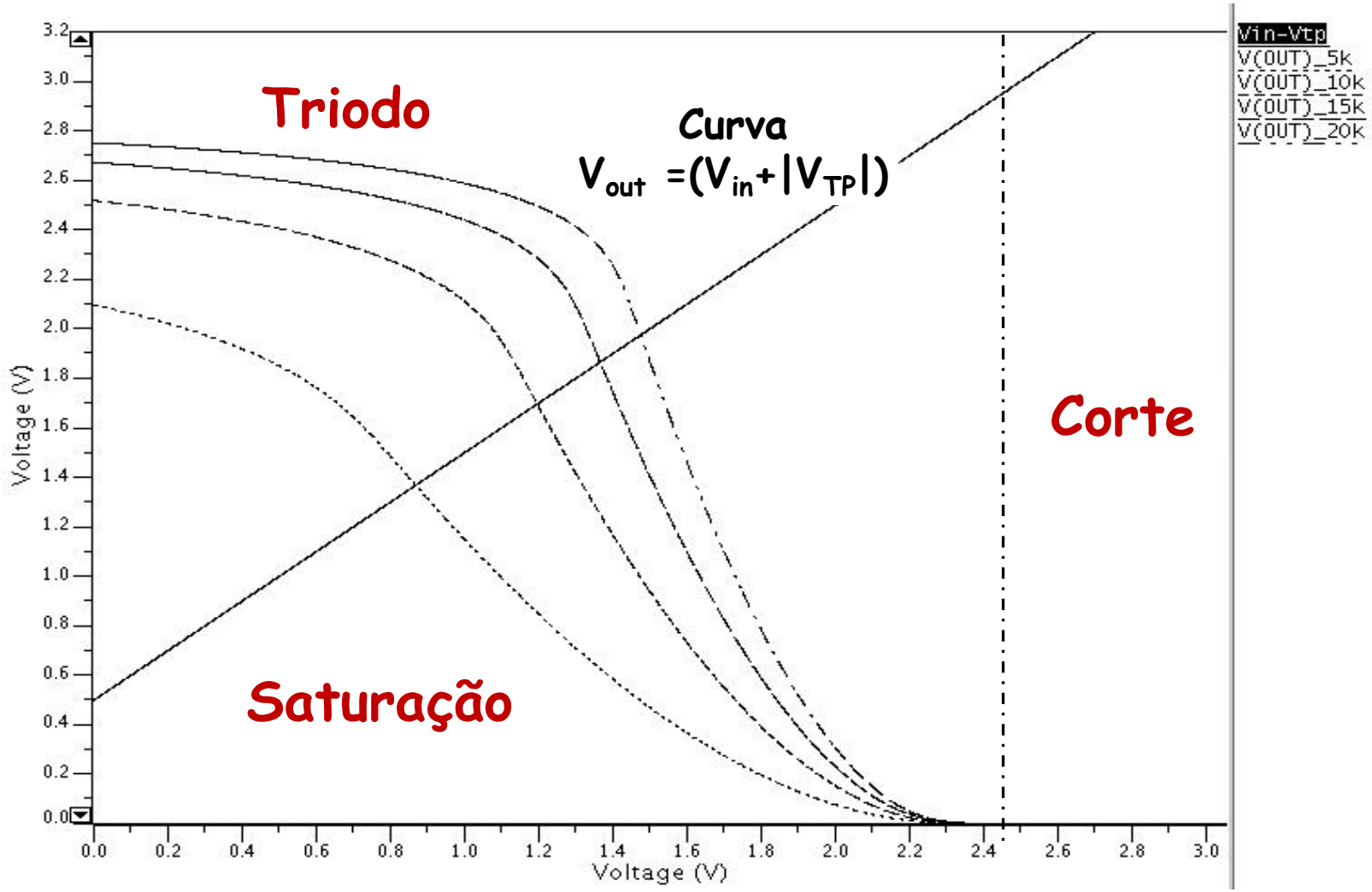


V_{in} varia de 0 V a 3,0V e V_{TP} é conhecido

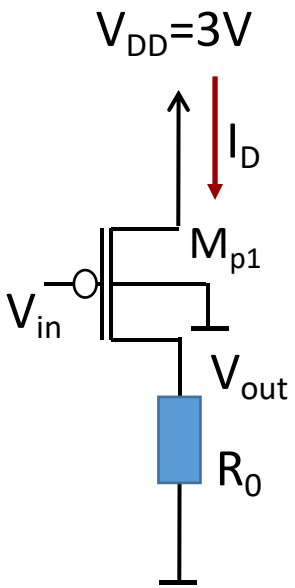
- ✓ Para $(V_{in}-V_{DD}) > V_{TP}$ teremos o transistor cortado
- ✓ Para $(V_{in}-V_{DD}) < V_{TP}$ teremos o transistor conduzindo
  - ➢ Saturação: $V_{out} < (V_{in} - V_{TN})$
  - ➢ Triodo: $V_{out} > (V_{in} - V_{TP})$
- ✓ o estado do transistor vai, em parte, depender do valor de R_0

Vout X Vin (R_0 de 5k, 10k, 15k e 20k)





Exemplo 16: Analisar o estado do transistor



Quanto maior o resistor

- Sai da região tríodo mais tarde
- Mais próximo de V_{DD} chega a saída

Quando o transistor esta em triodo e a saída está próxima de V_{DD}, teremos V_{DS} pequeno e então

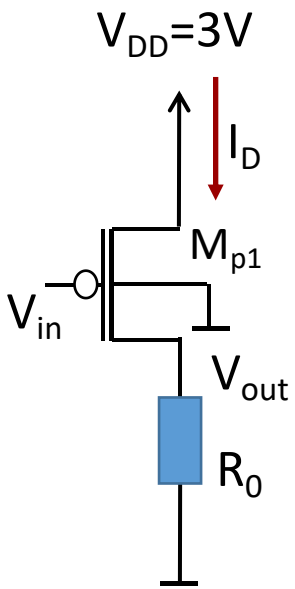
$$I_D = \mu_P \frac{W}{L} C_{ox}(V_{GS} - V_{TP} - \frac{V_{DS}}{2})V_{DS}$$

$$I_D \approx \mu_P \frac{W}{L} C_{ox}(V_{GS} - V_{TP})V_{DS}$$

Exemplo 16: Analisar o estado do transistor

Nestas condições, o transistor se comporta como um resistor com resistência

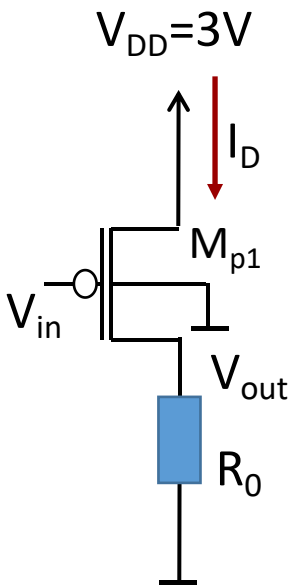
$$\left|\frac{V_{DS}}{I_D}\right| \approx -\frac{1}{\mu_P \frac{W}{L} C_{ox}(V_{GS} - V_{TP})}$$



Para determinar o valor de R_0 de forma que V_{out} chegue próximo de 0 V, devemos ter quando *Vin = 0V* que

$$\left|\frac{V_{DS}}{I_D}\right| \approx \frac{1}{\mu_n \frac{W}{L} C_{ox}(V_{DD} + V_{TP})} \ll R_0$$

Exemplo 16: Analisar o estado do transistor



Usando:

- ✓ μ_p=1.26e-2 cm²/(Vs)
- ✓ C_{ox}=4,6 F/m²
- ✓ W/L= 6 (compensa a mobilidade menor)
- ✓ V_{DD}=3,0V
- ✓ V_{TP} = -0,6V

Teremos como resistência do transistor

$$\frac{V_{DS}}{I_D} \approx \frac{1}{\mu_p \frac{W}{L} C_{ox}(V_{DD} - V_{TP})} = 1.2k$$

O que indica que devemos ter R_0 superior a 12 kOhm

Veja que o circuito também pode funcionar como um inversor.

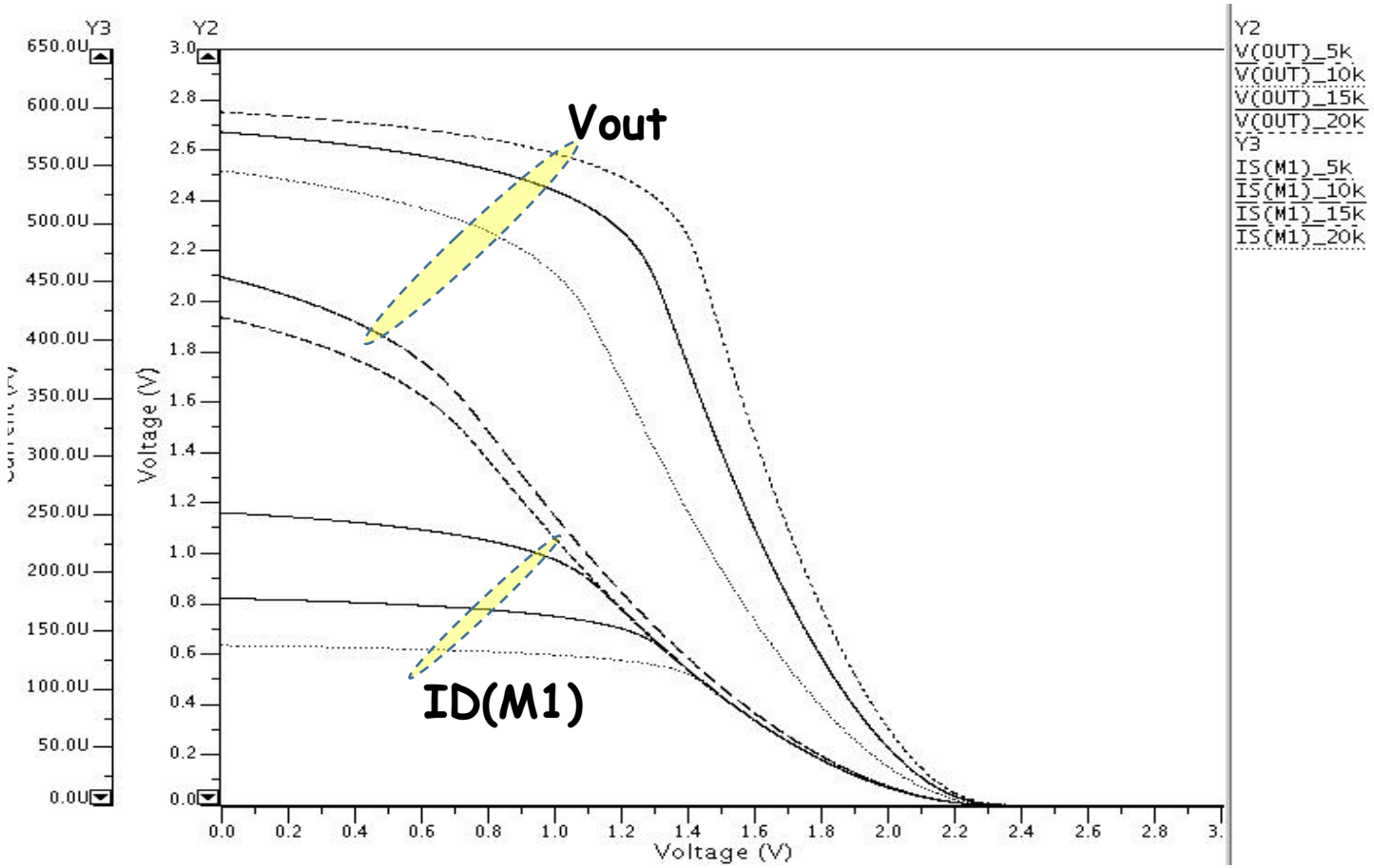
Neste caso teremos:

- ✓ Corrente próxima a zero com saída em *low*
- ✓ Corrente alta com saída em *high*

A tensão de saida nunca chega a V_{DD}

Não é muito eficiente

Vout e Id(M1) X Vin (R_0 de 5k, 10k, 15k e 20k)



Portas Lógicas CMOS

Vimos que é possível se construir inversores com um transistor NMOS ou com um transistor PMOS. Ambos os circuitos sofrem uma deficiência séria: consumo elevado de corrente e potencia em um dos níveis lógicos.

Adicionalmente teremos problemas com:

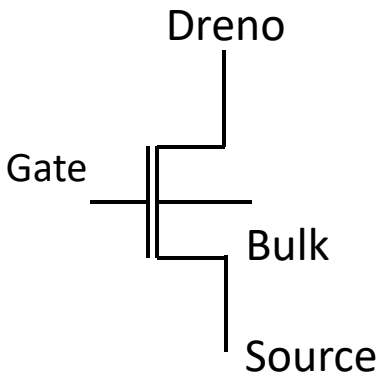
- ✓ Um dos estados de saída que será degradado (saída não chega a zero no NMOS ou a V_{DD} no PMOS)
- ✓ Os resistores que são componentes grandes para CIs.

Estes inversores não são bons.

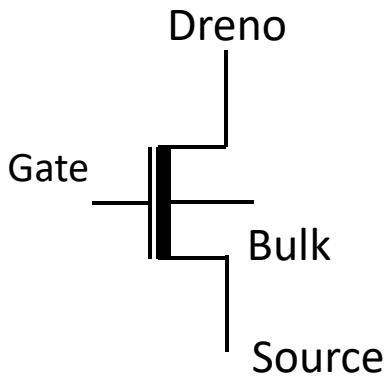
Melhora nos inversores: uso de transistores de depleção

Tipos de Transistores NMOS

- ✓ Transistores enriquecimento (que vimos): $V_{TN}>0$, o que significa que o transistor conduz apenas quando $V_{GS}>0$
- ✓ Transistores depleção: $V_{TN}\leq 0$, o que significa que o transistor conduz mesmo quando $V_{GS}\leq 0$



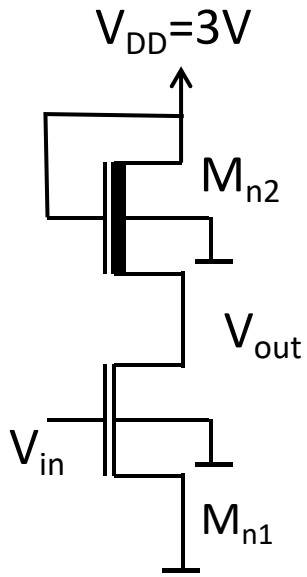
Enriquecimento ($V_{TN}>0$)



Depleção ($V_{TN}\leq 0$)

Portas Lógicas CMOS

Melhora nos inversores: uso de transistores de depleção



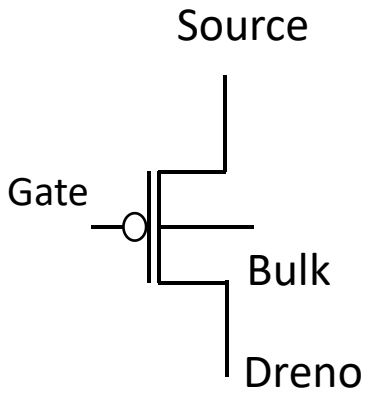
O transistor de depleção esta conduzindo mesmo quando a saída chega a V_{DD}. Se assemelha a um resistor.

O consumo quando a saída esta em *low* ainda é critico

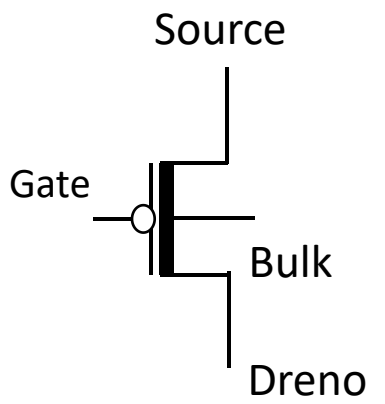
Tecnologias NMOS implementavam portas lógicas dessa forma

Tipos de Transistores PMOS

- ✓ Transistores enriquecimento (que vimos): $V_{TP}<0$, o que significa que o transistor conduz apenas quando $V_{GS}<0$
- ✓ Transistores depleção: $V_{TP}\geq 0$, o que significa que o transistor conduz mesmo quando $V_{GS}\geq 0$ para conduzir



Enriquecimento ($V_{TP}<0$)



Depleção ($V_{TP}\geq 0$)

Transistores tipo depleção

Veja que os transistores NMOS depleção são diferentes dos transistores PMOS enriquecimento

NMOS depleção X PMOS enriquecimento

- ✓ Ambos tem $V_T<0$
- ✓ Para o NMOS conduzir: $V_{GS} > V_{TN}$
- ✓ Para o PMOS conduzir: $V_{GS} < V_{TP}$

Historicamente as tecnologias PMOS foram as primeiras a serem utilizadas, no inicio da década de 70. Logo vieram as tecnologias NMOS, que eram mais rápidas, e por fim a CMOS (mais complexas mas que permitem bçocos lógicos mais eficientes)

Portas Lógicas Estáticas CMOS

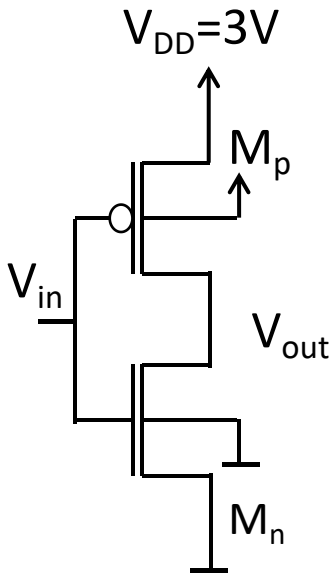
Nos inversores vistos temos:

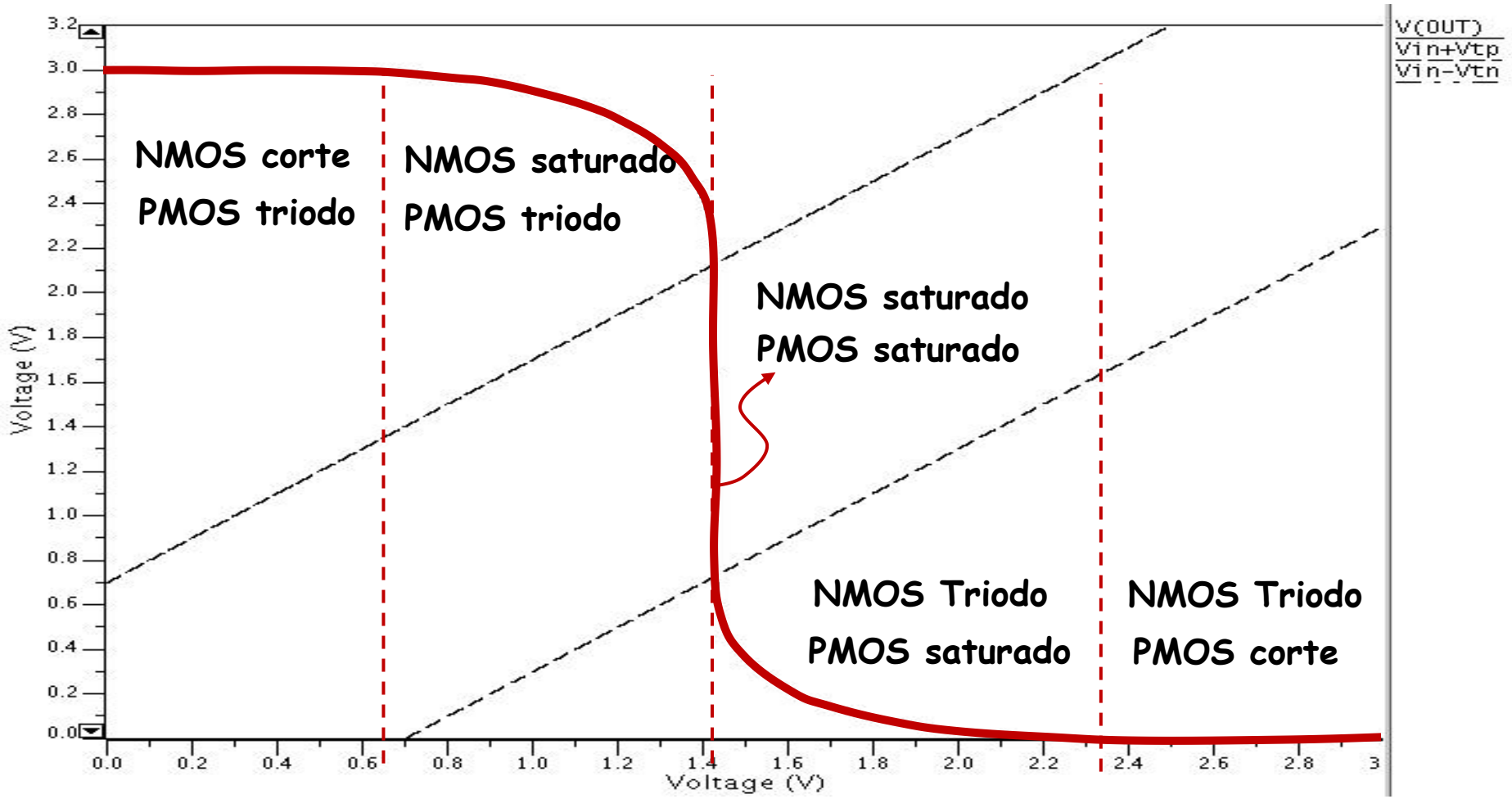
- ✓ Inversores com transistor NMOS tem problemas com saída *low*
- ✓ Inversores com transistores PMOS tem problemas com saída *high*

Podemos tentar resolver os problemas utilizando tanto NMOS como o PMOS!

Portas Lógicas Estáticas CMOS

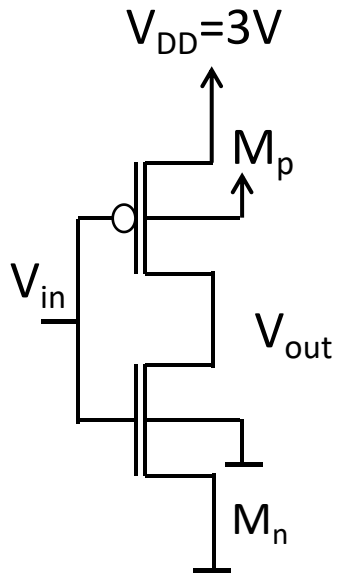
Inversor CMOS: Vout x Vin





Portas Lógicas Estáticas CMOS

Inversor CMOS: na região onde há maior variação de valor na saída, ambos os transistores estão saturados



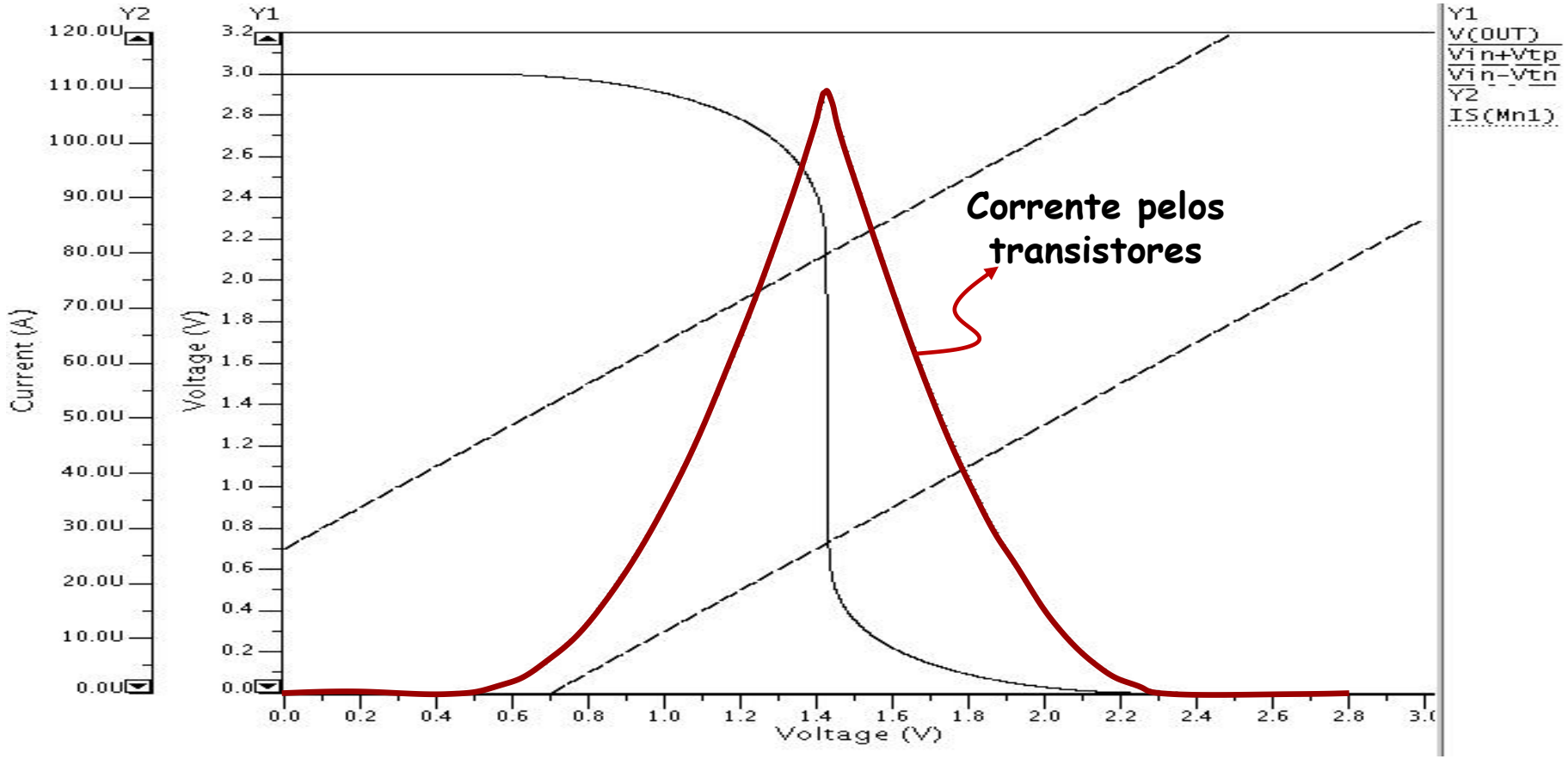
$$I_{Dn} = \mu_n \frac{W_n}{2L_n} C_{ox}(V_{in} - V_{TN})^2(1 + \lambda_n V_{out})$$

$$I_{Dp} = \mu_p \frac{W_p}{2L_P} C_{ox}(V_{in} - V_{DD} - V_{Tp})^2(1 - \lambda_p(V_{out} - V_{DD}))$$

$$I_{Dn} = I_{Dp}$$

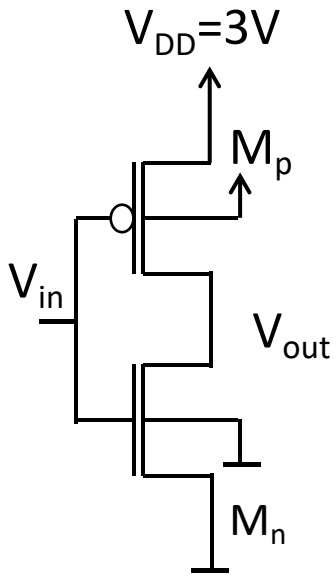
Portas Lógicas Estáticas CMOS

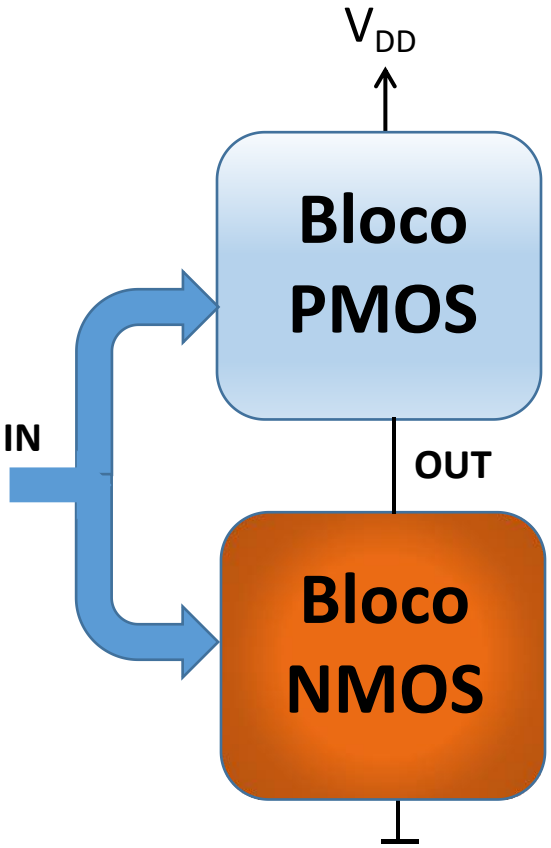
Caracteristica importante do inversor CMOS estático: não há consumo de corrente quando a saída está fixa em *low* ou *high* (só ha consumo de quando ha mudança de estado)



Portas Lógicas Estáticas CMOS

A partir da montagem do inversor podemos tentar generalizar para blocos lógicos mais complexos

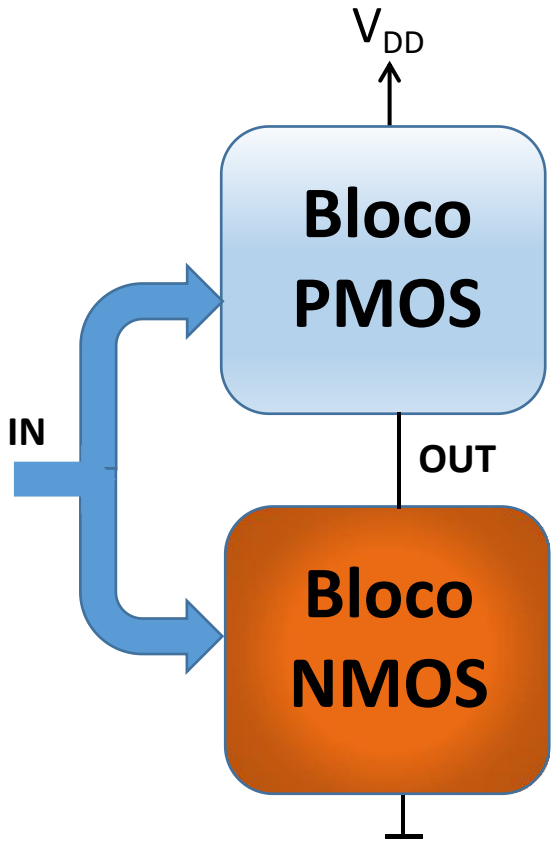




Portas Lógicas Estáticas CMOS

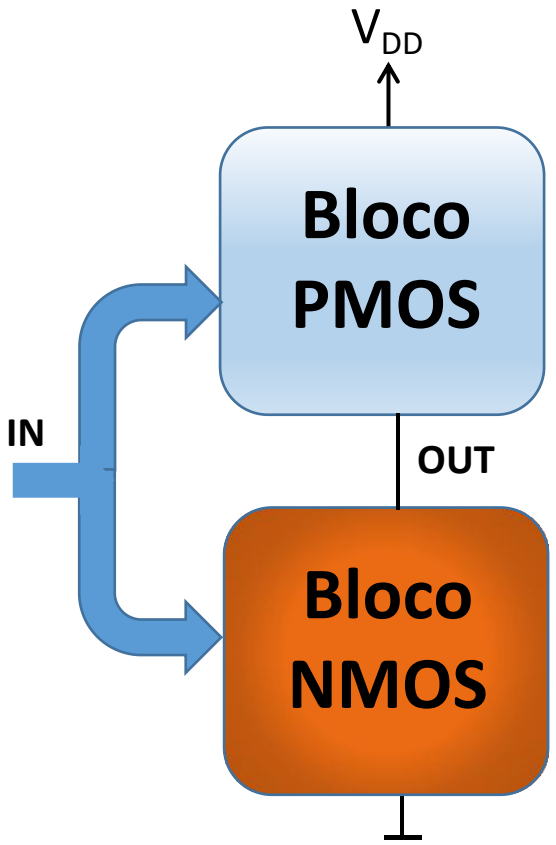
Características dos blocos

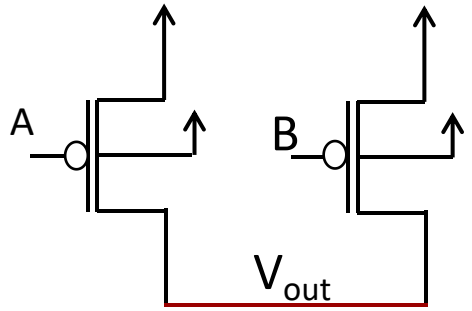
- ✓ Bloco NMOS formado apenas por transistores NMOS
- ✓ Bloco PMOS formado apenas por transistores PMOS
- ✓ Funcionam de forma complementar (quando um conduz, o outro corta)

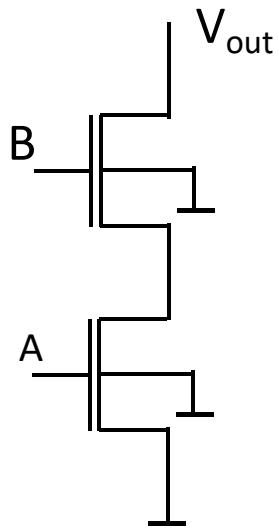


Portas Lógicas Estáticas CMOS

Exemplo de dos blocos NMOS e PMOS complementares





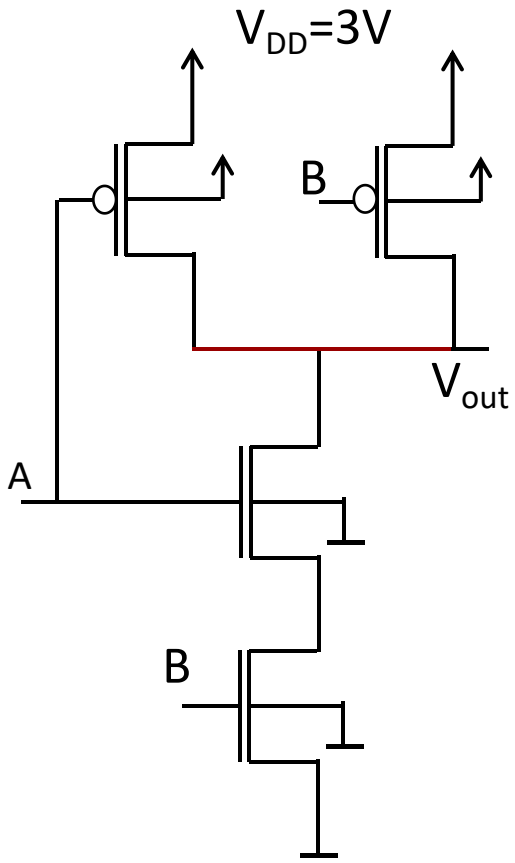


A	B	Estado
0	0	conduz
0	1	conduz
1	0	conduz
1	1	corta

A	B	Estado
0	0	corta
0	1	corta
1	0	corta
1	1	conduz

Portas Lógicas Estáticas CMOS

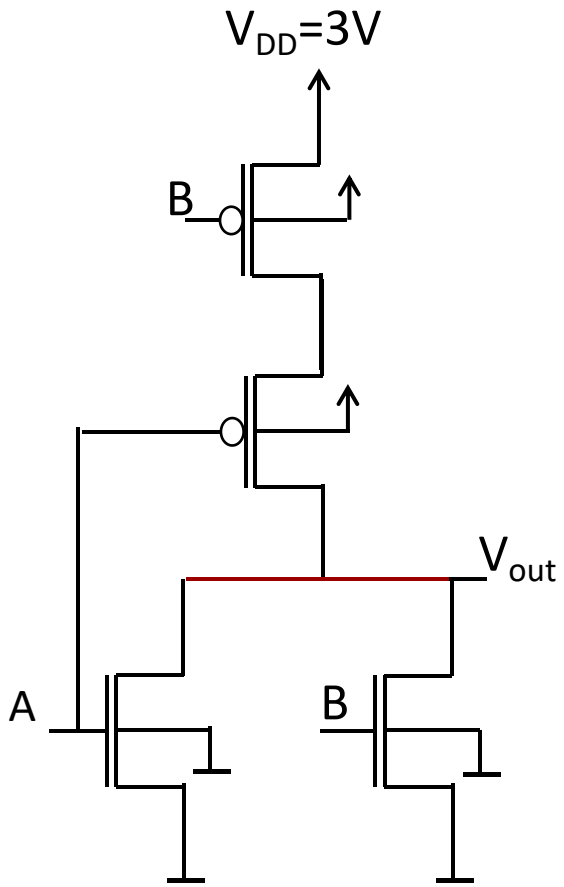
Porta Lógica: $\overline{AB}$ (NAND)



A (V)	B (V)	Vout (V)
0	0	3
0	3	3
3	0	3
3	3	0

Portas Lógicas Estáticas CMOS

Porta Lógica: $\overline{A + B}$ (NOR)



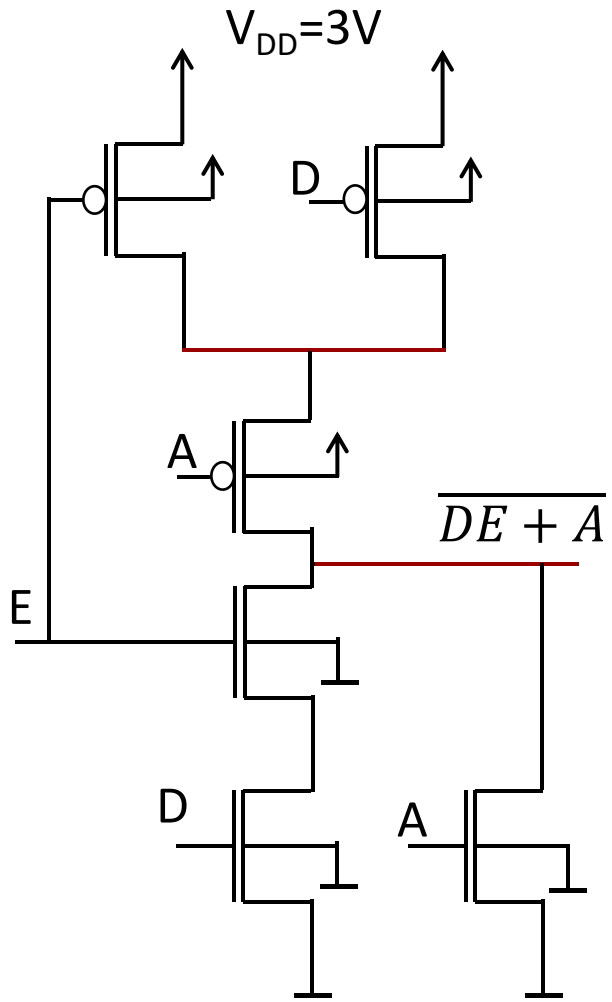
A (V)	B (V)	Vout (V)
0	0	3
0	3	0
3	0	0
3	3	0

Portas Lógicas Estáticas CMOS

- ✓ Portas Lógicas CMOS são sempre inversoras
- ✓ Blocos complementares
  - ✓ $\overline{AB}$
    - PMOS em paralelo
    - NMOS em série
  - ✓ $\overline{A+B}$
    - PMOS em série
    - NMOS em paralelo

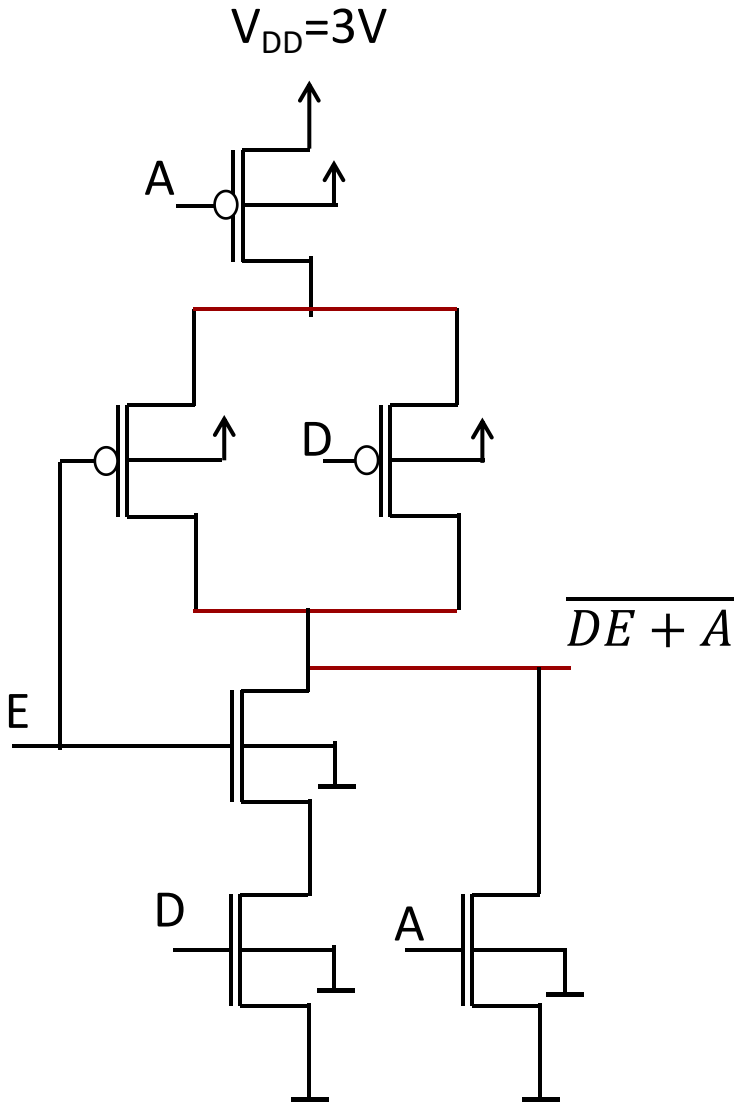
Portas Lógicas CMOS

- ✓ Exemplo: porta CMOS $\overline{DE + A}$



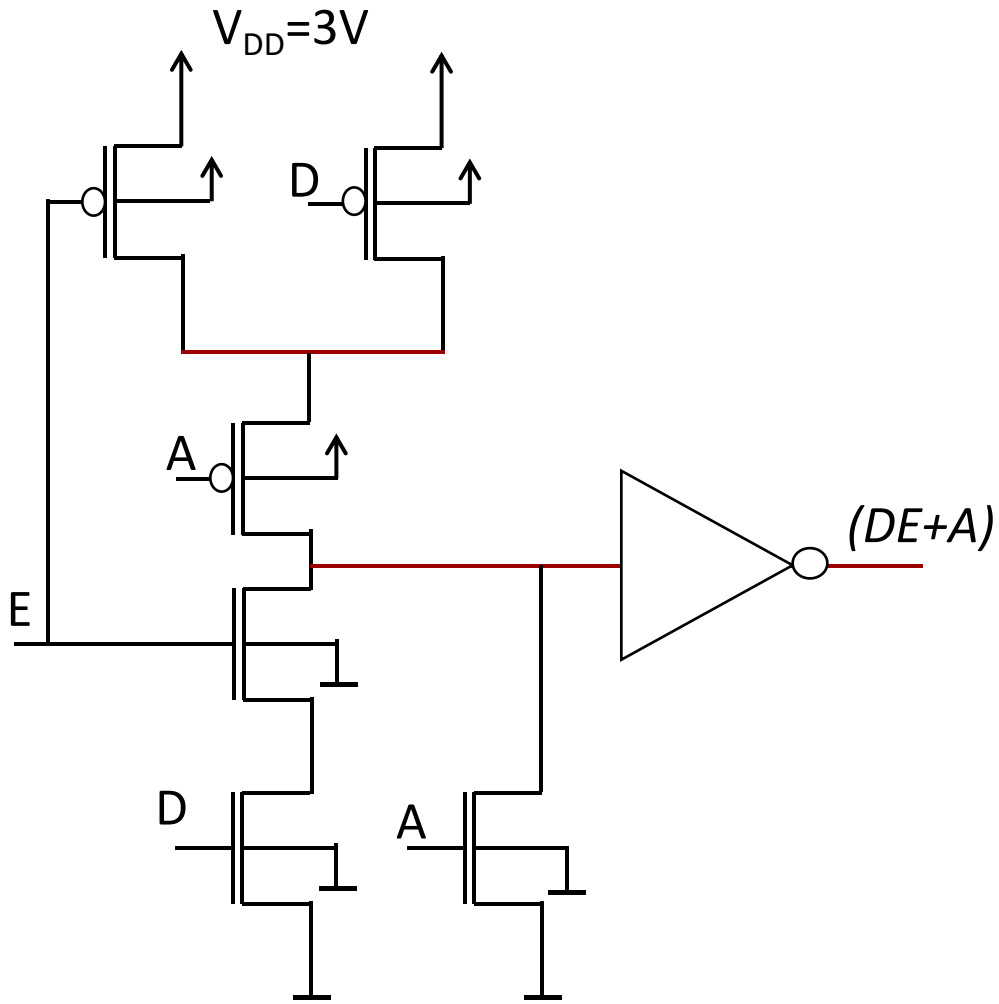
Portas Lógicas CMOS

- ✓ Exemplo: porta CMOS $\overline{DE + A}$



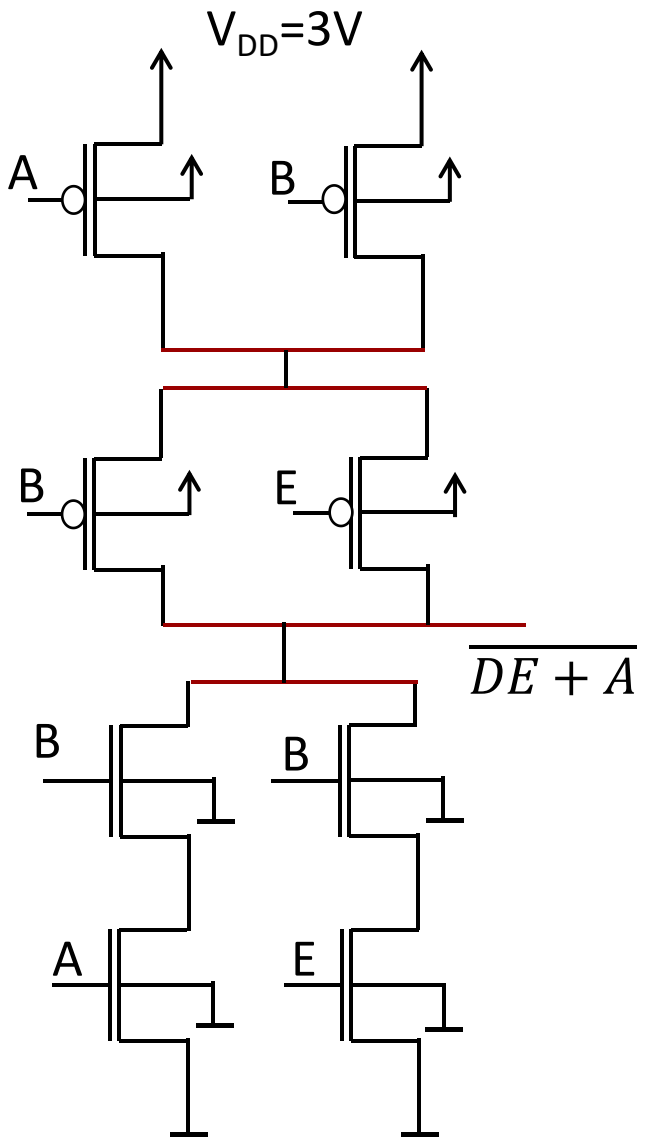
Portas Lógicas CMOS

- ✓ **Exemplo: porta CMOS *(DE+A)***



Portas Lógicas CMOS

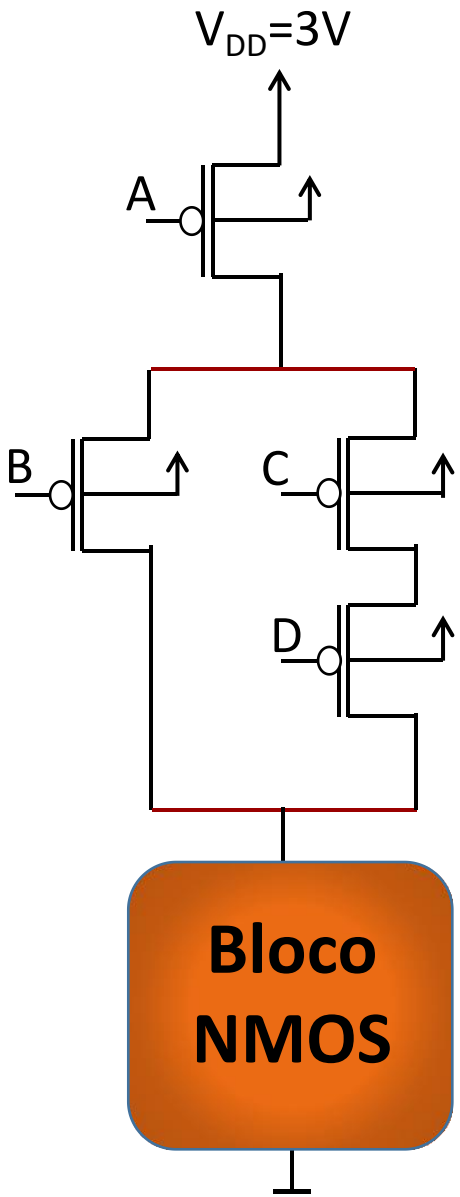
- ✓ Exemplo: porta CMOS $\overline{AB + BE}$



Portas Lógicas CMOS

A partir do bloco PMOS (ou NMOS), podemos determinr qual é a função que será implementada e o bloco complementar NMOS (PMOS)

Função: $\overline{(C+D)B+A}$



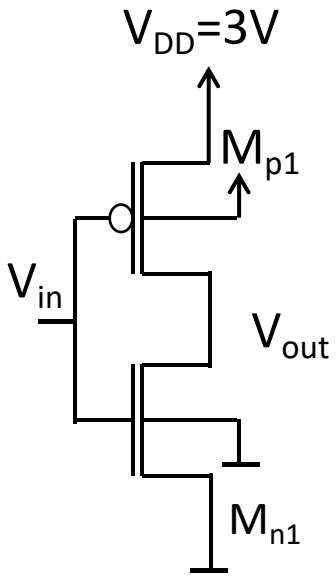
Portas Lógicas CMOS

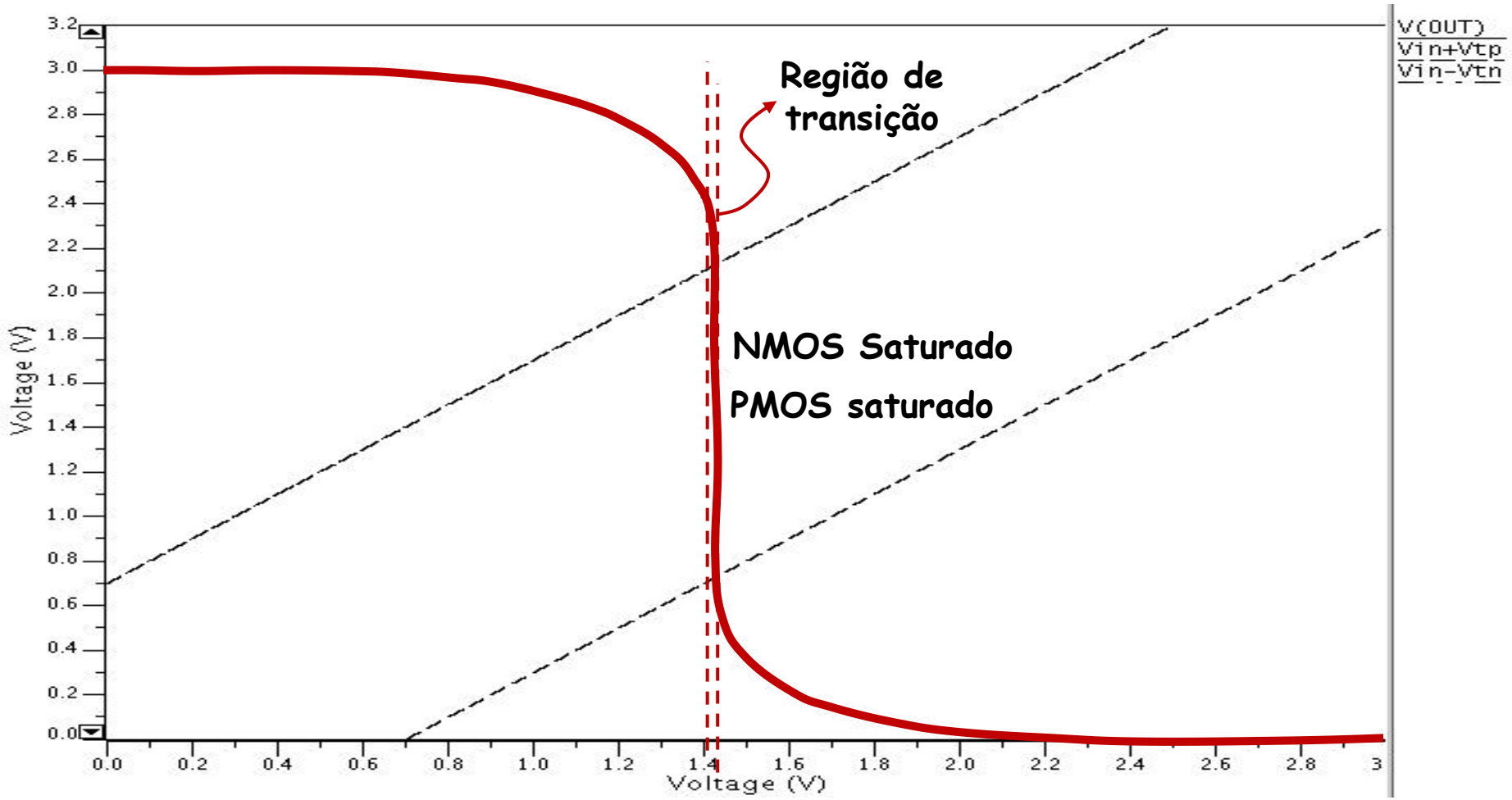
Vamos investigar algumas características importantes do inversor CMOS e depois estender os resultados para portas lógicas CMOS no geral. As caracteísticas investigadas serão:

- ✓ Tensão de transição da curva Entrada x Saída (característica estática)
- ✓ Margens de ruído (característica estática)
- ✓ Tempo de propagação (característica dinâmica)
- ✓ Consumo de potencia (característica dinâmica)

Tensão de Transição CMOS

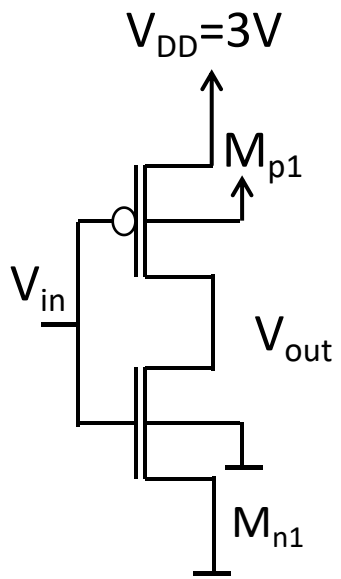
Inversor CMOS: Vout x Vin





Tensão de transição

Camo ja indicado, na região de transição os dois transistores estão saturados e as correntes valem:



$$I_{Dn1} = \mu_n \frac{W_n}{2L_n} C_{ox}(V_{in} - V_{TN})^2(1 + \lambda_n V_{out})$$

$$I_{Dp1} = \mu_p \frac{W_p}{2L_P} C_{ox}(V_{in} - V_{DD} - V_{Tp})^2(1 - \lambda_p(V_{out} - V_{DD}))$$

Igualando as correntes temos:

$$I_{Dn1} = I_{Dp1}$$

Tensão de transição

Camo ja indicado, na região de transição os dois transistores estão saturados e as correntes valem:

$$\mu_p \frac{W_p}{2L_P} C_{ox}(V_{in} - V_{DD} - V_{Tp})^2(1 - \lambda_p(V_{out} - V_{DD})) = \mu_n \frac{W_n}{2L_n} C_{ox}(V_{in} - V_{TN})^2(1 + \lambda_n V_{out})$$

Se desconsiderarmos a modulação de canal, ou seja considerarmos λ_p e λ_n iguais a zero, teremos as relações:

$$\mu_p \frac{W_p}{2L_P} C_{ox}(V_{in} - V_{DD} - V_{Tp})^2 = \mu_n \frac{W_n}{2L_n} C_{ox}(V_{in} - V_{TN})^2$$

Tensão de transição

Chamaremos de

$$\beta_n = \mu_n \frac{W_n}{L_n} C_{ox} \qquad \textbf{e} \qquad \beta_p = \mu_p \frac{W_p}{L_p} C_{ox}$$

Assim

$$\beta_p (V_{in} - V_{DD} - V_{Tp})^2 = \beta_n (V_{in} - V_{TN})^2$$

Como $(V_{in} - V_{DD} - V_{Tp}) < 0$ **teremos**

$$-\sqrt{\beta_p}(V_{in} - V_{DD} - V_{Tp}) = \sqrt{\beta_n}(V_{in} - V_{TN})$$

O que resultará em:

Tensão de transição

$$V_{in} = \frac{V_{DD} + \sqrt{\beta_n/\beta_p}\,V_{TN} + V_{Tp}}{1 + \sqrt{\beta_n/\beta_p}}$$

Do resutado acima temos que quando os dois transistores estiverem na saturação e a modulação de canal é desconsiderada, a tensão de entrada tem valor unico. Isso implica que a transição é feita em um salto e a tensão de transição é dada por

$$V_{TR} = \frac{V_{DD} + \sqrt{\beta_n/\beta_p}\,V_{TN} + V_{Tp}}{1 + \sqrt{\beta_n/\beta_p}}$$

Tensão de transição

$$V_{TR} = \frac{V_{DD} + \sqrt{\beta_n / \beta_p}\, V_{TN} + V_{Tp}}{1 + \sqrt{\beta_n / \beta_p}}$$

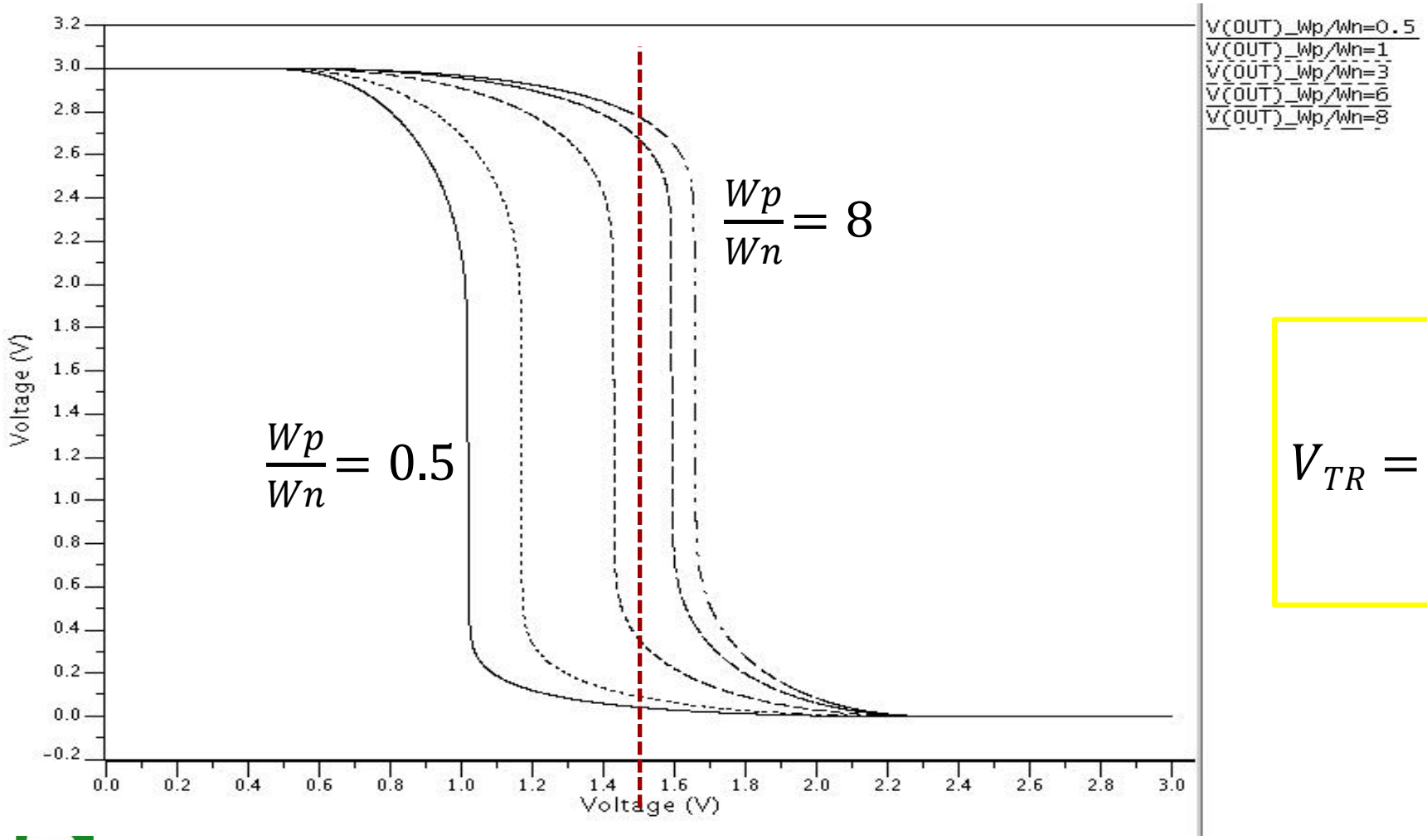
- Podemos ajustar os valores de β_n e β_p para obter o V_{TR} que desejamos.
- Normalmente queremos $V_{TR} = V_{DD}/2$. Supondo $V_{TN} = -V_{TP}$, chegaremos que $\beta_n = \beta_p$ ou (considerando C_{ox} igual para o PMOS e o NMOS)

$$\mu_n \frac{W_n}{L_n} = \mu_p \frac{W_p}{L_p}$$

- O valor de μ_n é cerca de $3\mu_p$, o que nos leva a

$$\left(\frac{W_n}{L_n}\right) = 3\left(\frac{W_p}{L_p}\right)$$

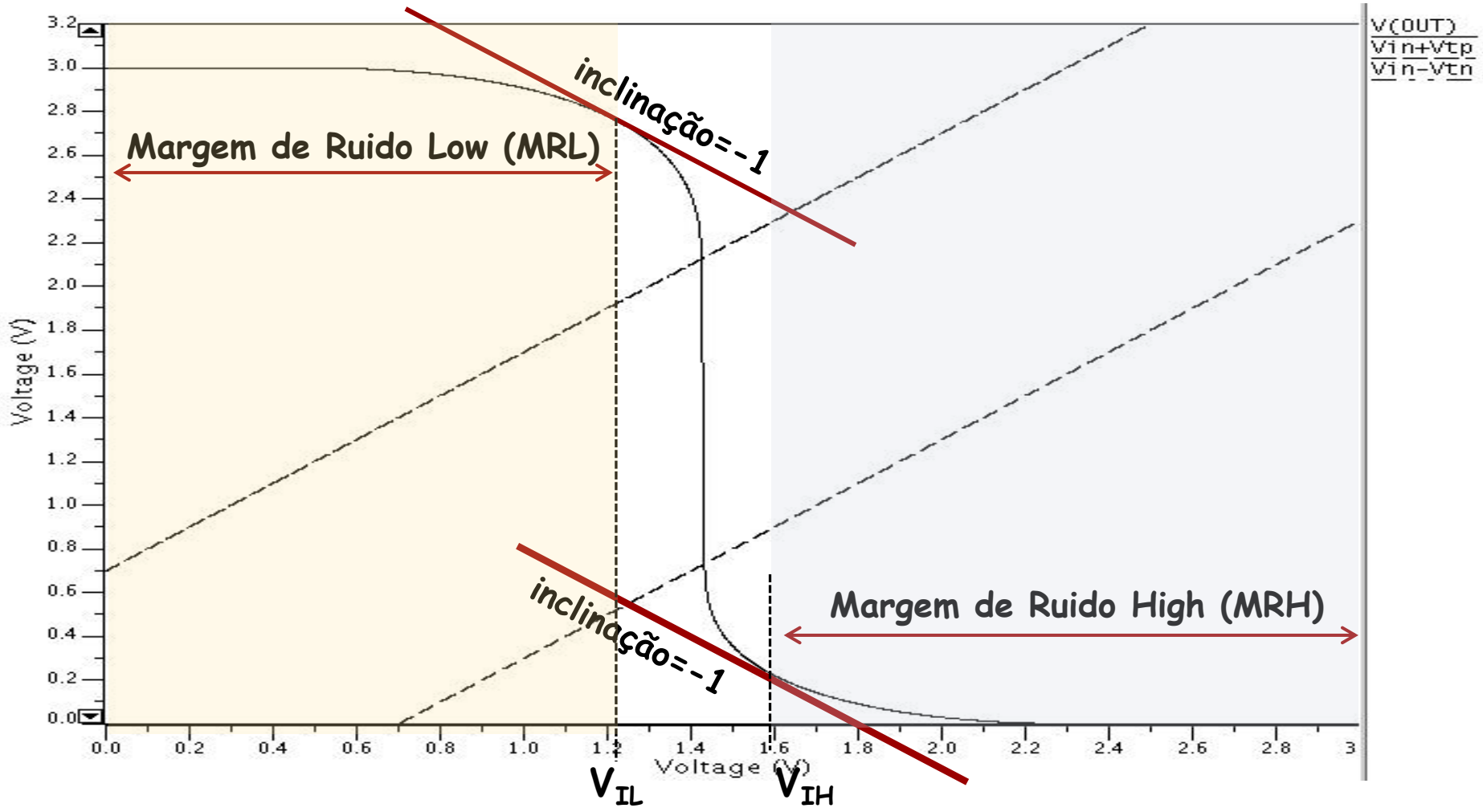
Tensão de transição



$$V_{TR} = \frac{V_{DD} + \sqrt{\beta_n/\beta_p}\,V_{TN} + V_{Tp}}{1 + \sqrt{\beta_n/\beta_p}}$$

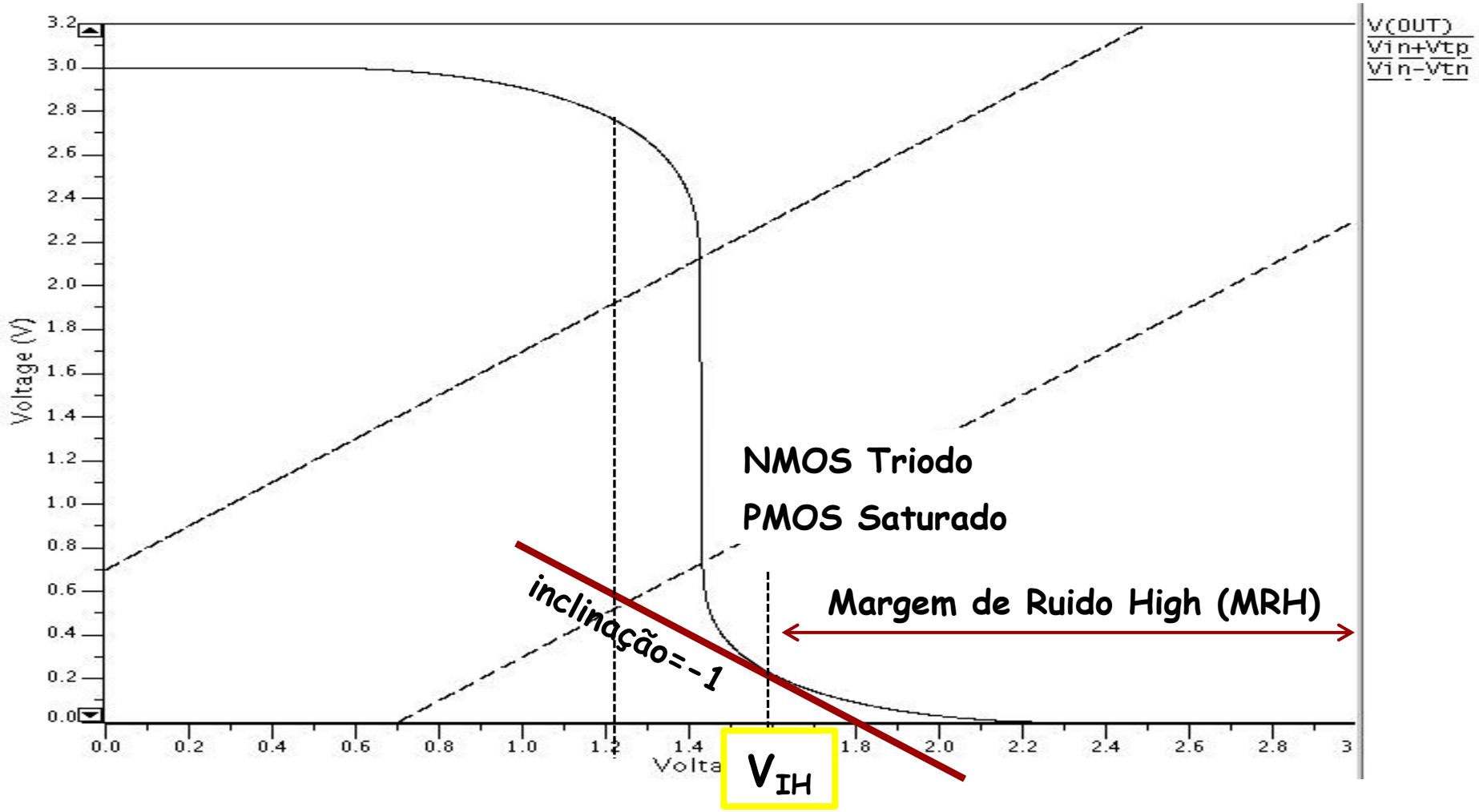
Margem de ruído

Onde terminam o nível baixo e o nível alto?



Margem de ruído

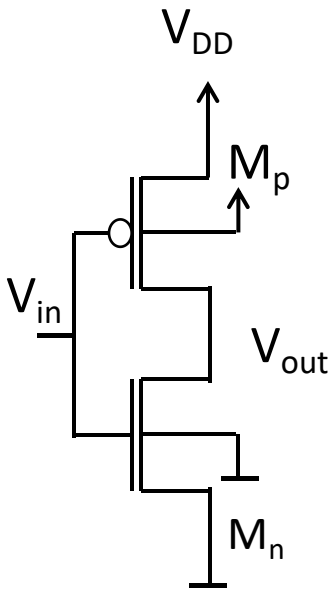
Vamos determinar o valor de V_{IH}



Calculo de V_{IH} (e de V_{IL})

O transistor NMOS esta em Triodo

$$I_{Dn} = \mu_n \frac{W_n}{L_n} C_{ox}(V_{in} - V_{TN} - \frac{V_{out}}{2})V_{out}$$



O transistor PMOS esta em Saturação

$$I_{Dp} = \mu_p \frac{W_p}{2L_P} C_{ox}(V_{in} - V_{DD} - V_{Tp})^2$$

Igualando as correntes temos:

$$I_{Dn} = I_{Dp}$$

Calculo de V_{IH} (e de V_{IL})

Para simplificar os calculos vamos considerar que:

- ✓ $V_{TN} = -V_{TP} = V_T$
- ✓ $\mu_p \frac{W_p}{L_P} C_{ox} = \mu_n \frac{W_n}{L_n} C_{ox}$

Estas duas condições são normais para manter a simetria na operação do inversor. Veja que neste caso teremos

- ✓ $V_{TR} = V_{DD}/2$
- ✓ $\mu_p W_p = \mu_n W_n$ uma vez que L_n e L_P, para circuitos digitais, normalmente são as dimensões mínimas da tecnologia

Calculo de V_{IH} (e de V_{IL})

Assim

$$I_{Dn} = I_{Dp} \quad \Rightarrow \quad (V_{in} - V_{DD} - V_{Tp})^2 = 2(V_{in} - V_{TN} - \frac{V_{out}}{2})V_{out}$$

Vamos agora derivar a equação por V_{in} e avaliar o valor no tensão $V_{in} = V_{IH}$ (lembremos que $\frac{\partial V_{out}}{\partial V_{in}}|_{V_{in}=V_{IH}} = -1$)

$$\frac{\partial}{\partial V_{in}}(V_{in} - V_{DD} - V_{Tp})^2 = \frac{\partial}{\partial V_{in}} 2(V_{in} - V_{TN} - \frac{V_{out}}{2})V_{out}$$

$$(V_{in} - V_{DD} - V_{Tp}) = (1 - \frac{\partial V_{out}}{2\partial V_{in}})V_{out} + (V_{in} - V_{TN} - \frac{V_{out}}{2}) \frac{\partial V_{out}}{\partial V_{in}}$$

Calculo de V_{IH} (e de V_{IL})

Usando $\frac{\partial V_{out}}{\partial V_{in}}|_{V_{in}=V_{IH}} = -1$

$$(V_{in} - V_{DD} - V_{Tp}) = \frac{1}{2}V_{out} - (V_{in} - V_{TN} - \frac{V_{out}}{2})$$

$$V_{out}|_{V_{in}=V_{IH}} = (V_{in} - \frac{1}{2}V_{DD})$$

Tomando a equação inicial

$$(V_{in} - V_{DD} - V_{Tp})^2 = 2(V_{in} - V_{TN} - \frac{V_{out}}{2})V_{out}$$

e usando $V_{in} = V_{IH}$ e $V_{out} = (V_{in} - \frac{1}{2}V_{DD})$, **obteremos então**

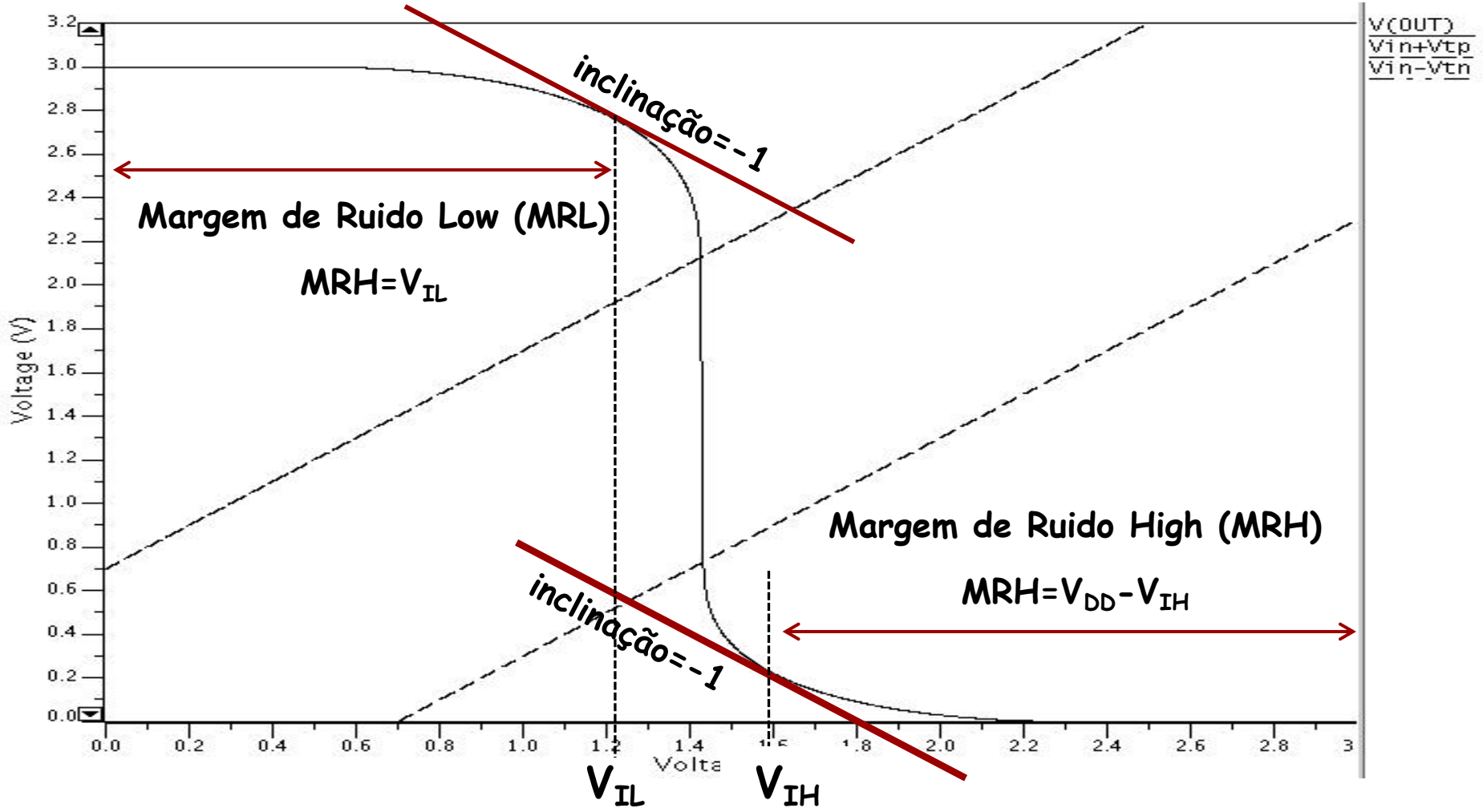
Calculo de V_{IH} (e de V_{IL})

$$V_{IH} = \frac{1}{8}(5V_{DD} - 2V_T)$$

De forma semelhante podemos calcular V_{IL} que será

$$V_{IL} = \frac{1}{8}(3V_{DD} + 2V_T)$$

Calculo de MRH e MRL: com os valores de V_{IL} e V_{IH} achamos as margnes de ruído



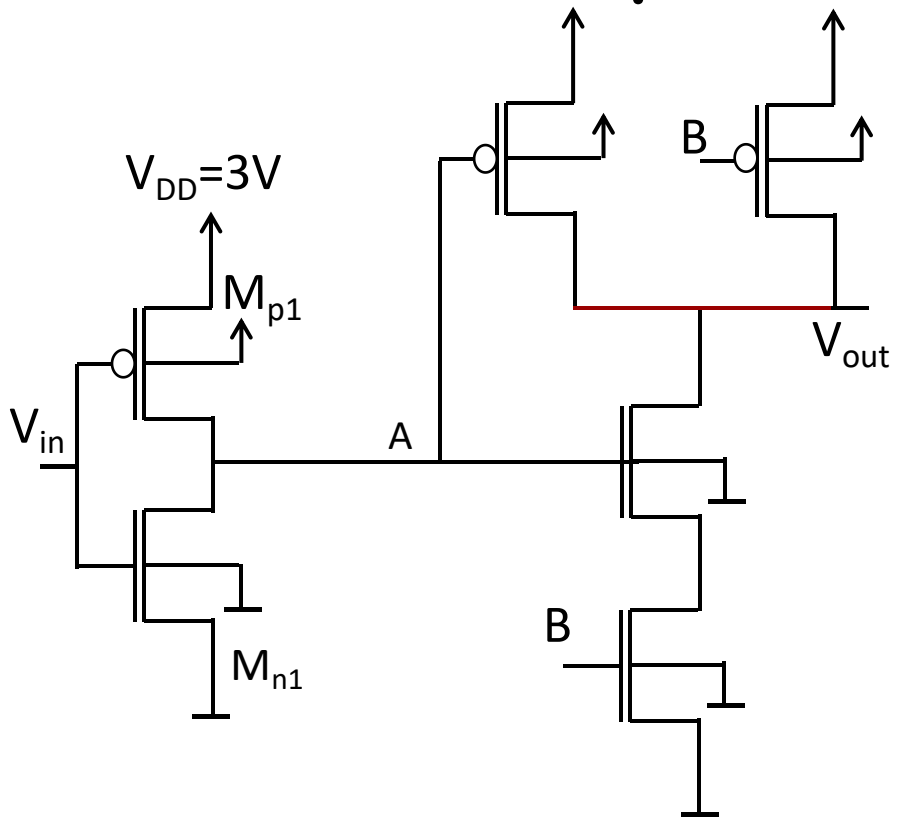
Calculo de MRH e MRL

$$MRL = MRH = (\frac{3}{8}V_{DD} + \frac{1}{4}V_T)$$

O valor está proximo de $V_{DD}/2$

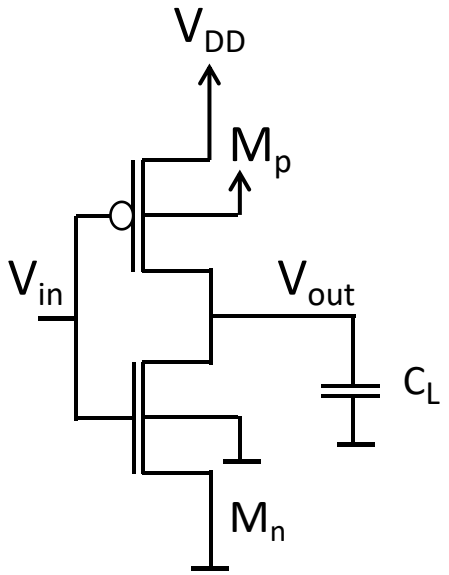
Tempo de Propagação

Ante de definirmos o tempo de propagação é importante esclarecer que a carga de portas lógicas são sempre outras portas lógicas. Assim a saída está ligada a portas de transistores, que são modelados, em primeira ordem, por capacitores.



Tempo de Propagação

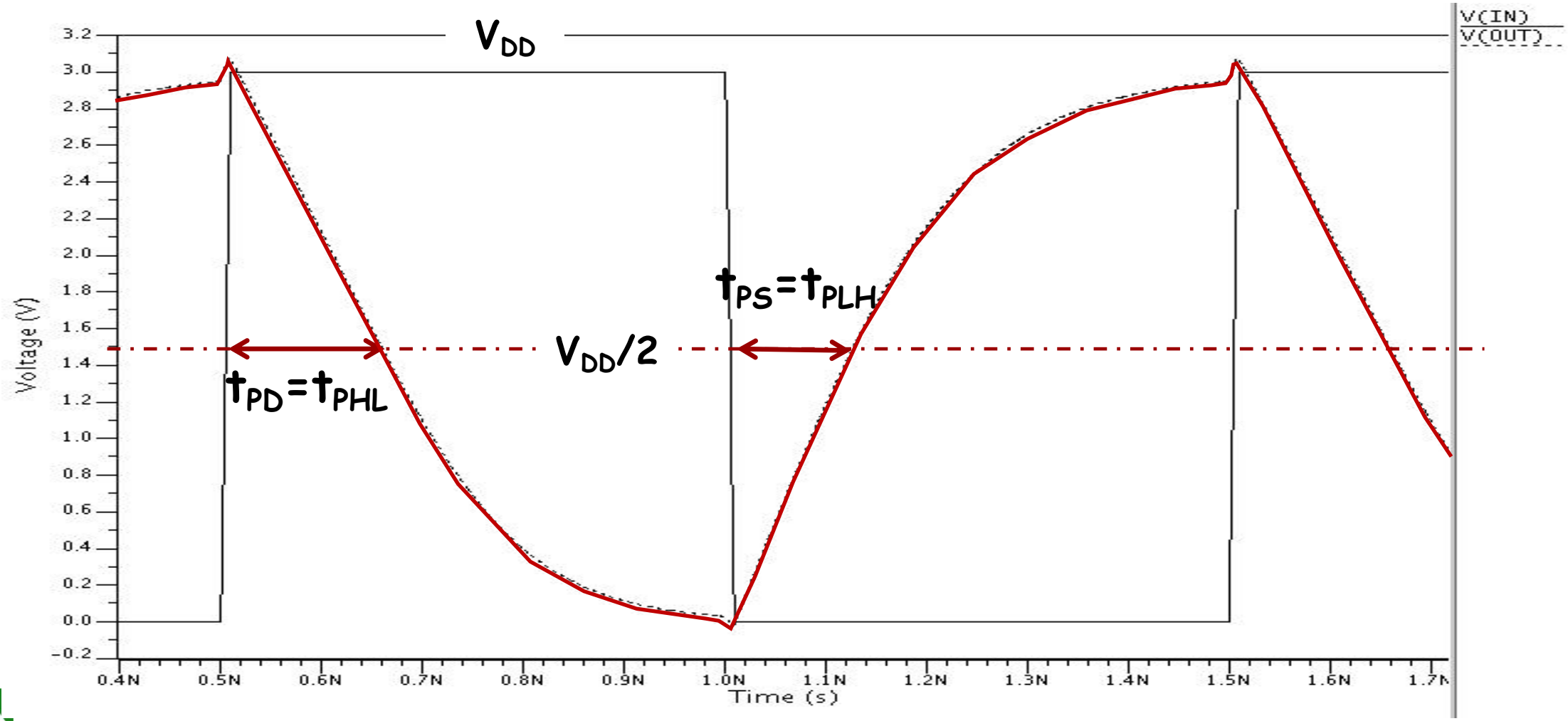
Carga na saida de um inversor: capacitor C_L



- Tempo de Propagação de Subida: t_{PS} ou t_{PR} (R de *rise*)
- Tempo de Propagação de Descida: t_{PD} ou t_{PF} (F de *fall*)

Tempo de Propagação

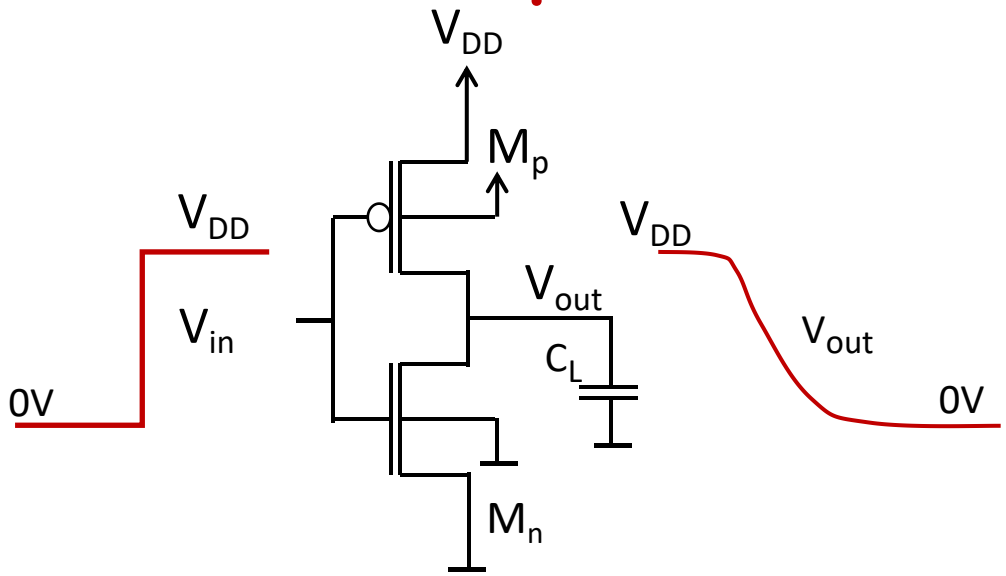
Curva (Vout x Vin) do inversor



Tempo de Propagação

O tempo de propagação depende do sinal de entrada. Seu calculo pode ser um pouco complexo pois os transistores operam no corte, na saturação e em triodo. Caso consideremos uma entrada idel, onda quadrada com subida e descida instantaneas, podemos chegar a expressões que nos mostrarão caracteristicas importantes das portas.

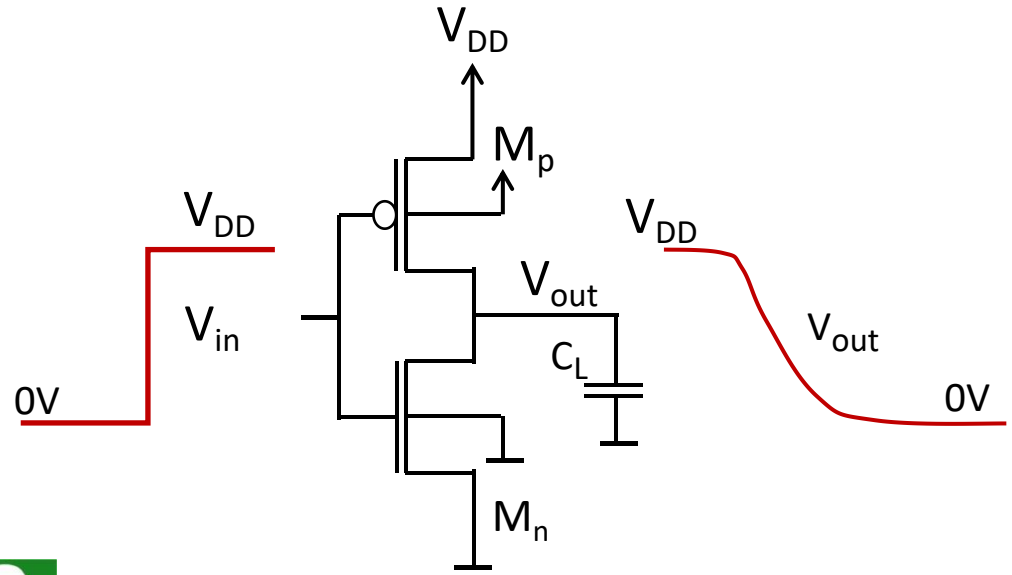
Calculo do tempo de descida

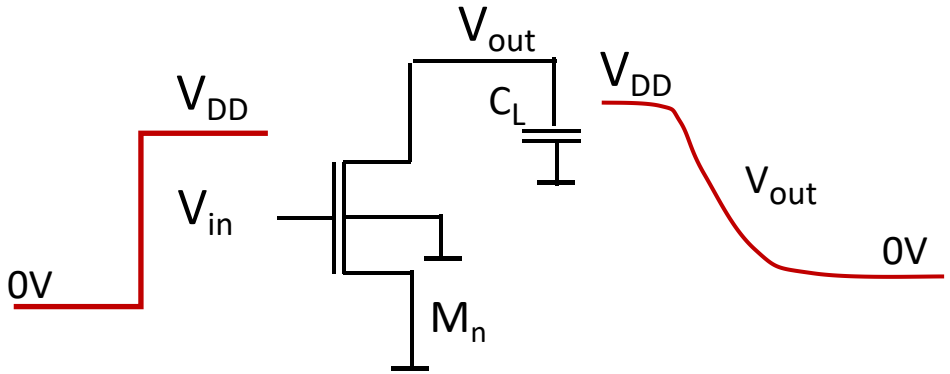


Tempo de Propagação (descida)

Para um sinal de entrada que faz a transição instantanea, teremos, para a descida

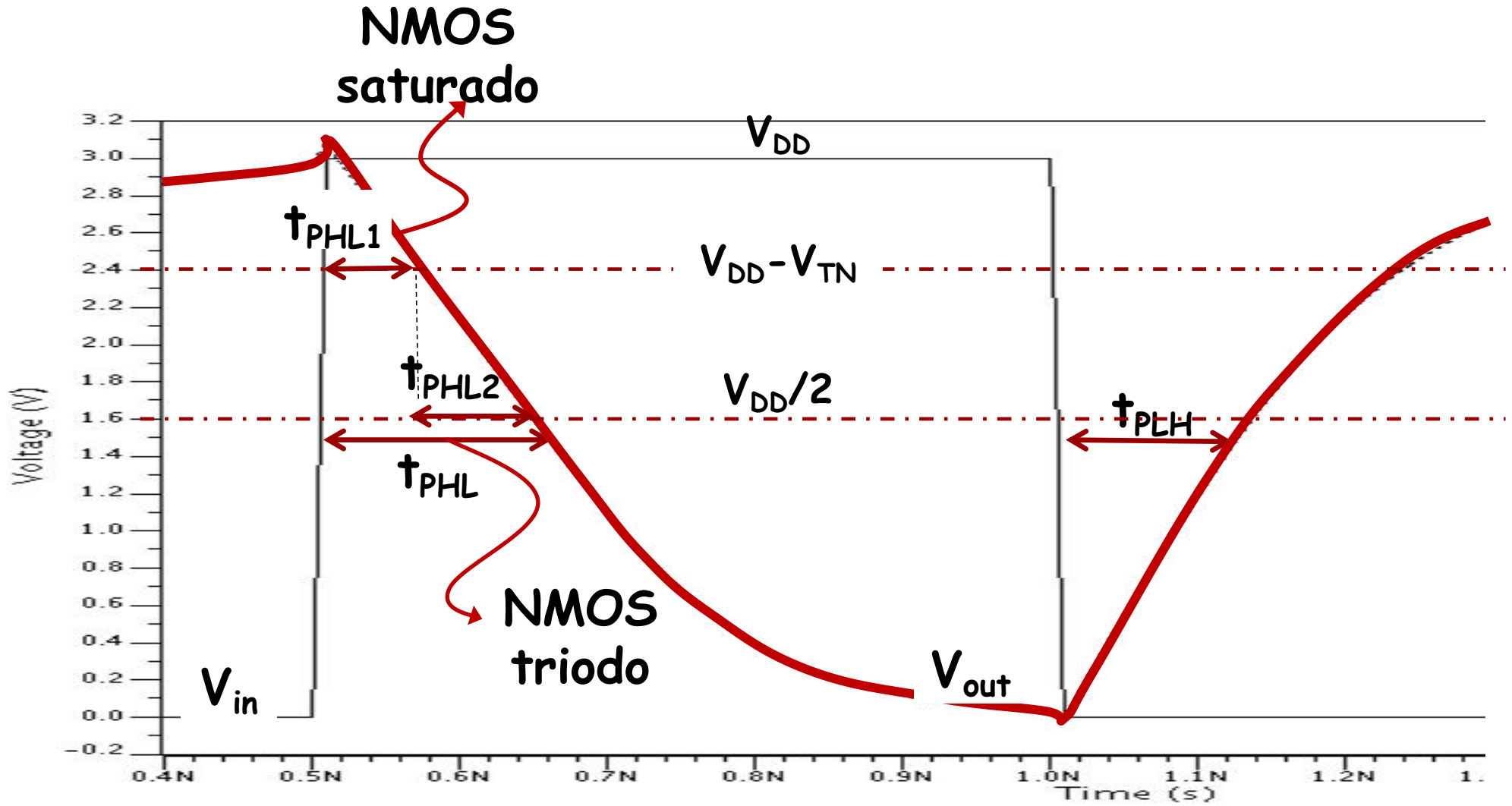
- PMOS cortado
- NMOS conduzindo (saturação, triodo)
- Condiçao inicial de V_{out}: V_{DD}





Tempo de Propagação (descida)

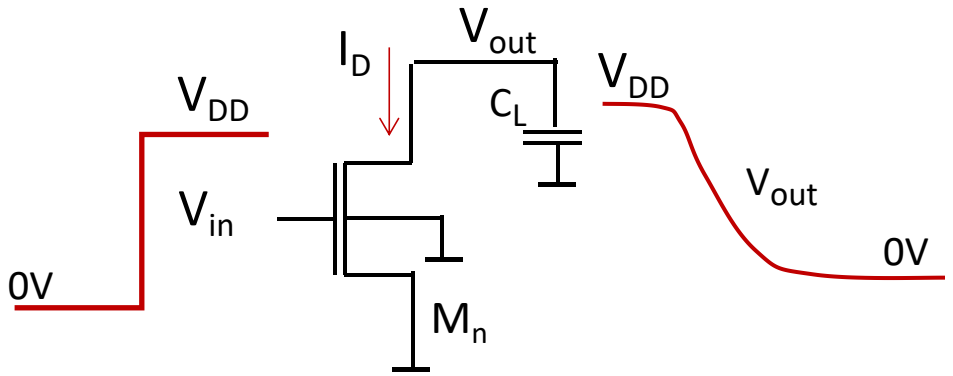
Operação do transistor NMOS (V_{TN} = 0,6V)



1. Durante o intervalo t_{PHL1} o transistor NMOS está na região de satuaração

$$v_{out} > (V_{DD} - V_{TN}) \quad \text{ou} \quad (v_{in} - v_{out}) < V_{TN}$$

Neste caso a equação de correntes do NMOS será



$$I_D = \mu_n \frac{W_n}{2L_n} C_{ox}(V_{in} - V_{TN})^2$$

Para o capacitor podemos escrever

$$I_D = -C_L \frac{\partial v_{out}}{\partial t} \quad \Rightarrow \quad \int_0^{t_{PHL1}} I_D dt = -C_L \int_{V_{DD}}^{V_{DD}-V_{TN}} dV_{out} = -C_L V_{TN}$$

A equações que descrevem o circuito neste primeiro mometo são

$$I_D = \mu_n \frac{W_n}{2L_n} C_{ox}(V_{GS} - V_{TN})^2$$

$$\int_0^{t_{PHL1}} I_D dt = - C_L V_{TN}$$

Juntando-as teremos

$$\int_0^{t_{PHL1}} \mu_n \frac{W_n}{2L_n} C_{ox}(V_{DD} - V_{TN})^2 dt = C_L V_{TN}$$

Como I_D não depende de t, podemos escrever

$$\int_0^{t_{PHL1}} \mu_n \frac{W_n}{2L_n} C_{ox}(V_{DD} - V_{TN})^2 dt = \mu_n \frac{W_n}{2L_n} C_{ox}(V_{DD} - V_{TN})^2 t_{PHL1} = C_L V_{TN}$$

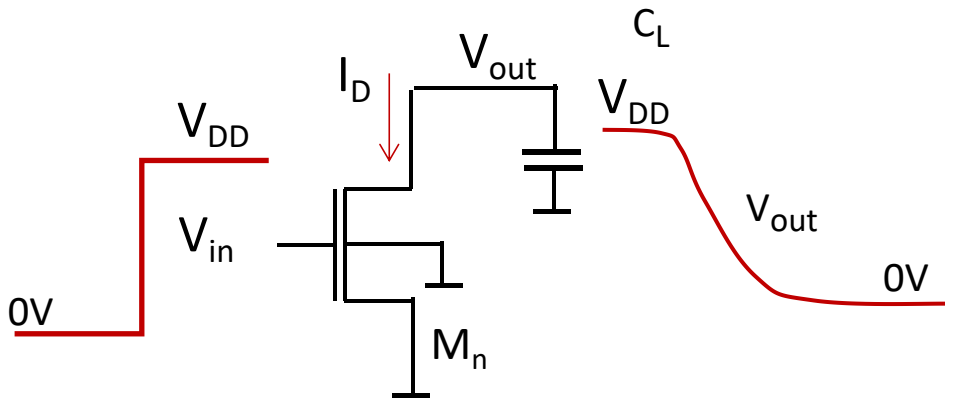
$$t_{PHL1} = \frac{C_L V_{TN}}{\mu_n \frac{W_n}{2L_n} C_{ox}(V_{DD} - V_{TN})^2}$$

Este é o intervalo de tempo que o NMOS passa na saturação

2. Durante o intervalo t_{PHL2} o transistor NMOS está na região de triodo

$v_{out} < (V_{DD} - V_{TN})$ ou $(v_{in} - v_{out}) > V_{TN}$

Neste caso a equação de correntes do NMOS será



$$I_D = \mu_n \frac{W_n}{L_n} C_{ox}(V_{in} - V_{TN} - \frac{V_{out}}{2})V_{out}$$

Para o capacitor podemos escrever

$$I_D = -C_L \frac{\partial v_{out}}{\partial t} \Rightarrow \int_{t_{PHL1}}^{t_{PHL2}+t_{PHL1}} dt = -C_L \int_{V_{DD}-V_{TN}}^{V_{DD}/2} \frac{1}{I_D} dV_{out} =$$

Teremos então

$$\int_{t_{PHL1}}^{t_{PHL2}+t_{PHL1}} dt = t_{PHL2} = -C_L \int_{V_{DD}-V_{TN}}^{V_{DD}/2} \frac{1}{I_D} dV_{out} =$$

$$t_{PHL2} = C_L \int_{V_{DD}-V_{TN}}^{V_{DD}/2} \frac{1}{\mu_n \frac{W_n}{L_n} C_{ox}(V_{DD} - V_{TN} - \frac{V_{out}}{2})V_{out}} dV_{out}$$

O que dará, realizando a integral

$$t_{PHL2} = \frac{C_L}{\mu_n \frac{W_n}{L_n} C_{ox}(V_{DD} - V_{TN})} ln(\frac{3V_{DD} - 4V_{TN}}{V_{DD}})$$

Somando as duas relaçoes obteremos o valor de t_{PHL}

$$t_{PHL} = t_{PHL2} + t_{PHL1} = \frac{C_L}{\mu_n \frac{W_n}{L_n} C_{ox}(V_{DD} - V_{TN})} \left[ln\left(\frac{3V_{DD} - 4V_{TN}}{V_{DD}} \right) + \frac{2C_L V_{TN}}{(V_{DD} - V_{TN})^2} \right]$$

Pela expressão já vemos que o tempo de propagação é inversamente proporcional a $(W/L)_n$ e a V_{DD}

Caso consideremos $V_{TN} \approx 0.2V_{DD}$, poderemos aproximar o tempo de propagaçao por

$$t_{PHL} = \frac{1.6C_L}{\mu_n C_{ox} \frac{W_n}{L_n} V_{DD}}$$

De forma equivalente podemos calcular o tempo de propagação de subida ou t_{PLH}

$$t_{PLH} = \frac{1.6C_L}{\mu_P C_{ox} \frac{W_P}{L_P} V_{DD}}$$

considerando $V_{TP} \approx -0.2V_{DD}$

Observe que:

- ✓ o tempo de descida depende apenas do transistor NMOS e o de subida, do PMOS
- ✓ o tempo de propagação é diretamente proporcional a carga C_L na saída
- ✓ o tempo de propagação é inversamente proporcional a V_{DD}

✓ **Caso obedecamos a relação**

$$\mu_n \frac{W_n}{L_n} = \mu_P \frac{W_P}{L_P}$$

teremos ($V_{TN} = -V_{TP} = 0{,}2V_{DD}$)

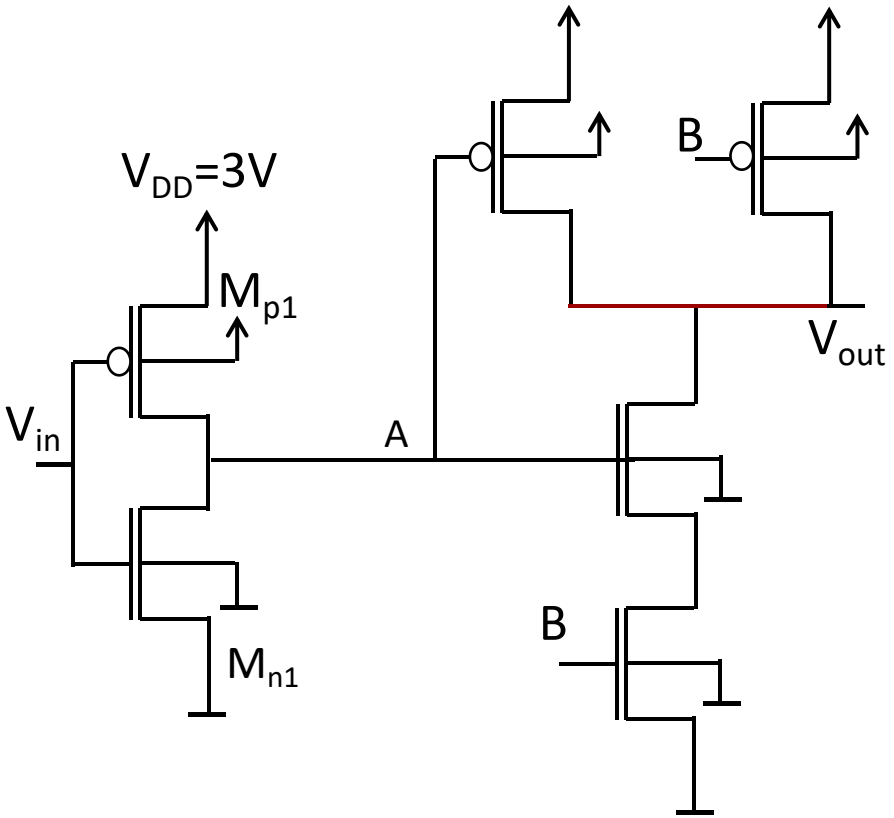
$$V_{TR} = \frac{V_{DD} + \sqrt{\beta_n/\beta_p}\, V_{TN} + V_{Tp}}{1 + \sqrt{\beta_n/\beta_p}} = \frac{V_{DD}}{2} \qquad t_{PHL} = t_{PLH}$$

o que normalmente é desejável. Por outro lado, como μ_n e μ_P são variáveis, não é simples conhecer seus valores.

- ✓ quando (W/L) aumenta, diminui o tempo de propagação
- ✓ quando a tensão de alimentação aumenta, a tensão de alimentação, diminui o tempo de propagação
- ✓ quando a capacitancia de carga aumentam C_L, aumenta o tempo de propagação
- ✓ Portas logicas estão sempre conectadas a outras portas lógicas

Qual a capacitancia C_L vista por um inversor?

Em grande parte é a capacitancia de porta de outros transistores.

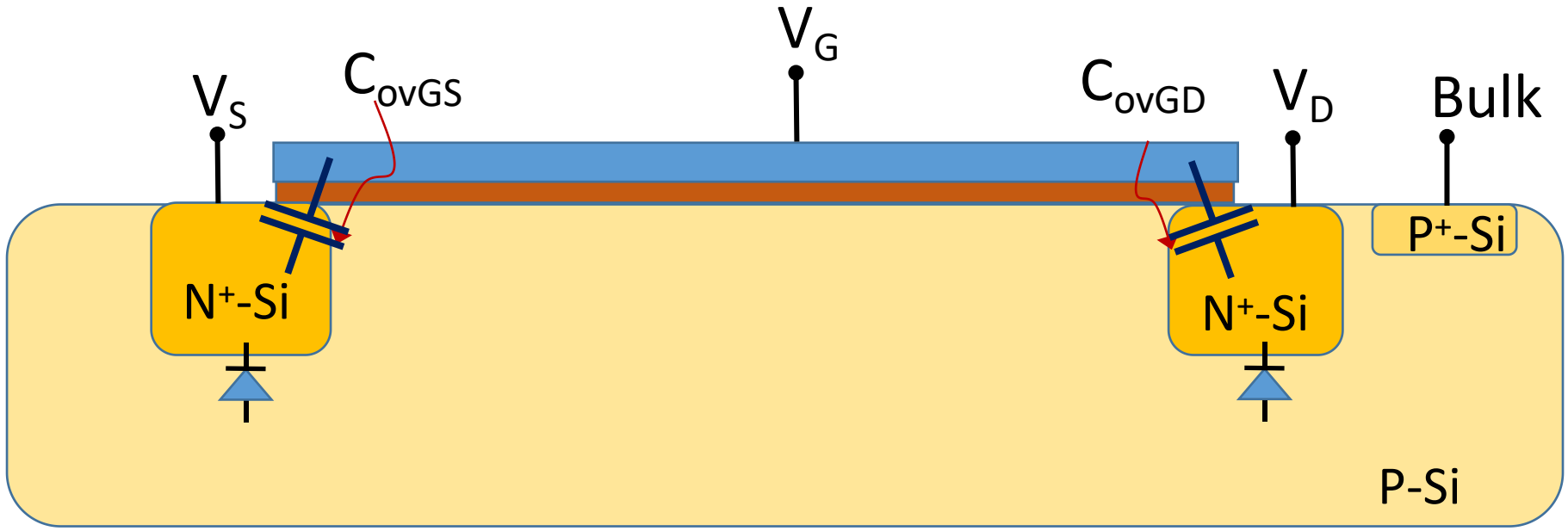


Capacitâncias de um transistor

- Capacitancias de sobreposição (overlap)
- Capacitancia de gate (canal)
  - Capacitancia gate/source
  - Capcitancia gate/dreno
  - Capacitancia gate/bulk
- Capacitancia source/bulk
- Capacitancia dreno/bulk

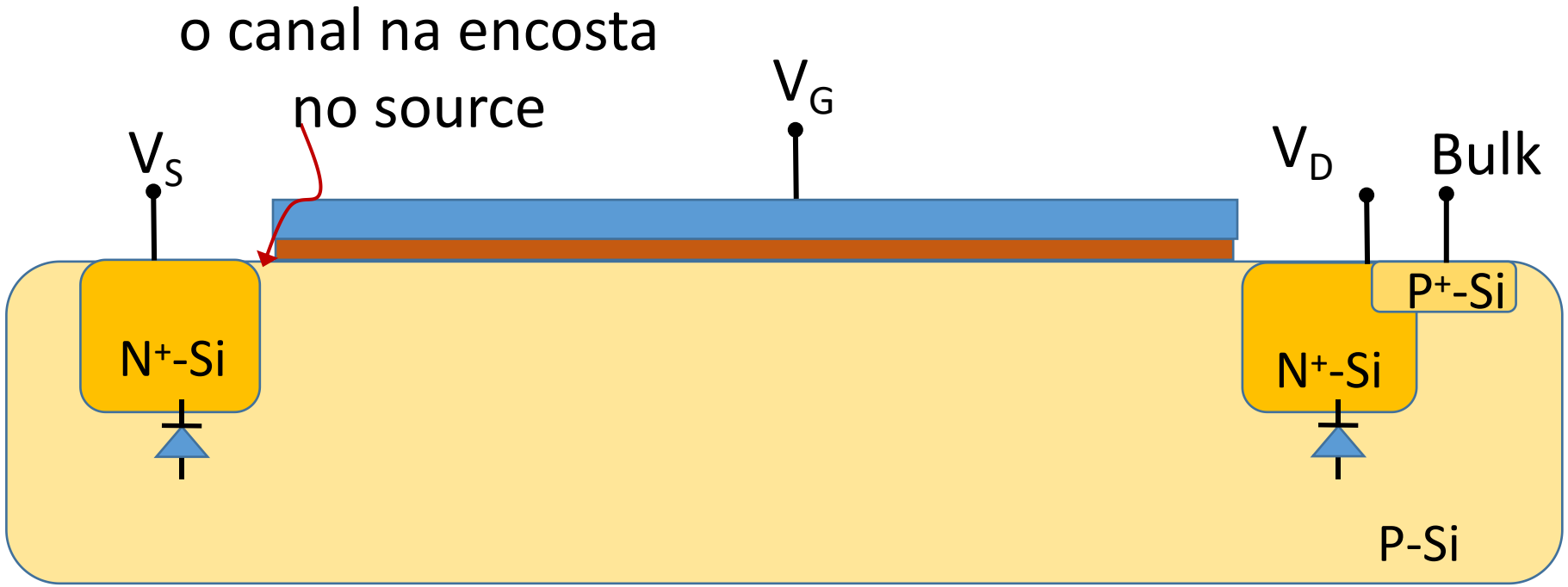
Capacitâncias de um transistor

- Capacitancias de sobreposição (overlap): gate/source e gate/dreno



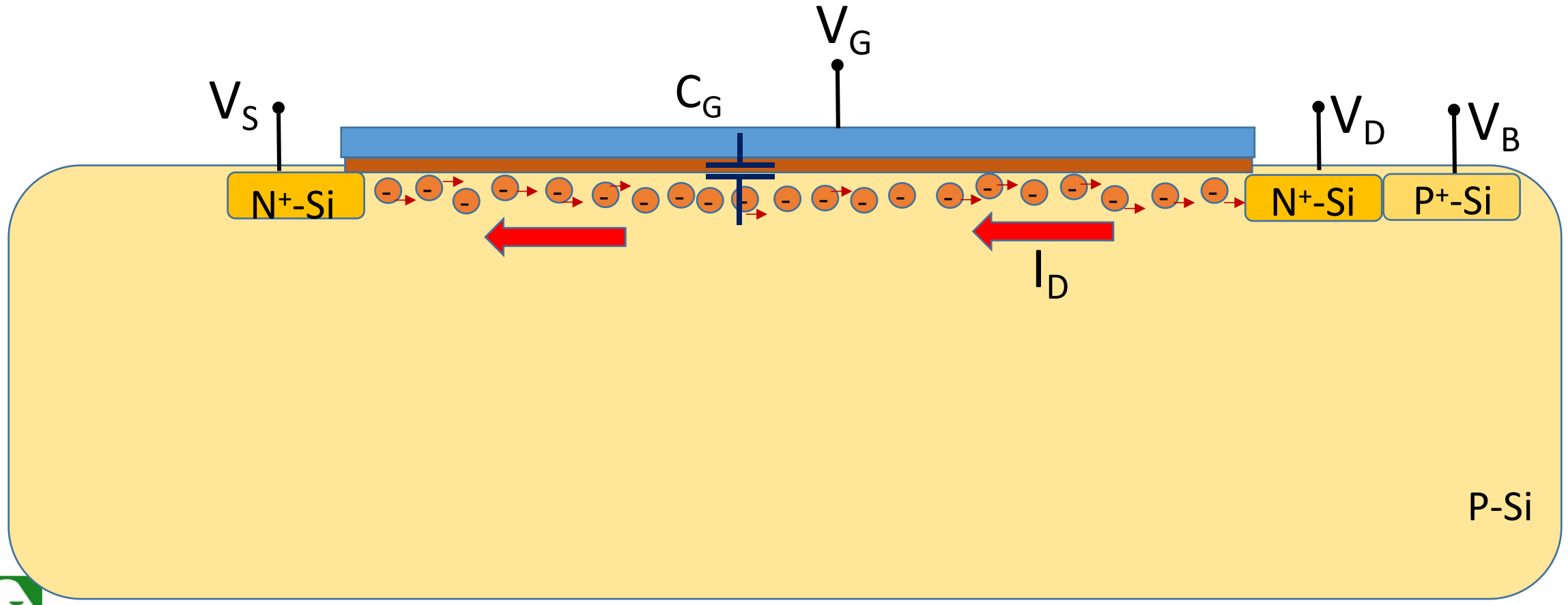
- A capacitancia de sobreposição depende do W do transistor (capacitancia = $C_{ov}.W$)

- **A sobreposiçao sempre ocorrerá. Não se pode construir o dreno e source terminado justo no inicio do canal, pois corre-se o risco do transistore ficar com defeito**



Capacitâncias de um transistor

- Capacitancias de gate (canal): capacitancia entre o gate e o canal do transistor



Capacitâncias de um transistor

- Na capacitancia de gate (canal), um dos terminais é o gate. O outro pode ser o source, o dreno e o bulk. Assim se considera que a capacitancoa de gate se divide em tres
  - Capacitancia gate/source (C_{GS})
  - Capcitancia gate/dreno (C_{GD})
  - Capacitancia gate/bulk (C_{GB})

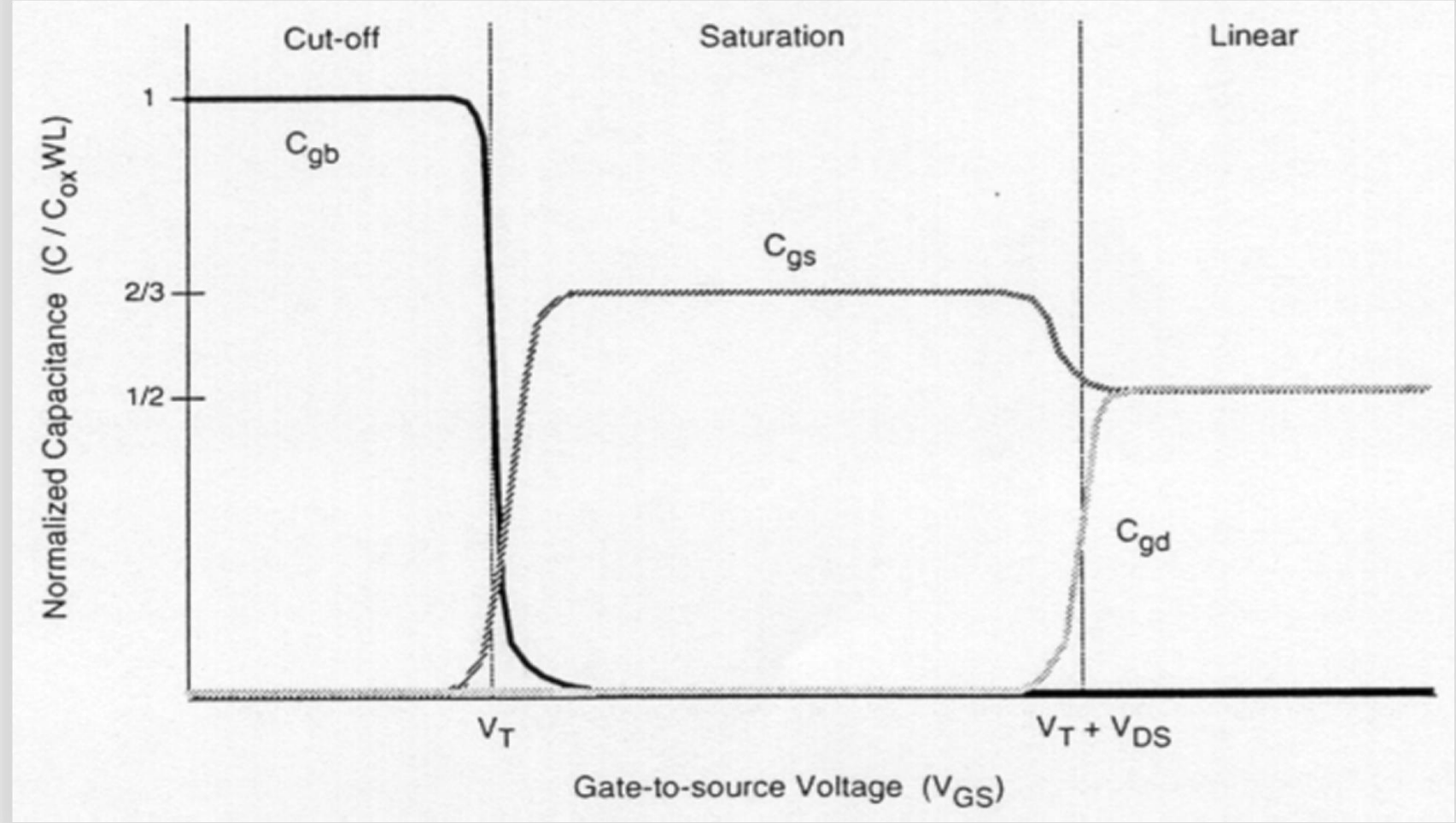
  A soma das tres capacitancia é

$$C_{GS} + C_{GD} + C_{GB} \approx WL.C_{ox}$$

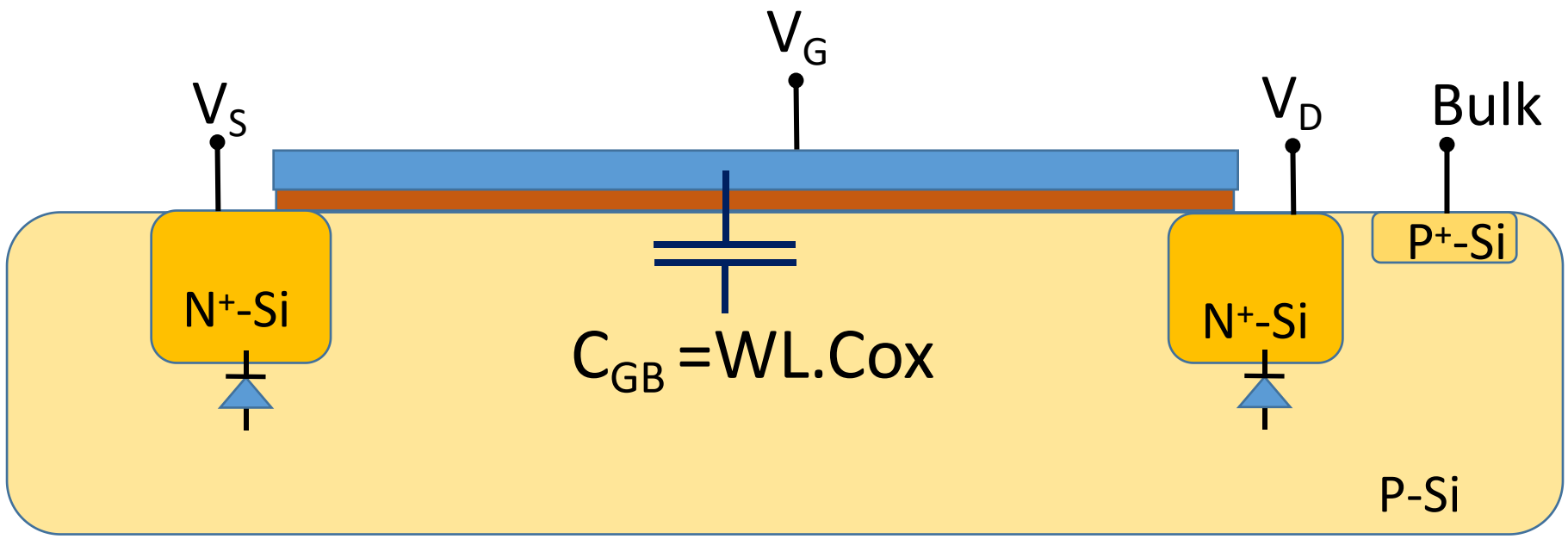
O valor de cada componente da capacitancia de gate varia com o estado do transitor

Capacitâncias de um transistor

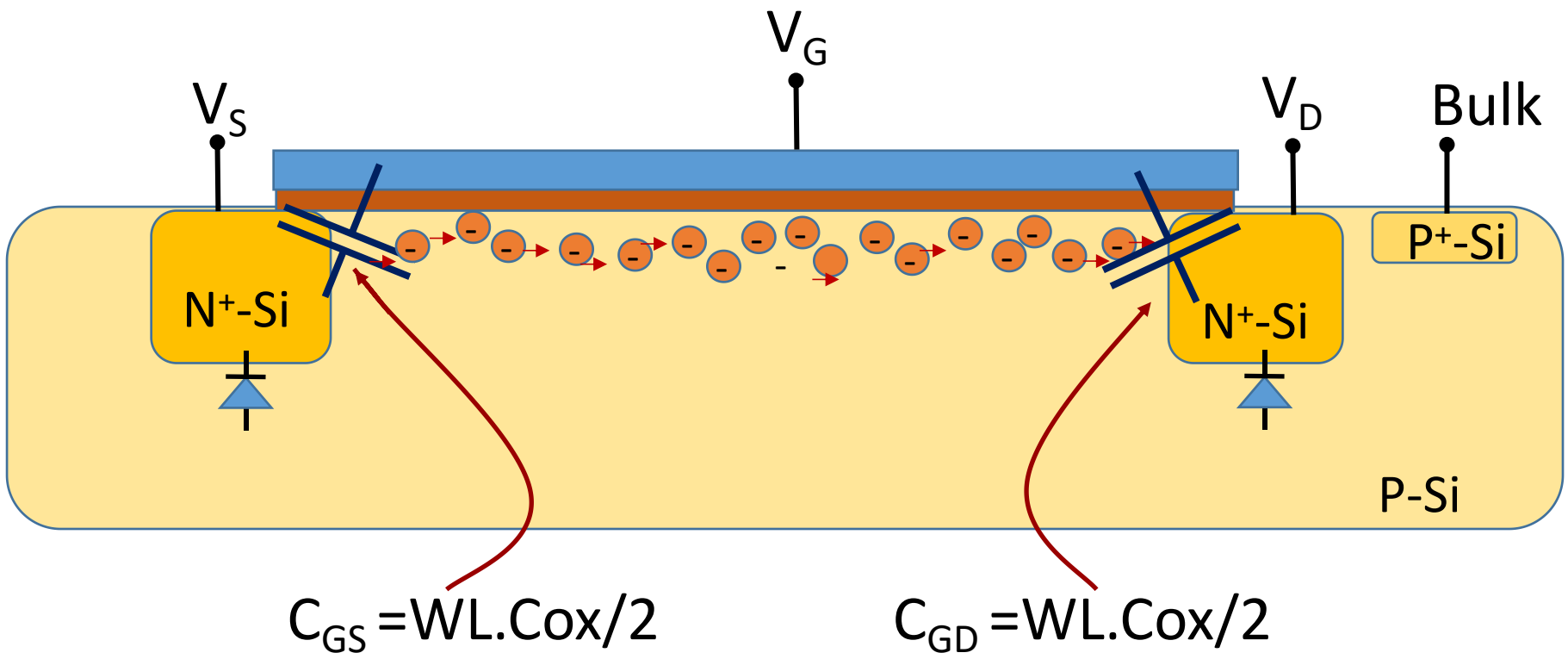
Componentes da capacitancia de gate (canal)



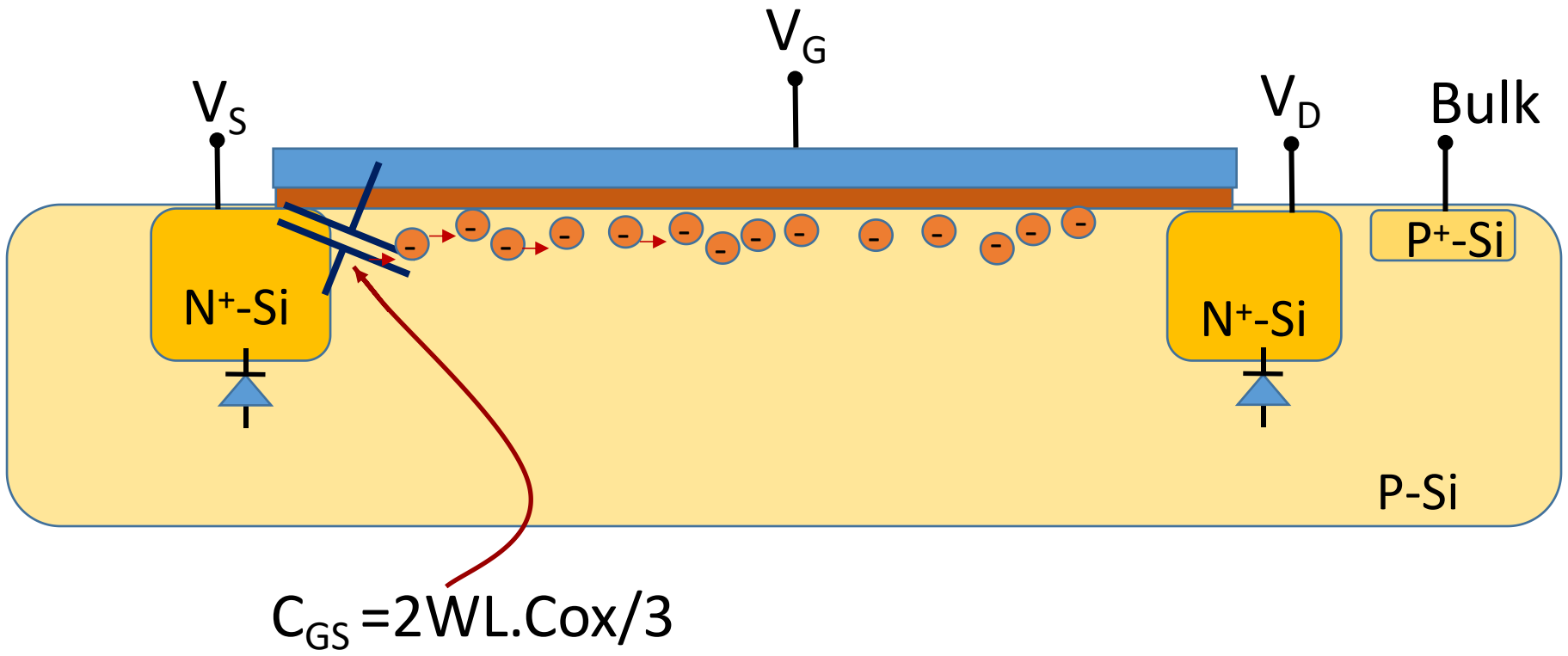
Capacitâncias de canal: transistor cortado



Capacitâncias de canal: transistor saturado



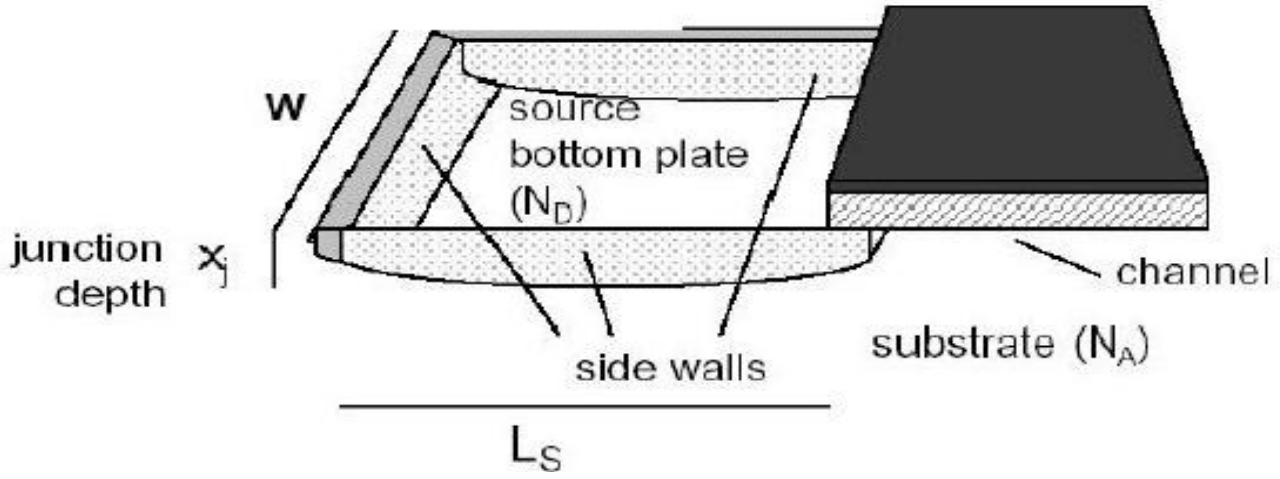
Capacitâncias de canal: transistor saturado



Capacitâncias de um transistor

Capacitancia source/bulk e dreno/bulk

- São causada pelos diodos reversos do source e dodreno
- Tem uma componente devido a area (C_{SBA} e C_{DBA}) e outra devido ao perímetro (C_{SBP} e C_{DBP})



$$C_{SB}=C_J.(Area) + C_{JSW}.(Perimetro) =$$

$$C_J.(L_S W) + C_{JSW}.(2L_S + W)$$

Capacitâncias de um transistor

Capacitancia source/bulk e dreno/bulk

- **dependem da tensão de source e da tensão de dreno**

$$C_j(V_R) = \frac{C_{j0}}{\sqrt{1 + \frac{V_R}{\phi_i}}}$$

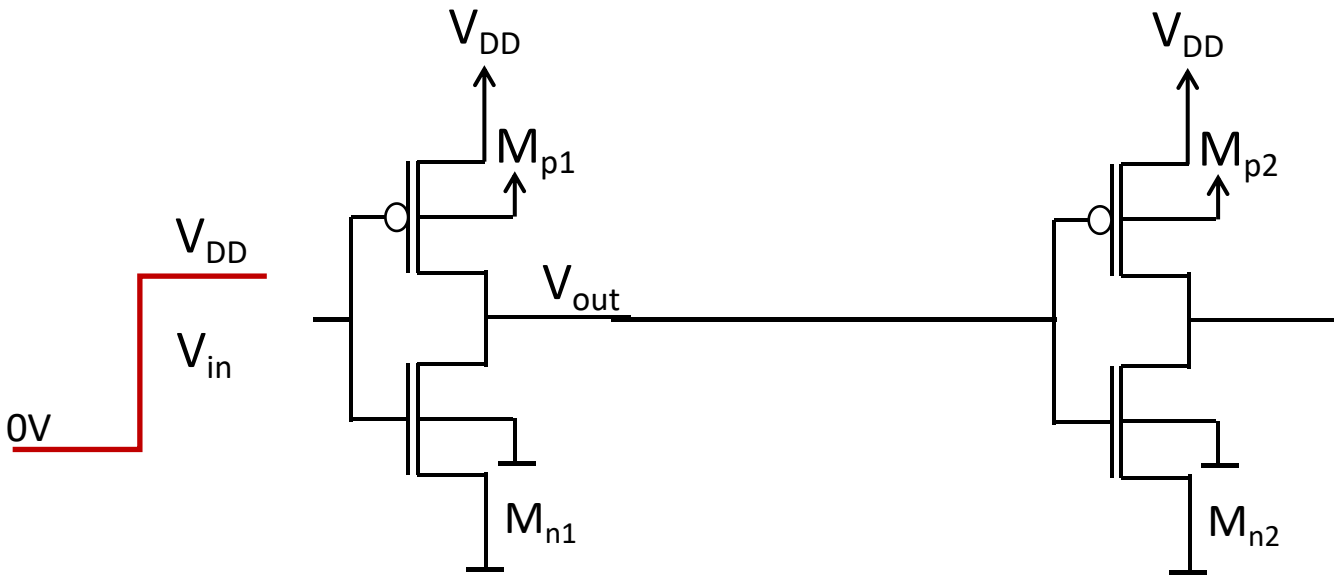
- V_R é a tensão reversa no diodo (V_{SB} e V_{DB})
- A capacitancia diminiu quando V_R aumenta

Ex. 17: capacitância de carga no inversor

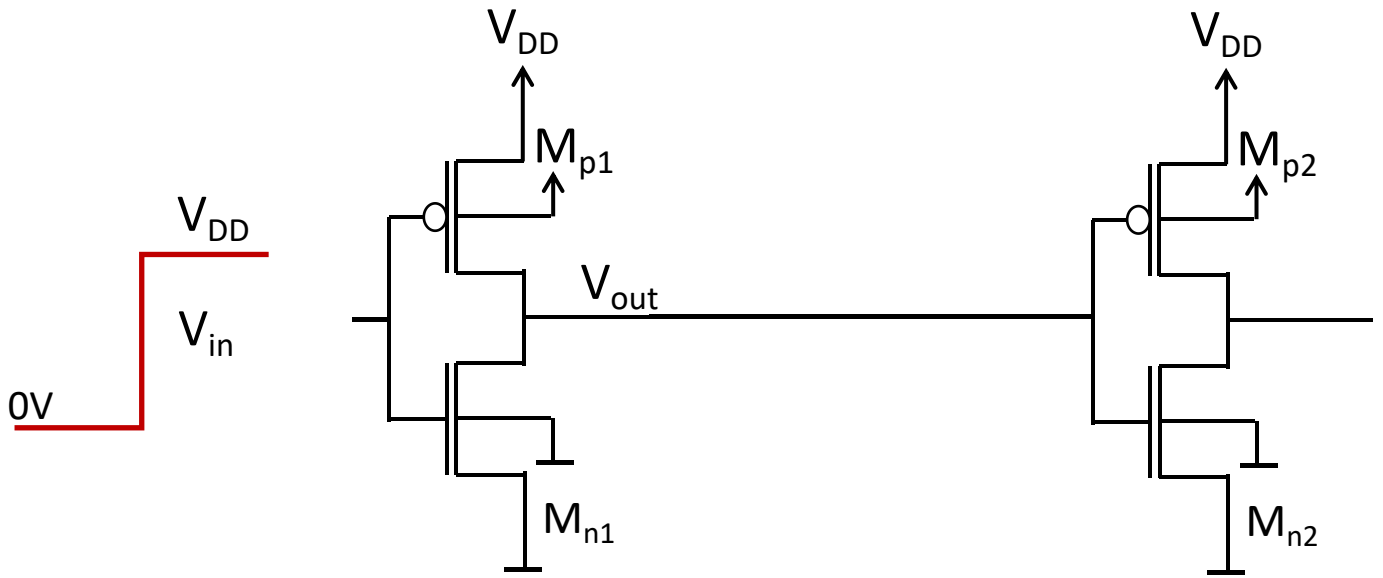
Considere

- dois inversores, um ligado ao outro
- o sinal de entrada estava e 0V e instantaneamente muda para V_{DD}

Determinar as capacitancias na saída do primeiro inversor (V_{out})

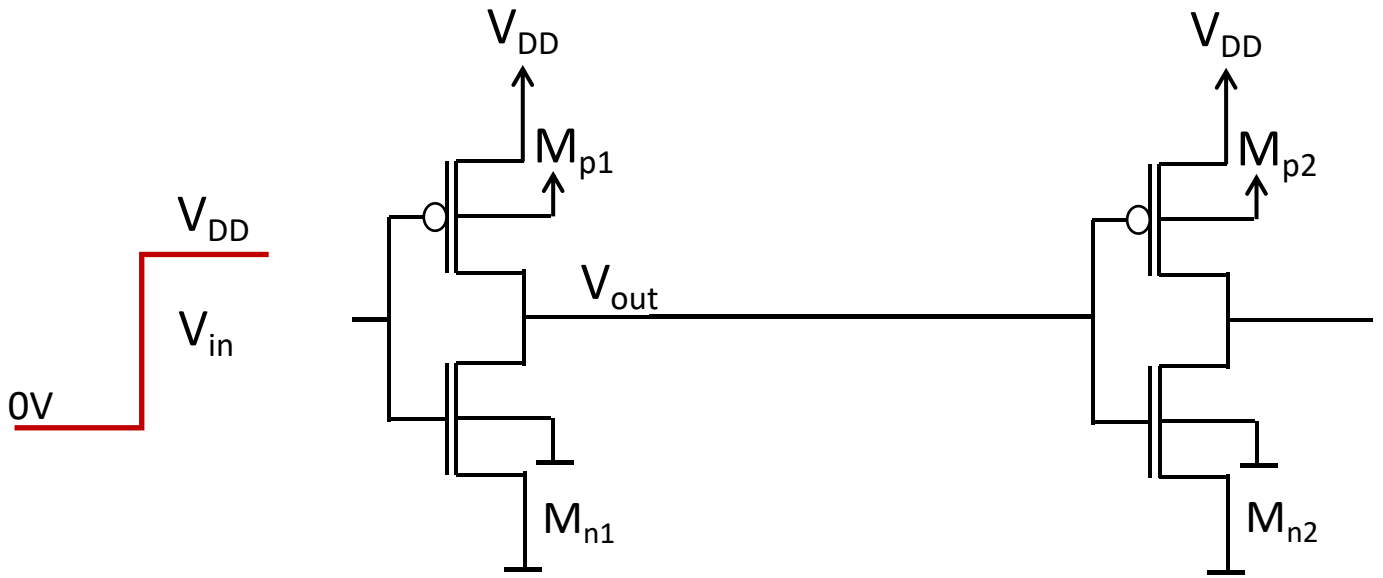


Ex. 17: capacitância de carga no primeiro inversor



$$C_L = C_{ovGDMn1} + C_{ovGDMp1} + C_{GDMn1} + C_{GDMp1} + C_{DBMn1} + C_{DBMp1} + C_{ovGSMn2} + C_{ovGDMn2} + C_{ovGSMp2} + C_{ovGDMp2} + (C_{GSMn2} + C_{GDMn2} + C_{GBMn2}) + (C_{GSMp2} + C_{GDMp2} + C_{GBMp2}) + C_{Int}$$

Ex. 17: capacitância de carga no primeiro inversor



$$C_L \approx C_{ovGDMn1} + C_{ovGDMp1} + C_{GDMn1} + C_{GDMp1} + C_{DBMn1} + C_{DBMp1} + C_{ovGSMn2} + C_{ovGDMn2} + C_{ovGSMp2} + C_{ovGDMp2} + (WL)_{n2}.C_{ox} + (WL)_{p2}.C_{ox} + C_{Int}$$

Ex. 17: capacitância de carga no primeiro inversor

$$C_L = C_{ovGDMn1} + C_{ovGDMp1} + C_{GDMn1} + C_{GDMp1} + C_{DBMn1} + C_{DBMp1} + C_{ovGSMn2} + C_{ovGDMn2} + C_{ovGSMp2} + C_{ovGDMp2} + (WL)_{n2}.C_{ox} + (WL)_{p2}.C_{ox} + C_{Int}$$

- ✓ C_{int} é a capacitancia da trilha que liga os dois inversores
- ✓ as capacitancias C_{GDMn1}, C_{GDMp1}, C_{DBMn1} e C_{DBMp1} variam com os valores das tensões
- ✓ as capacitancias $C_{ovGDMn1}$, $C_{ovGDMp1}$, $C_{ovGSMn2}$, $C_{ovGDMn2}$, $C_{ovGSMp2}$ e $C_{ovGDMp2}$ são fixas

Tempo de Propagação para Portas logicas

Determinados o tempo de propagação para um inversor.

Qual é o tempo de propagação para uma porta lógica qualquer?

$$t_P = \frac{1.6C_L}{\mu C_{ox}\frac{W}{L}V_{DD}}$$

Vamos fazer algumas observações sobre os transistores, antes de mais nada. As equaçoes de operação do MOS são:

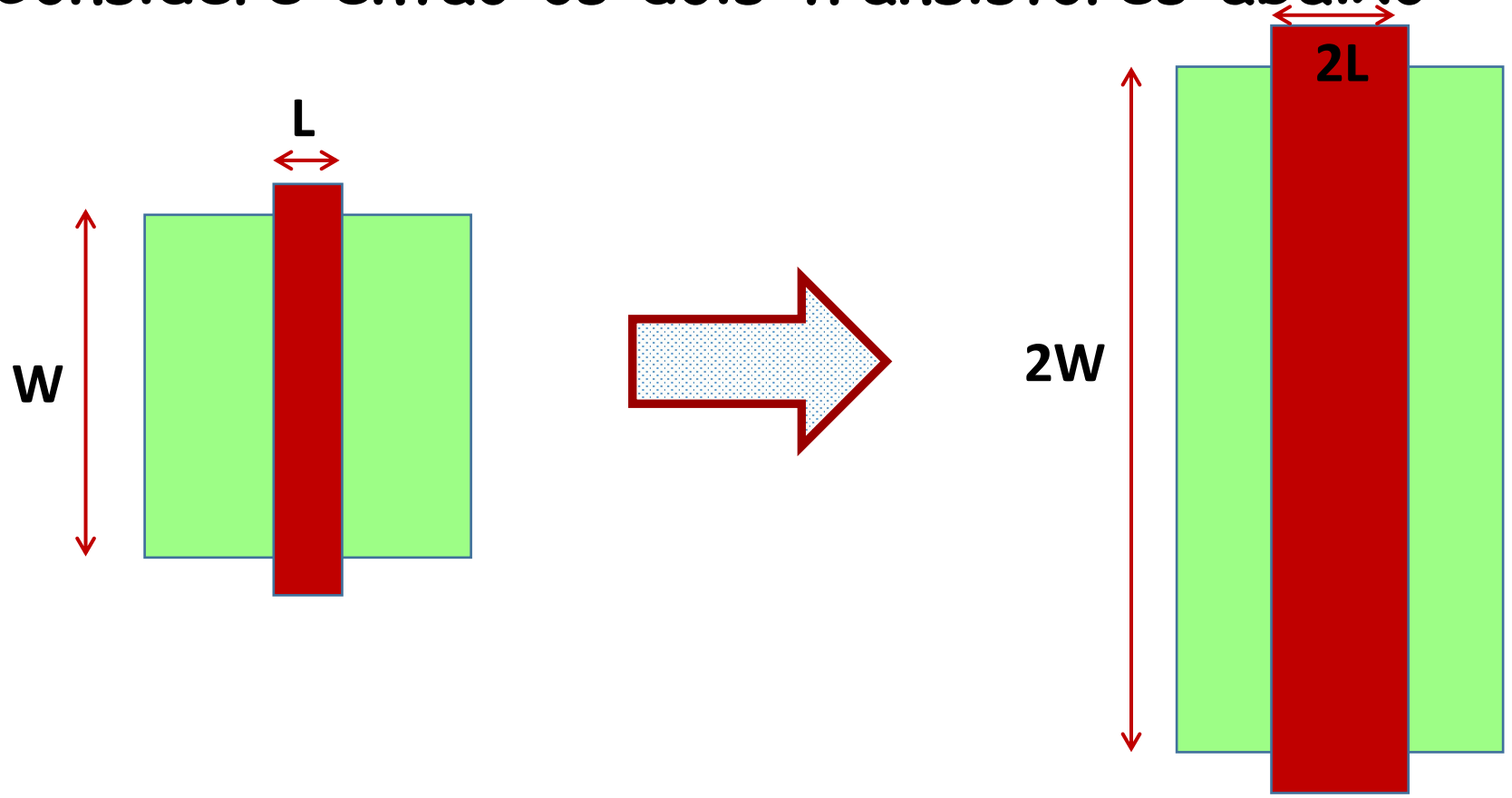
$$I_D = \mu\frac{W}{L}C_{ox}(V_{GS} - V_T - \frac{V_{DS}}{2})V_{DS}$$

$$I_D = \mu\frac{W}{2L}C_{ox}(V_{GS} - V_{Tp})^2$$

Tempo de Propagação para Portas logicas

Vemos que as correntes de operação dependem, em primeira ordem, apenas da relação (W/L).

1. Considere então os dois transistores abaixo

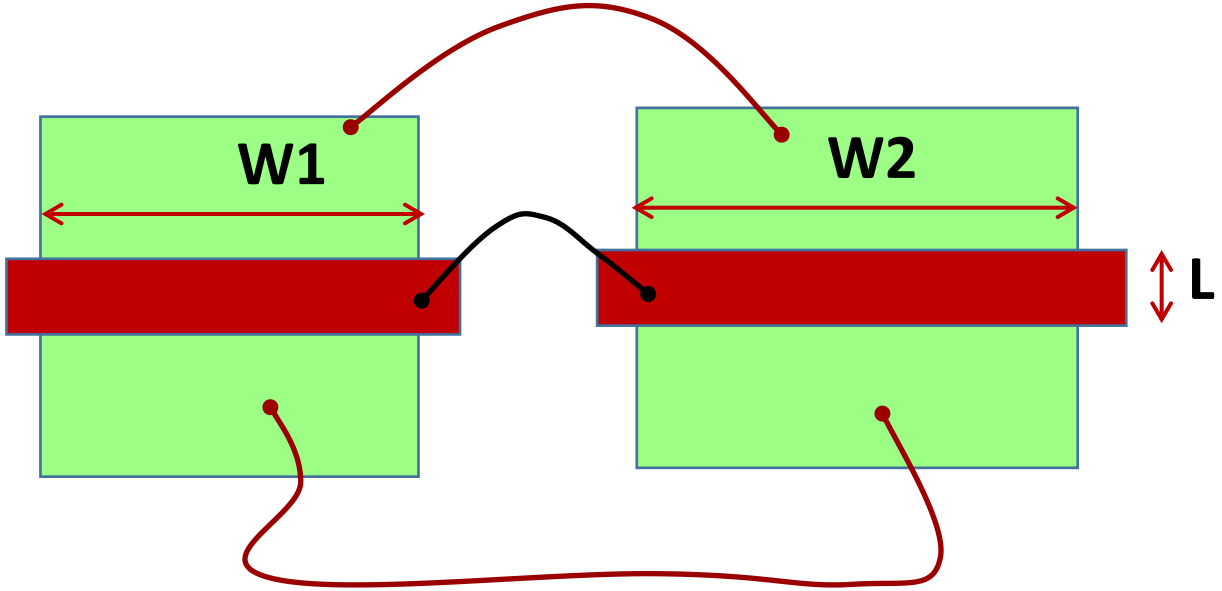


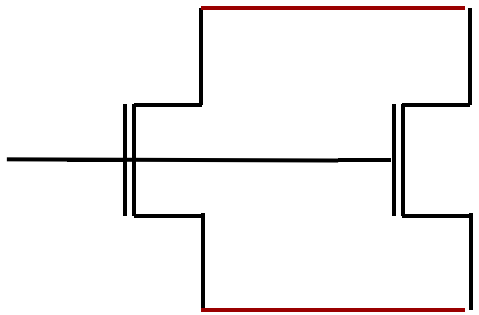
Tempo de Propagação para Portas logicas

Como a relação (W/L) são iguais, os transistores são equivalentes, podendo um substituir o outro sem alterar o funionamento do circuito

Vejamos agora a associação de transistores.

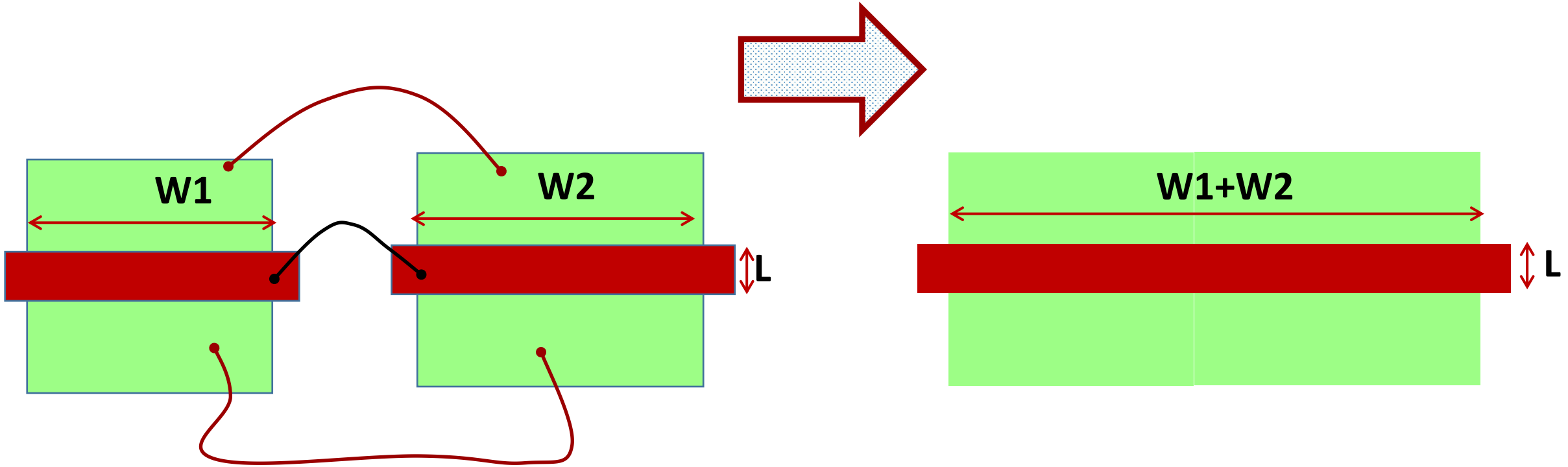
2. Iniciemos por dois **transistores colocados em paralelo**





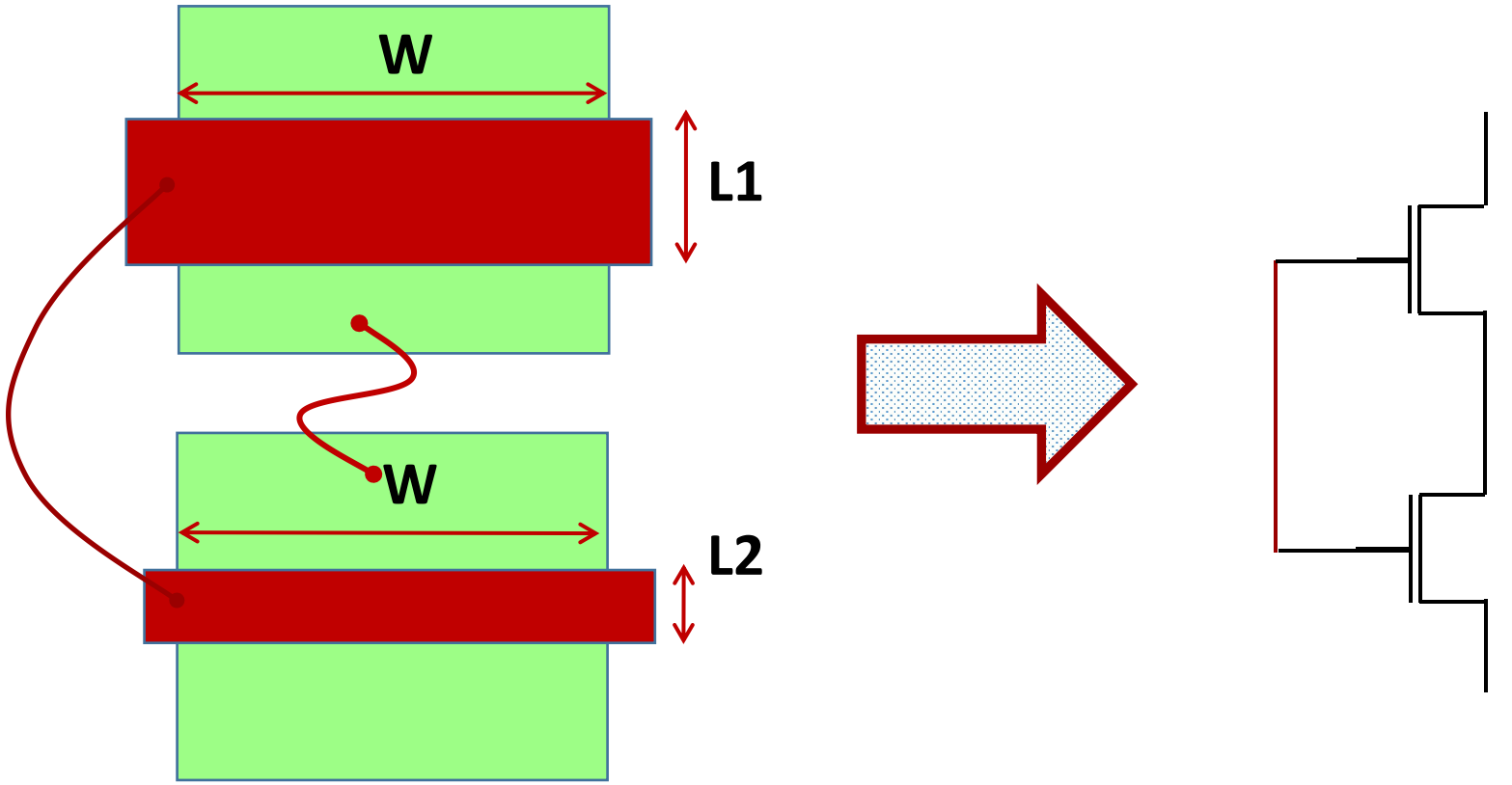
Tempo de Propagação para Portas logicas

Nessa configuração, onde os Ls são iguais, somam-se os Ws para determinar o transistor equivalente



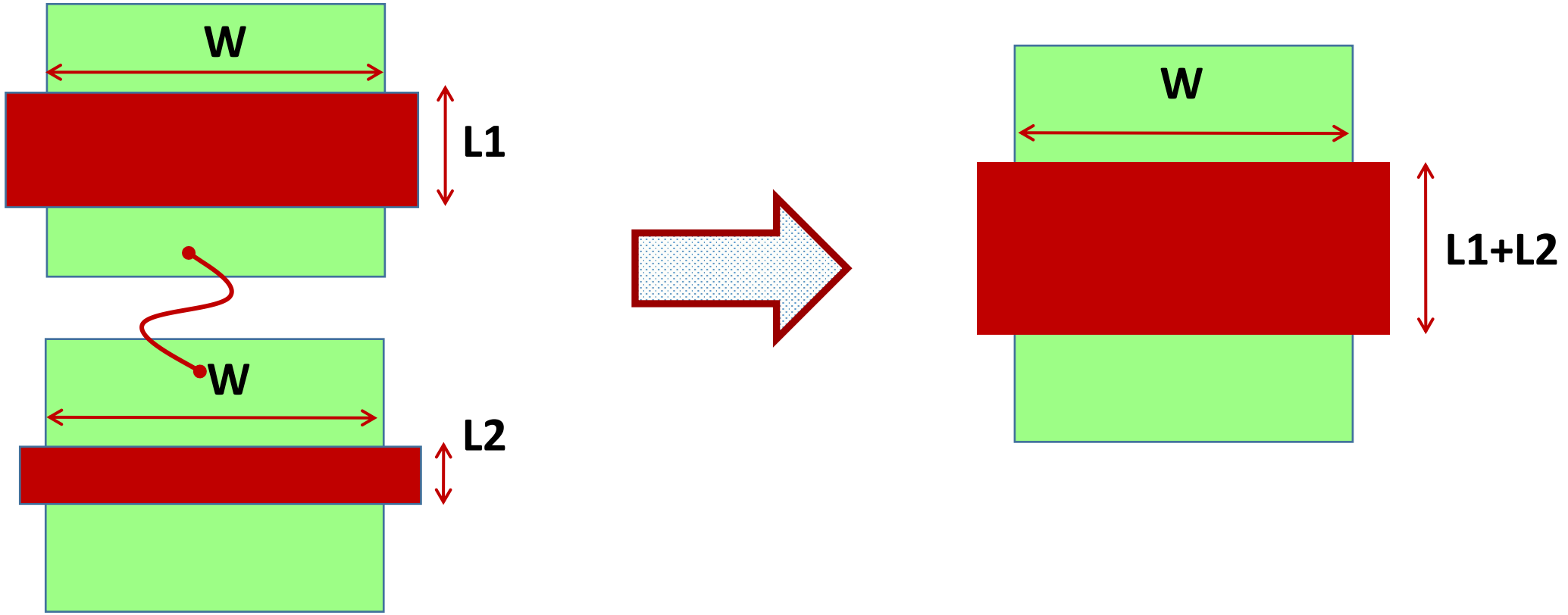
Tempo de Propagação para Portas logicas

3. Agora vejamos dois transistores colocados em série



Tempo de Propagação para Portas logicas

Nesta configuração, onde os Ws são iguais, somam-se os Ls para determinar o transistor equivalente



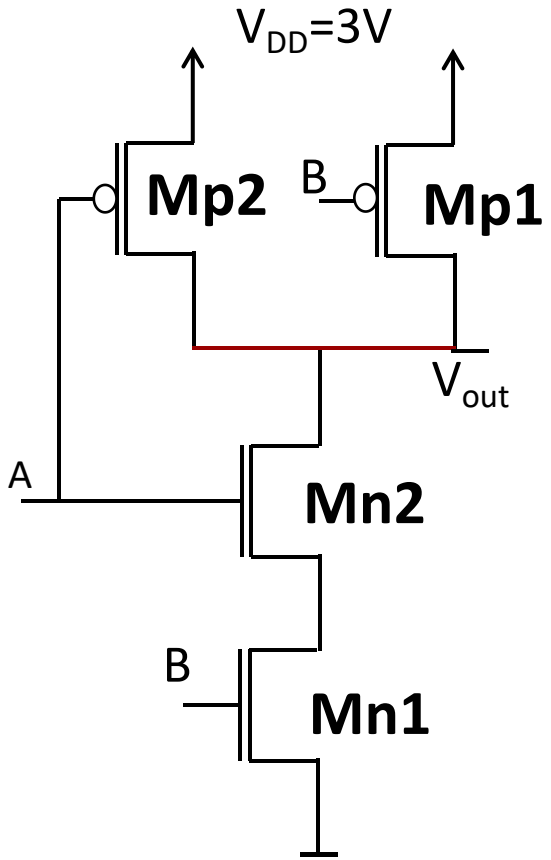
Tempo de Propagação para Portas logicas

Assim poderemos

1. trocar um transistor por outro desde que a relação (W/L) seja mantida
2. Substituir dois transistores em paralelo, que tem o mesmo L, por um equivalente com os Ws somados
3. Substituir dois transistores em série, que tem o mesmo W, por um equivalente com os Ls somados

Ex. 18: tempo de propagação de um NAND

Transistores NMOS tem $(W/L)_n$ e transistores PMOS, $(W/L)_p$



1. Considere A=0 e B=1

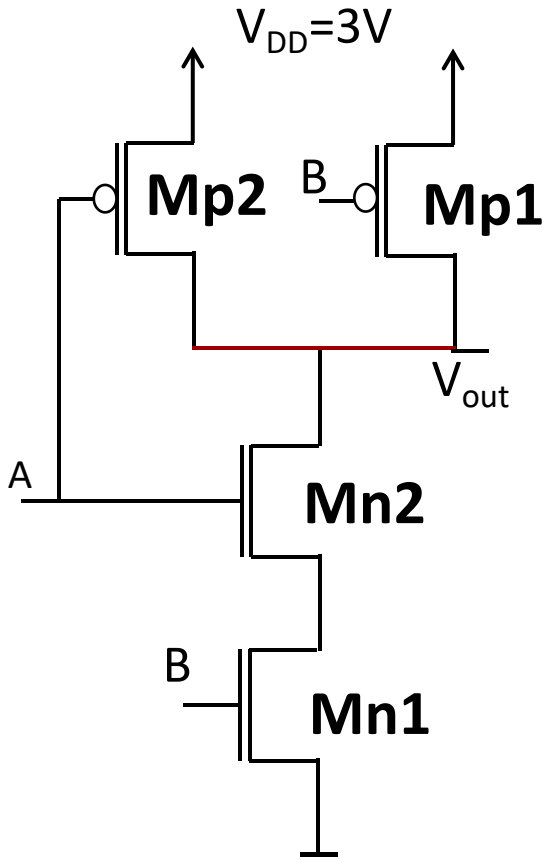
tempo de propagação de subida depende de $(W/L)_p$

2. Considere A=0 e B=0

tempo de propagação de subida depende de $2(W/L)_p$

Ex. 18: tempo de propagação de um NAND

Transistores NMOS tem $(W/L)_n$ e transistores PMOS, $(W/L)_p$



1. Considere A=1 e B=1

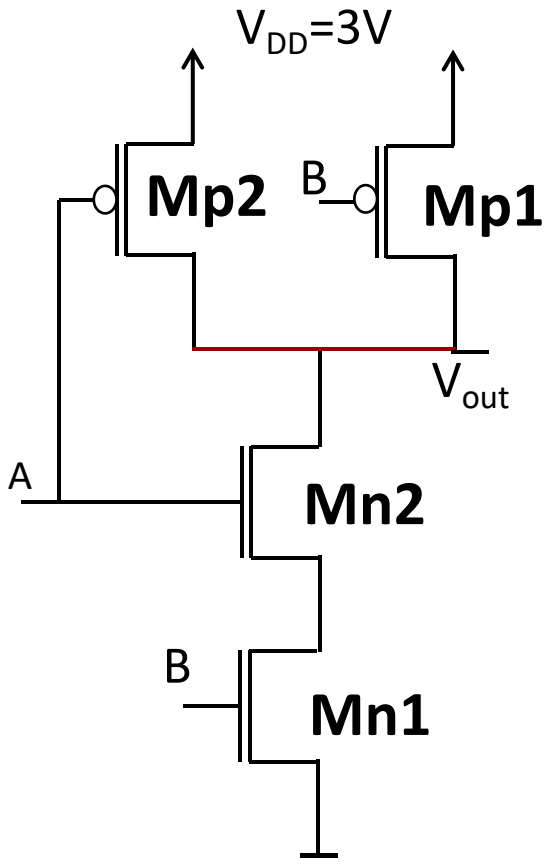
tempo de propagação de descida depende de $(W/2L)_n$

Caso tenhamos Ln1=Ln2 e Wn1≠Wn2, então o tempo de descida dependerá de

W = mmc(Wn1, Wn2) (min. multiplo comum)

L = Ln1*(W/Wn1) + Ln2*(W/Wn2)

Ex. 19: tempo de propagação de um NAND



Mn1 → W=2um, L=0.1um

Mn2 → W=1um, L=0.1um

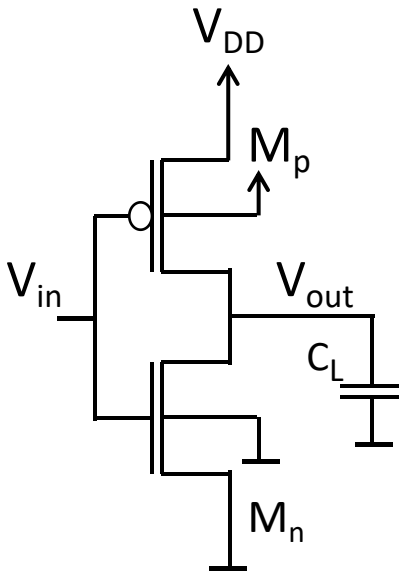
Mp1 → W=3um, L=0.1um

Mp2 → W=3um, L=0.2um

Chamemos de $T_{Pn} = \frac{1.6C_L}{\mu n C_{ox} V_{DD}}$ e $T_{Pp} = \frac{1.6C_L}{\mu p C_{ox} V_{DD}}$

1. A=0 e B=1: tempo de propagação?
2. A=0 e B=0: tempo de propagação?
3. A=1 e B=1: tempo de propagação?

Potencia Consumida no Inversor



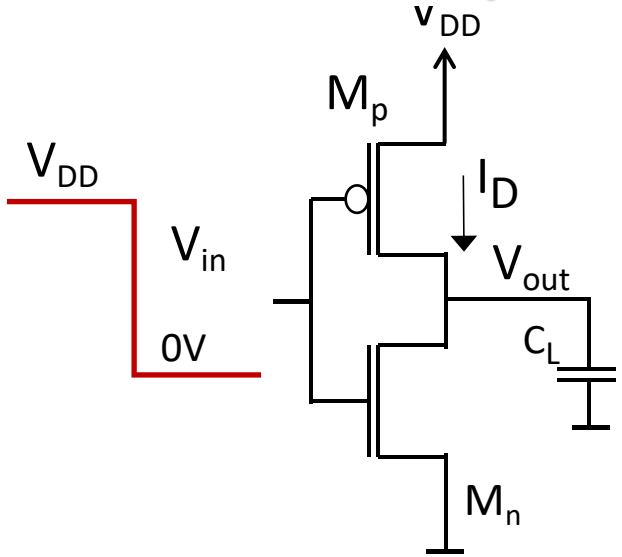
P1. Potencia consumida para carregar o capacitor C_L a V_{DD} (energia armazenada no capacitor é $C_L.V_{DD}^2/2$)

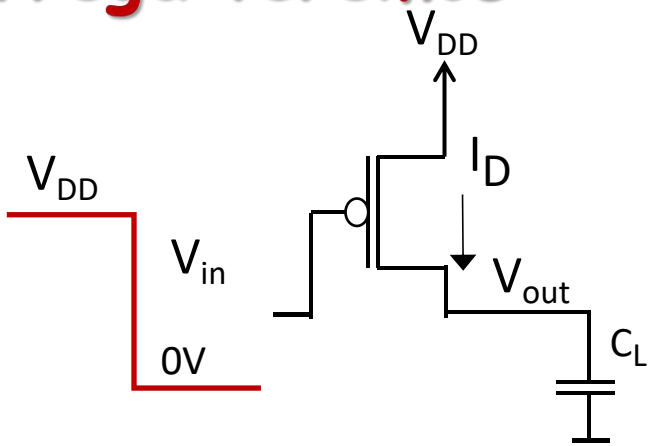
P2. Potencia consumida quando os dois transistores conduzem simultaneamente

P3. Potencia consumida devido as correntes de fuga nos transistores e diodos

Potencia Consumida no Inversor: P1

A Potencia P1 é devido a carga no capacitor. Vamos estima-la supondo que o sinal de entrada passa instantaneamente de V_{DD} para 0V. Neste caso o transistor NMOS corta e o capacitor é carregado atraves do transistor PMOS. Supondo que no intervalo tc, o capacitor carrega teremos



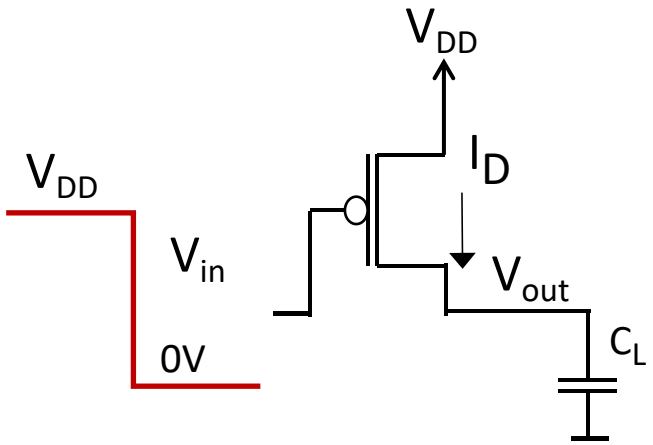


$$Potencia = \int_0^{tc} I_D V_{DD} dt$$

Potencia Consumida no Inversor: P1

Como o transistor NMOS esta cortado, toda corrente I_D vai para o capacitor. Podemos escrever

$$I_D = C_L \frac{\partial V_{out}}{\partial t}$$

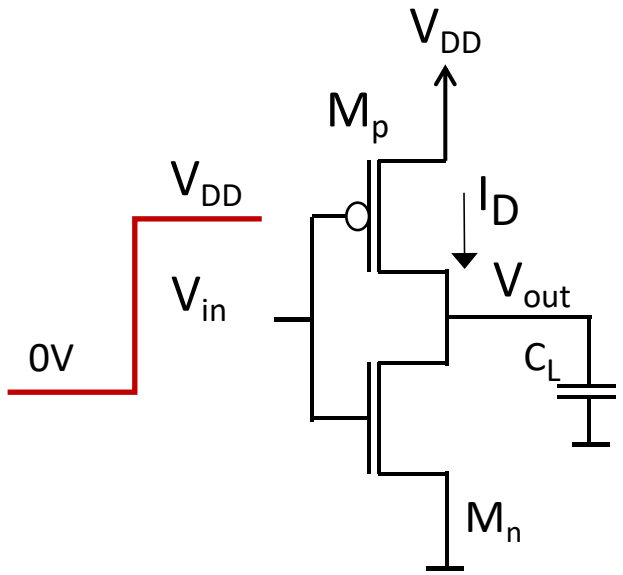


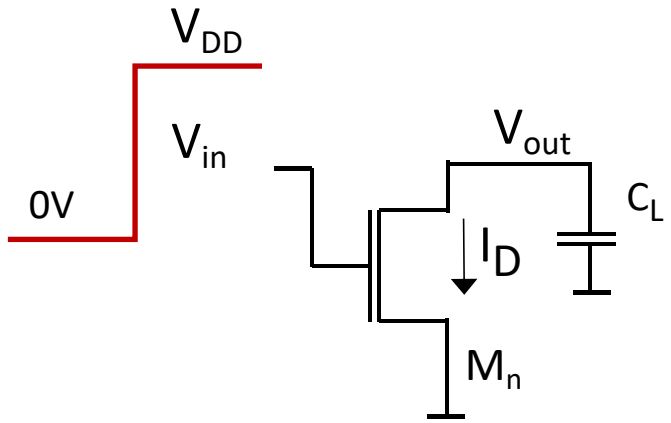
$$Energia = V_{DD} \int_0^{tc} I_D dt = V_{DD} \int_0^{tc} C_L \frac{\partial V_{out}}{\partial t} dt = C_L V_{DD} \int_0^{V_{DD}} dV_{out}$$

$$Energia = C_L V_{DD}^2$$

Potencia Consumida no Inversor: P1

Quando a entrada passa de 0V para V_{DD}, o capacitor é descarregado, mas nenhuma energia é fornecida pela fonte de alimentação. O inversor apenas consome energia quando carrega o capacitor



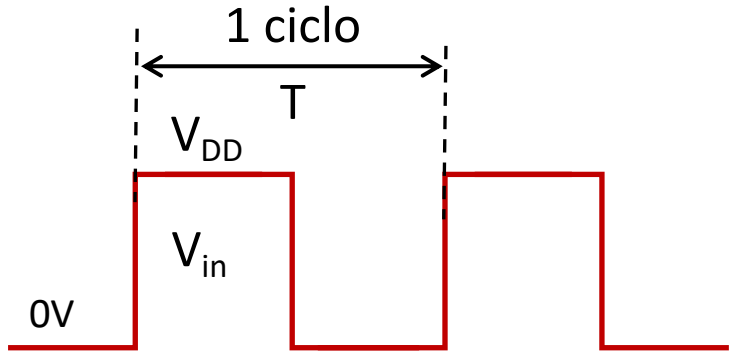


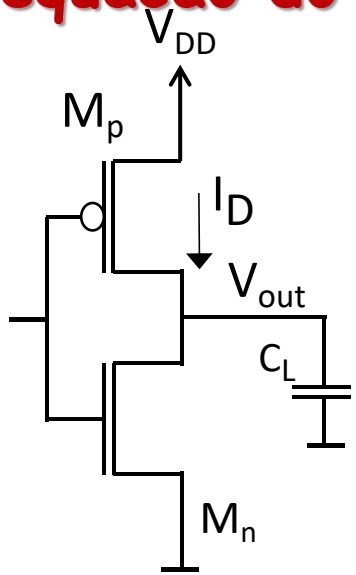
Potencia Consumida no Inversor: P1

Assim, em um ciclo do sinal de entrada, a energia gasta é $C_L V_{DD}^2$. Essa energia é distribuida em

- $C_L V_{DD}^2/2$: energia armazenada no capacitor
- $C_L V_{DD}^2/2$: energia dissipada no transistor PMOS

Observe que a energia dissipada não depende da equação do transistor!



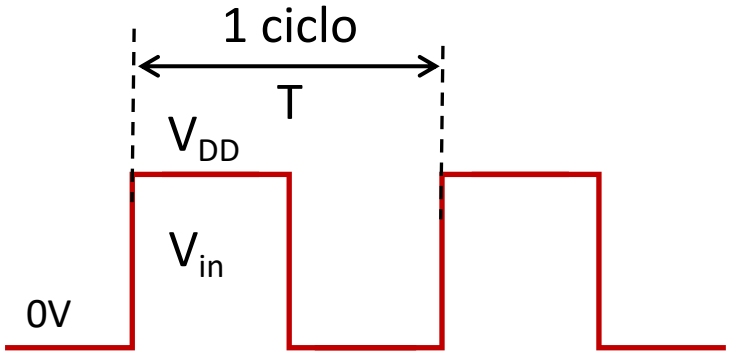


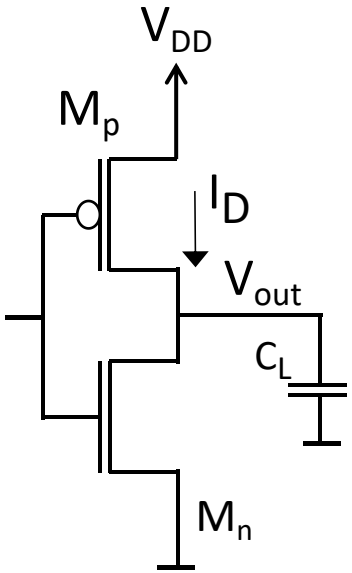
Potencia Consumida no Inversor: P1

Para calcular a Potencia, dividimos a energia pelo tempo que esta energia deve ser fornecida, ou seja

$$Potencia = \frac{energia}{tempo} = \frac{C_L V_{DD}^2}{T} = f C_L V_{DD}^2$$

onde f é a frequência de operação do circuito

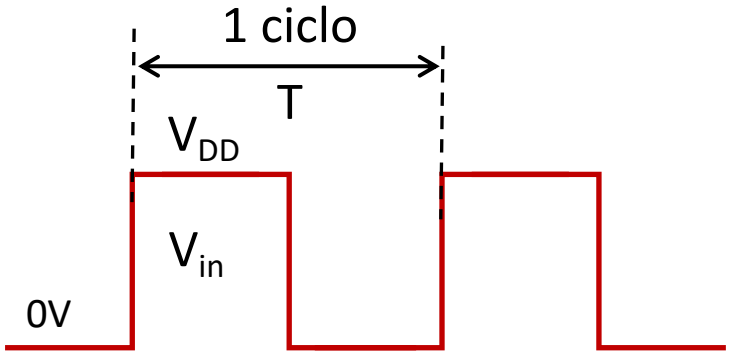


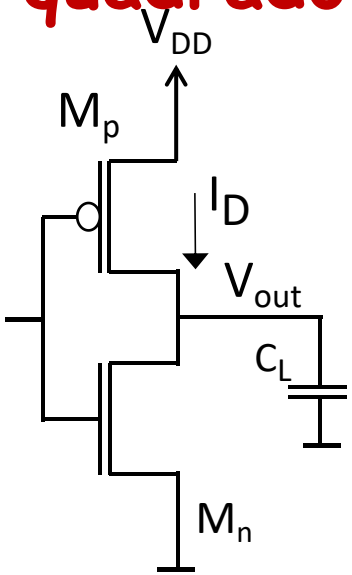


Potencia Consumida no Inversor: P1

$$Potencia1 = \frac{energia}{tempo} = \frac{C_L V_{DD}^2}{T} = f C_L V_{DD}^2$$

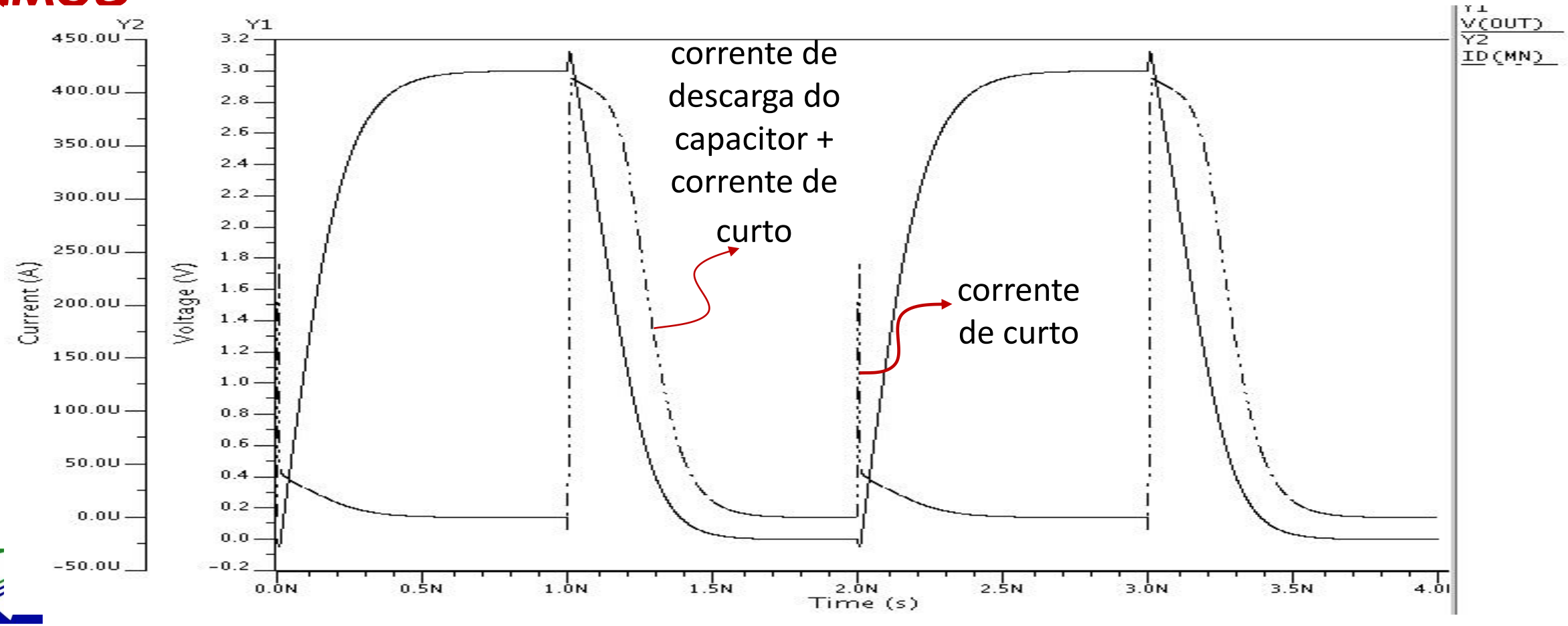
- frequência aumenta, a potencia aumenta
- C_L aumenta, a potencia aumenta
- V_{DD} aumenta, a potencia aumenta (com o quadrado de V_{DD})





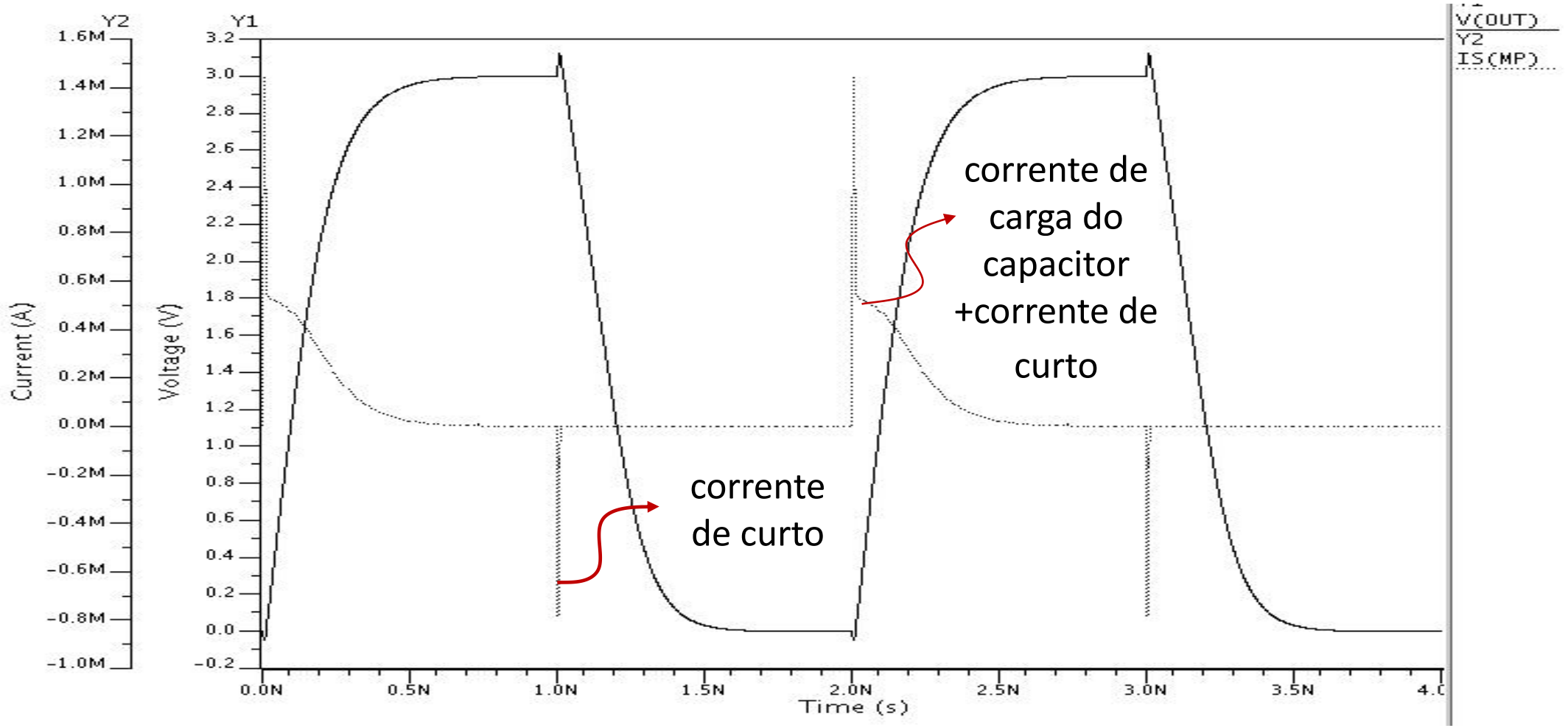
Potencia Consumida no Inversor: P2

Vamos observar as correntes nos transistores durante as transiçõe de estado do inversor. Primeiro a corrente no transistor NMOS



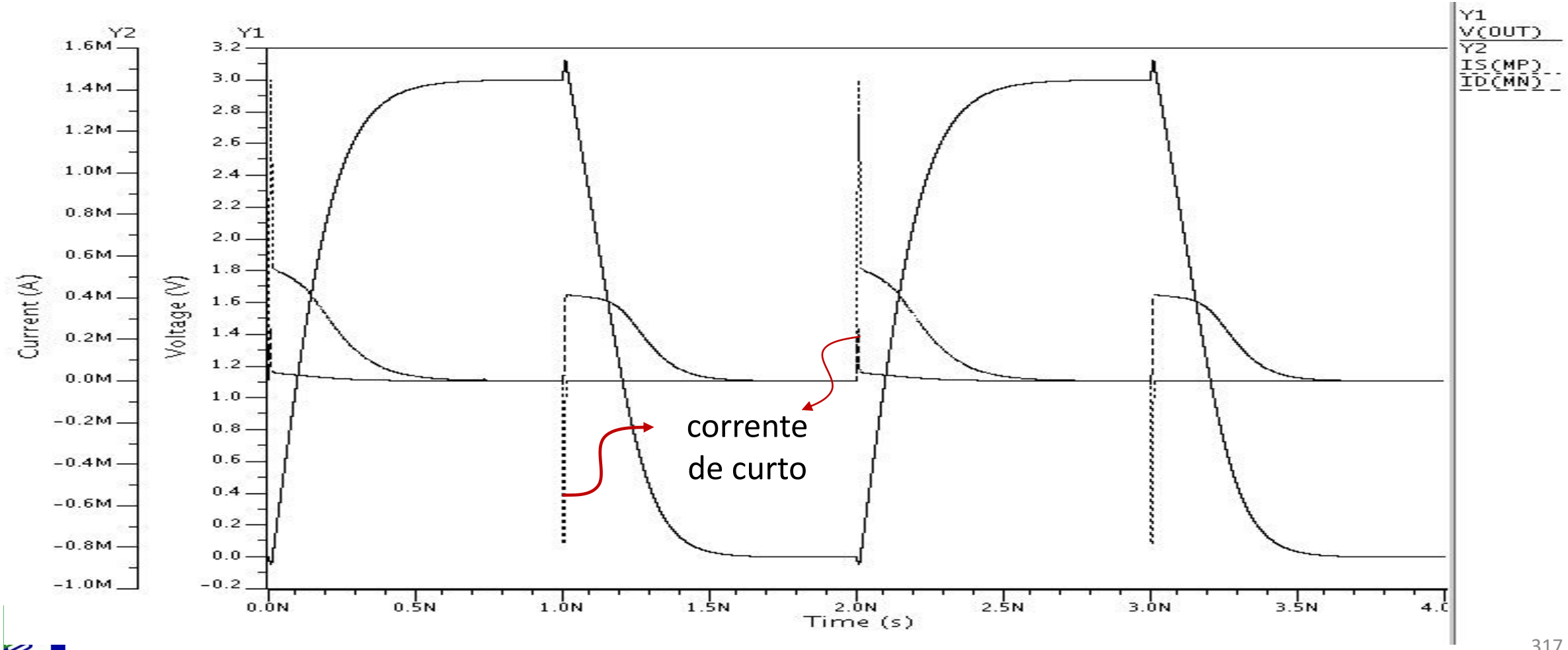
Potencia Consumida no Inversor: P2

Agora vejamos a corrente no transistor PMOS



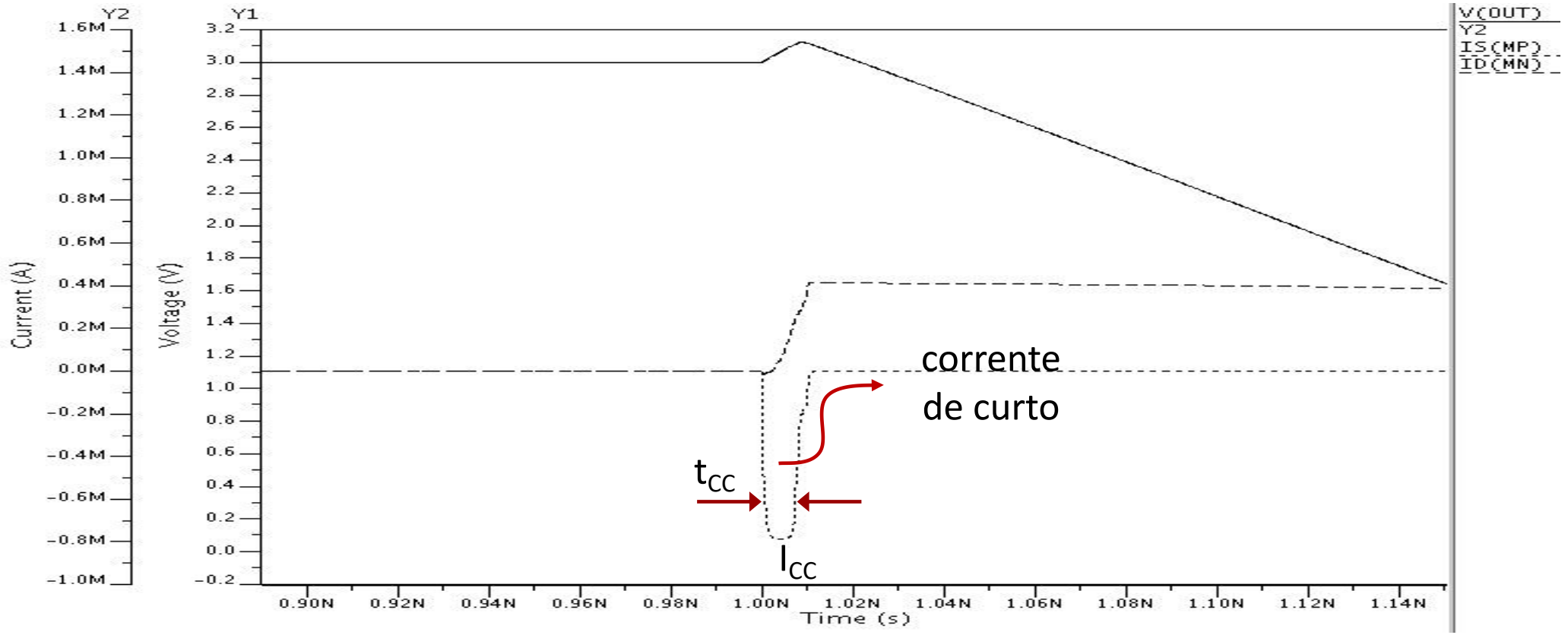
Potencia Consumida no Inversor: P2

Coloquemos as correntes dos dois transistores ao mesmo tempo



Potencia Consumida no Inversor: P2

A corrente de curto é aquela que passa pelos dois transistores nas transições de estado. Ela é dificil de estimar, pois depende do tempo de subida/descida do sinal de entrada. Observando com mais detalhe a corrente de curto temos;



Potencia Consumida no Inversor: P2

onde I_{CC} é a corrente de curto e t_{CC} é o tempo de curto

Supondo que os valores de I_{CC} e t_{CC} sejam próximos para as duas bordas, a potencia de curto circuito será

$$P2 = I_{CC}.t_{CC}.V_{DD}.f.2$$

O 2 é devido as duas bordas do sinal.

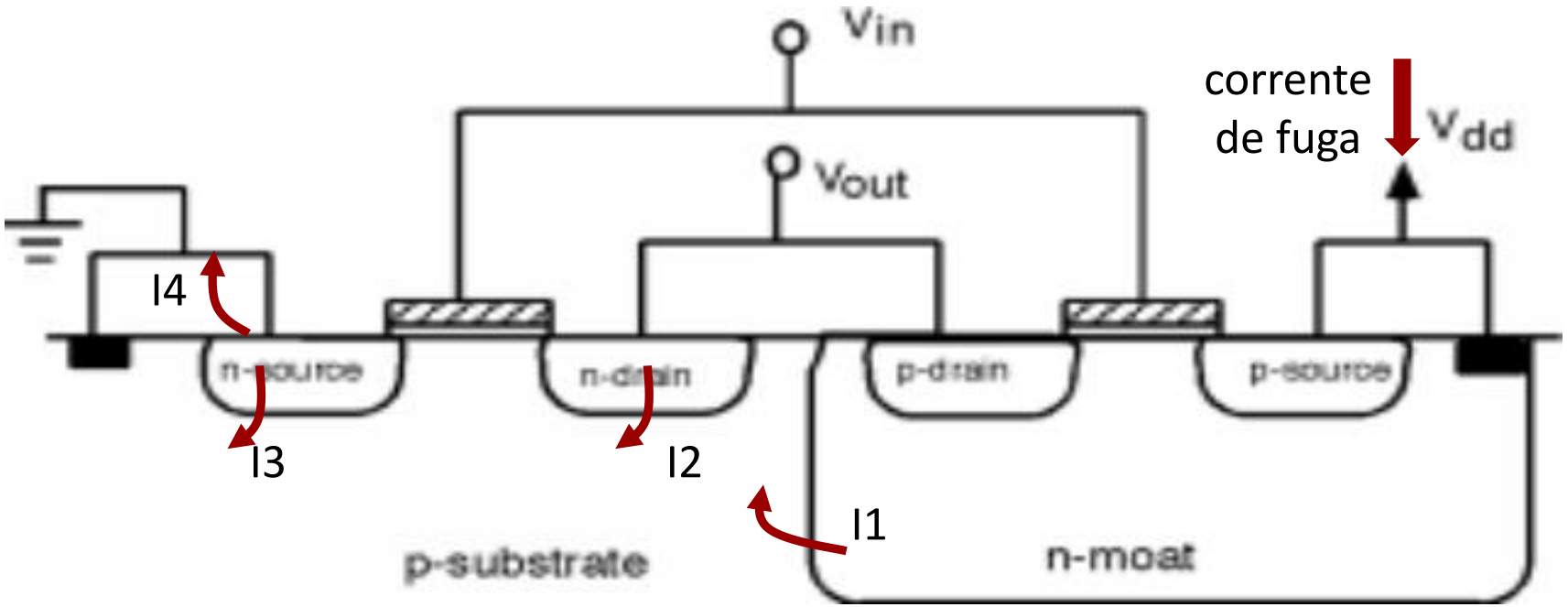
A potencia de curto cresce muito quando a frequência aumenta. Nesse caso, os sinais passam a gastar maior porcentagem do ciclo na subida e na descida

Potencia Consumida no Inversor: P3

A corrente de fuga é composta por varias componentes

$$I_{FUGA} = I1+I2+I3+I4$$

$$P3= I_{FUGA}.V_{DD}$$



Potencia Consumida no Inversor

Assim, as potencias no inversor são:

- P1 = $\frac{C_L V_{DD}^2}{T} = f C_L V_{DD}^2$ que depende da atividade do sinal de entrada. É a componente mais importante
- P2 = $I_{CC}.T_{CC}.V_{DD}.f.2$, também depende da atividade do sinal de entrada
- P3= $I_{FUGA}.V_{DD}$ que não depende da entrada. É importante para os blocos que não estão ativos

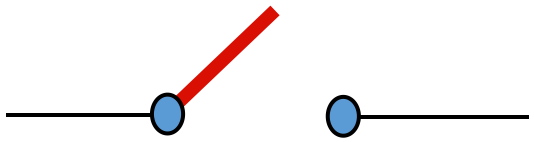
Todas as componentes da corrente dependem de V_{DD}

Transistor MOS como Chave

Chave ideal

- quando fechada, *on*, passa corrente por ela
- quando aberta, *off*, não passa corrente

on

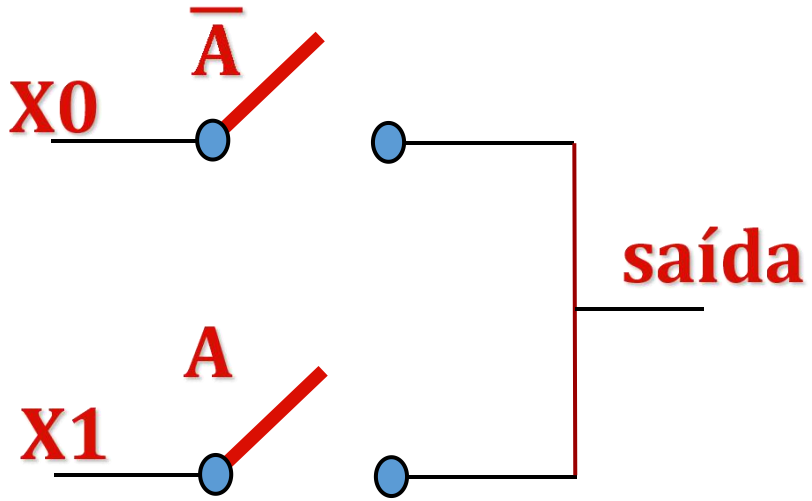


off

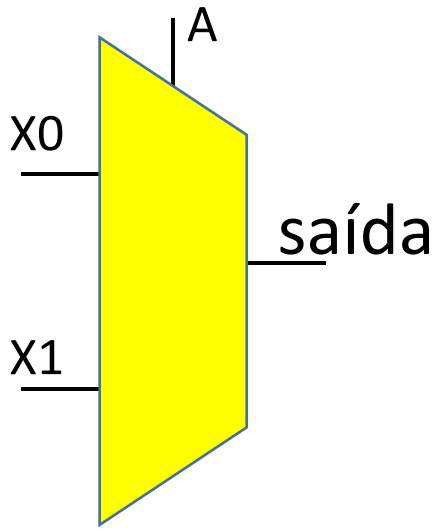
Aplicações de Chaves MOS

Aplicações digitais

A	saida
0	X0
1	X1

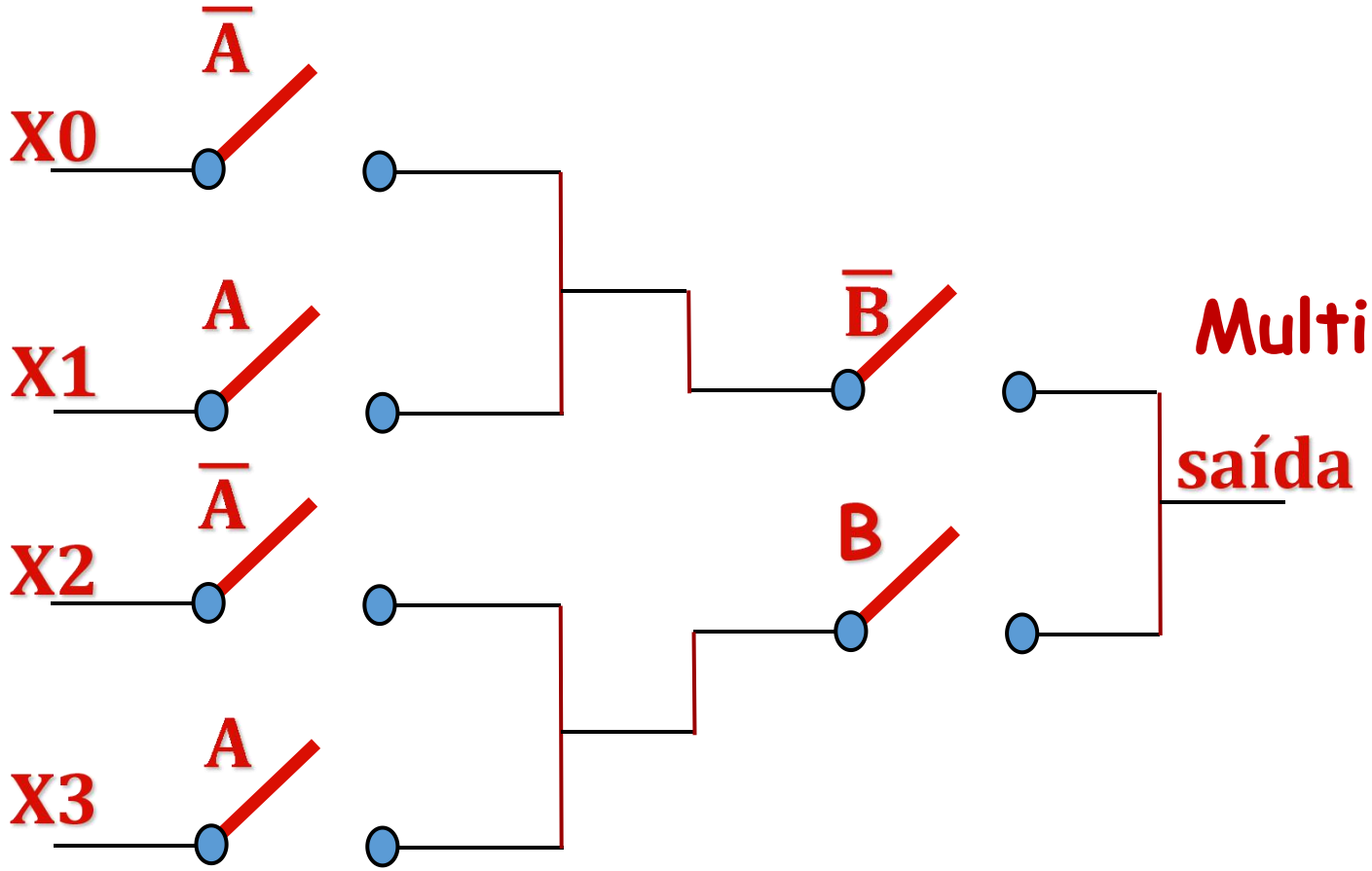


Multiplexador 2:1 de 1 *bit*



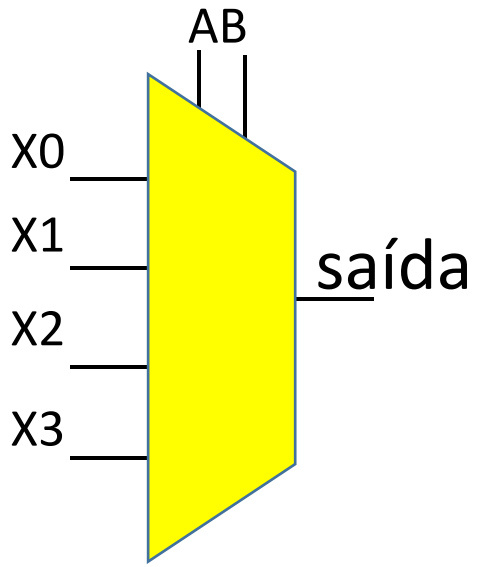
Aplicações de Chaves MOS

Aplicações digitais



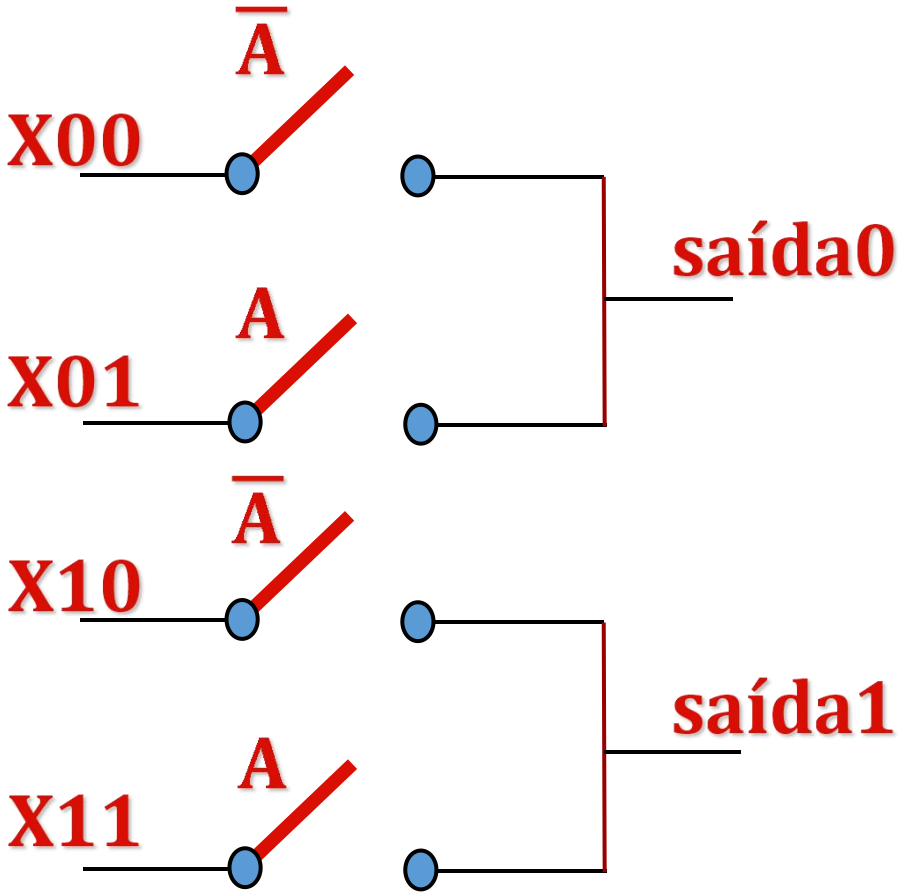
A	B	saida
0	0	X0
0	1	X1
1	0	X2
1	1	X2

Multiplexador 4:1 de 1 *bit*



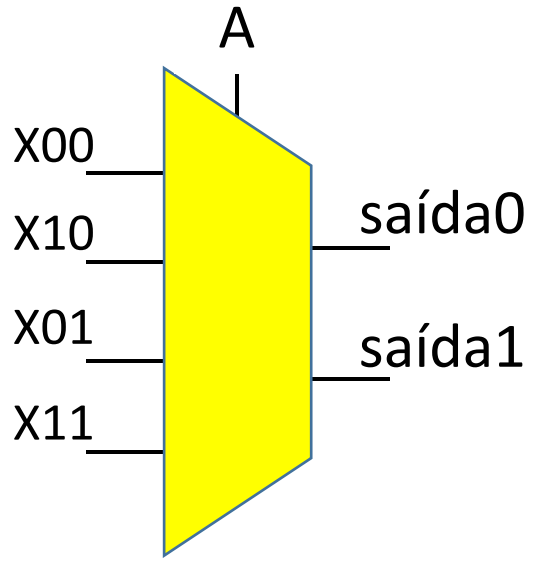
Aplicações de Chaves MOS

Aplicações digitais



A	saida0	saida1
0	X00	X01
1	X10	X11

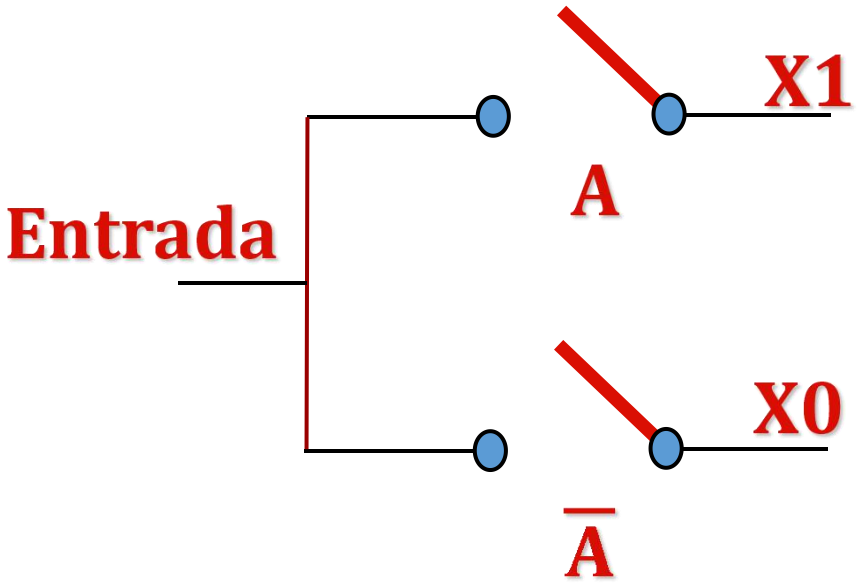
Multiplexador 2:1 de 2 *bit*



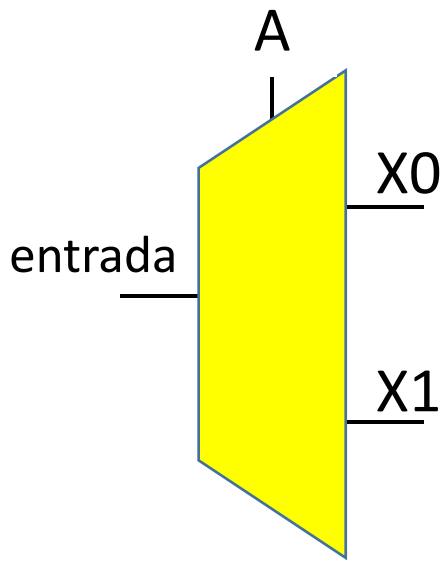
Aplicações de Chaves MOS

Aplicações digitais

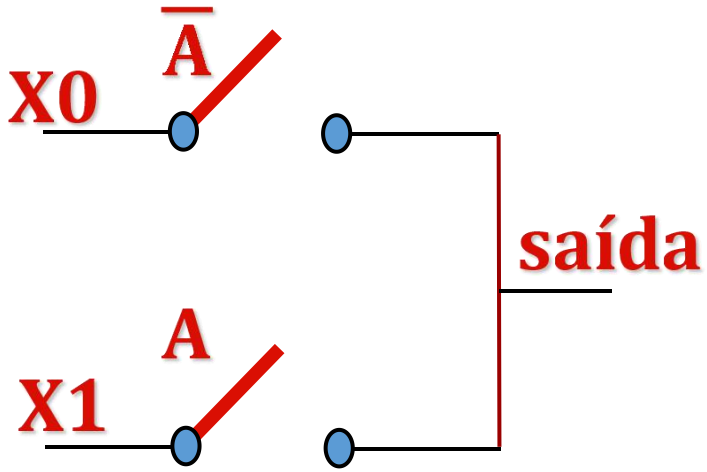
A	X0	X1
0	entrada	-
1	-	entrada



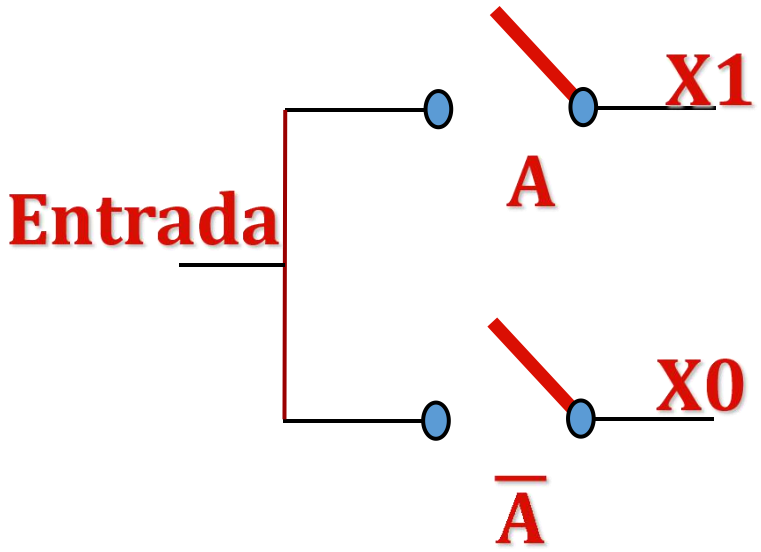
DeMultiplexador 2:1 de 1 *bit*



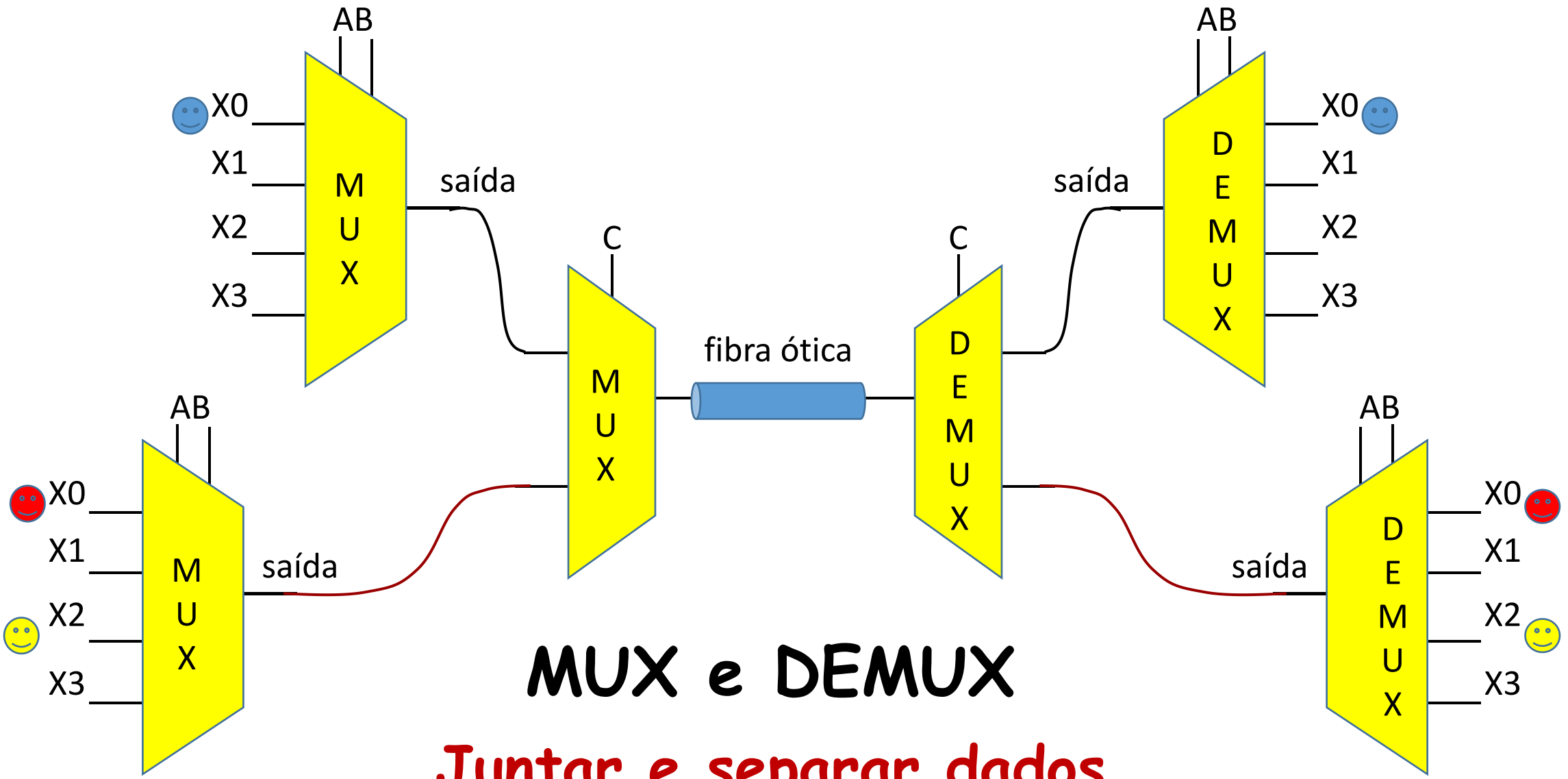
- ✓ Multiplexadores são blocos dundamentais para construção de DataPath de processadores. Eles selecionam quais sinais devem ser aplicados na entrada de alguns blocos
- ✓ Multiplexadores e demultiplicadores podem, caso implementados com chaves, ser usados como blocos analógicos



MUX 2:1 de 1 *bit*



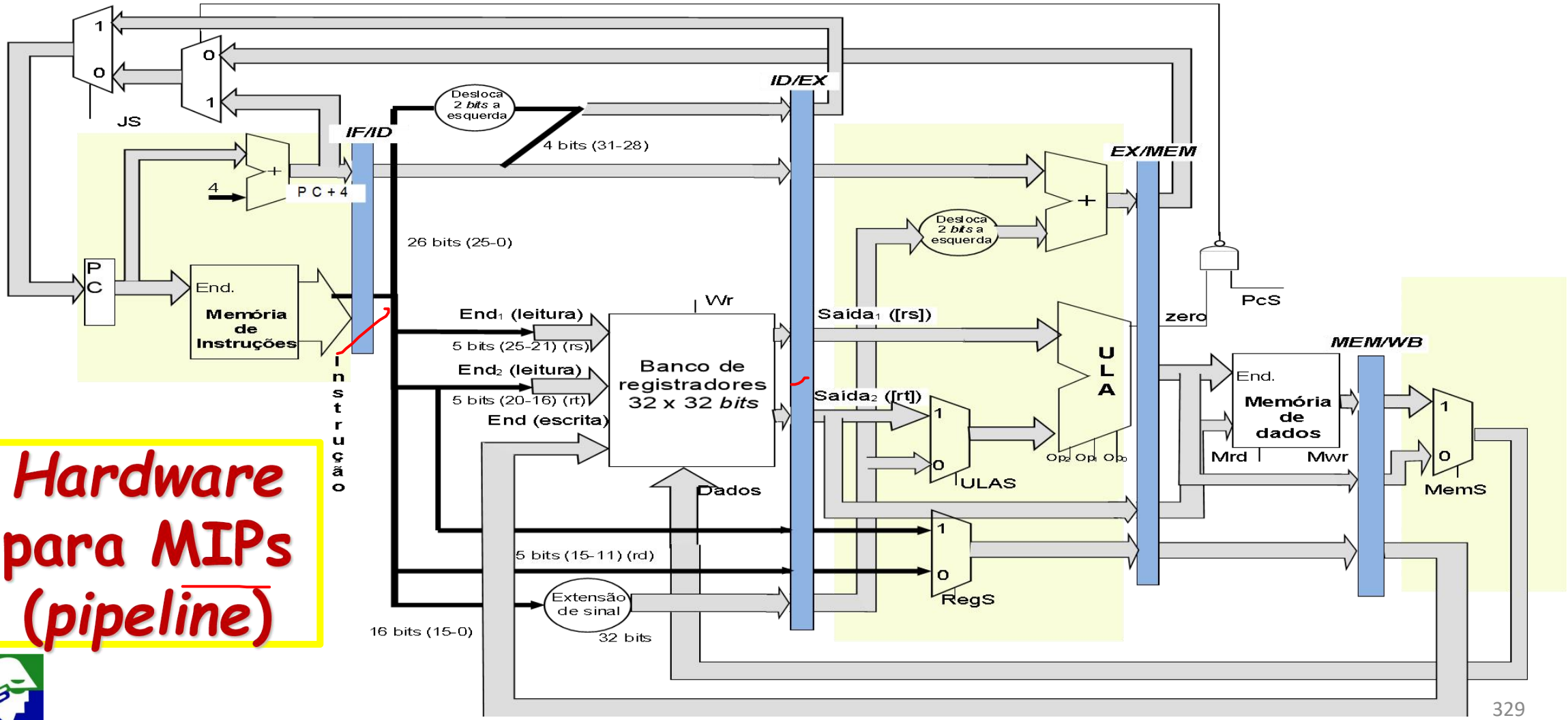
DeMUX 1:2 de 1 *bit*



MUX e DEMUX

Juntar e separar dados

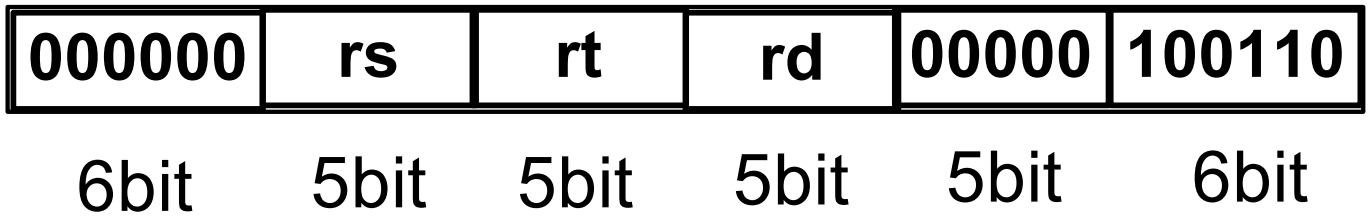
São utilizados MUX e DEMUX Somadores e ULAS



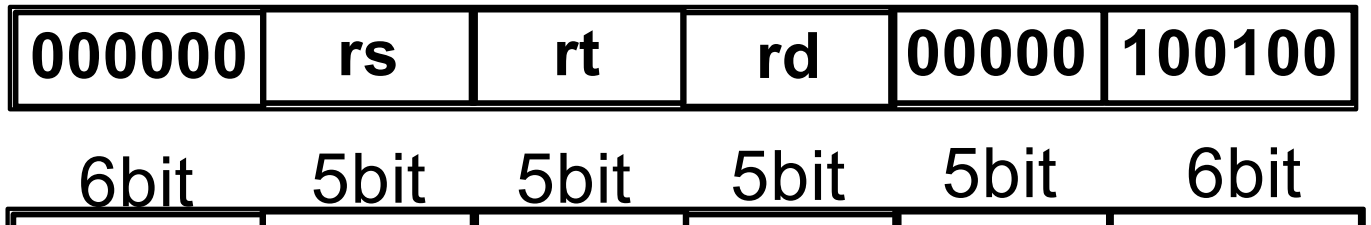
Hardware para MIPs (pipeline)

Instruction Set do MIPS (Register Register)

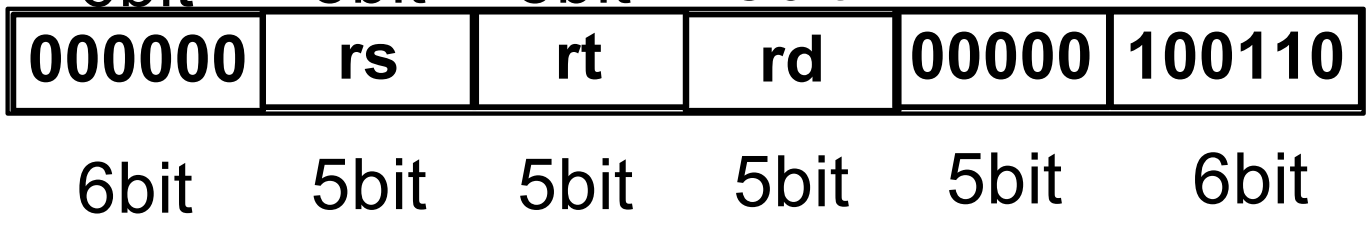
ADD



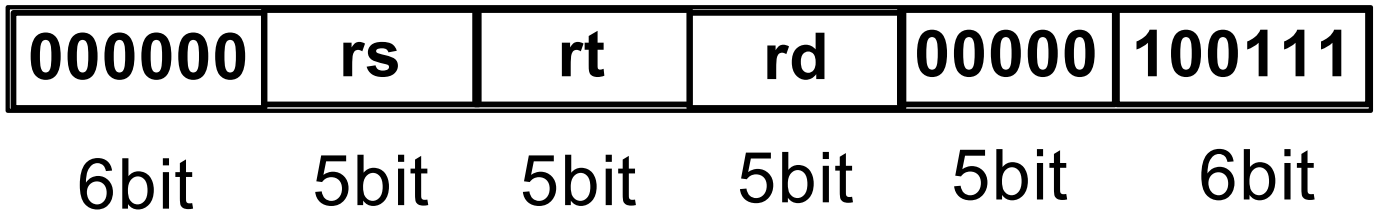
SUB



AND

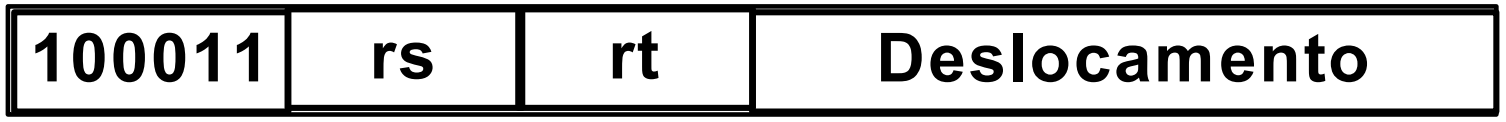


OR



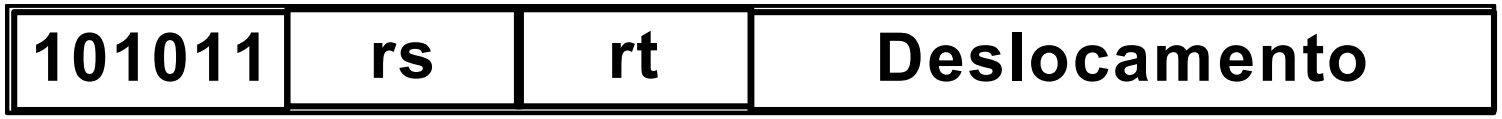
Instruction Set do MIPS (Register Register)

LW



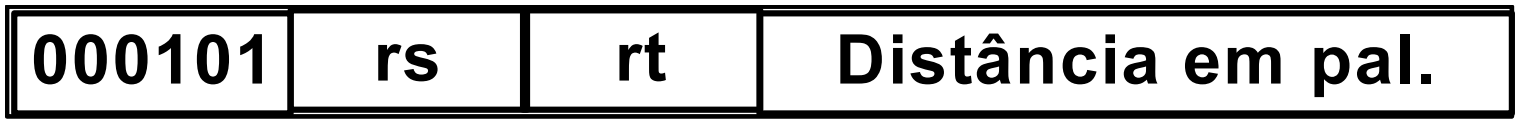
6bit 5bit 5bit 16bit

SW



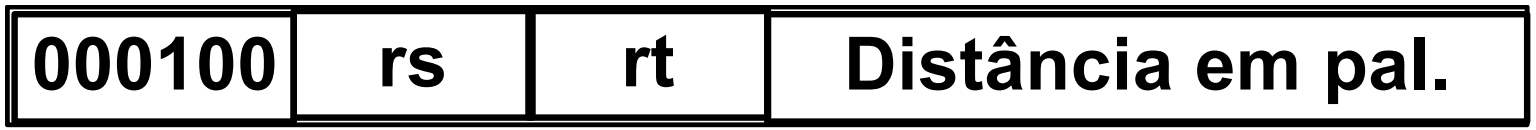
6bit 5bit 5bit 16bit

BEQ: Branch if equal



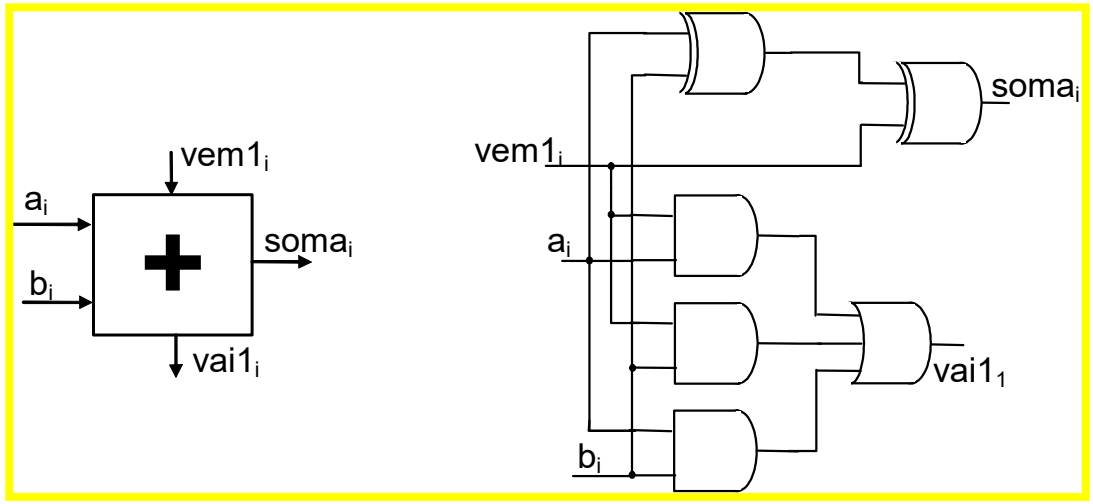
6bit 5bit 5bit 16bit

BNE: Branch if not equal

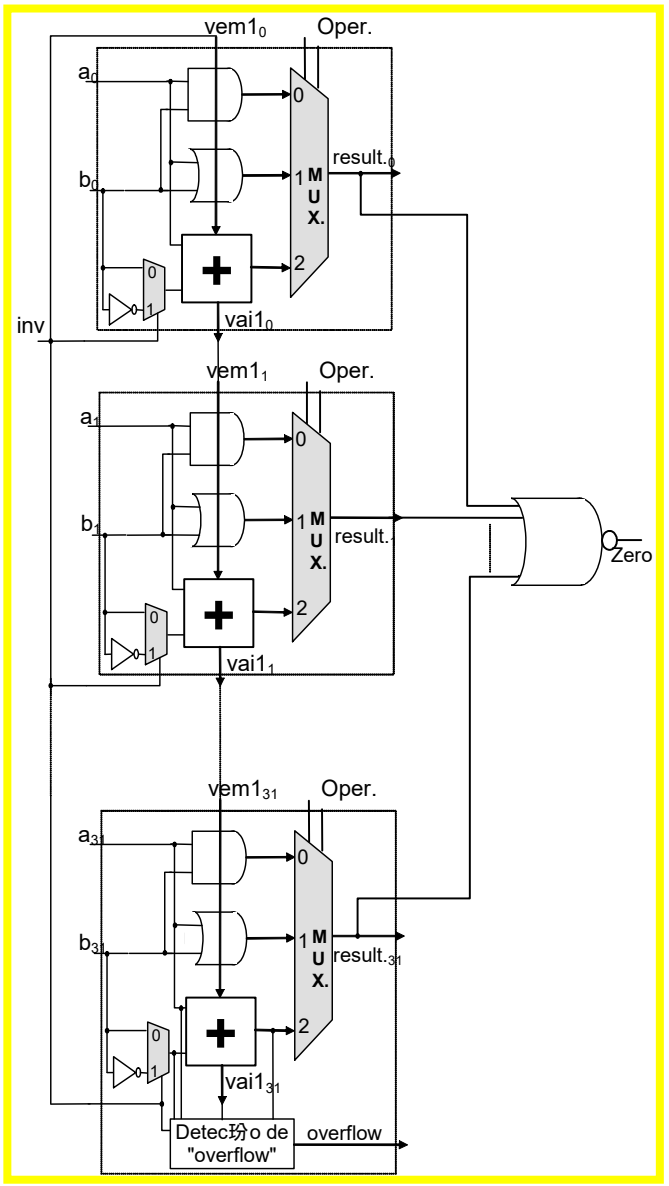


6bit 5bit 5bit 16bit

ULA com as operações AND, OR, soma e subtração (32 *bits*): utiliza apenas blocos lógicos



somador de 1 bit

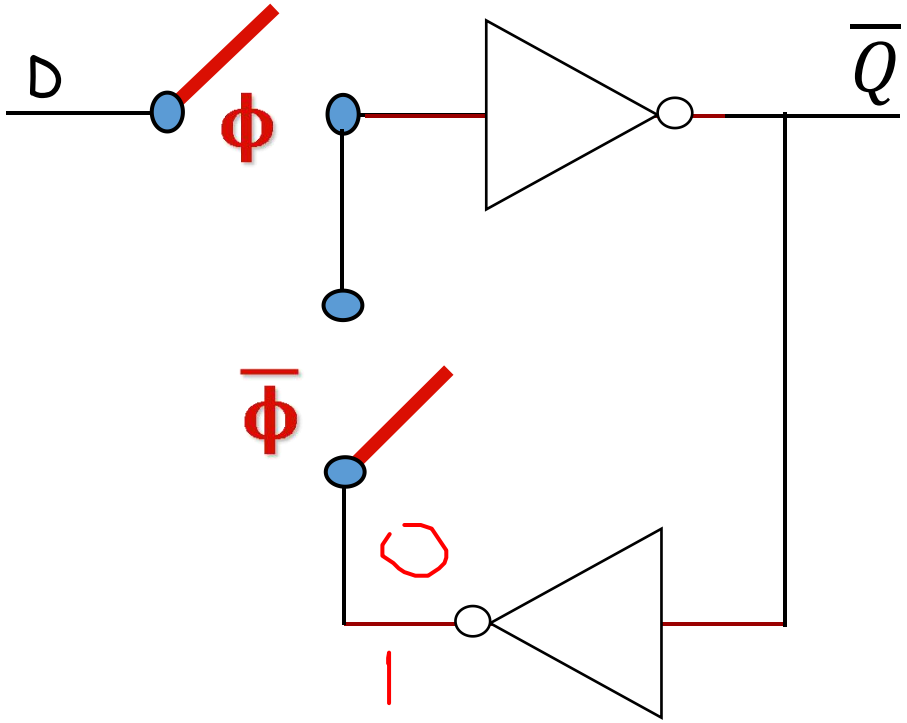


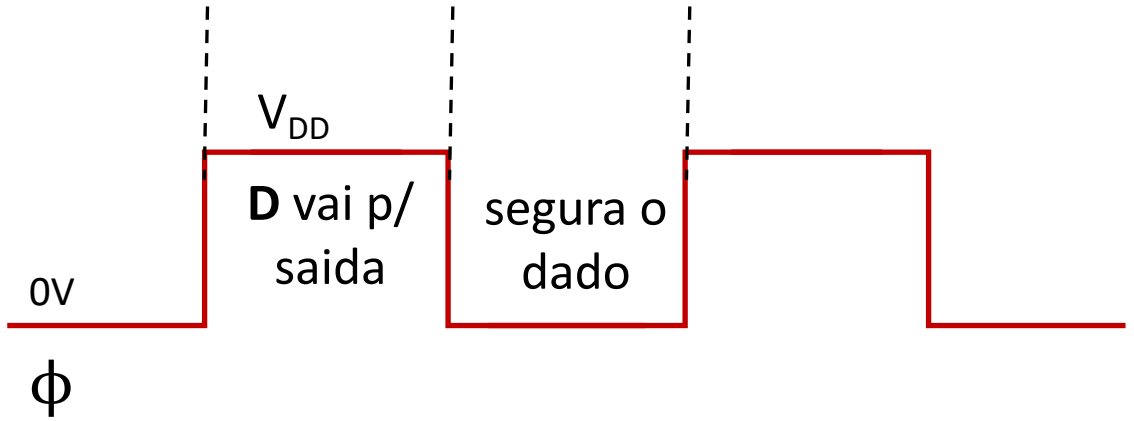
ULA completa

Um latch é basicamente formado por dois inversores realimentados. No latch sensivel ao nível alto

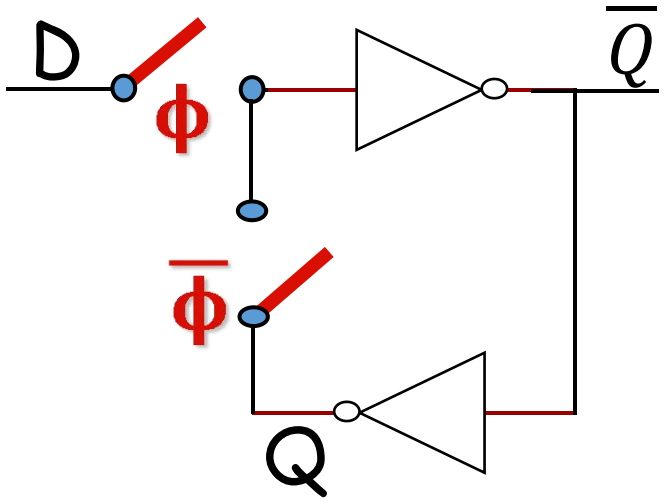
- ✓ quando $\phi = 1$, o sinal de entrada passa para a saida.
- ✓ quando $\phi = 0$, o sinal fica armazenado

No latch sensível a nível baixo, o ϕ e o $\overline{\phi}$ são trocados

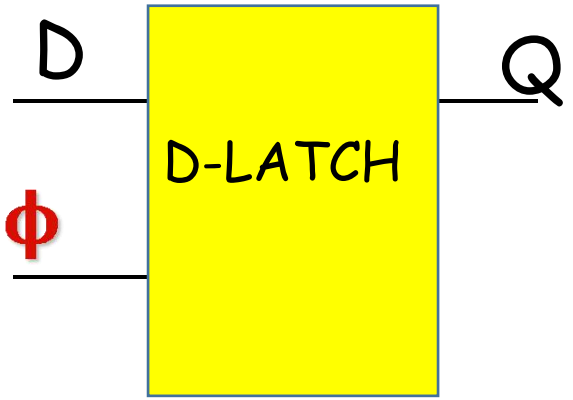


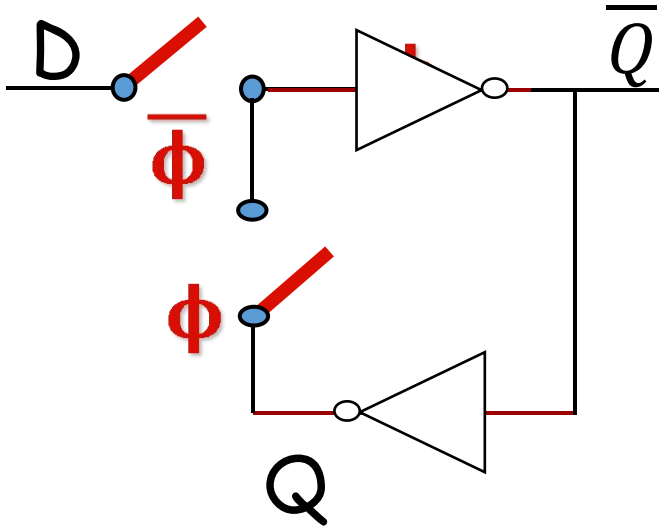


Vamos representar um Latch como um bloco

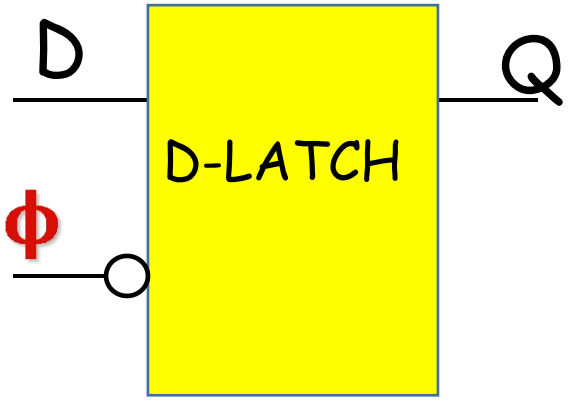


sensível ao nível alto





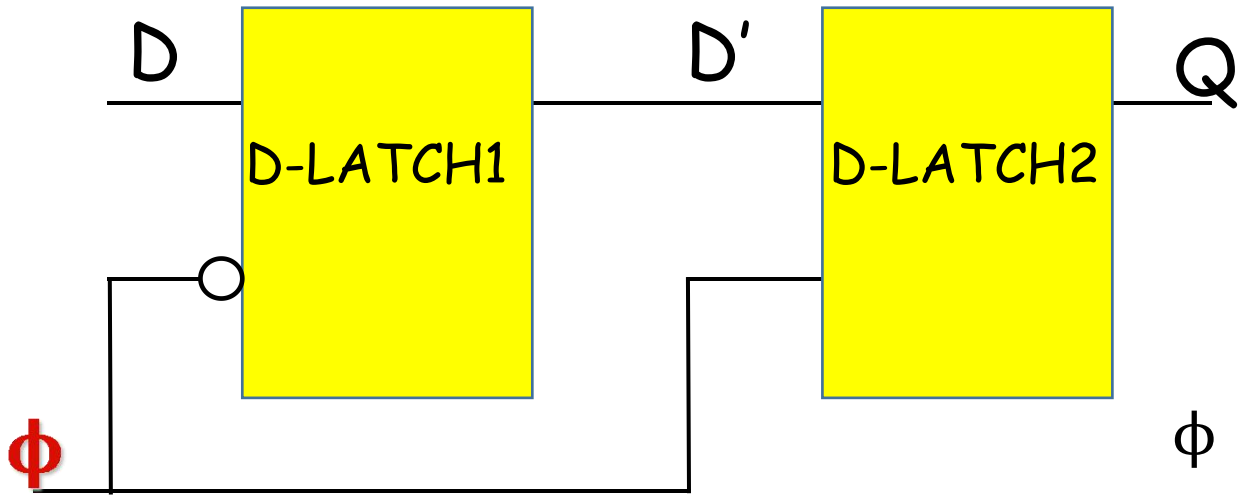
sensível ao nível baixo

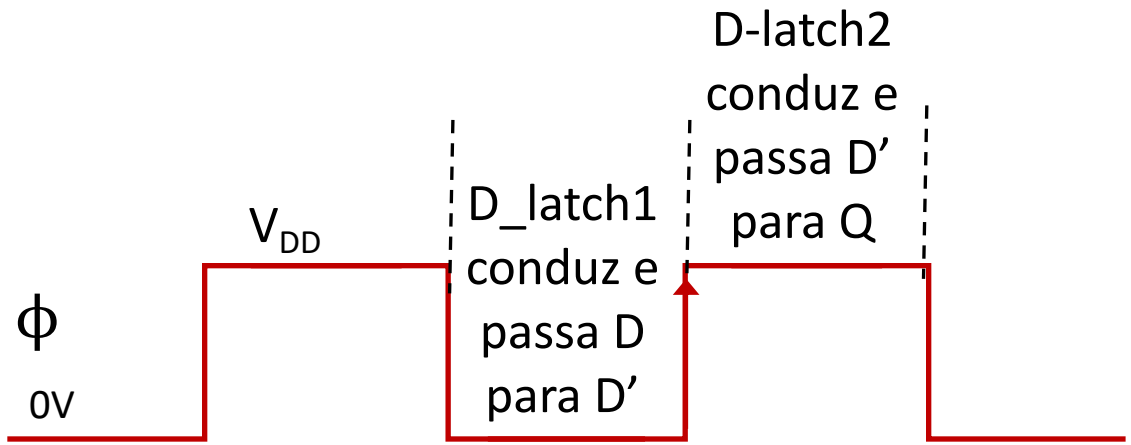


Implementação de um D Flip-Flop

Flip-Flop são circuitos sensíveis a borda

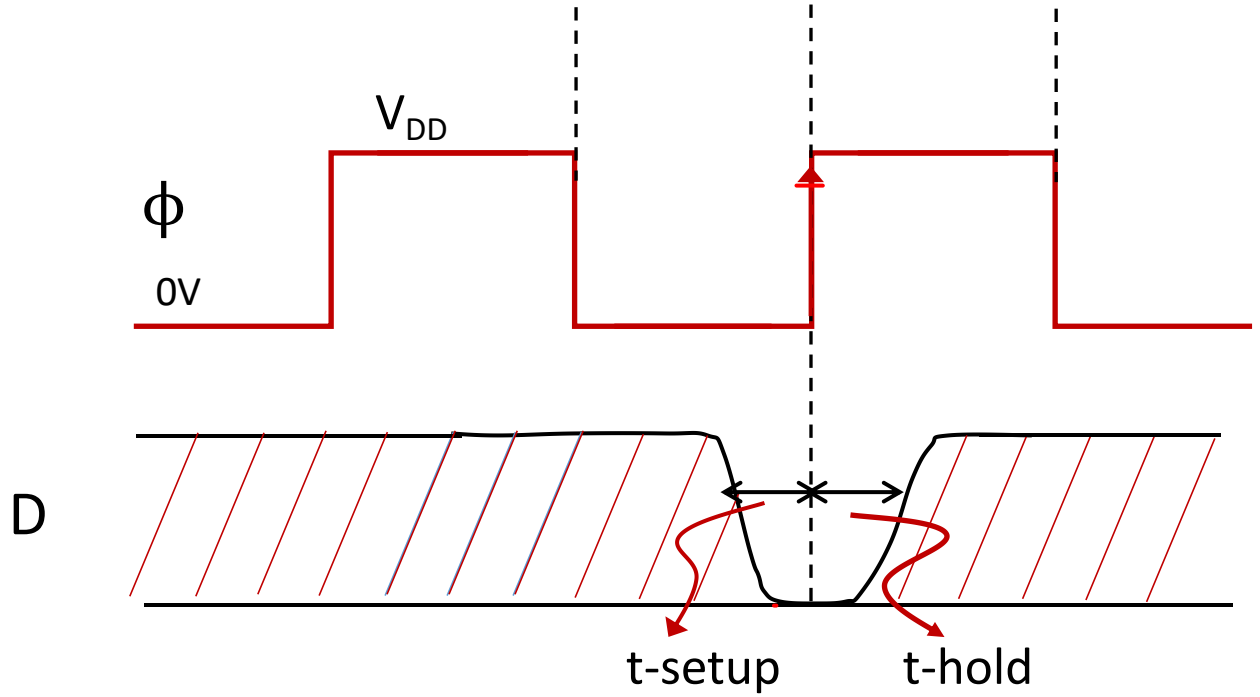
D-Flip-Flop sensível a borda de subida





Na borda de subida de ϕ o sinal de entrada D passa a ser armazenado na saída Q

Implementação de um D Flip-Flop

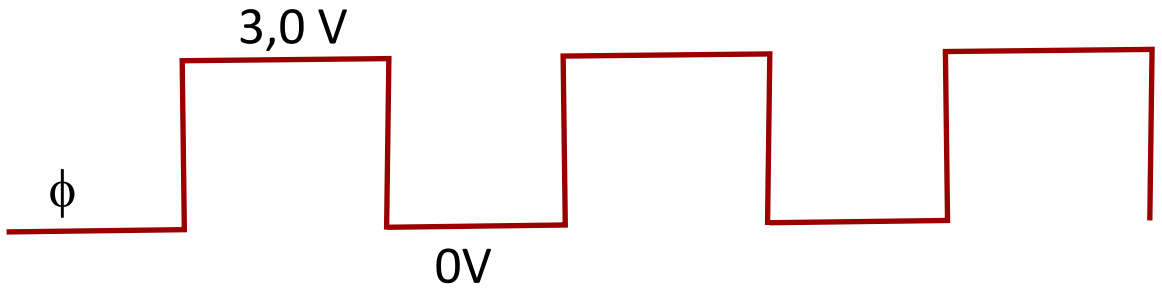


t-setup: intervalo de tempo, antes da borda, durante o qual o dado de entrada deve estar estável

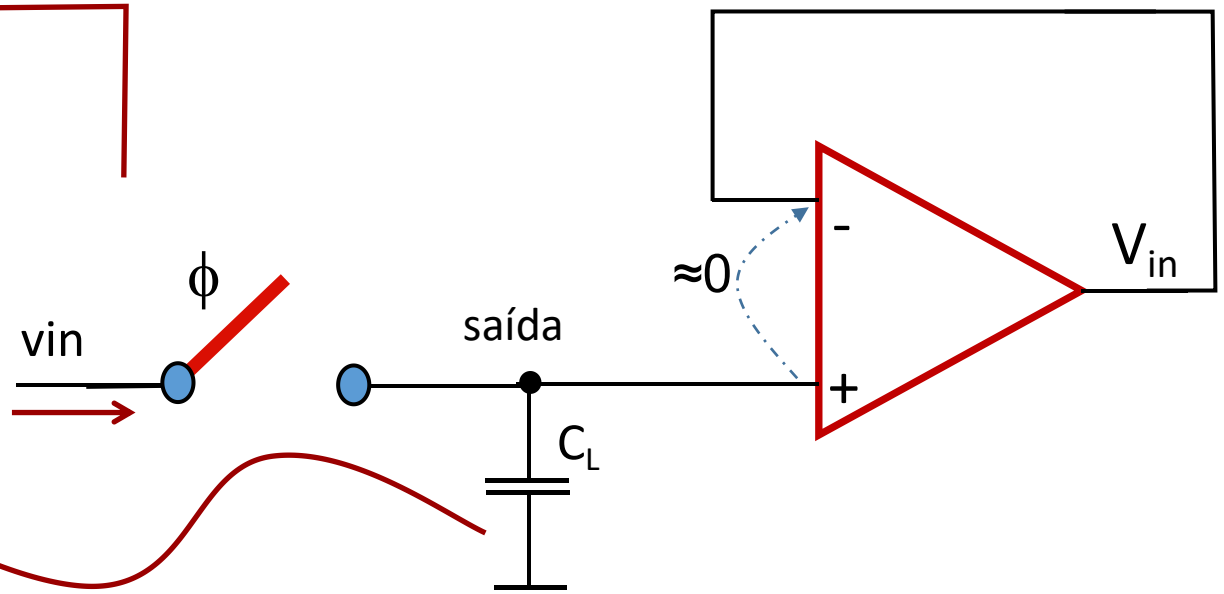
t-hold: intervalo de tempo, apos a borda, durante o qual o dado deve se manter estável

Sample-Hold (amostra - segura)

- ✓ Sinal de entrada v_{in} variando entre 0 e 2,4 V
- ✓ V_{TN} = 0,5 V
- ✓ ϕ = 3,0 V: sinal de entrada é amostrado
- ✓ ϕ = 0 V: sinal fica armazenado no capacitor C_L



capacitor pode ser usado para armazenar informações por um curto intervalo (perde carga)



1. Utilização do NMOS p/ implementar Chave

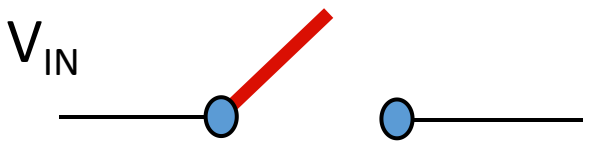
- ✓ $V_{GS} < V_{TN}$: transistor corta (chave aberta)

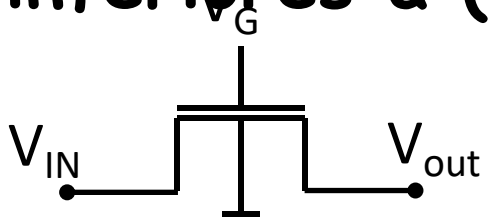
  (se V_G = 0V e a entrada for menor do que $-V_{TN}$ o transistor conduzirá, mas nesse caso, provavelmente os diodos source/bulk e dreno/bulk também conduzem. Não é uma situação usual)

- ✓ $V_{GS} > V_{TN}$ ou $V_{in}<(V_G-V_{TN})$ transistor conduz (chave fechada)

  (se V_{TN}= 0.5V e V_G=3V, o transistor conduz para tensoes de entrada V_{in}<2,5V. Se V_{in}>2,5V, a V_{out} atinge 2,5V e entao o trasistor corta)

Conclusão: chave boa para passar sinais inferiores a (V_G-V_{TN})





1. Utilização do NMOS p/ implementar Chave

Podemos determinar a resistencia da chave fechada

Hipotese: a entrada e a saida da chave estão próximas, ou seja V_{DS} pequeno.

Neste caso, para entradas inferiores a (V_G-V_{TN}) teremos o transitor na região linear e sua corrente será

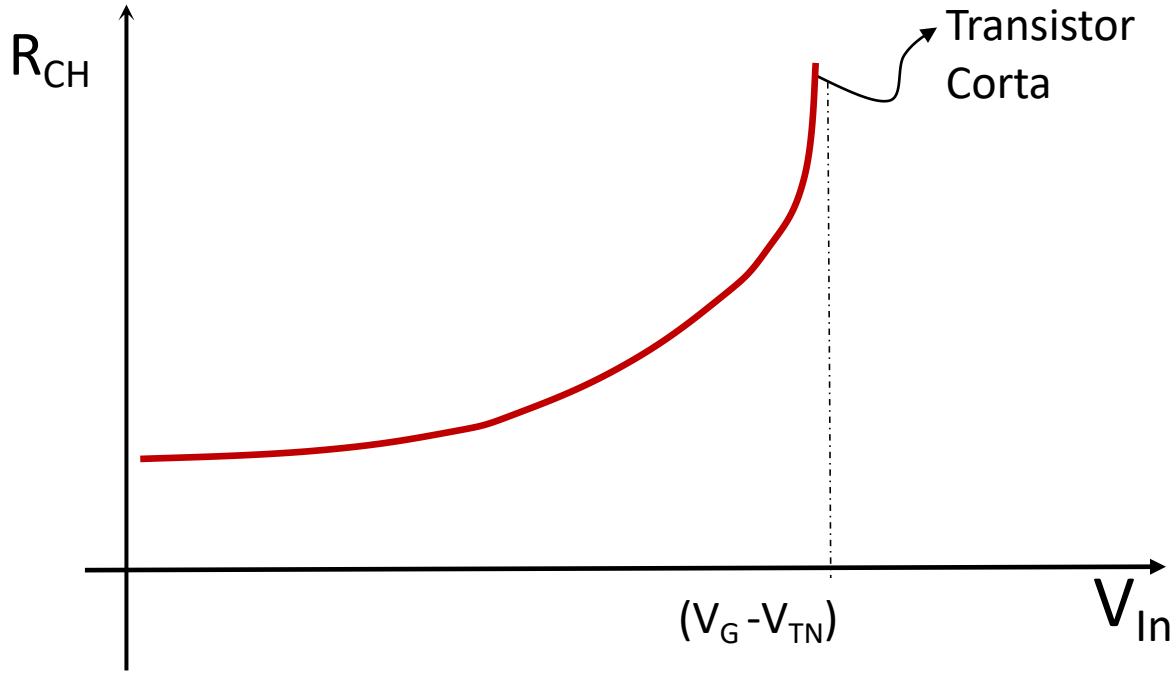
$$I_D = \mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN} - \frac{V_{DS}}{2})V_{DS} \approx \mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN})V_{DS}$$

A resistencia da chave será então

$$R_{ch} = \frac{V_{DS}}{I_D} \approx \frac{1}{\mu_n \frac{W}{L} C_{ox}(V_{GS} - V_{TN})} = \frac{1}{\mu_n \frac{W}{L} C_{ox}(V_G - V_{in} - V_{TN})}$$

1. Utilização do NMOS p/ implementar Chave

Podemos esbocar o grafico de R_{CH} em função de V_{in}

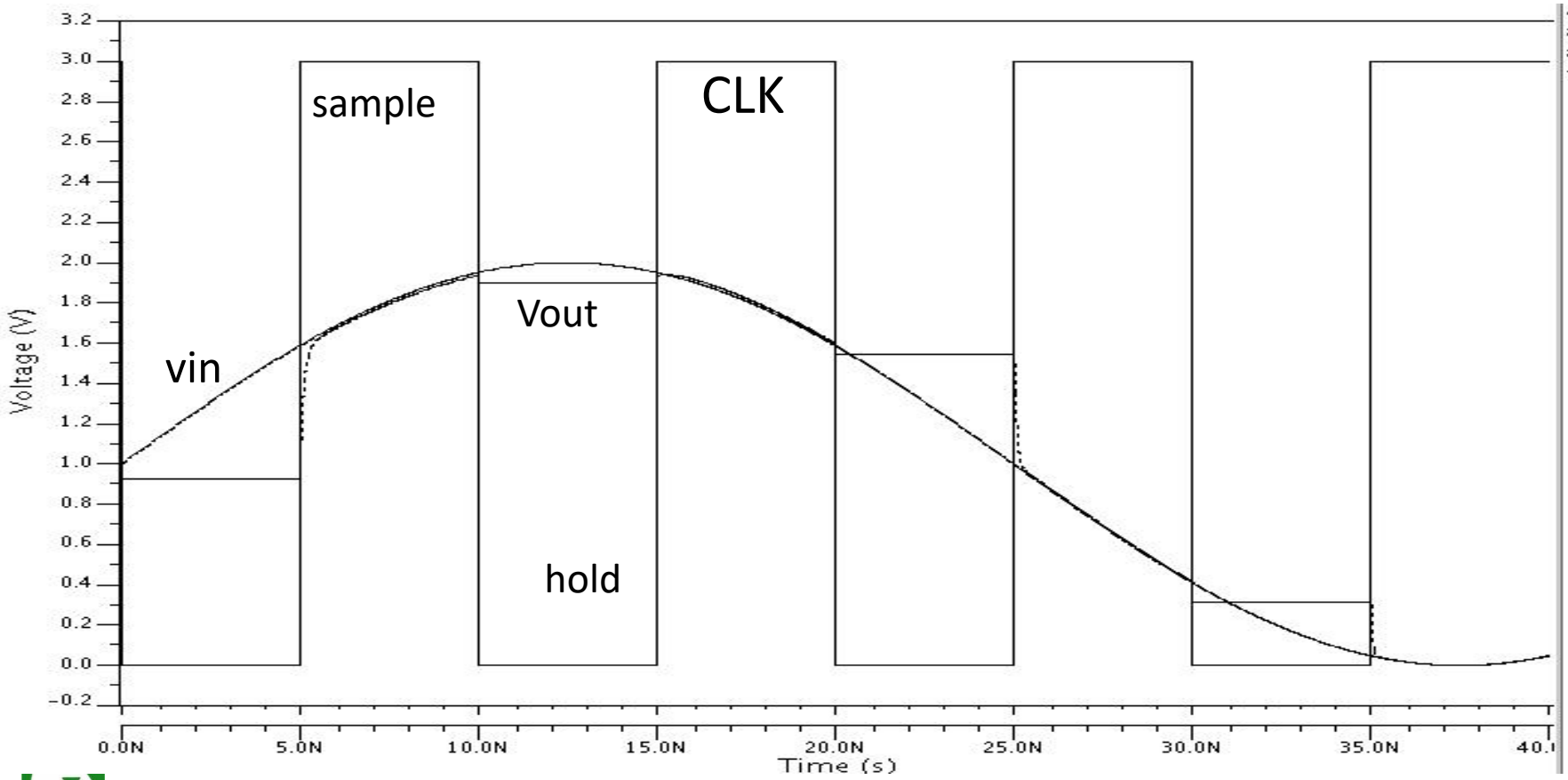


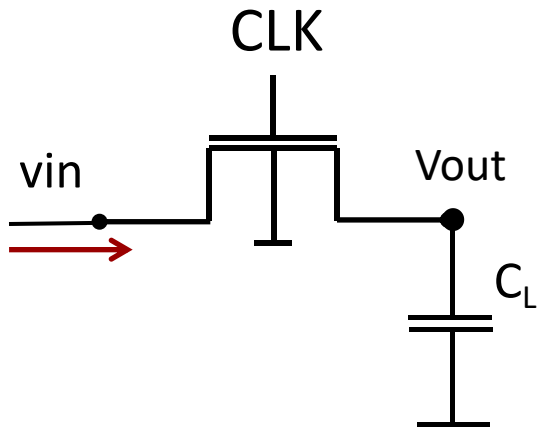
R_{CH} é variável e cresce muito quando V_{in} se aproxima de $(V_G - V_{TN})$

$$R_{ch} = \frac{V_{DS}}{I_D} \approx \frac{1}{\mu_n \frac{W}{L} C_{ox}(V_G - V_{in} - V_{TN})}$$

Obs.: Redistribuição de Carga

Vamos observar uma chave em um sample-hold. Nele a entrada é vin e a saida vout. A saida segue a entrada durante o sample (CLK=3V) armazena durante o hold (CLK=0V)

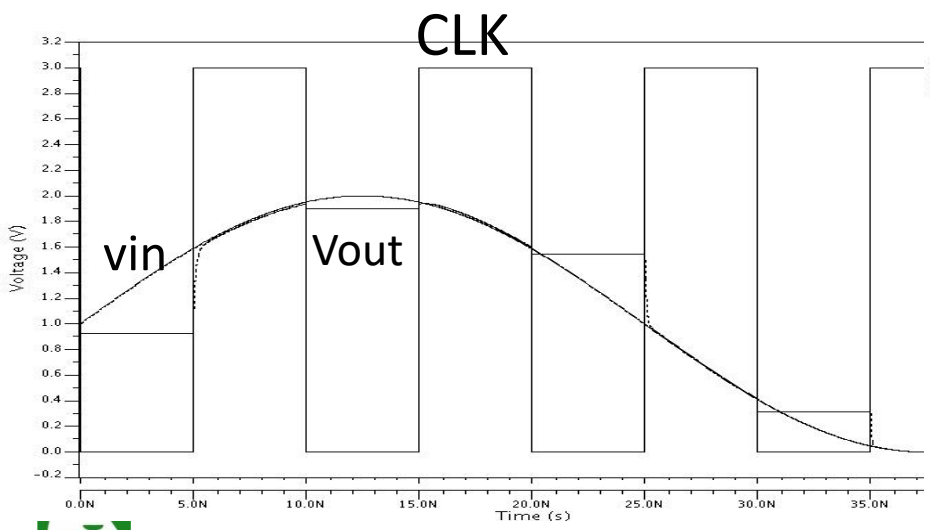


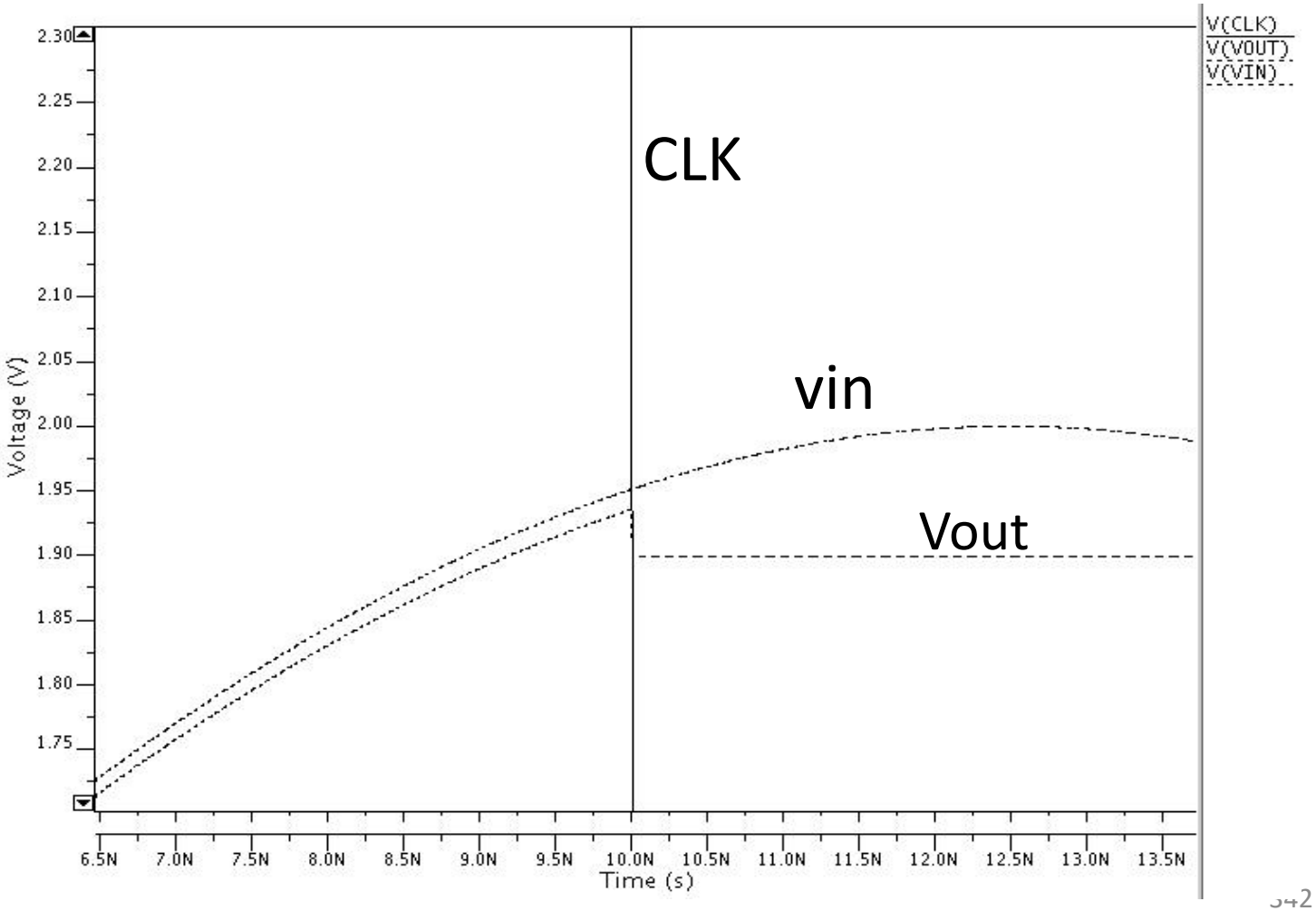


Obs.: Redistribuição de Carga

Se observamos de perto o sinal vout durante a transição do CLK, de 3V para 0V, veremos o efeito da chamada redistribuição de cargas

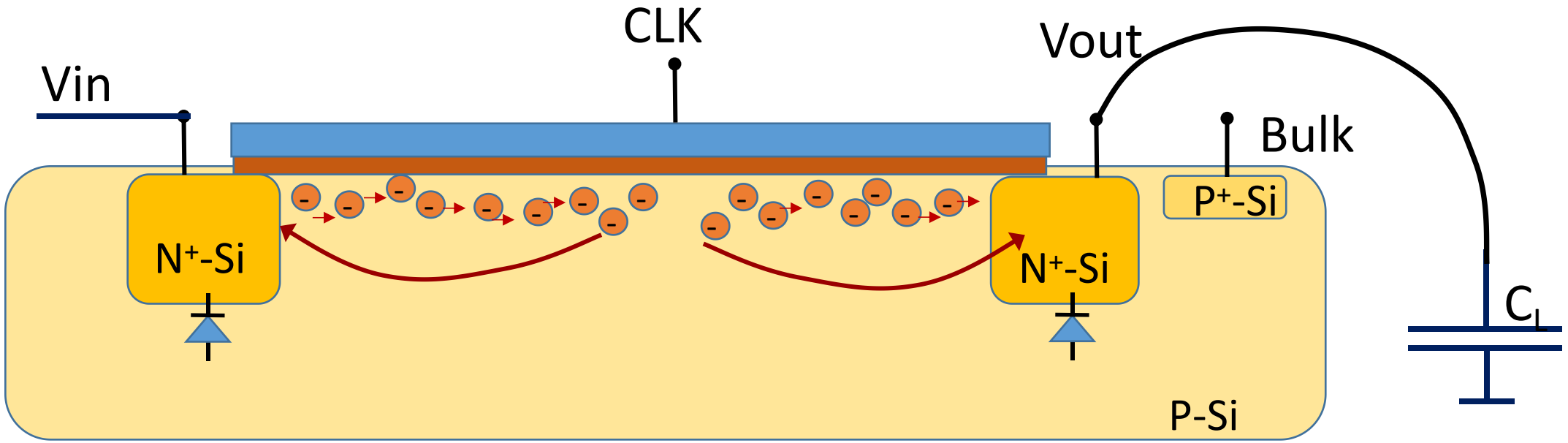
sample





Obs.: Redistribuição de Carga

Redistribuição de carga é o fenomeno dos portadores do canal serem repelidos para o dreno ou o source quando o transistor corta (no caso de uma chave, metade da carga vai para o dreno e metade para o source). Com isso, no momento que o canal corta, ha alteraçao da tensão de saida da chave

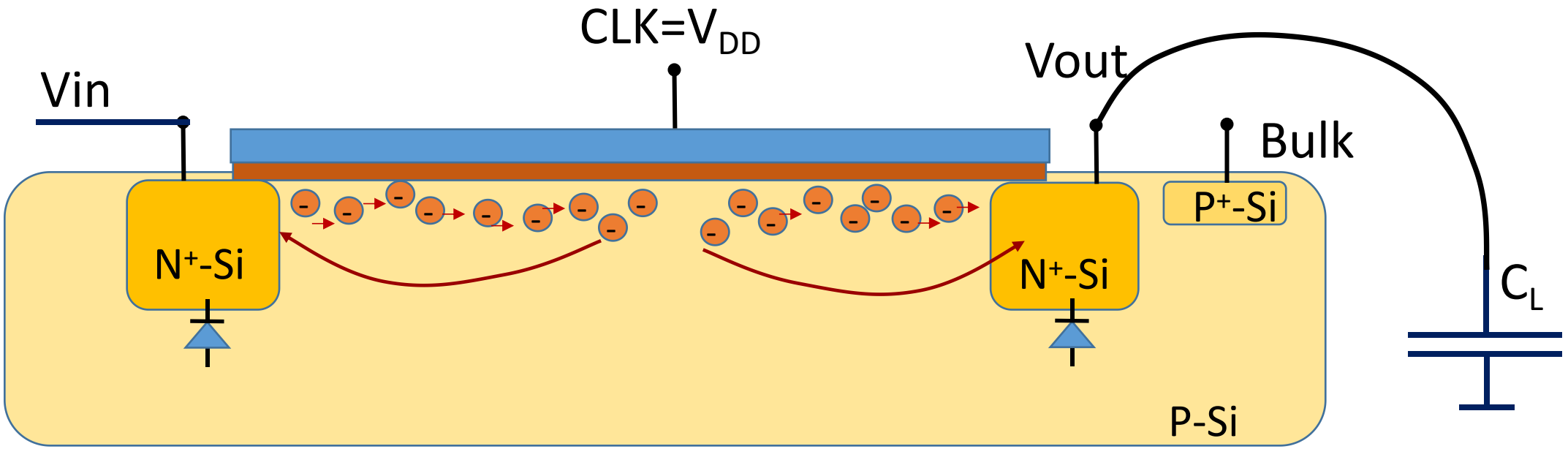


O total de cargas no canal do NMOS é

$$Q_n = -WLCox(V_{GS} - V_{TN}) = -WLCox(V_{DD} - V_{in} - V_{TN})$$

- ✓ **Veja que a carga depende de Vin**
- ✓ **O quanto a tensão Vout é afetada depende do valor de C_L**

$$\Delta V_{out} = -WLCox(V_{DD} - V_{in} - V_{TN})/(2C_L)$$



2. Utilização do PMOS p/ implementar Chave

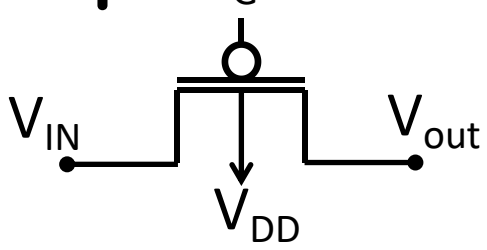
- ✓ $V_{GS} > V_{TP}$: transistor corta (chave aberta)

  (se $V_G=V_{DD}$ e a entrada for maior do que $(V_{DD}+|V_{TP}|)$ o transistor conduzirá, mas nesse caso, provavelmente os didos source/bulk e dreno/bulk também conduzem. Não é uma situação usual)

- ✓ $V_{GS} < V_{TP}$ ou $V_{in}>(V_G-V_{TP})$ transistor conduz (chave fechada)

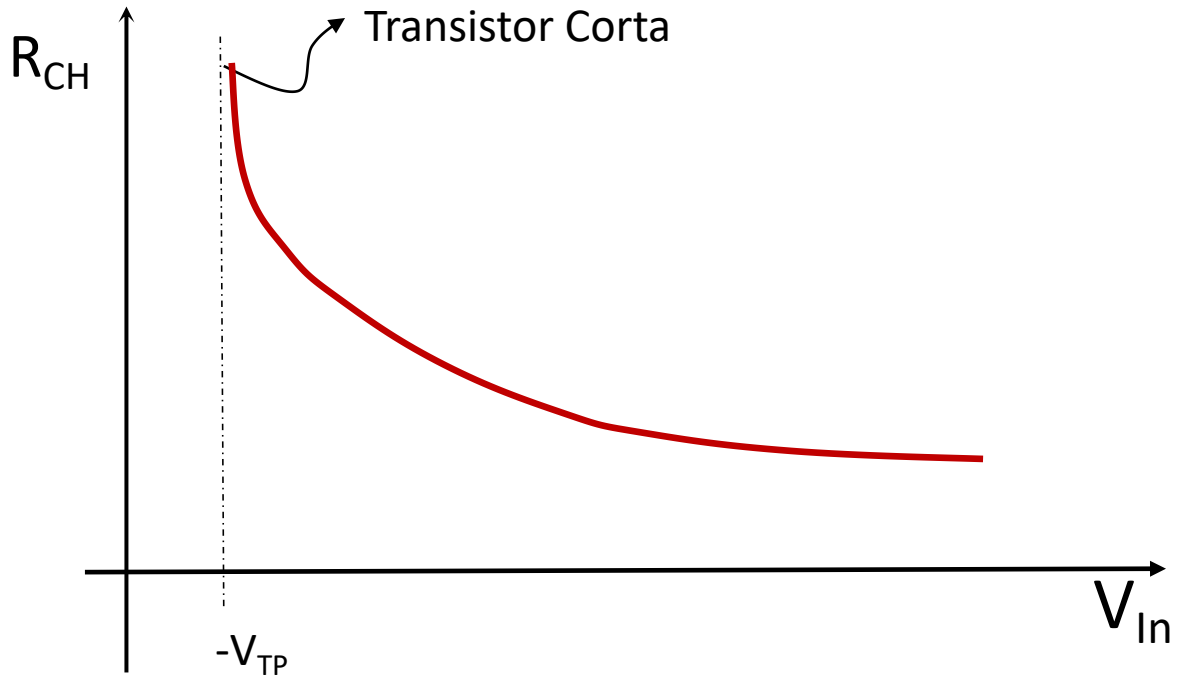
  (caso V_{TP}= -0.5V e V_G=0V, o transistor conduz para tensões de entrada V_{in} > 0,5V. Se V_{in} <0,5V, a V_{out} atinge 0,5V e entao o trasistor corta)

Conclusão: chave boa para passar sinais superiores a $|V_{TP}|$



2. Utilização do PMOS p/ implementar Chave

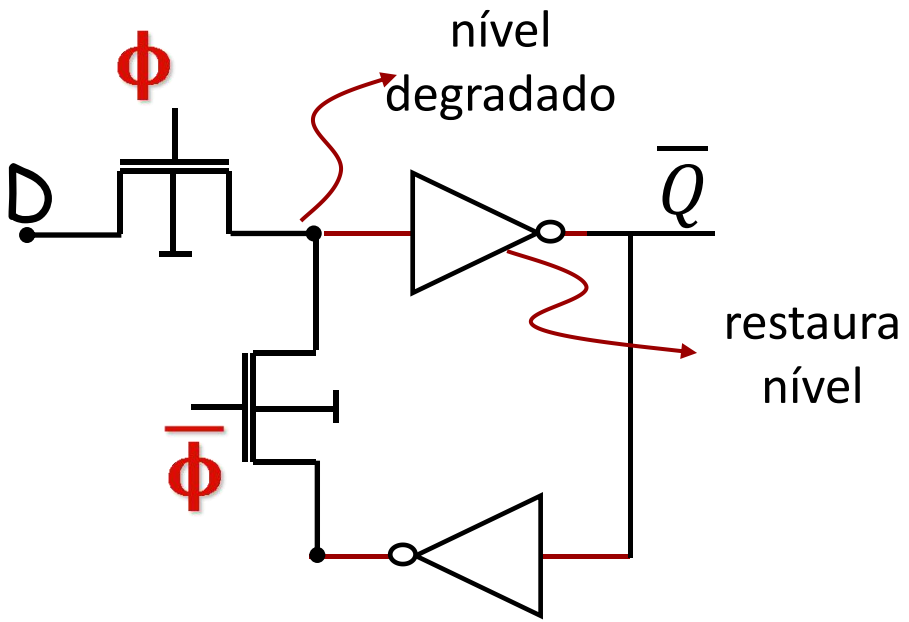
Podemos esbocar o grafico de R_{CH} em função de V_{in}



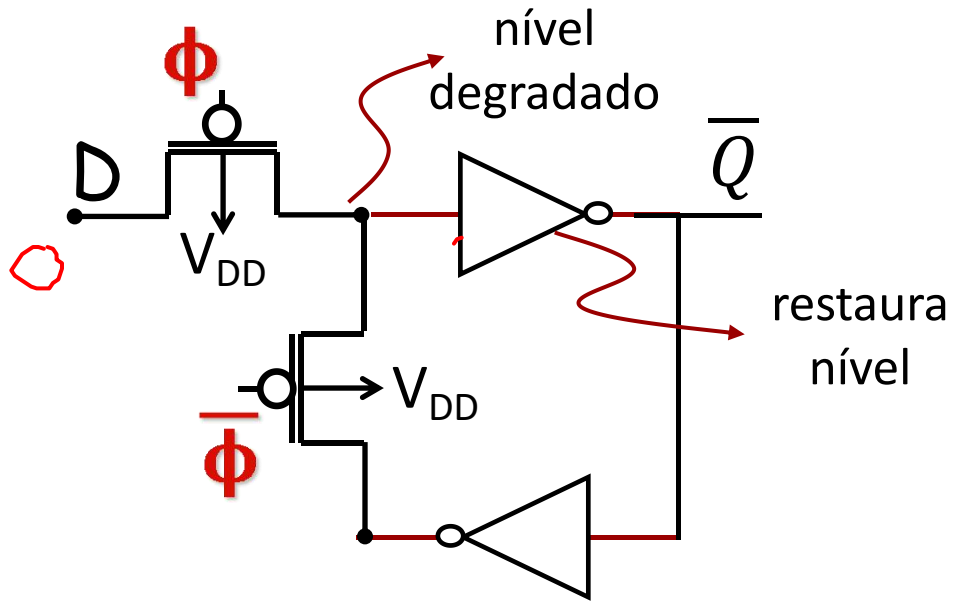
R_{CH} é variável e cresce muito quando V_{in} se aproxima de $|V_{TP}|$

$$R_{ch} = \frac{V_{DS}}{I_D} \approx - \frac{1}{\mu_p \frac{W}{L} C_{ox}(V_G - V_{in} - V_{TP})}$$

Implementação de latches



Latch sensível a nivel alto com chaves NMOS



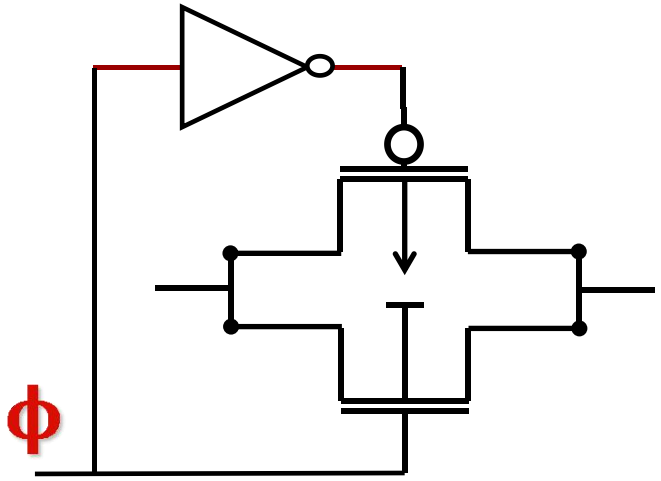
Latch sensível a nivel baixo com chaves PMOS

Como implementar uma Chave

- ✓ NMOS bom para passar tensões baixas
- ✓ PMOS bom para passar tensoes altas

Chave CMOS

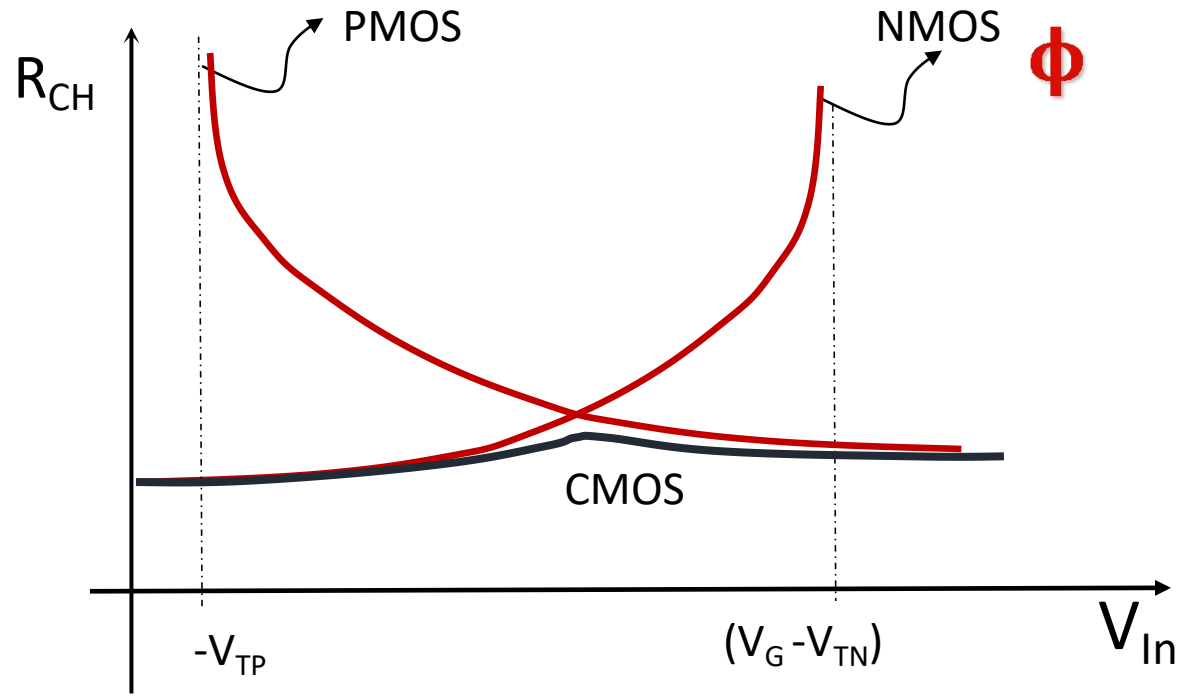
São utilizados um NMOS e um PMOS



- ✓ ϕ no nível alto: transistores NMOs e PMOS conduzem
- ✓ ϕ no nivel baixo: transistores NMOs e PMOS cortam

Chave CMOS

A resistencia varia menos do que nos casos anteriores. Chave CMOS é a melhor forma de implementar



Na chave CMOS é necessário o ϕ e $\overline{\phi}$

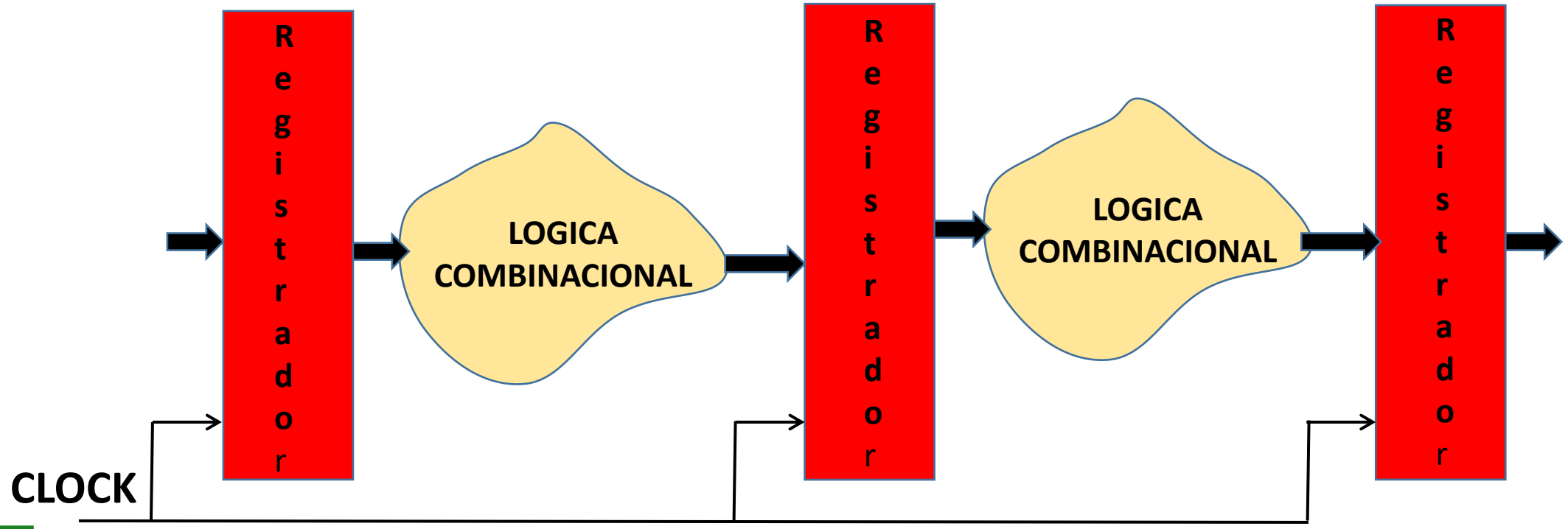
Chave CMOS

A redistribuiçaõ de cargas é atenuada em chaves CMOS

- ✓ cargas negativas, elétrons, formam o canal do NMOS
- ✓ cargas positivas, lacunas, formam o canal do transistor PMOS
- ✓ na redistribuição parte das cargas negativas são canceladas pelas positivas

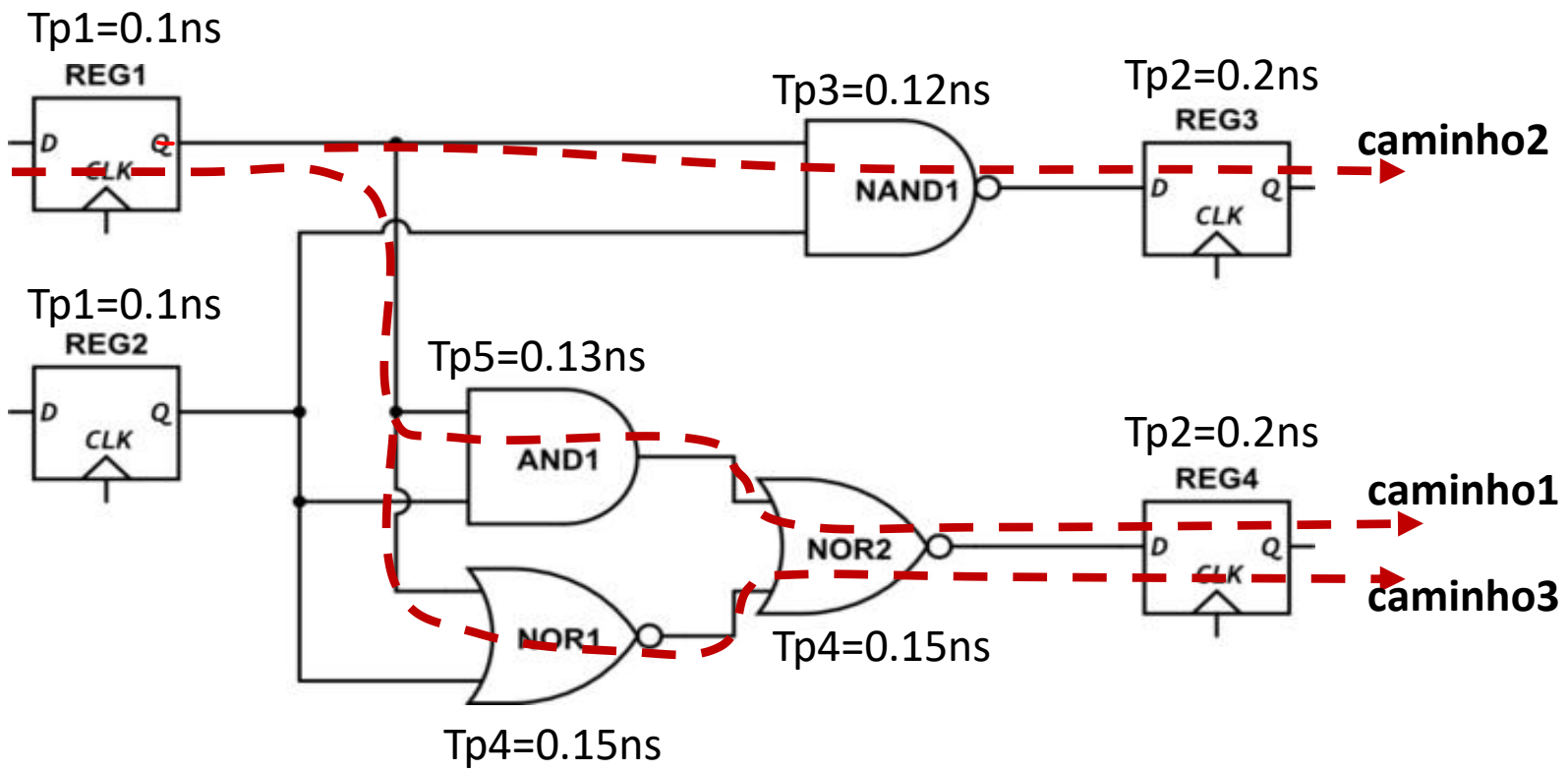
Caminho Critico

Circuitos lógicos sequenciais podem ser vistos como blocos de armazenamente e entre eles blocos lógicos. A partir dos tempos de propagação dos blocos pode-se determinar qual o minimo periodo de clock que pode ser usado



Caminho Critico

Suponha o circuito abaixo, parte de um circuito sequencial. Determinemos o caminho critico dessa porção.



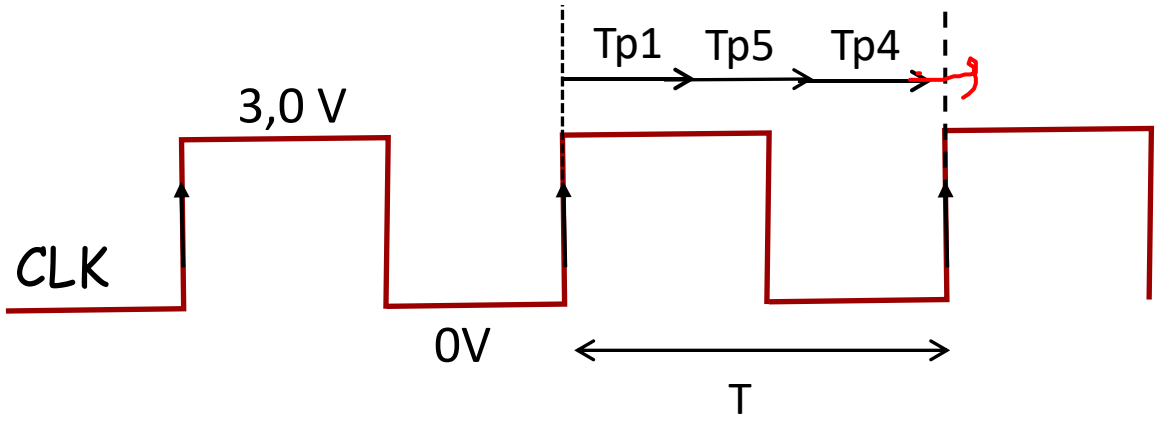
Caminho Critico

Considere o Caminho1

Quando vem uma borda do clock, o sinal deve sair do registrador1, passar pelo AND1 e pelo NOR2 e chegar registrado4 antes da proxima borda do clock.

Assim teremos que

$$T > Tp1+Tp5+Tp4= 0,38ns$$



Caminho Critico

Da figura, vemos que ha tres caminhos que se inciam no registrador1 .

Além do caminho1, teremos

- ✓ caminho2: T > Tp1+Tp3 = 0,22ns
- ✓ caminho3: T > Tp1+Tp4+Tp4 = 0,4ns

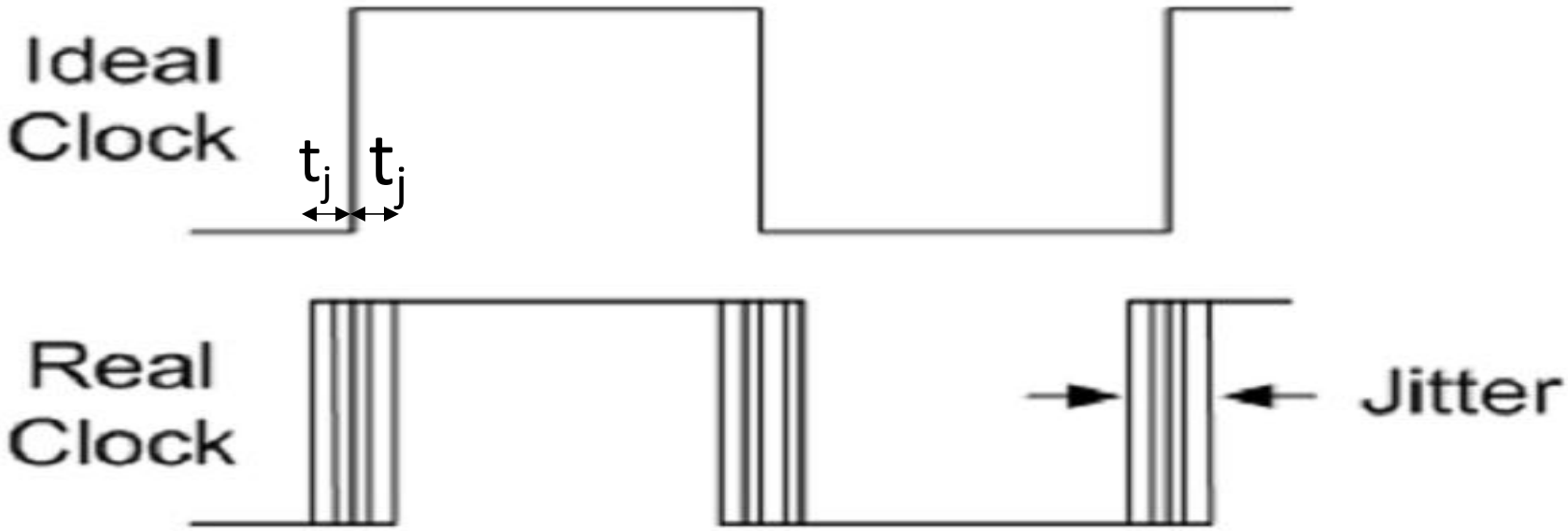
Ha ainda outos tres caminhos possiveis se iniciando no registrador2 (nao indicados na figura)

Analisando-se todos os caminhos, é fácil ver que o mais longo é o caminho3 e que T> 0.4ns, ou Freq< 2.5 GHz. Essa caminho mais longo é o chamado caminho critico. Para se aumentar a velocidade de um circuito, os caminhos criticos devem ser achados e modificados

Caminho Critico

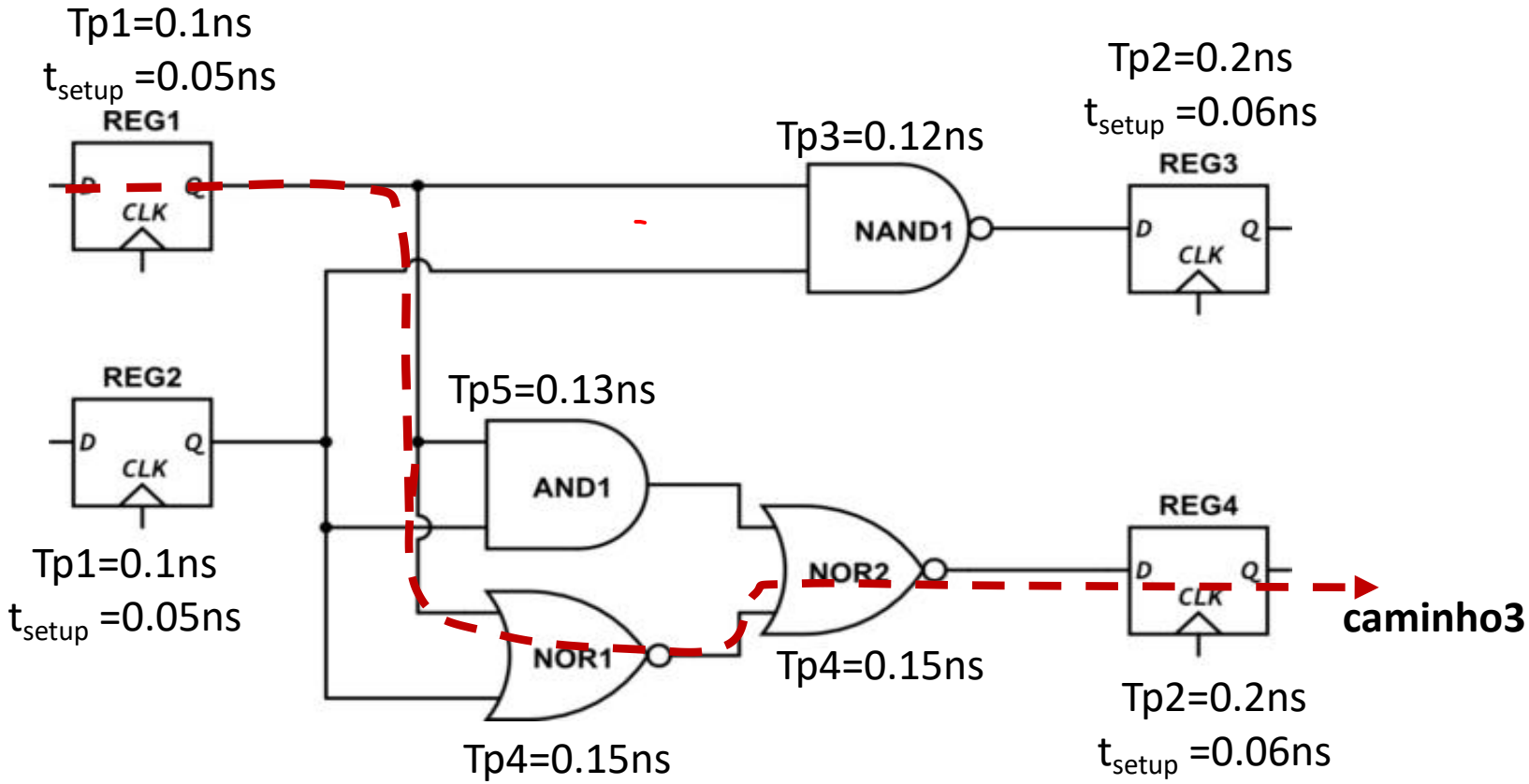
Mais alguns parametros são relevantes para calculo do caminho critico. Um deles é o t_{setup} dos registradores; outro é o jitter do clock.

O sinal de clock tem uma 'oscilação' como indicado abaixo devido à ruidos



Caminho Critico

Suponha que é dado tj= 0.05ns e os t_{setup} dos registradores.

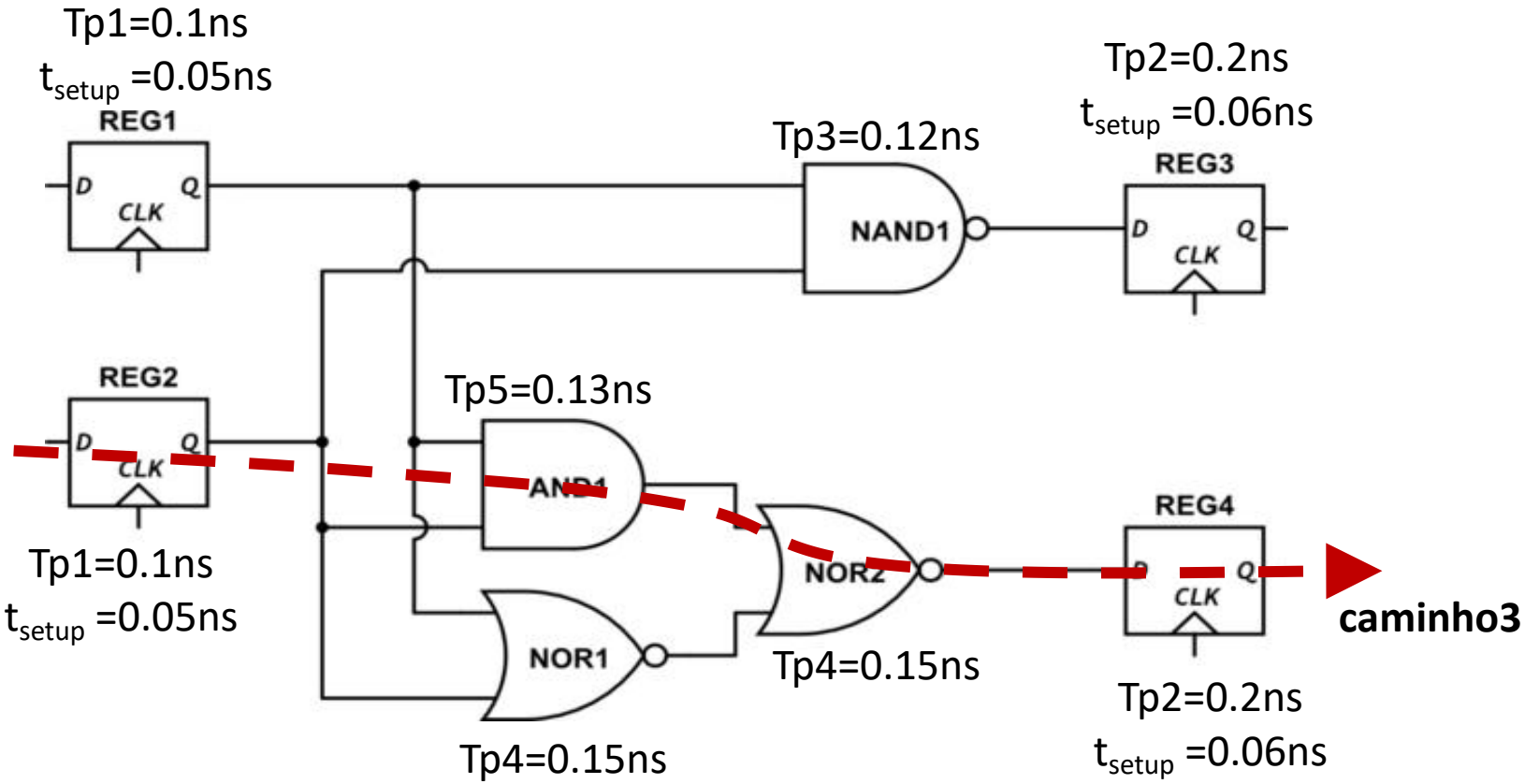


Agora o T minimo será

caminho3: $T > Tp1+Tp4+Tp4+2tj+t_{setup} = 0,56ns$

Caminho Critico

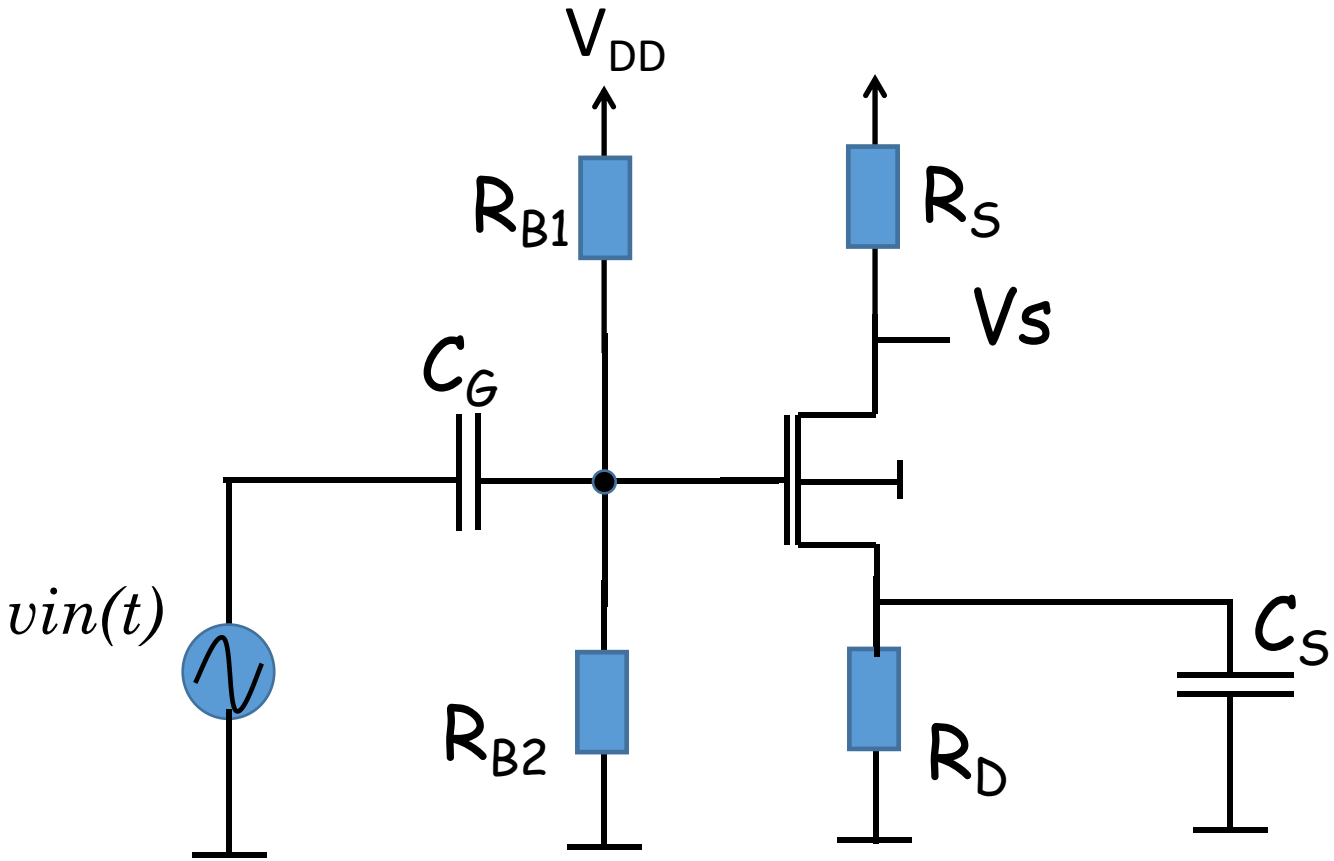
Suponha que é dado tj= 0.04ns e os t_{setup} dos registradores.



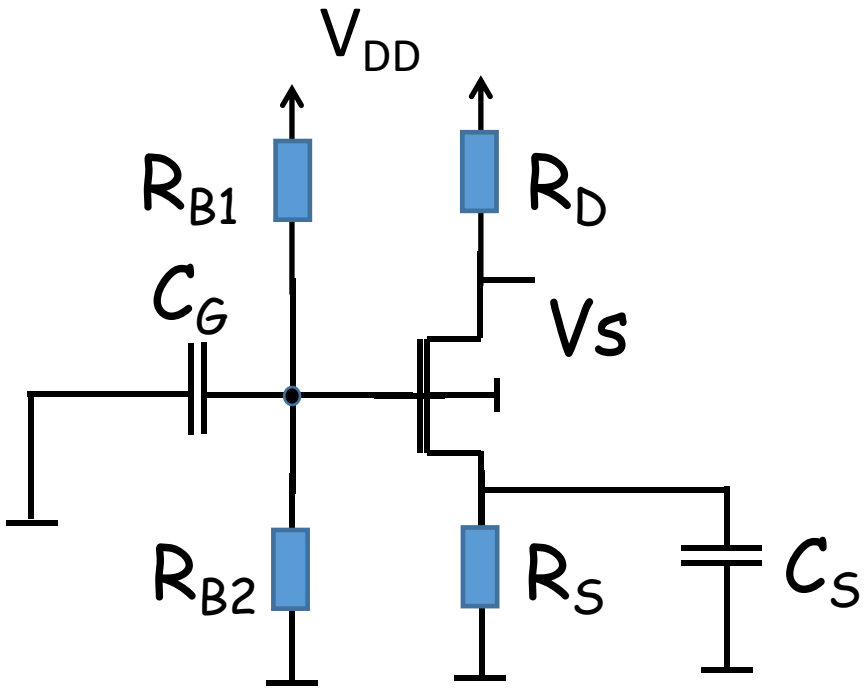
Qual o T minimo?

Modelo de Pequenos Sinais

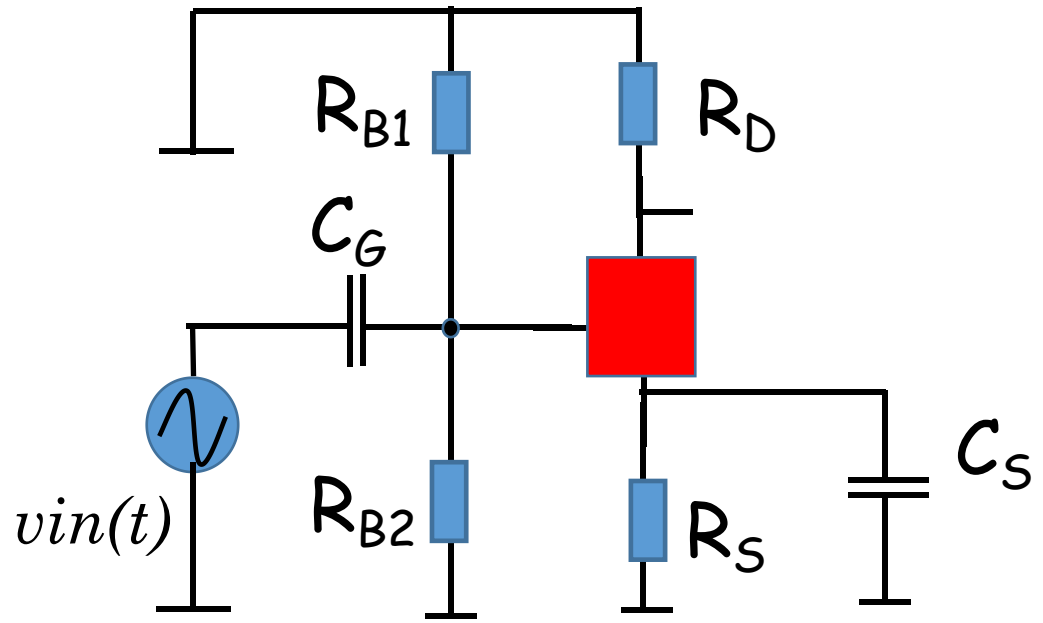
Para resolver um circuito como abaixo, com uma entrada pequena e contuinua, se utilizam modelos de pequenos sinais para os dispositivos não lineares (transistores)



Modelo de Pequenos Sinais



R_E

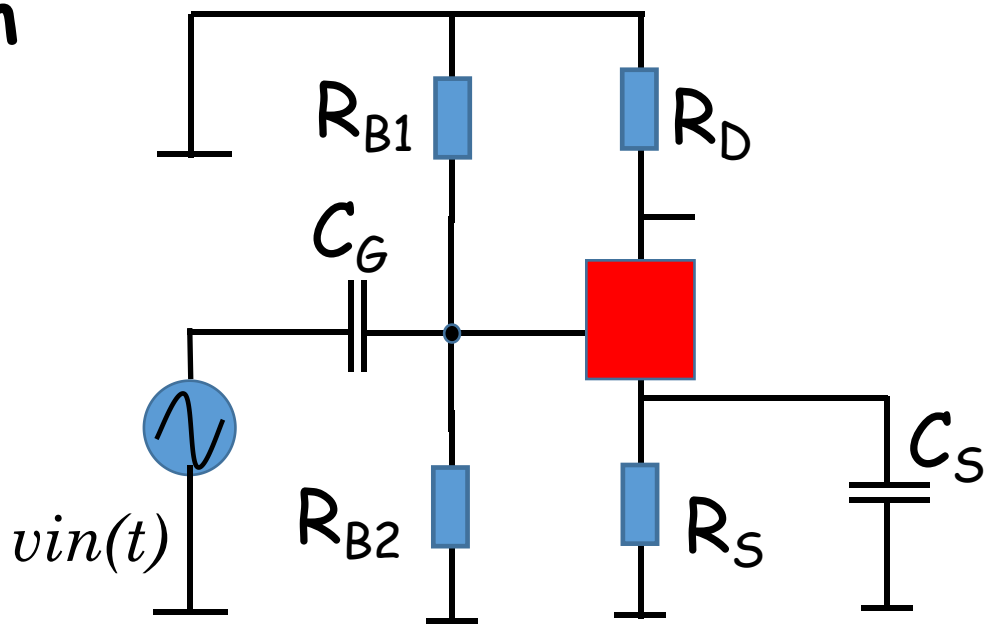


Polarização ou DC: considera apenas os sinais DC

Pequenos sinais: considera os sinais que variam. O transistor é substituido por modelo de pequenos sinais

Modelo de Pequenos Sinais

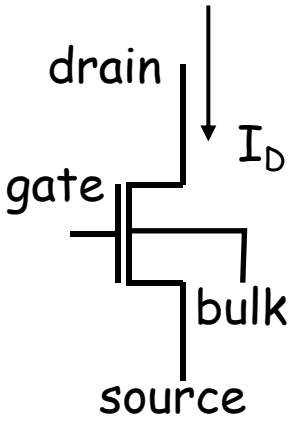
- o transistor será substituido por um circuito linear
- serve para determinar apenas as variações que o circuito sofre (correntes e tensões) com as variações na entrada.
- como serve apenas para cálculo das variações, a solução final (correntes e tensões) é a soma destas com as da polarização



Modelo de Pequenos Sinais (NMOS saturado)

Vamos considerar a equação mais simples do transistor para determinar nosso primeiro modelo de pequenos sinais (vamos mais tarde ir aumentando seu grau de detalhes)

$$I_D = \mu_n \frac{W_n}{2L_n} C_{ox}(V_{GS} - V_{TN})^2$$



(sem modulação de canal)

Vamos determinar qual é a variação causada em I_D por uma variação e V_{GS}.

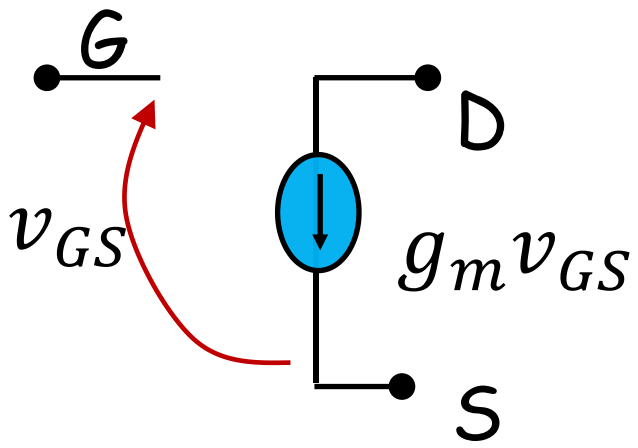
$$\frac{\Delta I_D}{\Delta V_{GS}} \approx \frac{\partial I_D}{\partial V_{GS}} = \frac{\partial \mu_n \frac{W_n}{2L_n} C_{ox}(V_{GS} - V_{TN})^2}{\partial V_{GS}} = \mu_n \frac{W_n}{L_n} C_{ox}(V_{GS} - V_{TN})$$

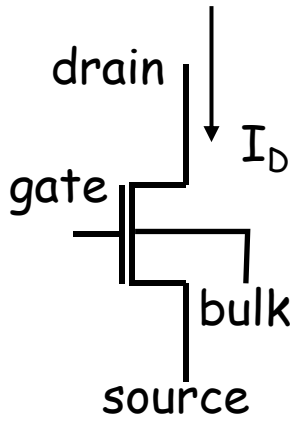
Modelo de Pequenos Sinais (NMOS saturado)

Chamaremos $\frac{\Delta I_D}{\Delta V_{GS}}$ de transcondutância do transistor (g_m)

$$\frac{\Delta I_D}{\Delta V_{GS}} \approx \frac{\partial I_D}{\partial V_{GS}} = g_m = \mu_n \frac{W_n}{L_n} C_{ox}(V_{GS} - V_{TN})$$

Um modelo simples do transistor pode então ser ja proposto





Modelo de Pequenos Sinais (NMOS saturado)

A realação para g_m pode ser escrita de outras maneiras. Usando a expressão da corrente de dreno:

$$I_D = \mu_n \frac{W_n}{2L_n} C_{ox}(V_{GS} - V_{TN})^2$$

obtemos, sem grande dificuldade

$$g_m = \mu_n \frac{W_n}{L_n} C_{ox}(V_{GS} - V_{TN}) = \frac{2I_D}{(V_{GS} - V_{TN})} = \sqrt{2\mu_n \frac{W_n}{L_n} C_{ox} I_D}$$

A expressão $g_m = \frac{2I_D}{(V_{GS} - V_{TN})}$

- ✓ traz resultados mais precisos quando aplicada
- ✓ pode ser comparada com g_m do transistor bipolar

Modelo de Pequenos Sinais (NMOS saturado)

MOS: $$g_m = \frac{2I_D}{(V_{GS} - V_{TN})}$$

Bipolar: $$g_m = \frac{I_C}{nU_T}$$

Como $(V_{GS} - V_{TN})$ é de algumas centenas de volts e $U_T \approx 25mV$, a transcondutancia do transistor bipolar será maior quando os transistores tiverem correntes próximas

Modelo de Pequenos Sinais

Vamos considerar agora também a modulaçao de canal no modelo de pequenos sinais. Para isso devemos aplicar à expressão de I_D a parte com modulação

$$I_D = \mu_n \frac{W_n}{2L_n} C_{ox}(V_{GS} - V_{TN})^2(1 + \lambda_n V_{DS})$$

Vemos nesta expressão que tanto V_{GS} como V_{DS} influenciam na corrente I_D. Vamos considerar aqui que λ_n é pequeno, ou seja, que $V_A = 1/\lambda_n$ é grande

Modelo de Pequenos Sinais

A transcondutancia calculada anteriormente ainda pode ser usada

$$g_m = \frac{\partial \mu_n \frac{W_n}{2L_n} C_{ox}(V_{GS} - V_{TN})^2(1 + \lambda_n V_{DS})}{\partial V_{GS}} = \mu_n \frac{W_n}{L_n} C_{ox}(V_{GS} - V_{TN})(1 + \lambda_n V_{DS}) \approx$$

$$g_m \approx \mu_n \frac{W_n}{L_n} C_{ox}(V_{GS} - V_{TN})$$

Em I_D, o efeito da variação de V_{DS} (V_A grande) será

$$\frac{\Delta I_D}{\Delta V_{DS}} \approx \frac{\partial I_D}{\partial V_{DS}} = \frac{\partial \mu_n \frac{W_n}{2L_n} C_{ox}(V_{GS} - V_{TN})^2(1 + \lambda_n V_{DS})}{\partial V_{DS}}$$

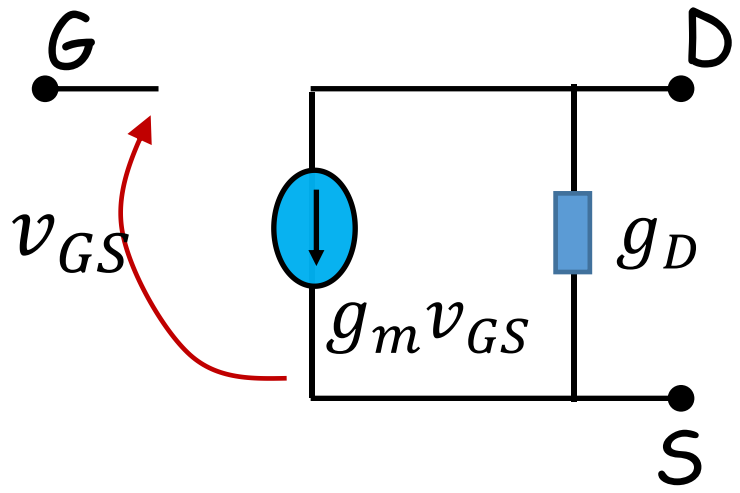
$$\frac{\partial I_D}{\partial V_{DS}} = \mu_n \frac{W_n}{2L_n} C_{ox}(V_{GS} - V_{TN})^2 \lambda_n$$

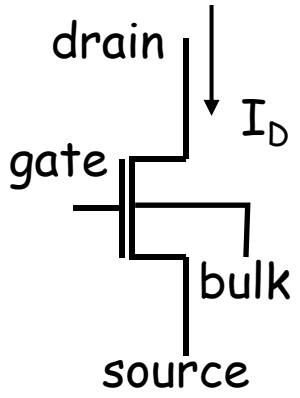
Modelo de Pequenos Sinais

O valor da chamada condutancia de saída, g_D, será

$$\frac{\partial I_D}{\partial V_{DS}} = g_D = \mu_n \frac{W_n}{2L_n} C_{ox}(V_{GS} - V_{TN})^2 \lambda_n = I_D \lambda_n = \frac{I_D}{|V_A|}$$

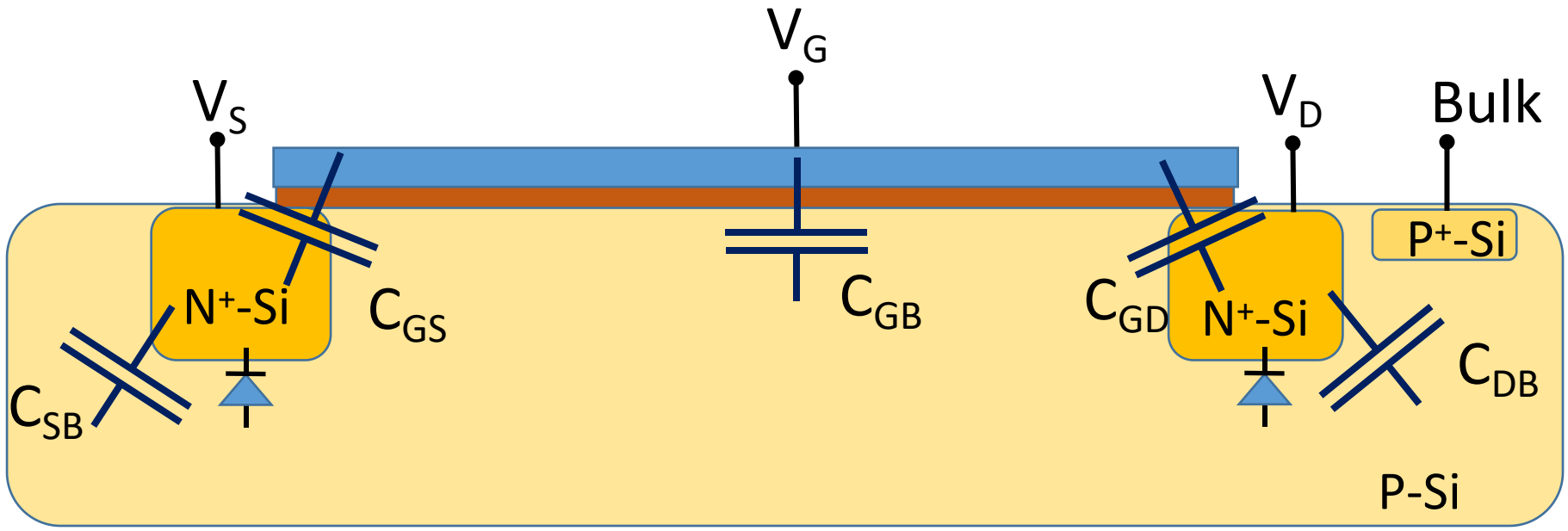
O modelo do transistor será agora





Em vez de g_D podemos usar $r_D = \frac{V_A}{I_D}$

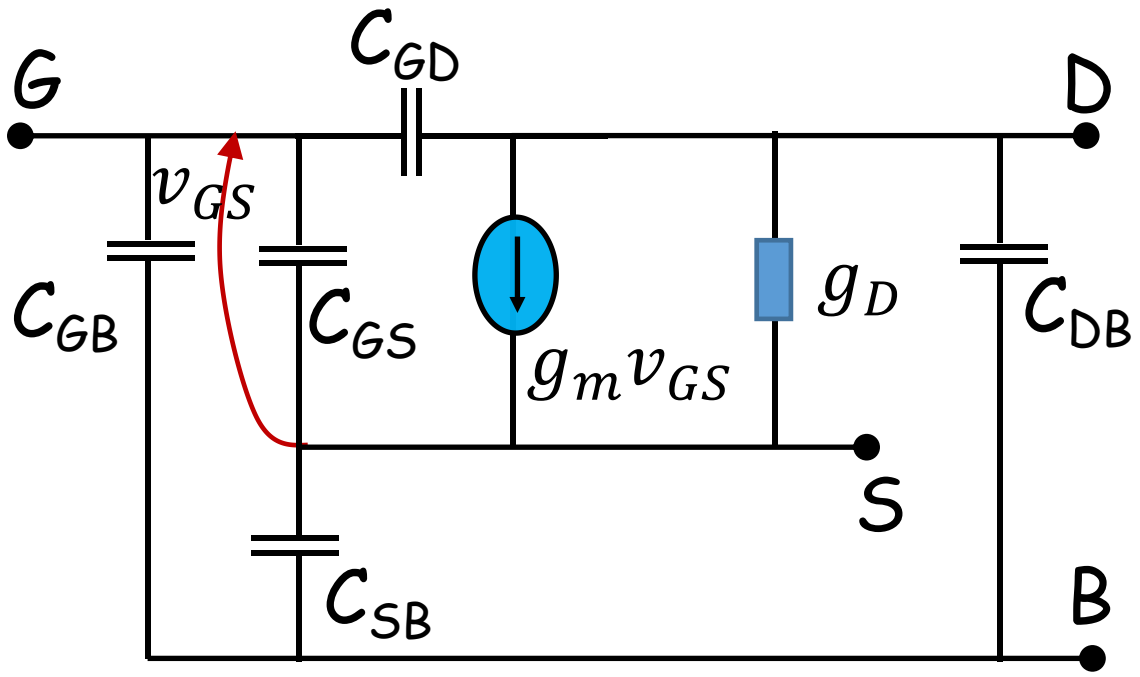
Capacitâncias ao Modelo de Pequenos Sinais



C_{GS} e C_{GD} : envolve tanto as capacitancias de sobreposição, overlap, como as devido ao canal

C_{SB} e C_{DB} : envolve tanto as capacitancias de área com de perímetro

Capacitâncias ao Modelo de Pequenos Sinais



Lembremos que o valor de parte dos capacitores mostrados depende das tensões sobre o transistor

Efeito de Corpo no Modelo de Pequenos Sinais

Efeito de corpo: dependencia de I_D com V_{SB} (na verdade é V_{TN} que depende de V_{SB}, o que afeta I_D)

$$V_{TN} = V_{TN0} + \gamma\left[\sqrt{\left(2\phi_p + V_S - V_B\right)} - \sqrt{2\phi_p}\right]$$

onde

- $V_{TN0} = V_{FB} + 2\phi_p + \frac{1}{Cox}\sqrt{2\varepsilon_s q N_a 2\phi_p}$ é a tensão de threshold para $V_C = V_B$
- $\gamma = \frac{\sqrt{2\varepsilon_s q N_a}}{Cox}$ é o parametro de efeito de corpo que indica a dependencia de V_{TN} com (V_S - V_B)

Efeito de Corpo no Modelo de Pequenos Sinais

Efeito de corpo: dependencia de I_D com V_{SB}

$$\frac{\Delta I_D}{\Delta V_{BS}} \approx \frac{\partial I_D}{\partial V_{BS}} = \frac{\partial \mu_n \frac{W_n}{2L_n} C_{ox}(V_{GS} - V_{TN})^2(1 + \lambda_n V_{DS})}{\partial V_{BS}}$$

Chamaremos de g_{mb} a relacao entre I_D e V_{BS}, sendo

$$\frac{\Delta I_D}{\Delta V_{BS}} \approx \frac{\partial I_D}{\partial V_{BS}} = g_{mB} = -\mu_n \frac{W_n}{L_n} C_{ox}(V_{GS} - V_{TN})(1 + \lambda_n V_{DS}) \frac{\partial V_{TN}}{\partial V_{BS}} =$$

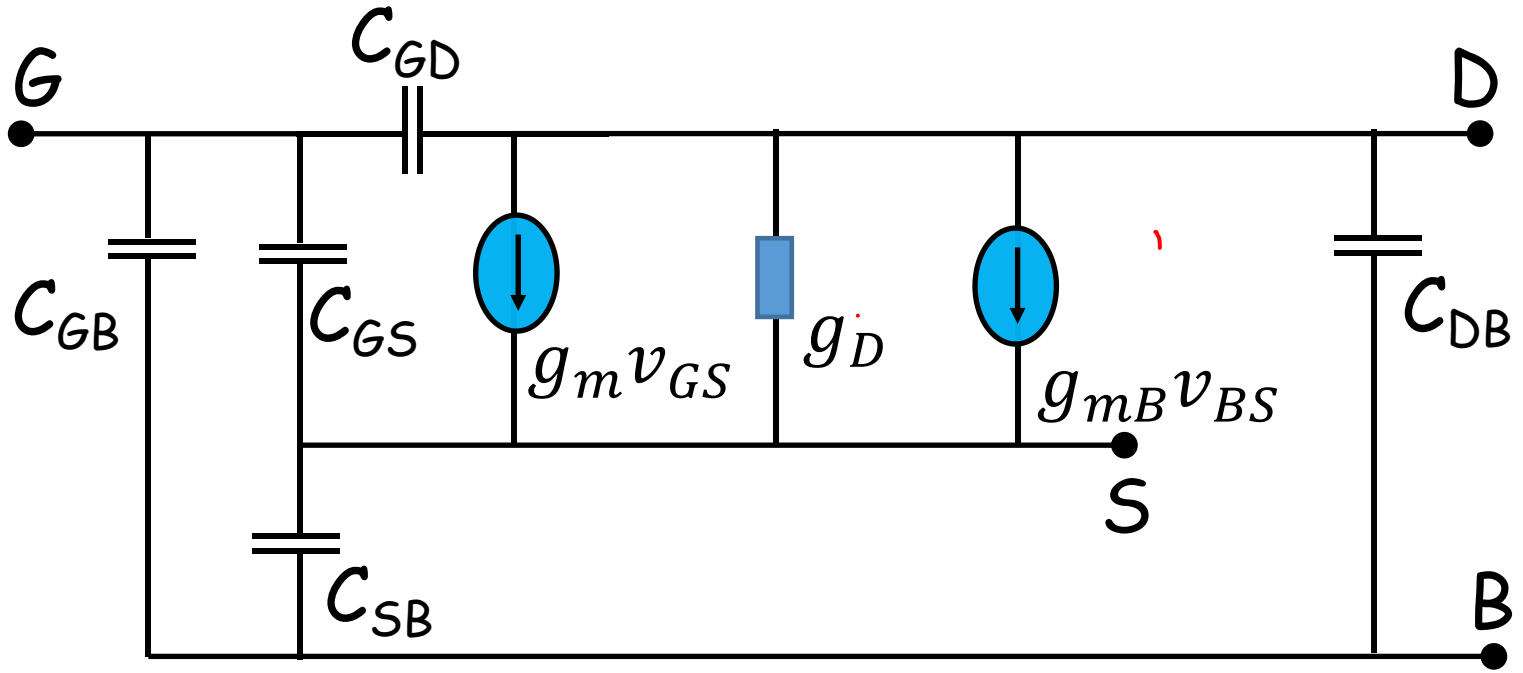
$$g_{mB} = -g_m \gamma \frac{\partial \sqrt{(2\phi_p + V_{SB})}}{\partial V_{BS}}$$

Efeito de Corpo no Modelo de Pequenos Sinais

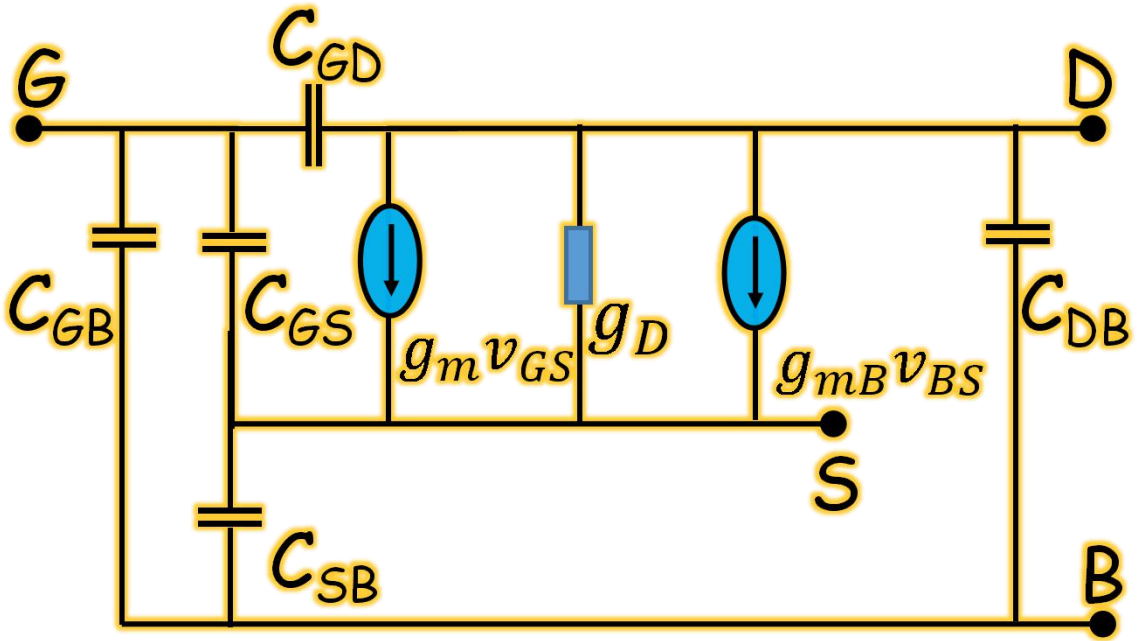
O valor de g_{mB} será

$$g_{mB} = g_m \gamma \frac{1}{2\sqrt{(2\phi_p + V_{SB})}}$$

Novo modelo

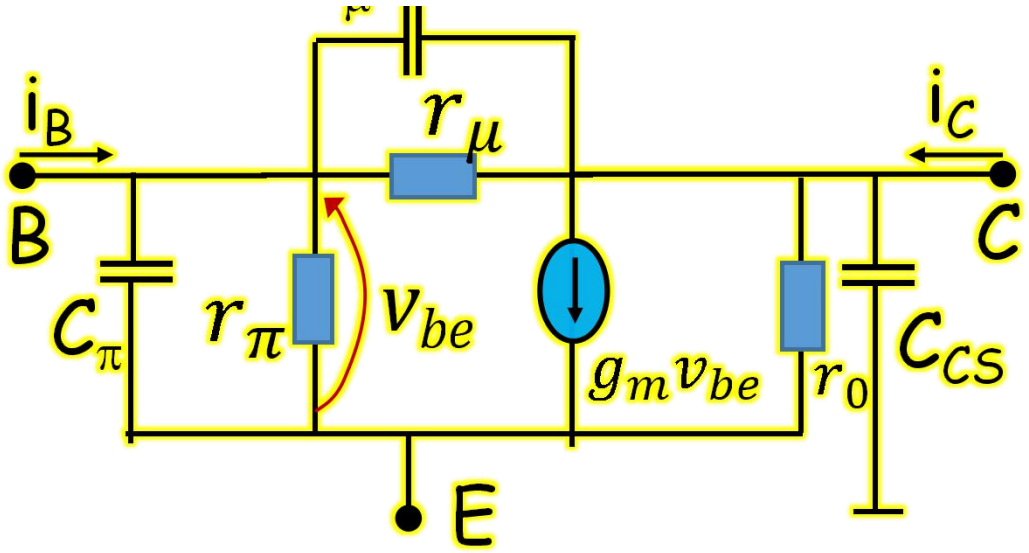


MOS X BIPOLAR



MOS

BIPOLAR
(modelo π)



MOS X BIPOLAR

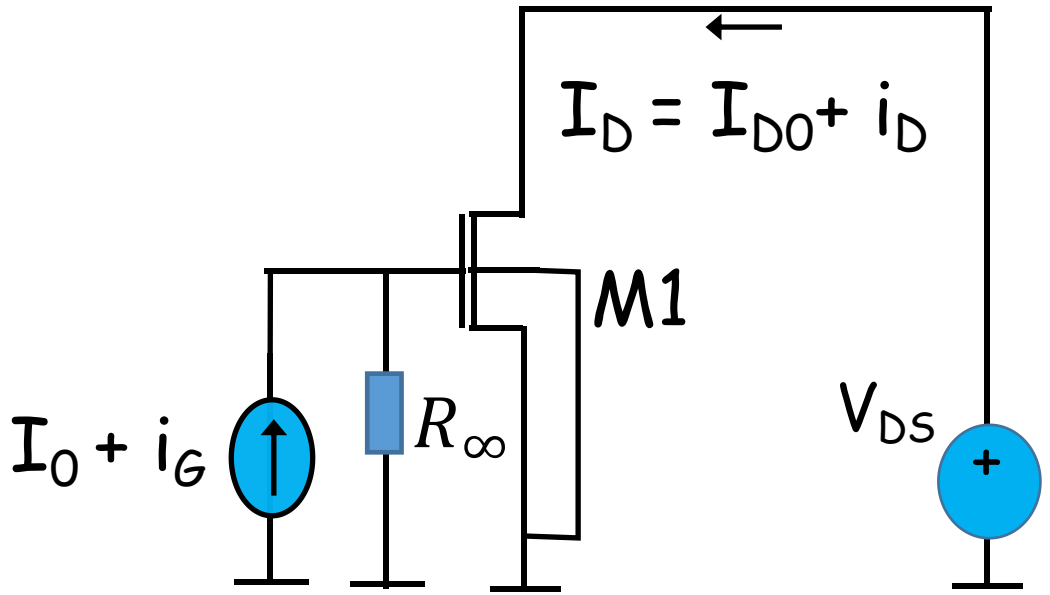
- GATE/BASE
  - ✓ MOS: Gate é capacitivo
  - ✓ BIPOLAR: base é resistor+capacitor
- Transcondutância
  - ✓ $g_{mMOS} < g_{mBIPOLAR}$ (para mesma corrente)
- Simetria
  - ✓ MOS: Dreno e Source são simetricos
  - ✓ BIPOLAR: Emissor e Coletor tem dopagens diferentes e nao podem ser trocados

Modelo de Pequenos sinais: Modelo NMOS completo

O modelo completo normalmente não é aplicado em calculos manuais

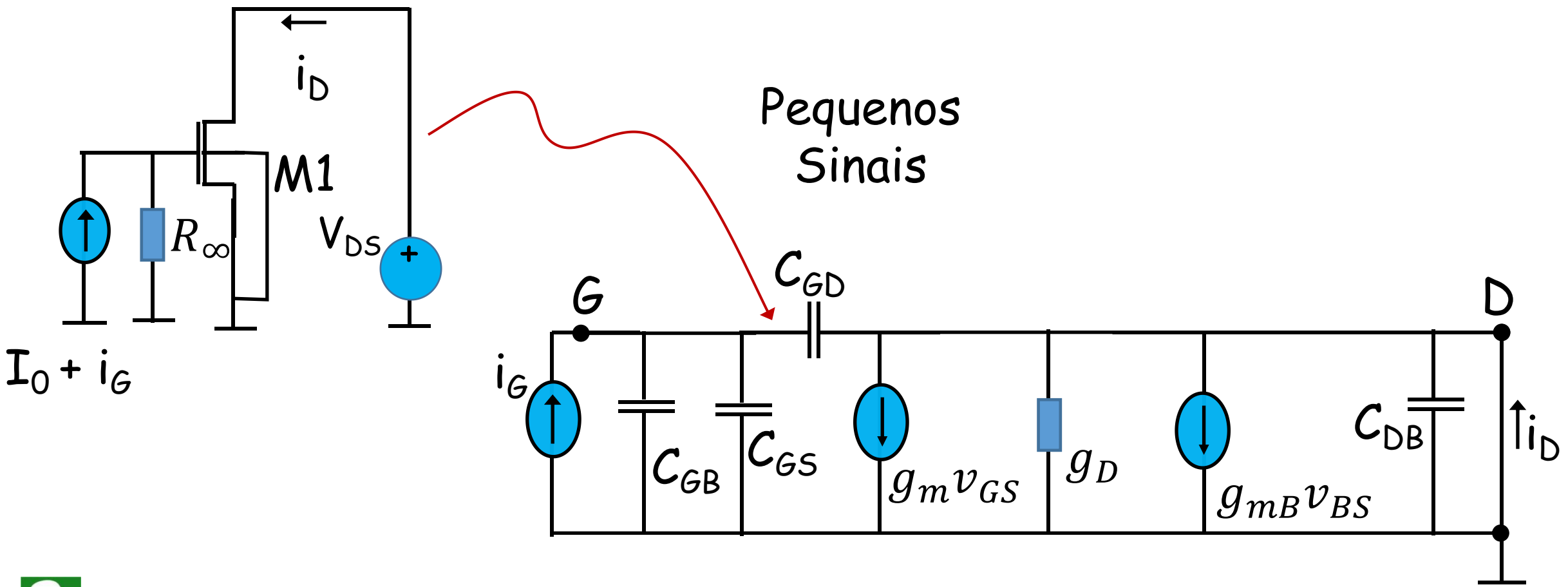
Exemplo de aplicação do modelo completo

Determinar o ganho de corrente transistor (i_D/i_G) (R_∞ muito grande)



Exemplo de aplicação do modelo completo

Determinar o ganho de corrente transistor (i_C/i_B)

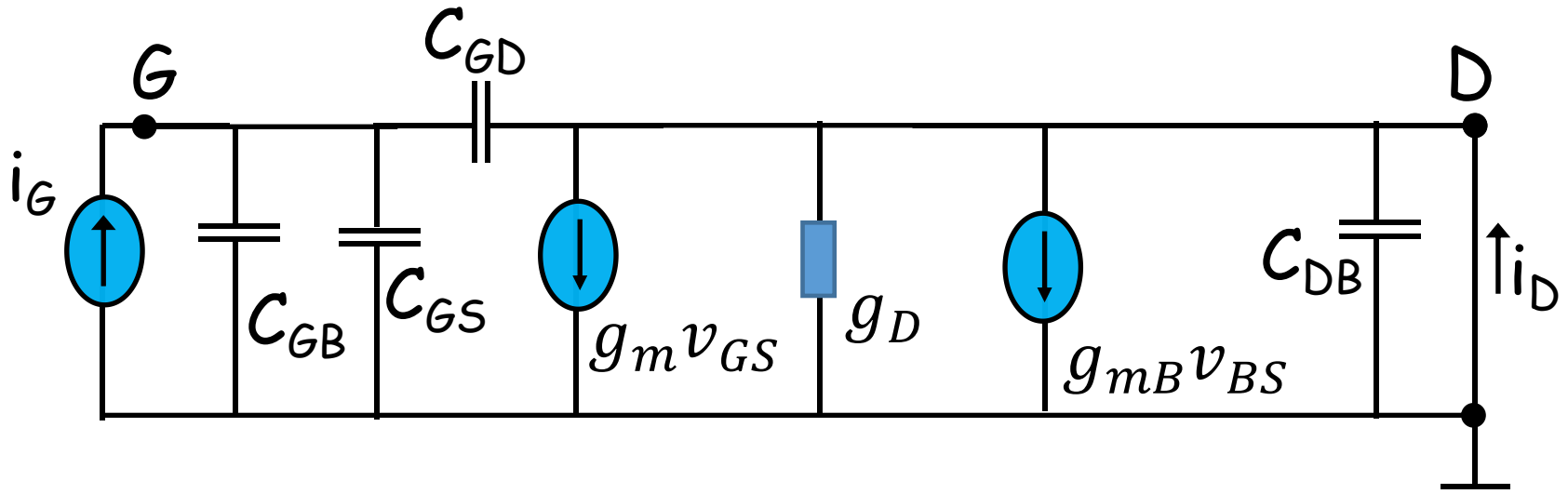


Exemplo de aplicação do modelo completo

$$i_D = (g_m - sC_{GD})v_{GS}$$

$$i_G = s(C_{GS} + C_{GD} + C_{GB})v_{GS} \quad \Rightarrow \quad v_{GS} = \frac{i_G}{s(C_{GS} + C_{GD} + C_{GD})}$$

$$\frac{i_D}{i_G} = \frac{(g_m - sC_{GD})}{s(C_{GS} + C_{GD} + C_{GD})}$$



Exemplo de aplicação do modelo completo

$$\frac{i_D}{i_G} = \frac{(g_m - sC_{GD})}{s(C_{GS} + C_{GD} + C_{GD})}$$

$$\frac{i_D}{i_G} = g_m \frac{(1 - sC_{GD}/g_m)}{s(C_{GS} + C_{GD} + C_{GD})} = \frac{g_m}{(C_{GS} + C_{GD} + C_{GD})} \frac{(1 - sC_{GD}/g_m)}{s}$$

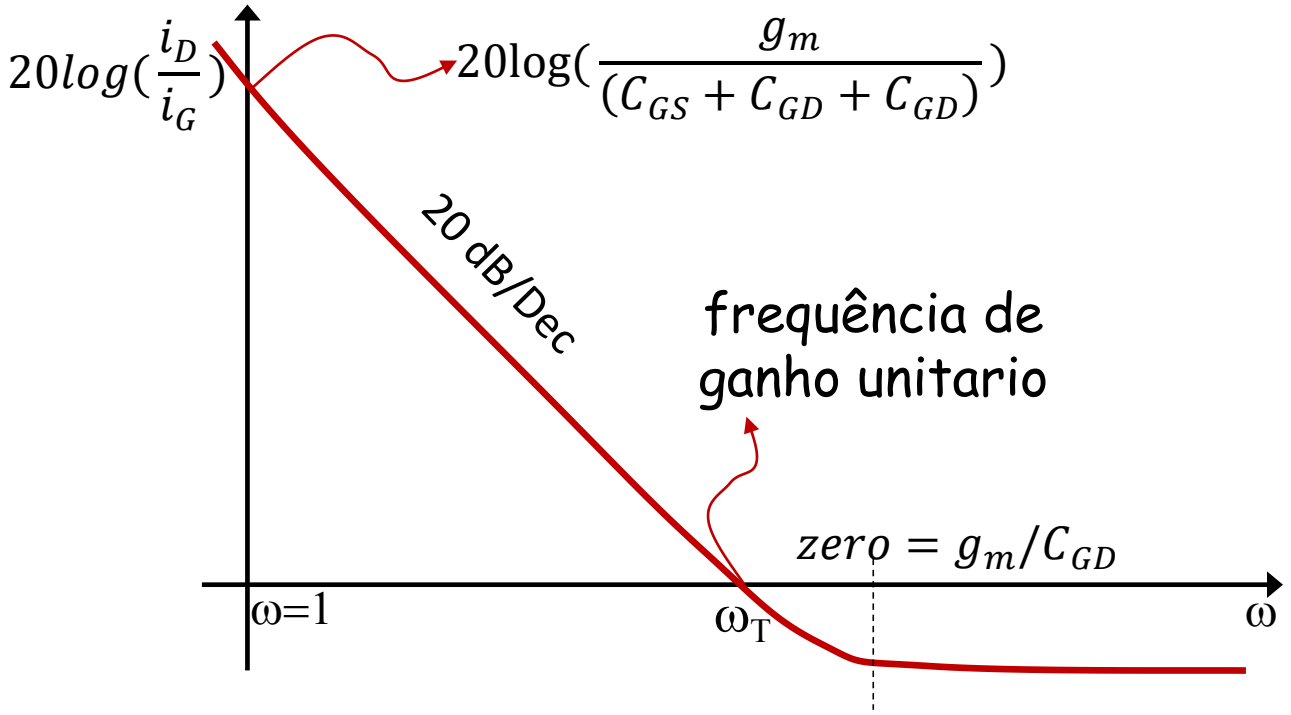
O circuito tem

- ✓ um polo em zero
- ✓ um zero em g_m/C_{GD}, positivo

Exemplo de aplicação do modelo completo

$$\frac{i_D}{i_G} = \frac{g_m}{(C_{GS} + C_{GD} + C_{GD})} \frac{(1 - sC_{GD}/g_m)}{s}$$

Vamos esboçar o diagrama de Bode (modulo)



Exemplo de aplicação do modelo completo

A frequência de ganho unitário é importante, ω_T, pois diz até onde o transistor pode operar com ganho

Calculo de ω_T

$$\left|\frac{i_D}{i_G}\right|_{s=j\omega_T} = \left|\frac{g_m}{(C_{GS}+C_{GD}+C_{GD})}\frac{(1-j\omega_T C_{GD}/g_m)}{j\omega_T}\right| = 1$$

Considerando que $\omega_T \ll g_m/C_{GD}$, o zero, podemos fazer a simplificação

$$\left|\frac{i_D}{i_G}\right|_{s=j\omega_T} \approx \left|\frac{g_m}{(C_{GS}+C_{GD}+C_{GD})}\frac{1}{j\omega_T}\right| = \left|\frac{g_m}{(C_{GS}+C_{GD}+C_{GD})}\frac{1}{\omega_T}\right| = 1$$

Exemplo de aplicação do modelo completo

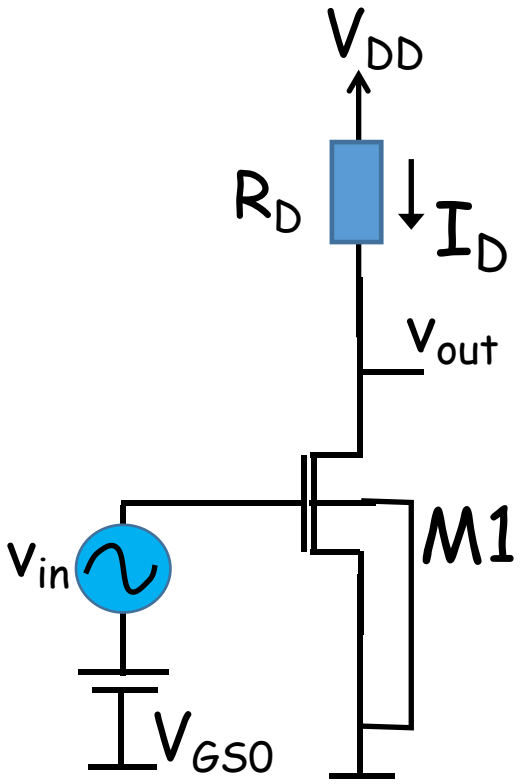
Por fim podemos encontrar a frequência de ganho unitário

$$\left| \frac{g_m}{(C_{GS}+C_{GD}+C_{GD})} \frac{1}{\omega_T} \right| = 1 \quad \Rightarrow \quad \omega_T = \frac{g_m}{(C_{GS}+C_{GD}+C_{GD})}$$

Observemos que

- ✓ $\omega_T < g_m/C_{GD}$, mas não muito menor
- ✓ a frequência de ganho unitario depende de g_m e g_m, da corrente I_D (maior I_D , maior ω_T)
- ✓ C_{GS}, C_{GD} e C_{GB} dependem basicamente das dimensões do transistor e das tensoes nos terminais do transistor

Amplificador MOS (analise completa)



Entrada

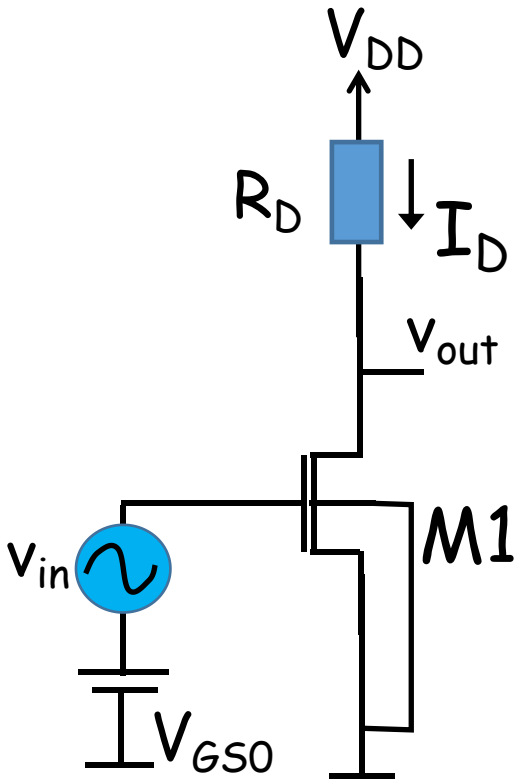
- ✓ V_{GS0} DC
- ✓ v_{in} pequeno sinal

Transistor saturado

$$I_D = \mu_n \frac{W_n}{2L_n} C_{ox}(V_{GS} - V_{TN})^2 = \frac{\beta_n}{2}(V_{GS} - V_{TN})^2$$

$$\beta_n = \mu_n \frac{W_n}{L_n} C_{ox}$$

Amplificador MOS (analise completa)



Analise com grandes sinais

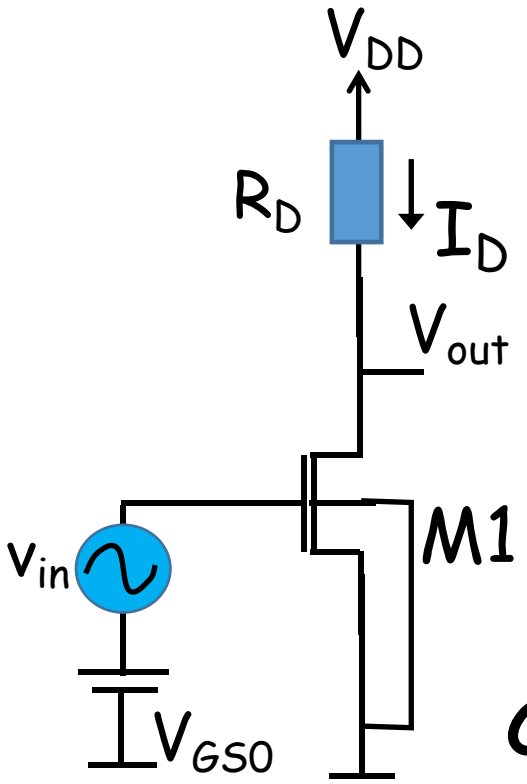
- ✓ v_{in} pequeno sinal

Transistor saturado (não considerando modulação de canal)

$$I_D = \frac{\beta_n}{2}(V_{GS} - V_{TN})^2 = \frac{\beta_n}{2}(V_{GS0} + v_{in} - V_{TN})^2$$

$$I_D = \frac{\beta_n}{2}(V_{GS0} - V_{TN})^2 + \frac{\beta_n}{2}(v_{in})^2 + \beta_n(V_{GS0} - V_{TN})v_{in}$$

Amplificador MOS (analise completa)



Vamos chamar de I_{D0} a corrente I_D quando v_{in}=0, ou seja

$$I_{D0} = \frac{\beta_n}{2}(V_{GS0} - V_{TN})^2$$

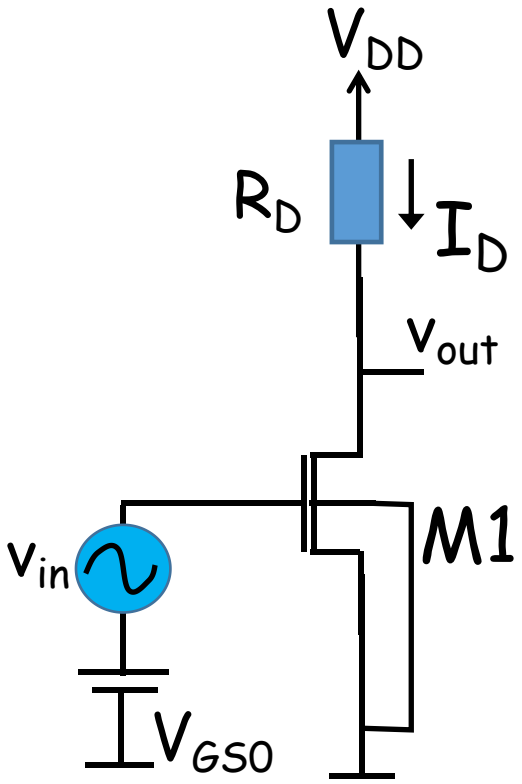
Assim escrevemos

$$I_D = I_{D0} + \frac{\beta_n}{2}(v_{in})^2 + \beta_n(V_{GS0} - V_{TN})v_{in}$$

Caso o sinal v_{in} seja pequeno, $v_{in} << 2(V_{GS0} - V_{TN})$ então ($(V_{GS0} - V_{TN})$ é a tensão de overdrive)

$$I_D \approx I_{D0} + \beta_n(V_{GS0} - V_{TN})v_{in}$$

Amplificador MOS (analise completa)



Lembremos que $g_m \approx \mu_n \frac{W_n}{L_n} C_{ox}(V_{GS} - V_{TN}) = \beta_n(V_{GS} - V_{TN})$. **Então**

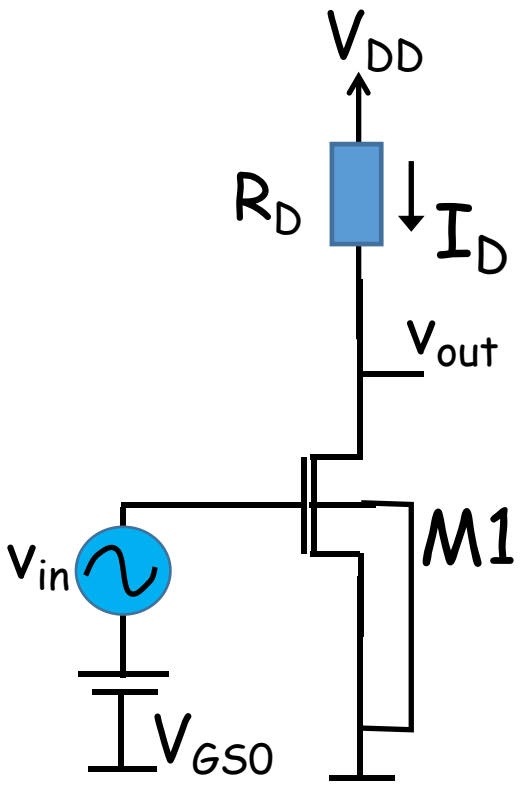
$$I_D \approx I_{D0} + g_m v_{in}$$

A tensão de saida V_{out} pode ser determinada com I_D

$$V_{out} = V_{DD} - R_D I_D \approx V_{DD} - R_D(I_{D0} + g_m v_{in})$$

$$V_{out} \approx V_{DD} - R_D I_{D0} - R_D g_m v_{in}$$

Amplificador MOS (analise completa)



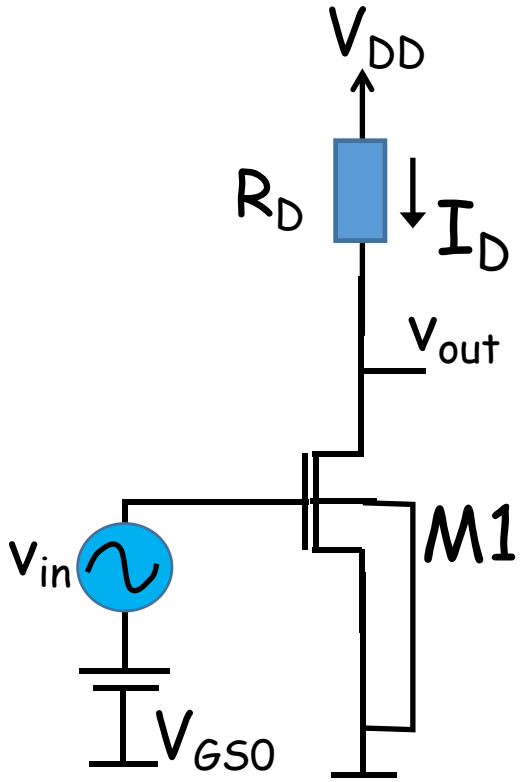
$$V_{out} = V_{DD} - R_D I_{D0} - R_D g_m v_{in}$$

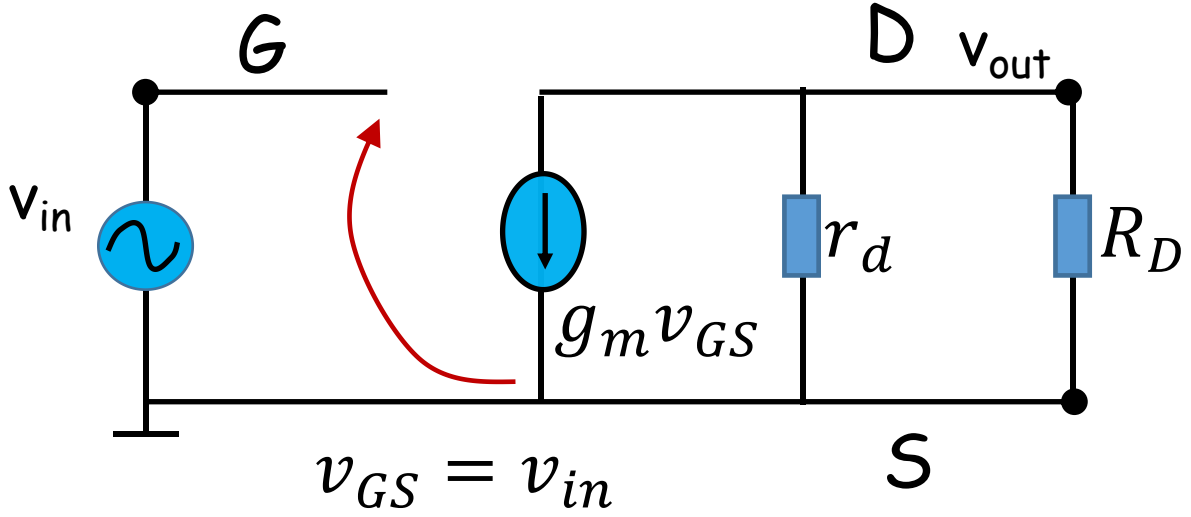
- ✓ Parte devido a entrada V_{GS0}: $V_{DD} - R_D I_{D0}$
- ✓ Parte devido a entrada v_{in}: $-R_D g_m v_{in}$

Resultado obtido com a condição

$$v_{in} << 2(V_{GS0} - V_{TN})$$

Amplificador MOS (pequenos sinais)





$$v_{out} = - v_{in} g_m (R_D // r_d)$$

Amplificador MOS

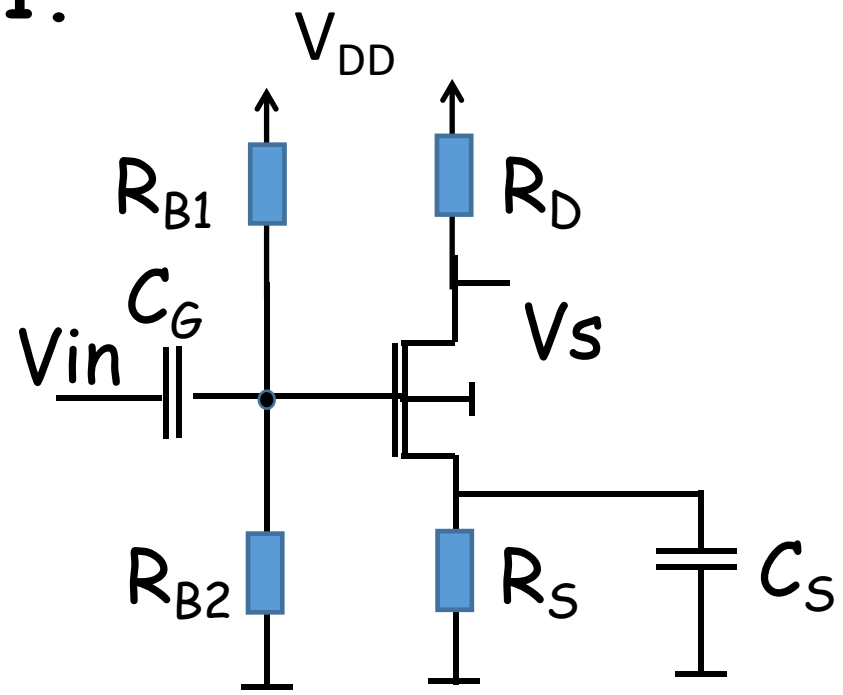
Observaçoes:

1. na primeira analise não foi considerada a modulação de canal. Assim, no ganho para v_{in} não aparece o r_d como obtido na analise de pequenos sinais
2. na analise de pequenos sinais se pode acrescentar facilmente o efeito dos capacitores. Isso seria dificil para fazer com a primeira analise
3. os resultados obtidos nas duas analises são equivalentes apenas quando tomamos $(v_{gs} << 2(V_{GS0} - V_{TN}))$
4. para o transistor bipolar, a condição para validade do modelo de pequenos sinais é $(v_{be} << (^{KT}/_{q}) \approx 25mV)$

Polarização de Circuitos MOS

Sabemos que para que um circuito funcione de acordo com o desejado, devemos impor tensões e, principalmente, correntes nos transistores. Para isso se usam circuitos de polarização

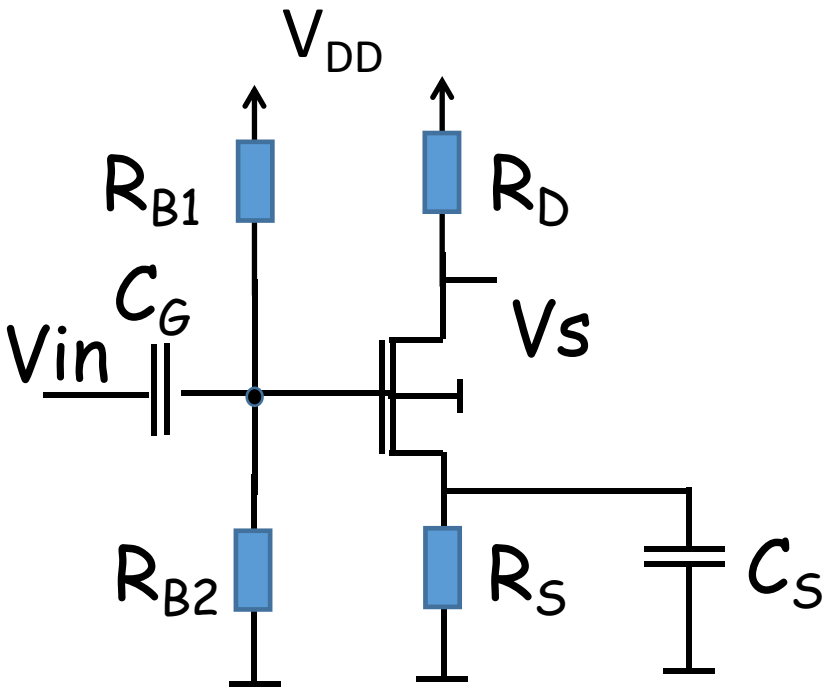
1.



- circuito similar ao usado em bipolares
- R_{B1} e R_{B2} servem para impor a tensão de gate desejada
- R_D ajusta o ganho
- C_G serve para acoplar o sinal de entrada;

Polarização de Circuitos MOS

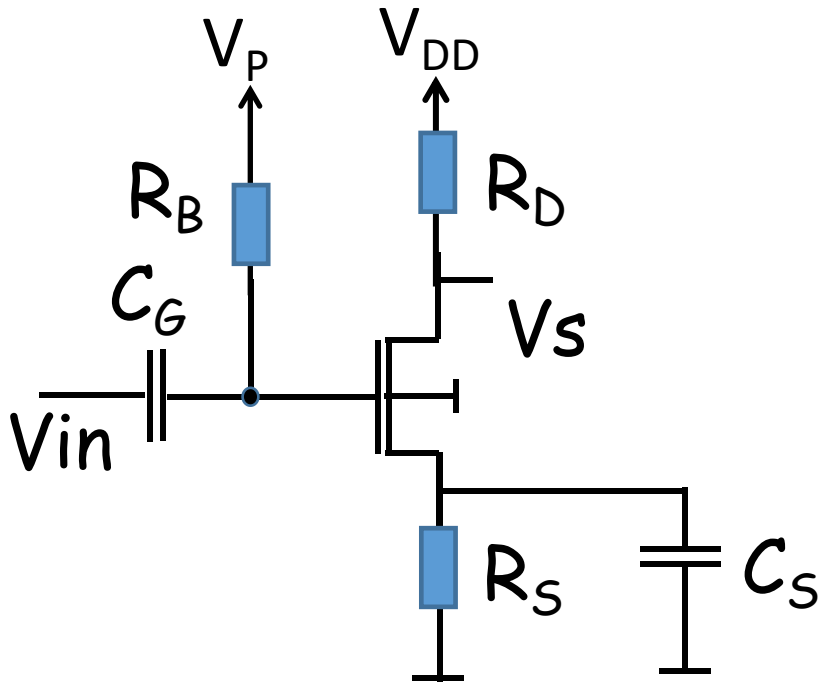
1.



- R_S dá estabilidade ao circuito para variações no transistor
  - se o transistor mudar e aumentar o I_D entao V_S aumenta, V_{GS} diminui e, com isso, I_D diminui
- C_S serve como "bypass": na frequência de operação do circuito o capacitor é um curto e conecta o source ao terra. Com isso o ganho não é reduzido devido a presença de R_S

Polarização de Circuitos MOS

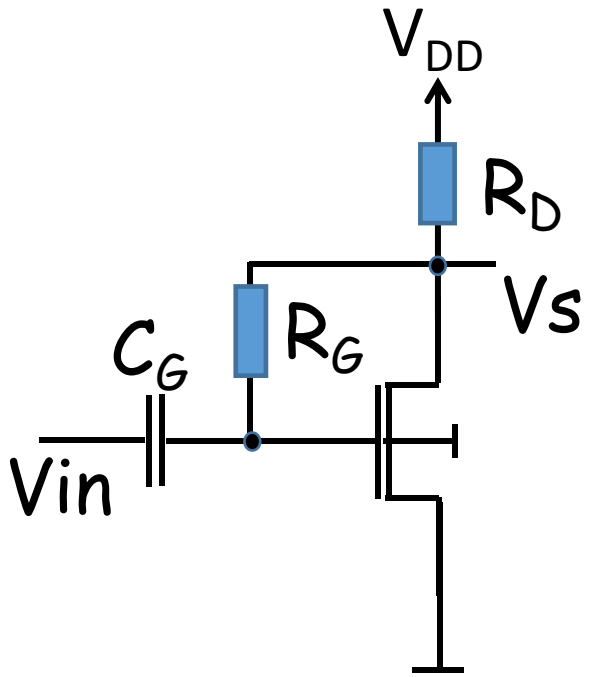
2. Havendo dua fontes de alimentação pode-se polarizar como abaixo



Normalmente não se utilizam duas fontes para polarizar (economia)

Polarização de Circuitos MOS

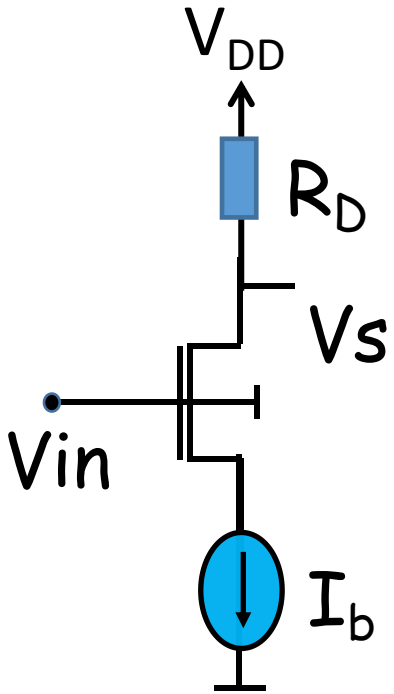
3. Polarização com uma fonte apenas



Na polarização, V_{GD}=0V. Em função disso, a tensãp de dreno, durante a operação do transistor, pode apenas abaixar V_{TN} estando ainda na saturaçao

Polarização de Circuitos MOS

4. Polarização com fonte de corrente (comum em circuitos integrados, pois não utilizam resistores)



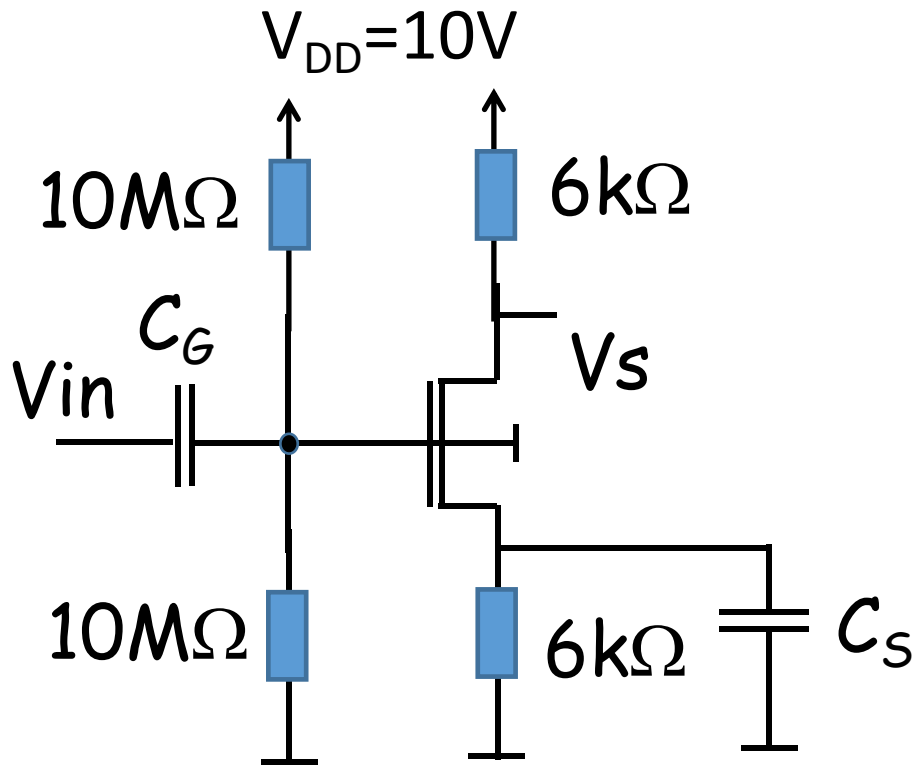
A corrente I_b coloca o transistor no ponto de interesse

Exercício

Considere o circuito abaixo. Para o transistor temos

V_{TN} = 1V

β_N=1mA/V², sem modulação de canal

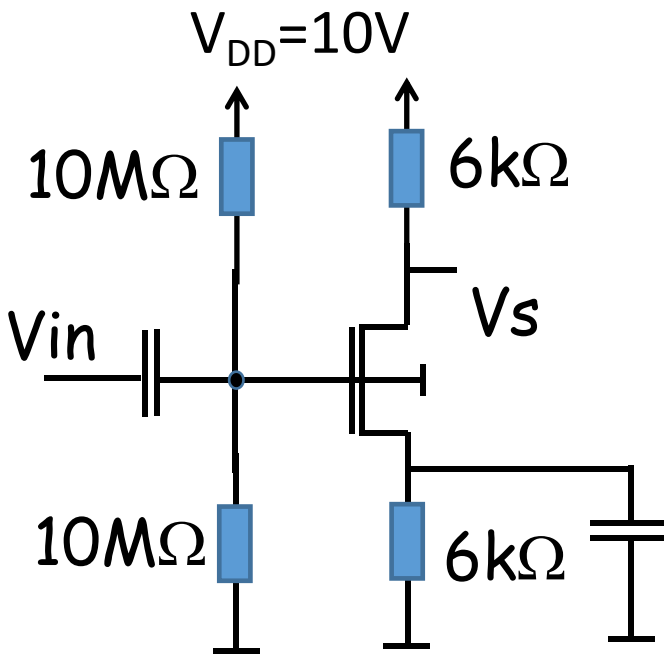


Determinar:

1. o ponto de polarizaçao do circuito (correntes e tensões do transistor)
2. o ganho do circuito
3. impedancia de entrada
4. impedancia de saída

Exercício

1. o ponto de polarizaçao do circuito (V_{TN} = 1V; β_N=1mA/V²)



É facil ver que V_G = 5V

$$V_{GS} = 5 - I_D.6k$$

Vamos supor o transistor em saturação (depois devemos checar se esta mesmo)

$$I_D = \beta_N/2(V_{GS} - V_{TN})^2$$

$$I_D = \beta_N/2(5 - I_D.6k - V_{TN})^2$$

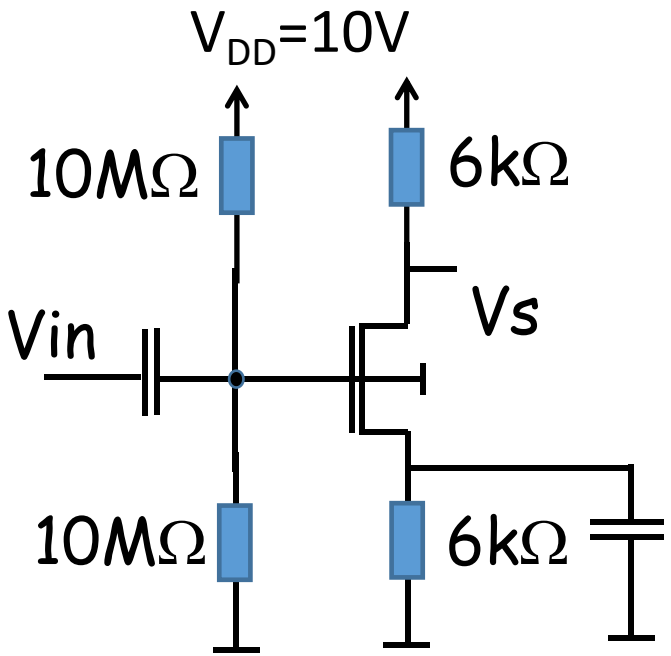
As solucoes para a equação quadratica são

- ✓ I_D = 0,89mA => V_S = 5,34V => V_{GS} = -0.34V
- ✓ I_D = 0,5mA => V_S = 3V => V_{GS} = 2,0V

Apenas a segunda solução serve

Exercício

1. o ponto de polarizaçao do circuito (V_{TN} = 1V; β_N=1mA/V²)



Com I_D=0,5mA, determinamos o V_D É facil ver que
V_G = 5V

$$V_D = 10-0,5m.6k = 7,0V$$

(o que garante que transistor esteja em saturação)

Chegamos portanto a:

V_G = 5,0V

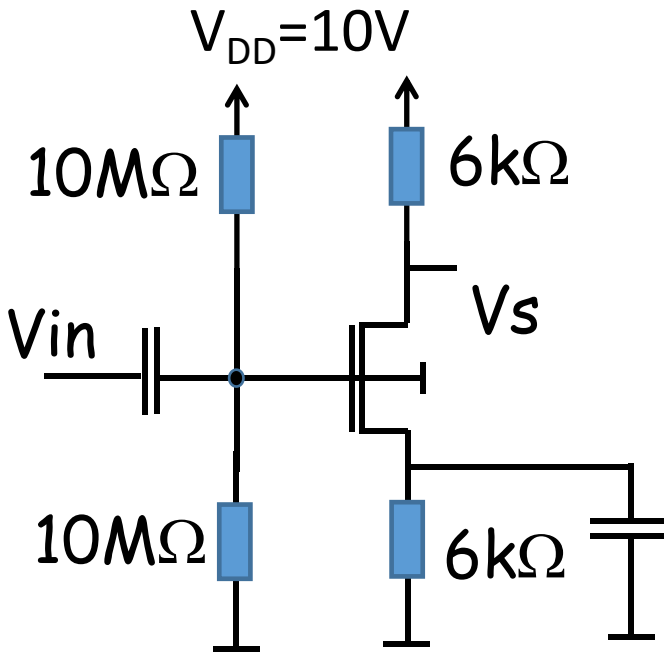
V_S = 3,0V

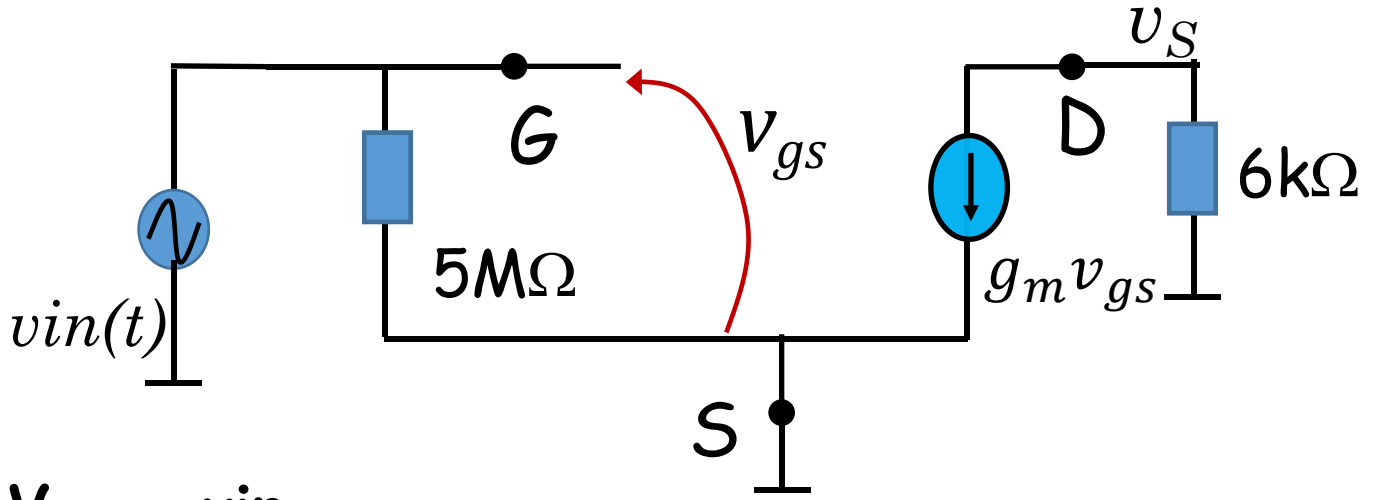
V_D = 7,0V

I_D = 0,5mV

Exercício

2. o ganho do circuito (V_{TN} = 1V; β_N=1mA/V²)





V_{GS} = vin

v_S = -gm.v_{GS}.6k = -gm.vin.6k

gm = $2I_D/(V_{GS}-V_{TN})$=1mS

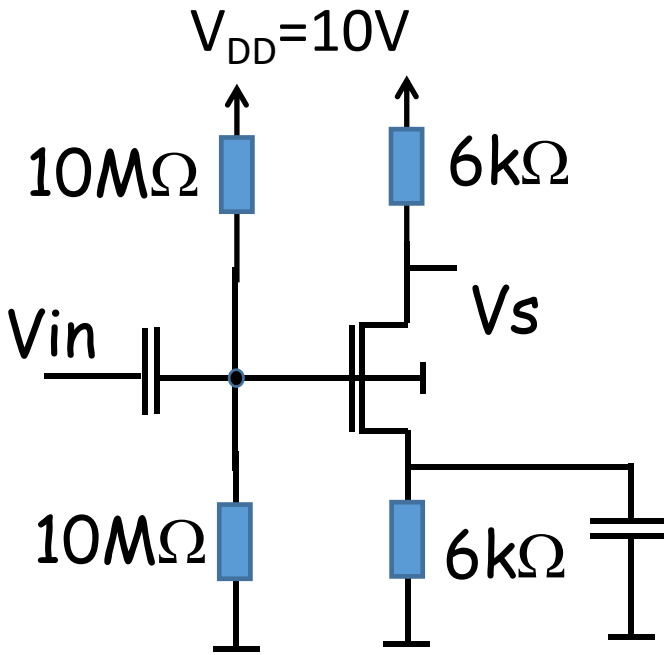
Assim temos

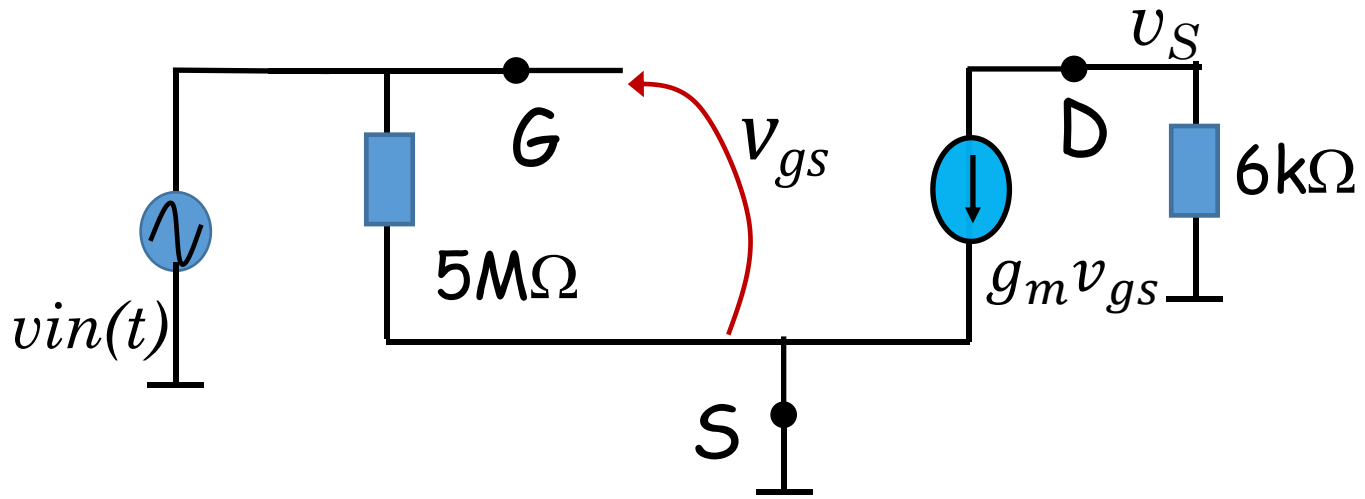
ganho = - 6k.1m = -6

(baixo pois ($V_{GS}-V_{TN}$) é grande)

Exercício

3. impedancias de entrada e de saída (V_{TN} = 1V; β_N=1mA/V²)





Zin = 5,0 MΩ

Zout = 6,0 KΩ

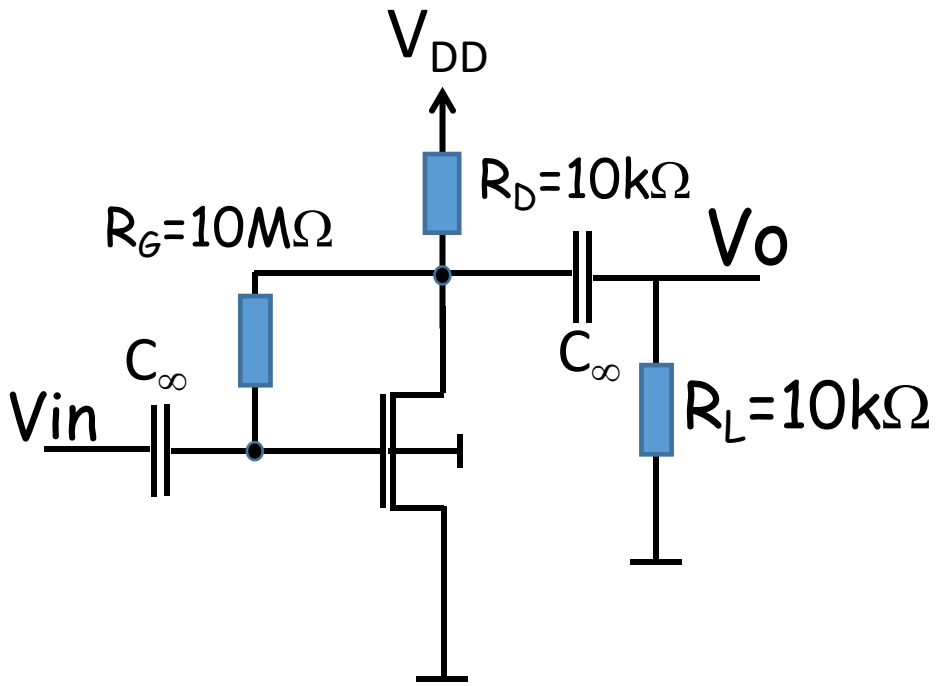
Para o calculo da impedancia de saida se desativa vin, e portanto v_{gs} =0

Exercício

Considere o circuito abaixo. Para o transistor temos

V_{TN} = 1,5V

β_N=0,25mA/V², sem modulação de canal



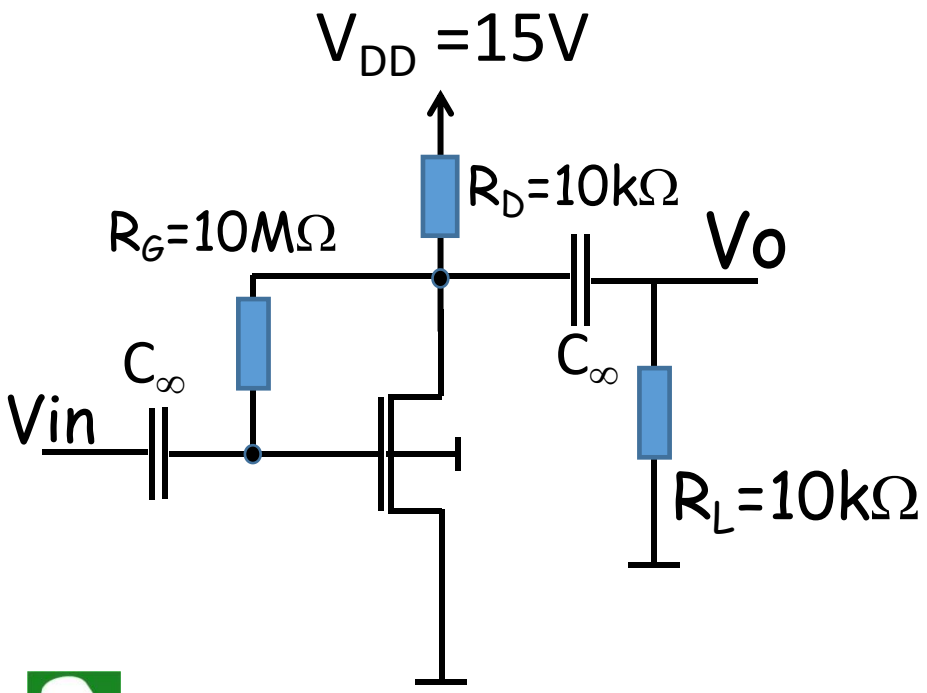
Determinar:

1. o ponto de polarizaçao do circuito (correntes e tensões do transistor)
2. o ganho do circuito
3. impedancia de entrada
4. impedancia de saída

Exercício

V_{TN} = 1,5V; β_N=0,25mA/V², V_A =50V

1. Polarização (sem modulaçao)



Como $V_G = V_D$ teremos

$$I_D = \frac{\beta_n}{2}(V_{GS0} - V_{TN})^2 = \frac{0.25m}{2}(V_{GS} - 1{,}5)^2$$

$$I_D = \frac{0.25m}{2}(V_D - 1{,}5)^2$$

A tensão V_D pode ser encontrada em função de I_D

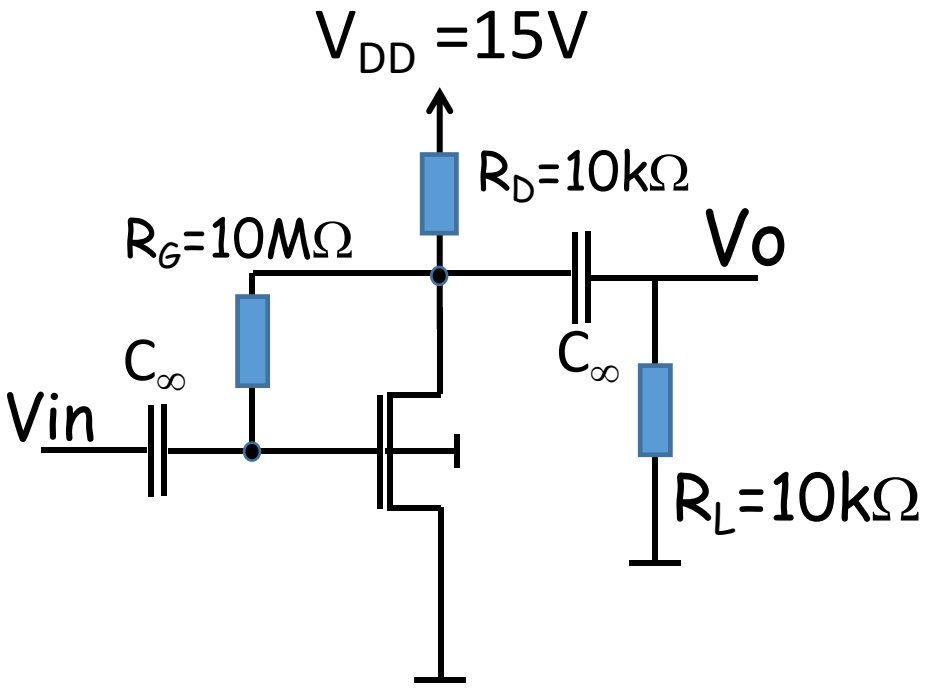
$$V_D = V_{DD} - R_D I_D = 15 - 10kI_D$$

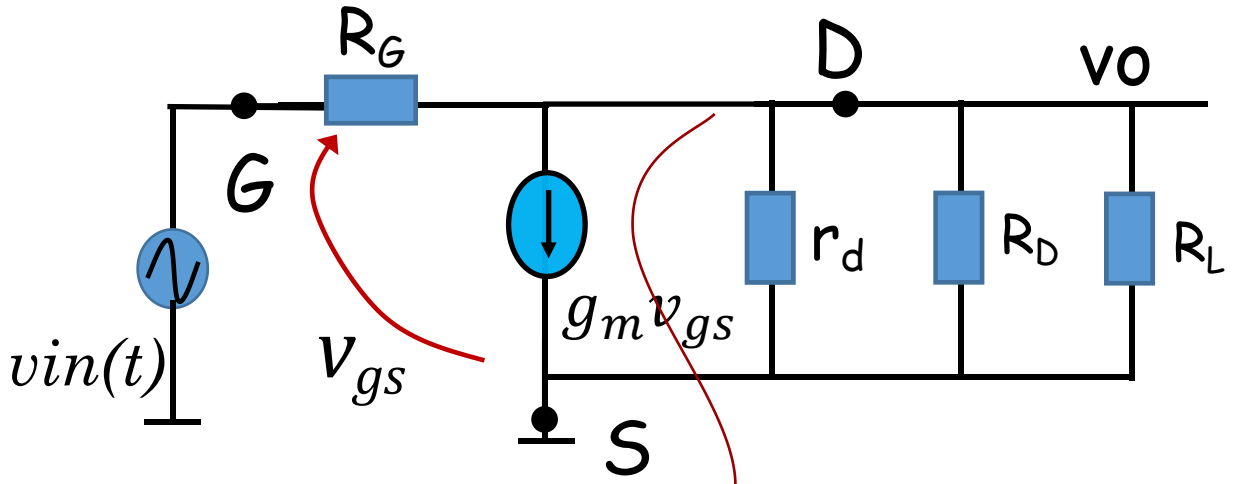
Com as duas equações podemos determibar o valor de I_D

Exercício

A solução é I_D=1,06 mA, o que dará V_D =4,4V.

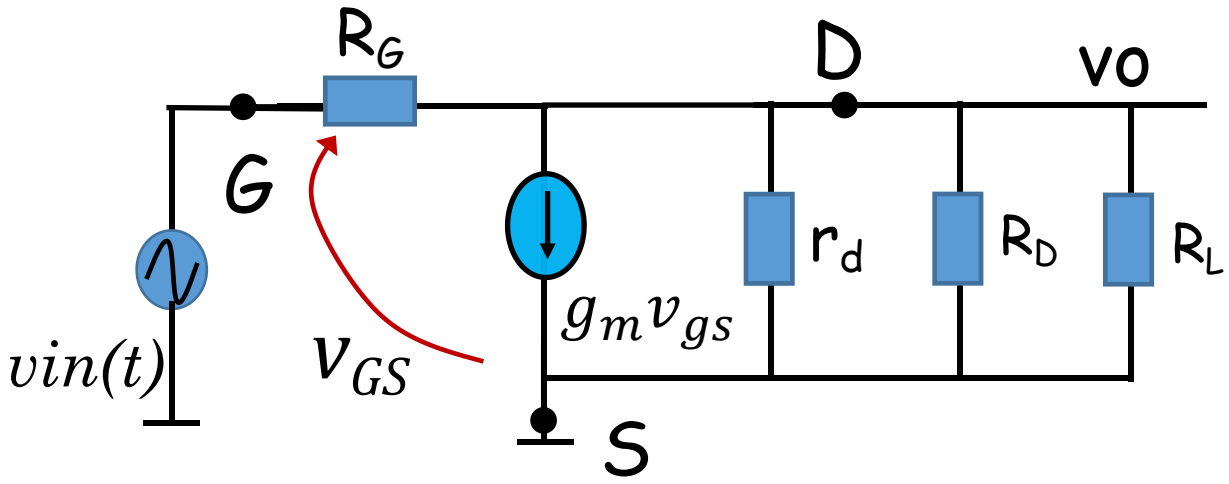
2. ganho: utilizamos o modelo de pequenos sinais (r_d = modulaçao)





$$vin.g_m + \frac{vo}{r_d} + \frac{vo}{R_D} + \frac{vo}{R_L} + \frac{(vo - vin)}{R_G} = 0$$

Exercício



$$vin.g_m + \frac{vo}{r_d} + \frac{vo}{R_D} + \frac{vo}{R_L} + \frac{(vo - vin)}{R_G} = 0$$

$$ganho = \frac{vo}{vin} = -\left(g_m - \frac{1}{R_G}\right)(R_D//r_d//R_L//R_G)$$

Exercício

Valores dos parametros do transistor

$$r_d = \frac{V_A}{I_d} = \frac{50}{1.06m} = 47{,}17\text{K}\Omega$$

$$g_m = \frac{2I_D}{(V_{GS} - V_{TN})} = \frac{2*1.06m}{(4.4-1.5)} = 0.73\text{mS}$$

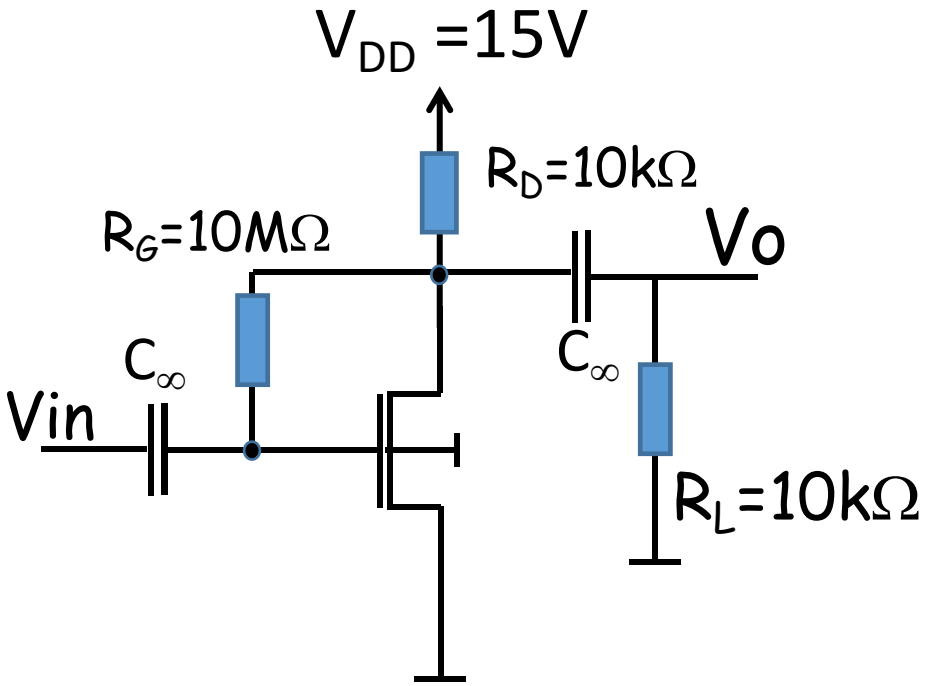
$$ganho = \frac{vo}{vin} = -\left(g_m - \frac{1}{R_G}\right)(R_D // r_d // R_L // R_G) \approx -\, g_m(R_D // r_d // R_L) = -\, 3.3\ V/V$$

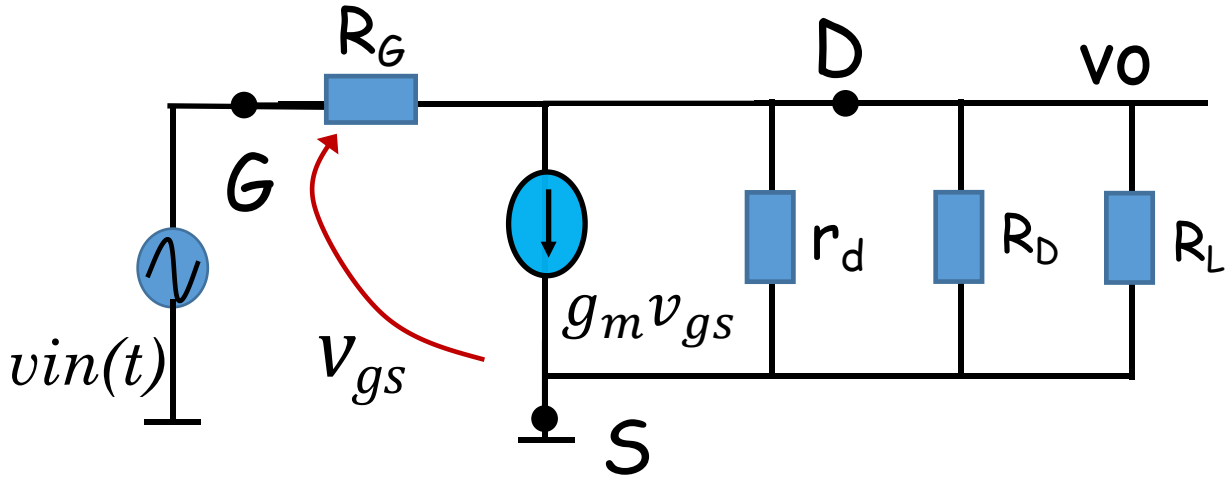
Ganho do circuito é baixo. Poderia ser maior

- ✓ **valores maiores de R_D e R_L**
- ✓ **Com um transistor com β_N maior**

Exercício

2. impedancia de entrada e de saída

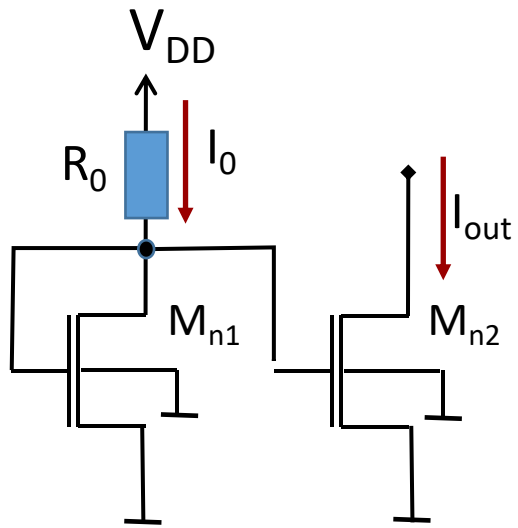




Qual o valor de Zin e Zout (desativar fontes independentes, aplicar uma tensão (uma corrente) e medir a corrente (tensão))

Polarização para Circuitos Integrados

São usados espelhos de corrente



espelho de corrente

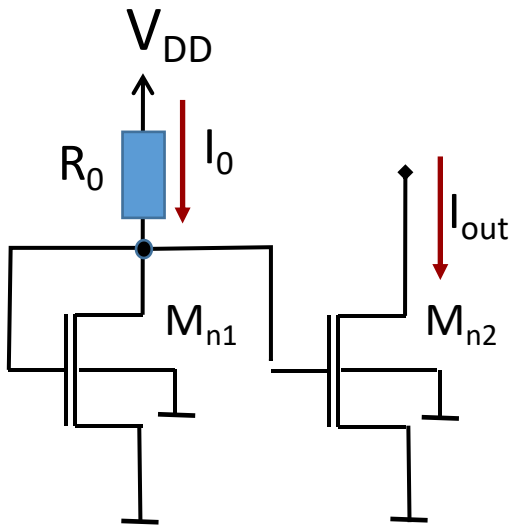
$$I_0 = \mu_n \frac{W_{n1}}{2L_{n1}} C_{ox}(V_{GS} - V_{TN})^2$$

$$I_0 = \frac{V_{DD} - V_{GS}}{R_0}$$

resolvendo as equações achamos os valores de I_0 e V_{GS}

Polarização para Circuitos Integrados

A corrente I_{out} será então (M_{n2} deve estar saturado)



$$I_{out} = \mu_n \frac{W_{n2}}{2L_{n2}} C_{ox}(V_{GS} - V_{TN})^2(1 + \lambda_{n2}V_{DS})$$

Por agora vamos desprezar a madulação de canal, assim

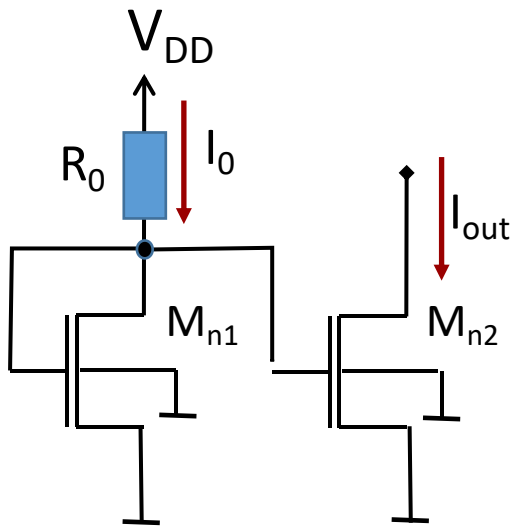
$$I_{out} = \mu_n \frac{W_{n2}}{2L_{n2}} C_{ox}(V_{GS} - V_{TN})^2$$

Nessa caso, podemos encontrar

$$\frac{I_{out}}{I_0} = \frac{W_{n2}/L_{n2}}{W_{n1}/L_{n1}}$$

Polarização para Circuitos Integrados

Caso $L_{n1}=L_{n2}$, situação que normalmente ocorre, chegamos a

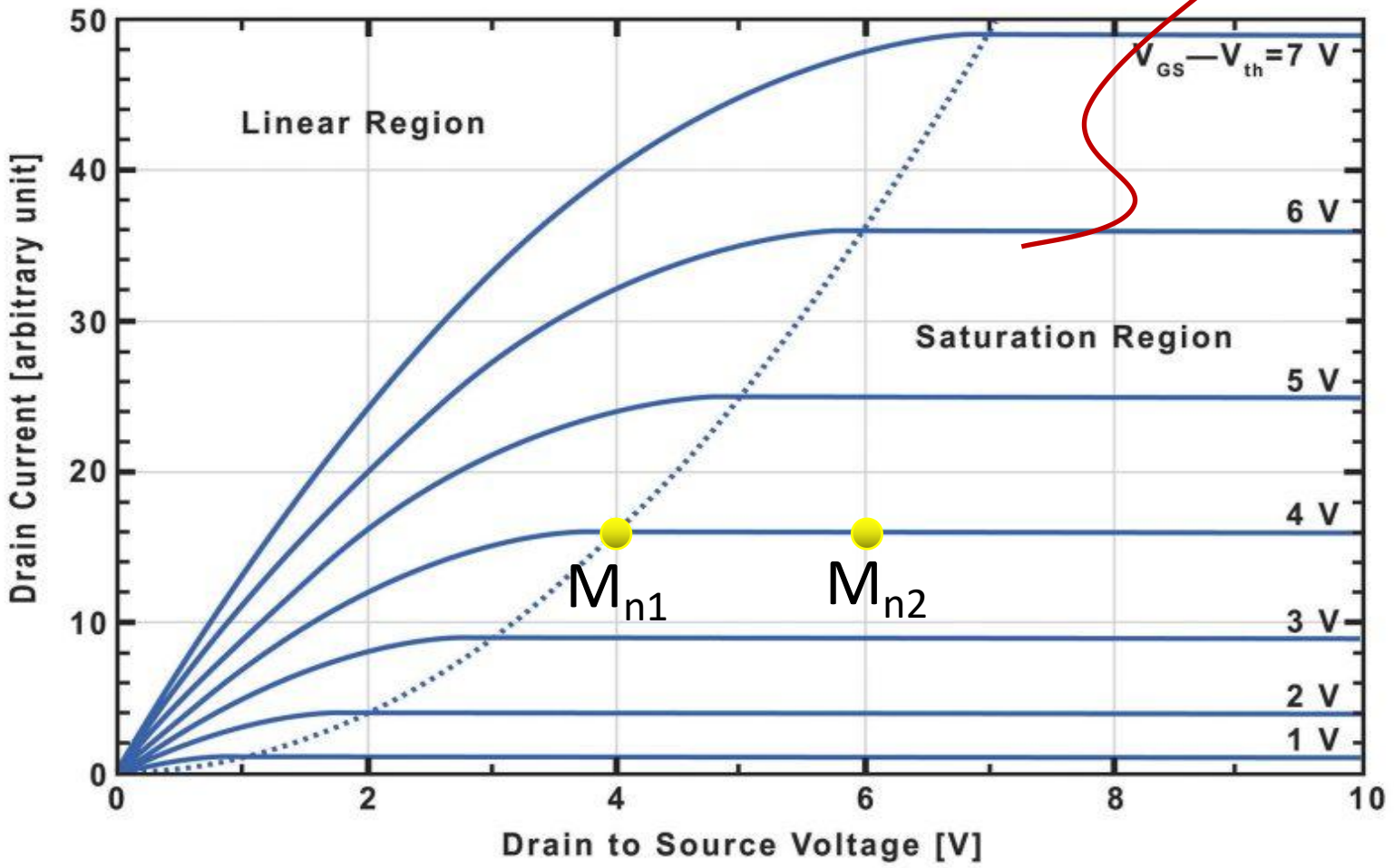


$$\frac{I_{out}}{I_0} = \frac{W_{n2}}{W_{n1}}$$

Na prática, quando ha modulação de canal, a expressão acima vale apenas para o caso de $V_{GS} = V_{DSn2}$

Correntes do espelho sem modulação de canal ($W_{n1} = W_{n2}$)

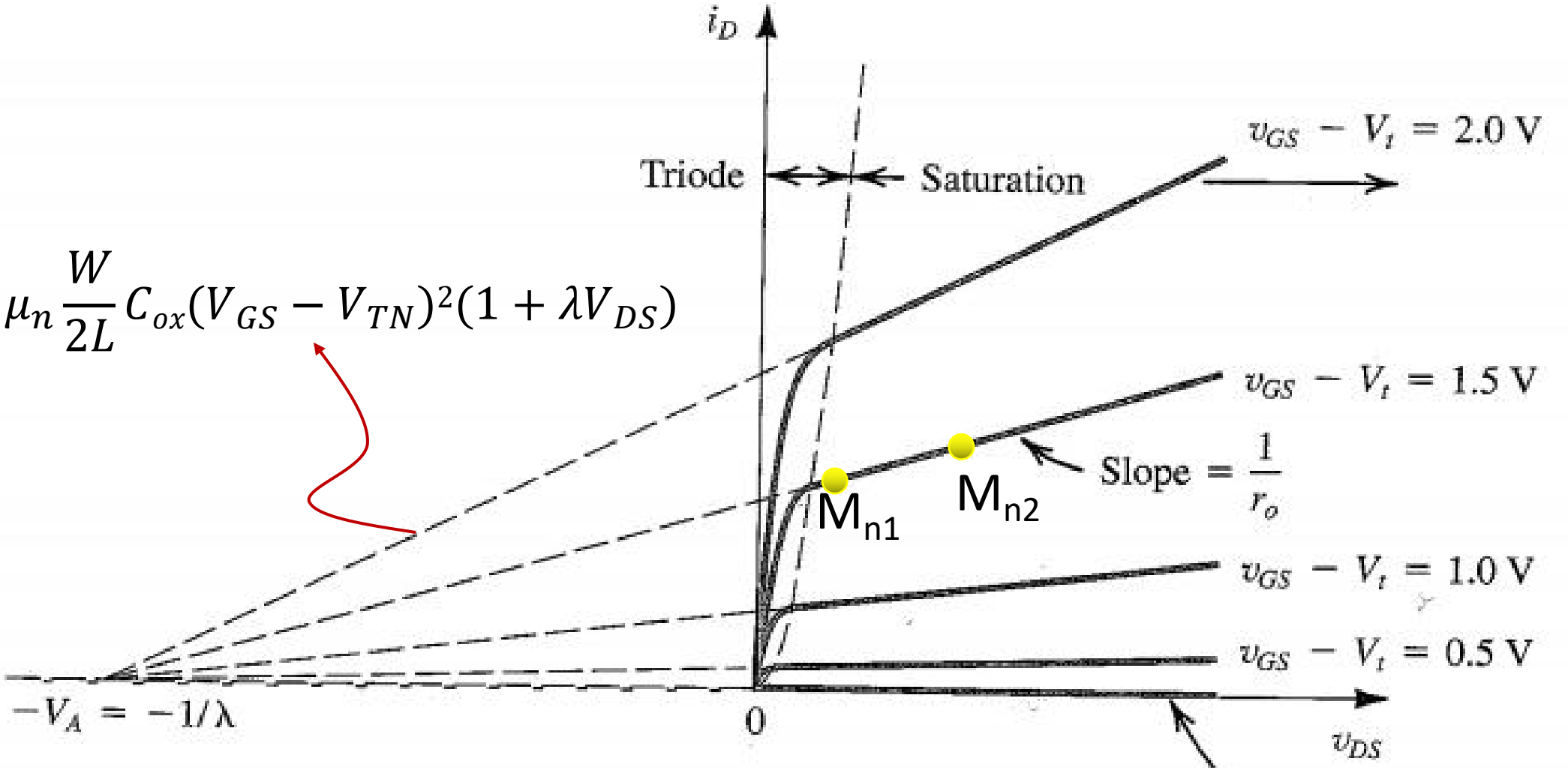
$$I_D = \mu_n \frac{W}{2L} C_{ox}(V_{GS} - V_{TN})^2$$



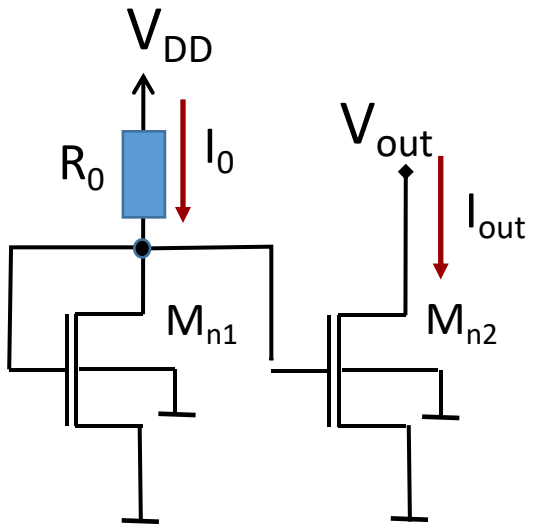
Correntes do espelho com modulação de canal ($W_{n1} = W_{n2}$)

Mesmo V_{GS} mas correntes diferentes

$$I_D = \mu_n \frac{W}{2L} C_{ox}(V_{GS} - V_{TN})^2(1 + \lambda V_{DS})$$



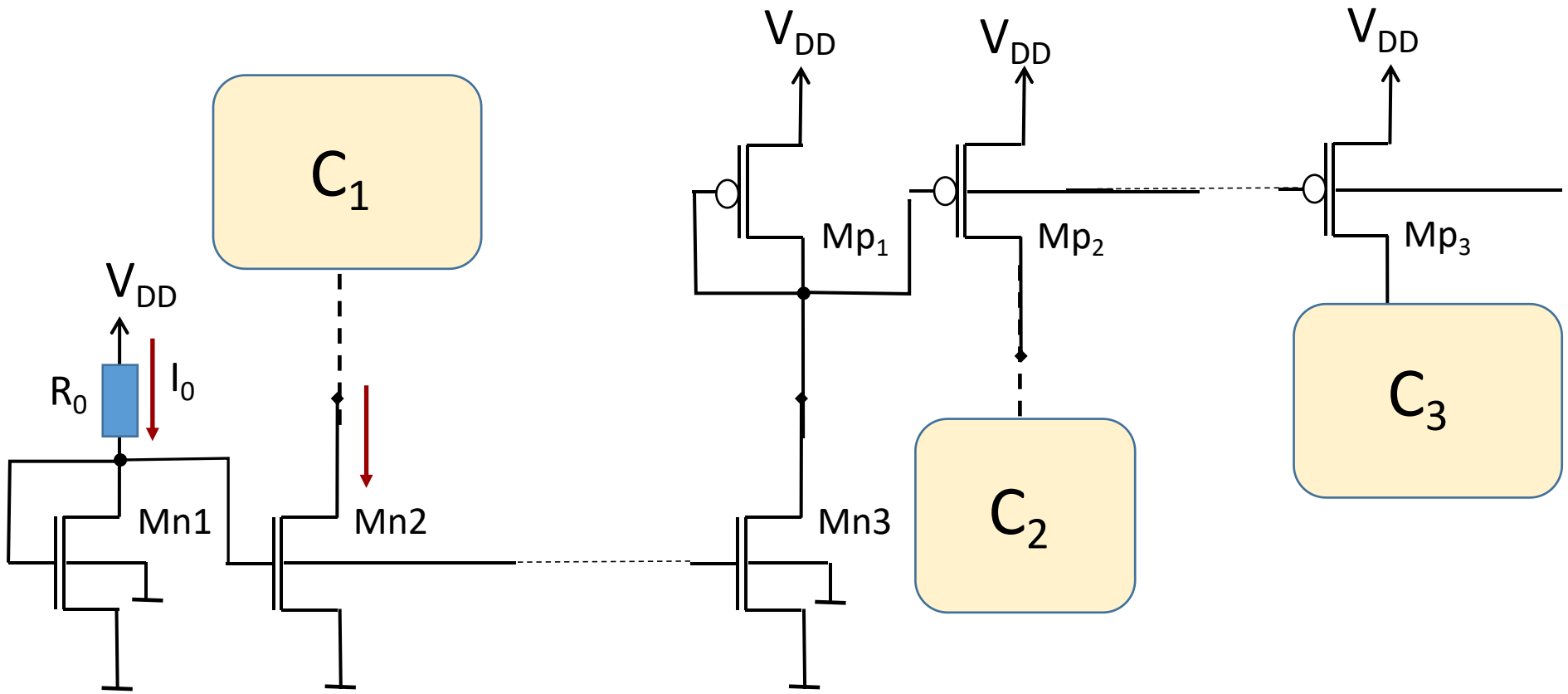
Polarização para Circuitos Integrados



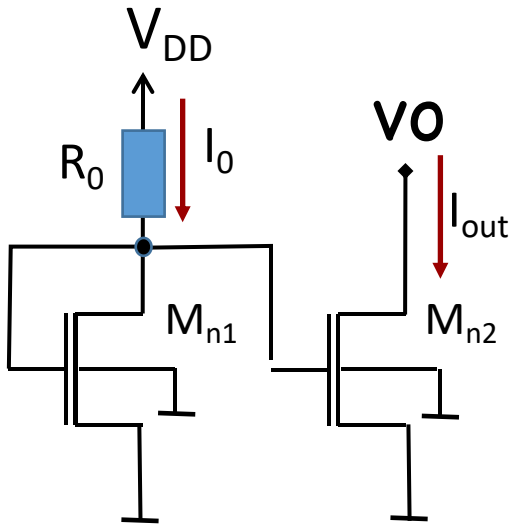
- ✓ I_{out} varia com V_{out}
- ✓ essa variação depende de gd
- ✓ V_A depende de L_{n2}. Quanto maior L_{n2}, maior V_A e menor é $gd=(I_D/V_A)$
- ✓ quanto menor gd, menor $|I_0-I_{out}|$

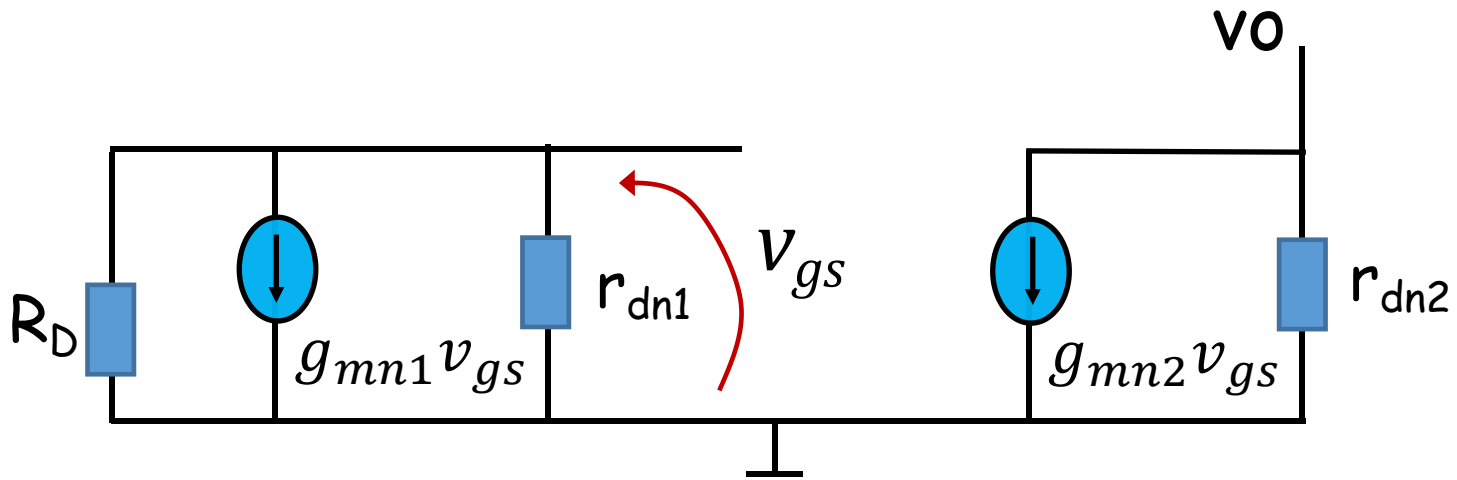
Polarização para Circuitos Integrados

Normal uso de espelhos



Modelo de pequenos sinais para o espelho de corrente



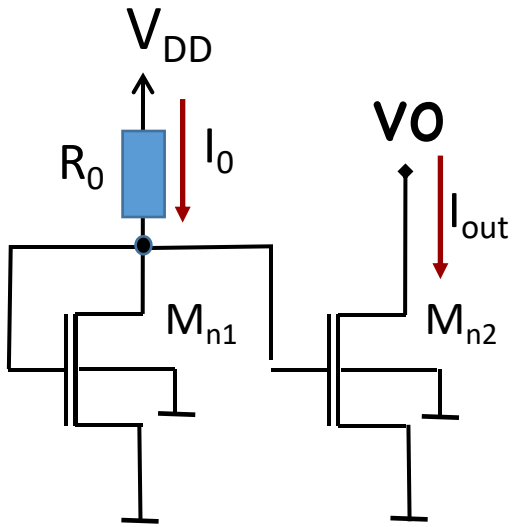


$$\frac{v_{gs}}{R_D} + \frac{v_{gs}}{r_{dn1}} + v_{gs} g_{mn1} = 0$$

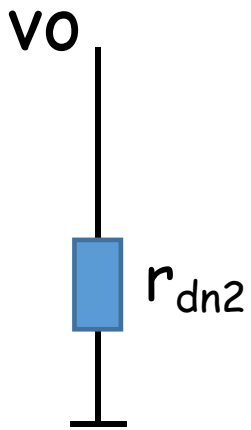
$$v_{gs} = 0$$

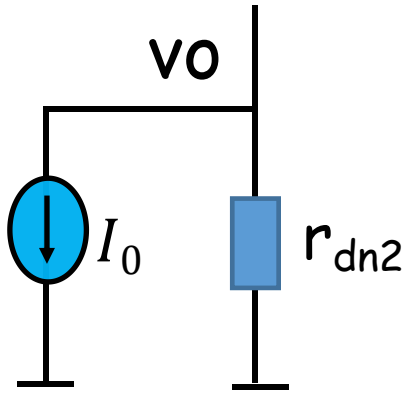
Modelo de pequenos sinais para o espelho de corrente

$v_{gs}=0$



Modelo peq. sinais equivalente



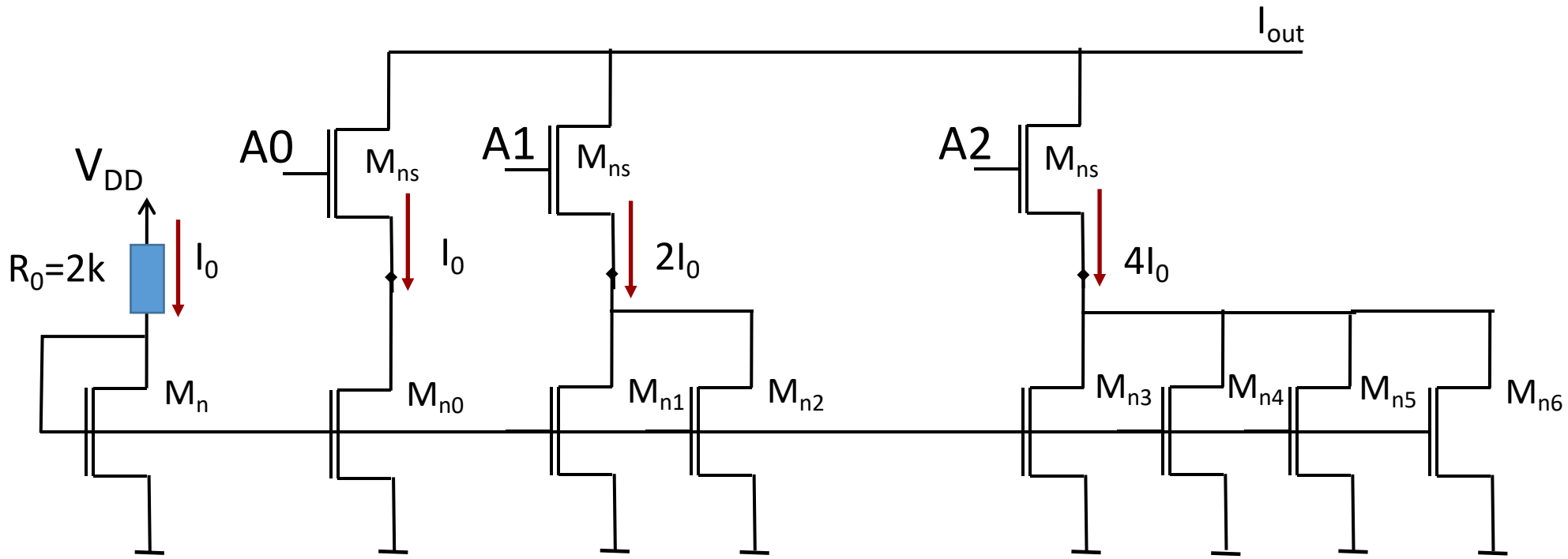


circuito equivalente ao espelho (visto em vo)

Conversor Digital Analogico: espelho de correntes

Sendo os transistores do espelho de correntes iguais, teremos como corrrente de saída (A_i é 0 ou 1)

$$I_{out} = (A_0 + 2A_1 + 4A_2).I_0$$



Configurações Básicas CMOS

No caso do bipolar as configurações básicas são

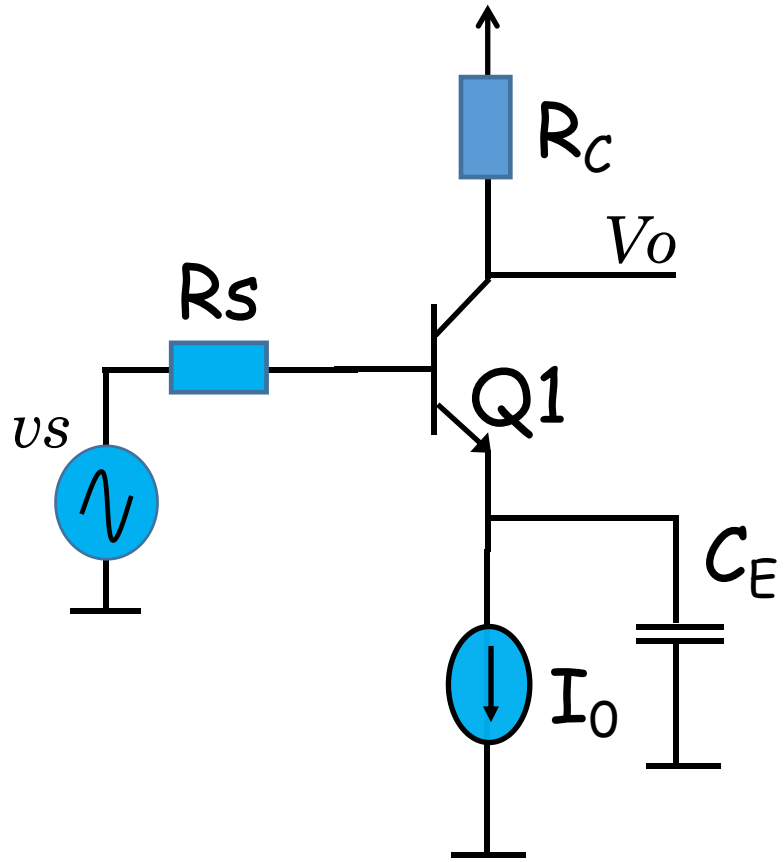
- Amplificador Emissor Comum
- Amplificador Base Comum
- Amplificador Coletor Comum

Configurações Básicas CMOS

- Amplificador Emissor Comum

vs e Rs fazem parte
do circuito anterior

polarização com
fontes de corrente

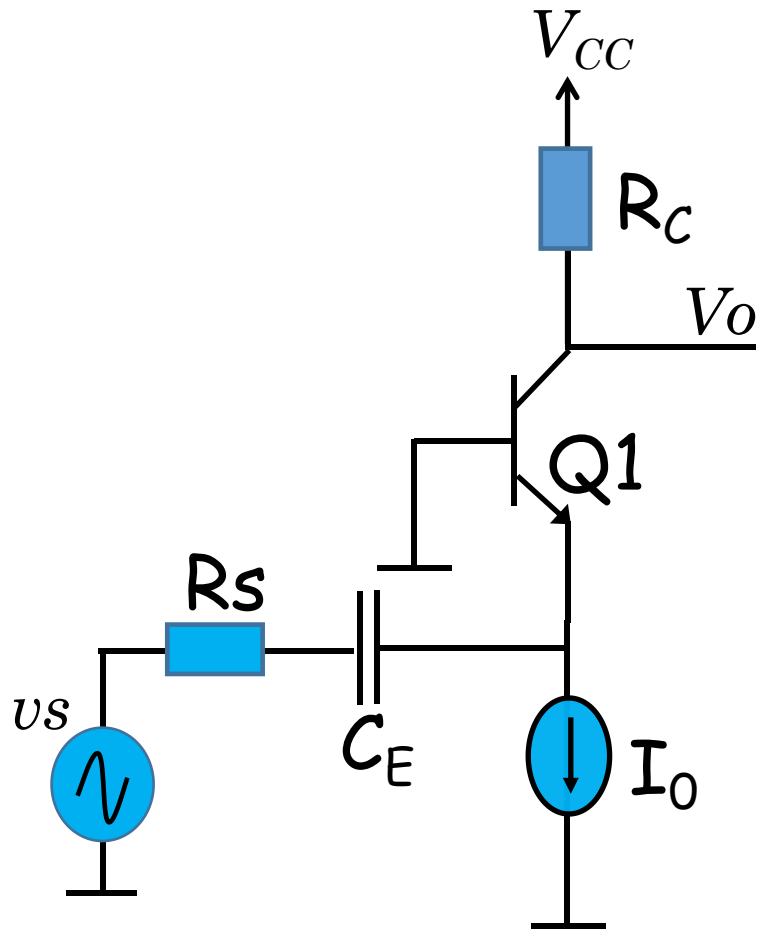


Configurações Básicas CMOS

- **Amplificador Base Comum**

polarização com fontes de corrente

A entrada é feita pelo emissor

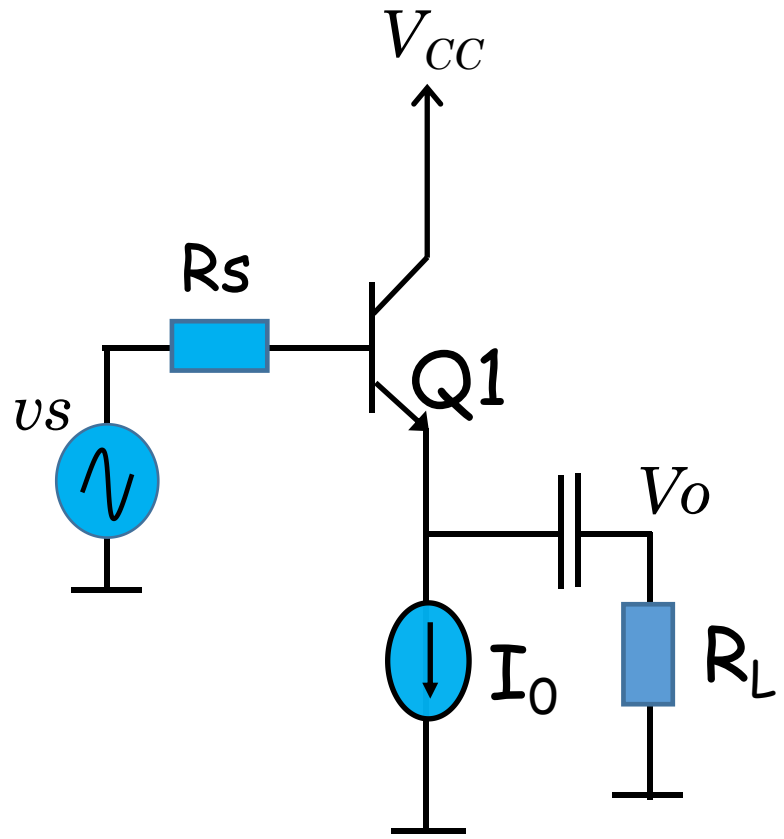


Configurações Básicas CMOS

- Amplificador Coletor Comum

polarização com fontes de corrente

A saída esta no emissor

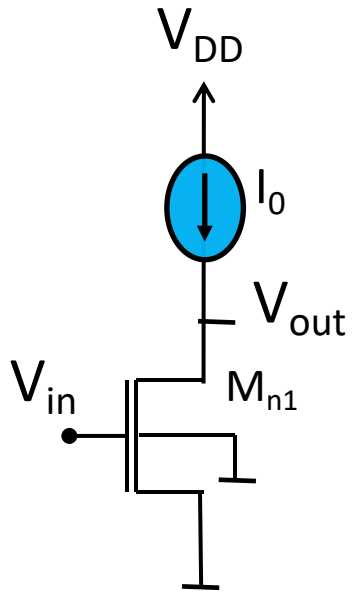


Configurações Básicas CMOS

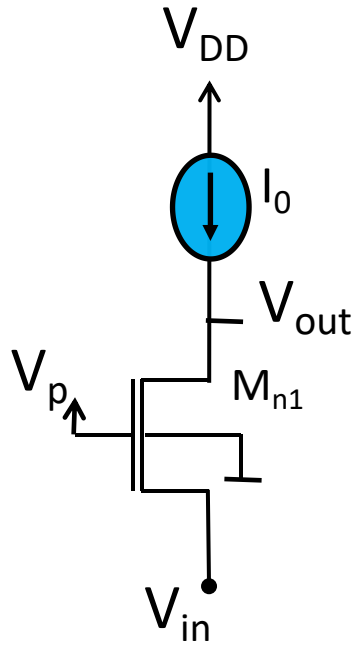
- **Caracteristicas das configuraçoes**

	Emissor comum	Base Comum	Coletor Comum
Ganho de Tensão	alto (negativo)	alto (positivo)	próximo a 1
Impedancia de Entrada	alta	baixa	alta
Impedancia de Saída	alta	alta	baixa

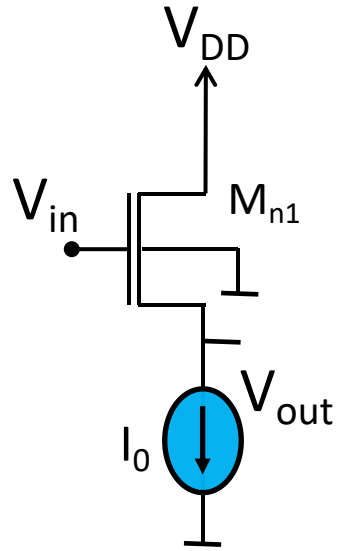
Configurações Básicas CMOS



Amplificador Source Comum



Amplificador Gate Comum



Amplificador Dreno Comum

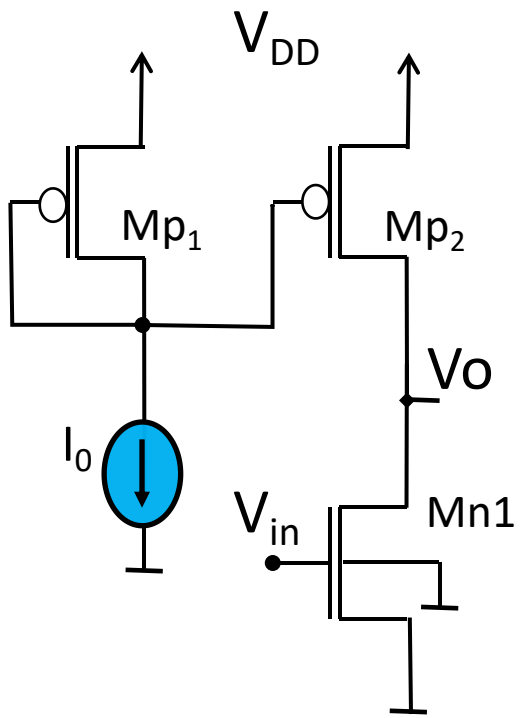
Configurações Básicas CMOS

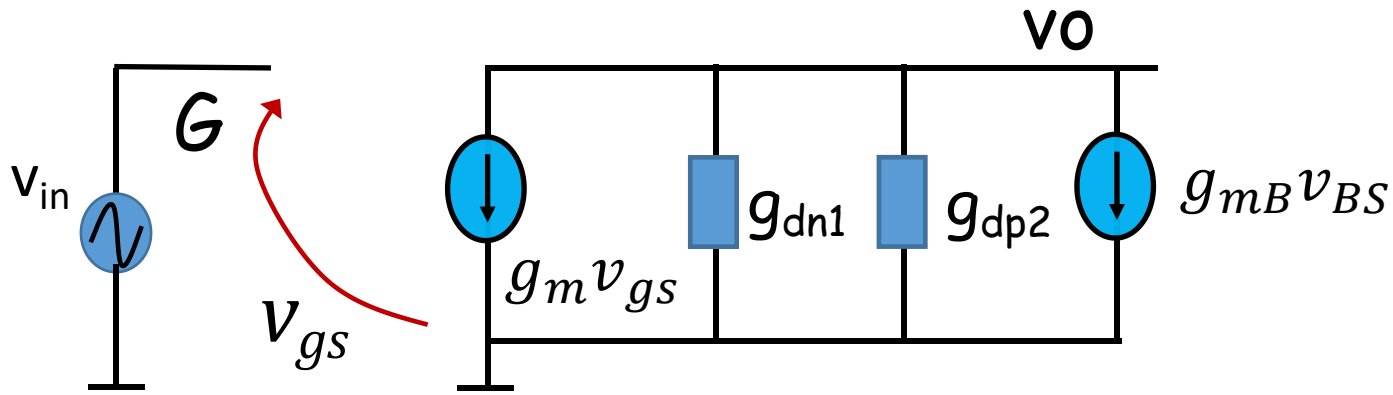
- Esperamos caracteristicas semelhantes as do bipolar

	Source comum	Gate Comum	Dreno Comum
Ganho de Tensão	alto (negativo)	alto (positivo)	proximo a 1
Impedancia de Entrada	alta	baixa	alta
Impedancia de Saída	alta	alta	baixa

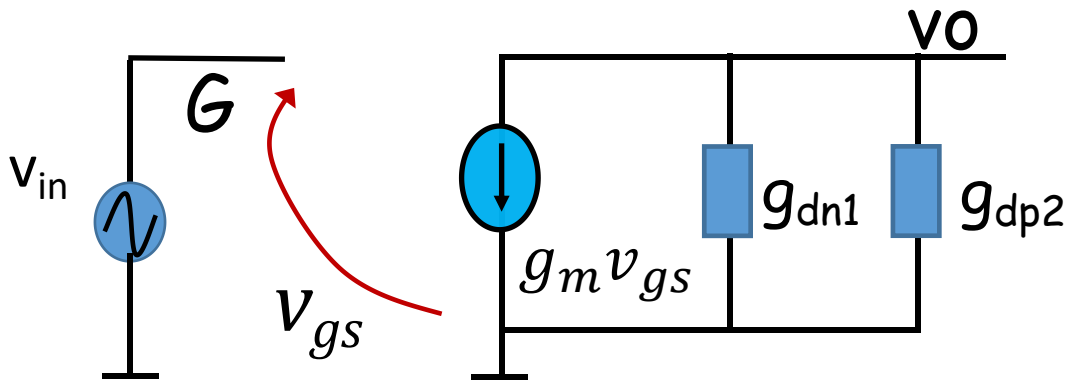
Configurações Básicas CMOS

- **Source Comum**



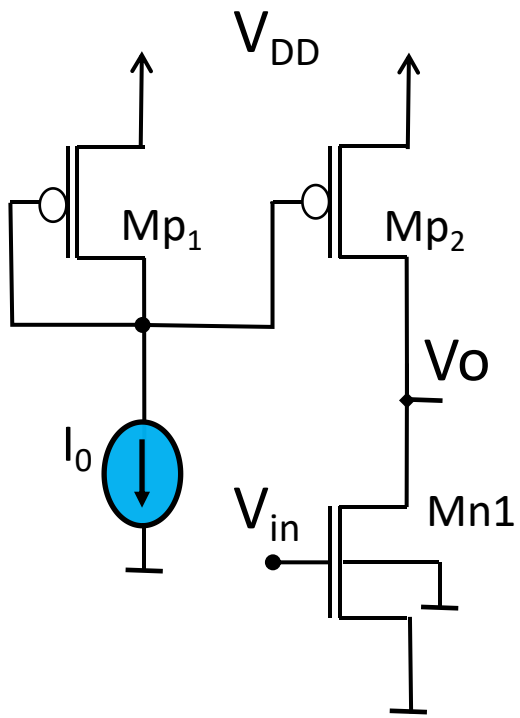


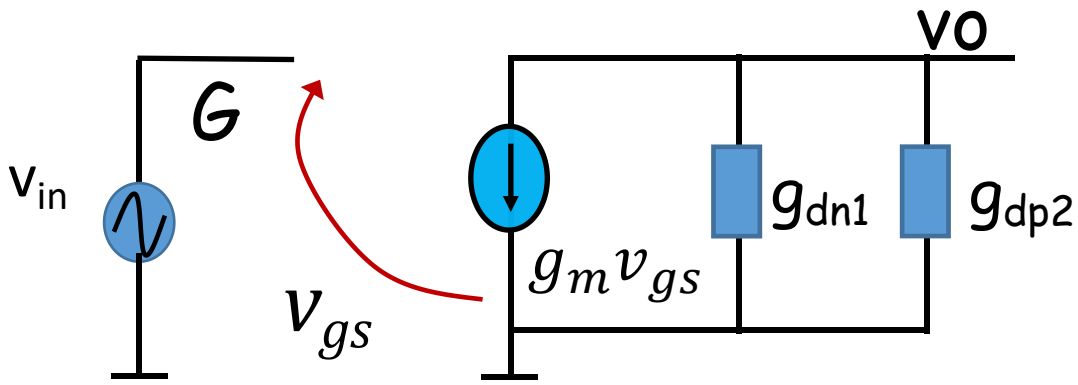
Como v_{BS} = 0 então podemos tirar a fonte de corrente do efeito de corpo.



Configurações Básicas CMOS

- **Source Comum**





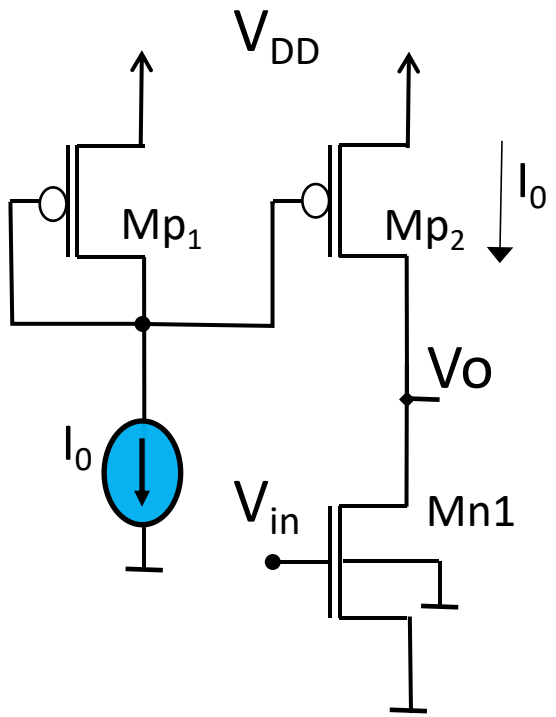
$$v_0 g_{dn1} + v_0 g_{dp2} + \boldsymbol{v_{gs}} g_{mn1} = 0$$

$$v_0 g_{dn1} + v_0 g_{dp2} + \boldsymbol{v_{in}} g_{mn1} = 0$$

$$\frac{v_0}{v_{in}} = -\frac{g_{mn1}}{g_{dn1} + g_{dp2}}$$

Configurações Básicas CMOS

- **Source Comum**



$$ganho = \frac{v_0}{v_{in}} = -\frac{g_{mn1}}{g_{dn1} + g_{dp2}}$$

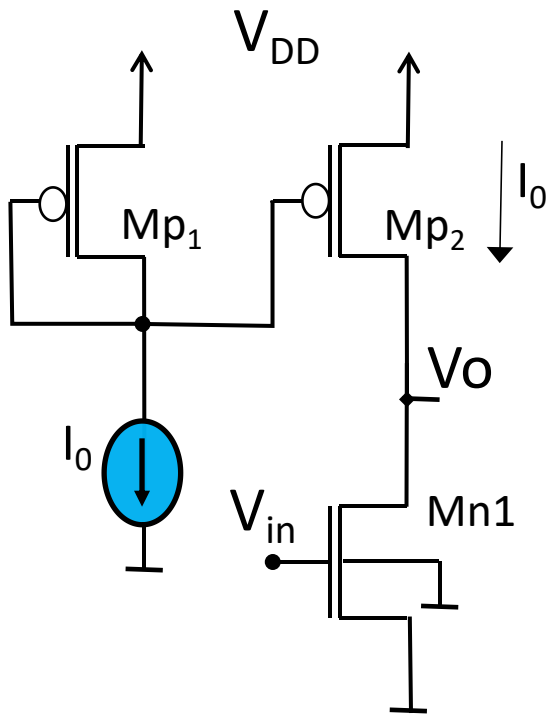
$$g_{mn1} = \frac{2I_0}{(V_{gs} - V_{TN})} \qquad g_{dn1} = \frac{I_0}{V_{An1}} \qquad g_{dp2} = \frac{I_0}{V_{Ap2}}$$

Assim

$$ganho = \frac{v_0}{v_{in}} = -\frac{2}{(V_{gs} - V_{TN})} \frac{1}{1/V_{An1} + 1/V_{Ap2}}$$

Configurações Básicas CMOS

- **Source Comum**



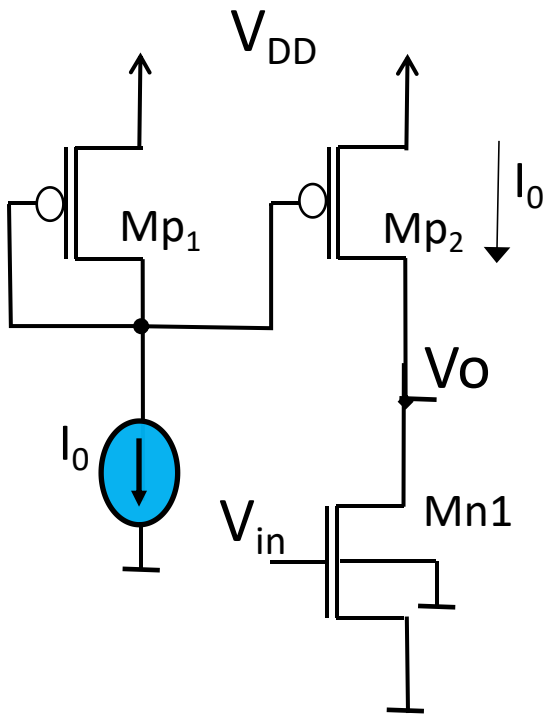
$$ganho = \frac{v_0}{v_{in}} = -\frac{2}{(V_{gs} - V_{TN})} \frac{1}{1/V_{An1} + 1/V_{Ap2}}$$

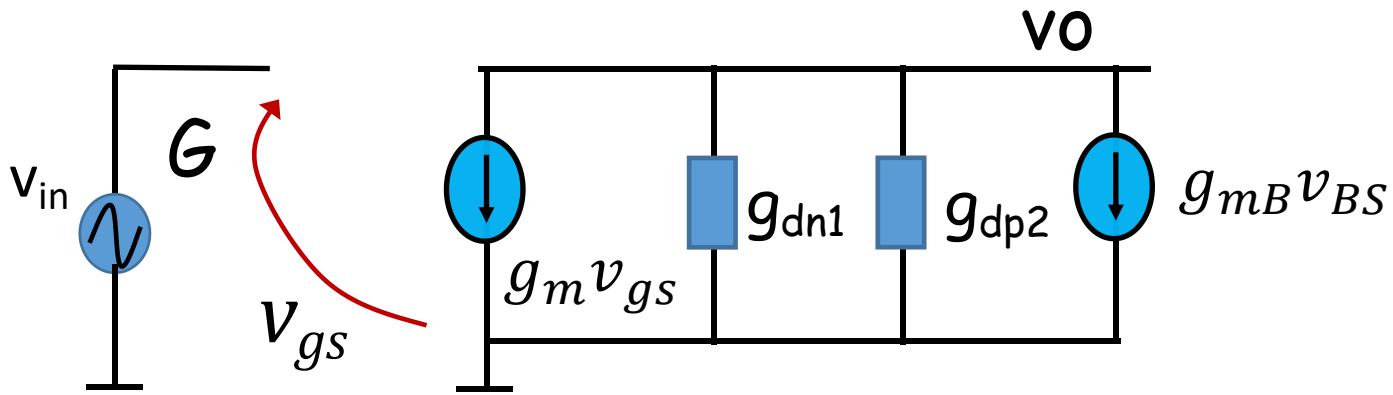
Caso $V_{An1} \approx V_{Ap2} = V_A$, então chegaremos a

$$ganho = \frac{v_0}{v_{in}} = -\frac{V_{An1}}{(V_{gs} - V_{TN})}$$

Veja que o ganho aumenta quando $(V_{gs} - V_{TN})$ diminui (overload). Para ter pequena tensão de overload, a densidade de corrente, I_D/W, deve ser pequena

- **Source Comum**



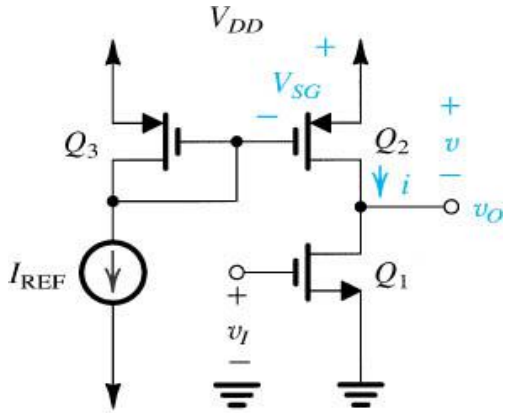


Podemos, por inspeção, achar a impedancia de entrada, Z_{in} e a impedancia de saída, Z_{out}

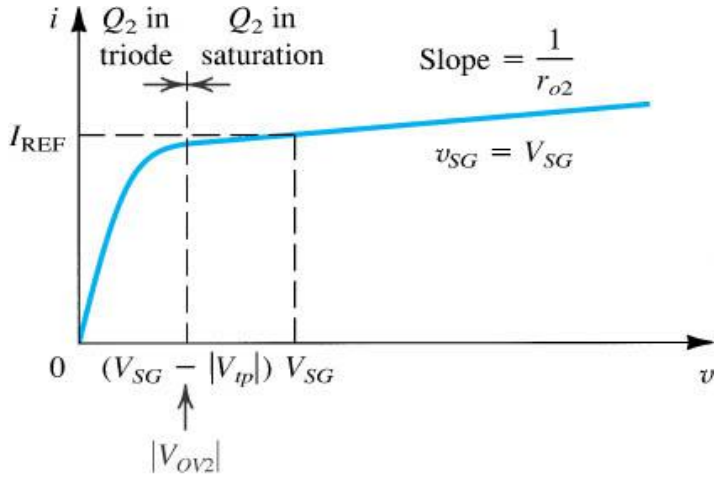
- $Z_{in} = \infty$
- $Z_{out} = (g_{dn1} + g_{dp2})^{-1}$

(veja que para determinar esta impedancia, desativamos o V_{in}. Com isso o gerador vinculado $g_m v_{gs}$ desaparece)

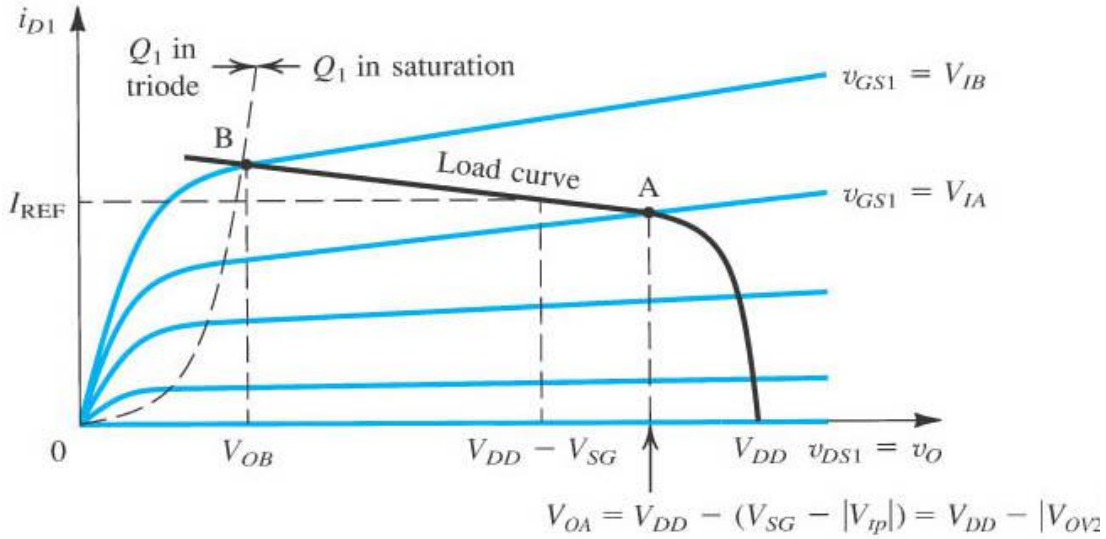
- **Source Comum**



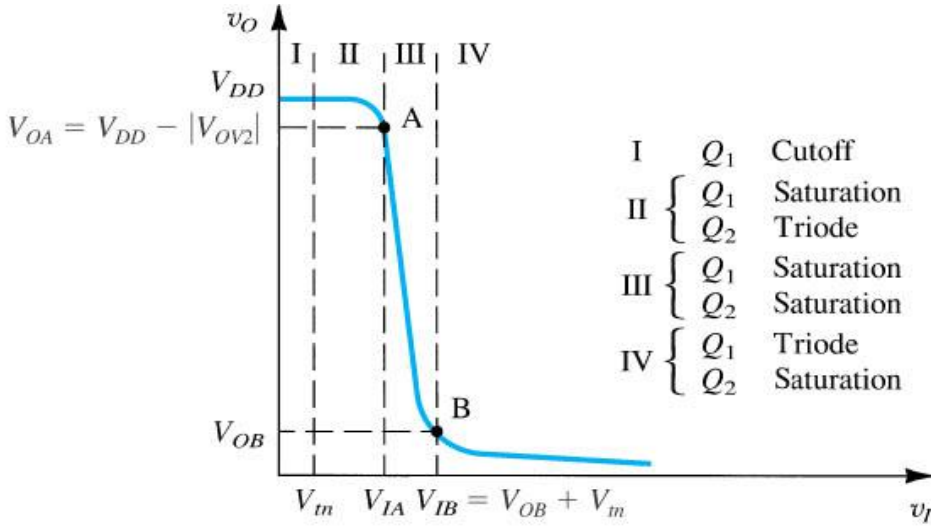
(a)



(b)



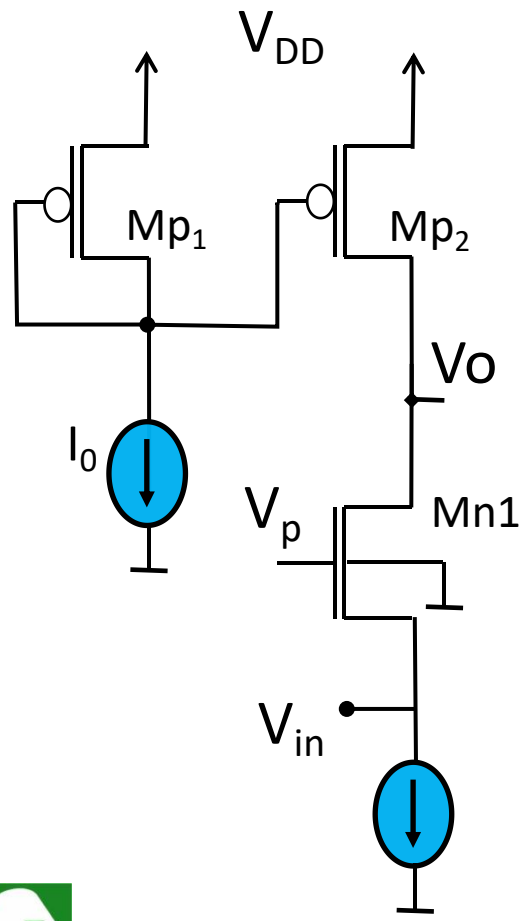
(c)

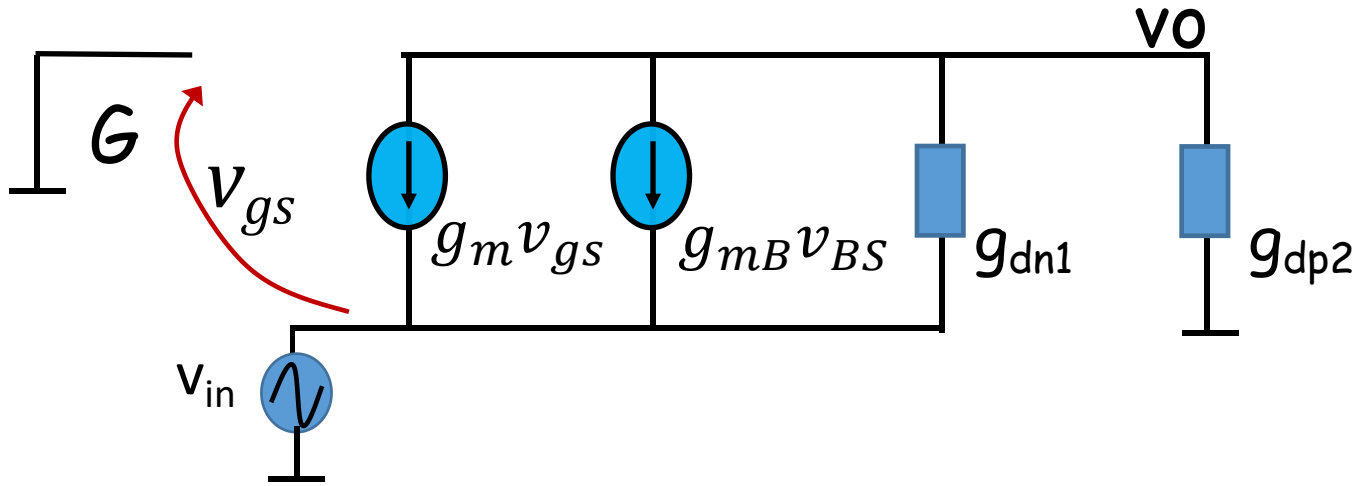


(d)

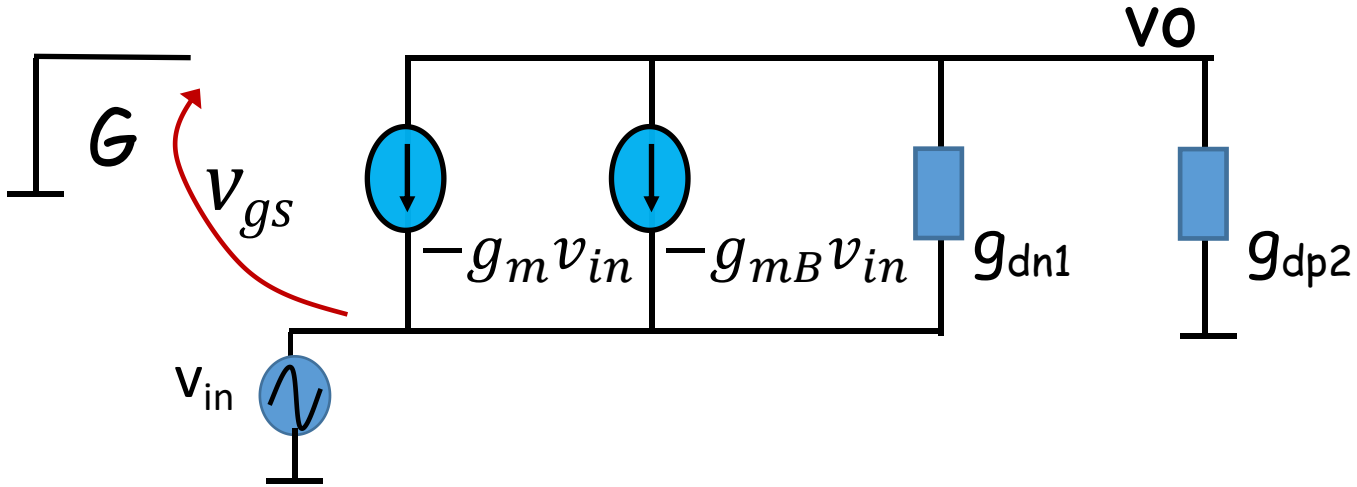
Configurações Básicas CMOS

- **Gate Comum**



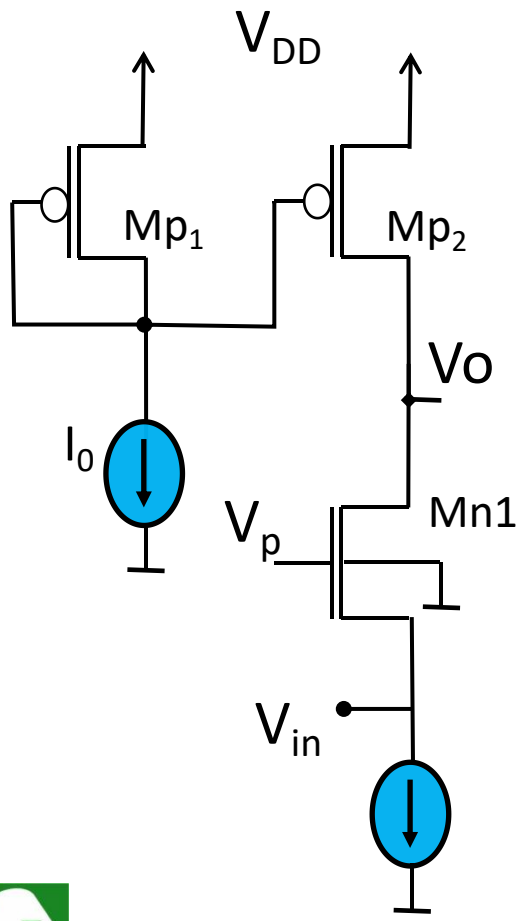


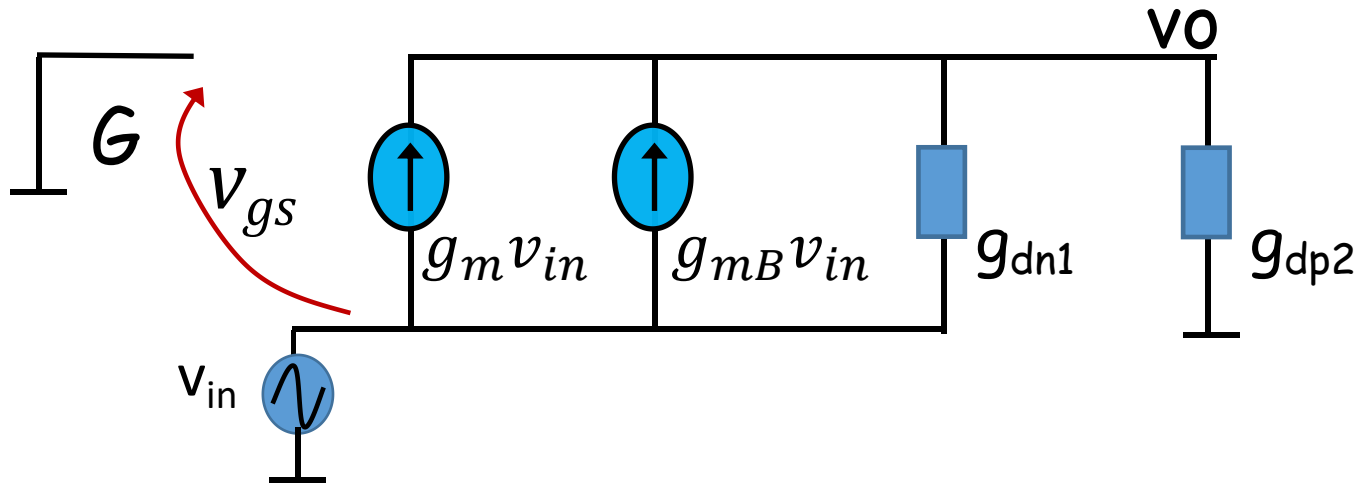
Como $v_g=0$, $v_B=0$ e $v_S=v_{in}$ então $v_{gs}=-v_{in}$ e $v_{BS}=-v_{in}$



Configuracoes basicas CMOS

- **Gate Comum**



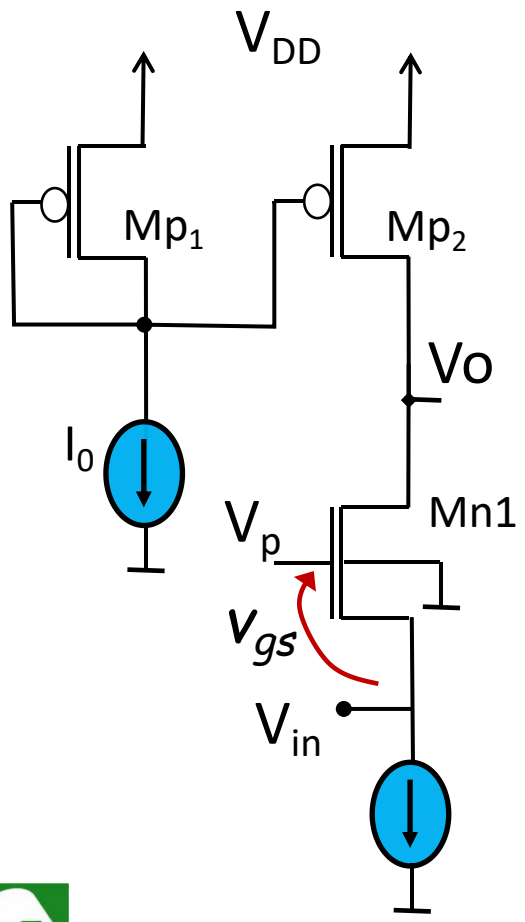


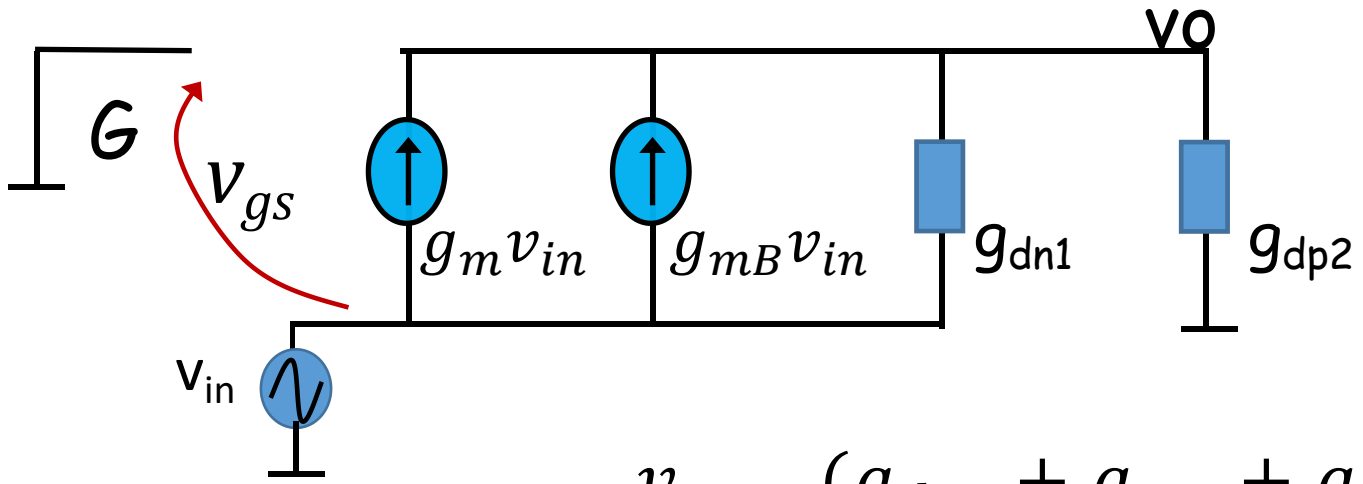
$$(v_{in} - v_0)g_{dn1} + v_{in}g_{mB} + v_{in}g_m = v_0 g_{dp2}$$

$$v_{in}(g_{dn1} + g_{mB} + g_m) = v_0(g_{dp2} + g_{dn1})$$

$$Ganho = \frac{v_0}{v_{in}} = \frac{(g_{dn1} + g_{mB} + g_m)}{(g_{dp2} + g_{dn1})}$$

- **Gate Comum**



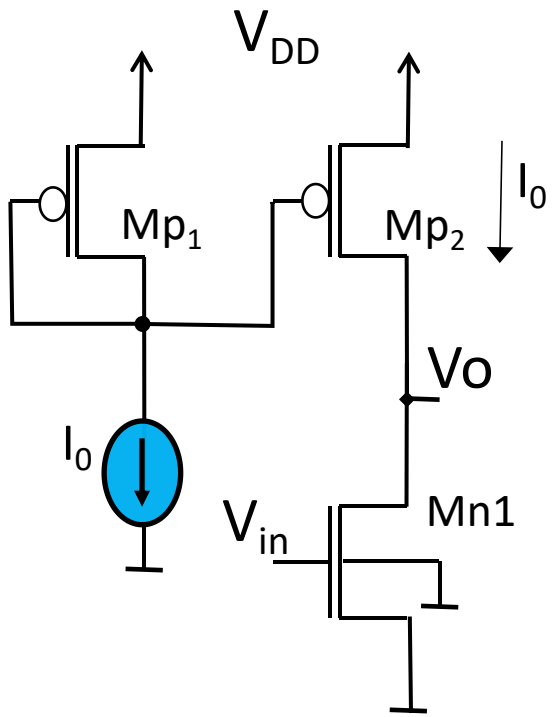


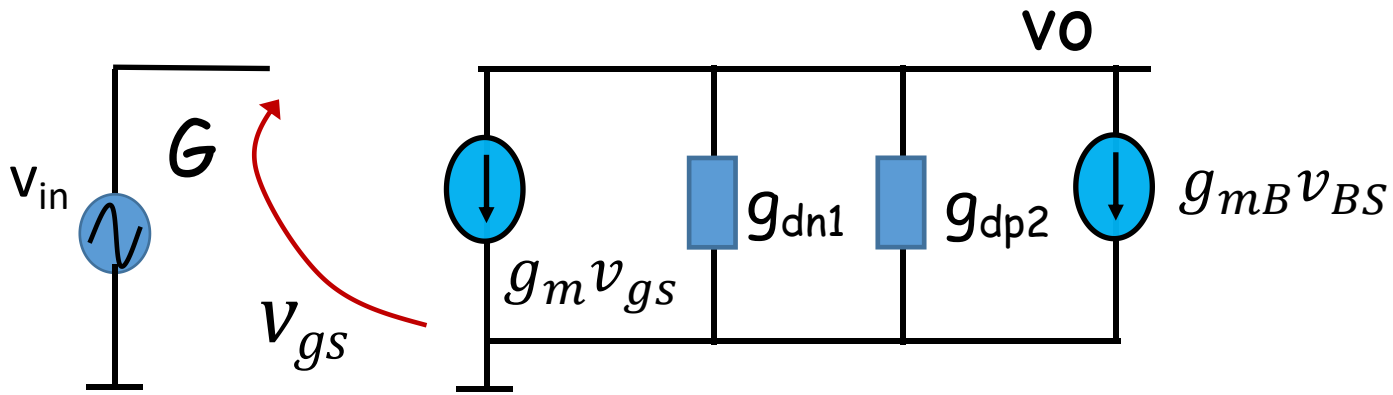
$$Ganho = \frac{v_0}{v_{in}} = \frac{(g_{dn1} + g_{mB} + g_m)}{(g_{dp2} + g_{dn1})}$$

- parecido com o ganho do source comum
- g_{mB} acaba aumentando o ganho
- o ganho é positivo

(V_{in} aumenta → V_{GS} diminui → I_D diminui → V_{DSp2} diminui → V_0 aumenta)

- **Source Comum: ganho negativo (analise)**



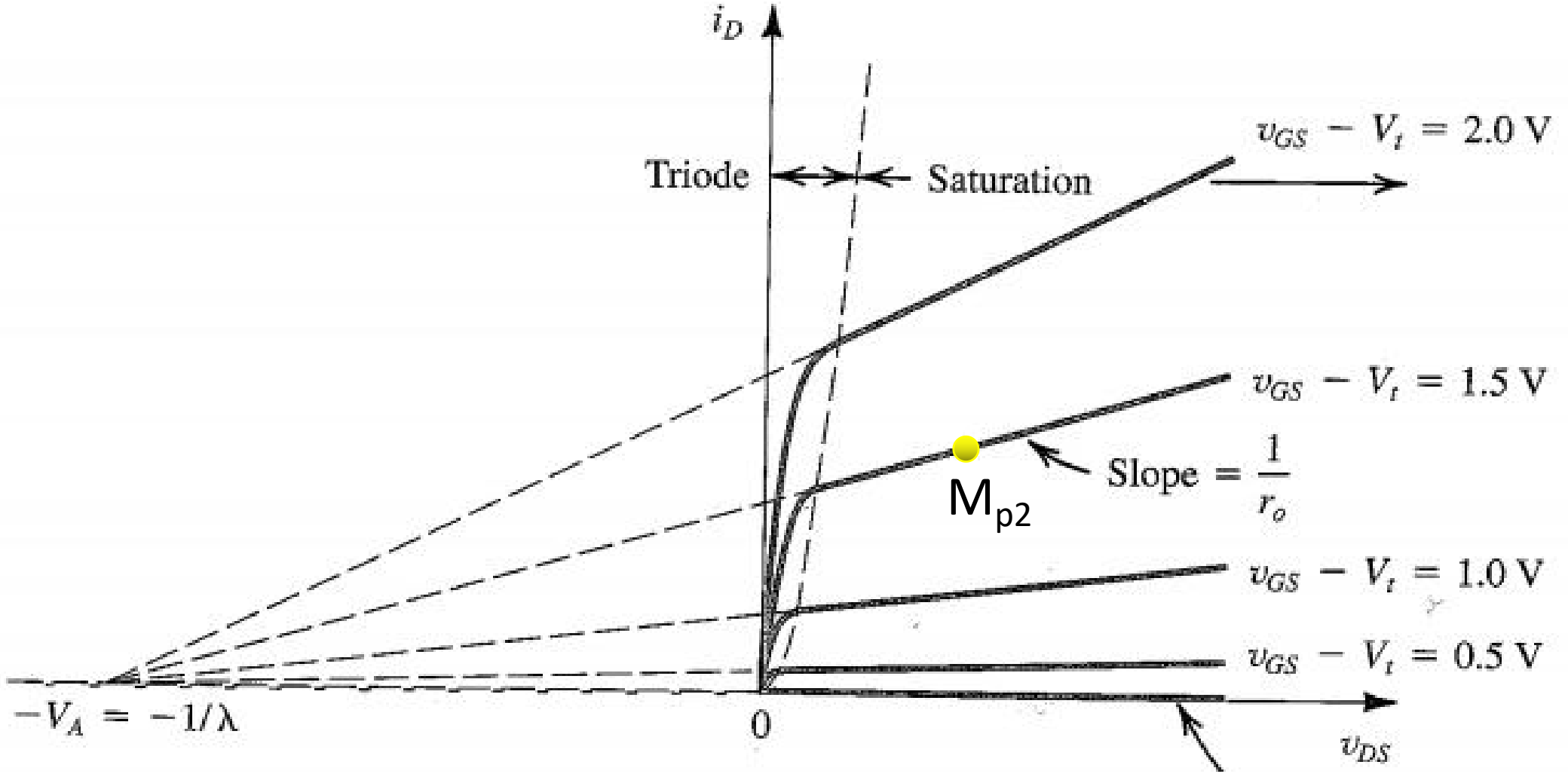


$$ganho = \frac{v_0}{v_{in}} = -\frac{g_{mn1}}{g_{dn1} + g_{dp2}}$$

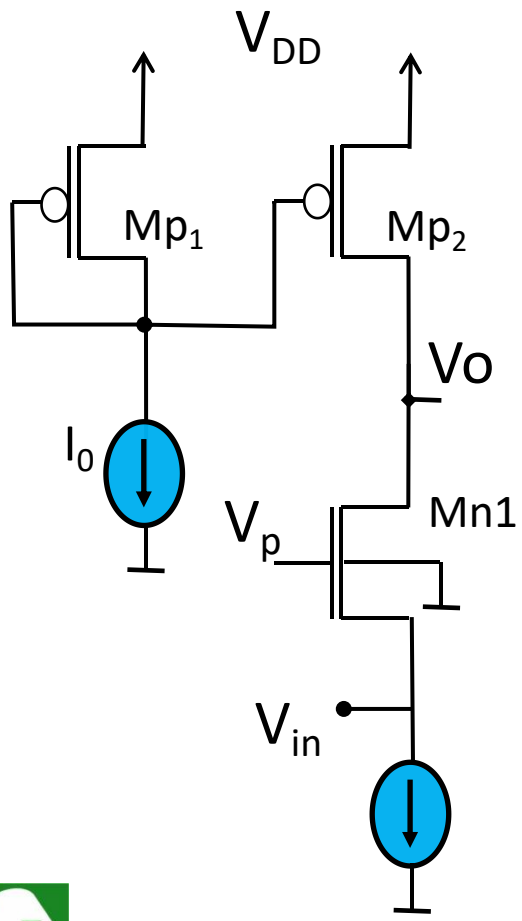
- **o ganho é positivo**

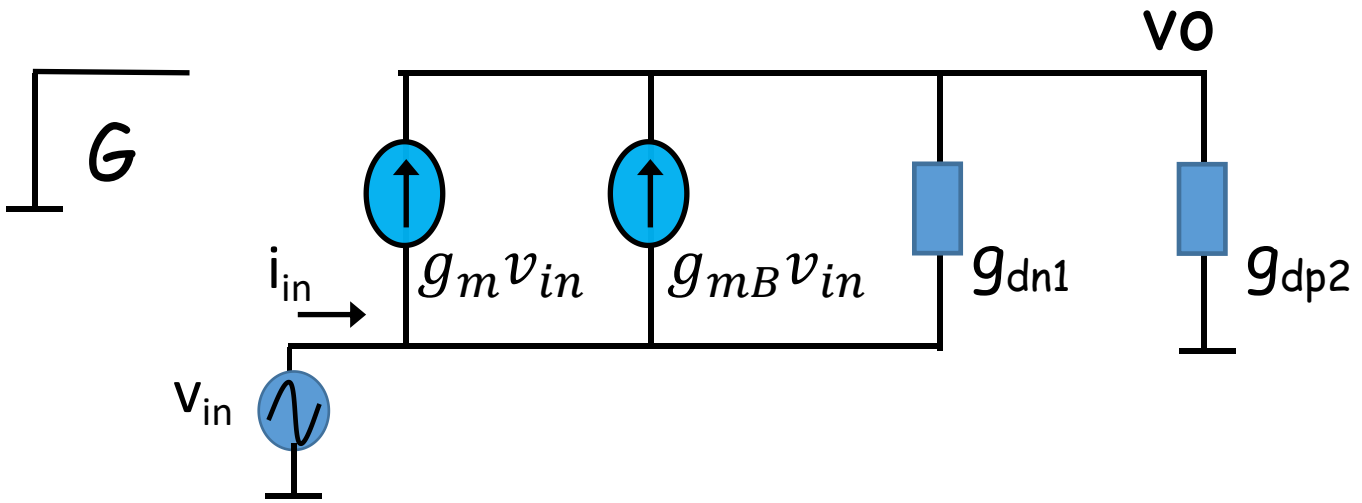
(V_{in} aumenta → V_{GS} aumenta → I_D aumenta → V_{DSp2} aumenta → V_0 diminui)

Correntes do espelho (carga ativa) variam de acordo com a tensão V_{DSp2}. A inclinaçao da curva é $(1/r_{dp2})$



- **Gate Comum: impedancia de entrada (não dá para fazer por inspeção)**



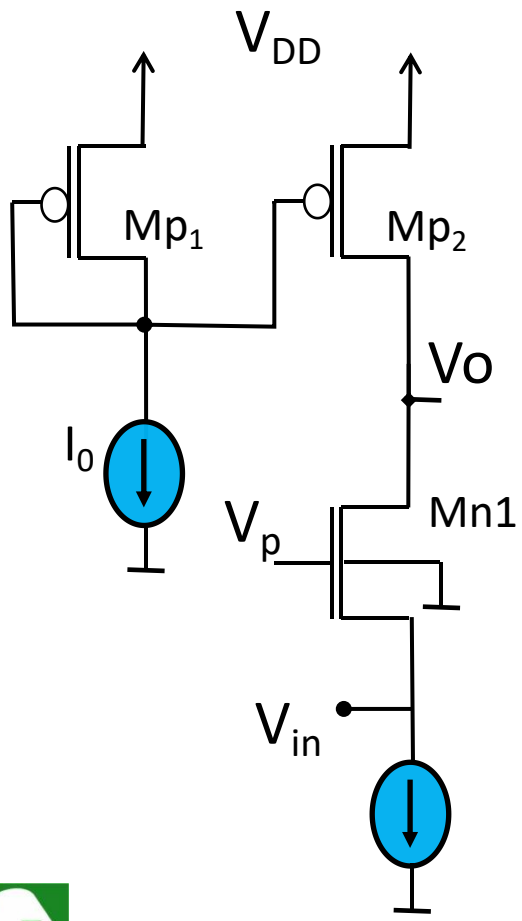


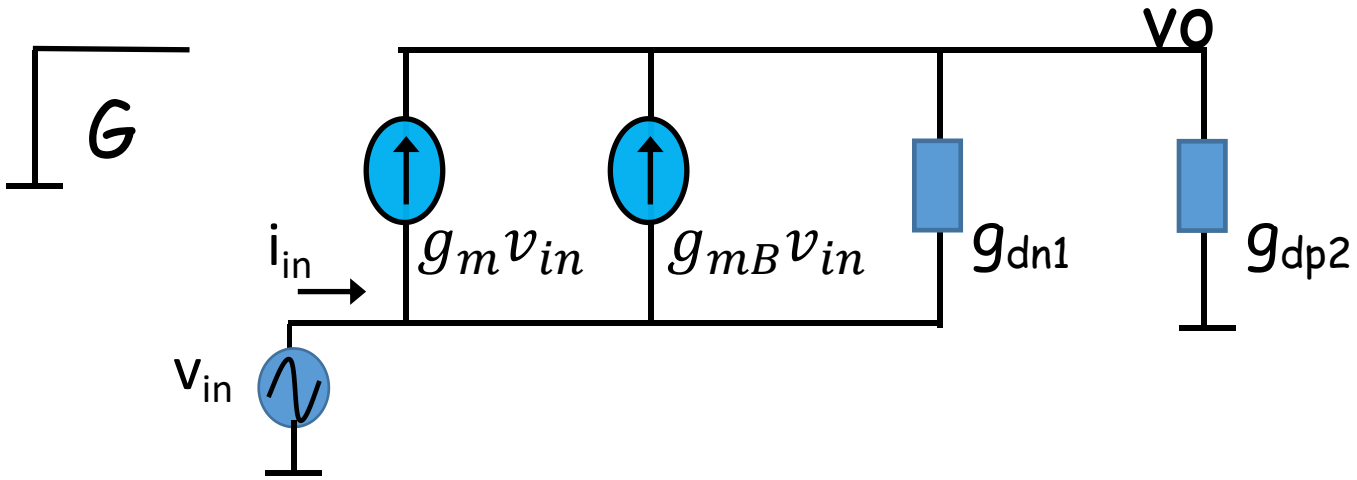
$$i_{in} = (v_{in} - v_0)g_{dn1} + v_{in}g_{mB} + v_{in}g_m$$

Usando a formula do ganho ja encontrada, podemos tirar o v_0 da expressão

$$Ganho = \frac{v_0}{v_{in}} = \frac{(g_{dn1} + g_{mB} + g_m)}{(g_{dp2} + g_{dn1})}$$

• Gate Comum: impedancia de entrada

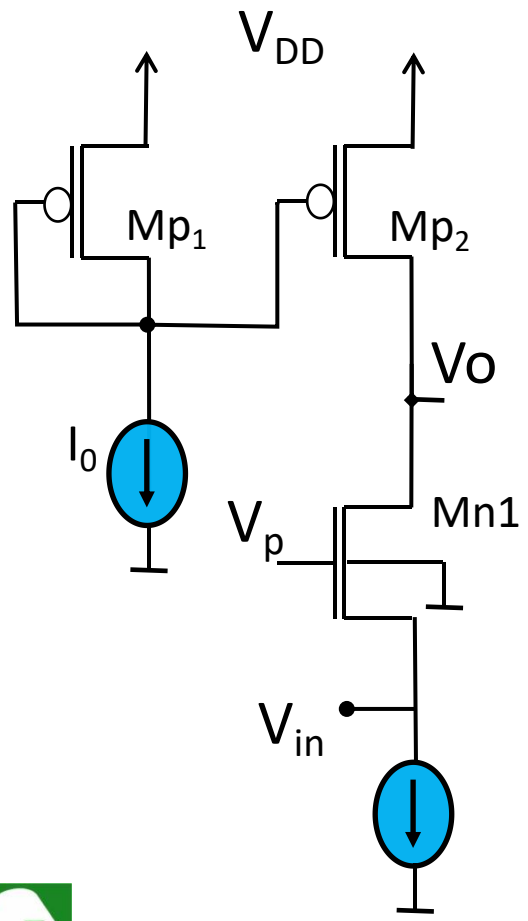




$$i_{in} = v_{in}(1 - \frac{g_{dn1} + g_{mB} + g_m}{g_{dp2} + g_{dn1}})g_{dn1} + v_{in}g_{mB} + v_{in}g_m$$

$$i_{in} \approx - v_{in}\frac{g_{dn1} + g_{mB} + g_m}{g_{dp2} + g_{dn1}}g_{dn1} + v_{in}g_{mB} + v_{in}g_m$$

• Gate Comum: impedancia de entrada



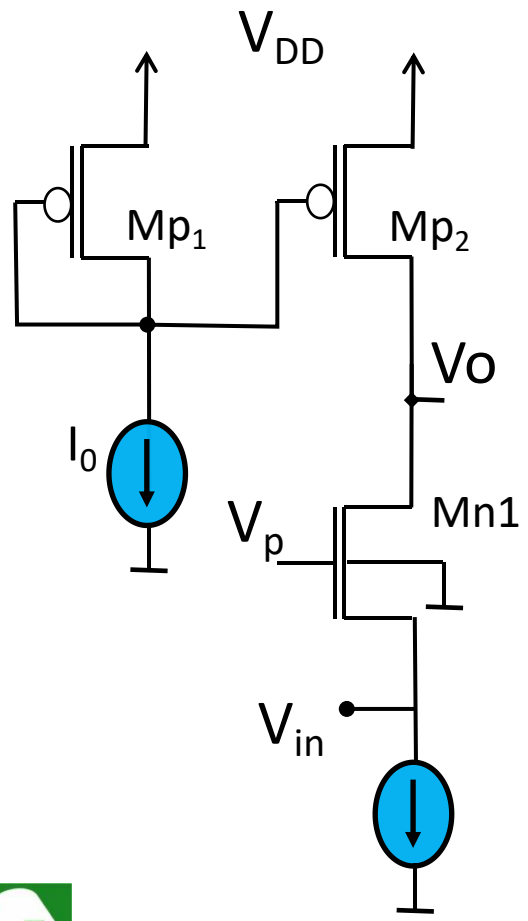
$$i_{in} \approx - v_{in} \frac{(\boldsymbol{g_{dn1}} + g_{mB} + g_m)}{(g_{dp2} + g_{dn1})} g_{dn1} + v_{in} g_{mB} + v_{in} g_m$$

$$i_{in} \approx - v_{in} \frac{(g_{mB} + g_m)}{(g_{dp2} + g_{dn1})} g_{dn1} + v_{in} g_{mB} + v_{in} g_m$$

$$i_{in} \approx v_{in}(g_{mB} + g_m)(1 - \frac{g_{dn1}}{(g_{dp2} + g_{dn1})})$$

$$i_{in} \approx v_{in}(g_{mB} + g_m)(\frac{g_{dn2}}{g_{dn1} + g_{dp2}})$$

- **Gate Comum: impedancia de entrada**



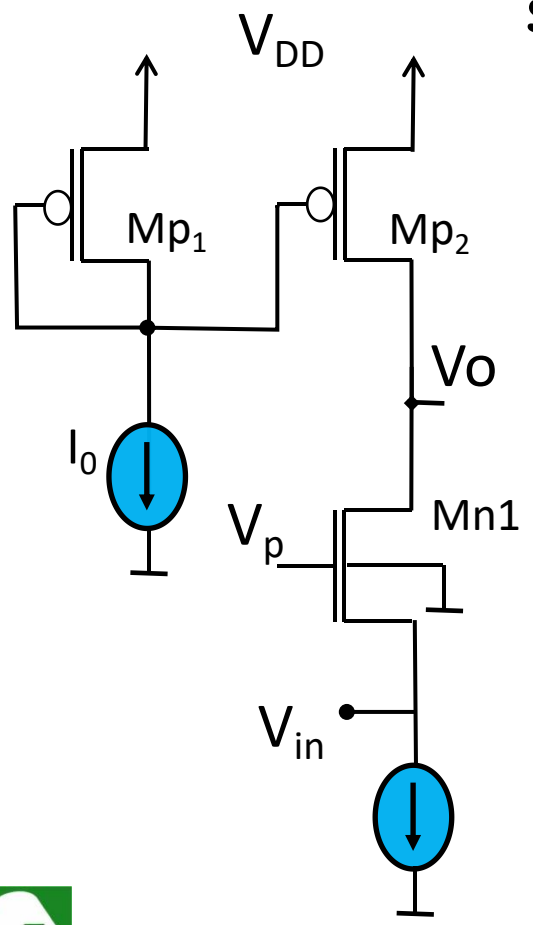
$$i_{in} \approx v_{in}(g_{mB} + g_m)\left(\frac{g_{dn2}}{g_{dn1} + g_{dp2}}\right)$$

$$Z_{in} = \frac{v_{in}}{i_{in}} = \frac{1}{(g_{mB} + g_m)}\left(1 + \frac{g_{dn1}}{g_{dp2}}\right)$$

Caso $V_{An1} \approx V_{Ap2}$, como a corrente de dreno é igual nos dois transistores, teremos que $g_{dn1} = g_{dp2}$ e

$$Z_{in} = \frac{v_{in}}{i_{in}} = \frac{2}{(g_{mB} + g_m)} < \frac{2}{g_m}$$

• Gate Comum: impedancia de entrada



Suponha desejamos uma impedancia de entrada inferior a 50 Ω e que tensão de overdrive em M_{n1}, (V_{GS} - V_T), seja de 0,2 V.

$$Z_{in} = 50\Omega = \frac{2}{(g_{mB} + g_m)} < \frac{2}{g_m} = \frac{2}{\frac{2I_D}{V_{gs} - V_T}} = \frac{V_{gs} - V_T}{I_D}$$

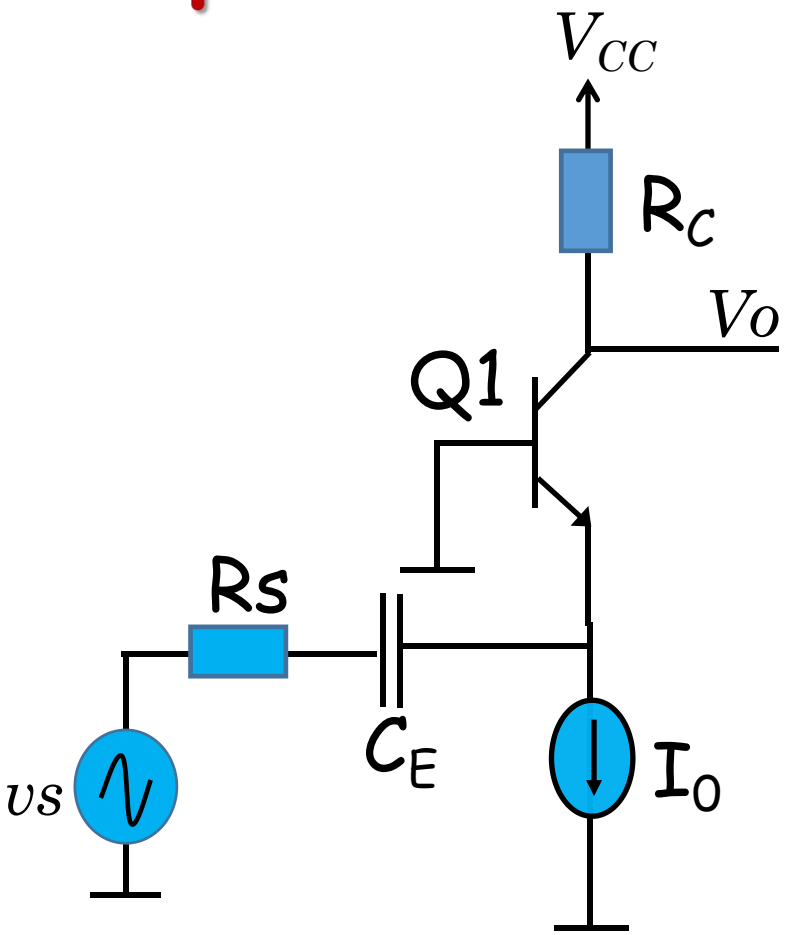
Fazendo

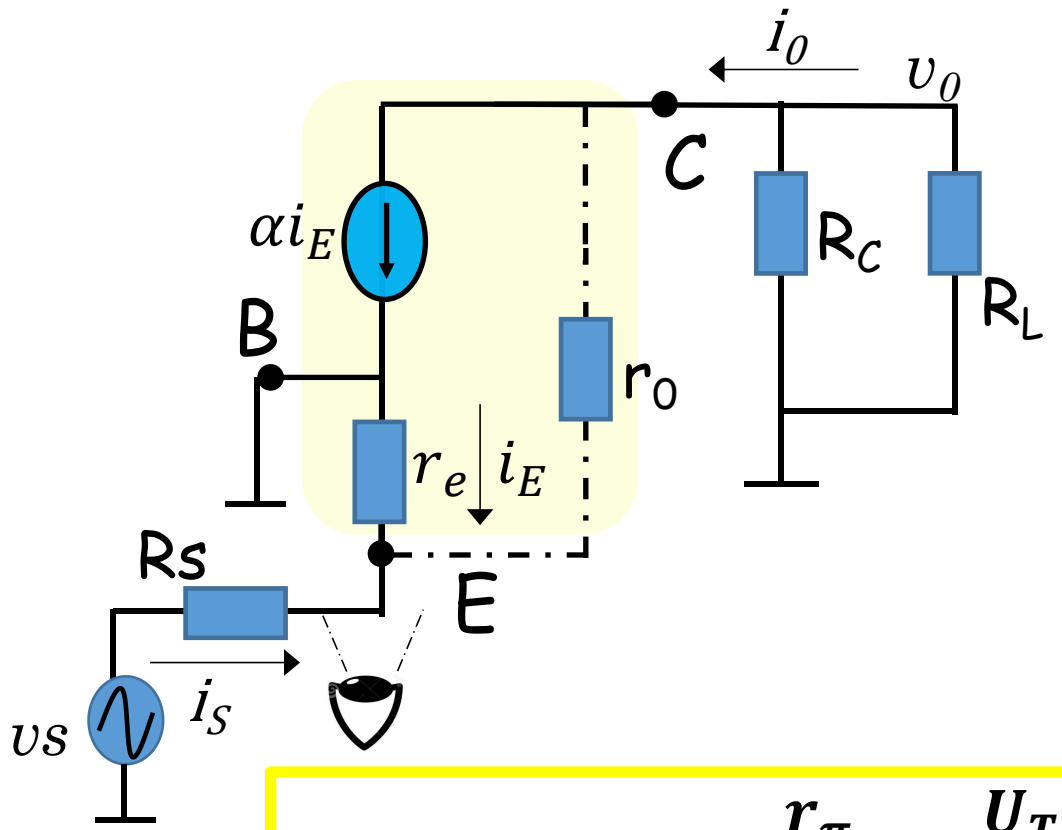
$$I_D = 4mA \qquad \Rightarrow \qquad \frac{V_{gs} - V_T}{I_D} = 50$$

Assim

$$Z_{in} < \frac{V_{gs} - V_T}{I_D} = 50$$

Amplificador Base Comum (bipolar): Zin



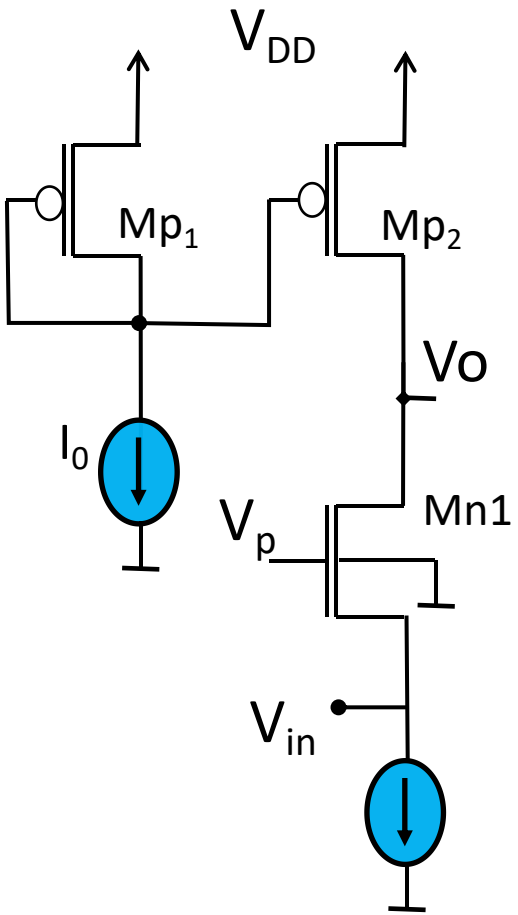


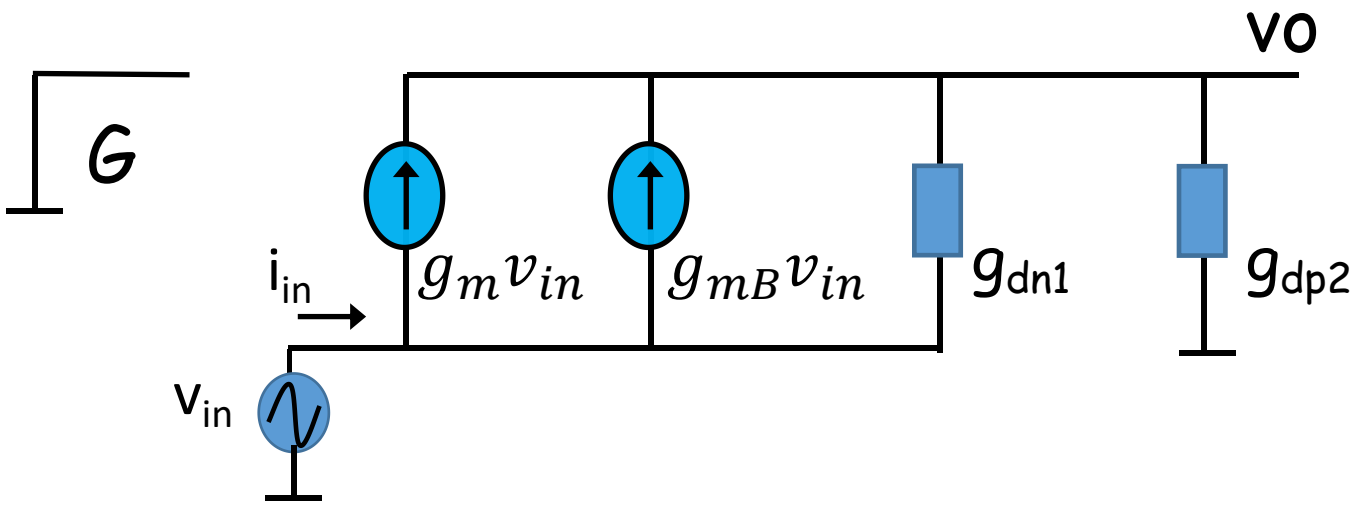
$$z_{in} = r_e = \frac{r_\pi}{\beta + 1} = \frac{U_T}{I_E}$$

No bipolar, para I_E = 4mA, teremos

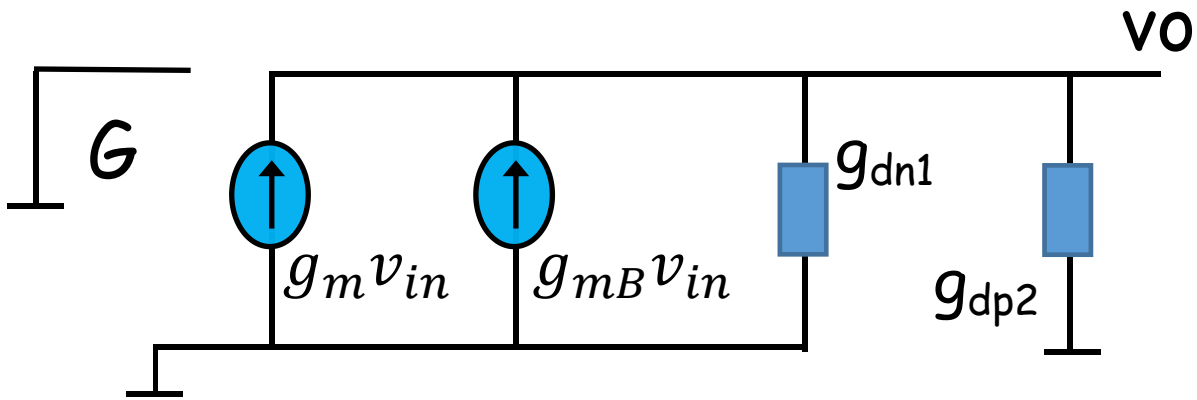
zin = 6,25 Ω

- **Gate Comum: impedancia de saida**



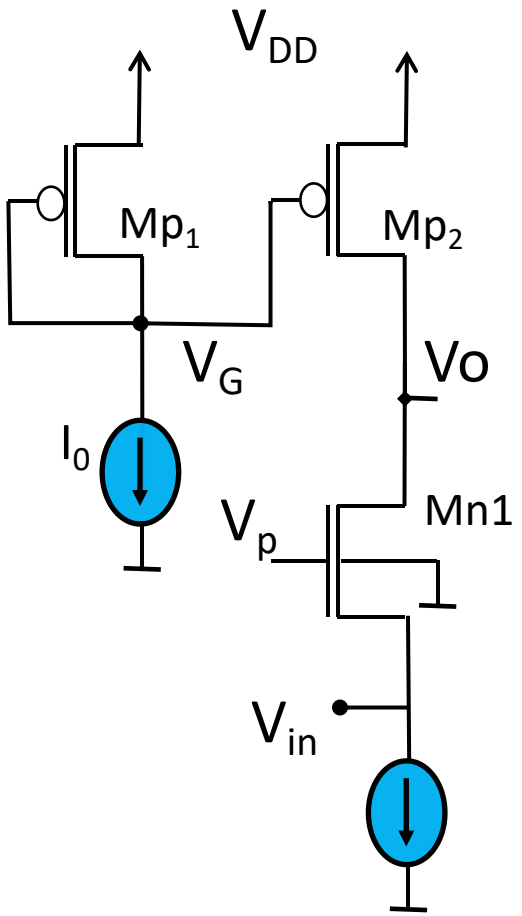


Desativando v_{in} teremos as fontes independentes desativadas também



$$Z_{out} = \frac{1}{(g_{dn1} + g_{dp2})}$$

Limitações de excursão



Limites para V_0

- ✓ V_0 não pode subir muito de modo a tirar M_{p2} da saturação

$$V_0 < (V_G + |V_{TP}|)$$

- ✓ V_0 não pode abaixar muito de modo a tirar M_{n1} da saturação

$$V_0 > (V_P - V_{TN})$$

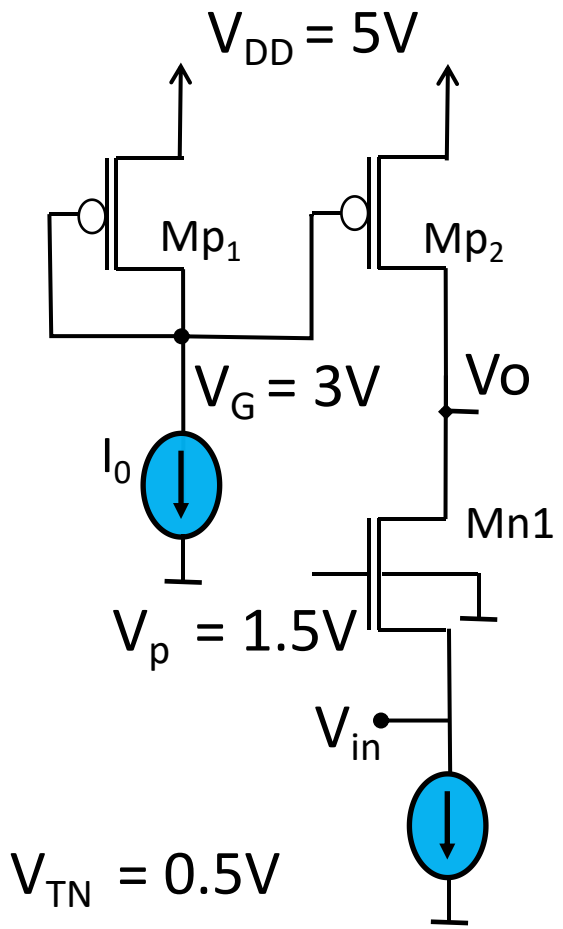
Limites para V_{in}

- ✓ V_{in} não pode subir muito de modo a cortar M_{n1}

$$Vin < (V_P - V_{TN})$$

- ✓ V_{in} não pode subir muito de modo que V_0 chegue a $(V_G + |V_{TP}|)$
- ✓ V_{in} não pode abaixar muito de modo V_0 chegue a $(V_P - V_{TN})$

Limitações de excursão



V_{TN} = 0.5V

V_{TP} = -0.5V

Limites para V_0

- ✓ V_0 não pode subir muito de modo a tirar M_{p2} da saturação

$$V_0 < 3{,}5V$$

- ✓ V_0 não pode abaixar muito de modo a tirar M_{n1} da saturação

$$V_0 > 1{,}0V$$

Limites para V_{in}

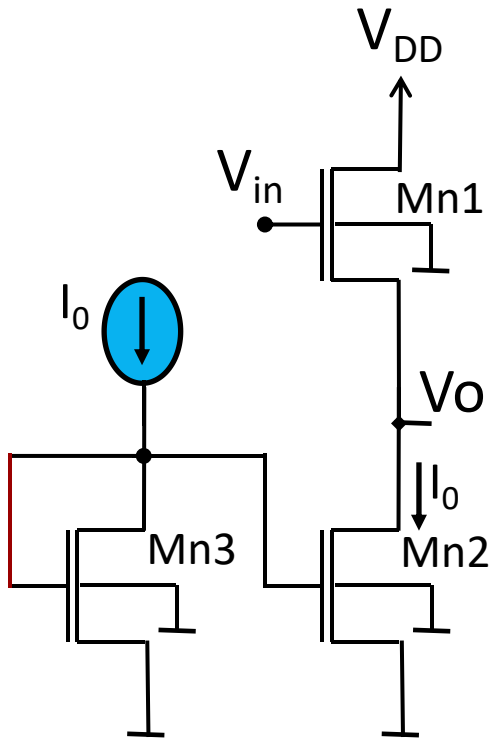
- ✓ V_{in} não pode subir muito de modo a cortar M_{n1}

$$Vin < 1.0V$$

- ✓ V_{in} não pode subir muito de modo que V_0 chegue a 3,5V
- ✓ V_{in} não pode abaixar muito de modo V_0 chegue a 1,0V

Configurações Básicas CMOS

- **Dreno Comum**



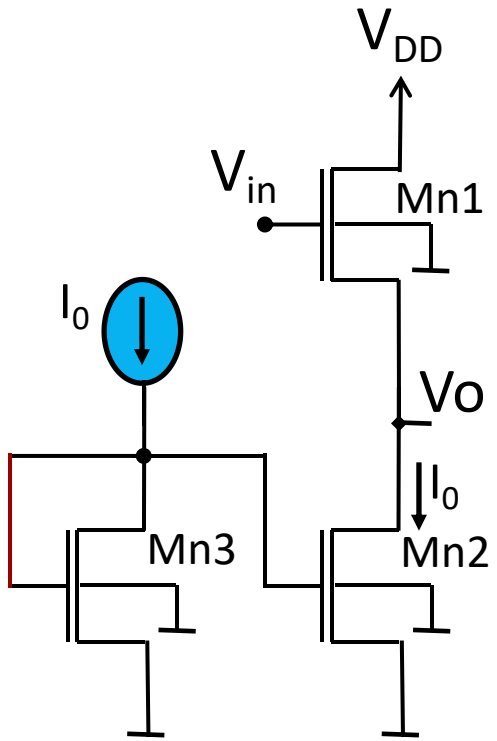
Vamos considerar que Mn3 e Mn2 são iguais. Assim a corrente em Mn1 e Mn2 será I_0 e, desprezando, a modulaçao de canal temos

$$I_0 = \mu_n \frac{W_{n1}}{2L_{n1}} C_{ox}(V_{in} - V_0 - V_{Tn})^2$$

$$\sqrt{\frac{2I_0}{\mu_n \frac{W_{n1}}{L_{n1}} C_{ox}}} = (V_{in} - V_0 - V_{Tn})$$

Configurações Básicas CMOS

- **Dreno Comum**



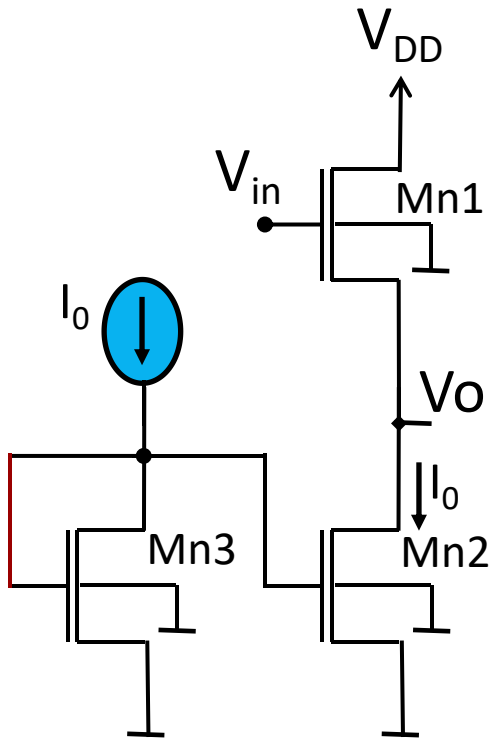
$$V_0 = V_{in} - V_{Tn} - \sqrt{\frac{2I_0}{\mu_n \frac{W_{n1}}{L_{n1}} C_{ox}}}$$

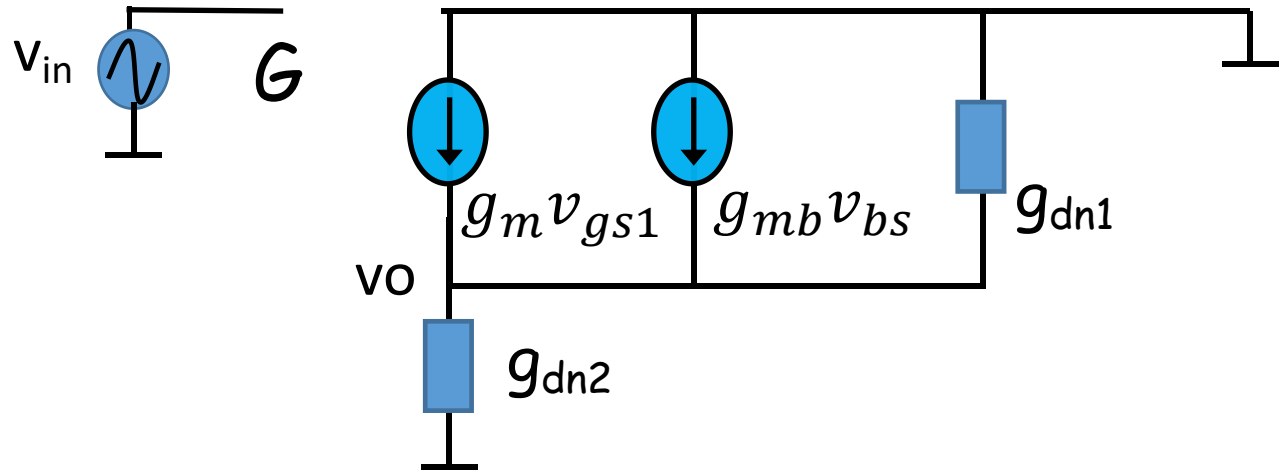
Veja que

- V_{TN} varia com V_0 ($V_{SB} = V_0$)
- Não foi colocada nenhuma carga na saída. Se hover carga, as correntes em Mn1 e Mn2 ficam diferentes

Configurações Básicas CMOS

- **Dreno Comum: pequenos sinais**



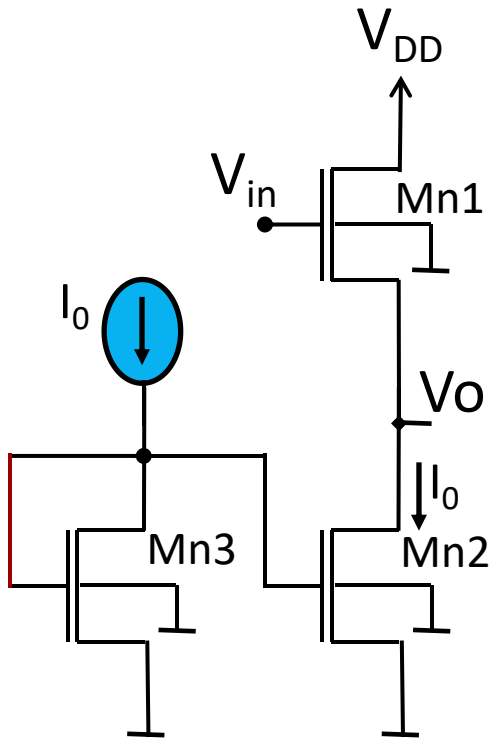


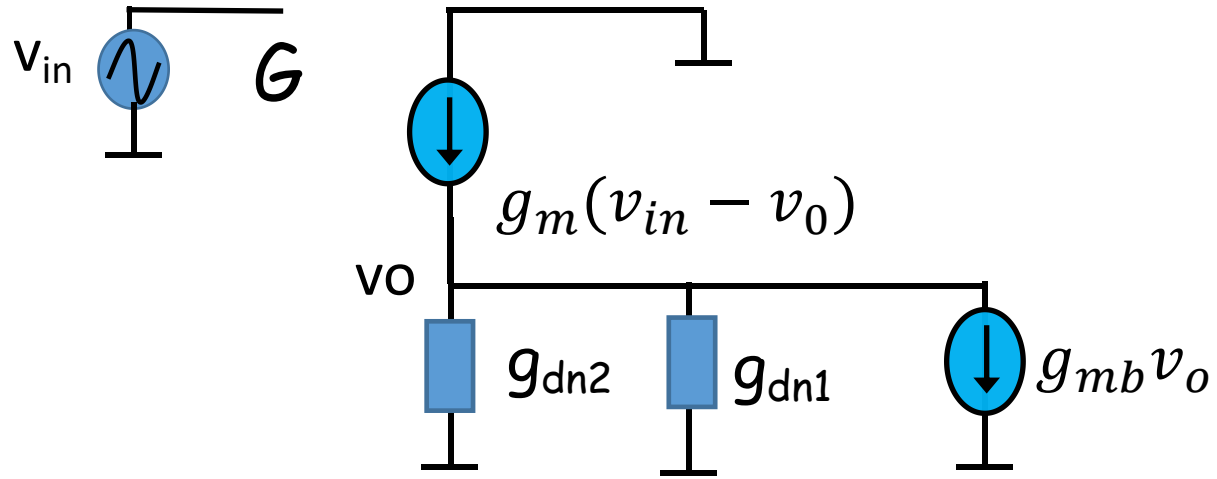
Algumas vezes é interessante e importante redesenhar o circuito de forma a visualiza-lo melhor. Vamos lembrar que os valores de tensão no gate, source e dreno são

$v_G = v_{in}$ $v_S = v_0$ e $v_b = 0V$

Configurações Básicas CMOS

- **Dreno Comum: pequenos sinais**





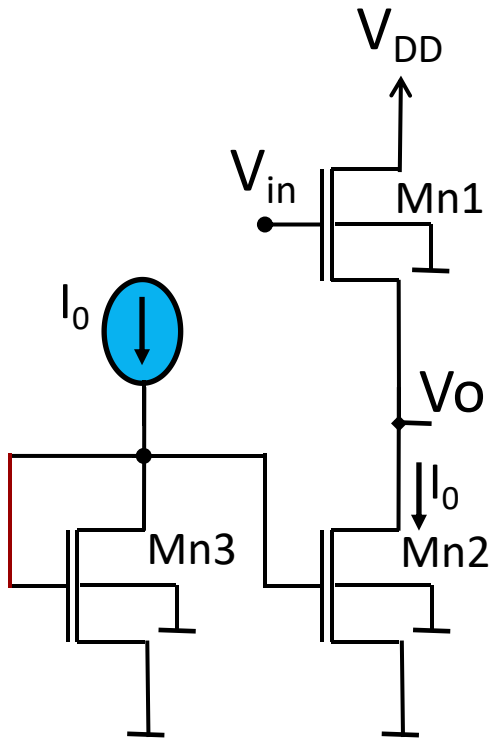
- **g_{mb} é equivalente a uma condutancia**

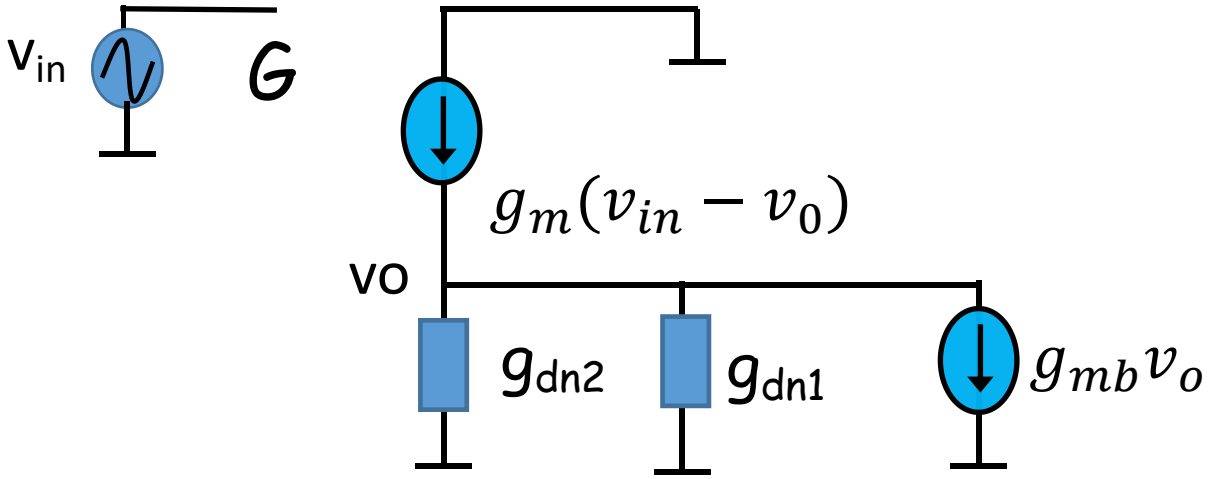
$$v_0 = \frac{(v_{in} - v_0)g_m}{(g_{dn2} + g_{dn1} + g_{mb})}$$

$$v_0\left(1 + \frac{g_m}{(g_{dn2} + g_{dn1} + g_{mb})}\right) = \frac{v_{in}g_m}{(g_{dn2} + g_{dn1} + g_{mb})}$$

Configurações Básicas CMOS

- **Dreno Comum: pequenos sinais**



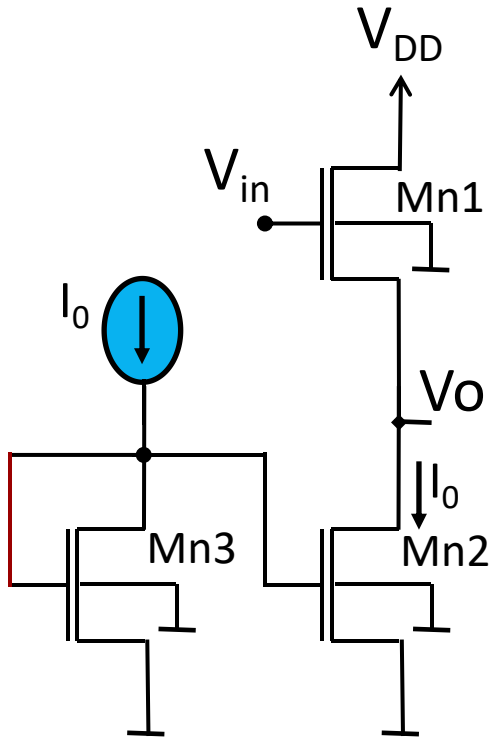


$$\frac{v_0}{v_{in}} = \frac{g_m}{(g_{dn2} + g_{dn1} + g_{mb} + g_m)}$$

O ganho neste caso é sempre menor do que um.

Configurações Básicas CMOS

- **Dreno Comum: pequenos sinais**



Relacoes entre gm, gmb e gd

Vamos consdiderar que Mn1 e Mn2 são iguais. Neste caso, $V_{An1} = V_{An2}$.

A corrente $I_{Dn1} = I_{Dn2}$. Assim

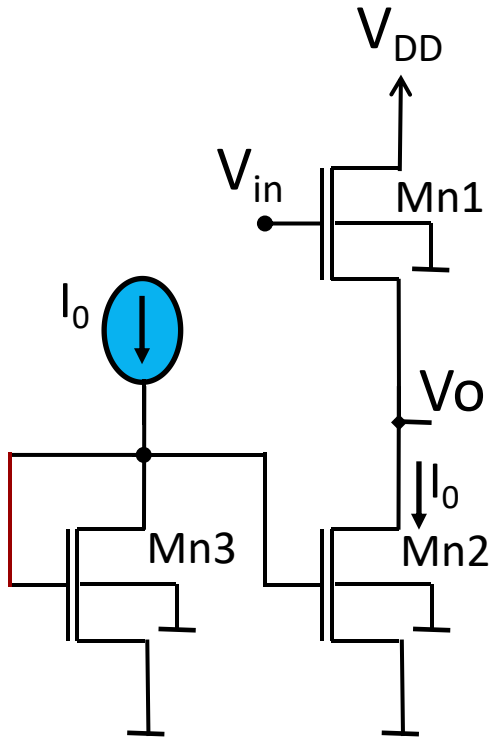
$$g_{dn1} = \frac{I_{Dn1}}{V_{An1}} = \frac{I_{Dn2}}{V_{An2}} = g_{dn2}$$

A corrente de overdrive, $(V_{GS}-V_{Tn})$, deve ser menor do que a tensão de Early V_A. Assim

$$g_m = \frac{2I_{Dn1}}{V_{gs} - V_{Tn}} > \frac{I_{Dn1}}{V_{An1}} = g_{dn1}$$

Configurações Básicas CMOS

- **Dreno Comum: pequenos sinais**



Aplicando

$$g_{dn1} = \frac{I_{Dn1}}{V_{An1}} = \frac{I_{Dn2}}{V_{An2}} = g_{dn2}$$

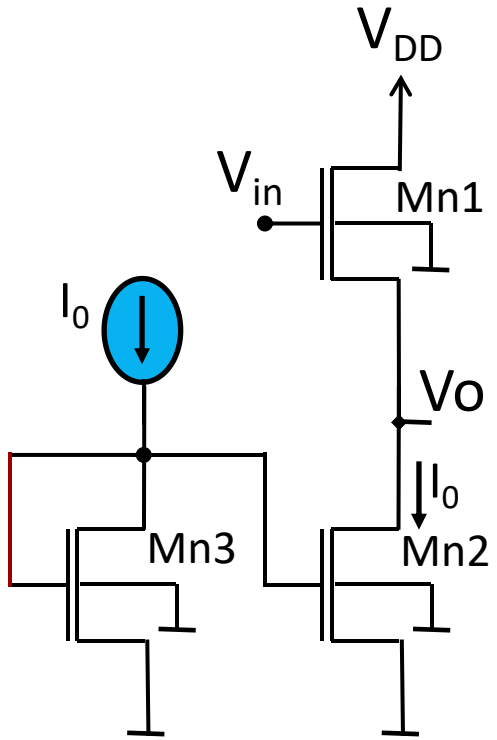
$$g_m = \frac{2I_{Dn1}}{V_{gs} - V_{Tn}} > \frac{I_{Dn1}}{V_{An1}} = g_{dn1}$$

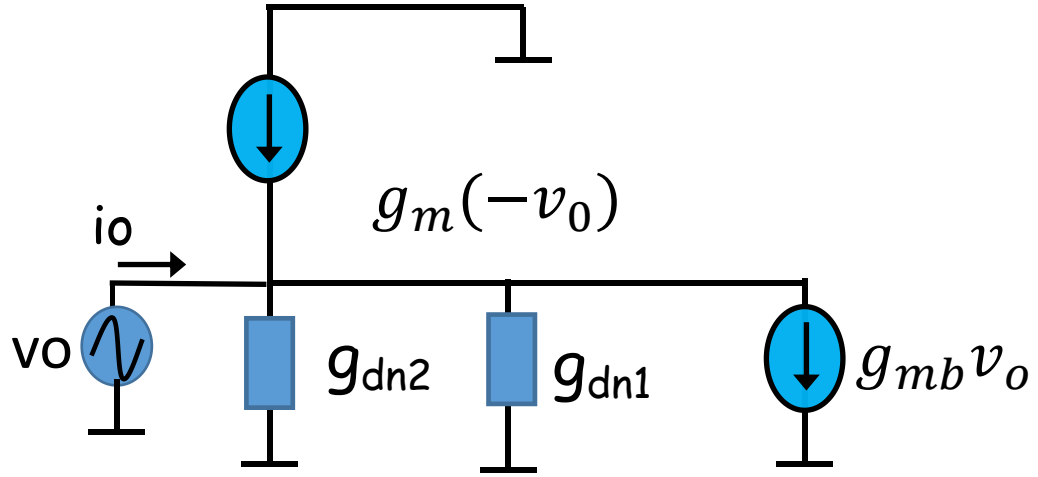
obtemos para o ganho

$$\frac{v_0}{v_{in}} \approx \frac{g_m}{(g_{mb} + g_m)} < 1$$

Configurações Básicas CMOS

- Dreno Comum: impedancia de saida (vin = 0)

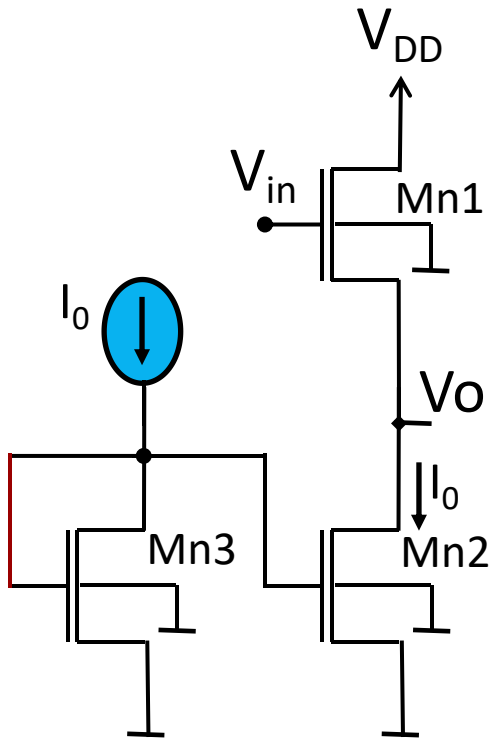


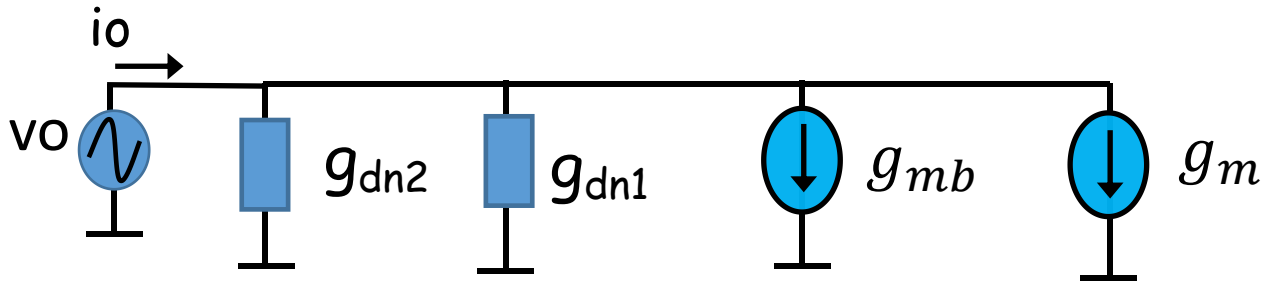


Aplicamos uma tensão em vo e determinamos io. Por inspeção vemos que a impedancia de saída é o paralelo de gdn1, gdn2, gm e gmb

Configurações Básicas CMOS

- **Dreno Comum: impedancia de saida (vin = 0)**

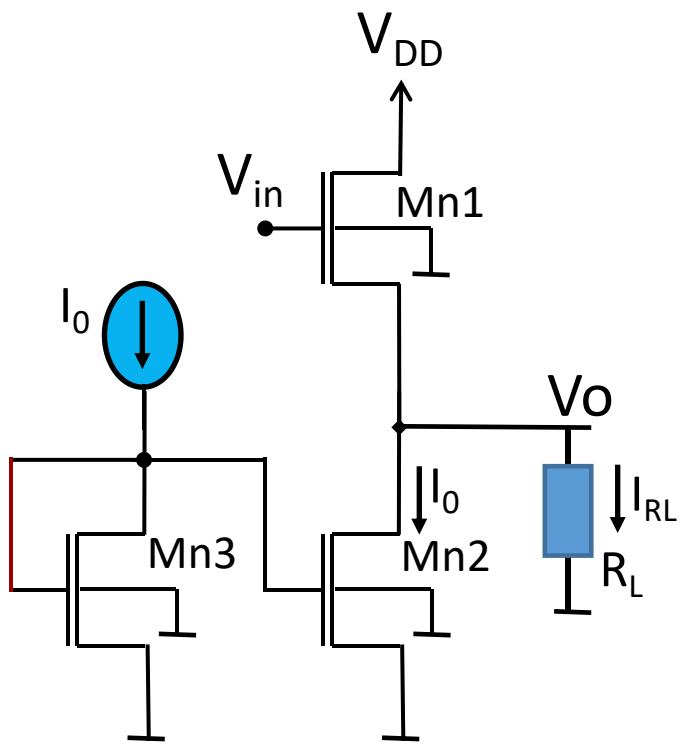




$$Z_{out} = \frac{1}{(g_{dn2} + g_{dn1} + g_{mb} + g_m)} \approx \frac{1}{g_{mb} + g_m)}$$

Essa impedancia pode ser feita pequena. Por exemplo, se tensão de overdrive em Mn1 for 0,2V e a corrente for de 4 mA, a impedancia de saída será inferor a 50 Ω

Exemplo: carga na saída (Mn3 = Mn2)



A corrente que passa pelo transistor Mn1 será

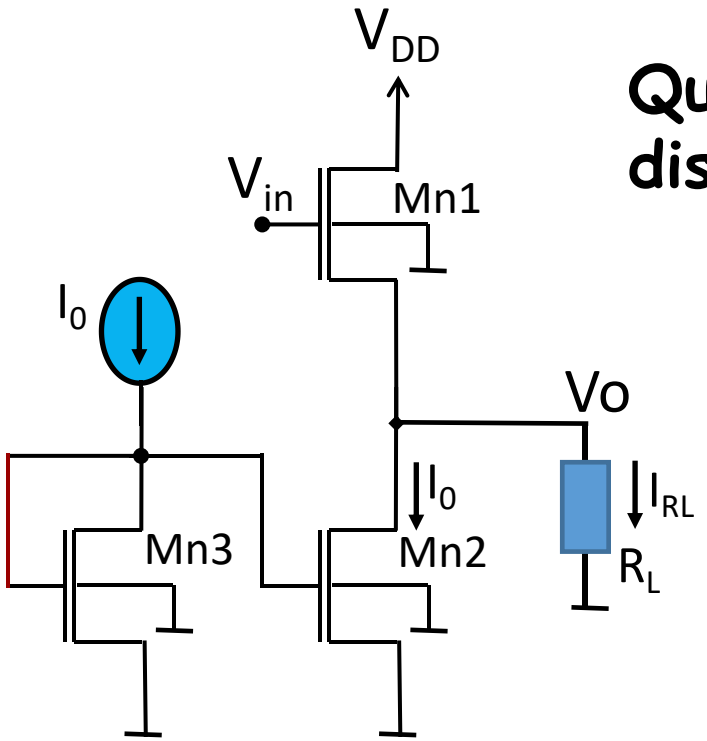
$$I_{D1} = I_0 + I_{RL}$$

A tensão de saida será (analise grandes sinais)

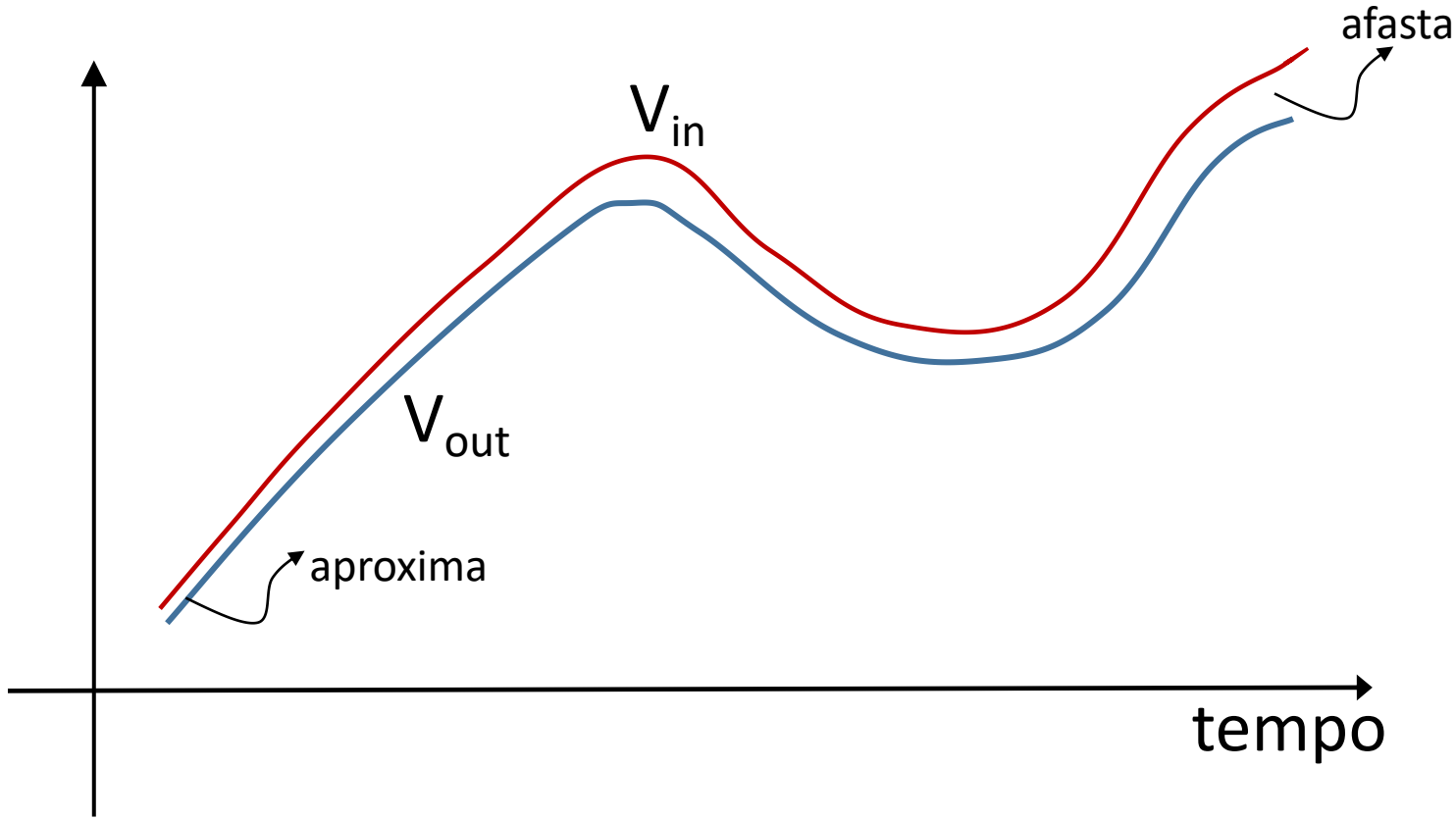
$$V_0 = V_{in} - V_{Tn} - \sqrt{\frac{2(I_0 + I_{RL})}{\mu_n C_{ox} \frac{W_{n1}}{L_{n1}}}}$$

Para não haver distorção na saída é importante que $I_{RL} << I_0$. Neste caso, o termo na raiz será praticamente constante

Exemplo (Mn3 = Mn2)



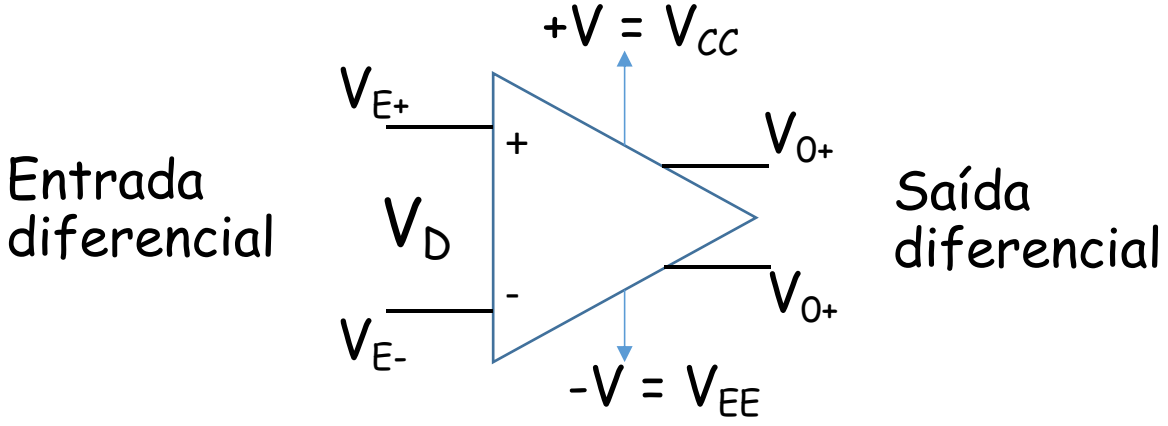
Quanto maior Vin, maior V_{out}, corrente I_{RL} e maior a distancia entre V_{In} e V_{out}



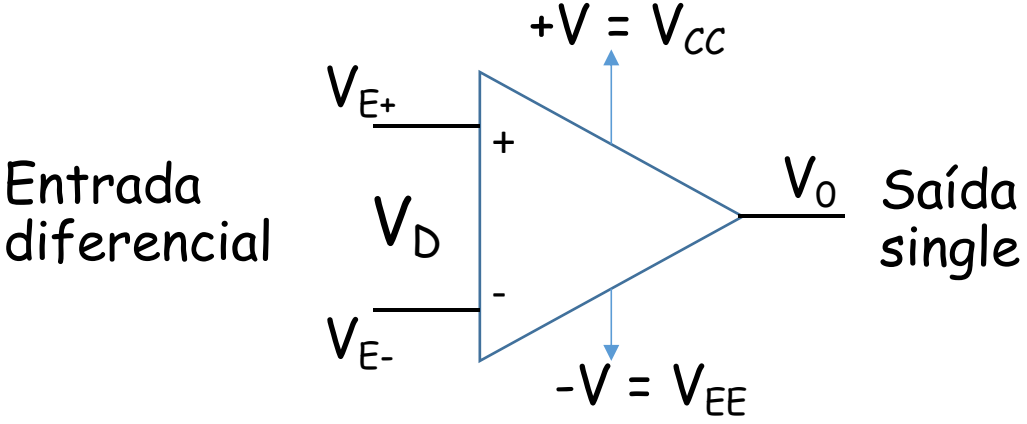
Par Diferencial

Uma nova estrutura de circuitos. Veremos agora tanto em bipolar como em MOS

Pares diferenciais aparecem na entrada de Amplificadores Operacionais



Saida Diferencial



Saida Single

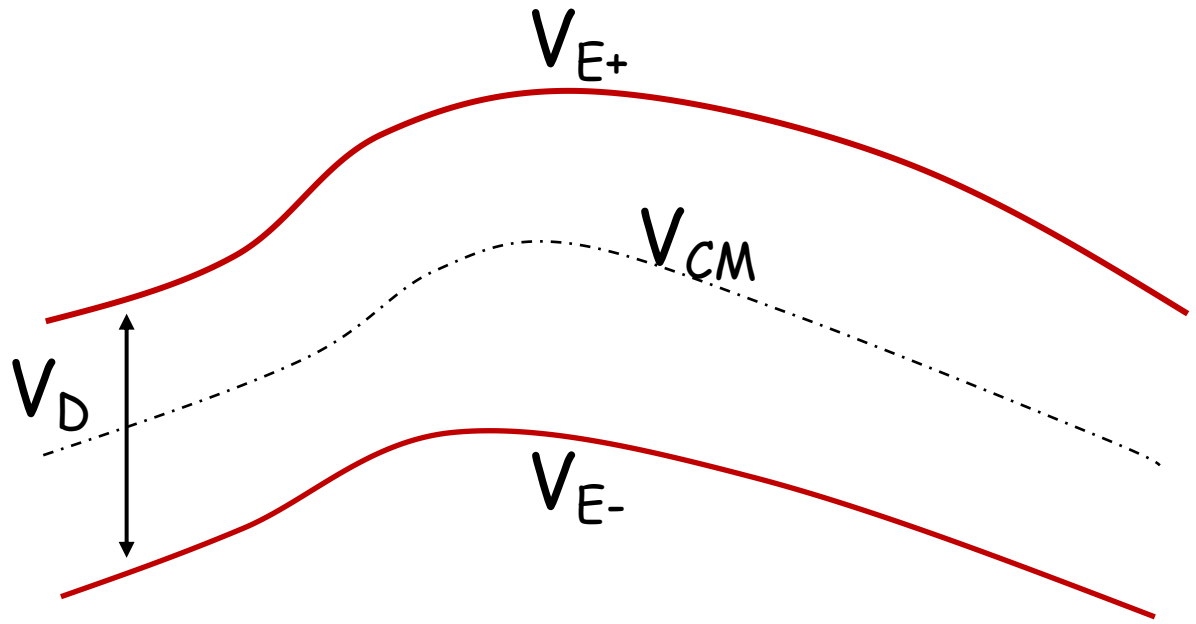
Operação do Amplificador Operacional
(duas entradas e uma saída)

$V_{CM} = (V_{E+} + V_{E-})/2$ V_{CM} = tensão de modo comum (commum mode)

$V_D = V_{E+} - V_{E-}$ V_D = tensão de diferencial

$V_{E+} = V_D/2 + V_{CM}$

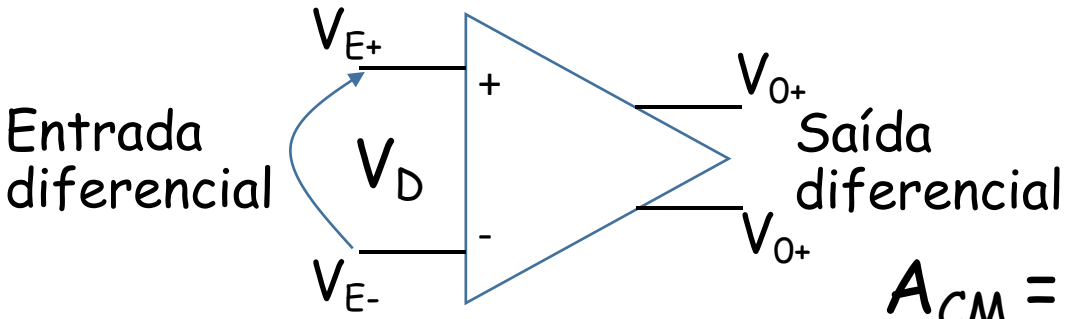
$V_{E-} = -V_D/2 + V_{CM}$



Par Diferencial

Definições

A_D = Ganho Diferencial = $\frac{V_{0+}-V_{0-}}{V_{E+}-V_{E-}} = \frac{V_{0+}-V_{0-}}{V_D}$



A_D = Ganho Dif. single = $\frac{V_0}{V_{E+}-V_{E-}} = \frac{V_0}{V_D}$

A_{CM} = Ganho de Modo Comum = $\frac{\Delta(V_{0+}+V_{0-})/2}{\Delta V_{CM}}$

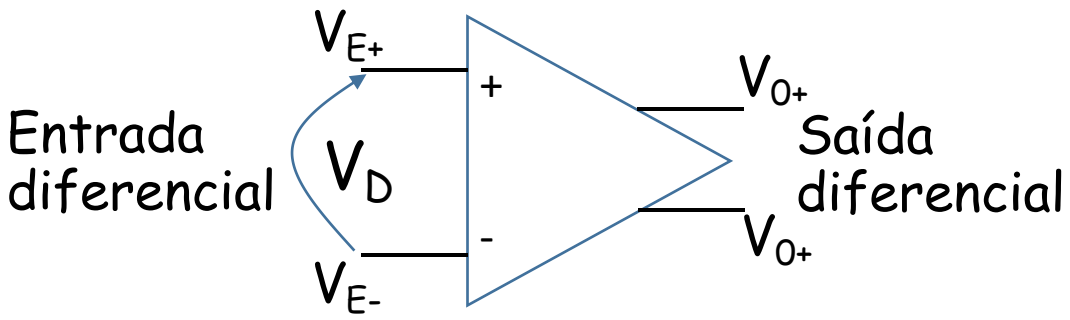
A_{CM} = Ganho CM single = $\frac{\Delta V_0}{\Delta V_{CM}}$

O que se deseja num AmpOp ou num par diferencial é

- ✓ $A_D \rightarrow \infty$, ou seja ganho diferencial grande
- ✓ $A_{CM} \rightarrow 0$, ou seja ganho de modo comum pequeno

Par Diferencial

Definições



$$A_D = \frac{V_{0+} - V_{0-}}{V_{E+} - V_{E-}} = \frac{V_{0+} - V_{0-}}{V_D}$$

$$A_{CM} = \frac{\Delta(V_{0+} + V_{0-})/2}{\Delta V_{CM}}$$

CMRR: Common Mode Rejection Rate

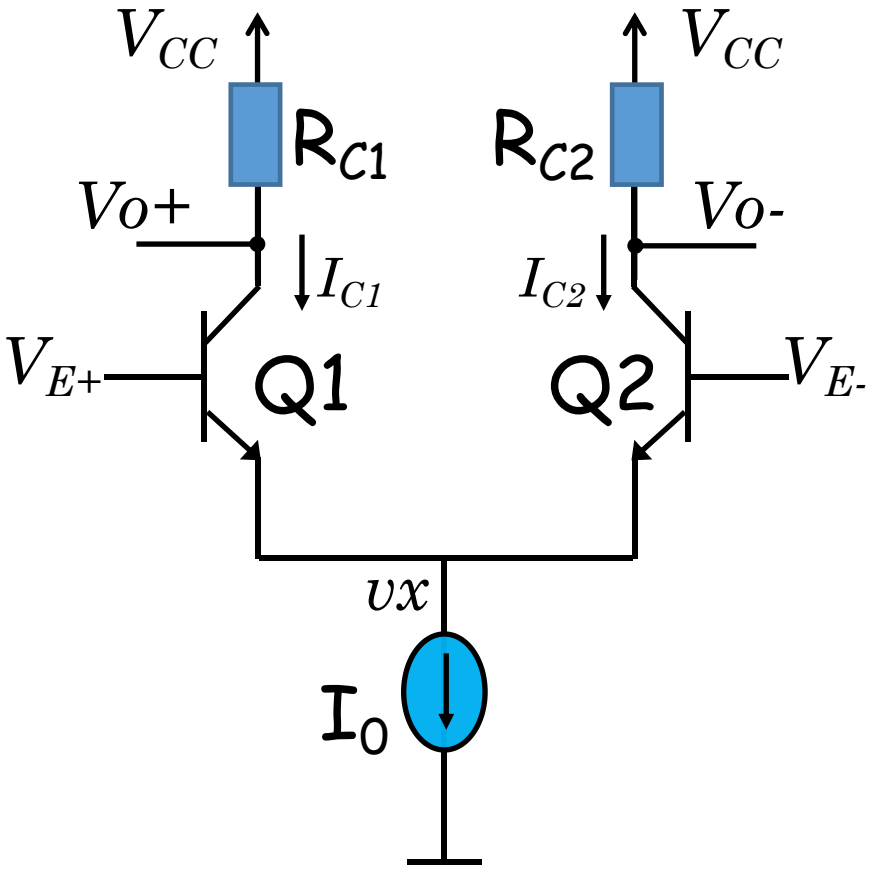
$$CMRR = \left| \frac{A_D}{A_{CM}} \right|$$

O CMRR costuma ser dado em dB

$$CMRR = 20log_{10} \left| \frac{A_D}{A_{CM}} \right|$$

valor desejável: acima de 60 dB

Par Diferencial Bipolar



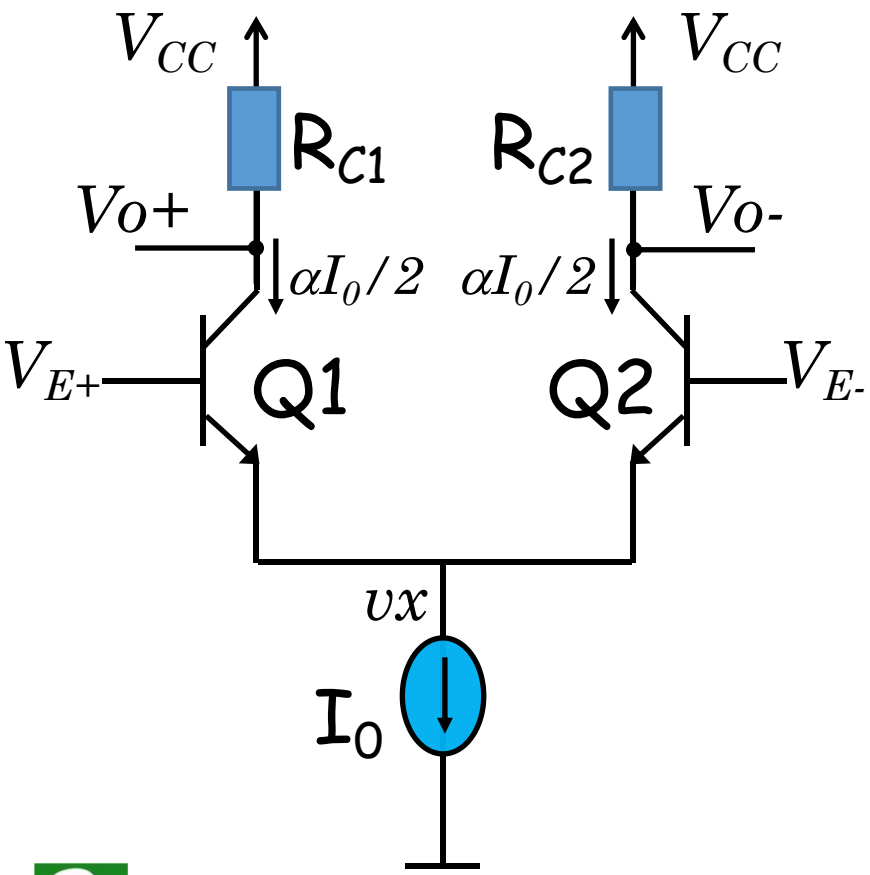
Para o correto funcionamento do par diferencial devemos ter:

- ✓ Q1 igual a Q2
- ✓ R_{C1} igual a R_{C2}

Vamos determinar como opera o par diferencial em situações simples

Par Diferencial Bipolar

1. $V_{E+}=V_{E-}=V_{CM}$



Por simetria podemos ver que:

- ✓ Metade da corrente I_0 vai para cada lado. Assim

$$I_{E1} = I_{E2} = I_0/2$$

- ✓ Como $I_C = \alpha I_E$

$$I_{C1} = I_{C2} = \alpha I_0/2$$

- ✓ Valores das transcondutancias

$$g_{m1} = g_{m2} = \alpha I_0/(2U_T)$$

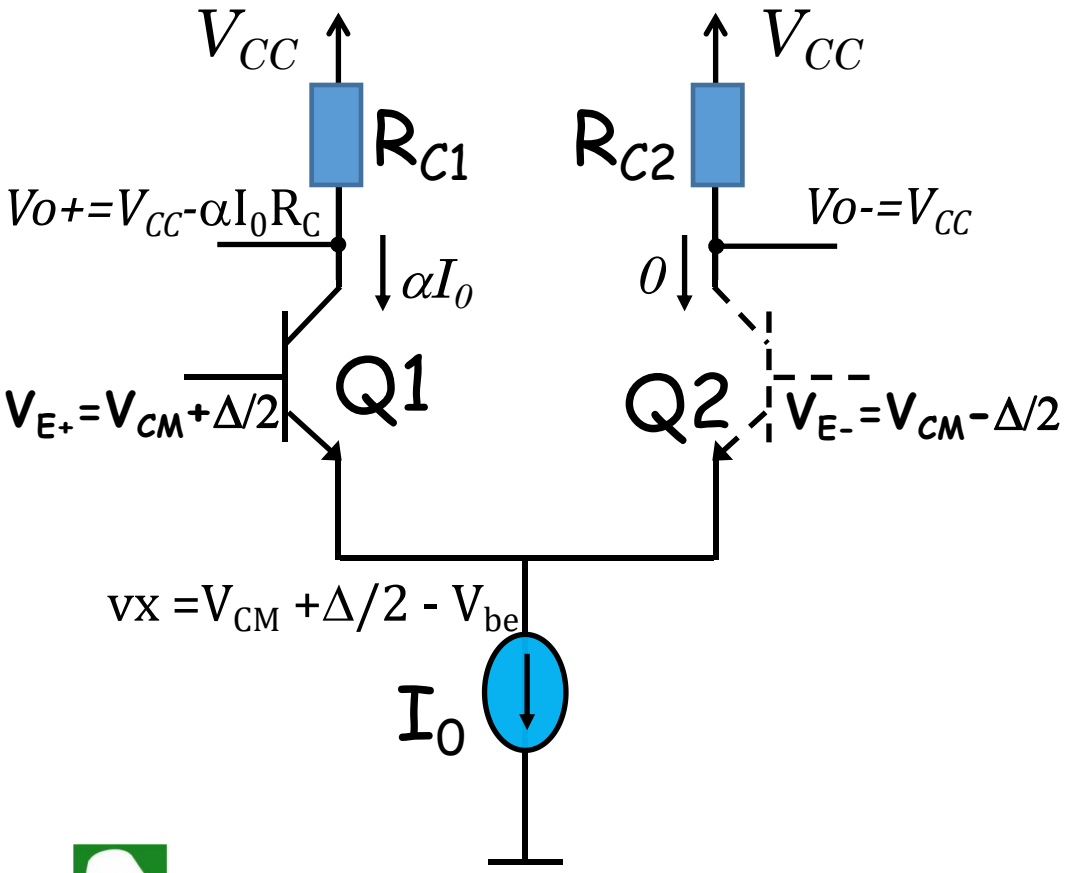
- ✓ Tensão na saída

$V_{O+} = V_{CC} - \alpha I_0 R_C/2$ e $V_{O-} = V_{CC} - \alpha I_0 R_C/2$

- ✓ $v_x = V_{CM} - V_{be}$

Par Diferencial Bipolar

1. $V_{E+}=V_{CM}+\Delta/2$ $V_{E-}=V_{CM}-\Delta/2$ Δ: valor grande



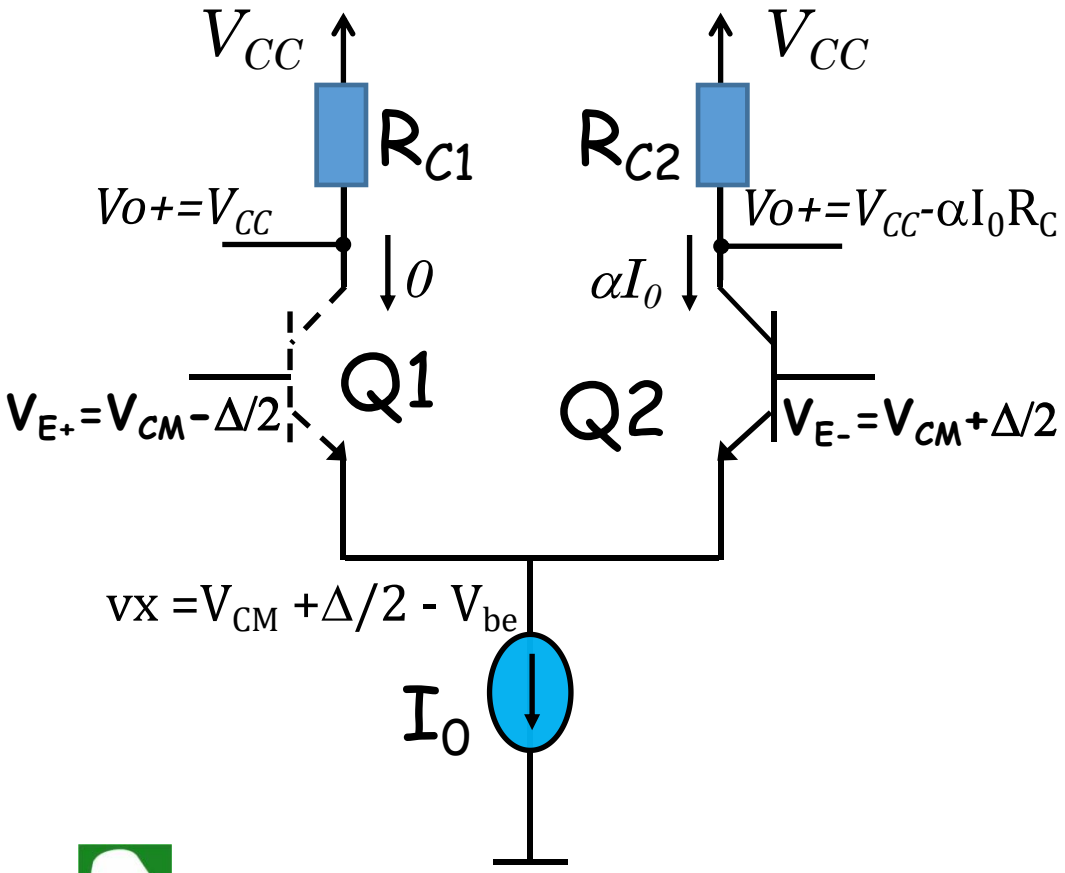
- ✓ Como Δ é grande o transistor Q1 conduz e o transistor Q2 corta

  $vx = V_{E+} - V_{be} = V_{CM} + \Delta/2 - V_{be}$
- ✓ Toda a corrente passa por Q1
- ✓ Tensão na saída

  $V_{O+} = V_{CC} - \alpha I_0 R_C$ e $V_{O-} = V_{CC}$
- ✓ $vx = V_{CM} + \Delta/2 - V_{be}$

Par Diferencial Bipolar

1. $V_{E+}=V_{CM}-\Delta/2$ $V_{E-}=V_{CM}+\Delta/2$ Δ: valor grande



- ✓ Como Δ é grande o transistor Q2 conduz e o transistor Q1 corta

  $$v_X = V_{E-} - V_{be} = V_{CM} + \Delta/2 - V_{be}$$

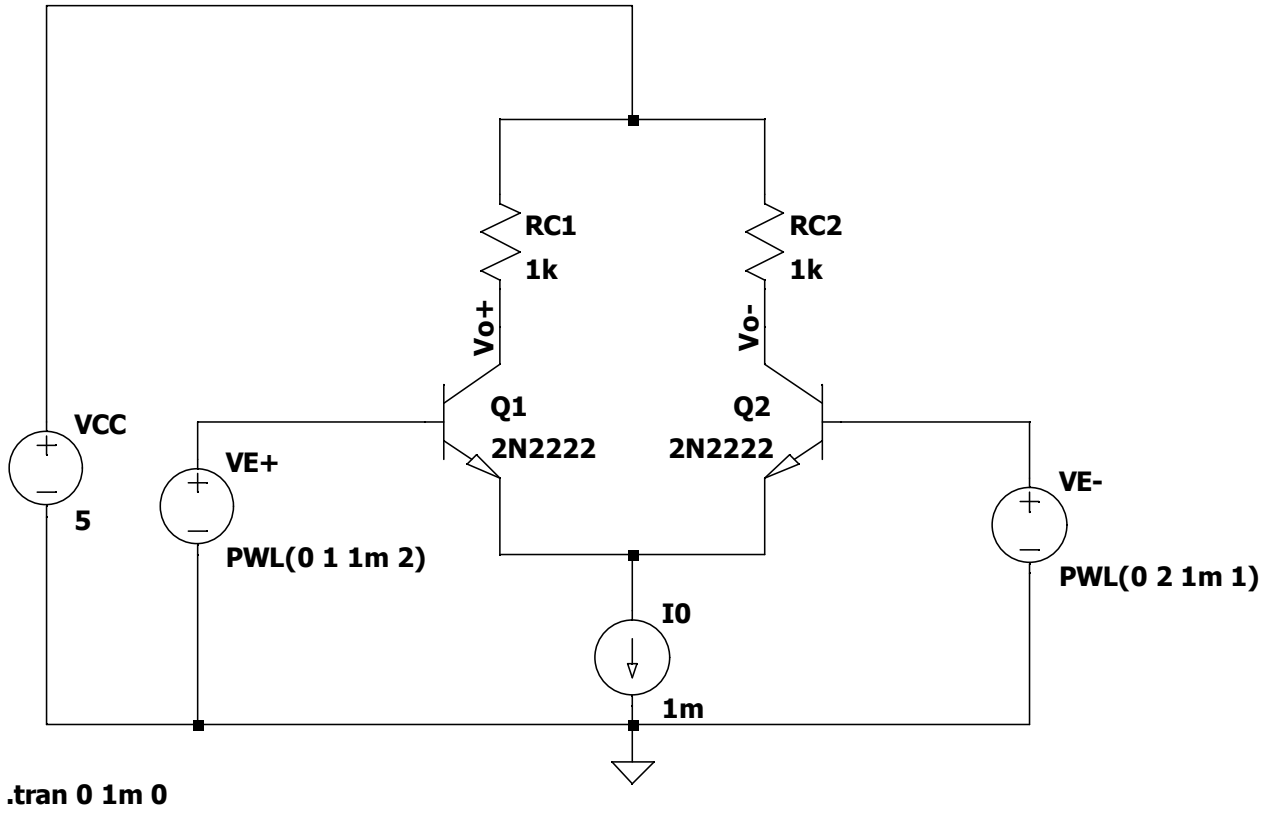
- ✓ Toda a corrente passa por Q1
- ✓ Tensão na saída

  $$V_{O+} = V_{CC} \quad e \quad V_{O-} = V_{CC} - \alpha I_0 R_C$$

- ✓ $v_X = V_{CM} + \Delta/2 - V_{be}$

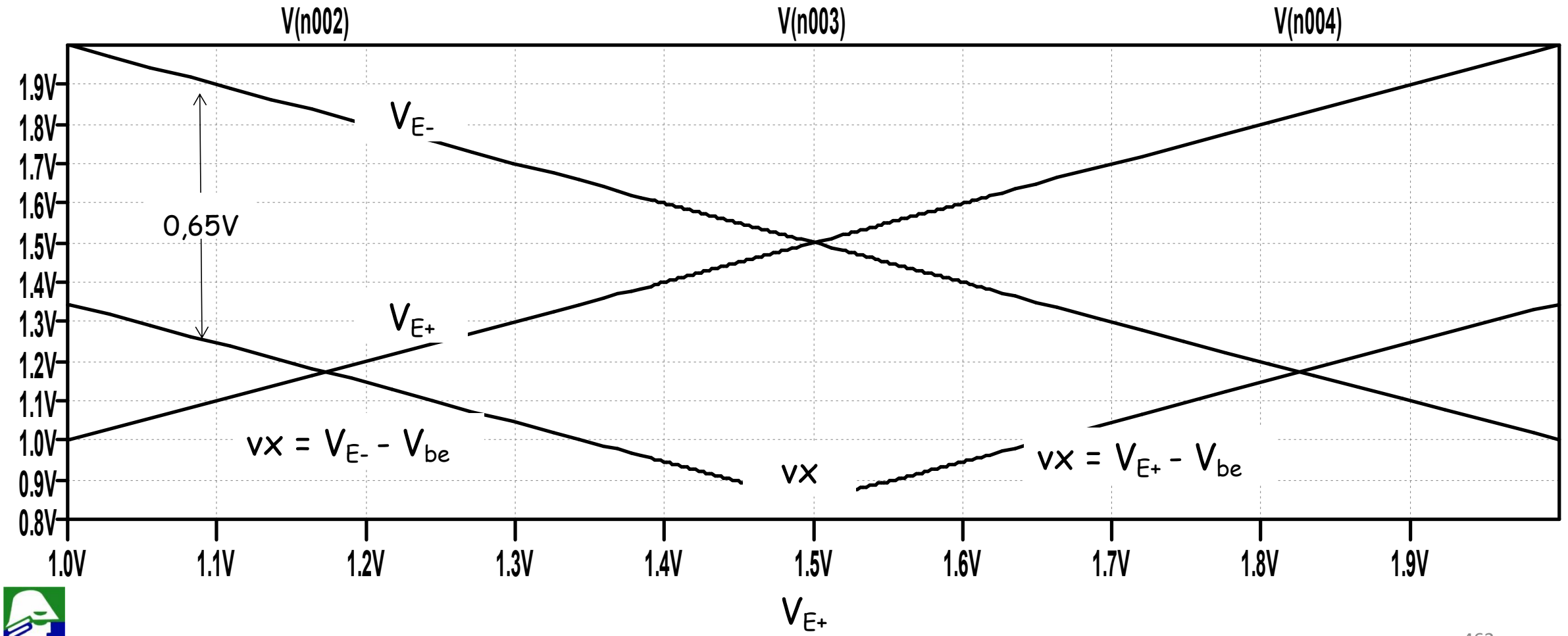
Par Diferencial Bipolar

Entradas: rampa de 1,0 V a 2,0V

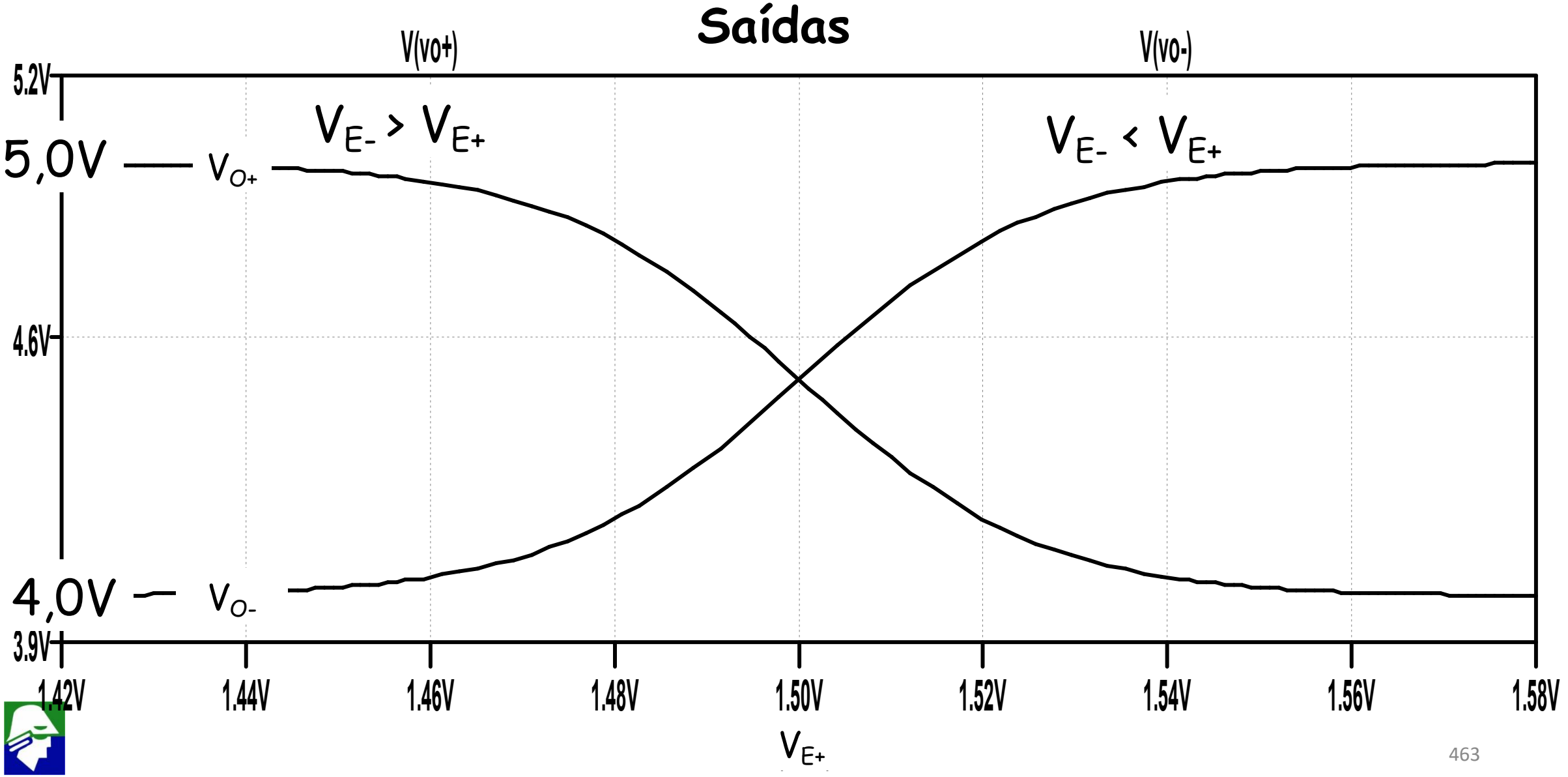


Par Diferencial Bipolar

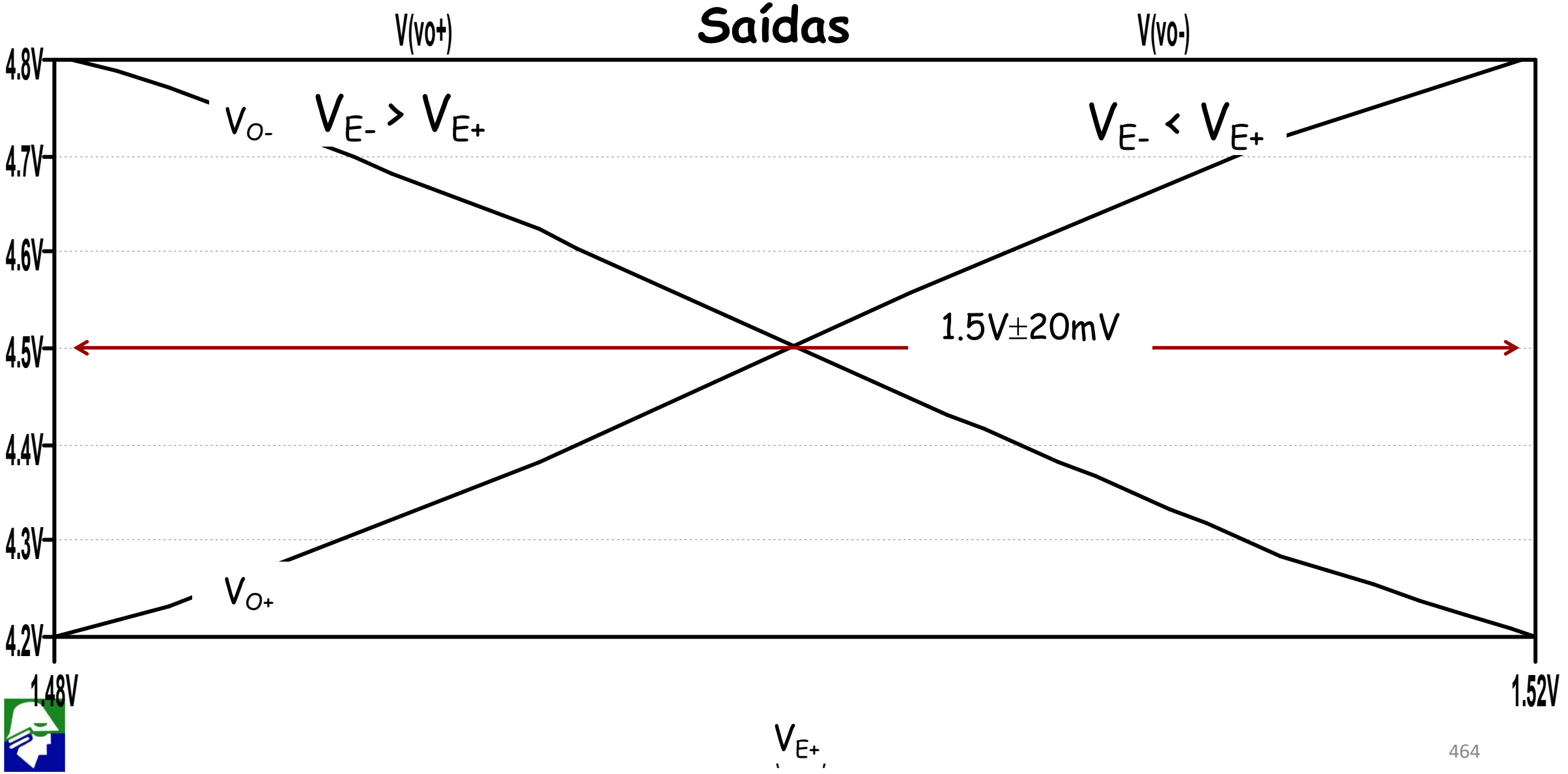
Entradas: rampa de 1,0 V a 2,0V



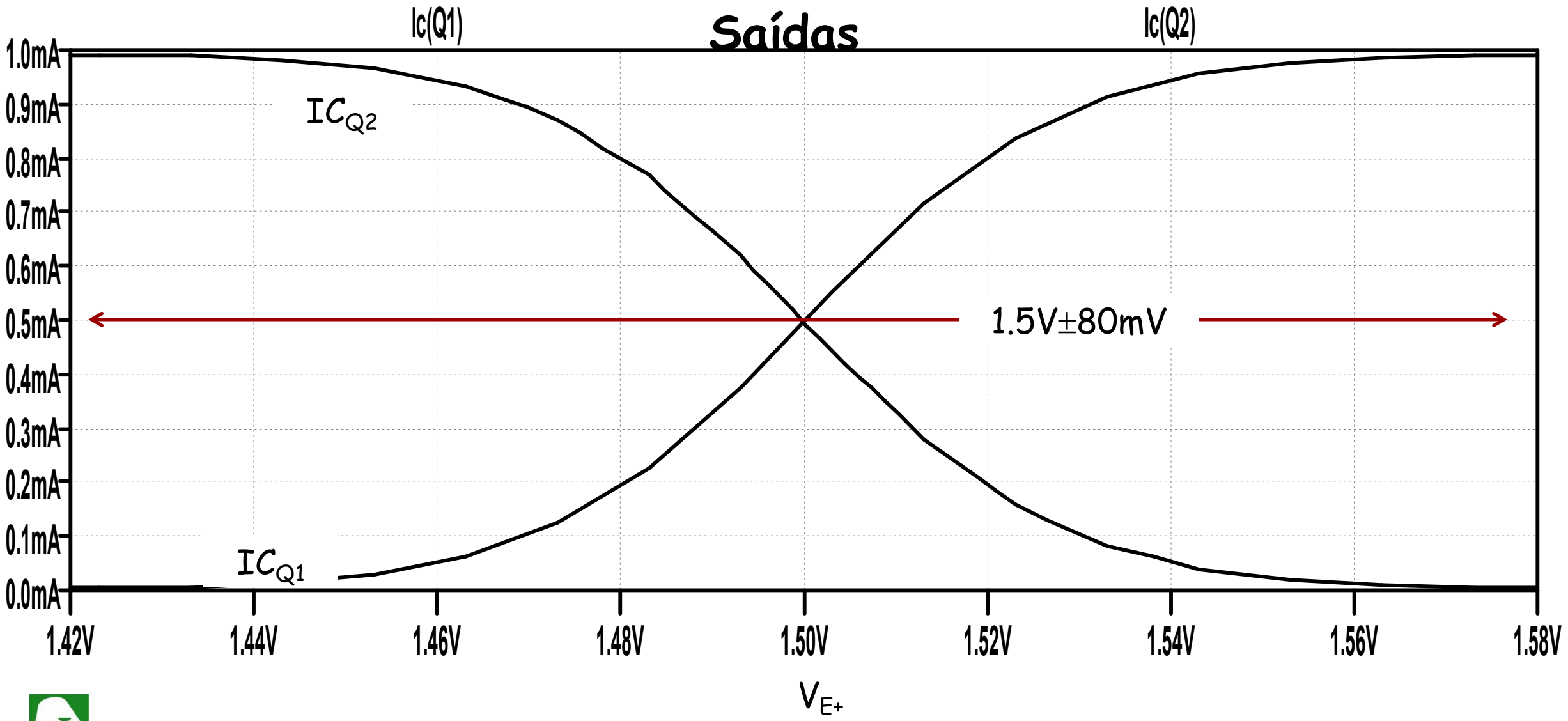
Par Diferencial Bipolar



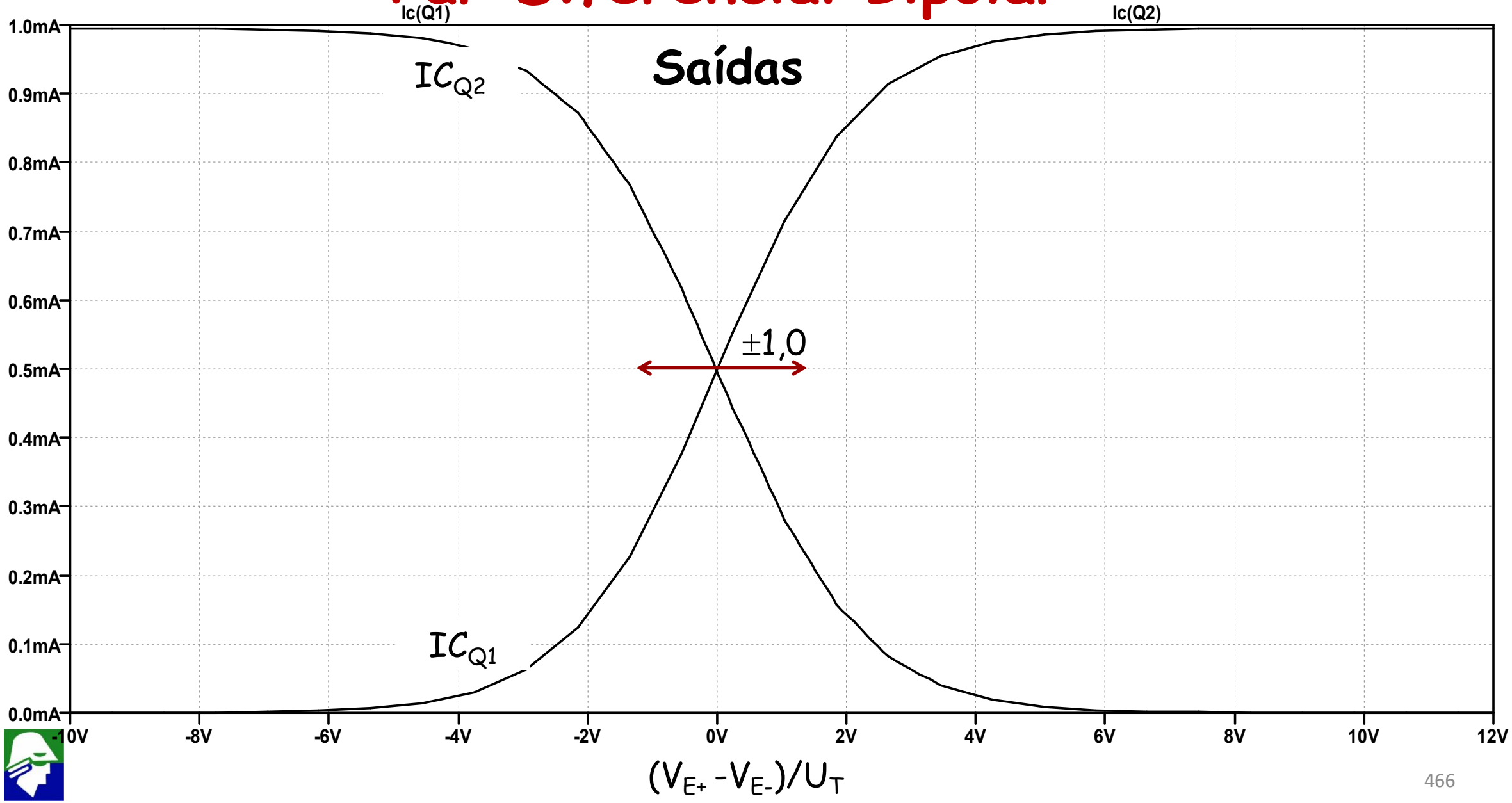
Par Diferencial Bipolar



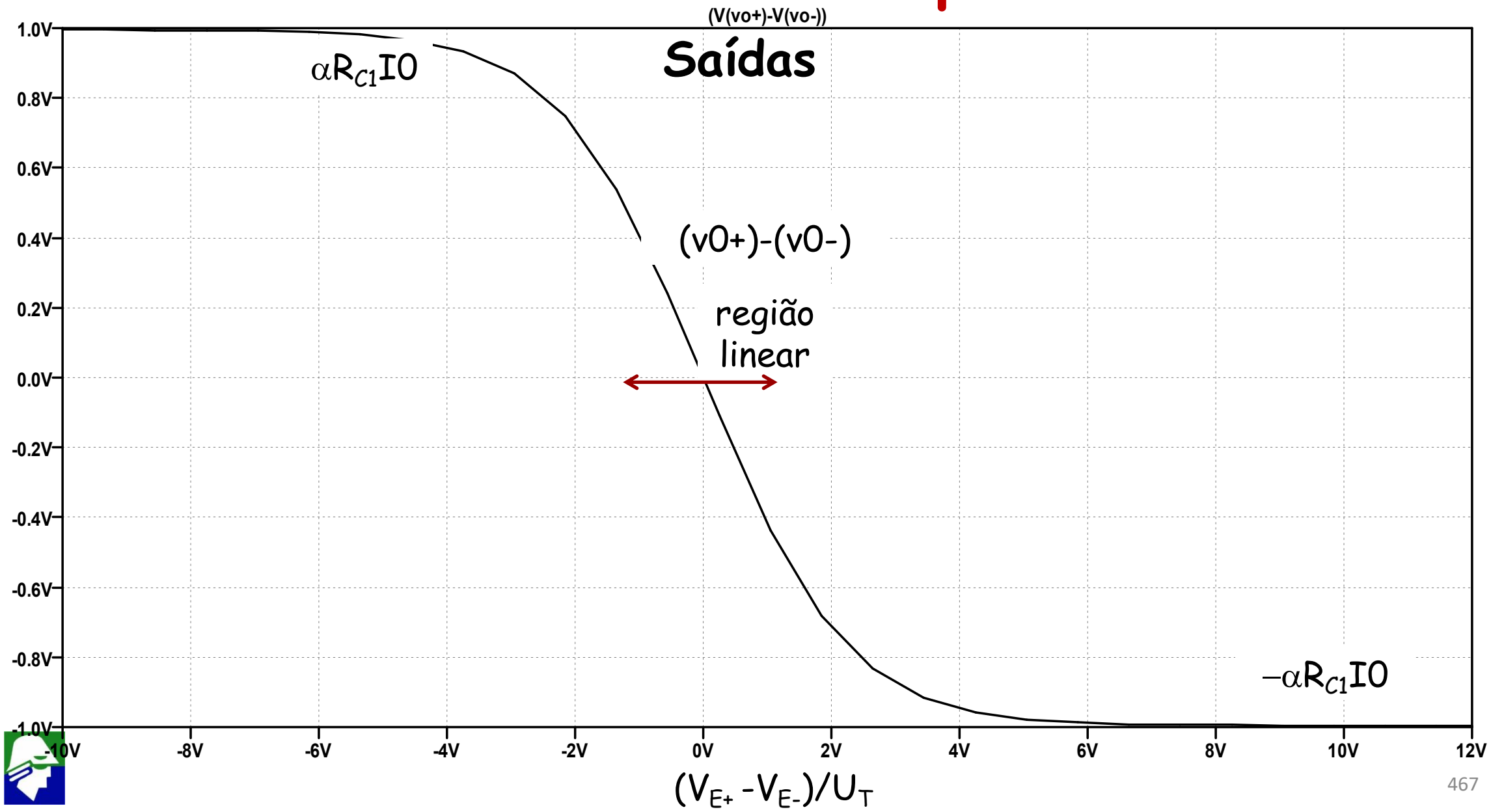
Par Diferencial Bipolar



Par Diferencial Bipolar



Par Diferencial Bipolar



Par Diferencial Bipolar

Vamos tentar entender a região de transição (não os pontos onde Δ seja grande). Consideranos Q1 = Q2

Temos que:

$$I_{E1} = \frac{I_S}{\alpha} exp(\frac{V_{be1}}{U_T}) = \frac{I_S}{\alpha} exp(\frac{V_{E+} - vx}{U_T})(1 + \frac{V_{0+x}}{V_{A1}})$$

$$I_{E2} = \frac{I_S}{\alpha} exp(\frac{V_{be2}}{U_T}) = \frac{I_S}{\alpha} exp(\frac{V_{E-} - vx}{U_T})(1 + \frac{V_{0+x}}{V_{A1}})$$

$$I_{E1} + I_{E2} = I_0$$

Observe que estamos desconsiderando o efeito Early. O resultado encontrado refletirá isso.

Par Diferencial Bipolar

Das equaçoes acima podemos encontrar

$$\frac{I_{E1}}{I_{E2}} = exp(\frac{V_{E+} - V_{E+}}{U_T}) = exp(\frac{V_D}{U_T})$$

$$\frac{I_0}{I_{E2}} = \frac{I_{E1} + I_{E2}}{I_{E2}} = 1 + \frac{I_{E1}}{I_{E2}}$$

E portanto

$$\frac{I_0}{I_{E2}} = 1 + \frac{I_{E1}}{I_{E2}} = 1 + exp(\frac{V_D}{U_T})$$

Par Diferencial Bipolar

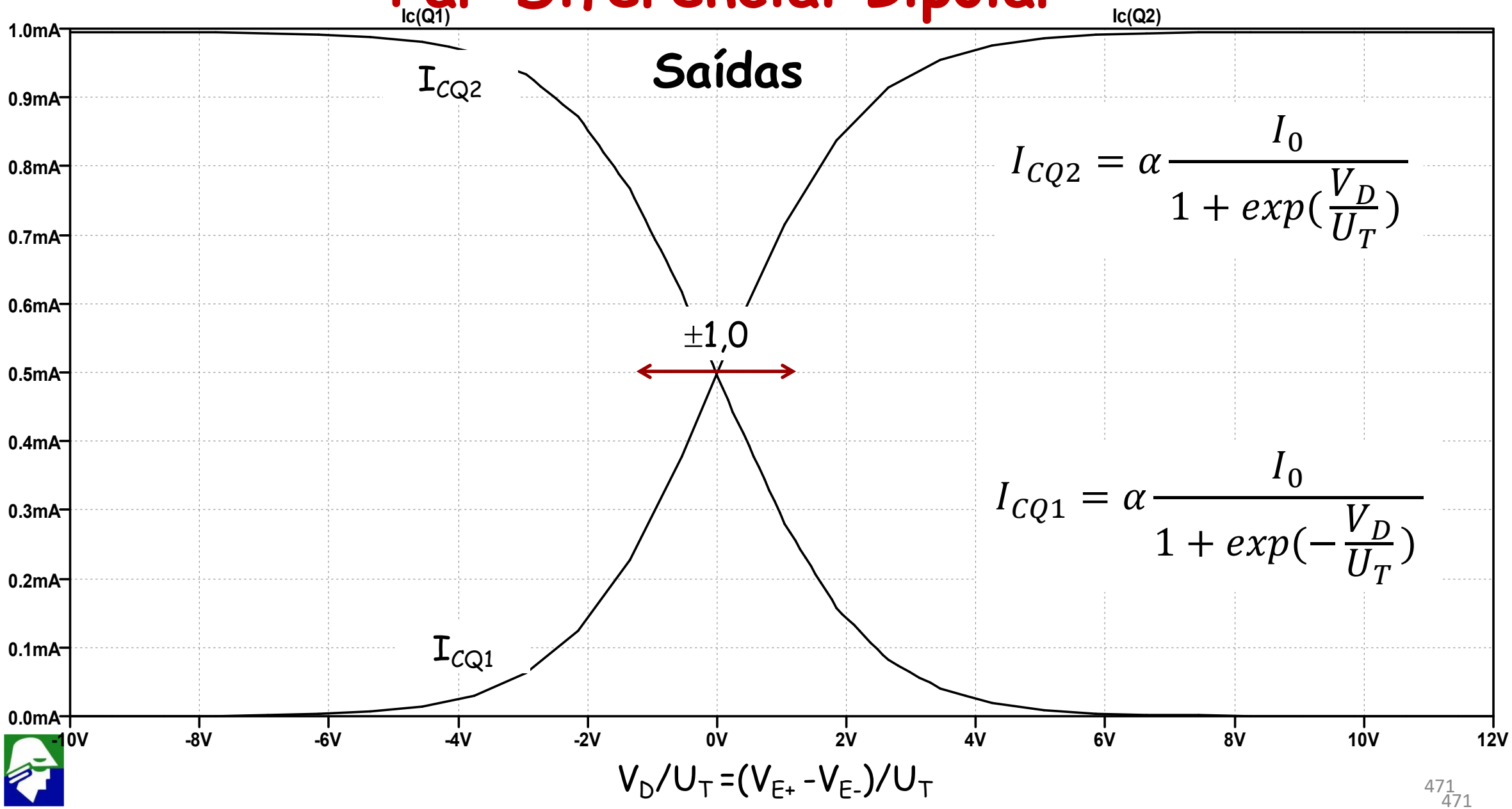
E enfim

$$I_{E2} = \frac{I_0}{1 + exp(\frac{V_D}{U_T})}$$

De forma equivalente

$$I_{E1} = \frac{I_0}{1 + exp(\frac{-V_D}{U_T})}$$

Par Diferencial Bipolar



Saídas

I_{CQ2}

I_{CQ1}

±1,0

$$I_{CQ2} = \alpha \frac{I_0}{1 + exp(\frac{V_D}{U_T})}$$

$$I_{CQ1} = \alpha \frac{I_0}{1 + exp(-\frac{V_D}{U_T})}$$

471

Par Diferencial Bipolar

Vamos considerar que V_D seja bem menor que U_T. Neste caso, podemos usar aproximações para $exp(\frac{V_D}{U_T})$. Para uma exponecial teremos

$$exp(x) = 1 + x + \frac{x^2}{2} + .. \approx 1 + x \quad \text{para } x(<<1)$$

$$exp(-x) = 1 - x + \frac{x^2}{2} + .. \approx 1 - x \quad \text{para } x(<<1)$$

Assim

$$I_{E1} = \frac{I_0}{1 + exp(\frac{-V_D}{U_T})} = \frac{exp(\frac{V_D}{2U_T})I_0}{exp(\frac{V_D}{2U_T}) + exp(\frac{-V_D}{2U_T})} = \frac{(1 + \frac{V_D}{2U_T})I_0}{1 + \frac{V_D}{2U_T} + 1 - \frac{V_D}{2U_T}} = \frac{I_0}{2}(1 + \frac{V_D}{2U_T})$$

Par Diferencial Bipolar

Por fim

$$I_{E1} = \frac{I_0}{2}\left(1 + \frac{V_D}{2U_T}\right) = \frac{I_0}{2} + \frac{I_0}{2U_T}\frac{V_D}{2}$$

De forma semelhante obtemos

$$I_{E2} = \frac{I_0}{2}\left(1 - \frac{V_D}{2U_T}\right) = \frac{I_0}{2} - \frac{I_0}{2U_T}\frac{V_D}{2}$$

O valor das correntes de coletor pode ser determinada a partir da corrente de emissor

$$I_{C1} = \alpha I_{E1} = \frac{\alpha I_0}{2} + \frac{\alpha I_0}{2U_T}\frac{V_D}{2}$$

$$I_{C2} = \alpha I_{E2} = \frac{\alpha I_0}{2} - \frac{\alpha I_0}{2U_T}\frac{V_D}{2}$$

Par Diferencial Bipolar

As tensoes de saída serão

$$V_{0+} = V_{CC} - R_{C1} I_{C1} = V_{CC} - \frac{R_{C1}\alpha I_0}{2} - \frac{R_{C1}\alpha I_0}{2U_T}\frac{V_D}{2}$$

$$V_{0-} = V_{CC} - R_{C2} I_{C2} = V_{CC} - \frac{R_{C2}\alpha I_0}{2} + \frac{R_{C2}\alpha I_0}{2U_T}\frac{V_D}{2}$$

Caso linearlizarmos o par diferencial em torno de $V_{E+}=V_{E-}$, temos que

- ✓ $I_{E1}=I_{E2}= I_0/2$
- ✓ $I_{C1}=I_{C2}= \alpha I_0/2$
- ✓ $g_{m1} = g_{m2} = \frac{\alpha I_0}{2U_T}$

Par Diferencial Bipolar

Resulta nas tensões de saida

$$V_{0+} = V_{CC} - \frac{R_{C1}\alpha I_0}{2} - \frac{R_{C1}\alpha I_0}{2U_T}\frac{V_D}{2} = V_{CC} - \frac{R_{C1}\alpha I_0}{2} - g_m R_{C1}\frac{V_D}{2}$$

$$V_{0-} = V_{CC} - \frac{R_{C2}\alpha I_0}{2} + \frac{R_{C2}\alpha I_0}{2U_T}\frac{V_D}{2} = V_{CC} - \frac{R_{C1}\alpha I_0}{2} + g_m R_{C2}\frac{V_D}{2}$$

As tensões na saída serão compostas por

- ✓ **componente DC:** $V_{CC} - \frac{R_{C1}\alpha I_0}{2}$
- ✓ **componentes peq. sinais:** $\pm g_m R_{C1}\frac{V_D}{2}$ (ganho de $g_m R_C$)

Par Diferencial Bipolar

O ganho diferencial do circuito será

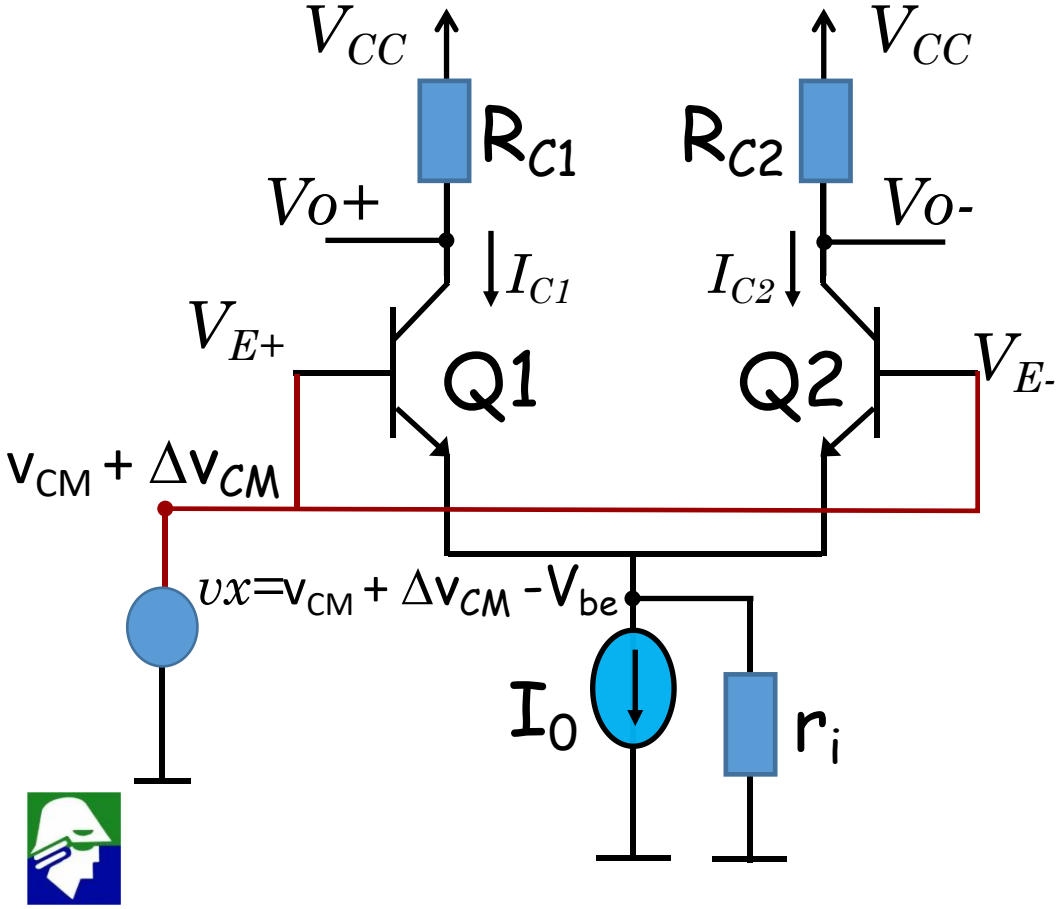
$$A_D = \frac{V_{0+} - V_{0-}}{V_{E+} - V_{E-}} = \frac{V_{0+} - V_{0-}}{V_D} = - g_m R_C$$

Esse ganho vale para entradas pequenas de forma que

- ✓ $\frac{V_D}{U_T} << 1$
- ✓ $exp(\frac{V_D}{U_T}) = 1 + \frac{V_D}{U_T} + \frac{\frac{V_D}{U_T}^2}{2} + .. \approx 1 + \frac{V_D}{U_T}$

Par Diferencial Bipolar

Podemos estimar também o ganho de modo comum. Para isso vamos considerar que a fonte de corrente não é ideal (caso contrario não havera ganho de modo comum)

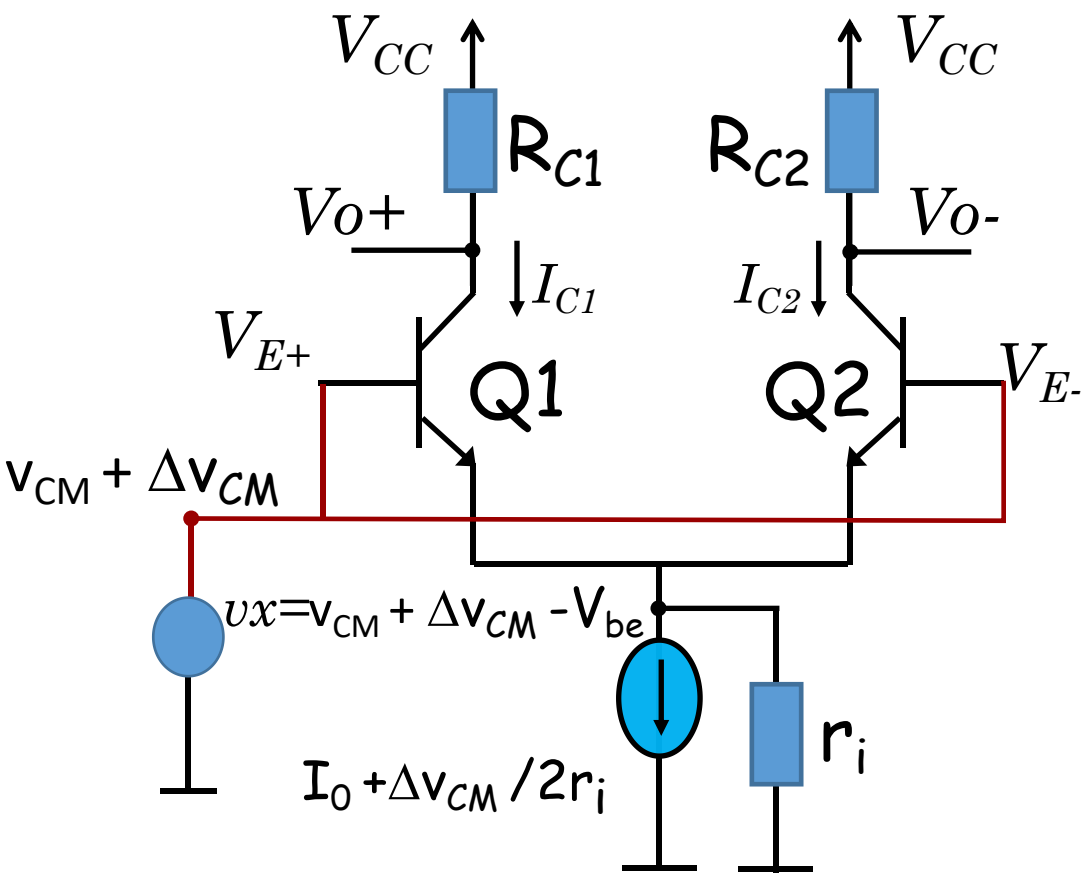


Suponha houve uma variação Δv_{CM} na tensão de modo comum. Isso causara uma igual variaçao em V_{E+}, V_{E-} e, o mais importante, em vx.

Quando vx varia de Δv_{CM} , a corrente que alimenta o par diferencial vai variar de $\Delta v_{CM} / r_i$.

Metade dessa corrente vai para cada transistor

Par Diferencial Bipolar



A variação da tensão na saida, $Vo+$ e $Vo-$, será então $-\alpha R_C \Delta v_{CM}/2r_i$.

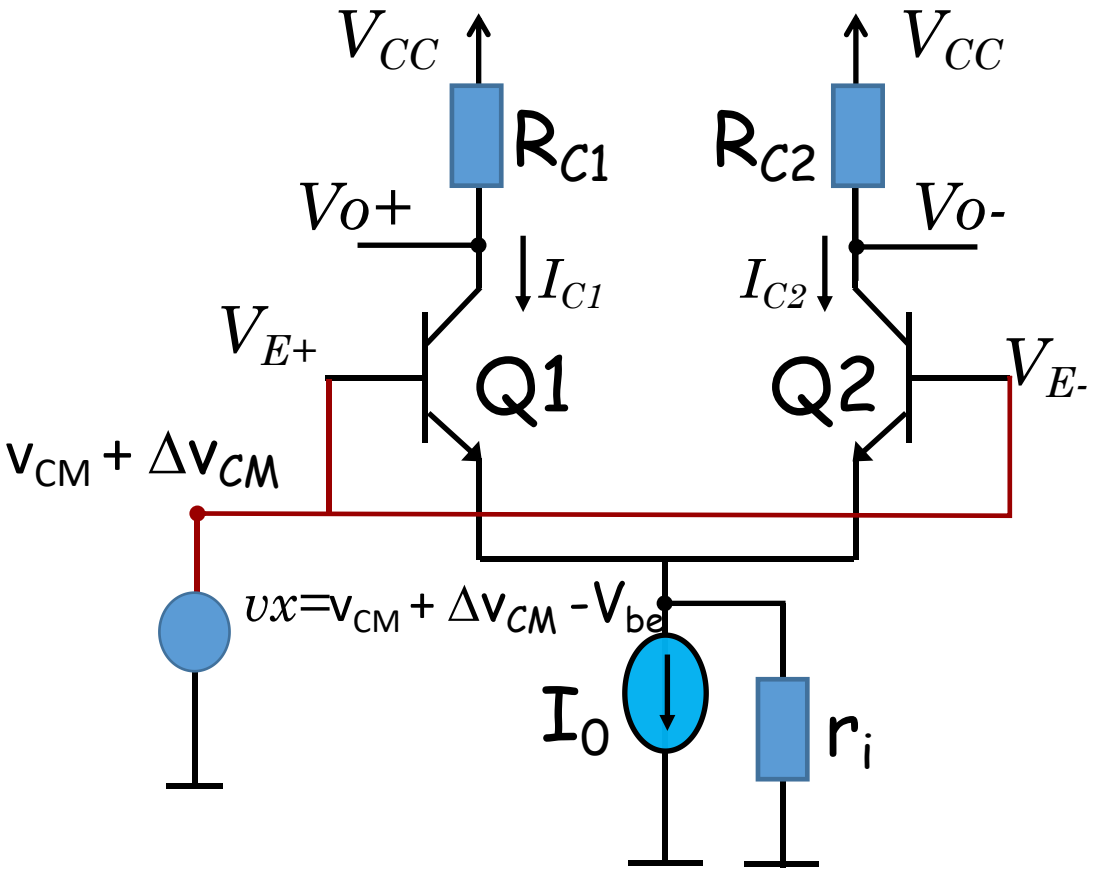
Assim, uma variação na tensão de modo comum de Δv_{CM} causa uma variação na saída de $R_C \alpha \Delta v_{CM}/2r_i$

Isso quer dizer que o ganho de modo comum será

$$A_{CM} = -\alpha R_C/2r_i \approx -R_C/2r_i$$

Par Diferencial Bipolar

Ganho de modo comum=A_{CM} = $-\alpha R_C/2r_i \approx -R_C/2r_i$

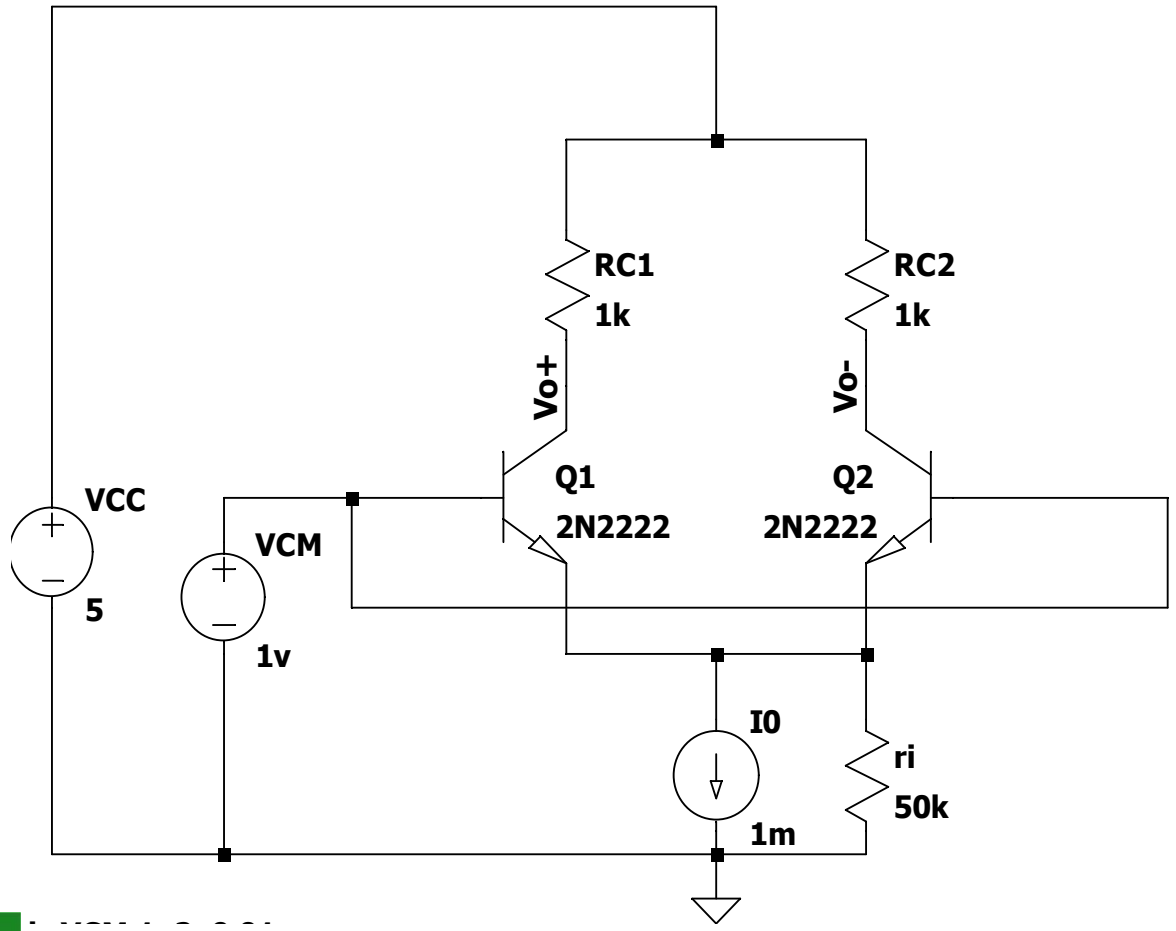


Observe que

- o ganho de modo comum depende do valor de r_i , ou seja, da impedancia da fonte de corrente
- a analise feita é aproximada pois não leva em conta a variaçoes de V_{be} com a corrente. No entanto, veremos que esssa aproximação nos leva perto do resultado final.

Par Diferencial Bipolar

Ganho de modo comum = $-\alpha R_C/2r_i \approx -R_C/2r_i$



Considerando α proximo de um, o ganho de modo comum do circuito deve estar proximo de

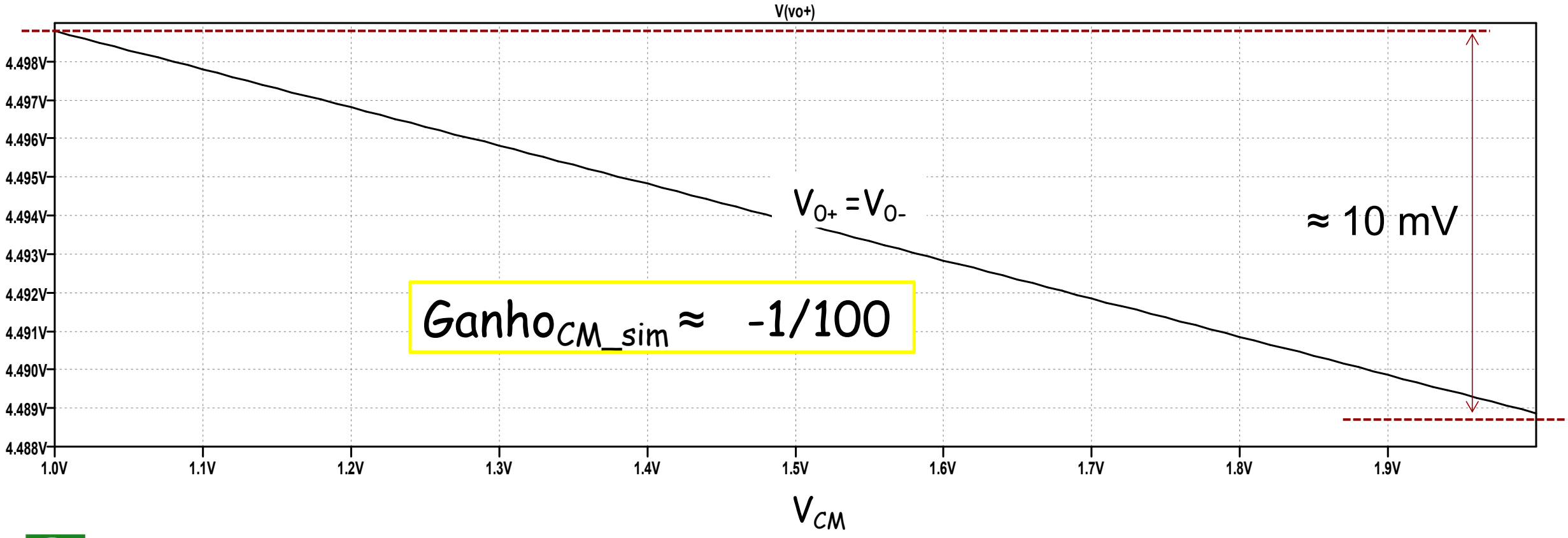
$Ganho_{CM} \approx -R_C/2r_i = -1k/(2.50k)$

$Ganho_{CM} \approx -1/100$

Par Diferencial Bipolar

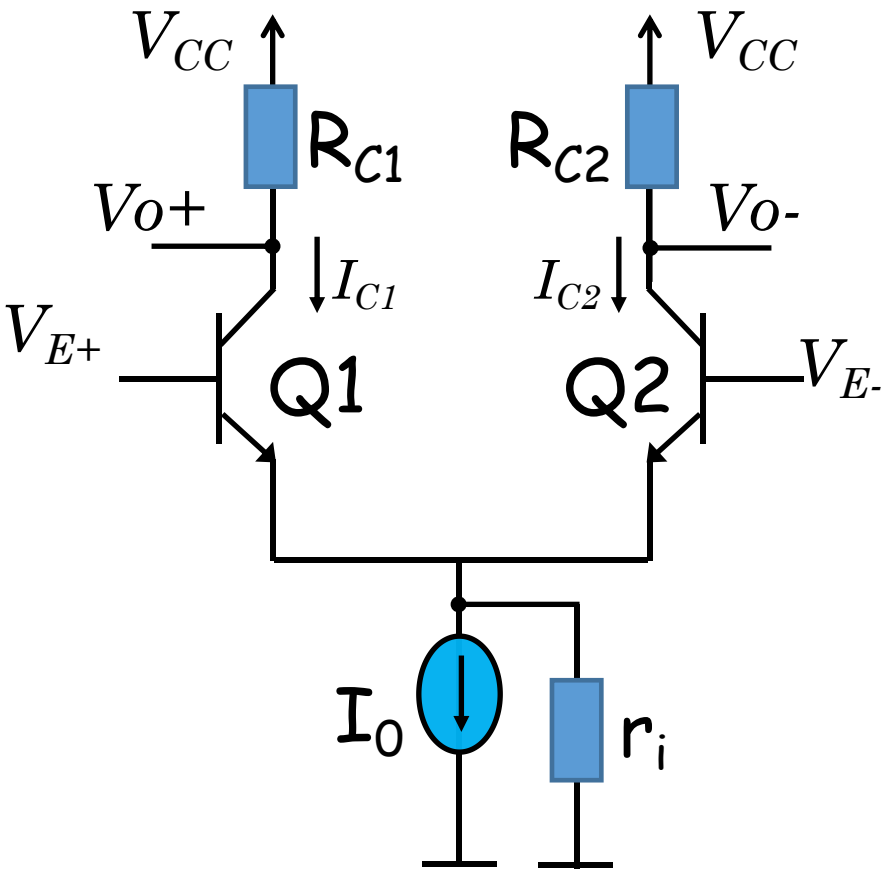
Resultado do circuito simulado

$Ganho_{CM_teo} = -1/100$



$Ganho_{CM_sim} \approx -1/100$

Par Diferencial Bipolar



Vamos analisar o circuito aplicando o modelo de pequenos sinais para determinar os ganhos diferencia e de modo comum. Ja sabemos o que esperar em termos de ganho diferencial e ganho de modo comum.

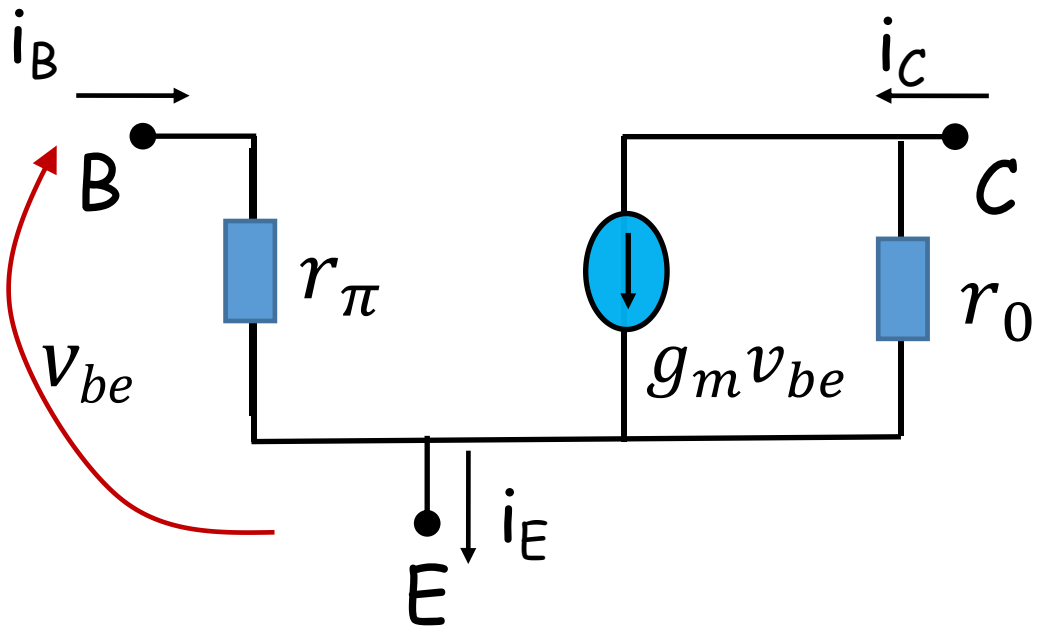
$$A_D = -g_m R_C$$

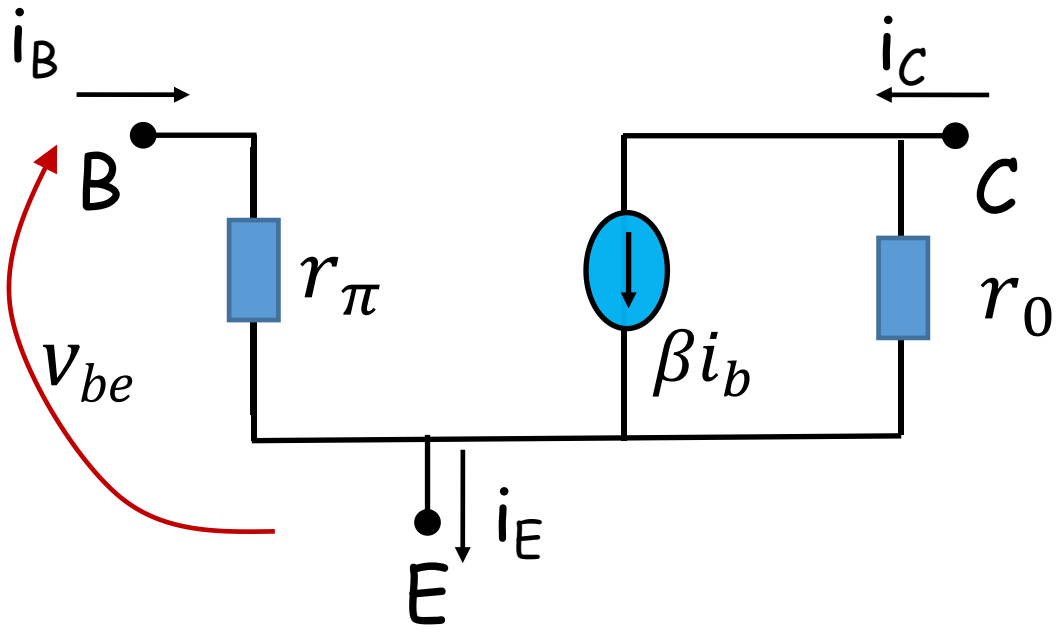
$$A_{CM} \approx -R_C/2r_i$$

Vamos manter o elemento r_i para podermos determinar o ganho de modo comum.

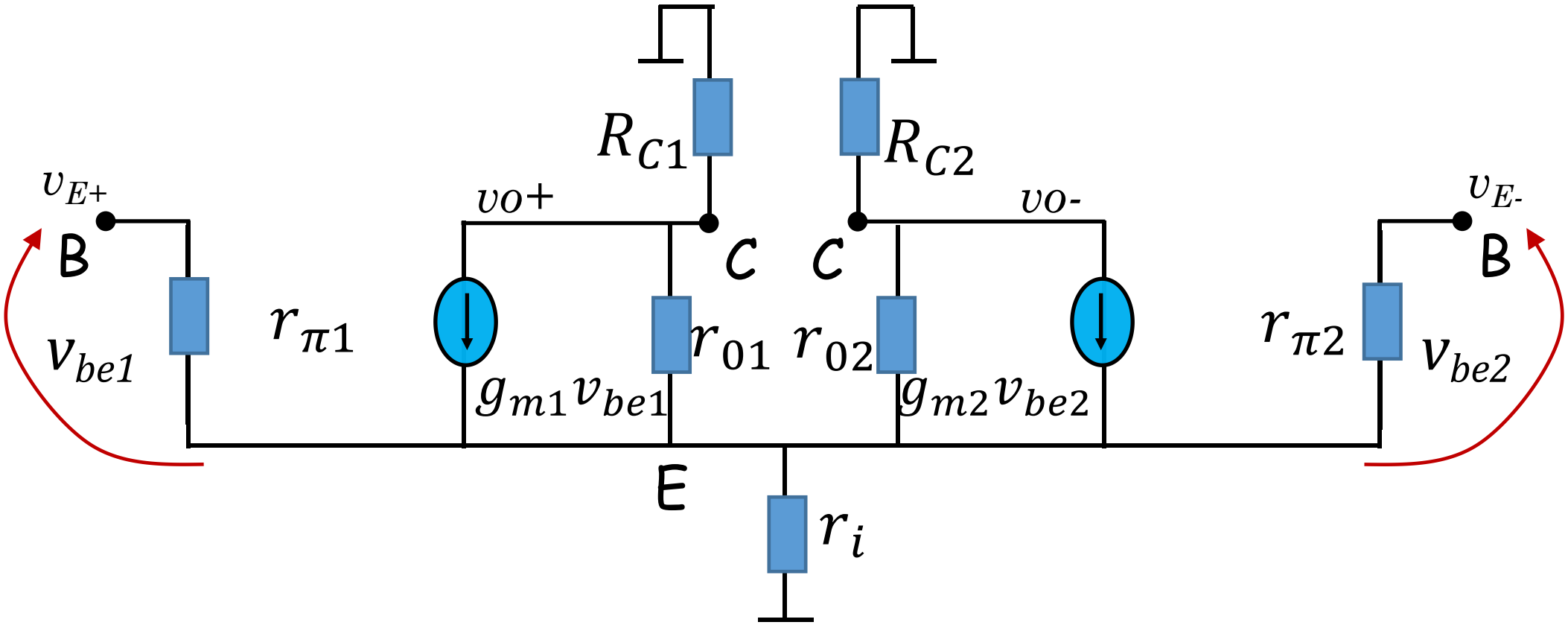
Modelo π hibrido

- $g_m = \frac{I_{C0}}{nU_T}$, $r_\pi = \frac{\beta}{g_m}$, $r_0 = \frac{I_{C0}}{V_A}$
- **Dois modelos de π hibrido**





Par Diferencial Bipolar



Circuito um pouco grande para analisar. Temos que agir de forma inteligente para conseguir fazer a analise com o menor trabalho possivel

Par Diferencial Bipolar

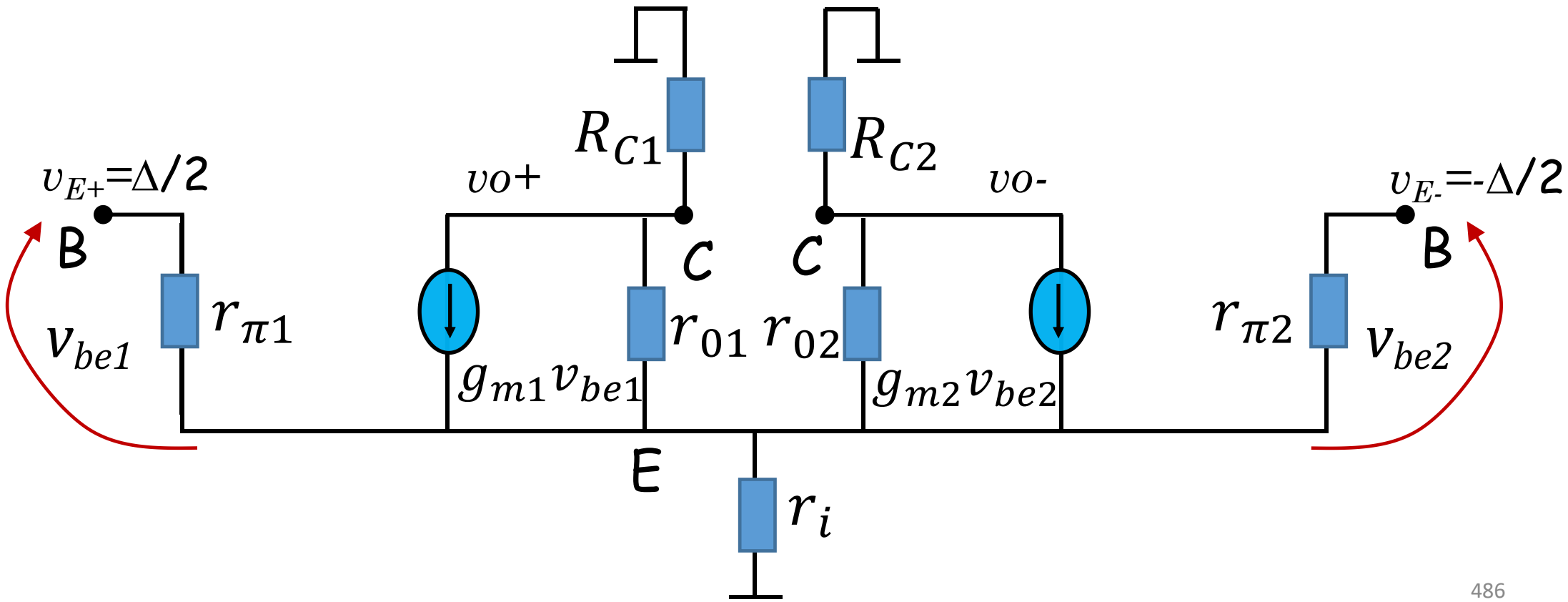
Técnicas aplicadas para simplificar a analise:

- ✓ aplicar o principio de superposicao que vale para sistemas lineares (analisamos o circuito para varias entradas separadamente e, entao, somamos as respostas)
- ✓ analisar separadamente os casos de entrada diferencial e entrada de modo comum
- ✓ levar em consideração as simetrias do circuito

Par Diferencial Bipolar

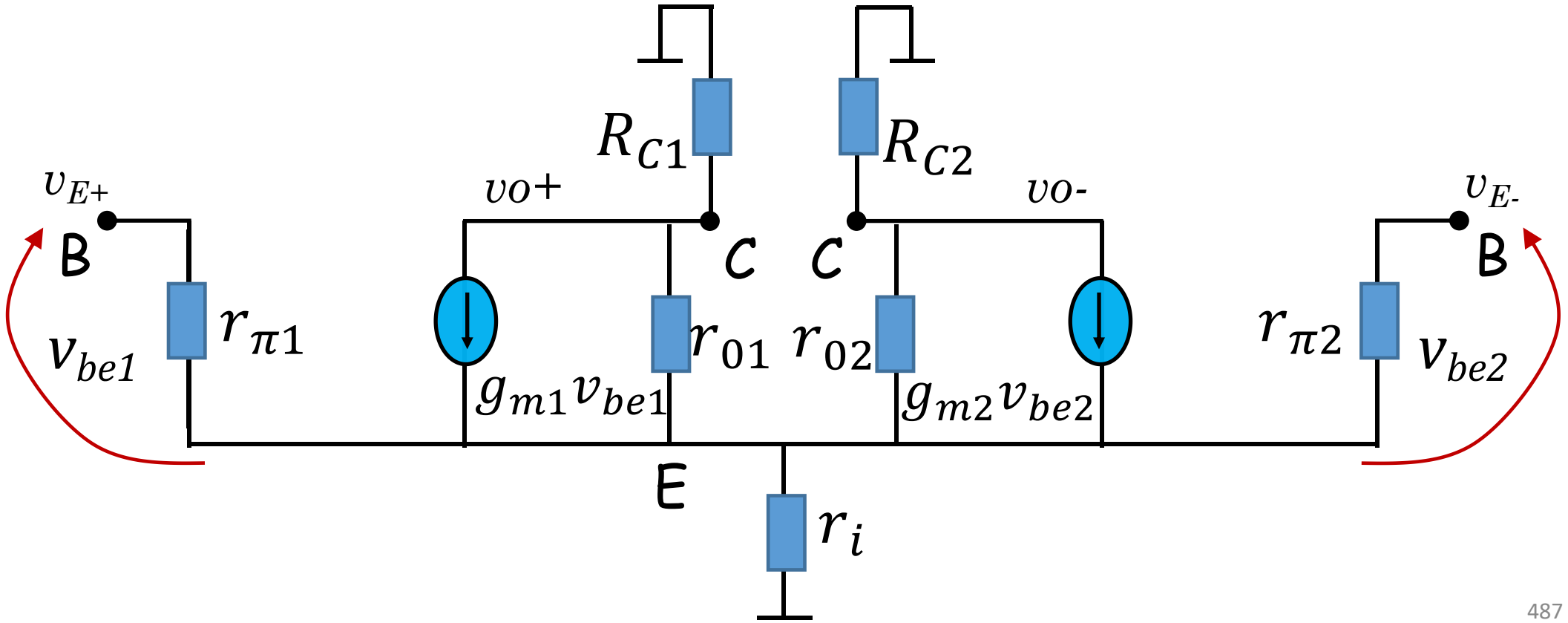
De inicio vamos analisar o comportamento do circuito para uma entrada diferencial. Neste caso

$v_{E+} = \Delta/2$ e $v_{E-} = -\Delta/2$



Em vista do teorema da superposicao, podemos, para o caso diferencial dividir o problema em dois

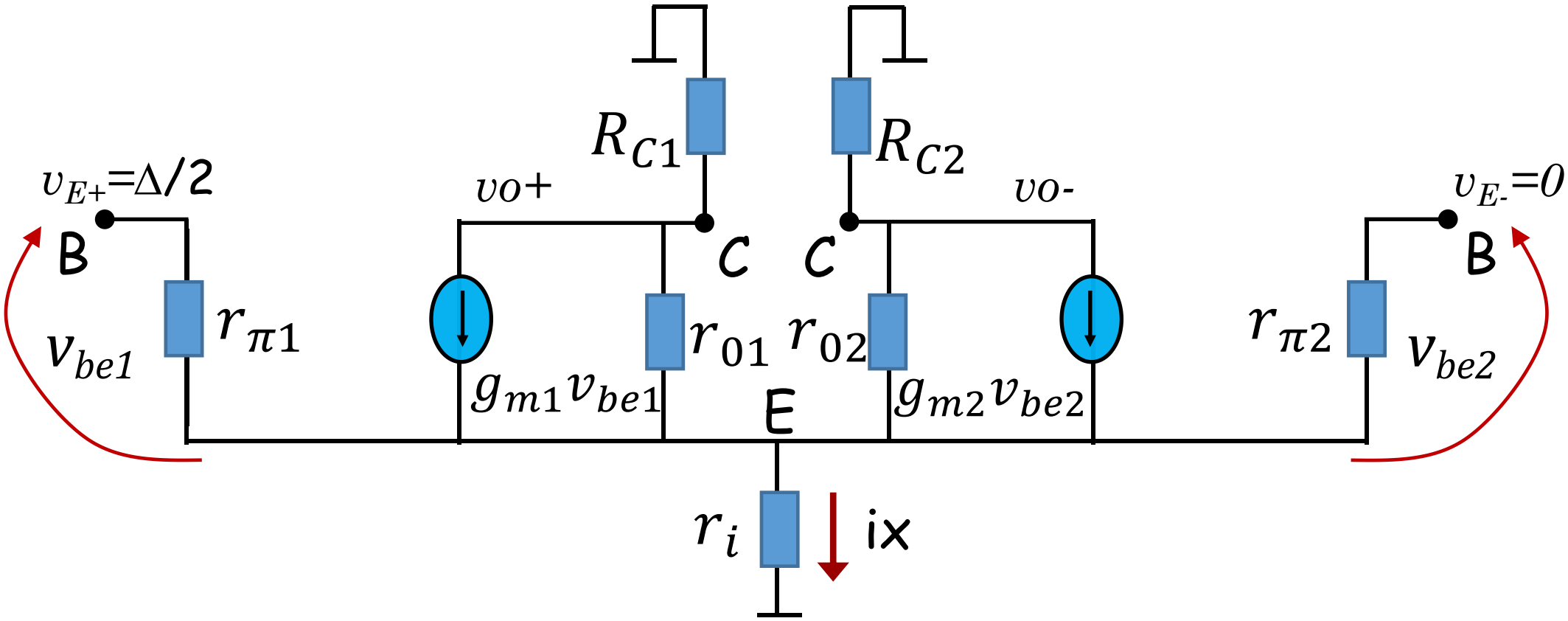
1. $v_{E+} = \Delta/2$ e $v_{E-} = 0$
2. $v_{E+} = 0$ e $v_{E-} = -\Delta/2$



Par Diferencial Bipolar

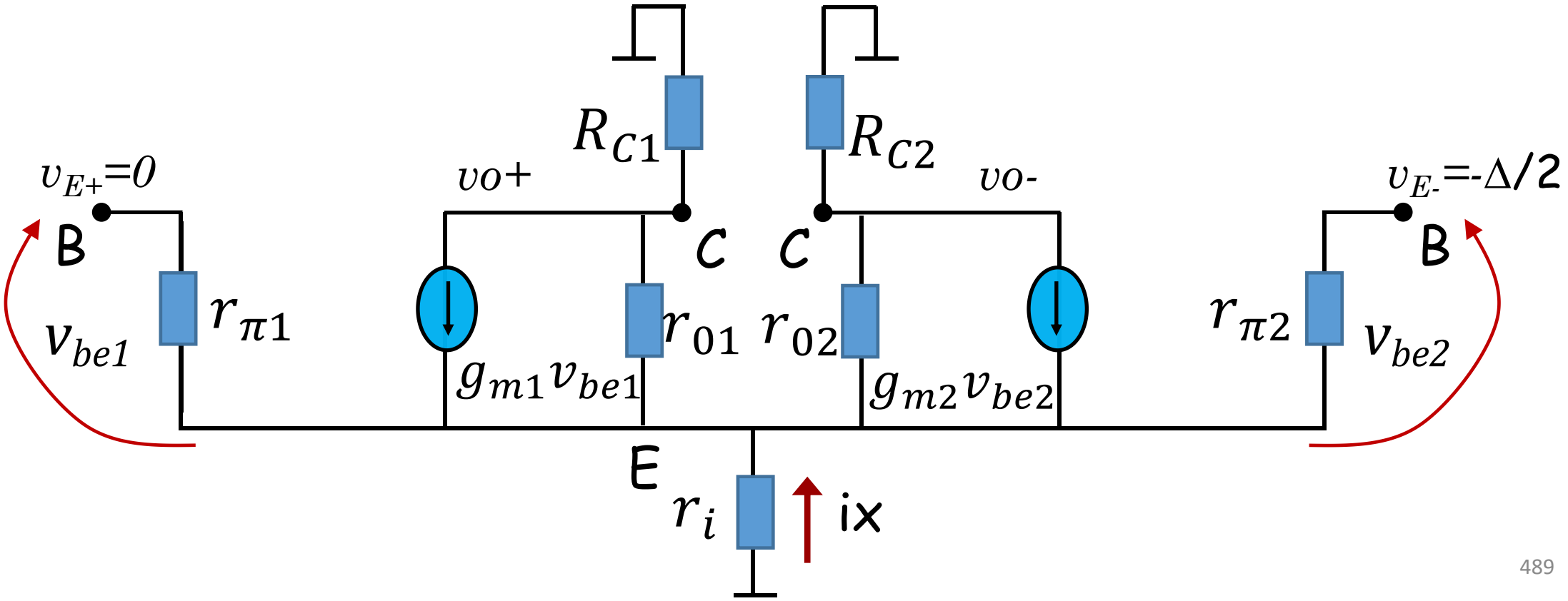
1. $v_{E+} = \Delta/2$ e $v_{E-} = 0$

Vamos considerar que a corrente encontrada em *ri* seja ix



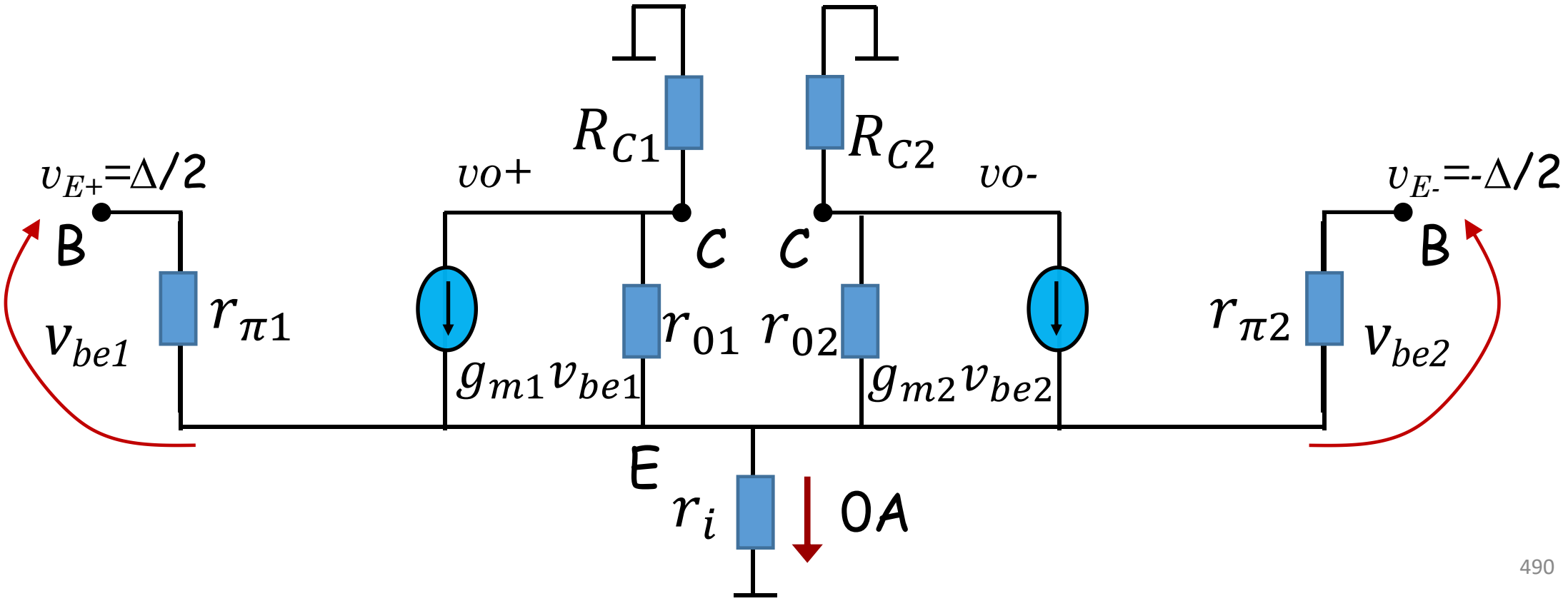
Par Diferencial Bipolar

Para a outra entrada do caso diferencial, $v_{E+} = 0$ e $v_{E-} = -\Delta/2$, deveremos então encontrar que a corrente em *ri* é -ix (devemos considerar aqui que $R_{C1} = R_{C2}$ e que Q1= Q2)



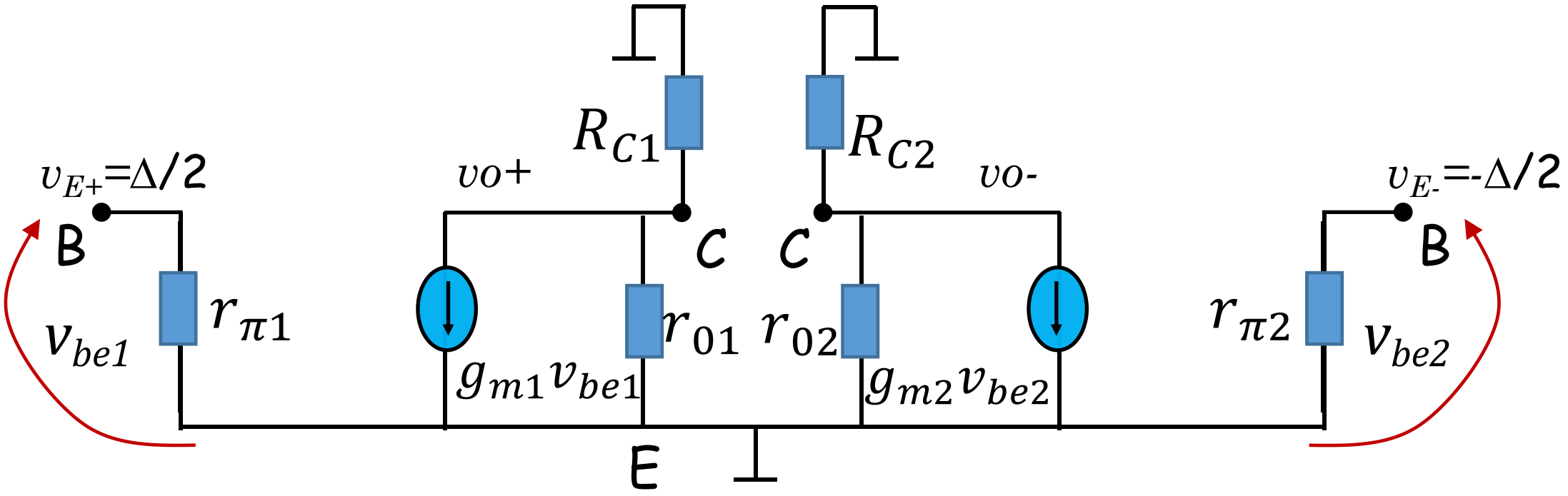
Par Diferencial Bipolar

Concluimos que, para o caso de entrada diferencial, a corrente total em *ri* será zero e que, portanto, a tensão no nó E deve ser zero.



Par Diferencial Bipolar

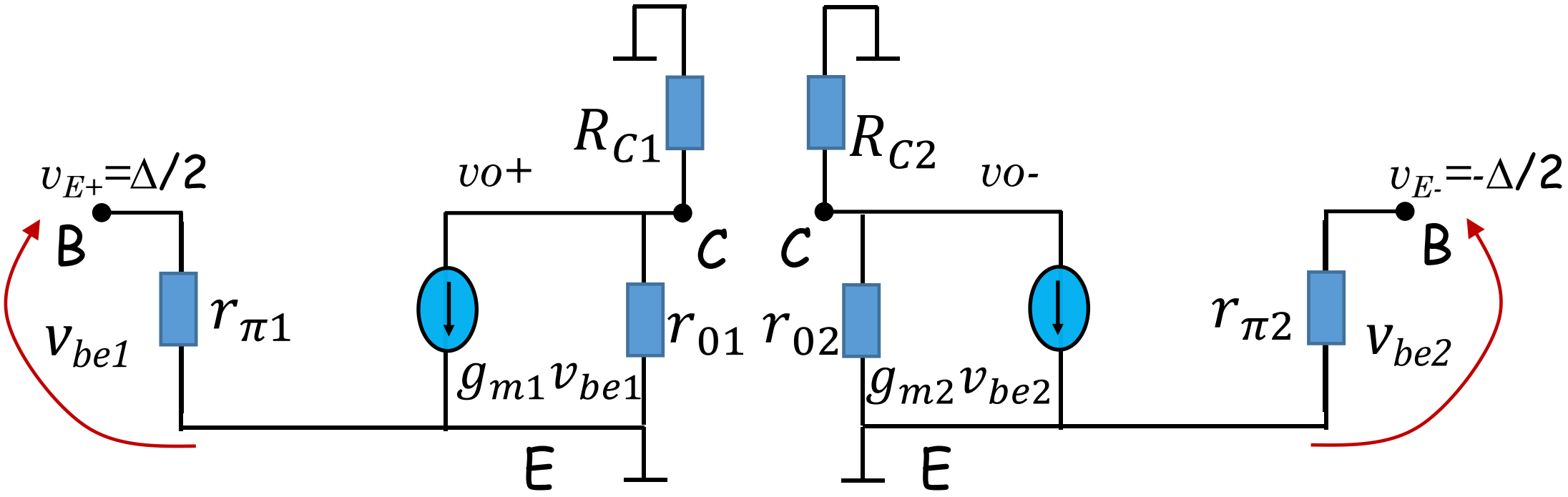
Podemos redesenhar o circuito colocando o nó E em terra.
Podemos avançar mais, reparando que o circuito poderá ser separado em dua partes



Par Diferencial Bipolar

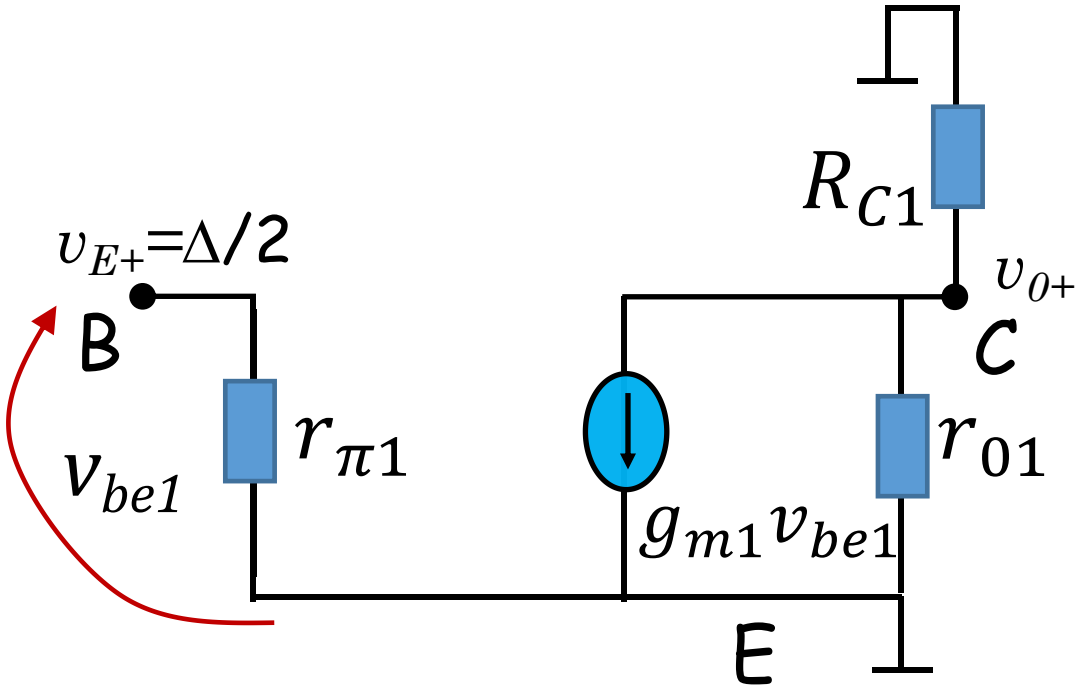
Ficamos entao com o circuito abaixo.

Basta analisar um dos lados do circuito (no outro as correntes e tensoes serão o oposto do achado)



Par Diferencial Bipolar

Concluindo, para uma entrada diferencial, analisamos apenas o circuito abaixo (lado direito)



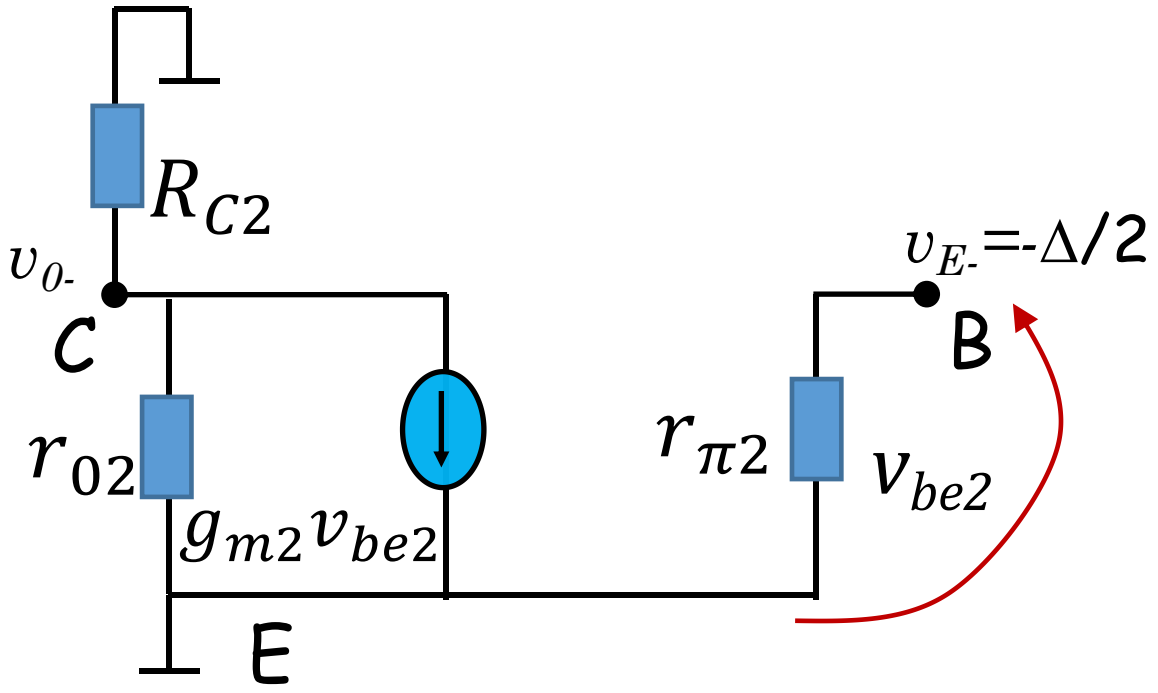
É facil ver que a tensão na saída será

$$v_{0+} = -\frac{\Delta}{2} g_{m1}(R_{C1} // r_{01})$$

Par Diferencial Bipolar

Para o outro lado (lado esquerdo) a tensão na saída será

$$v_{0-} = \frac{\Delta}{2} g_{m1}(R_C // r_0)$$



Observe que não é necessario se resolver os dois lado. A resposta de um é o oposto do outro

Par Diferencial Bipolar

O ganho diferencial será, portanto

$$A_D = \frac{v_{0+} - v_{0-}}{v_{E+} - v_{E-}} = - g_{m1}(R_C // r_0)$$

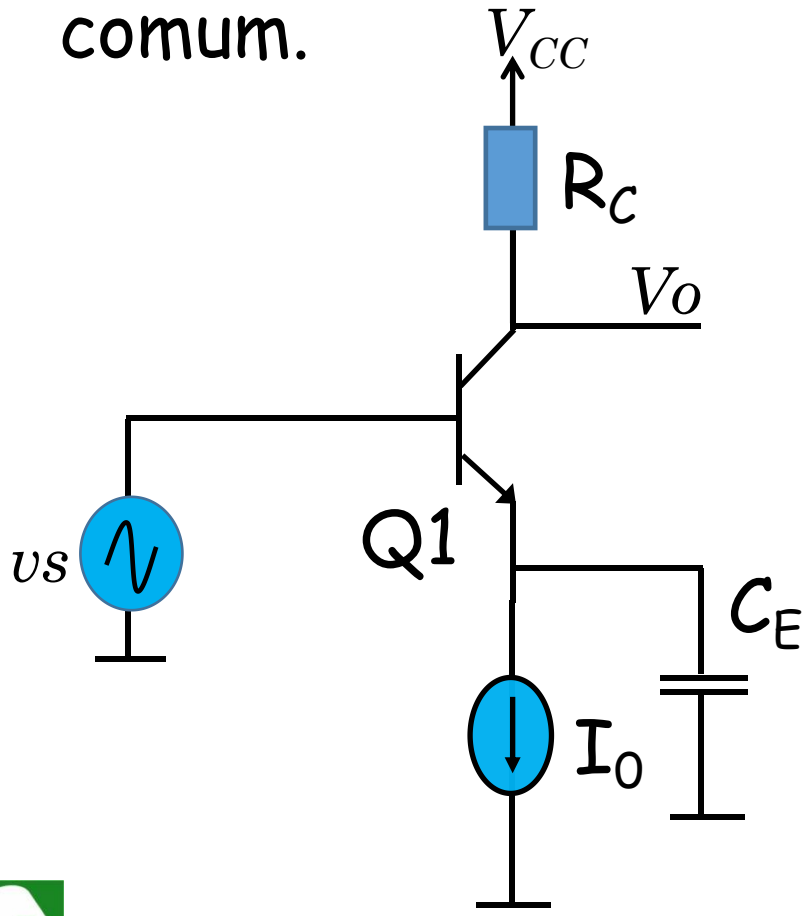
Haviamos chegado, com uma analise de grandes sinais e linearização, que o ganho diferencial era

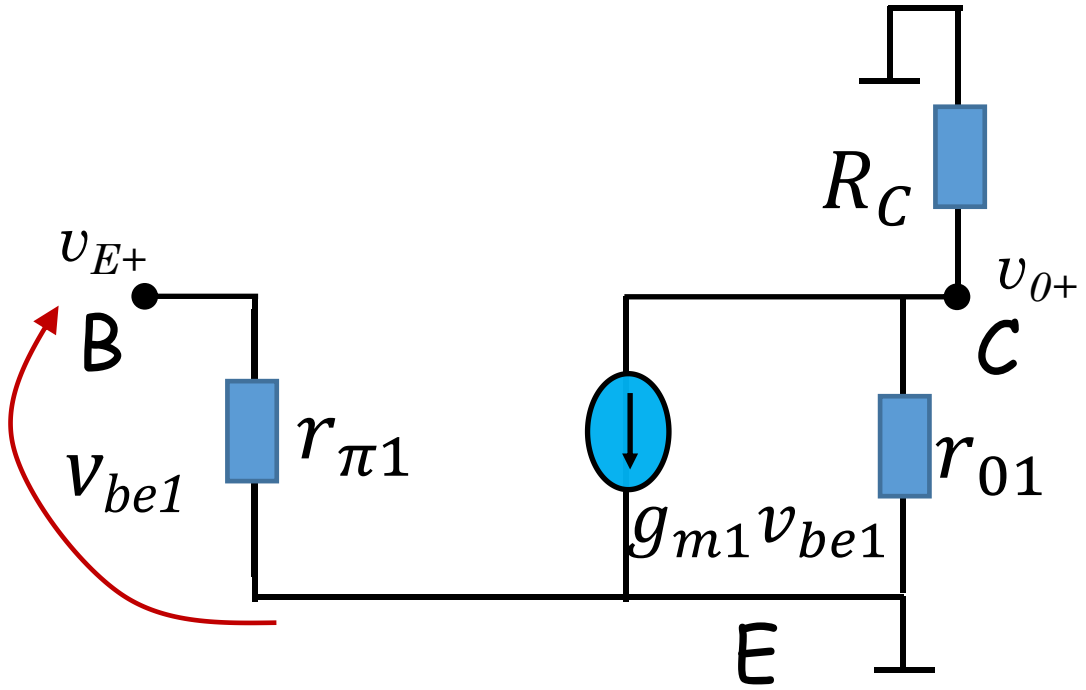
$$A_D = \frac{v_{0+} - v_{0-}}{v_{E+} - v_{E-}} = - g_{m1} R_C$$

Apenas não apareceu o r_0 que reflete o Efeito Early. Este não foi considerado na analise com grandes sinais devido as dificuldades que introduziria

Par Diferencial Bipolar

Repare que o modelo de pequenos sinais usado para analise diferencial é igual ao modelo de pequenos sinais de um emissor comum.

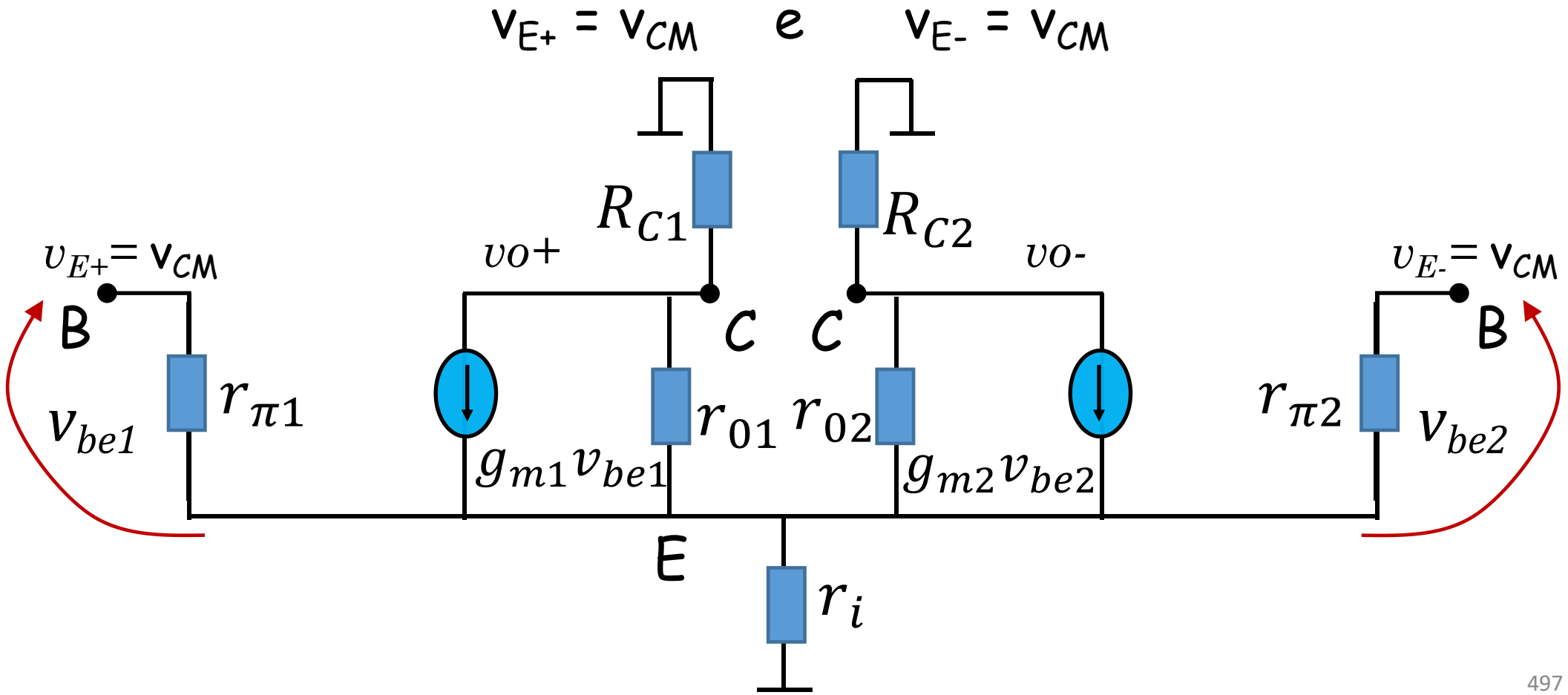




496

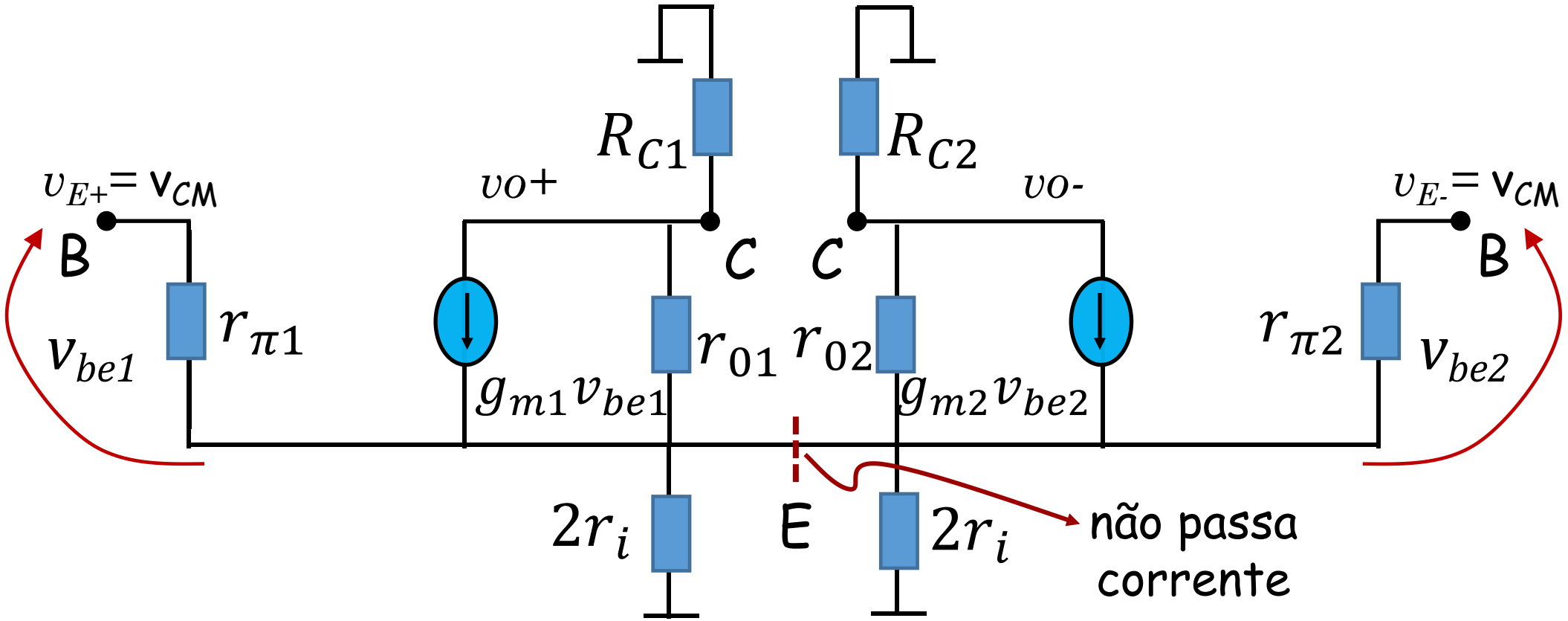
Par Diferencial Bipolar

Vamos agora analisar o comportamento do circuito para uma entrada modo comum. Neste caso



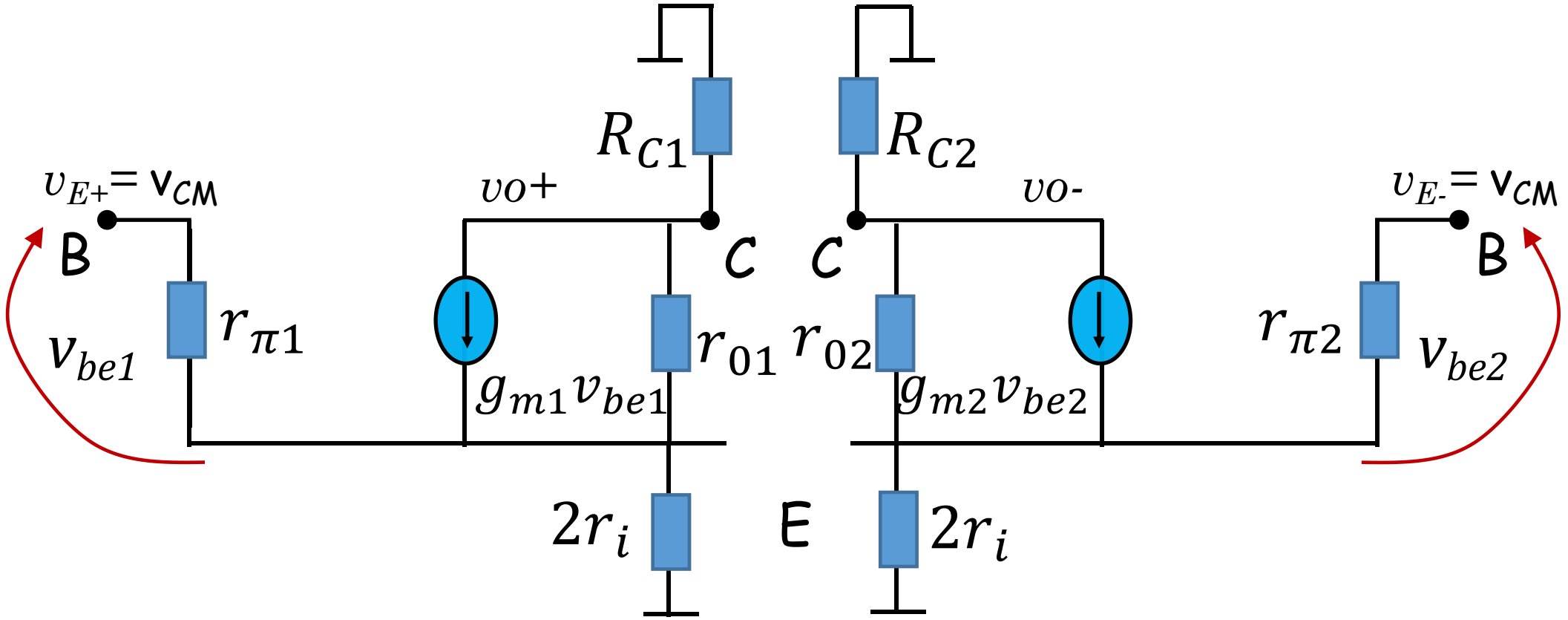
Par Diferencial Bipolar

Podemos e devemos tentar aproveitar as simetrias do circuito para simplificar a analise aqui também. Para isso vamos dividir o resistor *ri* em dois resistores em paralelo. Veja que o circuito é o mesmo



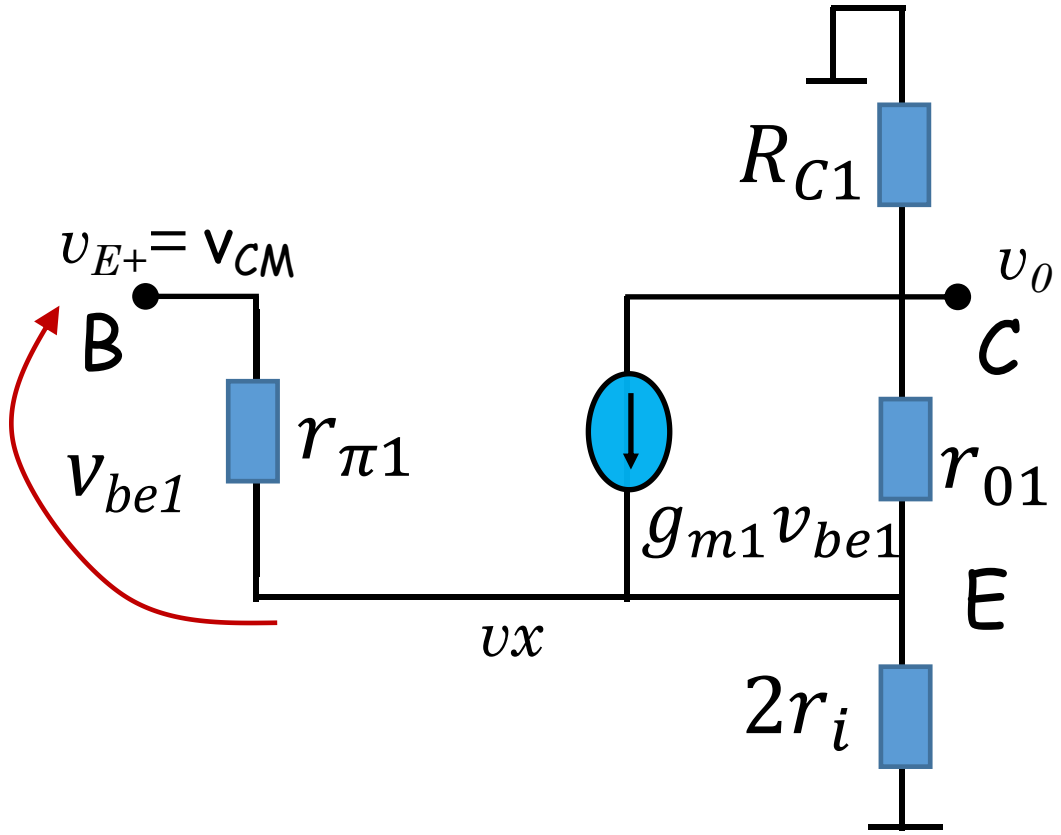
Par Diferencial Bipolar

Como não passa corrente entre o lado esquerdo e o lado direto do circuito, podemos separa-los, sem alterar em nada o funcionamento.



Par Diferencial Bipolar

Assim, para modo comum, podemos apenas analisar o circuito abaixo (lado esquerdo). O lado direito dará exatamente as mesmas correntes e tensões



Par Diferencial Bipolar (modo comum)

$$\frac{v_{CM} - vx}{r_\pi} + \frac{v_0 - vx}{r_0} + (v_{CM} - vx)g_{m1} = \frac{vx}{2r_i} \quad (emissor)$$

$$\frac{v_0}{R_C} + \frac{v_0 - vx}{r_0} + (v_{CM} - vx)g_{m1} = 0 \qquad (coletor)$$

As duas equações podem ser resolvidas e encontraremos ganho de modo comum. Vamos simplificar o problemas assumindo que r_{01} é grande e, portanto, pode ser desconsiderado.

Par Diferencial Bipolar (modo comum)

$$\frac{v_{CM} - vx}{r_\pi} + \frac{v_0 - vx}{r_0} + (v_{CM} - vx)g_{m1} = \frac{vx}{2r_i} \quad (emissor)$$

$$\frac{v_0}{R_C} + \frac{v_0 - vx}{r_0} + (v_{CM} - vx)g_{m1} = 0 \quad (coletor)$$

Ficaremos com

$$\frac{v_{CM} - vx}{r_\pi} + (v_{CM} - vx)g_{m1} = \frac{vx}{2r_i}$$

$$\frac{v_0}{R_C} + (v_{CM} - vx)g_{m1} = 0$$

Par Diferencial Bipolar (modo comum)

De

$$\frac{v_{CM} - vx}{r_\pi} + (v_{CM} - vx)g_{m1} = \frac{vx}{2r_i}$$

obtemos

$$v_{CM}(\frac{1}{r_\pi} + g_{m1}) = (\frac{1}{2r_i} + \frac{1}{r_\pi} + g_{m1})vx$$

$$vx = v_{CM}(\frac{1}{r_\pi} + g_{m1})/(\frac{1}{2r_i} + \frac{1}{r_\pi} + g_{m1})$$

que podemos usar na outra equação, a saber

$$\frac{v_0}{R_C} + (v_{CM} - vx)g_{m1} = 0 \qquad \Rightarrow \qquad v_o = - R_C(v_{CM} - vx)g_{m1}$$

Par Diferencial Bipolar (modo comum)

$$v_o = - R_C(v_{CM} - vx)g_{m1}$$

$$v_o = - R_C(v_{CM} - v_{CM}(\frac{1}{r_\pi} + g_{m1})/(\frac{1}{2r_i} + \frac{1}{r_\pi} + g_{m1}))g_{m1}$$

$$\frac{v_o}{v_{CM}} = - R_C(1 - (\frac{1}{r_\pi} + g_{m1})/(\frac{1}{2r_i} + \frac{1}{r_\pi} + g_{m1}))g_{m1}$$

$$\frac{v_o}{v_{CM}} = - \frac{R_C g_{m1}}{2r_i(\frac{1}{2r_i} + \frac{1}{r_\pi} + g_{m1})} \quad que\ é\ o\ ganho\ de\ modo\ comum$$

Lembrando que

- $g_m = \frac{I_C}{U_T}$, $r_\pi = \frac{\beta}{g_m}$, $r_e = \frac{U_T}{I_E}$ e $I_E = I_C \frac{\beta}{\beta+1}$

podemos obter que

$$g_m + \frac{1}{r_\pi} = 1/r_e$$

Uma nova expressão para o ganho de modo comum é

$$\frac{v_o}{v_{CM}} = -\frac{R_C g_{m1}}{2r_i\left(\frac{1}{2r_i} + \frac{1}{r_\pi} + g_{m1}\right)} = -\frac{R_C g_{m1}}{2r_i\left(\frac{1}{2r_i} + \frac{1}{r_e}\right)} = -\frac{R_C g_{m1}}{\left(1 + \frac{2r_i}{r_e}\right)}$$

Espera-se que

$$r_e << r_i$$

e assim podemos obter

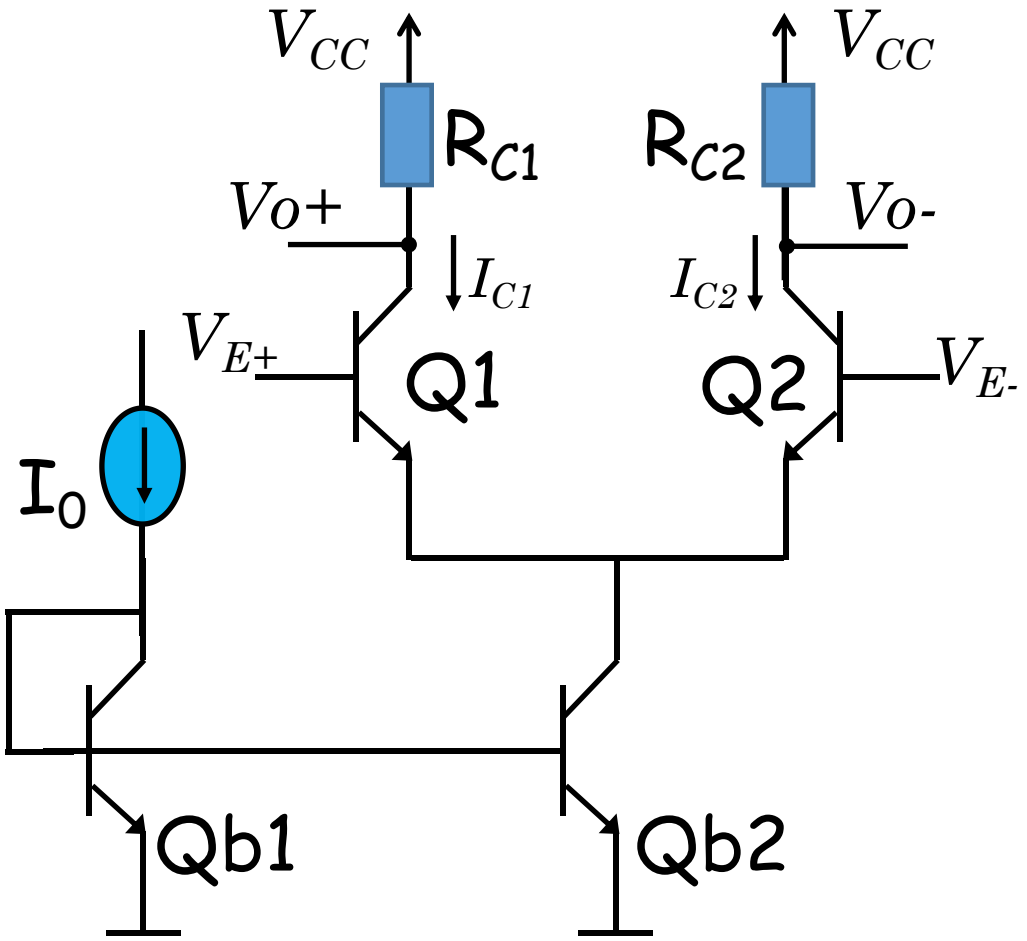
$$\frac{v_o}{v_{CM}} \approx -\frac{R_C g_{m1}}{\left(\frac{2r_i}{r_e}\right)} = -\alpha \frac{R_C}{2r_i}$$

que é um resultado compatível com o que haviamos deduzido com uma analise aproximada

Par Diferencial Bipolar

Na implementação real de um par diferencial, é usado um espelho de corrente. Como vimos, este pode ser substituido por uma fonte de corrente com uma resistencia.

No caso de termos Qb1 = Qb2, o modelo equivalente será como na proxima figura



Par Diferencial Bipolar

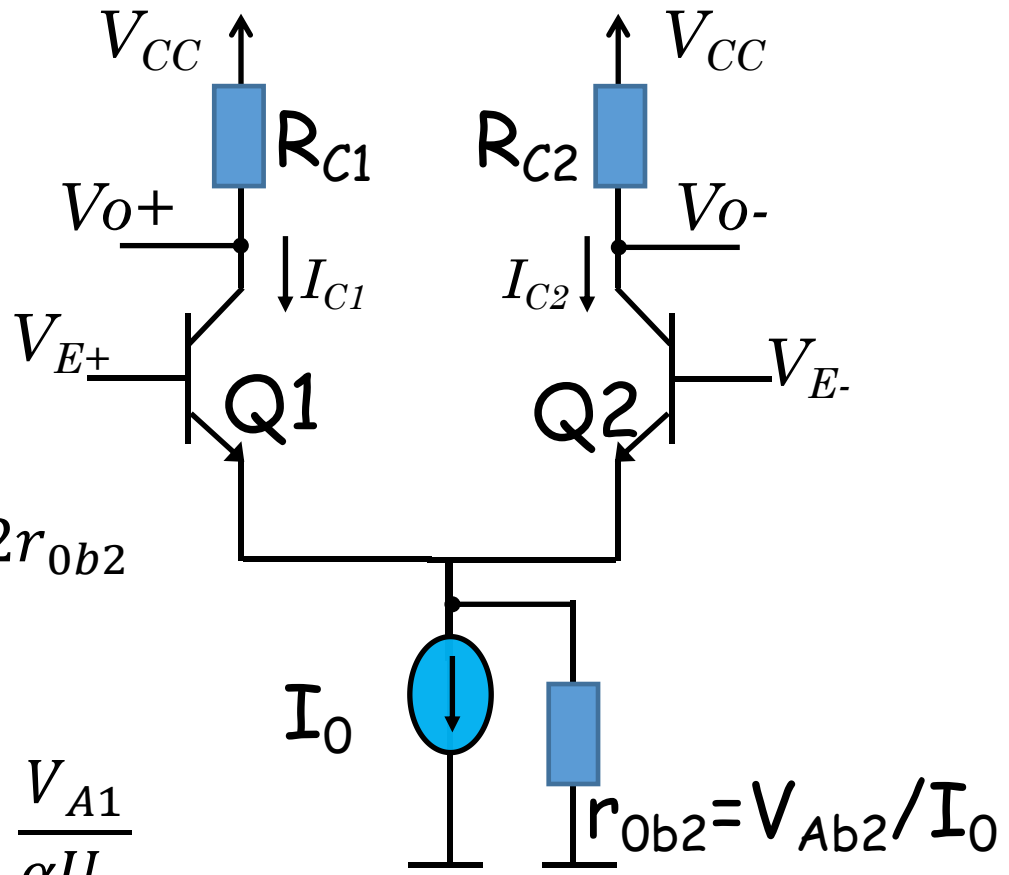
O ganho de modo comum será

$$\frac{v_o}{v_{CM}} \approx -\alpha\frac{R_C}{2r_i} = -\alpha\frac{R_C}{2r_{0b2}}$$

O CMRR pode ser calculado também:

$$CMRR = \left|\frac{A_D}{A_{CM}}\right| \approx \frac{g_m(R_C//r_{01})}{\alpha\frac{R_C}{2r_{0b2}}} = \frac{g_m(R_C//r_{01})}{\alpha R_C}2r_{0b2}$$

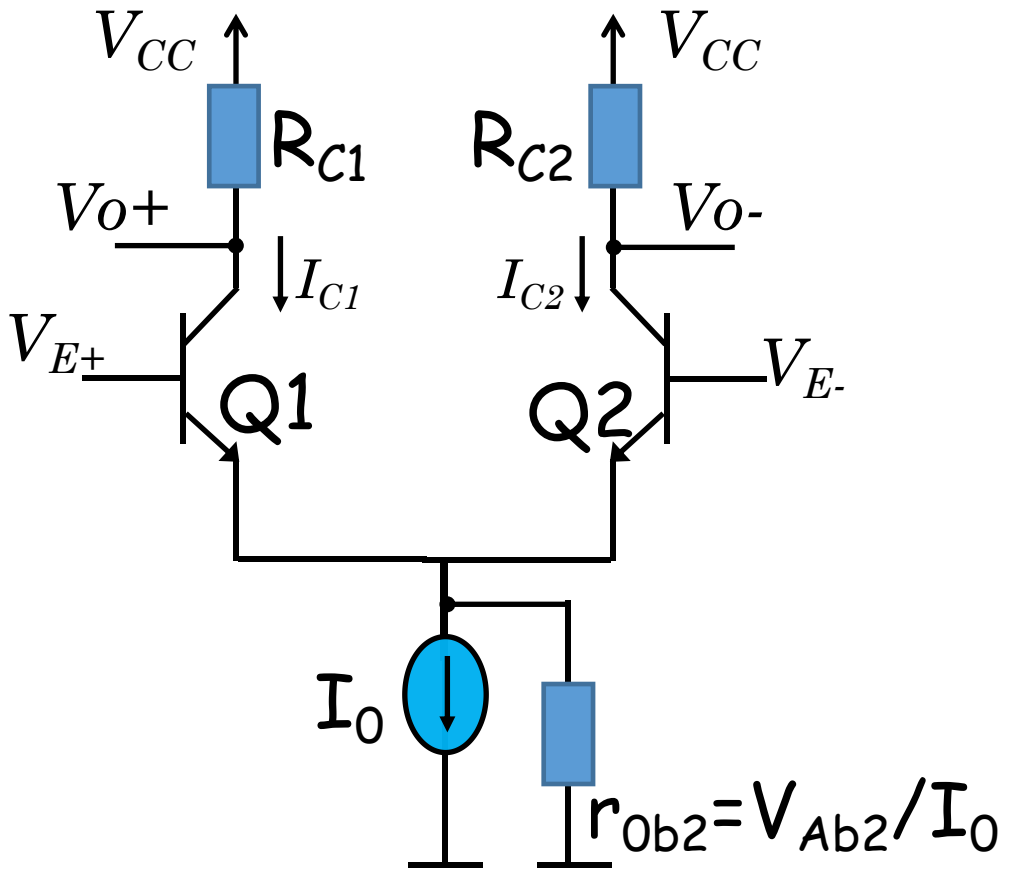
$$CMRR < \frac{g_m R_C}{\alpha R_C}2r_{0b2} = 2\frac{g_m}{\alpha}r_{0b2} = 2\frac{I_0/2}{\alpha U_T}\frac{V_{A1}}{I_0} = \frac{V_{A1}}{\alpha U_T}$$



Par Diferencial Bipolar

$$CMRR < 2\frac{g_m}{\alpha} r_{0b2}$$

os valores de gm e r_{0b2} devem ser grandes para se obter um alto CMRR. Veja que o CMRR não depende de R_C

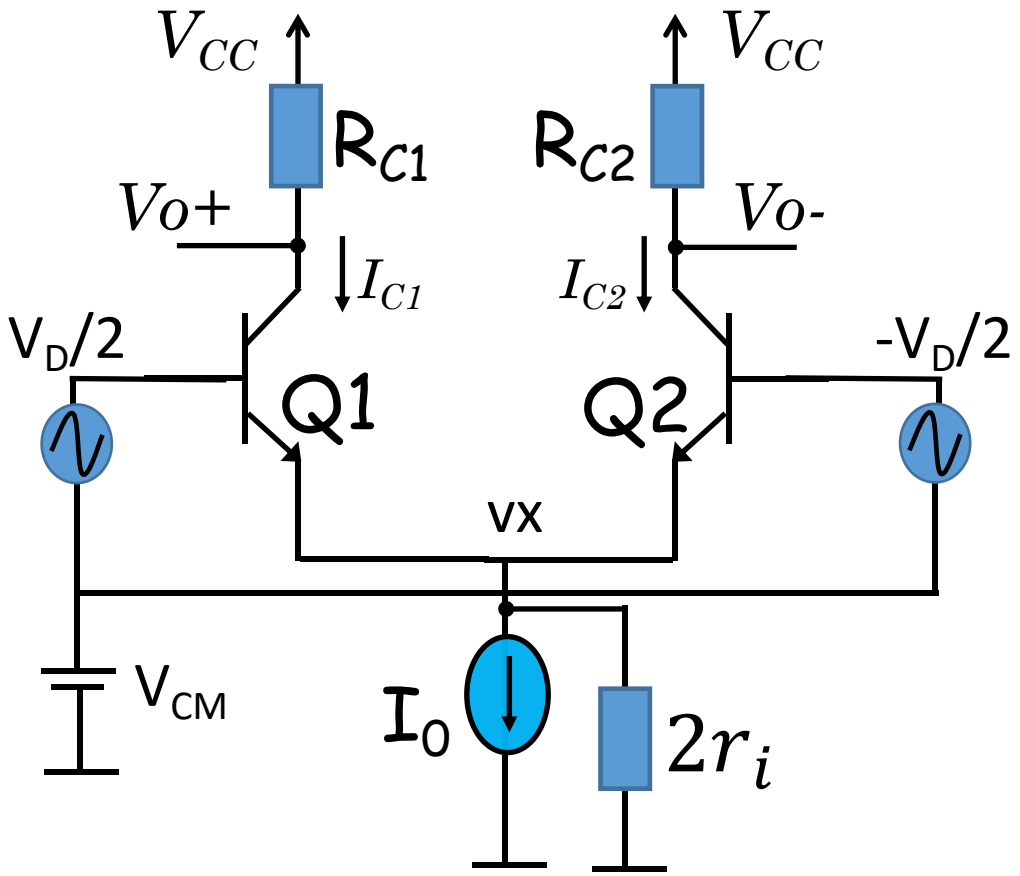


Par Diferencial Bipolar

Impedancia de entrada diferencial

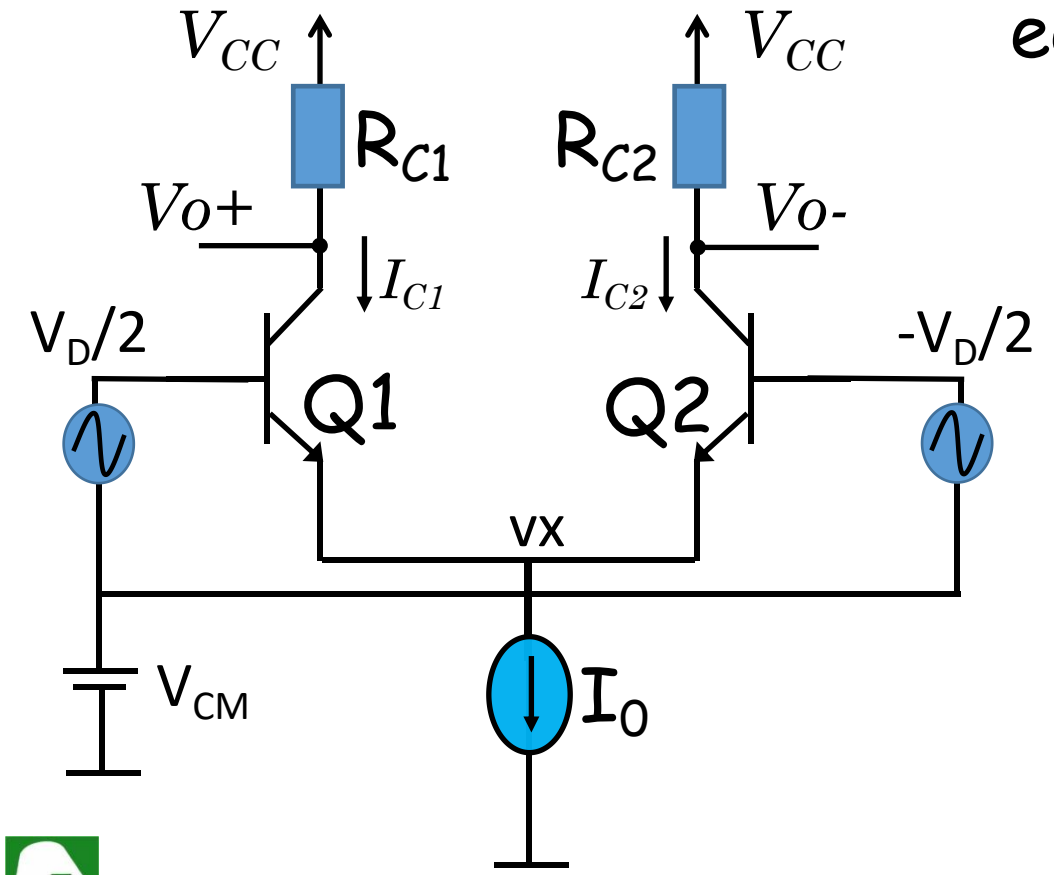
Para calcular a impedancia diferencial de entrad, se deve analisar a configuração ao lado, com uma entrada diferencial V_D e uma entrada em modo comum V_{CM}.

Como ja vimos, em pequenos sinais, para uma entrada diferencial a tensão vx será terra.

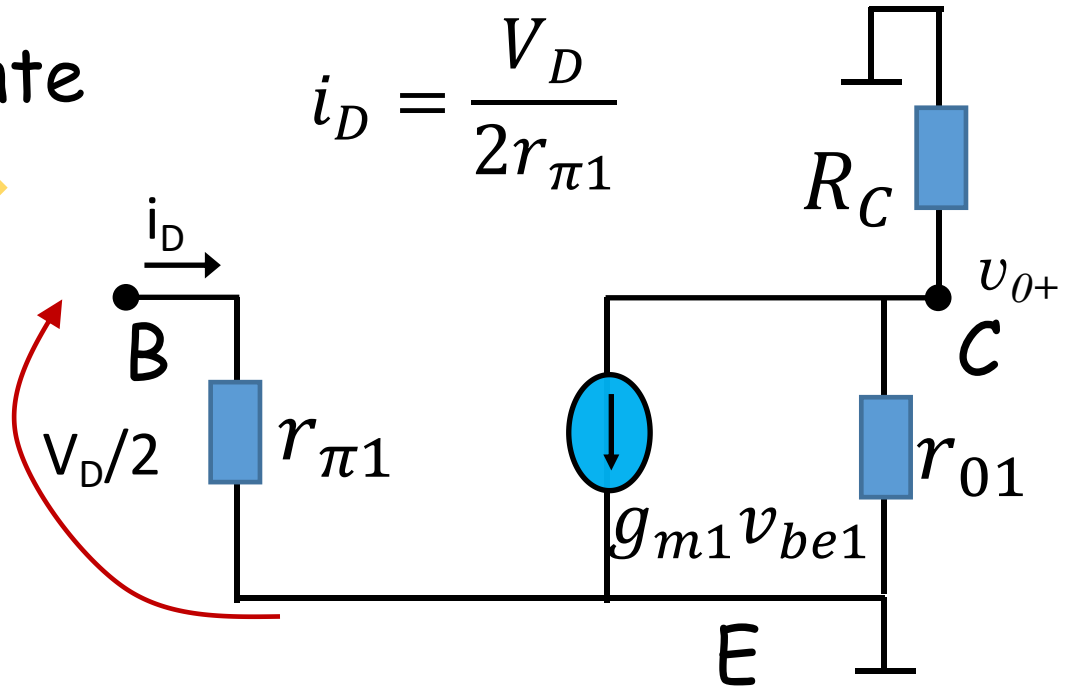


Par Diferencial Bipolar

Impedancia diferencial de entrada



equivalente



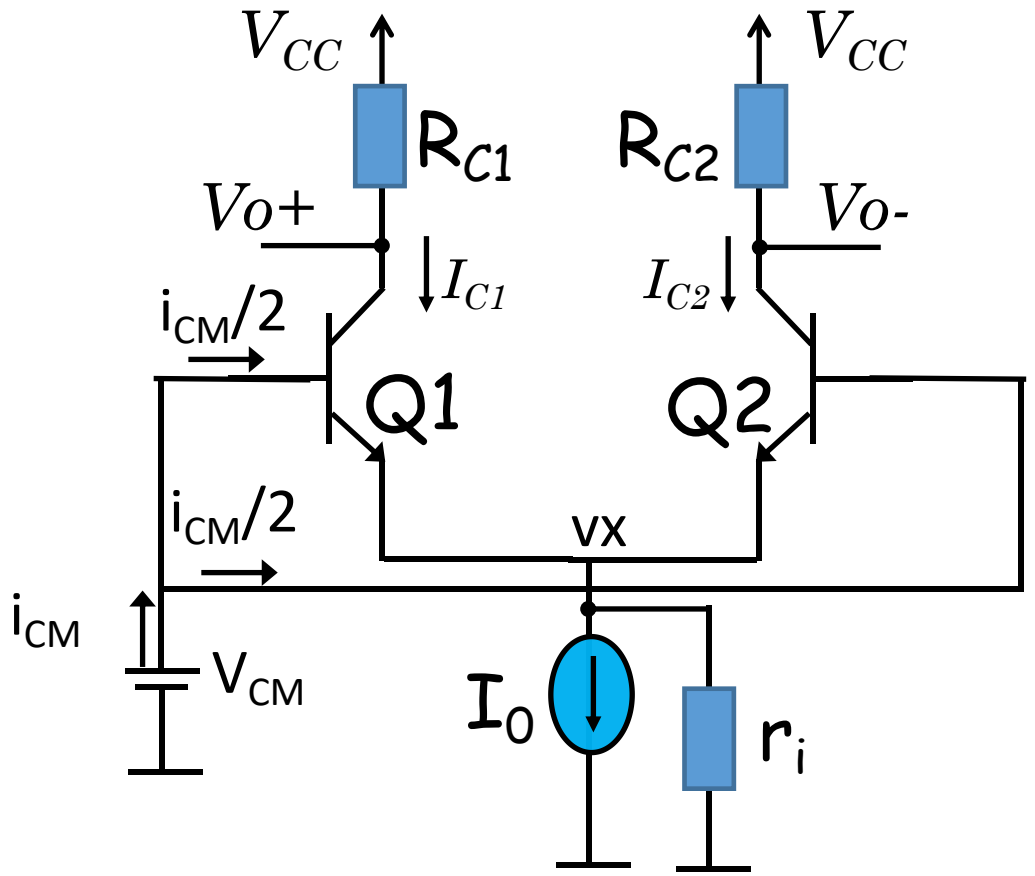
$$Zin_{Dif} = \frac{V_D}{i_D} = 2r_{\pi 1}$$

Par Diferencial Bipolar

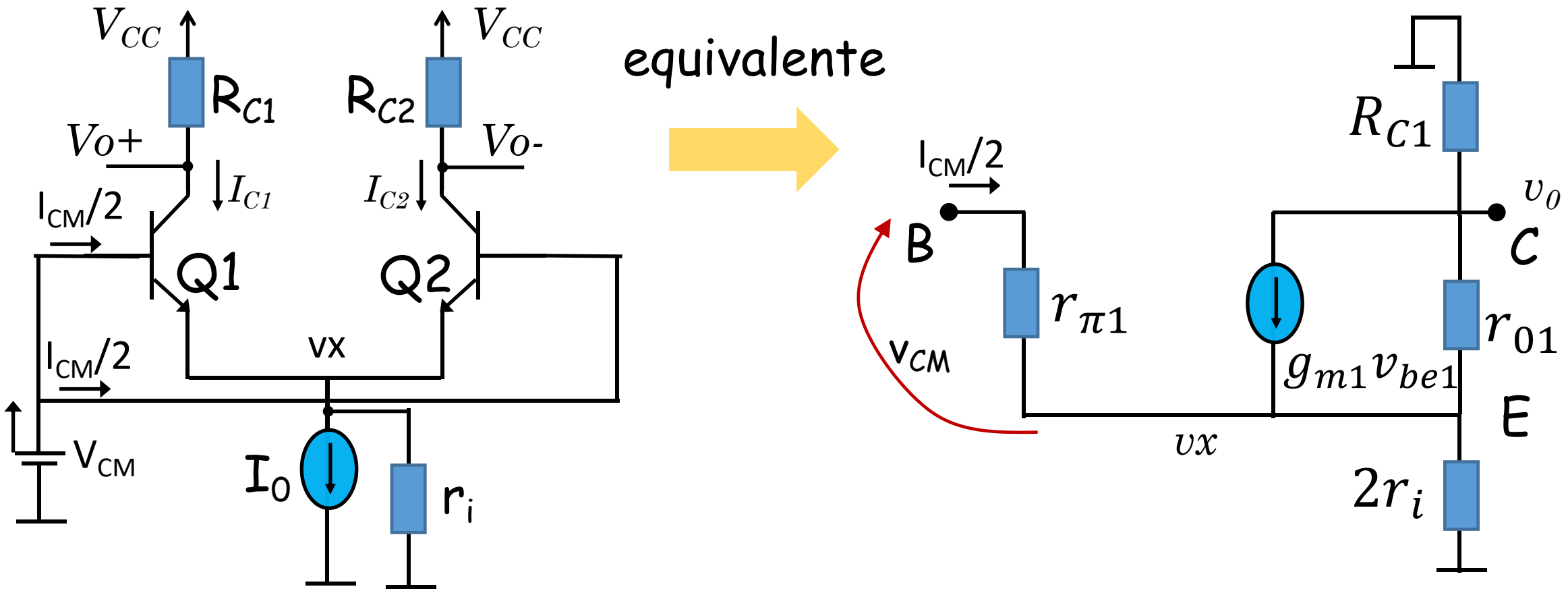
Impedancia de entrada de Modo Comum

Para calcular a impedancia de modo comum, se deve analisar a configuração ao lado.

Como ja vimos, em pequenos sinais o resistor r_i aparece duplicado e os dois lados são separados



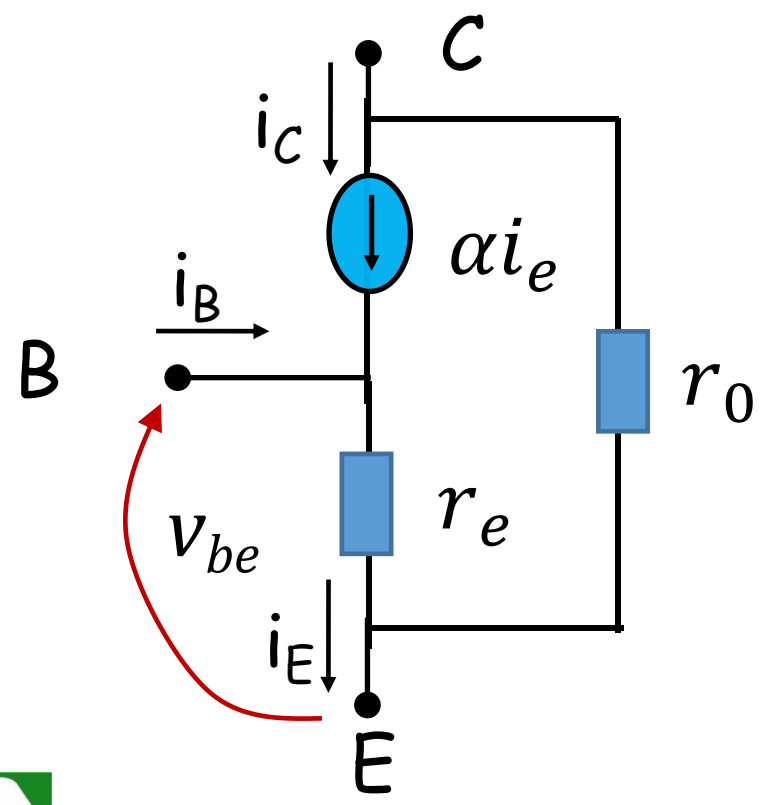
Par Diferencial Bipolar



Modelo de Pequenos sinais

Modelo T

- $g_m = \frac{I_C}{nU_T}$ e $r_e = \frac{\beta}{g_m}\frac{1}{\beta+1}$

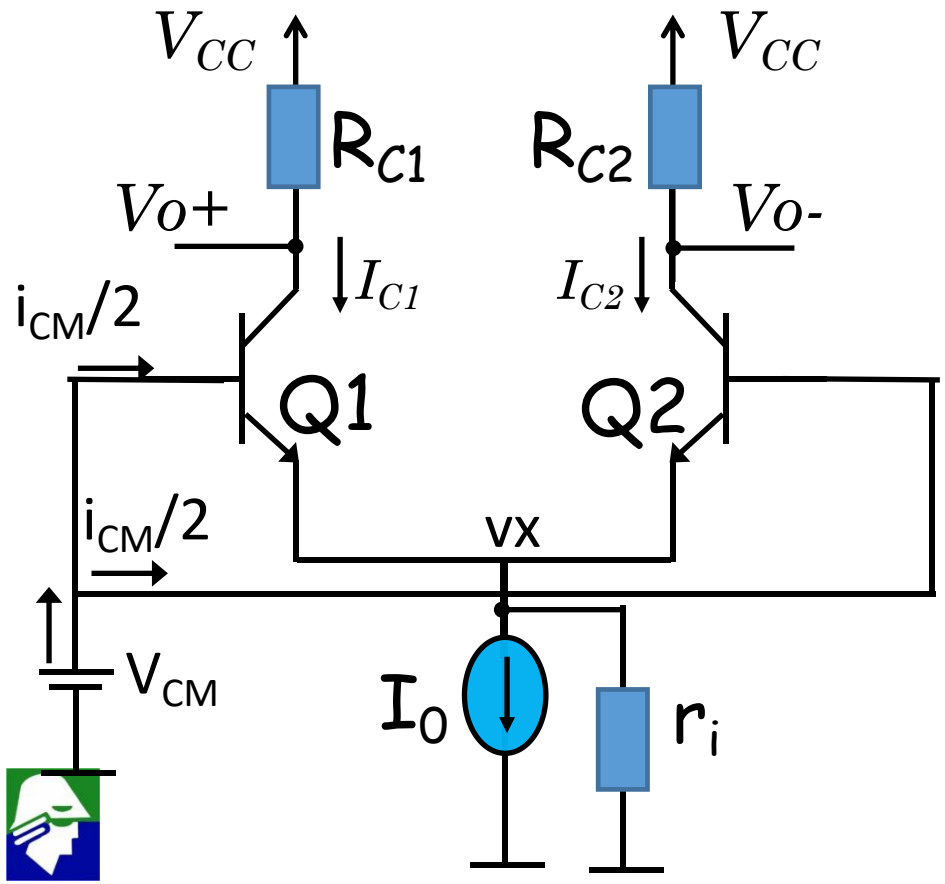


Este modelo é indicado para aplicação em circuitos onde o emissor não esta em terra. Este é o caso do circuito para calculo de ganho de modo comum

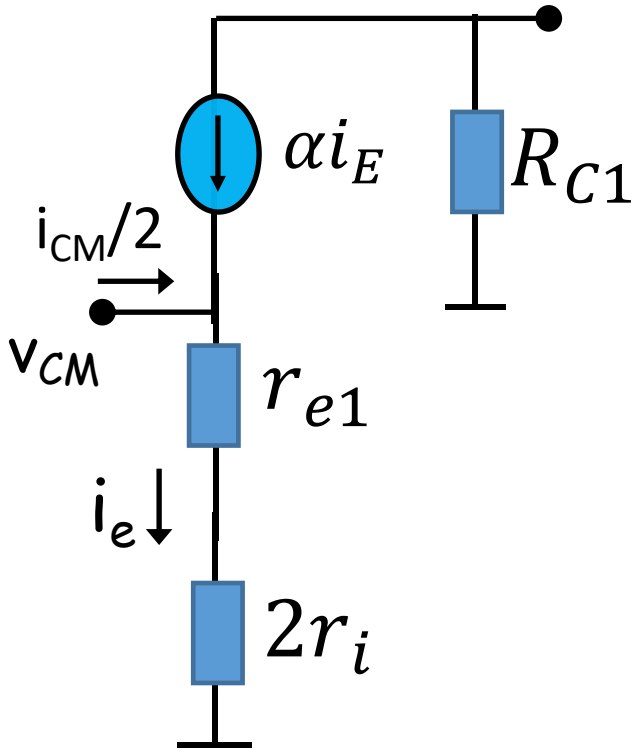
Par Diferencial Bipolar

Impedancia de entrada de Modo Comum

O uso do **modelo T** facilita a analise (sem o r_0)

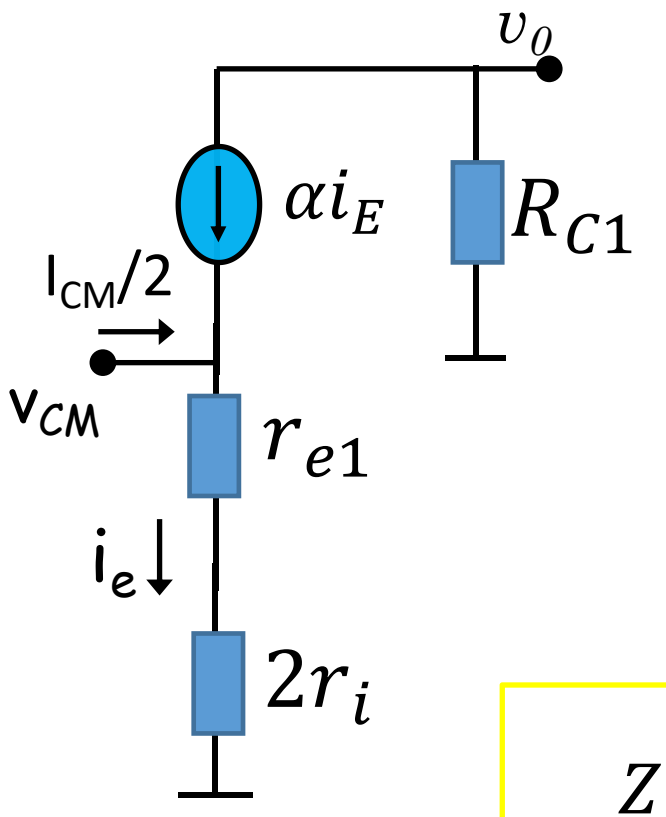


equivalente



Par Diferencial Bipolar

Impedancia de entrada de Modo Comum



$$Zin_{CM} = \frac{v_{CM}}{i_{CM}}$$

$$i_E = \frac{V_{CM}}{(r_{e1} + 2r_i)}$$

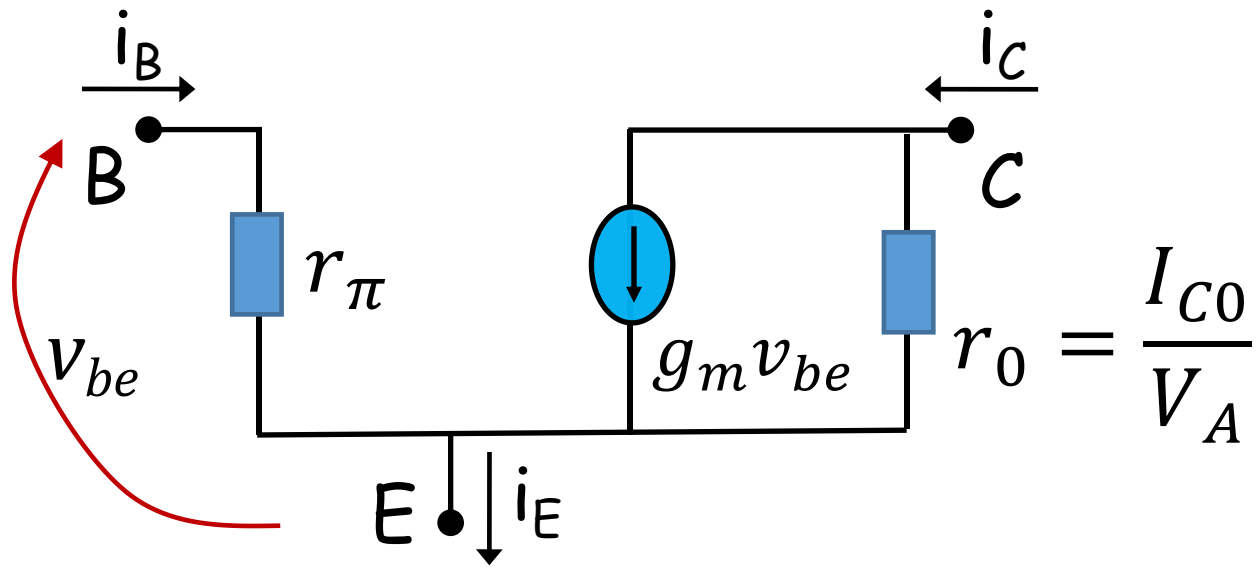
$$\frac{I_{CM}}{2} = i_B = \frac{i_E}{(\beta + 1)} = \frac{V_{CM}}{(\beta + 1)(r_{e1} + 2r_i)}$$

$$Zin_{CM} = \frac{V_{CM}}{I_{CM}} = (r_{e1} + 2r_i)\frac{(\beta + 1)}{2} \approx r_i(\beta + 1)$$

Modelo de Pequenos sinais

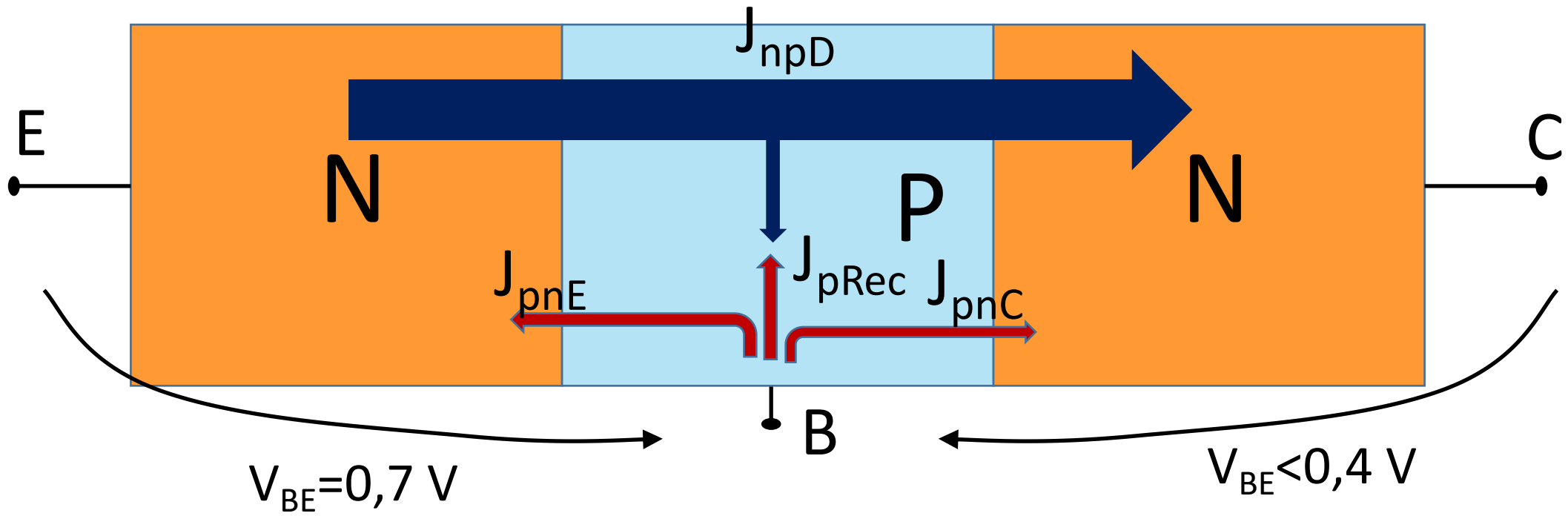
Modelo π hibrido com mais detalhes

$$\left(g_m = \frac{I_{C0}}{nU_T},\ r_\pi = \frac{\beta}{g_m},\ r_0 = \frac{I_{C0}}{V_A} \right)$$



rμ – Modelo π-hibrido

Correntes de lacunas (saturação)



Simbolos usados

ni: concentracao de eletrons/lacunas no Si intrinsico

N_{DE}: concentração de impurezas doadoras no emissor

N_A: concentração de impurezas aceitadoras na base

Dn: constante de difusão dos eletrons na base

D_P: constante de difusão da lacunas no emissor

N_{DE}: concentração de impurezas doadoras no emissor

τ_p: tempo de vida das lacuna no emissor

τ_n *tempo de vida dos eletrons* (τ_{nB} *é para o eletrons na Base*)

$L_P = \sqrt{D_P \tau_P}$

$L_N = \sqrt{D_N \tau_N}$

$n_{pB/E}$: concentração de eletrons na extremidade, do lado da base, da região de depleão base/emissor

$n_{pB/C}$: concentração de eletrons na extremidade, do lado da base, da região de depleão base/coletor

W_{Bef}: largura efetiva da base (largura de base menos as regioes de depleção)

W_{BC}: largura da região de depleção B/C

A corrente que entra pela base é composta por

- J_{PnE}: densidade de corrente de lacunas injetadas no emissor. A corrente de lacunas injetada no emissor é igual a de um diodo conduzindo direto, dada por

$$J_{PnE} = qn_i^2 \frac{D_p}{N_{DE}L_p}\left[exp(q\frac{V_{BE}}{kT}) - 1\right]$$

- J_{PnC}: densidade de corrente de lacunas injetadas no coletor. Esta corrente é desprezível, pois o diodo D_{BC} (base/coletor) esta cortado
- J_{PRec}: densidade de corrente de lacunas que recombinam na base

$$J_{PB} = J_{PnE} + J_{PnC} + J_{PRec} \approx \boldsymbol{J_{PnE} + J_{PRec}}$$

A diferenca entre taxa de geração (G) e recombinação (R) depende dos portadores minoritarios, e do excesso deles em relaçao ao equilibrio. Num material tipo P

$$(G - R) = -\frac{n_p(x) - n_{p0}}{\tau_n}$$

$n_p(x)$ é a concentracao de minoritarios Si-P;

n_{p0} é a concentracao original de minoritarios no Si-P

A taxa de pares eletrons/lacunas que recombinam na base será

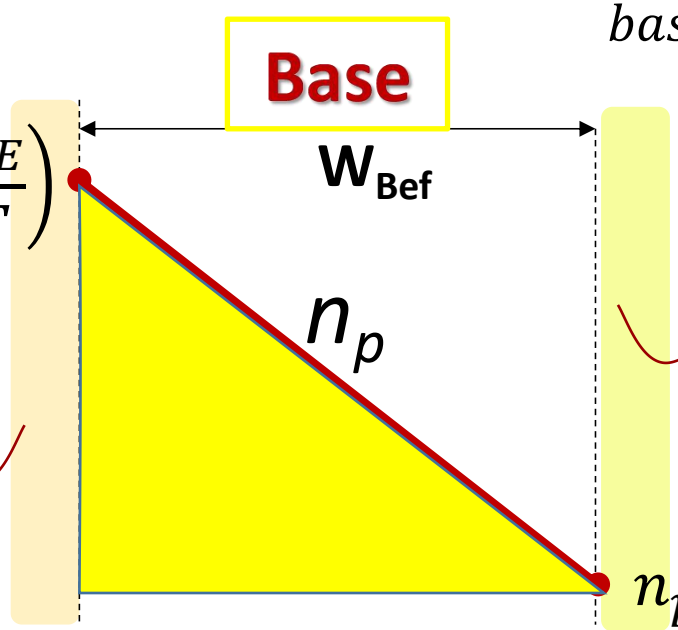
$$(R - G) = \frac{n_p(x) - n_{p0}}{\tau_{nB}}$$

J_{PRec} é igual ao total de lacunas que recombinam na base

J_{PRec} é calculada por

$$J_{PRec} = q \int_{base} \frac{n_p(x) - n_{p0}}{\tau_{nB}} dx = \frac{q}{\tau_{nB}} \int_{base} (n_p(x) - n_{p0}) dx$$

$$n_{pB/E} = \frac{n_i^2}{N_A} exp\left(q \frac{V_{BE}}{kT}\right)$$



elétrons

depleção base/emissor

depleção base/coletor

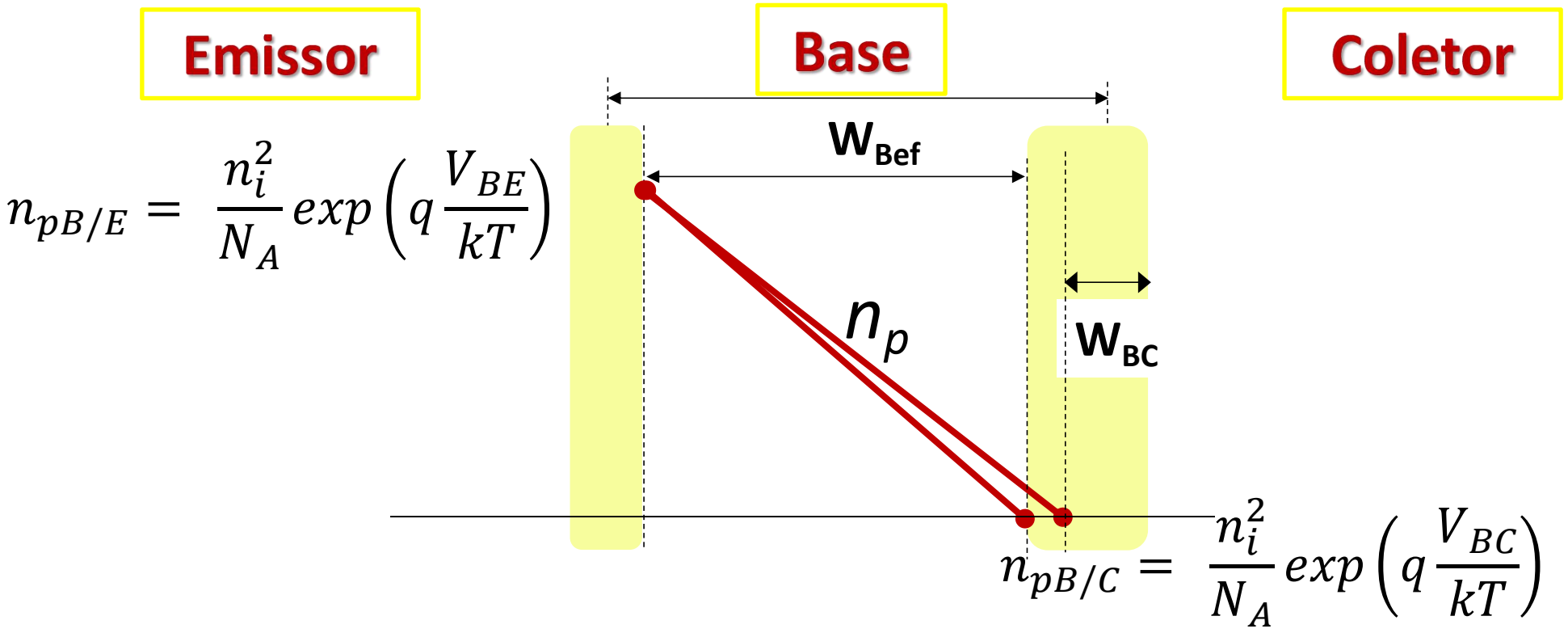
$$n_{pB/C} = \frac{n_i^2}{N_A} exp\left(q \frac{V_{BC}}{kT}\right) \approx 0$$

$$J_{PRec} = q \left[D_n \frac{W_{Bef}}{2L_n^2} \frac{n_i^2}{N_A} exp\left(q \frac{V_{BE}}{kT}\right) \right]$$

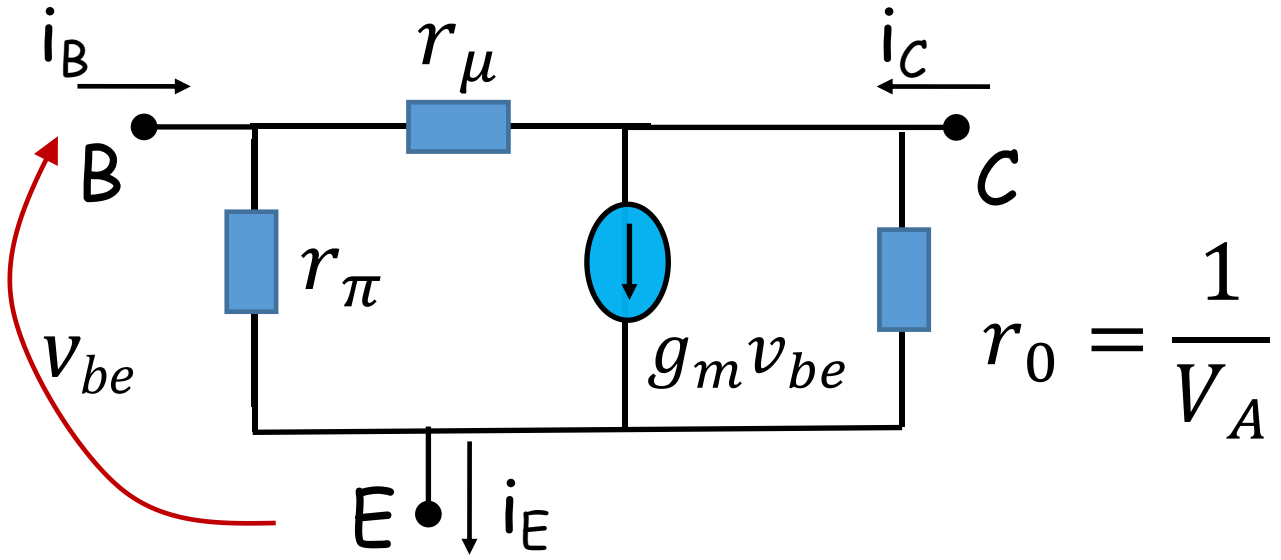
J_{PRec} depende do comprimento efetivo da base, W_{Bef}

$$J_{PREc} = q\left[D_n \frac{W_{Bef}}{2L_n^2}\frac{n_i^2}{N_A} exp\left(q\frac{V_{BE}}{kT}\right)\right]$$

W_{Bef} depende de V_{CB}: V_{CB} **aumenta** → região de depleção do D_{BC} **aumenta** → W_{Bef} **diminui** → recombinação na base (J_{PRec}) **diminui**



Caso o eletron não recombine na base ele chega ao coletor. Assim as correntes de base e de coletor vão variar com V_{CB}. Esta variação será modelada com um resistor colocado entre a base e o coletor, rμ



$$r_0 = \frac{1}{V_A}$$

Considerando **Area** como area efetiva do transistor, escrevemos

$$I_B = Area.J_{PB} = Area(J_{PnE} + J_{PnC} + J_{PRec}) \approx Area(J_{PnE} + J_{PRec})$$

$$\boldsymbol{I_B \approx I_{PnE} + I_{PRec}}$$

Modelo de Pequenos sinais

Vamos determinar qual é a variação causada em I_B devido a variação e V_{CB} (A é a area efetiva do transistor)

$$\frac{\Delta I_B}{\Delta V_{CB}} \approx \frac{\partial I_B}{\partial V_{CB}} = \partial \frac{I_{PnE} + I_{PRec}}{\partial V_{BC}} = \partial \frac{I_{PRec}}{\partial V_{BC}}$$

$$= \frac{\partial}{\partial V_{BC}} (Area.\, q \left[D_n \frac{W_{Bef}}{2L_n^2} \frac{n_i^2}{N_A} exp\left(q \frac{V_{BE}}{kT} \right) \right])$$

$$= \; Area.\, q \left[D_n \frac{1}{2L_n^2} \frac{n_i^2}{N_A} exp\left(q \frac{V_{BE}}{kT} \right) \right] \frac{\partial W_{Bef}}{\partial V_{BC}}$$

Modelo de Pequenos sinais

Vamos determinar qual é a variação causada em I_B devido a variação e V_{CB}.

$$\frac{\partial I_B}{\partial V_{CB}} = Area.q\left[D_n \frac{1}{2L_n^2}\frac{n_i^2}{N_A} exp\left(q\frac{V_{BE}}{kT}\right)\right]\frac{\partial W_{Bef}}{\partial V_{BC}} =$$

$$Area.q\left[D_n \frac{W_{Bef}}{2L_n^2}\frac{n_i^2}{N_A} exp\left(q\frac{V_{BE}}{kT}\right)\right]\frac{\partial W_{Bef}}{\partial V_{BC}}\frac{1}{W_{Bef}}$$

$$\frac{\Delta I_B}{\Delta V_{CB}} \approx \frac{\partial I_B}{\partial V_{CB}} = I_{PRec}\frac{\partial W_{Bef}}{\partial V_{BC}}\frac{1}{W_{Bef}}$$

Modelo de Pequenos sinais

A tensão de Early é dada aproximadamente por

$$\frac{1}{W_{Bef}}\frac{\partial W_{Bef}}{\partial V_{CB}} \approx const. \equiv \frac{1}{V_A}$$

Por fim teremos que

$$\frac{\Delta I_B}{\Delta V_{CB}} \approx \frac{\partial I_B}{\partial V_{CB}} = I_{PRec}\frac{\partial W_{Bef}}{\partial V_{BC}}\frac{1}{W_{Bef}} = \frac{I_{PRec}}{V_A}$$

e definimos o resistor

$$\boldsymbol{r_\mu = \frac{V_A}{I_{PRec}}}$$

Modelo de Pequenos sinais

Podemos avaliar a ordem de grandeza deste novo elemento, r_μ.
Temos que

$$\boldsymbol{r_\mu = \frac{V_A}{I_{PRec}}}$$

$$\boldsymbol{I_B \approx I_{PnE} + I_{PRec} + I_{PnC}}$$

Assim

$$\boldsymbol{r_\mu = \frac{V_A}{I_{PRec}} > \frac{V_A}{I_{PnE} + I_{PRec} + I_{PnC}} = \frac{V_A}{I_B} = \frac{V_A}{I_C/\beta} = r_0\beta}$$

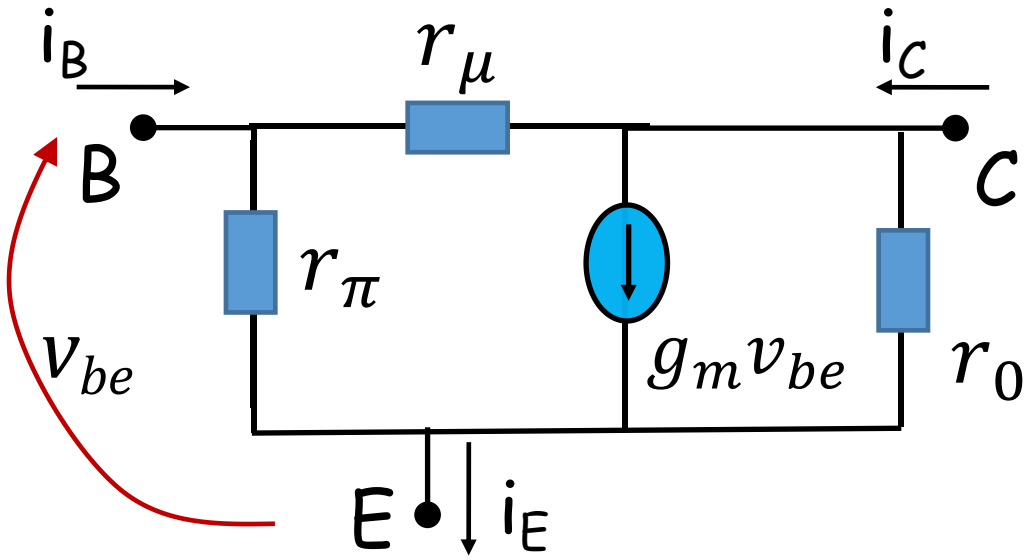
Considerando que $(I_{PRec}+I_{PnC}) \approx 0.1 I_{PnE}$, então

$$\boldsymbol{2r_0\beta < r_\mu < 5r_0\beta}$$

Modelo de Pequenos sinais

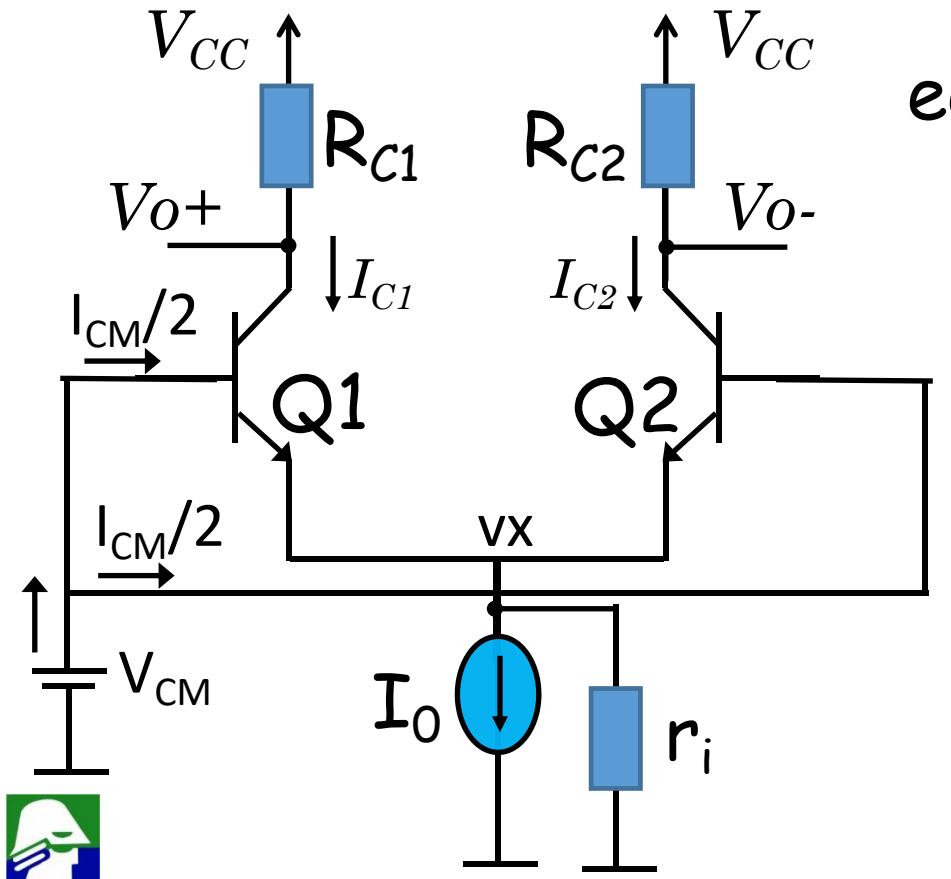
$$2r_0\beta < r_\mu < 5r_0\beta$$

Para a grande maioria dos caso, $r_\mu = \frac{V_A}{I_{PRec}}$ não afeta em nada o funcionamento do circuito.

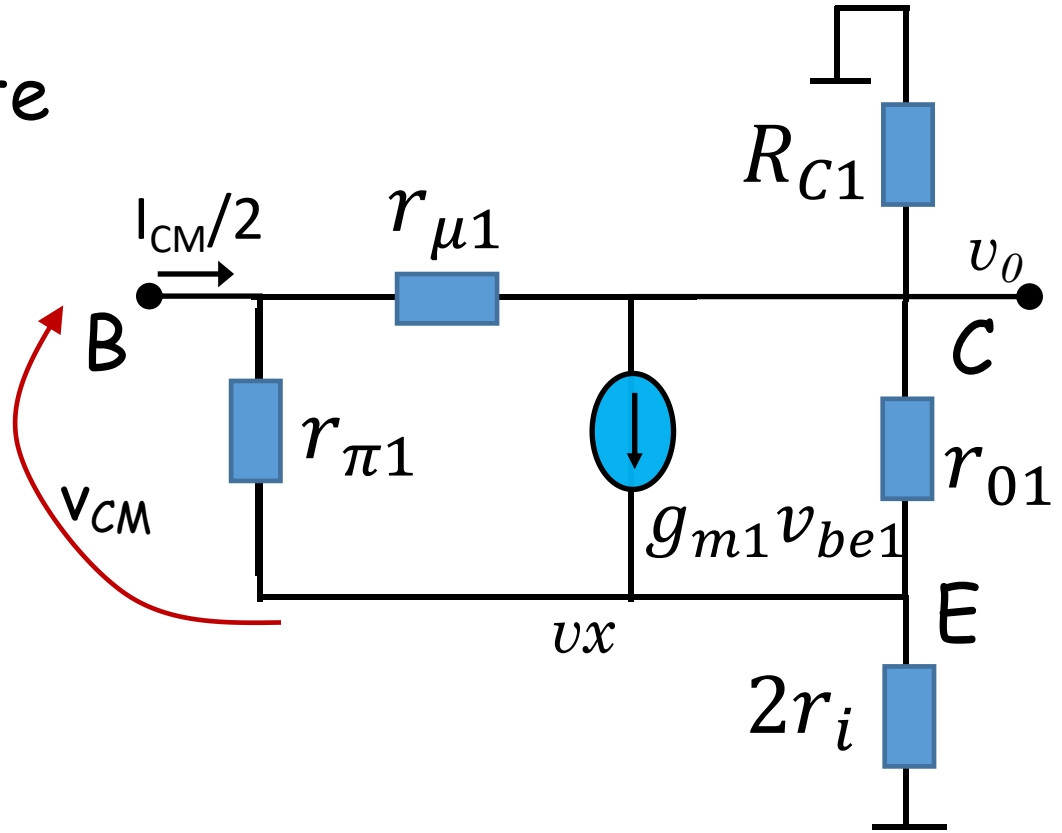


Par Diferencial Bipolar

A impedancia de entrada de modo comum pode ser estimada levando em conta r_0 e $r\mu$. O calculo será mais complicado que o já feito.

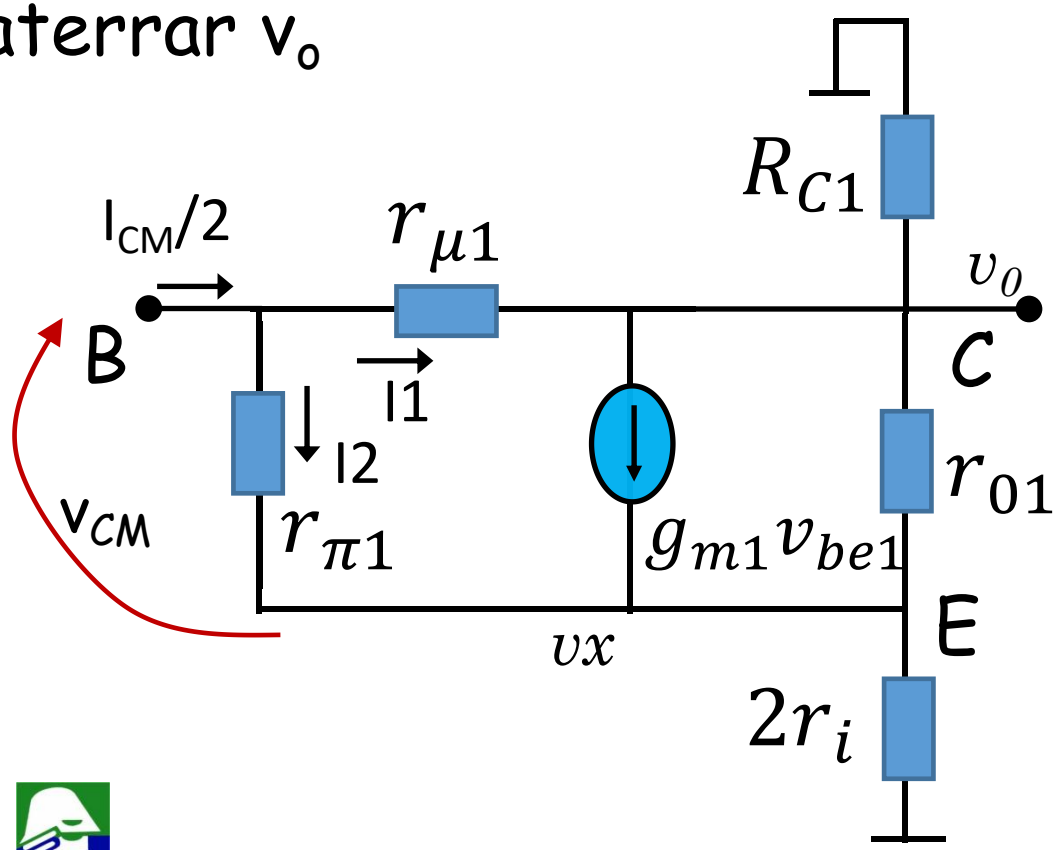


equivalente

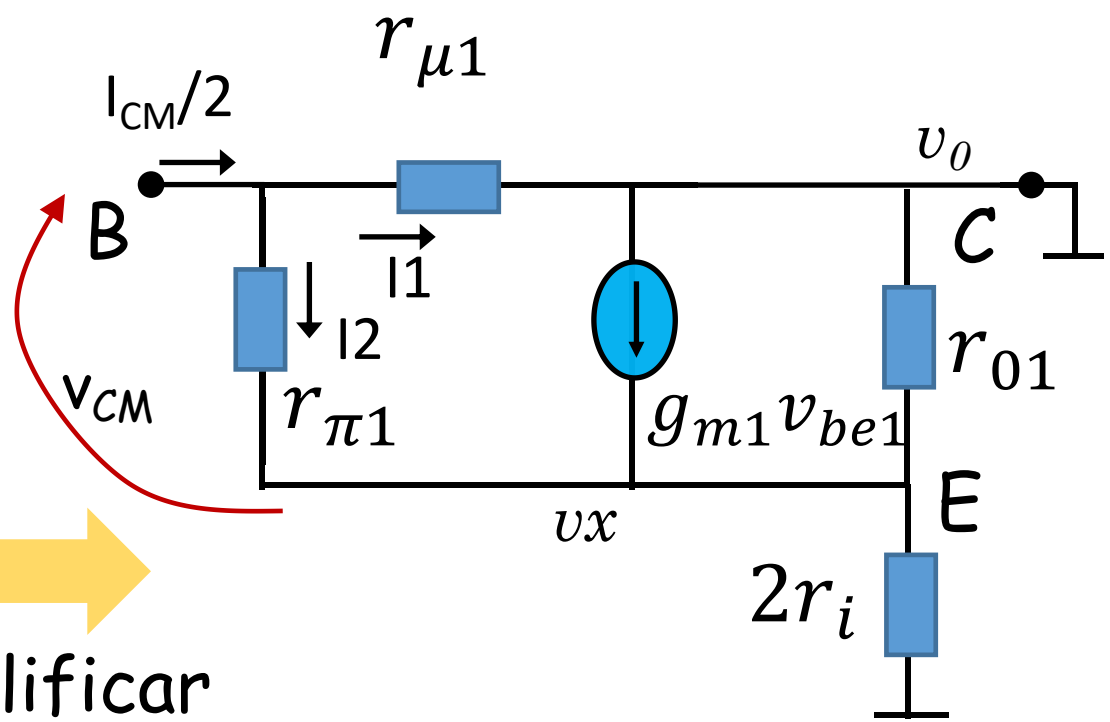


Par Diferencial Bipolar

Necessitamos conhecer o valor de I_{CM}. Vamos considerar que o ganho de modo comum é pequeno e que, neste caso, para variações de V_{CM}, vo permace constante. Assim, em pequnos sinais podemos aterrar v_o



simplificar

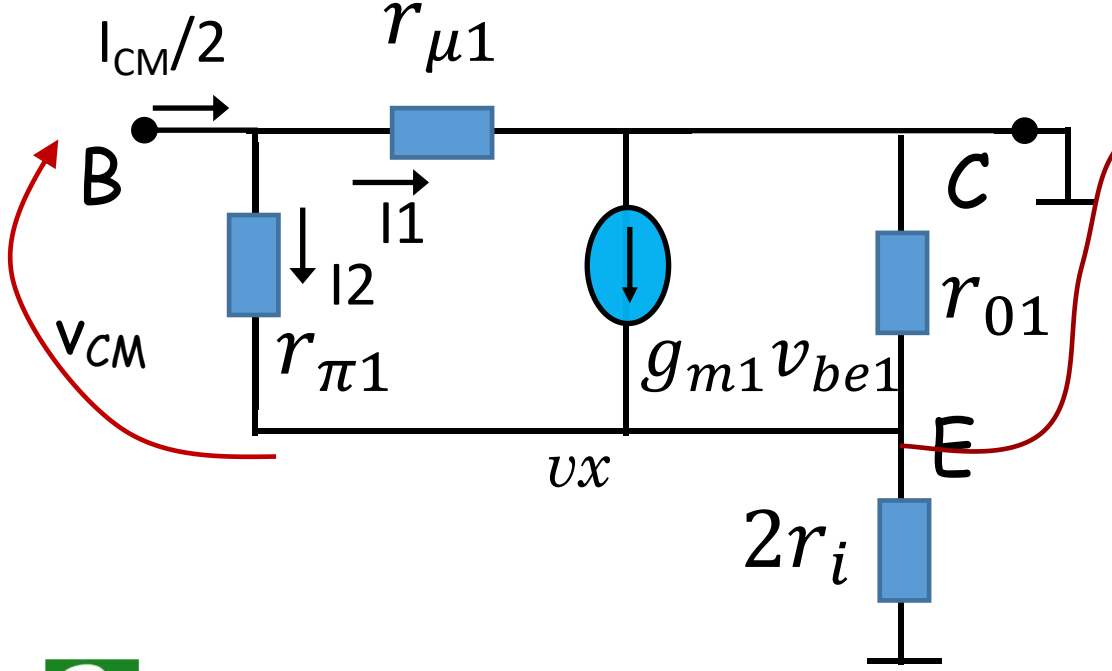


Par Diferencial Bipolar

Para determinar I_{CM} devemos achar o valor de I1 e I2.

I1 é fácil de encontrar, se observarmos que $r_{\mu 1}$ esta ligado a terra.

Para achar I2, será necessário achar vx. Assim



$$\frac{v_{CM}-vx}{r_\pi}+\frac{v_0-vx}{r_0}+(v_{CM}-vx)g_{m1}=\frac{vx}{2r_i}$$

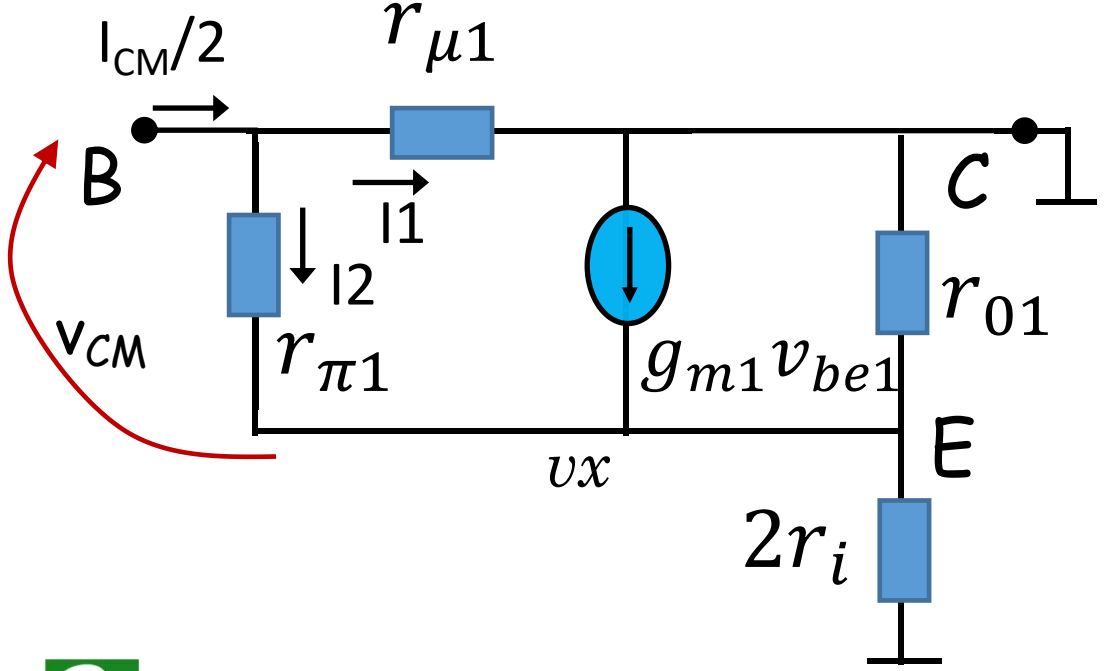
$$\frac{v_{CM}-vx}{r_\pi}-\frac{vx}{r_0}+(v_{CM}-vx)g_{m1}=\frac{vx}{2r_i}$$

$$vx\left(\frac{1}{r_\pi}+\frac{1}{r_0}+\frac{1}{2r_i}+g_{m1}\right)=v_{CM}\left(\frac{1}{r_\pi}+g_{m1}\right)$$

Par Diferencial Bipolar

$$vx\left(\frac{1}{r_\pi}+\frac{1}{r_0}+\frac{1}{2r_i}+g_{m1}\right)= v_{CM}\left(\frac{1}{r_\pi}+g_{m1}\right)$$

$$vx\left(\frac{1}{r_\pi}+\frac{1}{r_0}+\frac{1}{2r_i}+g_{m1}\right)= v_{CM}\left(\frac{\beta+1}{r_\pi}\right)$$



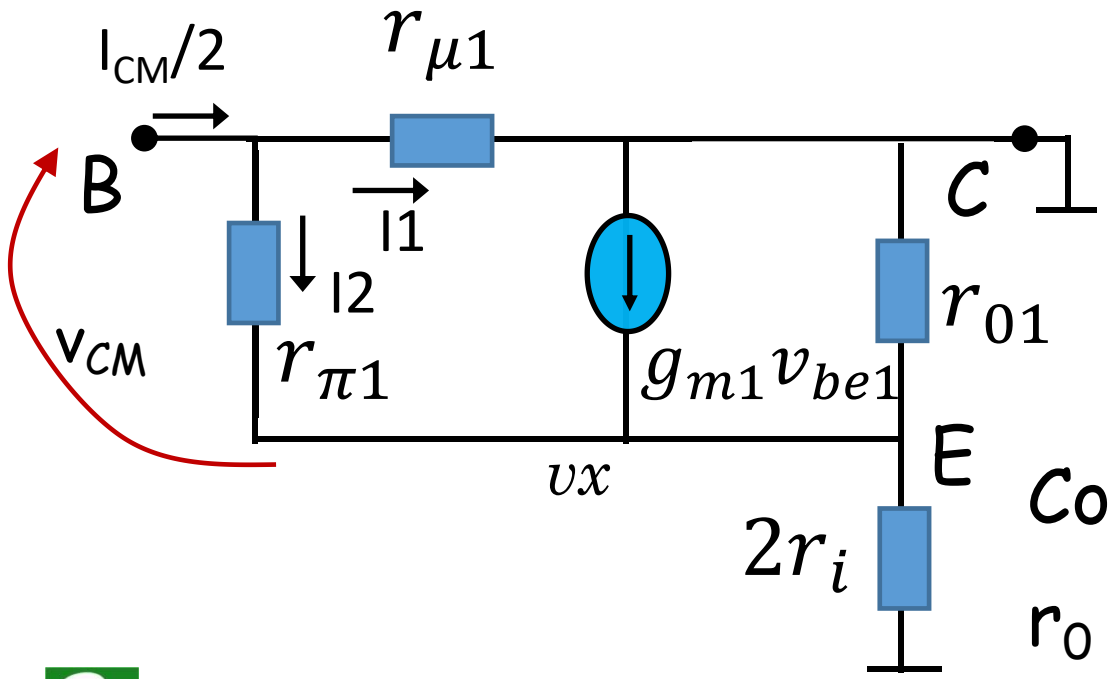
$$vx\left(\frac{r_\pi}{r_0}+\frac{r_\pi}{2r_i}+\beta+1\right)= (\beta+1)v_{CM}$$

$$vx\left(\frac{r_\pi}{(\beta+1)r_0}+\frac{r_\pi}{(\beta+1)2r_i}+1\right)= v_{CM}$$

$$vx = \frac{v_{CM}}{\left(\frac{r_\pi}{(\beta+1)r_0}+\frac{r_\pi}{(\beta+1)2r_i}+1\right)}$$

Par Diferencial Bipolar

$$I2 = \frac{v_{CM} - vx}{r_\pi} = \frac{v_{CM}}{r_\pi}\left(1 - \frac{1}{\left(\frac{r_\pi}{(\beta+1)r_0} + \frac{r_\pi}{(\beta+1)2r_i} + 1\right)}\right)$$



$$I2 = \frac{v_{CM}}{r_\pi}\left(1 - \frac{1}{\left(\frac{r_e}{r_0} + \frac{r_e}{2r_i} + 1\right)}\right)$$

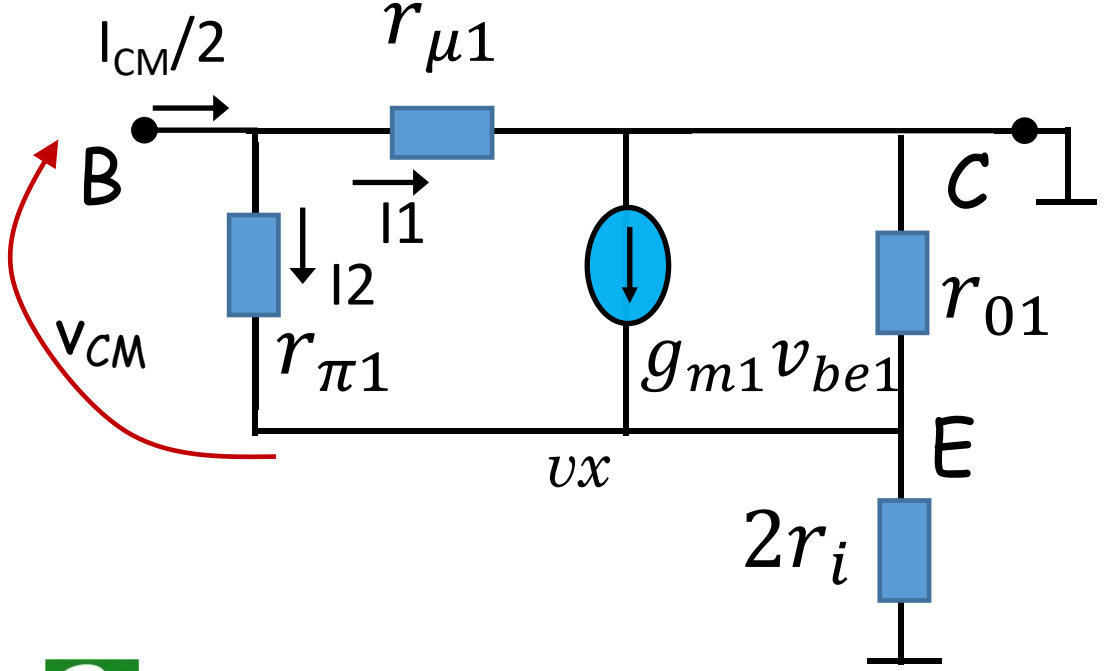
$$I2 = \frac{v_{CM}}{r_\pi}\left(\frac{\left(\frac{r_e}{r_0} + \frac{r_e}{2r_i}\right)}{\left(\frac{r_e}{r_0} + \frac{r_e}{2r_i} + 1\right)}\right)$$

Considerando que:

$r_0 \gg r_e$ e que $ri \gg r_e$ (ri é possivelmente o r_0 de um transitor) teremos

Par Diferencial Bipolar

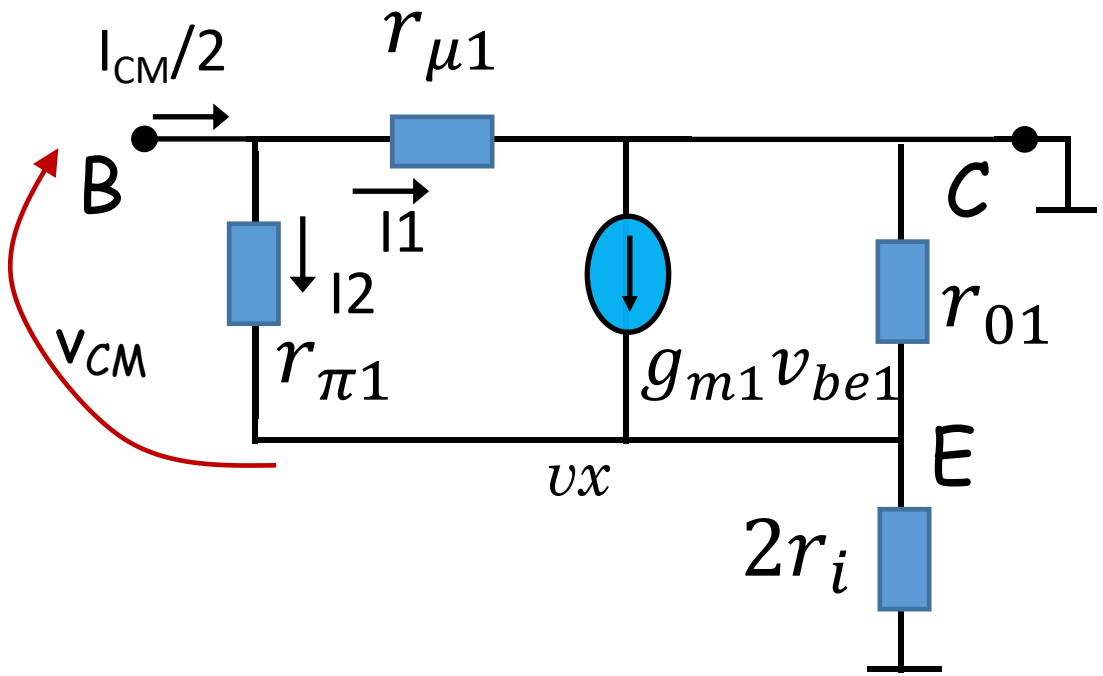
$$I2 = \frac{v_{CM}}{r_\pi}\left(\frac{\left(\frac{r_e}{r_0}+\frac{r_e}{2r_i}\right)}{\left(\frac{r_e}{r_0}+\frac{r_e}{2r_i}+1\right)}\right) \approx \frac{v_{CM}}{r_\pi}\left(\frac{r_e}{r_0}+\frac{r_e}{2r_i}\right)$$

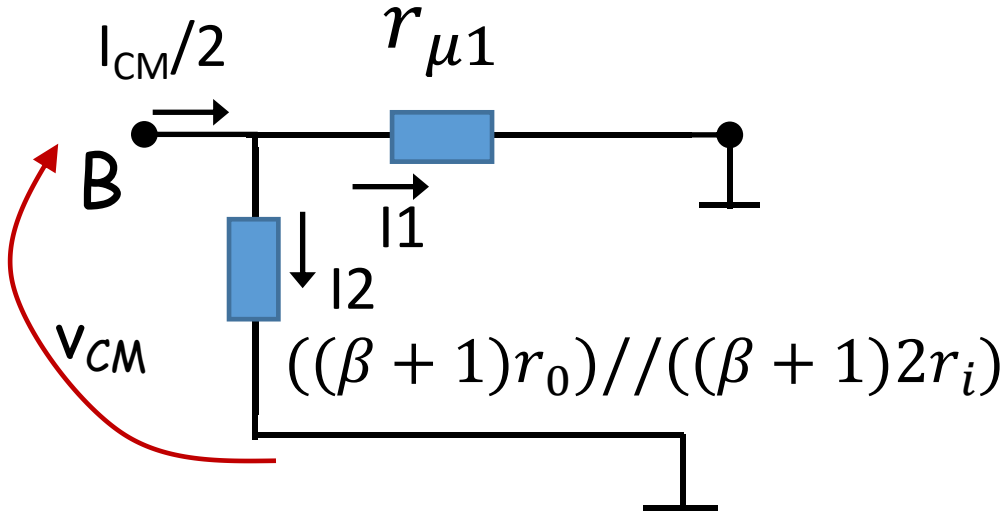


$$\frac{v_{CM}}{I2} \approx \frac{r_\pi}{\left(\frac{r_\pi}{r_0}+\frac{r_e}{2r_i}\right)} = \frac{1}{\left(\frac{1}{(\beta+1)r_0}+\frac{1}{(\beta+1)2r_i}\right)}$$

$$\frac{v_{CM}}{I2} \approx ((\beta+1)r_0)//((\beta+1)2r_i)$$

Par Diferencial Bipolar





$$Zin_{CM} = \frac{1}{2}((\beta+1)r_0)//((\beta+1)2r_i)//r_{\mu 1})$$

Veja que a impedancia foi dividida por dois por causa da corrente que entra dos dois lado do par diferencial

Par Diferencial Bipolar

Primeiro valor da impedancia modo comum calculada

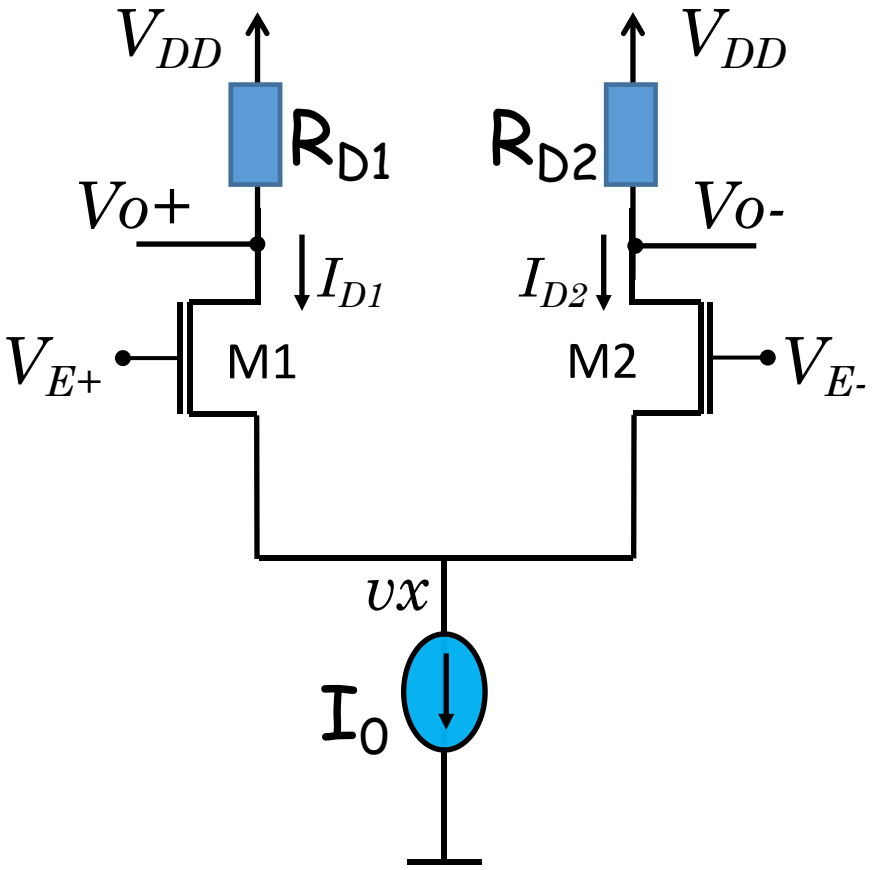
$$Zin_{CM} = \approx (\beta + 1)r_i$$

Segundo valor da impedancia modo comum calculada

$$Zin_{CM} = 2((\beta + 1)r_0)//((\beta + 1)2r_i)//r_{\mu 1} \approx ((\beta + 1)r_0)//((\beta + 1)r_i)//r_{\mu 1}$$

- ✓ As tres impedancias que estao em paralelo tem ordens de grandezas próximas.
- ✓ Na analise de impedancia, algumas vezes é mais simples fazer por partes

Par Diferencial MOS



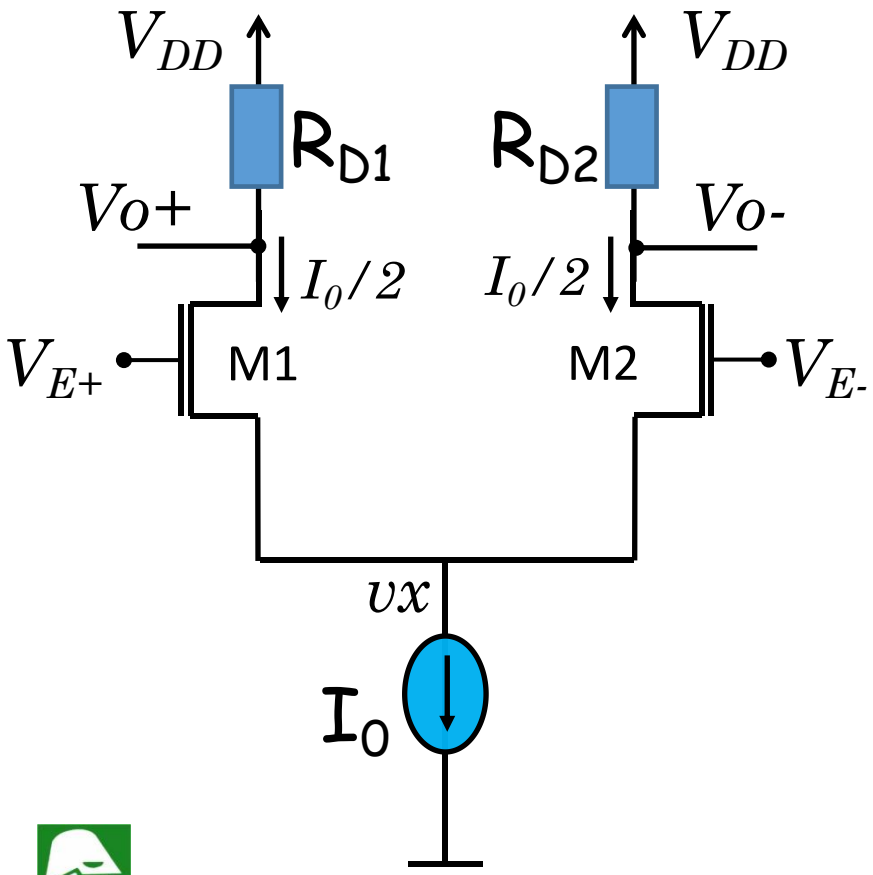
Para o correto funcionamento do par diferencial devemos ter:

- ✓ M1 igual a M2
- ✓ R_{D1} igual a R_{D2}

A operação é semelhante a do bipolar, sendo o lado que tiver entrada maior, aquele por onde passa maior parte da corrente .

Par Diferencial MOS

1. $V_{E+}=V_{E-}=V_{CM}$



Por simetria podemos ver que:

- ✓ Metade da corrente I_0 vai para cada lado. Assim

$$I_{S1} = I_{S2} = I_0/2$$

- ✓ Como $I_D = I_S$

$$I_{D1} = I_{D2} = I_0/2$$

- ✓ Valores das transcondutancias

$$g_{m1} = g_{m2} = 2I_0/(V_{GS} - V_{TN})$$

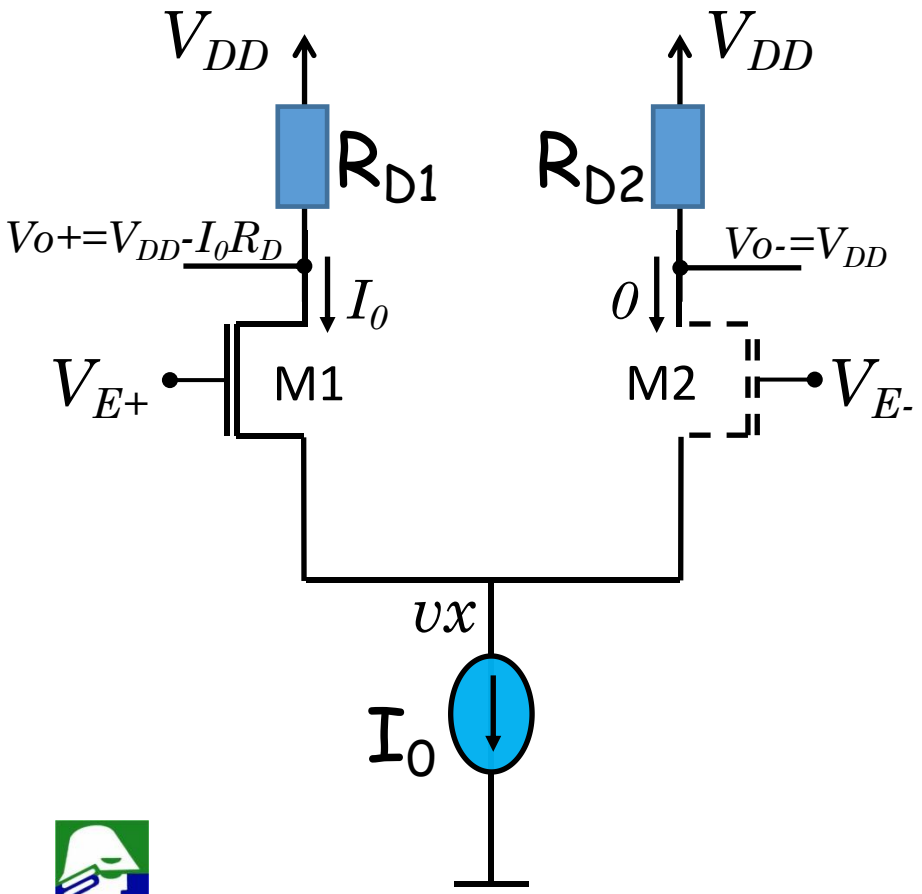
- ✓ Tensão na saída

$V_{0+} = V_{DD} - I_0R_{D1}/2$ e $V_{0-} = V_{DD} - I_0R_{D2}/2$

- ✓ $vx = V_{CM} - V_{TN} - \sqrt{\frac{I_0}{2\mu_n \frac{W_1}{L_1} C_{ox}}}$

Par Diferencial MOS

1. $V_{E+}=V_{CM}+\Delta/2$ $V_{E-}=V_{CM}-\Delta/2$ Δ: valor grande



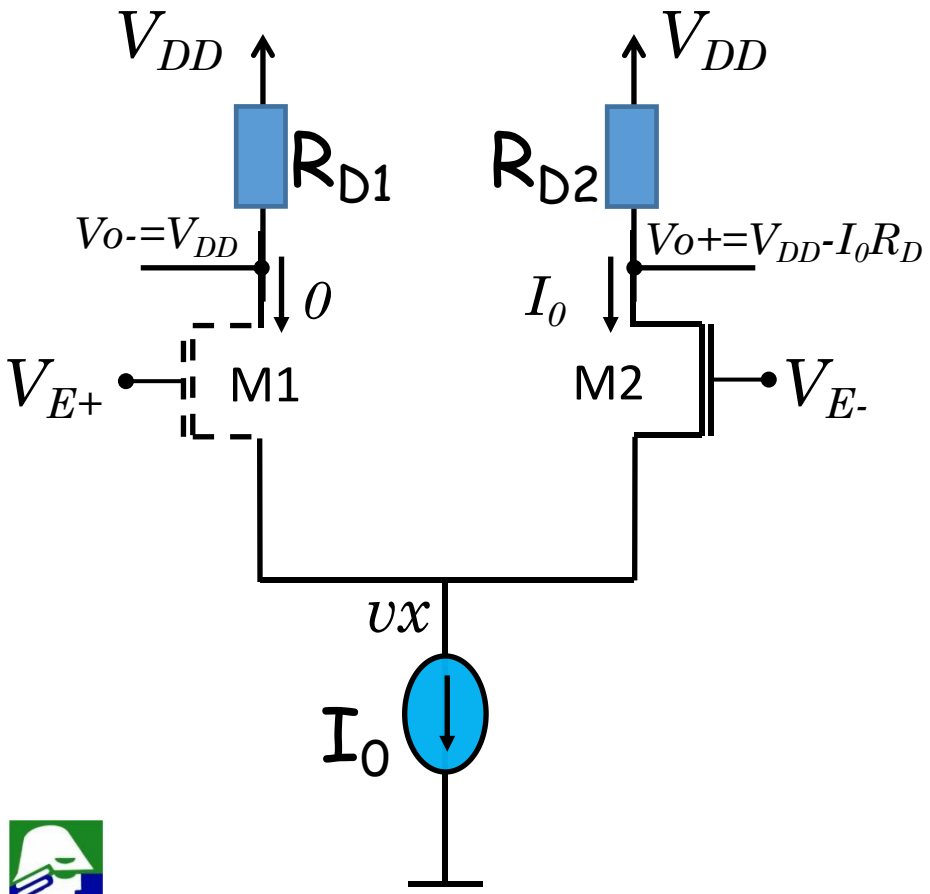
- ✓ Como Δ é grande o transistor M1 conduz e o transistor M2 corta
- ✓ Toda a corrente passa por M1
- ✓ Tensão na saída

$$V_{O+} = V_{DD} - I_0R_{D1} \quad e \quad V_{O-} = V_{DD}$$

- ✓ $$vx = V_{CM} + \frac{\Delta}{2} - V_{TN} - \sqrt{\frac{I_0}{\mu_n \frac{W_1}{L_1} C_{ox}}}$$

Par Diferencial MOS

1. $V_{E+}=V_{CM}-\Delta/2$ $V_{E-}=V_{CM}+\Delta/2$ Δ: valor grande



- ✓ Como Δ é grande o transistor M2 conduz e o transistor M1 corta
- ✓ Toda a corrente passa por M2
- ✓ Tensão na saída

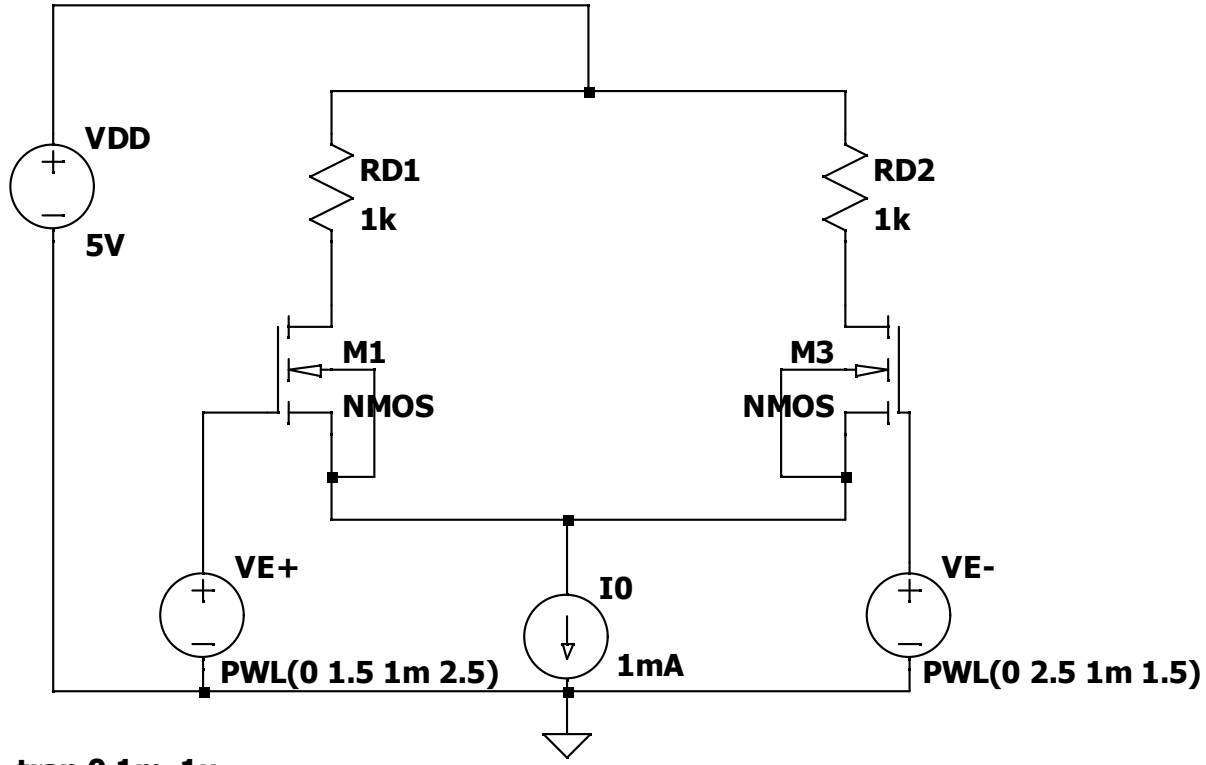
$$V_{O+} = V_{DD} \quad e \quad V_{O-} = V_{DD} - I_0R_{D2}$$

- ✓ $$vx = V_{CM} + \frac{\Delta}{2} - V_{TN} - \sqrt{\frac{I_0}{\mu_n \frac{W_1}{L_1} C_{ox}}}$$

Par Diferencial MOS

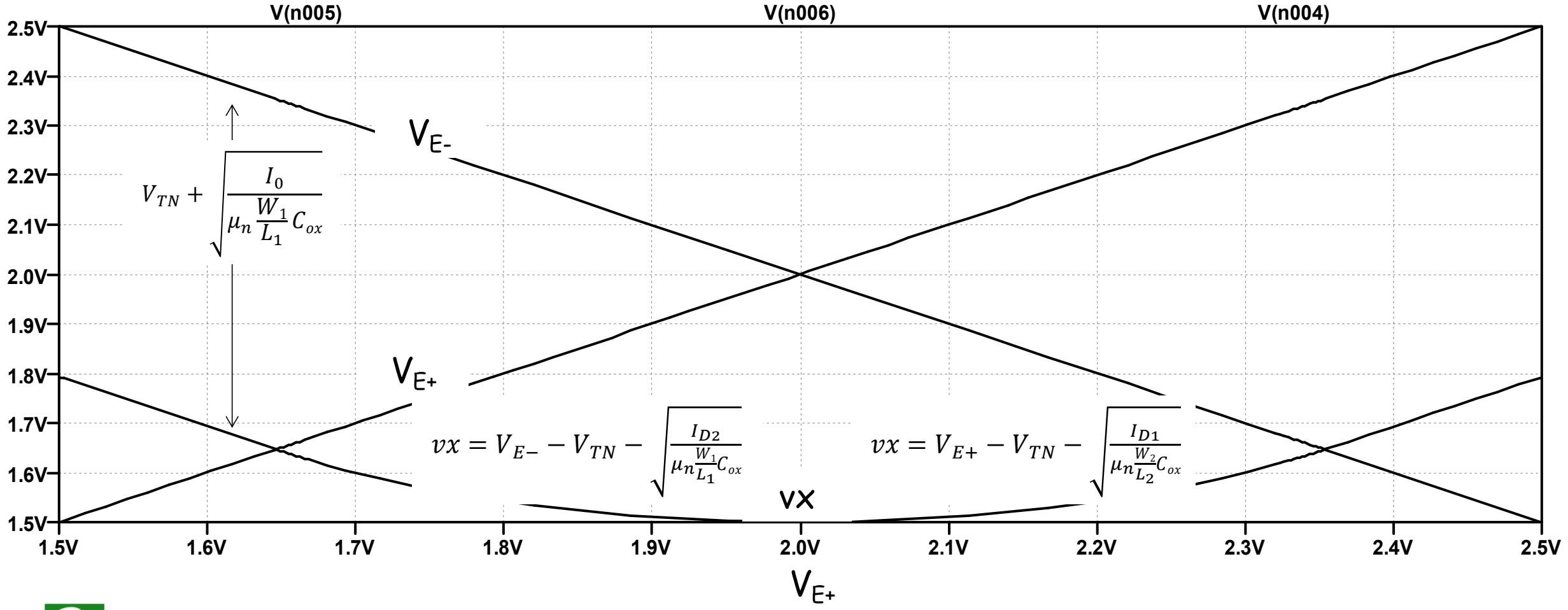
Entradas: rampa de 1,5 V a 2,5V

Transistor NMOS: L=1um, W=200um, V_{TN}=0,5V



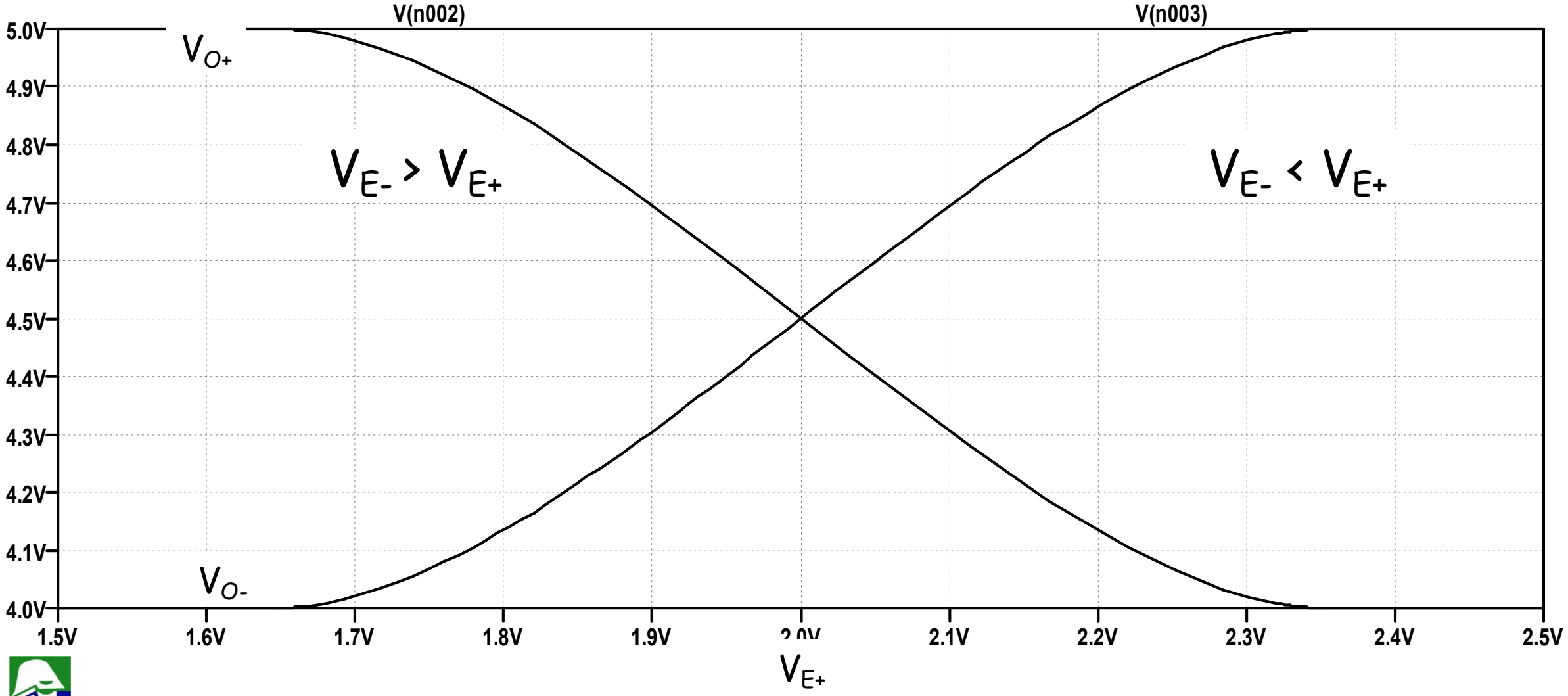
Par Diferencial MOS

Entradas: rampa de 1,5 V a 2,5V (V_{TN}=0,5V)

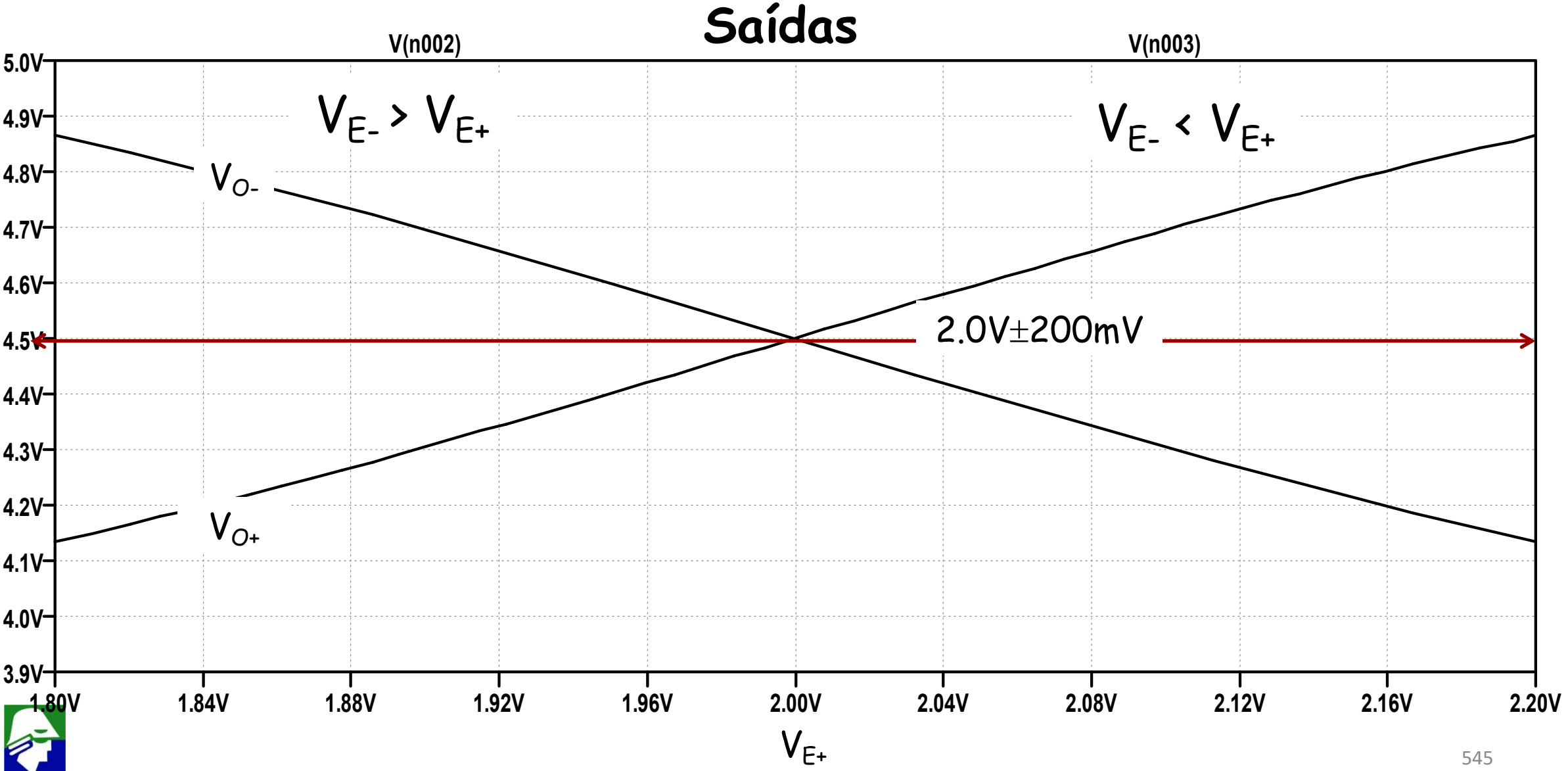


Par Diferencial MOS

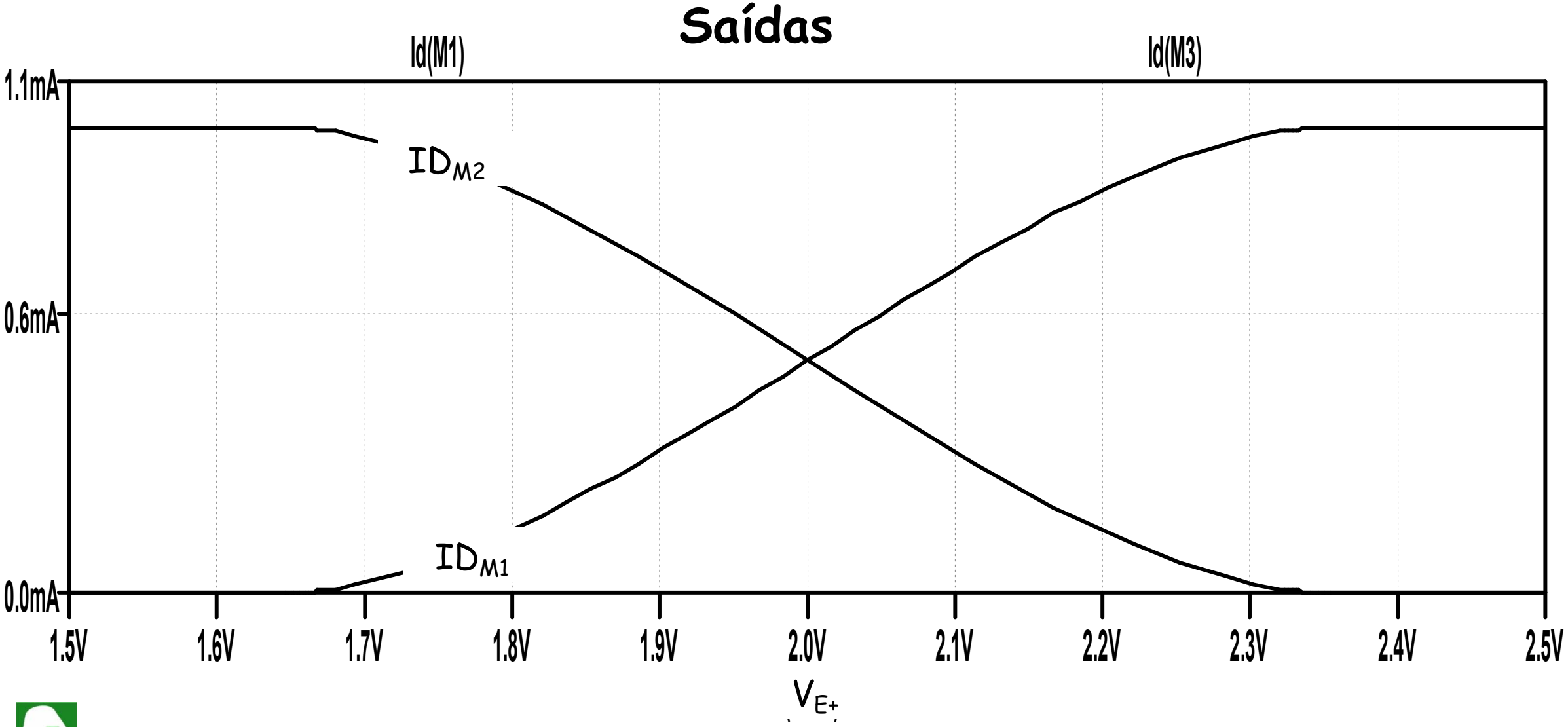
Saídas



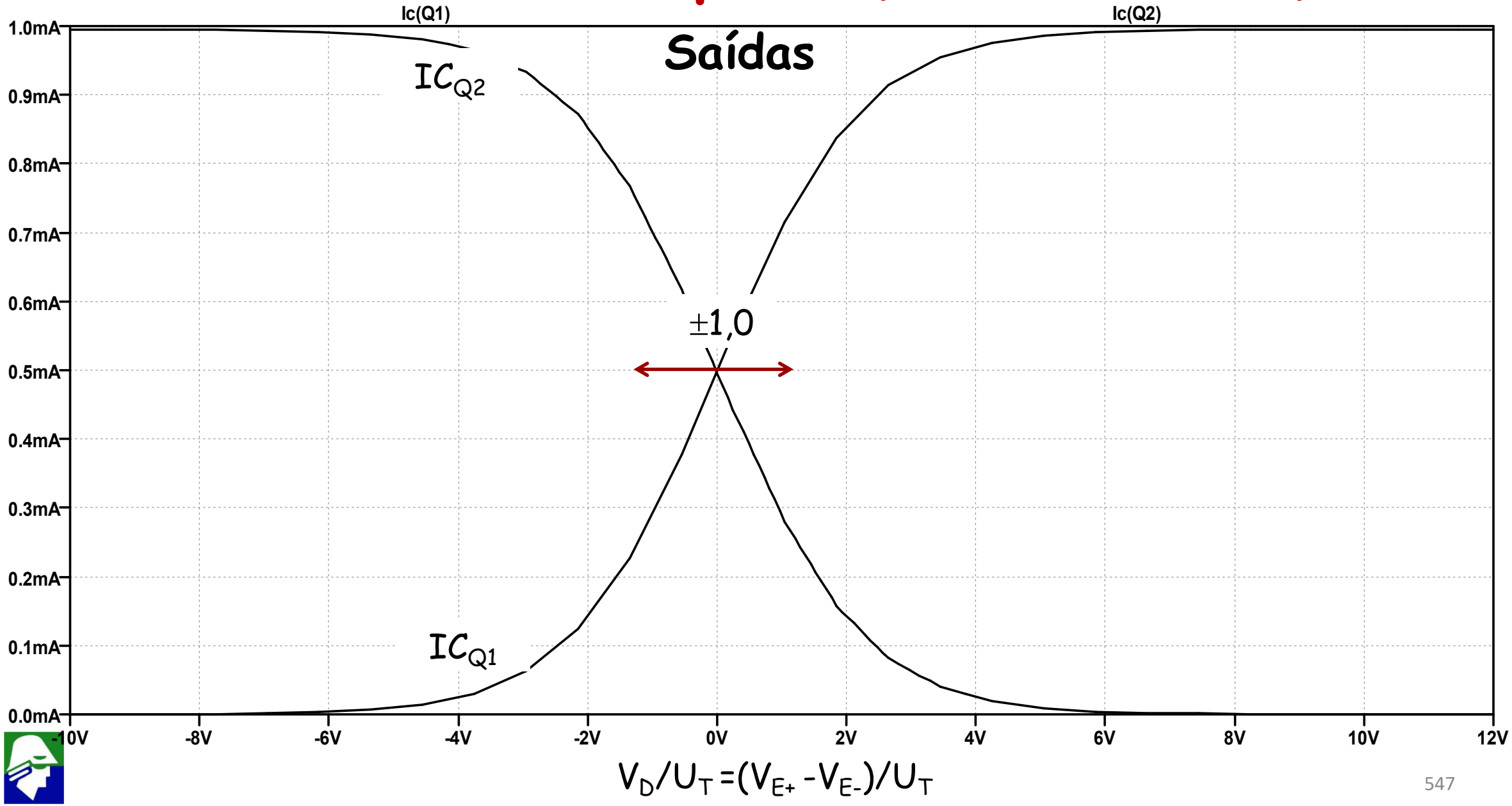
Par Diferencial MOS



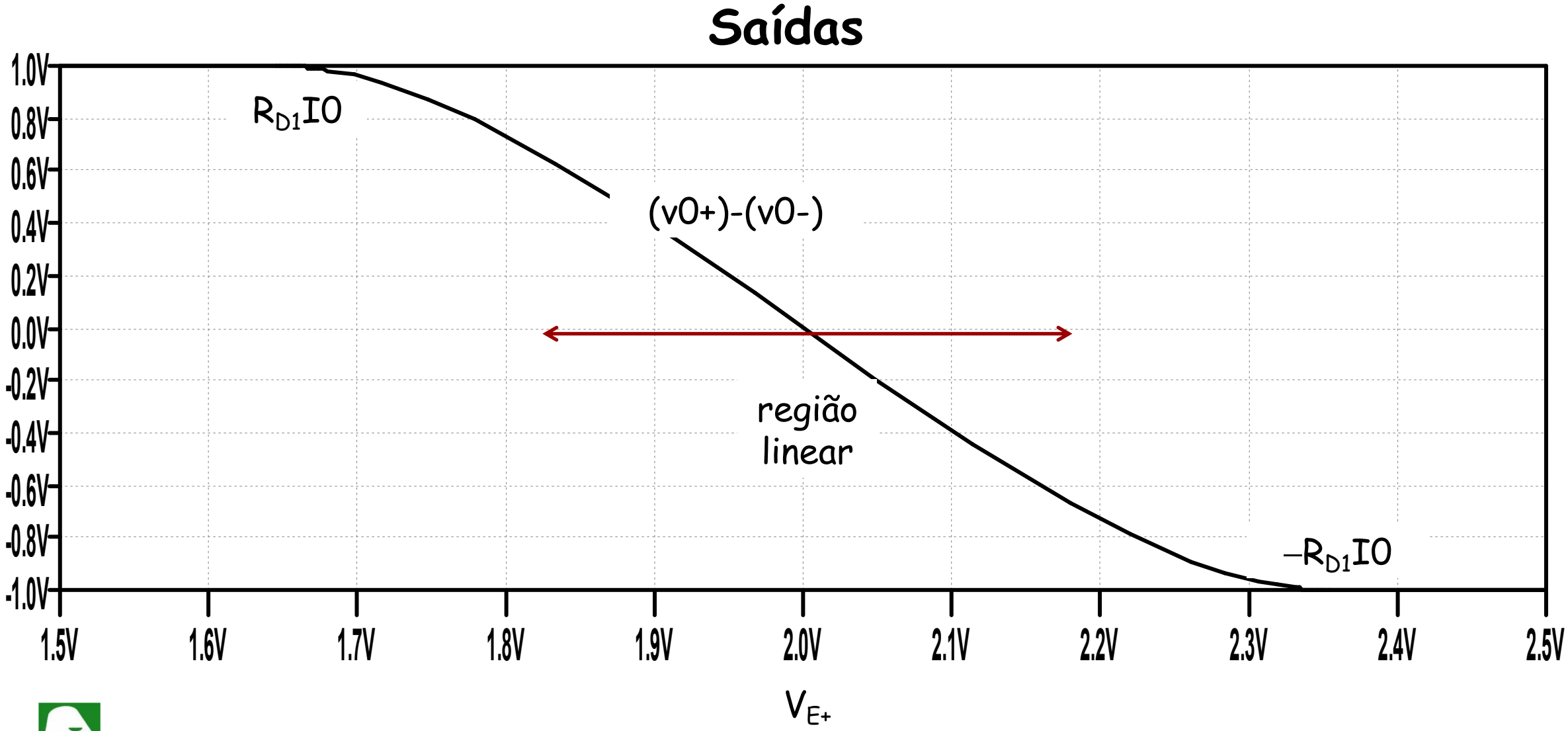
Par Diferencial MOS



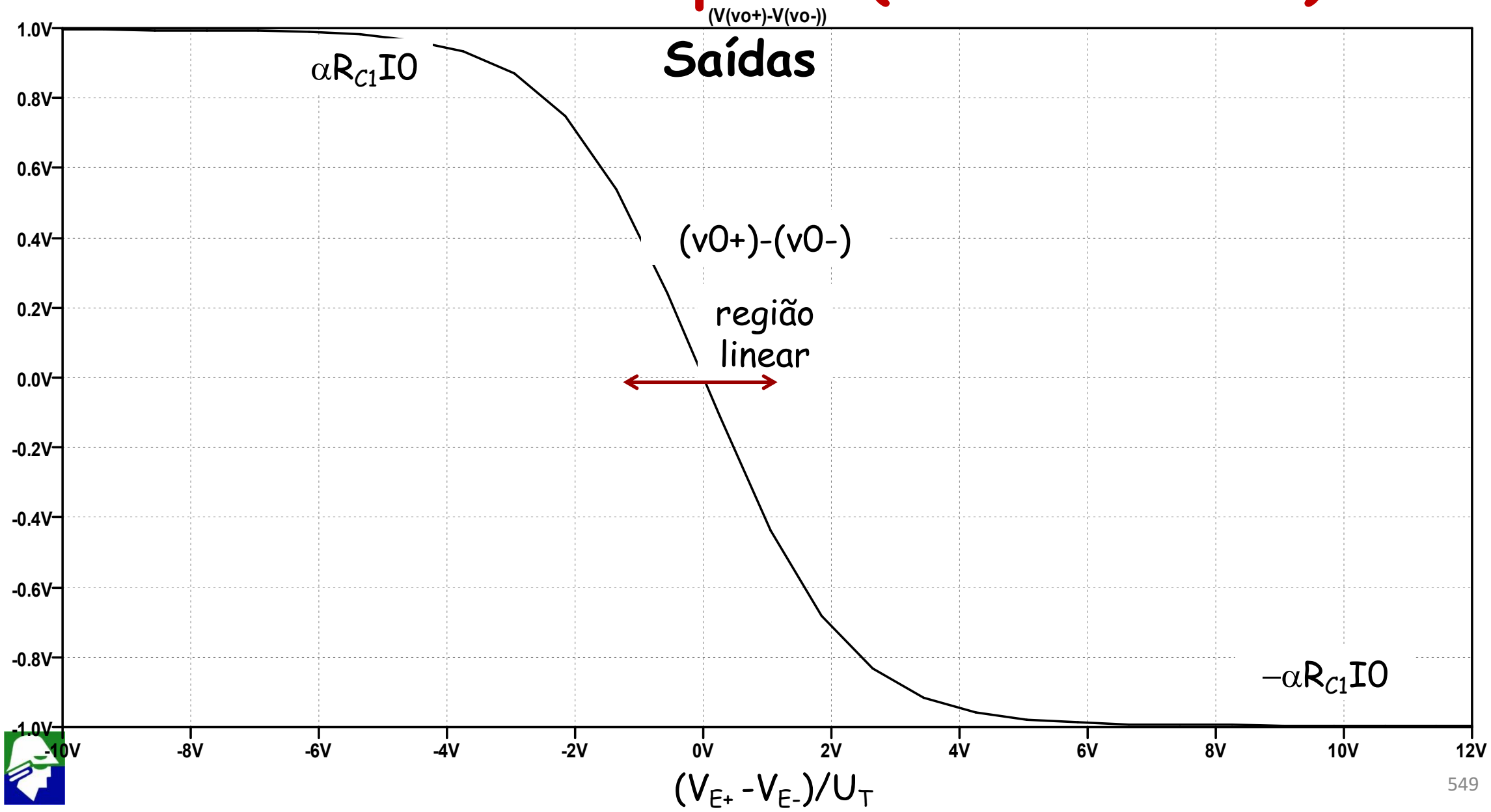
Par Diferencial Bipolar (mais inclinado)



Par Diferencial MOS

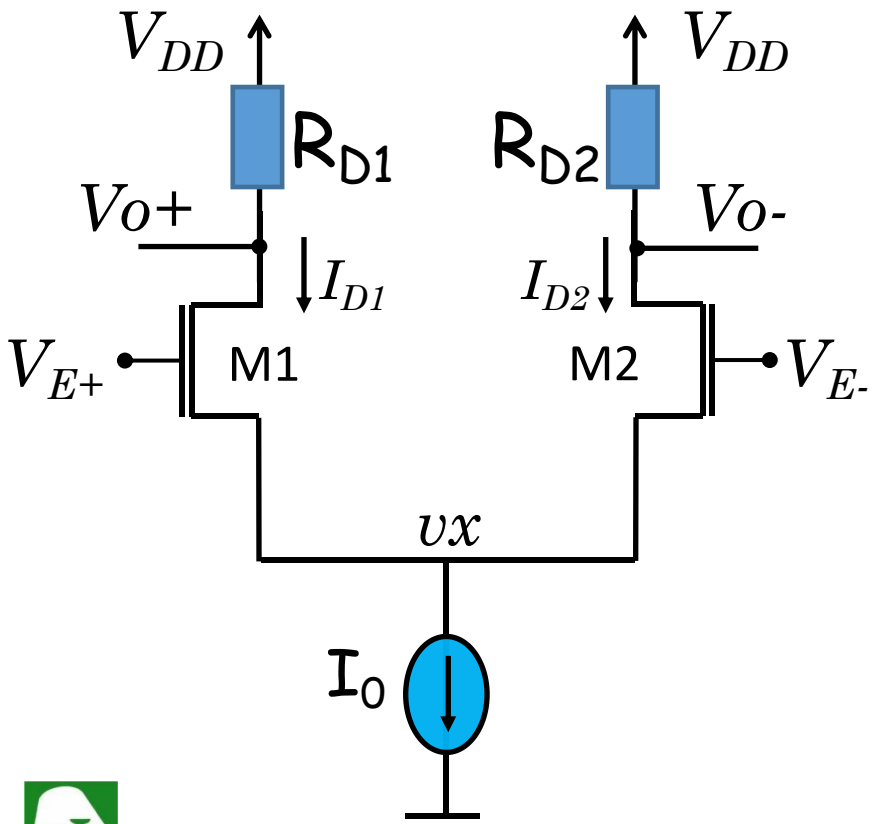


Par Diferencial Bipolar (mais inclinado)



Par Diferencial MOS

Vamos tentar entender a região de transição (não os pontos onde Δ seja grande). Consideranos N1=N2. Temos:



$$I_{D1} = \frac{k_n}{2}\frac{W}{L}(V_{E+} - vx - V_{TN})^2$$

$$I_{D2} = \frac{k_n}{2}\frac{W}{L}(V_{E-} - vx - V_{TN})^2$$

$$\sqrt{I_{D1}} = \sqrt{\frac{k_n}{2}\frac{W}{L}}(V_{E+} - vx - V_{TN})$$

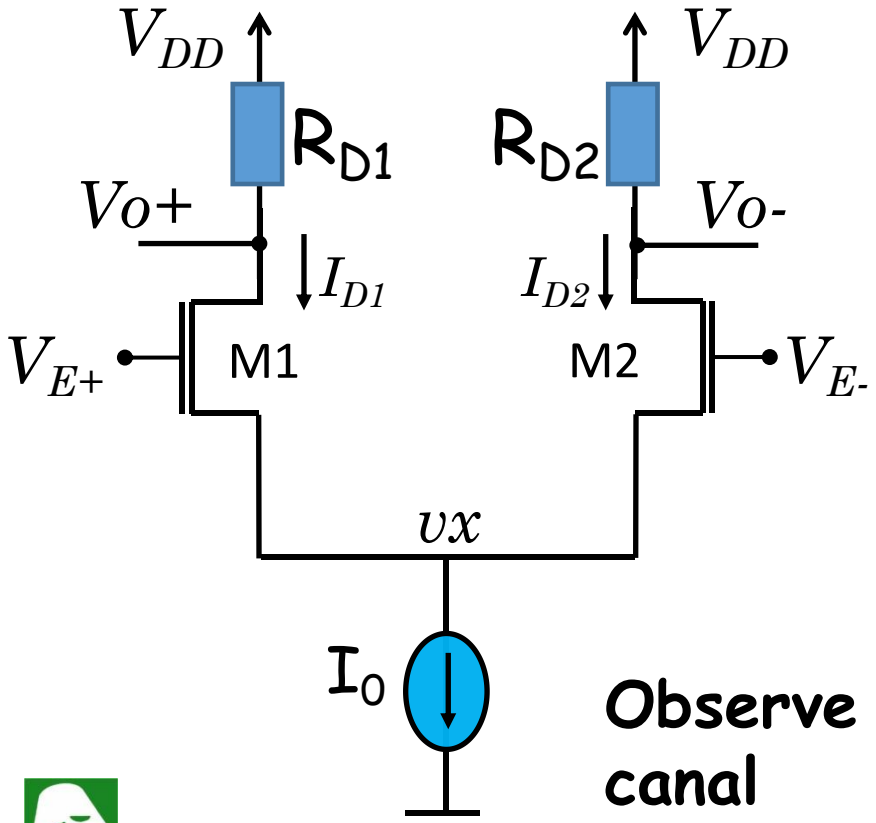
$$\sqrt{I_{D2}} = \sqrt{\frac{k_n}{2}\frac{W}{L}}(V_{E-} - vx - V_{TN})$$

$$\sqrt{I_{D1}} - \sqrt{I_{D2}} = \sqrt{\frac{k_n}{2}\frac{W}{L}}V_D$$

Par Diferencial MOS

Podemos acrescentar

$$I_{D1} + I_{D2} = I_0$$



Resultam as equações:

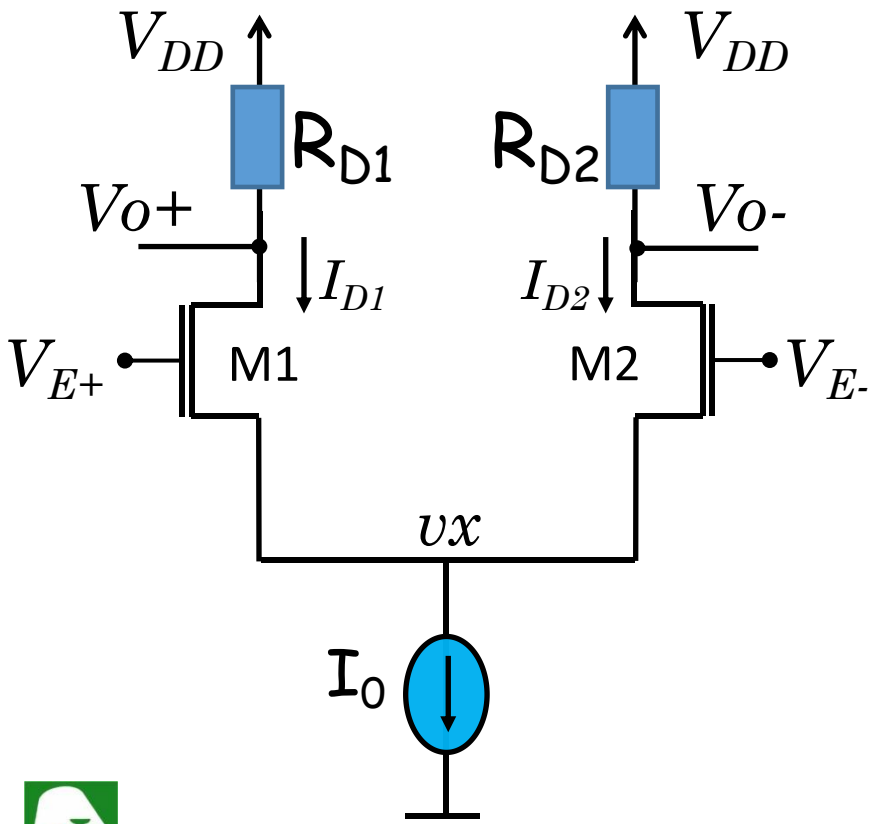
$$\sqrt{I_{D1}} - \sqrt{I_{D2}} = \sqrt{\frac{k_n}{2}\frac{W}{L}}V_D$$

$$I_{D1} + I_{D2} = I_0$$

Observe que estamos desconsiderando a modulação de canal

Par Diferencial MOS

A soluçao do sistema será



$$I_{D1} = \frac{I_0}{2} + \frac{V_D}{2}\sqrt{k_n \frac{W}{L} I_0}\sqrt{1 - \frac{(\frac{V_D}{2})^2}{I_0 / k_n \frac{W}{L}}}$$

$$I_{D2} = \frac{I_0}{2} - \frac{V_D}{2}\sqrt{k_n \frac{W}{L} I_0}\sqrt{1 - \frac{(\frac{V_D}{2})^2}{I_0 / k_n \frac{W}{L}}}$$

Par Diferencial MOS

Veja que $V_D/2$ é a tensão diferencial aplicada a cada lado do par diferencial.

Caso $V_{E+}=V_{E-}$, $I_{D1} = I_{D2} = I_0/2$. Teremos entao:

$$g_m = \sqrt{2k_n \frac{W}{L}\frac{I_0}{2}} = \sqrt{k_n \frac{W}{L} I_0}$$

$$I_D = \frac{I_0}{2} = \frac{k_n}{2}\frac{W}{L}(V_{GS} - V_{TN})^2$$

$$(V_{GS} - V_{TN})^2 = {I_0}/{k_n \frac{W}{L}}$$

Par Diferencial MOS

Com as duas relacoes podemos reescrever os resultados para I_{D1} e I_{D2}

$$I_{D1} = \frac{I_0}{2} + \frac{V_D}{2}\sqrt{k_n \frac{W}{L} I_0}\sqrt{1 - \frac{(\frac{V_D}{2})^2}{I_0 / k_n \frac{W}{L}}} = \frac{I_0}{2} + \frac{V_D}{2} g_m \sqrt{1 - (\frac{\frac{V_D}{2}}{V_{GS} - V_{TN}})^2}$$

$$I_{D2} = \frac{I_0}{2} - \frac{V_D}{2}\sqrt{k_n \frac{W}{L} I_0}\sqrt{1 - \frac{(\frac{V_D}{2})^2}{I_0 / k_n \frac{W}{L}}} = \frac{I_0}{2} - \frac{V_D}{2} g_m \sqrt{1 - (\frac{\frac{V_D}{2}}{V_{GS} - V_{TN}})^2}$$

Par Diferencial MOS

Caso tenhamos

V_D << 2(V_{GS} - V_{TN}) (tensão diferencial menor que duas vezes a tensão de overdrive), entao

$$I_{D1} = \frac{I_0}{2} + \frac{V_D}{2} g_m$$

$$I_{D2} = \frac{I_0}{2} - \frac{V_D}{2} g_m$$

Par Diferencial MOS

As tensoes de saída serão

$$V_{0+} = V_{DD} - R_{D1} I_{D1} = V_{DD} - R_{D1} \frac{I_0}{2} + R_{D1} \frac{V_D}{2} g_m$$

$$V_{0-} = V_{DD} - R_{D2} I_{D2} = V_{DD} - R_{D2} \frac{I_0}{2} - R_{D2} \frac{V_D}{2} g_m$$

As tensões na saída serão compostas por

- ✓ **componente DC:** $V_{DD} - R_{D1} \frac{I_0}{2}$
- ✓ **componentes peq. sinais:** $\pm g_m R_{D1} \frac{V_D}{2}$

Par Diferencial MOS

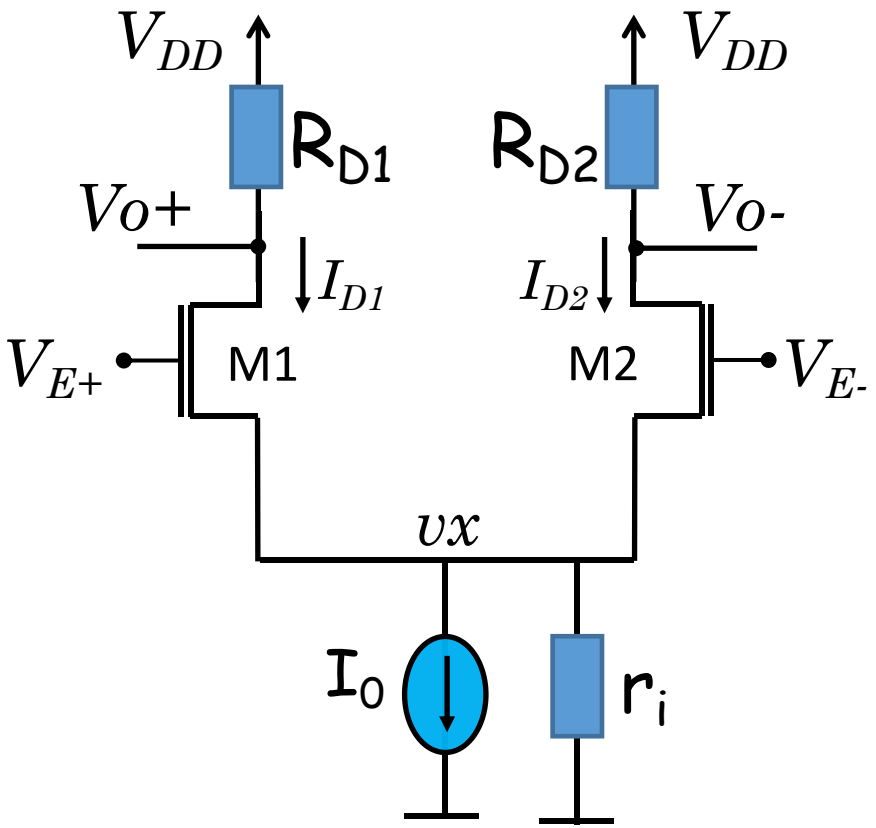
O ganho diferencial do circuito será

$$A_D = \frac{V_{0+} - V_{0-}}{V_{E+} - V_{E-}} = \frac{V_{0+} - V_{0-}}{V_D} = - g_m R_D$$

Esse ganho vale para entradas pequenas de forma que

- ✓ $V_D << 2(V_{GS} - V_{TN})$
- ✓ $\sqrt{1 - \left(\frac{\frac{V_D}{2}}{V_{GS} - V_{TN}}\right)^2} \approx 1$

Par Diferencial MOS



Vamos analisar o circuito aplicando o modelo de pequenos sinais para determinar os ganhos diferencial e de modo comum. Ja sabemos o que esperar em termos de ganho diferencial e ganho de modo comum.

$$A_D = -g_m R_D$$

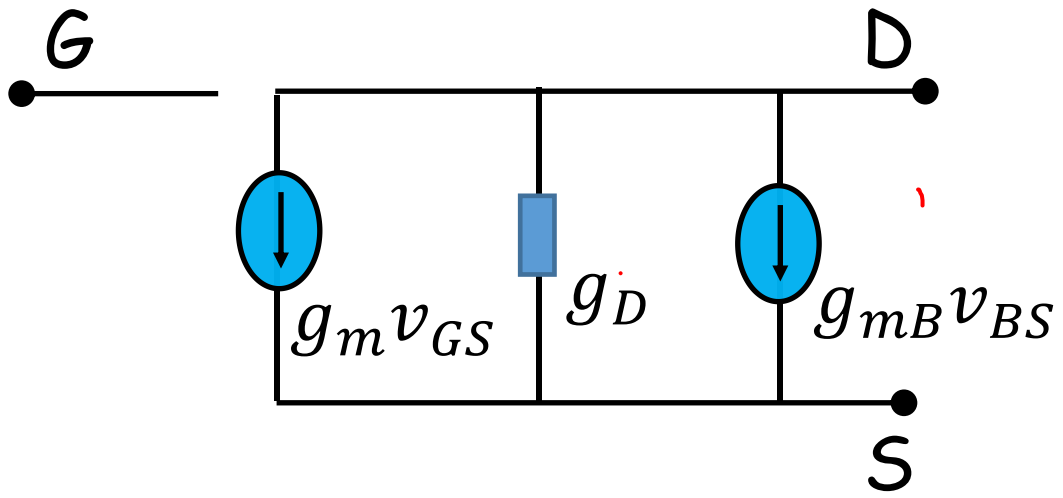
$$A_{CM} \approx -R_D/2r_i$$

(por analogia ao caso bipolar)

Vamos manter o elemento r_i para podermos determinar o ganho de modo comum.

Modelo de pequenos sinais NMOS

- $g_m = \mu_n \frac{W_n}{L_n} C_{ox}(V_{GS} - V_{TN}) = \frac{2I_D}{(V_{GS}-V_{TN})} = \sqrt{2\mu_n \frac{W_n}{L_n} C_{ox} I_D}$
- $r_d = \frac{V_A}{I_{D0}}, \quad g_{mB} = g_m \gamma \frac{1}{2\sqrt{(2\phi_p + V_{SB})}}$
- **Modelo sem capacitores**



Par Diferencial MOS

Técnicas aplicadas para simplificar a analise (como no bipolar):

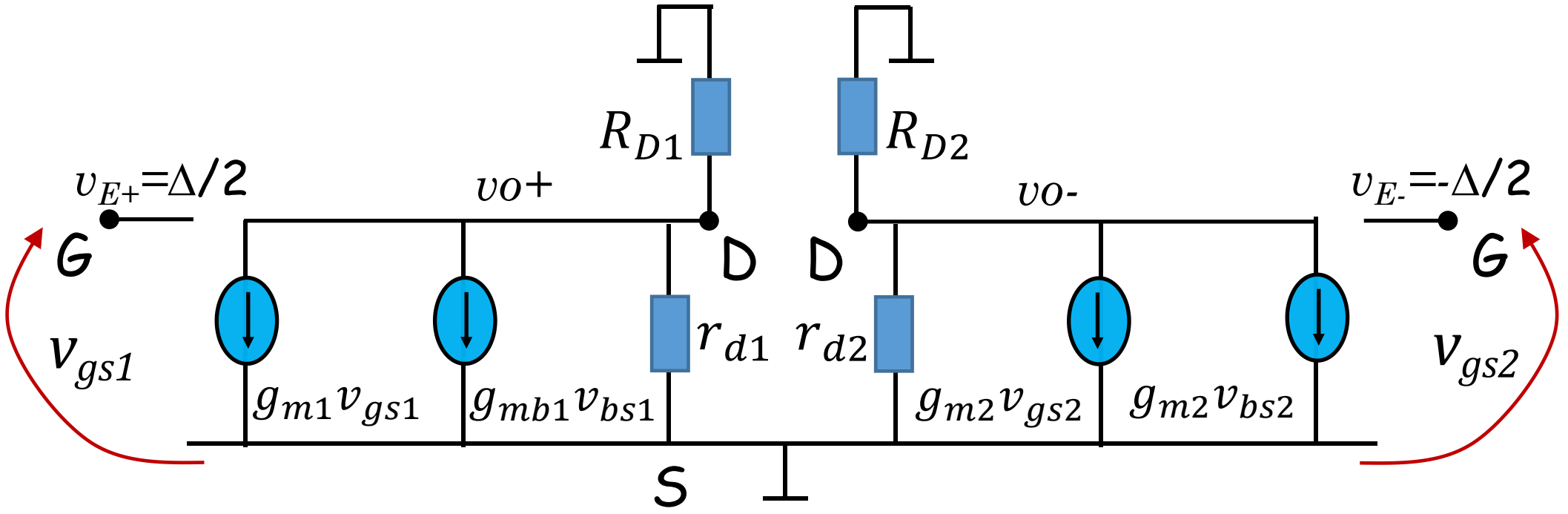
- ✓ aplicar o principio de superposiçao que vale para sistemas lineares (analisamos o circuito para varias entradas separadamente e, entao, somamos as respostas)
- ✓ analisar separadamente os casos de entrada diferencial e entrada de modo comum
- ✓ levar em consideração as simetrias do circuito

Par Diferencial MOS

1. Entrada diferencial

$$v_{E+} = \Delta/2 \qquad e \qquad v_{E-} = -\Delta/2$$

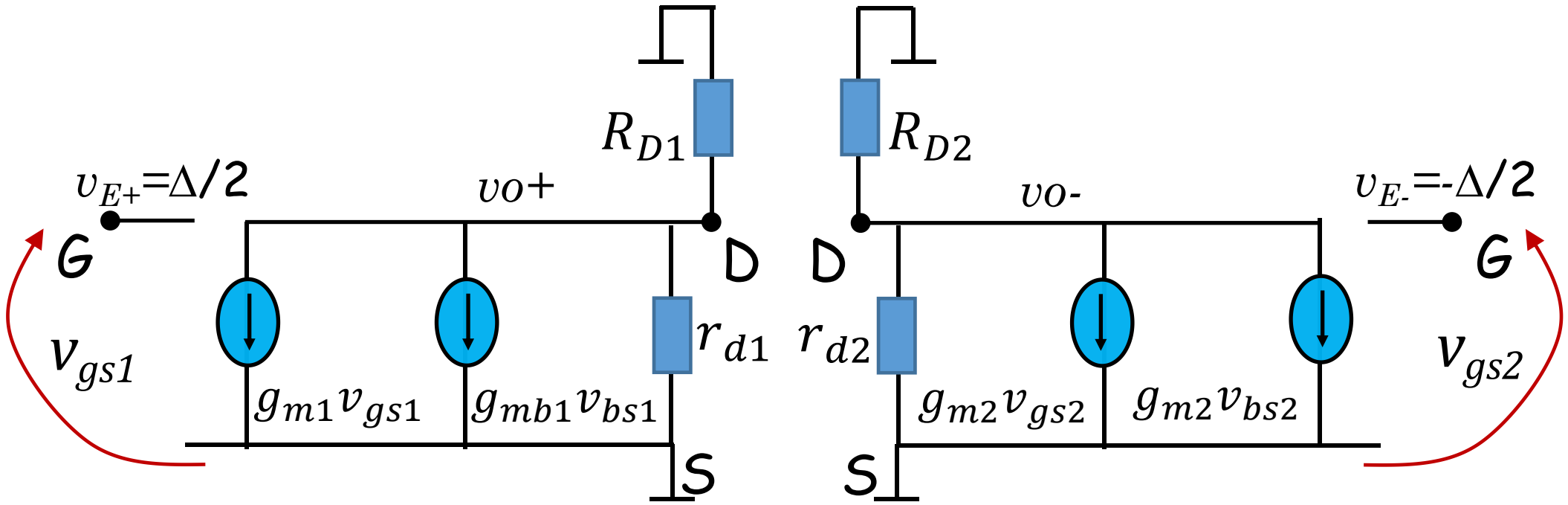
Aplicando a simetria, e a idéia do terra virtual nos drenos, analogo ao feito no bipolar, teremos o circuito



Par Diferencial MOS

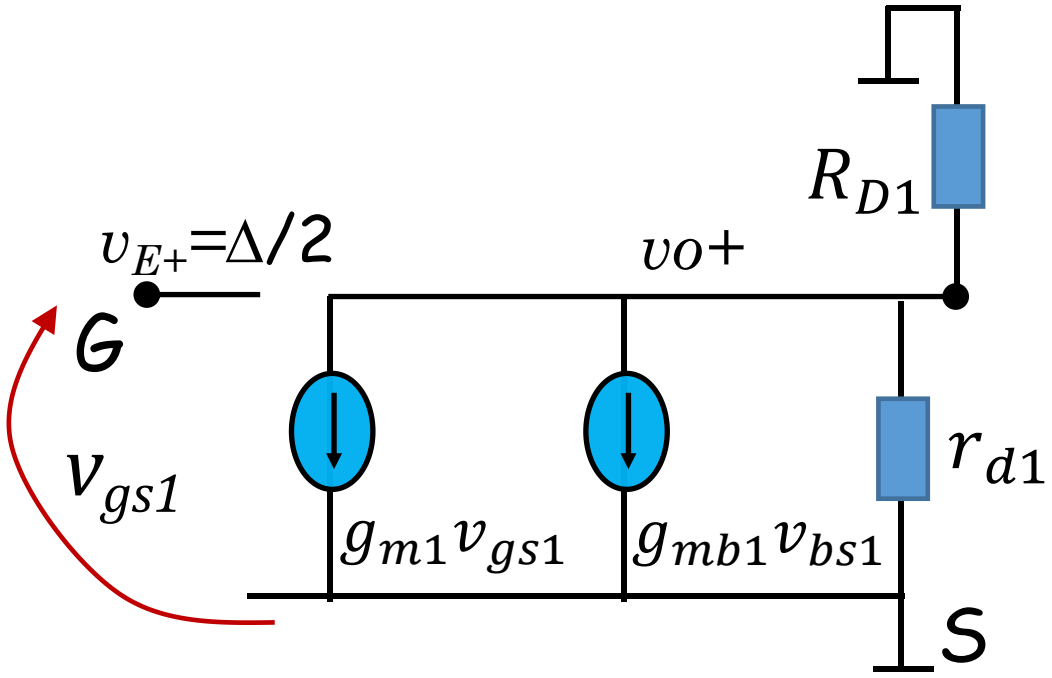
Ficamos entao com o circuito abaixo.

Basta analisar um dos lados do circuito (no outro as correntes e tensoes serão o oposto do achado)



Par Diferencial MOS

Concluindo, para uma entrada diferencial, analisamos apenas o circuito abaixo (lado esquerdo).



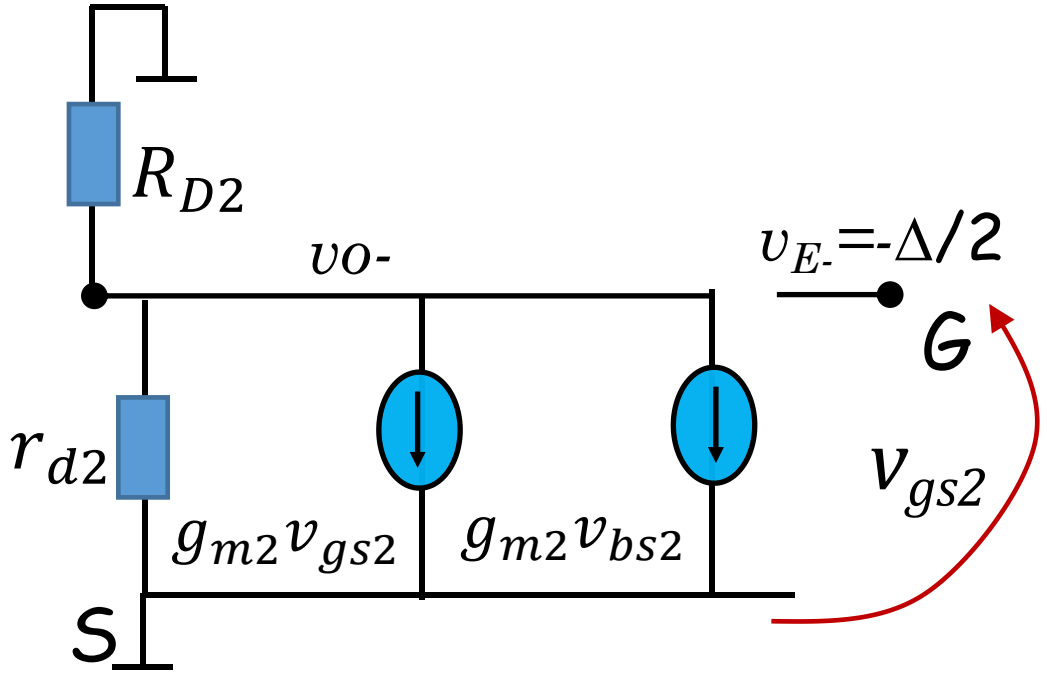
o valor de v_{bs} será 0V, então a tensão na saída será

$$v_{0+} = -\frac{\Delta}{2} g_{m1}(R_{D1}//r_{d1})$$

Par Diferencial MOS

Para o outro lado (lado direito) a tensão na saída será

$$v_{0-} = \frac{\Delta}{2} g_{m2}(R_D // r_d)$$



Observe que não é necessario se resolver os dois lado. A resposta de um é o oposto (sinal negativo) do outro (simetria)

Par Diferencial MOS

O ganho diferencial será, portanto

$$A_D = \frac{v_{0+} - v_{0-}}{v_{E+} - v_{E-}} = - g_{m1}(R_D // r_d)$$

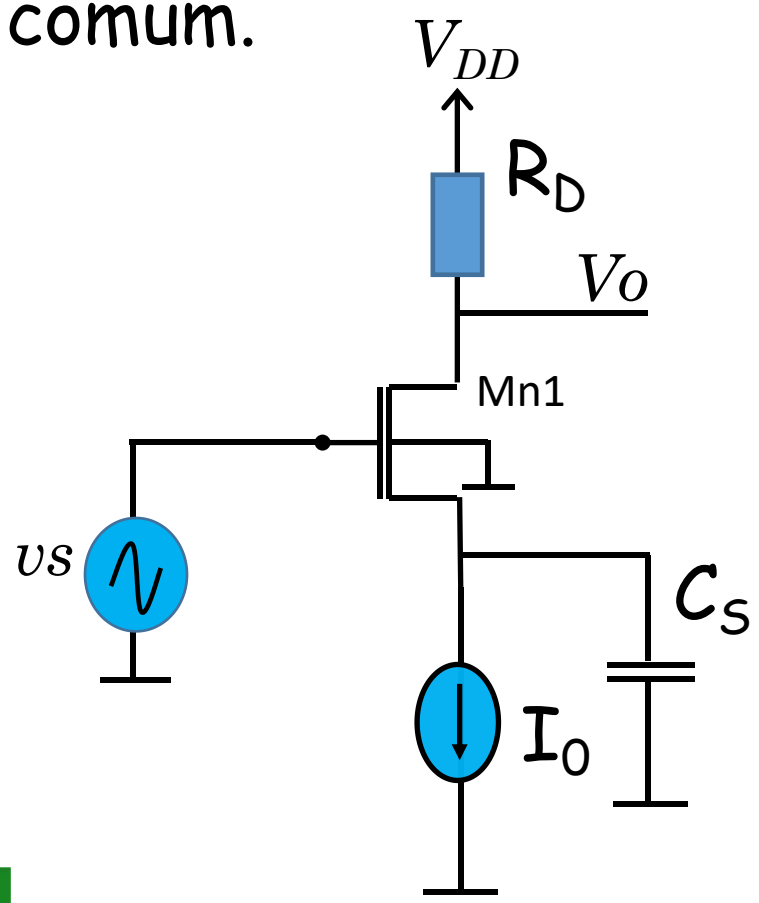
Haviamos chegado, com uma analise de grandes sinais e linearização, que o ganho diferencial era

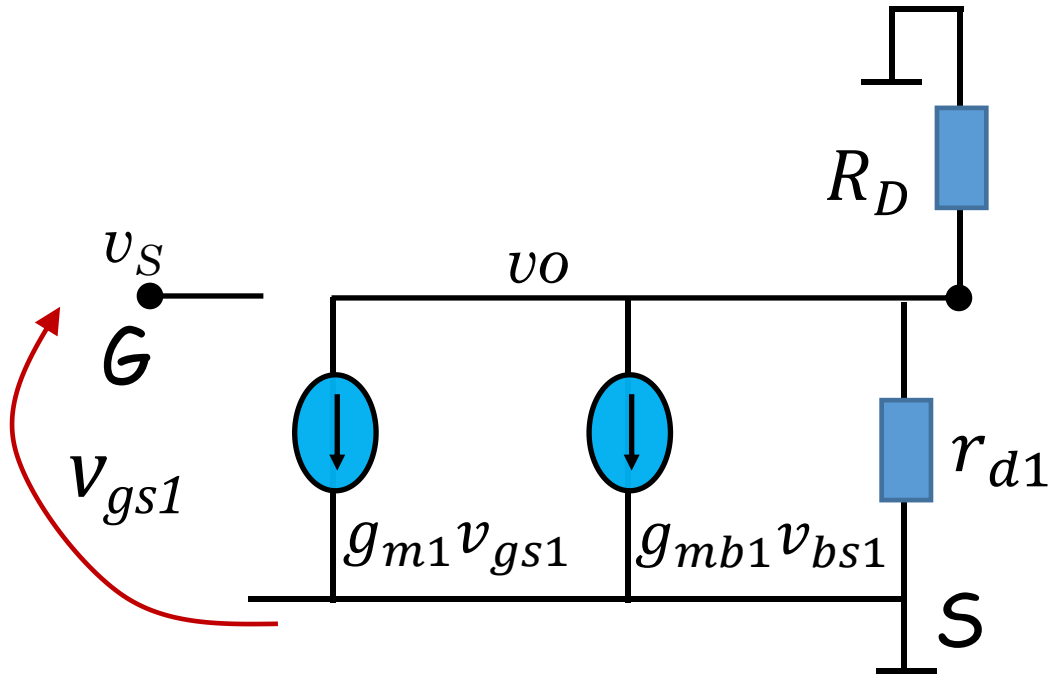
$$A_D = \frac{v_{0+} - v_{0-}}{v_{E+} - v_{E-}} = - g_{m1} R_D$$

Apenas não apareceu o r_d que reflete a modulaçao de canal. Este não foi considerado na analise com grandes sinais devido as dificuldades que introduziria.

Par Diferencial Bipolar

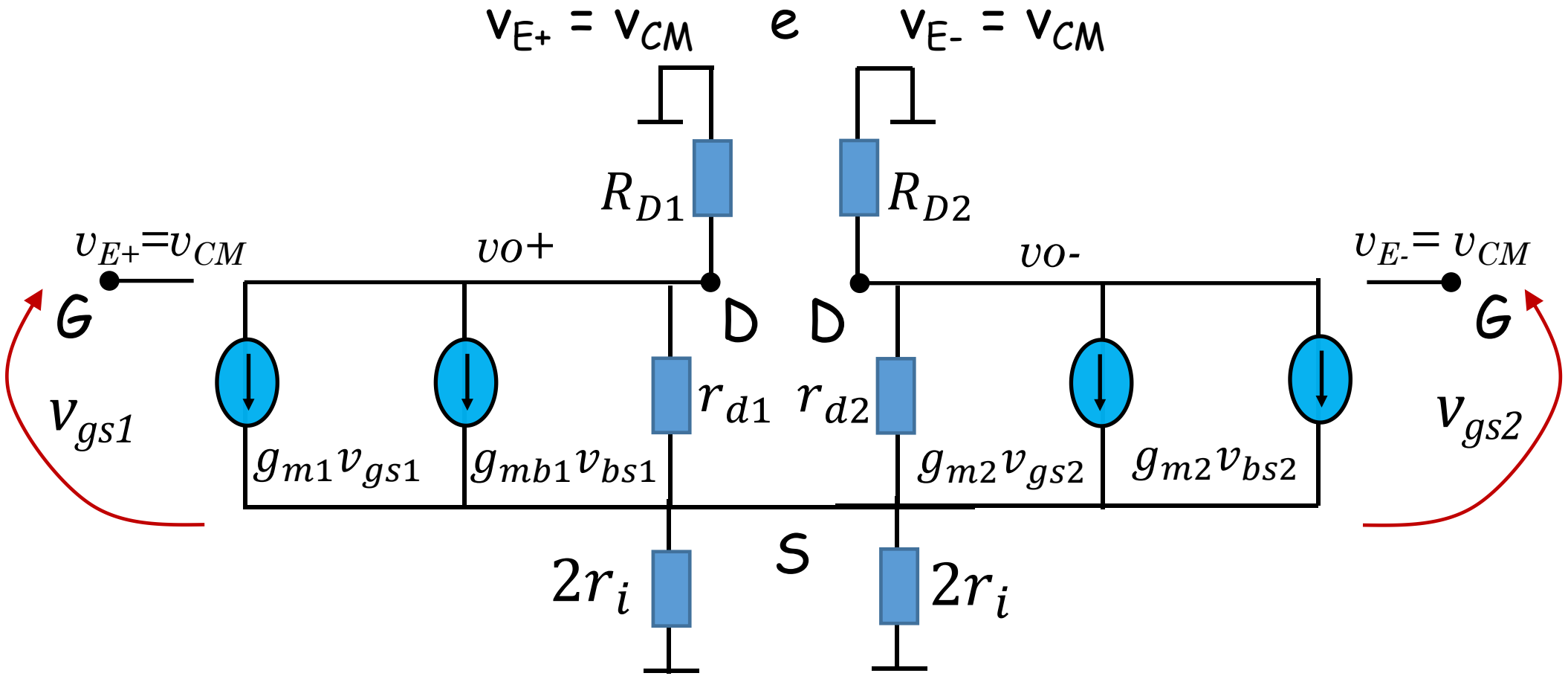
Repare que o modelo de pequenos sinais usado para analise diferencial é igual ao modelo de pequenos sinais de um source comum.





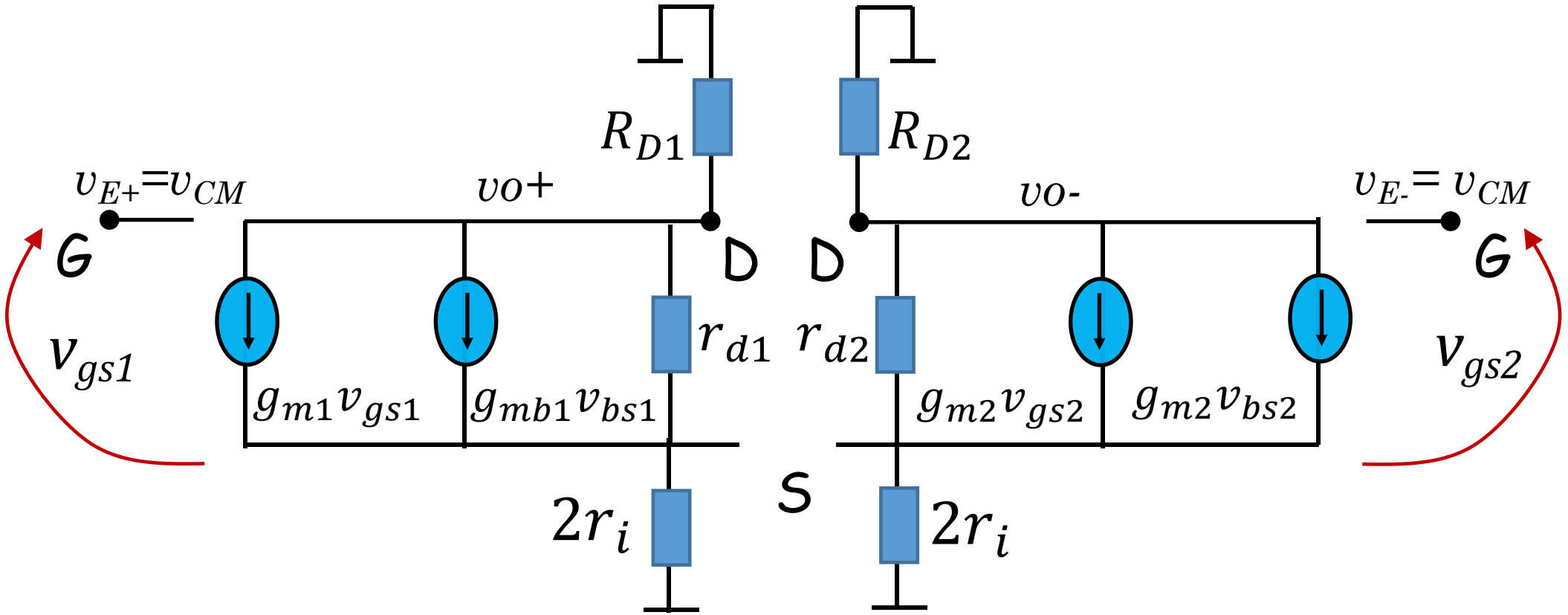
Par Diferencial MOS

Vamos agora analisar o comportamento do circuito para uma entrada modo comum. Neste caso



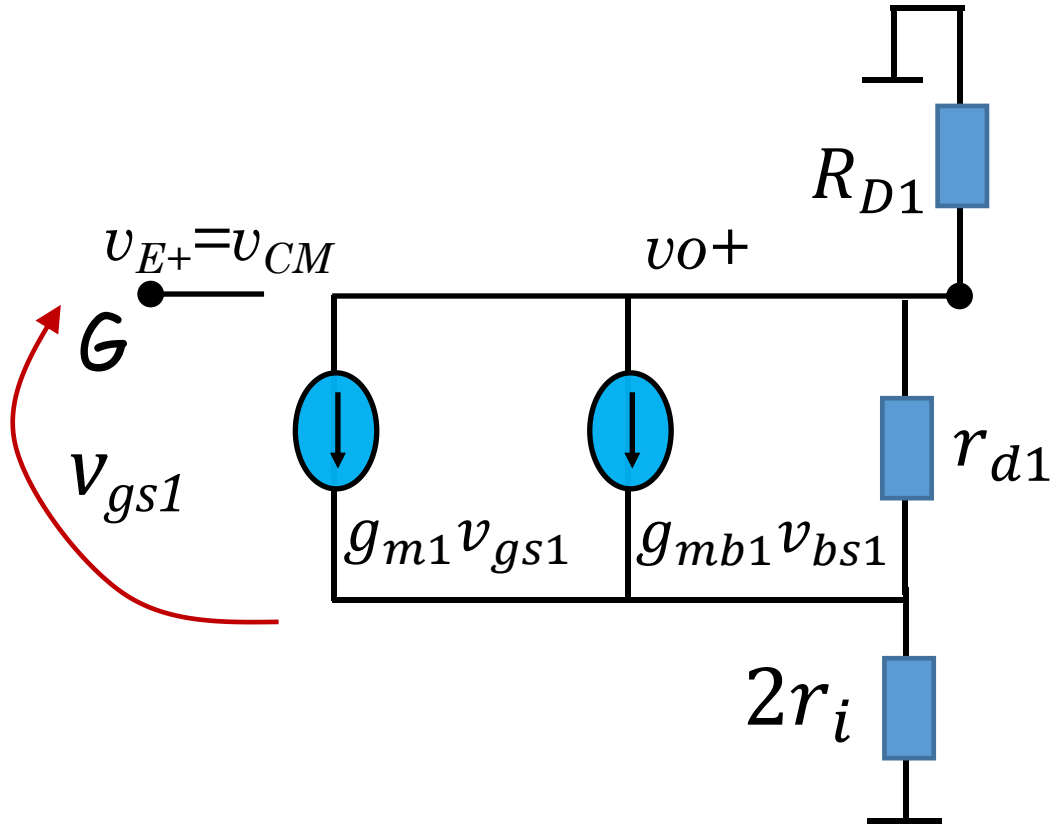
Par Diferencial MOS

Como não passa corrente entre o lado esquerdo e o lado direto do circuito, podemos separá-los, sem alterar em nada o funcionamento.



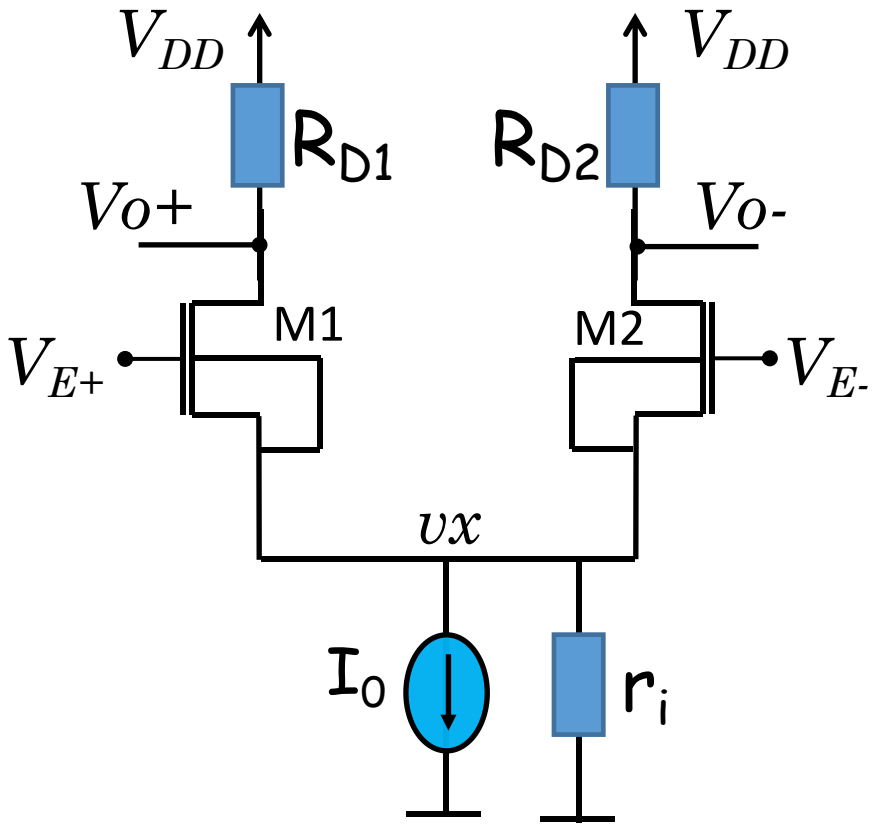
Par Diferencial MOS

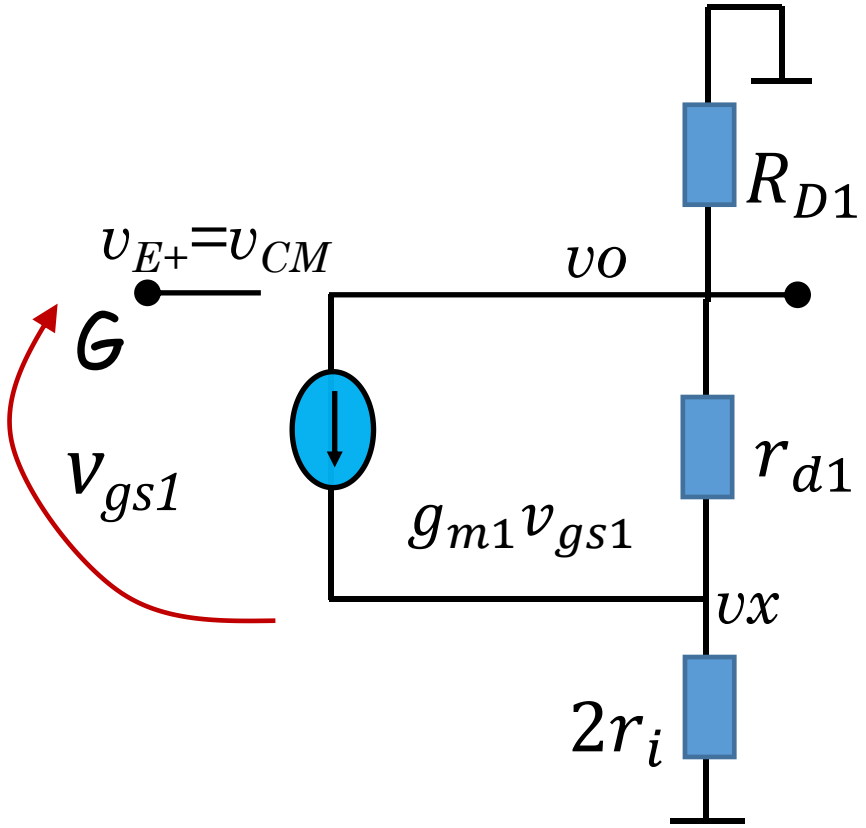
Assim, para modo comum, podemos apenas analisar o circuito abaixo (lado esquerdo). O lado direito dará exatamente as mesmas correntes e tensões (simetria)



Par Diferencial MOS

Para simplificar o resultado, vamos considerar que os bulks e sources dos transistores estão conectados. Assim desaparecem as fontes g_{mb}





Par Diferencial MOS (modo comum)

$$\frac{v_0 - vx}{r_d} + (v_{CM} - vx)g_m = \frac{vx}{2r_i} \quad (source)$$

$$\frac{v_0}{R_D} + \frac{v_0 - vx}{r_0} + (v_{CM} - vx)g_m = 0 \qquad (dreno)$$

As duas equações podem ser resolvidas para determinar o ganho de modo comum, no entanto, a segunda equação pode ser substituida por uma mais simples:

$$\frac{v_0}{R_D} = -\frac{vx}{2r_i}$$

(correntes que passam pelos resistores R_D e $2r_i$ são iguais)

Par Diferencial MOS (modo comum)

$$\frac{v_0 - vx}{r_d} + (v_{CM} - vx)g_m = \frac{vx}{2r_i} \quad (source)$$

$$\frac{v_0}{R_D} = -\frac{vx}{2r_i}$$

$$\frac{v_0}{r_d} + v_{CM}g_m = vx\left(\frac{1}{2r_i} + g_m + \frac{1}{r_d}\right)$$

$$vx = -v_0 \frac{2r_i}{R_D}$$

Par Diferencial MOS (modo comum)

$$\frac{v_0}{r_d} + v_{CM} g_m = -v_0 \frac{2r_i}{R_D}\left(\frac{1}{2r_i} + g_m + \frac{1}{r_d}\right)$$

$$v_{CM} g_m = -v_0\left[\frac{2r_i}{R_D}\left(\frac{1}{2r_i} + g_m + \frac{1}{r_d}\right) - g_d\right]$$

Podemos, como no caso do bipolar, comparar g_m e g_d de um transistor.

$$g_m = \frac{2I_{D0}}{(V_{GS} - V_{TN})} \qquad g_d = \frac{I_{D0}}{V_A}$$

Espera-se que $V_A >> (V_{GS} - V_{TN})$, e portanto que

$$g_m = \frac{2I_{D0}}{(V_{GS} - V_{TN})} >> \frac{I_{D0}}{V_A} = g_d$$

Par Diferencial MOS (modo comum)

Para transistores distintos Mx e My quaiquer, podemos ainda comparar g_m de um com o g_d de outro desde que I_{Dx} seja proximo de I_{Dy}. Assim teremos

$$g_{mx} >> g_{dy} \qquad\qquad g_{my} >> g_{dx}$$

Podemos então simplificar a expressão

$$v_{CM} g_m = -v_0 [\frac{2r_i}{R_D}(\frac{1}{2r_i} + g_m + \frac{1}{r_d}) - g_d] \approx -v_0(\frac{2r_i}{R_D} g_m - g_d)$$

$$v_{CM} \approx -v_0(\frac{2r_i}{R_D} - \frac{g_d}{g_m}) \qquad \xRightarrow[r_i > R_D]{} \qquad \frac{v_0}{v_{CM}} \approx -\frac{R_D}{2r_i}$$

Par Diferencial MOS

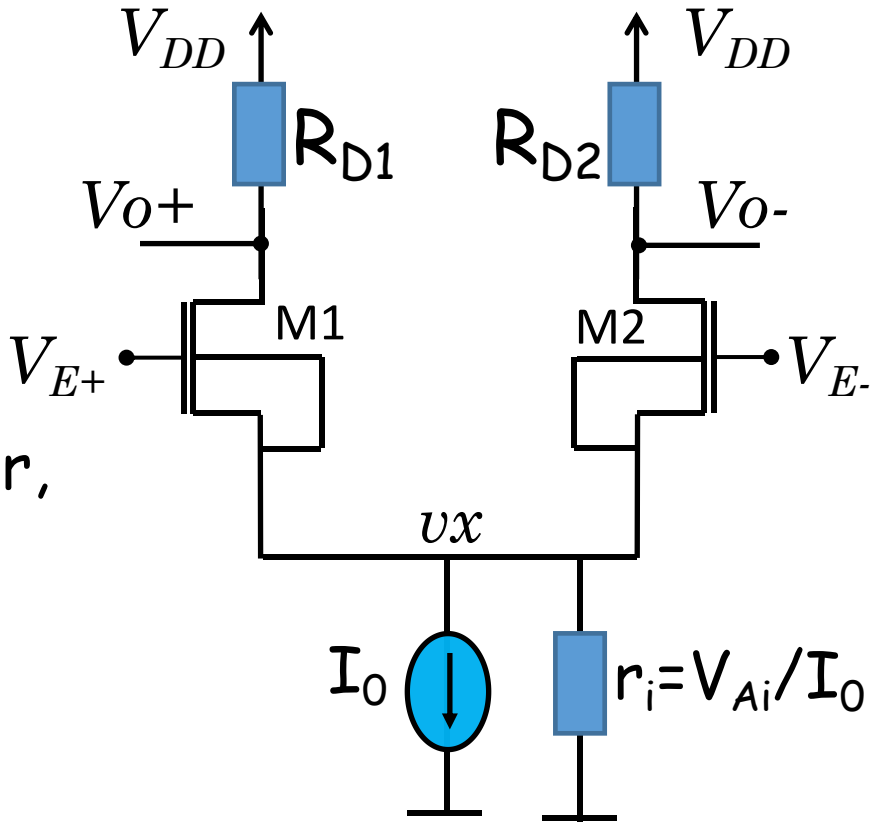
O CMRR pode ser calculado

$$CMRR = \left|\frac{A_D}{A_{CM}}\right| \approx \frac{g_m(R_D//r_{d1})}{\frac{R_D}{2r_i}} = \frac{g_m(R_D//r_{d1})}{R_D} 2r_i$$

$$CMRR < \frac{g_m R_D}{R_D} 2r_i = 2g_m r_i$$

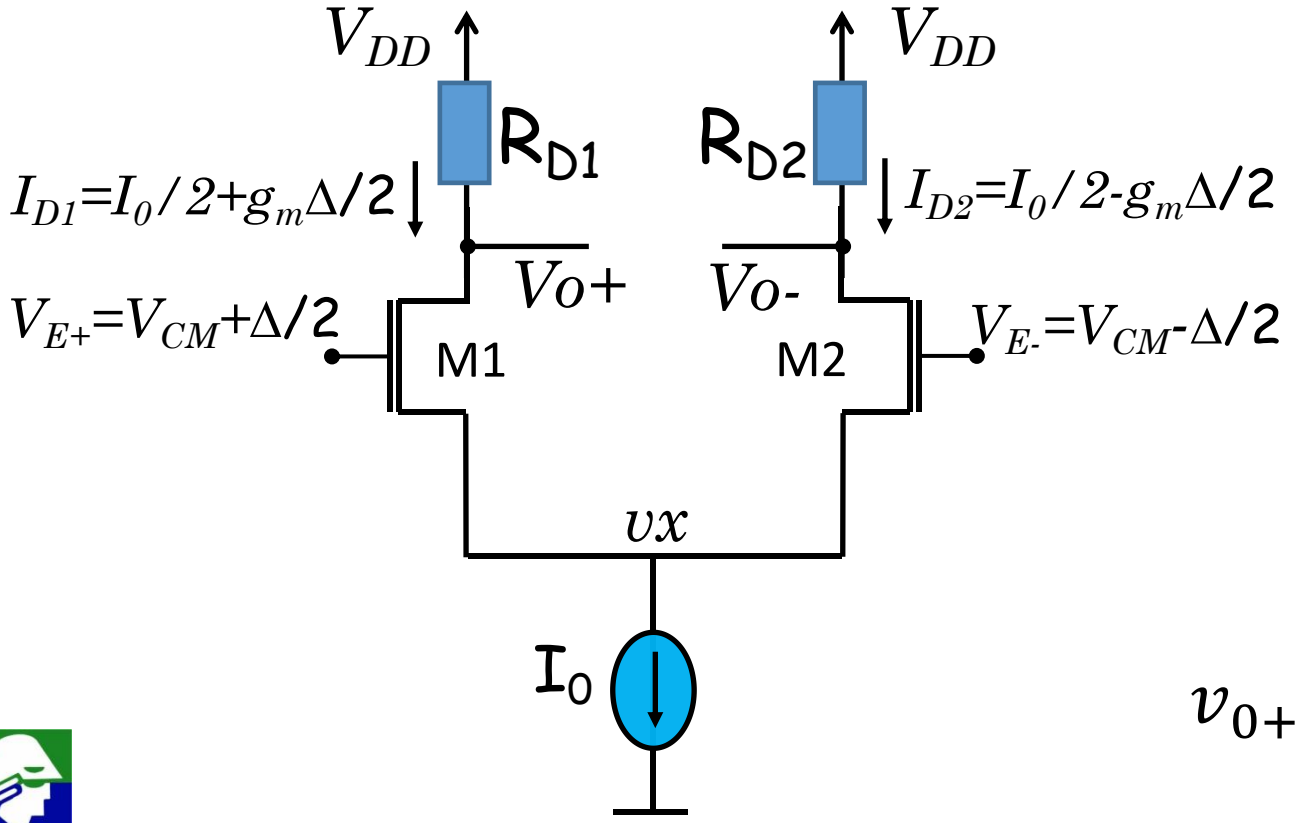
Este resultado é semelhando ao do bipolar. Se substituirmos g_m e r_i, este como o r_d de um transistor, teremos

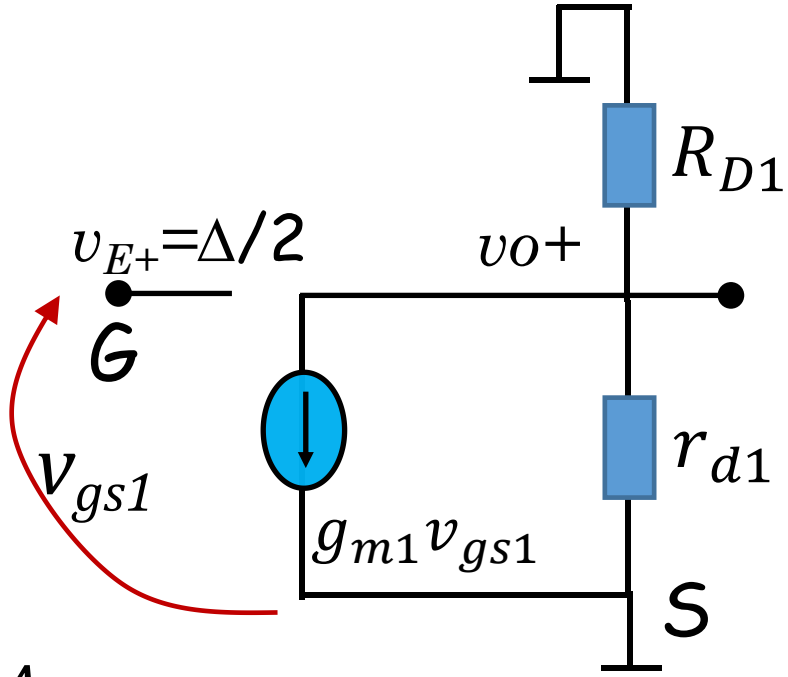
$$CMRR < 2g_m r_i = 2\frac{2\,{}^{I_0}/_2}{(V_{GS} - V_{TN})}\frac{V_{Ai}}{I_0} = 2\frac{V_{Ai}}{(V_{GS} - V_{TN})}$$



Par Diferencial MOS

Na analise de um par diferencial, entrada diferencial, podemos imaginar que a função do par diferencial é converter a **tensão** $\Delta/2$ em uma **corrente** $g_m\Delta/2$. Essa variação de corrente é transformada numa variação de tensão $-\frac{\Delta}{2} g_{m1}(R_{D1}//r_{d1})$ ao considerarmos a imedância do nó de saída

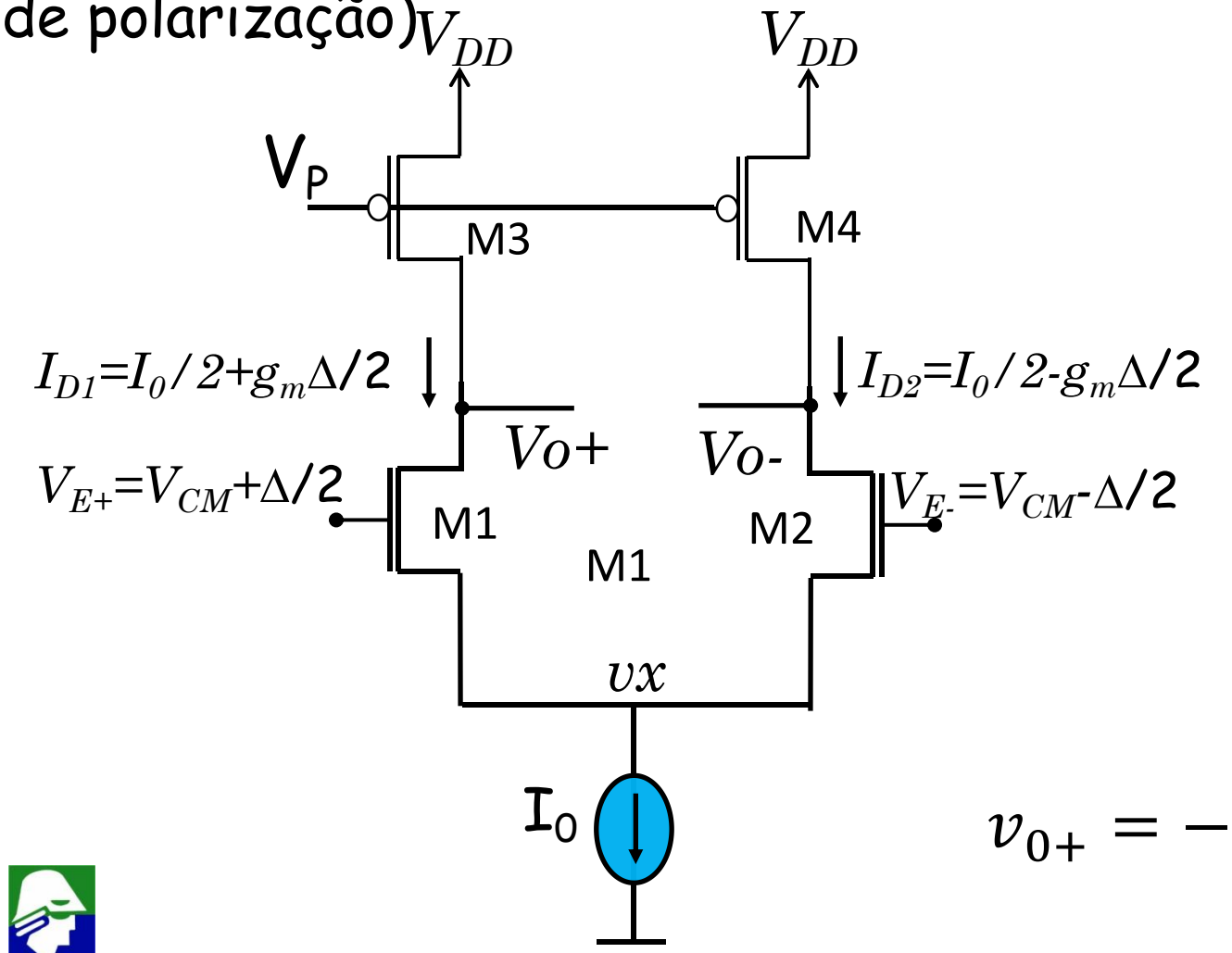


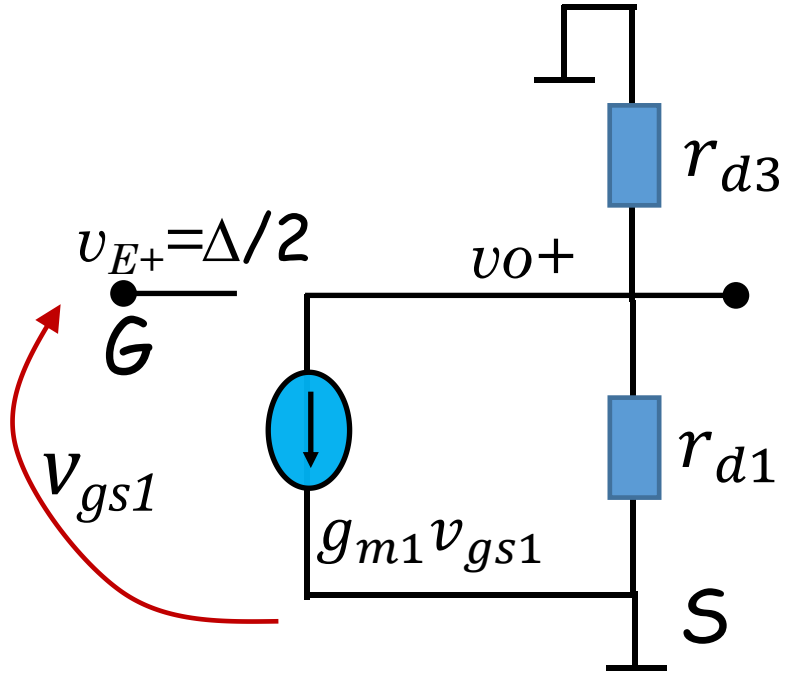


$$v_{0+} = -\frac{\Delta}{2} g_{m1}(R_{D1}//r_{d1})$$

Par Diferencial MOS

Consideremos o par diferencial com carga ativa (transistores). Podemos usar as ideas do slide anterior para calcular o ganho diferencial (V_P = tensão constante de polarização)

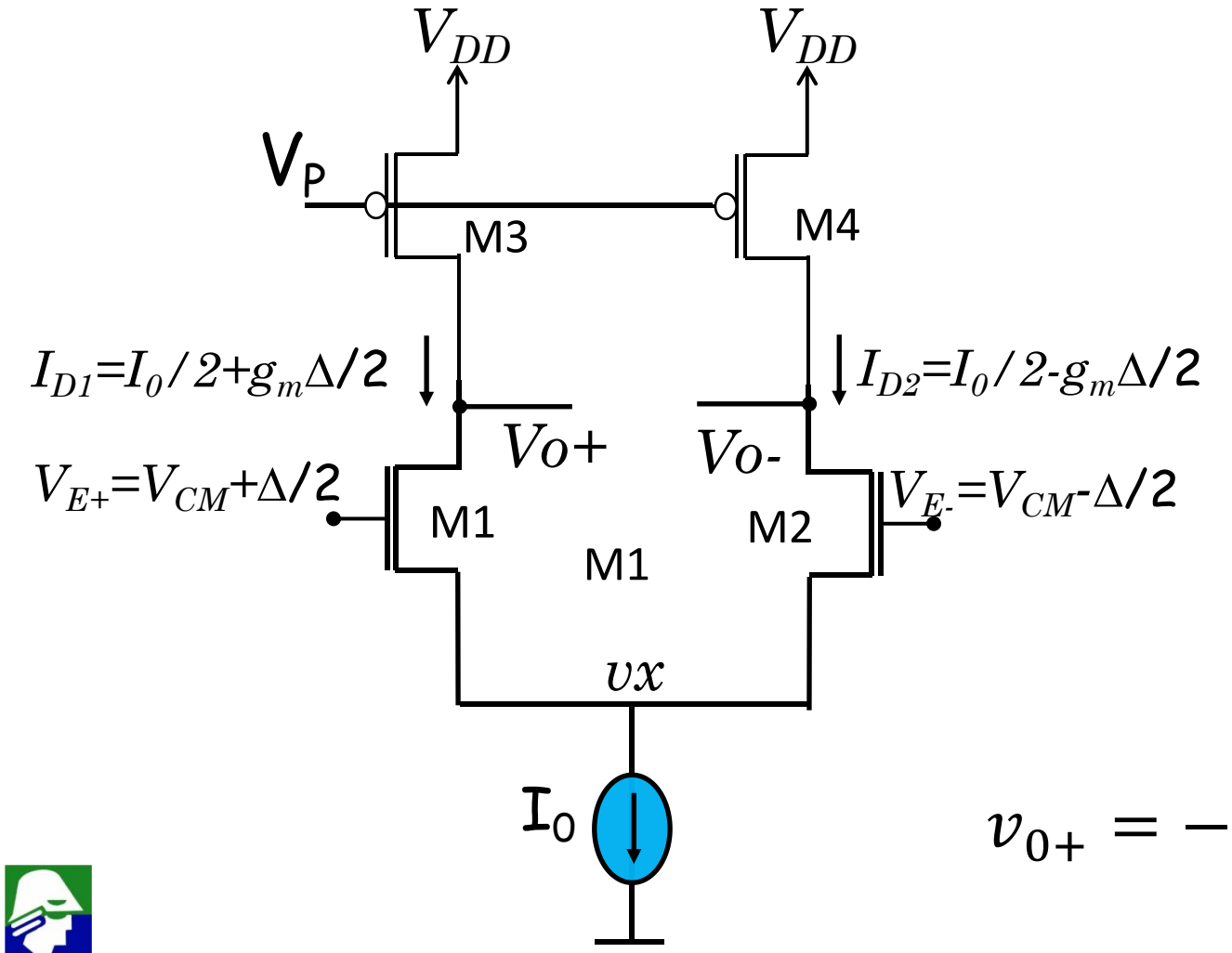


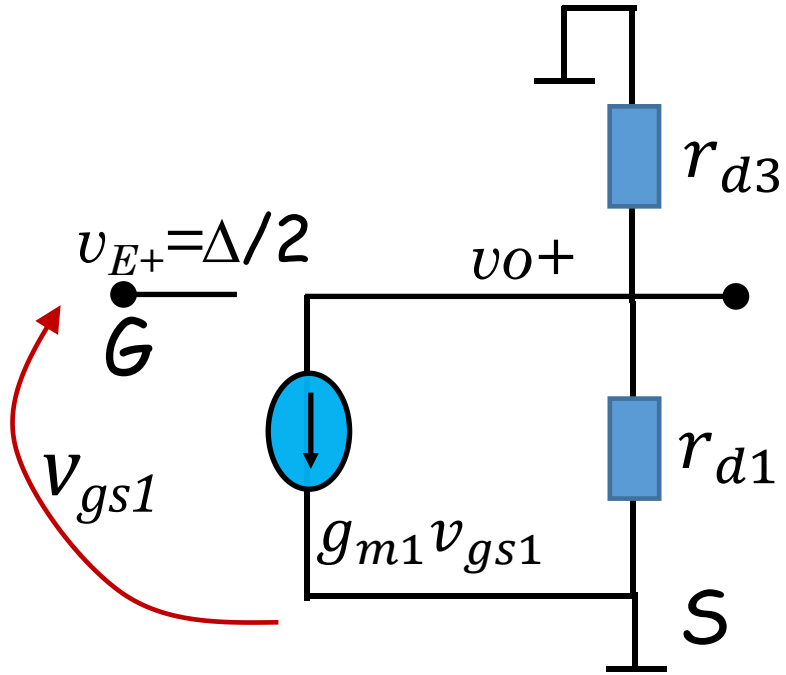


$$v_{0+} = -\frac{\Delta}{2} g_{m1}(r_{d3}//r_{d1})$$

Par Diferencial MOS

Veja que os transistores PMOS acabam virando apenas resistores no modelo de pequenos sinais (ver modelo de pequenos sinais para espelho de corrente)

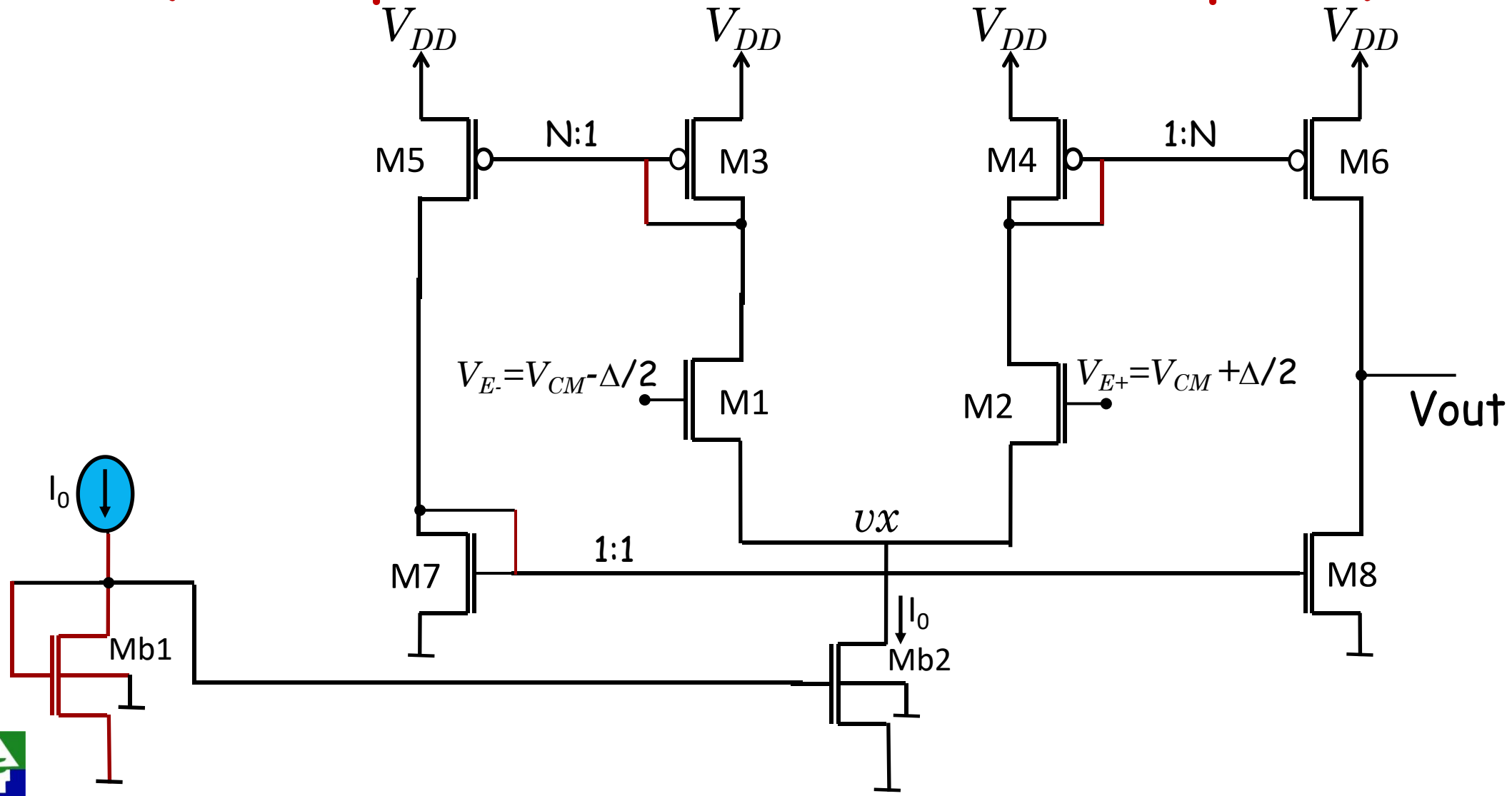




$$v_{0+} = -\frac{\Delta}{2} g_{m1}(r_{d1}//r_{d1})$$

Amplificador Simples

(OTA-Operational Transconductance Amplifier)



Amplificador Simples

(OTA-Operational Transconductance Amplifier)

Neste tipo de amplificador, uma diferenca de tensão na entrada causa uma variação da corrente na saída. Esta variação, por sua vez é convertida em tensão devido a impedancia de saida.

Caracteristicas do circuito:

- ✓ Simetria: M1=M2; M3=M4; M5=M6. M7=M8
- ✓ M5 é N vezes maior que M3 (M6 = N.M4)

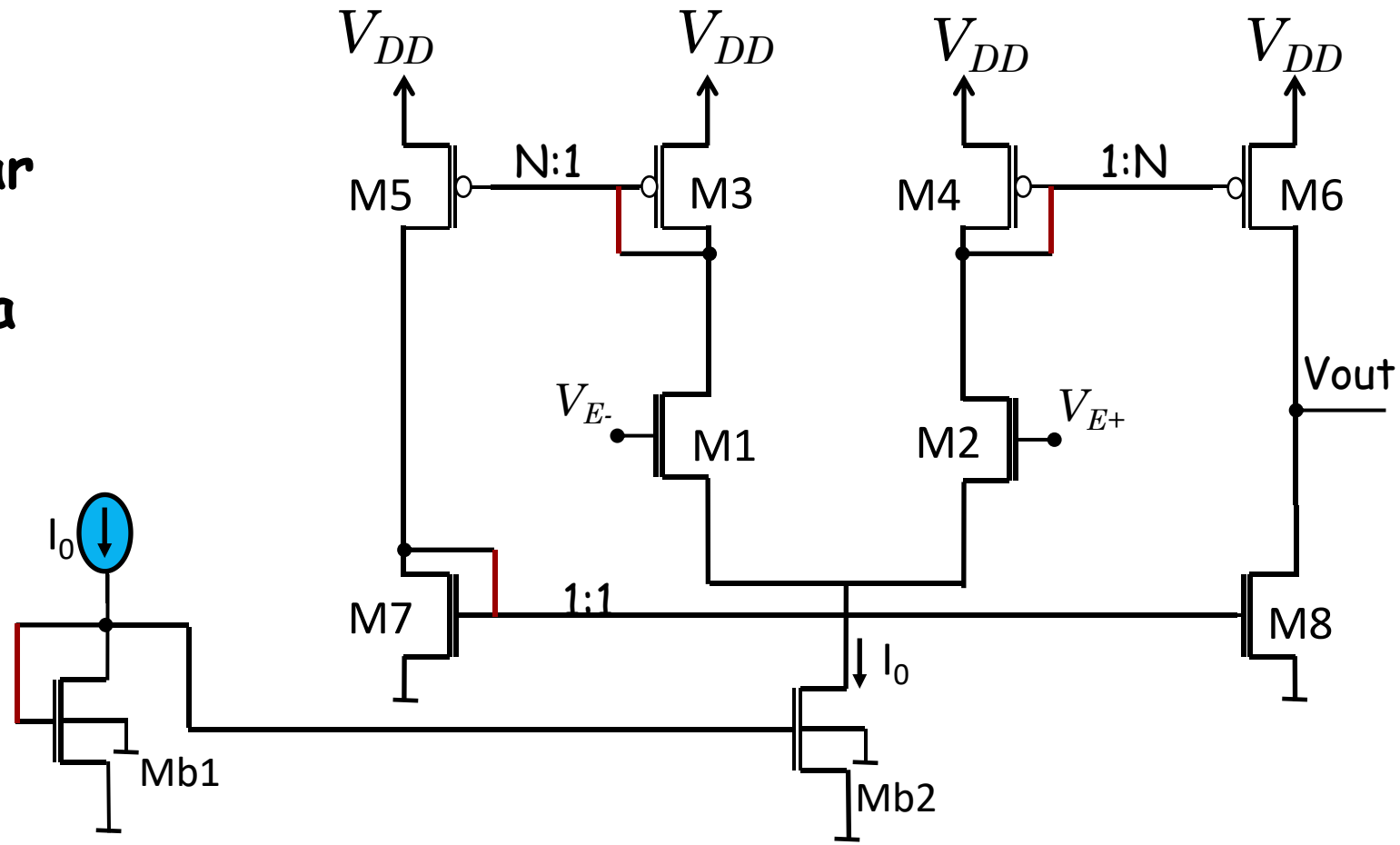
Lembremos que para analise DC, a corrente de gate dos transistores é zero.

Amplificador Simples

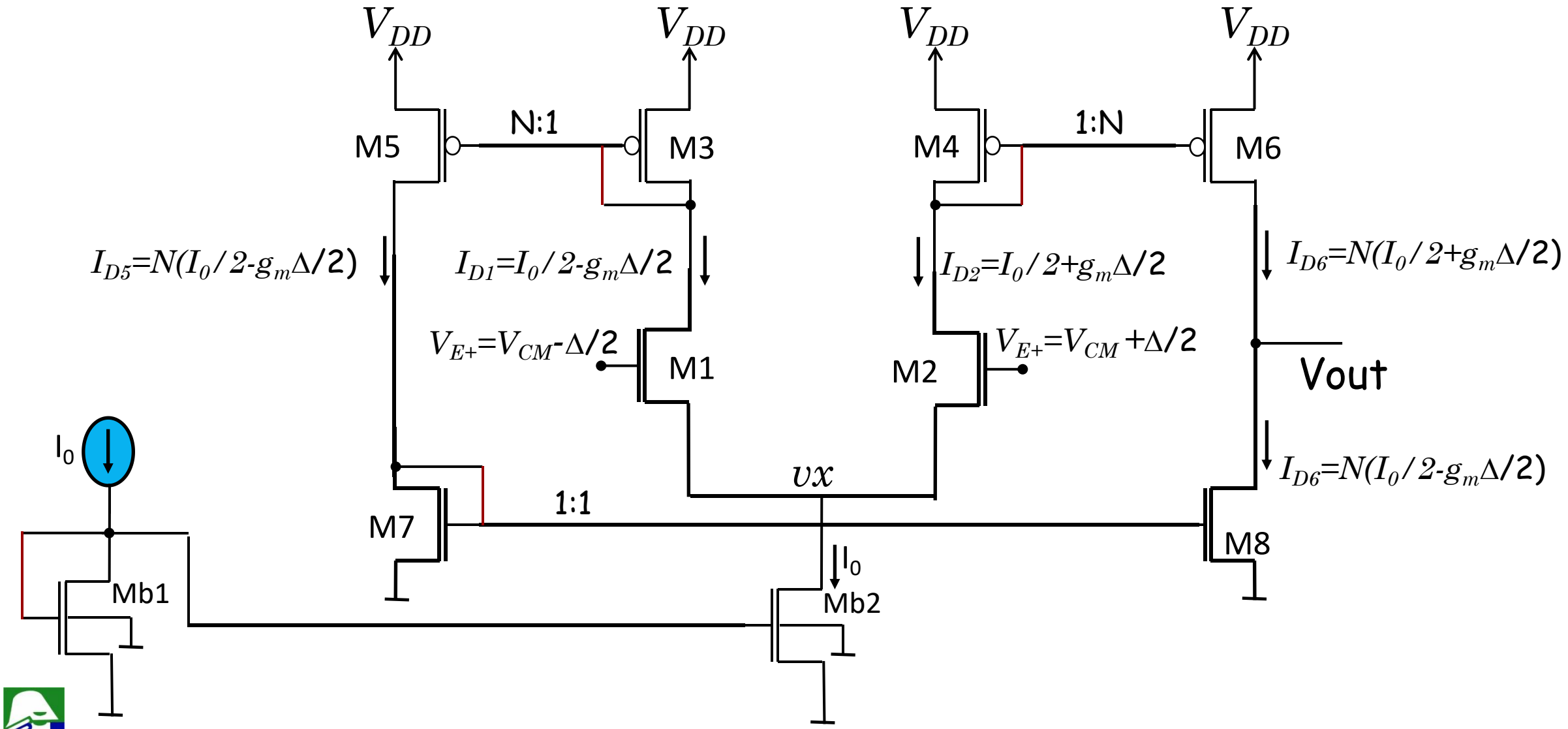
- Para uma primeira analise desconsideramos o g_d dos transistores

  Mb1, Mb2, M1, M2, M3, M4, M5 e M7

- é necessário considerar o g_d dos transistores **M6 e M8** para achar a tenssão de saída



Amplificador Simples

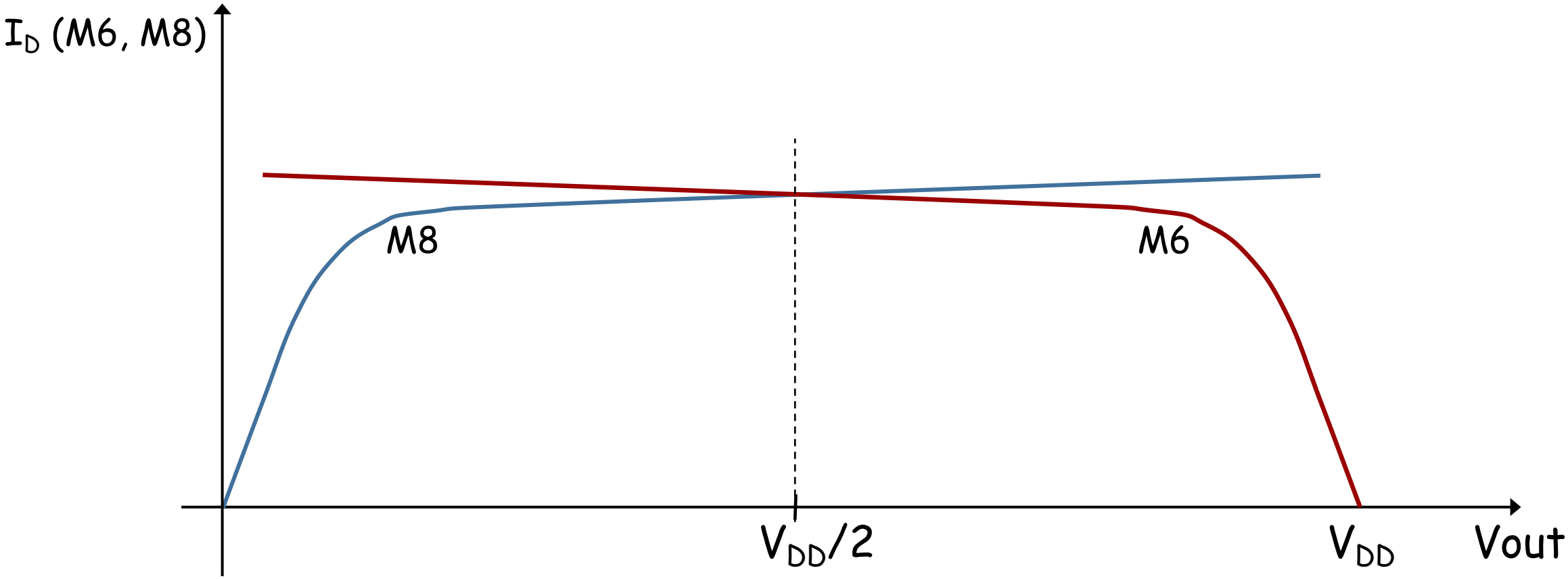


Amplificador Simples

- ✓ Os transistores Mb1 e Mb2 formalm um espelho de correntes que fornece a corrente I_0 para o par diferencial
- ✓ Os transistores M1 e M2 formam o par diferencial. A corrente que passa por eles varia linearmente com $\Delta/2$ (entrada diferencial) como ja visto
- ✓ O transistores M3/M5 e M4/M6 espelham as correntes
- ✓ Os transistores M7/M8 espelham a corrente
- ✓ A corrente de dreno do transistor M6 é $g_m.\Delta$ maior do que a corrente de dreno de M8. Para compensar essa diferenca, a tensão de dreno subira para:
  - aumentar, devido a modulação de canal, a corrente em M8
  - diminuir, devido a modulaçao de canal, a corrente em M7

Amplificador Simples

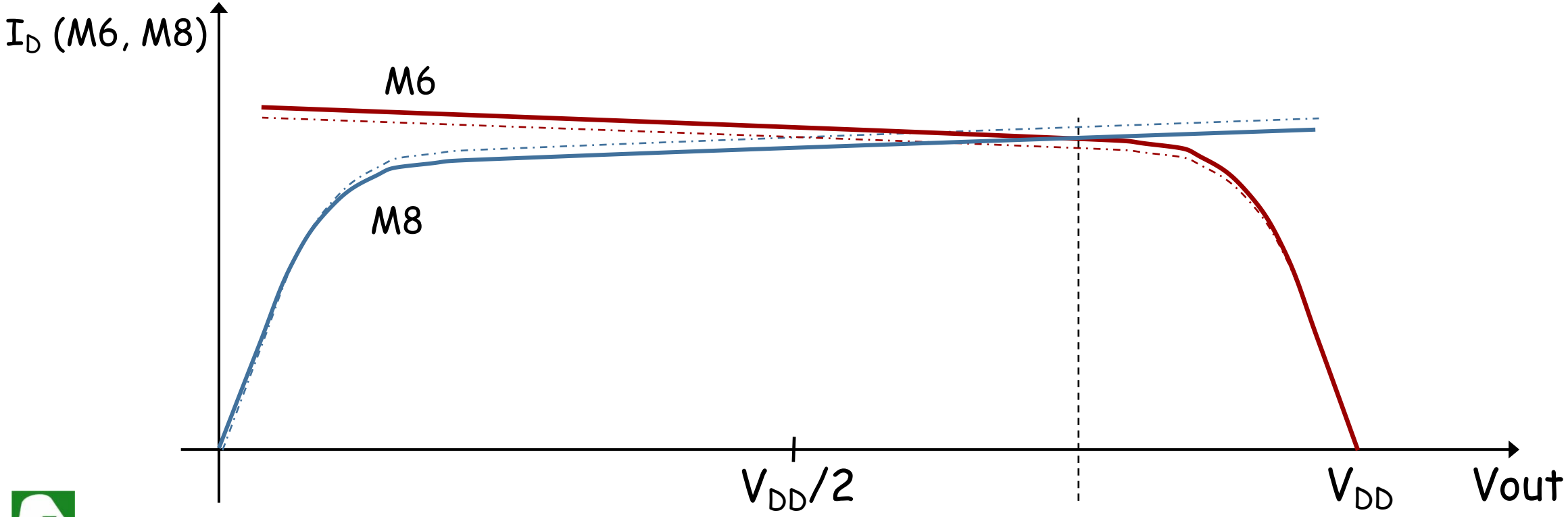
Situação onde os transistores M6 e M8 estão polarizados com praticamente a mesma corrente (quando $\Delta = 0$)



Amplificador Simples

Agora supondo aplicar uma tensão $\Delta > 0$

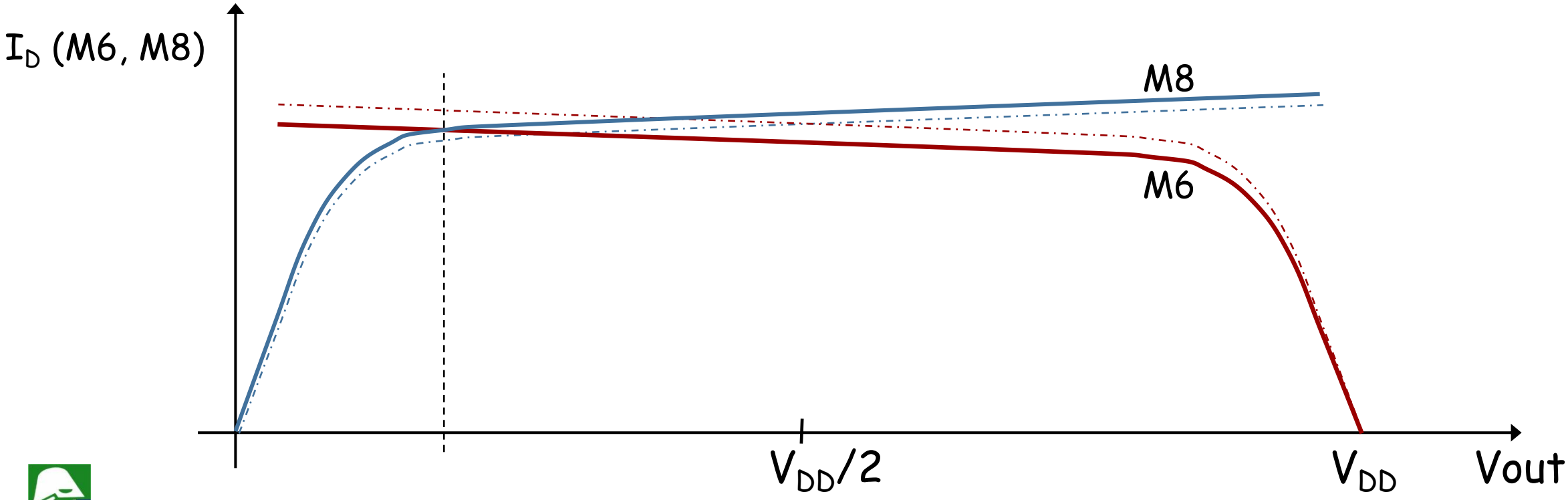
- ✓ Corrente em M6 aumenta e corrente em M8 diminui
- ✓ Vout aumenta



Amplificador Simples

Agora supondo aplicar uma tensão $\Delta < 0$

- ✓ **Corrente em M6 diminui e corrente em M8 aumenta**
- ✓ **Vout diminui**

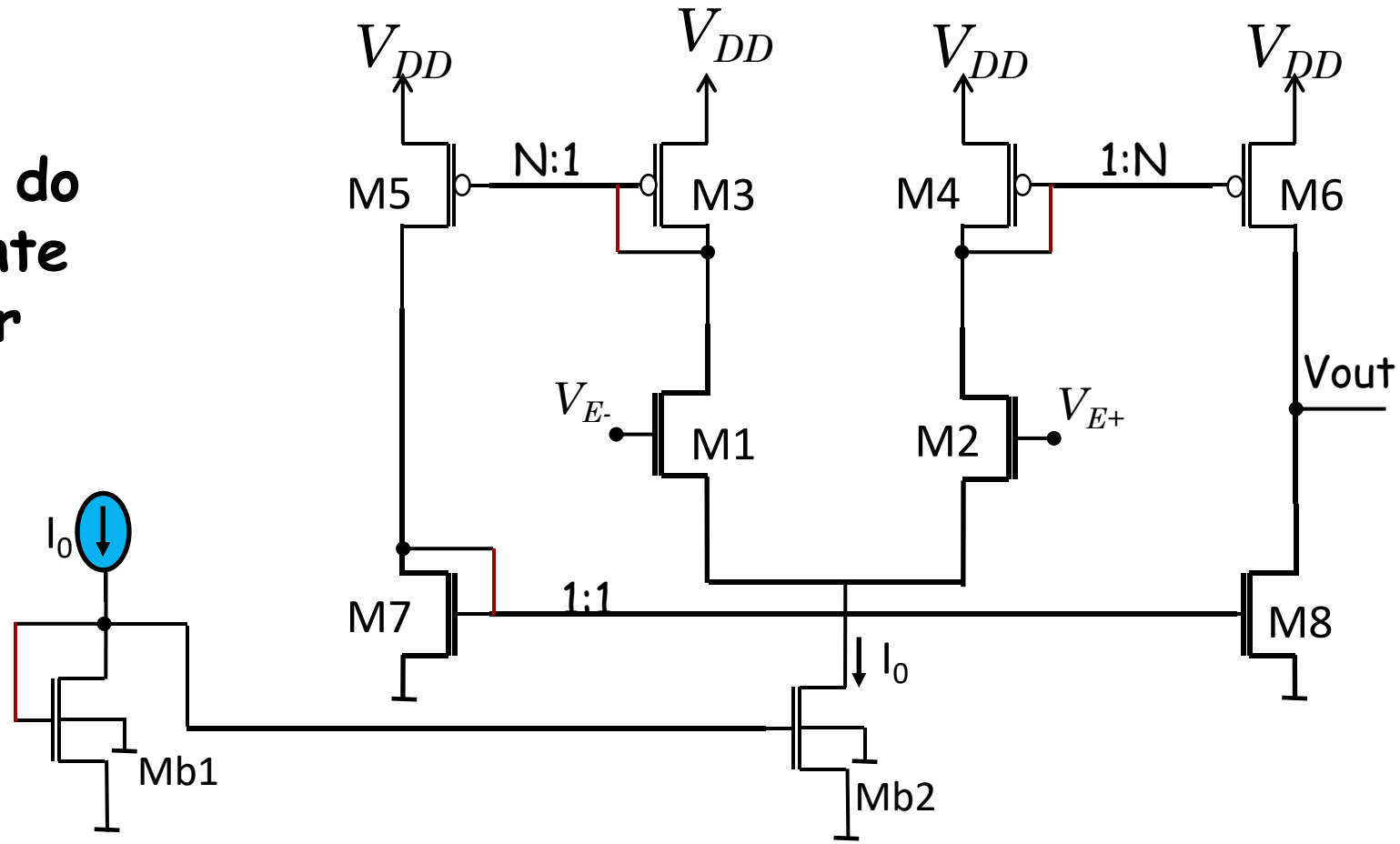


Amplificador Simples

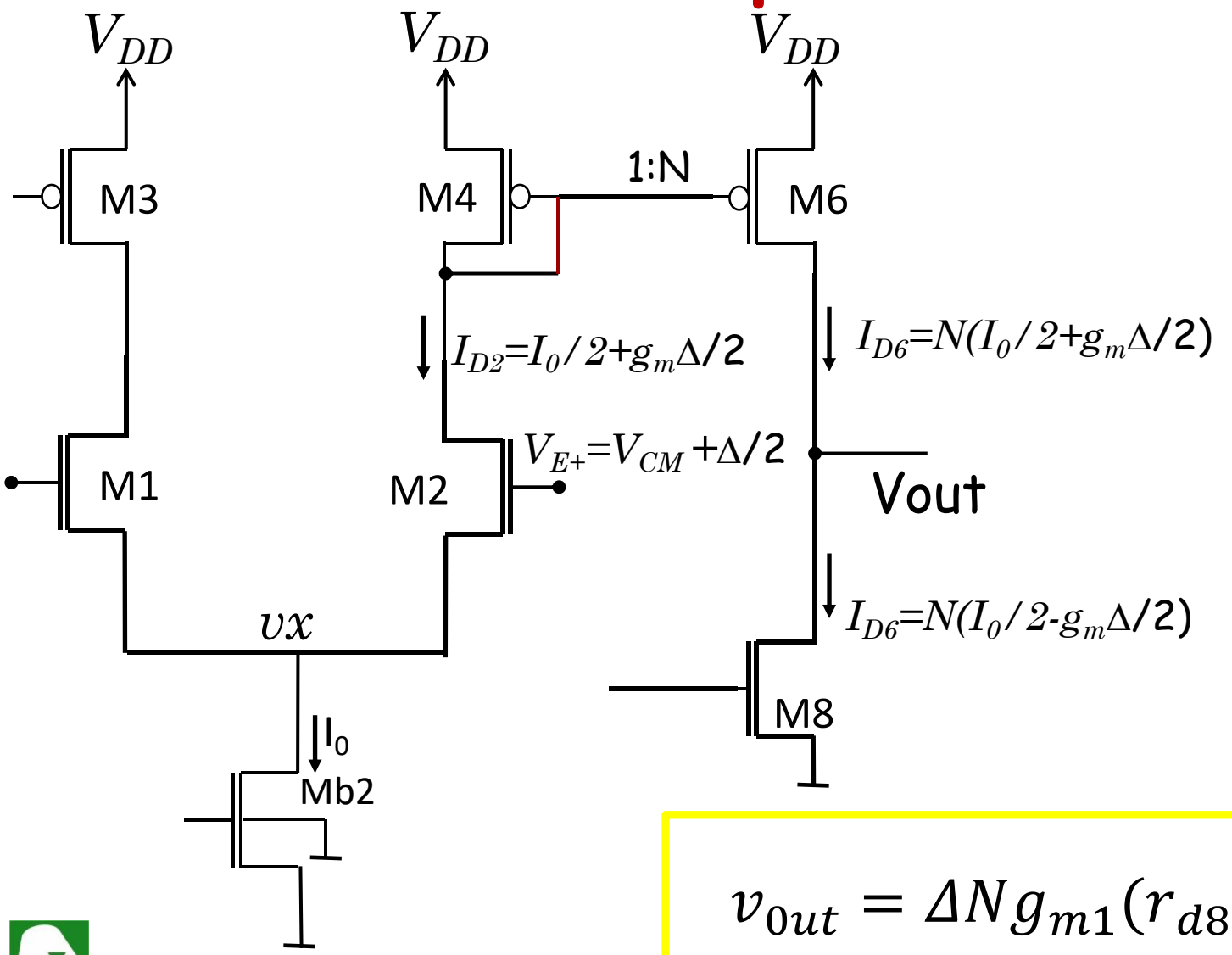
Como determinar o ganho do amplificador?

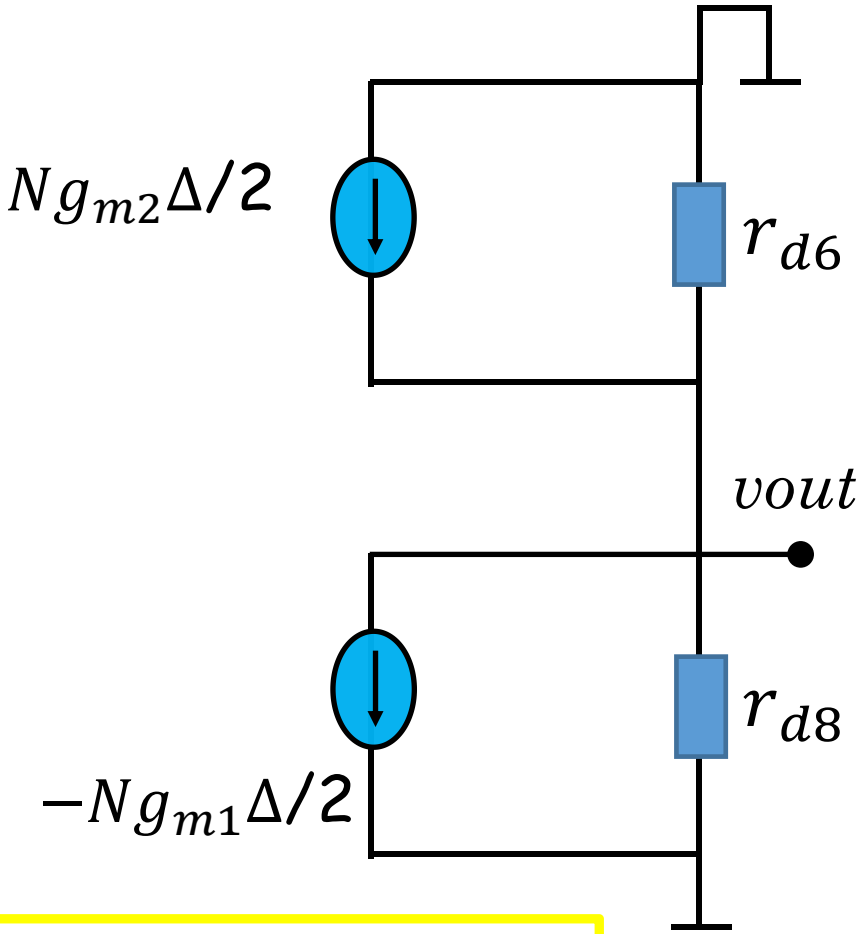
Ele depende das condutancias g_d dos transistores M6 e M8

Podemos modelar a saída do amplificador com uma fonte de corrente e um resistor



Amplificador Simples





$$v_{0ut} = \Delta N g_{m1}(r_{d8}//r_{d6}) = \frac{\Delta N g_{m1}}{g_{d6}+g_{d8}}$$

Amplificador Simples

Lembrando as relações para

$$g_m = \frac{2I_{D0}}{(V_{GS} - V_{TN})} \qquad g_d = \frac{I_{D0}}{V_A}$$

teremos que

$$v_{0ut} = \Delta N \frac{g_{m1}}{g_{d6} + g_{d8}} = \Delta N \frac{2I_0/2}{(V_{GS} - V_{TN})} \frac{1}{\frac{NI_0/2}{V_{A6}} + \frac{NI_0/2}{V_{A8}}}$$

$$= 2\Delta \frac{1}{(V_{GS} - V_{TN})} \frac{1}{\frac{1}{V_{A6}} + \frac{1}{V_{A8}}}$$

Amplificador Simples

Considerando $V_{A6} = V_{A8} = V_A$ (licença poética) teremos então

$$v_{0ut} = 2\Delta \frac{1}{(V_{GS} - V_{TN})} \frac{1}{\frac{1}{V_{A6}} + \frac{1}{V_{A8}}} = \Delta \frac{1}{(V_{GS} - V_{TN})} V_{A6}$$

O ganho diferencial será

$$A_D = \frac{v_{0ut}}{v_{E+} - v_{E-}} = \frac{V_A}{(V_{GS} - V_{TN})}$$

O ganho do circuito é razoávelmente alto, podendo chegar a 40 dBs (100), mas dificilmente a 60 dBs (1000)

Amplificador Simples

$$A_D = \frac{V_A}{(V_{GS} - V_{TN})}$$

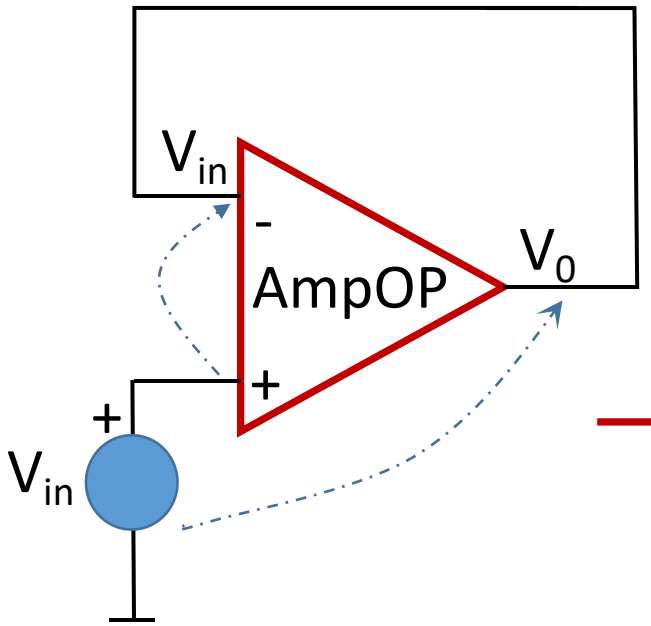
Para elevar o ganho, podemos:

- ✓ **diminuir a tensão de overdrive (V_{GS} - V_{TN})**
- ✓ **utilizar transistores com maior tensão de Early (aumentar o L dos transistores)**

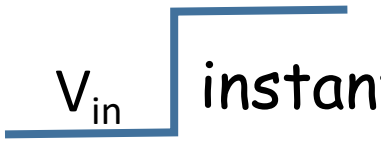
Observe que o ganho não depende da corrente I_0. Em que afeta, no desempenho do circuito, o valor de I_0?

Slew Rate

Considere um seguidor de tensão



a saída não muda instantaneamente

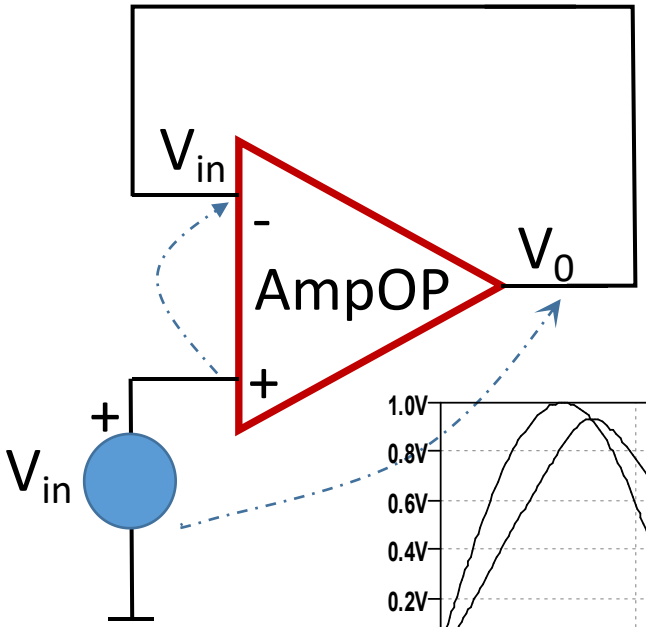


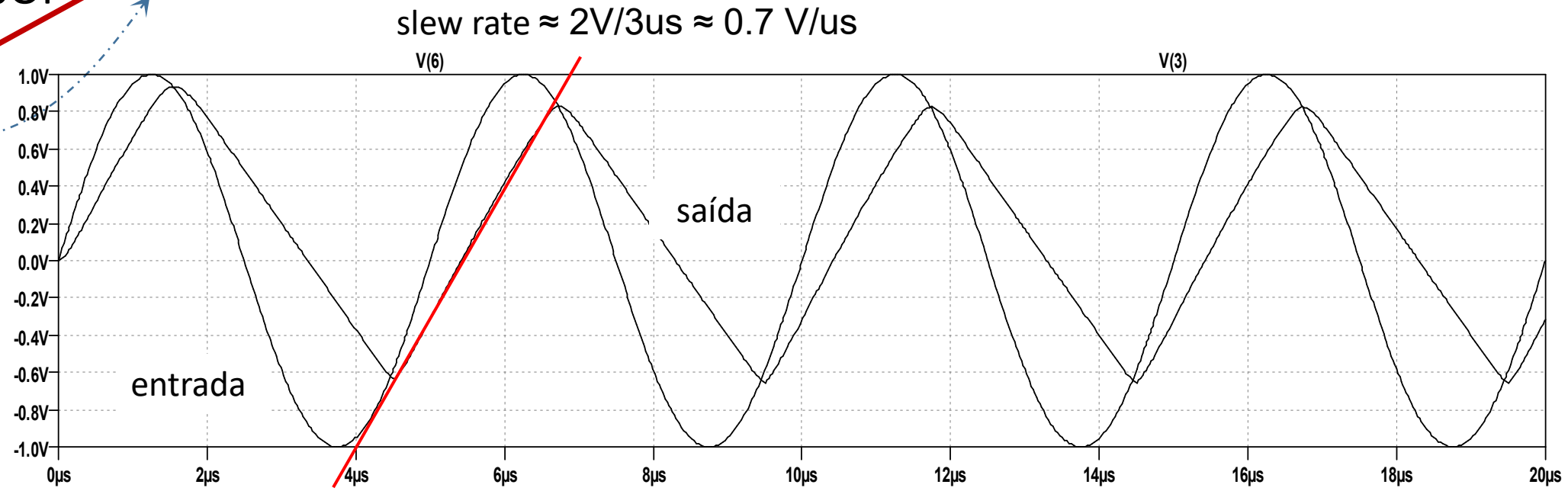
instantâneo

slew rate = SR = max $\left| \frac{\partial V_0}{\partial t} \right|$

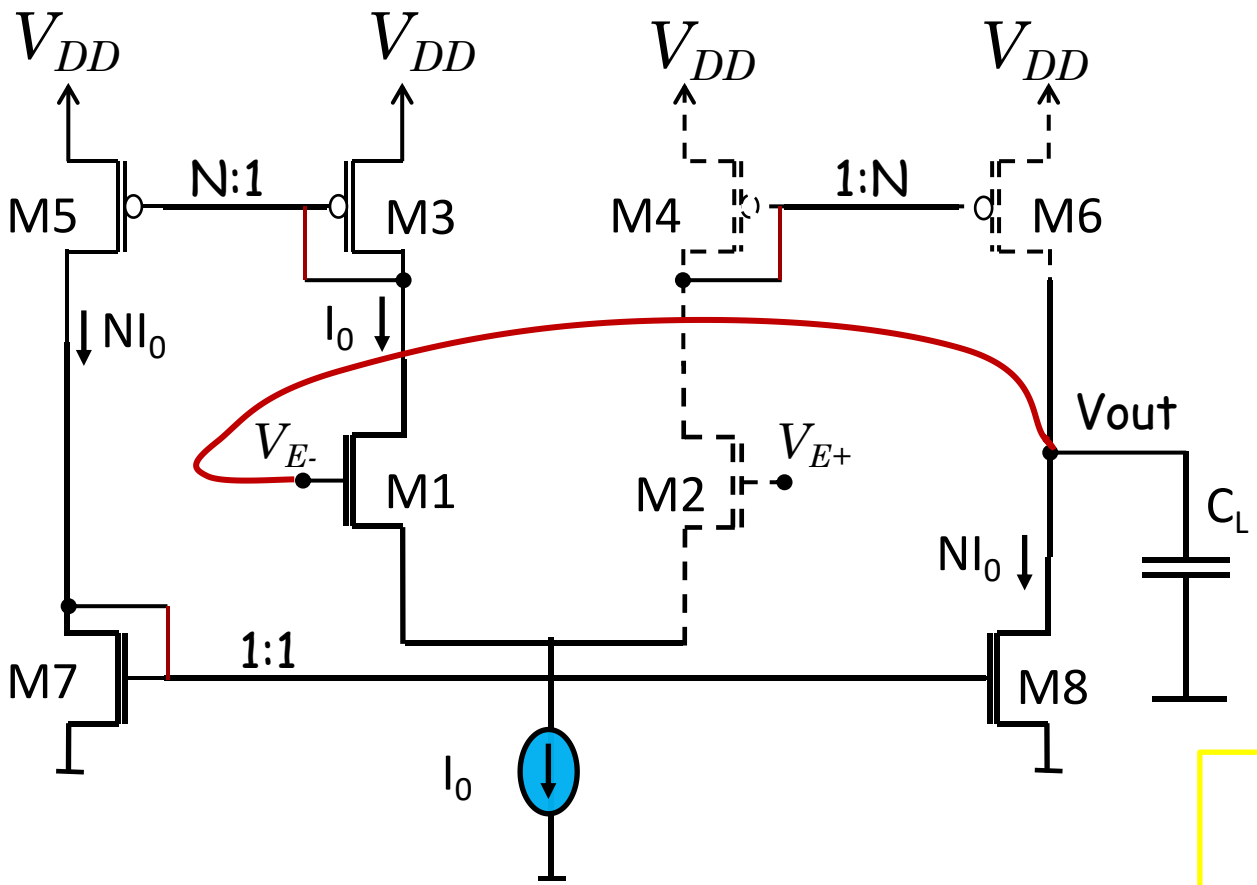
Slew Rate

Considere o seguidor de tensão abaixo. Se o sinal de entrada Vin for muito rápido, senoide a 200 KHz, teremos uma saída deformada.





Considere um seguidor de tensão e $V_{E+} << V_{E-}$



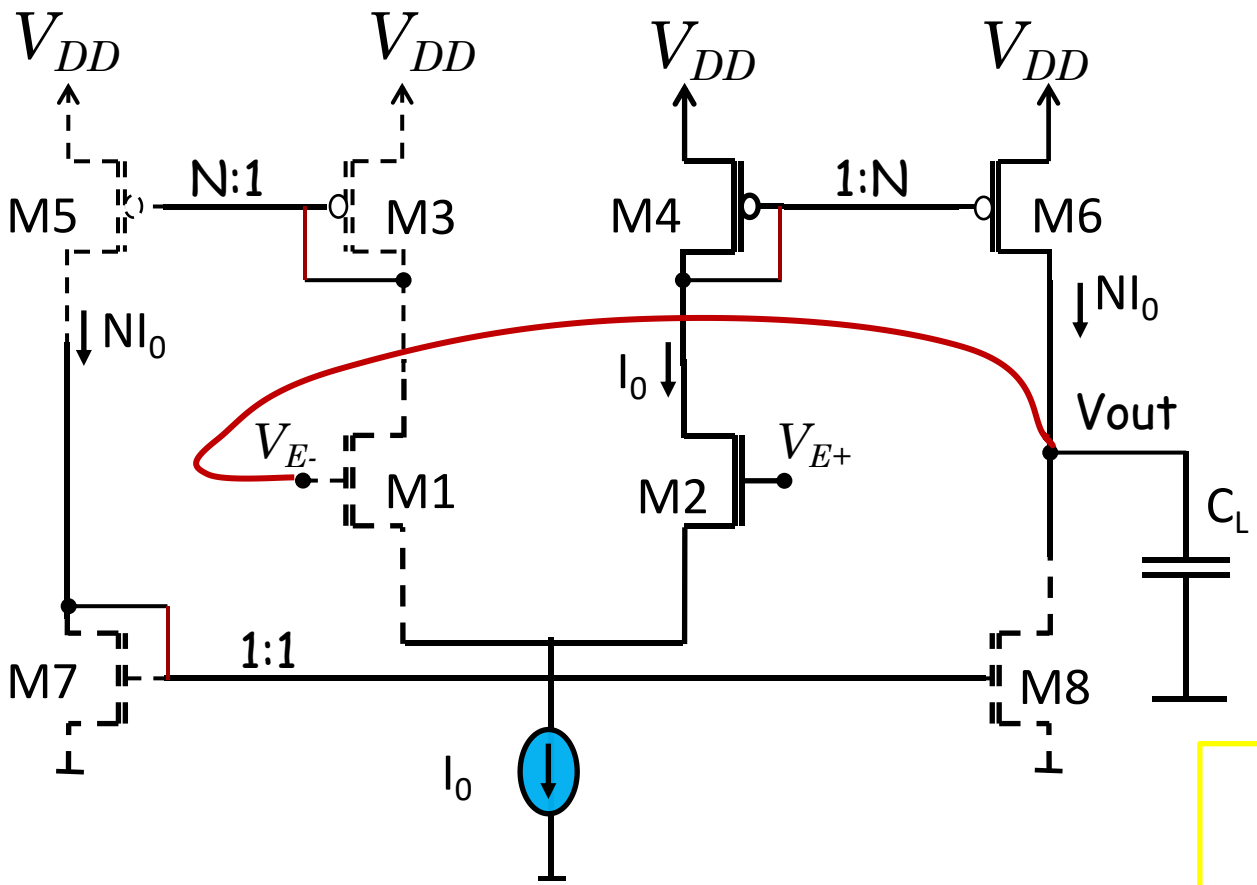
- Transistor **M1 conduz** e M2 corta
- Toda corrente **I_0 passa por M1/M3**
- Corrente **NI_0 passa em M5**
- Corrente **NI_0 passa por M8**

A máxima corrente que descarrega o capacitor é NI_0

$$\max\{|C_L \frac{\partial V_{out}}{\partial t}|\} = NI_0$$

$$SR = \max\left|\frac{\partial V_0}{\partial t}\right| = \frac{NI_0}{C_L}$$

Considere um seguidor de tensão e V_{E+} >> V_{E-}



- Transistor **M2 conduz** e M1 corta
- Toda corrente **I_0 passa por M2/M4**
- Corrente **NI_0 passa por M6**
- Corrente **NI_0 passa por M6**

A maxima corrente que carrega o capacitor é NI_0

$$\max\{|C_L \frac{\partial V_{out}}{\partial t}|\} = NI_0$$

$$SR = \max\left|\frac{\partial V_0}{\partial t}\right| = \frac{NI_0}{C_L}$$

Slew Rate

O slew rate do Amplificador depende de NI_0 sendo igual a

$$SR = \max \left| \frac{\partial V_0}{\partial t} \right| = \frac{NI_0}{C_L}$$

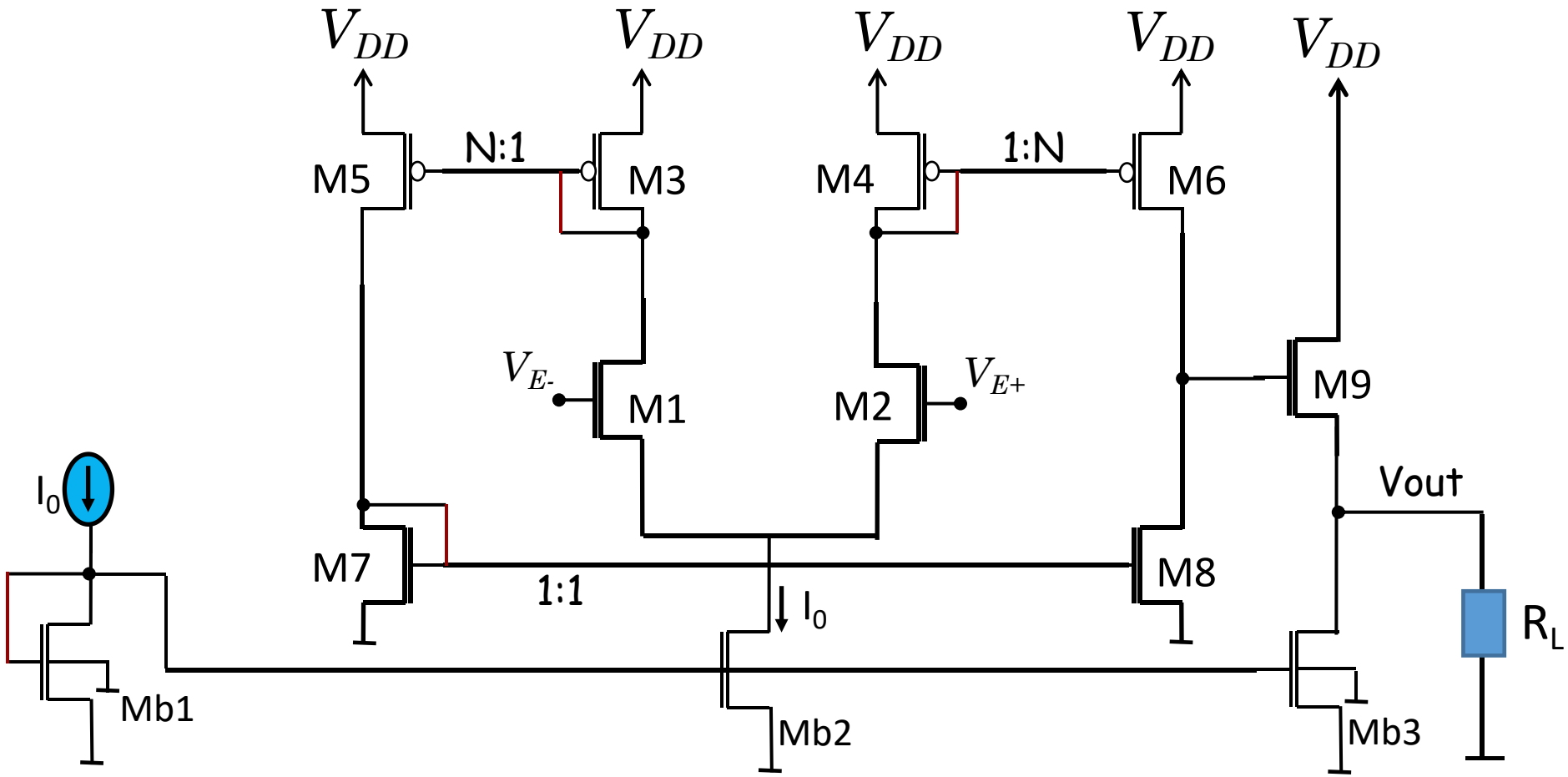
Este tipo de amplificador é apropriado para cargas capacitivas. Caso um resistor R_L seja ligado a saída, o ganho do circuito cairá para

$$v_{out} = \Delta N g_{m1}(r_{d8}//r_{d6}//R_L) = \frac{\Delta N g_{m1}}{g_{d6}+g_{d8}+{}^{1}/_{R_L}}$$

Este redução pode ser severá. Para evitar isso, deve-se conectar a saída um bloco coletor comum quando se tem uma carga resistiva

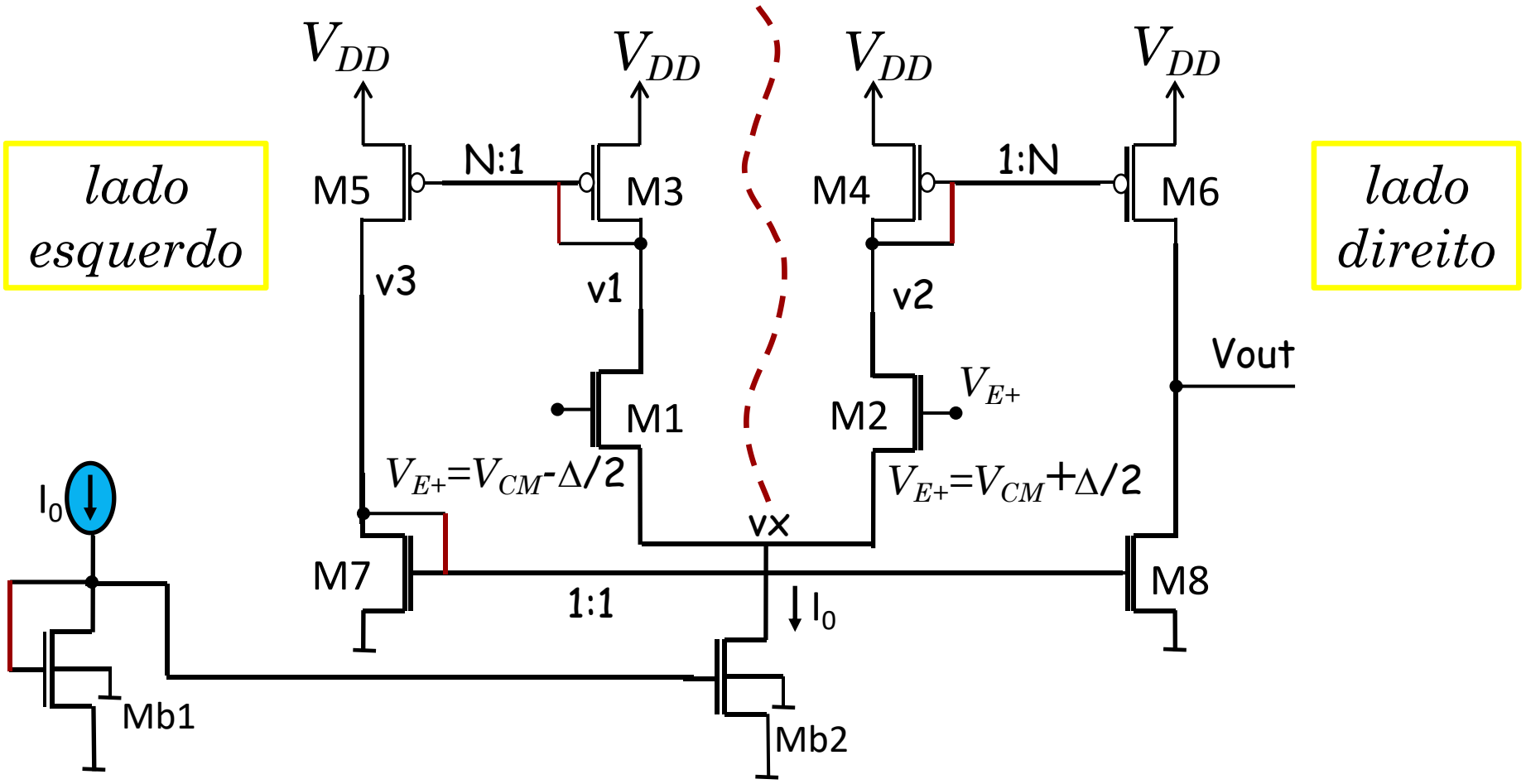
Slew Rate

Circuito OTA com buffer para cargas resistivas



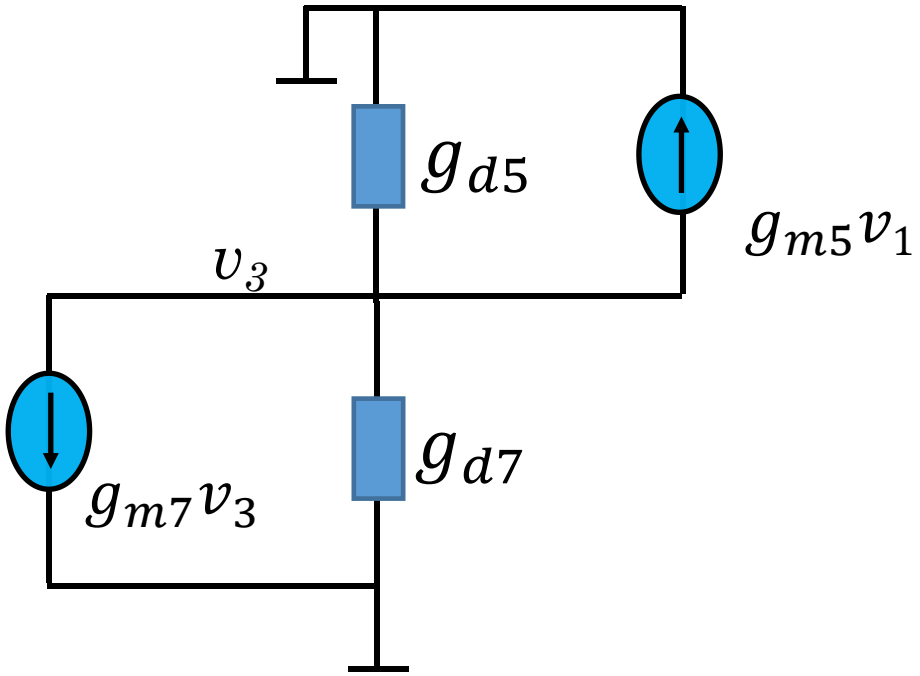
Amplificador Simples (analise detalhada)

Podemos fazer uma analise mais cuidadosa do circuito, considerando agora os g_ds de todos os transistores. Teremos, neste caso, um pouco mais de trabalho para chegar ao valor final.

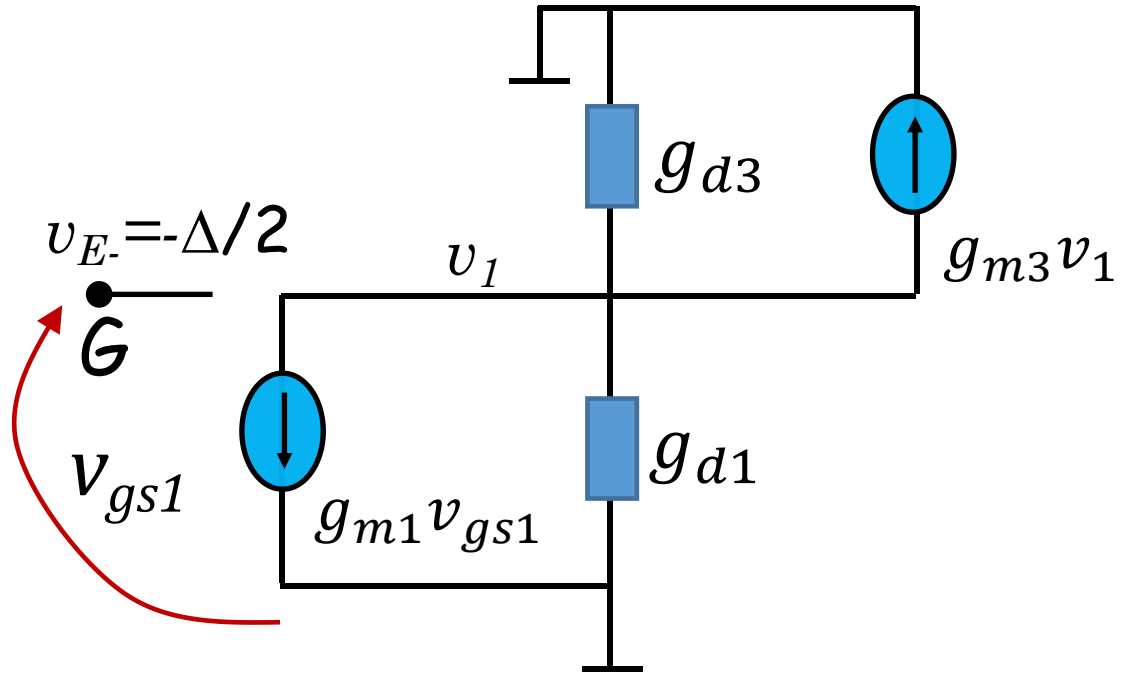


Amplificador Simples (analise detalhada)

Lado Esquerdo: consideramos os transistores M1, M3, M5 e M7 e entrada diferencial (vx = 0)



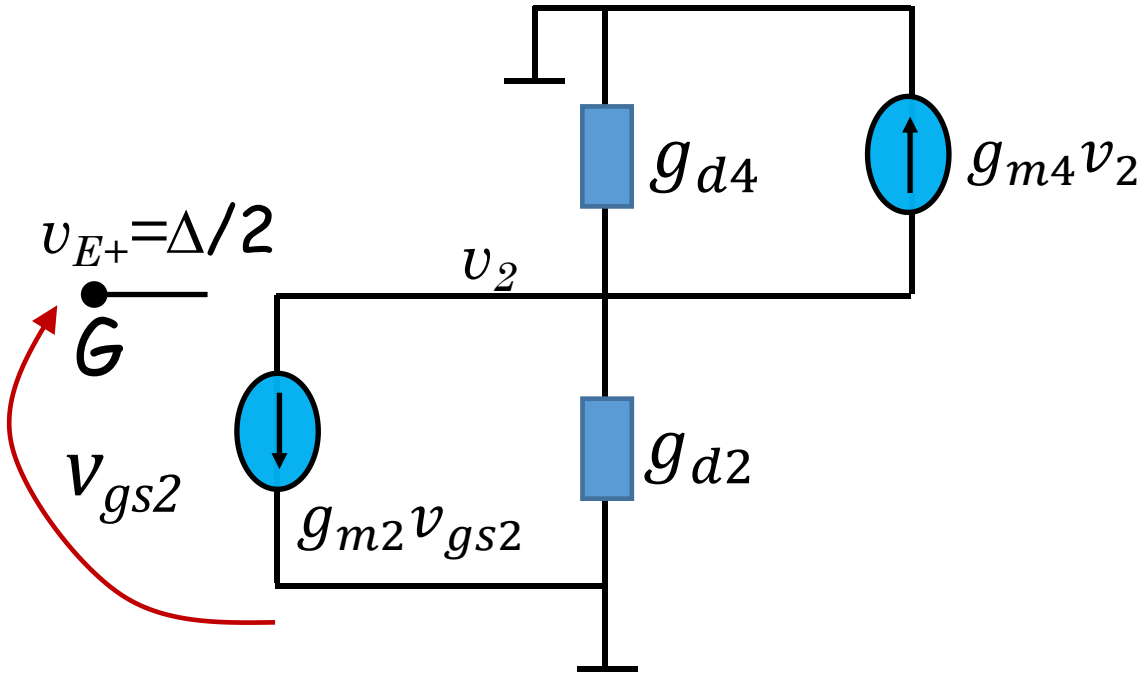
$$v_3 = -\frac{v_1 g_{m5}}{g_{d5} + g_{d7} + g_{m7}}$$

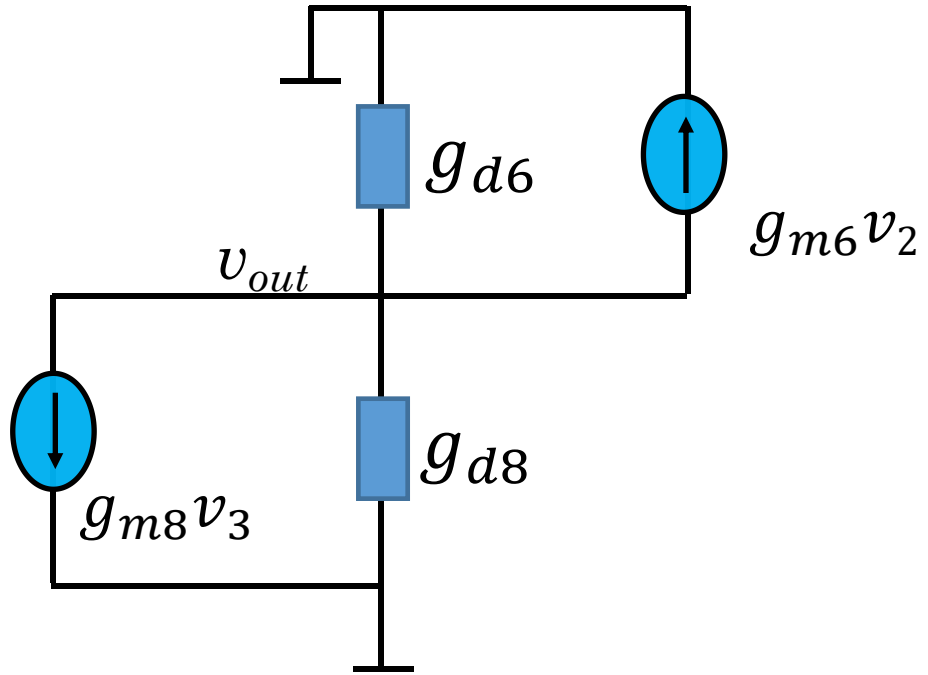


$$v_1 = \frac{\Delta/2 g_{m1}}{g_{d1} + g_{d3} + g_{m3}}$$

Amplificador Simples (analise detalhada)

Lado Direito: consideramos os transistores M2, M4, M7 e M8 e entrada diferencial (vx = 0)





$$v_2 = -\frac{\Delta/2\, g_{m2}}{g_{d2}+g_{d4}+g_{m4}}$$

$$v_{out} = -\frac{v_2 g_{m6}}{g_{d6}+g_{d8}} - \frac{v_3 g_{m8}}{g_{d6}+g_{d8}}$$

Amplificador Simples (analise detalhada)

As equações encontradas são

$$v_1 = \frac{\Delta/2 g_{m1}}{g_{d1}+g_{d3}+g_{m3}}$$

$$v_3 = -\frac{v_1 g_{m5}}{g_{d5}+g_{d7}+g_{m7}}$$

$$v_3 = -\frac{g_{m5}}{g_{d5}+g_{d7}+g_{m7}} \cdot \frac{\Delta/2 g_{m1}}{g_{d1}+g_{d3}+g_{m3}}$$

$$v_2 = -\frac{\Delta/2 g_{m2}}{g_{d2}+g_{d4}+g_{m4}}$$

$$v_{out} = -\frac{v_2 g_{m6}}{g_{d6}+g_{d8}} - \frac{v_3 g_{m8}}{g_{d6}+g_{d8}}$$

Amplificador Simples (analise detalhada)

Usando as equacoes anteriores para achar v_{out} teremos

$$v_{out} = \Delta/2\left(\frac{g_{m6}}{(g_{d6}+g_{d8})}\cdot\frac{g_{m2}}{g_{d2}+g_{d4}+g_{m4}} + \frac{g_{m8}}{g_{d6}+g_{d8}}\cdot\frac{g_{m5}}{(g_{d5}+g_{d7}+g_{m7})}\cdot\frac{g_{m1}}{g_{d1}+g_{d3}+g_{m3}}\right)$$

Dada a simetria do circuito, podemos usar que

$g_{m1} = g_{m2}$ e $g_{d1} = g_{d2}$

$g_{m3} = g_{m4}$ e $g_{d3} = g_{d4}$

$g_{m5} = g_{m6}$ e $g_{d5} = g_{d6}$

$g_{m7} = g_{m8}$ e $g_{d7} = g_{d8}$

Amplificador Simples (analise detalhada)

A expressão ficará então

$$v_{out} = \Delta/2 \frac{g_{m5}g_{m1}}{(g_{d5}+g_{d8})} . \frac{1}{g_{d1}+g_{d3}+g_{m3}} (1 + \frac{g_{m8}}{(g_{d5}+g_{d7}+g_{m7})})$$

Essa é a expressão do ganho. O resultado anterior encontrado foi

$$v_{out} = \frac{\Delta N g_{m1}}{g_{d6}+g_{d8}}$$

que é uma simplificação. Podemos chegar a esse resultado desprezando alguns dos g_ds da expressõa final

Amplificador Simples (analise detalhada)

Lembremos que para um mesmo transistor g_m >> gd, o que nos permite escrever

g_{m3} >> g_{d3} e g_{m7} >> g_{d7}

e, portanto

$$v_{out} \approx \Delta/2 \frac{g_{m5}g_{m1}}{(g_{d5}+g_{d8})} . \frac{1}{g_{d1}+g_{m3}} (1 + \frac{g_{m8}}{(g_{d5}+g_{m7})})$$

Como as correntes que passam pelo par M1 e M3 e pelo par M5 e M7 são iguais, podemos também considerar

g_{m3} >> g_{d1} e g_{m7} >> g_{d5}

resultando

$$v_{out} \approx \Delta/2 \frac{g_{m5}g_{m1}}{(g_{d5}+g_{d8})} \frac{1}{g_{m3}} (1 + \frac{g_{m8}}{g_{m7}}) = \Delta \frac{g_{m1}}{(g_{d5}+g_{d8})} \frac{g_{m5}}{g_{m3}}$$

Amplificador Simples (analise detalhada)

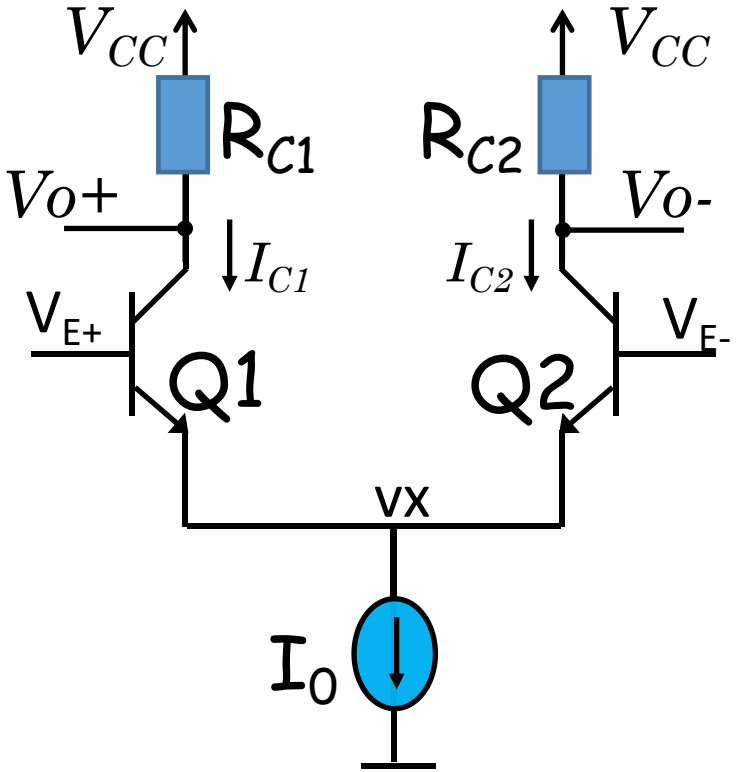
Por fim, podemos relacionar g_{m3} a g_{m5}, aplicando a relação de g_m , $g_m = \frac{2I_{D0}}{(V_{GS}-V_{TN})}$, e lembrando que a corrente em M5 é N vezes maior que a corrente em M3

$$v_{out} \approx \Delta \frac{g_{m1}}{(g_{d5}+g_{d8})} \frac{g_{m5}}{g_{m3}} = \Delta \frac{g_{m1}}{(g_{d5}+g_{d8})} \frac{N g_{m3}}{g_{m3}} = \Delta \frac{N g_{m1}}{(g_{d6}+g_{d8})} =$$

Assim chegamos a expressão aproximada encontrada inicialmente. Ela é resultado de desconsiderarmos os g_ds dos transistores M1, M2, M3, M4, M5, e M7

Matching (casamento) ou *Mismatching* (descasamento)

No par diferencial espera-se que Q1=Q2 e R_{C1}=R_{C2}. Nesse caso, quando V_{E+}=V_{E-} teremos



$$V_{0+} = V_{CC} - \frac{R_{C1}\alpha_1 I_0}{2}$$

$$V_{0-} = V_{CC} - \frac{R_{C2}\alpha 2 I_0}{2}$$

e portanto,

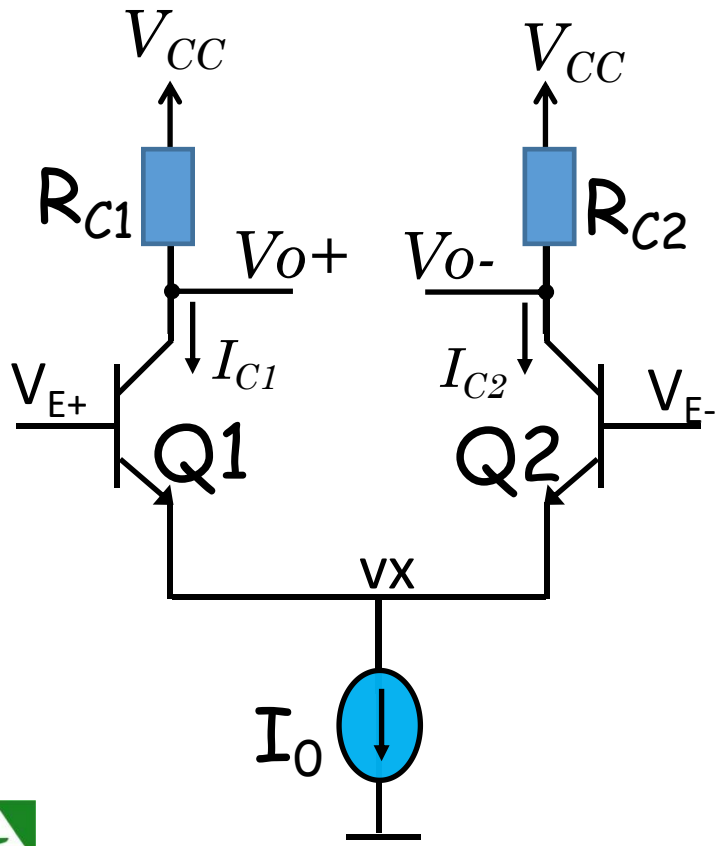
V_{0+}=V_{0-}

Caso Q1≠Q2 ou R_{C1}≠R_{C2} diz-se que há um decasamento (*mismatch*) e não mais acontecera de V_{0+}=V_{0-} quando V_{E+}=V_{E-}.

Mismatching: tensão de *offset*

Suponha que o caso ideal não ocorra, Q1=Q2 e R_{C1}=R_{C2}. Então para V_{E+}=V_{E-} teremos $V_{0+} \neq V_{0-}$. Chama-se de tensão de *offset* na saída ao valor

$$V_{0offset} = |(V_{0+} - V_{0-})|$$



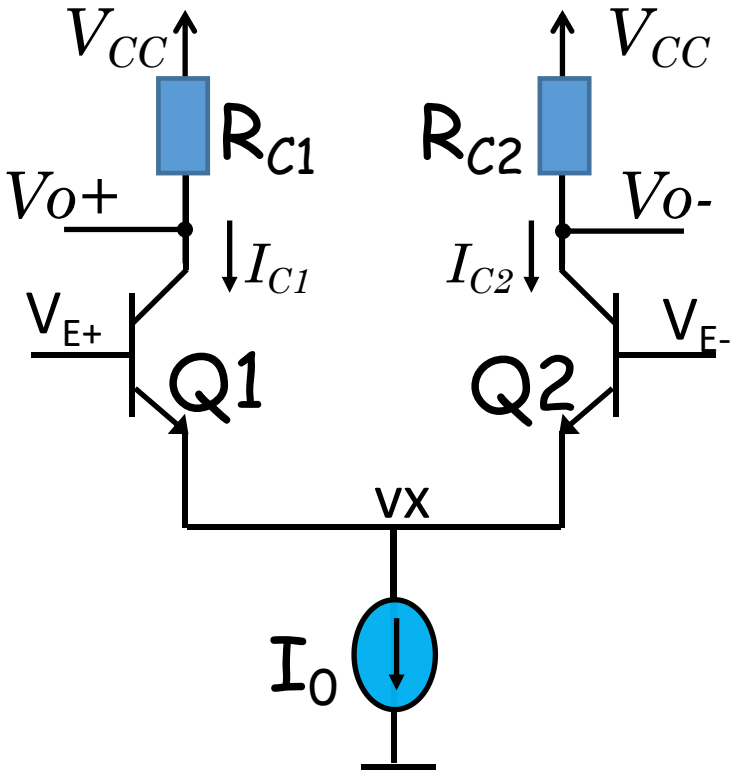
Será necessário aplicar uma tensão diferencial na entrada com modulo de

$$V_{0fE} = \left|\frac{(V_{0+} - V_{0-})}{A_D}\right|$$

para corrigir o erro da saída. Essa é a chamada tensão de *offset* de entrada.

Mismatching (descasamento)

Para ilustrar o efeito do *mismatch* vamos considerar que Q1=Q2 e $R_{C1} \neq R_{C2}$. Considere que



$$R_{C1} = R_C + \frac{\Delta R_C}{2}$$

$$R_{C2} = R_C - \frac{\Delta R_C}{2}$$

As tensões de saída serão $V_{0+}=V_{0-}$

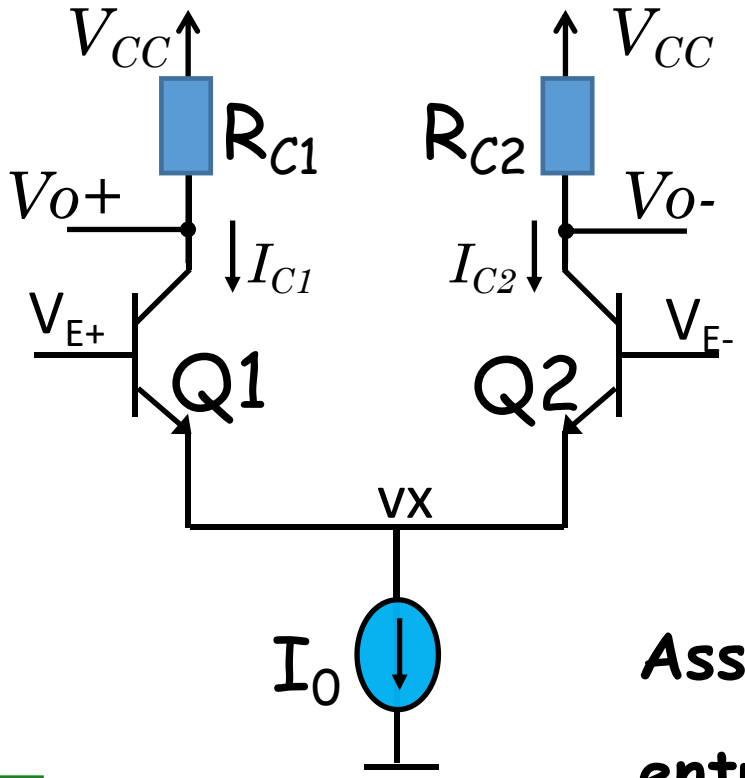
$$V_{0+} = V_{CC} - \frac{\alpha I_0}{2}\left(R_C + \frac{\Delta R_C}{2}\right)$$

$$V_{0-} = V_{CC} - \frac{\alpha I_0}{2}\left(R_C - \frac{\Delta R_C}{2}\right)$$

Mismatching (descasamento)

Subtraindo os dois termos achamos a tensão de *offset* na saída

$$V_{0offset} = |(V_{0+} - V_{0-})| = \alpha I_0 \frac{\Delta R_D}{2}$$



A tensão de *offset* na entrada será

$$V_{0fE} = |\frac{(V_{0+} - V_{0-})}{A_D}| = \frac{\alpha I_0 \frac{\Delta R_C}{2}}{A_D} = \frac{\alpha I_0 \frac{\Delta R_C}{2}}{g_m R_C}$$

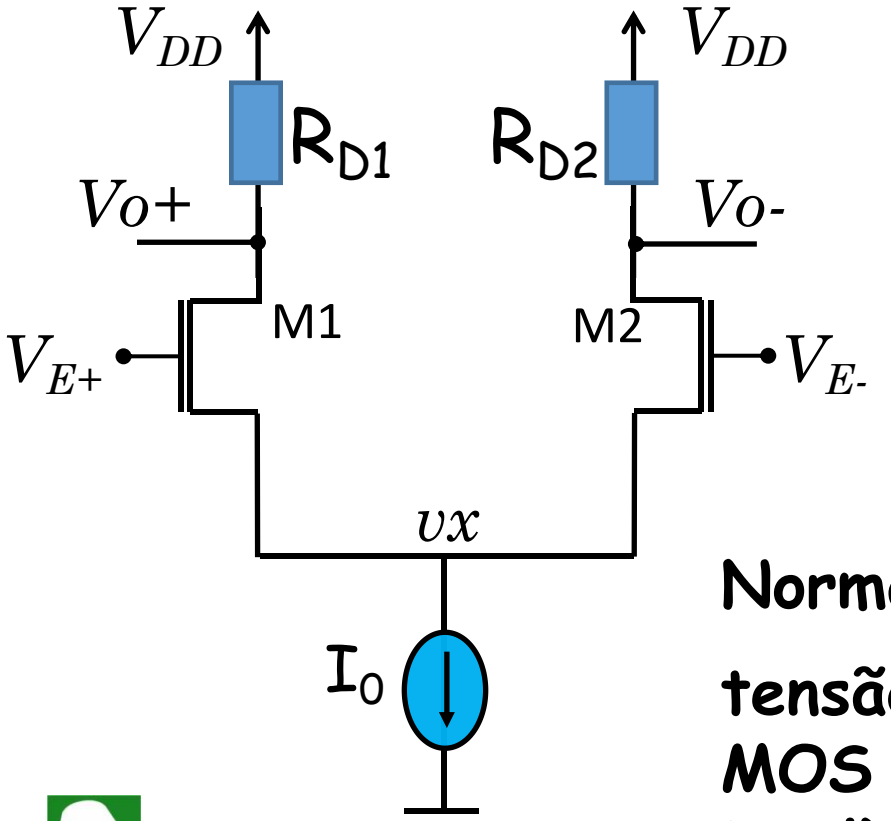
$$V_{0fE} = \frac{\alpha U_T \Delta R_C}{R_C} = \alpha U_T \frac{\Delta R_C}{R_C}$$

Assim se $\frac{\Delta R_C}{R_C}$=0,1 (10%), a tensão de *offset* na entrada será de ≈ 2,5 mV

Mismatching (descasamento)

E para o MOS? Refazendo as contas chegaremos que

$$V_{0offset} = |(V_{0+} - V_{0-})| = I_0 \frac{\Delta R_D}{2}$$



A tensão de *offset* na entrada será

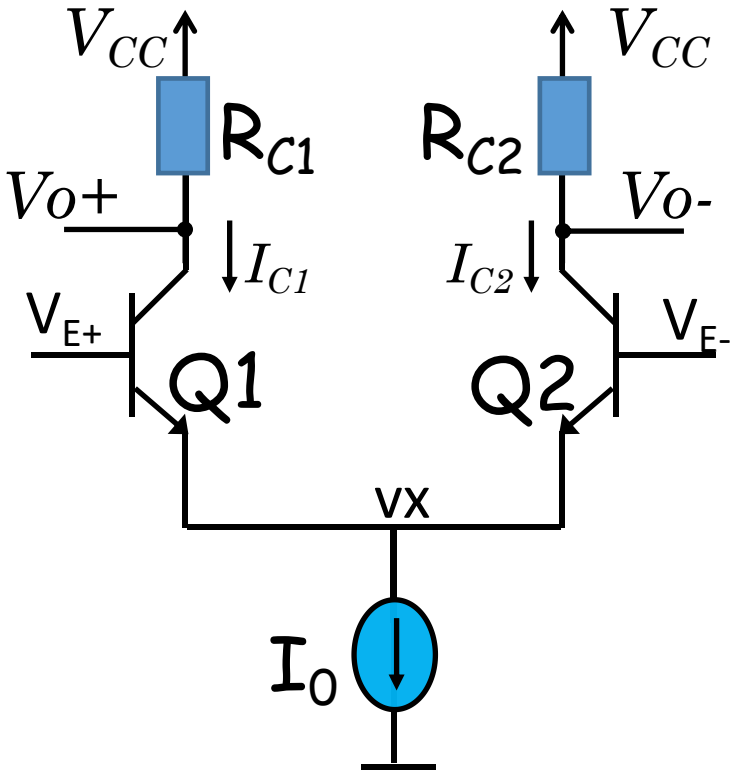
$$V_{0fE} = |\frac{(V_{0+} - V_{0-})}{A_D}| = \frac{I_0 \frac{\Delta R_D}{2}}{A_D} = \frac{I_0 \frac{\Delta R_D}{2}}{g_m R_D}$$

$$V_{0fE} = \frac{(V_{GS} - V_{TN})\Delta R_D}{2R_C} = \frac{(V_{GS} - V_{TN})}{2}\frac{\Delta R_D}{R_D}$$

Normalmente $\frac{(V_{GS}-V_{TN})}{2}$ >> U_T o que implica que a tensão de *offset* na entrada para o par diferencial MOS é bem maior que do biplolar (offset na saida é igual)

Mismatching (descasamento)

Vamos considerar um segundo exemplo. Tomemos um caso onde Q1≠ Q2 e R_{C1}= R_{C2}. Lembremos que



$$I_C = I_S exp\left(q\frac{V_{BE}}{kT}\right)$$

$$I_S = Area.\, q\frac{n_i^2 D_n}{N_A W_{bef}} exp\left(q\frac{V_{BE}}{kT}\right)$$

onde

ni: concentracao de eletrons/lacunas no Si intrinsico

N_A: concentração de impurezas aceitadoras na base

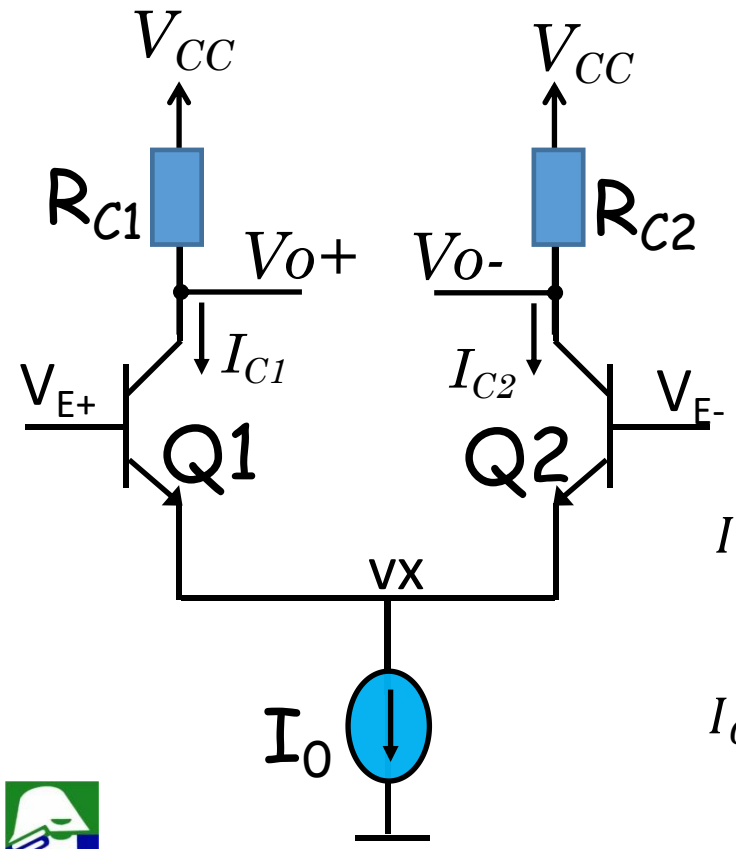
Dn: constante de difusão dos eletrons na base

W_{Bef}: largura efetiva da base (largura de base menos as regioes de depleção)

Area: area da junção base/emissor

Mismatching (descasamento)

Para transistores diferentes, os parametros N_A , Dn ,W_{Bef} e Area serão diferentes, resultando em I_S diferente. Assim para modelar **Q1≠ Q2 consideraremos** $I_{S1} \neq I_{s2}$ **e que**



$$I_{S1} = I_S + \frac{\Delta I_S}{2}$$

$$I_{S2} = I_S - \frac{\Delta I_S}{2}$$

$$I_{C1} = I_{S1} exp\left(q\frac{V_{BE}}{kT}\right) = (I_S + \frac{\Delta I_S}{2}) exp\left(q\frac{V_{BE}}{kT}\right) = (1 + \frac{\Delta I_S}{2I_S}) I_S exp\left(q\frac{V_{BE}}{kT}\right)$$

$$I_{C2} = I_{S2} exp\left(q\frac{V_{BE}}{kT}\right) = (I_S - \frac{\Delta I_S}{2}) exp\left(q\frac{V_{BE}}{kT}\right) = (1 - \frac{\Delta I_S}{2I_S}) I_S exp\left(q\frac{V_{BE}}{kT}\right)$$

Mismatching (descasamento)

Temos então

$$I_{C1} = (1 + \frac{\Delta I_S}{2I_S}) I_S exp\left(q\frac{V_{BE}}{kT}\right) \qquad I_{C1} + I_{C2} = 2I_S exp\left(q\frac{V_{BE}}{kT}\right)$$

$$I_{C2} = (1 - \frac{\Delta I_S}{2I_S}) I_S exp\left(q\frac{V_{BE}}{kT}\right) \qquad I_{C1} - I_{C2} = \frac{\Delta I_S}{I_S} I_S exp\left(q\frac{V_{BE}}{kT}\right)$$

Além disso

$$V_{0+} = V_{CC} - \frac{R_{C1} I_{C1}}{2} \qquad V_{0+} - V_{0-} = -R_C(I_{C1} - I_{C2}) = -R_C \frac{\Delta I_S}{I_S} I_S exp\left(q\frac{V_{BE}}{kT}\right)$$

$$V_{0-} = V_{CC} - \frac{R_{C2} I_{C2}}{2} \qquad = -R_C \frac{\Delta I_S}{I_S} (\frac{I_{C1} + I_{C2}}{2})$$

$$I_{C1} + I_{C2} = \alpha I_0 \qquad V_{0+} - V_{0-} = -R_C \frac{\Delta I_S}{I_S} (\frac{I_{C1} + I_{C2}}{2}) = -R_C (\frac{\alpha I_0}{2}) \frac{\Delta I_S}{I_S}$$

Mismatching (descasamento)

Assim, o *offset* na saida é

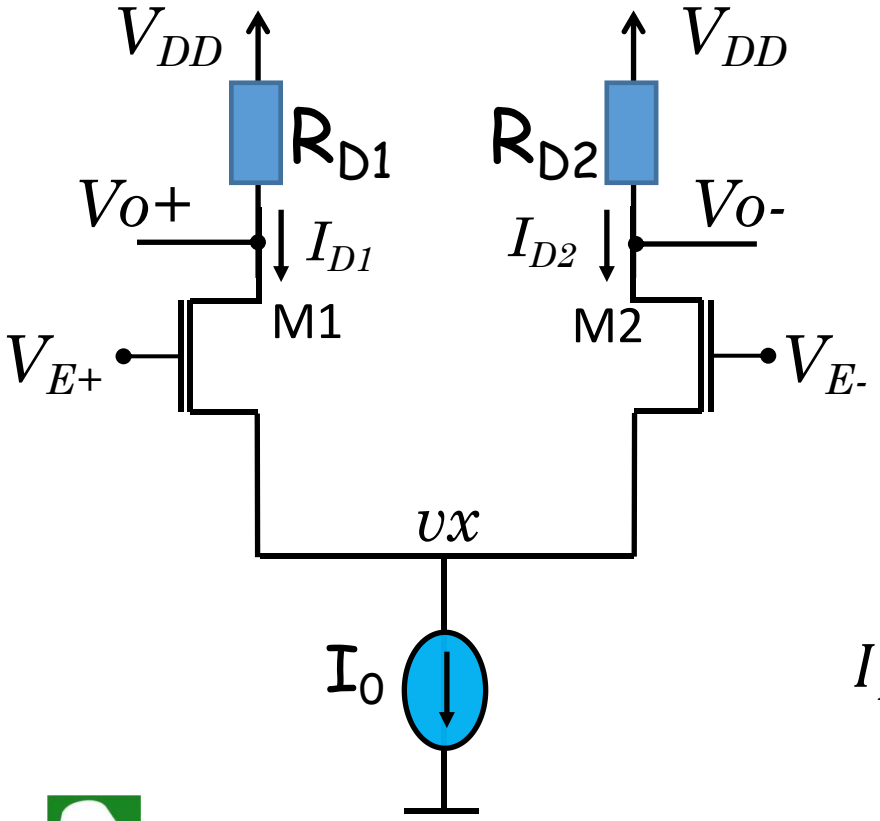
$$V_{0offset} = |(V_{0+} - V_{0-})| = R_C(\frac{\alpha I_0}{2})\frac{\Delta I_S}{I_S}$$

A tensão de *offset* na entrada será

$$V_{0fE} = |\frac{(V_{0+} - V_{0-})}{A_D}| = \frac{R_C(\frac{\alpha I_0}{2})\frac{\Delta I_S}{I_S}}{A_D} = \frac{R_C(\frac{\alpha I_0}{2})\frac{\Delta I_S}{I_S}}{g_m R_C} = \alpha U_T \frac{\Delta I_S}{I_S}$$

Mismatching (descasamento)

Para o caso dos transistores MOS, podemos tambem considerar M1≠ M2 e $R_{D1} = R_{D2}$. Podemos modelar M1≠ M2 considerando $(W/L)_1 \neq (W/L)2$



$$(\frac{W}{L})_1 = \frac{W}{L} + \frac{\Delta}{2}$$

$$(\frac{W}{L})_2 = \frac{W}{L} - \frac{\Delta}{2}$$

A corrente que passa pelos transistores é proporcional a (W/L), ou seja

$$I_{D1} = \frac{I_0(\frac{W}{L})_1}{(\frac{W}{L})_1 + (\frac{W}{L})_2}$$

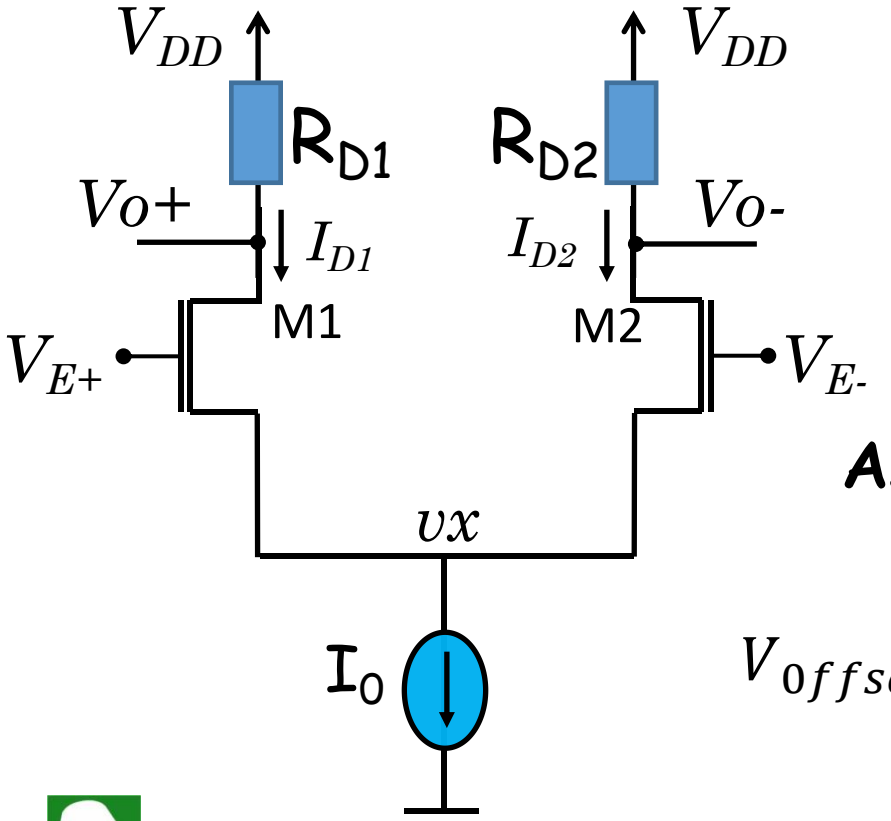
$$I_{D2} = \frac{I_0(\frac{W}{L})_2}{(\frac{W}{L})_1 + (\frac{W}{L})_2}$$

Mismatching (descasamento)

As tensões de saida são

$$V_{0+} = V_{DD} - \frac{R_{D1} I_{D1}}{2}$$

$$V_{0-} = V_{DD} - \frac{R_{D2} I_{D2}}{2}$$



o que resulta em

$$V_{0+} - V_{0-} = - R_{D1}(I_{D1} - I_{D2})$$

Assim, o *offset* na saida é

$$V_{0offset} = |(V_{0+} - V_{0-})| = R_{D1}(I_{D1} - I_{D2}) = \frac{R_{D1} I_0}{2} \frac{\Delta}{(\frac{W}{L})}$$

Mismatching (descasamento)

***Offset* na saida é**

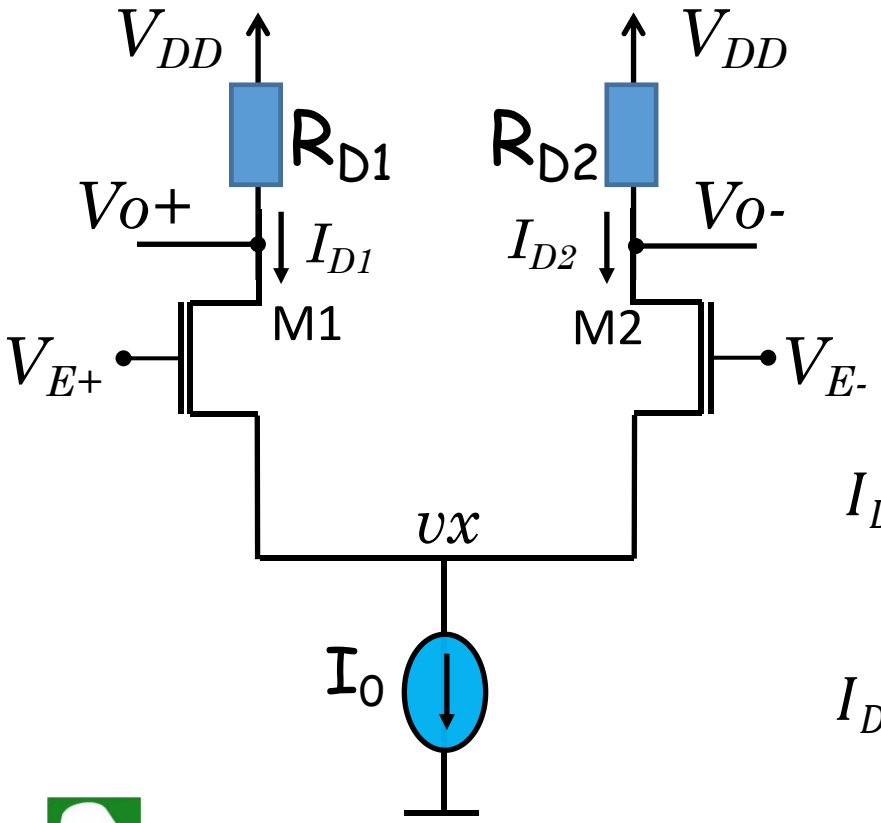
$$V_{0offset} = |(V_{0+} - V_{0-})| = \frac{R_{D1} I_0}{2} \frac{\Delta}{(\frac{W}{L})}$$

A tensão de *offset* na entrada será

$$V_{0fE} = |\frac{(V_{0+} - V_{0-})}{A_D}| = \frac{\frac{R_{D1} I_0}{2} \frac{\Delta}{(\frac{W}{L})}}{A_D} = \frac{\frac{R_{D1} I_0}{2} \frac{\Delta}{(\frac{W}{L})}}{g_m R_{D1}} = \frac{(V_{GS} - V_{TN})}{2} \frac{\Delta}{(\frac{W}{L})}$$

Mismatching (descasamento)

Ainda para o caso M1≠ M2 e R_{D1}= R_{D2}, podemos considerar V_{T1} ≠ V_{T2} Teremos esse caso



$$V_{T1} = V_T + \frac{\Delta V_T}{2}$$

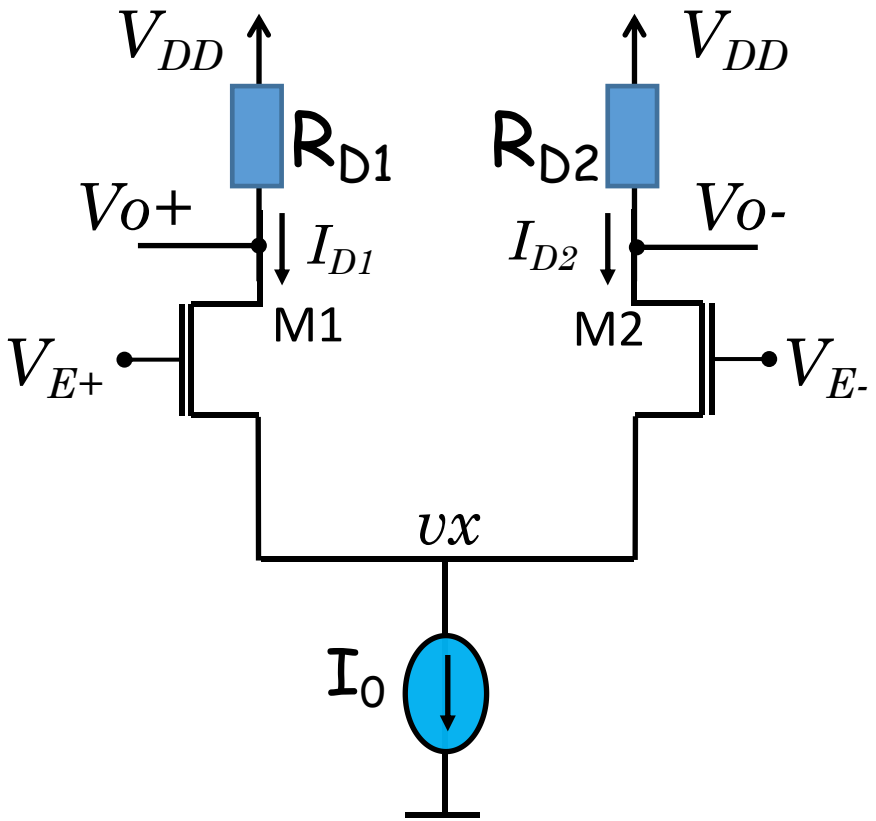
$$V_{T2} = V_T - \frac{\Delta V_T}{2}$$

As correntes nos transistores serão

$$I_{D1} = \mu_n \frac{W}{2L} C_{ox}(V_{E+} - vx - V_{T1})^2$$

$$I_{D2} = \mu_n \frac{W}{2L} C_{ox}(V_{E-} - vx - V_{T2})^2$$

Mismatching (descasamento)



$$I_{D1} = \mu_n \frac{W}{2L} C_{ox}(V_{E+} - vx - V_T + \frac{\Delta V_T}{2})^2$$

$$I_{D2} = \mu_n \frac{W}{2L} C_{ox}(V_{E-} - vx - V_T - \frac{\Delta V_T}{2})^2$$

Caso apliquemos nas entradas

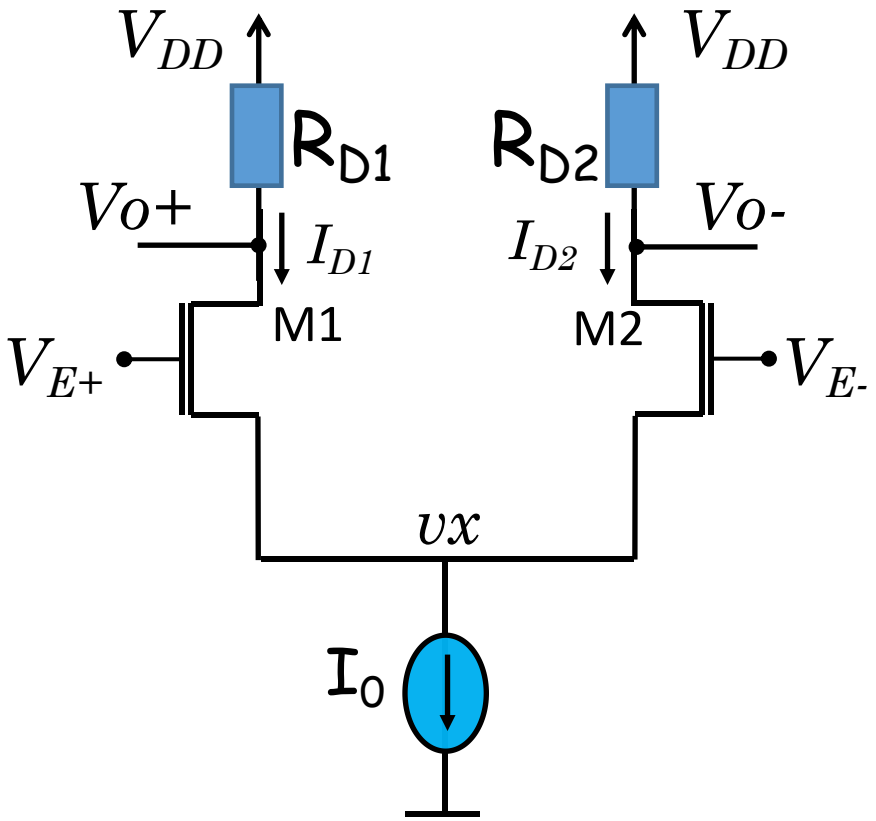
$$V_{E+} = V_E - \frac{\Delta V_T}{2}$$

$$V_{E-} = V_E + \frac{\Delta V_T}{2}$$

$$\Big| \quad I_{D1} = I_{D2}$$

Mismatching (descasamento)

A tensão de *offset* na entrada (tensão que faz $(V_{0+} - V_{0-}) = 0$) é



$$V_{0fE} = \Delta V_T$$

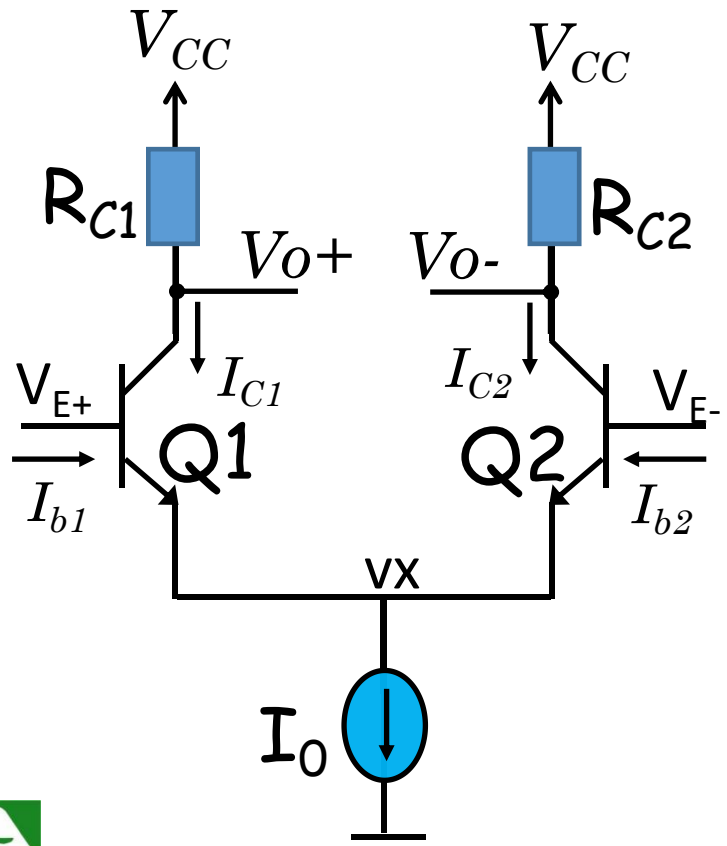
Caso haja interesse na tensão de *offset* na saída, seu valor será

$$V_{offset} = V_{0fE}.A_D = \Delta V_T g_m (R_D // r_d)$$

Mismatching: tensão de *offset*

O descasamento tambem causa um *offset* de corrente.

offset de Corrente: os transistores Q1 e Q2 tem uma corrente de base



$$I_{b1} = \frac{I_{c1}}{\beta} \qquad I_{b2} = \frac{I_{c2}}{\beta}$$

A *offset* de corrente é

$$I_{ofE} = |I_{b1} - I_{b2}|$$

medido quando $I_{C1} \approx I_{C2}$

Quando ha algum *mismatch* nos transistores ou resistores, o *offset* de corrente é diferente de zero

Mismatching (descasamento)

Vamos considerar um segundo exemplo. Tomemos um caso onde Q1≠ Q2 e R_{C1}= R_{C2}. Vamos modelar Q1≠ Q2 considerando $\beta_1 \neq \beta 2$. O valor de β de um transistor é dado por

$$\beta = \frac{\frac{D_n}{W_{Bef}}}{\left\{\frac{N_A D_p}{N_{DE} L_p} + \frac{D_n}{L_n}\frac{W_{Bef}}{2L_n}\right\}}$$

N_{DE}: concentração de impurezas doadoras no emissor

N_A: concentração de impurezas aceitadoras na base

Dn: constante de difusão dos eletrons na base

D_P: constante de difusão da lacunas no emissor

N_{DE}: concentração de impurezas doadoras no emissor

τ_p: tempo de vida das lacuna no emissor

τ_n *tempo de vida dos eletrons* (τ_{nB} *é para o eletrons na Base*)

$L_P = \sqrt{D_P \tau_P}$

$L_N = \sqrt{D_N \tau_N}$

W_{Bef}: largura efetiva da base (largura de base menos as regioes de depleção)

Mismatching (descasamento)

Qualquer diferenca em N_{DE}, N_A, Dn, D_P, N_{DE}, L_P, L_N *ou* W_{Be} causará diferenças em β. Vamos escrever

$$\beta_1 = \beta + \frac{\Delta\beta}{2}$$

$$\beta_2 = \beta - \frac{\Delta\beta}{2}$$

As correntes de base serão

$$I_{b1} = \frac{I_{c1}}{\beta_1} = \frac{I_{E1}}{\beta_1 + 1} = \frac{I_0}{2(\beta_1 + \frac{\Delta\beta}{2} + 1)} = \frac{I_0}{2(\beta_1 + 1)} \frac{1}{1 + \frac{\Delta\beta}{2(\beta_1 + 1)}}$$

$$I_{b2} = \frac{I_{c2}}{\beta_2} = \frac{I_{E2}}{\beta_2 + 1} = \frac{I_0}{2(\beta_2 + \frac{\Delta\beta}{2} + 1)} = \frac{I_0}{2(\beta_2 + 1)} \frac{1}{1 + \frac{\Delta\beta}{2(\beta_2 + 1)}}$$

Mismatching (descasamento)

Usemos a aproximação, obtida a partir de serie de Taylor, abaixo

$$\frac{1}{1+x} \approx 1 - x \qquad \text{quando x} << 1$$

Caso $\frac{\Delta\beta_1}{2(\beta_1+1)} << 1$ **podemos aplicar a aproximação acima**

$$I_{b1} = \frac{I_0}{2(\beta_1+1)} \frac{1}{1+\frac{\Delta\beta}{\beta_1+1}} \approx \frac{I_0}{2(\beta_1+1)} \left(1 - \frac{\Delta\beta}{(\beta_1+1)}\right)$$

$$I_{b2} = \frac{I_0}{2(\beta_2+1)} \frac{1}{1+\frac{\Delta\beta}{\beta_2+1}} \approx \frac{I_0}{2(\beta_2+1)} \left(1 + \frac{\Delta\beta}{(\beta_2+1)}\right)$$

Mismatching (descasamento)

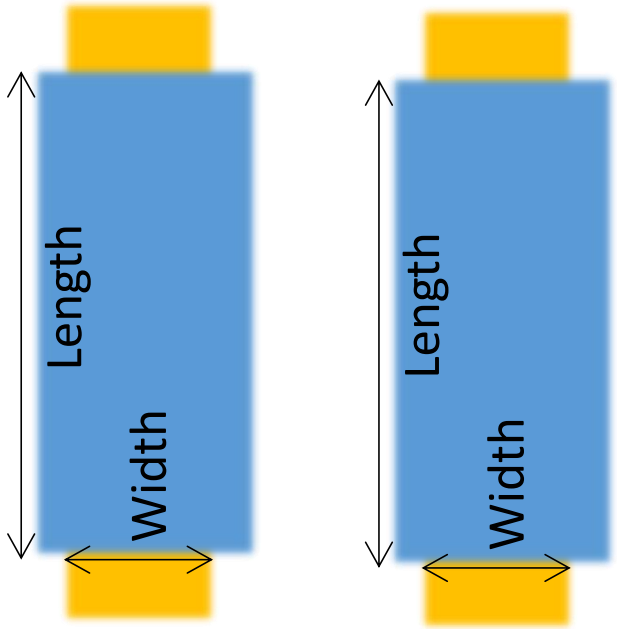
O *offset* de corrente será

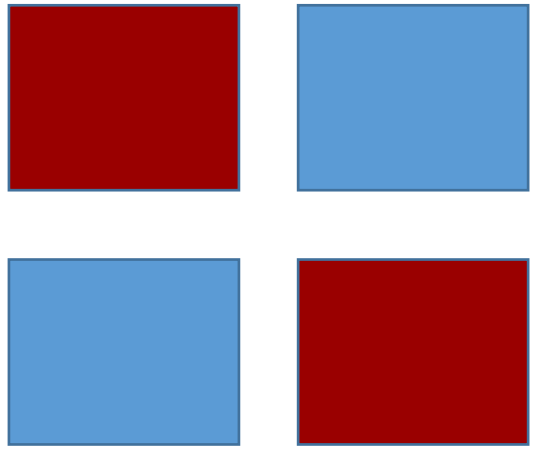
$$I_{ofE} = |I_{b1} - I_{b2}| \approx I_b \frac{\Delta\beta}{(\beta_1 + 1)}$$

Mismatching (descasamento)

Regras para um bom *matching* de componentes (para CIs)

1. Dois componentes iguais devem ter a mesma forma, estar o mais próximos possivel e, se possivel, ser simétricos



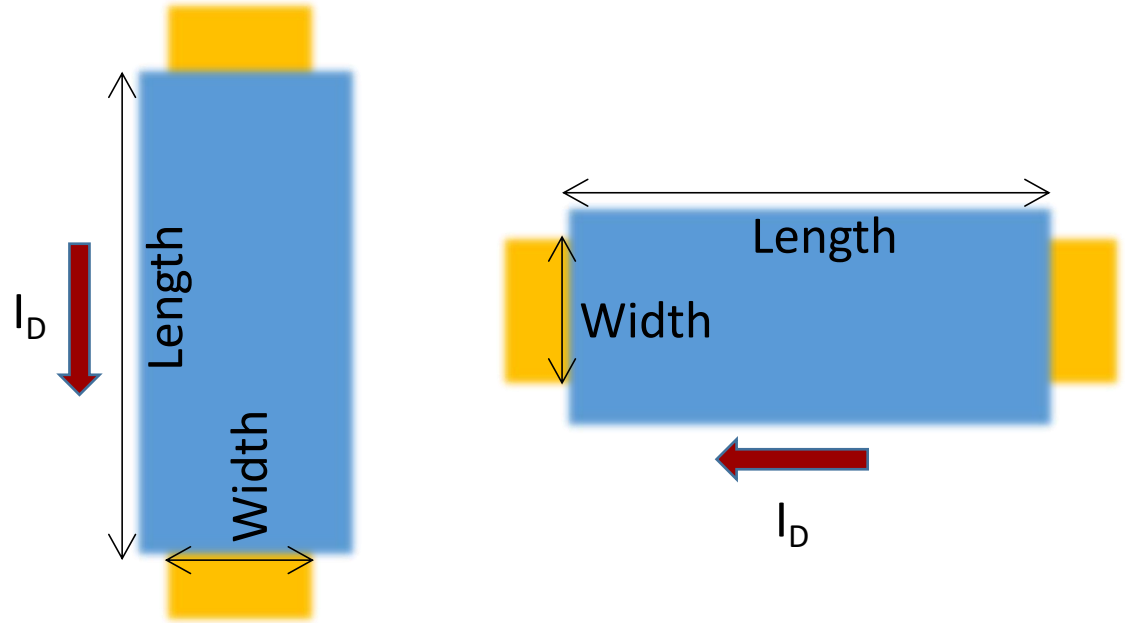


estrutura em centróide para pares diferenciais

Mismatching (descasamento)

Regras para um bom *matching* de componentes (para CIs)

2. As correntes devem ir na mesma direção



A mobilidade dos portadores varia com a direção no cristal

Mismatching (descasamento)

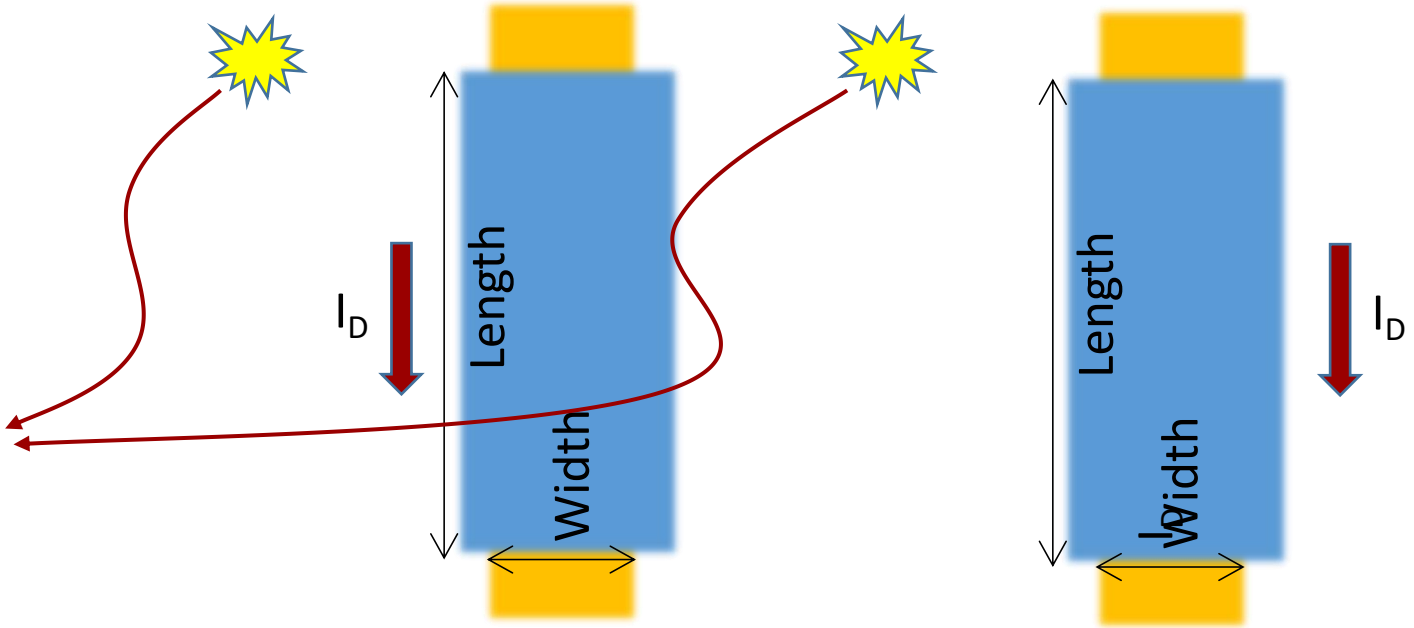
Regras para um bom *matching* de componentes (para CIs)

3. Quanto maior for o componente, dimensões fisicas, melhor o *maching*

(o desvio padrão de alguns parametros, por exemplo V_T depende de $\sqrt{WL}$)

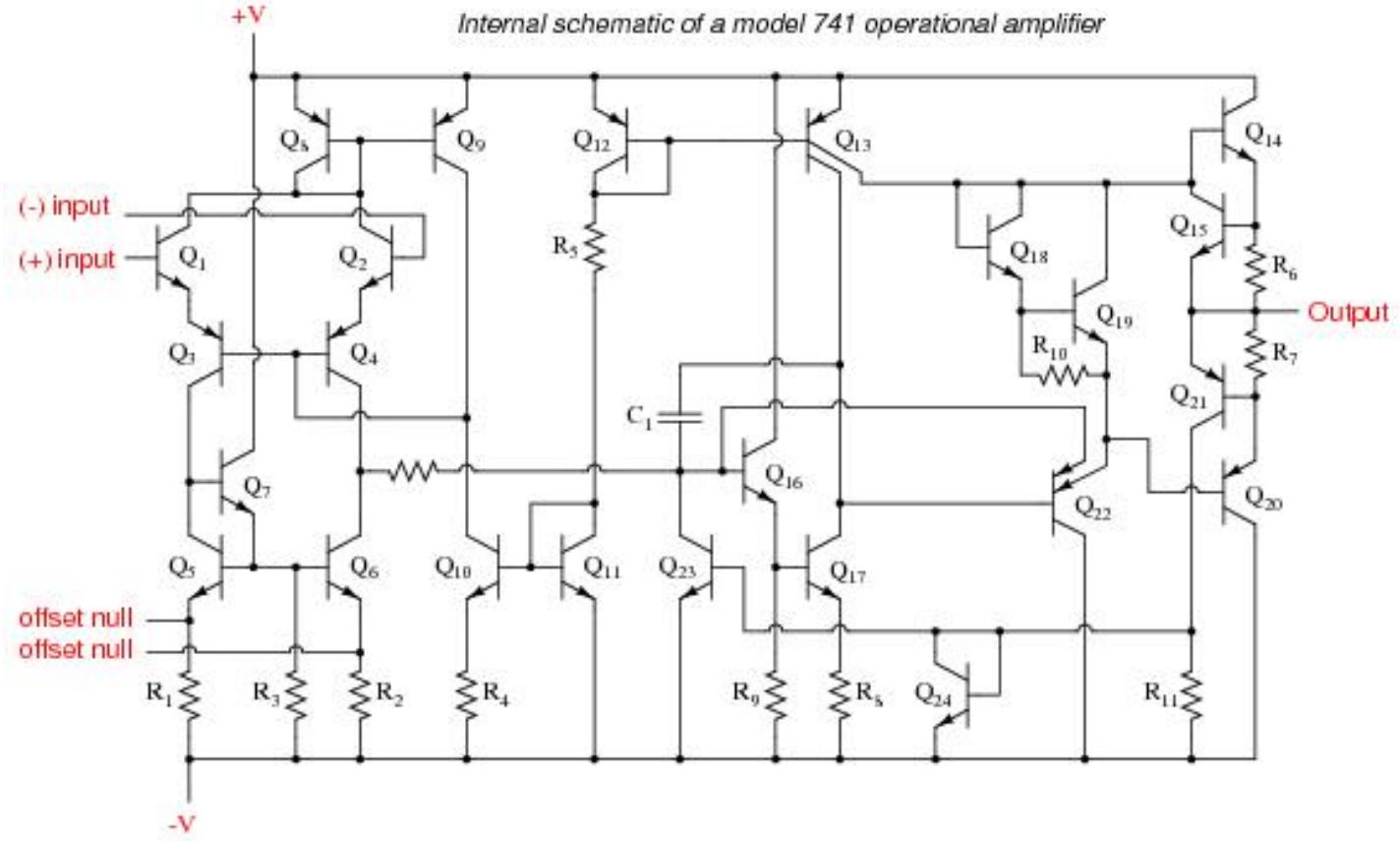
4. A vizinhança dos componentes deve ser igual

Se aparecer uma ´sujeira´ de um lado, deve ser colocada também do outro



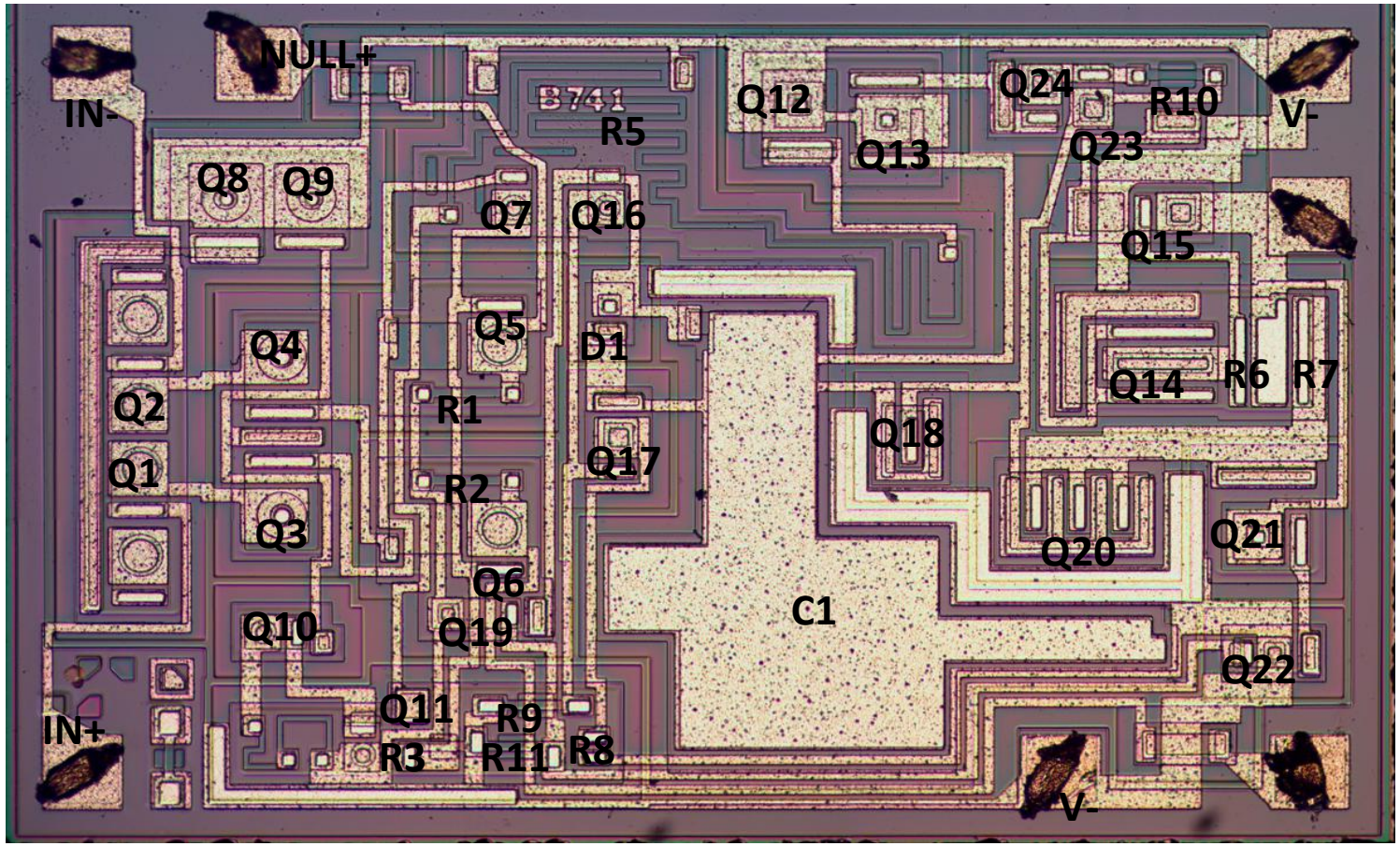
Mismatching (descasamento)

Exemplo de circuito: amplificador operacional 741: os transistores Q1 e Q2 e Q3 e Q4 devem estar casados (eles compõe uma estrutura similar ao par diferencial). No *layout*, a seguir, pode-se ve-los com a mesma forma, próximos e na mesma direção



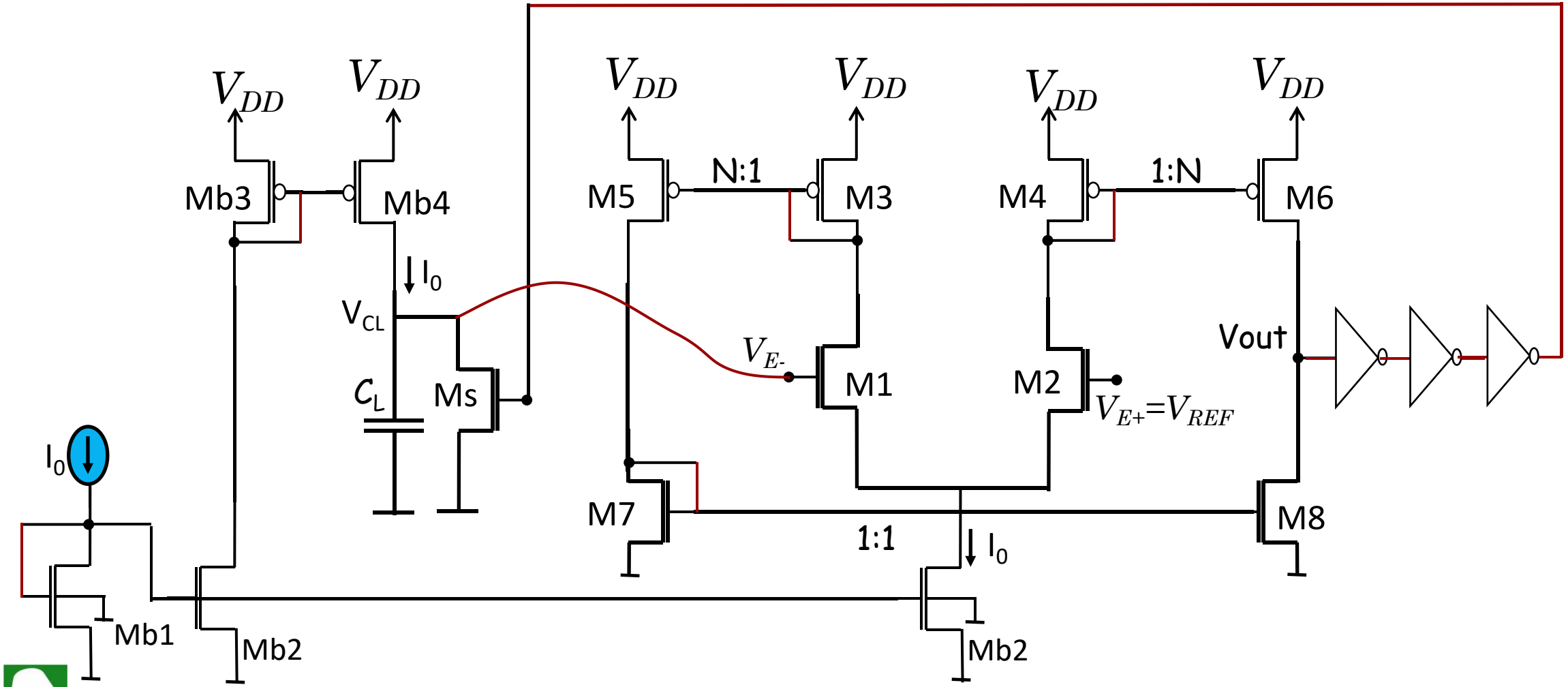
Mismatching (descasamento)

Amplificador operacional 741: os transistores Q1 e Q2 e Q3 e Q4 devem estar casados.



Aplicação de Par diferencial

Exemplo 1: Considere o circuito abaixo



Aplicação de Par diferencial

Neste circuito devemos ter

- M2 grande, para descarregar o capacitor C_L rápidamente
- V_{REF} deve ser abaixo da tensão que tira Mb4 da saturação e permitir que o OTA funcione
- Consideremos I_0 pequeno

Aplicação de Par diferencial

Exemplo 2: Um transistor MOS pode estar operando, de acordo com a concentração de portadores no canal, em três regiões distintas que são:

i. Inversão Forte (Strong Inversion): a tensão V_{GS} (porta-fonte) é suficiente para formar um canal com concentração de portadores igual ou superior à concentração de portadores intrínseca do substrato. Observemos que o tipo de portador no canal é diferente do portador intrínseco do substrato. É esta a região de operação estudada normalmente.

ii. Inversão Fraca (Weak Inversion): a tensão V_{GS} (porta-fonte) está próxima à tensão de threshold do transistor, formando um canal com concentração de portadores inferior a concentração intrínseca de portadores do substrato. Utilizada para circuitos de baixíssimo consumo de corrente.

iii. Inversão Moderada (Moderate Inversion): é uma região de transição, não muito bem definida, entre a região de inversão forte e a região de inversão fraca. Equações que descrevem o transistor nesta faixa não são muito precisas.

Aplicação de Par diferencial

Normalmente se verifica a região de operação do transistor analisando a corrente que passa no dreno. Um critério para determinar em qual região o transistor está operando é apresentado na Tabela 1.

Região de Operação	Condição
Inversão Forte	LIM > 10
Inversão Fraca	LIM < 0,1
Inversão moderada	0,1 < LIM < 10

Nesta tabela temos que $LIM = \frac{I_D}{I_{Dlim}}$ *e* $I_{Dlim} = \mu C_{ox} \frac{W}{L} 2(nU_T)^2$

onde I_D é a corrente de dreno; μ é a mobilidade dos portadores do canal; C_{ox} é a capacitância por área da porta; W e L são as dimensões do transistor; n = fator de inclinação de inversão fraca (seu valor depende da tecnologia mas varia entre 1.2 e 1.6);

Aplicação de Par diferencial

Para a inversão fraca, a equação que descreve a operação do transistor MOS é

$$I_D = \frac{W}{L} I_{D0} e^{V_G/nU_T} . (e^{-V_S/U_T} - e^{-V_D/U_T})$$

onde V_G, V_S e V_D são, respectivamente, as tensão de gate, source e dreno relativas ao bulk; I_{D0} é uma constante da tecnologia com dimensão de corrente. Na operação normal $V_D >> U_T$ e, neste caso, ficamos reduzidos a seguinte relação

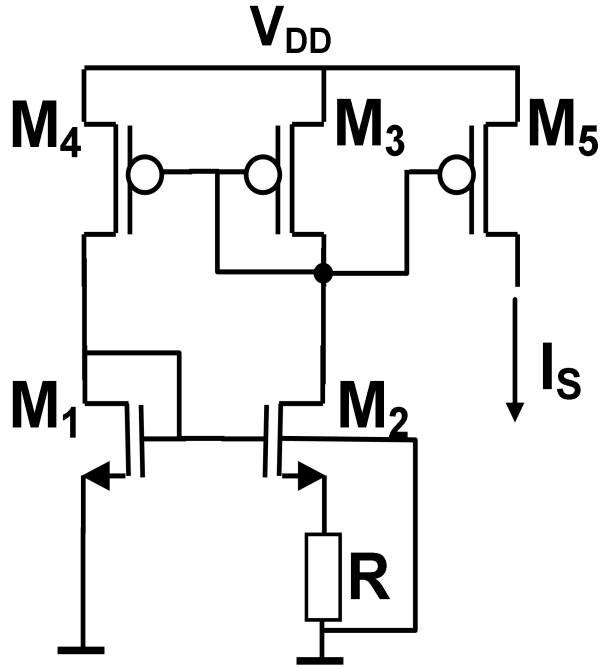
$$I_D = \frac{W}{L} I_{D0} e^{V_G/nU_T} . e^{-V_S/U_T}$$

I_D será, portanto, uma função exponencial de aproximadamente V_{GS} (semelhante ao que ocorre em um transistor bipolar).

Aplicação de Par diferencial

Considere o circuito da figura. Este circuito é formado pelo espelho de corrente M3, M4 e M5 e os transistores trabalhando em fraca inversão M1 e M2. Ele serve para gerar uma corrente de referência I_S. Considere que

- ✓ $(W/L)_{M4}$ é M vezes maior do que $(W/L)_{M3}$;
- ✓ $(W/L)_{M2}$ é N vezes maior do que $(W/L)_{M1}$ (ambos os transistores operam em fraca inversão).
- ✓ $(W/L)_{M5}$ é X vezes maior do que $(W/L)_{M3}$.



Aplicação de Par diferencial

Pode-se mostrar que a corrente na saida será

$$I_S = X\frac{U_T}{R}\ln(\mathrm{MN}) = X\frac{kT}{qR}\ln(\mathrm{MN})$$

Este resultado é interessante pois mostra que a corrente I_S é diretamente proporcional a T (em Kelvin). Grandezas que crescem com T são chamadas **PTAT (Proportional To Absolute Temperature)**.

Por outro lado ha grandezas **CTAT (Complementary To Absolute Temperature)**, que reduzem com a temperatura. Um exemplo de grandeza CTAT é o V_{BE} de um transistor bipolar

$$V_{BE} \approx V_{bangap} - K_1 T$$

onde V_{bangap} é a tensão de bandgap do Si, a 0K, que esta em torno de 1,205V, e K_1 é uma constante

Como uma Grandezas PTAT (*Proportional To Absolute Temperature*), como a corrente da fonte de corrente, **e outra CTAT** (*Complementary To Absolute Temperature*), como o V_{BE} de um bipolar, podemos **gerar um sinal independente da temperatura**. Para isto basta somá-las, cada uma multiplicada por um coeficiente de ajuste, de forma que as variações com a temperatura se cancelem

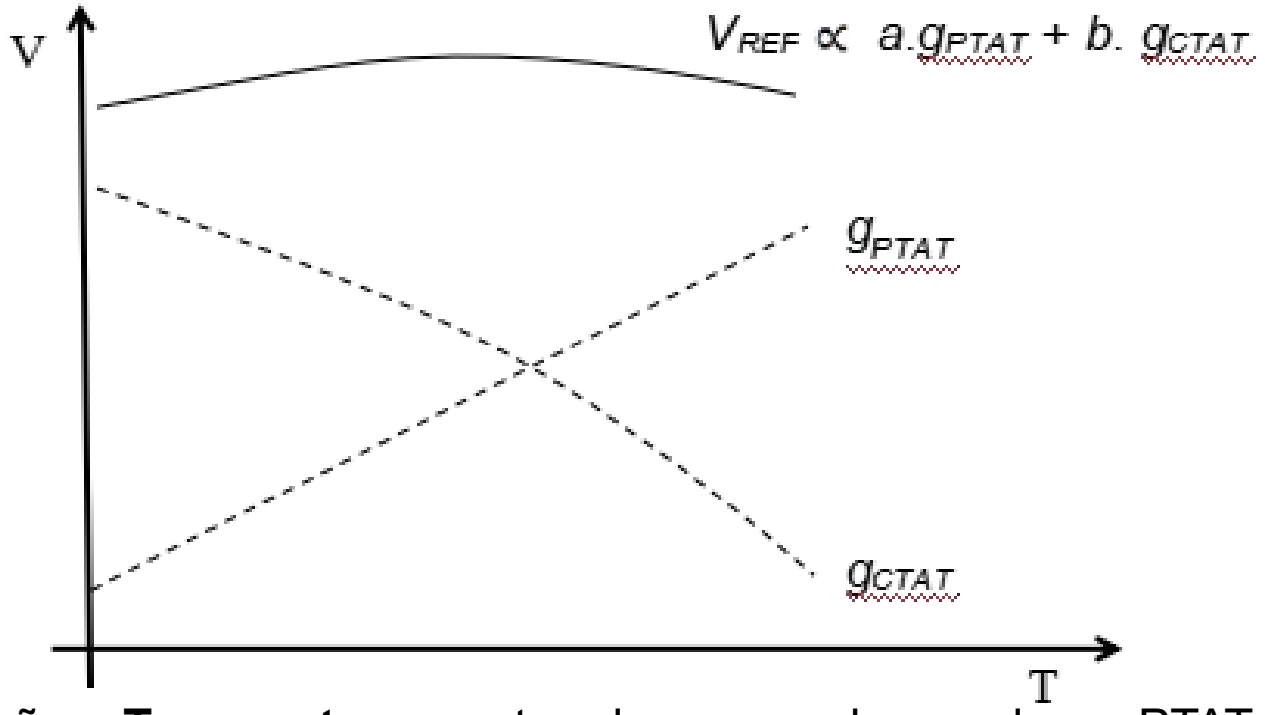


Gráfico **Tensão x Temperatura** mostrando a soma de grandezas PTAT e CTAT.

Aplicação de Par diferencial

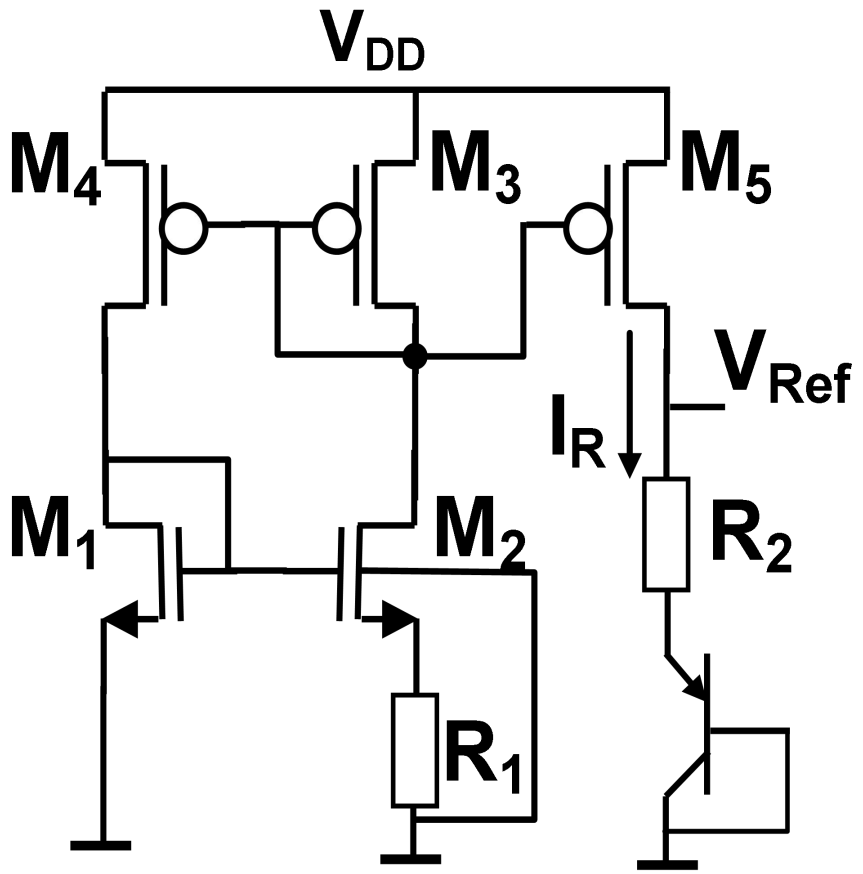
A tensão na saída deste circuito é

$$V_{Ref} \equiv V_{eb} + R_2 I_R = V_{bangap} - K_1 T + \boldsymbol{R_2 X} \frac{\boldsymbol{kT}}{\boldsymbol{qR_1}} \ln(MN)$$

Ajustando R_2/R_1 podemos fazer com que V_{Ref} não varie, ou varie pouco, com a temperatura. Nesse caso

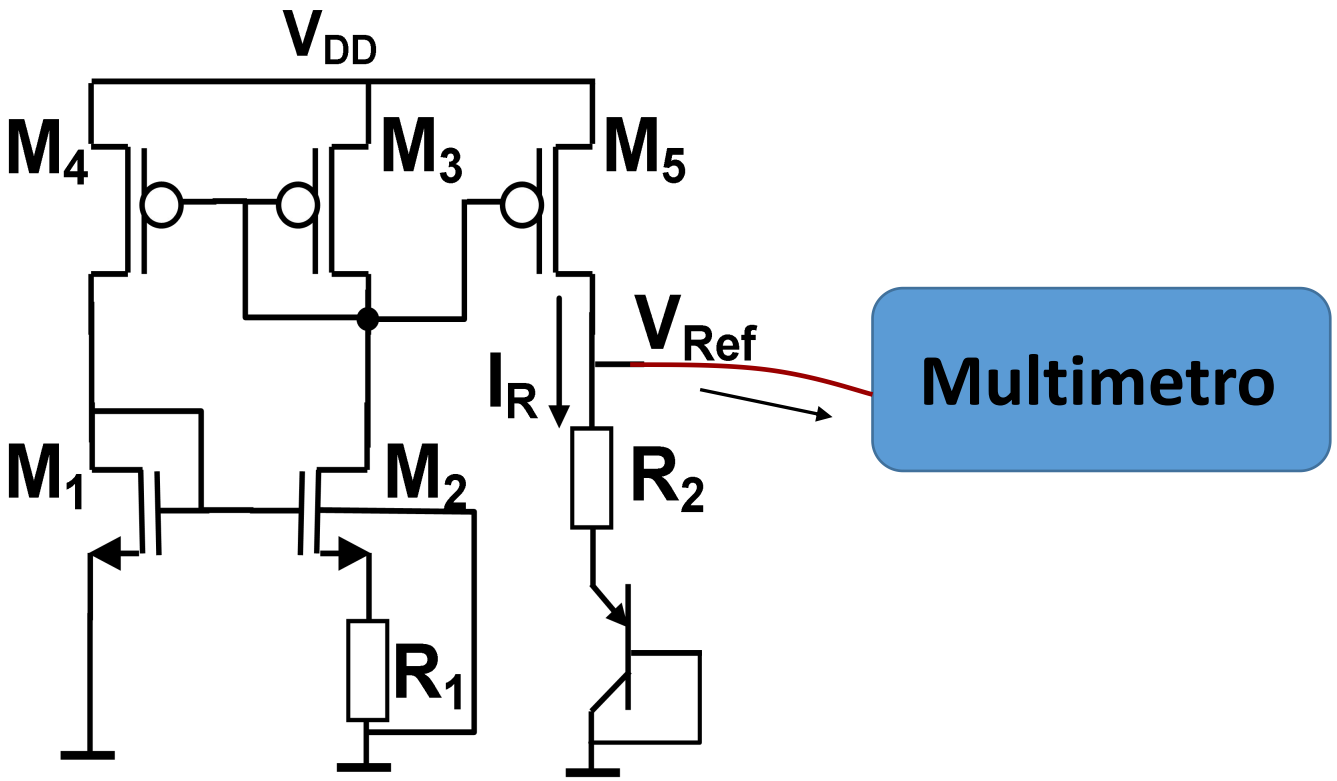
$$V_{Ref} \approx V_{eb} = 1{,}2\ V$$

Circuitos que trabalham com Vbe com grandeza CTAT são chamados de bandgap



Aplicação de Par diferencial

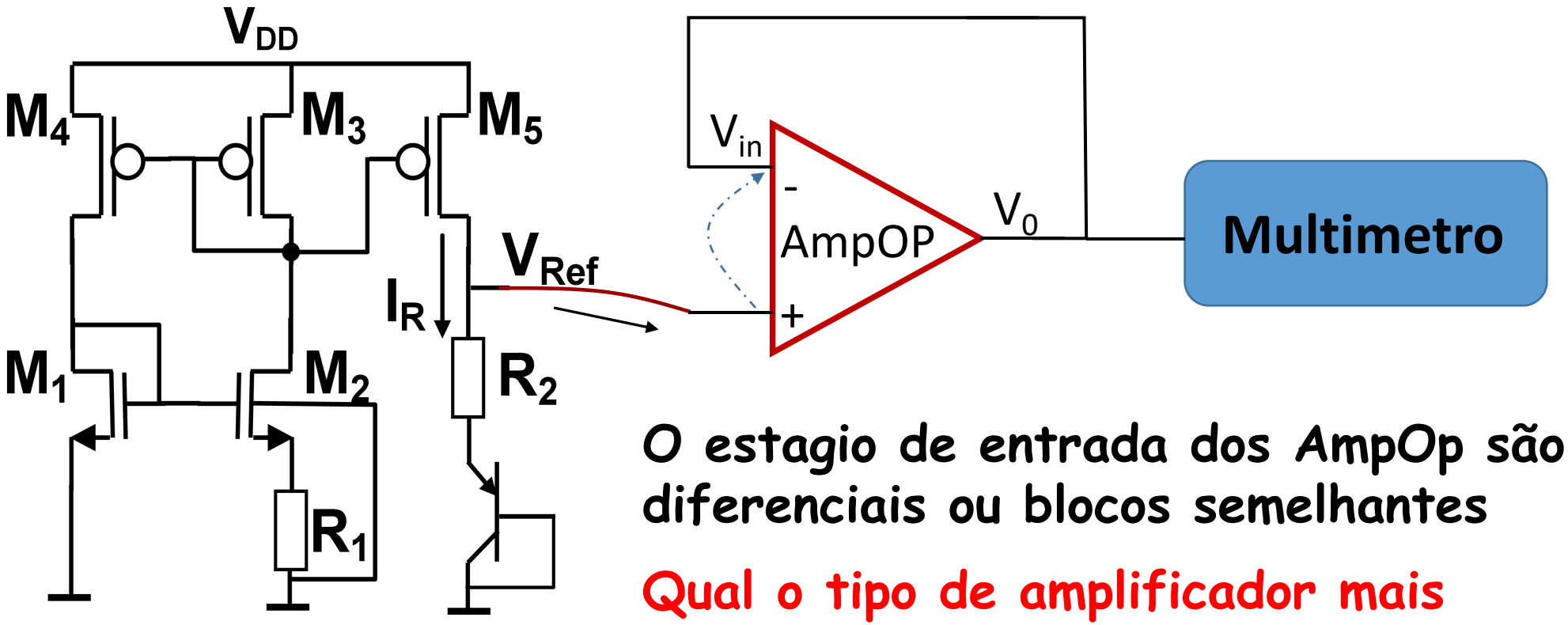
Considere um bandgap onde aplicamos correntes muito baixas para economizar energia. Suponha que usamos I_R = 0,5 uA (nada muito fantastico). A questão é como podemos medir a tensão Vref para testar o circuito?



A corrente que entra no multimetro será da ordem de uA (0,1 uA para uma impedancia de 10 MΩ). Essa corrente vai infleuncia toda a aoperacao do circuito

Aplicação de Par diferencial

Tem de ser aplicado um Operacional entre o circuito de referencia e o multimetro.

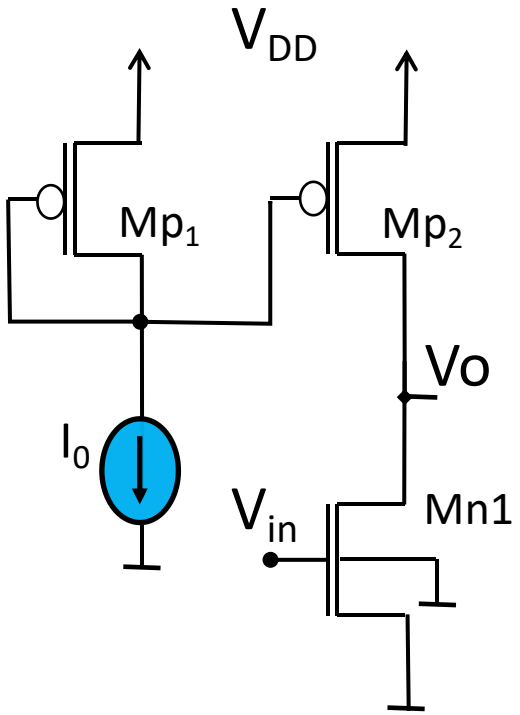


O estagio de entrada dos AmpOp são pares diferenciais ou blocos semelhantes

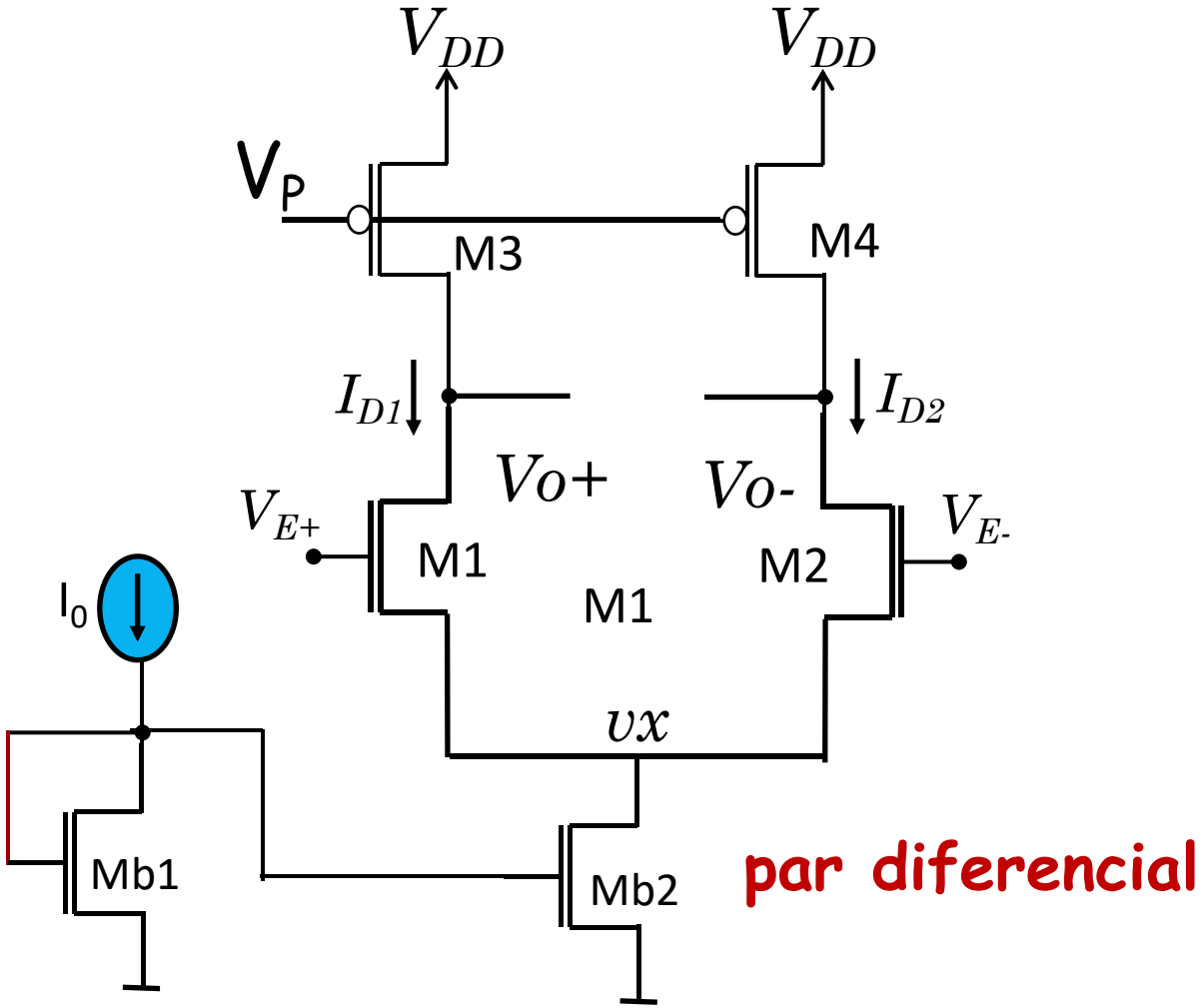
Qual o tipo de amplificador mais recomendável?

Espelho de corrente

Blocos fundamentais usados na polarização de circuitos e como cargas ativa



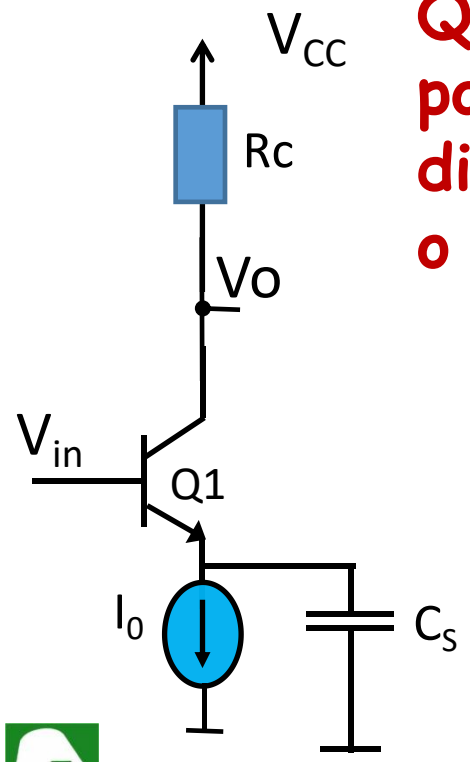
Source comum



par diferencial

Espelho de corrente

- ✓ servem para polarização de circuitos
  - na polarização influenciam no ganho comum (par diferencial)
- ✓ servem de carga ativa



Quando utilizamos como carga um resistor, a tensão de polarização em V_0 e o ganho do circuito dependem diretamente de I_C. Desta forma, quando se ajusta o ganho, o valor de V_0 fica já determinado.

$$G = \frac{v_0}{v_{in}} = -g_{m1}(R_C//r_{01}) \approx -g_{m1}R_C = -\frac{I_C}{U_T}R_C$$

$$V_0 = V_{CC} - I_0R_C \approx V_{CC} - |G|U_T$$

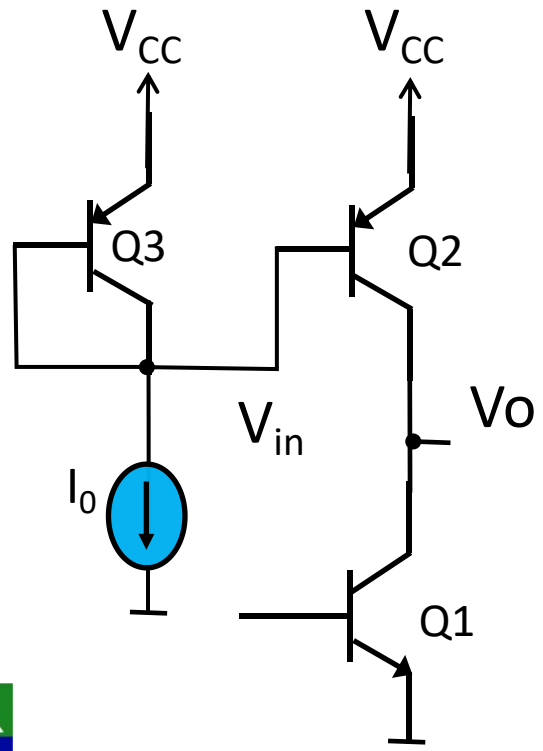
Exemplo: G= -200

$V_0 = V_{CC} - U_T.200 = V_{CC} - 5V$ ($V_{CC} > 5V$)

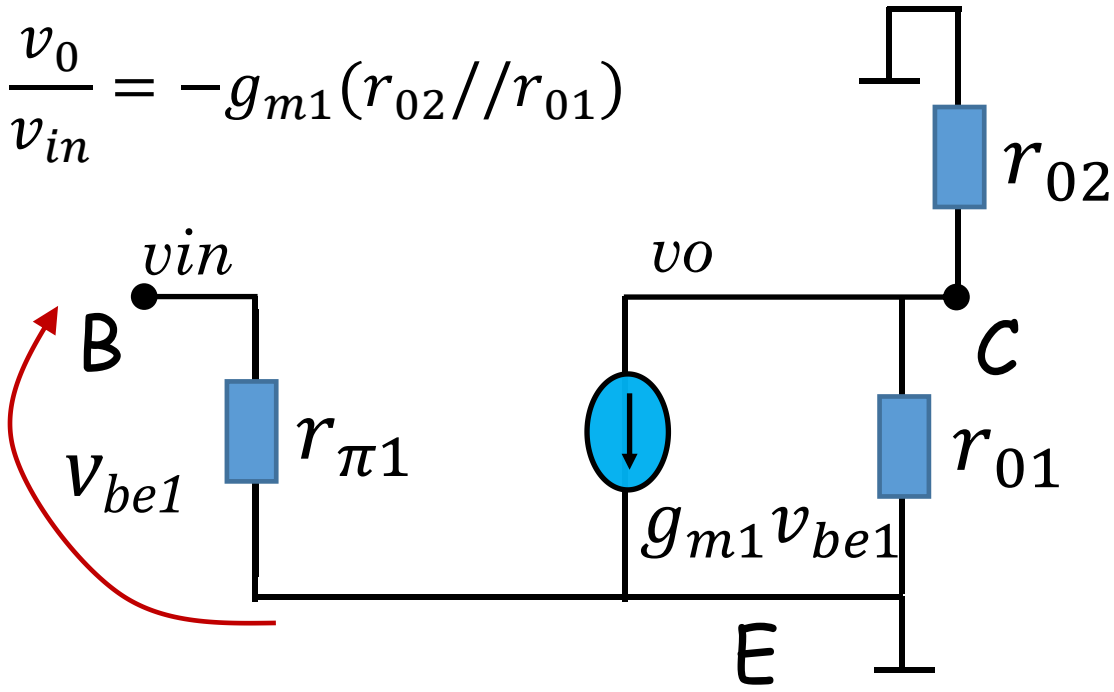
Espelho de corrente

✓ **servem de carga ativa**

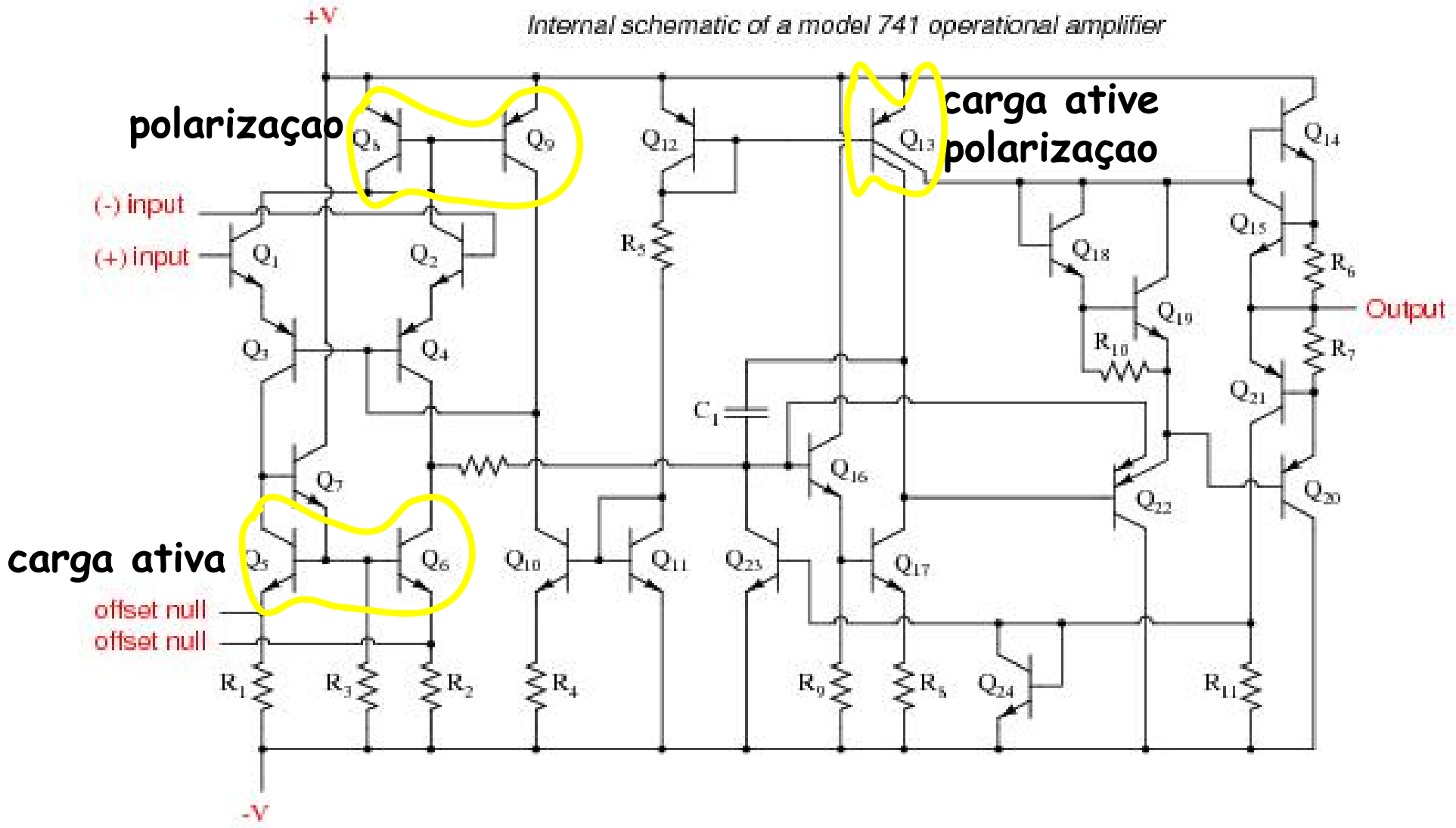
Quando utilizamos carga ativa, a tensão de polarização em V_0 não depende tão fortemente de I_C. Ficamos assim com maior liberdade de ajuste do ganho e da tensão de polarização



$$G = \frac{v_0}{v_{in}} = -g_{m1}(r_{02}//r_{01})$$

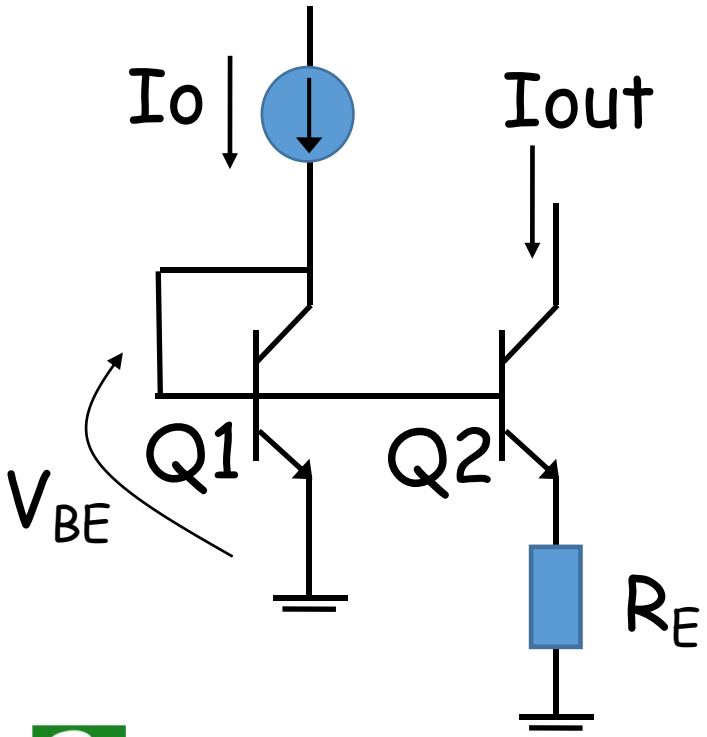


Espelho de corrente



Espelho de Correntes com Resistor

Vamos considerar que desejamos Io/Iout = m (corrente Iout m vezes menor do que Io)(β >> 1)



$$I_0 = I_S exp\left(\frac{V_{BE}}{U_T}\right)$$

$$I_{out} = I_S exp\left(\frac{V_{BE} - R_E I_{out}}{U_T}\right)$$

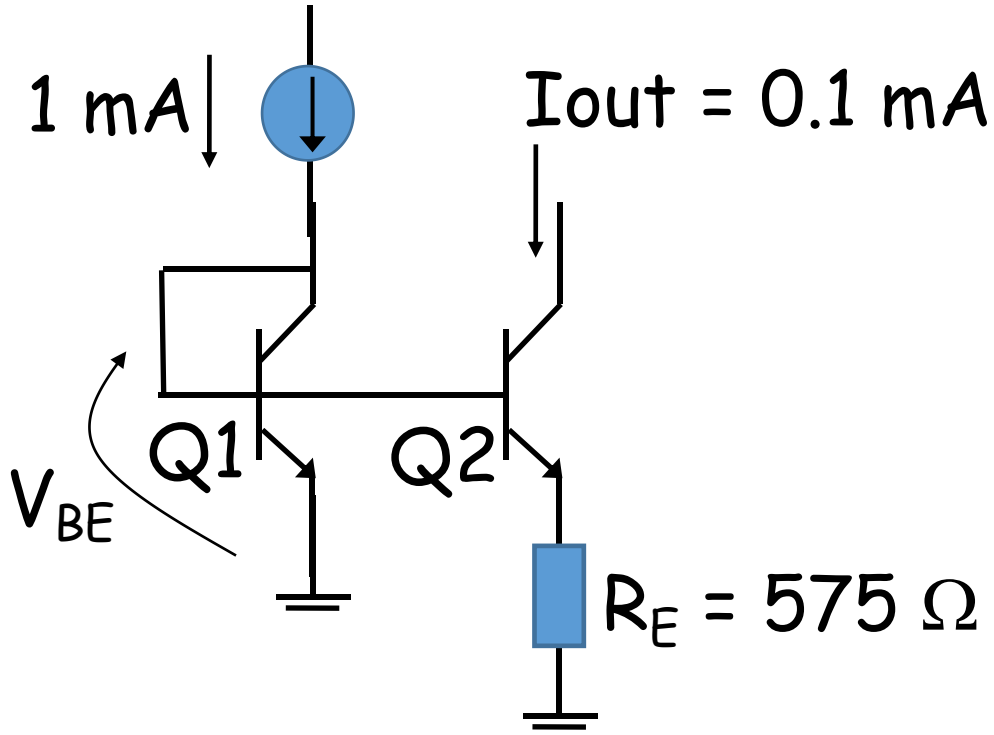
Dividindo uma corrente pela outra teremos

$$m = \frac{I_0}{I_{out}} = exp\left(\frac{R_E I_{out}}{U_T}\right) \quad \Rightarrow \quad R_E = U_T \frac{m\ln(m)}{I_0}$$

Exemplo:

- m = Io/Iout =10
- Io = 1mA (portanto Iout = 0,1 mA)

Resultará em R_E = 575 Ohms

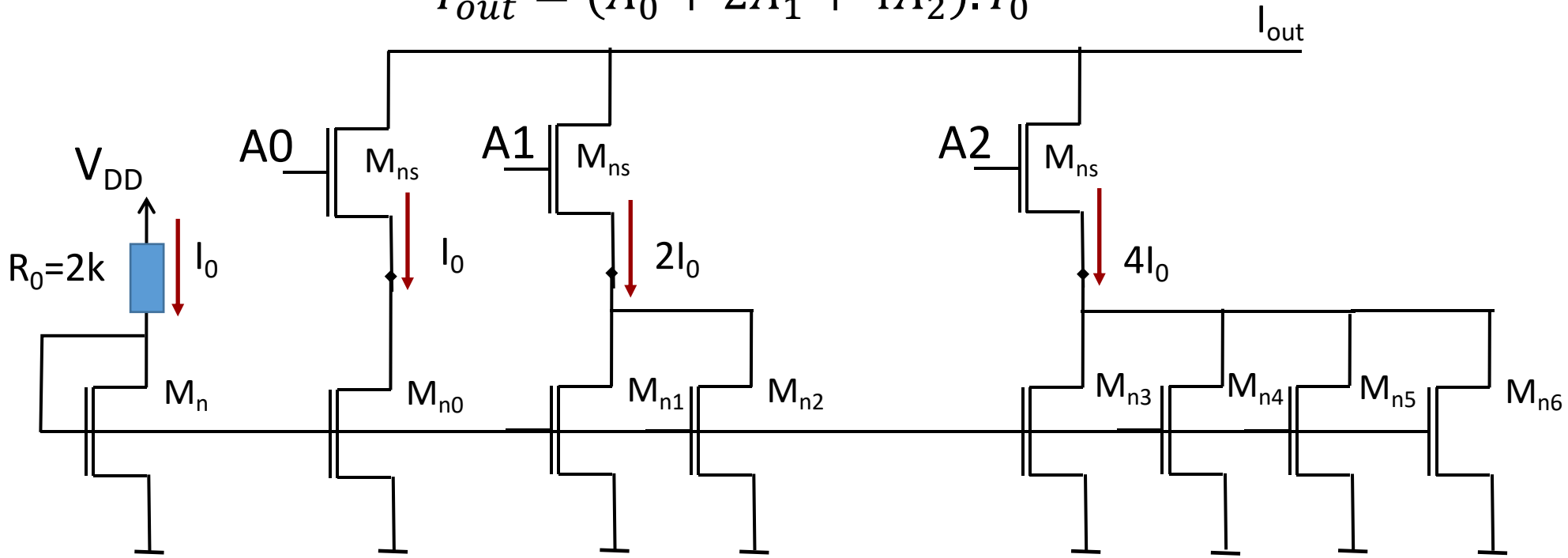


Espelho de corrente

Características imporantes em espelhos de corrente

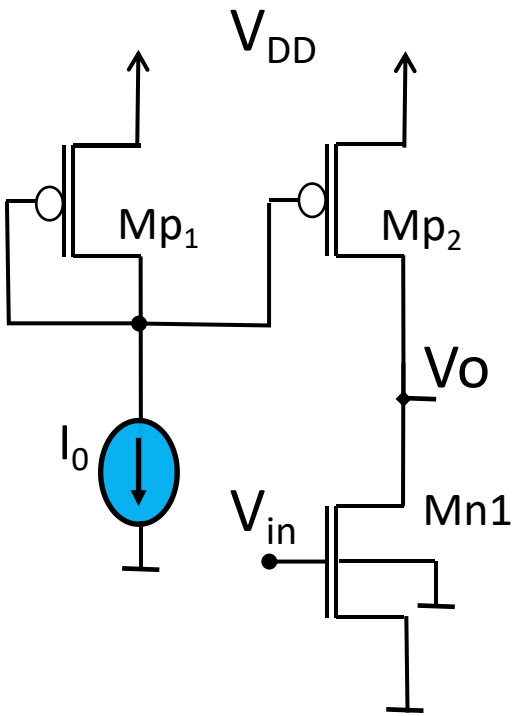
- ✓ **que repliquem a corrente com precisão: importante em circuitos como conversores D/A, fontes de tensão e corrente**

$$I_{out} = (A_0 + 2A_1 + 4A_2).I_0$$

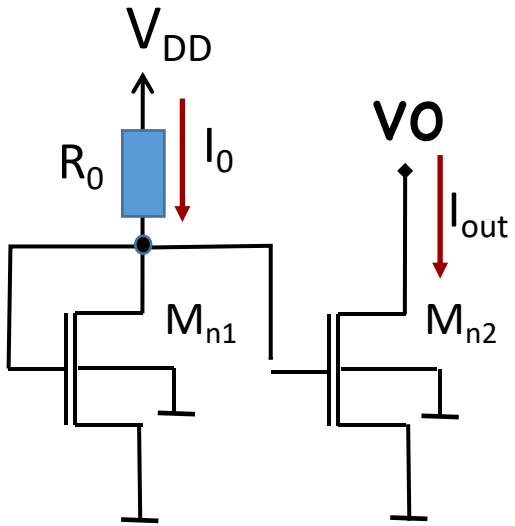


Espelho de corrente

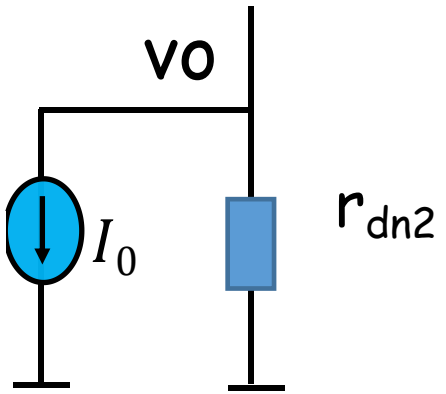
✓ que tenham uma impedancia de saída alta: importante para ganho



$$G = \frac{v_0}{v_{in}} = -g_{m1}(r_{dn1}//r_{dp2})$$



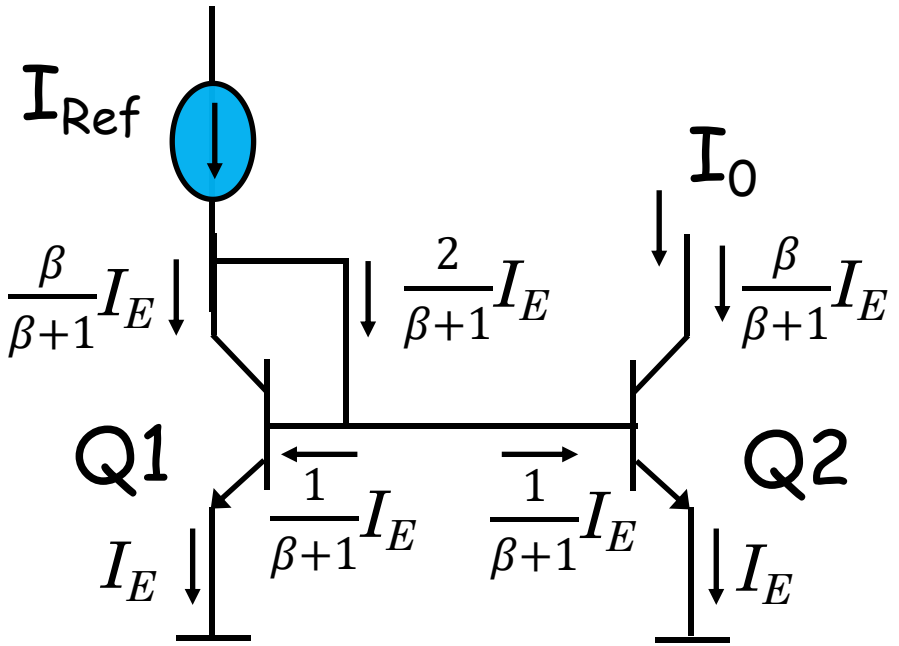
circuito equivalente ao espelho (visto em vo)



Espelho de corrente

Espelhos de corrente com transistores bipolar tem uma dificudade adicional com a duplicação das corrente: a corrente finita de base.

Espelho básico bipolar



$$I_{Ref} = \frac{\beta}{\beta+1} I_E + \frac{2}{\beta+1} I_E = \frac{\beta+2}{\beta+1} I_E$$

$$I_E = \frac{\beta+1}{\beta+2} I_{Ref}$$

$$I_0 = \frac{\beta}{\beta+1} I_E = \frac{\beta}{\beta+1}\frac{\beta+1}{\beta+2} I_{Ref} = \frac{\beta}{\beta+2} I_{Ref}$$

$$I_0 = \frac{1}{1+2/\beta} I_{Ref}$$

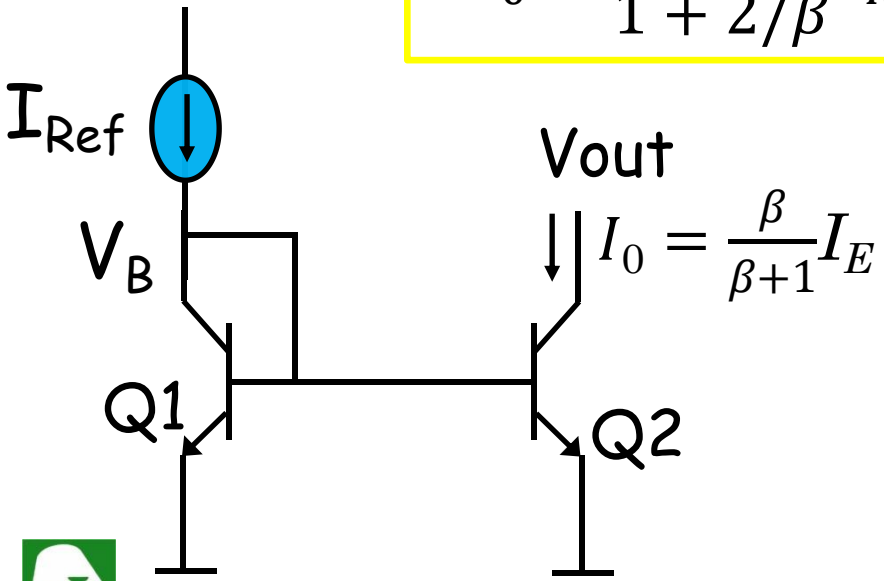
Espelho de corrente

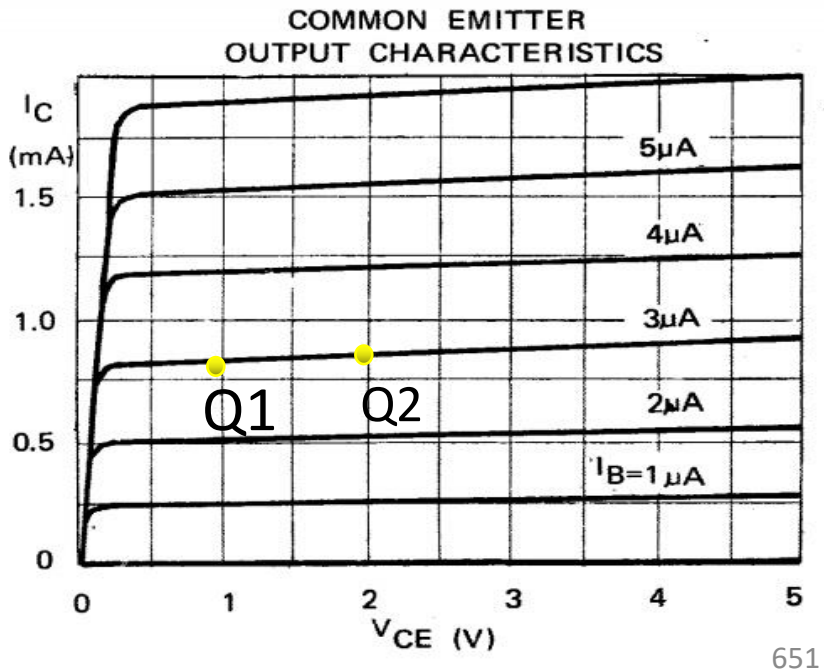
Espelho básico bipolar: corrente de saida sem levar em conta efeito Early

$$I_0 = \frac{1}{1 + 2/\beta} I_{Ref}$$

Caso levemos em consideração o efeito Early, a relação entre correntes será

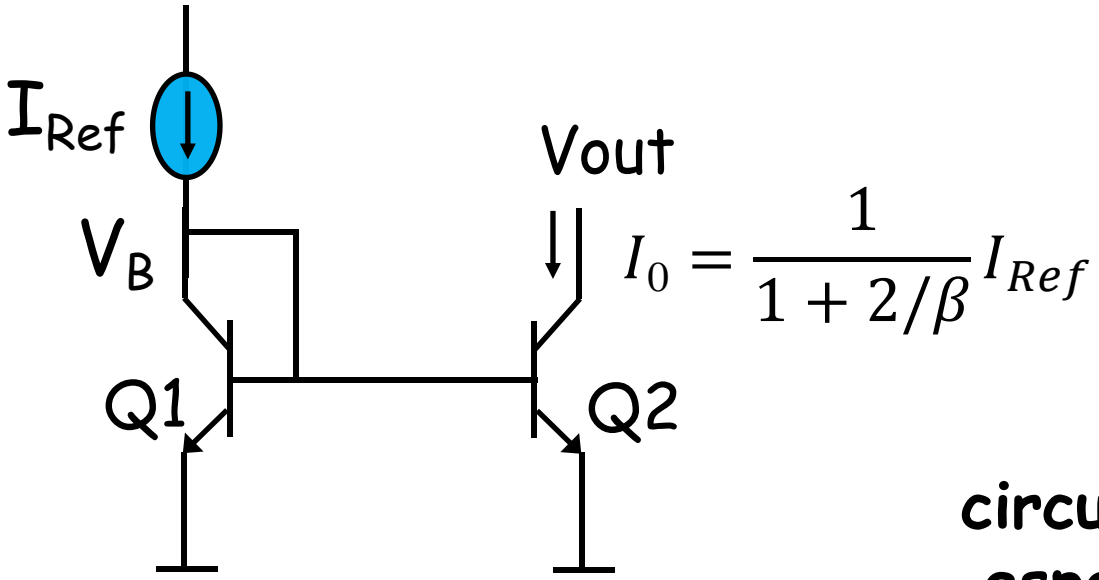
$$I_0 \approx \frac{1}{1 + 2/\beta} I_{Ref}\left(1 + \frac{(Vout - V_B)}{V_A}\right)$$



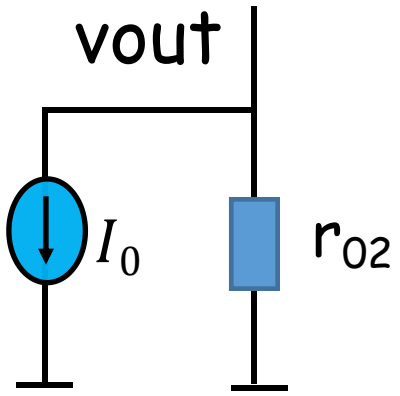


Espelho de corrente

Espelho básico bipolar: impedancia de saída



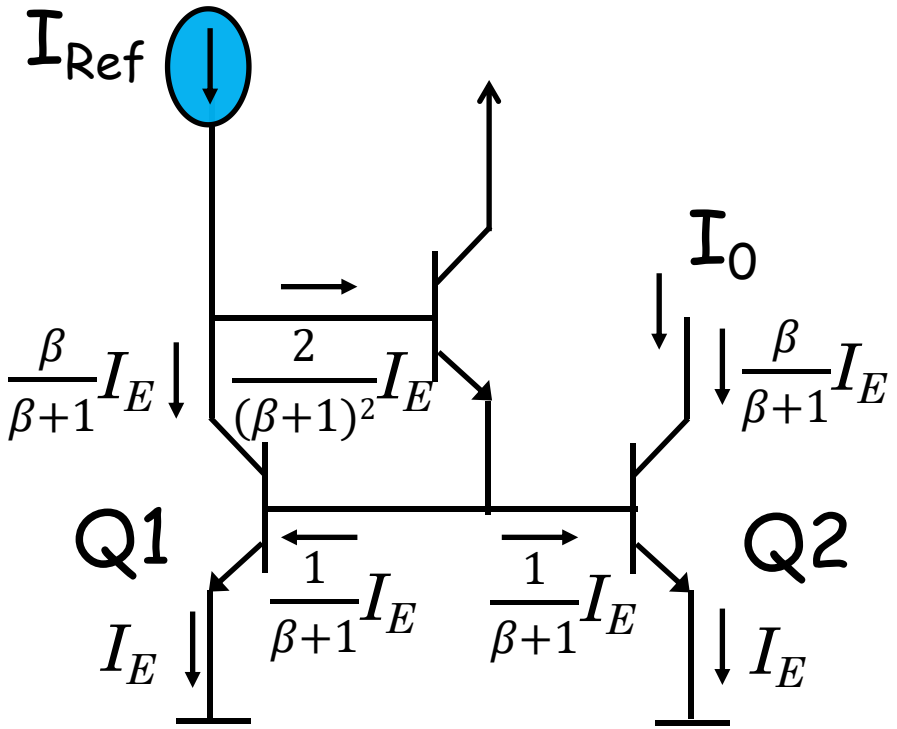
$$I_0 = \frac{1}{1 + 2/\beta} I_{Ref}$$



circuito equivalente ao espelho (visto em vo)

Espelho de corrente

Espelho básico bipolar: nova configuração



$$I_{Ref} = \frac{\beta}{\beta+1} I_E + \frac{2}{(\beta+1)^2} I_E = \frac{\beta^2+\beta+2}{(\beta+1)^2} I_E$$

$$I_E = \frac{(\beta+1)^2}{\beta^2+\beta+2} I_{Ref}$$

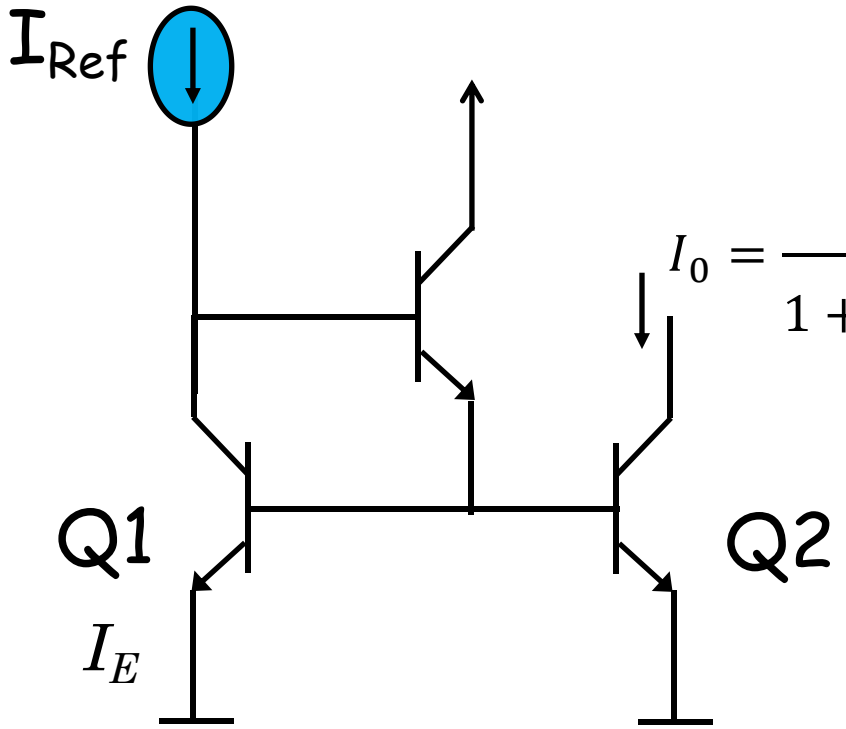
$$I_0 = \frac{\beta}{\beta+1} I_E = \frac{\beta}{\beta+1} \cdot \frac{(\beta+1)^2}{\beta^2+\beta+2} I_{Ref}$$

$$= \frac{\beta(\beta+1)}{\beta^2+\beta+2} I_{Ref} = \frac{1}{1+\frac{2}{\beta(\beta+1)}} I_{Ref}$$

Espelho de corrente

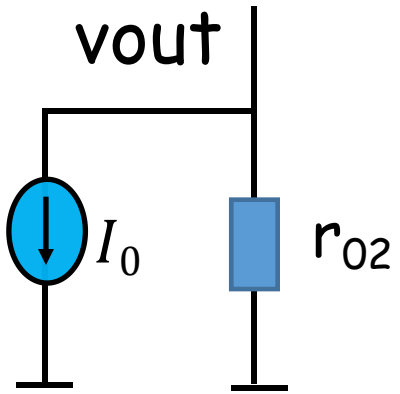
Espelho básico bipolar: uma nova configuração

$$I_0 = \frac{1}{1 + \frac{2}{\beta(\beta+1)}} I_{Ref}$$



$$I_0 = \frac{1}{1 + \frac{2}{\beta(\beta+1)}} I_{Ref}$$

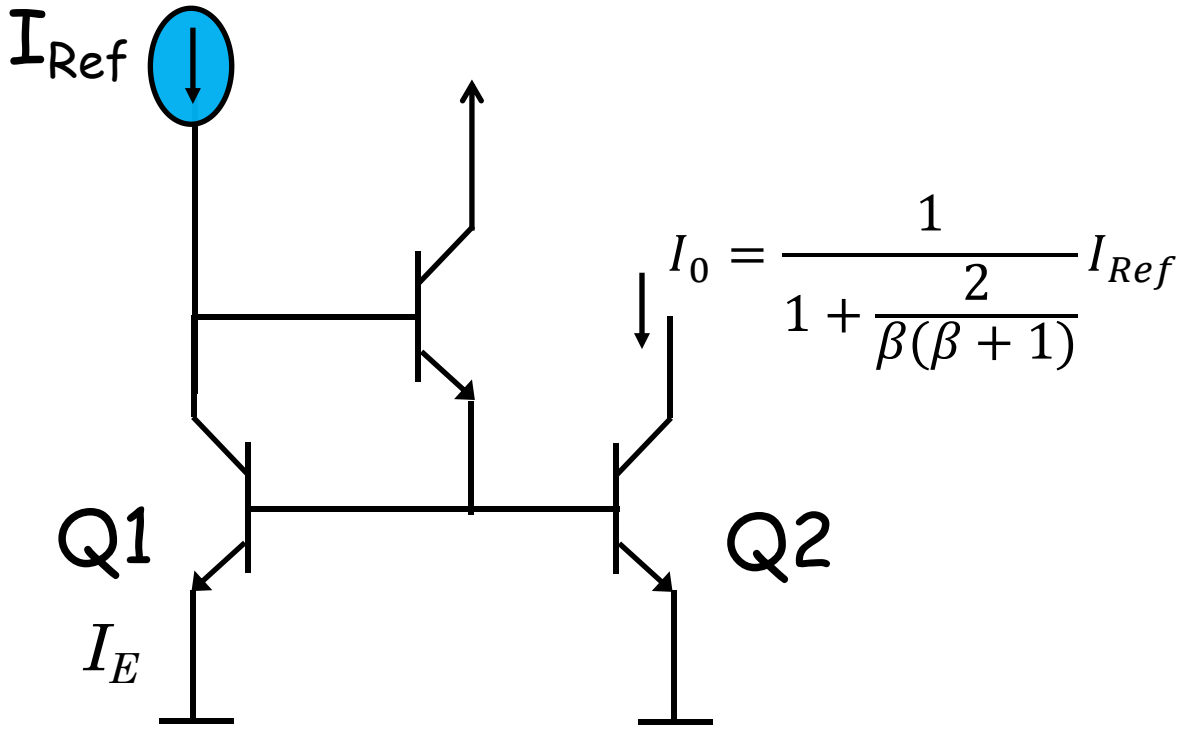
circuito equivalente ao espelho (visto em vo) é igual ao caso simples



Espelho de corrente

Espelho básico bipolar: uma nova configuração

Nesta topologia o erro entre I_{Ref} e I_0 é



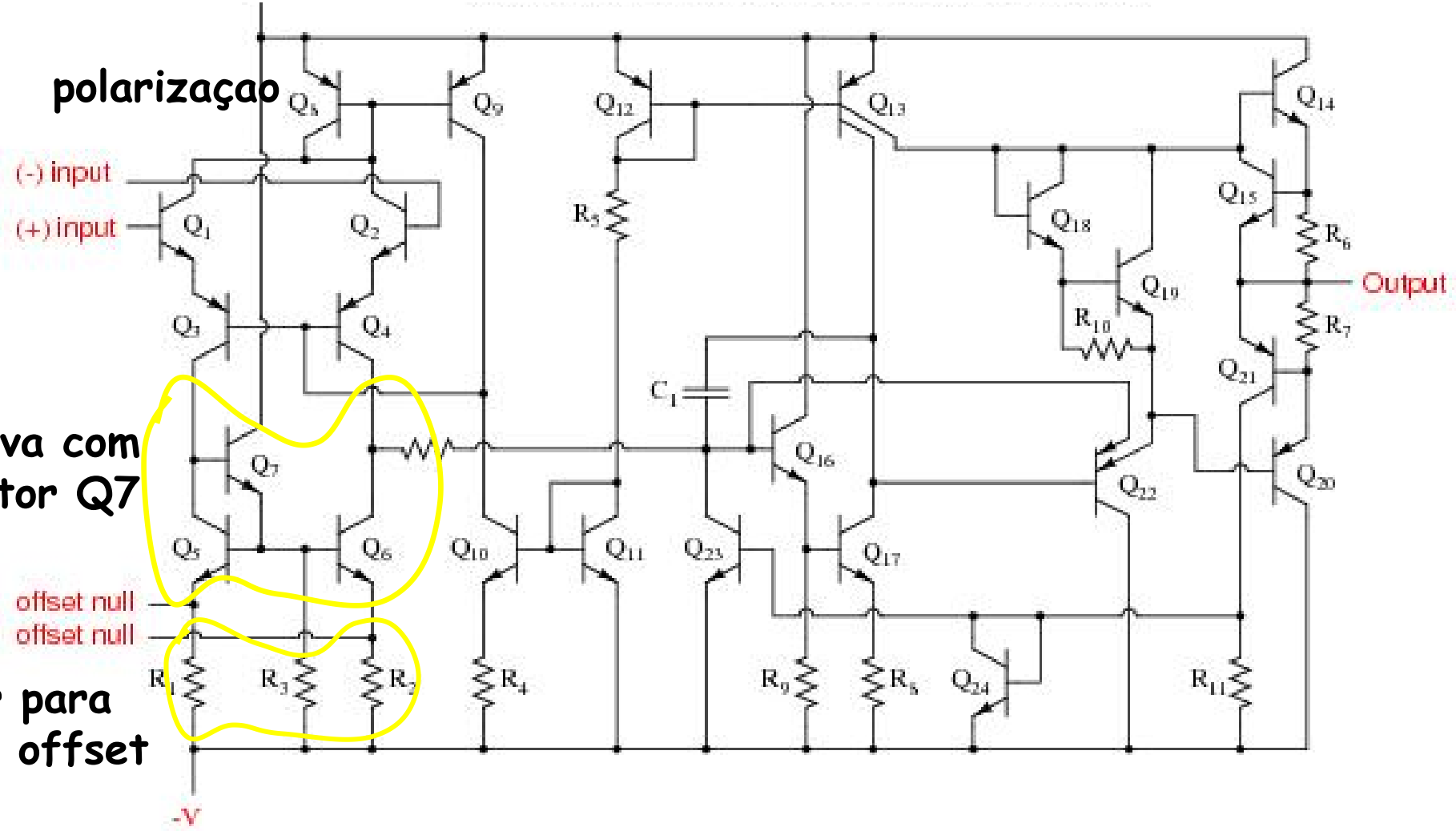
$$I_0 = \frac{1}{1 + \frac{2}{\beta(\beta+1)}} I_{Ref}$$

$$I_{Ref} - I_0 \approx I_{Ref} \frac{2}{\beta(\beta+1)} \approx I_{Ref} \frac{2}{\beta^2}$$

Para um β de 100, o erro é 0,02%, bastante baixo. A impedancia de saída, por outro lado não é melhorada nesta configuração

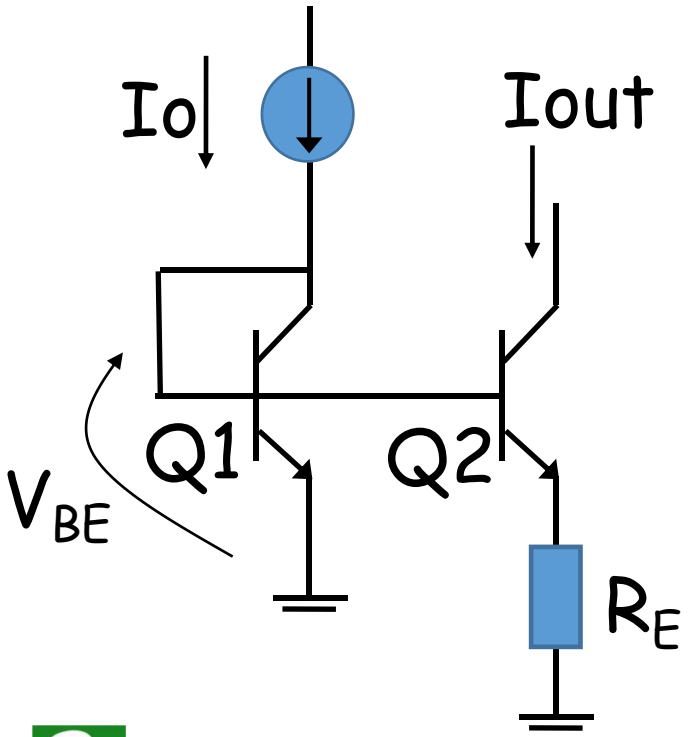
Espelho de corrente

Espelho básico bipolar: uma nova configuração



Espelho de Correntes

Vamos considerar que desejamos Io/Iout = m (corrente Iout m vezes menor do que Io)(β >> 1)



$$I_0 = I_S exp\left(\frac{V_{BE}}{U_T}\right)$$

$$I_{out} = I_S exp\left(\frac{V_{BE} - R_E I_{out}}{U_T}\right)$$

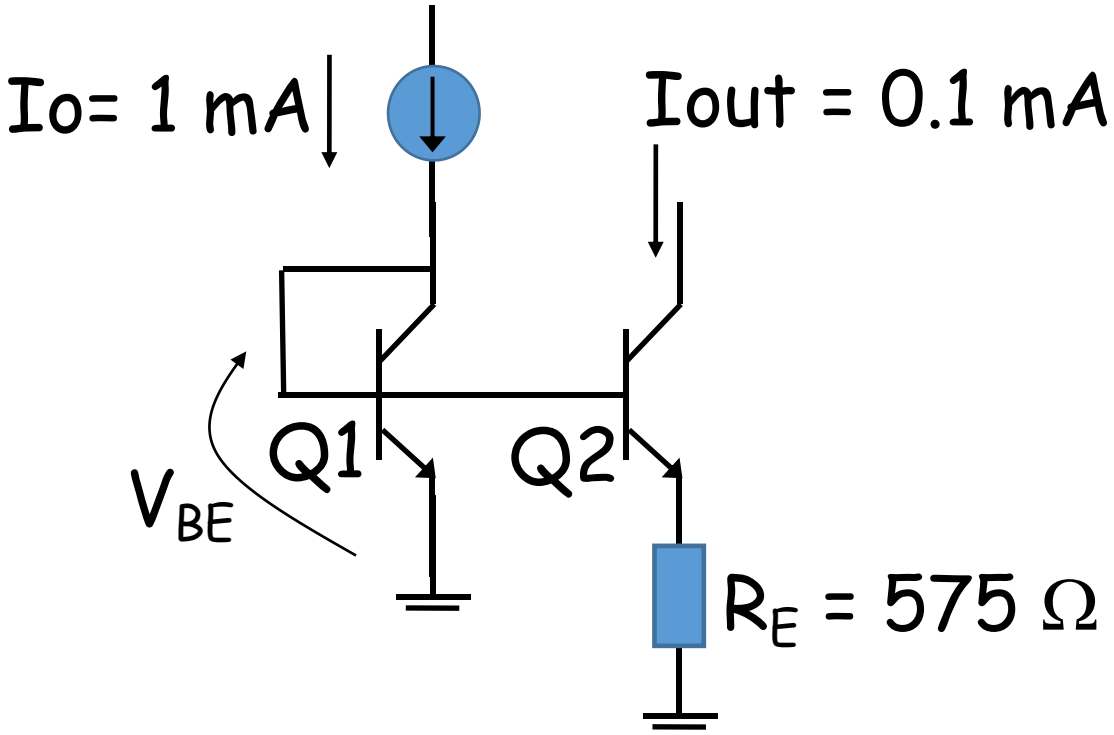
Dividindo uma corrente pela outra teremos

$$m = \frac{I_0}{I_{out}} = exp\left(\frac{R_E I_{out}}{U_T}\right) \quad \Rightarrow \quad R_E = U_T \frac{m\ln(m)}{I_0}$$

Exemplo:

- m = Io/Iout =10
- Io = 1mA (portanto Iout = 0,1 mA)

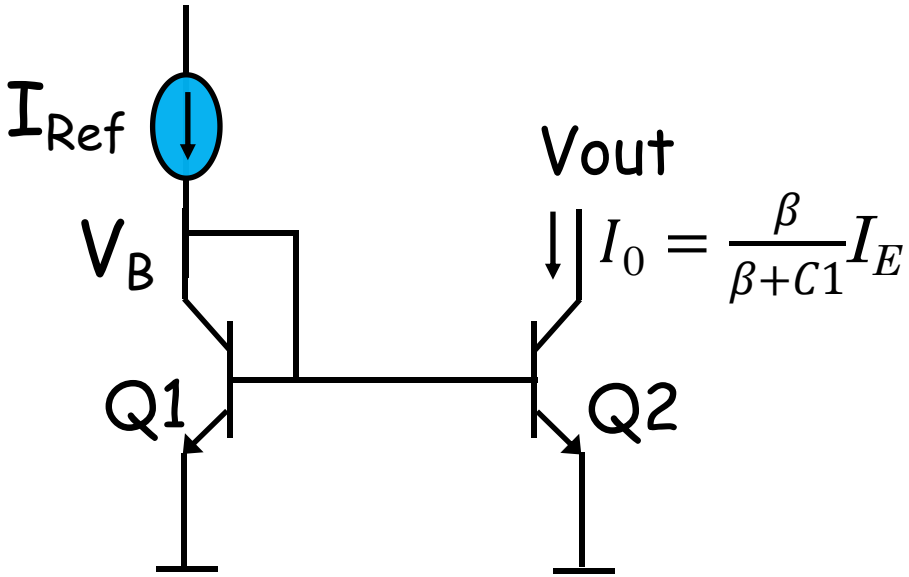
Resultará em R_E = 575 Ohms



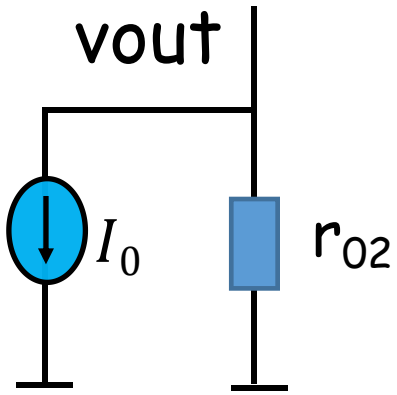
Espelho de corrente

A impedancia de saida é um problema que gostariamos de resolver no espelho de corrente. No espelho simples, essa impedancia é r_{02}.

Alias aumentar a imedancia vista de qualquer nó, como veremos, é muitas vezes interessante

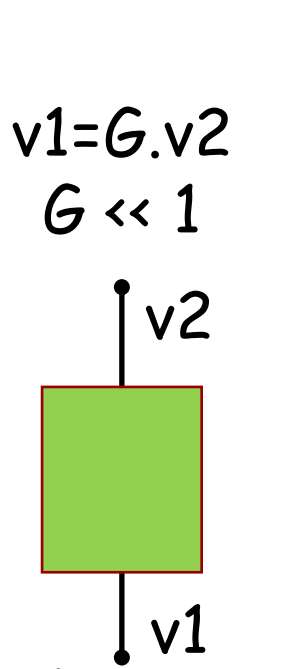


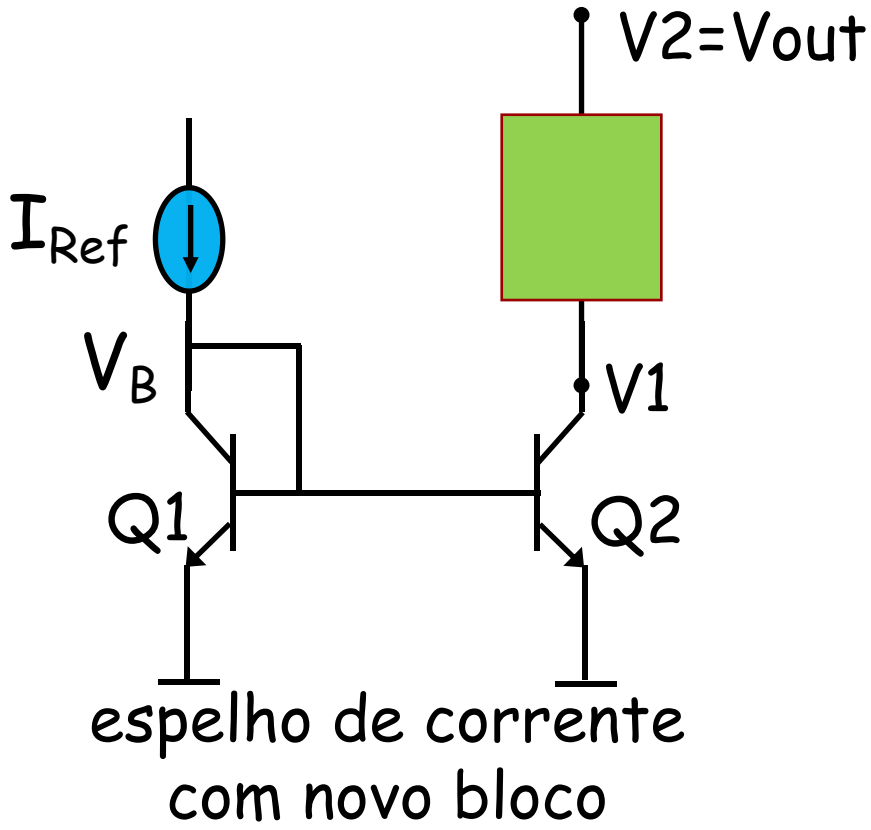
circuito equivalente ao espelho (visto em vo)

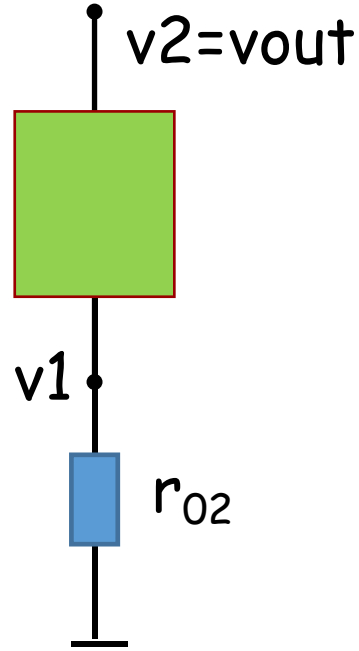


Espelho de corrente

Considere um circuito qualquer. Como podemos aumentar a impdedancia de um nó. Se tivermos um bloco com dois terminais, onde uma variação em um terminal acarreta uma menor variação no outro, ele poderia ser aplicado para isso. Vejamos como isso poderia ser feito

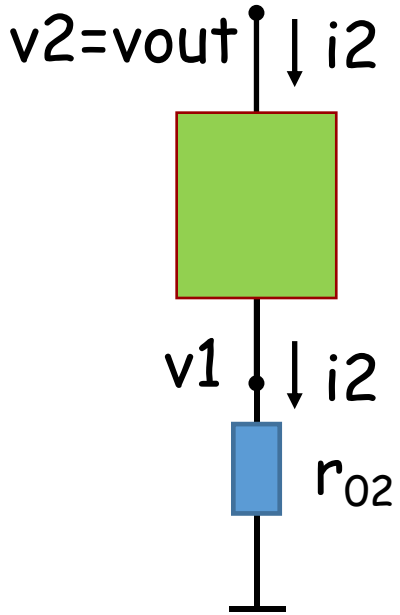






Espelho de corrente

Facilmente podemos calcular a impedancia em v2. Para isso necessitamos encontrar a corrente i2



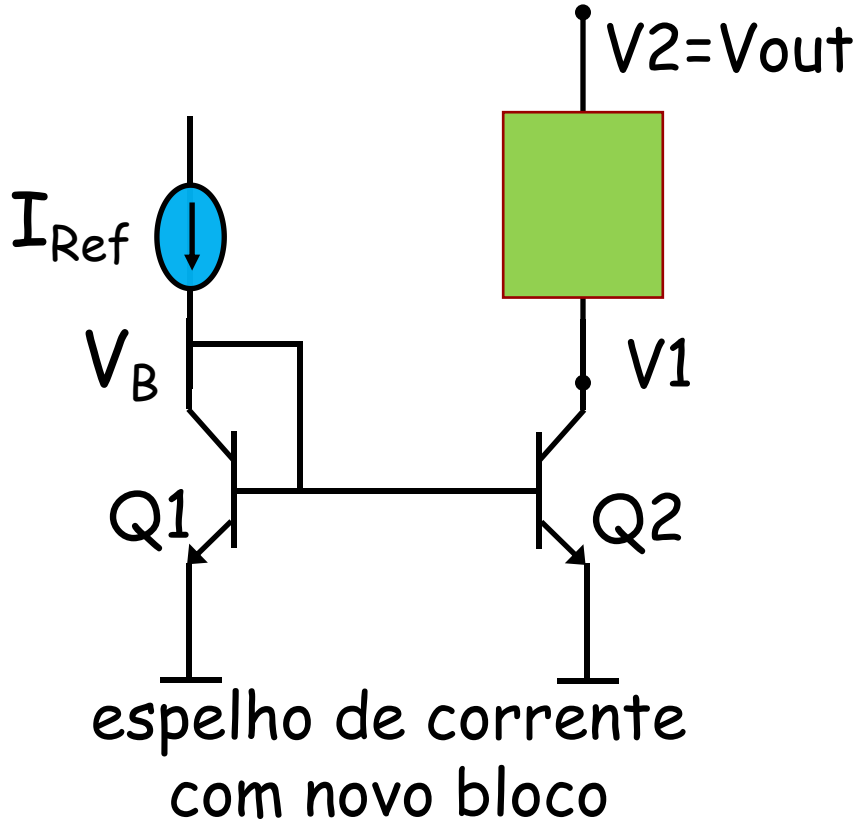
$$i_2 = \frac{v_1}{r_{02}} = \frac{Gv_2}{r_{02}}$$

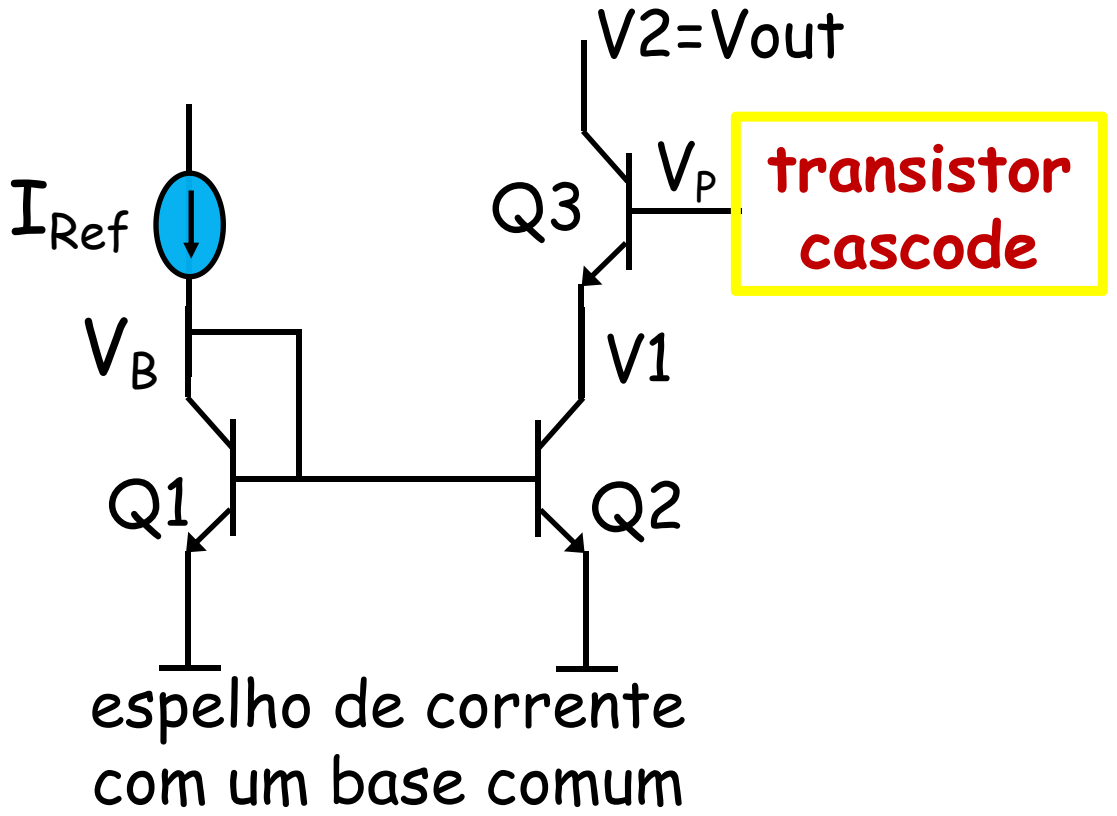
$$impedancia = \frac{v_2}{i_2} = \frac{r_{02}}{G} >> r_{02}$$

Um bloco que se assemelha ao que procuramos é um base comum. Nele sabemos que a tensão aplicada no emissor (v1) é amplificada no dreno (v2), ou seja v1 = Gv2 onde G <<1

Espelho de corrente

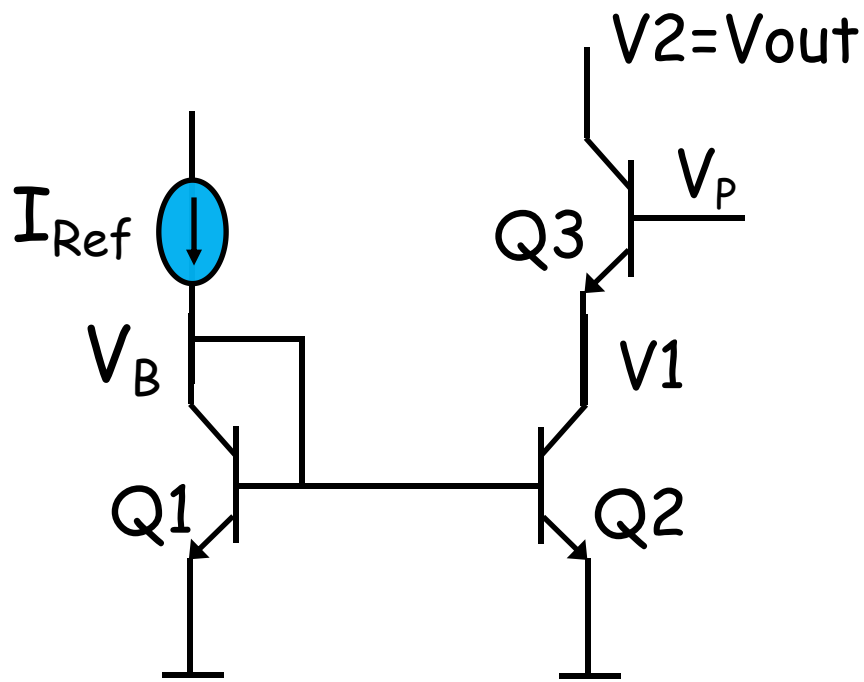
Calculemos a impdedancia de saida de um espelho de corrente onde aplicamos um amplificador base comum a saída



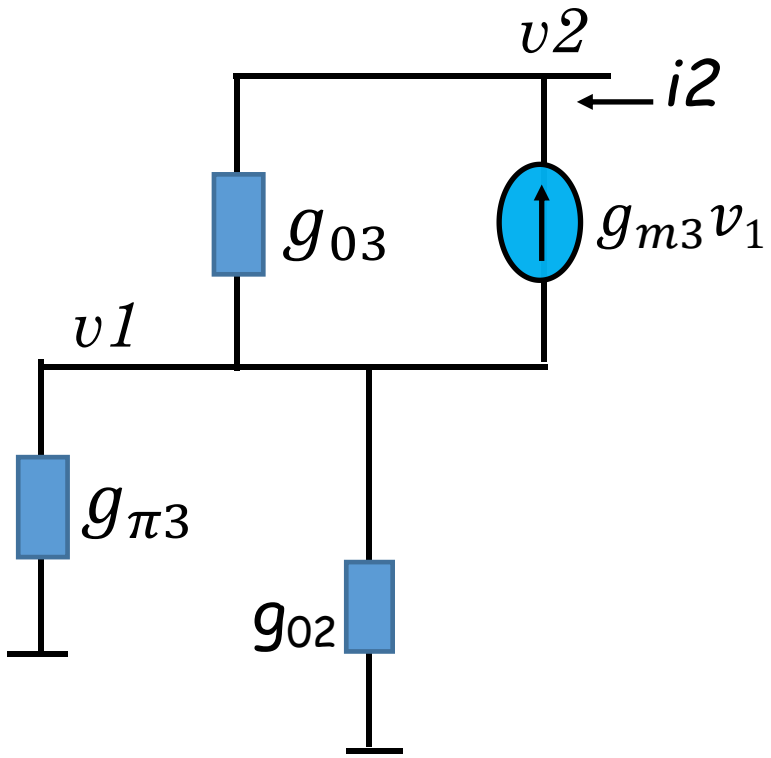


Espelho de corrente

Calculemos a impedancia de saida de um espelho de corrente onde aplicamos um amplificador base comum a saída (V_P é const.)

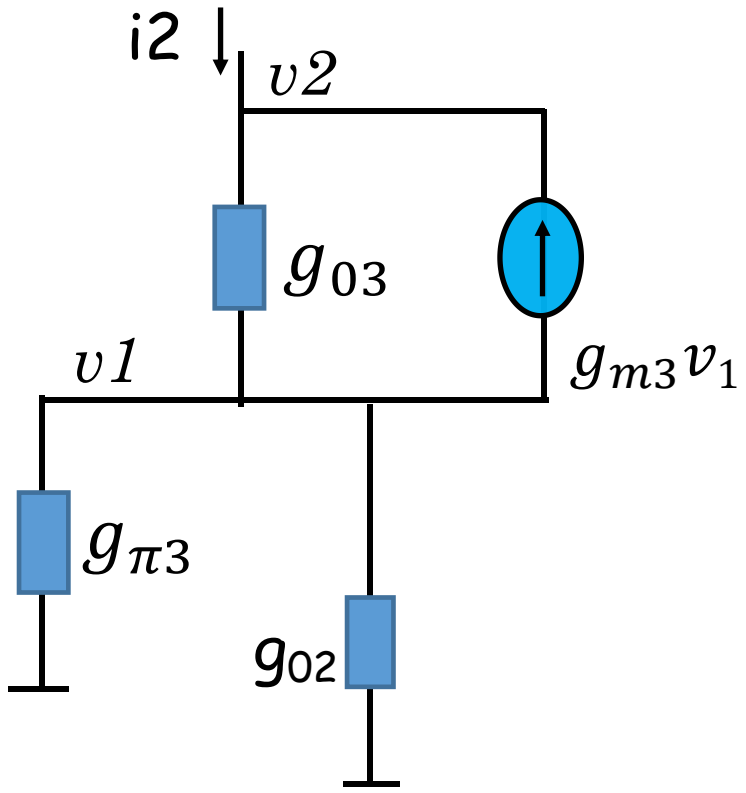


espelho de corrente
com um base comum



pequenos
sinais

Espelho de corrente



pequenos sinais

$$v1g_{\pi 3} + v1g_{02} + v1g_{m3} + (v1 - v2)g_{03} = 0$$

$$v1(g_{\pi 3} + g_{02} + g_{m3} + g_{03}) = v2g_{03}$$

$$v1 = v2\frac{g_{03}}{(g_{\pi 3} + g_{02} + g_{m3} + g_{03})}$$

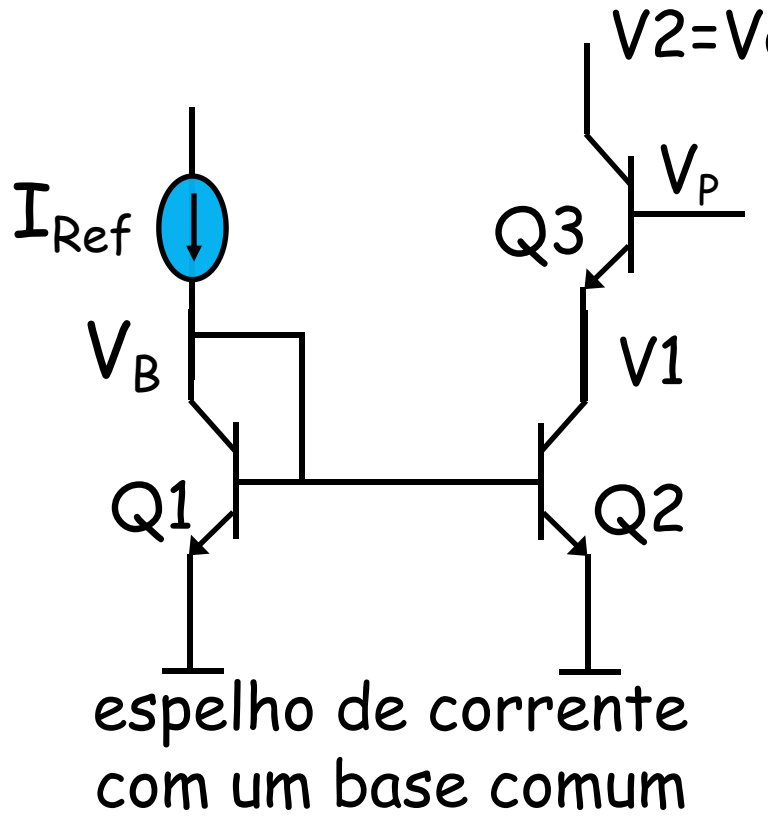
$$i2 = v1g_{\pi 3} + v1g_{02} = v1(g_{\pi 3} + g_{02})$$

$$i2 = v2\frac{g_{03}}{(g_{\pi 3} + g_{02} + g_{m3} + g_{03})}(g_{\pi 3} + g_{02})$$

$$\frac{v2}{i2} = \frac{(g_{\pi 3} + g_{02} + g_{m3} + g_{03})}{g_{03}(g_{\pi 3} + g_{02})} \approx \frac{(g_{\pi 3} + g_{m3})}{g_{03} \cdot g_{\pi 3}} = (\beta + 1)r_{03}$$

Espelho de corrente

Com a aplicação do transistor Q3, a impedancia de saida passou a ter o valor de



$$impedanciade\ saida = \frac{v2}{i2} \approx (\beta + 1)r_{03}$$

Caso Q1 = Q3, teremos então

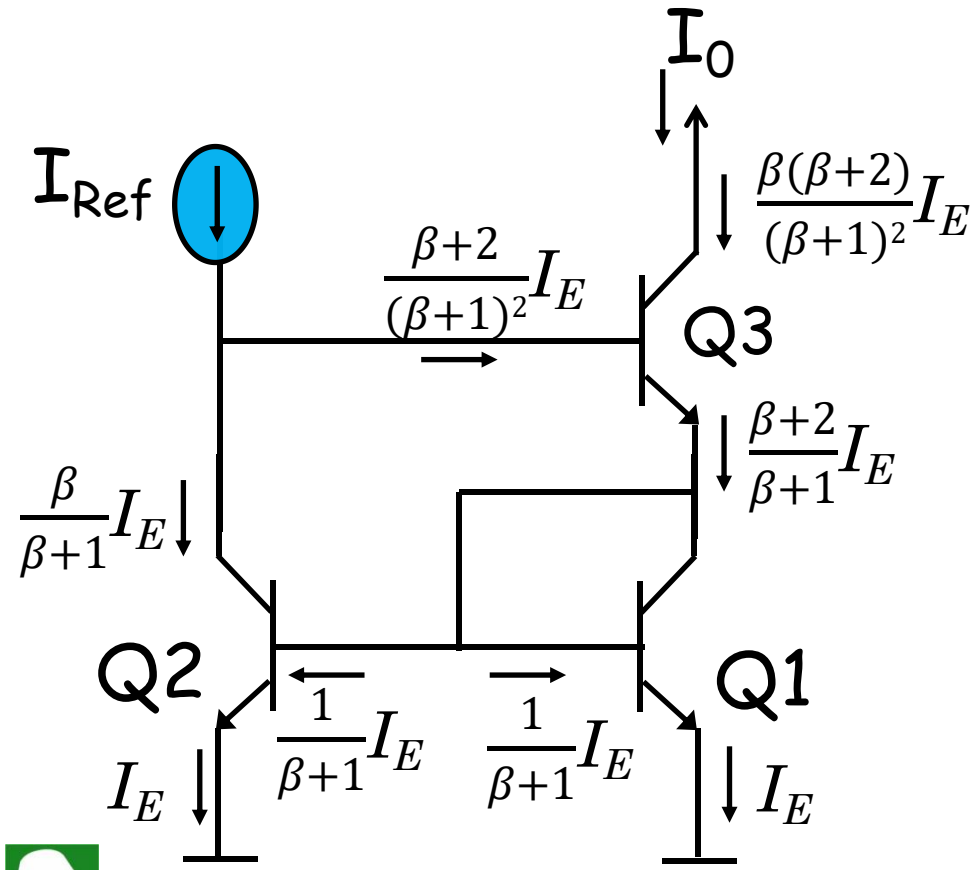
$$impedanciade\ saída \approx (\beta + 1)r_{01}$$

O que representa um aumento de (β+1) no valor da impedancia.

Esta solução tem um problema obvio: devemos gerar a tensão V_P, o que implica em um maior circuito.

Espelho de corrente

Uma nova topologia é o Espelho de Wilson, onde a base do transistor cascode é ligada ao transistor da esquerda, evitando componentes adicionais. Vamos verificar a corrente na saida:



$$I_{Ref} = \frac{\beta}{\beta+1} I_E + \frac{\beta+2}{(\beta+1)^2} I_E = \frac{\beta^2+2\beta+2}{(\beta+1)^2} I_E$$

$$I_E = I_{Ref} \frac{(\beta+1)^2}{\beta^2+2\beta+2}$$

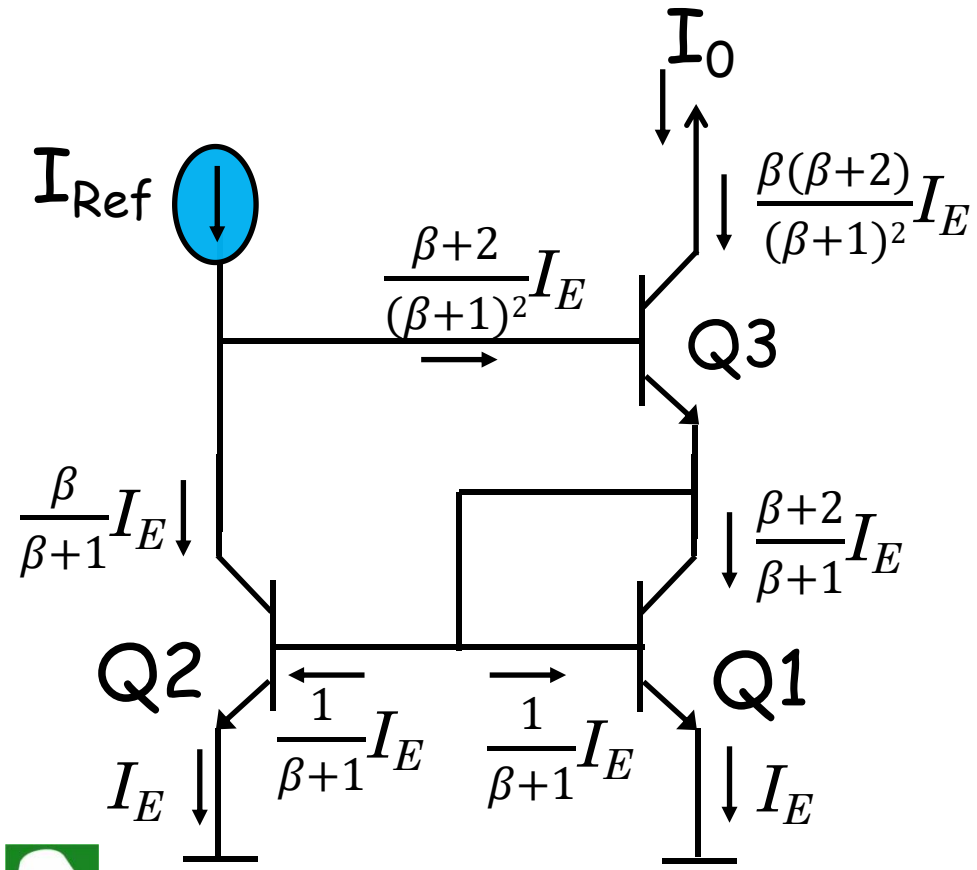
$$I_0 = \frac{\beta(\beta+2)}{(\beta+1)^2} I_E = \frac{\beta(\beta+2)}{(\beta+1)^2} \frac{(\beta+1)^2}{\beta^2+2\beta+2} I_{Ref}$$

$$I_0 = \frac{\beta(\beta+2)}{\beta^2+2\beta+2} I_{Ref} = \frac{1}{1+\frac{2}{\beta(\beta+2)}} I_{Ref}$$

Espelho de corrente

Espelho de Wilson: no espelho de Wilson a corrente de saída é

$$I_0 = \frac{1}{1 + \frac{2}{\beta(\beta+2)}} I_{Ref}$$

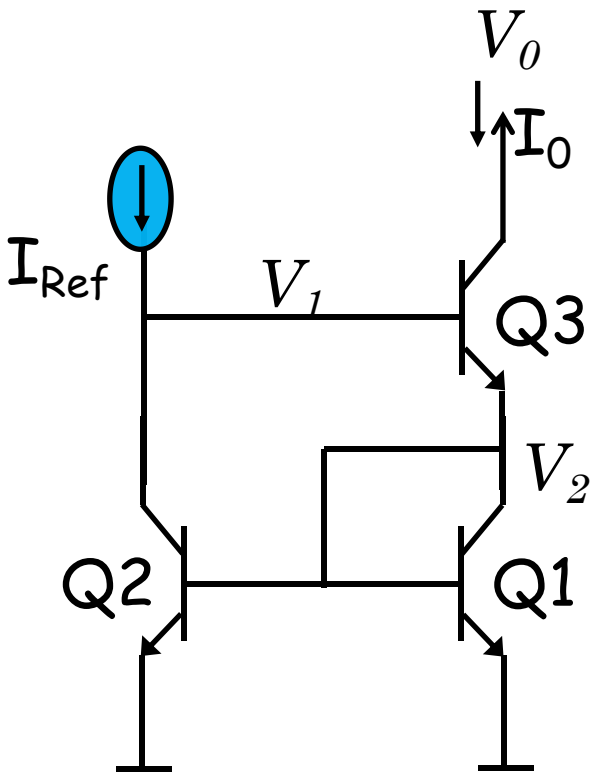


Para um β de 100, o erro é 0,02%, bastante baixo. Nessa topologia a qualidade da replica é bastante melhorada. Procuremos agora ver a impedancia de saída.

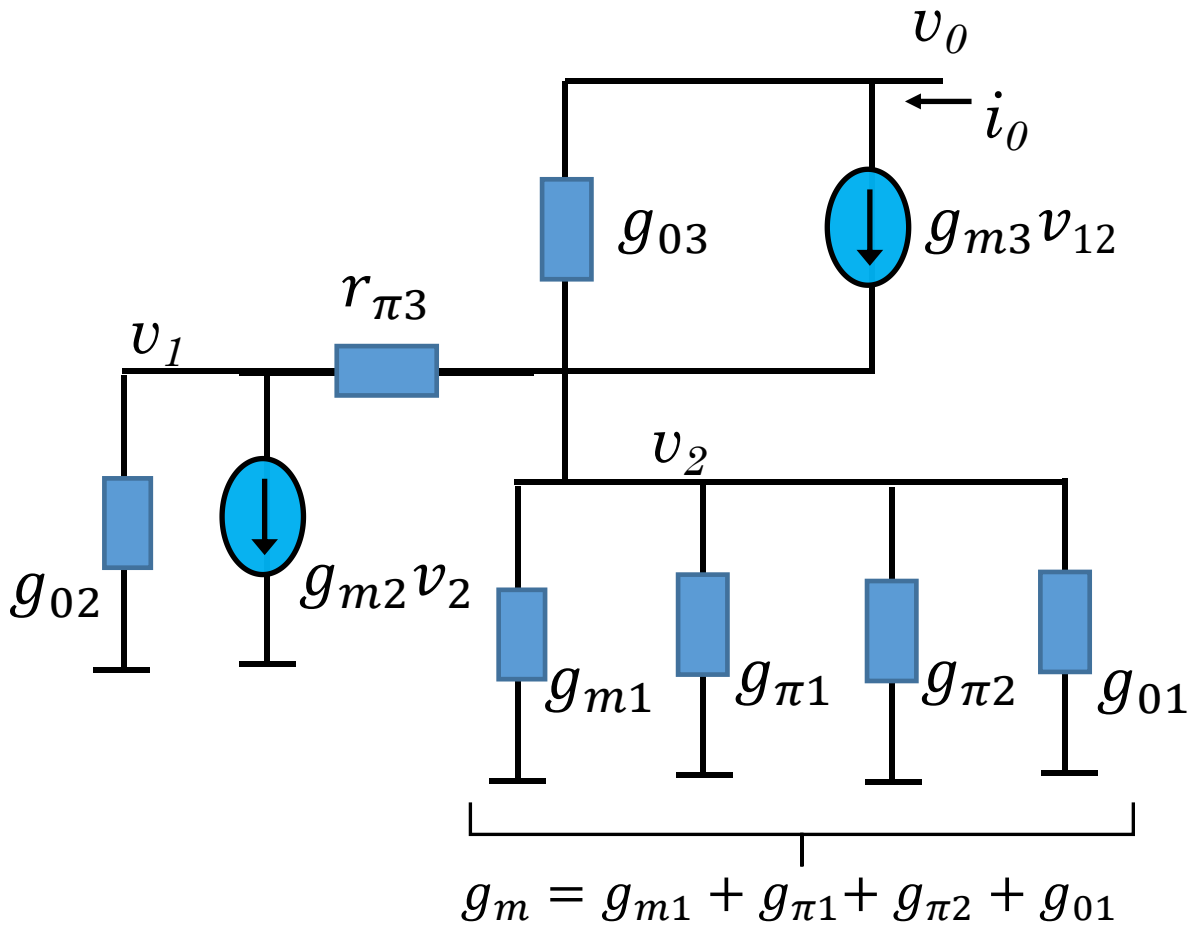
Caso o cascode tivesse na base uma tensão fixa, a impedancia de saida aumentaria (β+1) vezes. Mas no Wilson, este não é o caso.

Espelho de corrente

Espelho de Wilson: impedancia de saida (v_0/i_0)

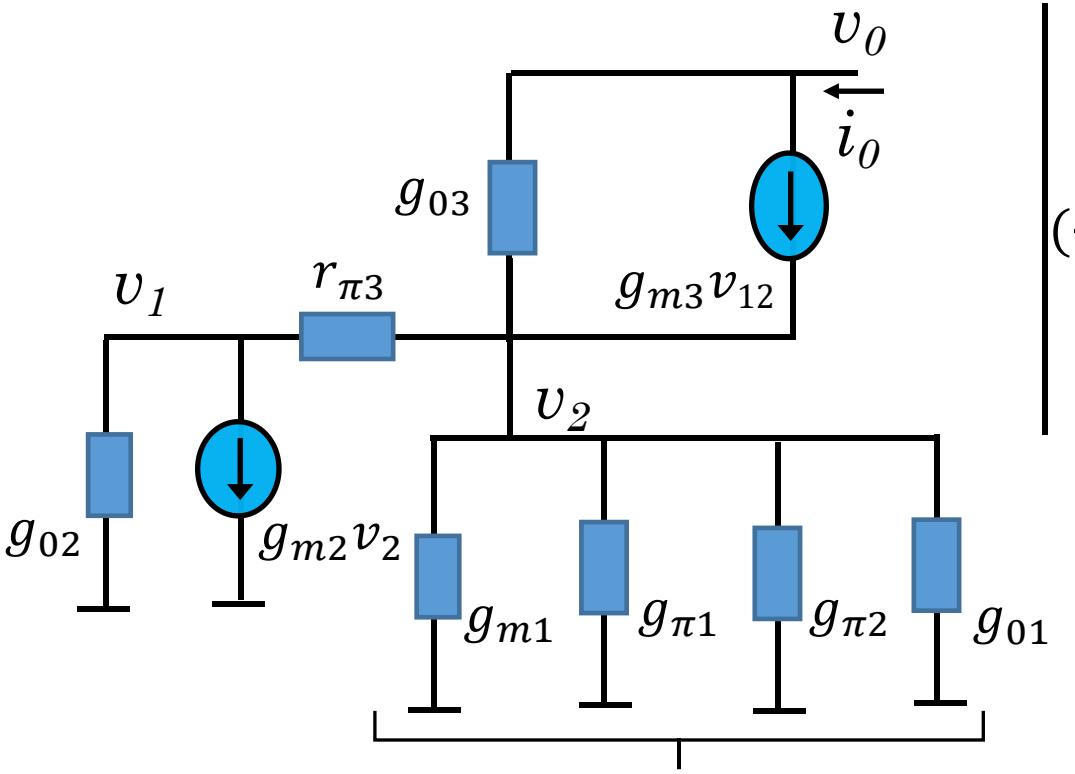


pequenos sinais



Espelho de corrente

Espelho de Wilson: impedancia de saida (v_0/i_0)



$$g_m = g_{m1} + g_{\pi 1} + g_{\pi 2} + g_{01} \approx g_{m1}$$

$$\begin{vmatrix} (g_{\pi 3} + g_{02}) & (g_{m2} - g_{\pi 3}) & 0 \\ (-g_{\pi 3} - g_{m3}) & (g_{\pi 3} + g_{m3} + g_{m1} + g_{03}) & -g_{03} \\ g_{m3} & (-g_{03} - g_{m3}) & g_{03} \end{vmatrix} \begin{Vmatrix} v_1 \\ v_2 \\ v_0 \end{Vmatrix} = \begin{vmatrix} 0 \\ 0 \\ i_0 \end{vmatrix}$$

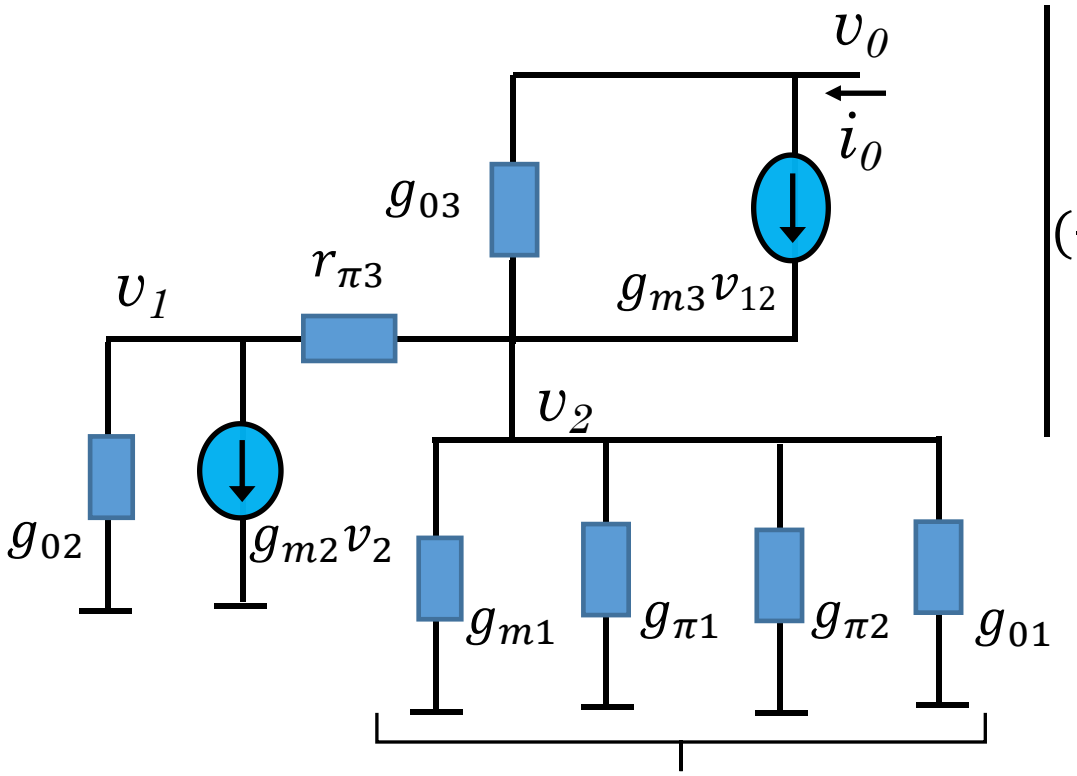
Considerando Q1=Q2=Q3 então

$g_{m1} = g_{m2} = g_{m3} = g_m$ e

$g_{01} = g_{02} = g_{03} = g_0$

Espelho de corrente

Resolvendo o sitemas, trabalhoso, obtemos que



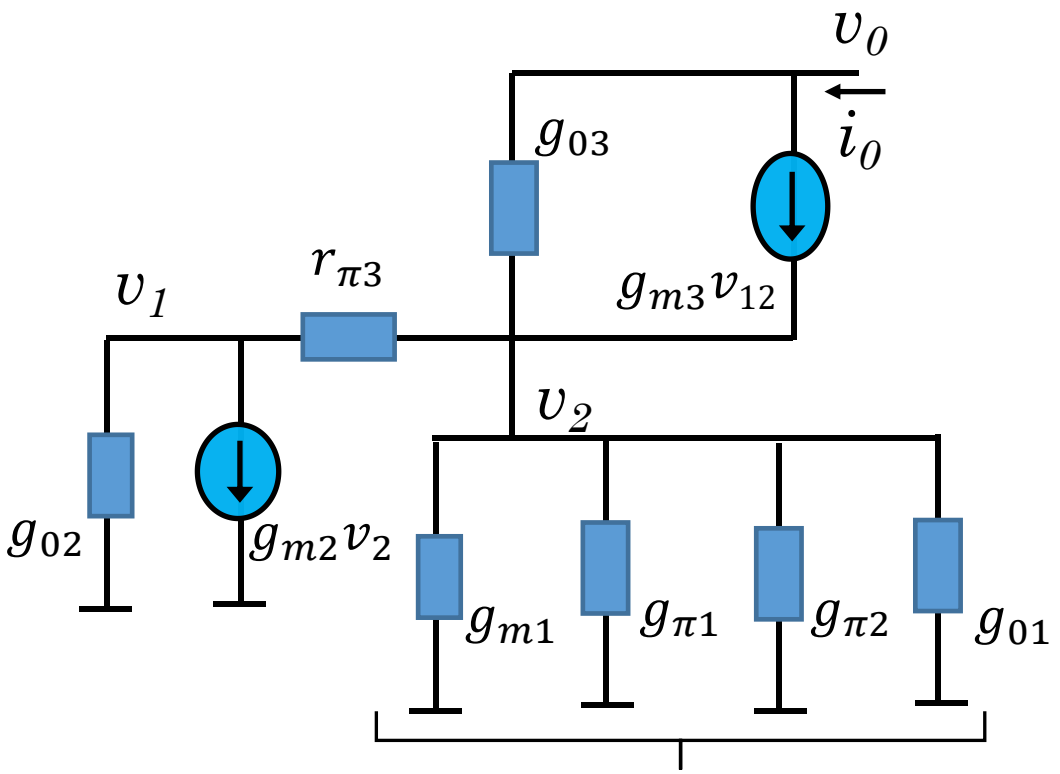
$$\begin{vmatrix} (g_{\pi 3}+g_{02}) & (g_{m2}-g_{\pi 3}) & 0 \\ (-g_{\pi 3}-g_{m3}) & (g_{\pi 3}+g_{m3}+g_{m1}+g_{03}) & -g_{03} \\ g_{m3} & (-g_{03}-g_{m3}) & g_{03} \end{vmatrix} \begin{Vmatrix} v_1 \\ v_2 \\ v_0 \end{Vmatrix} = \begin{vmatrix} 0 \\ 0 \\ i_0 \end{vmatrix}$$

$$g_m = g_{m1} + g_{\pi 1} + g_{\pi 2} + g_{01} \approx g_{m1}$$

$$\frac{v_0}{i_0} = \frac{(2g_{\pi 3}+g_m+g_0)}{g_0(2g_{\pi 3}+g_0)} \approx \frac{g_m}{g_0(2g_{\pi 3})} \approx \frac{\beta}{2g_0} = \frac{\beta}{2} r_0$$

Espelho de corrente

Espelho de Wilson: impedancia de saida (v_0/i_0)



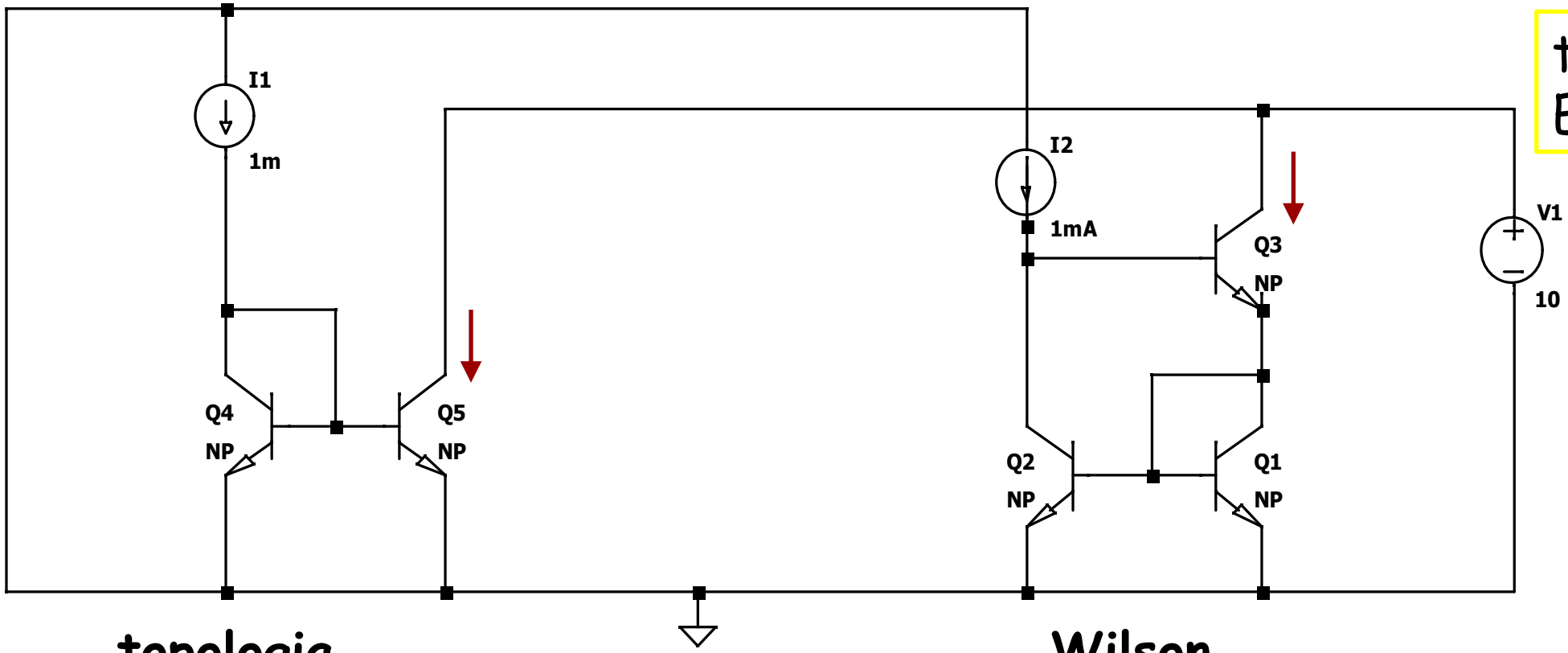
$$g_m = g_{m1} + g_{\pi 1} + g_{\pi 2} + g_{01} \approx g_{m1}$$

$$impedancia = \frac{v_0}{i_0} \approx \frac{\beta}{2g_0} = \frac{\beta}{2} r_0$$

O espelho de Wilson permeite uma impedancia de saida bem maior. O efeito do transistor cascode é menos quando se usa a tensão de base variando

Espelho de corrente

Espelho de Wilson: comparação com a topologia simples



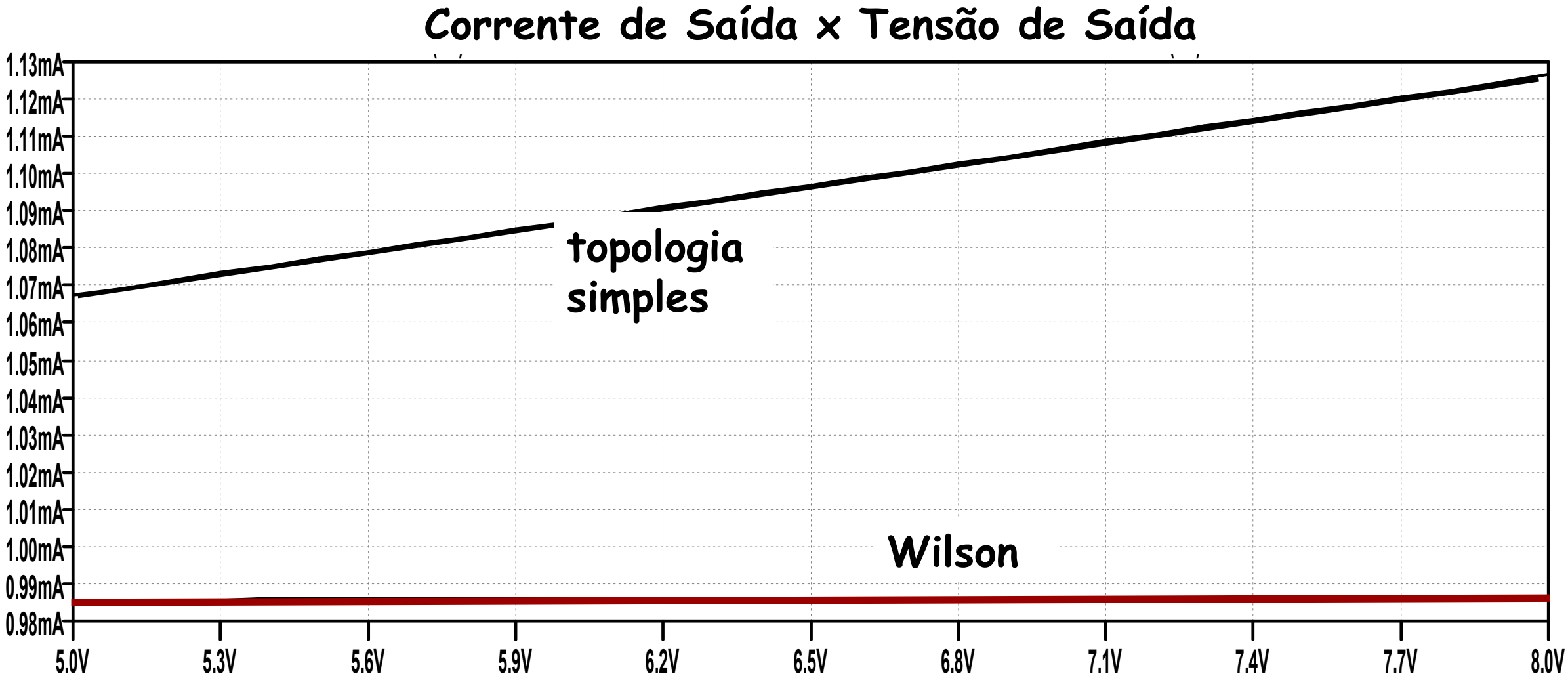
tensão de Early = 50 V

topologia simples

Wilson

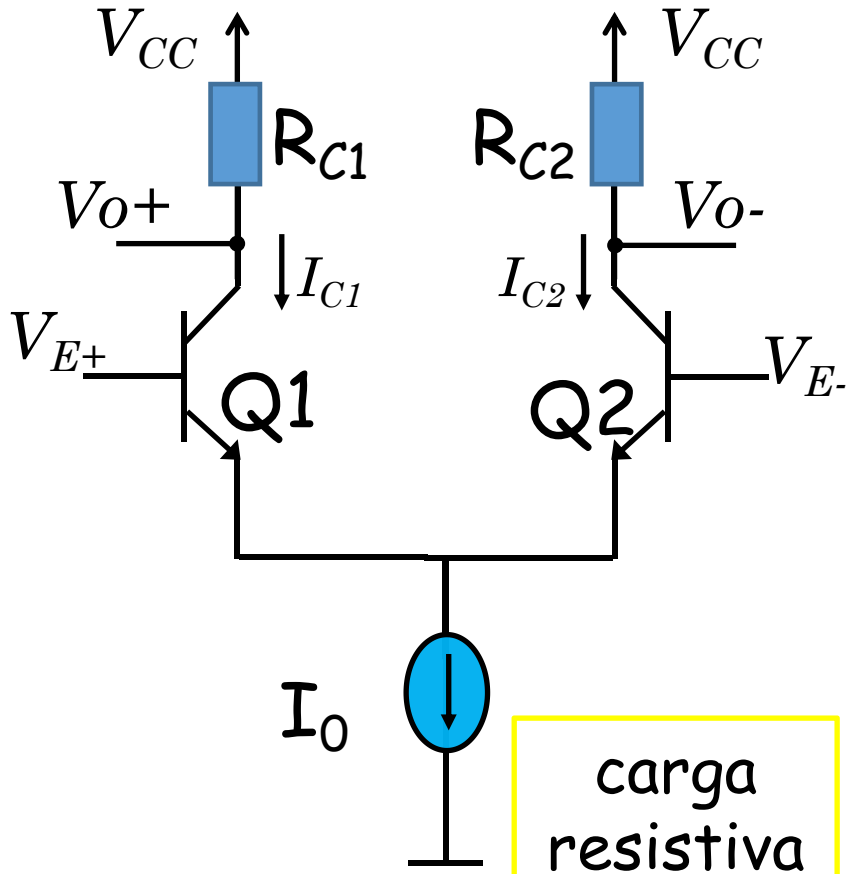
```
.model NP NPN(BF=125 Cje=.5p Cjc=.5p Rb=500  Vaf=50)
.model PN LPNP(BF=25 Cje=.3p Cjc=1.5p Rb=250 VAF=40)

.dc V1 5 8 0.1
```

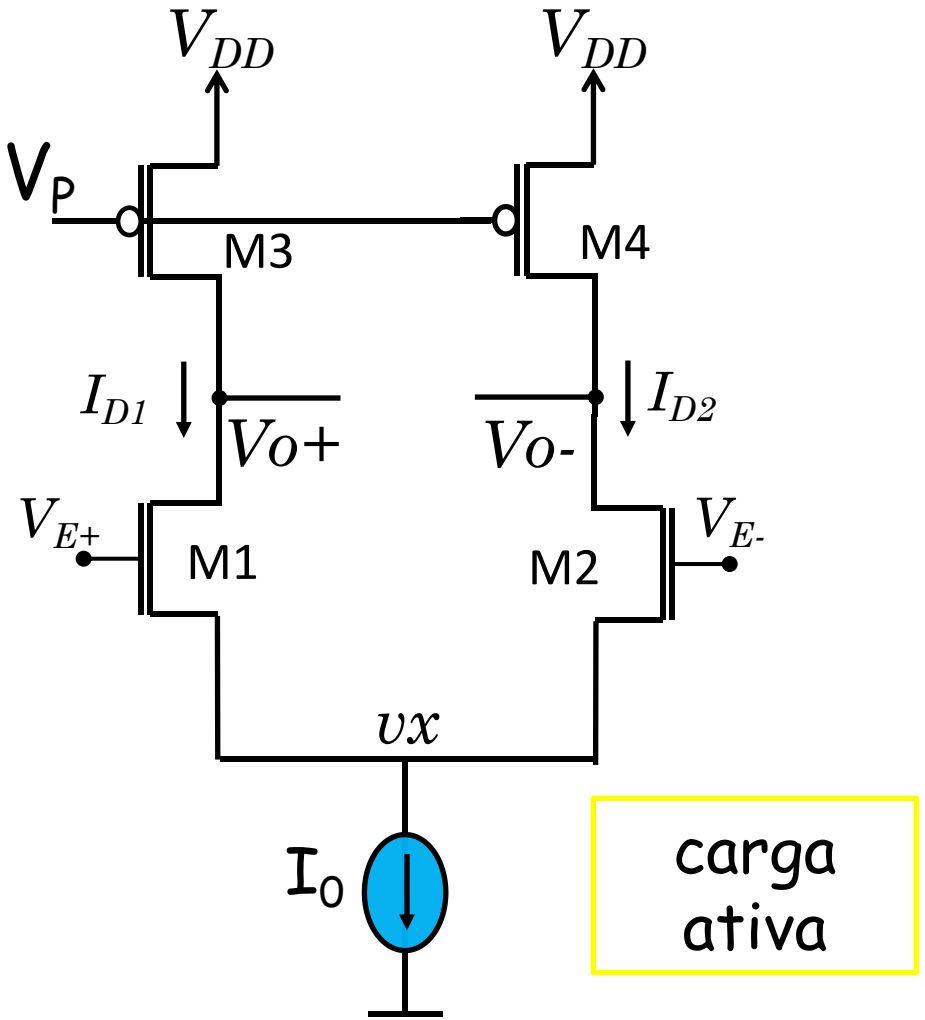
Espelho de corrente



Carga Ativa

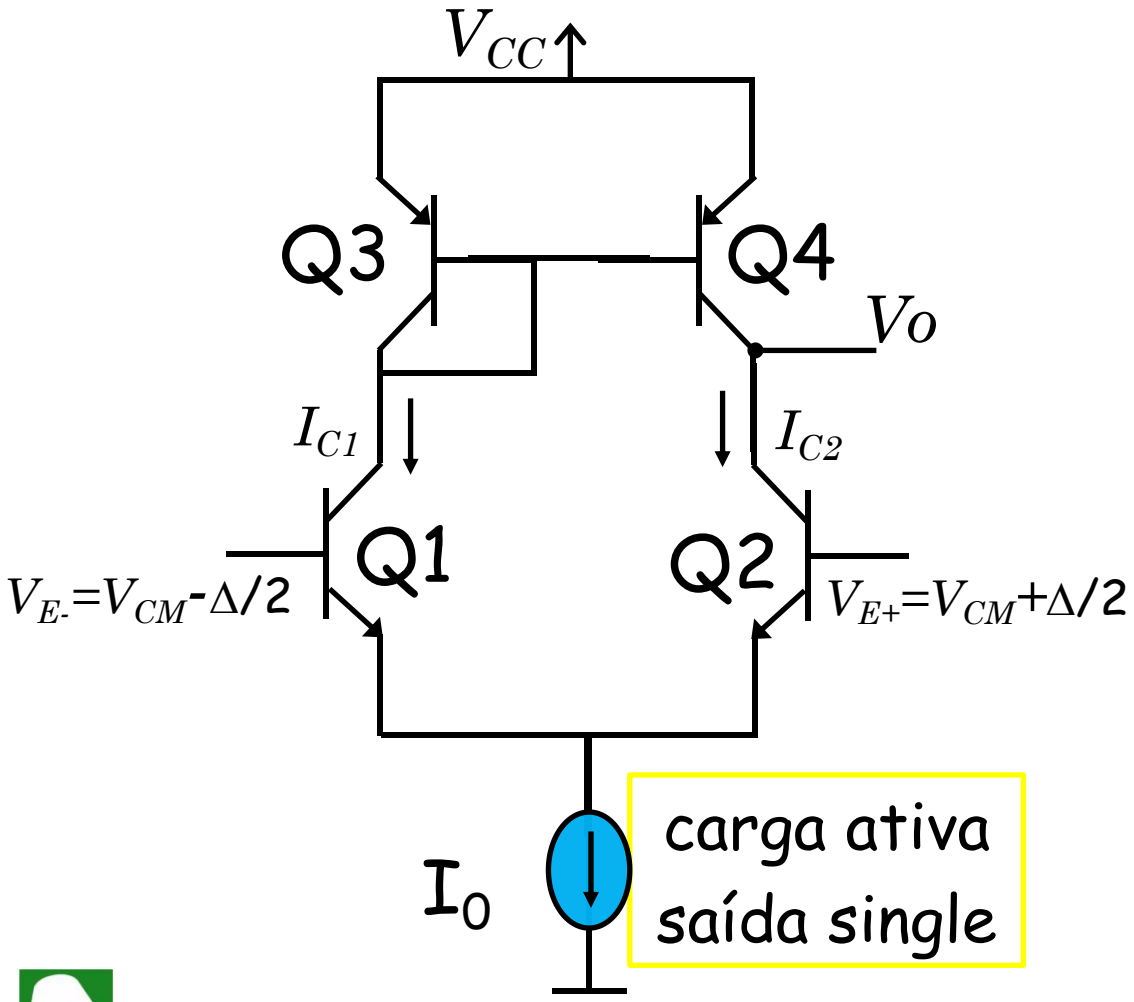
Bipolar ou MOS





Carga Ativa

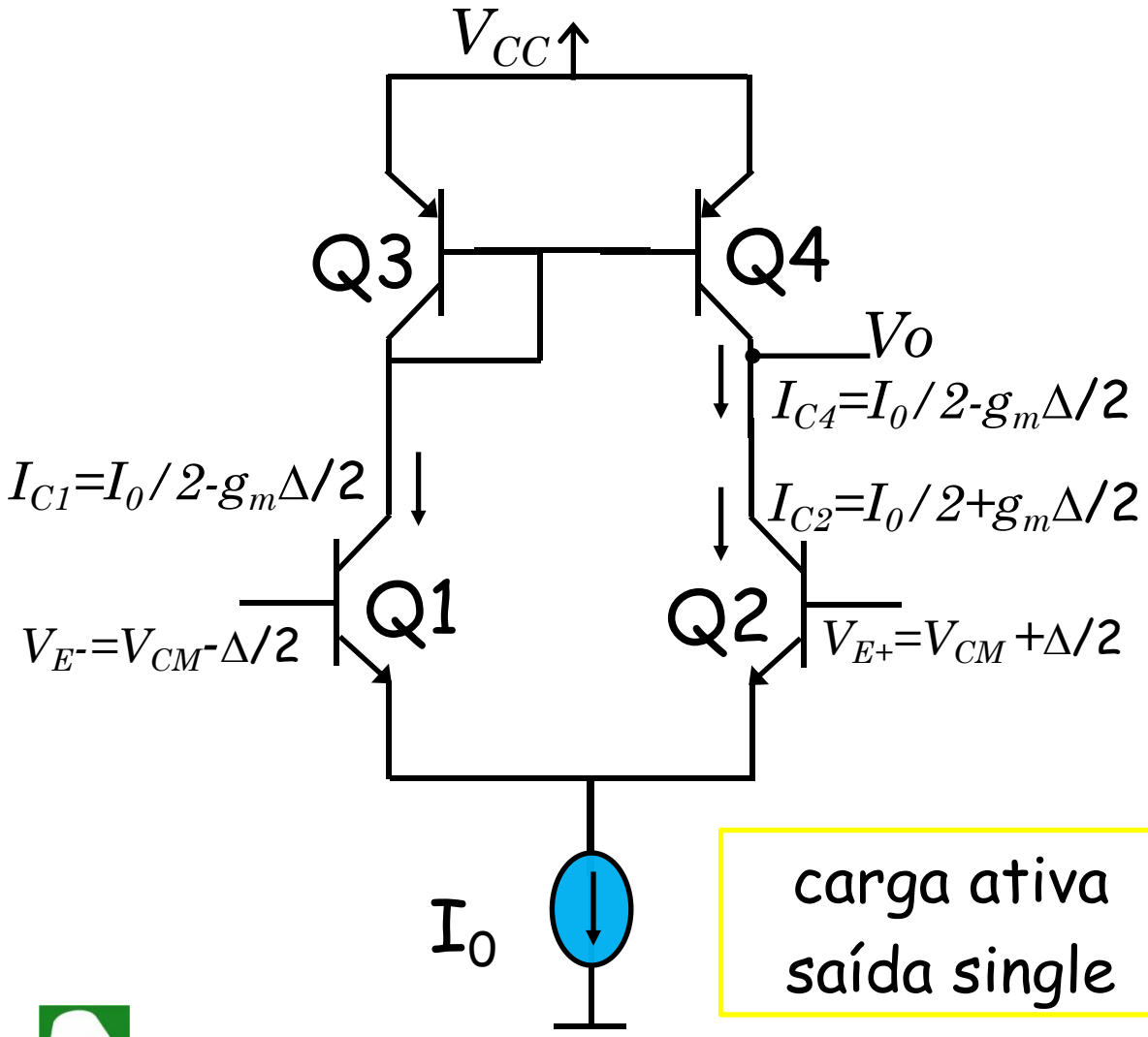
Transformação da saída diferencial em *single* (Q3 = Q4)



Para a analise do circuito vamos considerar que os dois lados ainda são simétricos, o que permite as aplicar as consideracoes usadas para entrada diferencial e modo comum.

Podemos fazer uma analise simplificada, considerando o papel conversor de corrente do par diferencial, ou a detalhada

Carga Ativa



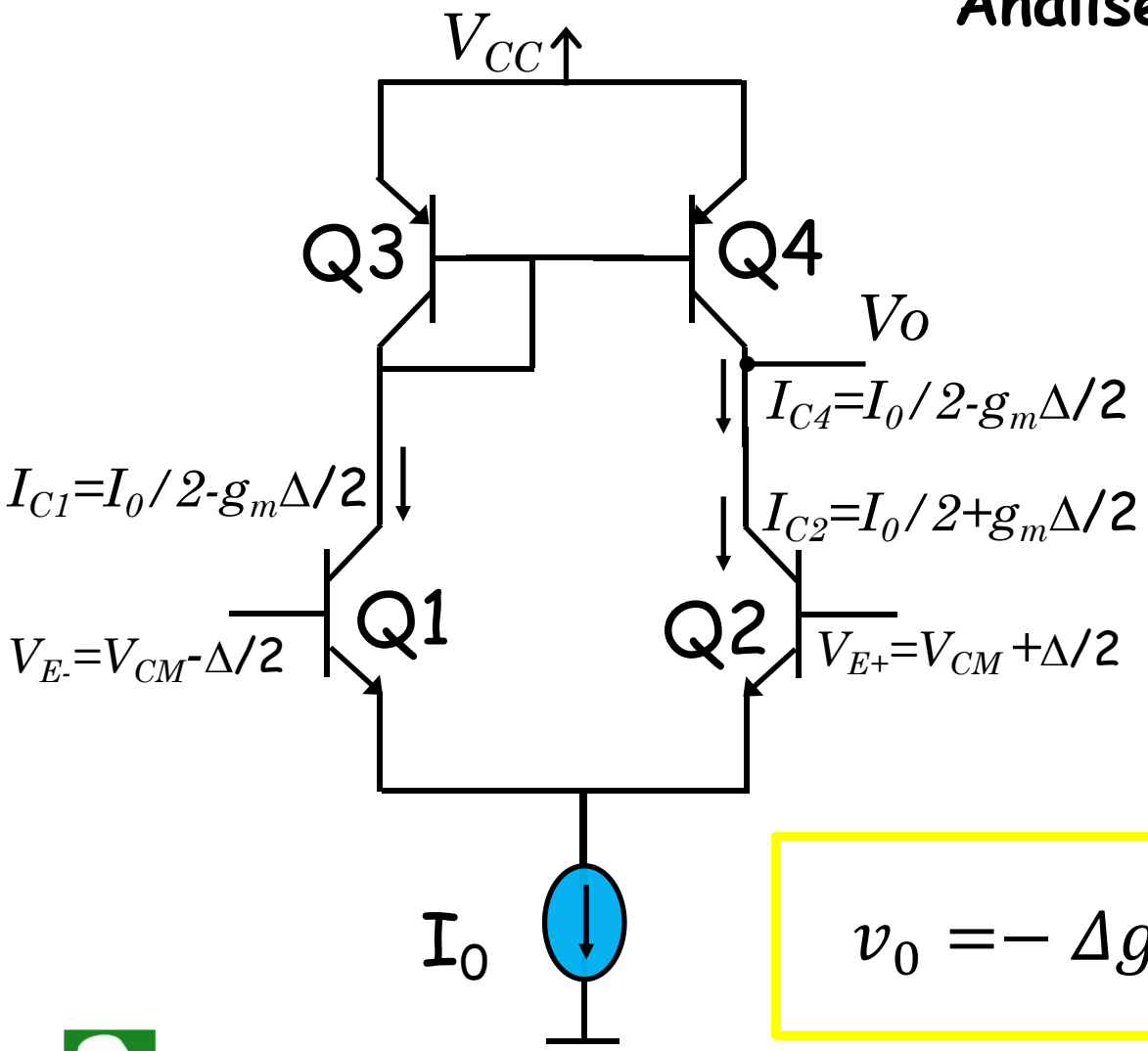
carga ativa
saída single

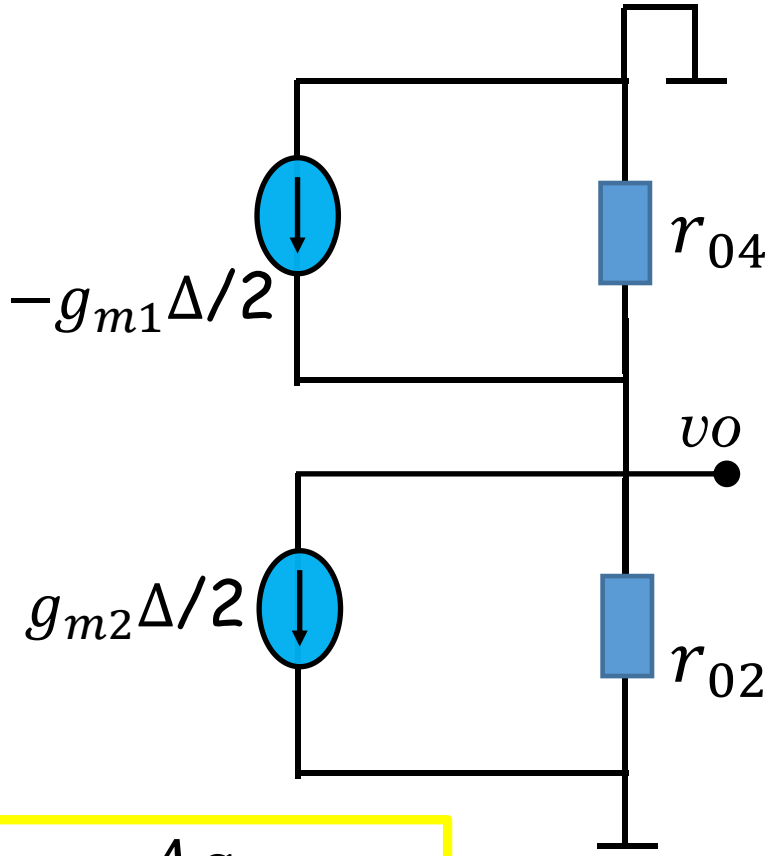
Analise simplificada

O par diferencial converte a diferenca de tensão em diferenca de corrente. O transistores Q3/Q4 espelham a corrente do lado esquerdo para a saída. Para determinar a tensão na saida, modelamos Q2 e Q4 como (fonte de corrente + impedancia)

Carga Ativa

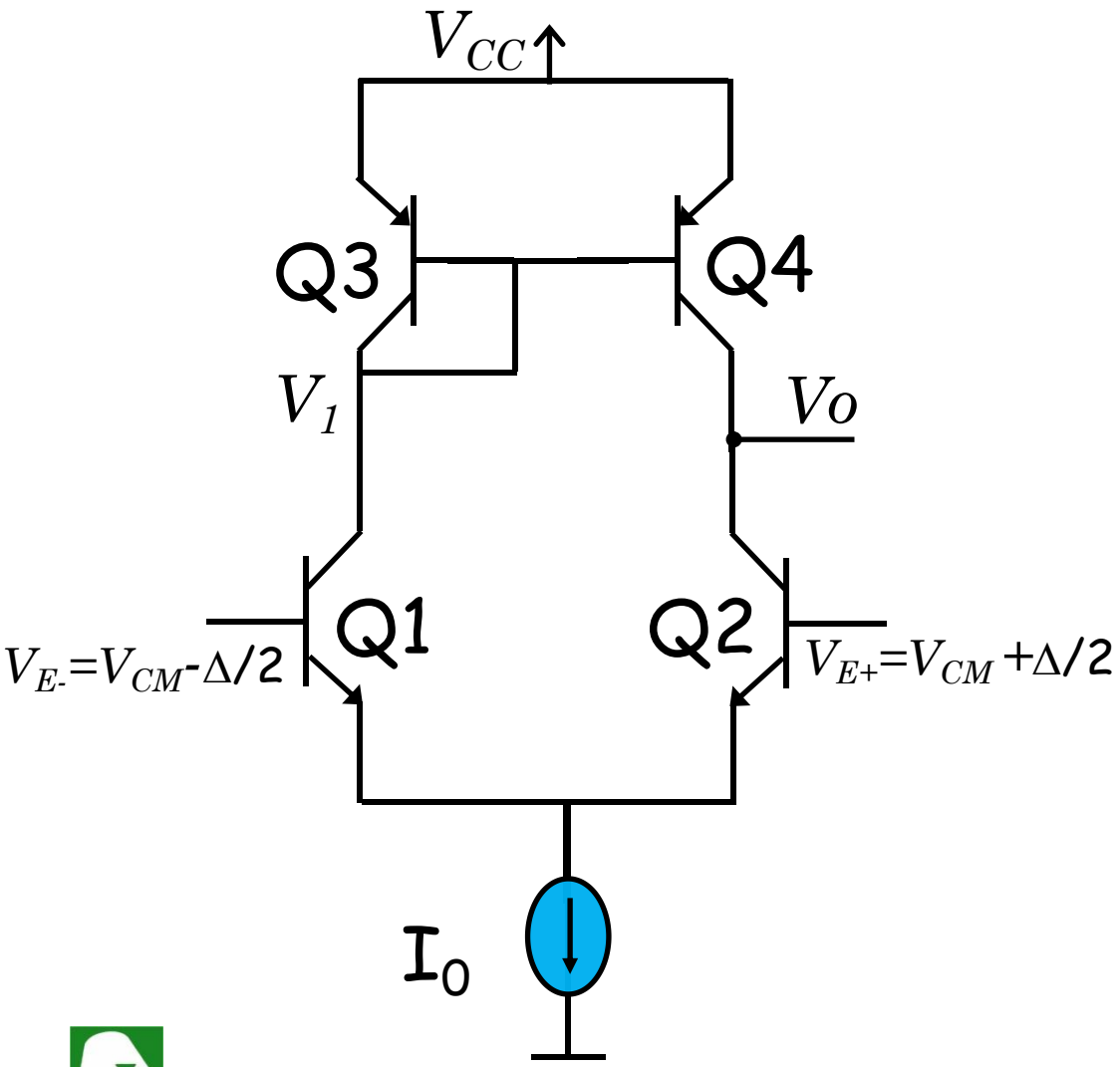
Analise Simplificada





$$v_0 = -\Delta g_{m1}(r_{04}//r_{02}) = -\frac{\Delta g_{m1}}{g_{04}+g_{02}}$$

Carga Ativa

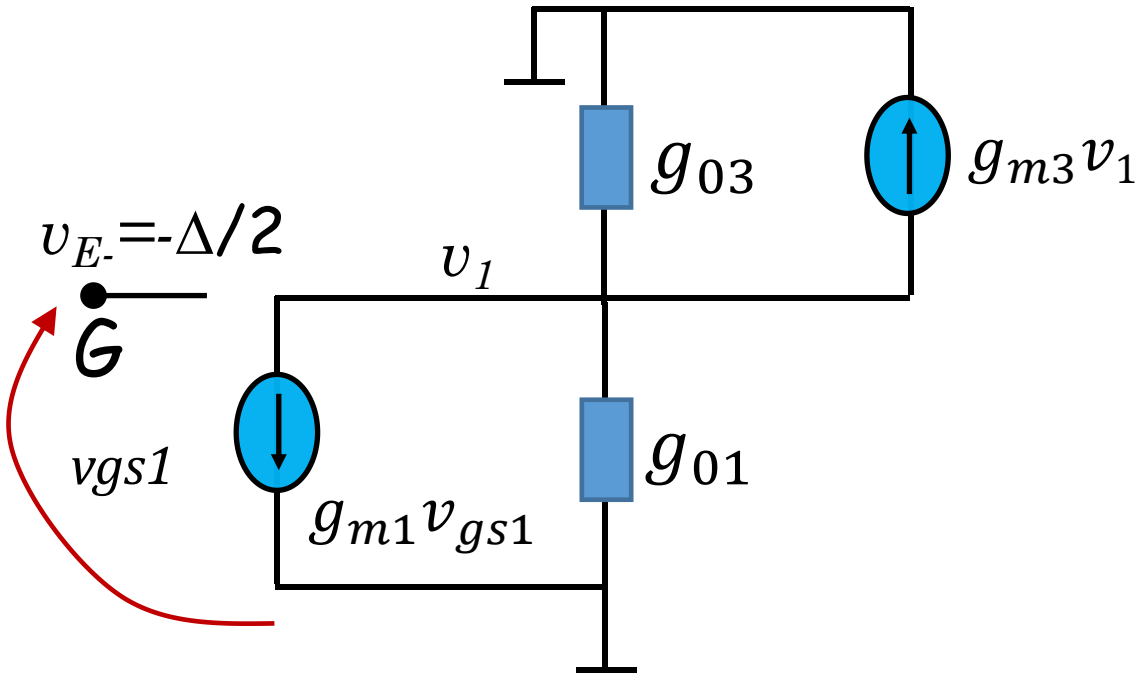


Analise Completa

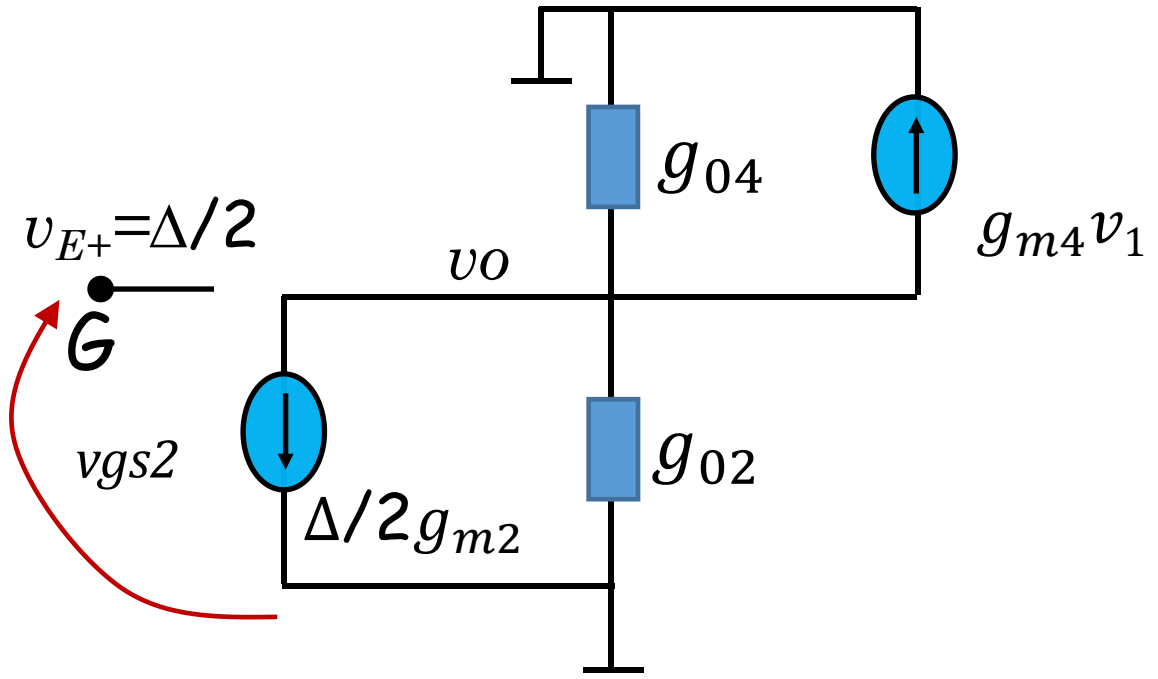
Aplicam-se os modelos de pequenos sinais para os transistores. Continuamos supondo simetria e, portanto, terra virtual nos emissores de Q1 e Q2.

Carga Ativa

Analise completa



$$v_1 = \frac{\Delta/2 g_{m1}}{g_{01}+g_{03}+g_{m3}}$$



$$v_0 = -\frac{\Delta/2 g_{m2} + v_1 g_{m4}}{g_{02}+g_{04}}$$

Carga Ativa

Analise completa

$$v_0 = -\frac{1}{g_{02}+g_{04}}\Delta/2\left(g_{m2} + \frac{g_{m1}g_{m4}}{g_{01}+g_{03}+g_{m3}}\right)$$

Este é o ganho do par diferencial. Podemos fazer as aproximações de praxi, chegando a:

$$v_0 = -\frac{1}{g_{02}+g_{04}}\Delta/2\left(g_{m2} + \frac{g_{m1}g_{m4}}{g_{m3}}\right) = -\frac{1}{g_{02}+g_{04}}\Delta/2(2g_{m1}) = -\frac{g_{m1}}{g_{02}+g_{04}}\Delta$$

Expressão igual a obtida pela analise simplificada

$$ganho = \frac{v_0}{\Delta} = -\frac{g_{m1}}{g_{02}+g_{04}} = -g_{m1}(r_{02}//r_{04})$$

Carga Ativa

Algumas observações importantes:

- ✓ se o circuito for montado com transistores MOS os resultados serão os mesmo, apenas trocando g_0 por g_d (ou r_0 por r_d). Assim, para um par diferencial com CMOS teriamos

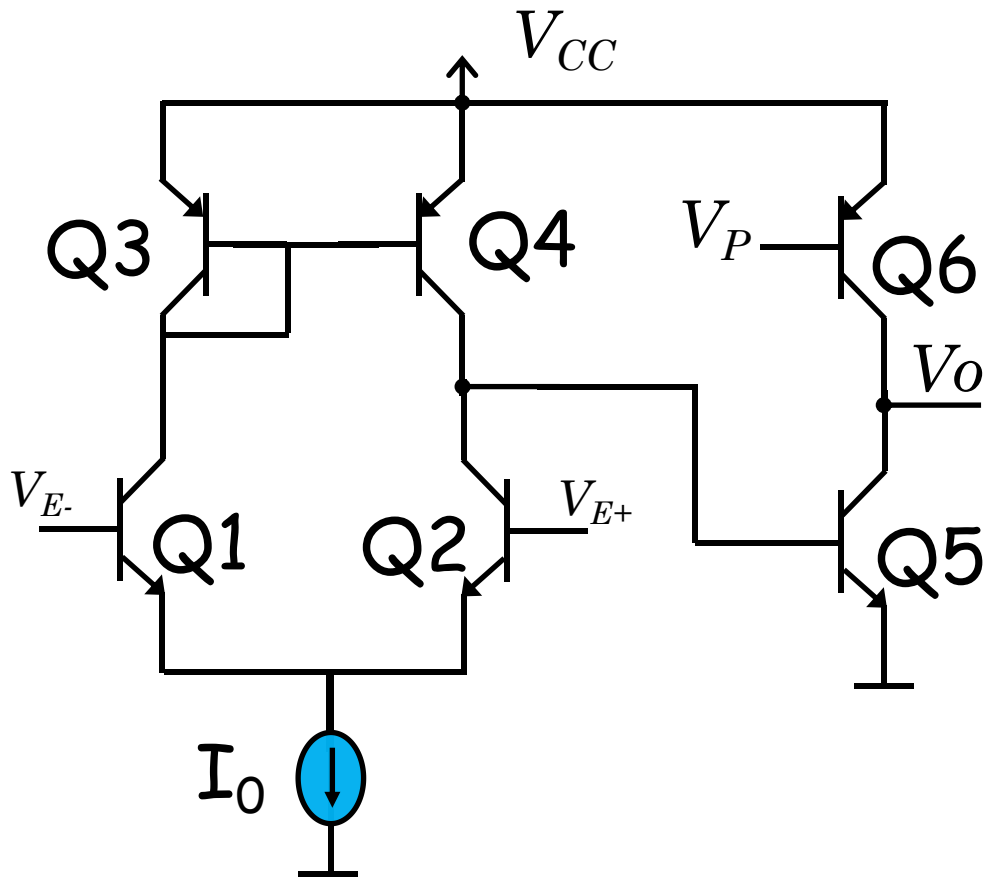
$$ganho = \frac{v_0}{\Delta} = -\frac{g_{m1}}{g_{d2}+g_{d4}} = -g_{m1}(r_{d2}//r_{d4})$$

- ✓ No circuito com carga resistiva o ganho é

$$ganho = \frac{v_0}{\Delta} = -g_{m1}(r_{d2}//R_C)$$

Carga Ativa

- ✓ a partir do par diferencial single pode-se formar um AmpOp acrescentando mais um estagio de ganho. Neste caso um source comum (Q5/Q6)

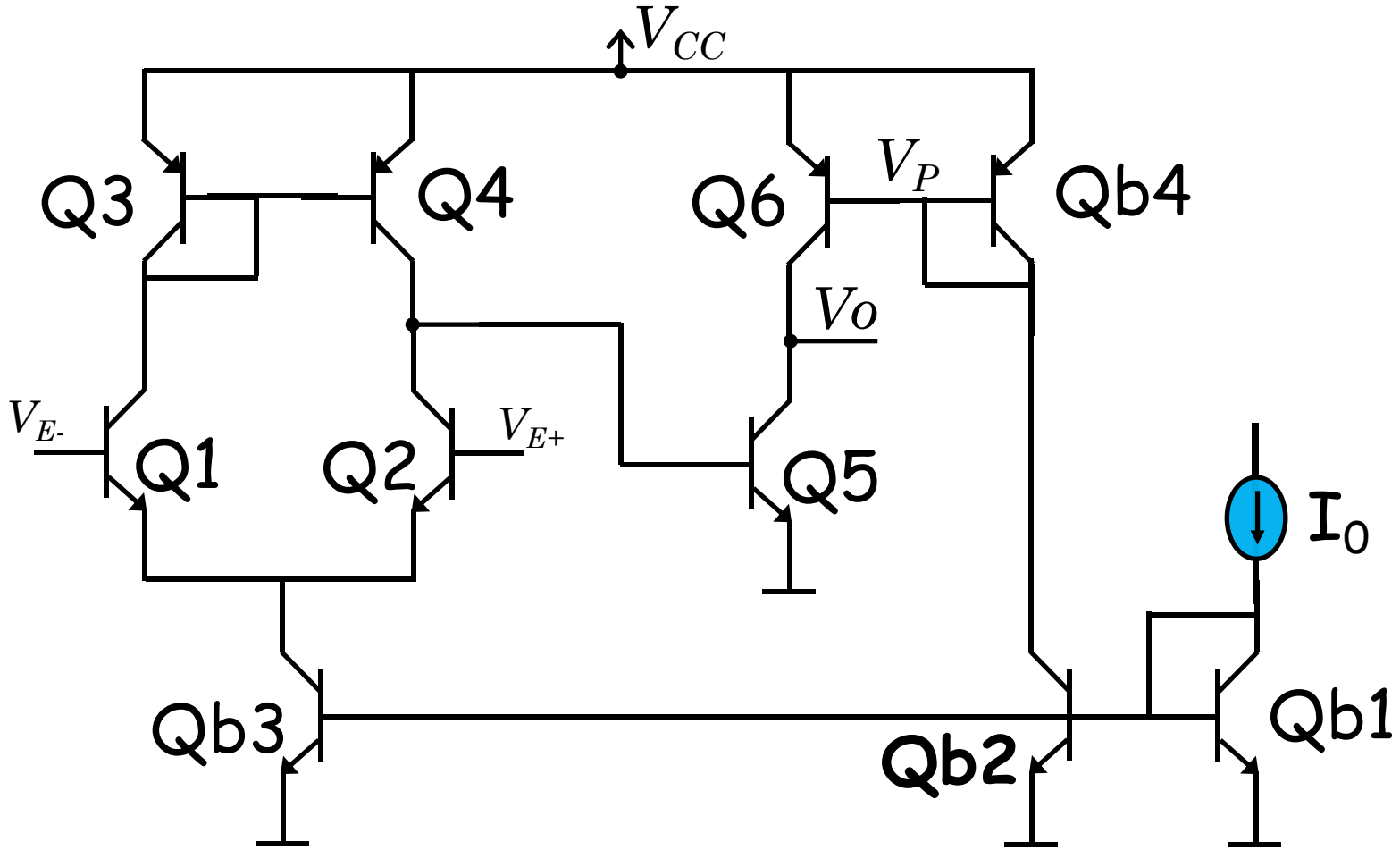


Este operacional pode atingir 80 dB de ganho .

Para um funcionamento correto, V_P deve ser gerado a partir de I_0 e espelhos de corrente

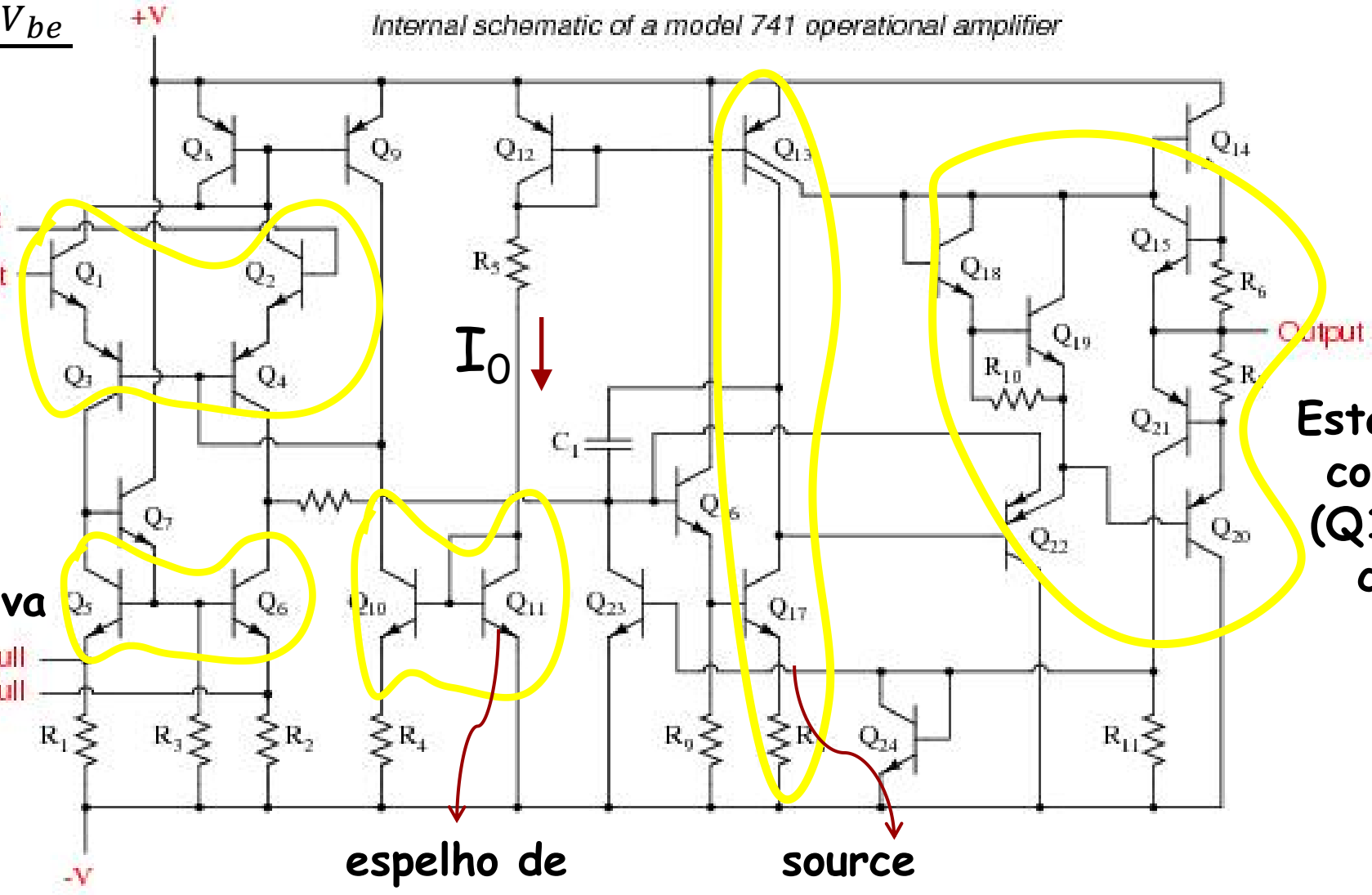
Carga Ativa

- ✓ AmpOp completo: neste circuito, o ideal é que Q3 = Q4 = Q6 e que as correntes que passem por eles quando $V_{E+} = V_{E-}$ sejam iguais. Isso é facil de conseguir e reduz o *offset* causado pelo par Q6/Q5



Amplificador Operacional Comercial

$$I_0 = \frac{(V_+ - V-) - 2V_{be}}{R_5}$$



equivalente ao par diferencial (coletor comum-base comum)

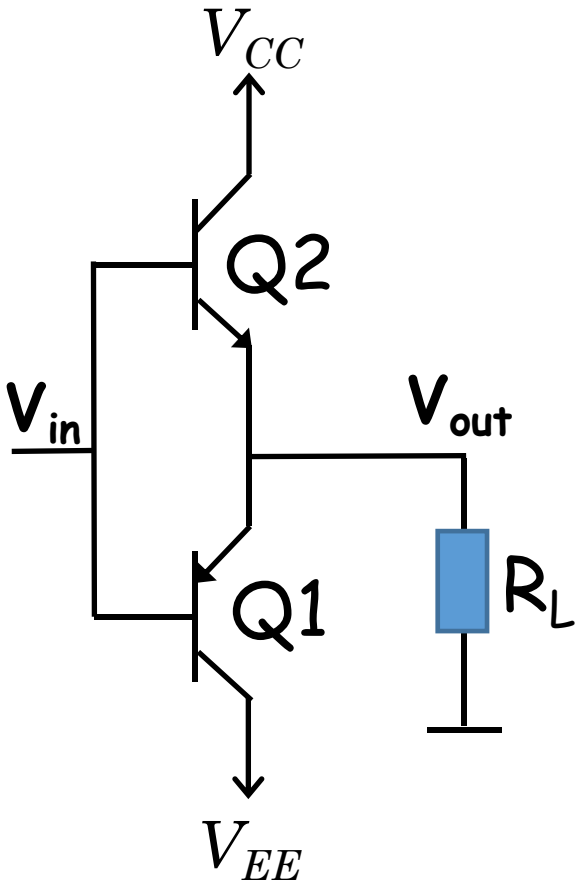
carga ativa

espelho de corrente

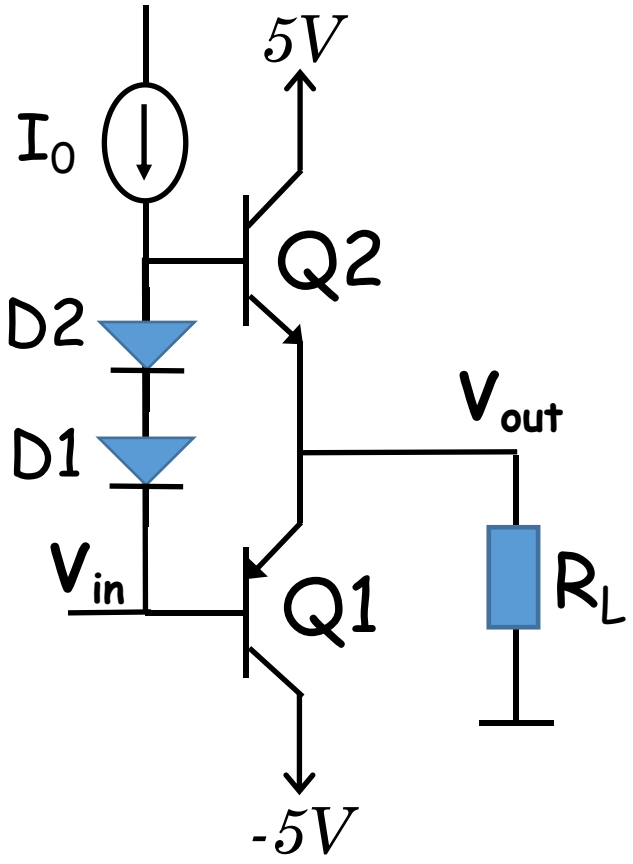
source comum

Estágio de saída com Push-Pull (Q15 e Q21) e circuito de proteção

Aplicações: par Push-Pull (buffer)

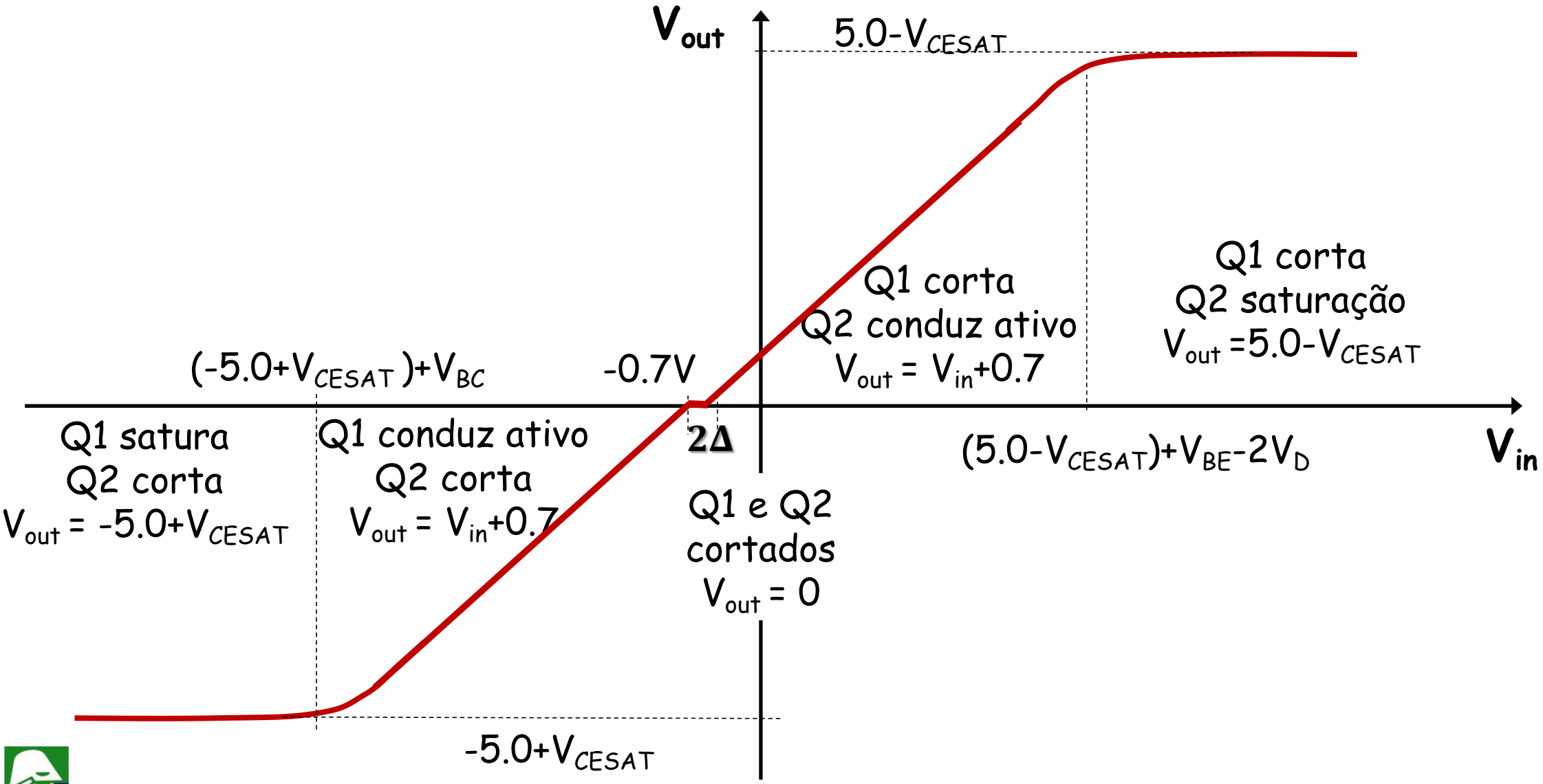


Push-pull simpes



Push-pull com distorção reduzida

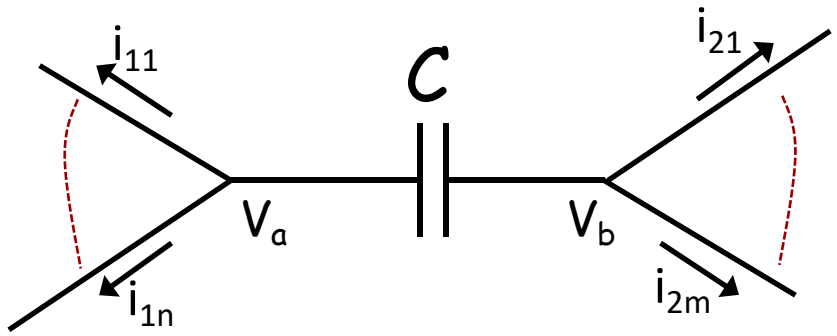
Par Push-Pull (buffer): eliminar a distorção



Transistor Cascode

Efeito Miller: considere uma porção de um circuito como abaixo

$V_b = GV_a$



As equações de análise nodal neste circuito são:

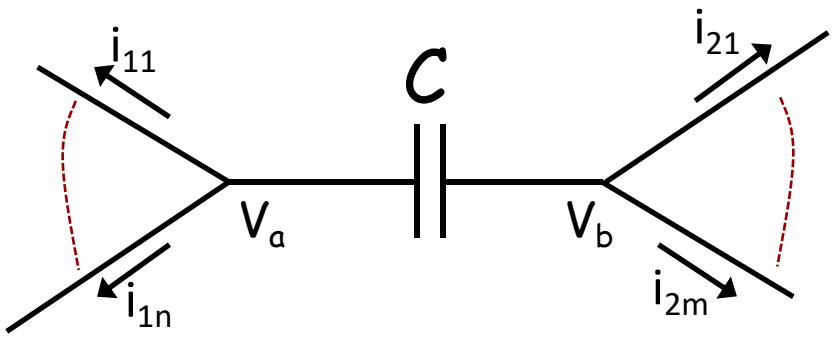
$$\begin{vmatrix} i_{11} + i_{12} + \ldots + i_{1n} + (V_a - V_b)sC = 0 \\ i_{21} + i_{22} + \ldots + i_{2m} + (V_b - V_a)sC = 0 \end{vmatrix}$$

$$\begin{vmatrix} i_{11} + i_{12} + \ldots + i_{1n} + sCV_a - sCV_b = 0 \\ i_{21} + i_{22} + \ldots + i_{2m} + sCV_b - sCV_a = 0 \end{vmatrix}$$

Transistor Cascode

Efeito Miller

$V_b = GV_a$



As equações de análise nodal neste circuito são:

$$\begin{cases} i_{11} + i_{12} + \ldots + i_{1n} + sCV_a - sCV_b = 0 \\ i_{21} + i_{22} + \ldots + i_{2m} + sCV_b - sCV_a = 0 \end{cases}$$

$$\begin{cases} i_{11} + i_{12} + \ldots + i_{1n} + sCV_a(1 - G) = 0 \\ i_{21} + i_{22} + \ldots + i_{2m} + sCV_b(1 - 1/G) = 0 \end{cases}$$

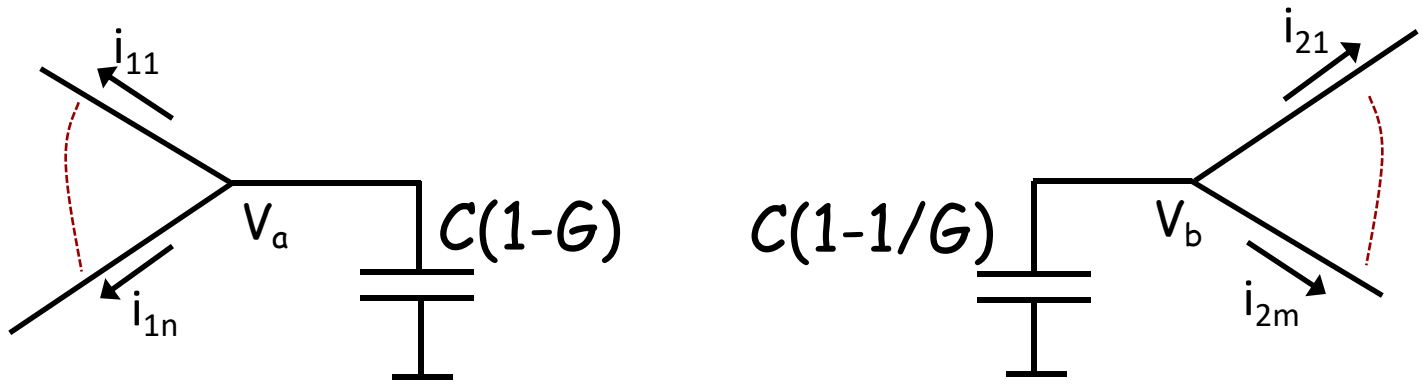
Transistor Cascode

Efeito Miller: equacoes do circuito

$$\begin{cases} i_{11} + i_{12} + \ldots + i_{1n} + sCV_a(1 - G) = 0 \\ i_{21} + i_{22} + \ldots + i_{2m} + sCV_b(1 - 1/G) = 0 \end{cases}$$

Estas mesmas equações podem ser obtidas com o circuito abaixo

$V_b = GV_b$

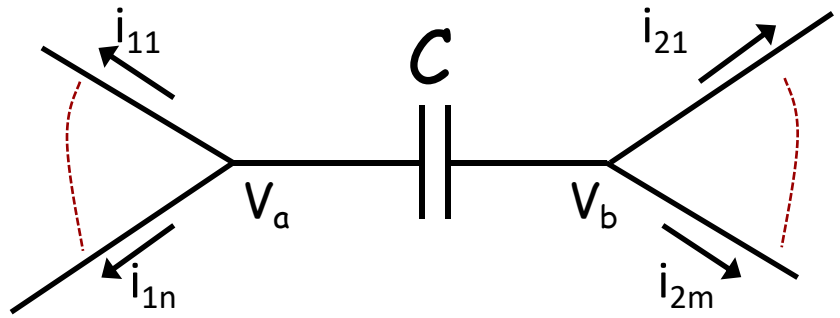


Podemos trocar um circuito pelo outro e as soluções serão iguais (correntes e tensões)

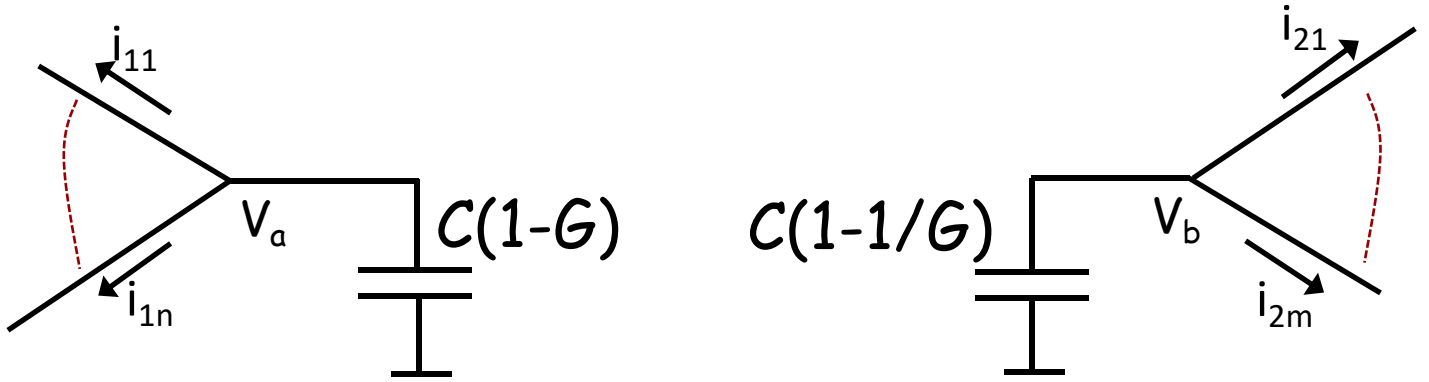
Transistor Cascode

Efeito Miller: Trocar um circuito pelo outro. Muitas vezes é possivel, com a troca, se aplicar algumas simplificacoes e facilitar a resolução de um circuito

Circuito 1



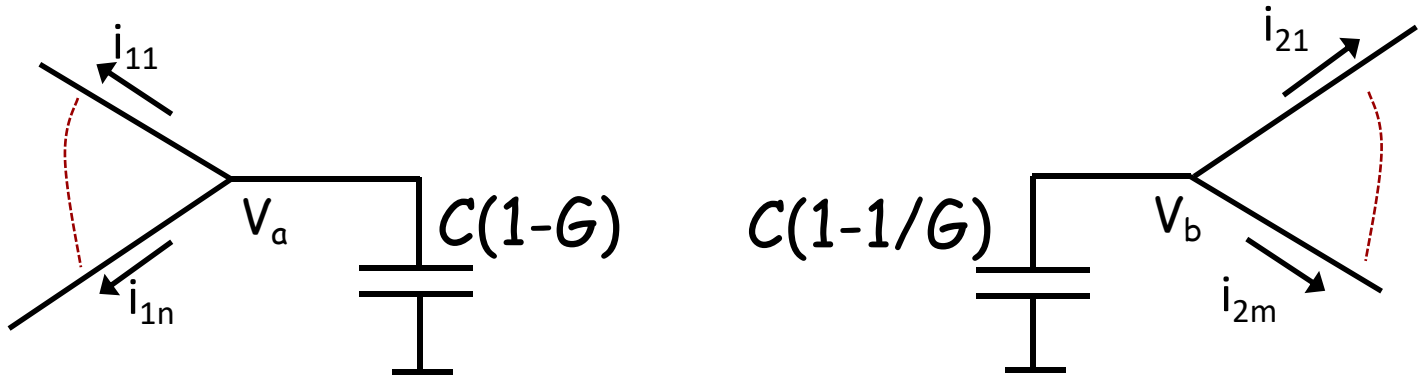
Circuito 2



Transistor Cascode

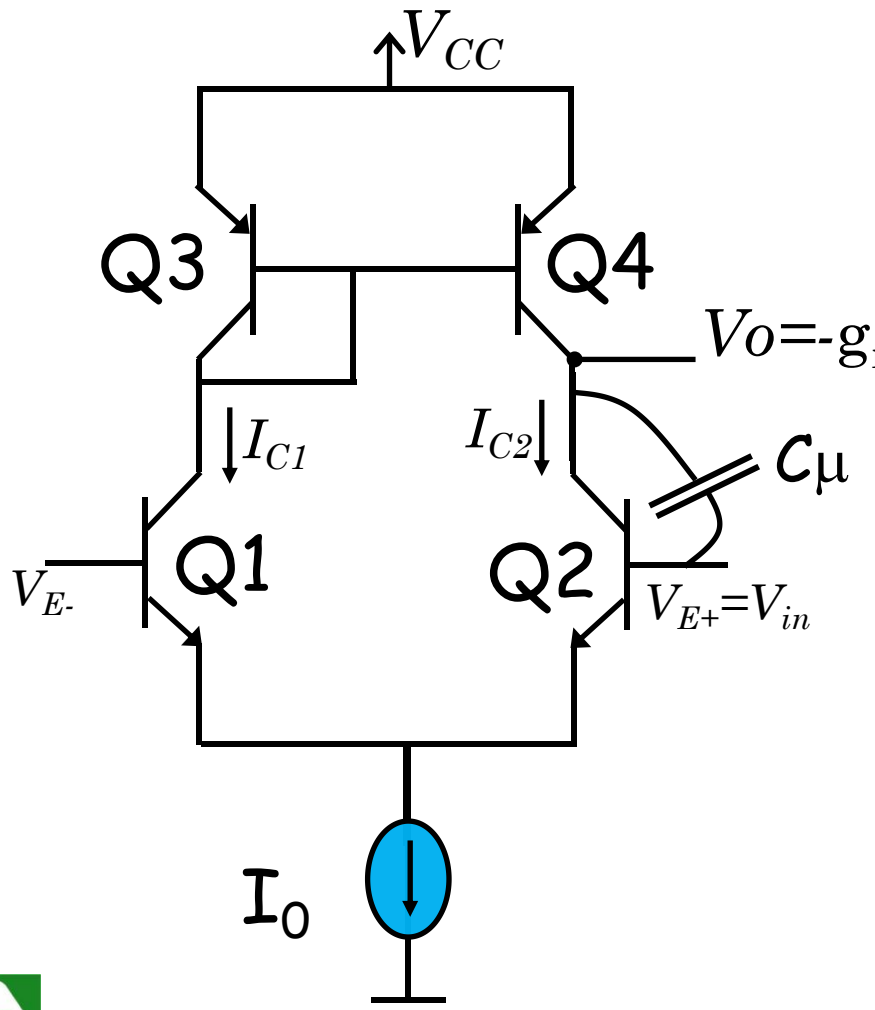
Efeito Miller: Mas o circuito 2 mostra um efeito importante. Considere o nó da tensão V_a. Caso o valor de G, ganho entre V_b e V_a, seja grande, a capacitancia C aparecerá, para V_a, aumentada por G!

$V_b = GV_b$



Transistor Cascode

Efeito Miller: Exemplo

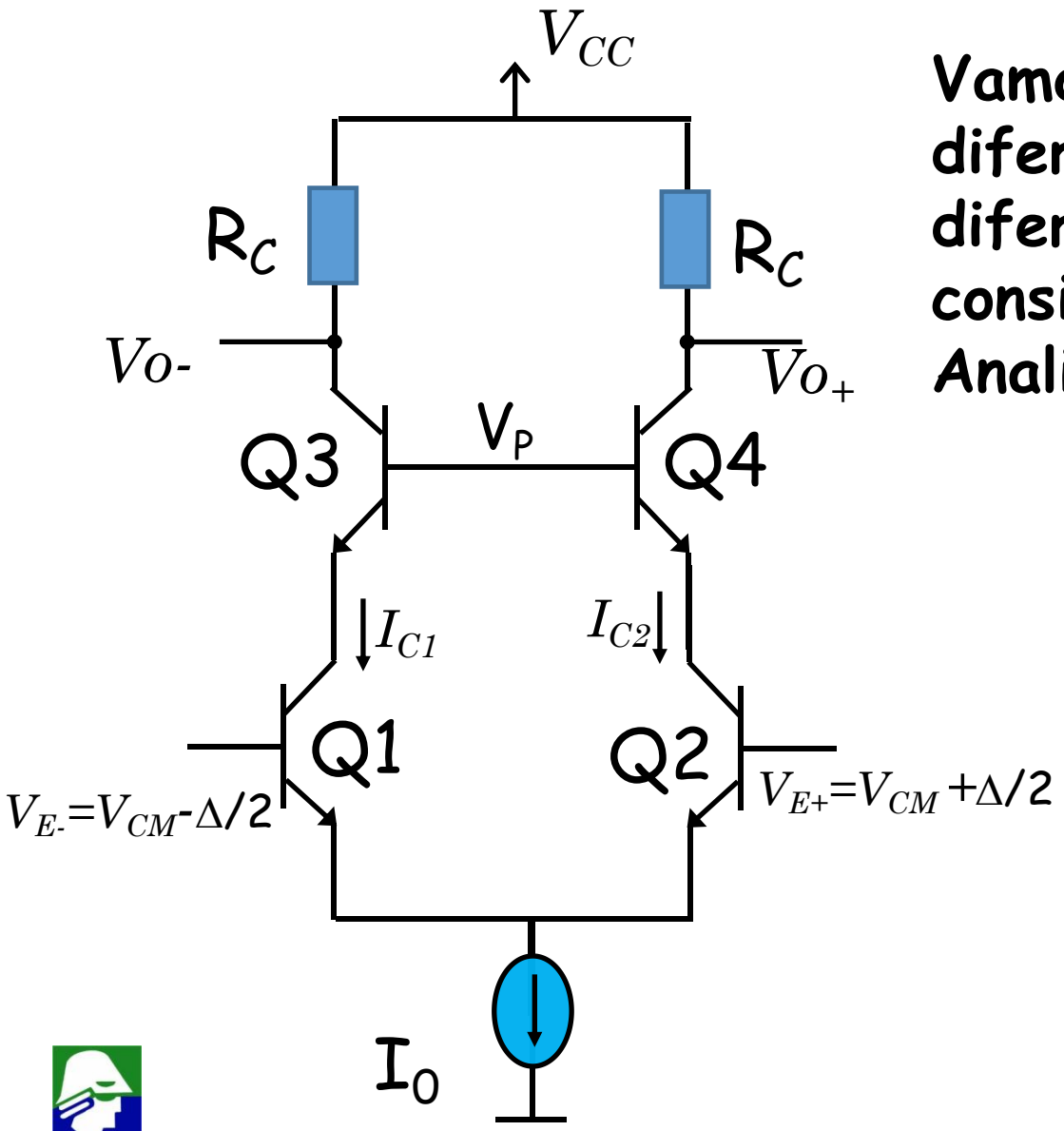


O capacitor C_μ do Bipolar aparece sendo multiplicado por

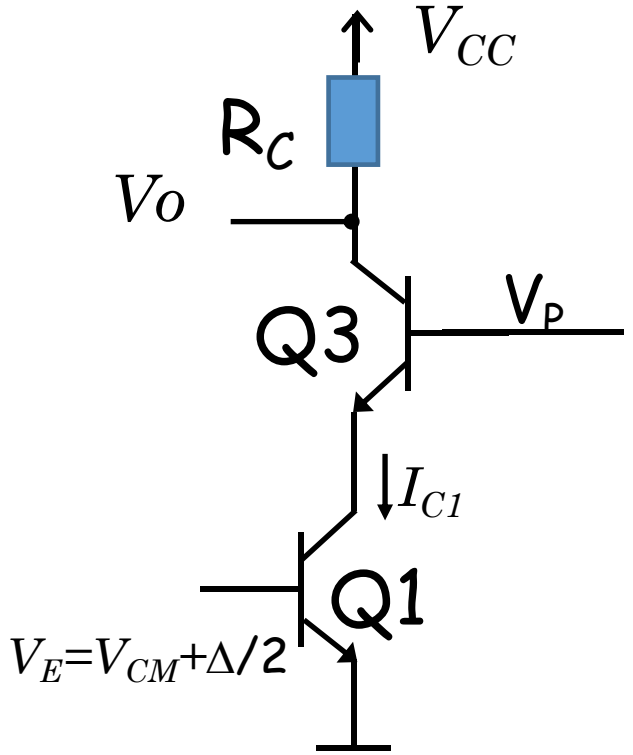
$$(1-G)= (1+g_m(r_{o4}//r_{02})),$$

que pode ser um valor muito alto (100, 200). Com isso o circuito fica limitado para operação em altas frequências (veremos mais tarde)

Transistor Cascode

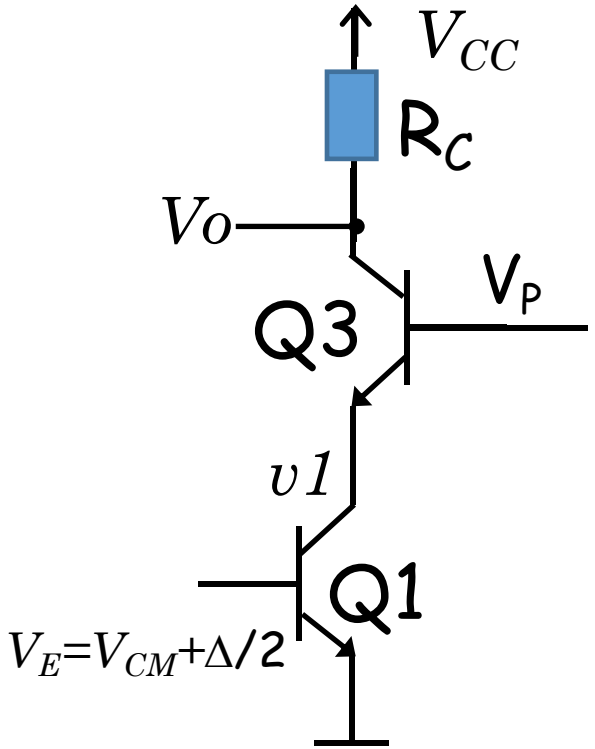


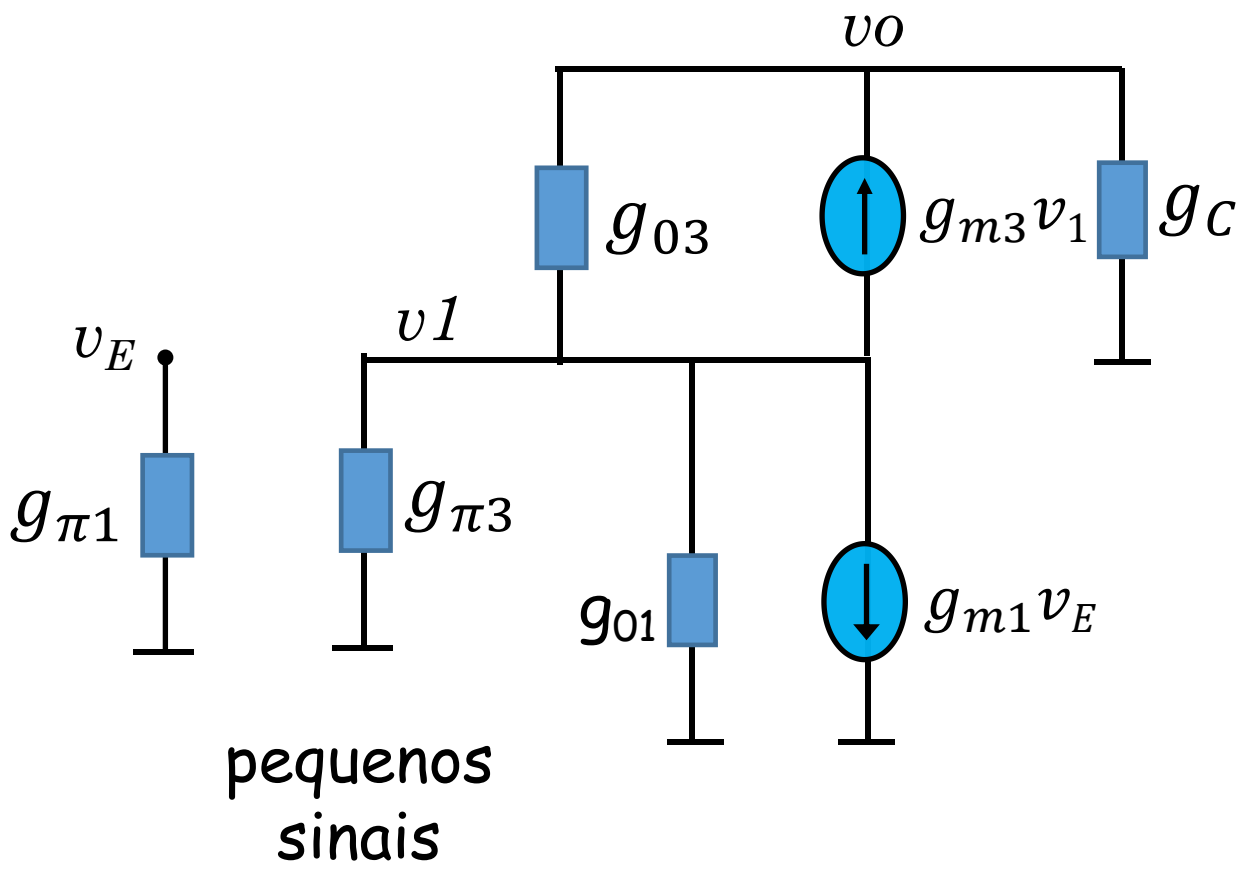
Vamos aplicar um transistor cascode ao par diferencial. Para a analise, entrada diferencial, vamos aplicar a simetria e considerar o emissor de Q1/Q2 como terra. Analisaremos entao apenas o circuito abaixo



Transistor Cascode

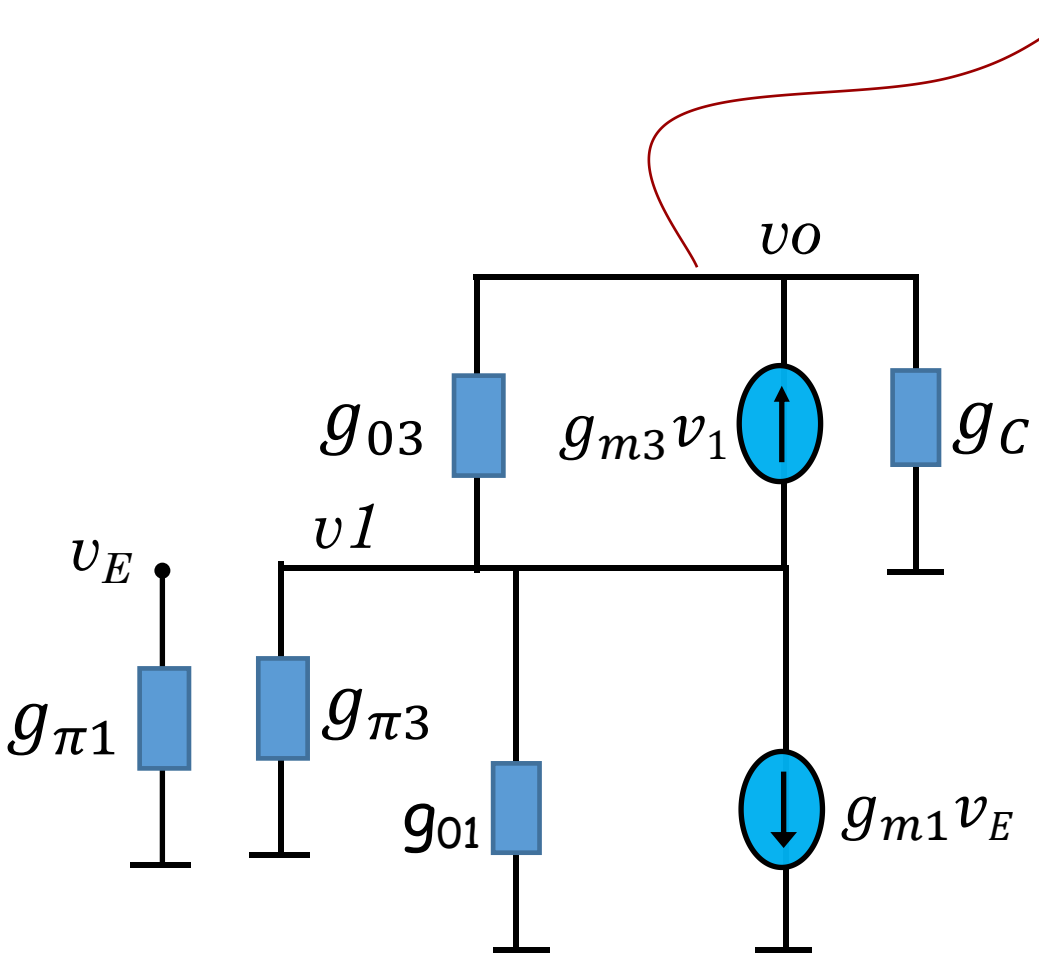
O modelo de pequenos sinais esta abaixo





pequenos sinais

Transistor Cascode



$$(vo - v1)g_{03} + vog_C - v1g_{m3} = 0$$

$$vo(g_{03} + g_C) = v1(g_{m3} + g_C) = 0$$

$$v1 = vo\frac{(g_{03} + g_C)}{(g_{m3} + g_{03})}$$

A corrente que passa por g_C é igual a corrente que passa por $g_{\pi 3}$, g_{m1} e g_{01}. Assim podemos escrever

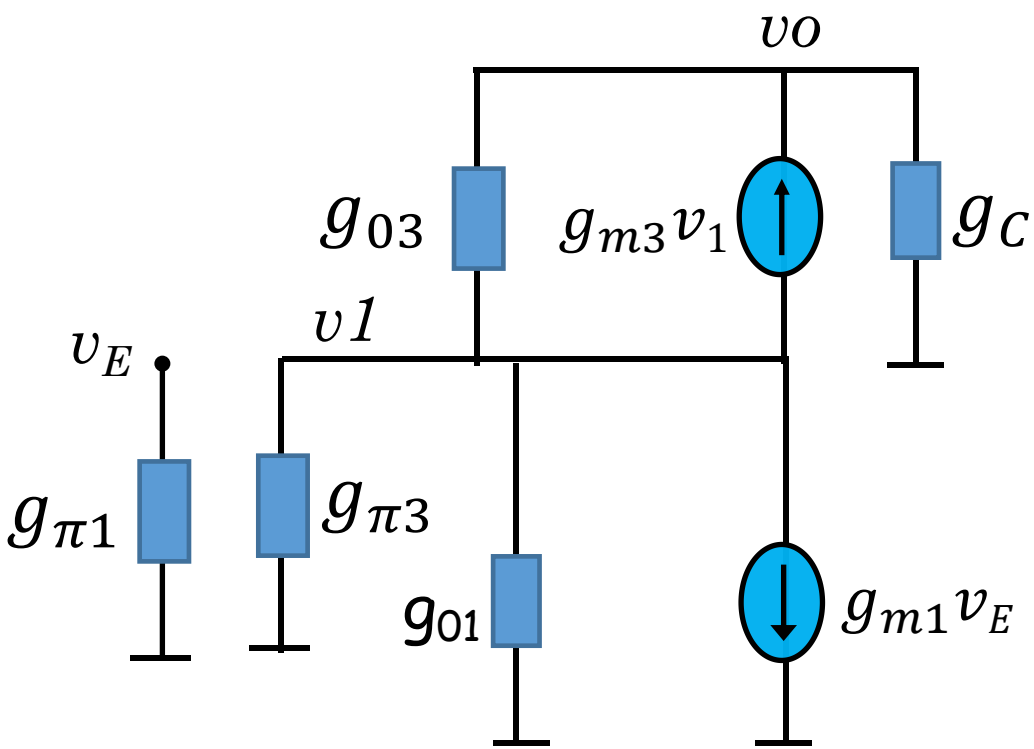
$$vog_C + v1(g_{\pi 3} + g_{01}) + v_Eg_{m1} = 0$$

$$v1(g_{\pi 3} + g_{01}) = -v_Eg_{m1} - vog_C$$

$$v1 = \frac{-v_Eg_{m1} - vog_C}{(g_{\pi 3} + g_{01})}$$

Transistor Cascode

Chegamos as duas expressoes para v1 que são



$$v1 = vo\frac{(g_{03} + g_C)}{(g_{m3} + g_{03})}$$

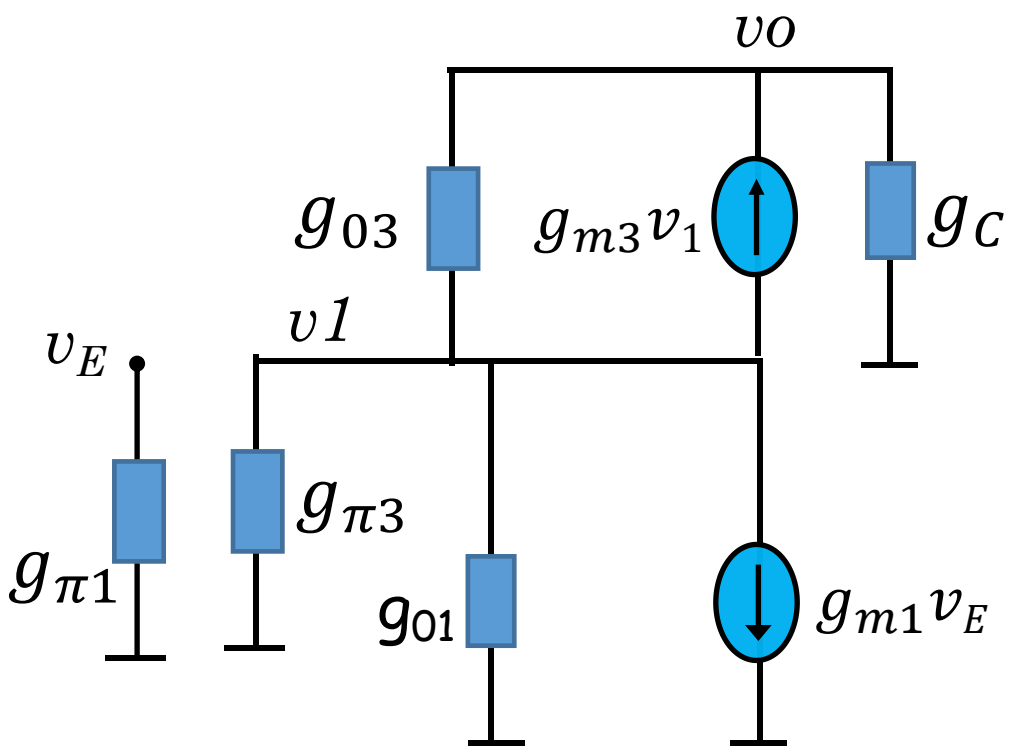
$$v1 = \frac{-v_E g_{m1} - vo g_C}{(g_{\pi 3} + g_{01})}$$

Igualando as duas expressoes

$$vo\frac{(g_{03} + g_C)}{(g_{m3} + g_{03})} = \frac{-v_E g_{m1} - vo g_C}{(g_{\pi 3} + g_{01})}$$

Transistor Cascode

$$vo\,\frac{(g_{03}+g_C)}{(g_{m3}+g_{03})}=\frac{-v_E g_{m1}-vo\,g_C}{(g_{\pi 3}+g_{01})}$$



Esta expressão nos permirá achar vo em função de V_E. Antes de seguir facamos as simplificacoes possiveis. Considerando $g_m \gg g_0$

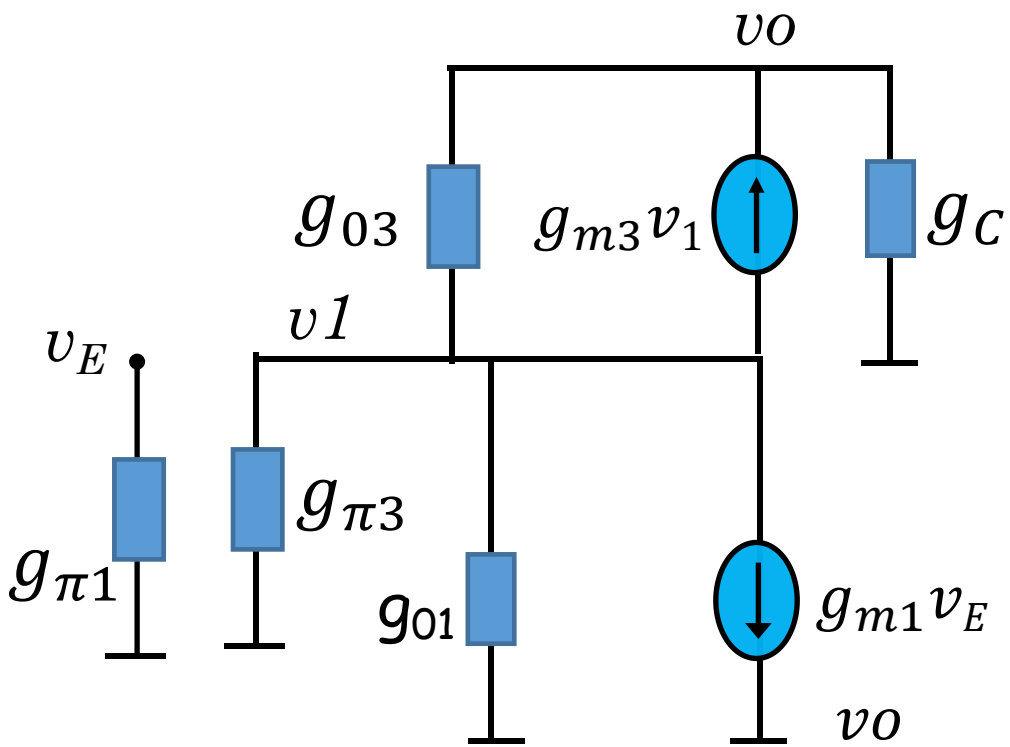
$$vo\,\frac{(g_{03}+g_C)}{g_{m3}}\approx\frac{-v_E g_{m1}-vo\,g_C}{(g_{\pi 3}+g_{01})}$$

Caso tenhamos, por exemplo, V_A = 50 V e β=200, então

$$g_{01}=\frac{I_{c1}}{50}\qquad e\qquad g_{\pi 3}=\frac{I_{c3}}{5}$$

Transistor Cascode

Como $I_{C1} = I_{C3}$ então teremos $g_{01} << g_{\pi 3}$ e



$$vo\frac{(g_{03}+g_C)}{g_{m3}} \approx \frac{-v_E g_{m1} - vo\,g_C}{g_{\pi 3}}$$

$$vo(g_{03}+g_C)g_{\pi 3} \approx -(v_E g_{m1} + vo\,g_C)g_{m3}$$

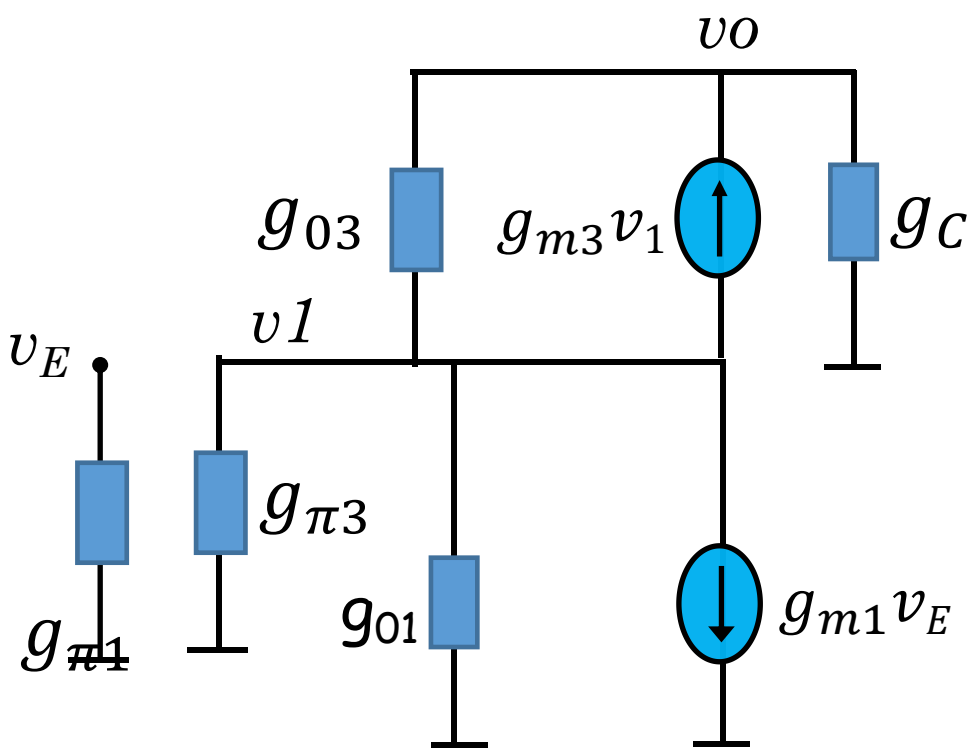
$$vo[(g_{03}+g_C)g_{\pi 3} + g_C g_{m3}] \approx -v_E g_{m1} g_{m3}$$

$$vo\left(\frac{g_{03}}{\beta} + \frac{g_C}{\beta} + g_C\right) \approx -v_E g_{m1}$$

$$\frac{vo}{v_E} \approx -\frac{g_{m1}}{\left(\frac{g_{03}}{\beta} + \frac{g_C}{\beta} + g_C\right)} \approx -\frac{g_{m1}}{\left(\frac{g_{03}}{\beta} + g_C\right)} \approx -g_{m1}(\beta r_{03} // R_C)$$

Transistor Cascode

$$\frac{vo}{v_E} \approx - g_{m1}(\beta r_{03} // R_C)$$



Como esperado, a colocação do transistor cascode multiplicou o r_{03}, que será igual a r_{01} desde que Q1 = Q3, por β.

Observe que:

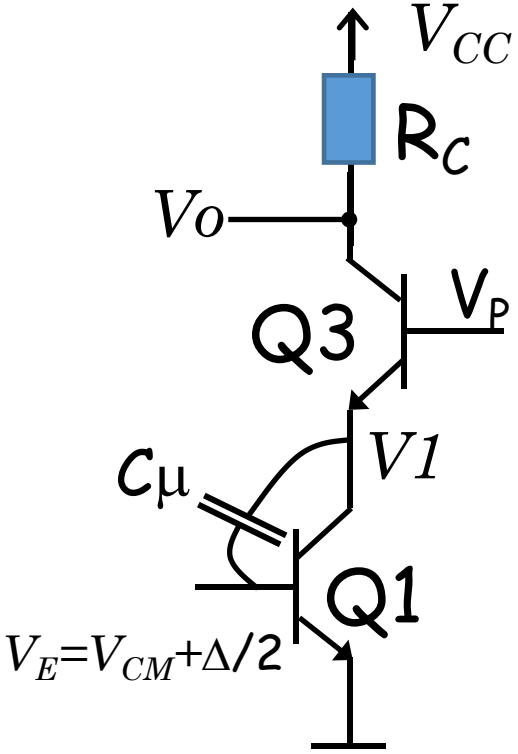
✓ o ganho diferencial máximo do circuito será

$$\frac{vo}{v_E} \approx - g_{m1}R_C$$

quando $\beta r_{03} >> R_C$

Transistor Cascode

- ✓ o ganho entre v_E e v1, importante para o efeito Miller, pode ser calculado a partir das expressoes ja encontradas



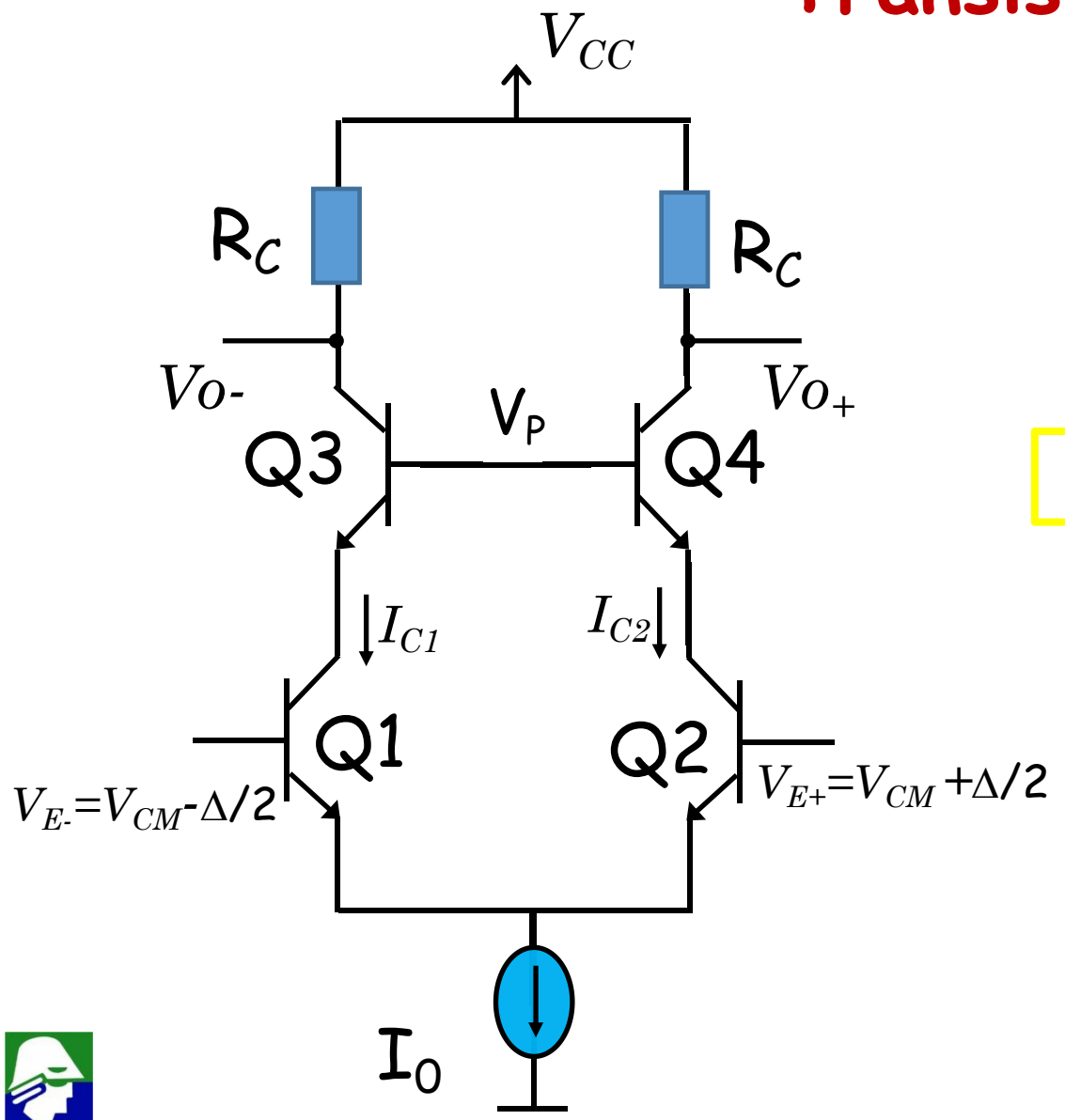
$$\frac{vo}{v_E} \approx - g_{m1}(\beta r_{03} // R_C) \qquad v1 = vo\frac{(g_{03}+g_C)}{(g_{m3}+g_{03})}$$

$$v1 \approx - v_E g_{m1}(\beta r_{03} // R_C)\frac{(g_{03}+g_C)}{(g_{m3}+g_{03})}$$

$$\frac{v1}{v_E} \approx - g_{m1}(\beta r_{03} // R_C)\frac{(g_{03}+g_C)}{(g_{m3}+g_{03})} \approx - \frac{(g_{03}+g_C)}{(\frac{g_{03}}{\beta}+g_C)} \approx - 1$$

Esse ganho pequeno reduz o efeito Miller do capacito Cμ, o que á bastante importante para operação em altas frequências

Transistor Cascode

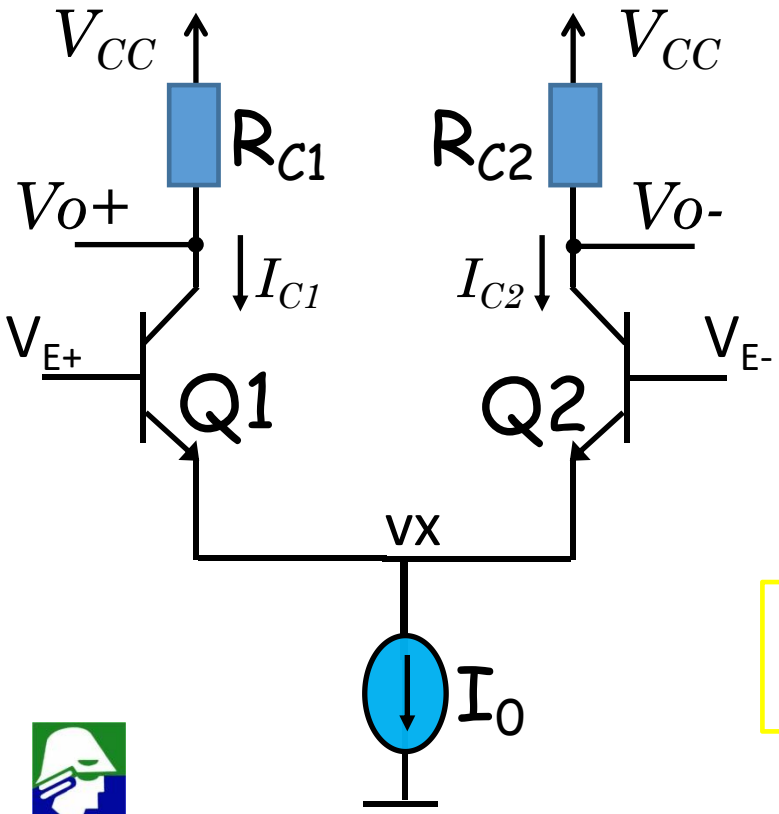


$$Ganho\ diferencial \approx - g_{m1}(\beta r_{03} // R_C)$$

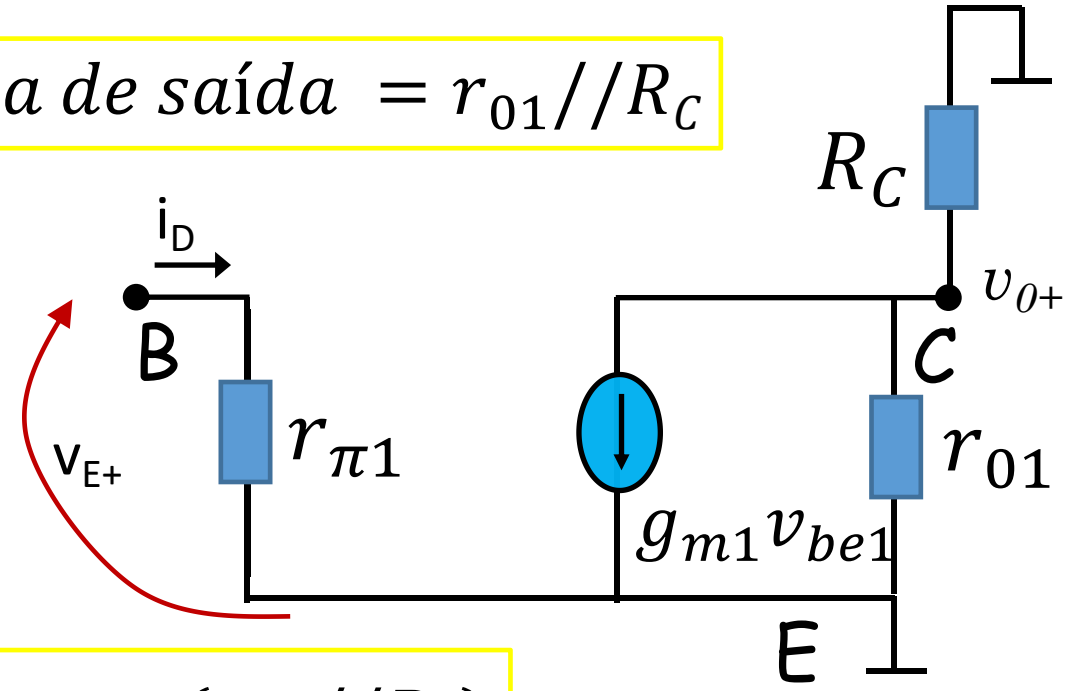
Ganho do Par-Diferencial

Pelos circuitos analisados, vemos que o ganho diferencial do par diferencial sempre é

A_D = $-g_m$(impedancia vista no nó de saída)



equivalente



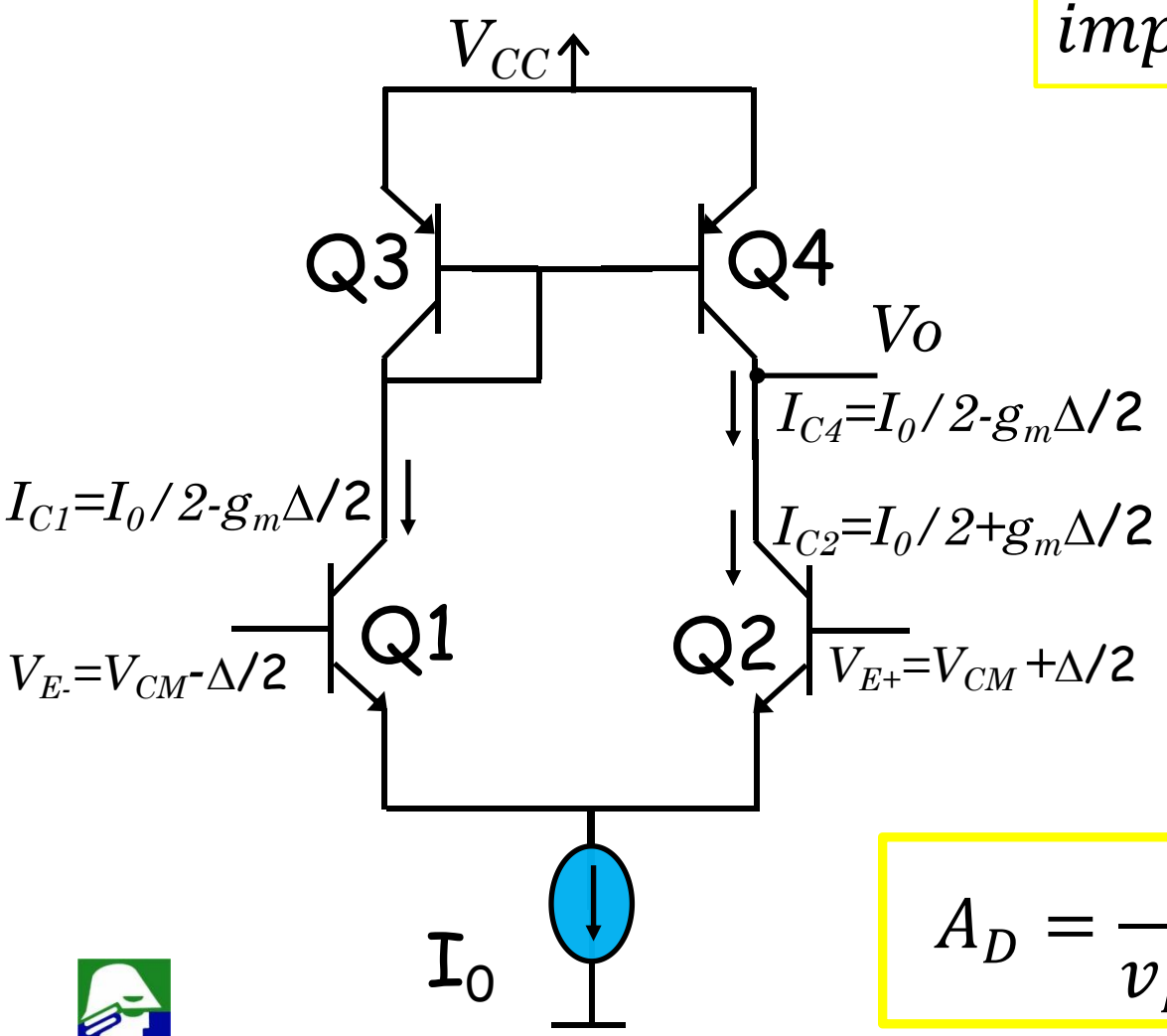
$$impedancia\ de\ saída\ = r_{01}//R_C$$

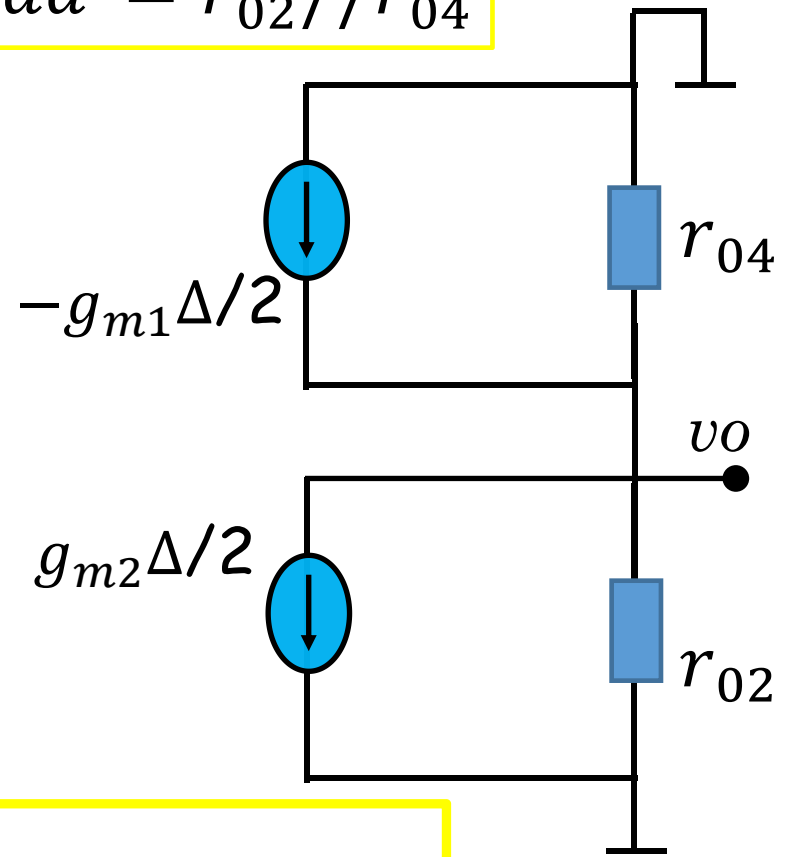
$$A_D = -\frac{v_{O+}-v_{O-}}{v_{E+}-v_{E-}} = -g_m(r_{01}//R_C)$$

Ganho do Par-Diferencial

A_D = $-g_m$(impedancia vista no nó de saída)

$$impedancia\ de\ saída\ = r_{02}//r_{04}$$





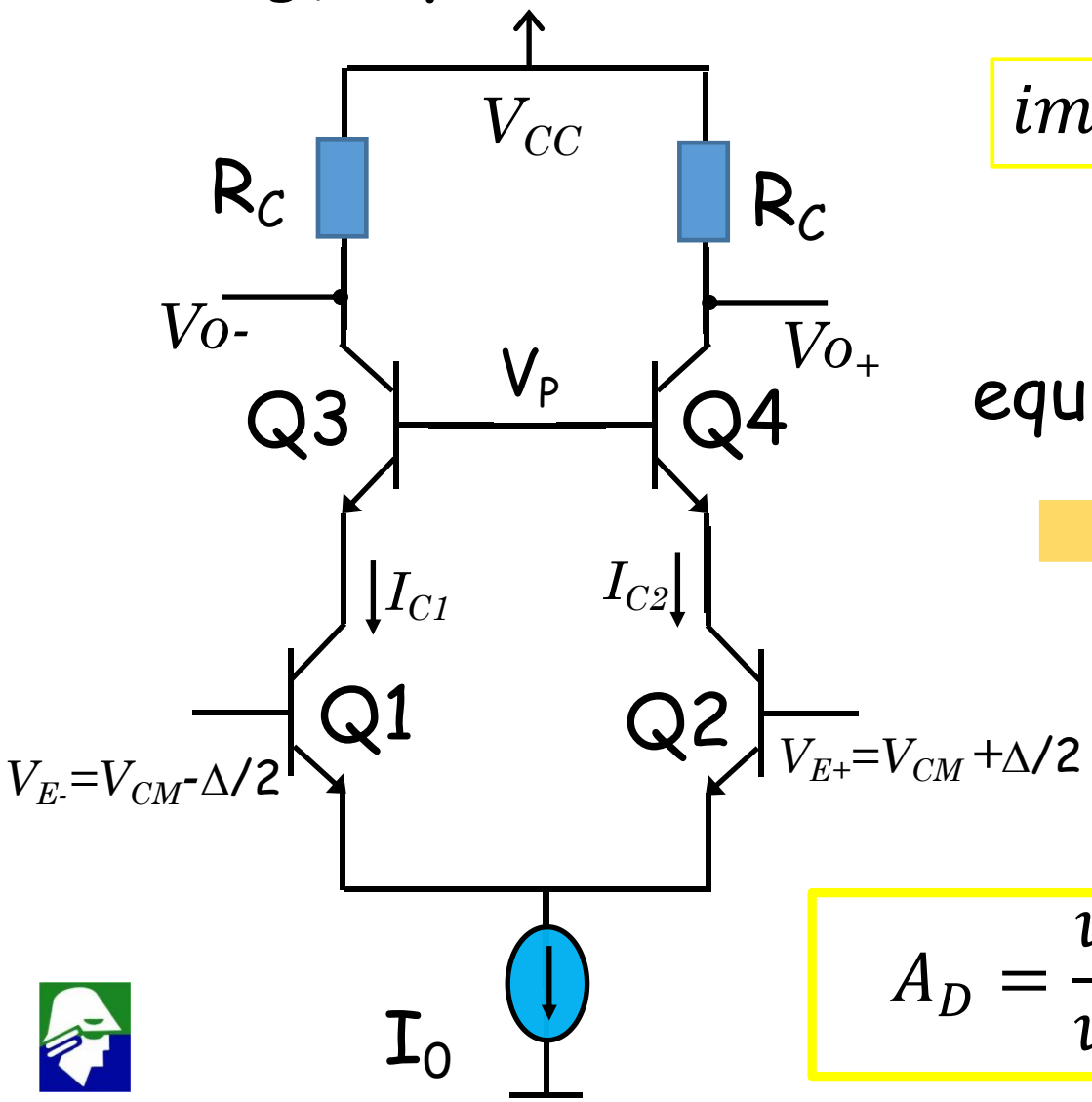
$$A_D = \frac{v_0}{v_{E+} - v_{e-}} = -\ g_{m1}(r_{04}//r_{02})$$

Ganho do Par-Diferencial

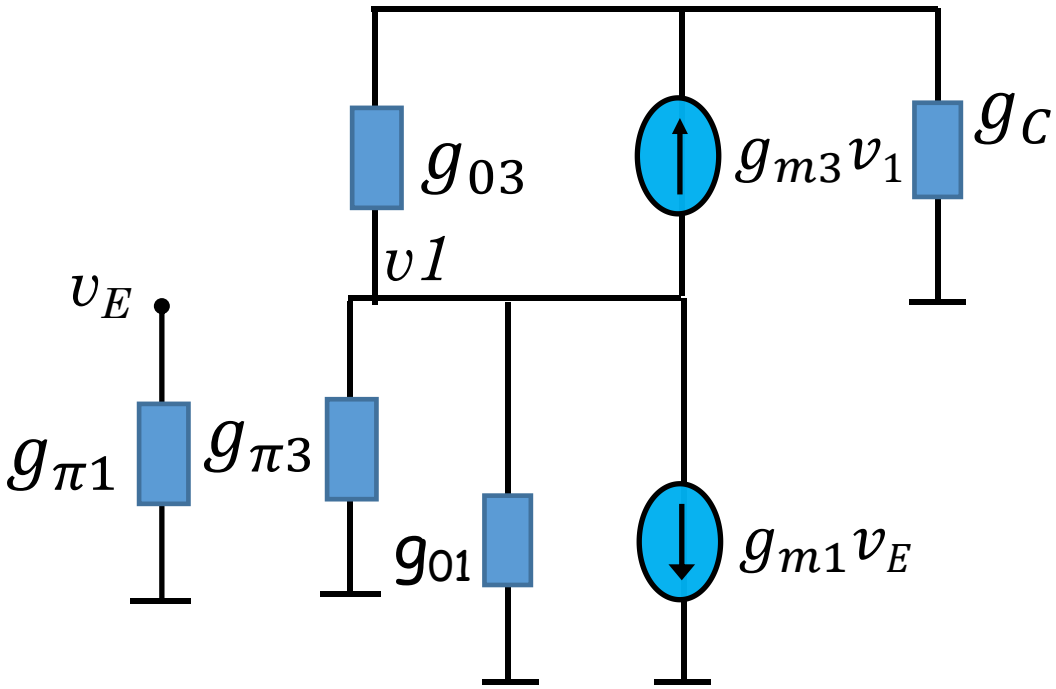
A_D = $-g_m$(impedancia vista no nó de saída)

efeito do cascode

$$impedancia\ de\ saída\ = \beta r_{03} // R_C$$

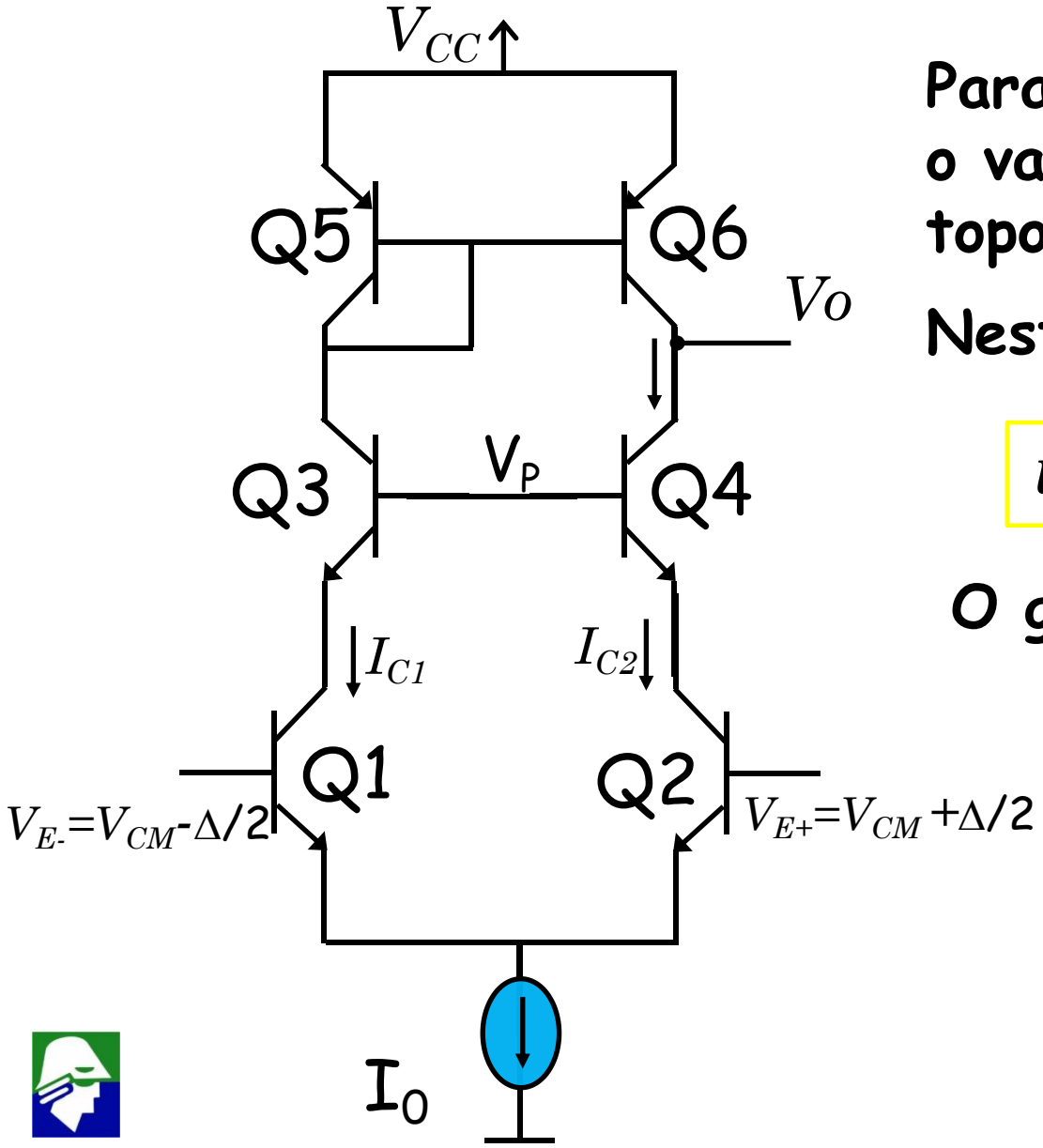


equivalente



$$A_D = \frac{v_{0+} - v_{0-}}{v_{E+} - v_{e-}} = - g_{m1}(\beta r_{03} // R_C)$$

Par-Diferencial: Cascode + Carga ativa



Para achar o ganho do circuito é so conhecer o valor da impedancia de saída. Vejamos uma topologia que une (Cascode + Carga Ativa).

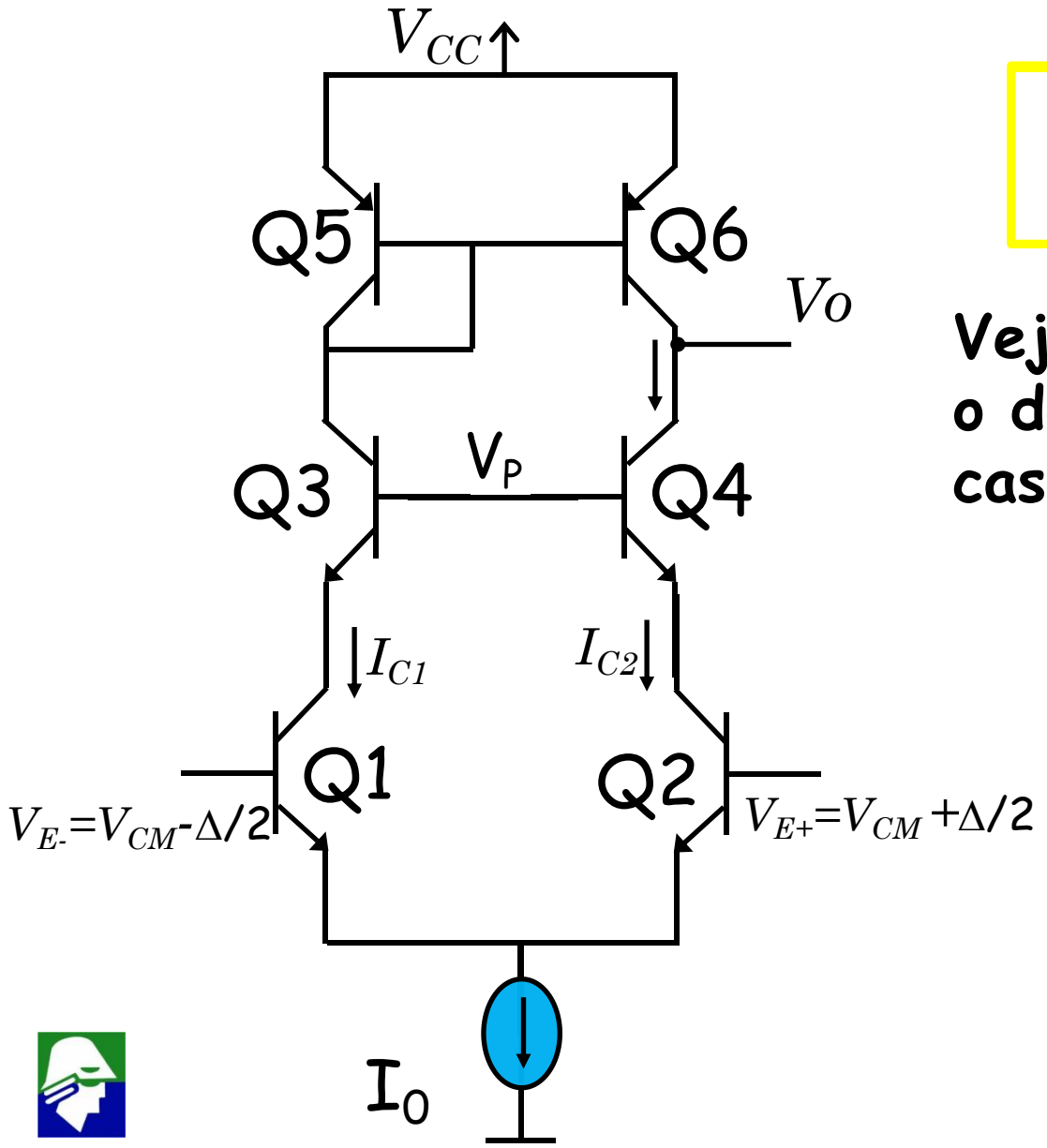
Neste caso a impedancia de saída será

$$impedancia\ de\ saída\ = \beta r_{03}//r_{06}$$

O ganho, por sua vez, será

$$A_D = \frac{v_0}{v_{E+} - v_{e-}} = -\ g_{m1}(\beta r_{03}//r_{06})$$

Par-Diferencial: Cascode + Carga ativa



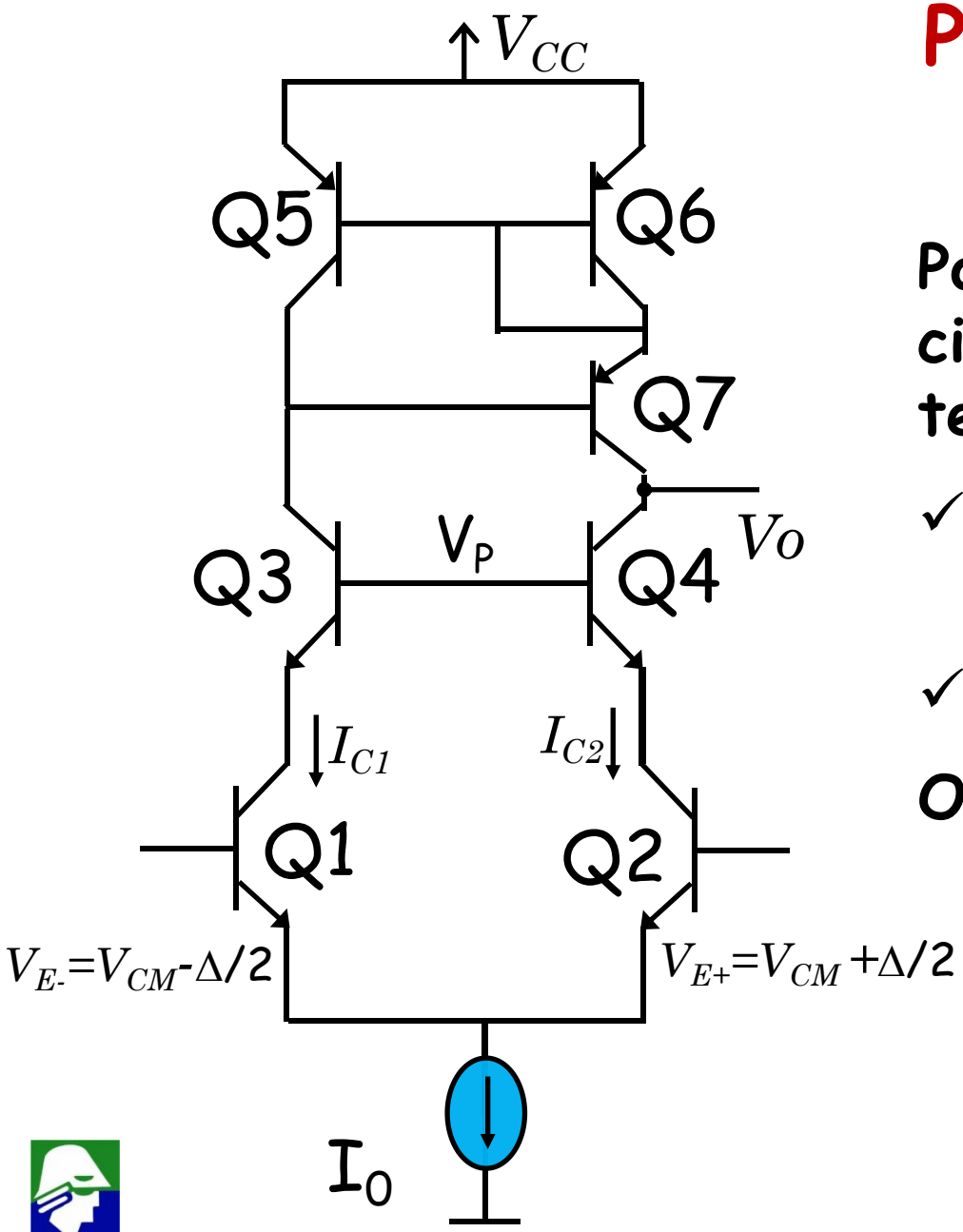
$$A_D = \frac{v_0}{v_{E+} - v_{e-}} = - g_{m1}(\beta r_{03} // r_{06})$$

Veja que quando comparamos este ganho com o do par diferencial com Carga Ativa, sem cascode, vemos que ele não cresce muito.

$$A_D = - g_{m1}(r_{02} // r_{04})$$

A razão para isso é que o impedancia da carga ativa, r_{06} é baixa e limita o ganho. Esta impedancia deve ser aumentada. Ja sabemos como fazer isso.

Par-Diferencial: Cascode + Carga ativa Wilson



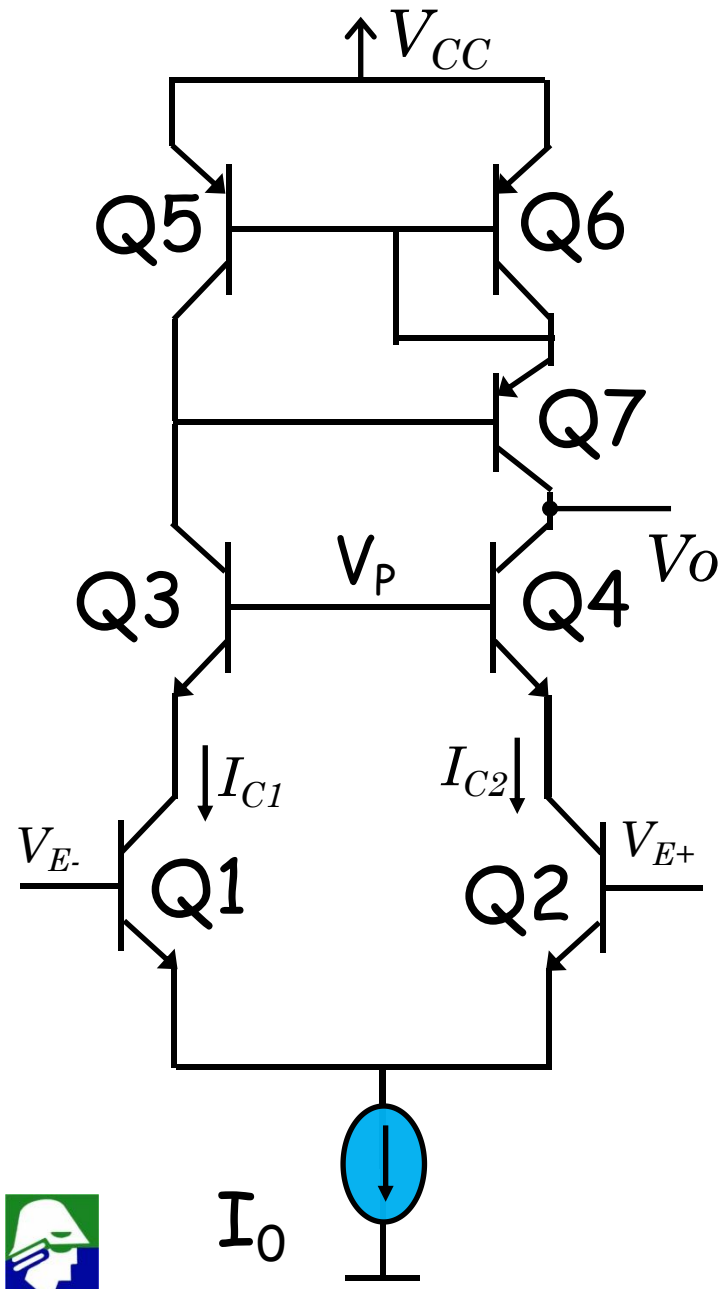
Podemos determinar o ganho diferencia do circuito estimando a impedancia de saída. Ela terá dois componentes em paralelo, sendo um

- ✓ devido aos transistores cascode Q3/Q4 e o pra diferencial (βr_{03})
- ✓ outro devido o espelho de Wilson ($r_{07}\beta/2$)

O ganho será

$$A_D = \frac{v_0}{v_{E+} - v_{e-}} = -\, g_{m1}(\beta r_{03} // (r_{07}\beta/2))$$

Par-Diferencial: Cascode + Carga Ativa Wilson

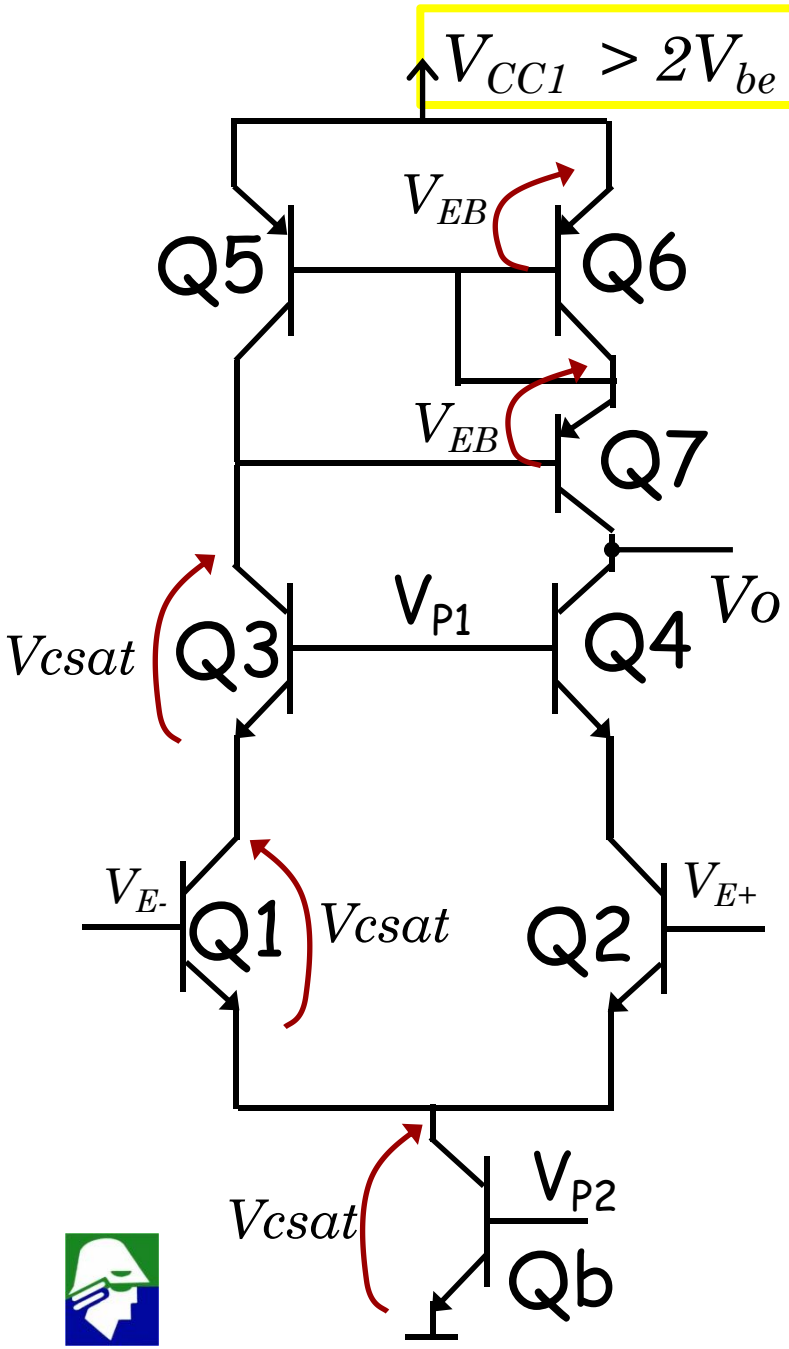


$$A_D = \frac{v_0}{v_{E+} - v_{e-}} = -\, g_{m1}(\beta r_{03} // (r_{07}\beta/2)) \approx -\, g_{m1}(\beta r_0/3)$$

Neste caso o ganho é aumentado por mais de β/2, quando comparado ao par diferencial com carga ativa sem cascode ou espelho de Wilson.

Qual é o preco a pagar poe essa grande melhora?

- ✓ aumento no numero de componentes (irrelevante, principalmente em um CI)
- ✓ aumento necessario de V_{CC} para permitir a operação do circuito

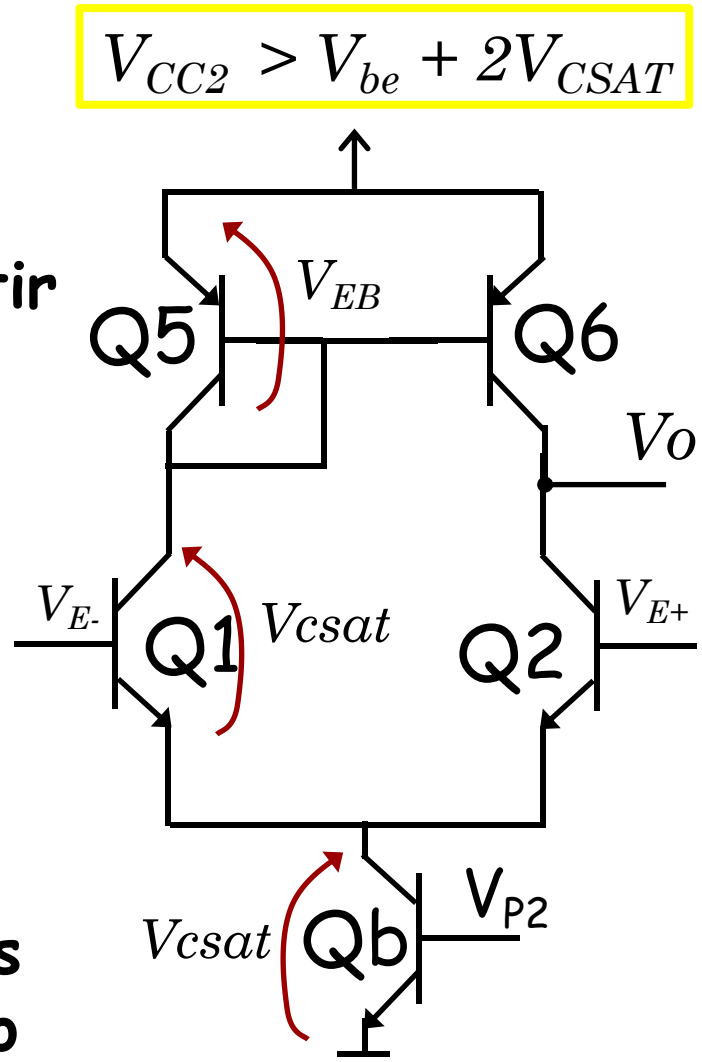


V_{CSAT} = tensão coletor/emissor para garantir saturação do bipolar

Considerando V_{eb}=0,7 V e V_{CSAT} = 0,2V, teremos:

- ✓ V_{CC1} = 2,0V
- ✓ V_{CC2} = 1,1V

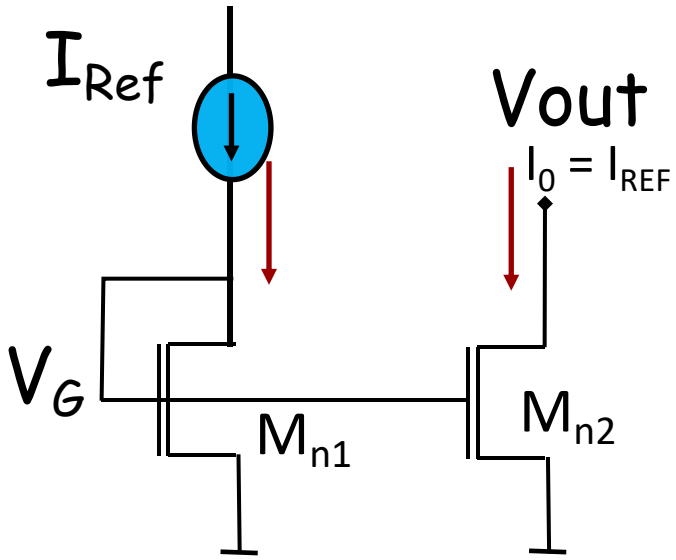
Como a potencia é proporcional a V_{CC}^2, teremos que o circuito mais completo consome quase quatro vezes mais potencia



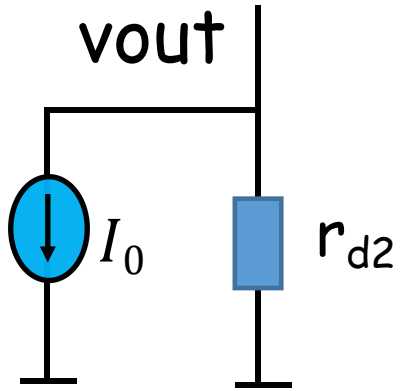
Espelho de corrente MOS

Espelho básico: Caso os dois transistores sejam iguais, a corrente na saída será diferente de I_{Ref} apenas devido a modulaão de canal

$$I_0 = I_{Ref}(1 + \frac{(Vout - V_G)}{V_A})$$



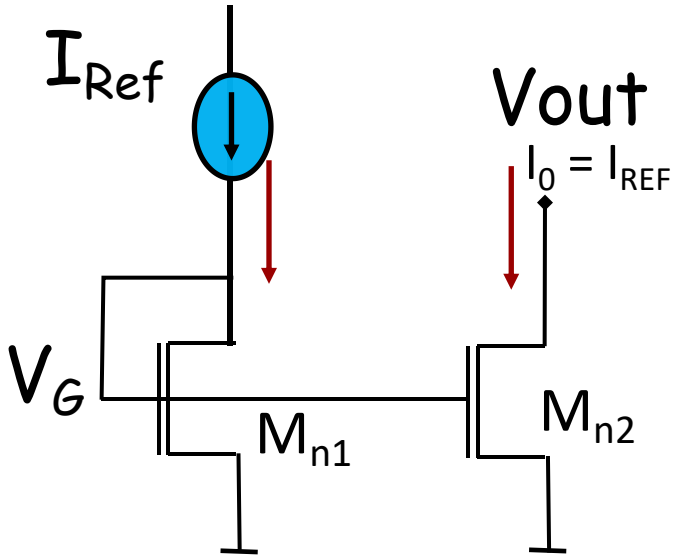
circuito equivalente ao espelho (visto em vo)

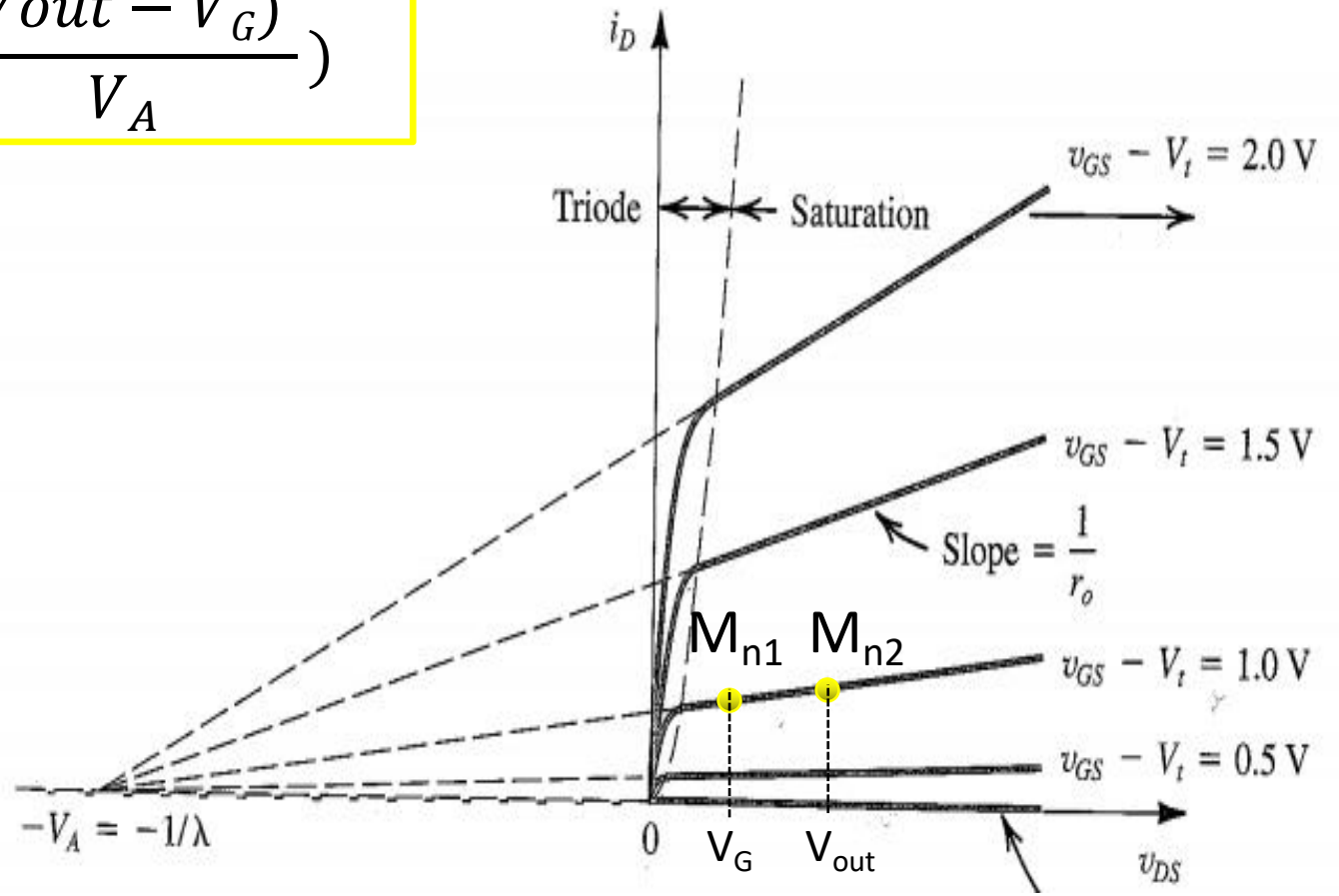


Espelho de corrente MOS

Espelho básico: Caso os dois transistores sejam iguais, a corrente na sada será diferente de I_{Ref} apenas devido a modulaão de canal

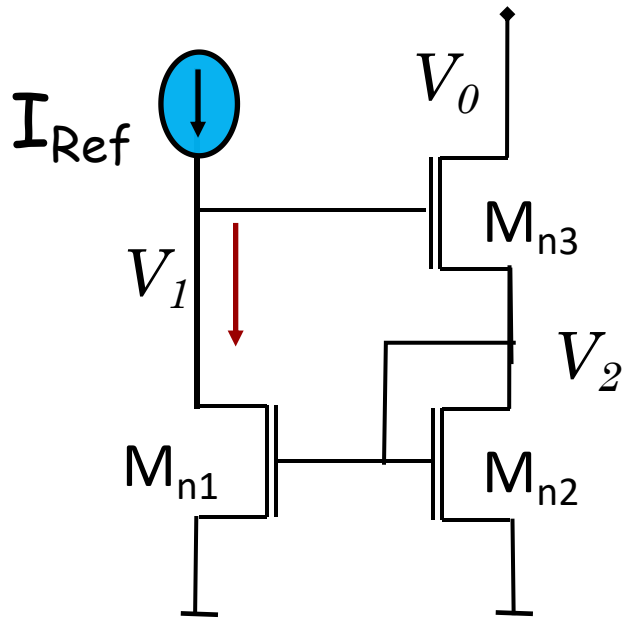
$$I_0 = I_{Ref}(1 + \frac{(Vout - V_G)}{V_A})$$



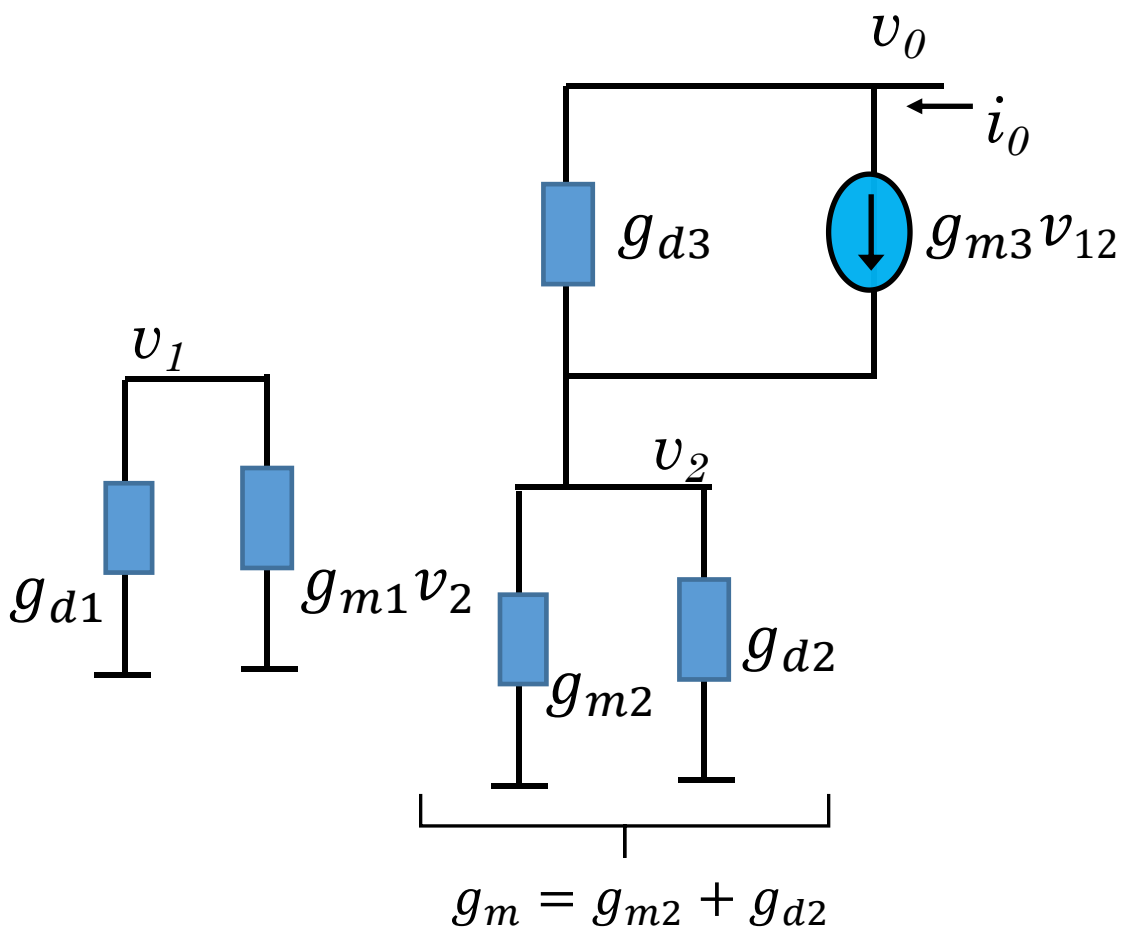


Espelho de corrente MOS

Espelho de Wilson: Da mesma forma que no caso bipolar, podemos reduzir o efeito da modulação de canal aplicando um transistor cascode à saída



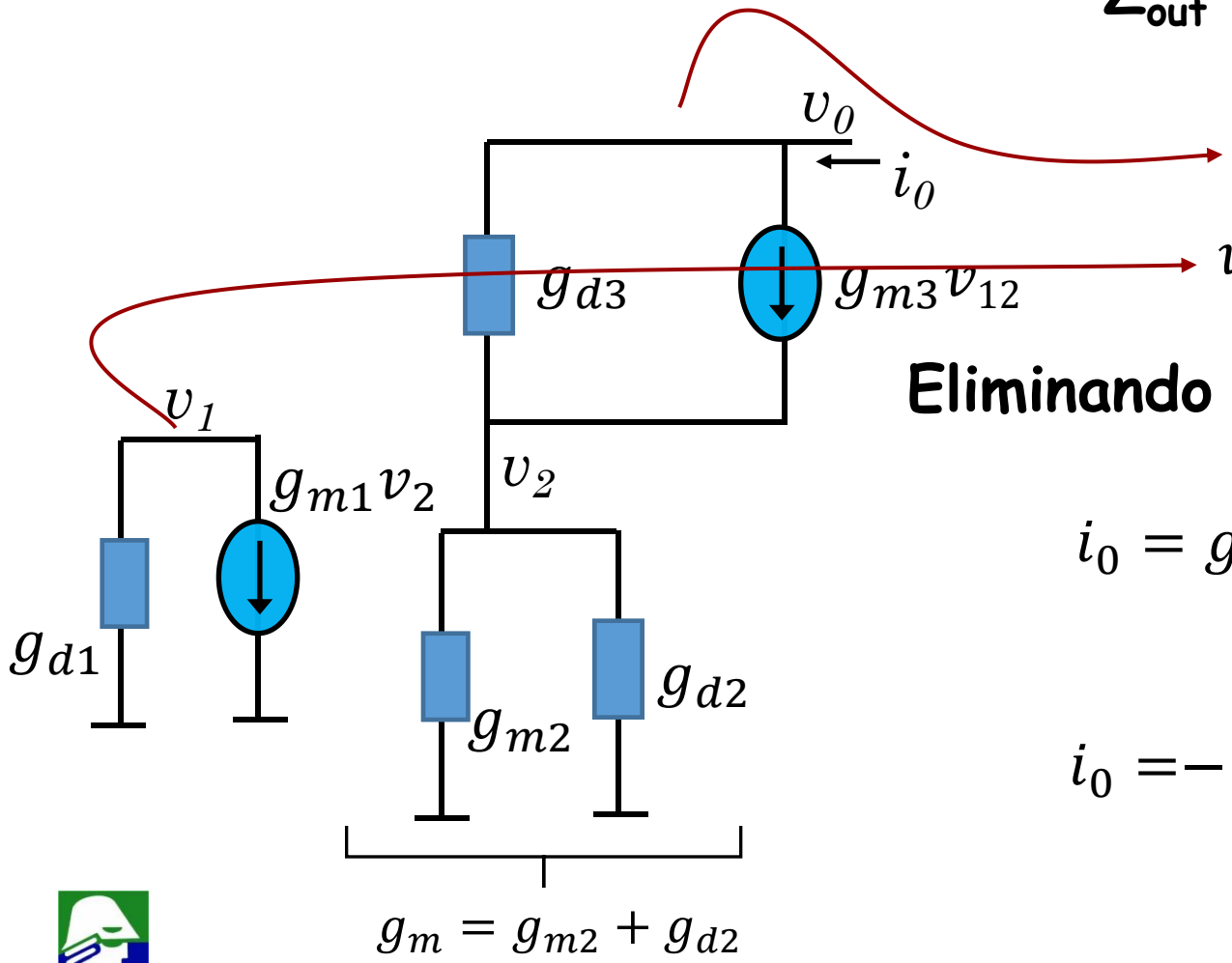
equivalente



Espelho de corrente MOS

Espelho de Wilson: Vamos calcular a impedancia de saída

$$Z_{out} = v_0/i_0$$



$$i_0 = g_{m3}(v1 - v2) + (v0 - v2)g_{d3}$$

$$v1 = -\, v2\,\frac{g_{m1}}{g_{d1}}$$

Eliminando v1 da equacao de correntes teremos

$$i_0 = g_{m3}(-v2\,\frac{g_{m1}}{g_{d1}} - v2) + (v0 - v2)g_{d3}$$

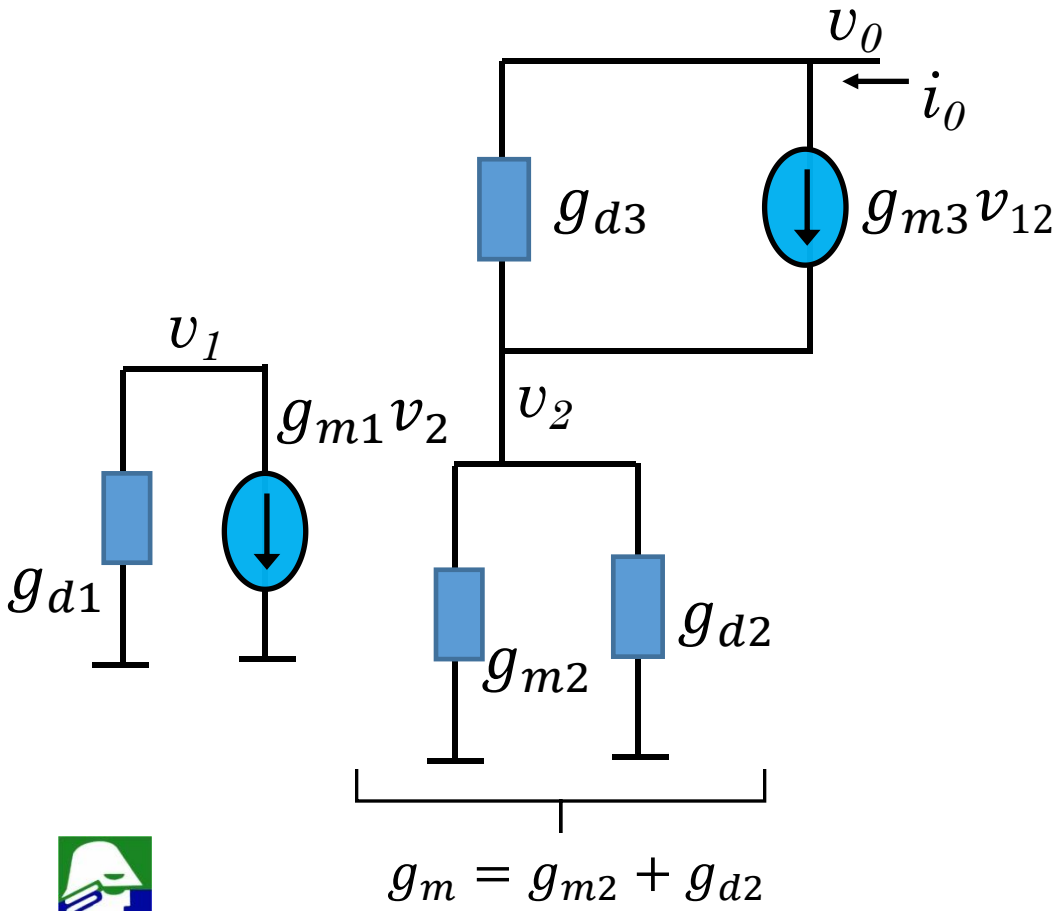
$$i_0 = -\, v2(g_{m3}\,\frac{g_{m1}}{g_{d1}} + g_{m1} + g_{d3}) + v0g_{d3}$$

Espelho de corrente MOS

$$i_0 = -v2\left(g_{m3}\frac{g_{m1}}{g_{d1}} + g_{m1} + g_{d3}\right) + v0\,g_{d3}$$

O valor de v2 é

$$v2 = i_0/g_m$$



Usando esta relação

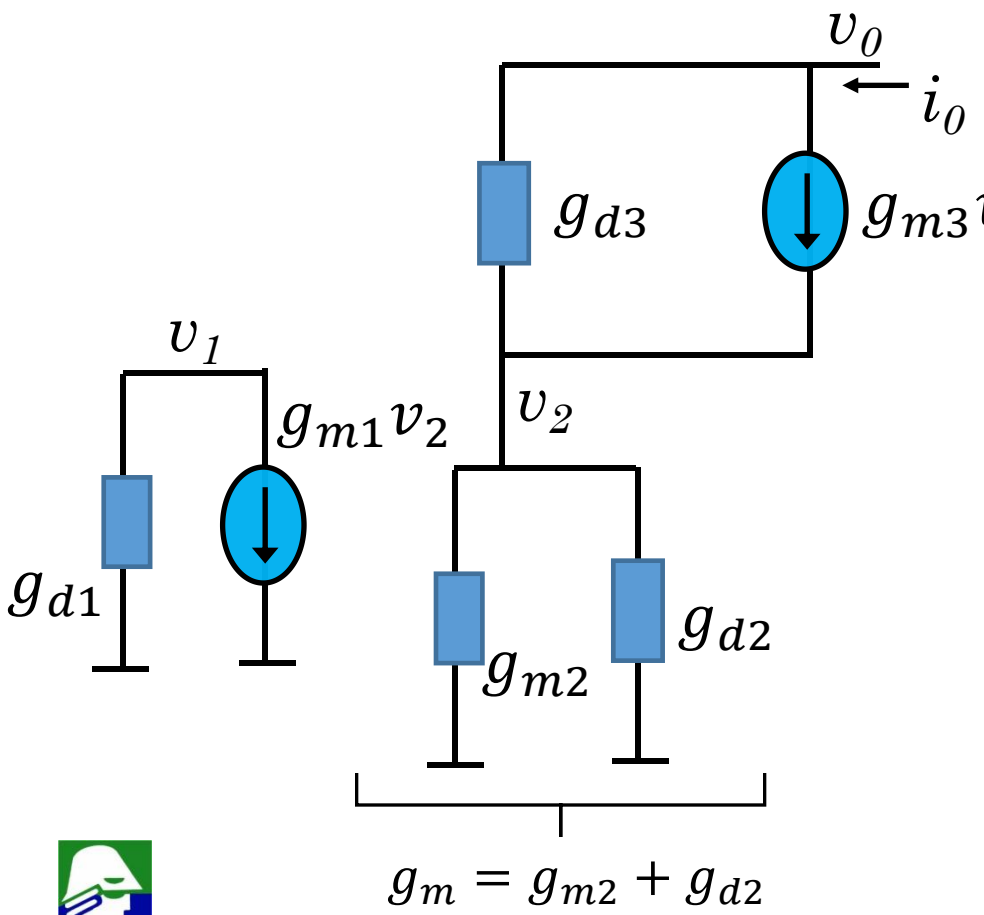
$$i_0 = -\frac{i_0}{g_m}\left(g_{m3}\frac{g_{m1}}{g_{d1}} + g_{m1} + g_{d3}\right) + v0\,g_{d3}$$

$$i_0\left(g_{m3}\frac{g_{m1}}{g_{d1}} + 1 + g_{d3} + g_m\right) = v0\,g_{d3}g_m$$

$$Z_{out} = \frac{v0}{i_0} = \frac{\left(g_{m3}\frac{g_{m1}}{g_{d1}} + g_{m1} + g_{d3} + g_m\right)}{g_{d3}g_m}$$

Espelho de corrente MOS

$$Z_{out} = \frac{v0}{i_0} = \frac{(g_{m3}\frac{g_{m1}}{g_{d1}} + g_{m1} + g_{d3} + g_m)}{g_{03}g_m}$$



Podemos fazer simplificações de praxi para chegarmos a um resultado mais satisfatório

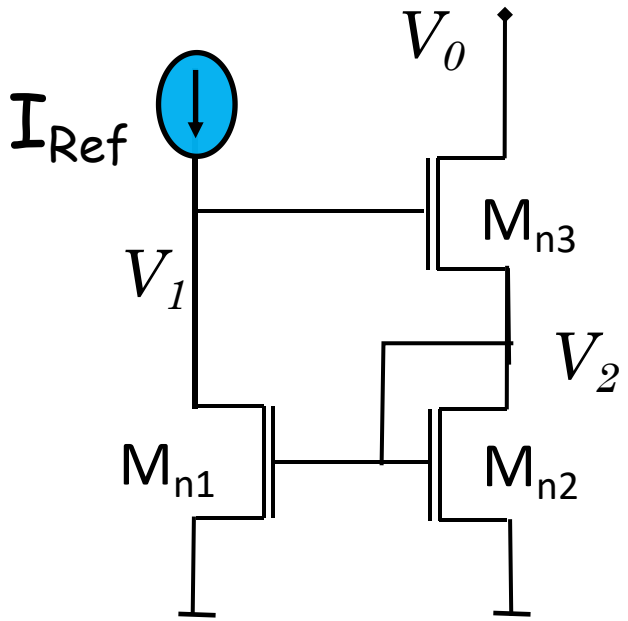
$$Z_{out} = \frac{(g_{m3}\frac{g_{m1}}{g_{d1}} + g_{m1} + g_{d3} + g_m)}{g_{03}g_m}$$

$$\approx \frac{(g_{m3}\frac{g_{m1}}{g_{d1}} + g_{m1} + g_{d3} + g_{m2})}{g_{d3}g_{m2}}$$

$$\approx \frac{(g_{m3}\frac{g_{m1}}{g_{d1}} + g_{m1} + g_{m2})}{g_{03}g_{m2}} \approx \frac{g_{m3}\frac{g_{m1}}{g_{d1}}}{g_{d3}g_{m2}} = \frac{g_{m3}}{g_{d3}}\frac{1}{g_{d1}}$$

Espelho de corrente MOS

A impedancia de saída será



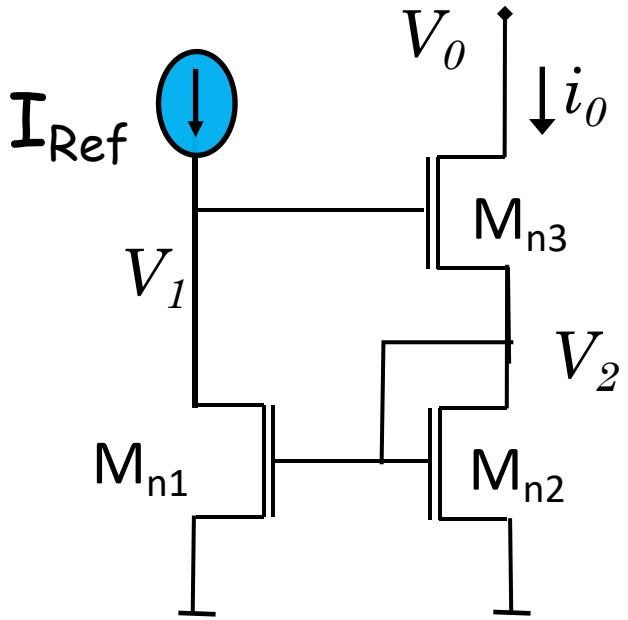
$$Z_{out} \approx \frac{g_{m3}}{g_{d3}} \frac{1}{g_{d1}} = \frac{g_{m3}}{g_{d3}} r_{d1}$$

A impedancia é aumentada por $\frac{g_{m3}}{g_{d3}}$, que é o ganho do transistor gate comum. Assim temos também um aumento da impedancia de saída considerável (abaixo de β).

Espelho de corrente MOS

Esta configuração de espelho de Wilson apresenta uma dificuldade:

A tensão de dreno de Mn1, V1, é um pouco diferente da tensão de dreno de Mn2



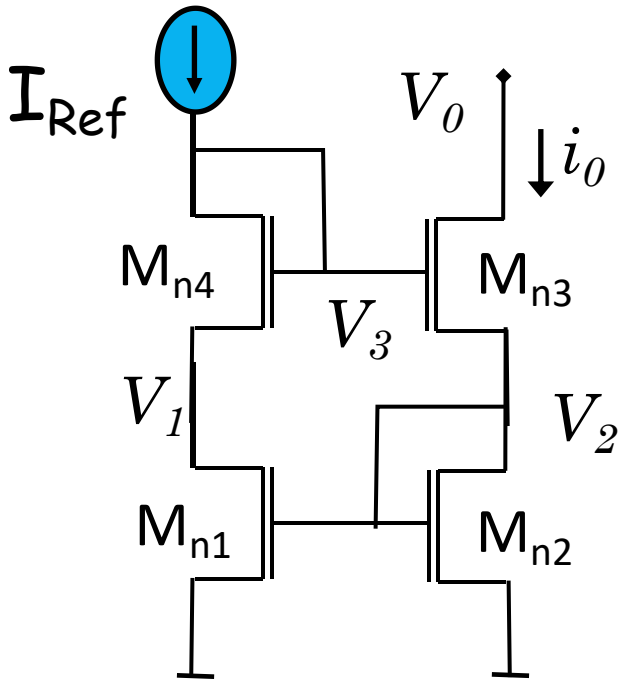
$$V1 = V_{GS2} + V_{GS3} = V2 + V_{GS3}$$

Como consequencia, a corrente de saída i_0 é um pouco diferente de I_{REF}. Uma topologia de espelho, espelho de Wilson modificado, é a solução para este esta dificuldade.

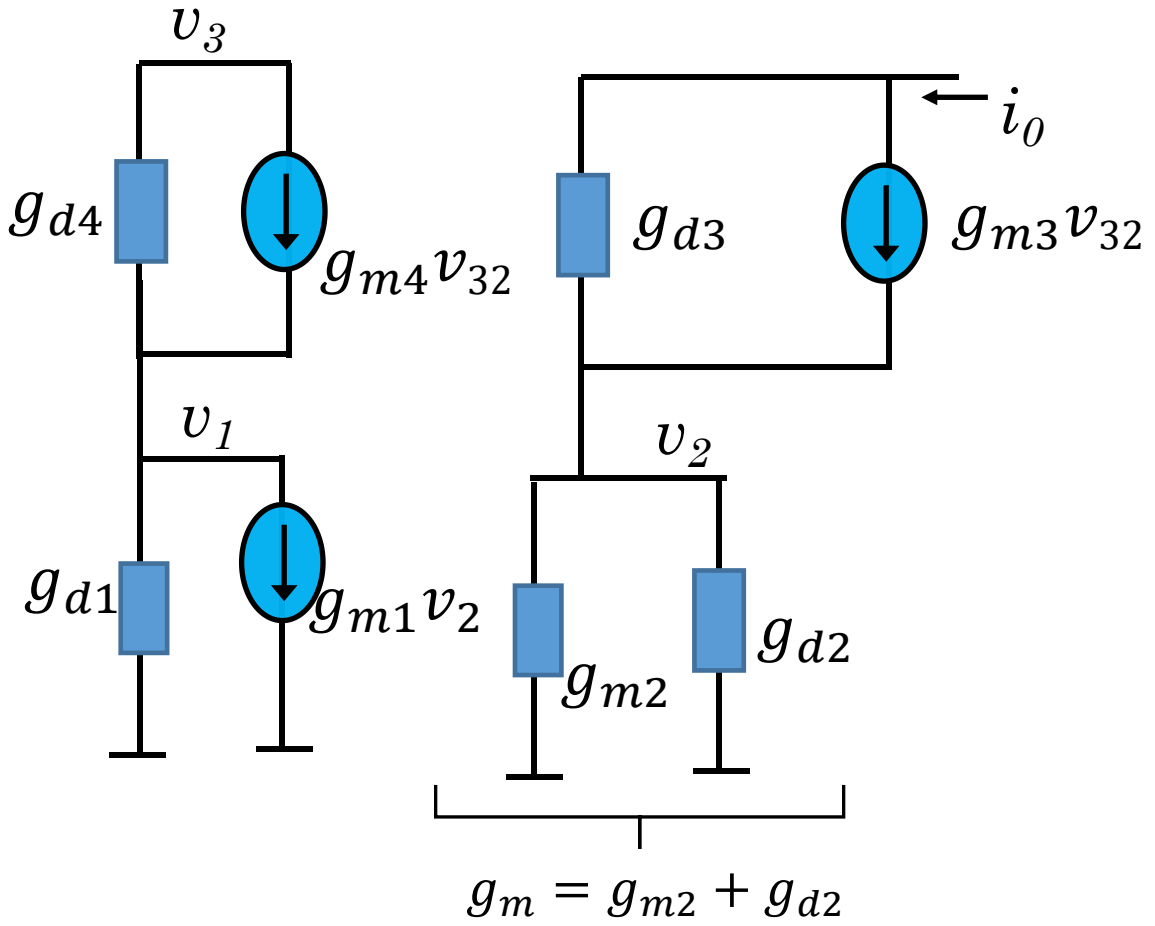
Espelho de corrente MOS

Espelho de Wilson Modificado

$$V1 = V_{GS2} + V_{GS3} - V_{GS4} = V_2 + V_{GS3} - V_{GS4} \approx V_2$$



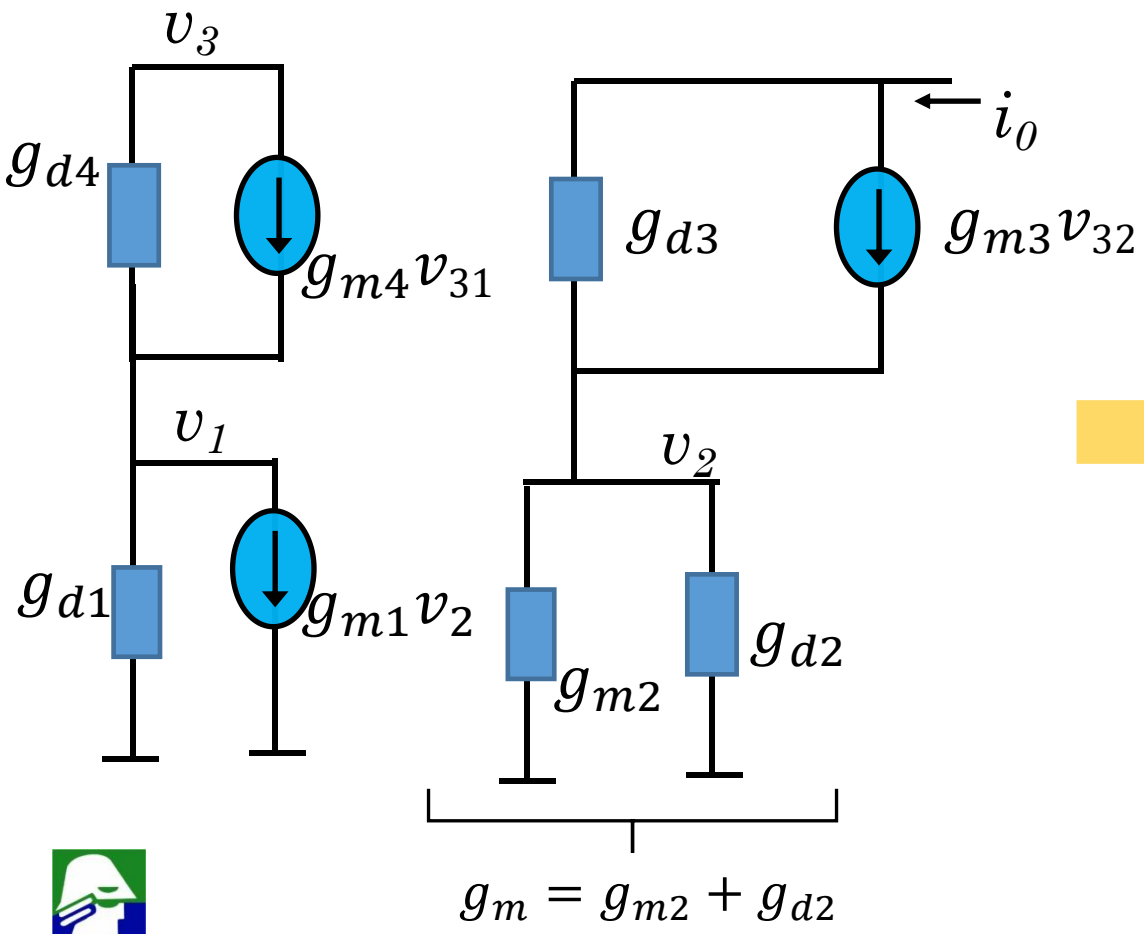
equivalente

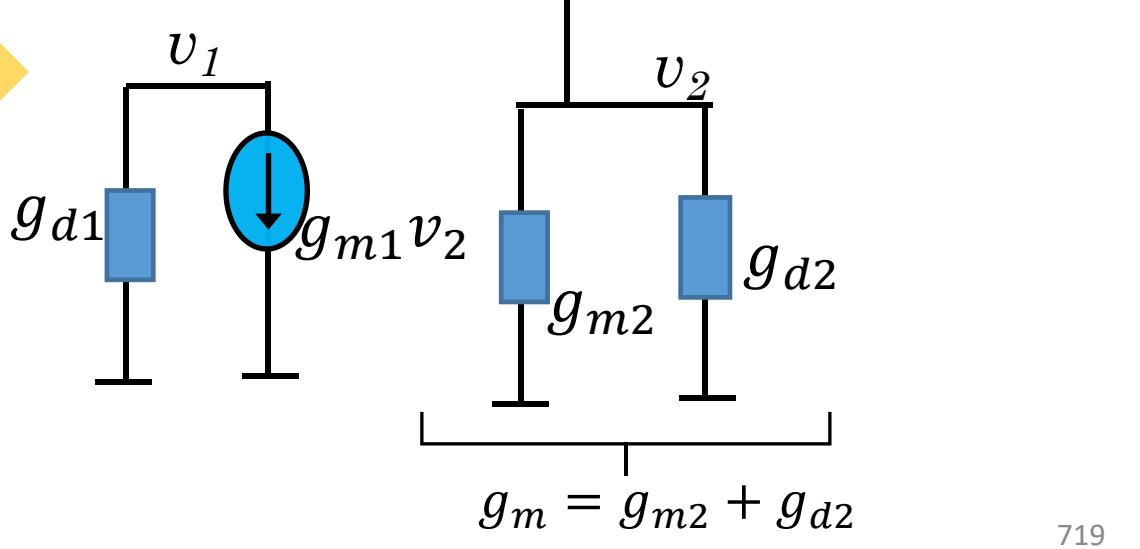


Espelho de corrente MOS

Espelho de Wilson Modificado: analise

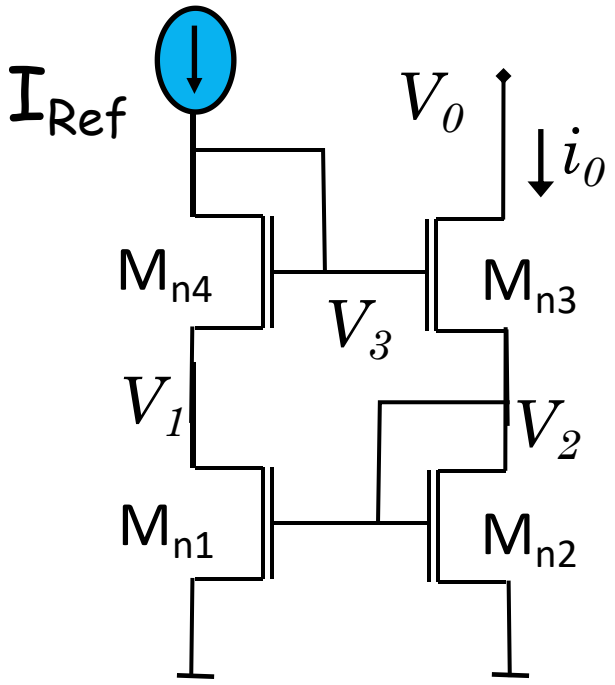
$$g_{m4}(v3 - v1) + (v3 - v1)g_{d4} = 0 \quad \Rightarrow \quad v3 = v1$$





Espelho de corrente MOS

Espelho de Wilson Modificado: o modelo de pequenos sinais, após simplificacoes, é igual ao da topologia espelho de Wilson. Assim



$$Z_{out} \approx \frac{g_{m3}}{g_{d3}} \frac{1}{g_{d1}} = \frac{g_{m3}}{g_{d3}} r_{d1}$$

As tensões

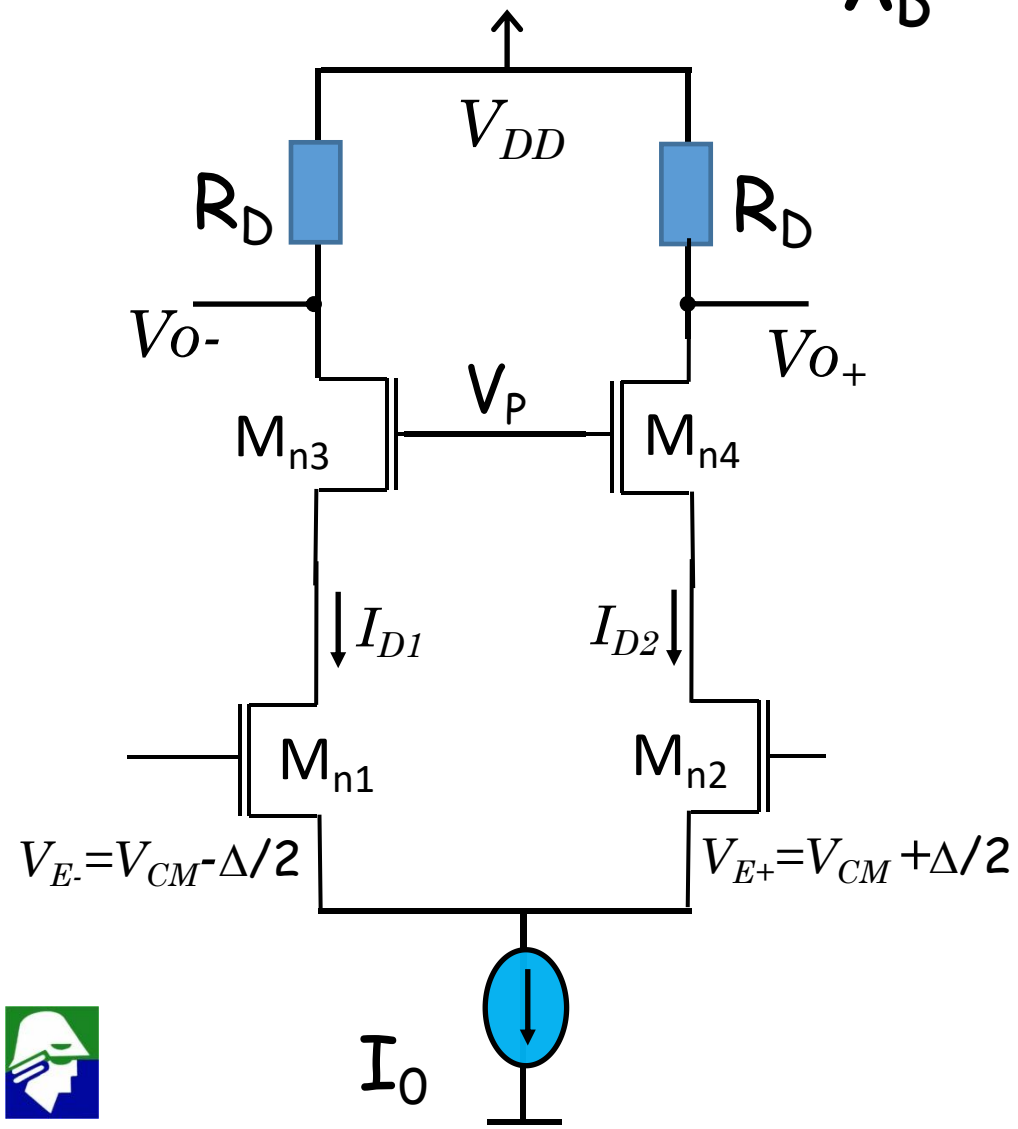
$$V1 = V_{GS2} + V_{GS3} - V_{GS44} \approx V_2$$

são próximas nesta topologia. Assim i_0 esta mais próxima de I_{Ref}

Par-Diferencial MOS com Cascode

A_D = $-g_m$(impedancia vista no nó de saída)

(M_{n1}=M_{n2}, M_{n3}=M_{n4})

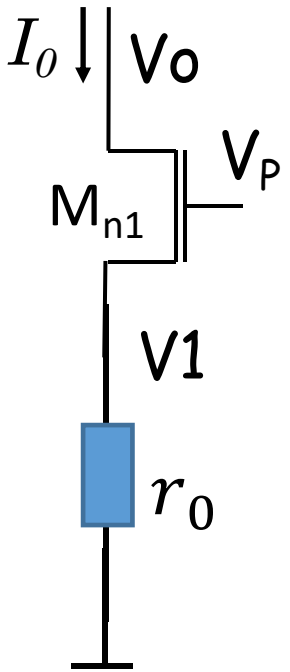


Devemos determinar a impedancia vista do dreno de Mn4.

Vamos, inicialmente, analisar uma situação geral, onde temos um resistor e um transistor com gate comum em série (como feito no bipolar)

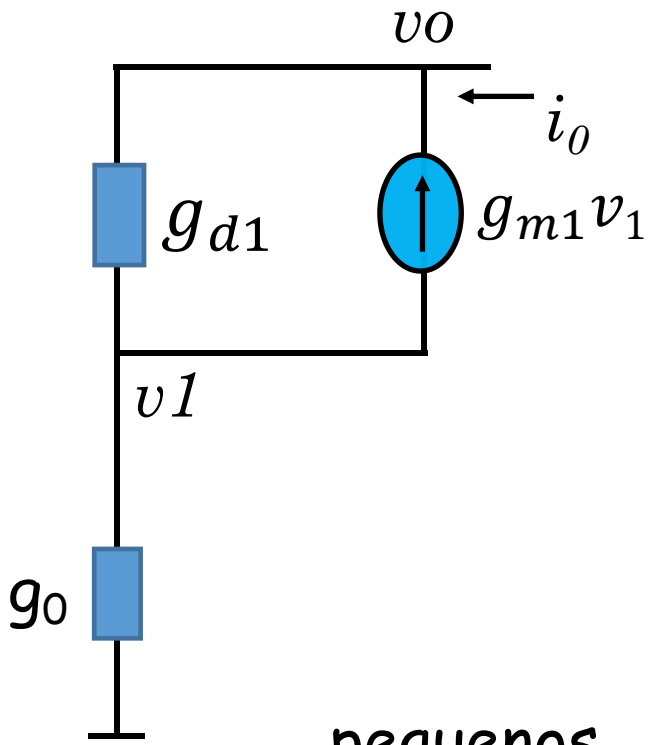
Transistor Cascode

Calculemos a impedancia de saida de um resistor seguido de um transistor cascode (V_P é const.)



resistor + cascode

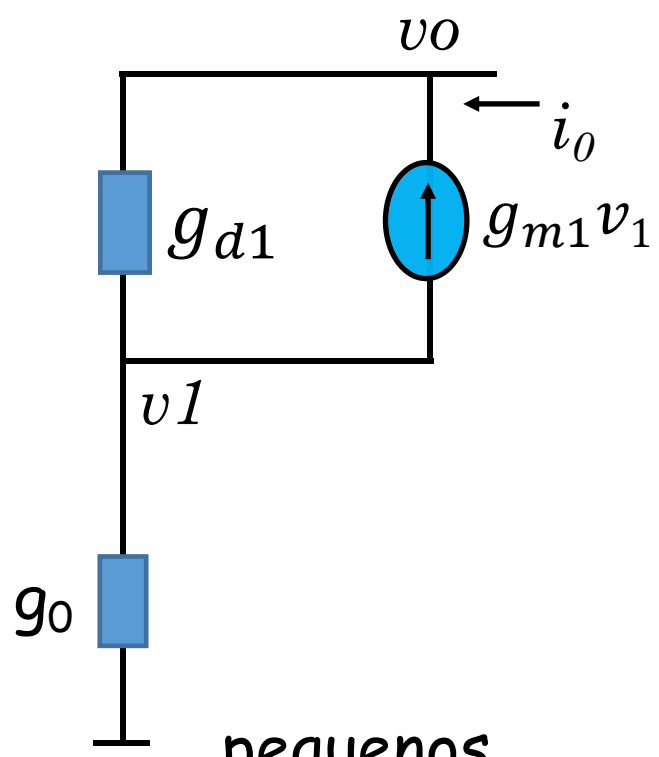
equivalente



pequenos sinais

Transistor Cascode

Calculemos a impedancia de saida de um resistor seguido de um transistor cascode (V_P é const.)



$$-g_{m1}(v1) + (vo - v1)g_{d1} = i_0$$

$$v1 = i_0/g_0$$

Unindo as duas expressoes

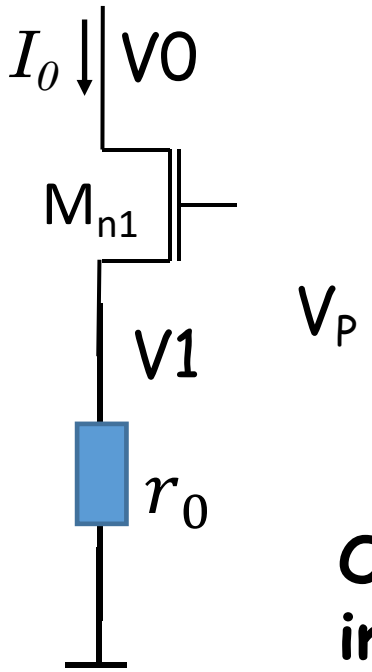
$$g_{m1}(-i_0/g_0) + (vo - i_0/g_0)g_{d1} = i_0$$

$$vo = i_0\left(\frac{g_0 + g_{m1} + g_{d1}}{g_{d1}g_0}\right)$$

$$\frac{vo}{i_0} = \left(\frac{g_0 + g_{m1} + g_{d1}}{g_{d1}g_0}\right) \approx \left(\frac{g_0 + g_{m1}}{g_{d1}g_0}\right)$$

Transistor Cascode

$$\frac{vo}{i_0} \approx \left(\frac{g_0 + g_{m1}}{g_{d1} g_0}\right) = \frac{g_0 + g_{m1}}{g_{d1}} r_0 > \frac{g_{m1}}{g_{d1}} r_0$$



V_P

Para a situação onde g_{m1} >> g_0 teremos

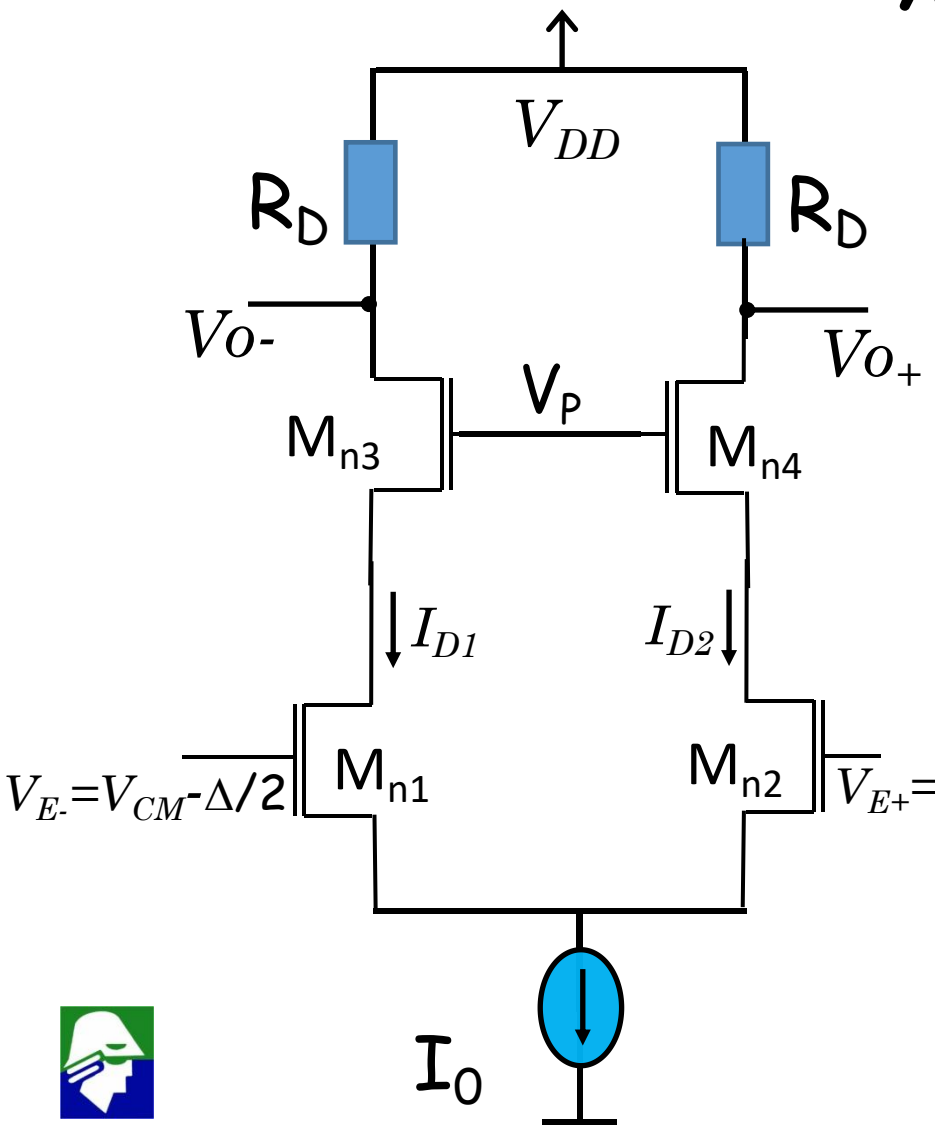
$$\frac{vo}{i_0} \approx \left(\frac{g_{m1}}{g_{d1} g_0}\right) = \frac{g_{m1}}{g_{d1}} r_0$$

O que mostra que o transistor cascode MOS aumenta a impedancia em

$$\frac{g_{m1}}{g_{d1}}$$

ou mais. Este valor não é, usualmente, tão grande como o fator β do bipolar

Par-Diferencial MOS com Cascode



A_D = $-g_m$(impedancia vista no nó de saída)

(M_{n1}=M_{n2}, M_{n3}=M_{n4})

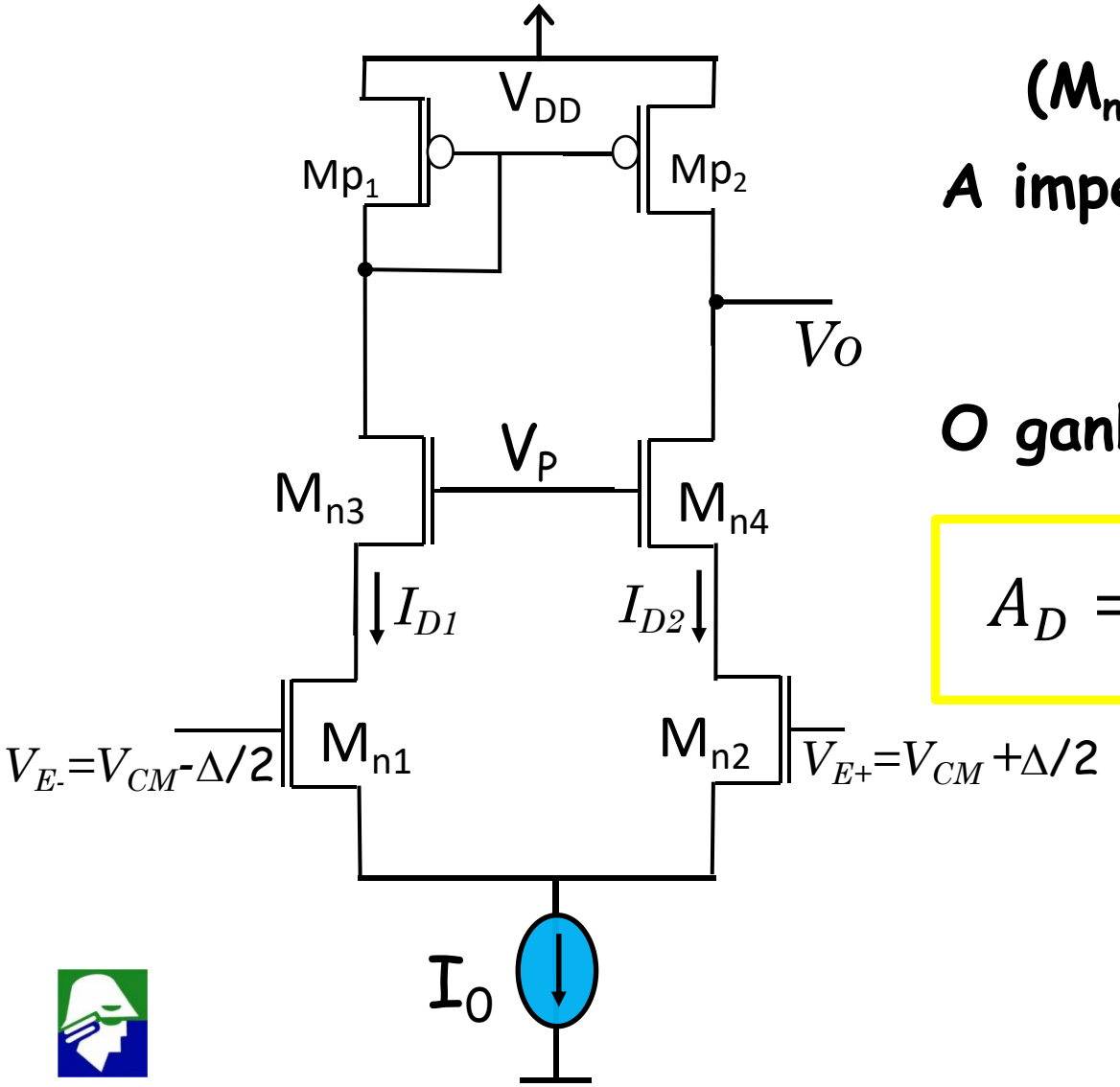
A impedancia na saída deste circuito será:

$$R_D//(\frac{g_{02}+g_{m4}}{g_{d4}}r_{d2}) \approx R_D//(\frac{g_{m4}}{g_{d4}}r_{d2})$$

O ganho diferencial será então

$$A_D = \frac{v_{0+}-v_{0-}}{v_{E+}-v_{e-}} = -\,g_{m1}(R_D//(\frac{g_{m4}}{g_{d4}}r_{d1}))$$

Par-Diferencial MOS com Cascode e Carga Ativa



A_D = $-g_m$(impedancia vista no nó de saída)

(M_{n1}=M_{n2}, M_{n3}=M_{n4}, M_{p1}=M_{p2})

A impedancia na saída deste circuito será:

$$r_{dp2}//(\frac{g_{m4}}{g_{d4}}r_{d2})$$

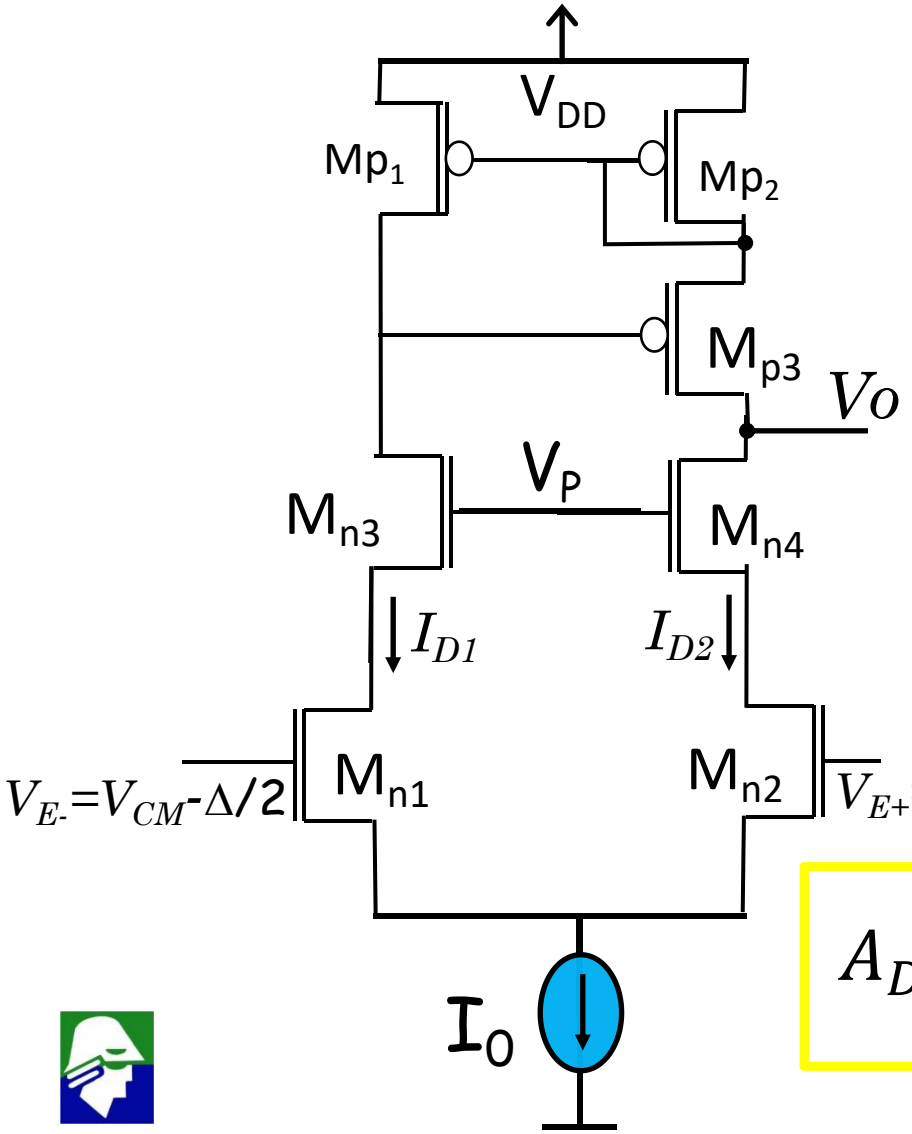
O ganho diferencial será então

$$A_D = \frac{v_0}{v_{E+} - v_{e-}} = - g_{m1}(r_{dp2}//(\frac{g_{m4}}{g_{d4}}r_{d1}))$$

Par-Diferencial MOS com Cascode e Carga Ativa Wilson

A_D = $-g_m$(impedancia vista no nó de saída)

($M_{n1}=M_{n2}$, $M_{n3}=M_{n4}$, $M_{p1}=M_{p2}$)



A impedancia na saída deste circuito será:

$$(r_{dp2}\frac{g_{mp3}}{g_{dp3}})//(\frac{g_{m4}}{g_{d4}}r_{d2})$$

O ganho diferencial será então

$$A_D=\frac{v_0}{v_{E+}-v_{e-}}=-g_{m1}((r_{dp2}\frac{g_{mp3}}{g_{dp3}})//(\frac{g_{m4}}{g_{d4}}r_{d1}))$$

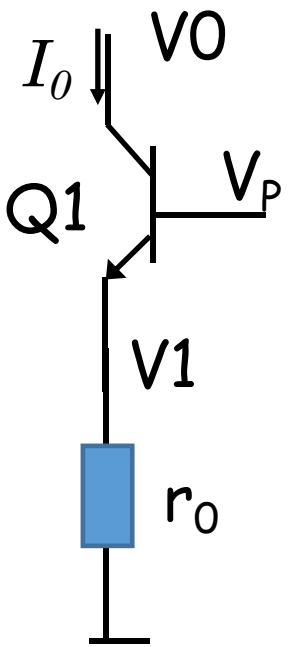
Aplicação de Dois Transistores Cascode

Vimos que um transistor cascode aumenta a impedancia por β, para o bipolar, ou $\frac{g_m}{g_d}$, para o MOS. Assim poderiamos pensar em usar dois transistores cascode para aumentar mais ainda o ganho (isso se tivermos uma tensão de alimentação suficientemente grande).

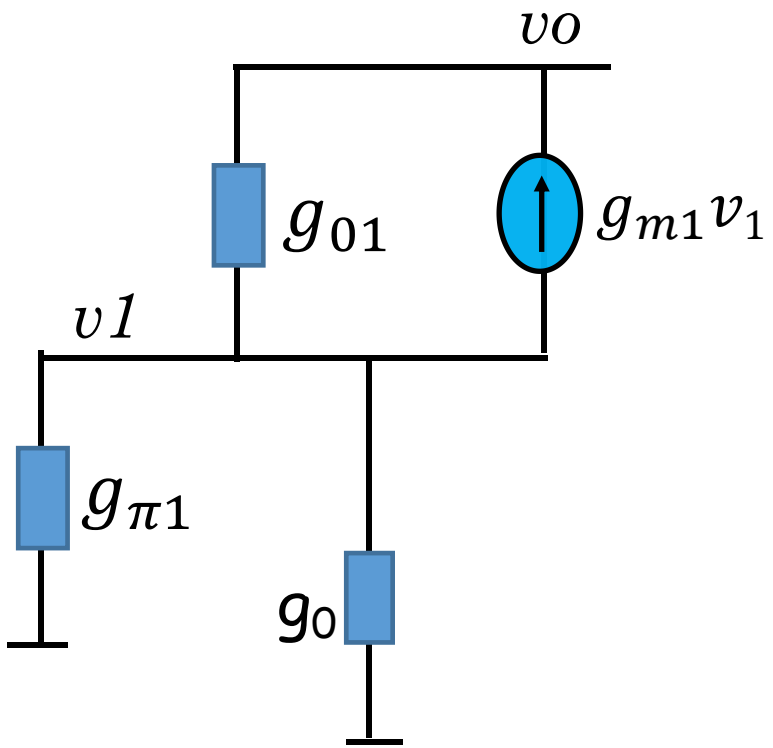
Essa solução não funcionará para os transistores bipolares. Para um transistor bipolar podemos ver o efeito do cascode em serie com um resistor

Aplicação de Dois Transistores Cascode

Consideremos $g_0 << g_{m1}$



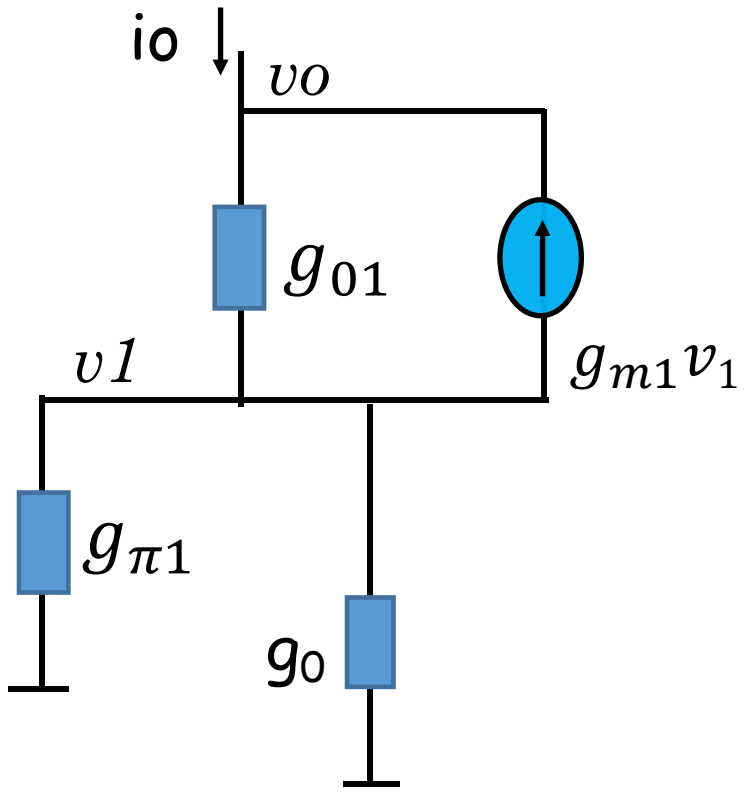
equivalente



resistor + cascode

pequenos sinais

Aplicação de dois transistores cascode



pequenos sinais

$$v1g_{\pi 1} + v1g_0 + v1g_{m1} + (v1 - vo)g_{01} = 0$$

$$v1(g_{\pi 1} + g_0 + g_{m1} + g_{01}) = v0g_{01}$$

$$v1 = vo\frac{g_{01}}{(g_{\pi 1} + g_0 + g_{m1} + g_{01})}$$

$$io = v1g_{\pi 1} + v1g_0 = v1(g_{\pi 1} + g_0)$$

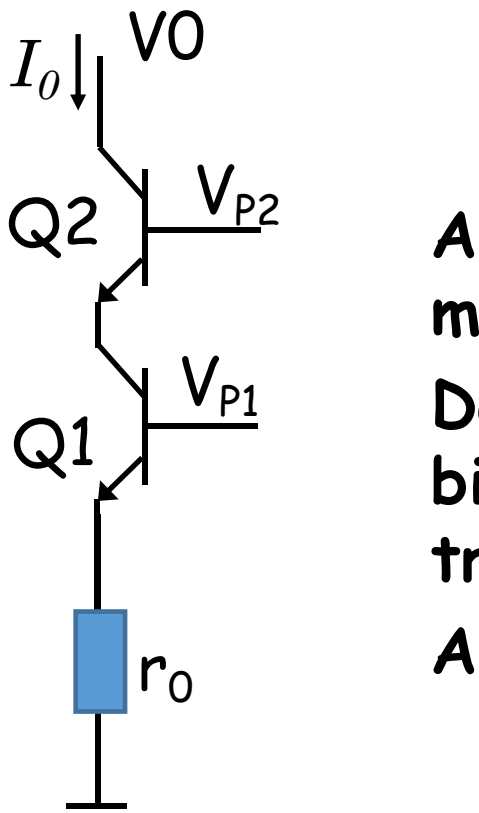
$$= vo\frac{g_{01}}{(g_{\pi 1} + g_0 + g_{m1} + g_{01})}(g_{\pi 1} + g_0)$$

$$\frac{vo}{io} = \frac{(g_{\pi 1} + g_0 + g_{m1} + g_{01})}{g_{01}(g_{\pi 1} + g_0)} \approx \frac{(g_{\pi 1} + 1)}{g_{01} \cdot g_{\pi 1}} = (\beta + 1)r_{01}$$

Aplicação de dois transistores cascode

Consideremos $g_0 << g_{m1}$

$$impedancia = \frac{vo}{io} \approx (\beta + 1) r_{02}$$



resistor + 2cascodes

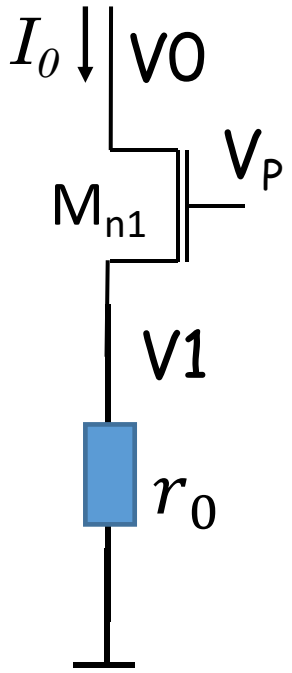
A impedancia na saída deste circuito não depende de ro, mas apenas de ro_1.

Desta forma, se colocarmos dois transistores cascode bipolar, a impedancia não sera melhor do que a de um transistor cascode.

A presenca de r_π causa esse efeito.

Aplicação de dois transistores cascode

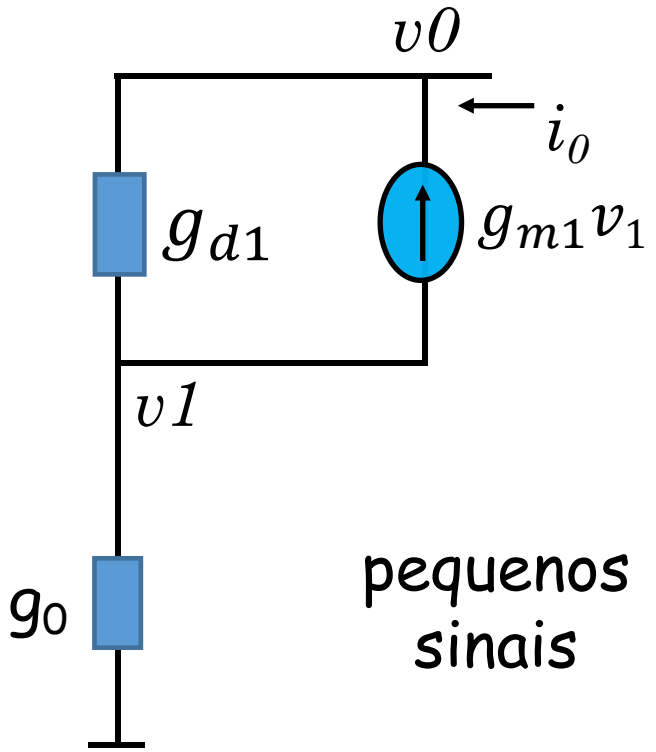
Com transistor MOS isso é diferente. A impedancia dependerá de ro



resistor + cascode

equivalente

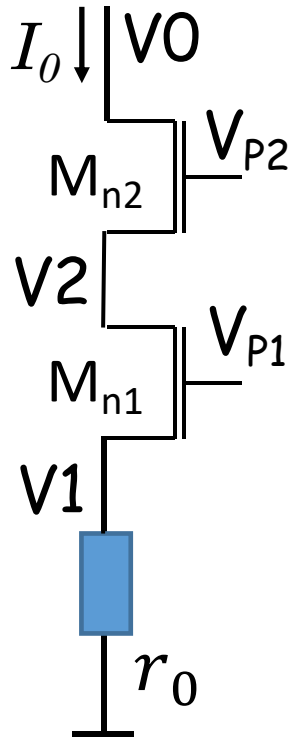
$$\frac{vo}{i_0} \approx \frac{g_{m1}}{g_{d1}} r_0$$



pequenos sinais

Aplicação de dois transistores cascode

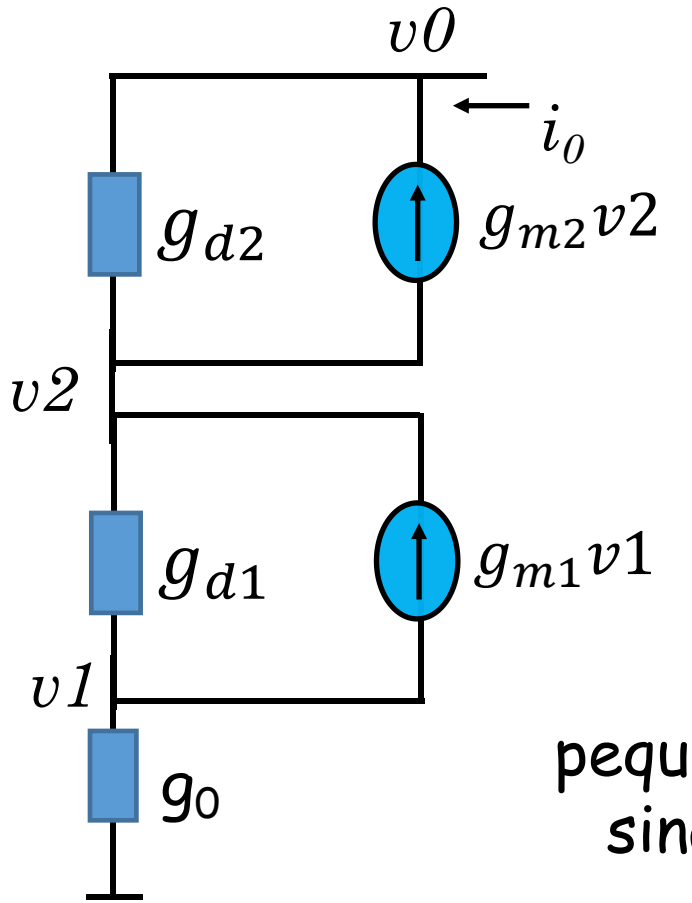
Dois transistores MOS cascode



resistor + 2cascodes

equivalente

$$\frac{vo}{i_0} \approx \frac{g_{m1}}{g_{d1}} \frac{g_{m2}}{g_{d2}} r_0$$

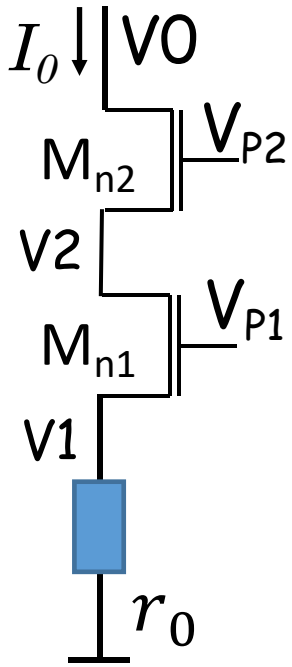


pequenos sinais

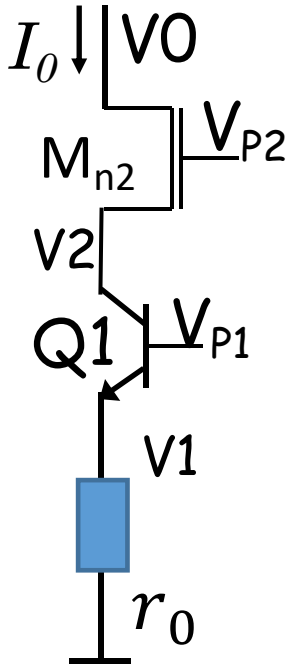
Aplicação de transistores cascode

Assim podemos concluir que

- ✓ **quando se aplica um transitor cascode, o bipolar é mais vantajoso, pois como $\beta >> \frac{g_m}{g_d}$ resultará em maior impedancia com bipolar**
- ✓ **se pudermos aplicar mais de um cascode, deve-se usar MOS**



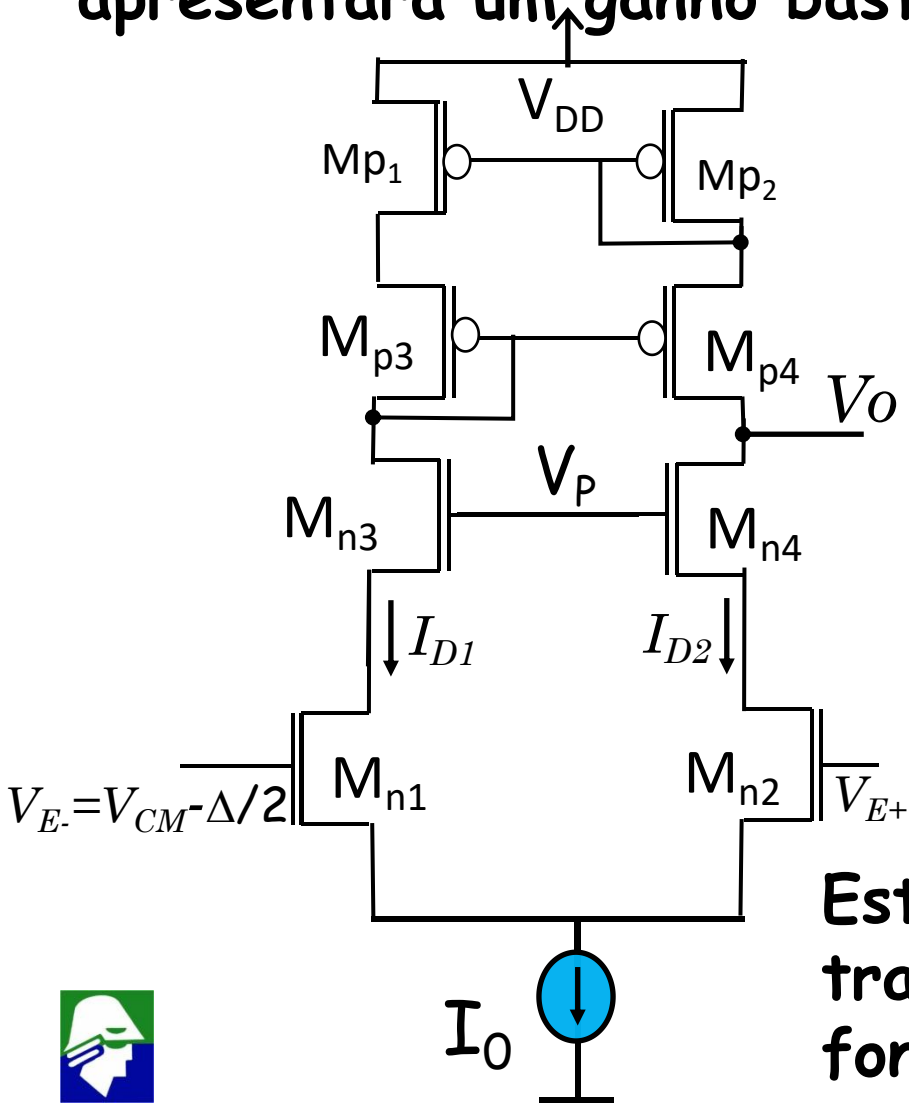
$$\frac{vo}{i_0} \approx \frac{g_{m1}}{g_{d1}} \frac{g_{m2}}{g_{d2}} r_0$$



$$\frac{vo}{i_0} \approx \frac{g_{m2}}{g_{d2}} \beta r_0$$

Transistor Cascode

Um par diferencial com cascode e carga ativa com Wilson modificado apresentara um ganho bastante elevado. Praticamente serve como AmpOp



$(M_{n1}=M_{n2},\ M_{n3}=M_{n4},\ M_{p1}=M_{p2},\ M_{p1}=M_{p2})$

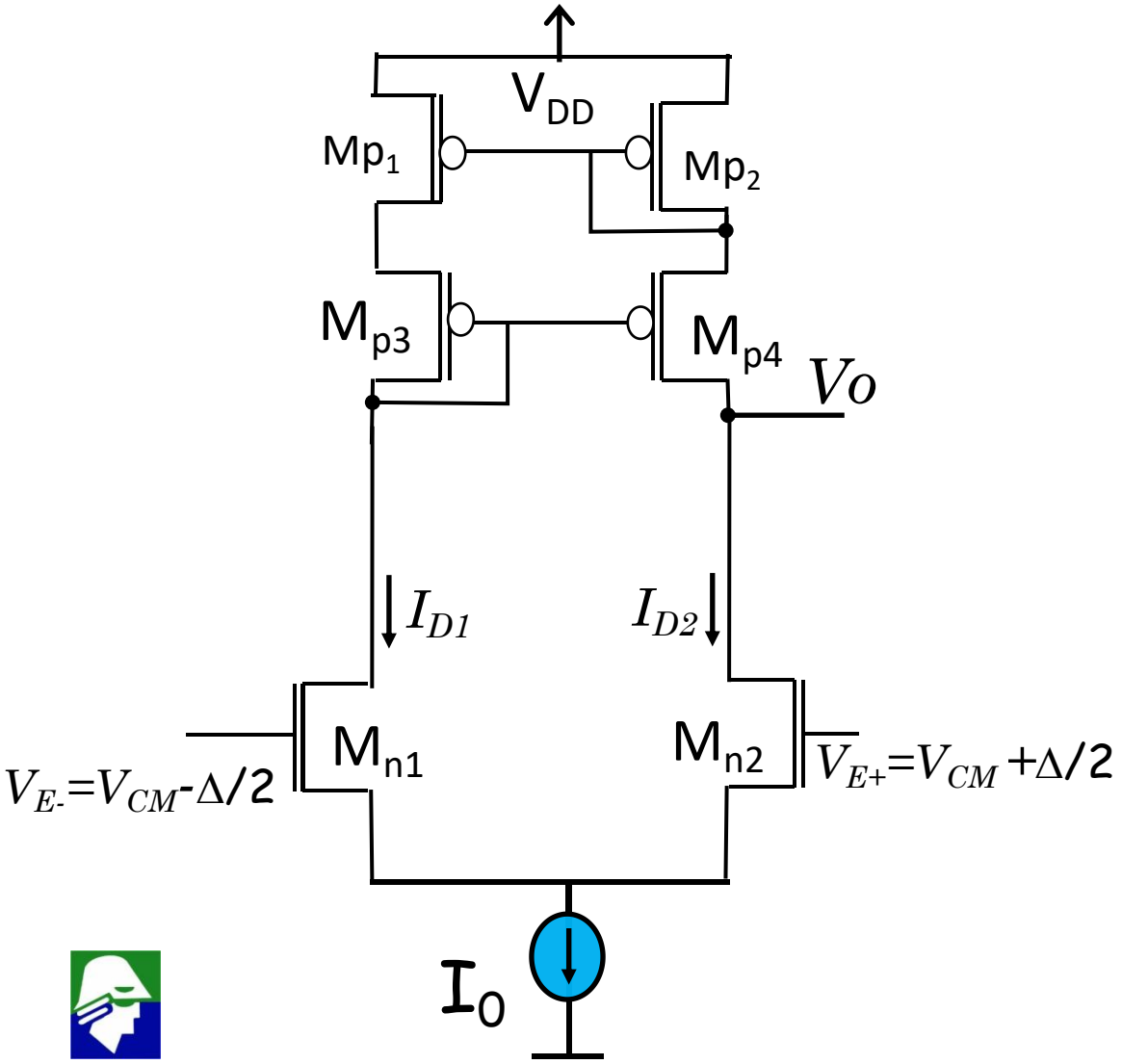
O ganho diferencial é

$$A_D = \frac{v_0}{v_{E+} - v_{e-}} = -\, g_{m1}\left(\left(r_{dp2}\frac{g_{mp4}}{g_{dp4}}\right)//\left(\frac{g_{m4}}{g_{d4}}r_{d1}\right)\right)$$

Esta topologia é dificil de aplicar dado o número de transistores em série (cinco se considerarmos a fonte de corrente)

Transistor Cascode

Exemplo: qual o ganho diferencial do circuito p



($M_{n1}=M_{n2}$, $M_{n3}=M_{n4}$, $M_{p1}=M_{p2}$, $M_{p1}=M_{p2}$)

$$A_D = -\, g_{m1}\left(r_{dn2} // \left(\frac{g_{mp4}}{g_{dp4}} r_{dp2}\right)\right)$$

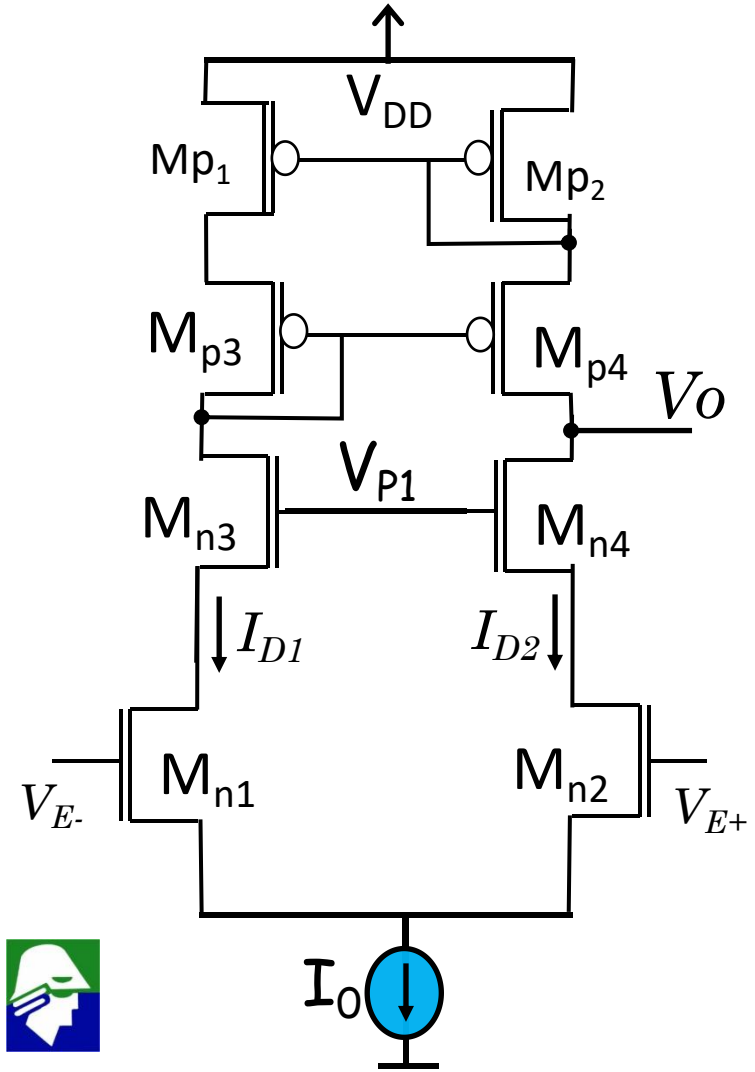
$$A_D = -\, g_{m1}\left(r_{dn2} // r_{dp4}\right)$$

$$A_D = -\, g_{m1}\left(r_{dn2} // r_{dp2}\right)$$

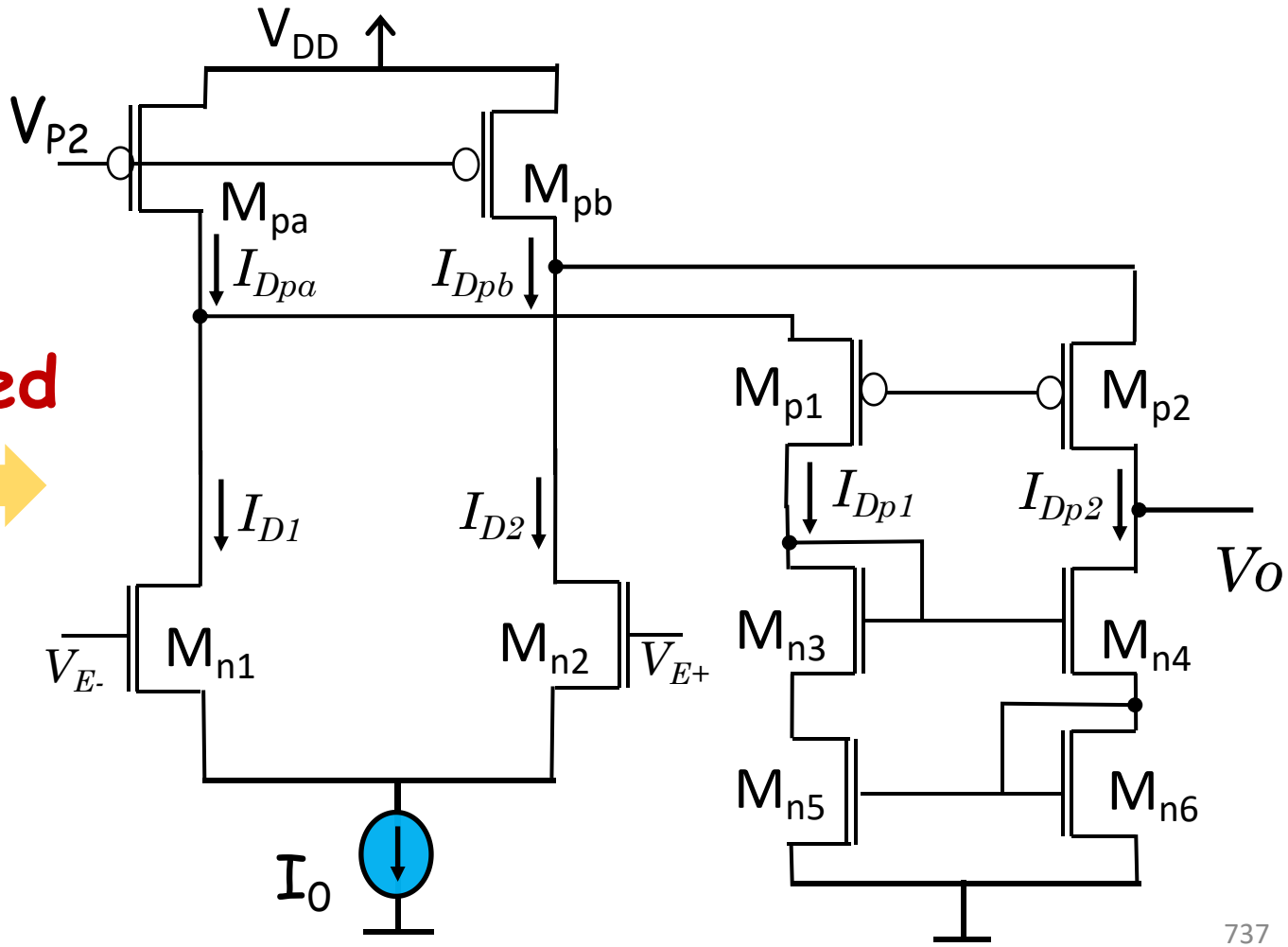
$$A_D = -\, g_{m1} \frac{g_{mp4}}{g_{dp4}} \left(r_{dn2} // r_{dp2}\right)$$

Folded Cascode

Uma versão diferente deste circuito é o folded cascode, onde os transistores PMOS são "dobrados" para baixo e substituidos por NMOS



Folded



Folded Cascode

Para converter o circuito em Folded

- ✓ Transistores Mn3, Mn4, Mp1, Mp2, Mp3 e Mp4 foram dobrados para baixo. Para funcionarem o tipo de transistor foi trocado. Assim
  - Mp1 e Mp2 viraram Mn5 e Mn6 (carga ativa Wilson)
  - Mp3 e Mp4 viraram Mn3 e Mn4 (carga ativa Wilson)
  - Mn3 e Mn4 viraram Mp1 e Mp2 (cascode)
- ✓ Mpa e Mpa foram acrescentados para fornecer corrente
  - $I_{Dpa} = I_{D1} + I_{Dp1}$
  - $I_{Dpb} = I_{D2} + I_{Dp2}$

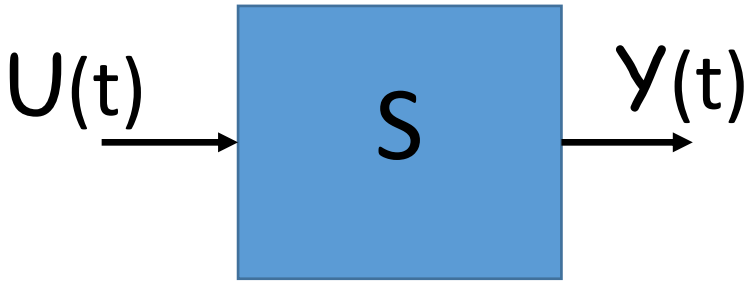
$$A_D = - g_{m1}(r_{dn2} // (\frac{g_{mn4}}{g_{dn4}} r_{dn6}))$$

$$A_D = - g_{m1}((r_{dn2} \frac{g_{mp2}}{g_{dp2}}) // (\frac{g_{mn4}}{g_{dn4}} r_{dn6}))$$

$$A_D = - g_{m1}(((r_{dn2} // r_{dpb}) \frac{g_{mp2}}{g_{dp2}}) // (\frac{g_{mn4}}{g_{dn4}} r_{dn6}))$$

$$A_D = - g_{m1}((r_{dn2} // r_{dpb}) // (\frac{g_{mn4}}{g_{dn4}} r_{dn6}))$$

Sistema linear invariante no tempo



$$Y(s) = \frac{P(s)}{P_c(s)}U(s) + \frac{C(s)}{P_C(s)}$$

Resposta em estado zero

Resposta em entrada zero

$P_C(s)$: polinômio característico do sistema

$C(s)$: polinômio formado pelas condições iniciais do sistema. O grau de C(s) é menor que o grau de $P_C(s)$

$P(s)$: polinômio que depende do sistema

$\frac{P(s)}{P_C(s)}$: função de transferência do sistema (F(s))

(se U(t) = δ(t) então Y(s) = P(s)/P_C(s))

$U(s)$: sinal de entrada que em muitos casos também é uma razão entre polinômios $\frac{A(s)}{B(s)}$

Veja que se U(s) for uma razão entre polinômios, $U(s) = \frac{U_N(s)}{U_D(s)}$

teremos que a saída

$Y(s) = \frac{P(s)}{P_c(s)} U(s) + \frac{C(s)}{P_C(s)}$ é também uma razão de polinômios.

Regime permanente senoidal

Um caso importante é da entrada senoidal. Uma das razões é que sabemos que a maior parte dos sinais pode ser construída pelo composição de senóides

A saida para qualquer entrada, como já vimos será:

$$Y(s) = \frac{P(s)}{P_c(s)}.U(s) + (resp.\ entrada\ zero)$$

Para um sistema estável, os zeros do $P_c(s)$ tem parte real negativa e a (resp. entrada zero) desaparece no tempo (transitório)

Regime permanente senoidal

A resposta para uma entrada senoidal, quando os transitórios devido as condições iniciais desaparecem, será

$$Y(s) = \frac{P(s)}{P_c(s)}.U(s) = F(s).U(s)$$

onde $u(t) = A\cos(\omega t)$ e $U(s) = A\frac{s}{s^2+\omega^2}$

Regime permanente senoidal

Sinal de saida

$$y(t)=A|F(j\omega)|\cos(\theta+\omega t).h(t)$$

- A amplitude da saída é $A.|F(j\omega)|$
- A fase da saída é $\theta = \measuredangle F(j\omega)$

Assim determinando $F(j\omega)$, podemos encontrar a resposta permanente senoidal.

Lembre-se que uma característica de um sistema linear é que se a entrada for uma senoide numa frequência ω, a saída será uma senoide nessa mesma frequência. Caso apareçam senoides em outras frequências, o sistema não é linear.

Diagramas de Bode

Sabemos já como, a partir da função de transferência de um sistema, determinar a resposta permanente senoidal. É importante conhecer a resposta de um sistema a senoides, pois qualquer sinal pode ser decomposto em senoides.

$$y(t)=A|F(j\omega)|\,(\cos(\theta+\omega t)).\,h(t)$$

Diagrama de Bode é uma técnica rápida para desenhar o comportamento de $|F(j\omega)|$, modulo da função de transferencia, e de $\measuredangle F(j\omega)$, fase.

Diagramas de Bode (polos e zeros reais)

Vamos reescrever F(s) (observe como foi escrito, é importante seguir a forma usada)

$$F(s) = A_m \frac{(1 - {}^{s}/_{z1})(1 - {}^{s}/_{z2}) \ldots \left(1 - {}^{s}/_{zm'}\right) s^{x1}}{\left(1 - {}^{s}/_{p1}\right)\left(1 - {}^{s}/_{p2}\right) \ldots \left(1 - {}^{s}/_{pn'}\right) s^{x2}}$$

z_is são os zeros e p_is são os polos. Consideremos primeiro o caso onde os zeros e polos são reais

Substituindo s por jω teremos

$$F(j\omega) = A_m \frac{\left(1 - {}^{j\omega}/_{z1}\right)\left(1 - {}^{j\omega}/_{z2}\right) \ldots \left(1 - {}^{j\omega}/_{zm'}\right) j\omega^{x1}}{\left(1 - {}^{j\omega}/_{p1}\right)\left(1 - {}^{j\omega}/_{p2}\right) \ldots \left(1 - {}^{j\omega}/_{pn'}\right) j\omega^{x2}}$$

Diagramas de Bode (módulo)

O modulo de |F(jω)|

$$|F(j\omega)| = |A_m| \frac{\left|\left(1 - {}^{j\omega}/_{z1}\right)\right| \left|1 - {}^{j\omega}/_{z2}\right| \dots \left|1 - {}^{j\omega}/_{zm'}\right| |j\omega^{x1}|}{\left|\left(1 - {}^{j\omega}/_{p1}\right)\right| \left|1 - {}^{j\omega}/_{p2}\right| \dots \left|1 - {}^{j\omega}/_{pn'}\right| |j\omega^{x2}|}$$

É mais fácil observar o |F(jω)| em db

$$20\log|F(j\omega)| =$$

$$20log|A_m| + 20log\left|\left(1 - {}^{j\omega}/_{z1}\right)\right| + 20log\left|\left(1 - {}^{j\omega}/_{z2}\right)\right| + \dots + 20log\left|\left(1 - {}^{j\omega}/_{zm'}\right)\right| + x1.20log|\omega|$$

$$- 20log\left|\left(1 - {}^{j\omega}/_{p1}\right)\right| - 20log\left|\left(1 - {}^{j\omega}/_{p2}\right)\right| - \dots - 20log\left|\left(1 - {}^{j\omega}/_{pn'}\right)\right| - x2.20log|\omega|$$

$$20\log|F(j\omega)| =$$

$$20log|A_m| + 20log\left|\left(1 - {}^{j\omega}/_{z1}\right)\right| + 20log\left|\left(1 - {}^{j\omega}/_{z2}\right)\right| + \ldots + 20log\left|\left(1 - {}^{j\omega}/_{zm'}\right)\right| + x1.20log|\omega|$$

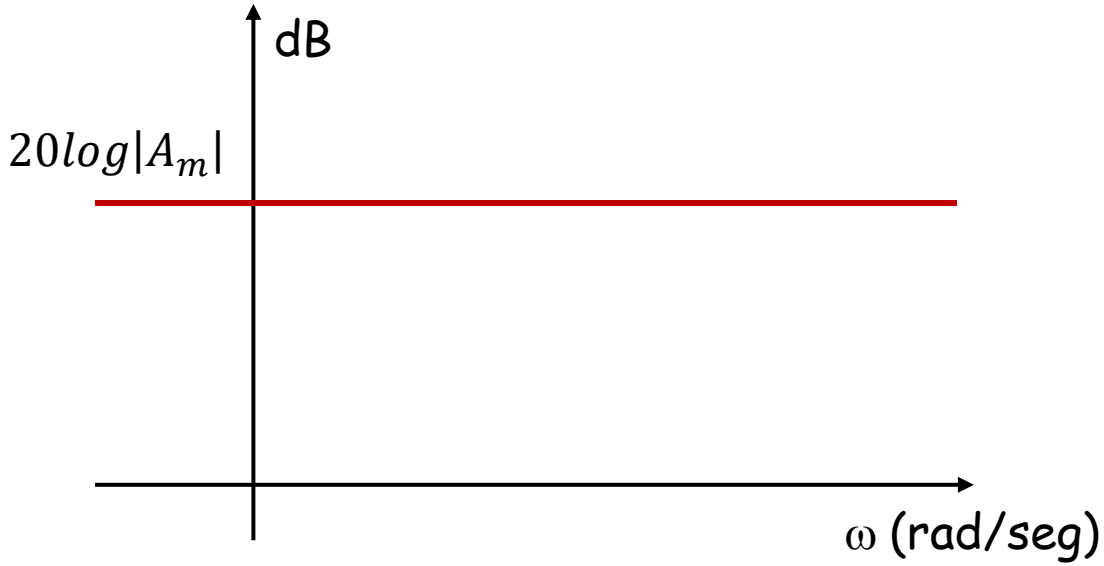
$$- 20log\left|\left(1 - {}^{j\omega}/_{p1}\right)\right| - 20log\left|\left(1 - {}^{j\omega}/_{p2}\right)\right| - \ldots - 20log\left|\left(1 - {}^{j\omega}/_{pn'}\right)\right| - x2.20log|\omega|$$

Termos que aparecem na equação

1. $20log|A_m|$ (constante)
2. $-20log\left|\left(1 - {}^{j\omega}/_{p1}\right)\right|$ (polo negativo)
3. $20log\left|\left(1 - {}^{j\omega}/_{z1}\right)\right|$ (zero, positivo ou negativo)
4. $20log|\omega|$ ou $-20log|\omega|$ (zero ou polo em 0)

Se soubermos desenhar estes termos podemos fazer o diagrama de BODE do módulo de qualquer função de transferencia.

1. $20log|A_m|$ (constante)



Observe que

- o eixo x, onde esta o ω esta em escala logarítmica
- O ponto 0 estará localizada em -∞
- Valores menores que 1,0 são negativos em db

2. $-20log\left|\left(1-{}^{j\omega}/_{pi}\right)\right|$ (polo negativo)

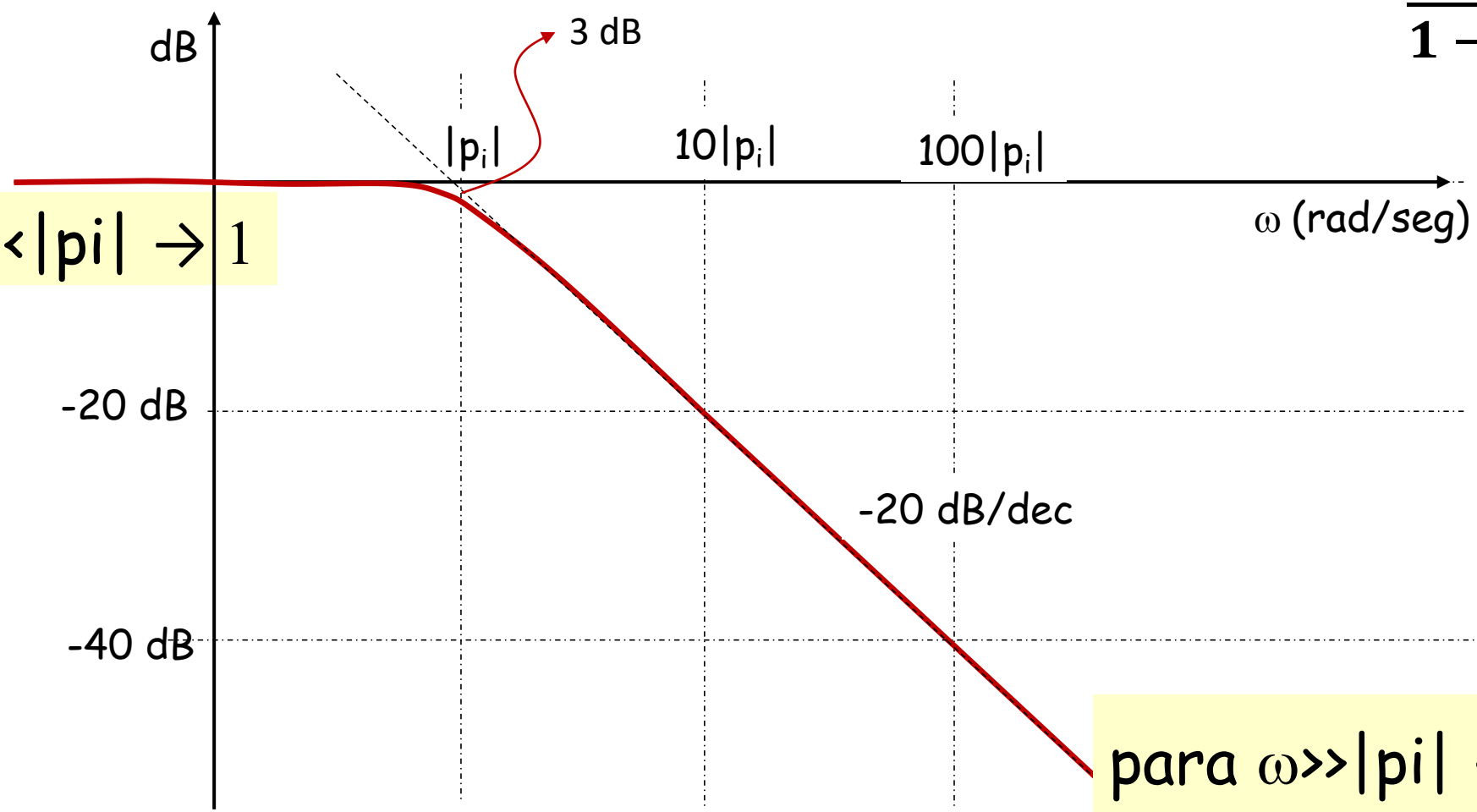
p_i real e negativo ($p_i \in \mathbb{R}$)

$$-20log\left|\left(1-{}^{j\omega}/_{pi}\right)\right| = -20log\sqrt{1+\left({}^{\omega}/_{pi}\right)^2}$$

- $\omega \ll |p_i|$ $\quad -20log\left|\left(1-{}^{j\omega}/_{pi}\right)\right| \approx -20\log(1) = 0$
- $\omega = |p_i|$ $\quad -20log\left|\left(1-{}^{j\omega}/_{pi}\right)\right| = -20\log\left(\sqrt{2}\right) = -3\ dB$
- $\omega \gg |p_i|$ $\quad -20log\left|\left(1-{}^{j\omega}/_{pi}\right)\right| = -20log\sqrt{\left({}^{\omega}/_{pi}\right)^2} = -20log\left({}^{\omega}/_{pi}\right)$

2. (polo negativo)

$$\frac{1}{1 - s/p_i}$$



para ω<<|pi| → 1

para ω>>|pi| → $\left|\frac{1}{-s/p_i}\right|$

3. $20log\left|\left(1-{}^{j\omega}/_{zi}\right)\right|$ (zero real)

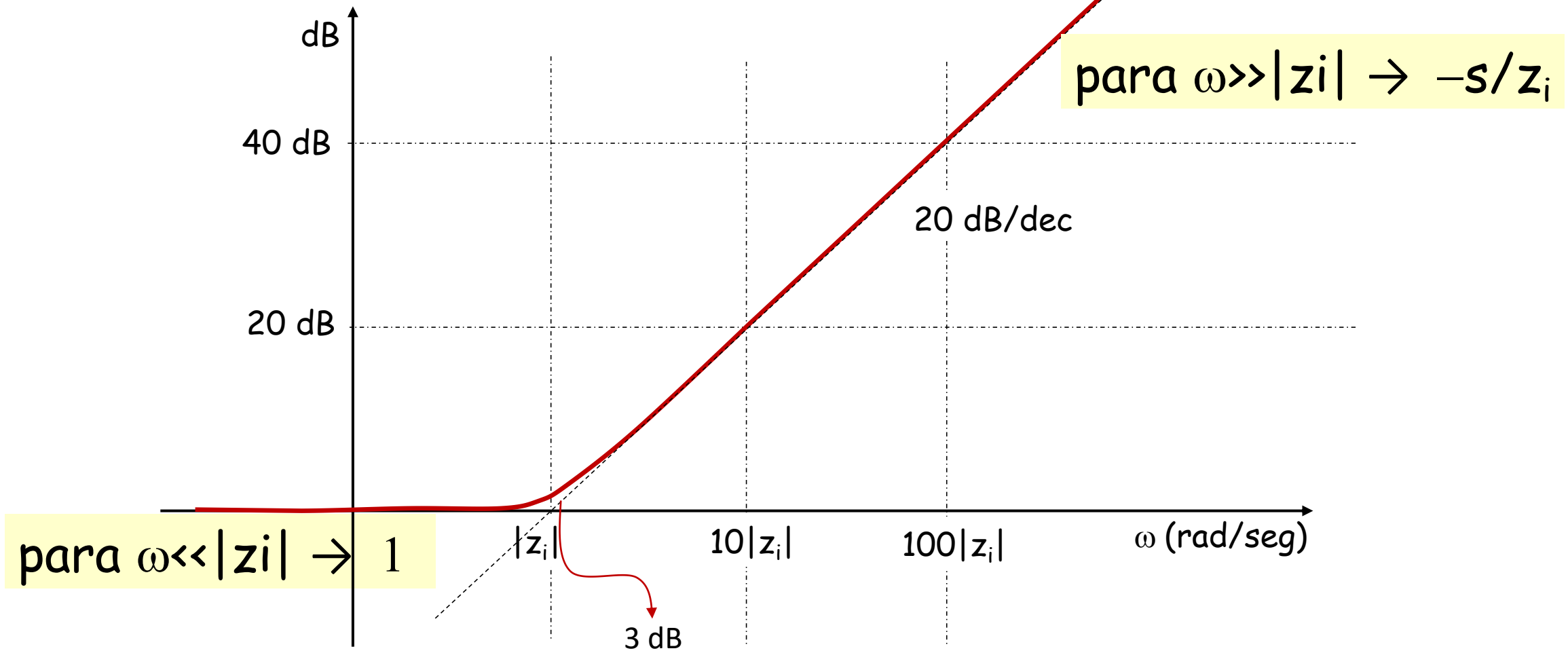
z_i real negativo ou positivo ($z_i \in \mathbb{R}$)

$$20log\left|\left(1-{}^{j\omega}/_{zi}\right)\right| = 20log\sqrt{1+\left({}^{\omega}/_{zi}\right)^2}$$

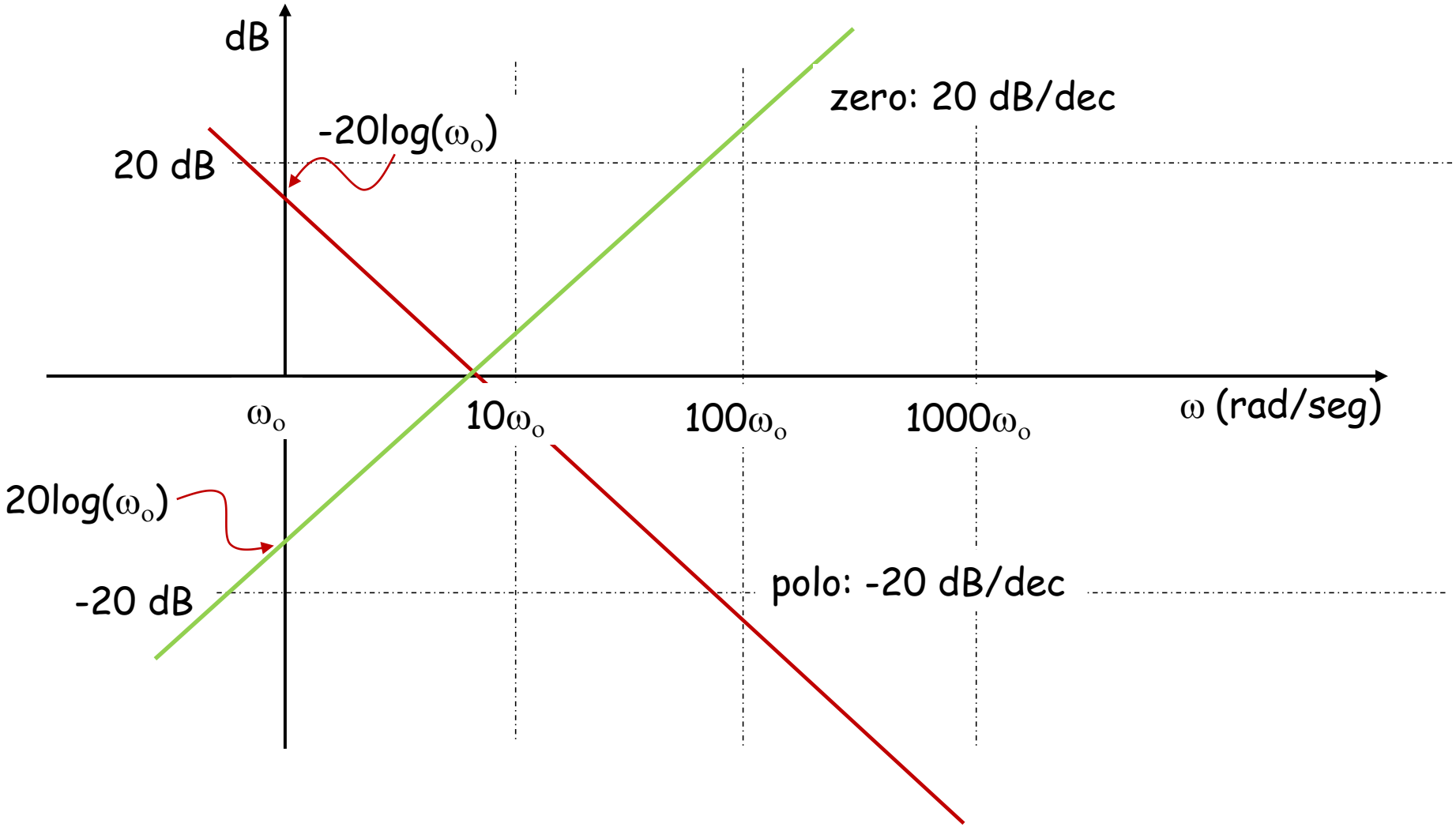
- $\omega << |z_i|$ $\quad 20log\left|\left(1-{}^{j\omega}/_{zi}\right)\right| \approx 20\log(1) = 0$
- $\omega = |z_i|$ $\quad 20log\left|\left(1-{}^{j\omega}/_{zi}\right)\right| = 20\log\left(\sqrt{2}\right) = 3\ dB$
- $\omega >> |z_i|$ $\quad 20log\left|\left(1-{}^{j\omega}/_{zi}\right)\right| = 20log\sqrt{\left({}^{\omega}/_{zi}\right)^2} = 20log\left({}^{\omega}/_{zi}\right)$

3. (zero real)

$(1 - s/z_i)$



4. $\pm 20log|\omega|$ (polo ou zero em zero negativo) (s) ou $\left(\frac{1}{s}\right)$



Exemplo

$$F(s) = \frac{10^6 s}{(s+10)(s+10^4)}$$

Devemos reescrever a expressão da forma correta

$$F(s) = \frac{10^6 s}{10\left(\frac{s}{10}+1\right).10^4.\left(\frac{s}{10^4}+1\right)} = 10\,\frac{s}{\left(\frac{s}{10}+1\right)\left(\frac{s}{10^4}+1\right)}$$

F(s) tem um zero em 0 e dois polos, um em 10 rad/s e outo em 10^4 rad/seg

Passa faixa

$$F(s) = 10\frac{s}{\left(\frac{s}{10}+1\right)\left(\frac{s}{10^4}+1\right)}$$

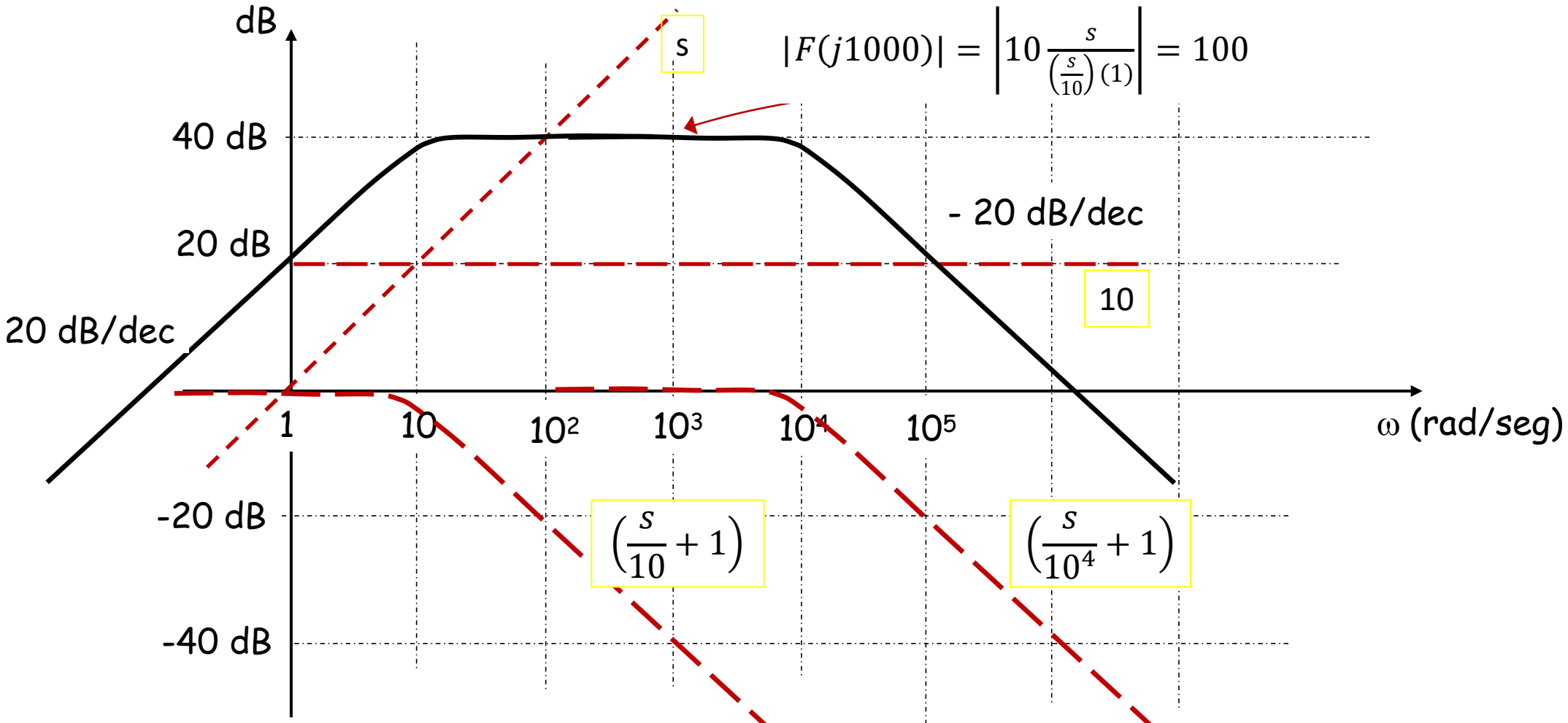


diagrama de Bode funciona bem quando os polos e zeros estão bem separados

Diagramacs de Bode (Fase)

A fase de F(jω) será

$$\measuredangle F(j\omega) = \measuredangle\left[A_m \frac{\left(1-{}^{j\omega}/_{z1}\right)\left(1-{}^{j\omega}/_{z2}\right)\ldots\left(1-{}^{j\omega}/_{zm'}\right)j\omega^{x1}}{\left(1-{}^{j\omega}/_{p1}\right)\left(1-{}^{j\omega}/_{p2}\right)\ldots\left(1-{}^{j\omega}/_{pn'}\right)j\omega^{x2}}\right]$$

A fase pode ser escrita como

$$\measuredangle F(j\omega) =$$

$$arctag|0/A_m| + arctag\left(-{}^{\omega}/_{z1}\right) + arctag\left(-{}^{\omega}/_{z2}\right) + \ldots + arctag\left(-{}^{\omega}/_{zm'}\right)$$
$$+ x1.\measuredangle(j\omega) - arctag\left(-{}^{\omega}/_{p1}\right) - arctag\left(-{}^{\omega}/_{p2}\right) - \ldots - arctag\left(-{}^{\omega}/_{pn'}\right)$$
$$- x2.\measuredangle(j\omega)$$

$$\sphericalangle F(j\omega) = arctag|0/A_m|$$

$$+arctag\left(-{}^{j\omega}/_{z1}\right) + arctag\left(-{}^{j\omega}/_{z2}\right) + \ldots + arctag\left(-{}^{j\omega}/_{zm'}\right) + x1.\sphericalangle(j\omega) - arctag\left(-{}^{j\omega}/_{p1}\right)$$

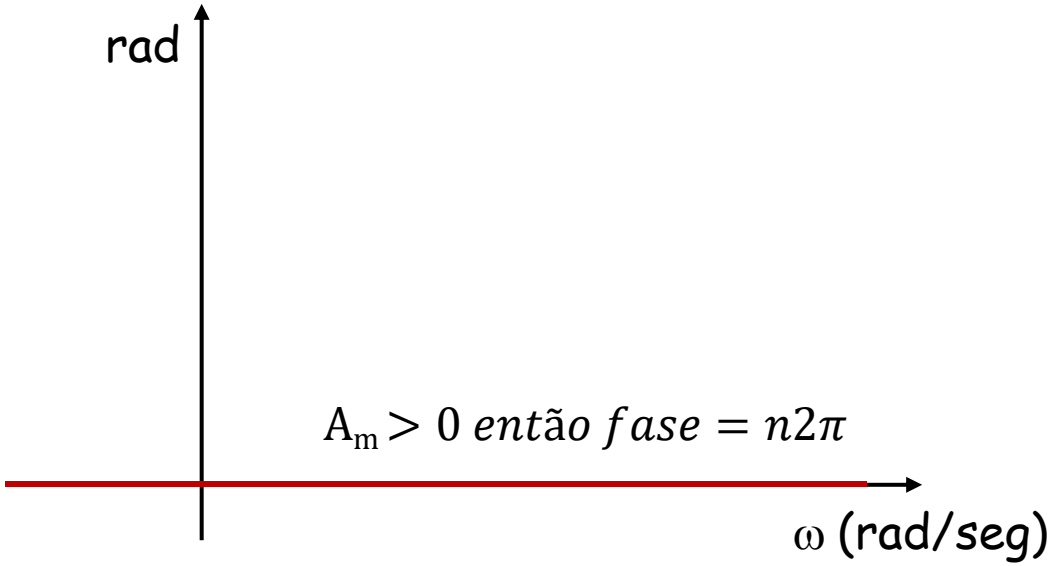
$$- arctag\left(-{}^{j\omega}/_{p2}\right) - \ldots - arctag\left(-{}^{j\omega}/_{pn'}\right) - x2.\sphericalangle(j\omega)$$

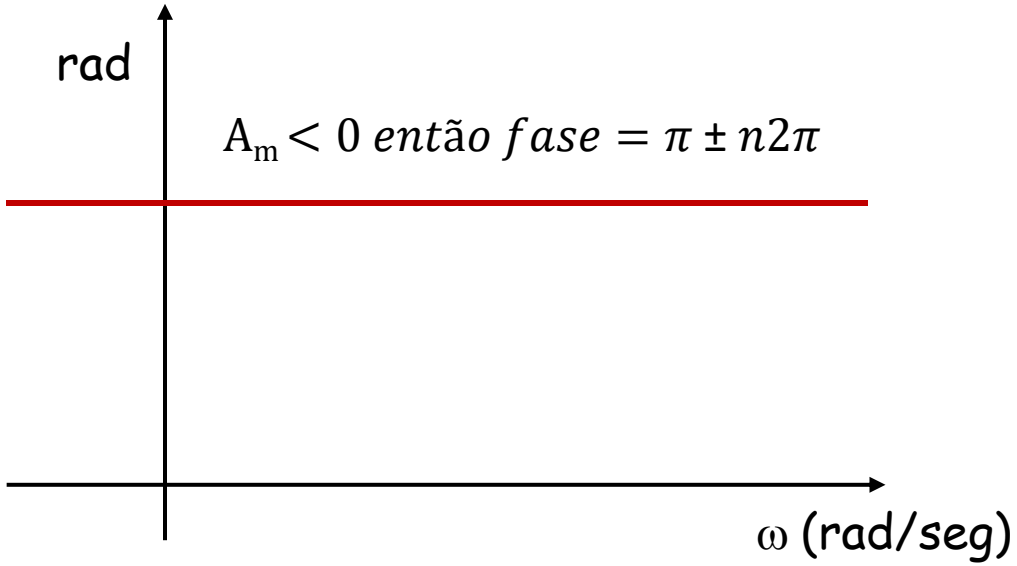
Termos que aparecem na equação

1. $arctag|0/A_m|$ (constante)
2. $-arctag\left(-{}^{\omega}/_{pi}\right)$ (polo negativo)
3. $arctag\left(-{}^{\omega}/_{zi}\right)$ (zero, positivo ou negativo)
4. $\sphericalangle(j\omega)$ ou $-\sphericalangle(j\omega)$ (zero ou polo em 0)

Se soubermos desenhar estes termos podemos fazer o diagrama de BODE da fase de qualquer função de transferencia.

1. $arctag|0/A_m|$ (constante)





- se A_m for positivo a fase é $0 \pm n2\pi$ (0, 2π, -2π, ..)
- se A_m for negativo a fase é $\pi \pm n2\pi$ (π, -π, 3π, ...)

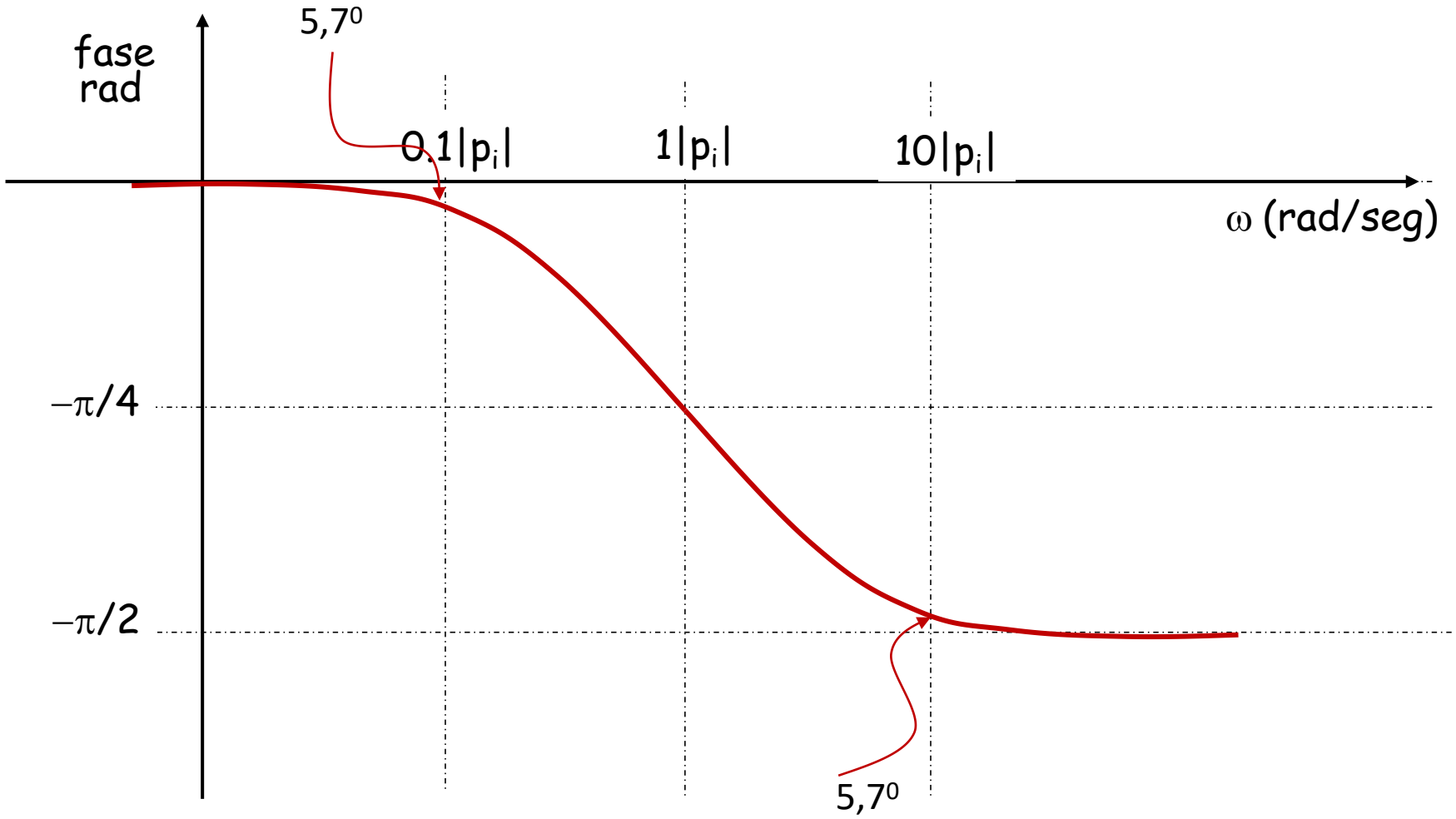
2. $-arctag\left(-\omega/_{pi}\right)$ (polo negativo)

p_i real e negativo ($p_i \in \mathbb{R},\ p_i < 0$). Vamos usar $p_i = -|p_i|$

$$-arctag\left(-\omega/_{pi}\right) = -\,arctag\left(-\omega/_{-|pi|}\right) = -\,arctag\left(\omega/_{|pi|}\right)$$

- $\omega \ll |p_i|$ $\quad -arctag\left(\omega/_{|pi|}\right) \approx 0$
- $\omega = |p_i|$ $\quad -arctag\left(\omega/_{|pi|}\right) = -\frac{\pi}{4}$
- $\omega \gg |p_i|$ $\quad -arctag\left(\omega/_{|pi|}\right) \approx -\frac{\pi}{2}$

2. (polo negativo)



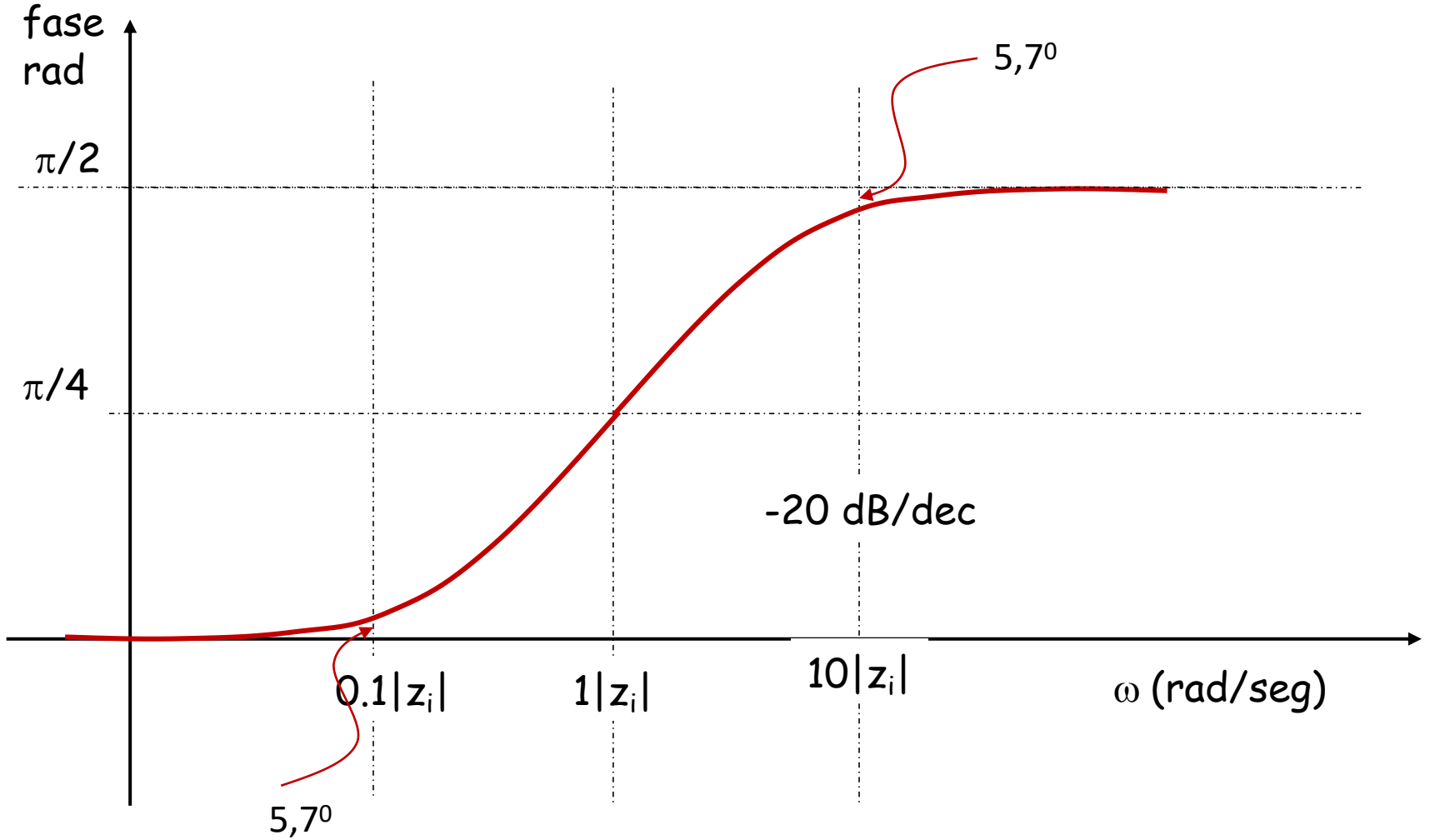
3. $arctag\left(-{}^{\omega}/_{zi}\right)$ (zero real)

3.1 z_i real negativo ($z_i \in \mathbb{R},\ z_i < 0$).Vamos usar $z_i = -|z_i|$

$$arctag\left(-{}^{\omega}/_{zi}\right) = arctag\left(-{}^{\omega}/_{-|zi|}\right) = arctag\left({}^{\omega}/_{|zi|}\right)$$

- $\omega << |p_i|$ $\quad arctag\left({}^{\omega}/_{|zi|}\right) \approx 0$
- $\omega = |p_i|$ $\quad arctag\left({}^{\omega}/_{|zi|}\right) = \frac{\pi}{4}$
- $\omega >> |p_i|$ $\quad arctag\left({}^{\omega}/_{|zi|}\right) \approx \frac{\pi}{2}$

3.1 z_i real negativo



3. $arctag\left(-\omega/_{zi}\right)$ **(zero real)**

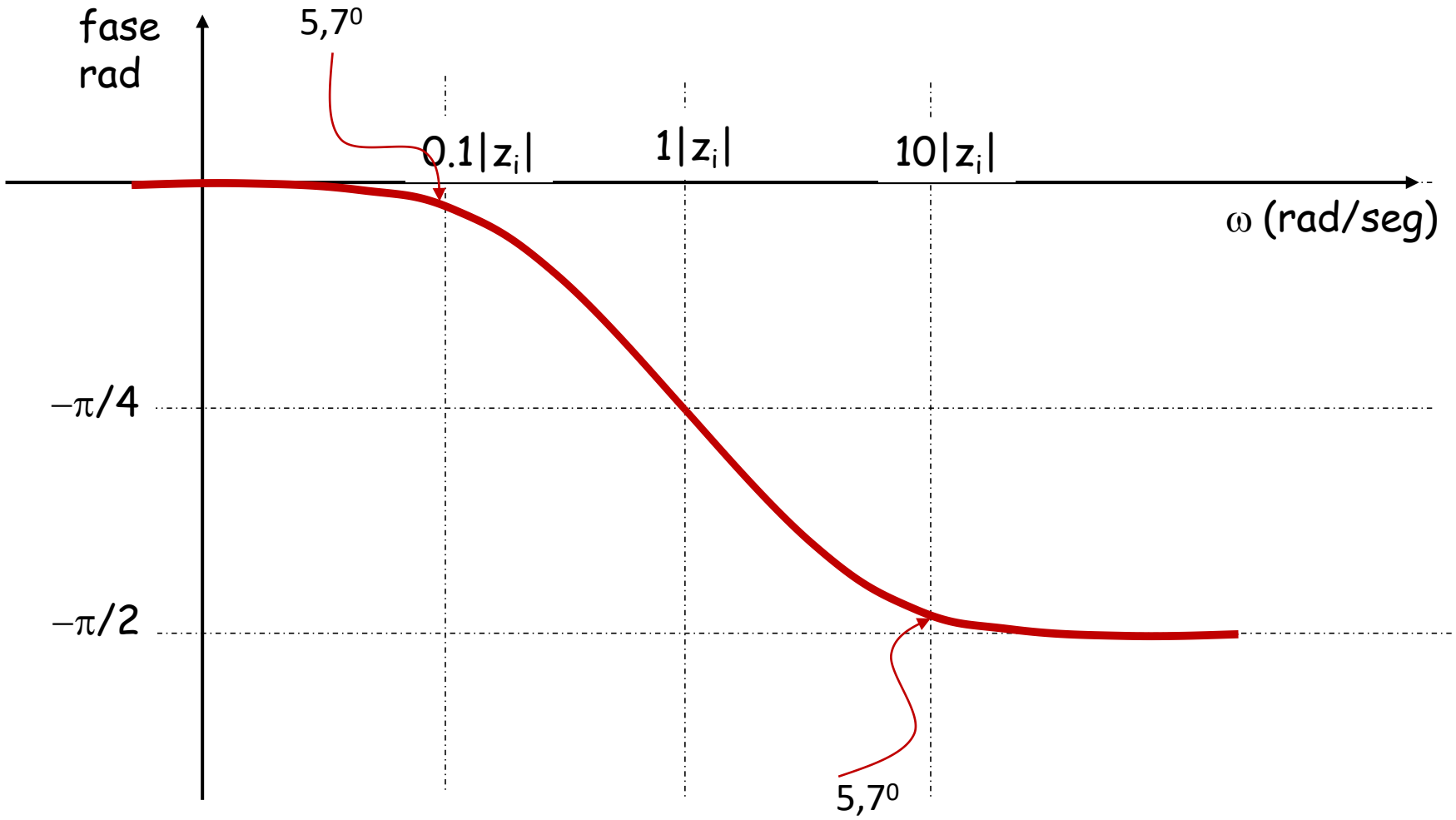
3.2 z_i real positiva $(z_i \in \mathbb{R},\ z_i > 0)$.

$$arctag\left(-\omega/_{zi}\right) = arctag\left(-\omega/_{|zi|}\right) = -\ arctag\left(\omega/_{|zi|}\right)$$

- $\omega << |p_i|$ $\quad -arctag\left(\omega/_{|zi|}\right) \approx 0$
- $\omega = |p_i|$ $\quad -arctag\left(\omega/_{|zi|}\right) = -\frac{\pi}{4}$
- $\omega >> |p_i|$ $\quad -arctag\left(\omega/_{|zi|}\right) \approx -\frac{\pi}{2}$

(comportamento semelhante ao comportamento de um polo negativo)

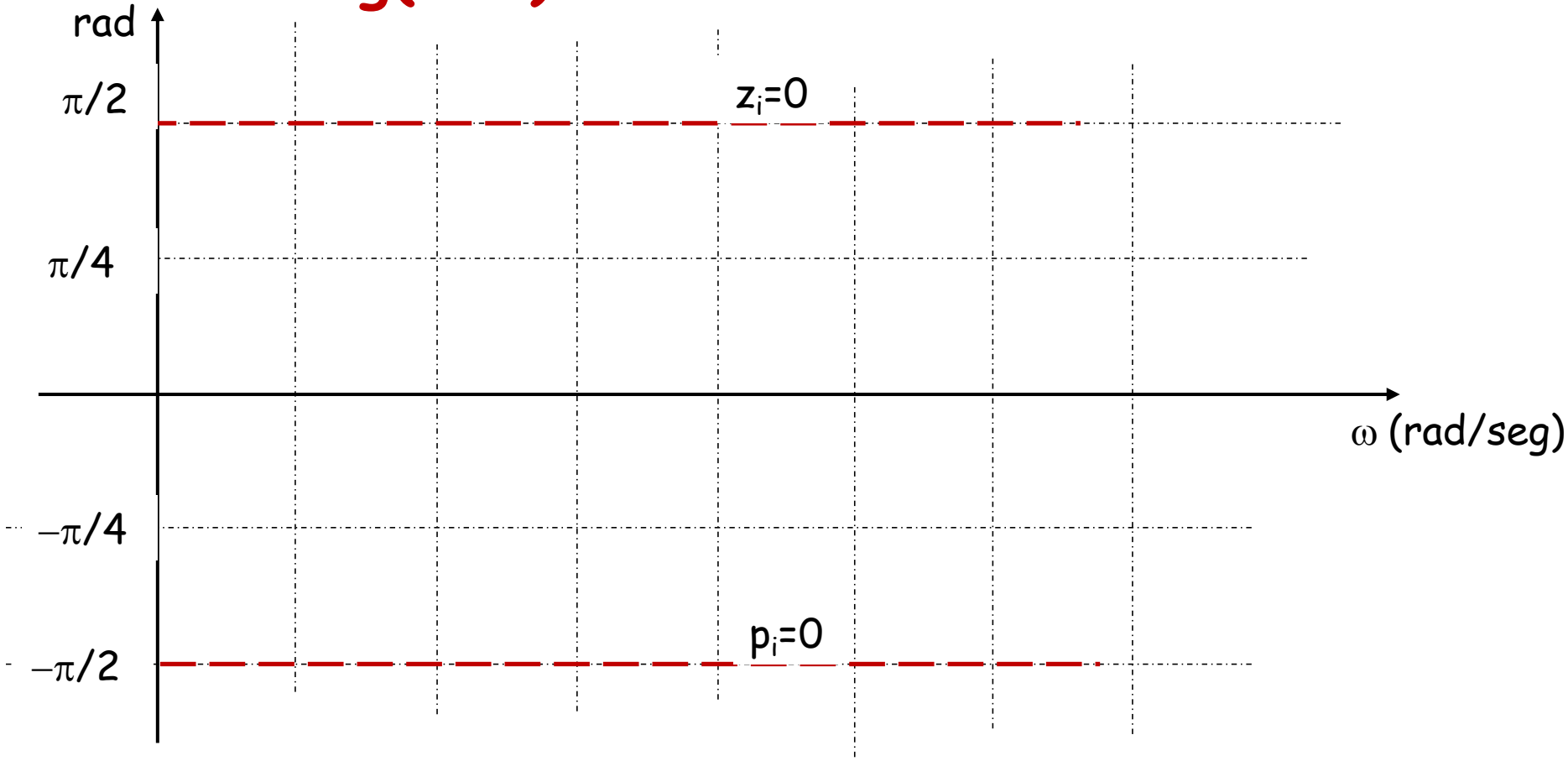
3.2 z_i real positivo



4. $\measuredangle(j\omega)$ ou $-\measuredangle(j\omega)$ (polo ou zero em zero)

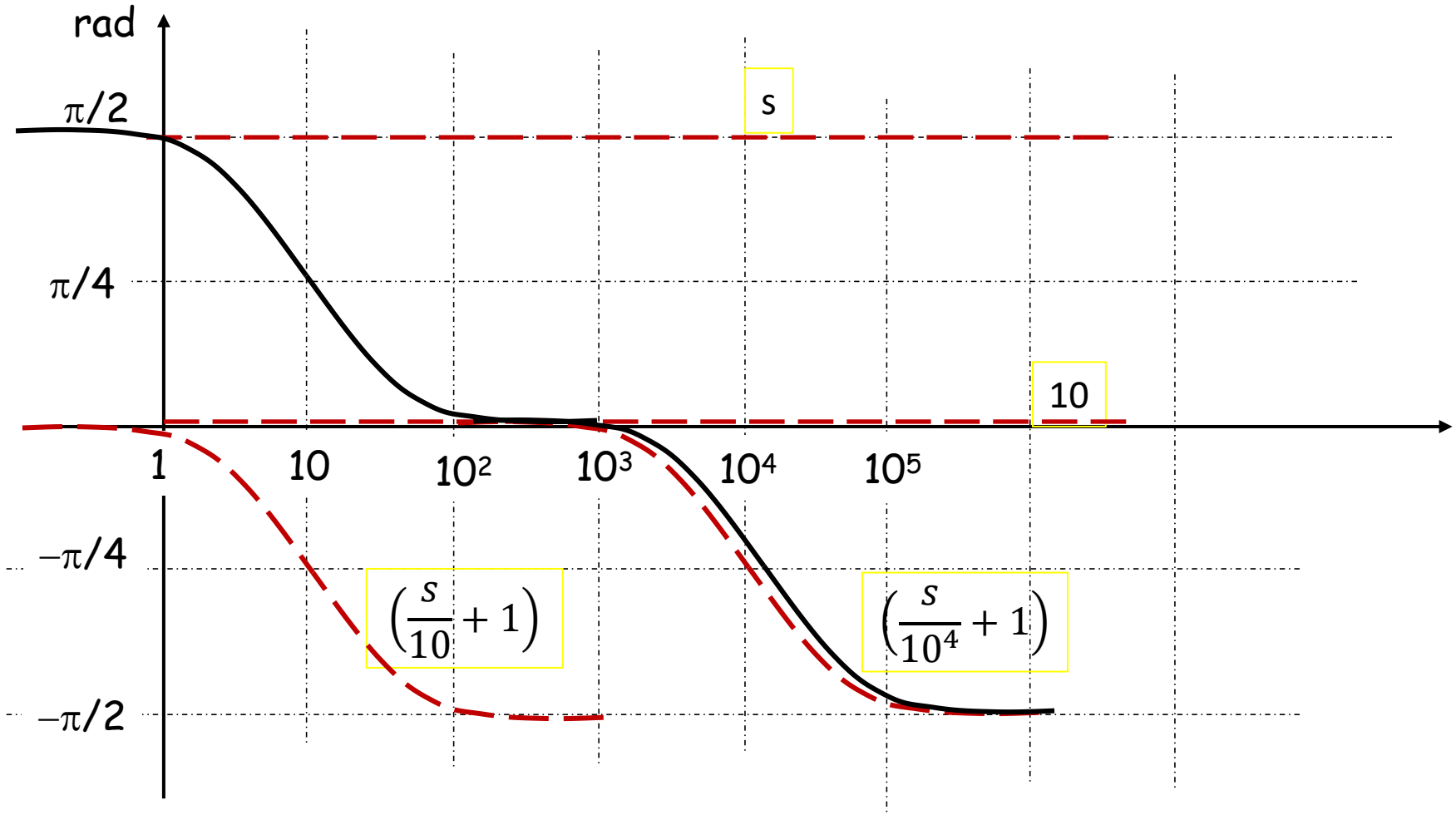
polo $p_i = 0$: fase= $-\text{arctg}(\omega/0) = -\pi/2$

polo $z_i = 0$: fase= $\text{arctg}(\omega/0) = \pi/2$



Passa faixa

$$F(s) = 10\frac{s}{\left(\frac{s}{10}+1\right)\left(\frac{s}{10^4}s+1\right)}$$



Diagramas de Bode (polos e zeros complexos)

Considerando F(s)

$$F(s) = A_m \frac{\left(1 - {}^{s}/_{z1}\right)\left(1 - {}^{s}/_{z2}\right)\ldots\left(1 - {}^{s}/_{zm'}\right)s^{x1}}{\left(1 - {}^{s}/_{p1}\right)\left(1 - {}^{s}/_{p2}\right)\ldots\left(1 - {}^{s}/_{pn'}\right)s^{x2}}$$

z_is e p_is podem também ser complexos. Neste caso eles aparecem em pares conjugados. Consideremos primeiro polos complexos.

Vamos consideram que p_1 e p_2 são complexos conjugados e que

$$p_1 = -\alpha + j\omega_d$$

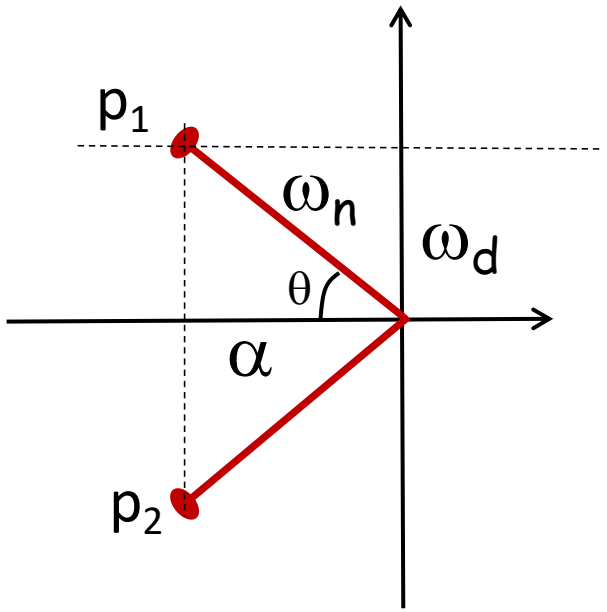
$$p_2 = -\alpha - j\omega_d$$

onde $\alpha \; e \; \omega_d \in \mathbb{R} \;\; e \; a > 0 \;\; e \;\; \omega_d > 0$ (ou seja, a parte real dos polos é negativa)

Diagramas de Bode (polos complexos)

$$\left(1 - {}^{s}/_{p1}\right)\left(1 - {}^{s}/_{p2}\right) = \frac{s^2 + 2\alpha s + \alpha^2 + \omega_d^2}{\alpha^2 + \omega_d^2} = \frac{s^2}{\omega_n^2} + \frac{s\zeta 2\omega_n}{\omega_n^2} + 1$$

onde $\omega_n^2 = |p_1| = |p_2| = \alpha^2 + \omega_d^2$ e $\zeta = {}^{\alpha}/_{\omega_n}$



$$\zeta = {}^{\alpha}/_{\omega_d} = cos(\theta) \leq 1$$

$0 \leq \zeta < 1$ p_1 e p_2 complexos

$\zeta = 1$ $p_1 = p_2$ e reais

Vamos agora achar a contribuição de p_1 e p_2 p/ módulo

$$-20log\left|\left(1-{}^{j\omega}/_{p1}\right)\left(1-{}^{j\omega}/_{p2}\right)\right| = -20log\left|-\frac{\omega^2}{\omega_n^2}+\frac{j\omega\zeta 2\omega_n}{\omega_n^2}+\frac{\omega_n^2}{\omega_n^2}\right| =$$

$$-20log\left|(1-\frac{\omega^2}{\omega_n^2})+\frac{j\omega\zeta 2}{\omega_n}\right| = -20log\sqrt{\left(1-\frac{\omega^2}{\omega_n^2}\right)^2+4\left(\frac{\omega\zeta}{\omega_n}\right)^2}$$

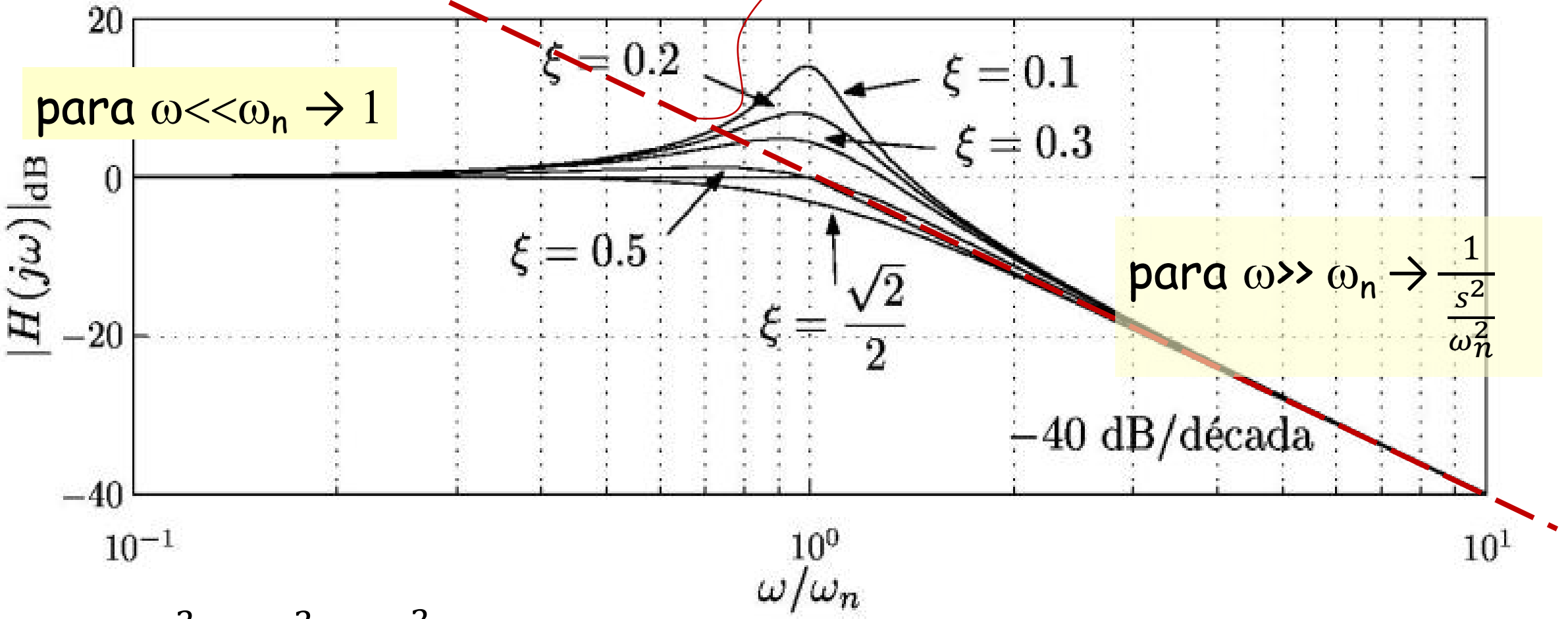
- $\omega << \omega_n$ $\quad -20log\sqrt{\left(1-\frac{\omega^2}{\omega_n^2}\right)^2+4\left(\frac{\omega\zeta}{\omega_n}\right)^2} \approx -20log\sqrt{(1)^2} = 0$
- $\omega >> \omega_n$ $\quad -20log\sqrt{\left(1-\frac{\omega^2}{\omega_n^2}\right)^2+4\left(\frac{\omega\zeta}{\omega_n}\right)^2} \approx -20log\sqrt{\left(-\frac{\omega^2}{\omega_n^2}\right)^2} = -20log\left(\frac{\omega^2}{\omega_n^2}\right) = -40log\left(\frac{\omega}{\omega_n}\right)$
- $\omega=\omega_n$ $\quad -20log\sqrt{\left(1-\frac{\omega^2}{\omega_n^2}\right)^2+4\left(\frac{\omega\zeta}{\omega_n}\right)^2} \approx -20log\sqrt{4\left(\frac{\omega\zeta}{\omega_n}\right)^2} = -20log(2\zeta)$

Polo complexo

$$\frac{1}{(1-s/p_1)(1-s/p_2)}$$

Assíntota: Passa por (ω_n, 0) e tem inclinação de -40 db/dec para $\omega \gg \omega_n$

para $\omega \ll \omega_n \rightarrow 1$



para $\omega \gg \omega_n \rightarrow \frac{1}{\frac{s^2}{\omega_n^2}}$

$$\omega_n^2 = \alpha^2 + \omega_d^2$$

Polo complexo

Propriedades:

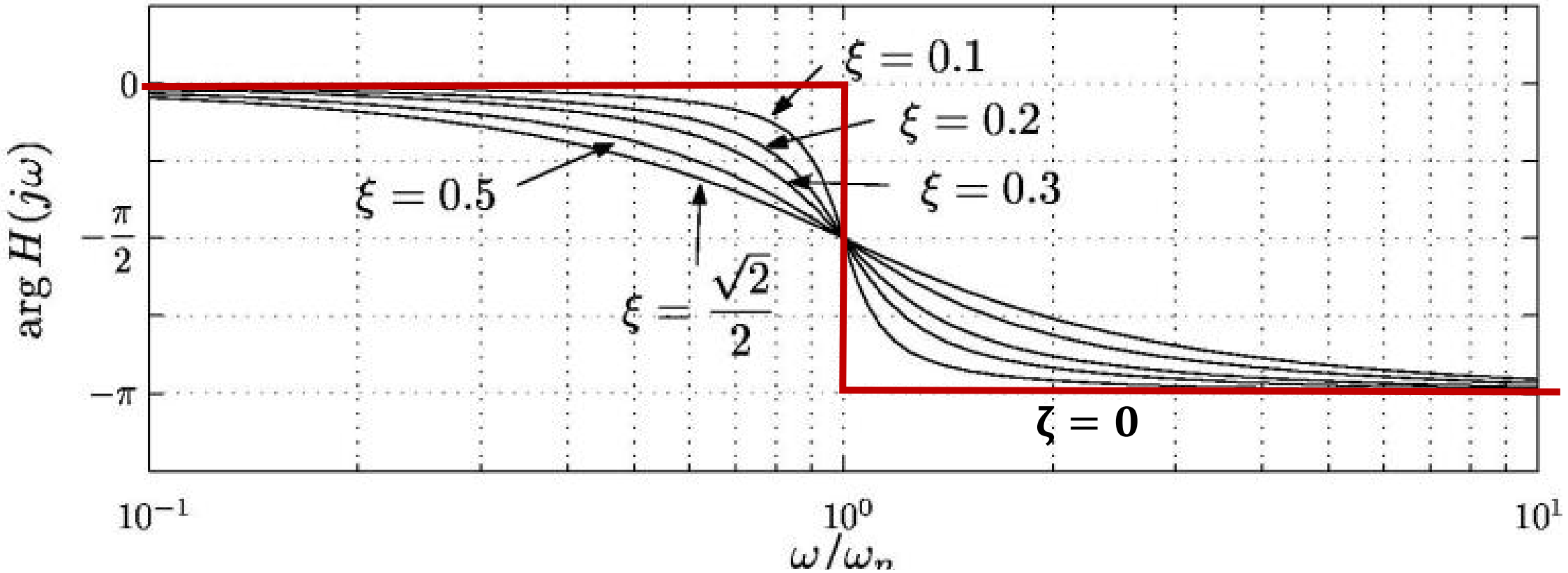
- O ponto de referência para traçar a curva é ω_n
- Quando $\omega=\omega_n$ a curva tem valor $-20log(2\zeta)$
  - $0 \leq \zeta = \cos(\theta) \leq 1$
  - Se $0 \leq \zeta < 0{,}5$ então $-20log(2\zeta) > 0$
  - Se $0{,}5 \leq \zeta < 1$ então $-20log(2\zeta) \leq 0$
- Quando há um pico na curva, ele acontece na frequência $\omega_R = \omega_n\sqrt{1-2\zeta^2}$
  - O valor de pico em ω_R é $\frac{1}{2\zeta\sqrt{1-\zeta^2}}$
  - Pico só aparece quando $0 \leq \zeta < 0{,}7$
  - Para $\zeta = 0{,}5$, a curva passa pelo ponto $(\omega_n, 0)$

Vamos agora achar a contribuição de p_1 e p_2 p/ fase

$$-\measuredangle\left[\left(1-{}^{j\omega}/_{p1}\right)\left(1-{}^{j\omega}/_{p2}\right)\right]^{-1} = -\measuredangle\left[\left(1-\frac{\omega^2}{\omega_n^2}\right)+\frac{j\omega\zeta 2\omega_n}{\omega_n^2}\right]^{-1}$$

$$= \quad -arctg\left[\frac{2\zeta\omega_n\omega}{\omega_n^2-\omega^2}\right]$$

- $\omega << \omega_n \qquad -arctg\left[\frac{2\zeta\omega_n\omega}{\omega_n^2-\omega^2}\right] \approx -arctg\left[\frac{2\zeta\omega}{\omega_n}\right] = 0$
- $\omega = \omega_n \qquad -arctg\left[\frac{2\zeta\omega_n\omega}{\omega_n^2-\omega^2}\right] \approx -arctg\left[\frac{2\zeta\omega_n^2}{0}\right] = -\frac{\pi}{2}$
- $\omega >> \omega_n \qquad -arctg\left[\frac{2\zeta\omega_n\omega}{\omega_n^2-\omega^2}\right] \approx -arctg\left[\frac{2\zeta\omega_n}{\omega}\right] = -\pi$



- Como o par de polos complexos somam dois, para $\omega >> \omega_n$ teremos fase de $-2(\pi/2) = -\pi$
- quando ζ aumenta, a mudança de fase é mais suave
- quando $\zeta = 0$ a mudança de fase é abrupta

Diagramas de Bode (zeros complexos)

Considerando F(s)

$$F(s) = A_m \frac{(1 - {}^{s}/_{z1})(1 - {}^{s}/_{z2}) \dots \left(1 - {}^{s}/_{zm'}\right) s^{x1}}{\left(1 - {}^{s}/_{p1}\right)\left(1 - {}^{s}/_{p2}\right) \dots \left(1 - {}^{s}/_{pn'}\right) s^{x2}}$$

Vamos consideram que z_1 e x_2 são complexos conjugados e que

$$z_1 = -\alpha + j\omega_d$$

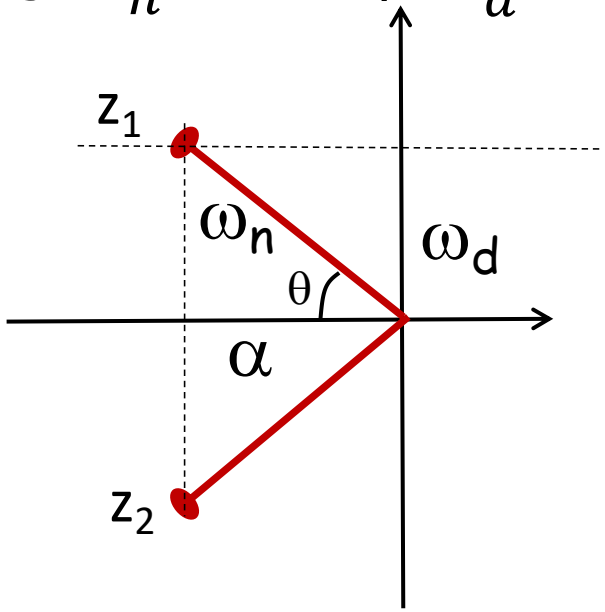
$$z_2 = -\alpha - j\omega_d$$

onde $\alpha \, e \, \omega_d \in \mathbb{R} \;\; e \; a > 0 \;\; e \;\; \omega_d > 0$ (ou seja, a parte real dos zeros é negativa)

Diagramas de Bode (zeros complexos parte real positivo)

$$(1 - {}^{s}/_{z1})(1 - {}^{s}/_{z2}) = \frac{s^2 + 2\alpha s + \alpha^2 + \omega_d^2}{\alpha^2 + \omega_d^2} = \frac{s^2}{\omega_n^2} + \frac{s\zeta 2\omega_n}{\omega_n^2} + \frac{\omega_n^2}{\omega_n^2}$$

onde $\omega_n^2 = \alpha^2 + \omega_d^2$ e $\zeta = {}^{\alpha}/_{\omega_n}$



$$\zeta = {}^{\alpha}/_{\omega_d} = cos(\theta) \leq 1$$

$$0 \leq \zeta < 1 \quad z_1 \ e \ z_2 \ complexos$$

$$\zeta = 1 \quad z_1 = z_2 \ e \ reais$$

Vamos agora achar a contribuição de z_1 e z_2 p/ módulo

$$20log\left|\left(1-{}^{j\omega}/_{z1}\right)\left(1-{}^{j\omega}/_{z2}\right)\right| = 20log\left|-\frac{\omega^2}{\omega_n^2}+\frac{j\omega\zeta 2\omega_n}{\omega_n^2}+\frac{\omega_n^2}{\omega_n^2}\right| =$$

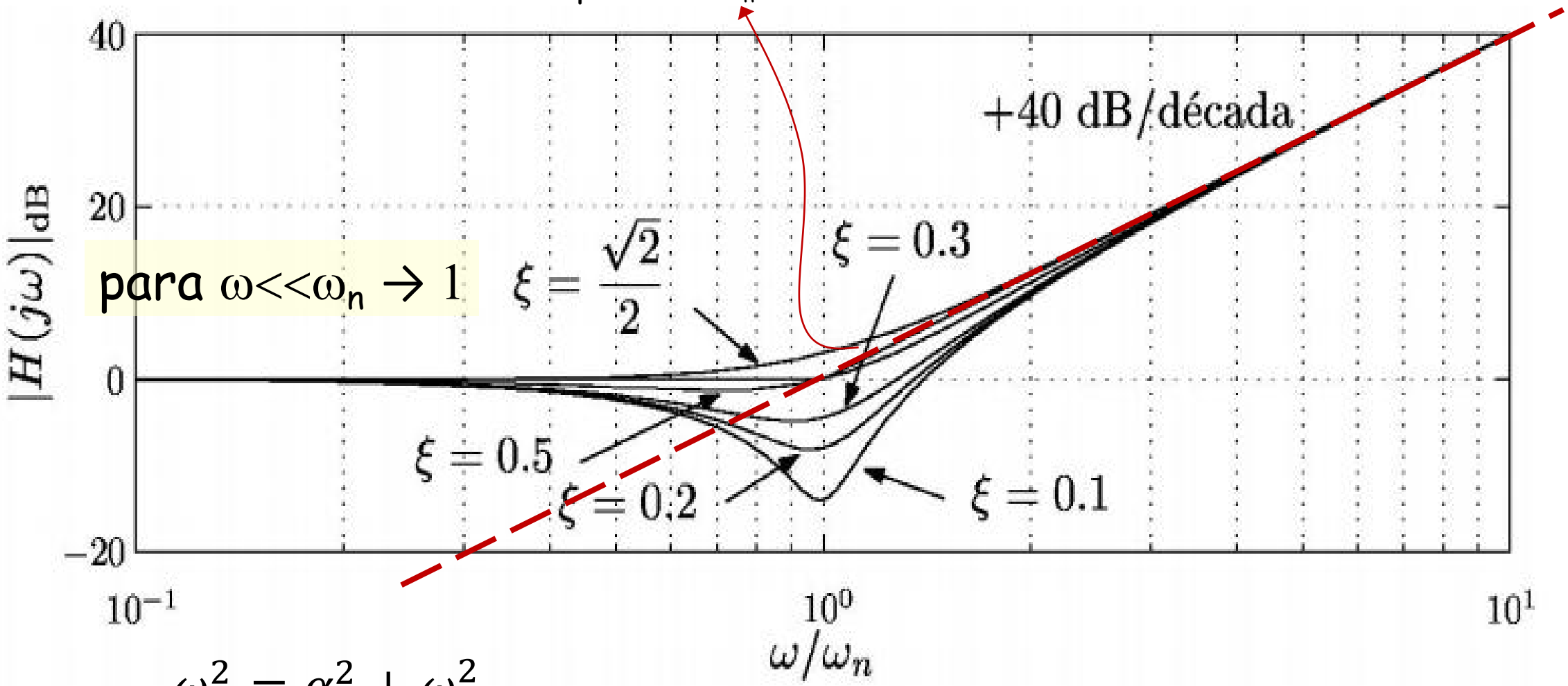
$$20log\left|1-\frac{\omega^2}{\omega_n^2}+\frac{j\omega\zeta 2}{\omega_n}\right| = 20log\sqrt{\left(1-\frac{\omega^2}{\omega_n^2}\right)^2+4\left(\frac{\omega\zeta}{\omega_n}\right)^2}$$

- $\omega << \omega_n$ $\quad 20log\sqrt{\left(1-\frac{\omega^2}{\omega_n^2}\right)^2+4\left(\frac{\omega\zeta}{\omega_n}\right)^2} \approx 20log\sqrt{(1)^2} = 0$
- $\omega >> \omega_n$ $\quad 20log\sqrt{\left(1-\frac{\omega^2}{\omega_n^2}\right)^2+4\left(\frac{\omega\zeta}{\omega_n}\right)^2} \approx 20log\sqrt{\left(-\frac{\omega^2}{\omega_n^2}\right)^2} = 20log\left(\frac{\omega^2}{\omega_n^2}\right) = 40log\left(\frac{\omega}{\omega_n}\right)$
- $\omega=\omega_n$ $\quad 20log\sqrt{\left(1-\frac{\omega^2}{\omega_n^2}\right)^2+4\left(\frac{\omega\zeta}{\omega_n}\right)^2} \approx 20log\sqrt{4\left(\frac{\omega\zeta}{\omega_n}\right)^2} = 20log(2\zeta)$

zero complexo (parte real negativa)

$$(1 - {}^{s}/_{z_1})(1 - {}^{s}/_{z_2})$$

Assíntota: Passa por (ω_n, 0) e tem inclinação de 40 db/dec para $\omega \gg \omega_n$



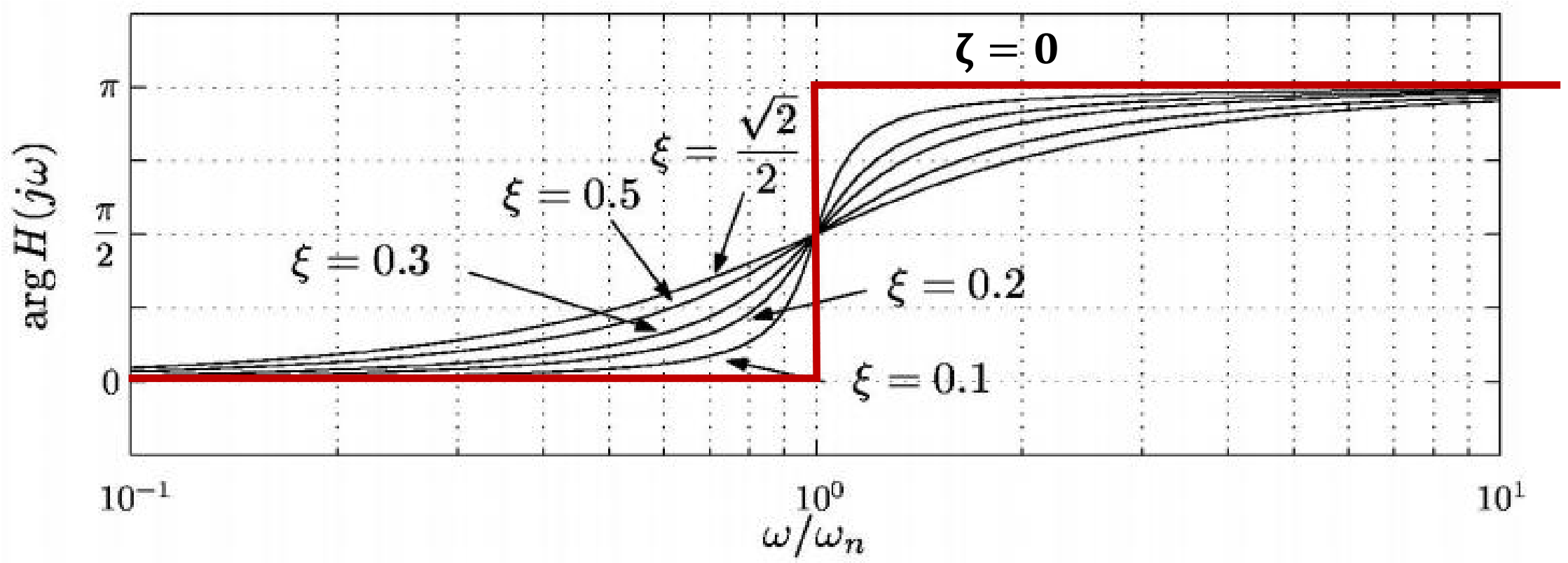
para $\omega << \omega_n \rightarrow 1$

$$\omega_n^2 = \alpha^2 + \omega_d^2$$

Vamos agora achar a contribuição de z_1 e z_2 p/ fase

$$\sphericalangle\left(1-{}^{j\omega}/_{z1}\right)\left(1-{}^{j\omega}/_{z2}\right)=\sphericalangle\left(1-\frac{\omega^2}{\omega_n^2}+\frac{j\omega\zeta 2\omega_n}{\omega_n^2}\right)=arctg\left[\frac{2\zeta\omega_n\omega}{\omega_n^2-\omega^2}\right]$$

- $\omega \ll \omega_n$ $\quad arctg\left[\frac{2\zeta\omega_n\omega}{\omega_n^2-\omega^2}\right]\approx arctg\left[\frac{2\zeta\omega}{\omega_n}\right]=0$
- $\omega=\omega_n$ $\quad arctg\left[\frac{2\zeta\omega_n\omega}{\omega_n^2-\omega^2}\right]\approx arctg\left[\frac{2\zeta\omega_n^2}{0}\right]=\frac{\pi}{2}$
- $\omega \gg \omega_n$ $\quad arctg\left[\frac{2\zeta\omega_n\omega}{\omega_n^2-\omega^2}\right]\approx arctg\left[\frac{2\zeta\omega_n}{\omega}\right]=\pi$



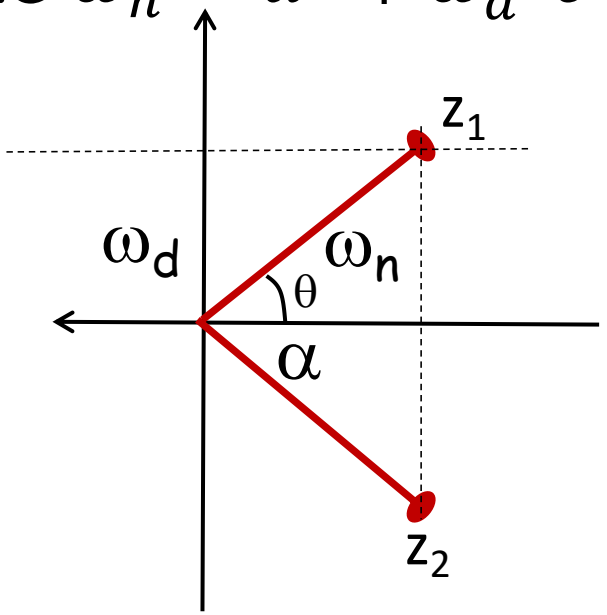
- Como o par de zeros complexos somam dois, para $\omega >> \omega_n$ teremos fase de $2(\pi/2) = \pi$
- quando ζ aumenta, a mudança de fase é mais suave
- quando $\zeta = 0$ a mudança de fase é abrupta

Diagramas de Bode (zeros complexos parte real positiva)

$z_1 = \alpha + j\omega_d$ e $z_2 = \alpha + j\omega_d$

$$(1 - {}^{s}/_{z1})(1 - {}^{s}/_{z2}) = \frac{s^2 - 2\alpha s + \alpha^2 + \omega_d^2}{\alpha^2 + \omega_d^2} = \frac{s^2}{\omega_n^2} - \frac{s\zeta 2\omega_n}{\omega_n^2} + \frac{\omega_n^2}{\omega_n^2}$$

onde $\omega_n^2 = \alpha^2 + \omega_d^2$ e $\zeta = {}^{\alpha}/_{\omega_n}$



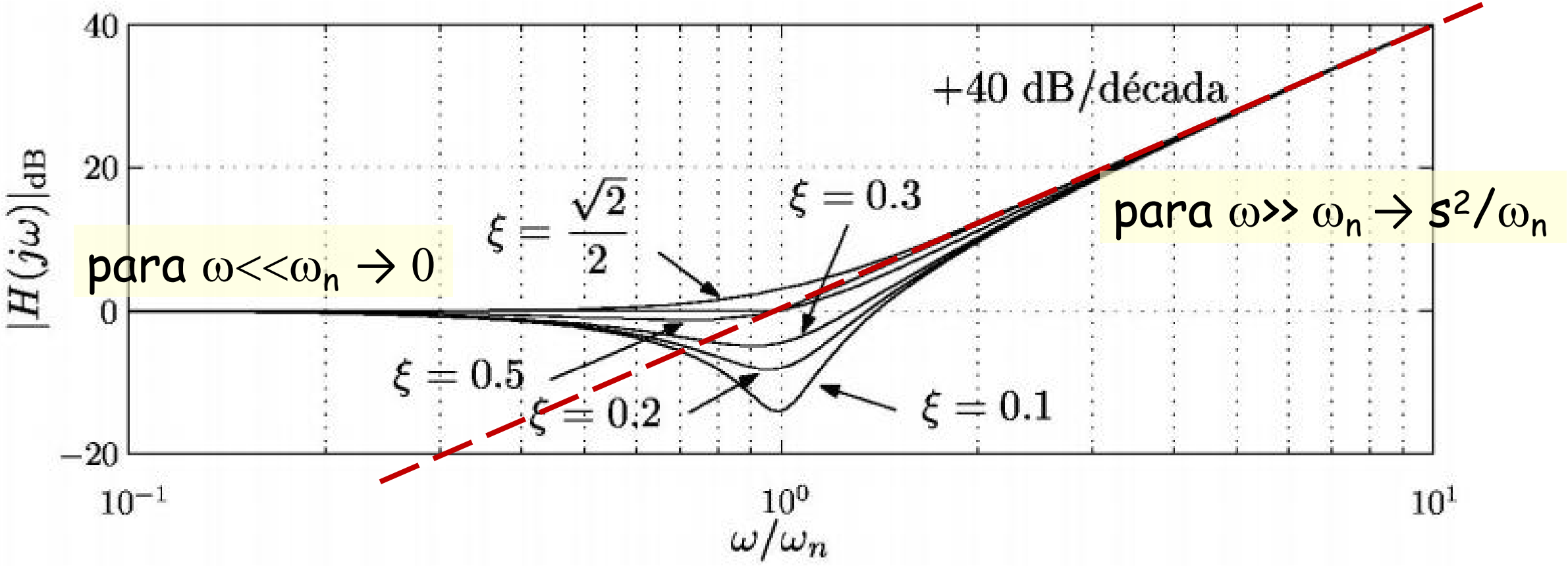
$$\zeta = {}^{\alpha}/_{\omega_d} = cos(\theta) \leq 1$$

$0 \leq \zeta < 1$ z_1 e z_2 complexos

$\zeta = 1$ $z_1 = z_2$ e reais

Diagramas de Bode (zeros complexos parte real positiva)

Modulo

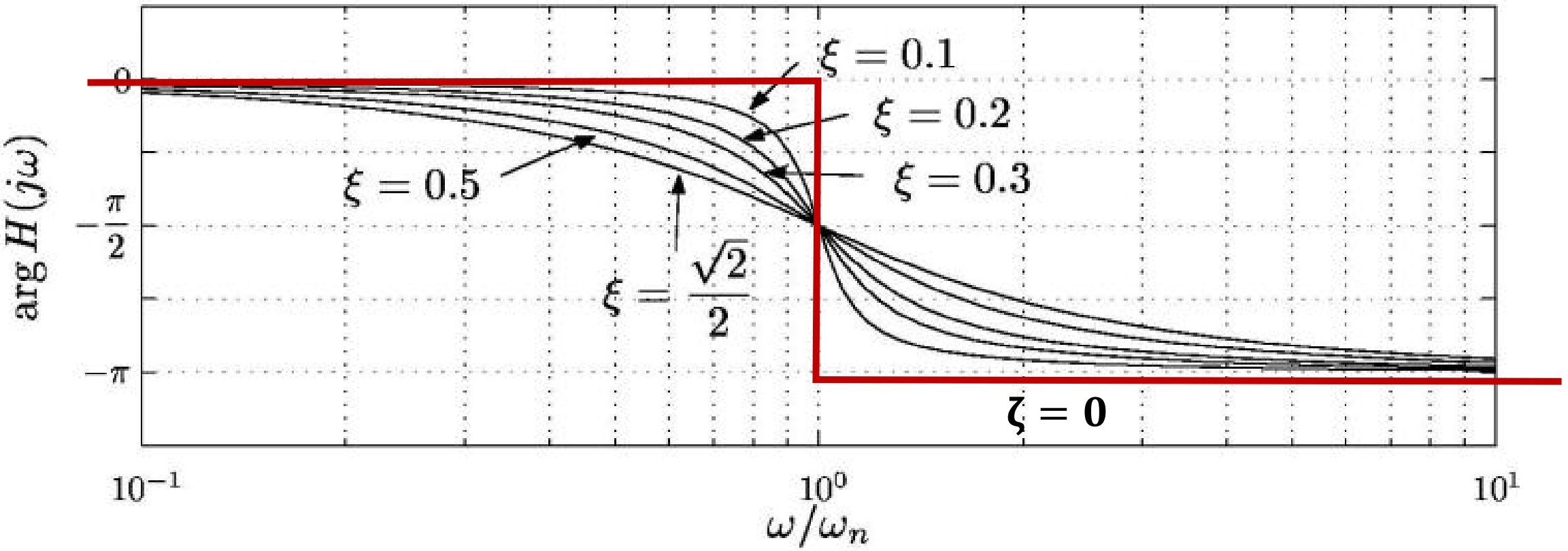


para $\omega << \omega_n \rightarrow 0$

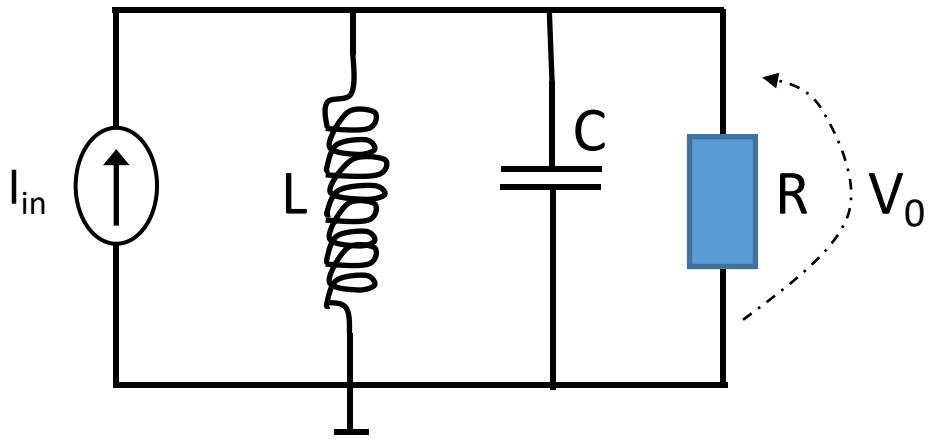
para $\omega >> \omega_n \rightarrow s^2/\omega_n$

Diagramas de Bode (zeros complexos parte real positiva)

Fase



Exemplo



$$V_0(s) = i_{in}(s)\frac{1}{G + 1/sL + sC}$$

$$= i_{in}(s)\frac{sL}{s^2LC + sLG + 1}$$

onde G=1/R

$$s^2LC + sLG + 1 = \frac{s^2}{\omega_n^2} + \frac{s\zeta 2}{\omega_n} + 1$$

com $0 \leq \zeta < 1$ (raízes imaginárias)

$$\omega_n = \frac{1}{\sqrt{LC}}, \qquad LG = \frac{2\zeta}{1/\sqrt{LC}}, \quad \zeta = \frac{G}{2}\sqrt{\frac{L}{C}}$$

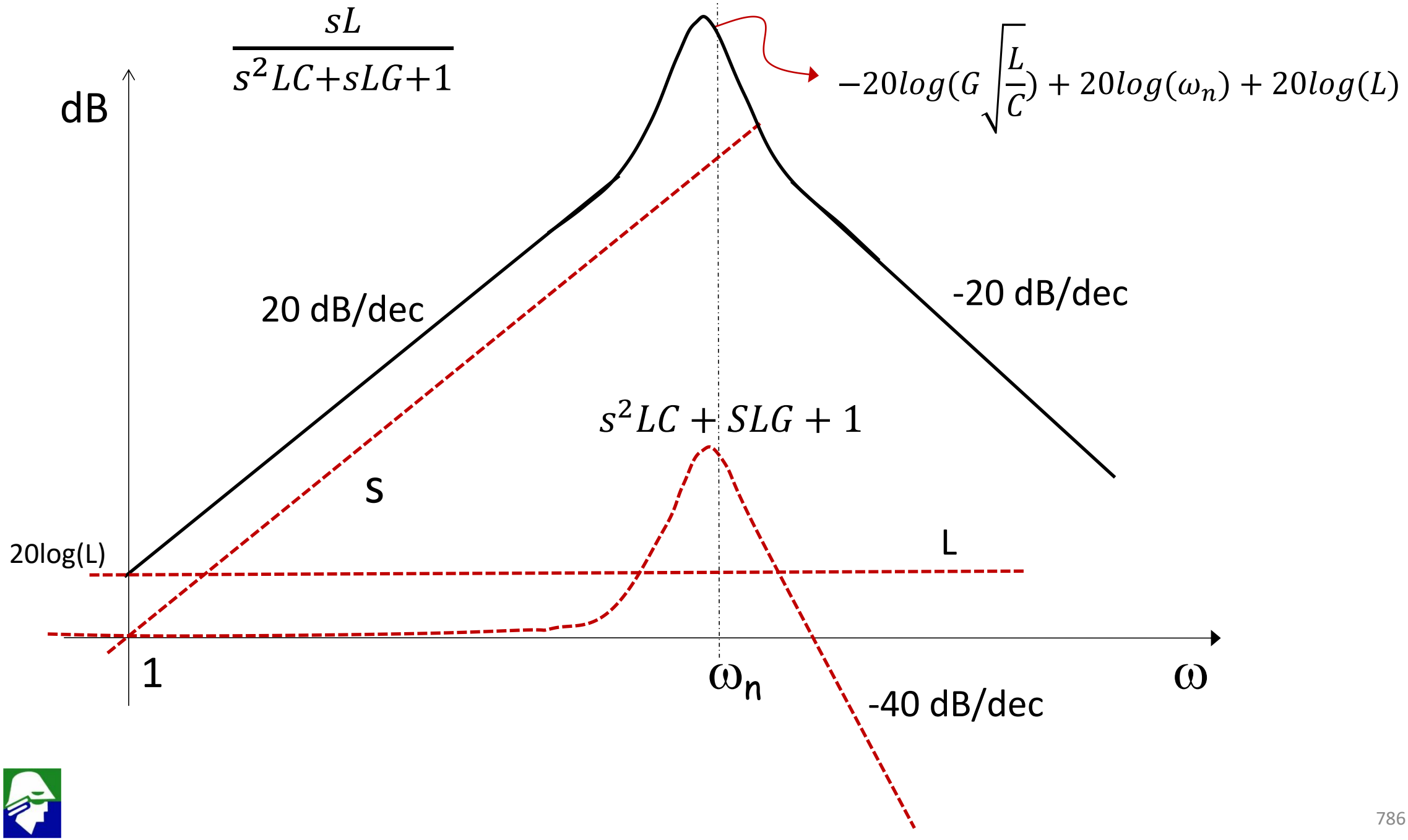
Observe que para

$$V_0(s) = i_{in}(s)\frac{sL}{s^2LC+sLG+1}$$

tenha polos com parte real negativa é necessário que $s^2LC + sLG + 1$ tenha raízes negativas. Para isso

$$(LG)^2 - 4CL < 0 \Rightarrow LG < \sqrt{4CL}$$

$$(\text{o que implica em } \frac{G}{2}\sqrt{\frac{L}{C}} = \zeta < 1) \quad \Rightarrow \quad R > \frac{1}{2}\sqrt{\frac{L}{C}})$$


$\frac{sL}{s^2LC+sLG+1}$
$-20log(G\sqrt{\frac{L}{C}}) + 20log(\omega_n) + 20log(L)$
dB
20 dB/dec
-20 dB/dec
$s^2LC + SLG + 1$
S
L
20log(L)
1
ω_n
ω
-40 dB/dec

Observe que para se

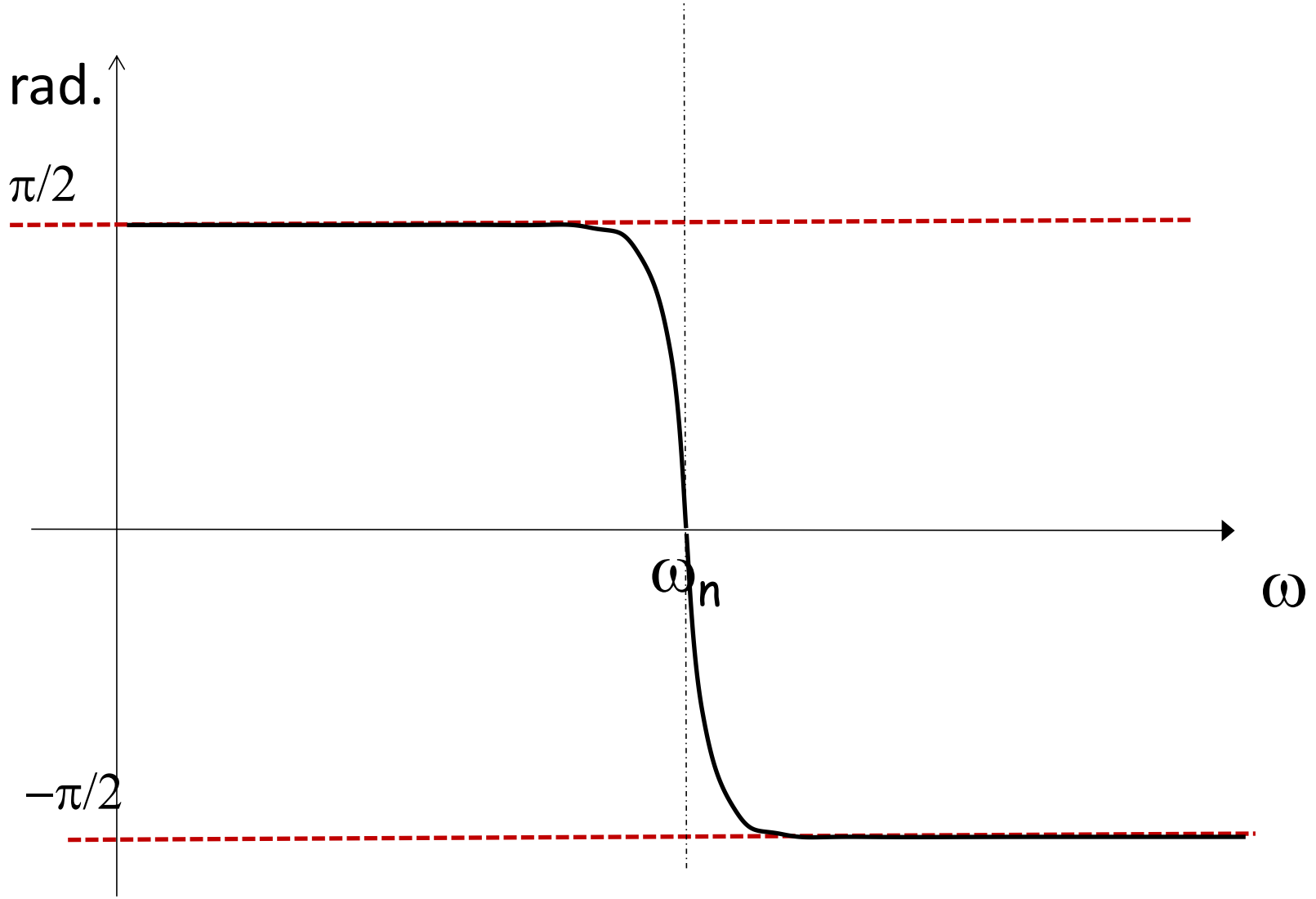
$$R \to \infty \;\; entao \; G \to 0$$

Neste caso teremos

$$-20log(G\sqrt{\frac{L}{C}}) \;\to\; +\infty$$

Assim na frequência ω_n, teremos V_0 muito grande.
A frequência ω_n é aquela onde a impedância do capacitor, $1/j\omega C$, cancela a impedância do indutor, $j\omega L$, ou seja

$$jL\omega_n + \frac{1}{jC\omega_n} = 0 \;\Rightarrow\; \omega_n = \frac{1}{\sqrt{LC}}$$



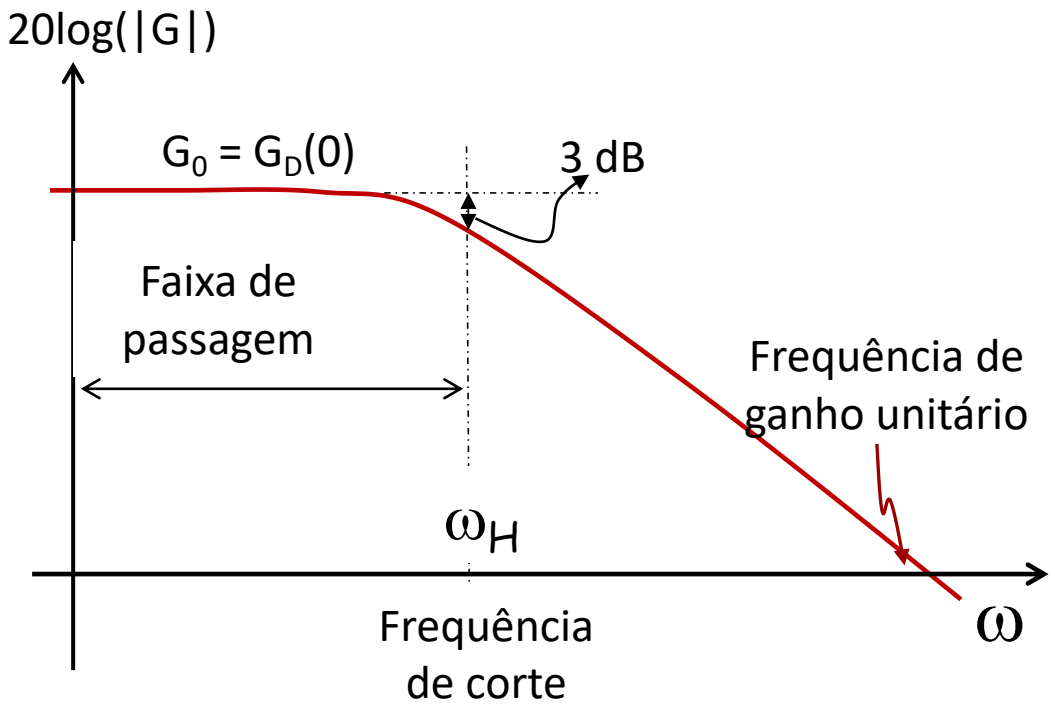
quanto maior o valor de R, menor é o valor de

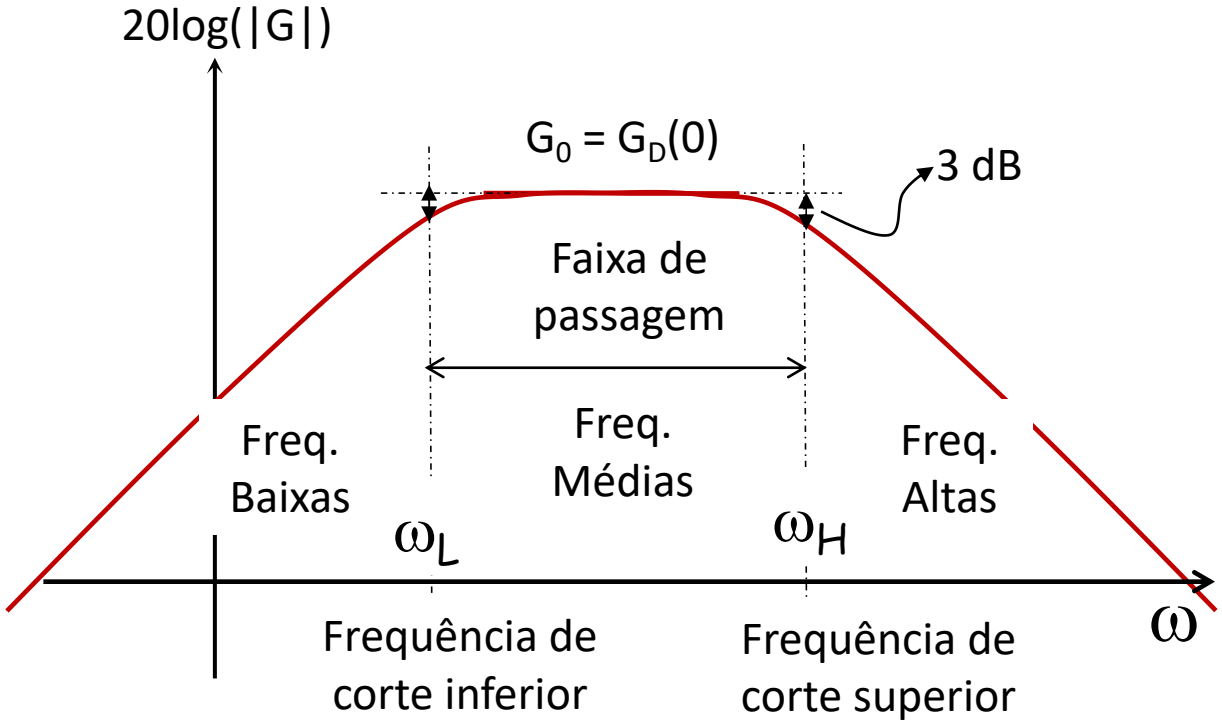
$$\zeta = \frac{G}{2}\sqrt{\frac{L}{C}}$$

e mais brusca é a transição da fase

Resposta em frequência

Amplificadores tem curvas de resposta em frequência tipicas como abaixo

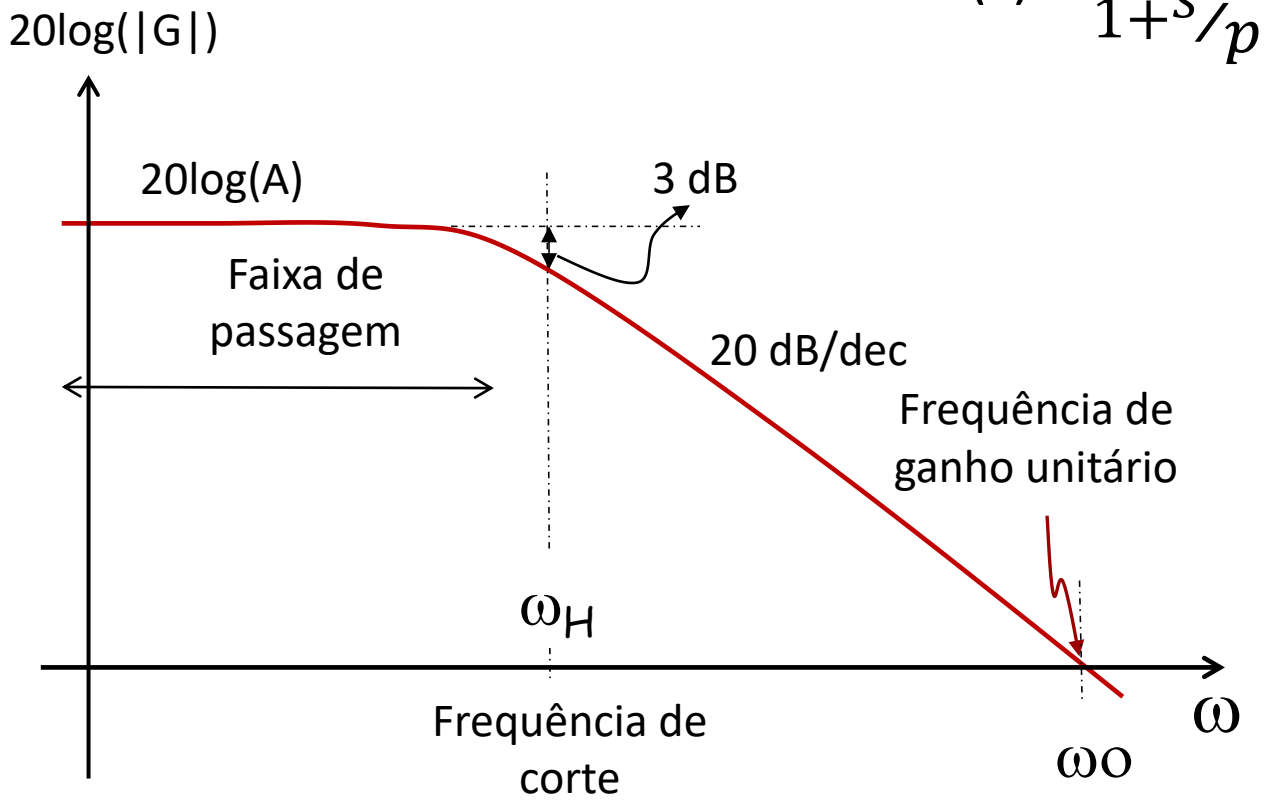




Resposta em frequência

Amplificadores Operacionas
Tem um polo dominante

$$F(s) = \frac{A}{1 + s/p_i}$$



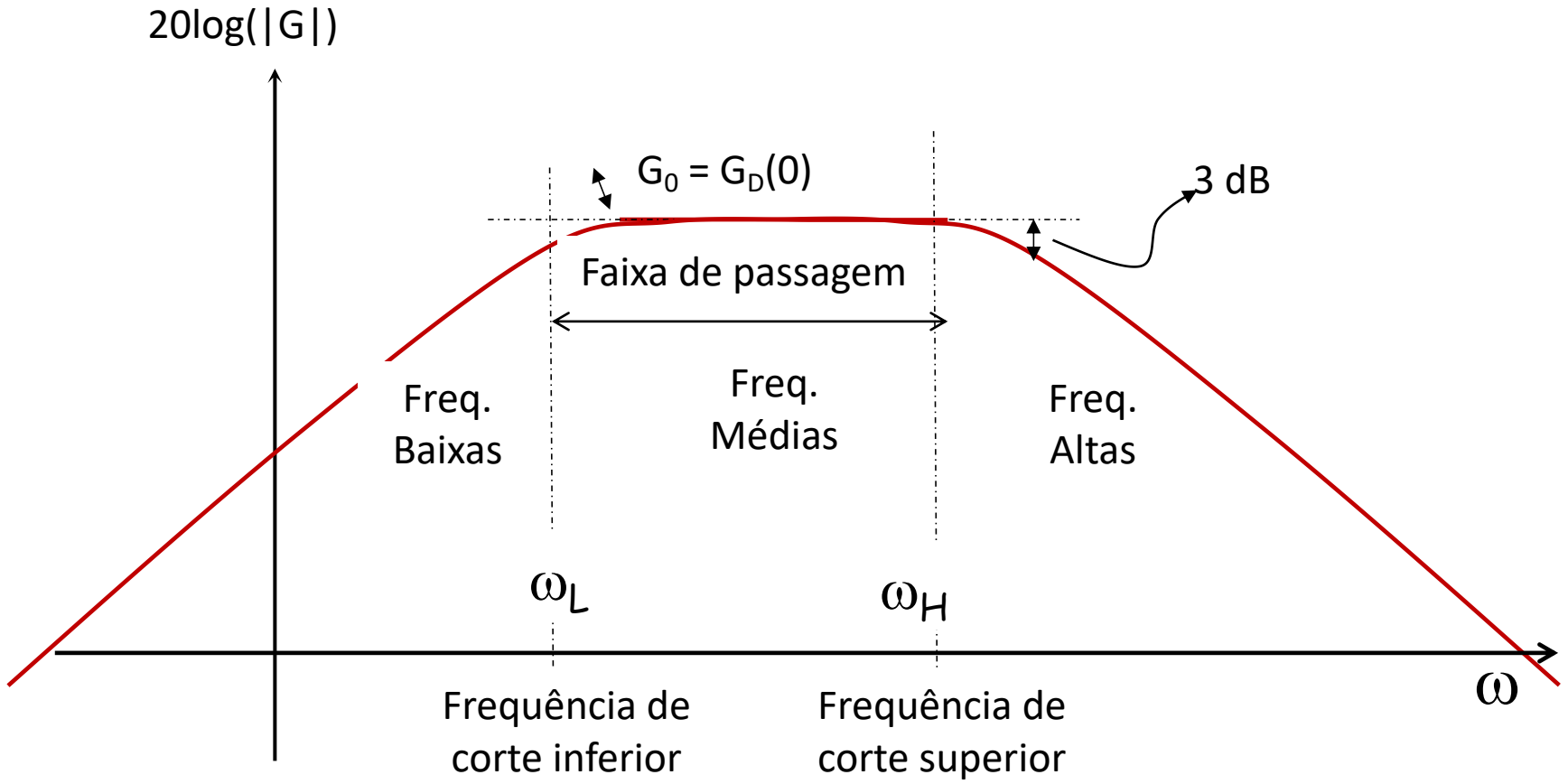
Para valores de A grandes teremos que

$$\omega O = A p_i$$

O valor de ωO (produto ganho x banda de passagem) é um importante parâmetro, que indica ate que frequecia o amplificador consegue ganho

Resposta em frequência

Vamos fazer umas consideracoes sobre a curva mais geral de um amplificador



Resposta em frequência

Considerando F(s)

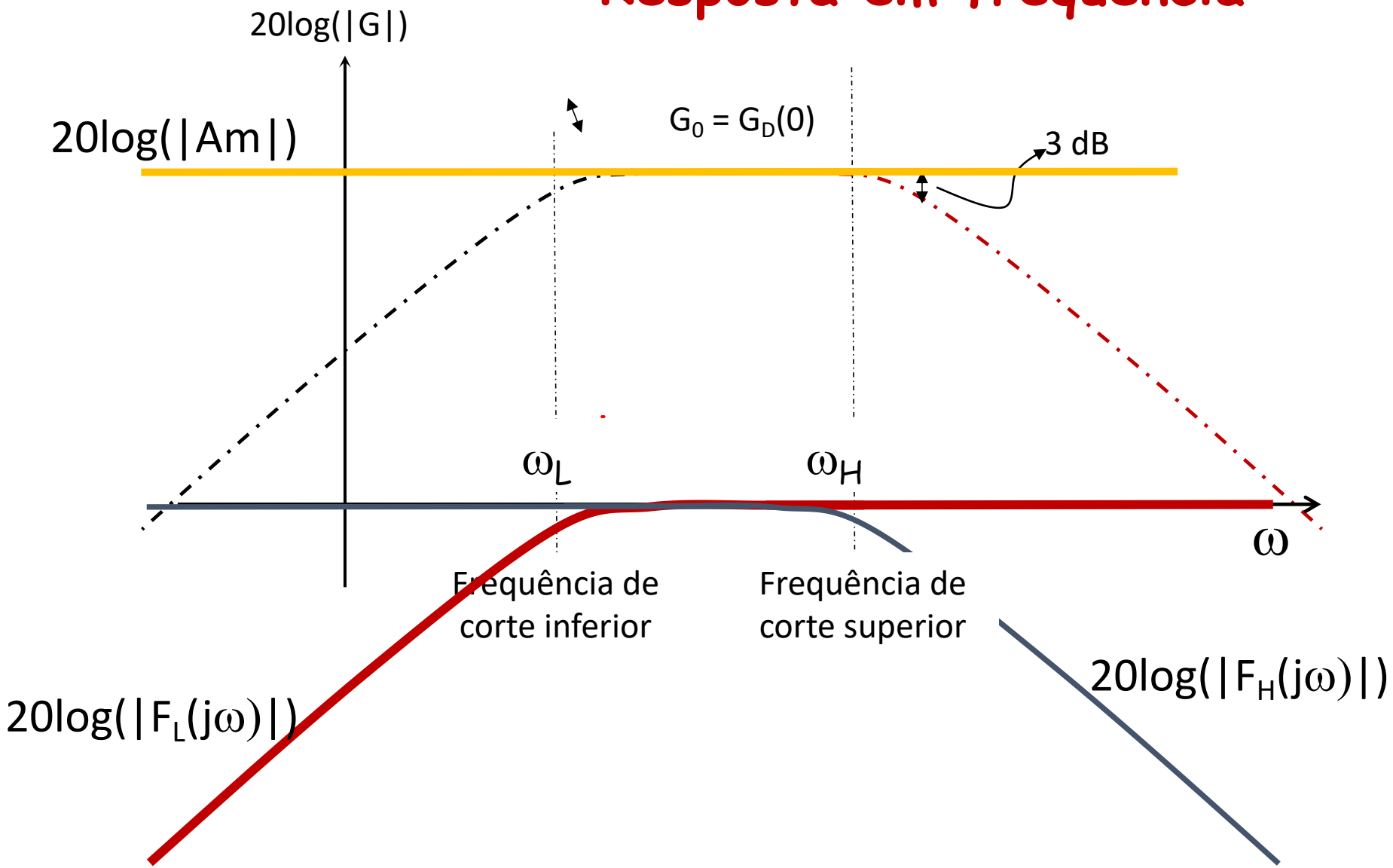
$$F(s) = A_m \frac{(1-{}^{s}/_{z1})(1-{}^{s}/_{z2})\ldots(1-{}^{s}/_{zm})s^{x1}}{(1-{}^{s}/_{p1})(1-{}^{s}/_{p2})\ldots(1-{}^{s}/_{pn})s^{x2}}$$

vamos separar essa função em tres porcoes, que são

$$F(s) = A_m F_L(s) F_H(s)$$

Onde as funções $F_L(s)$ e $F_H(s)$ tem a seguinte cara

Resposta em frequência



Resposta em frequência

$$F(s) = A_m \frac{(1-{}^{s}/_{z1})(1-{}^{s}/_{z2})\ldots(1-{}^{s}/_{zm})s^{x1}}{(1-{}^{s}/_{p1})(1-{}^{s}/_{p2})\ldots(1-{}^{s}/_{pn})s^{x2}}$$

Temos que:

Am: o ganho do circuito

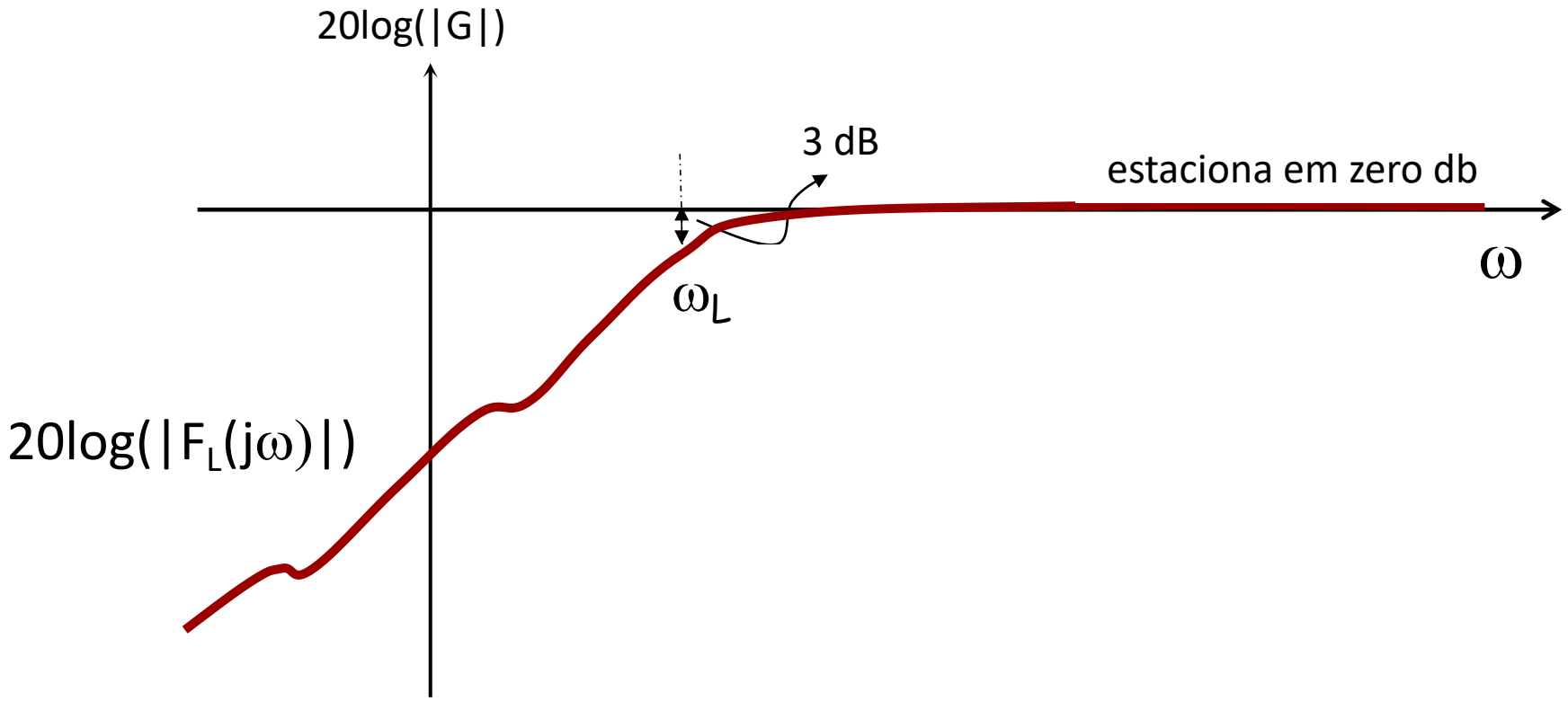
$F_L(s)$: define a região da subida da função de transferencia

$F_H(s)$: define a região da descida da função de transferencia

O que podemos falar das funções $F_L(s)$ e $F_H(s)$?

Resposta em frequência ($F_L(s)$)

Vamos considerar um caso mais geral, onde a curva pode crescer ou ate estacionar e depois volta a crescer. Não pode nunca decrescer



Resposta em frequência ($F_L(s)$)

Formato de $F_L(s)$

$$F_L(s) = \left(\frac{z1.z2\ldots zn}{p1p2..pm}\right)\frac{\left(1-{}^{s}/_{z1}\right)\left(1-{}^{s}/_{z2}\right)\ldots\left(1-{}^{s}/_{z_n}\right)s^{x1}}{\left(1-{}^{s}/_{p1}\right)\left(1-{}^{s}/_{p2}\right)\ldots\left(1-{}^{s}/_{p_m}\right)s^{x2}}$$

O que podemos dizer sobre a função $F_L(s)$

- ✓ Como a curva estaciona, não cresce/diminui, para $\omega = \infty$, o numero de polos e zeros deve ser igual. Assim

  $$n+x1 = m+x2$$

- ✓ como a curva é crescente, para qualquer frequência ω escolhida, devemos ter

  $$\text{numero(zeros} < \omega) \geq \text{numero(polos} < \omega)$$

- ✓ se a curva for estritamente crescente, então teremos, para $\omega < \omega_L$

  $$\text{numero(zeros} < \omega) > \text{numero(polos} < \omega)$$

Resposta em frequência ($F_L(s)$)

Formato de $F_L(s)$

$$F_L(s) = \left(\frac{z1.z2\ldots zn}{p1p2..pm}\right)\frac{\left(1-{}^{s}/_{z1}\right)\left(1-{}^{s}/_{z2}\right)\ldots\left(1-{}^{s}/_{z_n}\right)s^{x1}}{\left(1-{}^{s}/_{p1}\right)\left(1-{}^{s}/_{p2}\right)\ldots\left(1-{}^{s}/_{p_m}\right)s^{x2}}$$

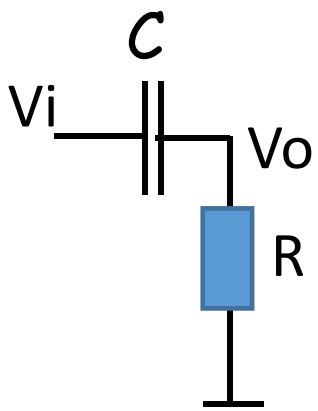
1. Caso tenhamos um polo **bem maior** que todos os outros polos e zeros, ou seja

$$|p2|, \ldots |pm| \text{ e } |z1|, |z2|, \ldots |zn| << |p1|$$

(chamamos de p1 o polo maior, sem perda de generalidade), esse polo p1 será chamado de polo dominante. A curva de $F_L(s)$ vai parar de crescer perto de ω_L = p1

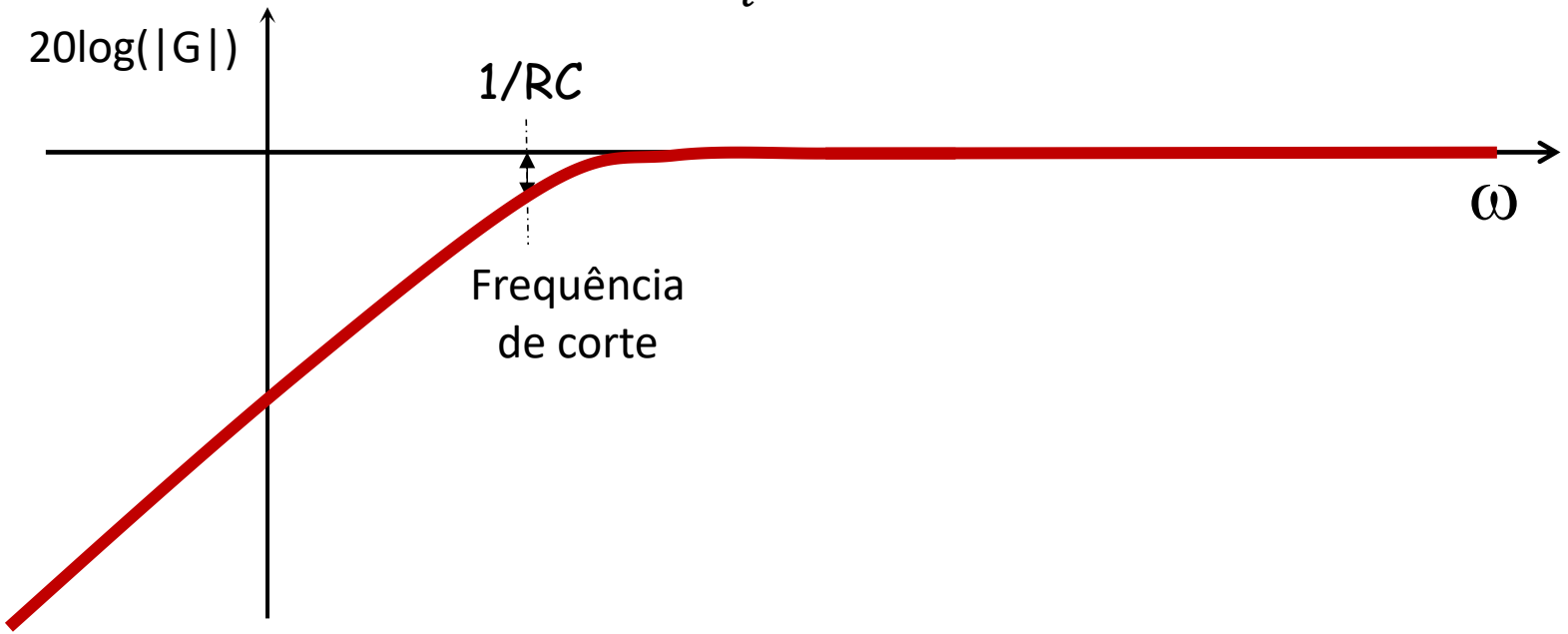
Resposta em frequência ($F_L(s)$)

Exemplo



$$V_0 = V_i \frac{R}{R + {}^{1}/_{sC}} = V_i \frac{sRC}{sCR + 1}$$

$$\frac{V_0}{V_i} = \frac{sRC}{sCR + 1} = RC \frac{s}{1 + sCR}$$



Resposta em frequência ($F_L(s)$)

2. Caso não tenhamos um polo dominante, mas dois polos dominantes, ou seja

|p3|, .. |pm| e |z3|, .. |zn| << |p1| e |p2|

(chamamos p1 e p2 de polos dominates),

poderemos aproximar ω_L

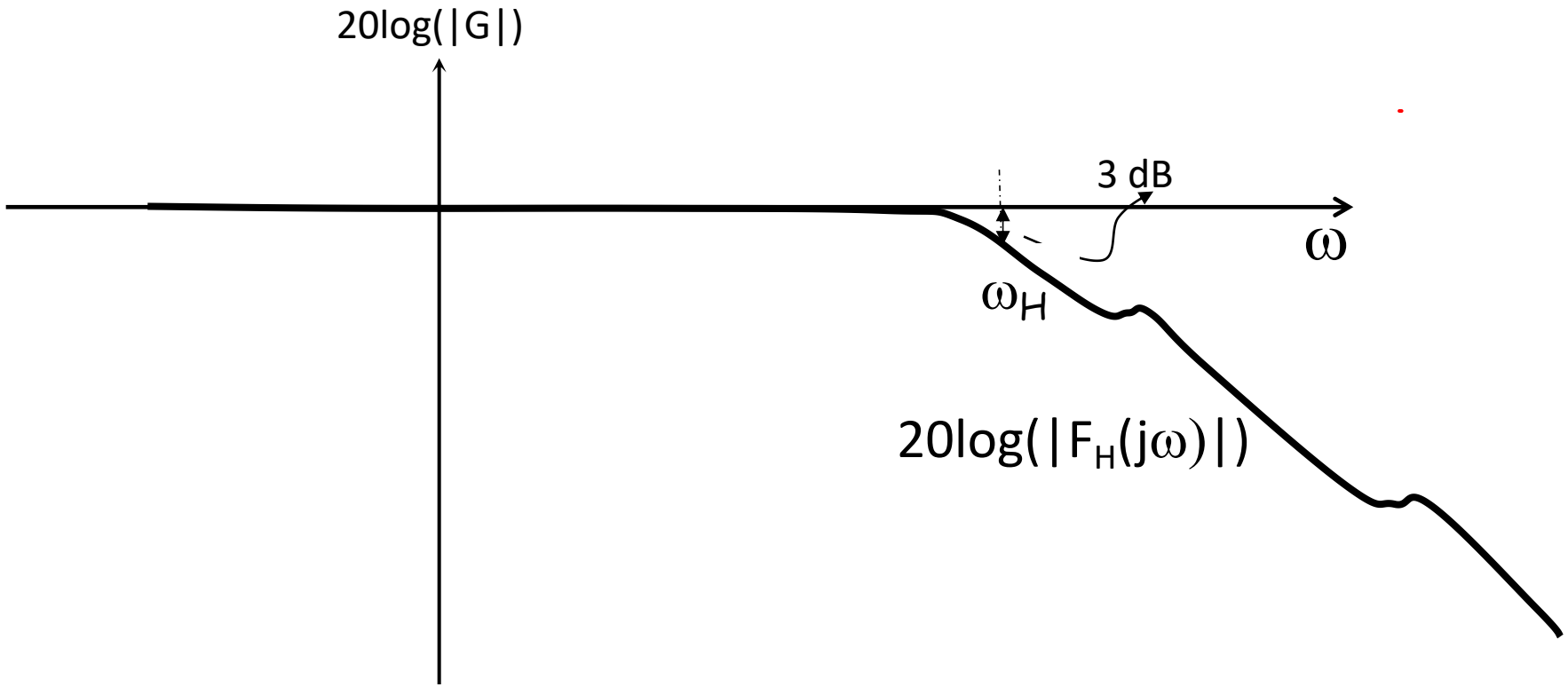
$$\omega_L \approx \sqrt{p1^2 + p2^2 - 2.z1^2 - 2.z2^2}$$

(z1 e z2 são os zeros maiores)

3. A expressão acima pode ser generalizada para outros casos com mais polos dominates.

Resposta em frequência ($F_H(s)$)

Vamos considerar um caso mais geral, onde a curva pode decrescer ou ate estacionar e depois volta a decrescer. Não pode nunca crescer



Resposta em frequência ($F_H(s)$)

Formato de $F_H(s)$

$$F_H(s) = \left(\frac{z1.z2\ldots zn}{p1p2..pm}\right)\frac{\left(1-{}^{s}/_{z1}\right)\left(1-{}^{s}/_{z2}\right)\ldots\left(1-{}^{s}/_{z_n}\right)s^{x1}}{\left(1-{}^{s}/_{p1}\right)\left(1-{}^{s}/_{p2}\right)\ldots\left(1-{}^{s}/_{p_m}\right)s^{x2}}$$

O que podemos dizer sobre a função $F_H(s)$

- ✓ Como a curva decresce, para $\omega = \infty$, o numero de polos deve ser maior que o de zeros. Assim

  $$n+x1 < m+x2$$

- ✓ como a curva é decrescente, para qualquer frequência ω escolhida, devemos ter

  $$\text{numero(zeros} < \omega) \leq \text{numero(polos} < \omega)$$

- ✓ se a curva for estritamente decrescente, teremos, para $\omega > \omega_H$

  $$\text{numero(zeros} < \omega) < \text{numero(polos} < \omega)$$

Resposta em frequência ($F_H(s)$)

Formato de $F_H(s)$

$$F_H(s) = \left(\frac{z1.z2\ldots zn}{p1p2..pm}\right)\frac{\left(1-{}^{s}/_{z1}\right)\left(1-{}^{s}/_{z2}\right)\ldots\left(1-{}^{s}/_{z_n}\right)s^{x1}}{\left(1-{}^{s}/_{p1}\right)\left(1-{}^{s}/_{p2}\right)\ldots\left(1-{}^{s}/_{p_m}\right)s^{x2}}$$

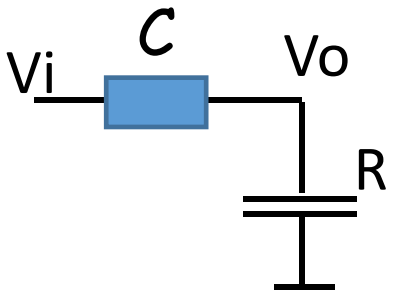
1. Caso tenhamos um polo **bem menor** que todos os outros polos e zeros, ou seja

$$|p2|, \ldots |pm| \text{ e } |z1|, |z2|, \ldots |zn| >> |p1|$$

(chamamos de p1 o polo menor, sem perda de generalidade), esse polo p1 será chamado de polo dominante. A curva de $F_H(s)$ vai comecar a decrescer perto de $\omega_H = p1$

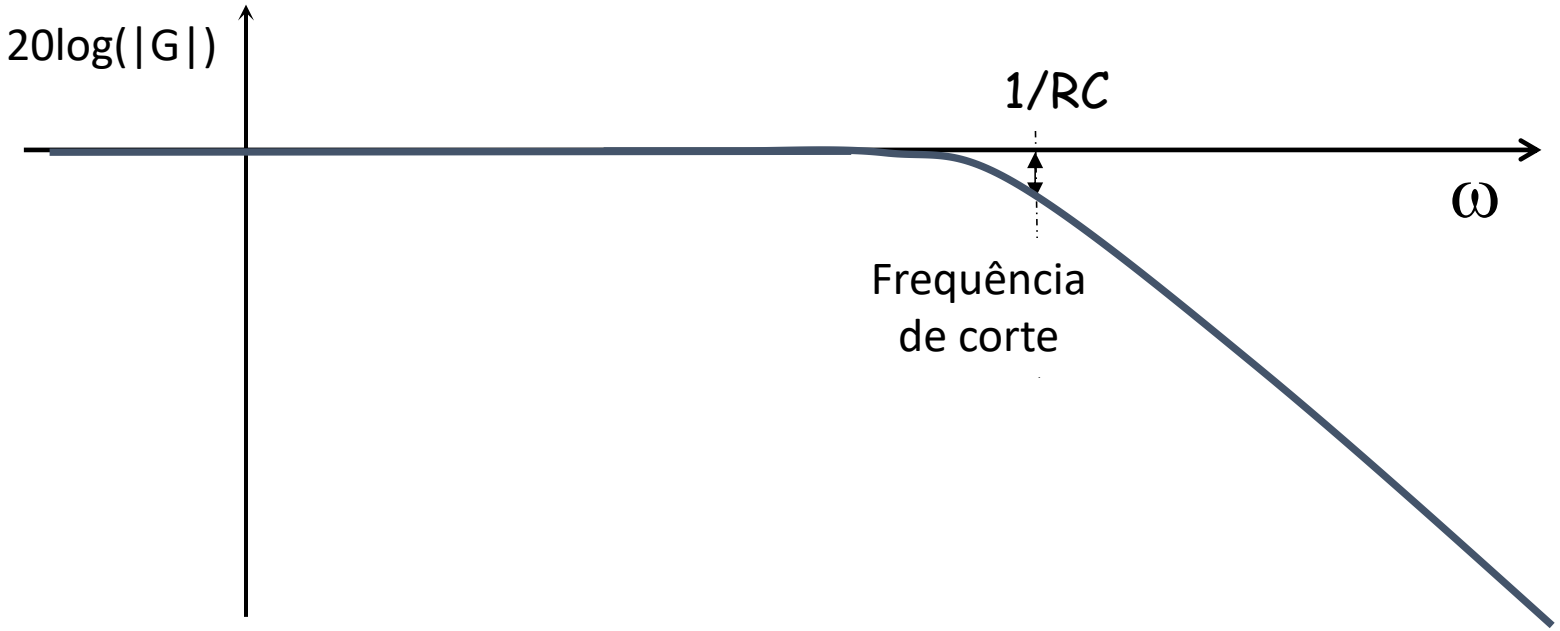
Resposta em frequência ($F_H(s)$)

Exemplo



$$V_0 = V_i \frac{1/sC}{R + 1/sC} = V_i \frac{1}{sCR + 1}$$

$$\frac{V_0}{V_i} = \frac{1}{sCR + 1} = \frac{1}{1 + sCR}$$



Resposta em frequência ($F_H(s)$)

2. Caso não tenhamos um polo dominante, mas **dois polos dominantes,** ou seja

|p3|, .. |pm| e |z3|, .. |zn| >> |p1| e |p2|

(chamamos p1 e p2 de polos dominates),

poderemos aproximar ω_H

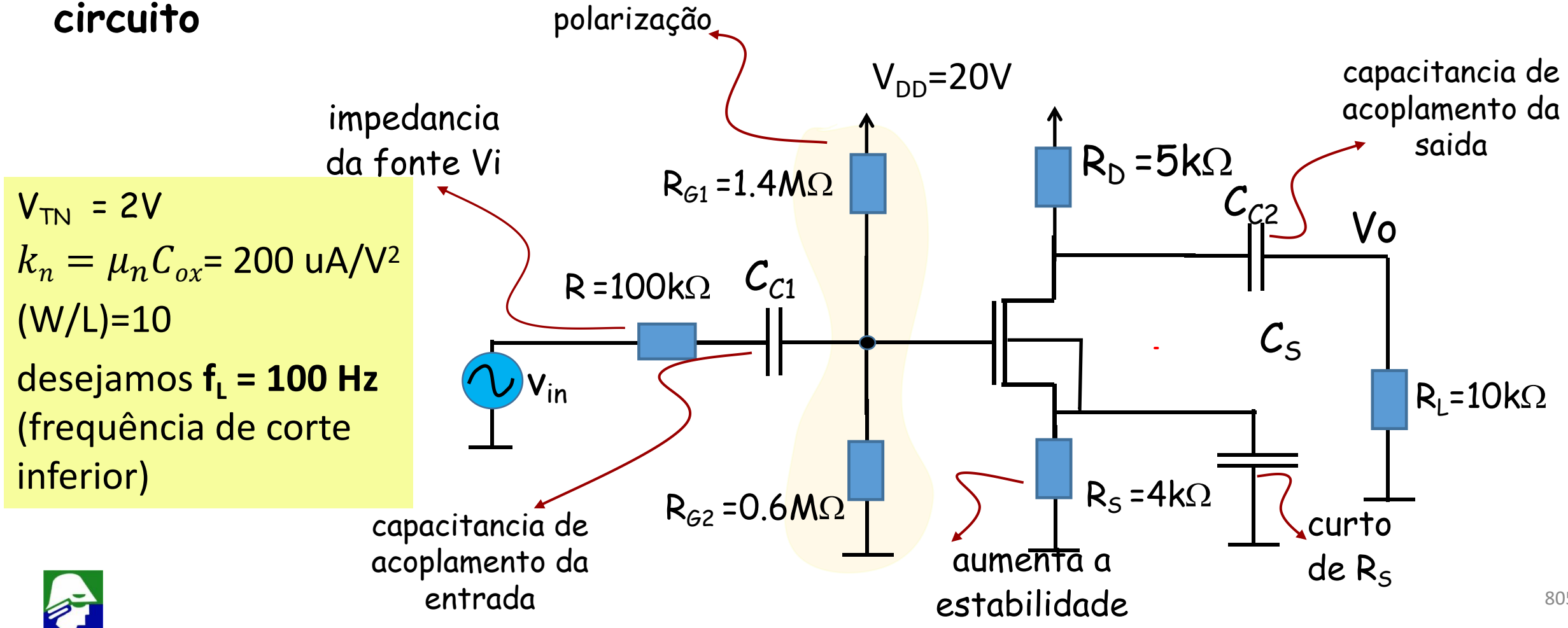
$$\omega_H \approx \frac{1}{\sqrt{1/p1^2 + 1/p2^2 - 2/z1^2 - 2/z2^2}}$$

z1 e z2 são os zeros menores

3. A expressão acima pode ser generalizada para outros casos com mais polos dominates.

Resposta em frequência: Circuito Source Comum

Vamos analisar o comportamento do circuito abaixo em frequência. A partir dele vamos aprender como deve ser feita a nalise de outros circuito



V_{TN} = 2V

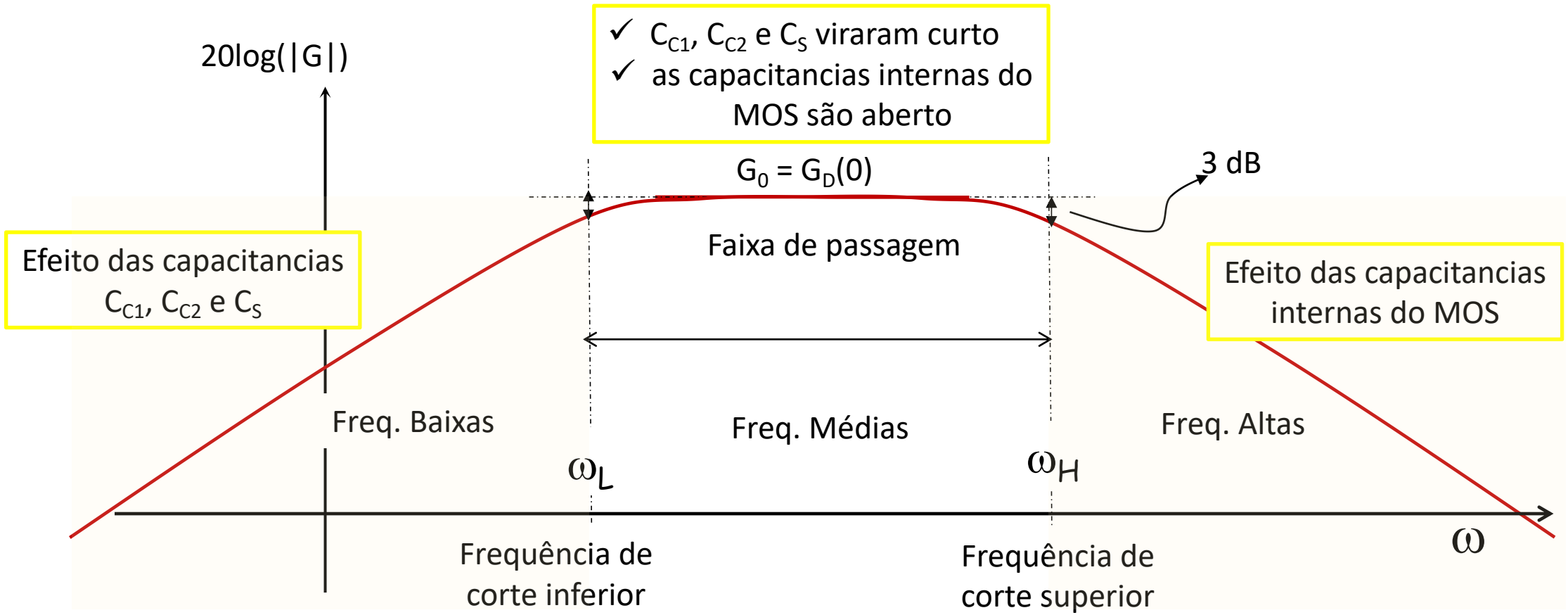
$k_n = \mu_n C_{ox}$= 200 uA/V²

(W/L)=10

desejamos **f_L = 100 Hz** (frequência de corte inferior)

Resposta em frequência: Circuito Source Comum

O circuito Source Comum terá uma curva de resposta em frequência como a figura.



Resposta em frequência: Circuito Source Comum

Para analise do circuito iremos seguir os passos:

1. Analise DC, para determinar correntes e tensoes de polarização
2. montar o modelo de pequenos sinas
3. fazer a analise de pequenos sinais
4. determinar os polos dominantes do circuito

1. Analise DC

$$V_G = 20\frac{R_{G2}}{R_{G1}+R_{G2}} = 6$$

$$I_D = k_n\frac{W}{2L}(V_G - V_s - V_{TN})^2 = 1m(4 - I_D R_s)^2$$

Resposta em frequência: Circuito Source Comum

1. Analise DC

$$I_D = k_n \frac{W}{2L}(V_G - V_s - V_{TN})^2 = 1m(4 - I_D R_s)^2$$

Solução: I_D = 1mA

Assim obtemos que:

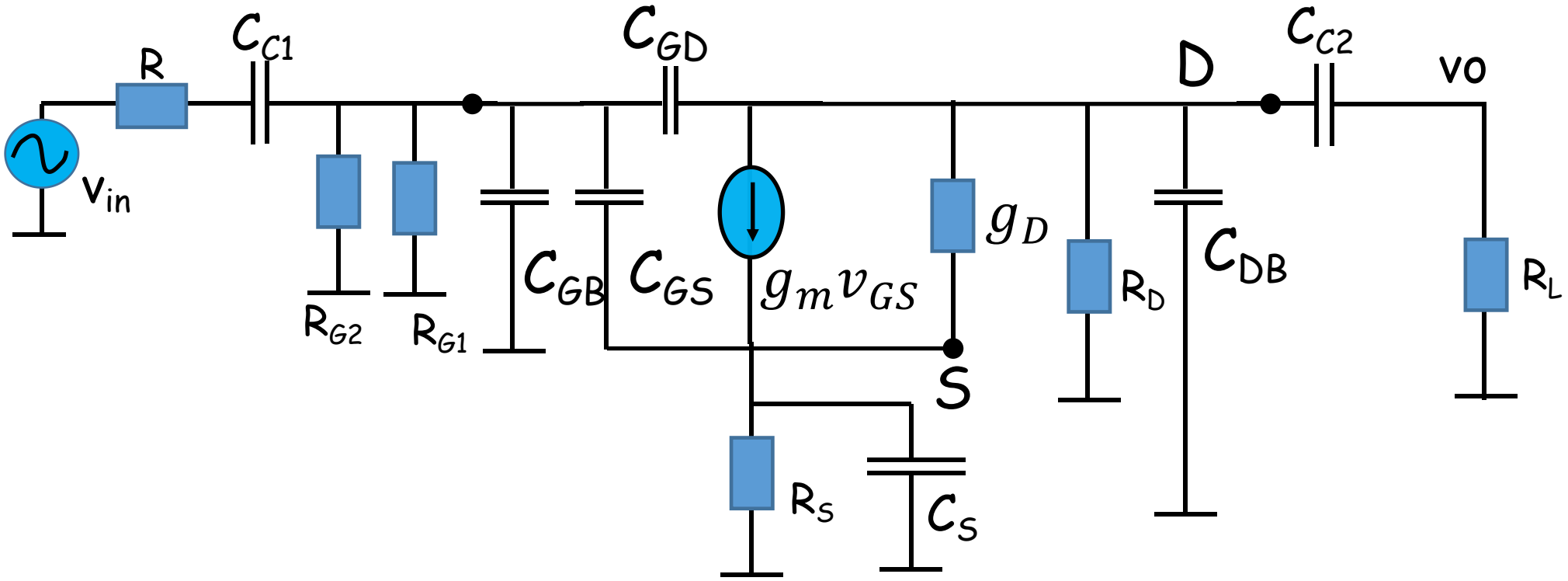
$$V_S = I_D R_S = 4\,V$$

$$V_D = V_{DD} - I_D R_D = 15\,V$$

$$g_m = k_n \frac{2I_D}{(V_{GS} - V_T)} = 2\,mS$$

Resposta em frequência: Circuito Source Comum

2. montar o modelo de pequenos sinas



Podemos observar que este modelo de pequenos sinais é bastante grande. Seu equacionamento será bastante trabalhoso

Resposta em frequência: Circuito Source Comum

2. montar o modelo de pequenos sinas

Em vez de resolver o circuito completo, mais facil resolve-lo para as três regioes de frequência ja mostradas

2.1 baixas frequências

- ✓ capacitancial de acoplamento, C_{C1} e $C_{C2,}$ e bypass, C_S, são consideradas
- ✓ capacitancias do transistor são aberto

2.2 médias frequências

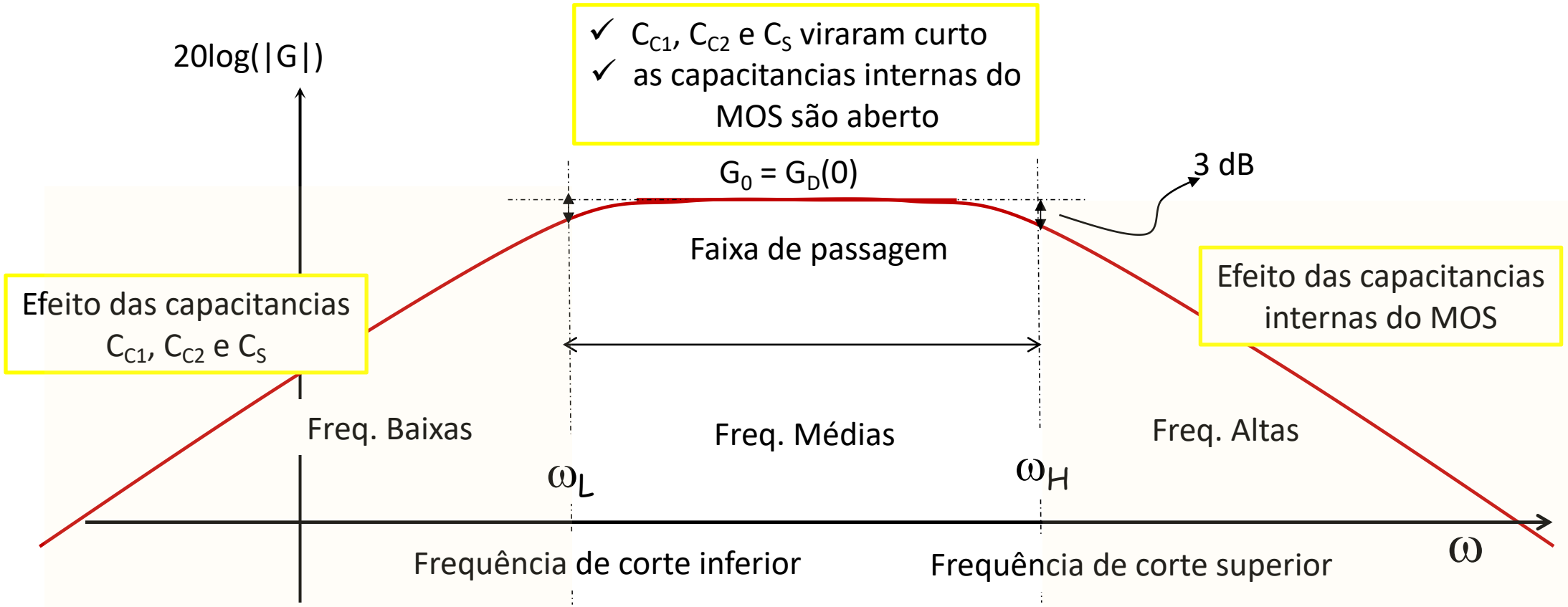
- ✓ capacitancial de acoplamento, C_{C1} e $C_{C2,}$ e bypass, C_S, são curto
- ✓ capacitancias do transistor são aberto

2.3 altas frequências

- ✓ capacitancial de acoplamento, C_{C1} e $C_{C2,}$ e bypass, C_S, são curto
- ✓ capacitancias do transistor são consideradas

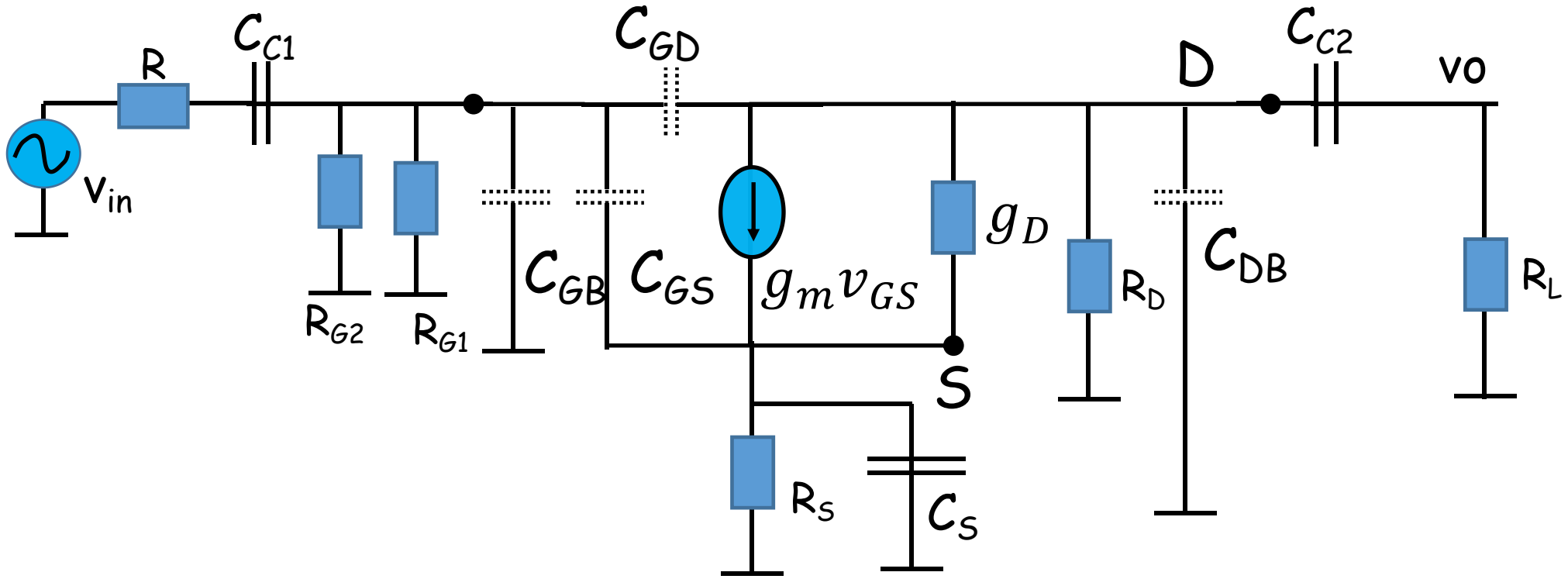
Resposta em frequência: Circuito Source Comum

2.1 baixas frequências
2.2 médias frequências
2.3 altas frequências



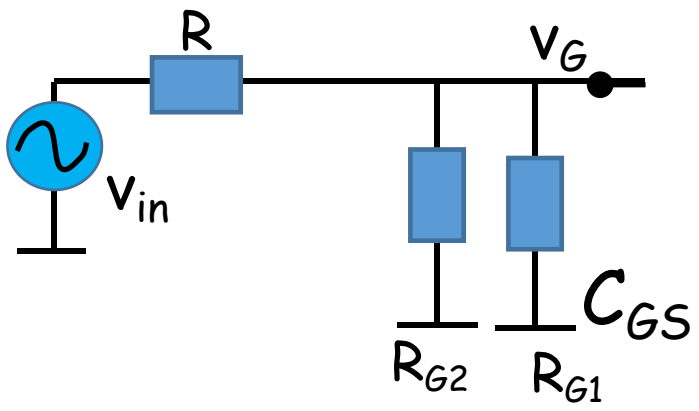
Resposta em frequência: Circuito Source Comum

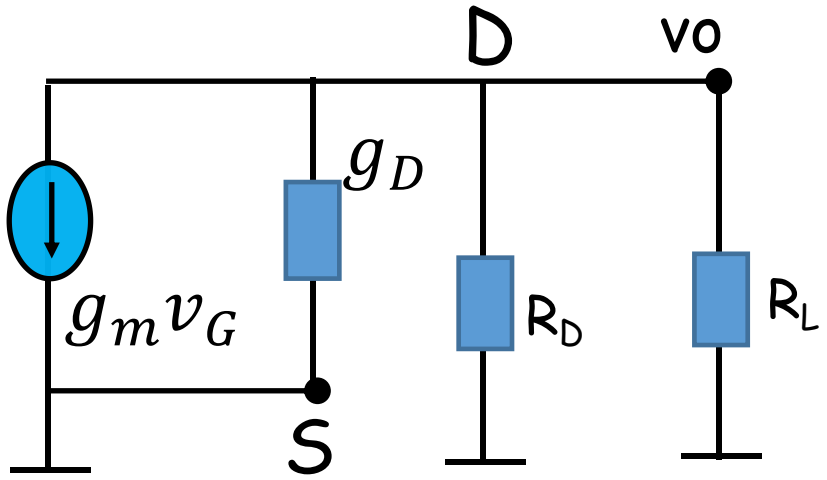
2.2 médias frequências: é o caso mais simples. Já fizemos esta analise



Resposta em frequência: Circuito Source Comum

2.2 médias frequências





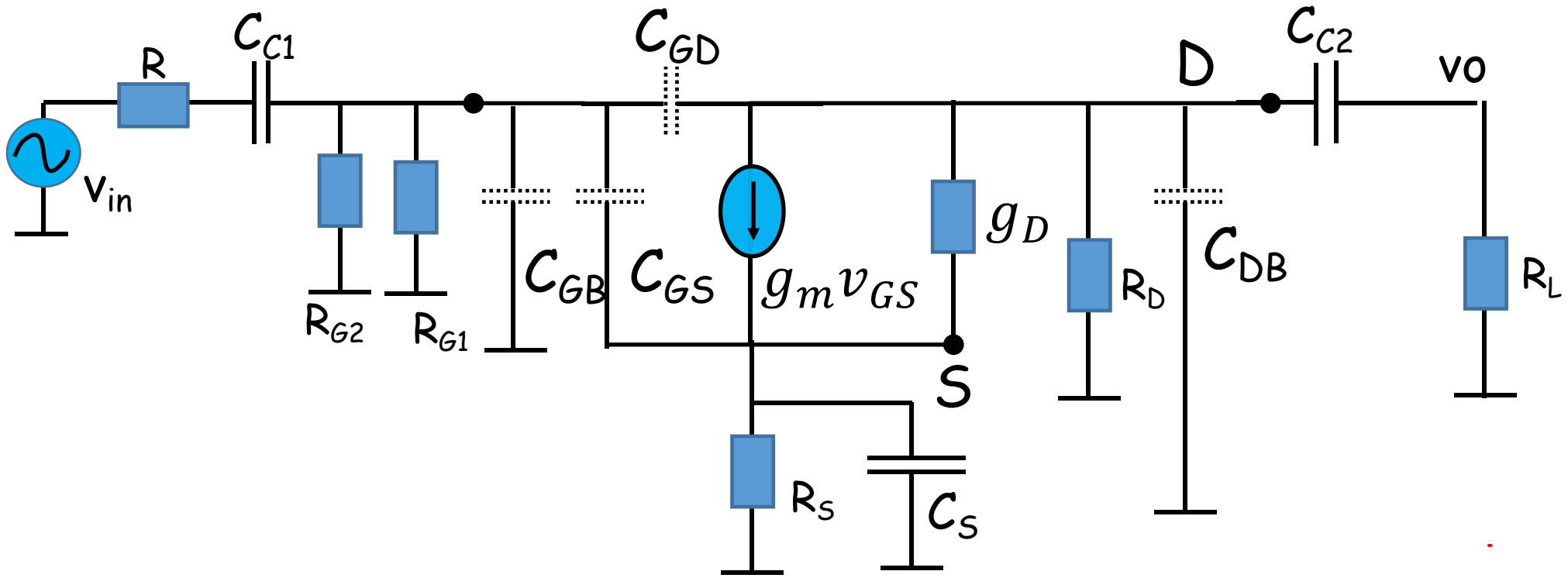
$$v_G = v_{in}\frac{R_{G2}//R_{G1}}{R_{G2}//R_{G1}+R}$$

$$v_0 = -g_m v_g (r_d//R_L//R_D)$$

$$\frac{v_0}{v_{in}} = v_{in}\frac{R_{G2}//R_{G1}}{R_{G2}//R_{G1}+R}\cdot g_m(r_d//R_L//R_D)$$

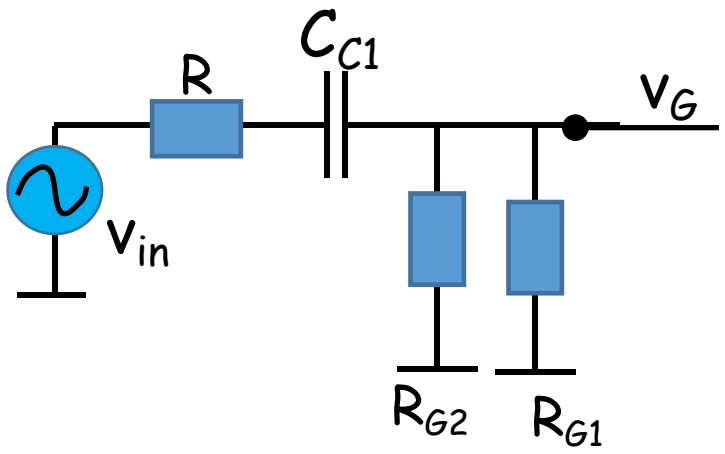
Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:

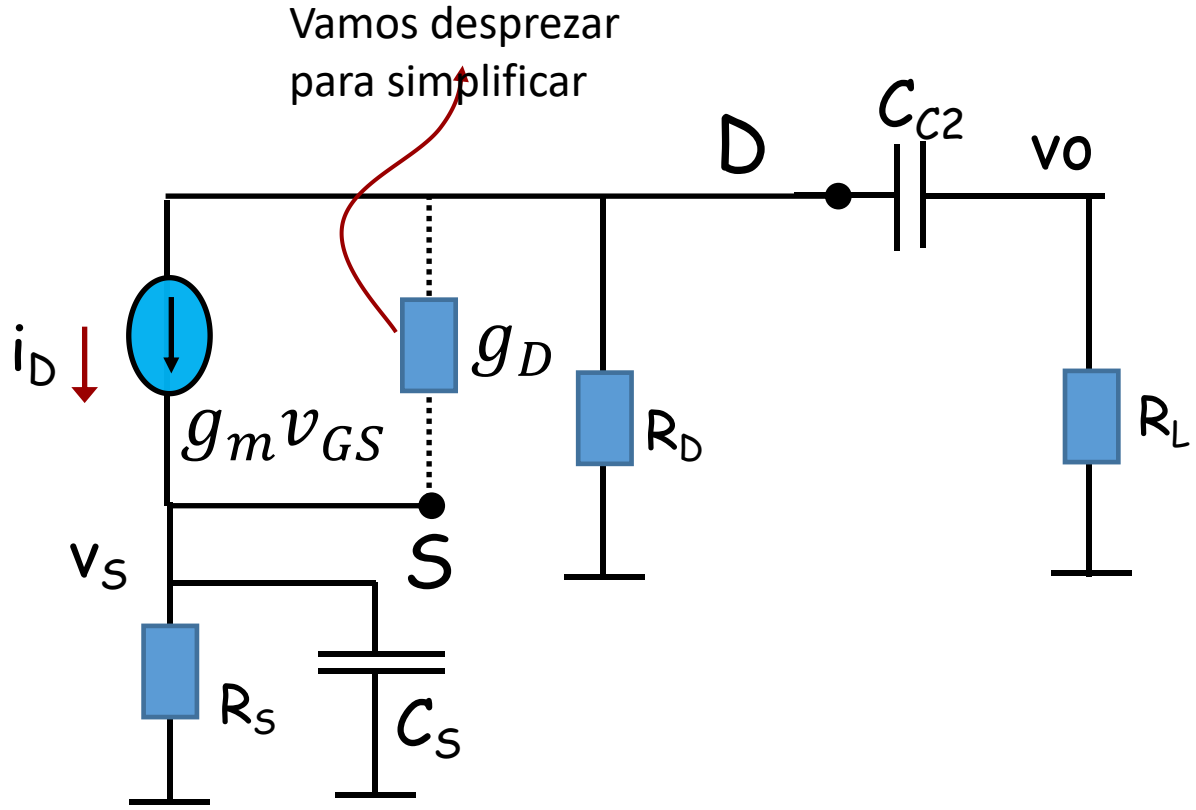


Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:



Vamos desprezar para simplificar



$$R_{in} = R_{G2}//R_{G1}$$

$$v_G = v_{in}\frac{R_{in}}{R_{in} + R + 1/sC_{C1}} = v_{in}\frac{sC_{C1}R_{in}}{1 + (R_{in} + R)sC_{C1}} = v_{in}G_1(s)$$

Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:

$$\begin{cases} v_S = i_D \dfrac{R_S \,/\!_{sC_S}^{1}}{R_S + 1/sC_S} = i_D \dfrac{R_S}{1 + sR_SC_S} \\ i_D = g_m(v_G - v_S) \end{cases}$$

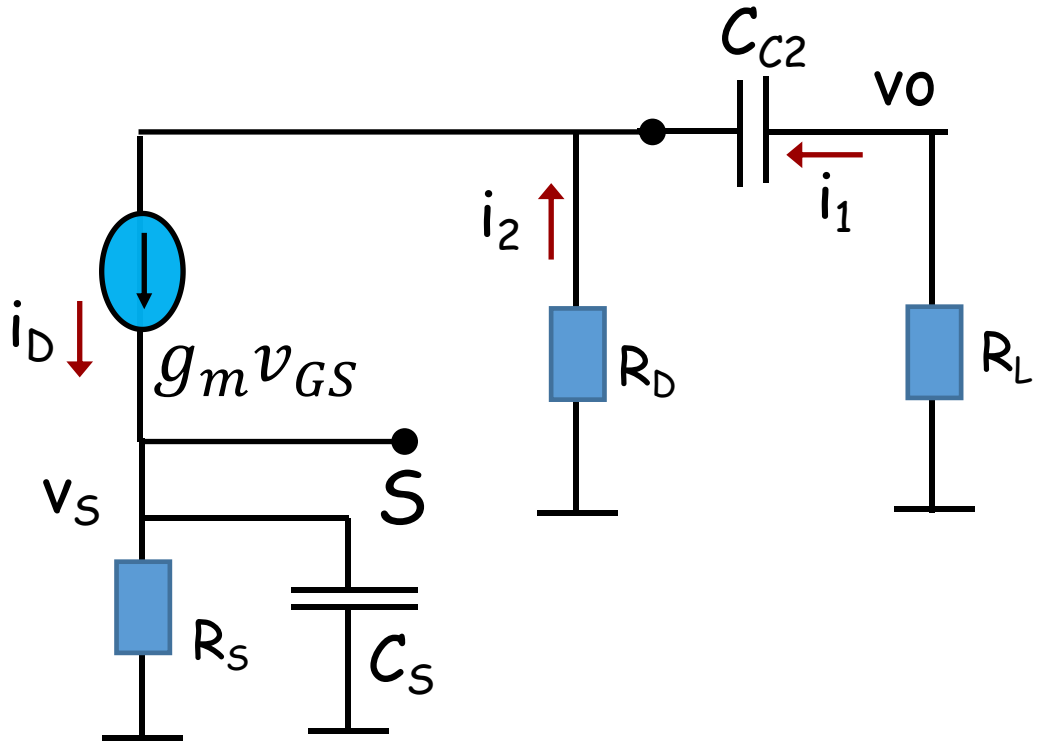
$$i_D = g_m v_G - g_m i_D \frac{R_S}{1 + sR_SC_S}$$

$$i_D \frac{(1 + sR_SC_S + g_mR_S)}{1 + sR_SC_S} = g_m v_G$$

$$i_D = v_G g_m \frac{1 + sR_SC_S}{(1 + sR_SC_S + g_mR_S)} = v_G G_2(s)$$

Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:



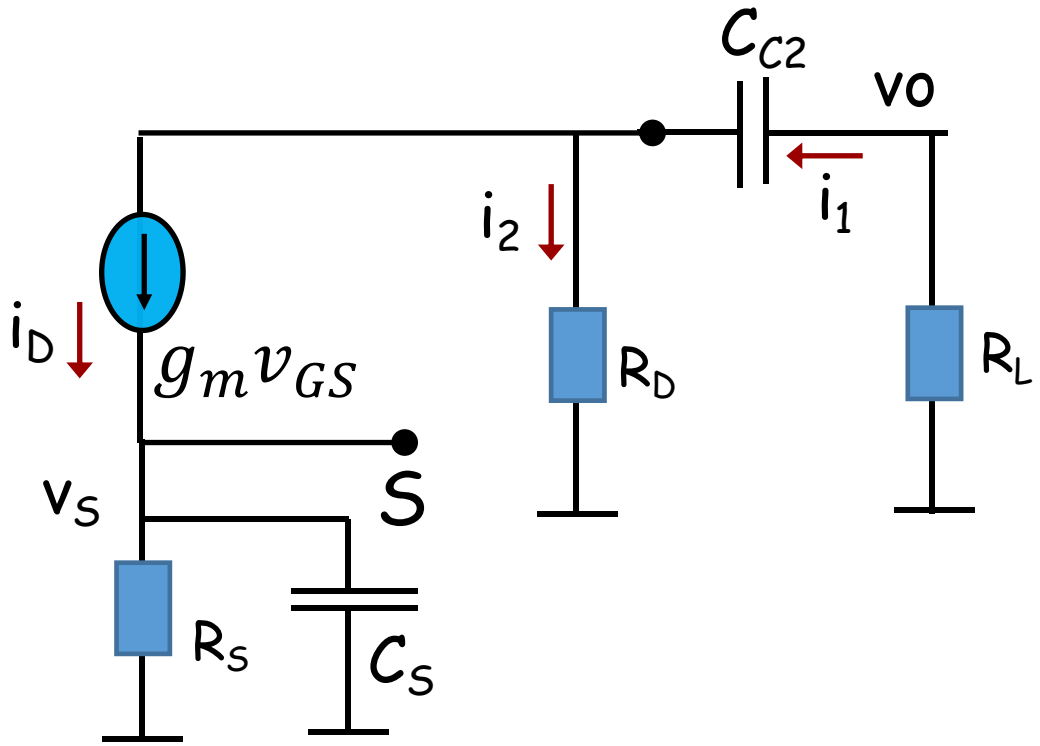
$$i_1 = i_D \frac{R_D}{R_D + R_L + 1/sC_{C2}} = i_D \frac{R_D}{R_D + \dfrac{sC_{C2}R_L + 1}{sC_{C2}}}$$

$$v_0 = -i_1 R_L = -i_D R_L \frac{R_D}{R_D + \dfrac{sC_{C2}R_L + 1}{sC_{C2}}}$$

$$v_0 = -i_D R_L \frac{R_D}{\dfrac{sC_{C2}(R_D + R_L) + 1}{sC_{C2}}} = - i_D \frac{sC_{C2}R_D R_L}{sC_{C2}(R_D + R_L) + 1}$$

Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:



$$v_0 = - i_D \frac{sC_{C2}R_DR_L}{sC_{C2}(R_D + R_L) + 1} = i_D G_3(s)$$

Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:

Assim chegamos a

$$v_G = v_{in}\frac{sC_{C1}R_{in}}{1+(R_{in}+R)sC_{C1}} = v_{in}G_1(s)$$

$$i_D = v_G g_m \frac{1+sR_SC_S}{(1+sR_SC_S+g_mR_S)} = v_G G_2(s)$$

$$v_0 = -\, i_D \frac{sC_{C2}R_DR_L}{sC_{C2}(R_D+R_L)+1} = i_D G_3(s)$$

2.2 baixas frequências:

Das expressões podemos ver que

- ✓ $v_0 = v_{in} G_3(s) G_2(s) G_2(s)$
- ✓ **Os ganhos $G_1(s)$, $G_2(s)$, e $G_3(s)$ tem as seguintes caracteristicas**

1. $G_1(s) = \frac{sC_{C1}R_{in}}{1+(R_{in}+R)sC_{C1}}$: **tem um zero em 0 e um polo em** $-\frac{1}{(R_{in}+R)C_{C1}}$
2. $G_2(s) = g_m \frac{1+sR_SC_S}{(1+sR_SC_S+g_mR_S)}$: **tem um zero em** $-\frac{1}{R_SC_S}$ **e um polo em** $-\frac{1+g_mR_S}{R_SC_S}$
3. $G_3(s) = -\frac{sC_{C2}R_DR_L}{sC_{C2}(R_D+R_L)+1}$: **tem um zero em 0 e um polo em** $-\frac{1}{C_{C2}(R_D+R_L)}$

- ✓ **A expressão final do ganho total é**

$$v_0 = -v_{in} \frac{sC_{C2}R_DR_L}{sC_{C2}(R_D+R_L)+1} g_m \frac{1+sR_SC_S}{(1+sR_SC_S+g_mR_S)} \cdot \frac{sC_{C1}R_{in}}{1+(R_{in}+R)sC_{C1}}$$

Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:

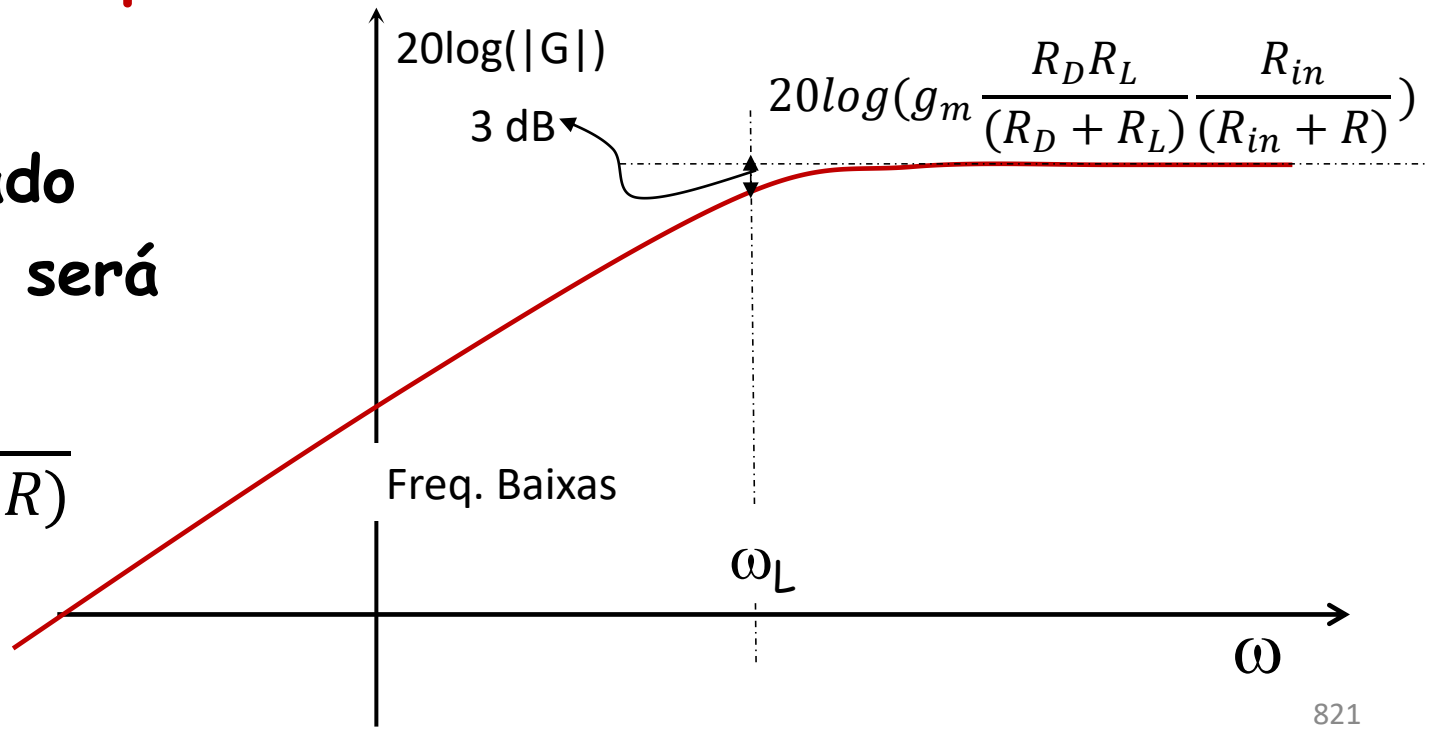
- ✓ A expressão do ganho total é

$$v_0 = -v_{in}\frac{sC_{C2}R_DR_L}{sC_{C2}(R_D+R_L)+1}g_m\frac{1+sR_SC_S}{(1+sR_SC_S+g_mR_S)}\frac{sC_{C1}R_{in}}{1+(R_{in}+R)sC_{C1}}$$

apresenta **tres zeros e tres polos**

- ✓ A curva do modulo será semelhante a curva ao lado
- ✓ o valor de v_0 para s=+j∞ será

$$v_0 = -v_{in}\frac{R_DR_L}{(R_D+R_L)}g_m\frac{R_{in}}{(R_{in}+R)}$$



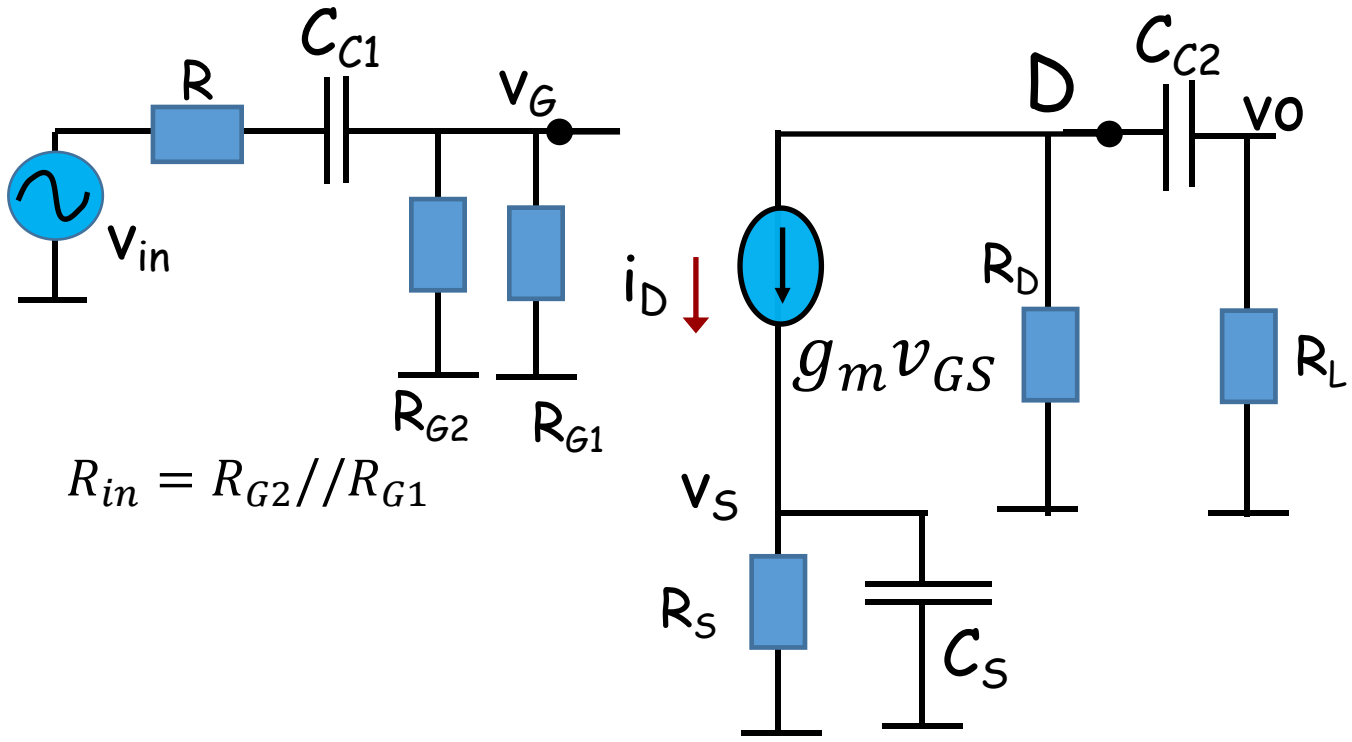
Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:

- ✓ é importante notar que não ha necessidade de se achar a expressão do ganho total para termos os zeros e polos que são
  - dois zeros em zero
  - um zero $\omega_{z1} = -\frac{1}{R_S C_S}$
  - um polo $\omega_{p1} = -\frac{1}{(R_{in}+R)C_{C1}}$
  - um polo $\omega_{p2} = -\frac{1+g_m R_S}{R_S C_S} = -\frac{1}{(R_S // {}^{1}/_{g_m})C_S}$
  - um polo $\omega_{p3} = -\frac{1}{C_{C2}(R_D + R_L)}$

Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:



- ✓ Cada polo esta associado a um capacitor e a impedancia vista por ele
- • ω_{p1}: C_{C1} e $(R_{in} + R)$
- • ω_{p2}: C_S e $(R_S // 1/g_m)$
- • ω_{p3}: C_{C2} e $(R_D + R_L)$
- ✓ nos casos de ω_{p1} e ω_{p3} é fácil ver a impedancia associada aos capacitores
- ✓ no cado de ω_{p2}, é necessária uma analise mais cuidadosa para determinar a impedancia

Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:

✓ Vamos determinar a posição dos polos de baixa frequência e escolher o valor dos capacitores de acoplamento e *bypass* para ter $\omega_L = 100.2\pi$ (rad/seg), ou f_L de 100 Hz. Temos que:

- $\frac{1}{g_m} = \frac{1}{2m} = 500\ \Omega$
- $R_{in} = R_{G2}//R_{G1} = 420\ k\Omega$

Assim teremos

ω_{p1}: associado a C_{C1} e $520\ k\Omega$

ω_{p2}: associado a C_S e $444\ \Omega$

ω_{p3}: associado a C_{C2} e $15\ k\Omega$

Como ω_{p2} tem a menor resistencia, se o fizermos o polo dominante, resultará em capacitancias menores. Está é um opção, mas não a única.

Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:

Assim faremos

$|\omega_{p2}| = |\omega_L| = 100.2\pi$

e $|\omega_{p1}|, |\omega_{p3}| << |\omega_{p2}|$

Obeserve que

$|\omega_{z1}| = \frac{1}{R_S C_S} < |\omega_{p2}| = \frac{1}{(R_S // 1/g_m) C_S}$ **e portanto também será** $< |\omega_{p2}|$

Vamos calcular as capacitancias:

$$|\omega_{p2}| = \frac{1}{444 C_S} |\omega_L| = 100.2\pi \quad \rightarrow \quad C_S = 3.58 \text{ uF}$$

$$|\omega_{p1}| = \frac{1}{520k C_{C1}} << |\omega_{p2}| \quad \rightarrow \quad C_{C1} >> 0.003 \text{ uF} \quad \rightarrow \quad C_{C1} = 0.03 \text{ uF}$$

$$|\omega_{p3}| = \frac{1}{15k C_{C2}} << |\omega_{p2}| \quad \rightarrow \quad C_{C2} >> 0.106 \text{ uF} \quad \rightarrow \quad C_{C2} = 1.06 \text{ uF}$$

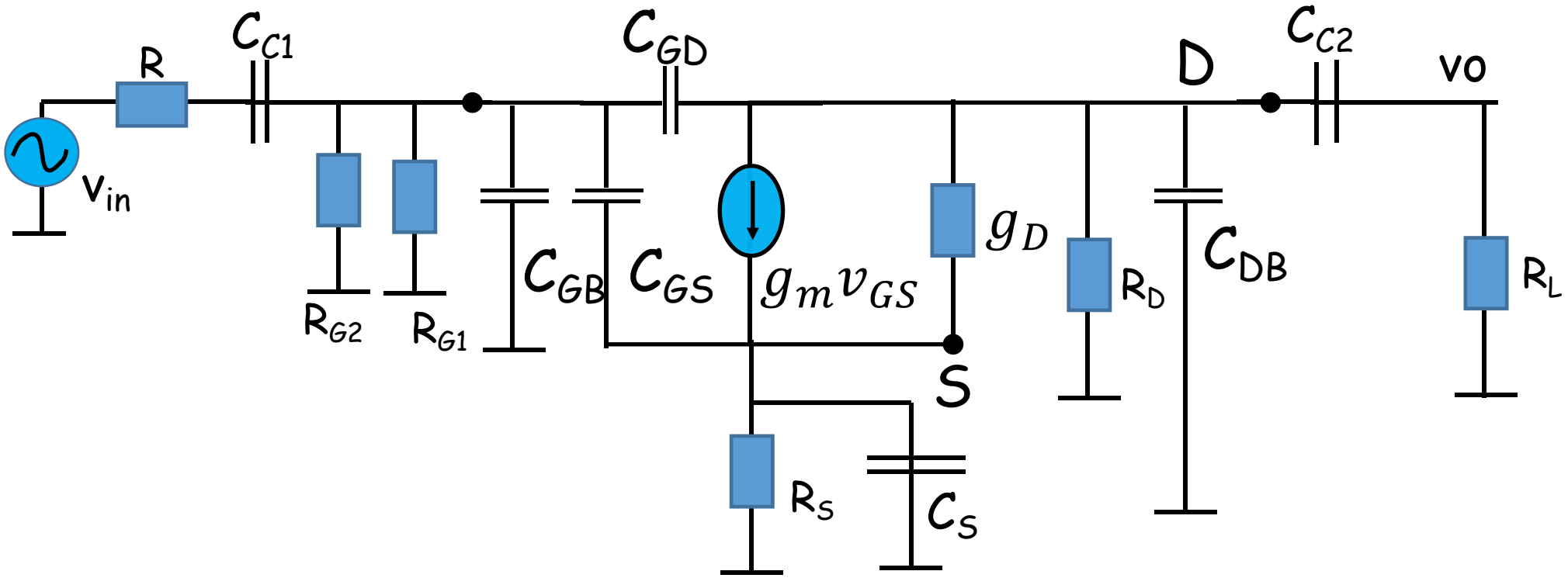
Resposta em frequência: Circuito Source Comum

2.2 baixas frequências:

Uma vantagem adicional de se escolher ω_{p2} como polo dominante é que ele não depende nem de R, impedancia da fonte de entrada, nem de R_L, impedancia de saída. Por outro lado, ω_{p2} depende fortemente de g_m, que varia com o estado de polarizaçao do transistor (depende de I_D)

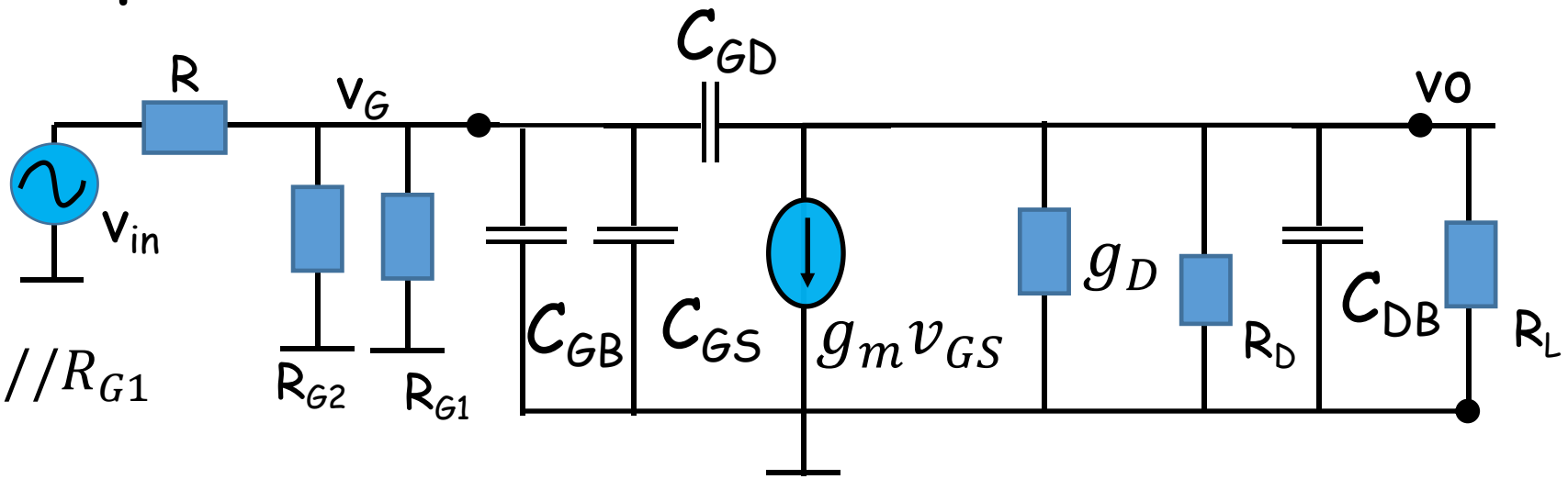
Resposta em frequência: Circuito Source Comum

2.2 Altas frequências: vamos analisar a ultima situação, com curto dos capacitores de acoplamento e *bypas* e os capacitores do transistores sendo considerados



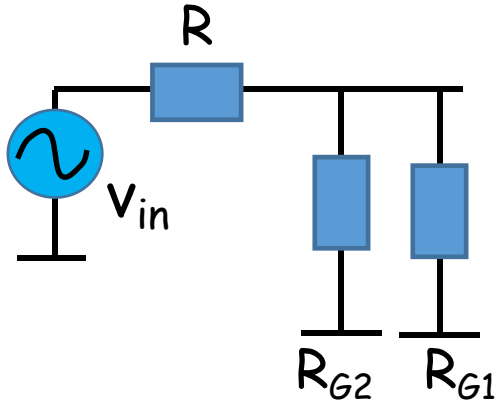
Resposta em frequência: Circuito Source Comum

2.3 Altas frequências

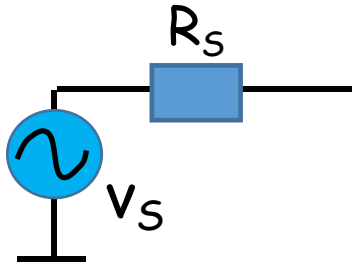


$$R_{in} = R_{G2}//R_{G1}$$

Vamos aplicar Thevenin para trocar a entrada por uma fonte equivalente



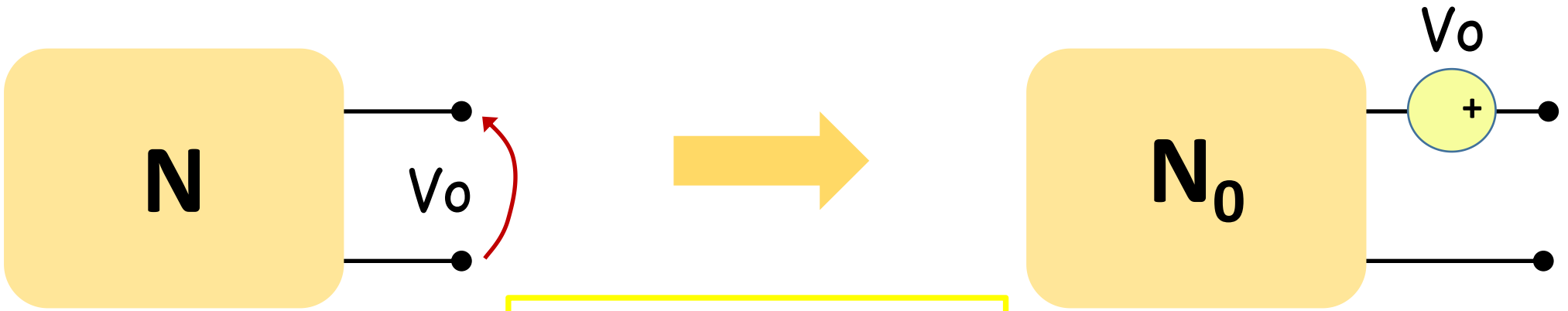
Thevenin



$$R_S = R + R_{in}$$

$$v_S = v_{in}\frac{R_{in}}{R + R_{in}}$$

Teorema de Thevenin



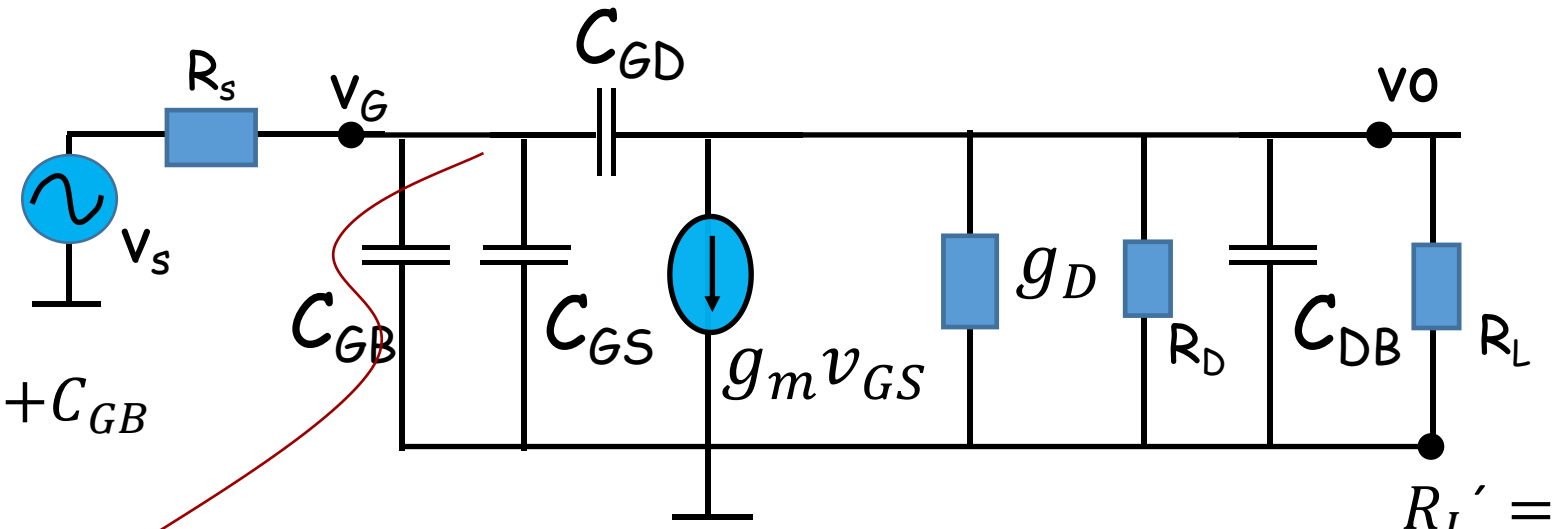
Equivalentes

N: rede com R, C, L, Mutuas, geradores vinculados e fontes independentes

N_0: rede obtida a partir de N, inativando os geradores independentes (fonte de tensão é curto, fonte de corrente é aberto)

Resposta em frequência: Circuito Source Comum

2.2 Altas frequências



$$C_{GS}' = C_{GS} + C_{GB}$$

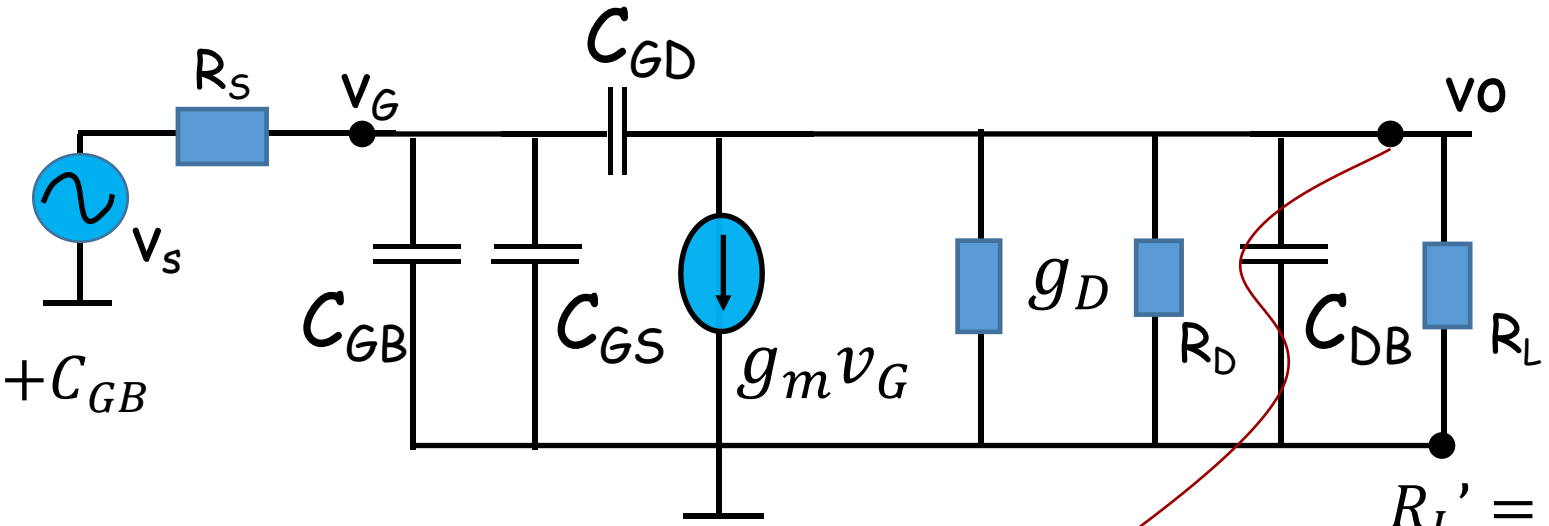
$$R_L' = R_L // R_D // 1/g_D$$

$$\frac{(v_G - v_S)}{R_S} + v_G s C_{GS}' + (v_G - vo) s C_{GD} = 0$$

$$v_G\left(\frac{1}{R_S} + sC_{GS}' + sC_{GD}\right) - \frac{v_S}{R_S} - vosC_{GD} = 0$$

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências



$$C_{GS}' = C_{GS} + C_{GB}$$

$$R_L' = R_L // R_D // (1/g_D)$$

$$v_G g_m + \frac{v_0}{R_L'} + v_o s C_{GD} + (v_0 - v_G) s C_{GS} = 0$$

$$v_G(g_m - sC_{GD}) + vo\left(\frac{1}{R_L'} + sC_{GD} + sC_{GB}\right) = 0$$

$$v_G = - vo \frac{1 + sR_L'(C_{GD} + C_{GB})}{(g_m - sC_{GD})R_L'}$$

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências

Assim teremos as duas expressoes

$$v_G\left(\frac{1}{R_S} + sC_{GS}' + sC_{GD}\right) - \frac{v_S}{R_S} - vosC_{GD} = 0$$

$$v_G = -\,vo\,\frac{1 + sR_L'C_{GD} + C_{GB})}{(g_m - sC_{GD})R_L'}$$

Substituindo v_G na primeira equação

$$-vo\,\frac{1 + sR_L'(C_{GD} + C_{GSB})}{(g_m - sC_{GD})R_L'}\left(\frac{1}{R_S} + sC_{GS}' + sC_{GD}\right) - \frac{v_S}{R_S} - vosC_{GD} = 0$$

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências

$$-vo\frac{1+sR_L'(C_{GD}+C_{GB})}{(g_m-sC_{GD})R_L'}\left(\frac{1}{R_S}+sC_{GS}'+sC_{GD}\right)-\frac{v_S}{R_S}-vosC_{GD}=0$$

$$-vo\frac{1+sR_L'(C_{GD}+C_{GB})}{(g_m-sC_{GD})R_L'}\left(\frac{1}{R_S}+sC_{GS}'+sC_{GD}\right)-vosC_{GD}=\frac{v_S}{R_S}$$

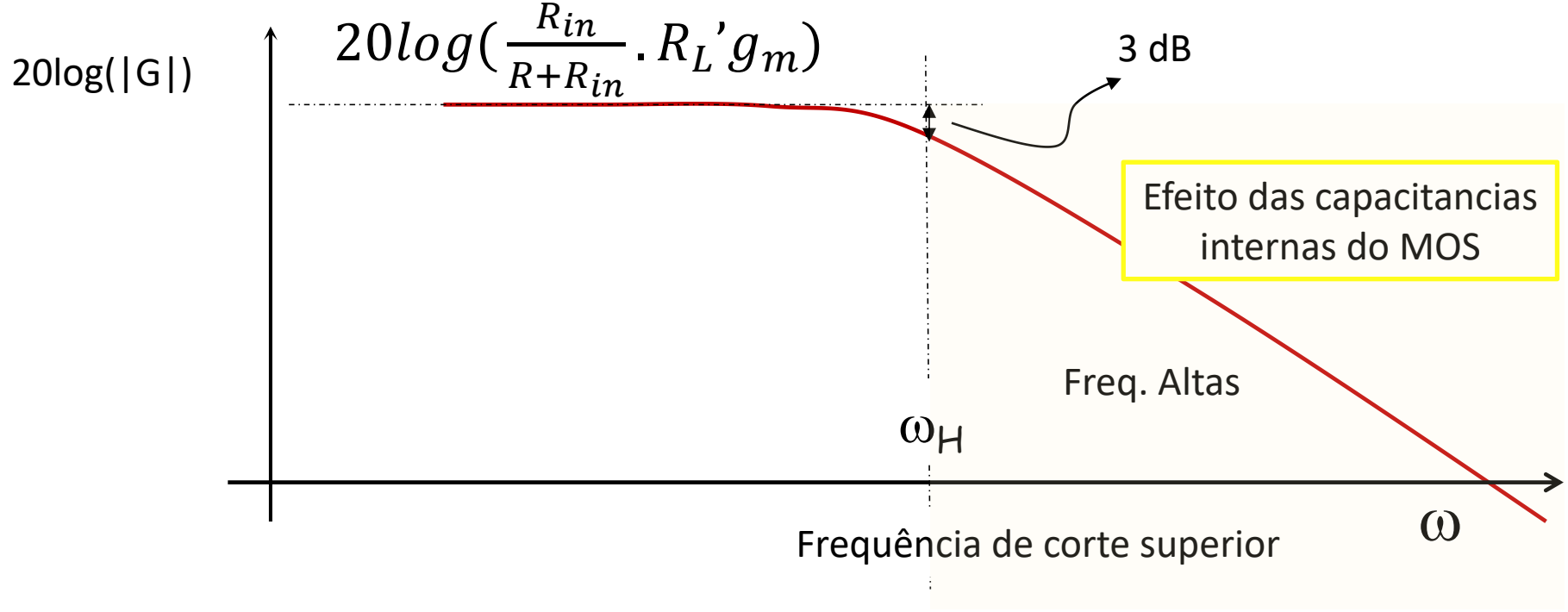
$$-vo\frac{1+sR_L'(C_{GD}+C_{GB})}{(g_m-sC_{GD})R_L'}\left(1+sR_SC_{GS}'+sR_SC_{GD}\right)-vosR_SC_{GD}=v_S=v_{in}\frac{R_{in}}{R+R_{in}}$$

$$\frac{vo}{v_{in}}=-\frac{R_{in}}{R+R_{in}}\cdot\frac{R_L'(g_m-sC_{GD})}{s^2R_L'R_S((C_{GD}+C_{GB})C_{GS}'+C_{GD}C_{GB})+sR_S[C_{GS}'+C_{GD}(1+g_mR_L')+(C_{GD}+C_{GB})\frac{R_L'}{R_S}]+1}$$

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências

$$\frac{vo}{v_{in}} = -\frac{R_{in}}{R + R_{in}} \cdot \frac{R_L'(g_m - sC_{GD})}{s^2 R_L' R_S((C_{GD} + C_{GB})C_{GS}' + C_{GD}C_{GB}) + sR_S[C_{GS}' + C_{GD}(1 + g_m R_L') + (C_{GD} + C_{GB})\frac{R_L'}{R_S}] + 1}$$



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências:

- ✓ A expressão do ganho total é

$$\frac{vo}{v_{in}} = -\frac{R_{in}}{R+R_{in}} \cdot \frac{R_L'(g_m - sC_{GD})}{s^2 R_L' R_S((C_{GD}+C_{GB})C_{GS}'+C_{GD}C_{GB})+sR_S[C_{GS}'+C_{GD}(1+g_m R_L')+(C_{GD}+C_{GB})\frac{R_L'}{R_S}]+1}$$

apresenta um zero e dois polos

- ✓ A curva do modulo será semelhante a curva mostrada no slide anterior
- ✓ o valor de v_0 para s=+j0 será

$$v_0 = -v_{in}\left(\frac{R_{in}}{R+R_{in}} . R_L' g_m\right)$$

Resposta em frequência: Circuito Source Comum

2.3 altas frequências:

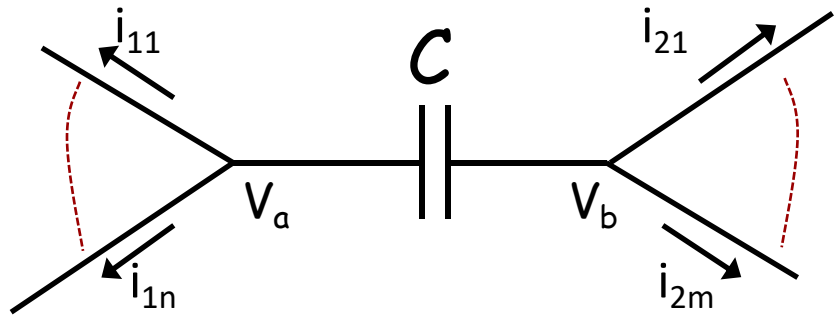
- ✓ Temos dois polos (equação de segundo grau no denominador), e podemos achar esses polos. Infelizmente, pelo complexidade dos coeficientes do polinômio, obteremos expressoes muito complexas, que provavelmente pouco nos dirão (não basta acharmos as expressoes, elas devem ser de tamanho razoável para podermos interpretar)

Para determinar os polos que dão a frequência de corte superior vamos aplicar tres metodos, aproximativos, distintos

1. aplicar o teo. Miller com aproximação
2. aproximar o polinômio
3. aplicar expressão de aproximação das raízes

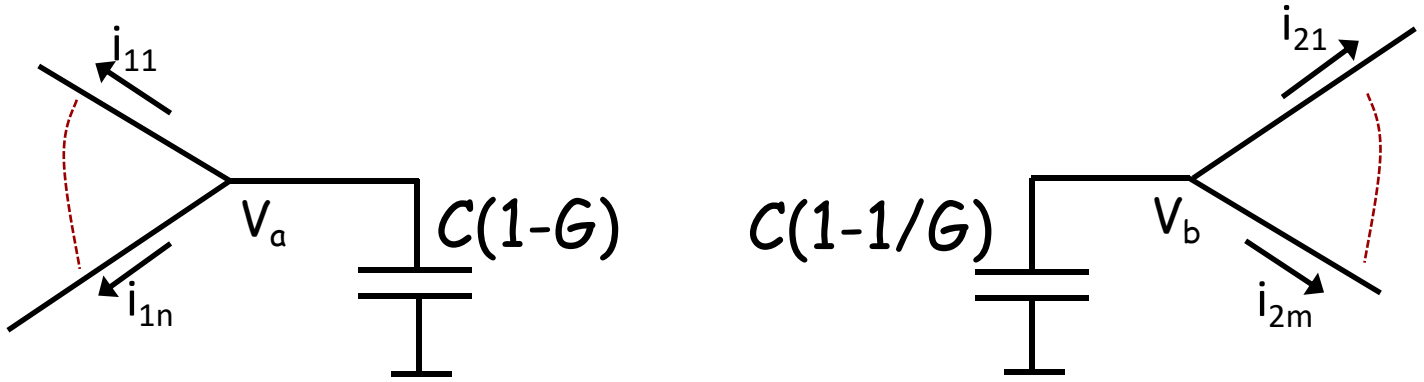
Efeito Miller: Trocar um circuito pelo outro. Muitas vezes é possivel, com a troca, se aplicar algumas simplificacoes e facilitar a resolução de um circuito

Circuito 1



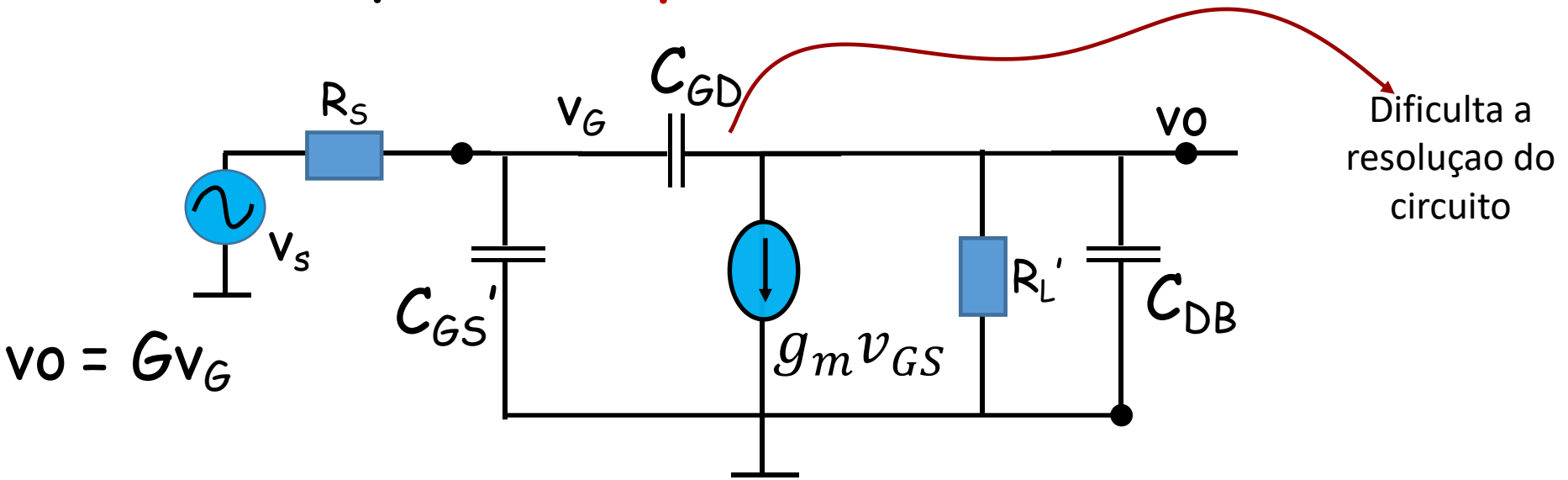
$V_b = GV_a$

Circuito 2

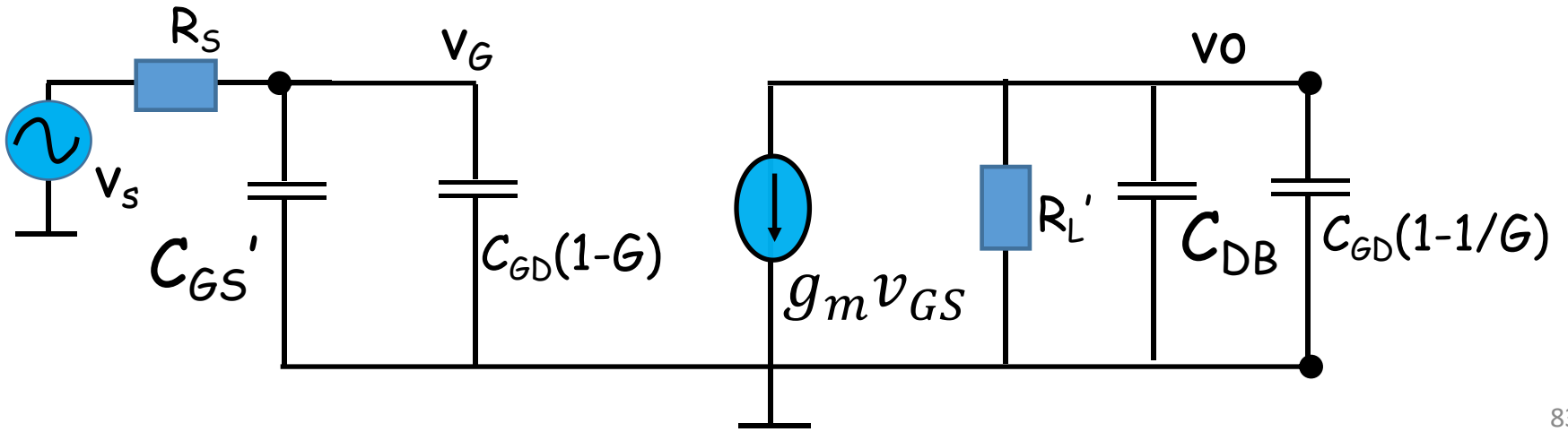


Resposta em frequência: Circuito Source Comum

2.3 Altas frequências. Aplicando o teorema de Miller



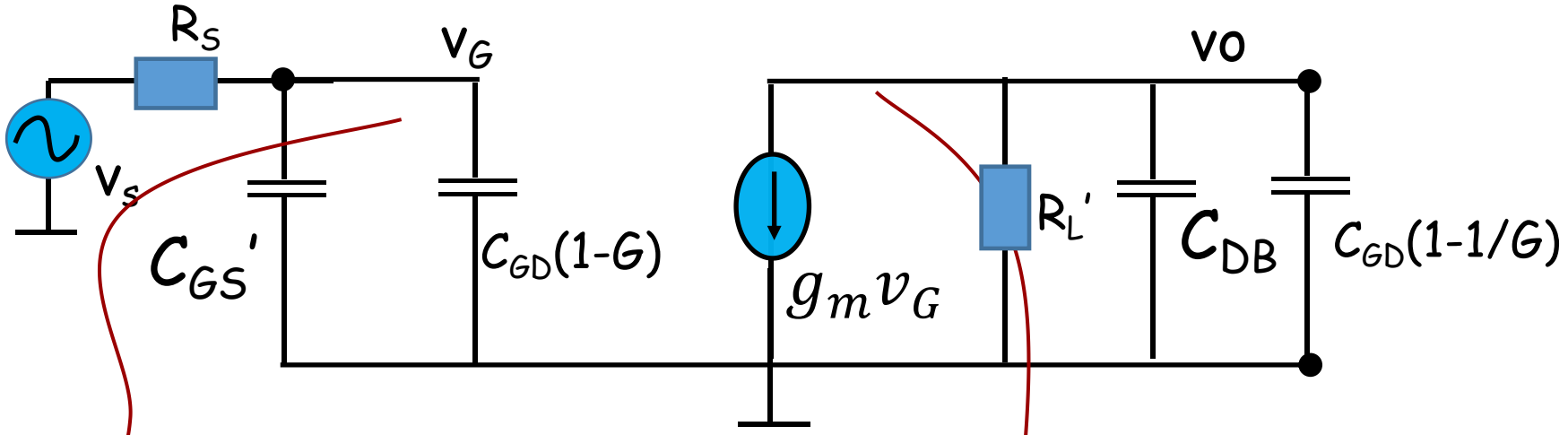
Miller



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: Aplicando o teorema de Miller

Miller



$$v_G = v_S \frac{R_{in}}{sR_S(C_{GS}' + C_{GD}(1-G)') + 1}$$

$$vo = -g_m v_G \frac{R_L' \,/\!/\, 1/s(C_{DB} + C_{GD}(1-1/G))}{R_L' + 1/s(C_{DB} + C_{GD}(1-1/G))} = -g_m v_G \frac{R_L'}{R_L' s(C_{DB} + C_{GD}(1-1/G)) + 1}$$

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: Aplicando o teorema de Miller

Assim temos duas equacoes

$$v_G = v_S \frac{R_{in}}{sR_S(C_{GS}' + C_{GD}(1-G)') + 1}$$

$$vo = -g_m v_G \frac{R_L'}{R_L' s(C_{DB} + C_{GD}(1-1/G)) + 1}$$

Já haviamos anteriormente achado a relação entre v_G e v_S que é

$$\frac{vo}{v_G} = -\frac{(g_m - sC_{GD})R_L'}{1 + sR_L'(C_{GD} + C_{GB})} = G$$

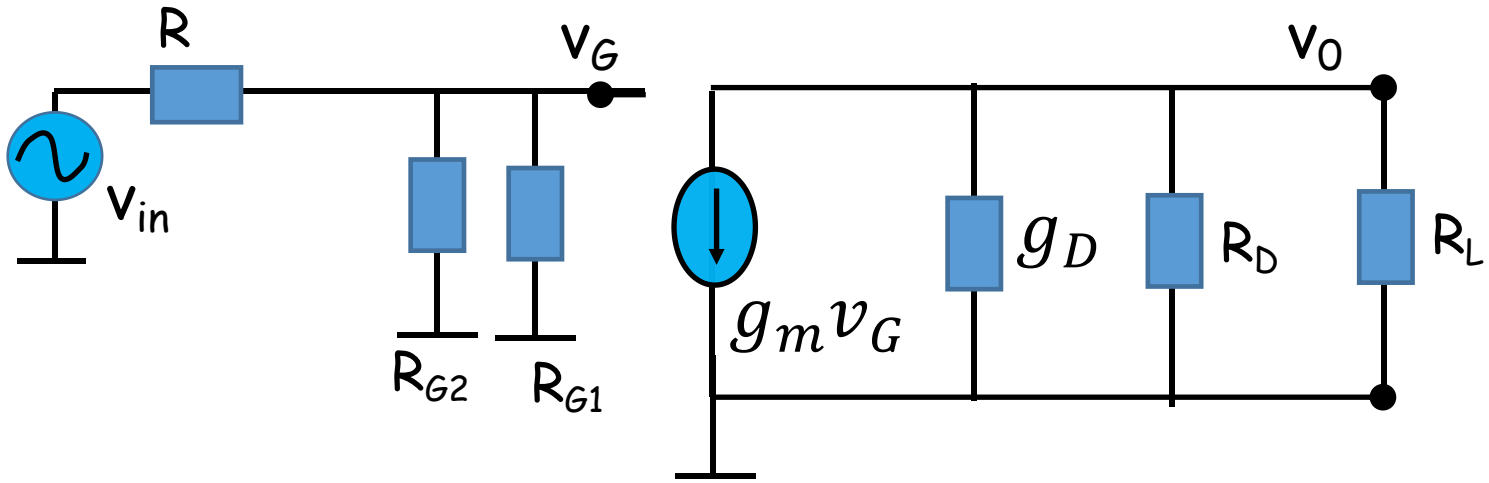
Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: Aplicando o teorema de Miller

Observe que se usarmos a relação exata de G, não teremos uma simplificação alguma dos resultados. Para tanto usaremos o ganho na região de frequências médias, que pode ser obtida pela expressão de G, fazendo s=0,

$$G = -\frac{(g_m - sC_{GD})R_L'}{1 + sR_L' + C_{GB})} \approx -g_m R_L'$$

Esse ganho também pode ser calculado diretamente do circuito para frequências médias



Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: Aplicando o teorema de Miller

Usando então

$$G \approx -g_m R_L'$$

Os polos saem direto das equacoes

$$v_G = v_S \frac{R_{in}}{sR_S(C_{GS}' + C_{GD}(1-G)) + 1} = v_S \frac{R_{in}}{sR_S(C_{GS}' + C_{GD}(1+g_m R_L')) + 1}$$

$$polo1 = \omega_1 = -\frac{1}{R_S(C_{GS}' + C_{GD}(1+g_m R_L'))}$$

$$vo = \frac{-g_m v_G R_L'}{R_L' s(C_{DB} + C_{GD}(1-1/G)) + 1} = \frac{-g_m v_G R_L'}{R_L' s(C_{DB} + C_{GD}(1-1/g_m R_L')) + 1}$$

$$polo2 = \omega_2 = -\frac{1}{R_L'(C_{DB} + C_{GD}(1-1/g_m R_L'))}$$

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências

Concluindo, usando Muller e aproximando teremos

$$polo1 = \omega_1 = -\frac{1}{R_S(C_{GS}' + C_{GD}(1 + g_m R_L'))}$$

Efeito Miller na entrada ($g_m R_L' >> 1$)

$$polo2 = \omega_2 = -\frac{1'}{R_L'(C_{DB} + C_{GD}(1 - 1/g_m R_L'))}$$

qual deles é o polo dominante, o menor, depende dos valores de R_S e R_L'.
O polo ω_1 provavelmente é o dominante devido a amplificação do capacitor por Miller $(C_{GD}(1 + g_m R_L'))$

Até onde o resultado acima é correto?

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: aproximação de polinômio

$$\frac{vo}{v_{in}} = -\frac{R_{in}}{R + R_{in}} \cdot \frac{R_L'(g_m - sC_{GD})}{s^2 R_L' R_S((C_{GD} + C_{GB})C_{GS}' + C_{GD}C_{GB}) + sR_S[C_{GS}' + C_{GD}(1 + g_m R_L') + (C_{GD} + C_{GB})\frac{R_L'}{R_S}] + 1}$$

Podemos reescrever a equação de forma simplificada

$$\frac{vo}{v_{in}} = -\frac{R_{in}}{R + R_{in}} \frac{N(s)}{D(s)}$$

$$N(s) = R_L'(g_m - sC_{GD})$$

$$D(s) = s^2 R_L' R_S((C_{GD} + C_{GB})C_{GS}' + C_{GD}C_{GB}) + sR_S[C_{GS}' + C_{GD}(1 + g_m R_L') + (C_{GD} + C_{GB})\frac{R_L'}{R_S}] + 1$$

Os polos são as raízes do polinômio de segundo grau D(s)

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: aproximação de polinômio

O polinômio

$$D(s) = s^2 R_L' R_S((C_{GD} + C_{GB})C_{GS}' + C_{GD}C_{GB}) + sR_S[C_{GS}' + C_{GD}(1 + g_m R_L') + (C_{GD} + C_{GB})\frac{R_L'}{R_S}] + 1$$

pode ser escrito, de forma genérica como

$$D(s) = (1 - \frac{s}{\omega_1})(1 - \frac{s}{\omega_2}) = 1 - s(\frac{1}{\omega_1} + \frac{1}{\omega_2}) + \frac{s^2}{\omega_1 \omega_2}$$

Supondo que haja um polo dominante, por exemplo $\omega_1 << \omega_2$, poderemos escrever

$$D(s) \approx 1 - s(\frac{1}{\omega_1}) + \frac{s^2}{\omega_1 \omega_2}$$

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: aproximação de polinômio

O que indica que o coeficience de s é igual a $\frac{1}{\omega_1}$. Assim

$$\frac{1}{\omega_1} \approx -R_S[C_{GS}' + C_{GD}(1+ g_m R_L') + (C_{GD} + C_{GB})\frac{R_L'}{R_S}]$$

$$\omega_1 = -\frac{1}{R_S[C_{GS}' + C_{GD}(1+ g_m R_L') + (C_{GD} + C_{GB})\frac{R_L'}{R_S}]}$$

Caso tenhamos $g_m R_L' >> 1$, então

$$\omega_1 \approx -\frac{1}{R_S[C_{GS}' + C_{GD}(1+ g_m R_L')]}$$

semelhante ao resultado obtido com Miller

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: aproximação de polinômio

Temos também que o coeficience de s^2 é igual a $\frac{1}{\omega_1\omega_2}$. Assim

$$\frac{1}{\omega_1\omega_2} \approx R_L{'}R_S((C_{GD}+C_{GB})C_{GS}{'}+C_{GD}C_{GB}))$$

$$\omega_2 = \frac{1}{\omega_1 R_L{'}R_S((C_{GD}+C_{GB})C_{GS}{'}+C_{GD}C_{GB})} = -\frac{R_S[C_{GS}{'}+C_{GD}(1+g_m R_L{'})]}{R_L{'}((C_{GD}+C_{GB})C_{GS}{'}+C_{GD}C_{GB})}$$

$$\omega_2 = -\frac{[C_{GS}{'}+C_{GD}(1+g_m R_L{'})]}{R_L{'}((C_{GD}+C_{GB})C_{GS}{'}+C_{GD}C_{GB})} \approx -\frac{C_{GD}(1+g_m R_L{'})]}{R_L{'}(C_{GD}C_{GS}{'}+C_{GD}C_{GB})} \approx -\frac{g_m}{C_{GS}{'}}$$

Esse polo fica diferende do ω_2 achado com Miller.

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

A expressão para altas frequências poderá ser escrita como

$$F_H(s) = A\frac{1 + a_1 s + a_2 s^2 + \ldots + a_m s^m}{1 + b_1 s + b_2 s^2 + \ldots + b_n s^n}$$

(forma geral)

Da **Teoria de Algebra**, pode-se mostrar que

$$b_1 = \frac{1}{\omega_1} + \frac{1}{\omega_2} + \ldots + \frac{1}{\omega_n}$$

onde $\omega_1,\ \omega_2, \ldots\ \omega_n$ são os polos.

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

$$F_H(s) = A\frac{1 + a_1 s + a_2 s^2 + \ldots + a_m s^m}{1 + b_1 s + b_2 s^2 + \ldots + b_n s^n}$$

Por outro lado, da Teoria de Circuitos Lineares pode mostrar que

$$b_1 = -\sum C_i R_i$$

onde C_is são os capacitores do circuito e R_i é a resistência vista por C_i (resistencia vista pelos terminais), considerando os outros capacitores em aberto e fontes independentes desativadas.

Havendo um polo dominante nas altas frequências, por exemplo $\omega_1 << \omega_i$,

poderemos simplificar a expressão da algebra e obter uma expressão para este polo dominate

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

$$F_H(s) = A\frac{1 + a_1 s + a_2 s^2 + \ldots + a_m s^m}{1 + b_1 s + b_2 s^2 + \ldots + b_n s^n}$$

Caso $\omega_H << \omega_i$, **então**

$$b_1 = -\sum C_i R_i = \frac{1}{\omega_1} + \frac{1}{\omega_2} + \ldots + \frac{1}{\omega_n} \approx \frac{1}{\omega_1}$$

$$\omega_H \approx -\frac{1}{\sum C_i R_i}$$

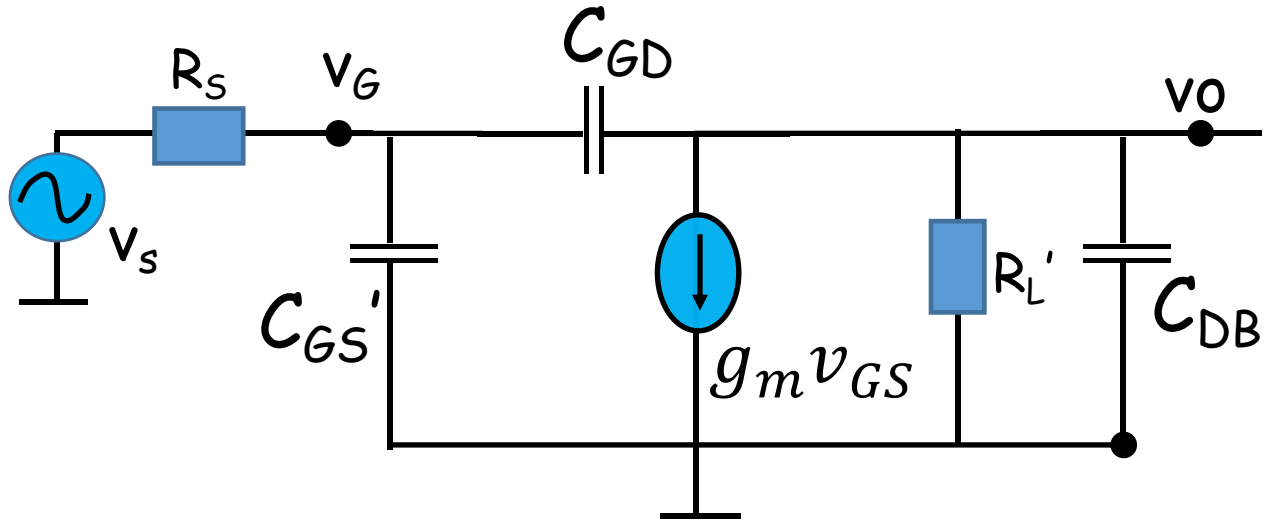
Ficamos agora com o problema de achar o valor de R_i para cada C_i

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

$$\omega_1 \approx -\frac{1}{\sum C_i R_i}$$

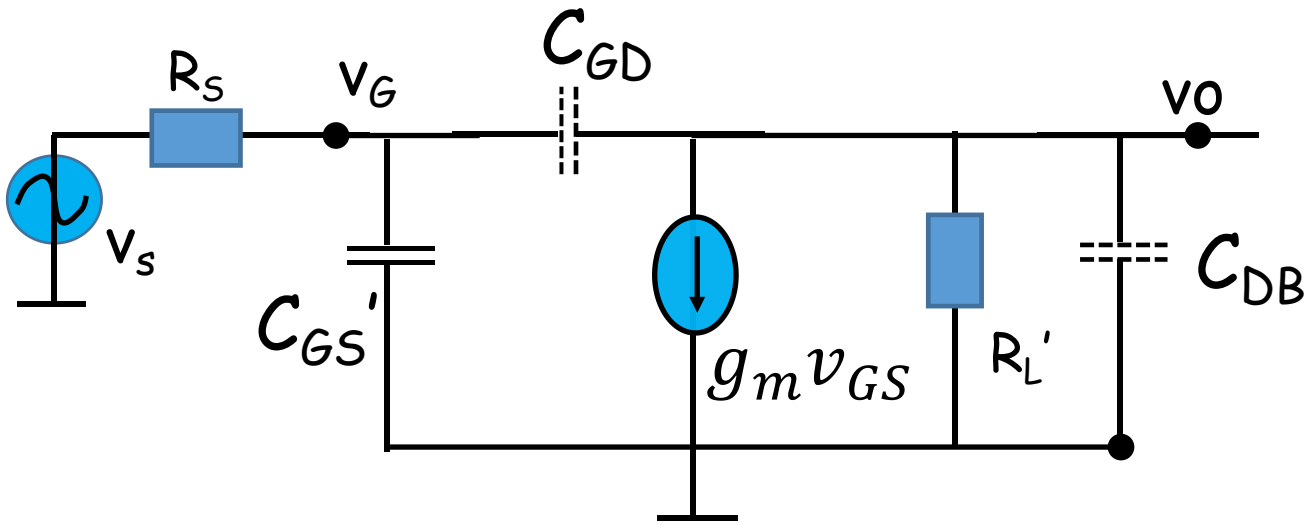
O circuito que analisamos tem três capacitores, C_{GS}', C_{GD} e C_{DB}. Vamos achar a impedancia vista por cada um deles

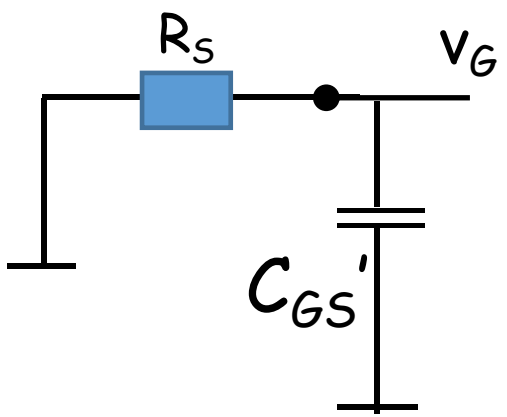


Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

a. Impedancia vista por C_{GS}'



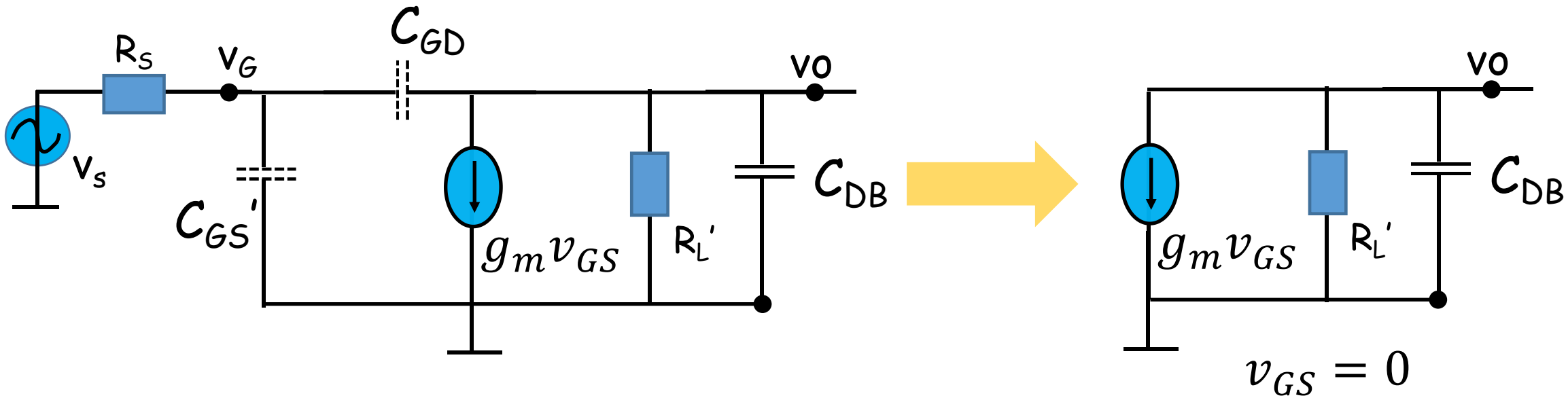


Impedancia vista por C_{GS}' é R_S

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

b. Impedancia vista por C_{DB}

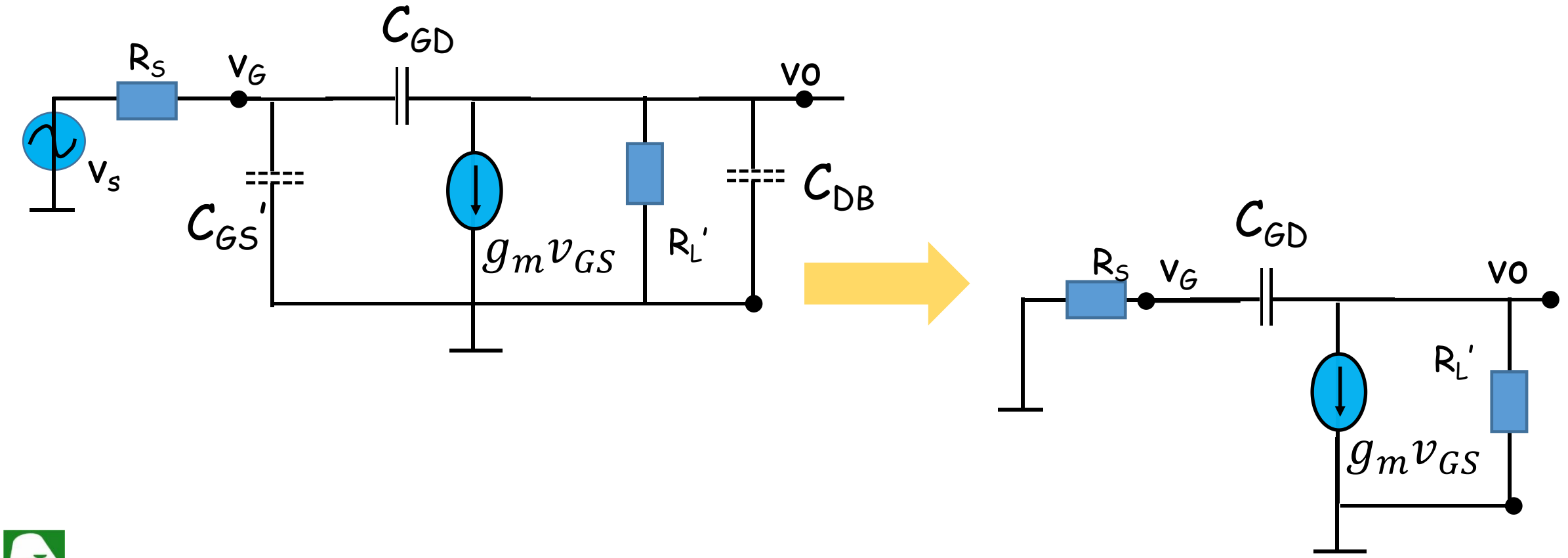


Impedancia vista por C_{DB} é R_L'

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

c. Impedancia vista por C_{GD}: neste caso é necessário maior cuidado

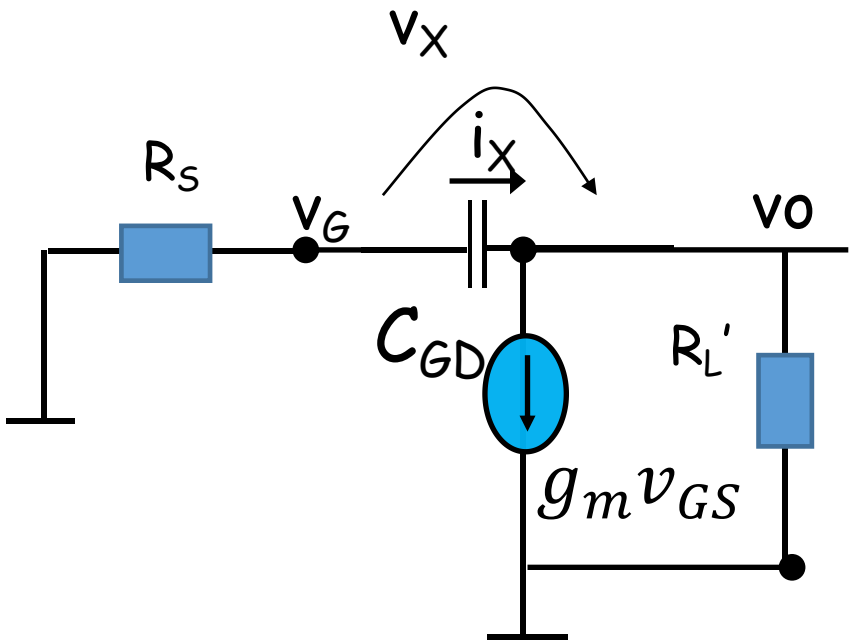


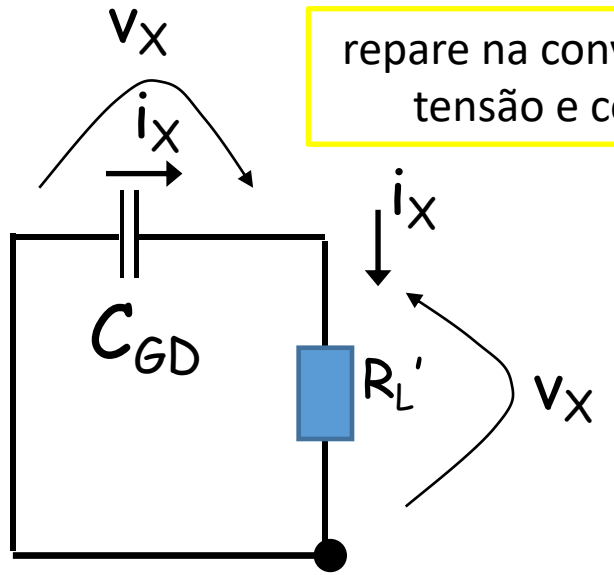
Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

c. Impedancia vista por C_{GD}: neste caso é necessário maior cuidado

O valor que prucuramos é v_X/i_X



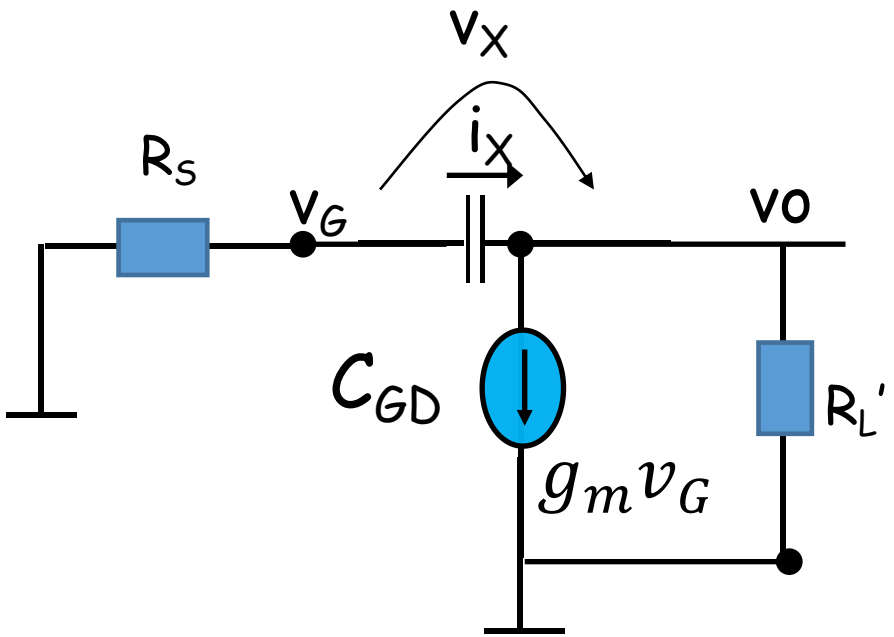


repare na convencção da tensão e corrente

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

c. Impedancia vista por C_{GD}:



$$\left| \begin{array}{l} v_G = -R_S i_X \\ i_X = \dfrac{v_G + v_X}{R_L'} + g_m v_G \end{array} \right.$$

$$i_X = -\frac{R_S i_X}{R_L'} + \frac{v_X}{R_L'} - g_m R_S i_X$$

$$i_X\left(1 + \frac{R_S}{R_L'} + g_m R_S\right) = \frac{v_X}{R_L'}$$

$$\frac{v_X}{i_x} = R_L'\left(1 + \frac{R_S}{R_L'} + g_m R_S\right)$$

Impedancia vista por C_{GD} é

$$R_L'\left(1 + \frac{R_S}{R_L'} + g_m R_S\right)$$

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências: expressão de aproximação das raízes

$$\omega_1 \approx -\frac{1}{\sum C_i R_i}$$

$$\omega_1 \approx -\frac{1}{C_{GS}' R_S + C_{DB} R_L' + C_{GD} R_L' \left(1 + \frac{R_S}{R_L'} + g_m R_S\right)}$$

Este resultado igual ao resultado obtido no caso anterior

$$\omega_1 = -\frac{1}{R_S\left[C_{GS}' + C_{GD}\left(1 + g_m R_L'\right) + \left(C_{GD} + C_{DB}\right)\frac{R_L'}{R_S}\right]}$$

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências:

Na analise de frequências altas vimos que se tentarmos resolver pela forca bruta não obteremos uma solução apropriada para o polo dominante. Foram propostos três metodos alternativos para determinar o polo dominante

1. aplicar o teo. Miller com aproximação
2. aproximar o polinômio
3. aplicar expressão de aproximação das raízes

Com estes metodos obtivemos os seguintes resultados:

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências

1. aplicar o teo. Miller com aproximação

$$\omega_1 = -\frac{1}{R_S(C_{GS}' + C_{GD}(1 + g_m R_L'))} \quad \textbf{e} \quad \omega_2 = -\frac{1'}{R_L'(C_{DB} + C_{GD}(1 - 1/g_m R_L'))}$$

não é deixado explicito qual é o polo dominante

2. aproximar o polinômio

polo dominantes: $\omega_1 = -\frac{1}{R_S[C_{GS}' + C_{GD}(1 + g_m R_L') + (C_{GD} + C_{DB})\frac{R_L'}{R_S}]}$

Observe que para utilizar este metodo foi necessario antes resolver o circuito e achar a expressão do ganho (trabalhoso)

Resposta em frequência: Circuito Source Comum

2.3 Altas frequências:

3. aplicar expressão de aproximação das raízes

polo dominantes: $\omega_1 = -\dfrac{1}{R_S[C_{GS}' + C_{GD}(1 + g_m R_L') + (C_{GD} + C_{DB})\frac{R_L'}{R_S}]}$

Aqui não se consegue determinar o segundo polo

Quando usar os metodos simplificados?

Quando não conseguimos resolver o sistema da forma exata. Os metodos simplificados sempre podem trazer erros.

O metodo de Miller é, normalmente, mais simples de aplicar

Resposta em frequência

Vimos como fazer a analise em frequência em circuito particular, um amplificador source comum. Para qualquer outro circuito, a analise será semelhante, podendo ser feita por regiões (frequências baixas, médias ou altas). Em quais regiões faremos a analise, depende do nosso interesse no circuito.

Veremos a analise para os diversos blocos que ja investigamos. Em cada caso aplicaremos alguns passos para simplificar.

Mas antes disso, vamos apresentar também uma metodo simplificado para determinar o polo dominante para baixas frequências, analogo ao metodo 3 aplicado. Da mesma forma que na funçao de transferencia para frequências altas vista, podemos também ter uma funçao de transferencia em frequências baixas bem grande.

Resposta em frequência:

Baixas frequências: expressão de aproximação das raízes

$$F_L(s) = A\frac{s^m + a_1 s^{m-1} + a_2 s^{m-2} + \ldots + a_m}{s^n + b_1 s^{n-1} + b_2 s^{n-2} + \ldots + b_n}$$

(veja que antes usamos $F_H(s) = A\frac{1 + a_1 s + a_2 s^2 + .. + a_m s^m}{1 + b_1 s + b_2 s^2 + .. + b_n s^n}$)

Da Teoria de Algebra, pode-se mostrar que

$$b_1 = \omega_1 + \omega_2 + .. + \omega_n$$

onde $\omega_1,\ \omega_2, \ldots\ \omega_n$ **são os polos.**

Resposta em frequência:

Baixas frequências: expressão de aproximação das raízes

$$F_L(s) = A\frac{s^m + a_1 s^{m-1} + a_2 s^{m-2} + \ldots + a_m}{s^n + b_1 s^{n-1} + b_2 s^{n-2} + \ldots + b_n}$$

Por outro lado, da Teoria de Circuitos Lineares pode mostrar que

$$b_1 = -\sum \frac{1}{C_i R_i}$$

onde C_is são os capacitores do circuito e R_i é a resistência vista por C_i (resistencia vista pelos terminais) considerando os outros capacitores em curto e fontes independentes desativadas.

Havendo um polo dominante, por exemplo $\omega_1 >> \omega_i$, nas baixas frequências, poderemos simplificar a expressão da algebra e obter uma expressão para o polo dominate.

Resposta em frequência: Circuito Source Comum

2.3 Baixas frequências: expressão de aproximação das raízes

$$F_L(s) = A\frac{s^m + a_1 s^{m-1} + a_2 s^{m-2} + \ldots + a_m}{s^n + b_1 s^{n-1} + b_2 s^{n-2} + \ldots + b_n}$$

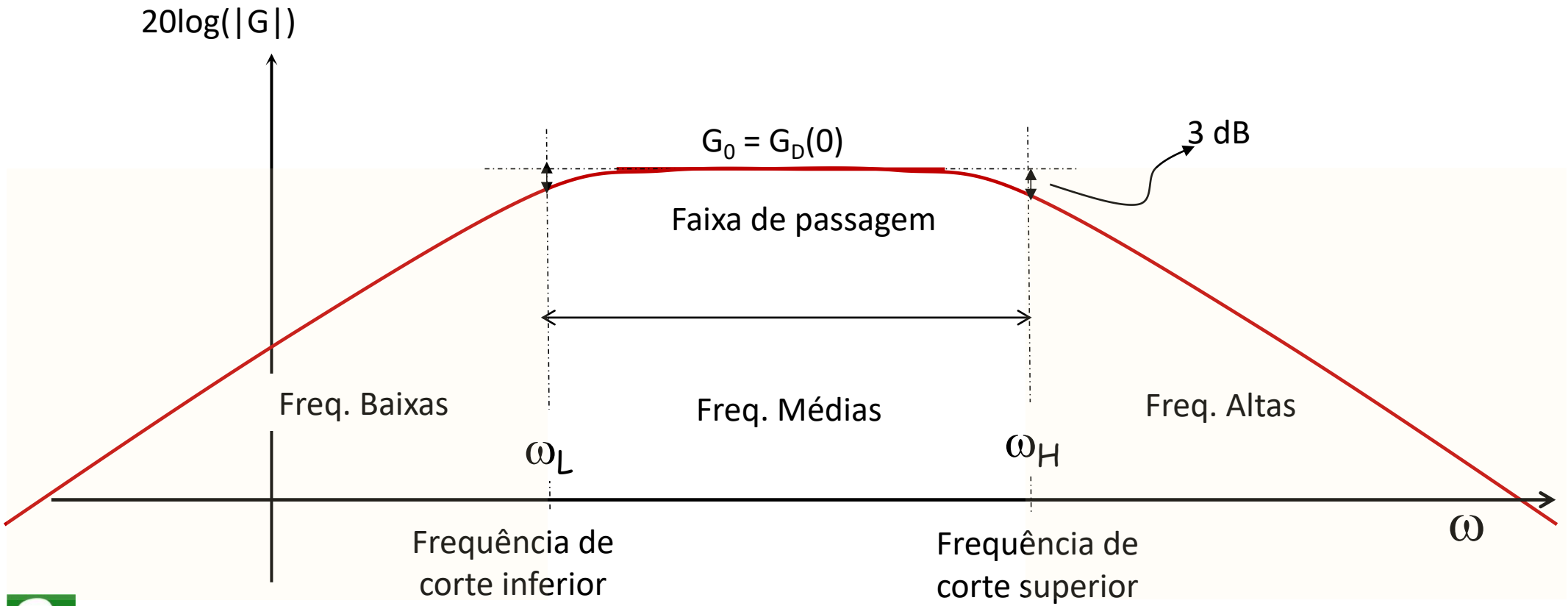
Caso $\omega_L >> \omega_i$**, então**

$$b_1 = -\sum \frac{1}{C_i R_i} = \omega_1 + \omega_2 + \ldots + \omega_n \approx \omega_1$$

$$\omega_L \approx -\sum \frac{1}{C_i R_i}$$

Resposta em frequencia

O que podemos dizer sobre os polo e zeros?



Resposta em frequencia

O que podemos afirmar sobre os polo e zeros?

a) ha um numero igual de polos e zeros

b) há um zero e dois polos

c) ha, ao menos, um zero e um numero de polos maior que o de zeros

d) ha, ao menos, um polo e um numero de zeros maior do que o de polos

e) nda

Simbolos usados

ni: concentracao de eletrons/lacunas no Si intrinsico

N_{DE}: concentração de impurezas doadoras no emissor

N_A: concentração de impurezas aceitadoras na base

Dn: constante de difusão dos eletrons na base

D_P: constante de difusão da lacunas no emissor

N_{DE}: concentração de impurezas doadoras no emissor

τ_p: tempo de vida das lacuna no emissor

τ_n *tempo de vida dos eletrons* (τ_{nB} *é para o eletrons na Base*)

$L_P = \sqrt{D_P \tau_P}$

$L_N = \sqrt{D_N \tau_N}$

$n_{pB/E}$: concentração de eletrons na extremidade, do lado da base, da região de depleão base/emissor

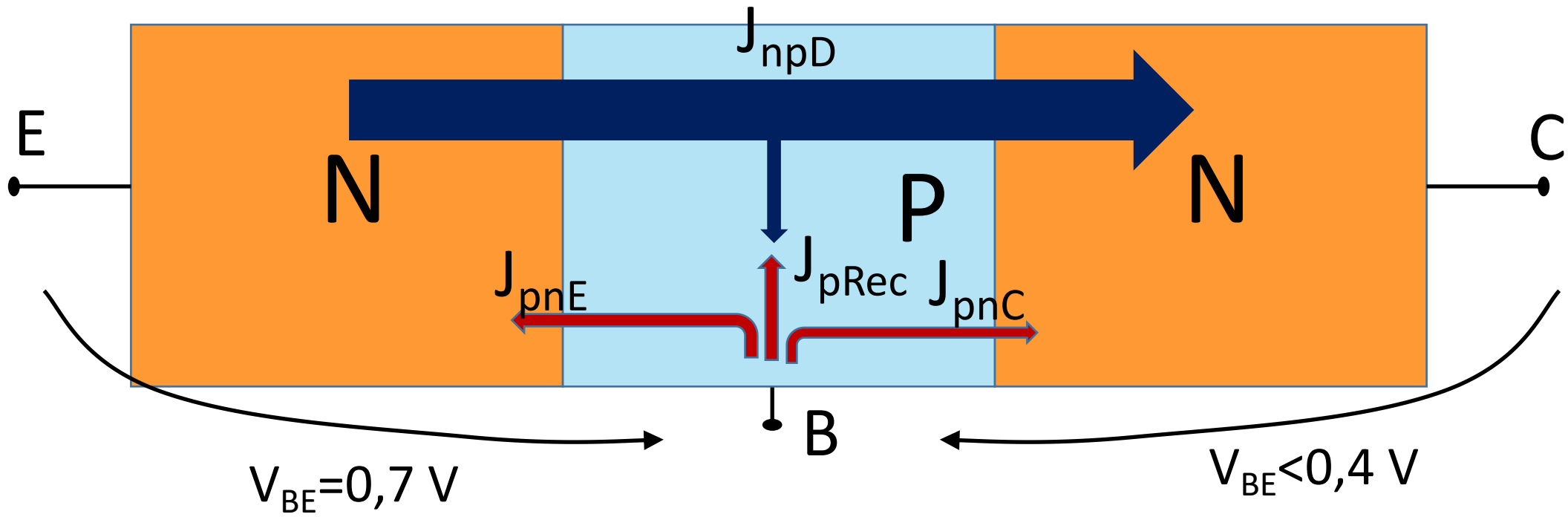
$n_{pB/C}$: concentração de eletrons na extremidade, do lado da base, da região de depleão base/coletor

W_{Bef}: largura efetiva da base (largura de base menos as regioes de depleção)

W_{BC}: largura da região de depleção B/C

1.rμ – Modelo π-hibrido

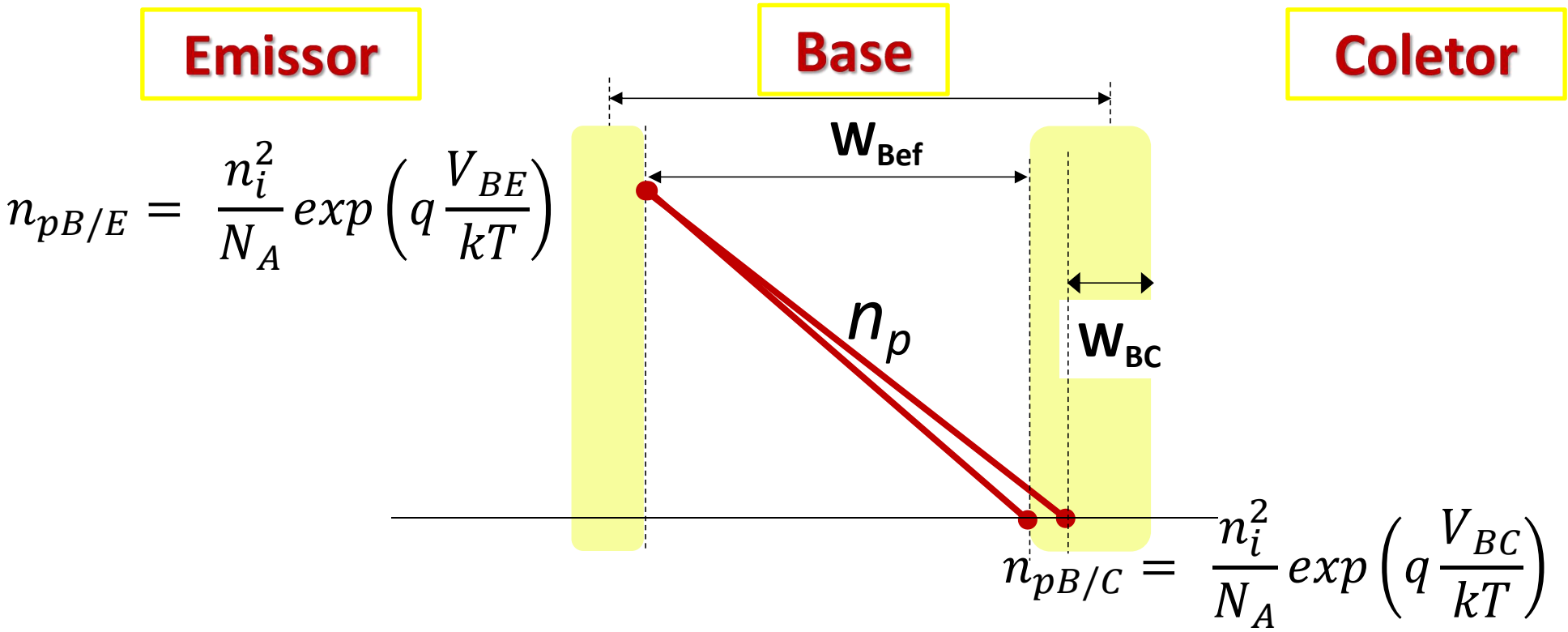
Correntes de lacunas (saturação)



J_{PRec} depende do comprimento efetivo da base, W_{Bef}

$$J_{PREc} = q\left[D_n \frac{W_{Bef}}{2L_n^2}\frac{n_i^2}{N_A} exp\left(q\frac{V_{BE}}{kT}\right)\right]$$

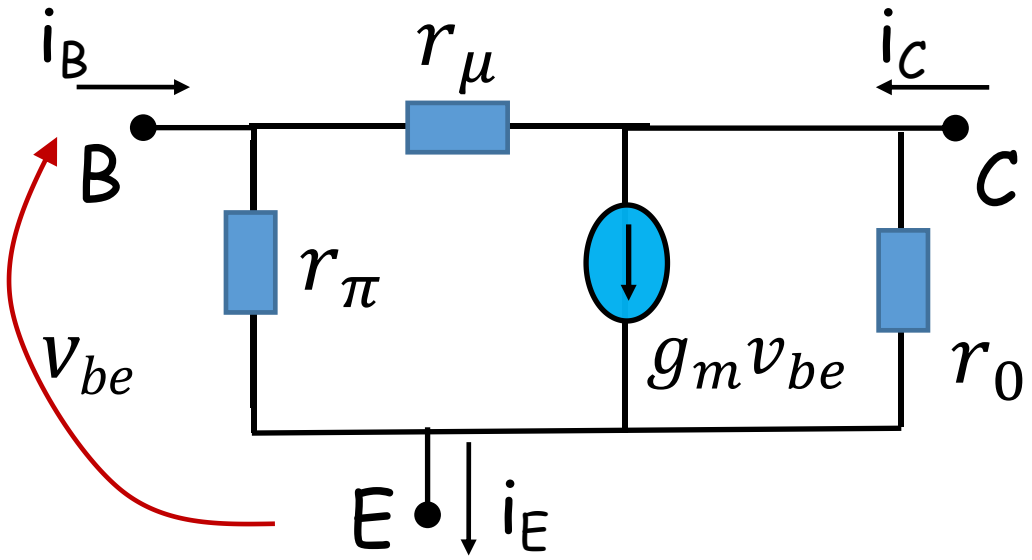
W_{Bef} depende de V_{CB}: V_{CB} **aumenta** → região de depleção do D_{BC} **aumenta** → W_{Bef} **diminui** → recombinação na base (J_{PRec}) **diminui**



Modelo de Pequenos sinais

$$2r_0\beta < r_\mu < 5r_0\beta$$

Para a grande maioria dos caso, $r_\mu = \frac{V_A}{I_{PRec}}$ não afeta em nada o funcionamento do circuito.



2. C_B

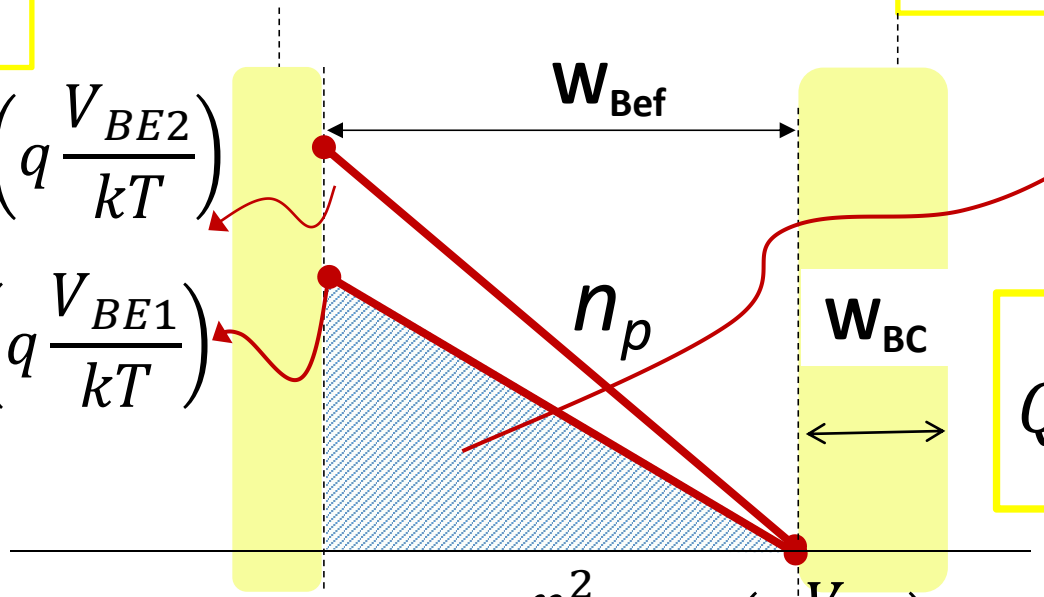
Veja que a base é neutra. Assim, se aumenta a carga negativa de eletrons, deve aumentar a carga positiva de lacunas

Emissor

Coletor

$$n_{pB/E} = \frac{n_i^2}{N_A} exp\left(q\frac{V_{BE2}}{kT}\right)$$

$$n_{pB/E} = \frac{n_i^2}{N_A} exp\left(q\frac{V_{BE1}}{kT}\right)$$



$$V_{BE2} > V_{BE1}$$

$$n_{pB/C} = \frac{n_i^2}{N_A} exp\left(q\frac{V_{BC}}{kT}\right) \approx 0$$

Carga na base Q_b (região ativa)

$$Q_b = \frac{n_i^2}{N_A} exp\left(q\frac{V_{BE1}}{kT}\right)\frac{W_{Bef}}{2}$$

2. C_B

Para obter a carga total da base, Q_B vamos multiplicar Qb pela Area.

$$Q_B = Area.\frac{n_i^2}{N_A} exp\left(q\frac{V_{BE1}}{kT}\right)\frac{W_{Bef}}{2}$$

Podemos agora calcular a variação de Q_B com V_{BE}

$$\frac{\Delta Q_B}{\Delta V_{BE}} \approx \frac{\partial Q_B}{\partial V_{BE}} = \frac{\partial}{\partial V_{BE}}\left(Area.\frac{n_i^2}{N_A} exp\left(q\frac{V_{BE}}{kT}\right)\frac{W_{Bef}}{2}\right)$$

$$\frac{\Delta Q_B}{\Delta V_{BE}} \approx \frac{\partial Q_B}{\partial V_{BE}} = Area.\frac{n_i^2}{N_A} exp\left(q\frac{V_{BE}}{kT}\right)\frac{W_{Bef}}{2}\frac{1}{U_T}$$

2. C_B

A corrente IC, que ja encontramos, é dada por:

$$I_C = Area.\, qn_i^2 \frac{D_n}{N_A W_{bef}} exp\left(q\frac{V_{BE}}{kT}\right)$$

Neste caso, podemos escrever

$$\frac{\Delta Q_B}{\Delta V_{BE}} \approx \frac{\partial Q_B}{\partial V_{BE}} = \frac{I_C}{U_T}\frac{(W_{Bef})^2}{2D_n} = g_m \frac{(W_{Bef})^2}{2D_n}$$

A grandeza

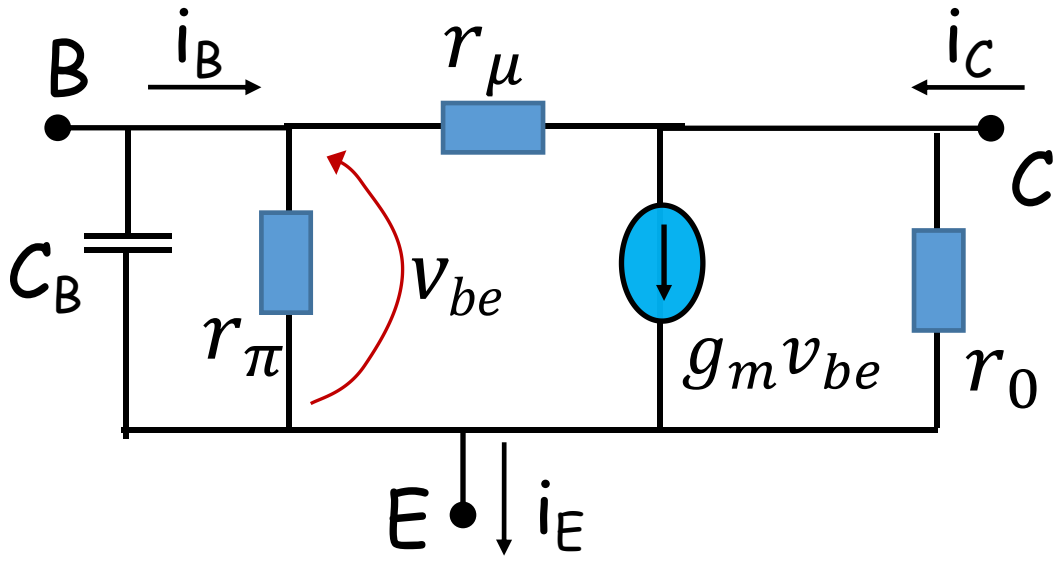
$$\tau_F \equiv \frac{(W_{Bef})^2}{2D_n}$$

tem dimensão de tempo, sendo chamada tempo de transito.

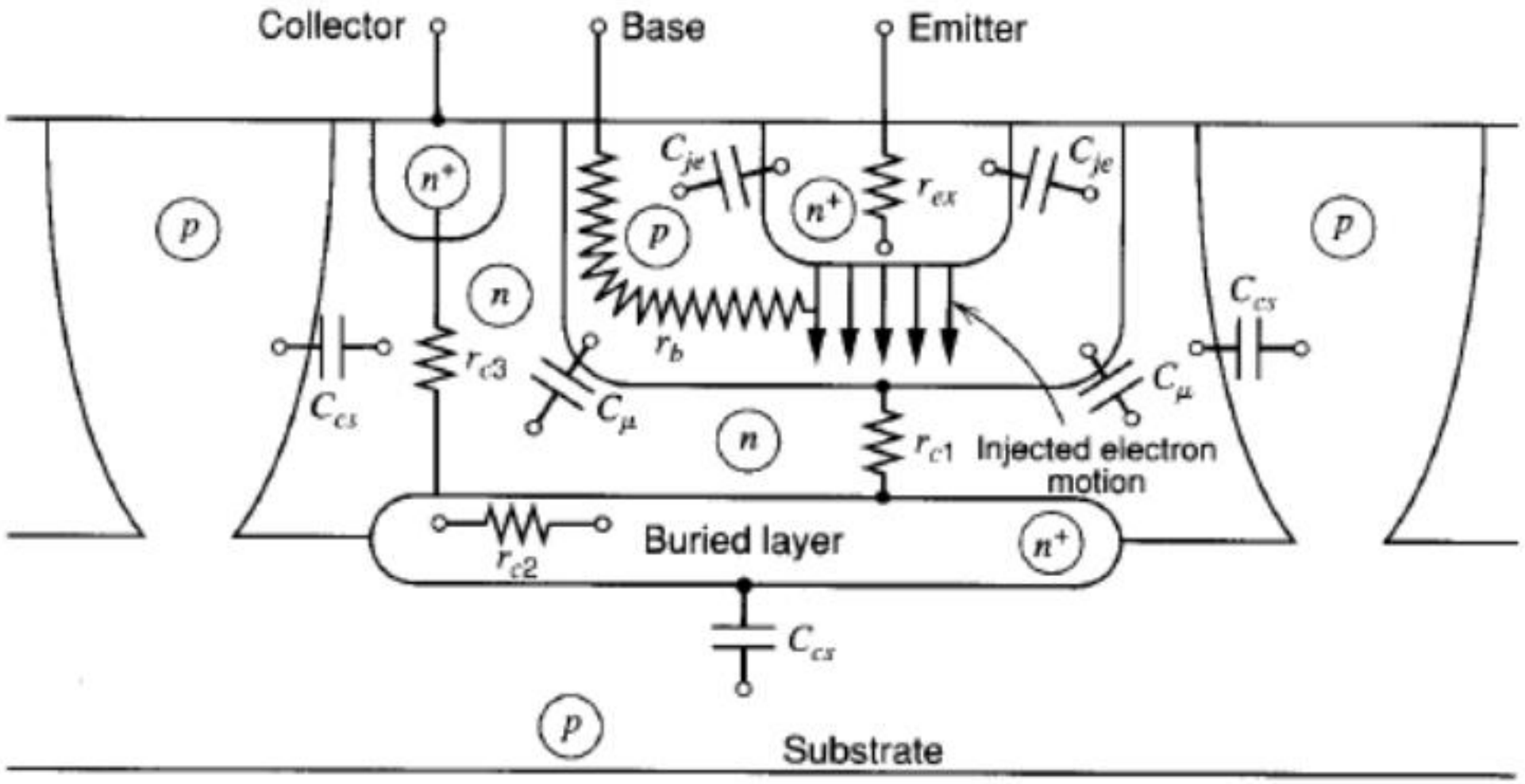
2. C_B

Finalmente escrevemos

$$C_B \equiv \frac{\Delta Q_B}{\Delta V_{BE}} \approx \frac{\partial Q_B}{\partial V_{BE}} = g_m \tau_F$$



Modelo de Pequenos sinais (mais elementos)

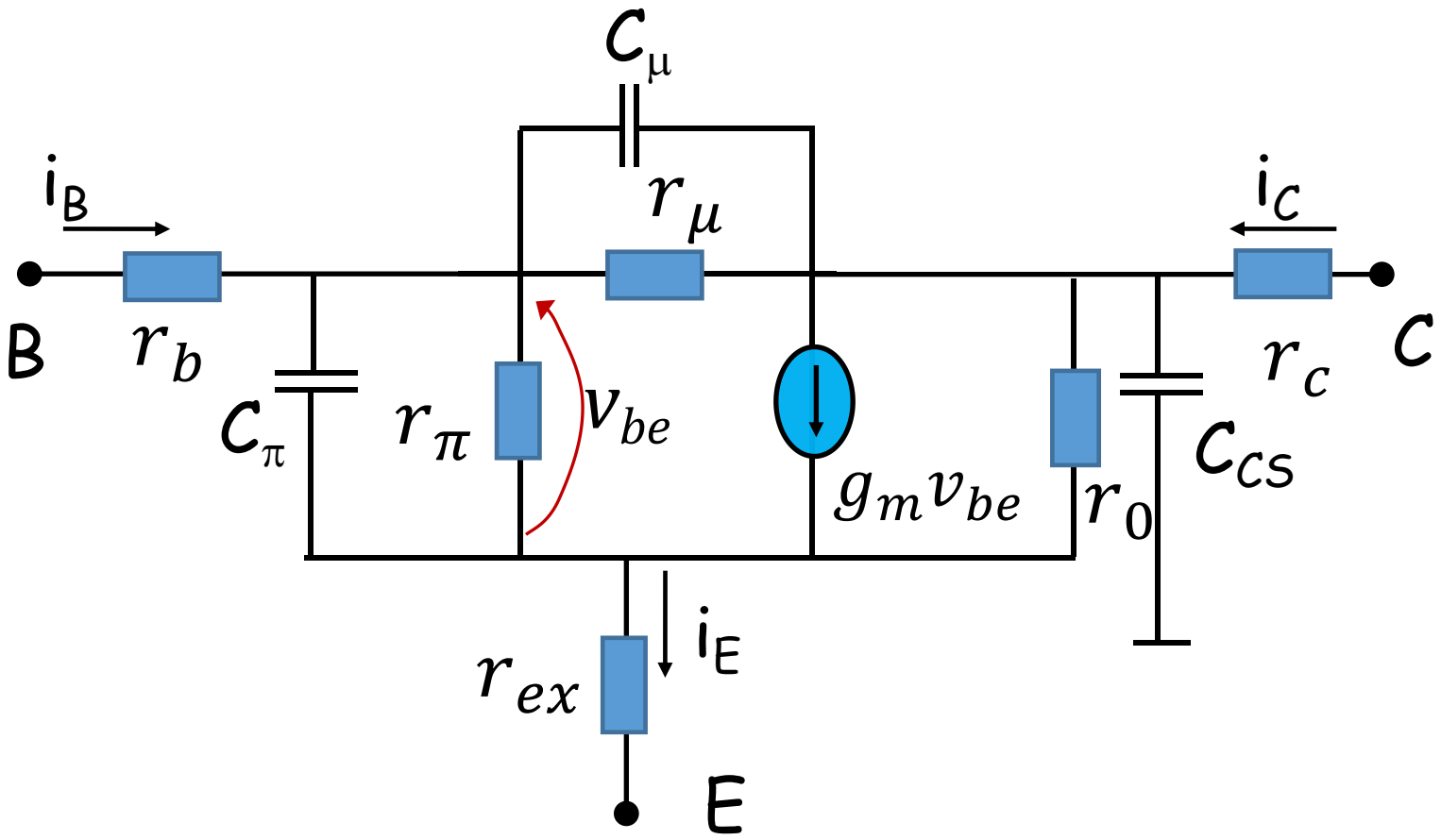


Modelo de Pequenos sinais (mais elementos)

- r_b (resistencia série na base): devido a contatos e distancia entre contato de base e o transistor
- r_C (resistencia série no coletor): devido a contatos e distancia entre contato de coletor e o transistor
- r_{ex} (resistencia série no coletor): devido a contatos e distancia entre contato de emissor e o transistor
- C_{jE} (capacitancia da junção base/emissor)
- C_μ (capacitancia da junção base/coletor)
- C_{Cs} (capacitancia da junção reversa coletor/substrato)

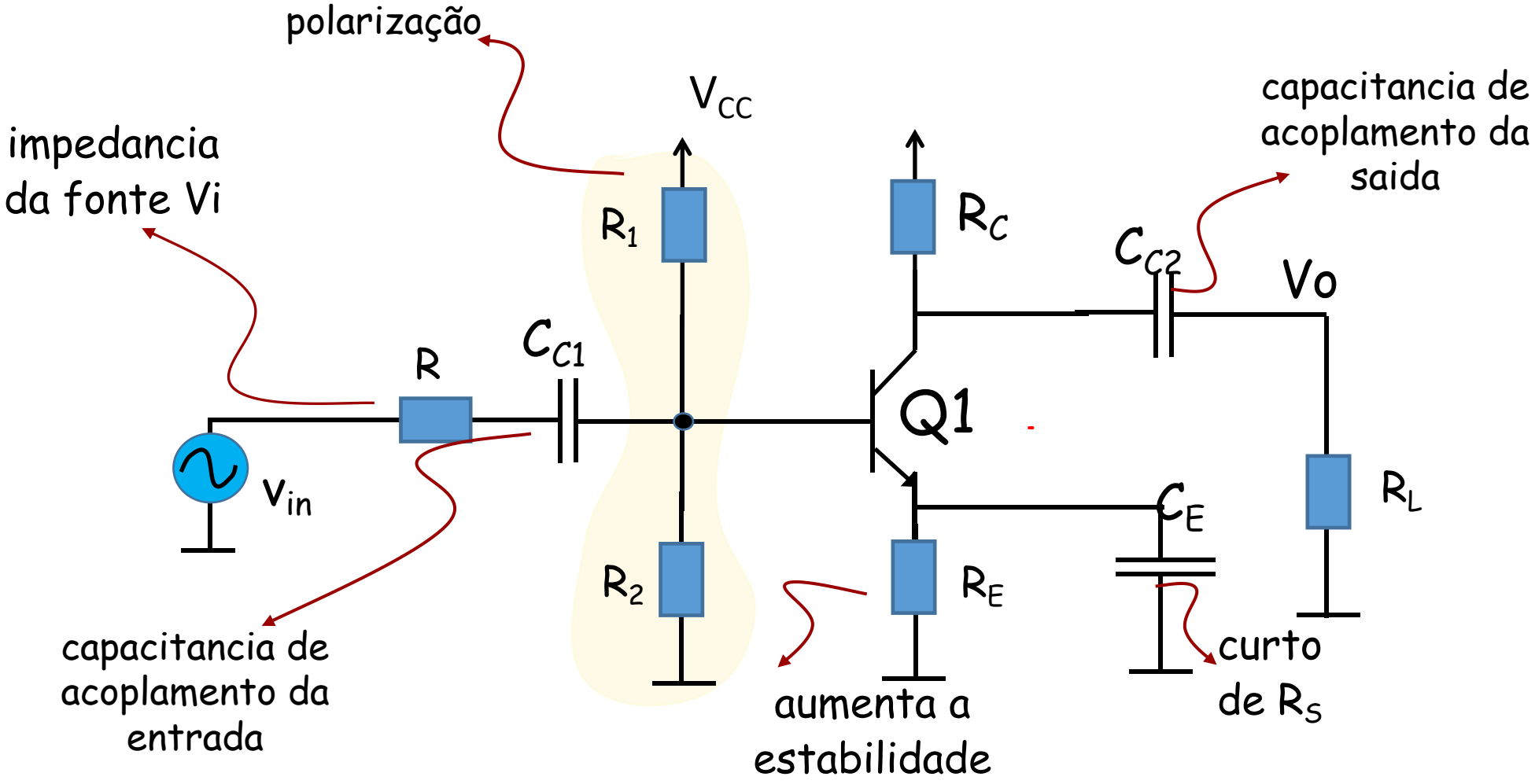
Modelo de Pequenos sinais: Modelo π hibrido completo

$$g_m = \frac{I_{C0}}{nU_T},\quad r_\pi = \frac{\beta}{g_m},\quad r_0 = \frac{I_{C0}}{V_A},\quad r_\mu = \frac{V_A}{I_{PRec}},\quad C_B = g_m\tau_F,\quad C_\pi = C_B + C_{jE}$$



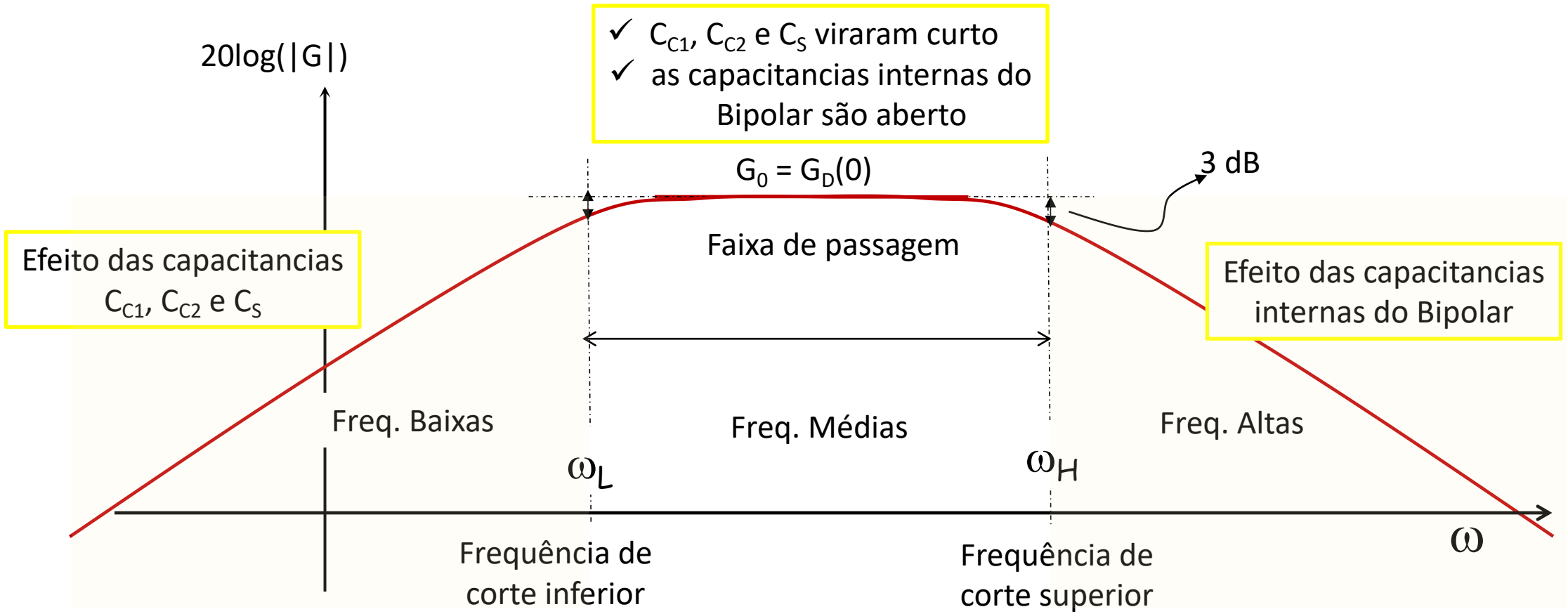
Resposta em frequência: Circuito Emissor Comum

Vamos analisar o comportamento do circuito abaixo em frequência.



Resposta em frequência: Circuito Emissor Comum

O circuito Emissor Comum terá uma curva de resposta em frequência como a figura



Resposta em frequência: Circuito Emissor Comum

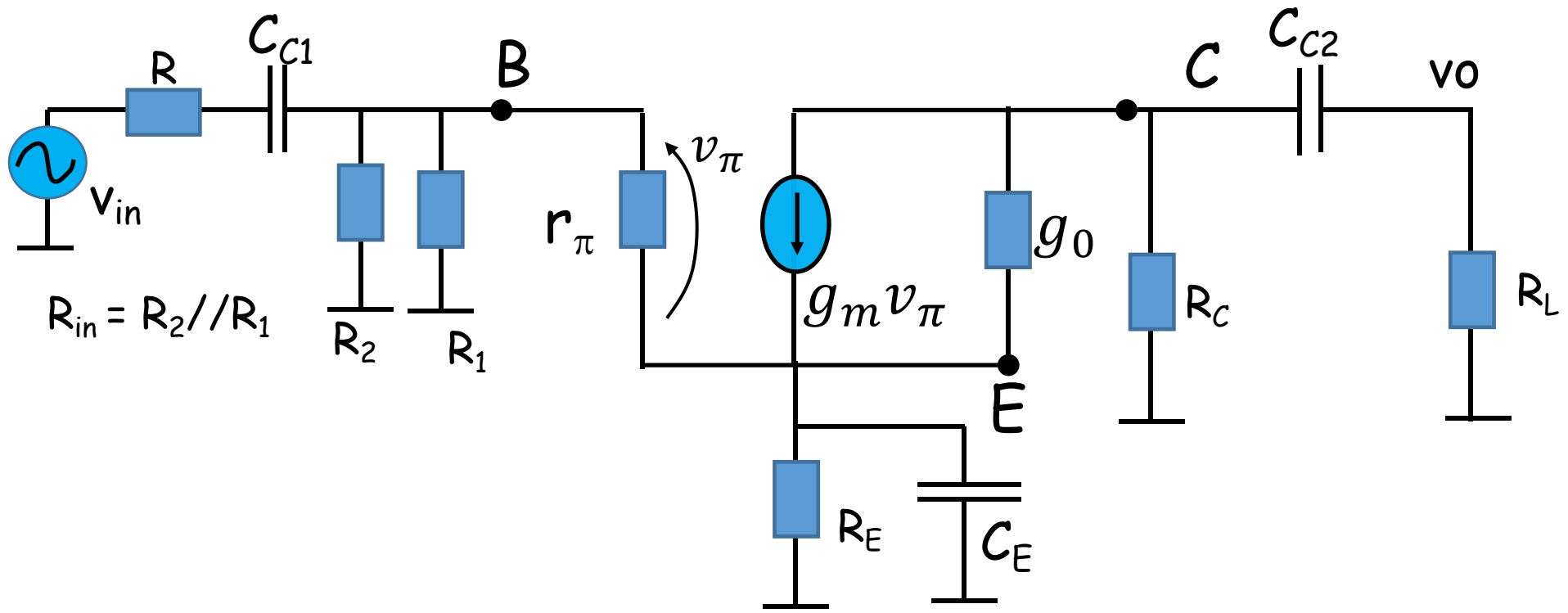
Para analise do circuito iremos seguir os passos:

1. Analise para baixas frequencias
2. Analise para altas freqeuncias

Não faremos a analise DC ou para médias frequencias, pois ja foram realizadas no semestre anterior

Resposta em frequência: Circuito Emissor Comum

1. baixas frequências: modelo de pequenos sinais



A solução deste circuito é trabalhosa, principalmente devido ao resistor r_π

Resposta em frequência: Circuito Emissor Comum

Vamos aplicar a aproximação vista para baixas frequencias. Havendo um polo dominante $\omega_L >> \omega_i$, então

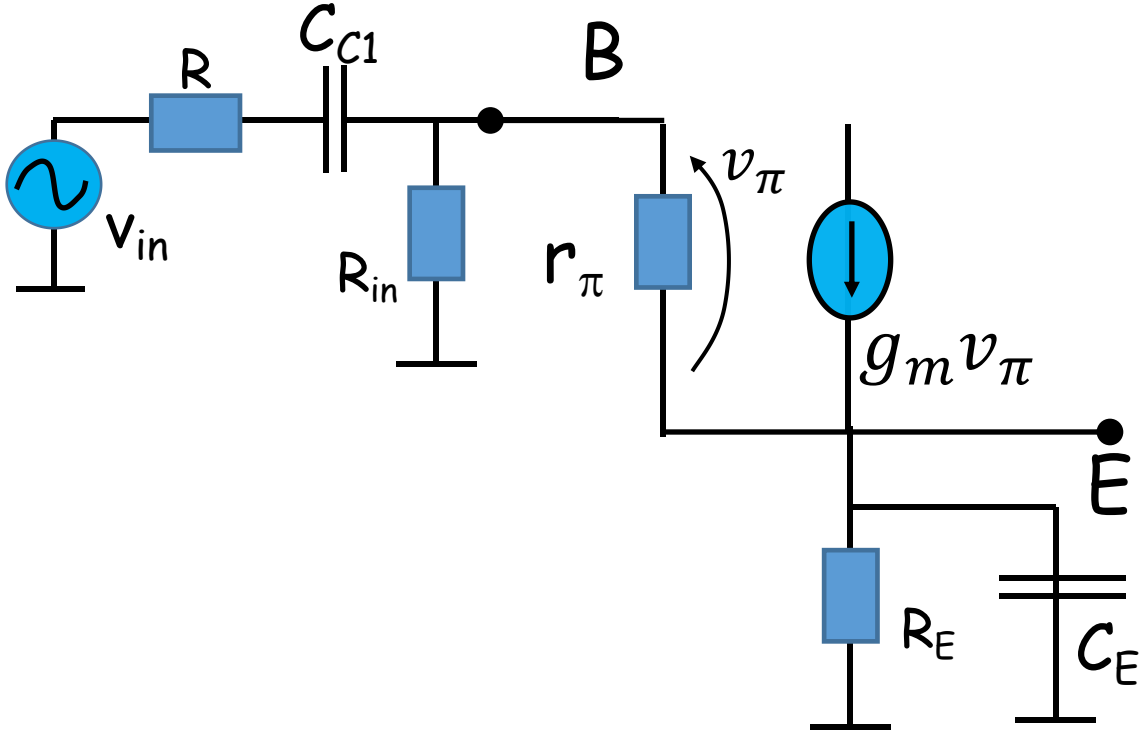
$$\omega_L \approx -\sum \frac{1}{C_i R_i}$$

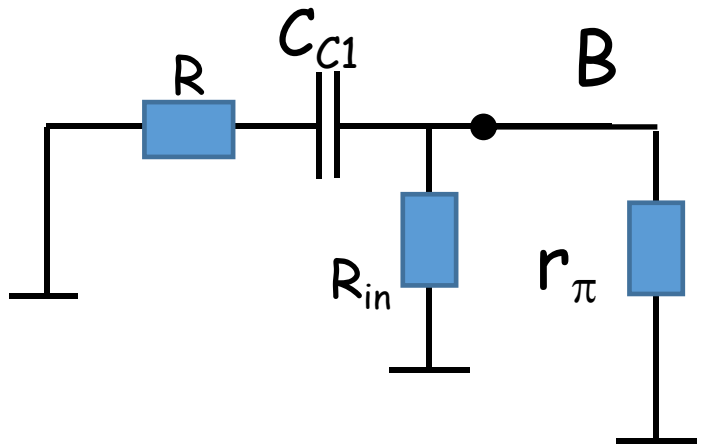
onde $\omega_1, \omega_2, \ldots \omega_n$ são os polos do denominador, C_is são os capacitores do circuito e R_i é a resistência vista por C_i (resistencia vista pelos terminais) considerando os outros capacitores em curto e fontes independentes desativadas.

Devemos então achar a resistencia vista pelos tres capacitores do circuito, C_{C1}, C_{C2} e C_E

Resposta em frequência: Circuito Emissor Comum

a. Impedancia vista por C_{C1}

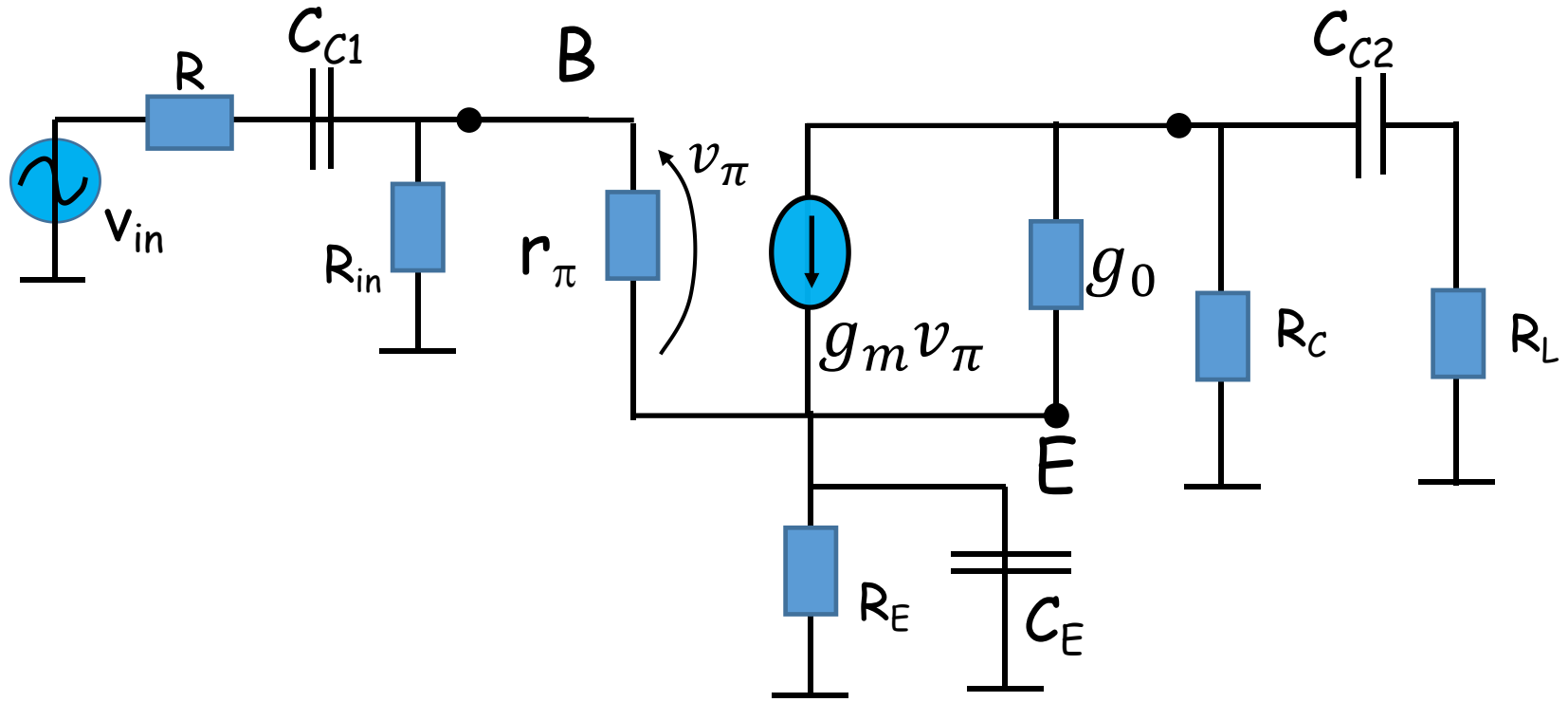




Impedancia vista por C_{C1} será $R+(R_{in}//r_\pi)$

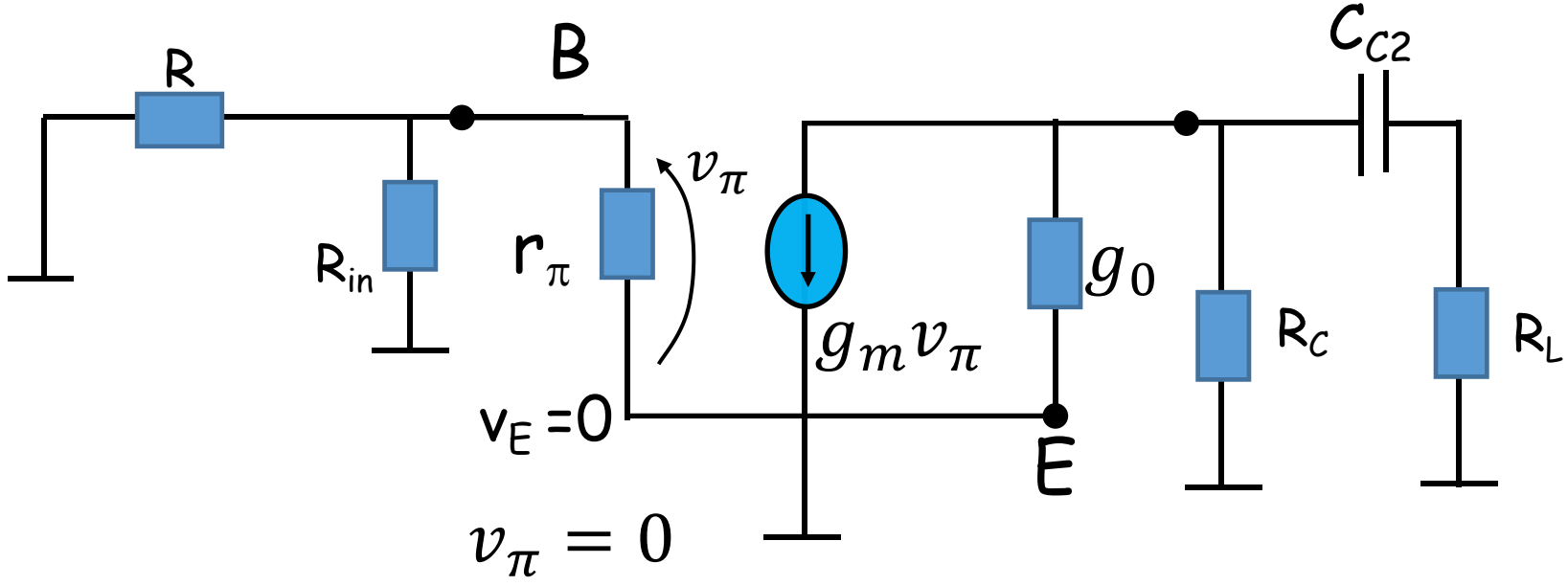
Resposta em frequência: Circuito Emissor Comum

b. Impedancia vista por C_{C2}



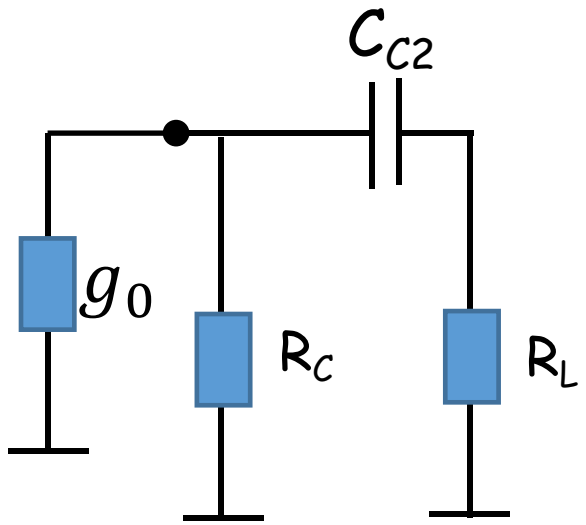
Resposta em frequência: Circuito Emissor Comum

b. Impedancia vista por C_{C2}



Resposta em frequência: Circuito Emissor Comum

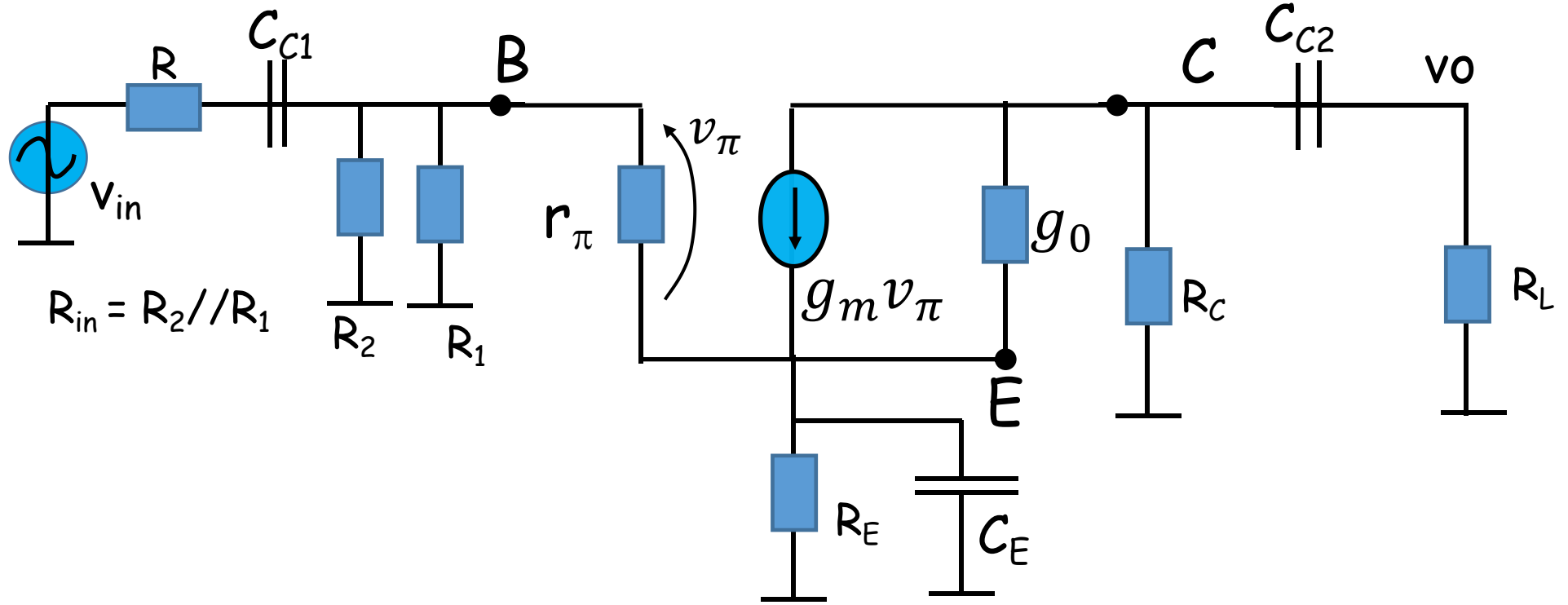
b. Impedancia vista por C_{C2}



Impedancia vista por C_{C2} será $R_L+(R_C//r_0)$

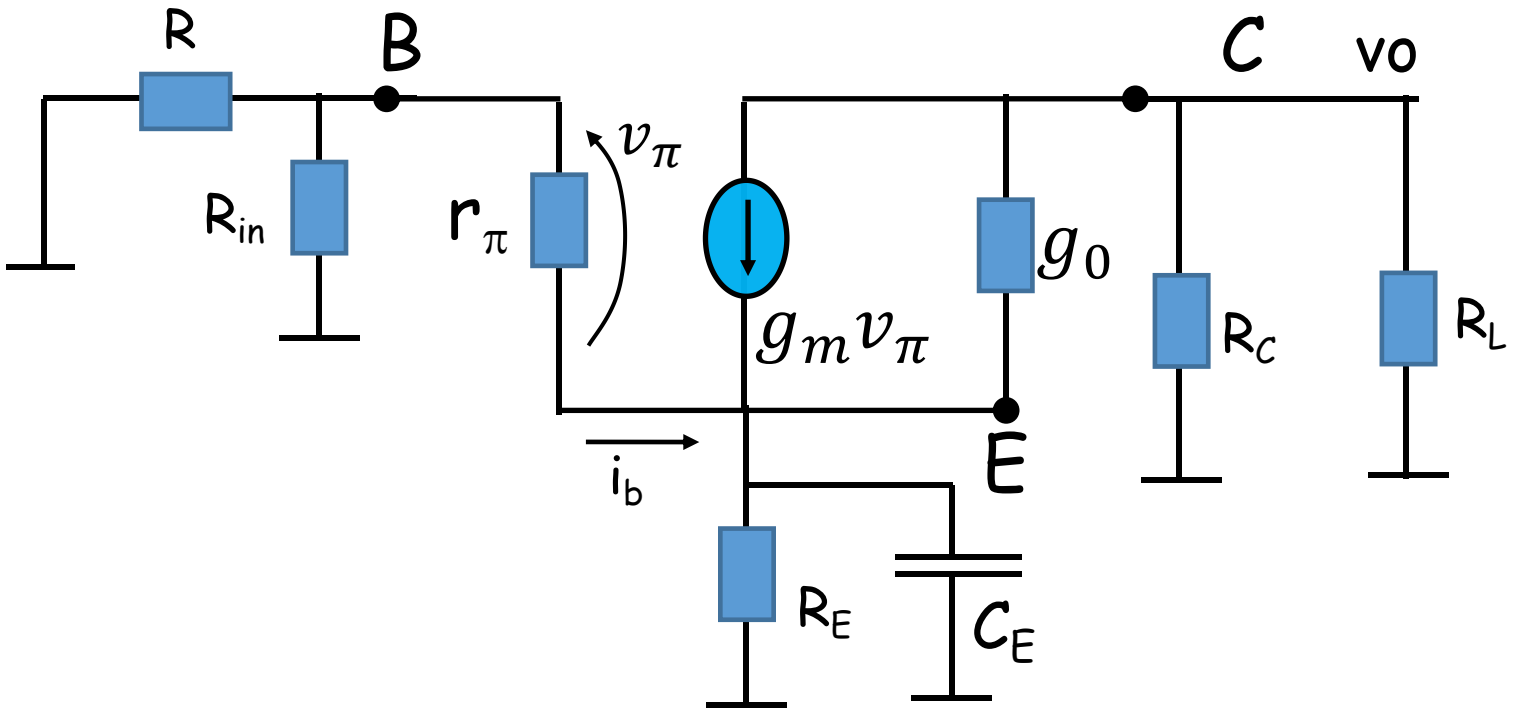
Resposta em frequência: Circuito Emissor Comum

c. Impedancia vista por C_E: neste caso precisamos um pouco mais de elaboração



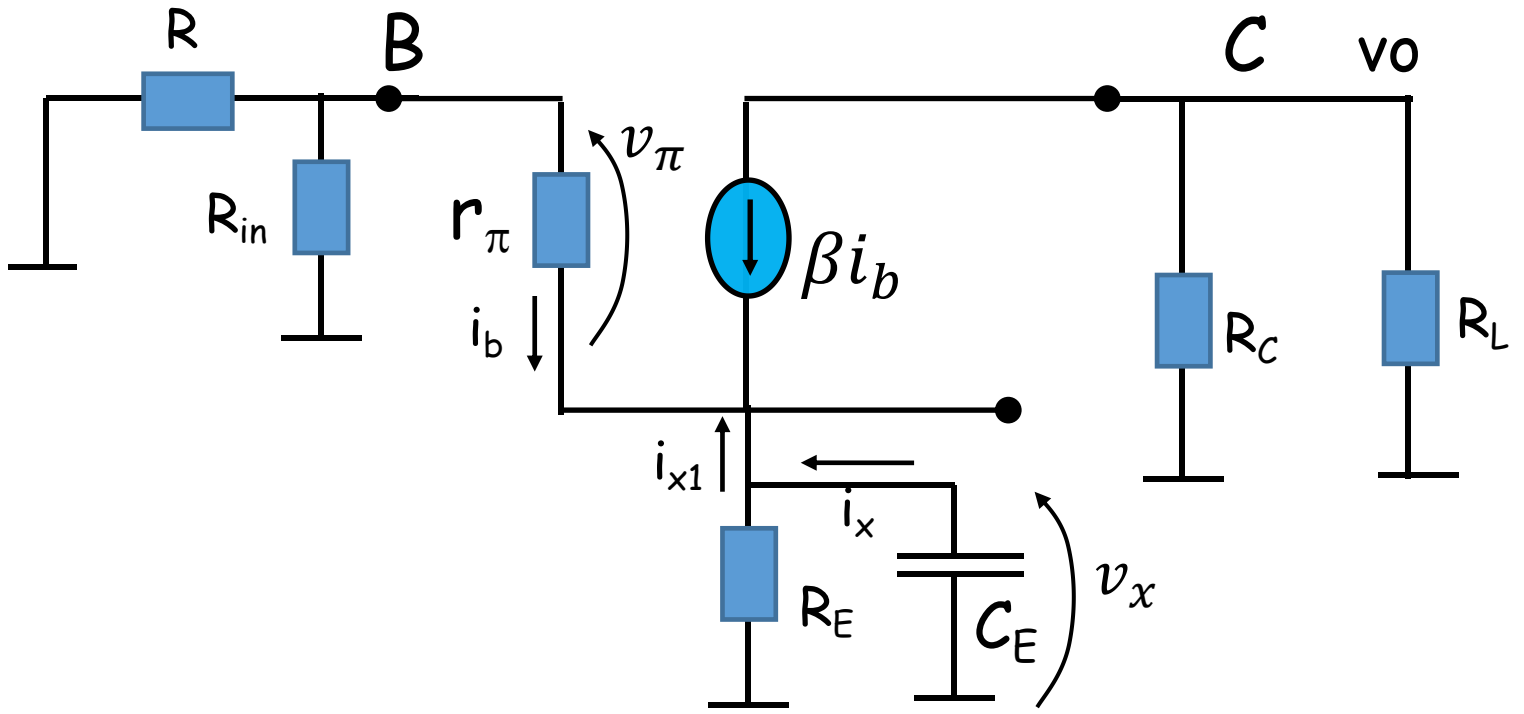
Resposta em frequência: Circuito Emissor Comum

c. Impedancia vista por C_E: neste caso precisamos um pouco mais de elaboração



Resposta em frequência: Circuito Emissor Comum

c. Impedancia vista por C_E: neste caso precisamos um pouco mais de elaboração

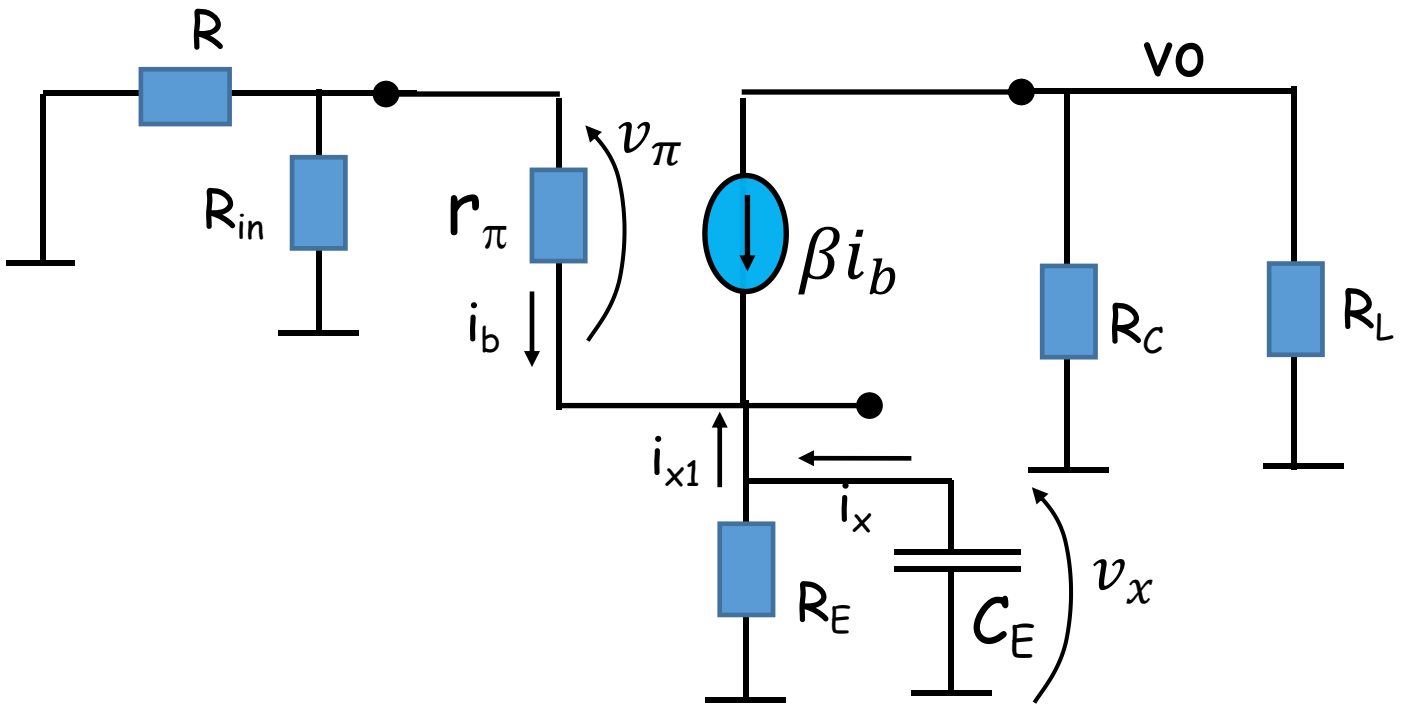


Substituimos o gerador vinculado $g_m v\pi$ por outro βi_b. São equivalentes.

Também desconsideramos g_0 para simplificar

Resposta em frequência: Circuito Emissor Comum

c. Impedancia vista por C_E: do circuito vemos que a impedancia vista por C_E é R_E em paralelo a outra impedancia que pode ser calculada como (v_x/i_x). Temos também



$$i_{X1} = -i_b - \beta i_b = -(\beta + 1) i_b$$

$$i_b = -\frac{v_x}{R//R_{in} + r_\pi}$$

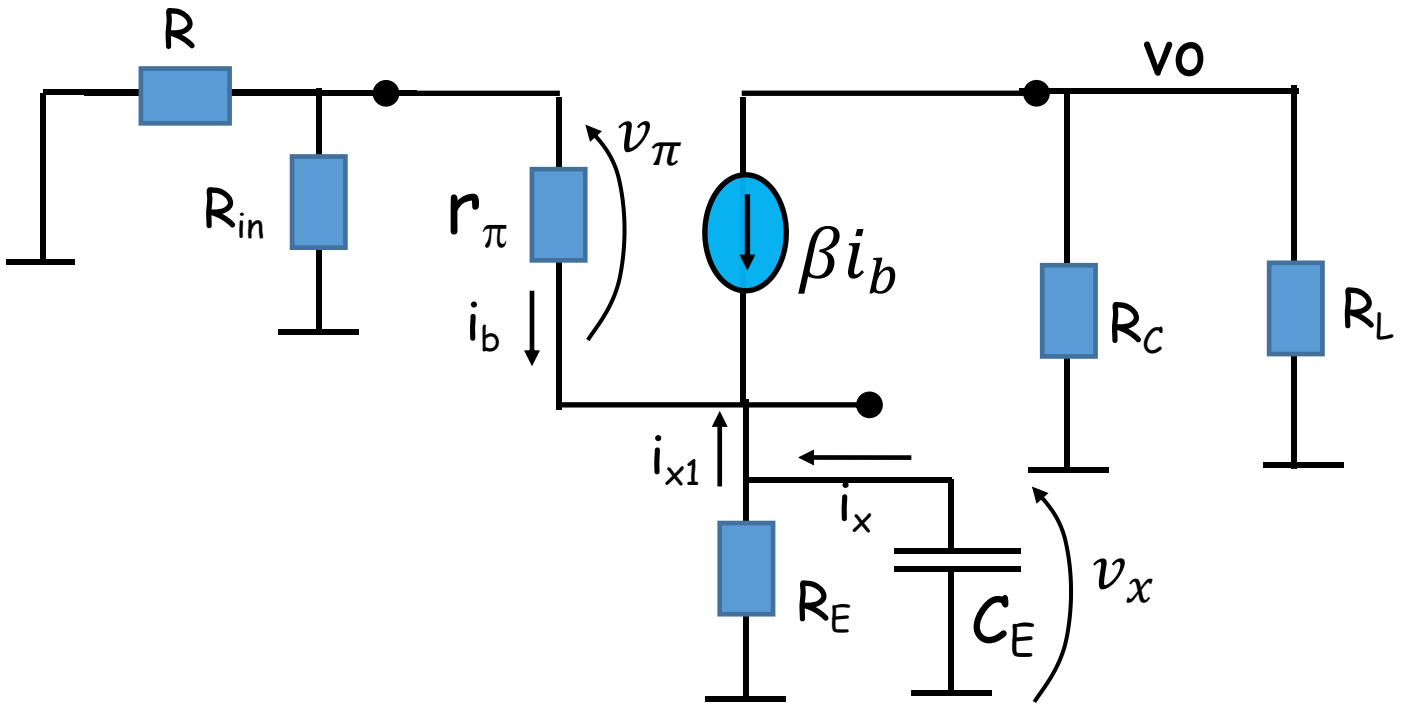
Assim

$$i_{X1} = (\beta + 1)\frac{v_x}{R//R_{in} + r_\pi}$$

$$\frac{v_x}{i_{X1}} = [(\beta + 1)(R//R_{in} + r_\pi)]$$

Resposta em frequência: Circuito Emissor Comum

c. Impedancia vista por C_E



Impedancia vista por CE sera $[(\beta + 1)(R//R_{in} + r_\pi)]//R_E$

Resposta em frequência: Circuito Emissor Comum

A frequencia de corte inferior será

$$\omega_L \approx -\sum \frac{1}{C_i R_i} = -\left(\frac{1}{(R + R_{in}//r_\pi)C_{C1}} + \frac{1}{(R_L + R_C//r_0)C_{C2}} + \frac{1}{[(\beta+1)(R//R_{in} + r_\pi)]//R_E.C_E}\right)$$

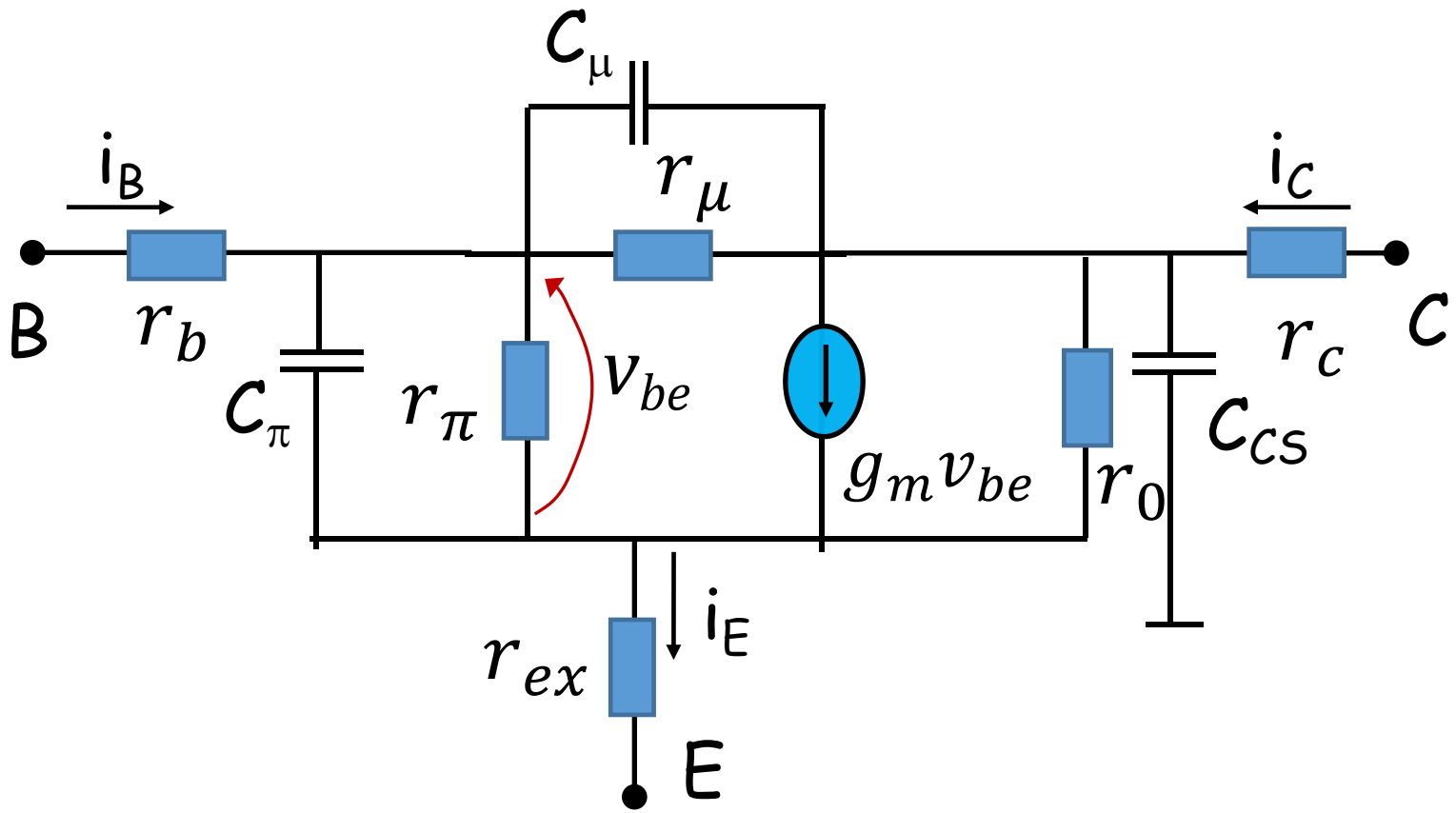
Podemos escolher um dos capacitores para posicionar o polo dominante. Por exemplo, podemos fazer C_E pequeno para o polo dominante depender apenas dele

$$\omega_L \approx -\frac{1}{[(\beta + 1)(R//R_{in} + r_\pi)]//R_E.C_E}$$

Resposta em frequência: Circuito Emissor Comum

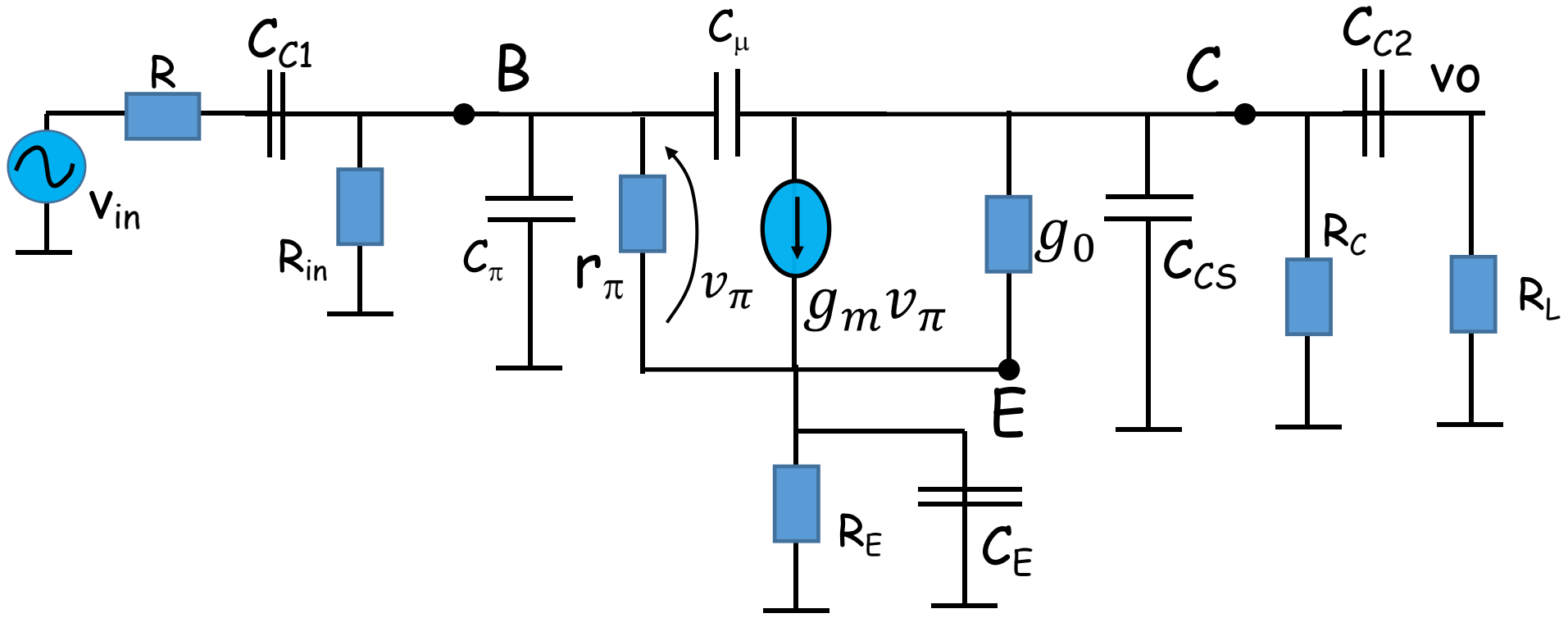
2. altas frequências:

$$g_m = \frac{I_{C0}}{nU_T},\ r_\pi = \frac{\beta}{g_m},\ r_0 = \frac{I_{C0}}{V_A},\ r_\mu = \frac{V_A}{I_{PRec}},\ C_B = g_m\tau_F,\ C_\pi = C_B + C_{jE}$$



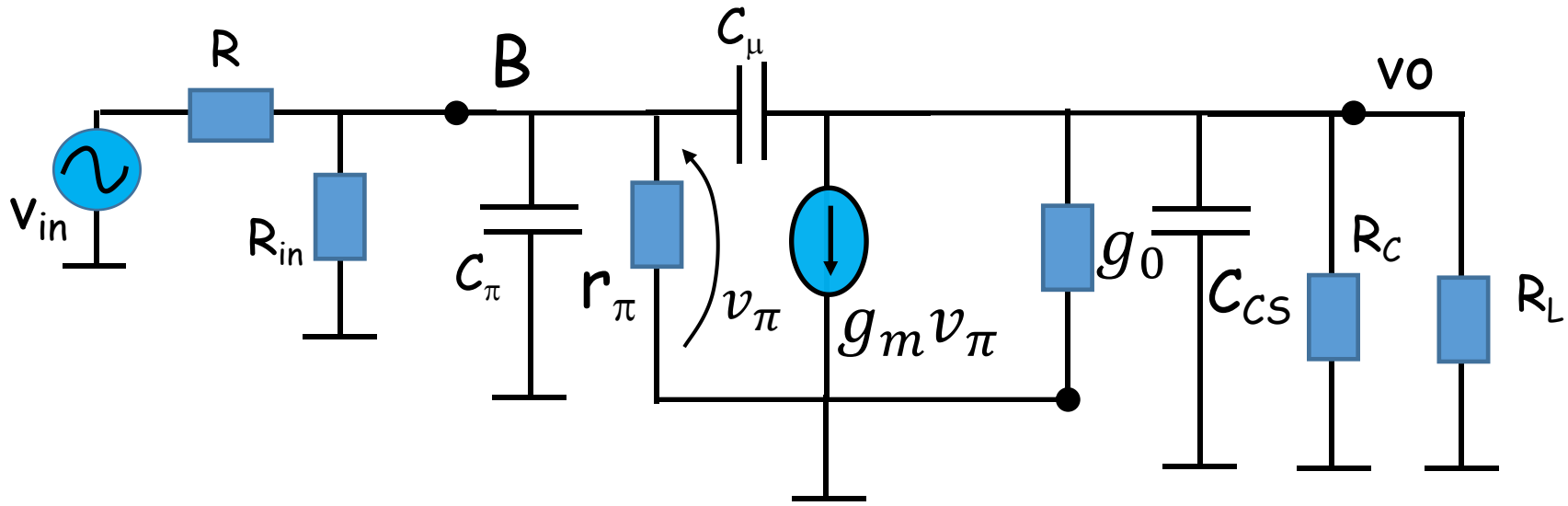
Resposta em frequência: Circuito Emissor Comum

2. altas frequências: modelo de pequenos sinais (vamos desconsiderar r_b, r_c, r_{ex} e r_μ pois são pouco importantes na operação)



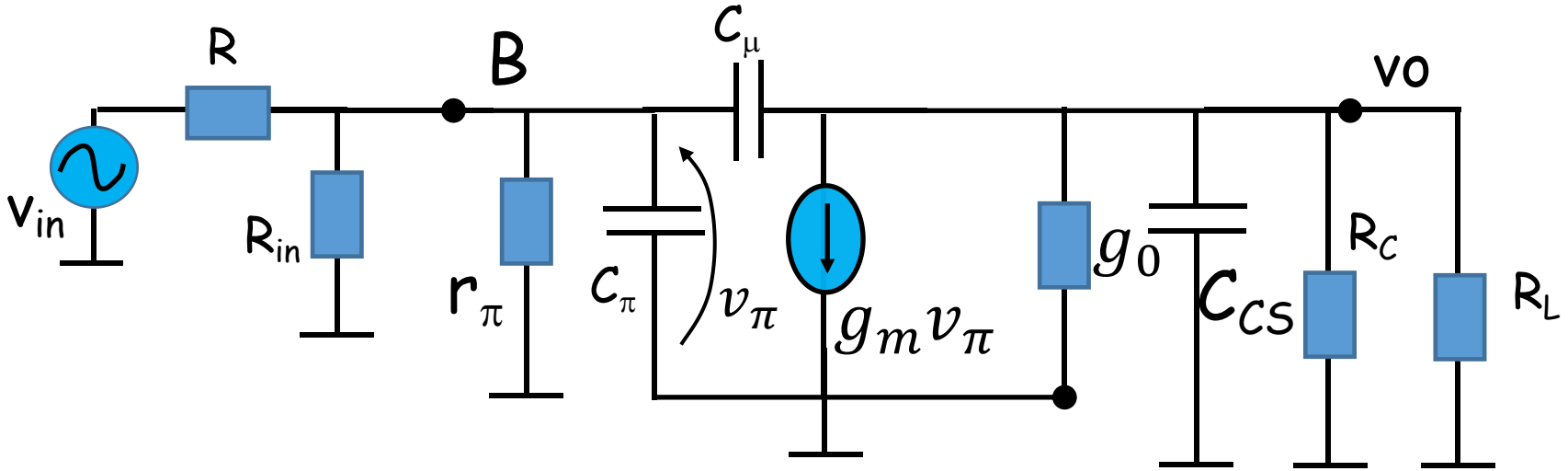
Resposta em frequência: Circuito Emissor Comum

2. altas frequências: modelo de pequenos sinais

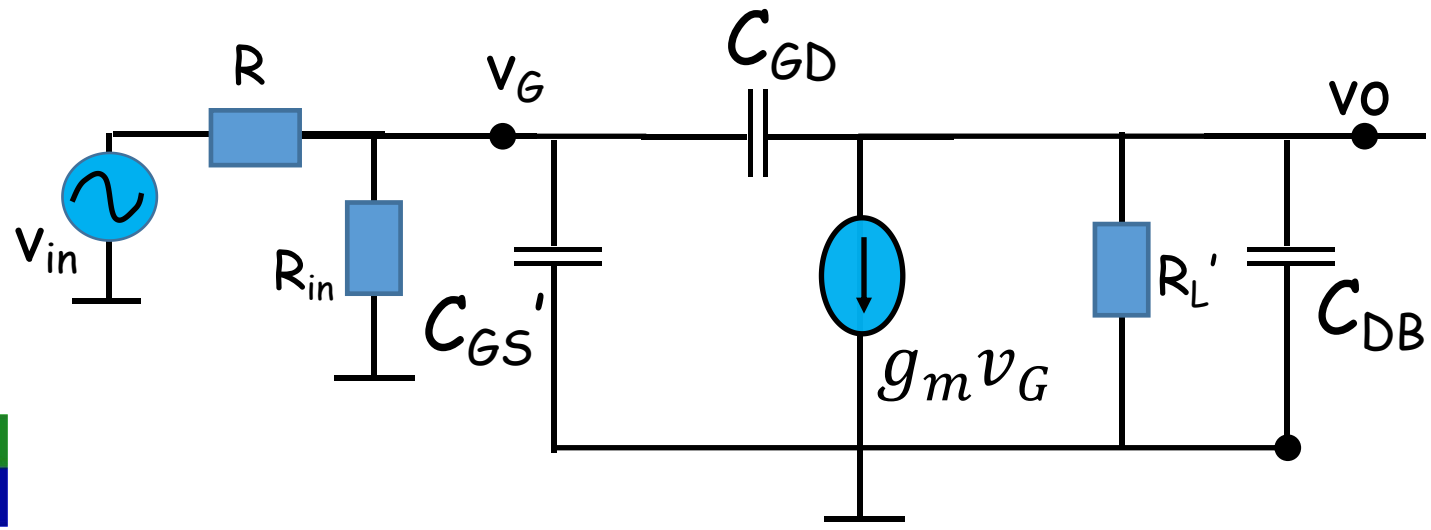


Resposta em frequência: Circuito Emissor Comum

2. altas frequências: Podemos comparar o modelo de pequenos sinais



Bipolar



MOS

Resposta em frequência: Circuito Emissor Comum

2. altas frequências: O modelo de pequenos sinais do emissor comum ,Bipolar, é analogo ao modelo do source comum, MOS, Os componentes analogos serão:

Componente no Sourec com.	Componentes no Emissor com.
R_{in}	$R_{in}//r_{\pi}$
C_{GS}'	C_{π}
C_{GD}	C_{μ}
$R_L'=R_L//R_D//r_d$	$R_L//R_C//r_0=R_L'$
C_{DB}	C_{CS}

Podemos então aplicar os mesmos metodos vistos antes, e claro, os resultados serão analogos

Resposta em frequência: Circuito Emissor Comum

2 Altas frequências ($R_S = R+(R_{in}//r_\pi)$, $R_L'=(R_L//R_C//r_0)$)

1. aplicar o teo. Miller com aproximação

$$\omega_1 = -\frac{1}{R_S(C_\pi+C_\mu(1+g_m R_L'))} \quad \textbf{e} \quad \omega_2 = -\frac{1'}{R_L'(C_{CS}+C_\mu(1-1/g_m R_L'))}$$

não é deixado explicito qual é o polo dominante

2. aproximar o polinômio

polo dominantes: $\omega_1 = -\frac{1}{R_S[C_\pi+C_\mu(1+ g_m R_L')+(C_\mu+C_{CS})\frac{R_L'}{R_S}]}$

Resposta em frequência: Circuito Emissor Comum

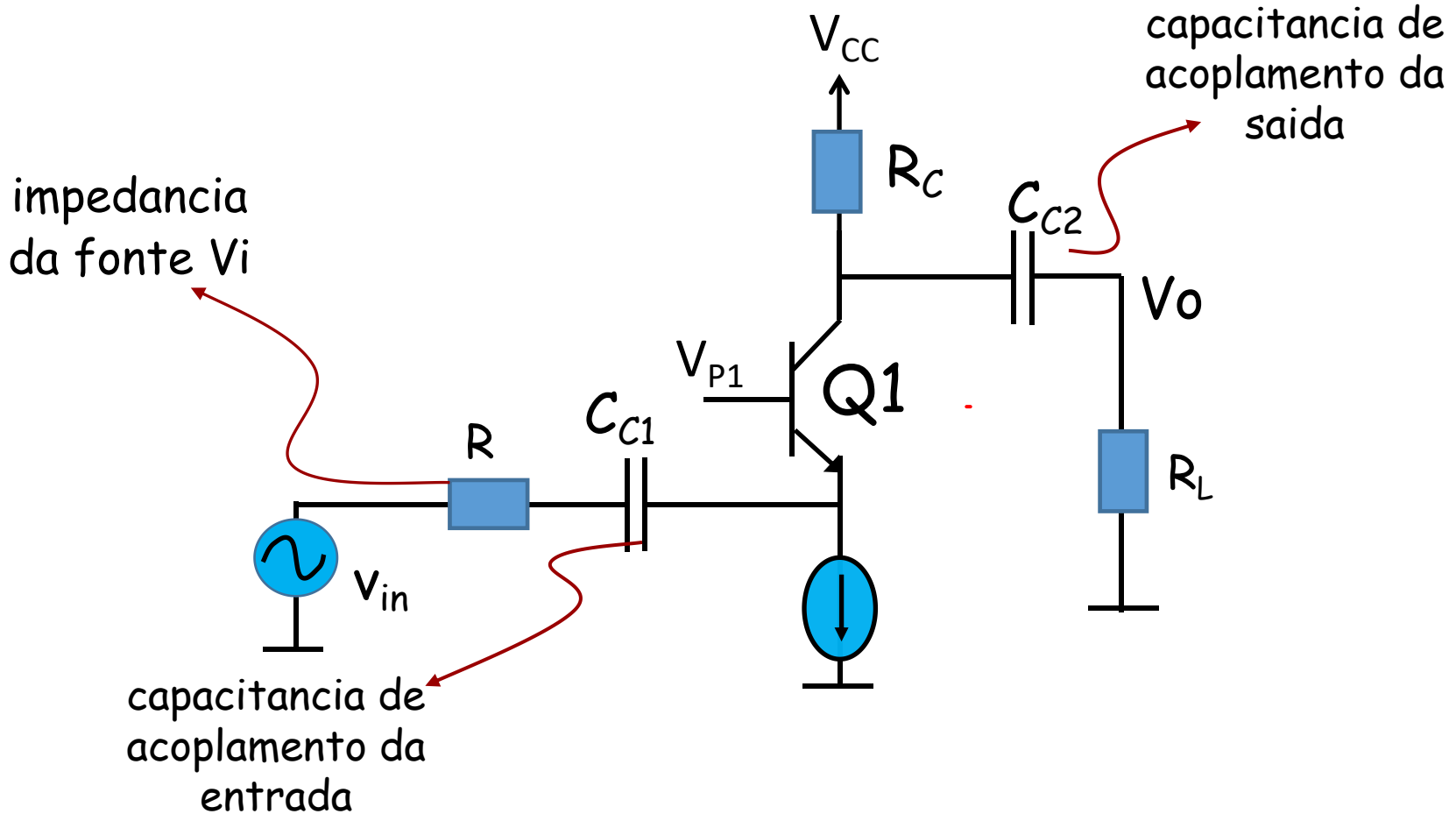
2. Altas frequências:

3. aplicar expressão de aproximação das raízes

polo dominantes: $\omega_1 = -\dfrac{1}{R_S[C_\pi + C_\mu(1+ g_m R_L') + (C_\mu + C_{CS})\frac{R_L'}{R_S}]}$

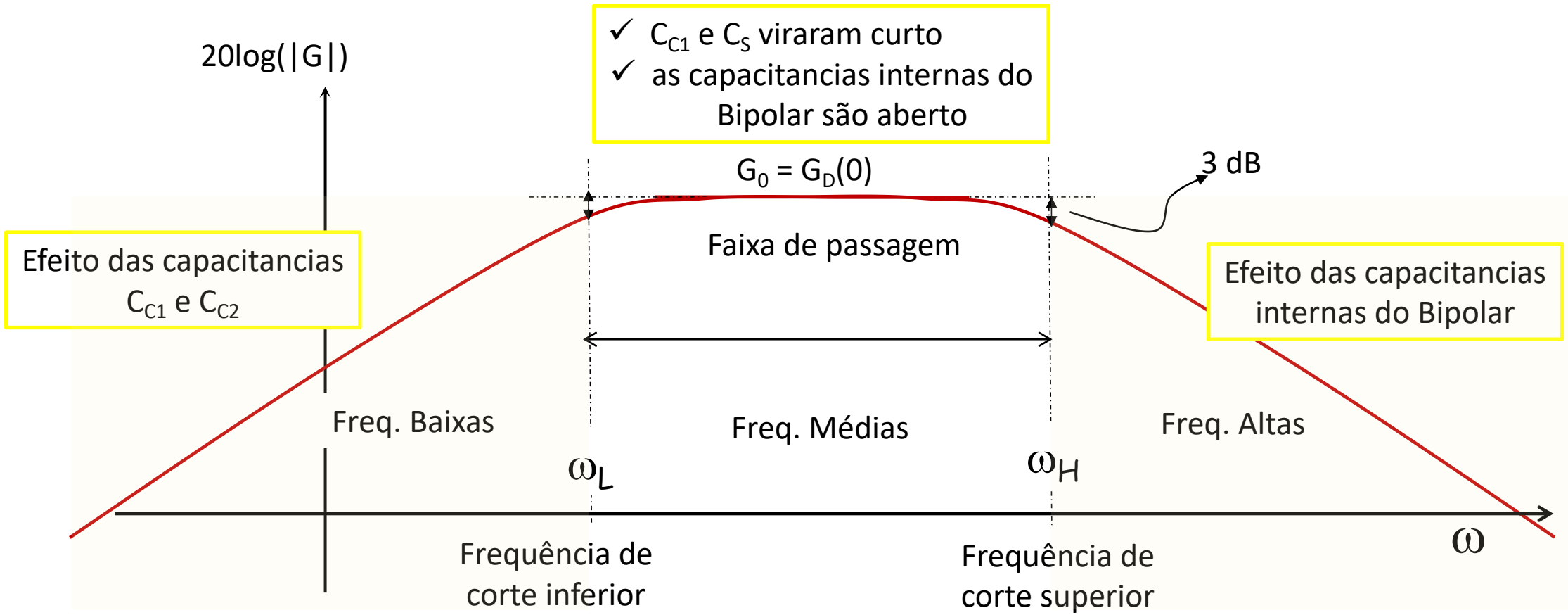
Resposta em frequência: Circuito Base Comum

Vamos analisar o comportamento do circuito abaixo em frequência (V_{P1} = constante)



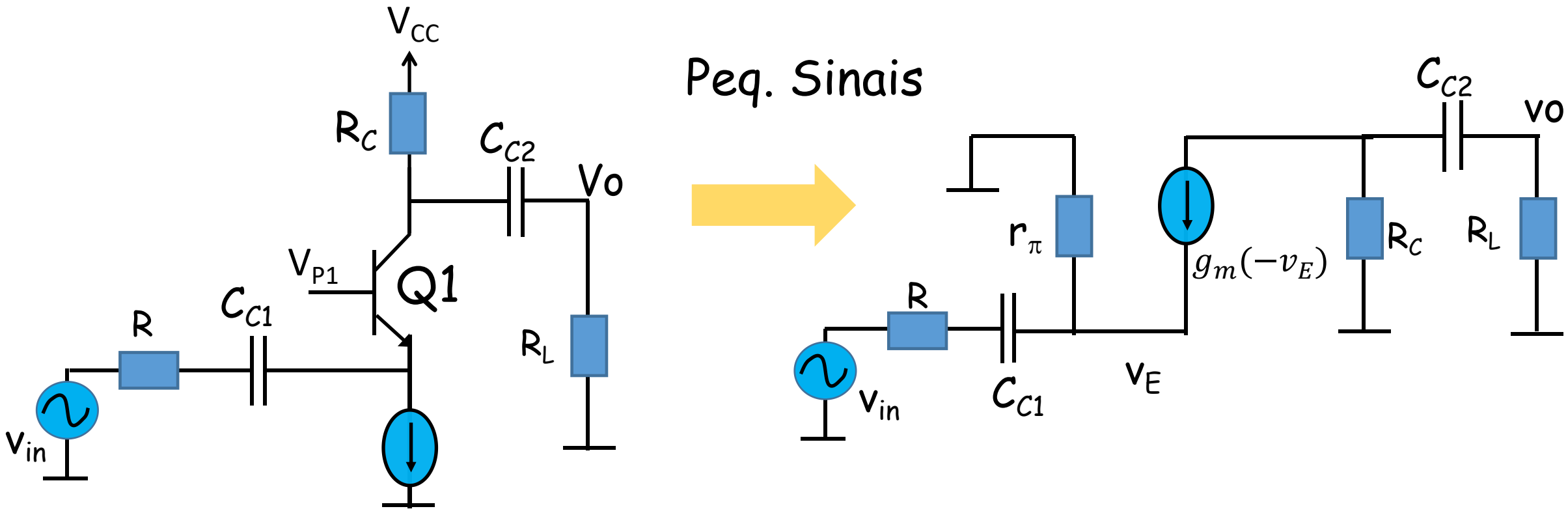
Resposta em frequência: Circuito Emissor Comum

O circuito Base Comum terá uma curva de resposta em frequência como a figura (tem capacitores de acoplamento)



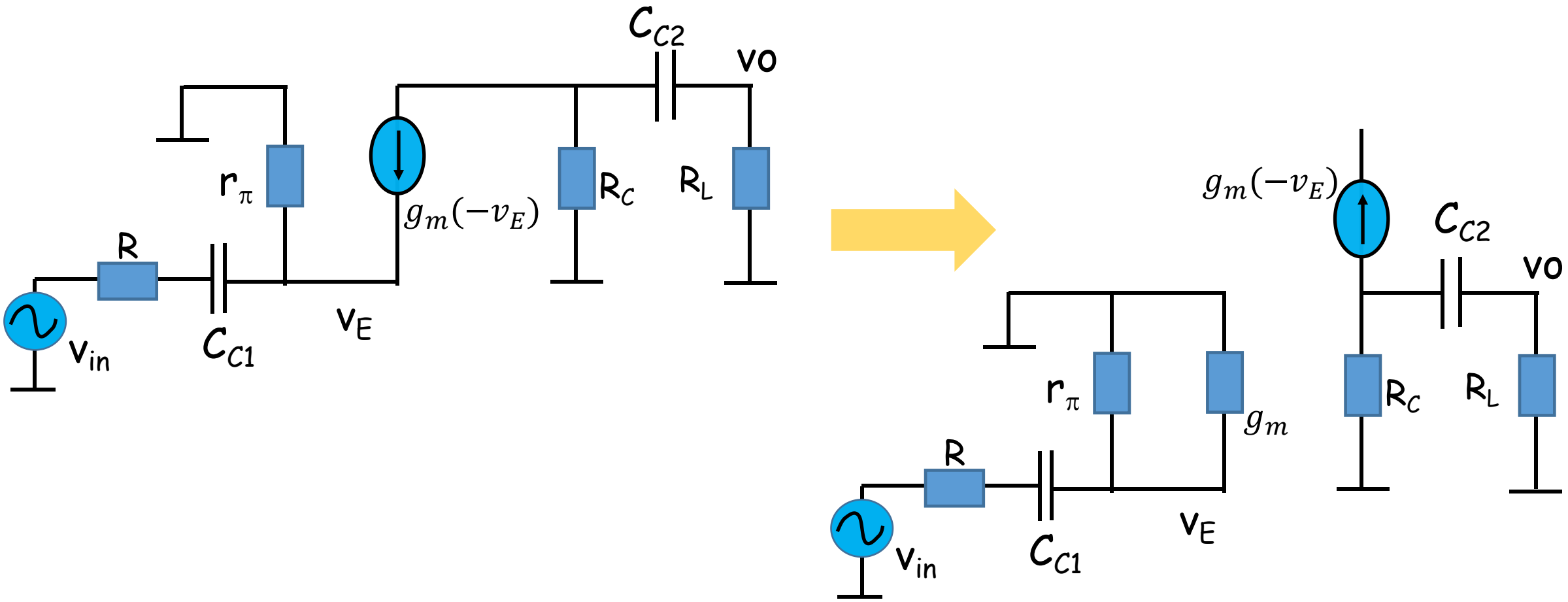
Resposta em frequência: Circuito Base Comum

1. baixas frequencias (r_o foi desconsiderado)



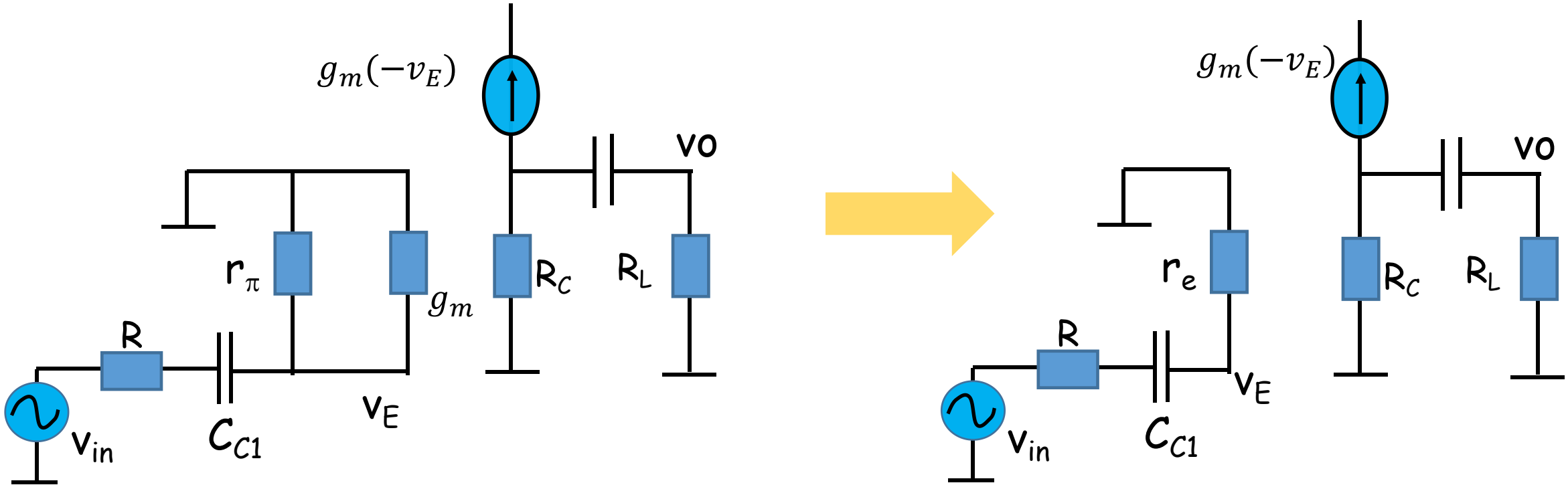
Resposta em frequência: Circuito Base Comum

1. baixas frequencias: modificação



Resposta em frequência: Circuito Base Comum

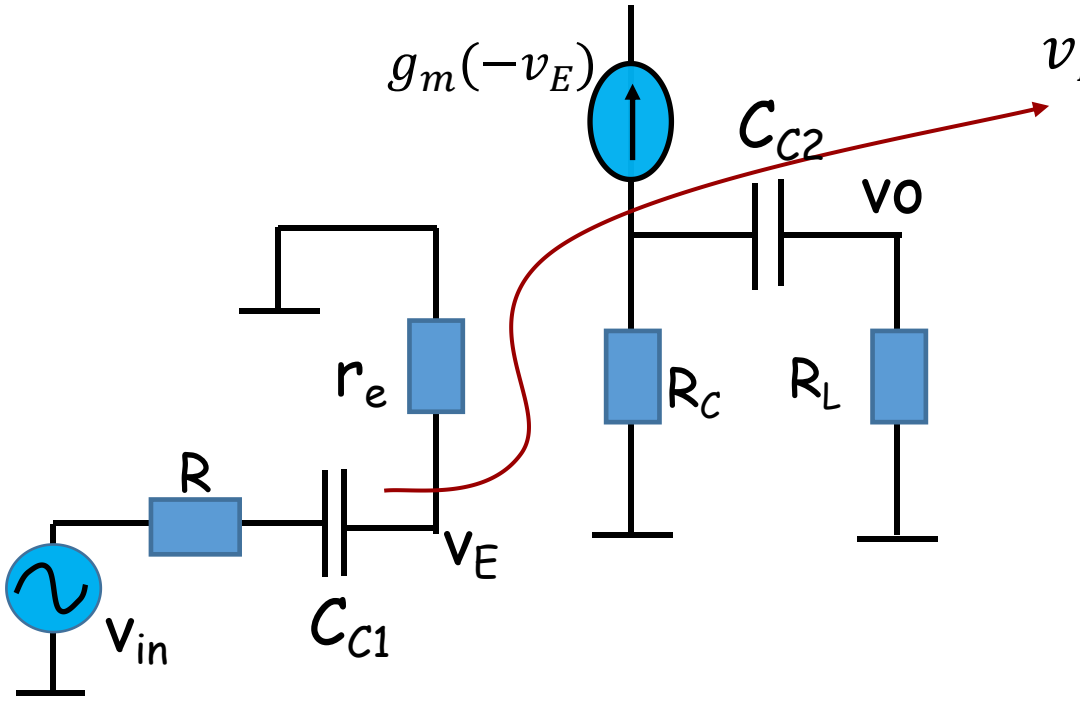
1. baixas frequencias: modificação



$$r_\pi//(1/g_m) = \frac{r_\pi(1/g_m)}{r_\pi + (1/g_m)} = \frac{r_\pi}{r_\pi g_m + 1} = \frac{r_\pi}{\beta + 1} = r_e$$

Resposta em frequência: Circuito Base Comum

1. baixas frequencias: Vemos que o circuito tem dois capacitores, o que gera dois polos, um associado a C_{C1} e outro a C_{C2}



$$v_E = v_{in}\frac{r_e}{R + r_E + 1/sC_{C1}} = v_{in}\frac{r_e sC_{C1}}{(R + r_e)sC_{C1} + 1}$$

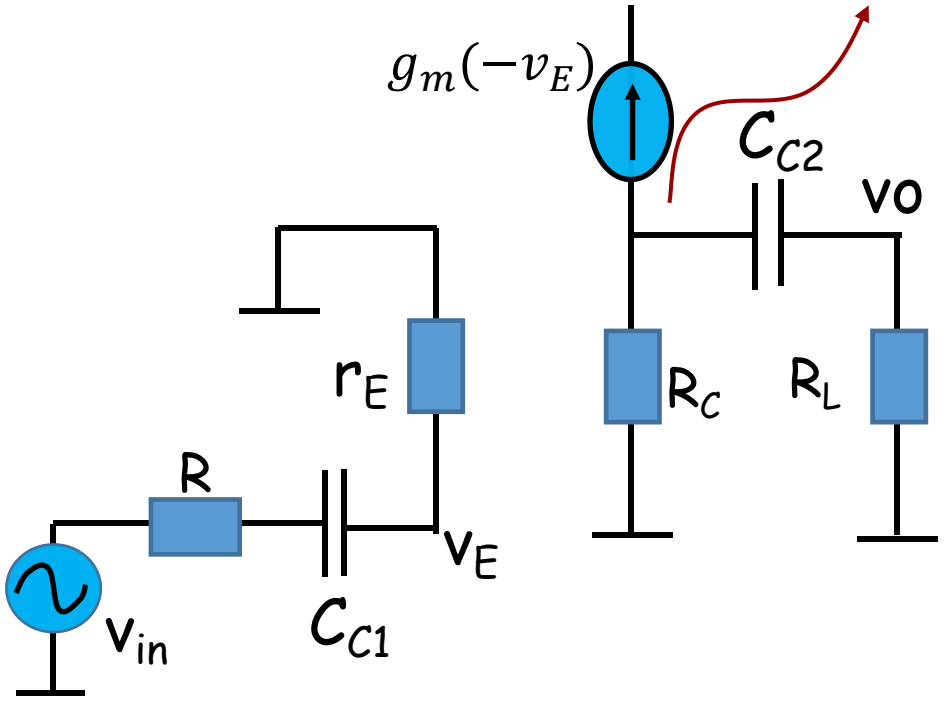
Na porção esquerda temos um zero em 0 e um polo em $-1/((R + r_e)C_{C1})$

Veja que o resistor visto por C_{C1} é ($R+r_e$) que pode ser facilmente visto do circuito

Resposta em frequência: Circuito Base Comum

1. baixas frequencias:

$$v_0 = g_m v_E \frac{R_C R_L}{R_C + R_L + (1/sC_{C2})} = g_m v_E \frac{R_C R_L s C_{C2}}{(R_C + R_L) s C_{C2} + 1}$$

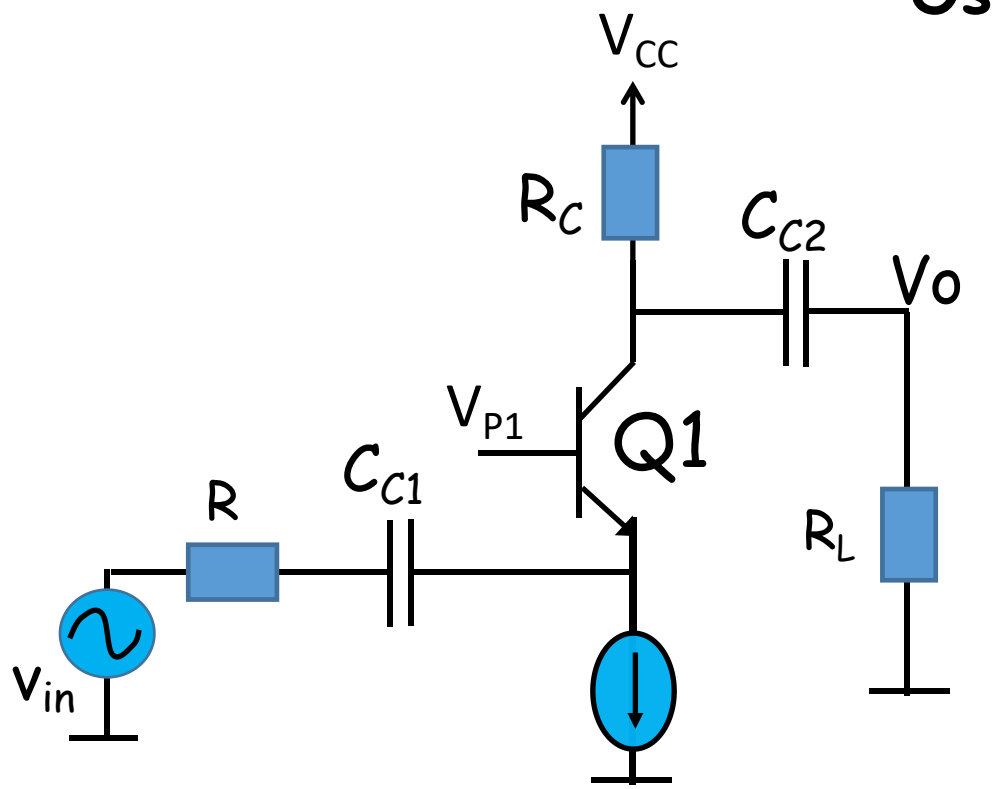


Na porção direita temos um zero em $-1/(C_{C2}R_L)$ e um polo em $-1/((R_C + R_L)C_{C2})$

Veja que o resistor visto por C_{C2} é (R_C+R_L)

Resposta em frequência: Circuito Base Comum

1. baixas frequencias



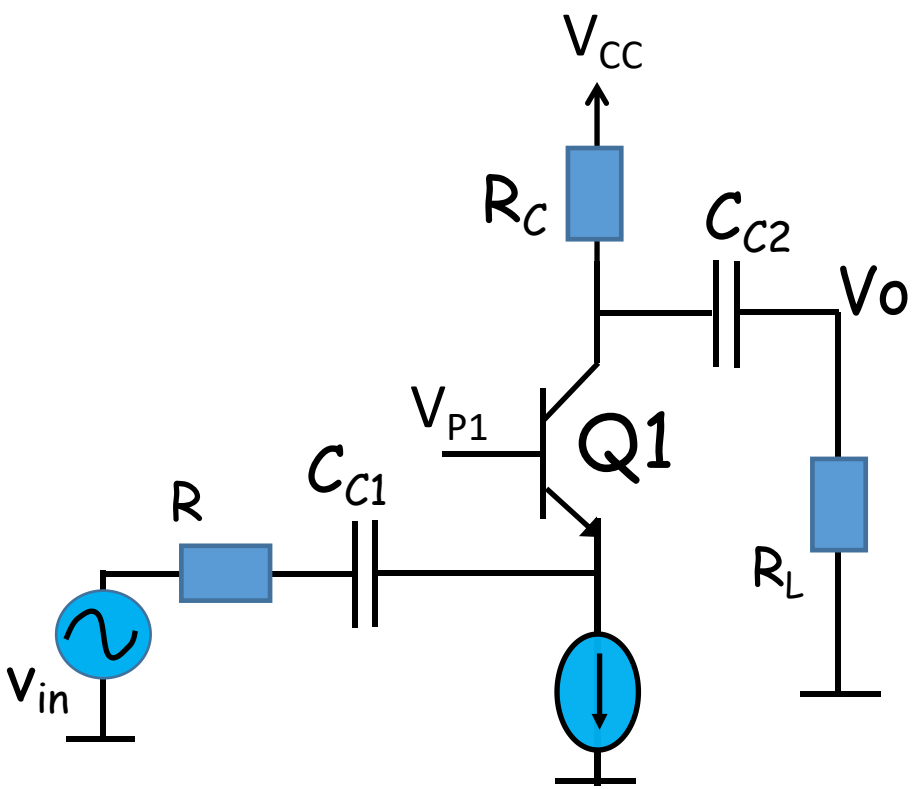
Os polos de baixa frequencia são Se

$$\frac{-1}{(R + r_e)C_{C1}}$$

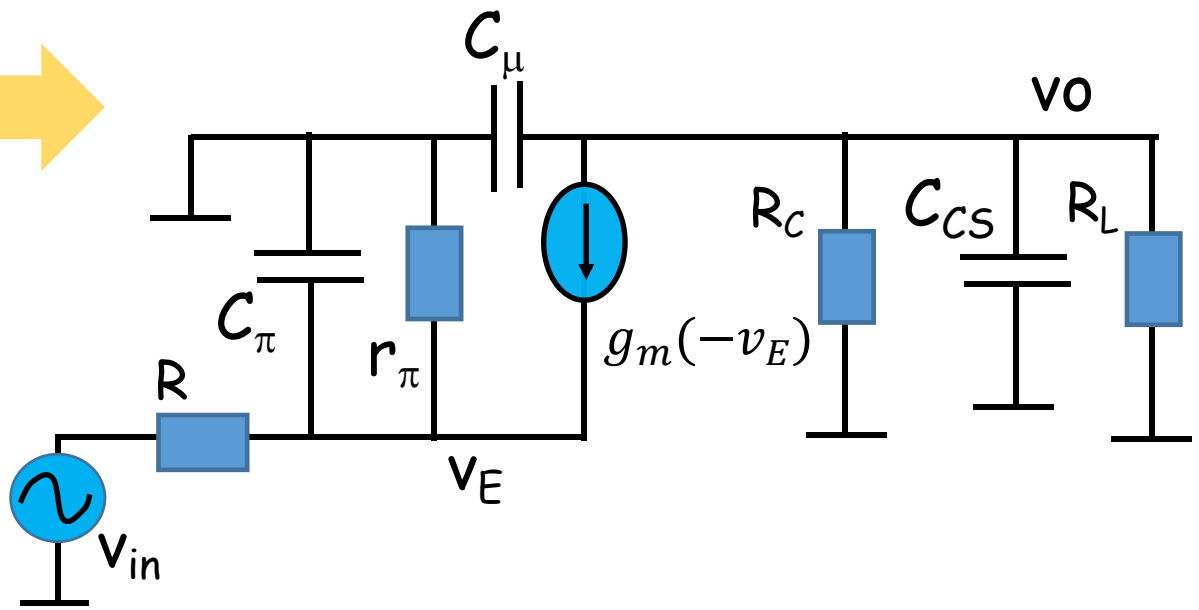
$$\frac{-1}{(R_C + R_L)C_{C2}}$$

Resposta em frequência: Circuito Base Comum

2. altas frequencias

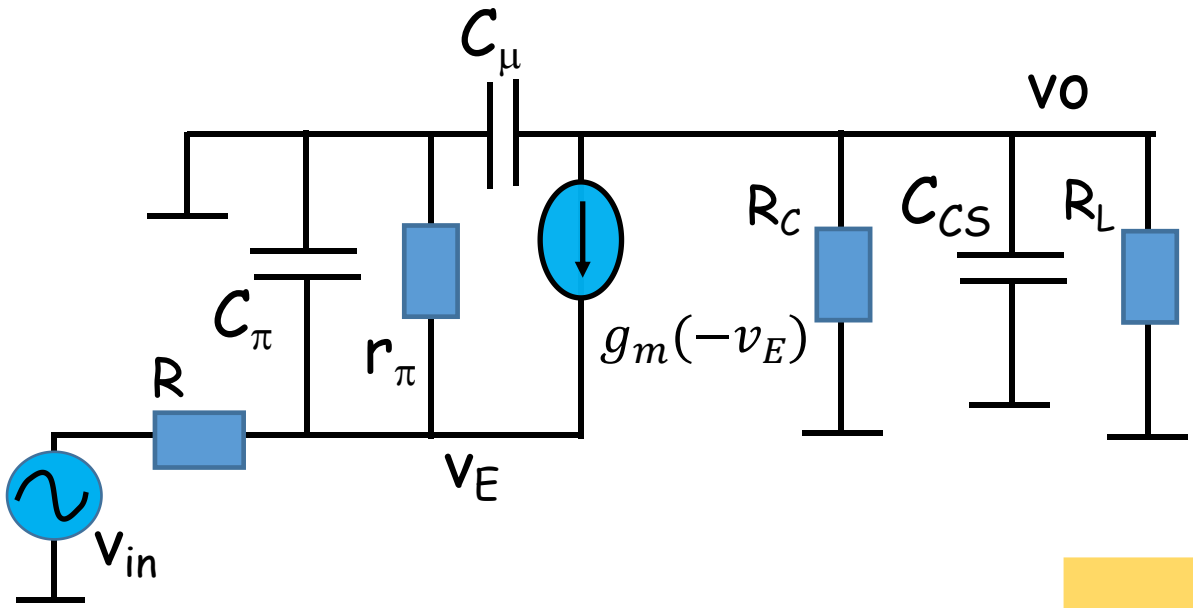


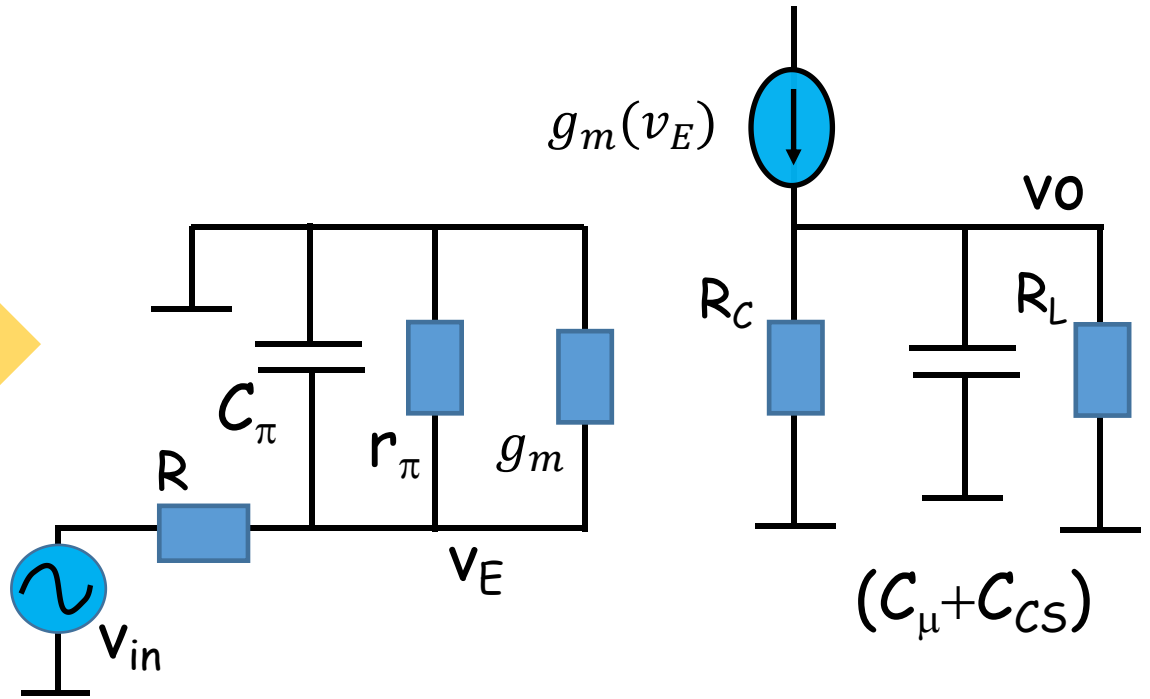
Peq. Sinais



Resposta em frequência: Circuito Base Comum

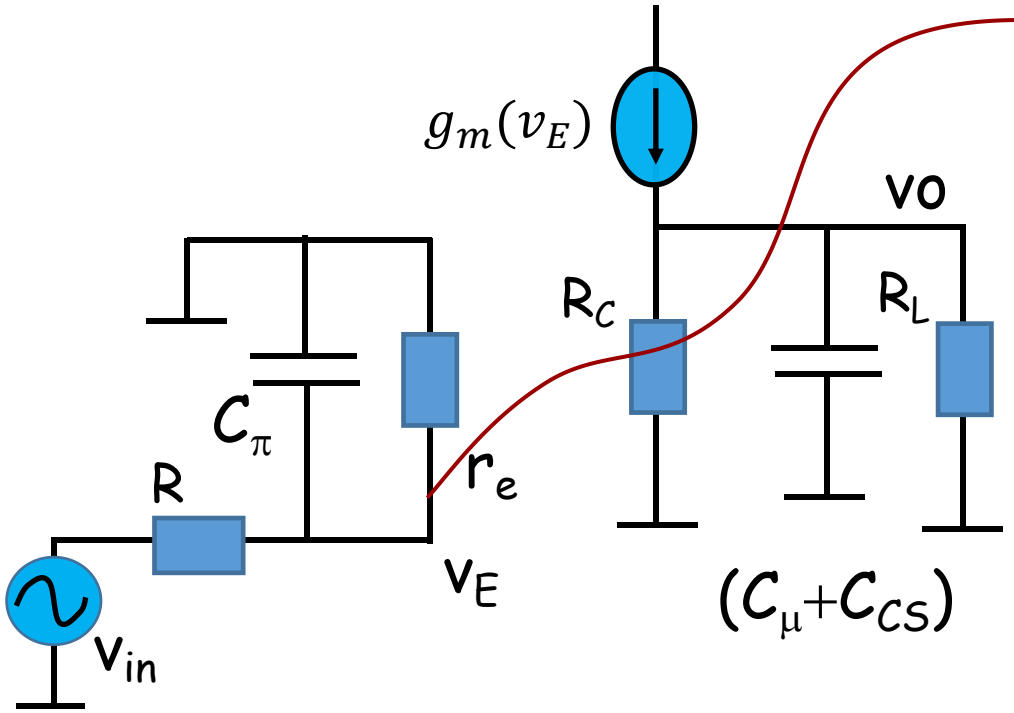
2. altas frequencias





Resposta em frequência: Circuito Base Comum

2. altas frequencias



$$v_E = v_{in}\frac{r_e//(1/sC_\pi)}{R + r_e//(1/sC_\pi)}$$

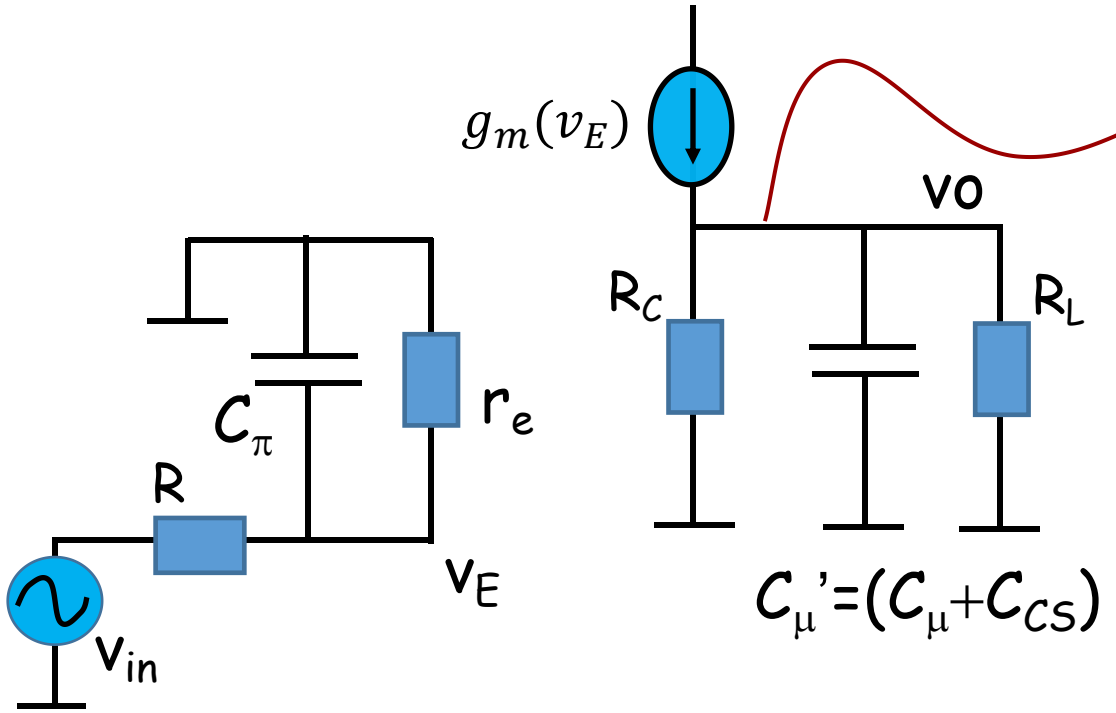
$$r_E//(1/sC_\pi) = \frac{r_e(1/sC_\pi)}{r_e + (1/sC_\pi)} = \frac{r_e}{(sC_\pi)r_e + 1)}$$

$$v_E = v_{in}\frac{\dfrac{r_e}{(sC_\pi)r_e + 1)}}{R + \dfrac{r_e}{(sC_\pi)r_e + 1)}}$$

$$v_E = v_{in}\frac{r_e}{R(sC_\pi)r_e + R + r_e} = v_{in}\frac{r_e}{R + r_e}\cdot\frac{r_e}{sC_\pi(R//r_e) + 1}$$

Resposta em frequência: Circuito Base Comum

2. altas frequencias



$$v_0 = g_m v_E (R_C // R_L // (1/sC_\mu'))$$

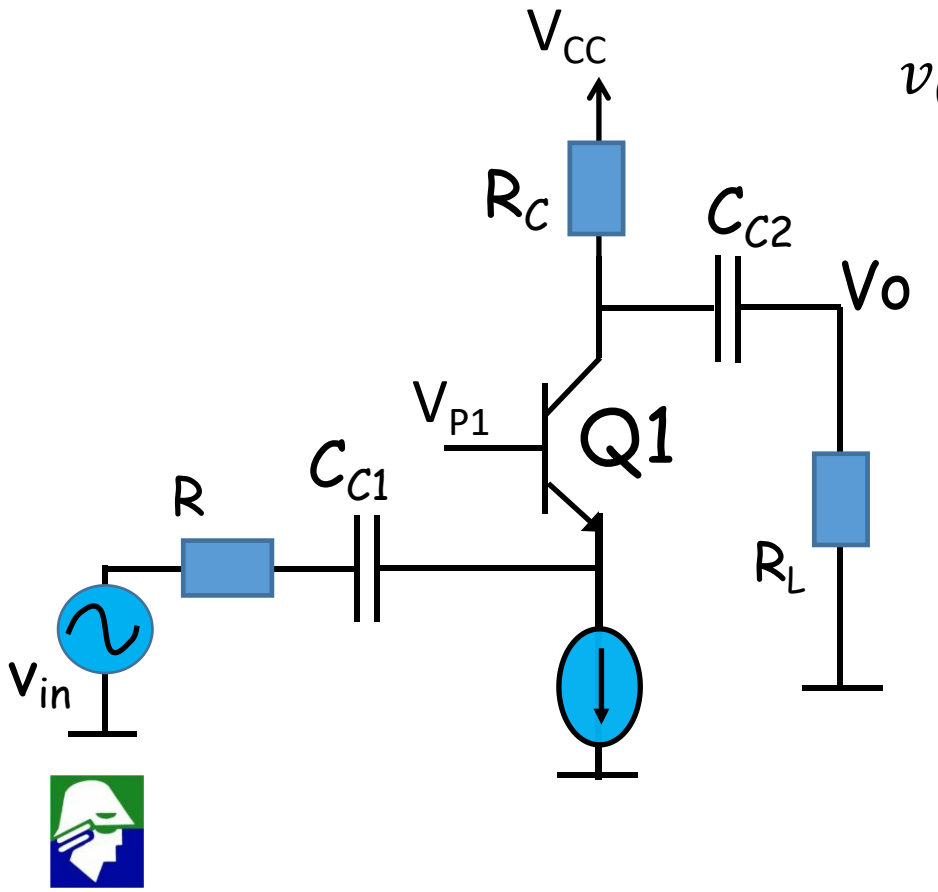
$$v_0 = g_m v_E \frac{R_C R_L (1/sC_\mu')}{R_C R_L + R_C 1/sC_\mu' + R_L 1/sC_\mu'}$$

$$v_0 = g_m v_E \frac{R_C R_L}{sC_\mu' R_C R_L + R_C + R_L}$$

$$v_0 = g_m v_E \frac{R_C // R_L}{sC_\mu' (R_C // R_L) + 1}$$

Resposta em frequência: Circuito Base Comum

2. altas frequencias



A função completa do circuito será

$$v_0 = g_m v_{in} \frac{R_C // R_L}{(R_C // R_L) s C_\mu' + 1} \frac{r_e}{R + r_e} \cdot \frac{r_e}{s C_\pi (R // r_e) + 1}$$

O polo associado ao capacitor C_π é

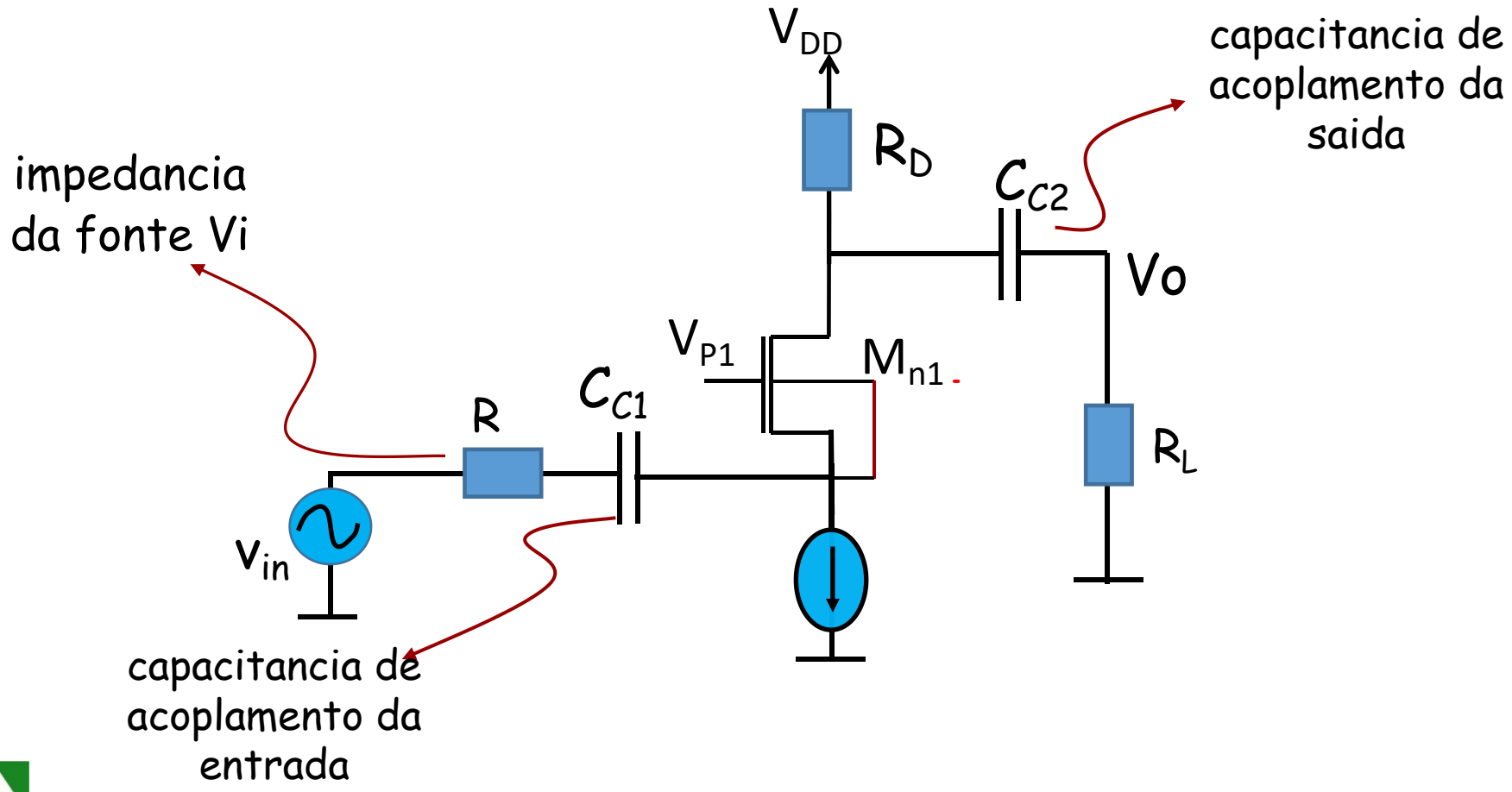
$$-1/sC_\pi(R//r_e)$$

O polo associado ao capacitor C_μ é

$$-1/(R_C//R_L)C_\mu'$$

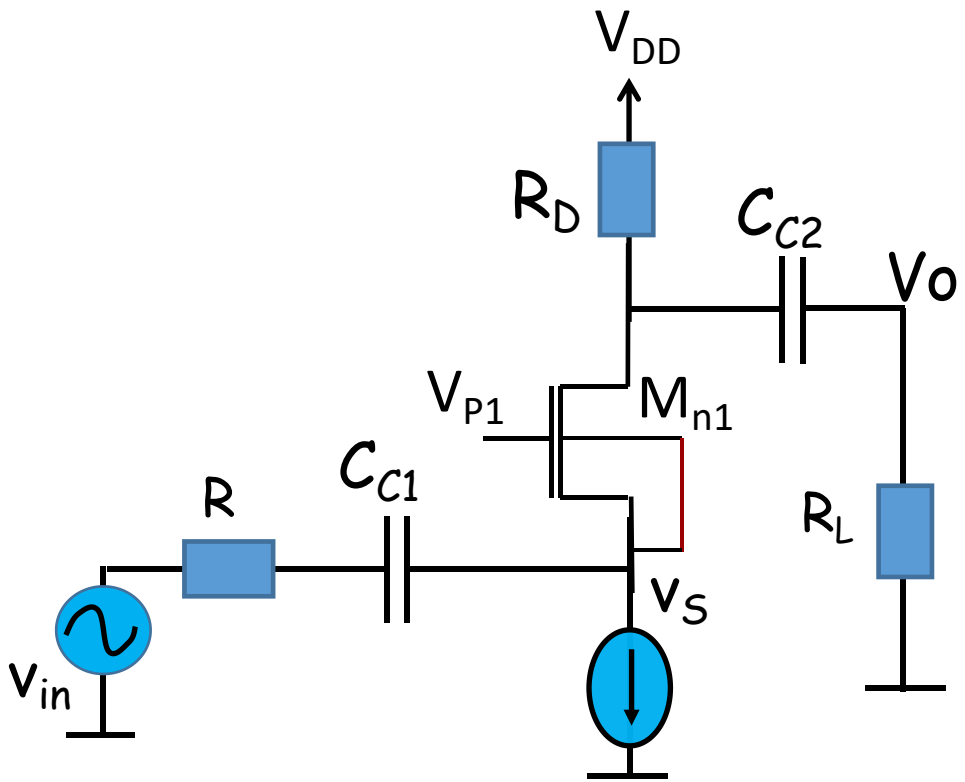
Resposta em frequência: Circuito Gate Comum

Vamos analisar o comportamento do circuito abaixo em frequência. Analogo ao bipolar (V_{P1} = const.)

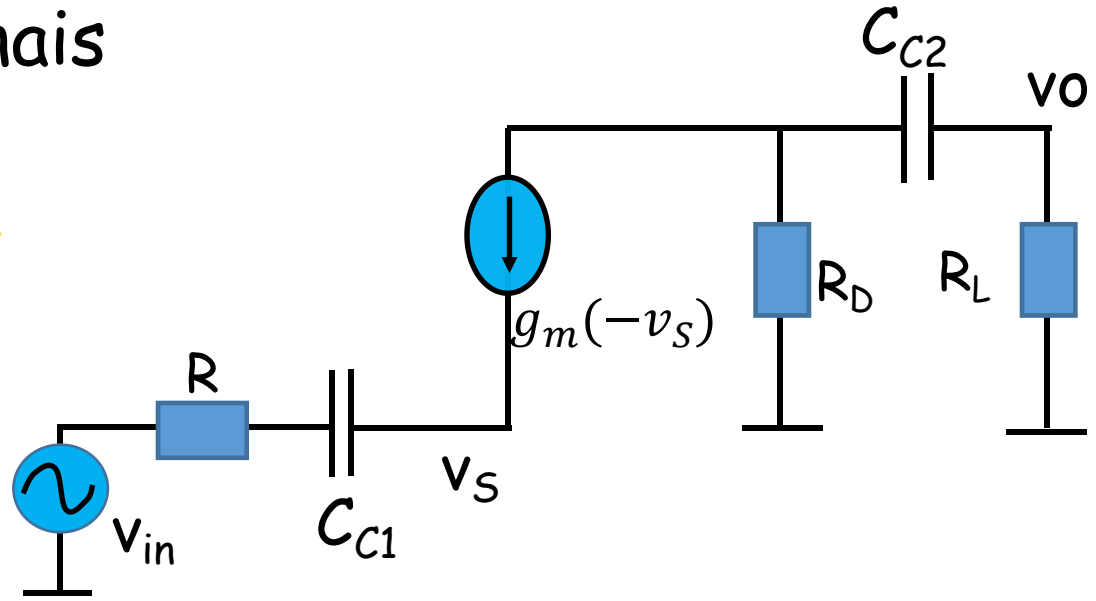


Resposta em frequência: Circuito Gate Comum

1. baixas frequencias (r_D foi desconsiderado)



Peq. Sinais

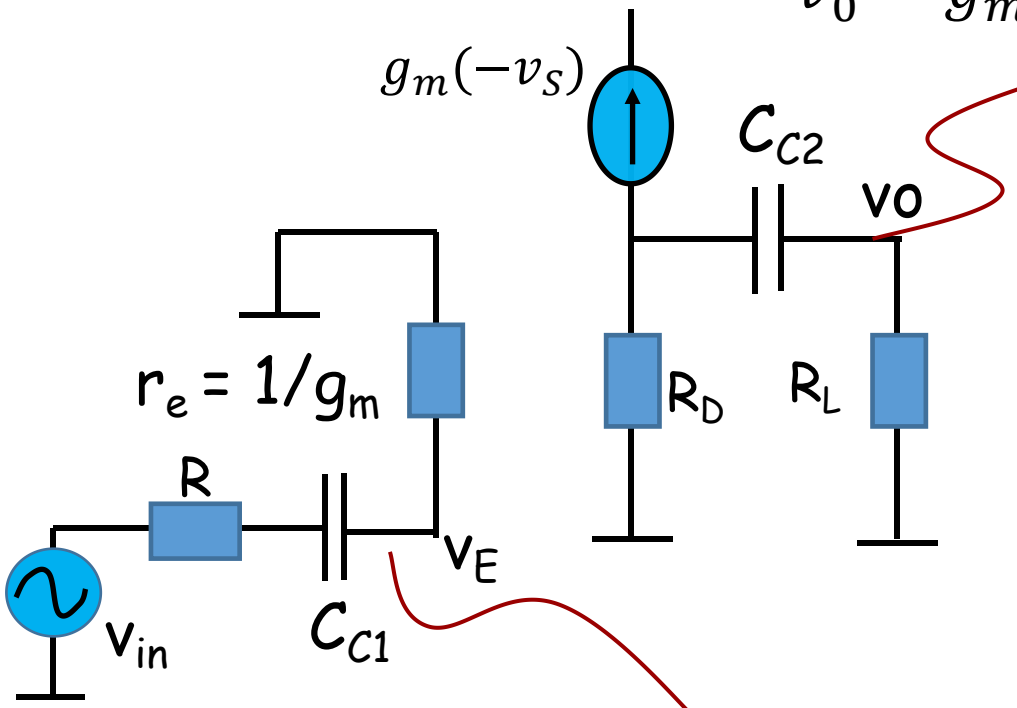


Circuito analogo ao bipolar.
Não há o rπ

Resposta em frequência: Circuito Gate Comum

1. baixas frequencias: Vemos que o circuito tem dois capacitores, o que gera dois polos, um associado a C_{C1} e outro a C_{C2}

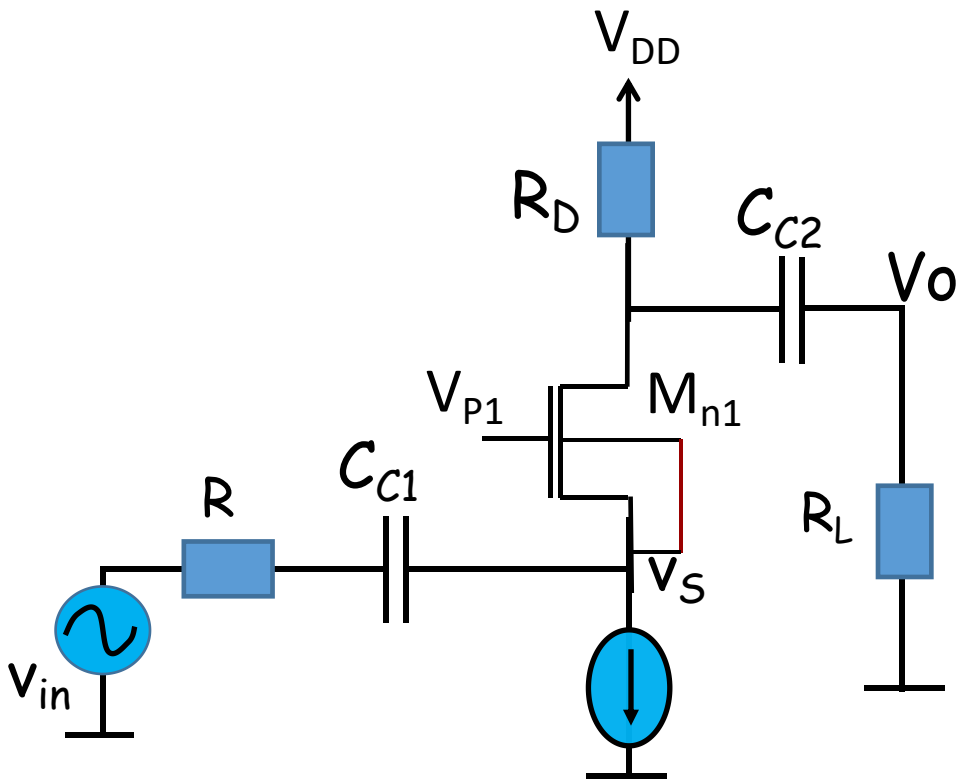
$$v_0 = g_m v_S \frac{R_D R_L}{R_D + R_L + (1/sC_{C2})} = g_m v_S \frac{R_D R_L sC_{C2}}{(R_D + R_L)sC_{C2} + 1}$$



$$v_S = v_{in} \frac{r_e}{R + r_e + 1/sC_{C1}} = v_{in} \frac{r_e sC_{C1}}{(R + r_e)sC_{C1} + 1}$$

Resposta em frequência: Circuito Gate Comum

1. baixas frequencias



A função completa do circuito será

$$v_0 = g_m v_{in} \frac{R_D R_L s C_{C2}}{(R_D + R_L) s C_{C2} + 1} \cdot \frac{r_e s C_{C1}}{(R + r_e) s C_{C1} + 1}$$

O polo associado ao capacitor C_{C1} é

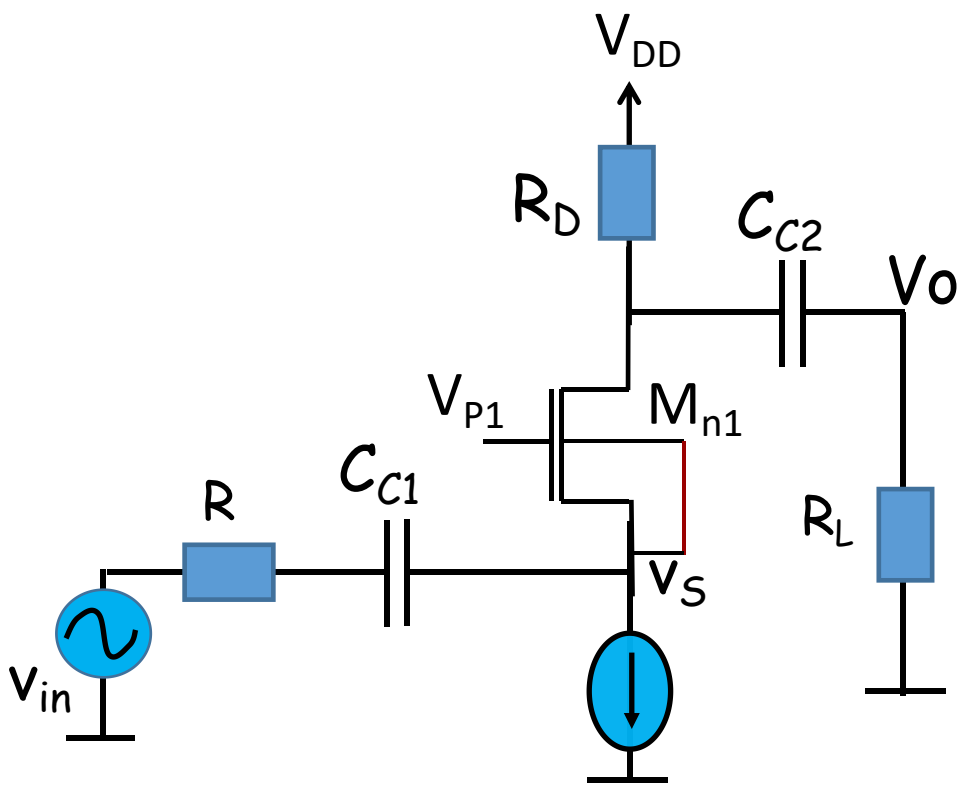
$$\frac{-1}{(R + r_e) C_{C1}}$$

O polo associado ao capacitor C_{C2} é

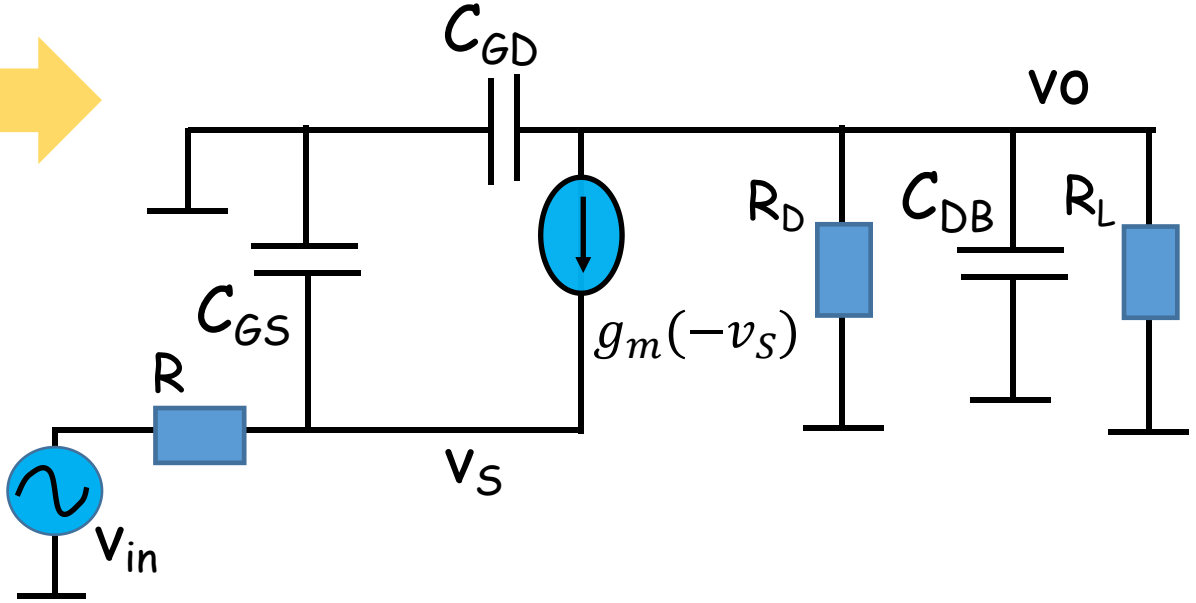
$$\frac{-1}{(R_D + R_L) C_{C2}}$$

Resposta em frequência: Circuito Gate Comum

2. altas frequencias



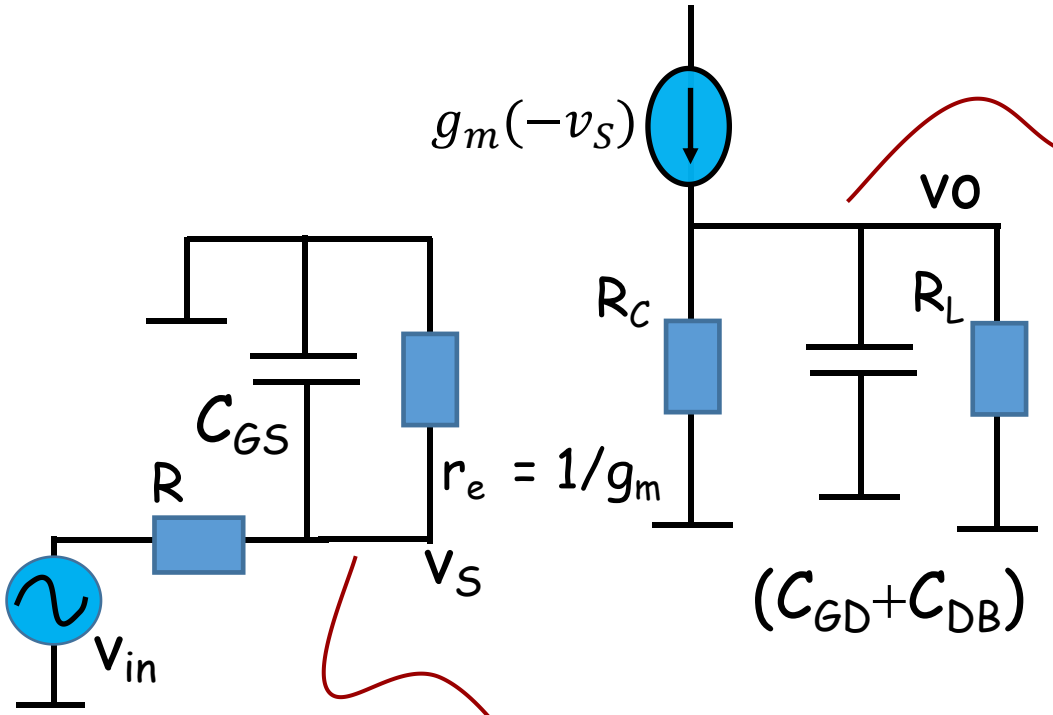
Peq. Sinais



Circuito analogo ao bipolar.
Não há o rπ

Resposta em frequência: Circuito Gate Comum

2. altas frequencias:Vemos que o circuito tem dois capacitores, o que gera dois polos, um associado a C_{GS} e outro a (C_{GD} + C_{DB})

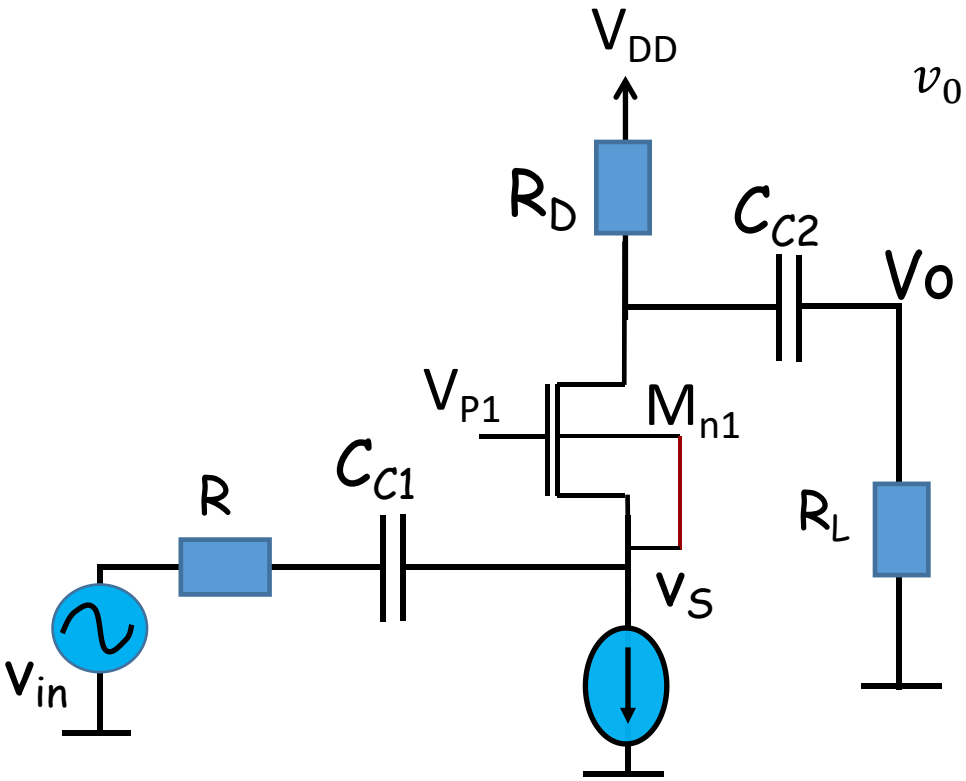


$$v_0 = g_m v_S \frac{R_D // R_L}{(R_D // R_L)s(C_{GD} + C_{DB}) + 1}$$

$$v_E = v_{in} \frac{r_e}{(sC_{GS})Rr_e + R + r_e} = v_{in} \frac{r_e}{R + r_e} \cdot \frac{r_e}{sC_{GS}(R // r_e) + 1}$$

Resposta em frequência: Circuito Gate Comum

2. altas frequencias



A função completa do circuito será

$$v_0 = g_m v_{in} \frac{R_D R_L}{s(R_D + R_L)(C_{GD} + C_{DB}) + 1} \cdot \frac{r_e}{R + r_e} \cdot \frac{r_e}{sC_{GS}(R//r_e) + 1}$$

Polo associado ao capacitor C_{GS}

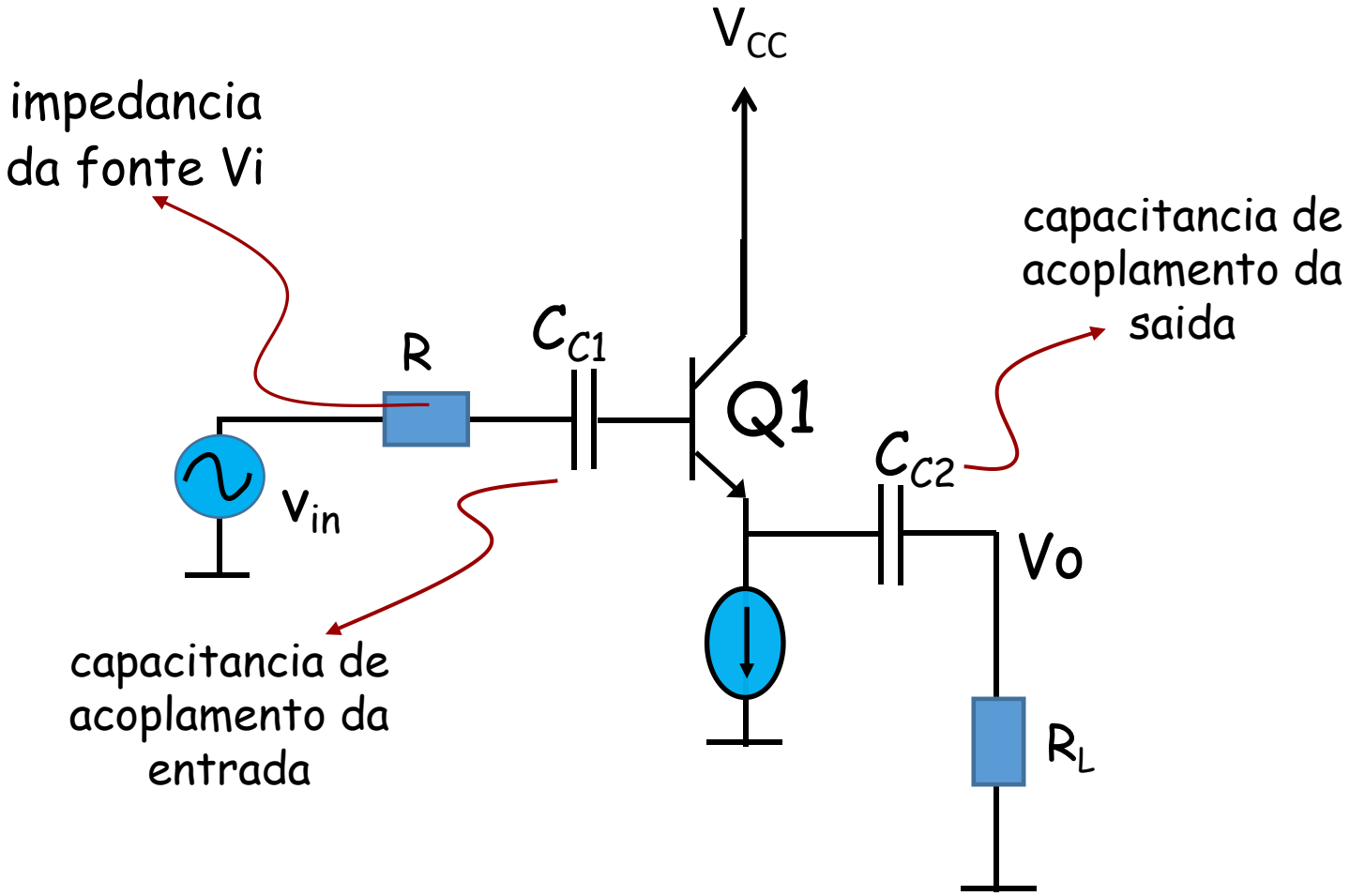
$$\frac{-1}{C_{GS}(R//r_e)}$$

Polo associado ao capacitor $(C_{GD} + C_{DB})$

$$\frac{-1}{(R_C + R_L)(C_{GD} + C_{DB})}$$

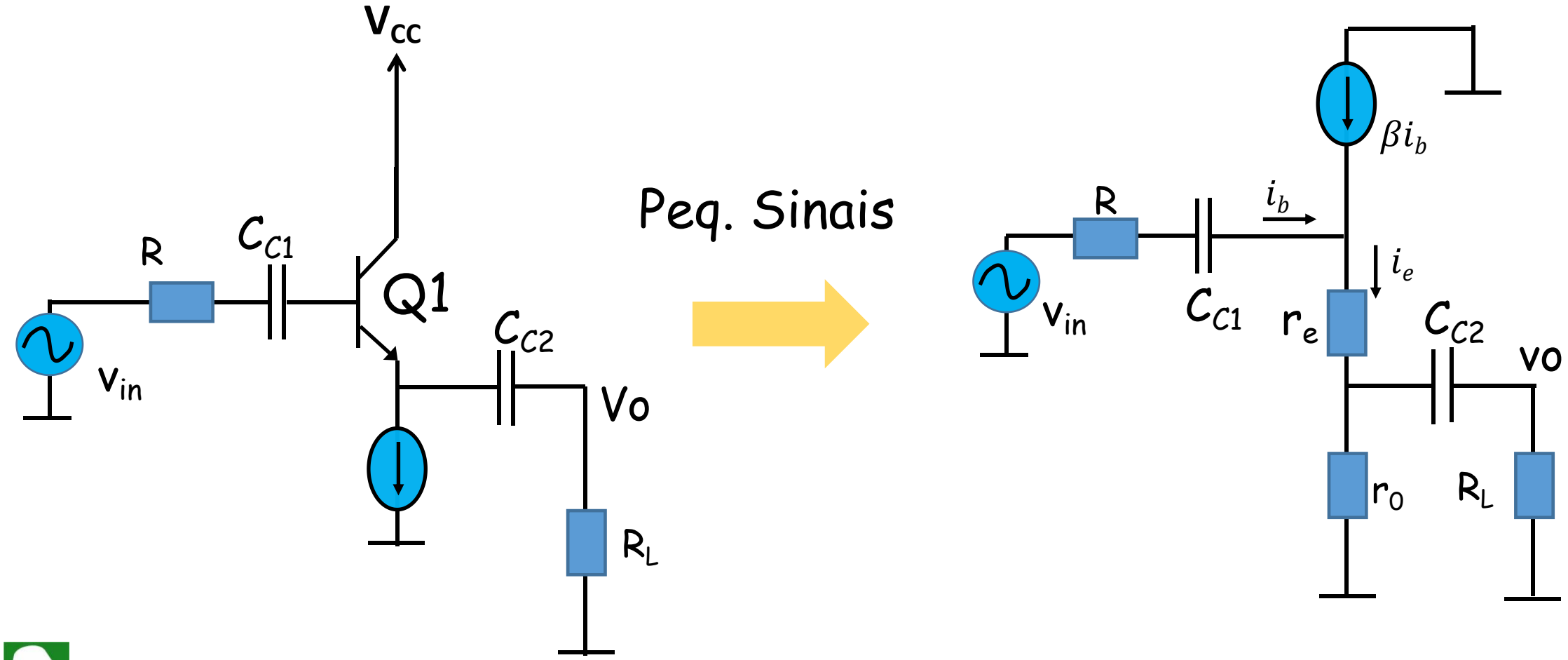
Resposta em frequência: Circuito Coletor Comum

Vamos analisar o comportamento do circuito abaixo em frequência.



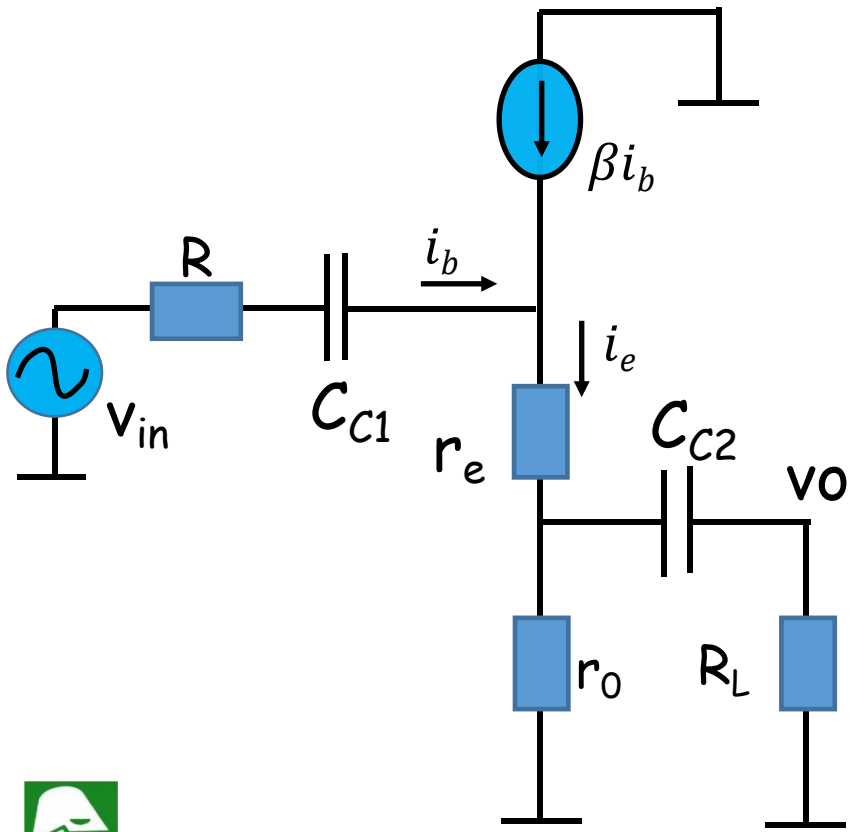
Resposta em frequência: Circuito Coletor Comum

1. baixas frequencias: vamos usar aqui o modelo T, pois há circuito ligado ao emissor



Resposta em frequência: Circuito Coletor Comum

1. baixas frequencias: Vamos montar uma equação de laço envolvendo vin, i_b e i_e. Vamos desconsiderar r_0 para simplificar um pouco a solução (reduz a equação).



$$v_{in} = i_b(R + \frac{1}{sC_{C1}}) + i_e r_e + i_e(R_L + \frac{1}{sC_{C2}})$$

$$v_{in} = i_b(\frac{sC_{C1}R + 1}{sC_{C1}}) + i_e r_e + i_e(\frac{sC_{C2}R_L + 1}{sC_{C2}})$$

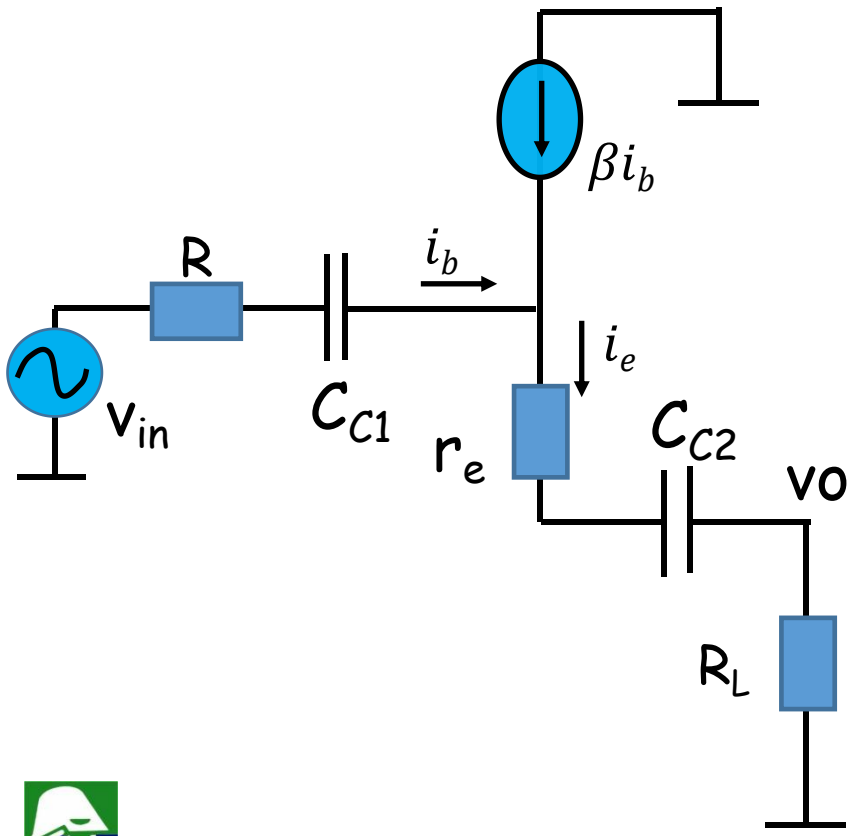
$$v_{in} = C_{C2} i_b(\frac{sC_{C1}R + 1}{sC_{C2}C_{C1}}) + \frac{sC_{C2}C_{C1}}{sC_{C2}C_{C1}} i_e r_e + C_{C1} i_e(\frac{sC_{C2}R_L + 1}{sC_{C2}C_{C1}})$$

$$sC_{C2}C_{C1}v_{in} = C_{C2} i_b(sC_{C1}R + 1) + sC_{C2}C_{C1} i_e r_e + C_{C1} i_e(sC_{C2}R_L + 1)$$

Resposta em frequência: Circuito Coletor Comum

1. baixas frequencias:

$$sC_{C2}C_{C1}v_{in} = i_b(C_{C2}(sC_{C1}R + 1) + sC_{C2}C_{C1}\beta r_e + C_{C1}\beta(sC_{C2}R_L + 1))$$



$$sC_{C2}C_{C1}v_{in} = i_b(sC_{C1}C_{C2}(R + \beta r_e + \beta R_L) + \beta C_{C1} + C_{C2})$$

$$i_b = \frac{sC_{C2}C_{C1}v_{in}}{sC_{C1}C_{C2}(R + \beta r_e + \beta R_L) + \beta C_{C1} + C_{C2}}$$

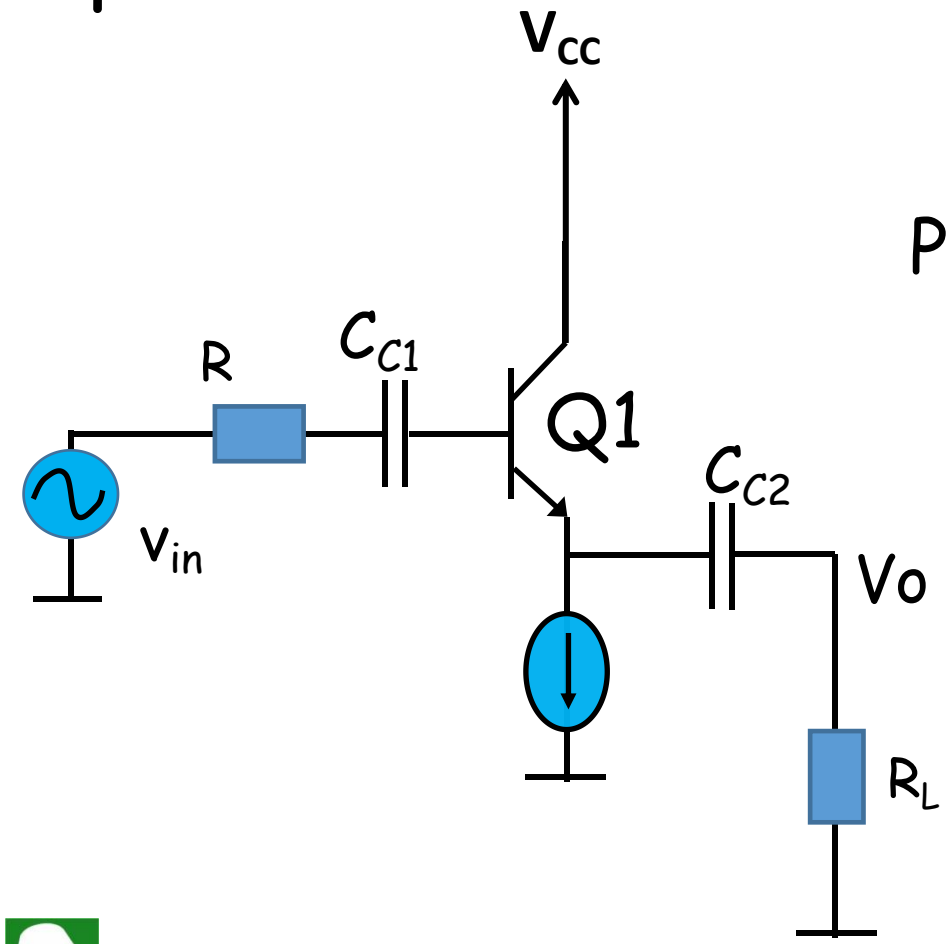
$$v_0 = R_L i_e = R_L \beta \frac{sC_{C2}C_{C1}v_{in}}{sC_{C1}C_{C2}(R + \beta r_e + \beta R_L) + \beta C_{C1} + C_{C2}}$$

Polo associado aos capacitores

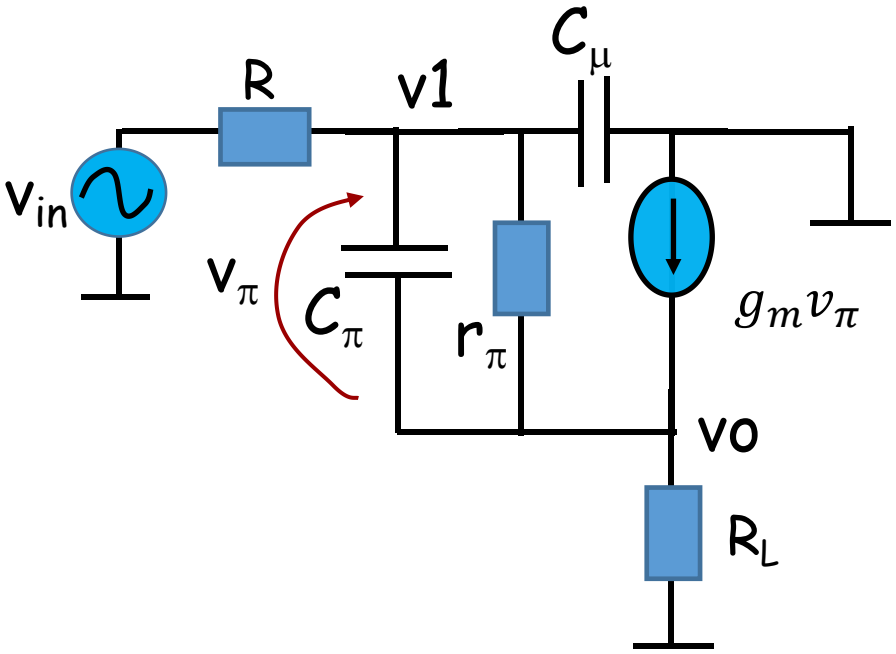
$$-\frac{\beta C_{C1} + C_{C2}}{C_{C1}C_{C2}(R + \beta r_e + \beta R_L)} = -\frac{1}{((\beta C_{C1})//C_{C2})(R/\beta + r_e + R_L)}$$

Resposta em frequência: Circuito Coletor Comum

1. Altas frequencias: vamos usar aqui o modelo π, que apresenta capacitores



Peq. Sinais



Resposta em frequência: Circuito Coletor Comum

1. Altas frequencias: matriz de analise nodal

$$\begin{vmatrix} (g_\pi + sC_\pi + sC_\mu) & (-g_\pi - sC_\mu) \\ (-g_\pi - sC_\mu) & (g_L + g_\pi + sC_\pi) \end{vmatrix} \begin{vmatrix} v_1 \\ v_0 \end{vmatrix} = \begin{vmatrix} (v_{in} - v_1)g \\ (v_1 - v_0)g_m \end{vmatrix}$$

$$\begin{vmatrix} (g_\pi + sC_\pi + sC_\mu + g) & (-g_\pi - sC_\mu) \\ (-g_\pi - sC_\mu - g_m) & (g_L + g_\pi + sC_\pi + g_m) \end{vmatrix} \begin{vmatrix} v_1 \\ v_0 \end{vmatrix} = \begin{vmatrix} v_{in}g \\ 0 \end{vmatrix}$$

$$v_0 = \frac{(sC_\mu + g_m + g_\pi)gv_{in}}{s^2\, C_\mu C_\pi + s(C_\mu(g_\pi + \frac{1 + g_m R_L}{R_L}) + C_\pi(g_L + g)) + g_L(g_\pi + g) + gg_m}$$

Resposta em frequência: Circuito Coletor Comum

1. Altas frequencias:

$$v_0 = \frac{(sC_\mu + g_m + g_\pi)gv_{in}}{s^2\, C_\mu C_\pi + s(C_\mu(g_\pi + \frac{1 + g_m R_L}{R_L}) + C_\pi(g_L + g)) + g_L(g_\pi + g) + gg_m}$$

Vamos aplicar uma das aproximações que ja vimos. Supondo que haja um polo dominante, por exemplo $\omega_1 << \omega_2$, poderemos escrever

$$D(s) \approx 1 - s\frac{1}{\omega_1} + \frac{s^2}{\omega_1\omega_2}$$

onde $\omega_1 e\, \omega_2$ são os polos e D(s) é o denominador. Comparando D(s) com o denominador da equação de v_0 teremos então

$$\omega_1 \approx -\frac{g_L(g_\pi + g) + gg_m}{C_\mu(g_\pi + \frac{1 + g_m R_L}{R_L}) + C_\pi(g_L + g)}$$

Resposta em frequência: Circuito Coletor Comum

1. Altas frequencias:

$$\omega_1 \approx -\frac{g_L(g_\pi + g) + g g_m}{C_\mu\left(g_\pi + \frac{1 + g_m R_L}{R_L}\right) + C_\pi(g_L + g)}$$

Podemos fazer algumas simplificações. Primeiro consideremos $g_m >> g_\pi$. Então

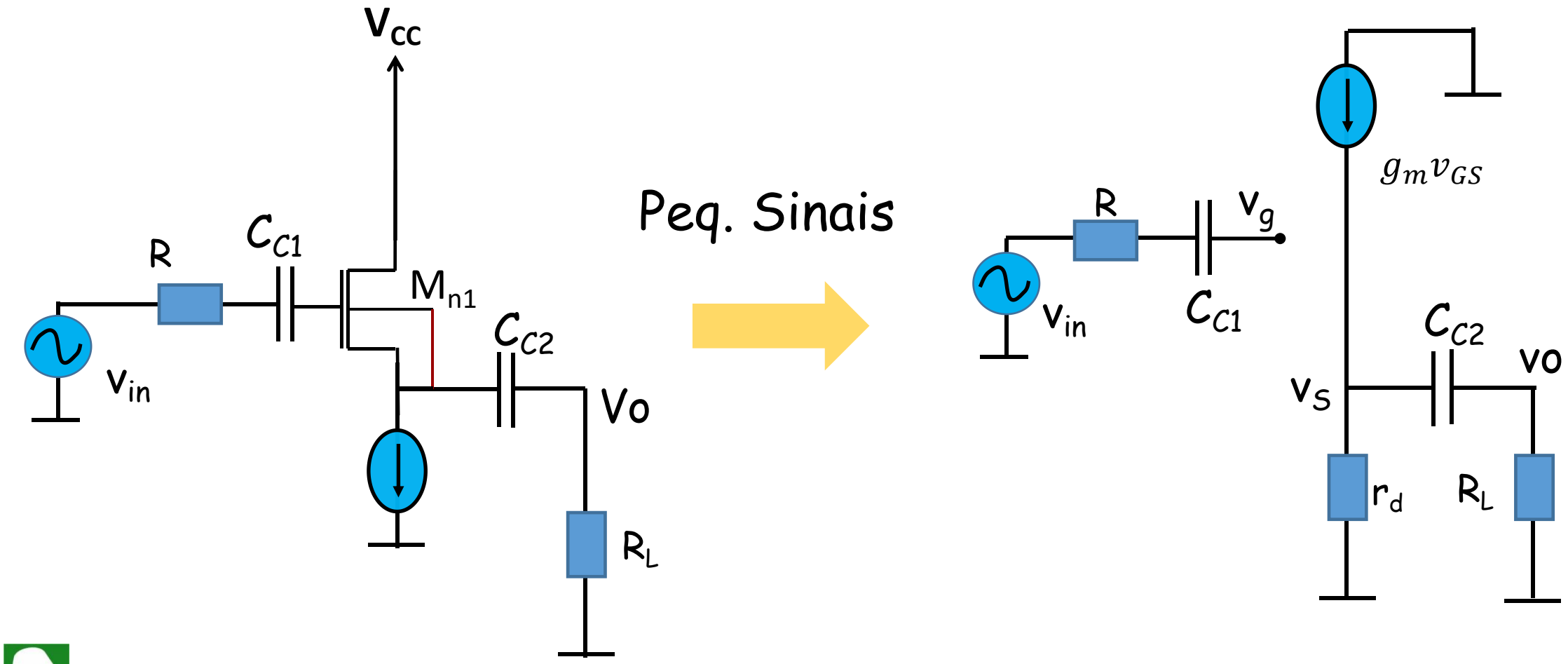
$$\omega_1 \approx -\frac{g_L(g_\pi + g) + g g_m}{C_\mu(g_L + g_m) + C_\pi(g_L + g)} = -\frac{g_L g_\pi + g(g_m + g_L)}{C_\mu(g_L + g_m) + C_\pi(g_L + g)} = -\frac{g_L g_\pi + g\frac{1 + g_m R_L}{R_L}}{C_\mu\frac{1 + g_m R_L}{R_L} + C_\pi(g_L + g)}$$

Consideremos $g_L >> g$ (ou $R_L << R$, que é a situação quando um coletor comum é necessário), então

$$\omega_1 \approx -\frac{g_L g_\pi + g\frac{1 + g_m R_L}{R_L}}{C_\mu\frac{1 + g_m R_L}{R_L} + C_\pi g_L} = -\frac{g_\pi + g(1 + g_m R_L)}{C_\mu(1 + g_m R_L) + C_\pi} = \frac{-1}{(C_\mu + C_\pi/(1 + g_m R_L)).(R//(r_\pi(1 + g_m R_L)))}$$

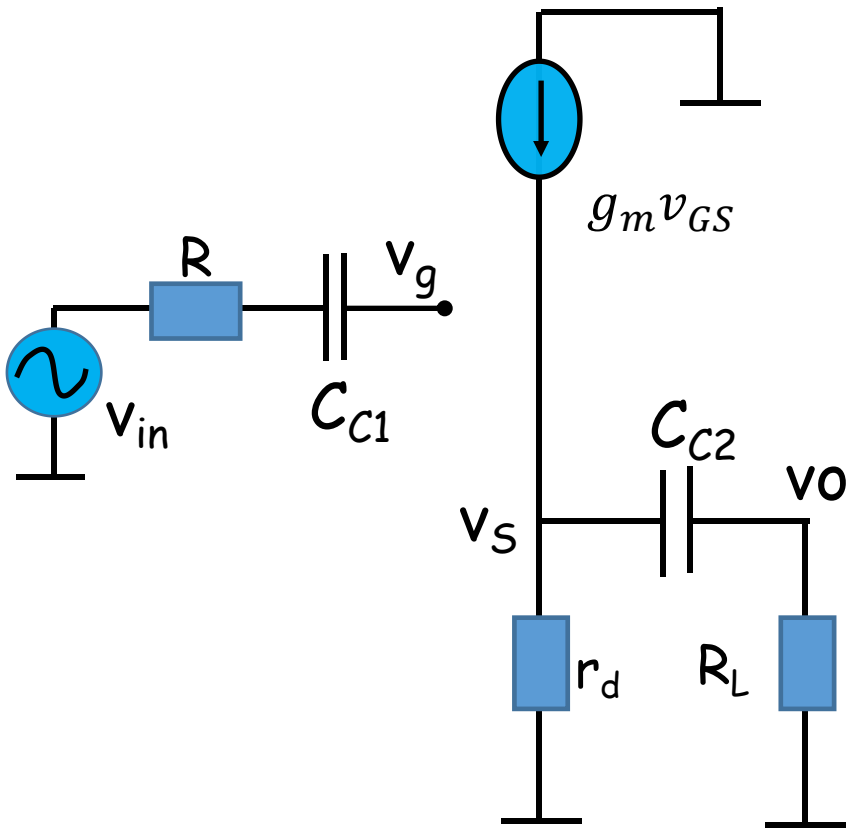
Resposta em frequência: Circuito Dreno Comum

1. baixas frequencias:

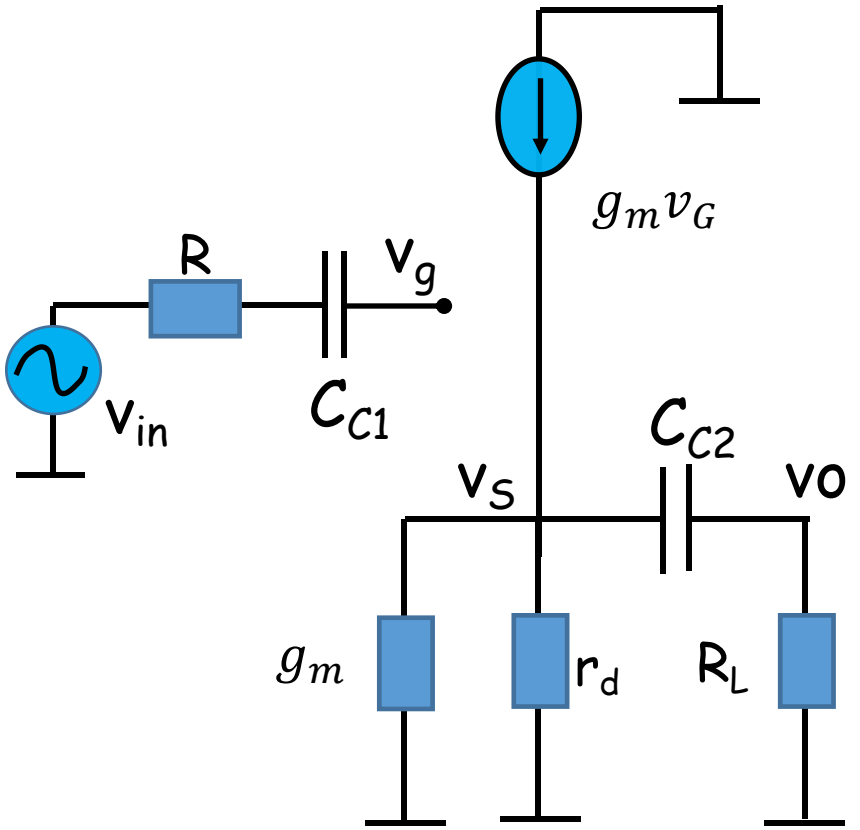


Resposta em frequência: Circuito Dreno Comum

1. baixas frequencias:

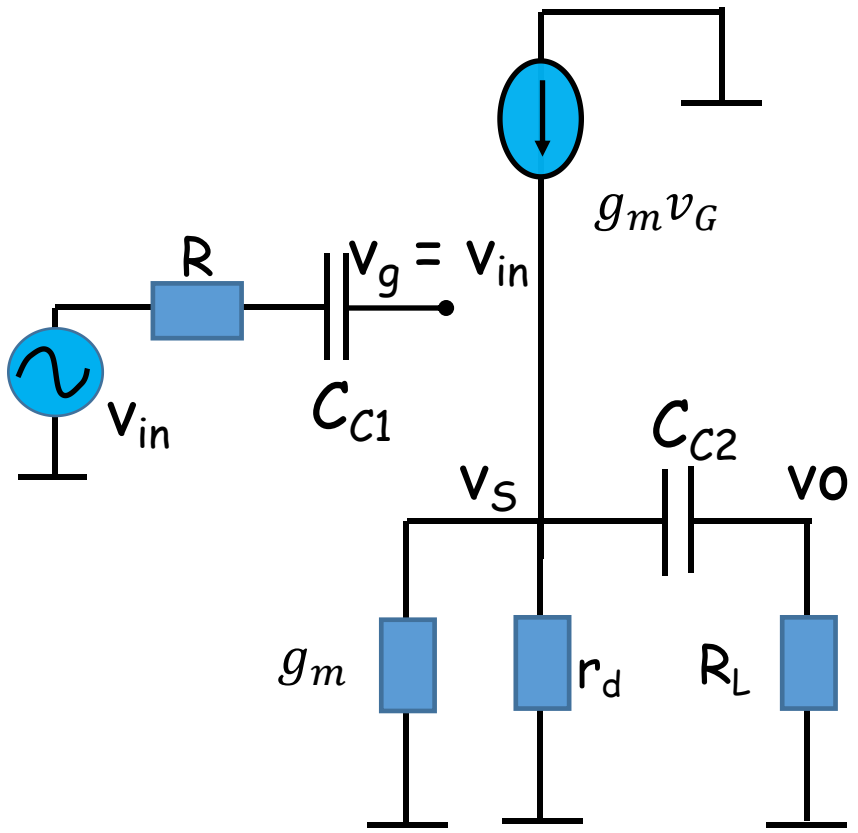


Peq. Sinais



Resposta em frequência: Circuito Dreno Comum

1. baixas frequencias:



Peq. Sinais

$$v_0 = v_{in} g_m \frac{(\frac{1}{g_m} // r_d)}{\frac{1}{g_m} // r_d + 1/(sC_{C2}) + R_L} R_L$$

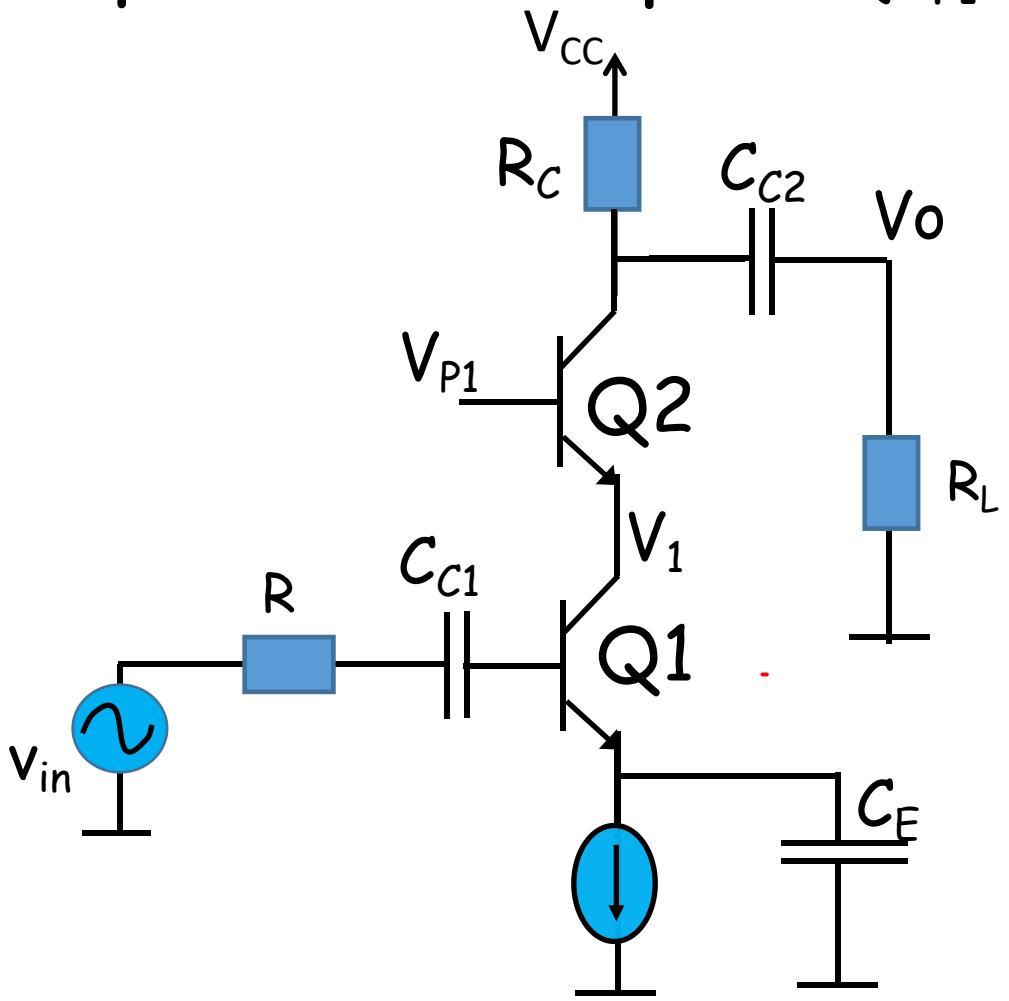
$$v_0 = v_{in} g_m \frac{(\frac{1}{g_m} + r_d)}{(\frac{1}{g_m} + r_d + R_L) sC_{C2} + 1} R_L$$

Polo associado ao capacitor C_{C2}

$$-\frac{1}{((\frac{1}{g_m} // r_d) + R_L) C_{C2}}$$

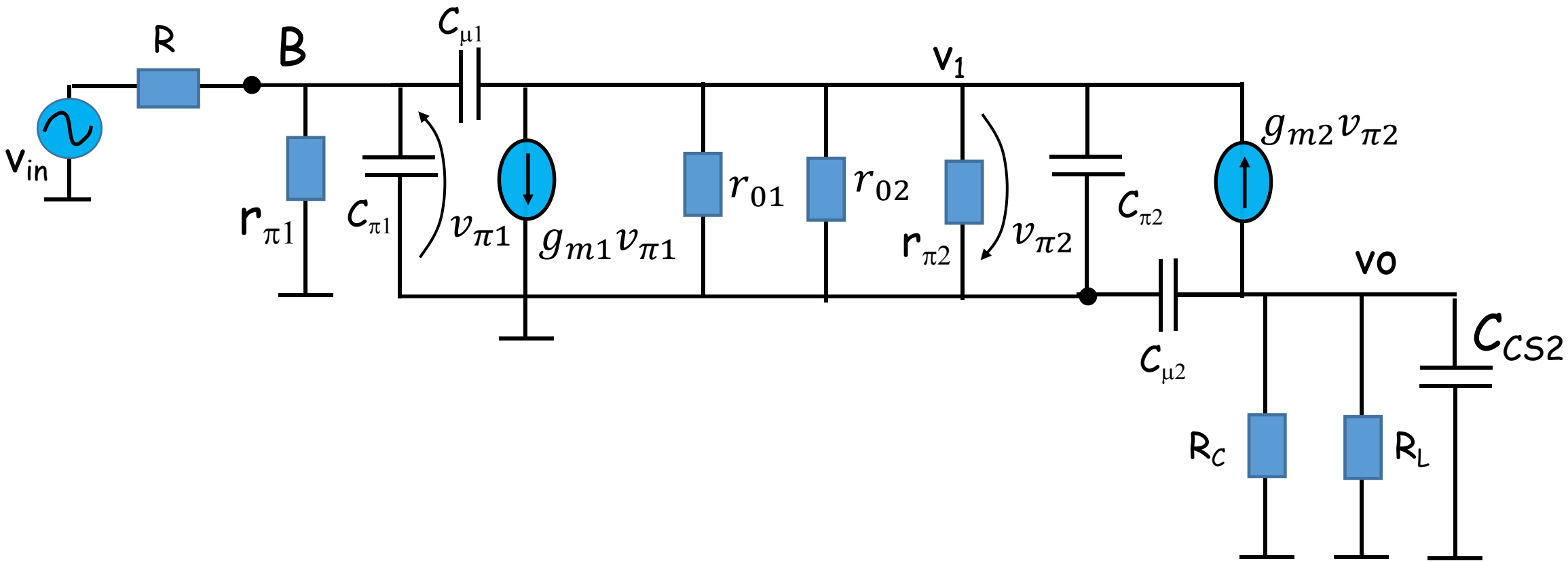
Resposta em frequência: Emissor Comum + Cascode

1. Altas frequencias: vamos analisar o ciircuito emissor comum para altas frequencias, qanalise que tras novos aspectos (V_{P1} = const.)



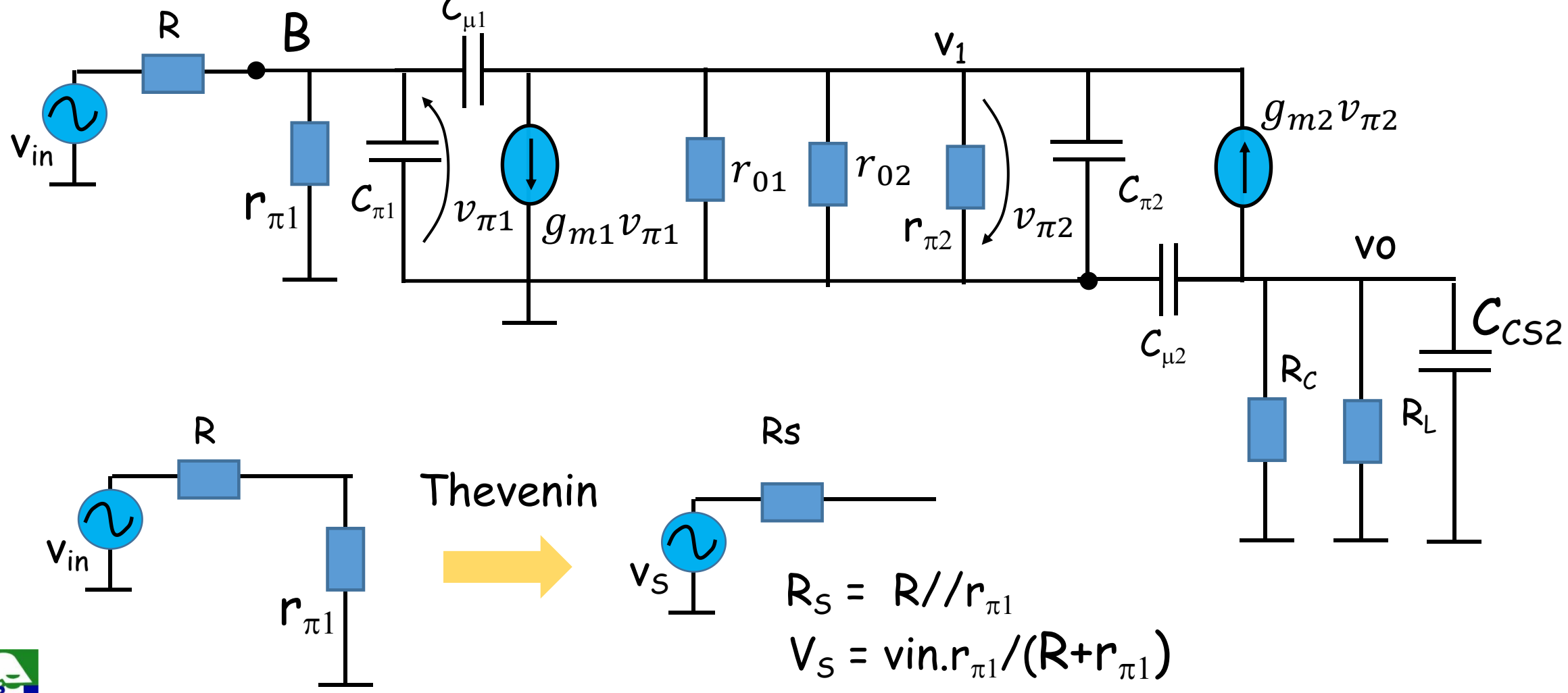
Resposta em frequência: Emissor Comum + Cascode

1. Altas frequencias: modelo de pequenos sinais



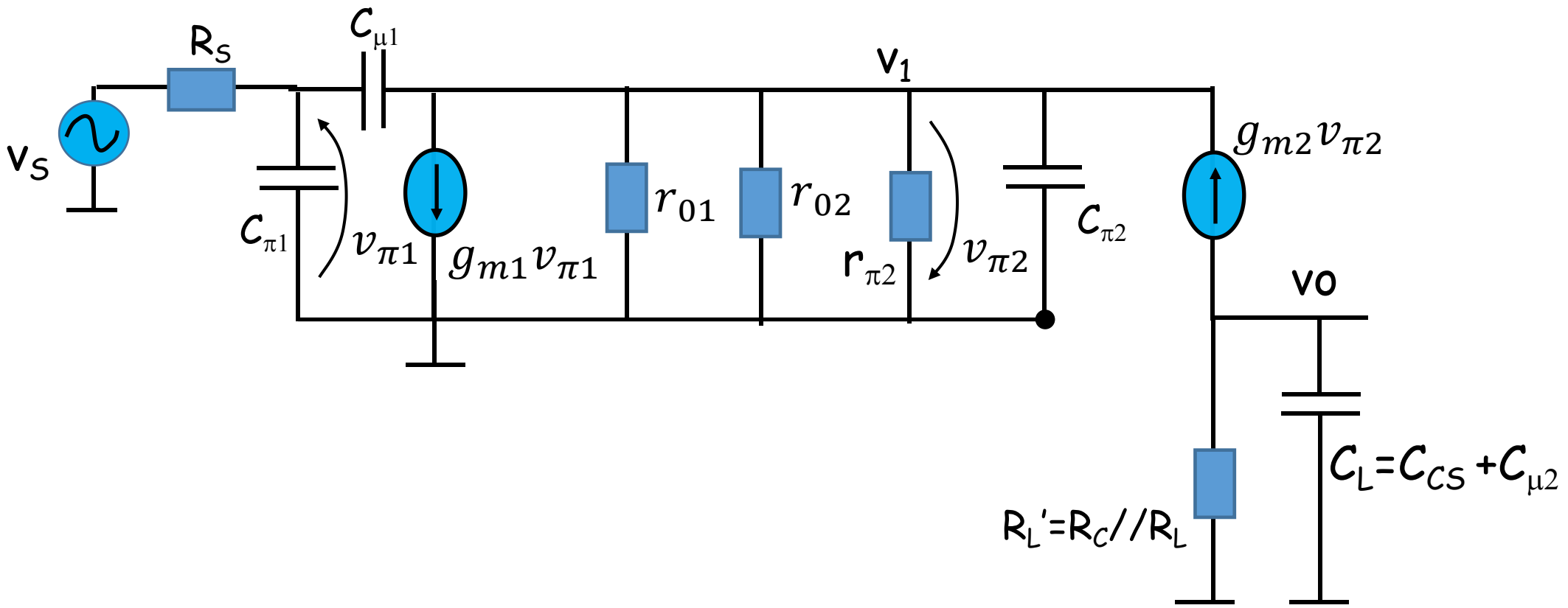
Resposta em frequência: Emissor Comum + Cascode

1. Altas frequencias: aplicando Thevénin na entrada



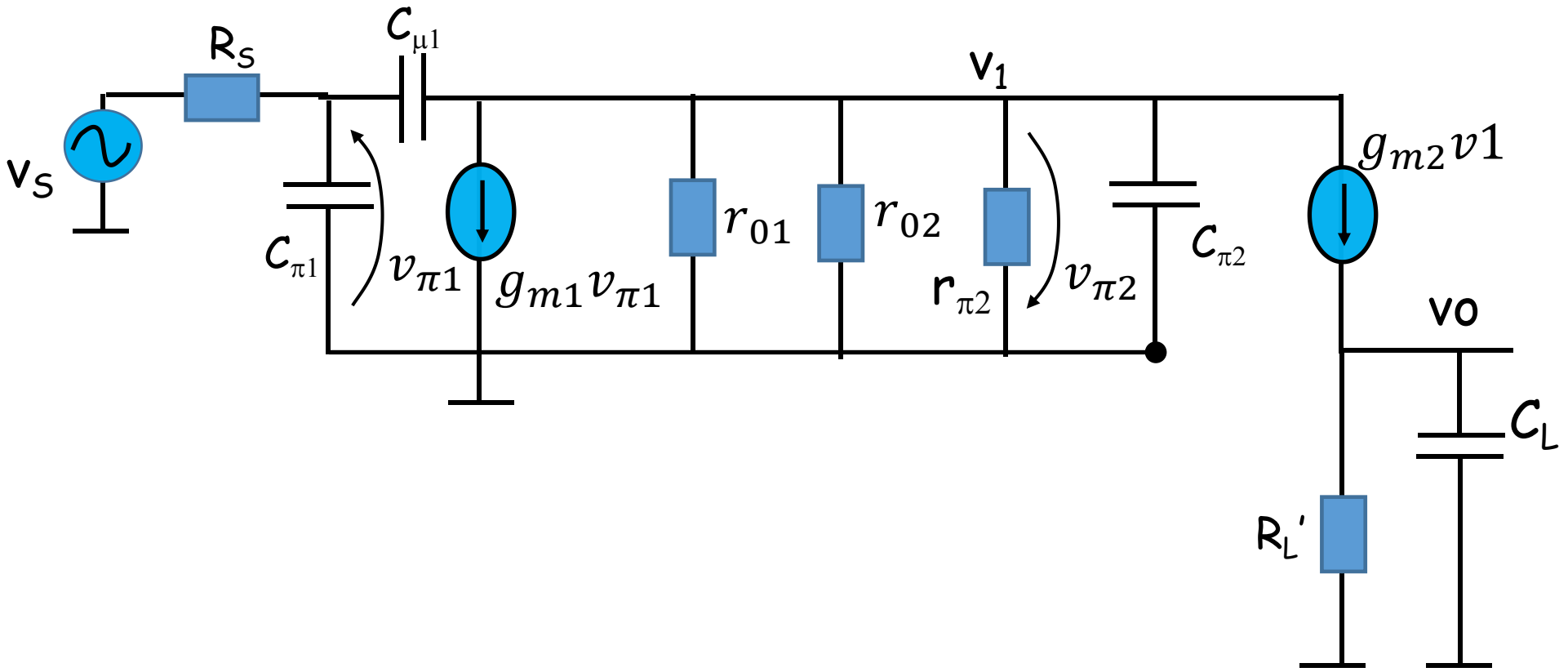
Resposta em frequência: Emissor Comum + Cascode

1. Altas frequencias: unindo alguns elementos em paralelo temos.



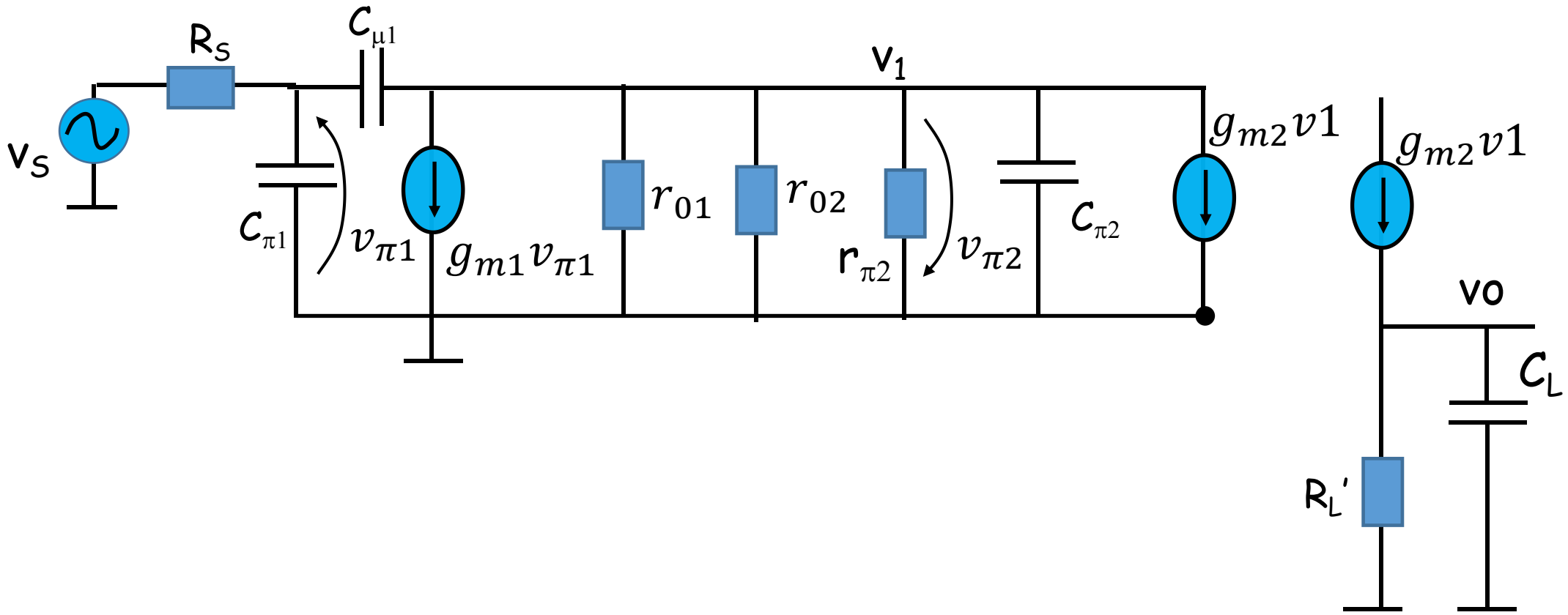
Resposta em frequência: Emissor Comum + Cascode

1. Altas frequencias: A fonte de corrente $g_{m2}v_{\pi 2}$ pode ser trocada para separa o nó v1 do nó vo. Para isso observe que $v_1 = -v_{\pi 2}$. Assim podemos trocar



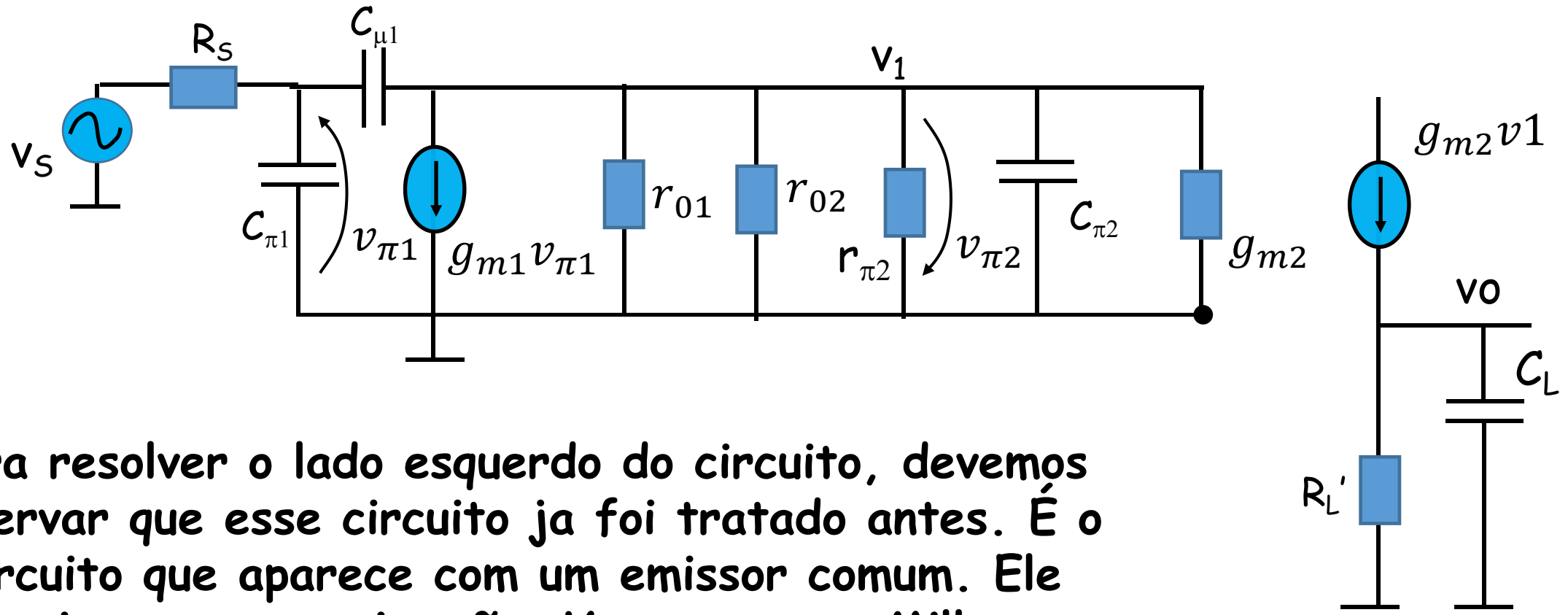
Resposta em frequência: Emissor Comum + Cascode

1. Altas frequencias:



Resposta em frequência: Emissor Comum + Cascode

1. Altas frequencias: Trocamos agora o gerador dependente por um resistor. Este circuito pode agora ser resolvido



Para resolver o lado esquerdo do circuito, devemos observar que esse circuito ja foi tratado antes. É o circuito que aparece com um emissor comum. Ele exige uma aproximação. Vamos usar o Miller

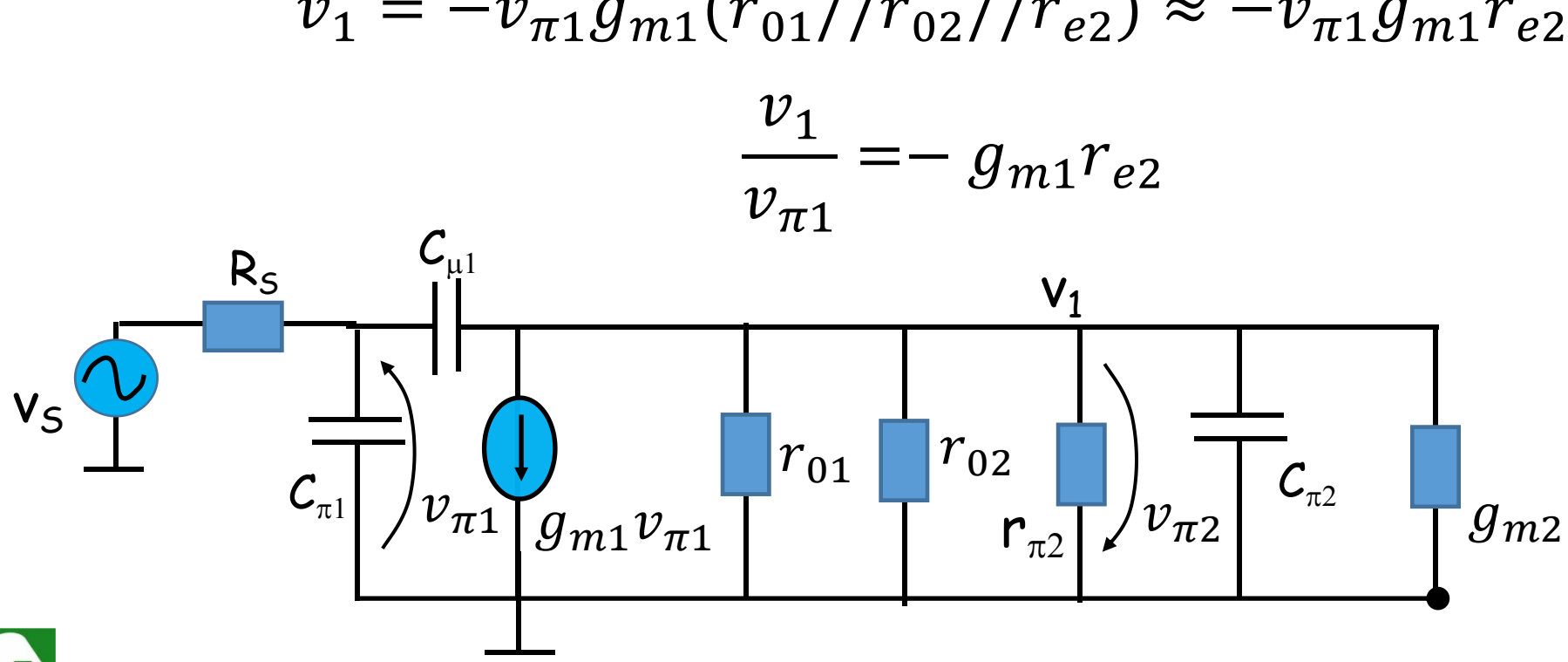
Resposta em frequência: Emissor Comum + Cascode

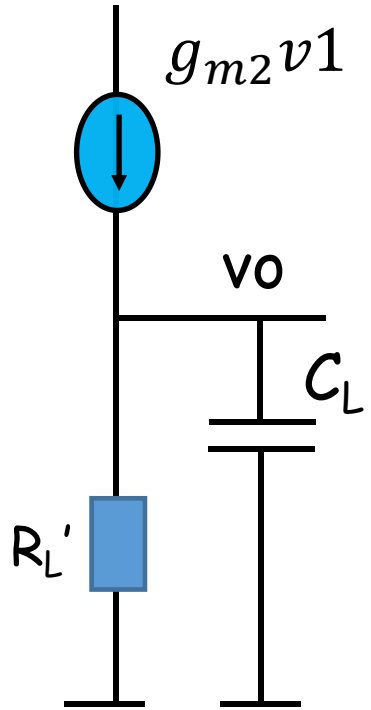
1. Altas frequencias: Para aplicar Miller devemos determinar o ganho de média frequencias (sem capacitores) entre $v_{\pi 1}$ e v_1 . Seu valor será

$$v_1 = -v_{\pi 1} g_{m1} (r_{01} // r_{02} // r_{\pi 2} // (1/g_{m2}))$$

$$v_1 = -v_{\pi 1} g_{m1} (r_{01} // r_{02} // r_{e2}) \approx -v_{\pi 1} g_{m1} r_{e2}$$

$$\frac{v_1}{v_{\pi 1}} = - g_{m1} r_{e2}$$





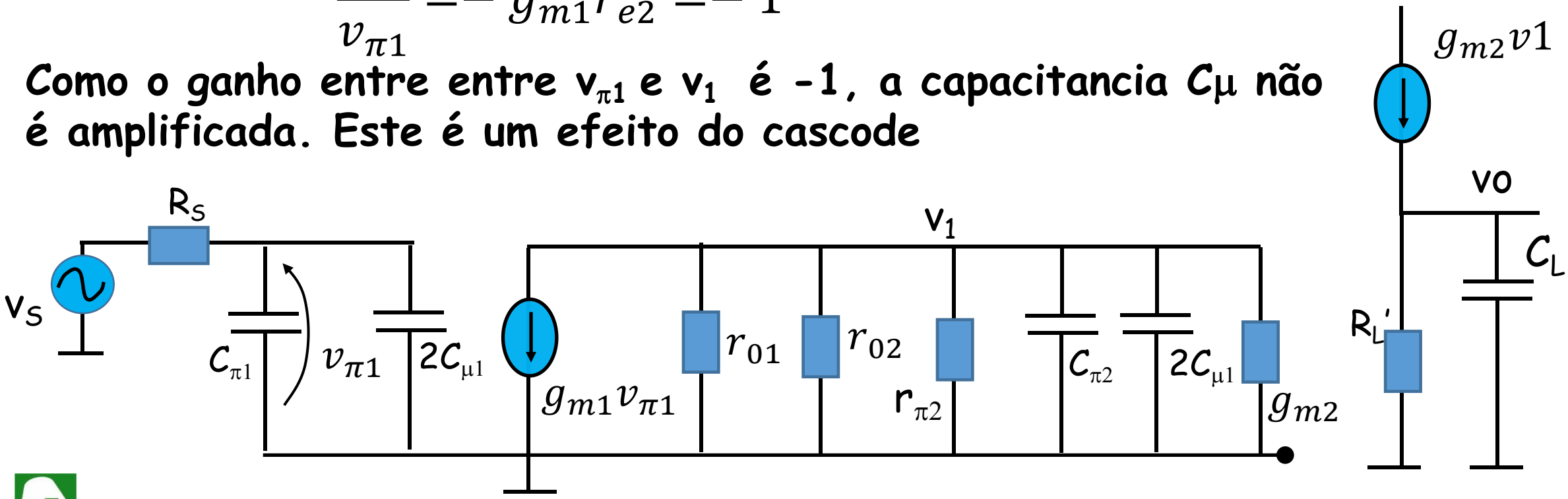
Resposta em frequência: Emissor Comum + Cascode

1. Altas frequencias: dado que

$$g_{m1} = \frac{U_T}{I_{C1}} \qquad r_{e2} = \frac{I_{C2}}{U_T} \quad e \quad I_{C1} = I_{E2}$$

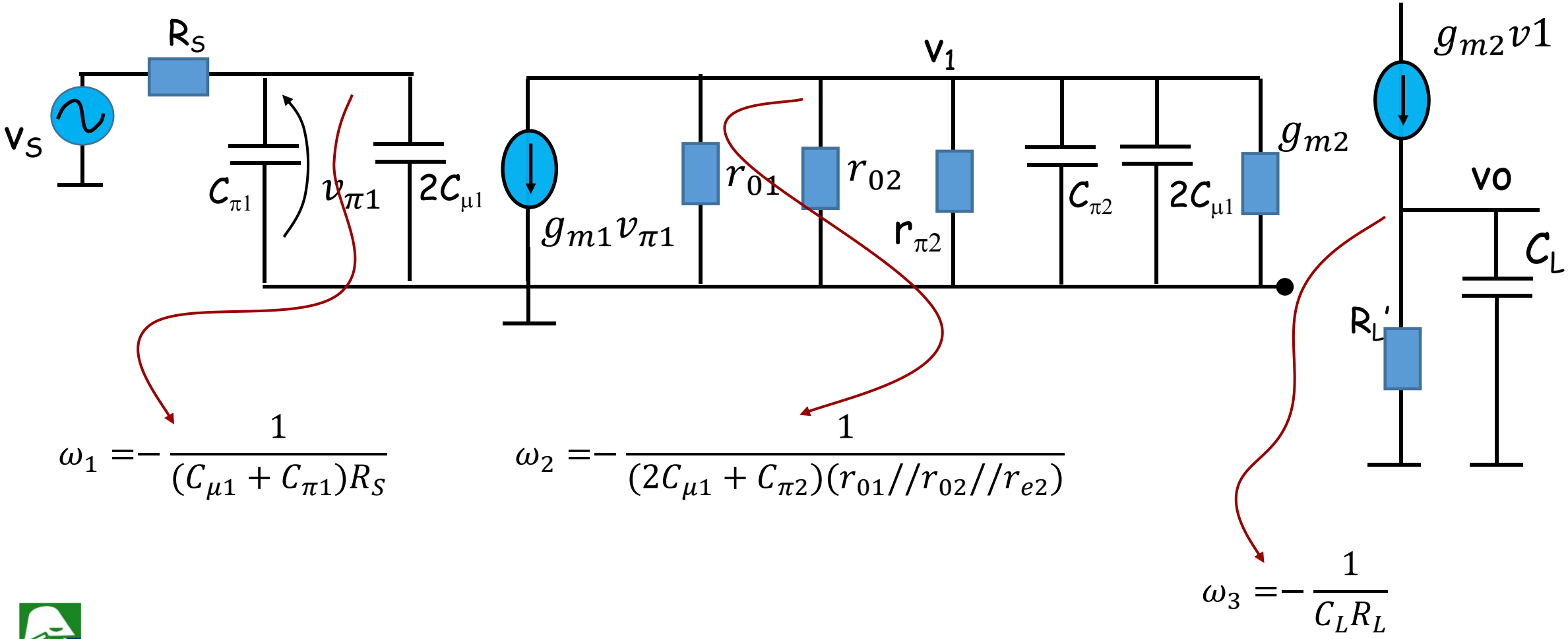
$$\frac{v_1}{v_{\pi 1}} = -\, g_{m1} r_{e2} = -\, 1$$

Como o ganho entre entre $v_{\pi 1}$ e v_1 é -1, a capacitancia Cμ não é amplificada. Este é um efeito do cascode



Resposta em frequência: Emissor Comum + Cascode

1. Altas frequencias: Temos o circuito dividido em tres blocos, cada um tem um capacitor equivalente e um polo associado



$$\omega_1 = -\frac{1}{(C_{\mu 1} + C_{\pi 1})R_S}$$

$$\omega_2 = -\frac{1}{(2C_{\mu 1} + C_{\pi 2})(r_{01}//r_{02}//r_{e2})}$$

$$\omega_3 = -\frac{1}{C_L R_L}$$

Resposta em frequência: Emissor Comum + Cascode

1. Altas frequencias: Qual dos tres polos é o dominante? depende do que esta na entrada, R, e na saída, R_L

Polos do circuito

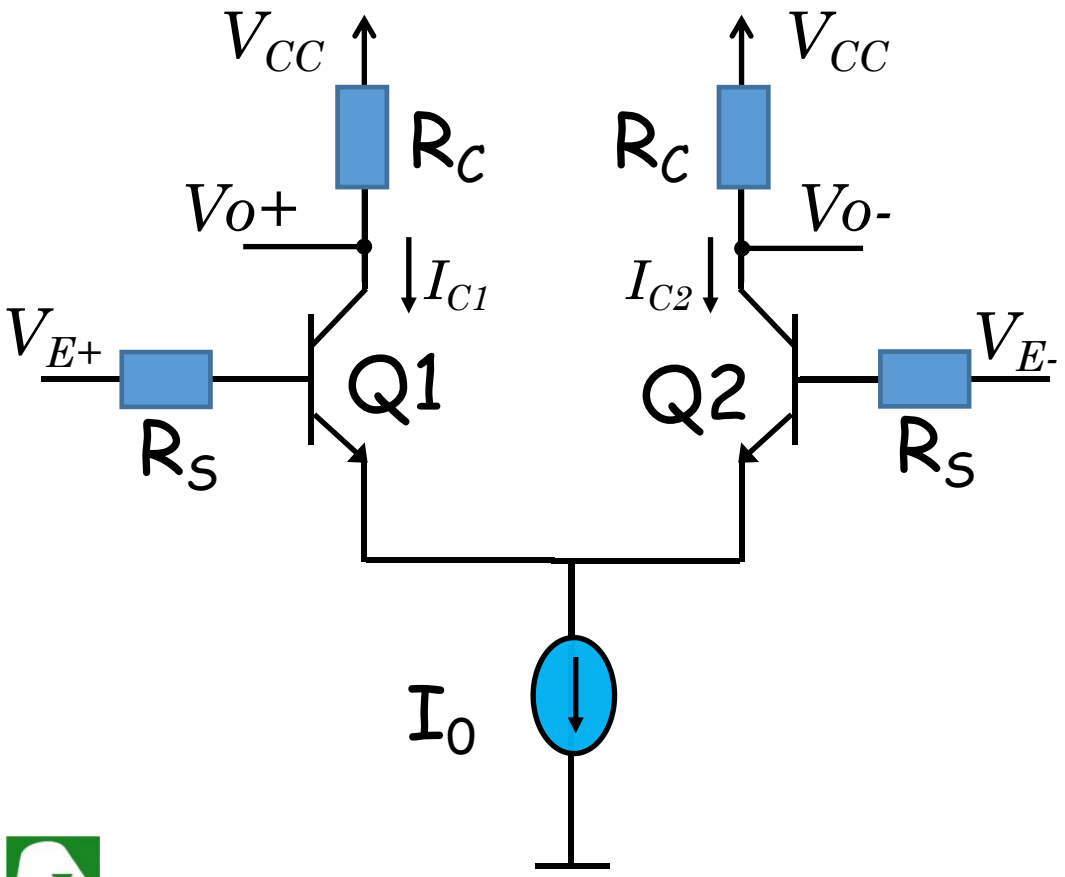
$$\omega_1 = -\frac{1}{(C_{\mu 1} + C_{\pi 1})R_S}$$

$$\omega_2 = -\frac{1}{(2C_{\mu 1} + C_{\pi 2})(r_{01} // r_{02} // r_{e2})}$$

$$\omega_3 = -\frac{1}{C_L R_L}$$

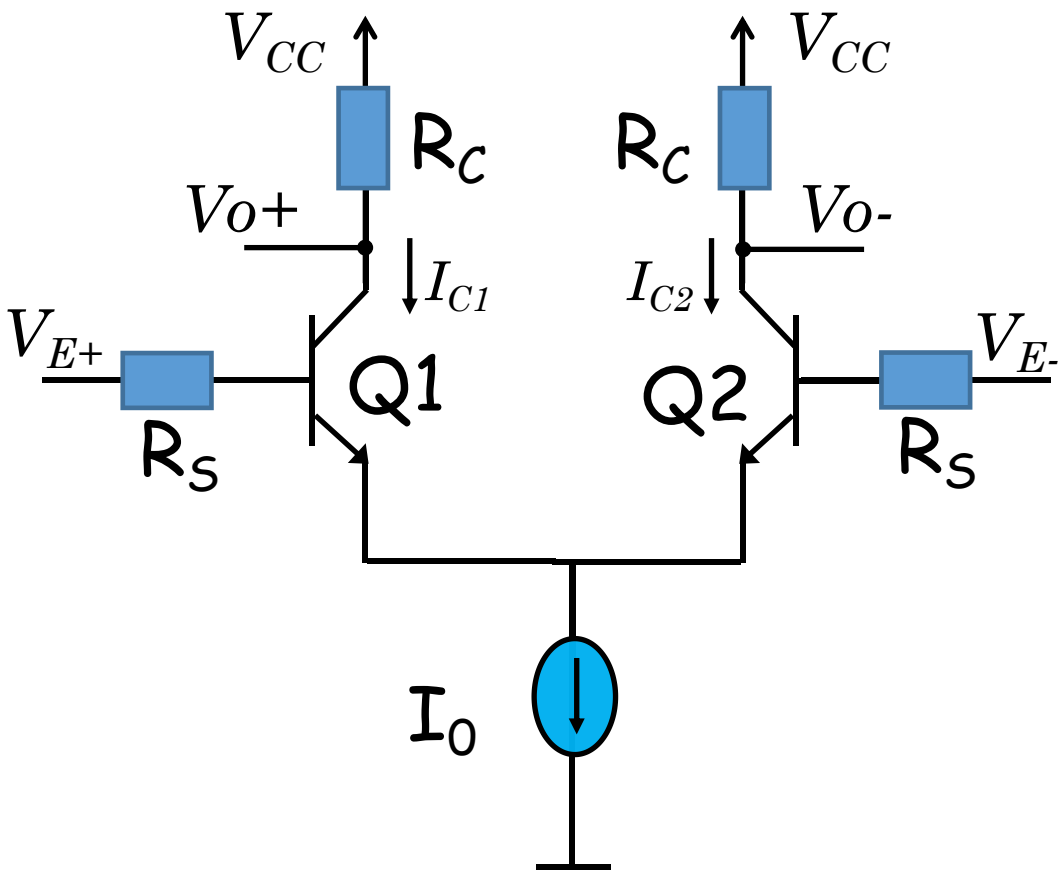
Resposta em frequência: Par Diferencial Bipolar

Como o par diferencial não tem capacitores de acoplamente, temos apenas altas frequencias e frequencia de corte superior

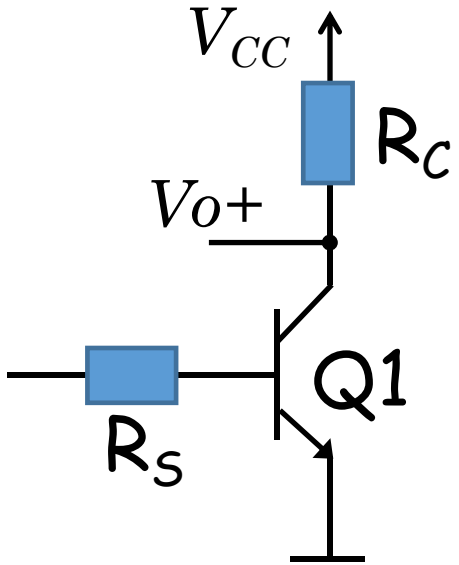


Vamos considerar a resposta em frequencia para o ganho diferencial. Neste caso, como ja vimos, o emissor de Q1 e Q2 vira um terra.

Resposta em frequência: Par Diferencial Bipolar
Ganho diferencial

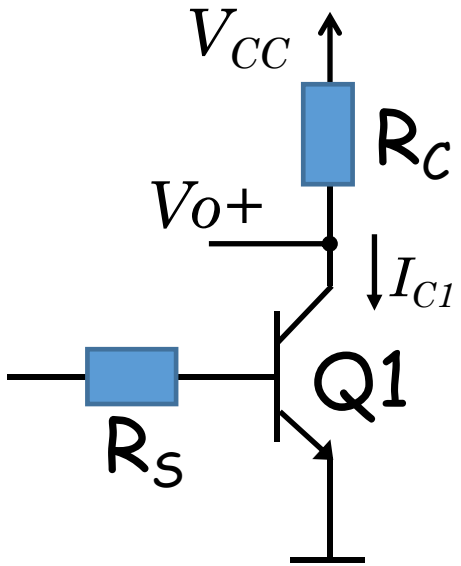


equivalente para ganho diferencial

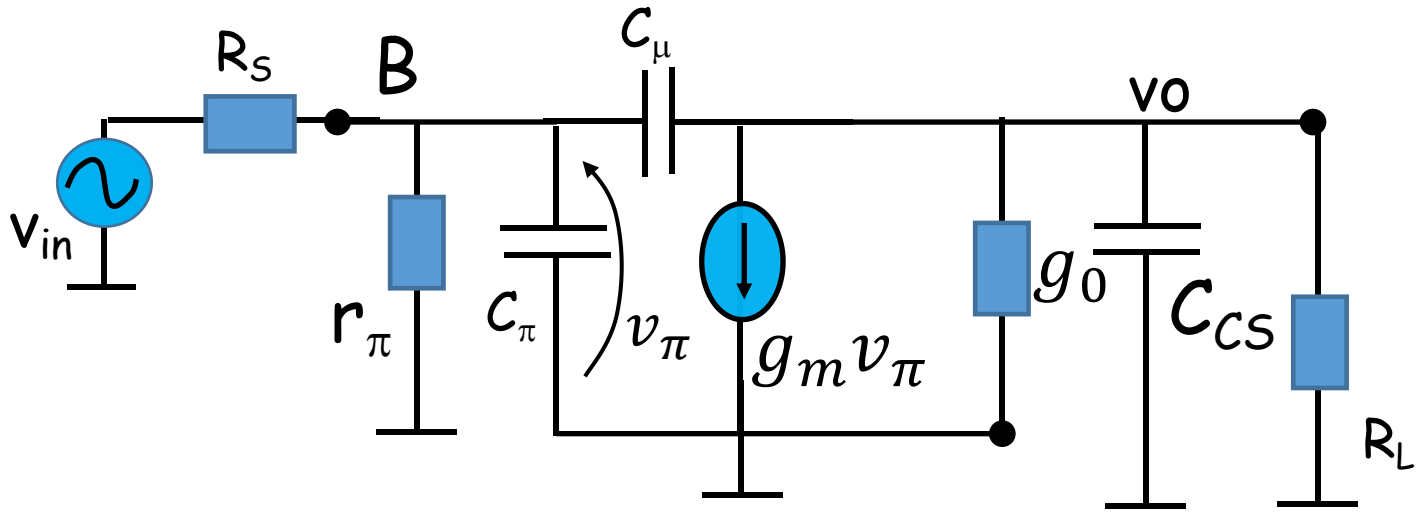


Resposta em frequência: Par Diferencial Bipolar

Já analisamos este circuito em altas frequencias. O possivel polo dominante será



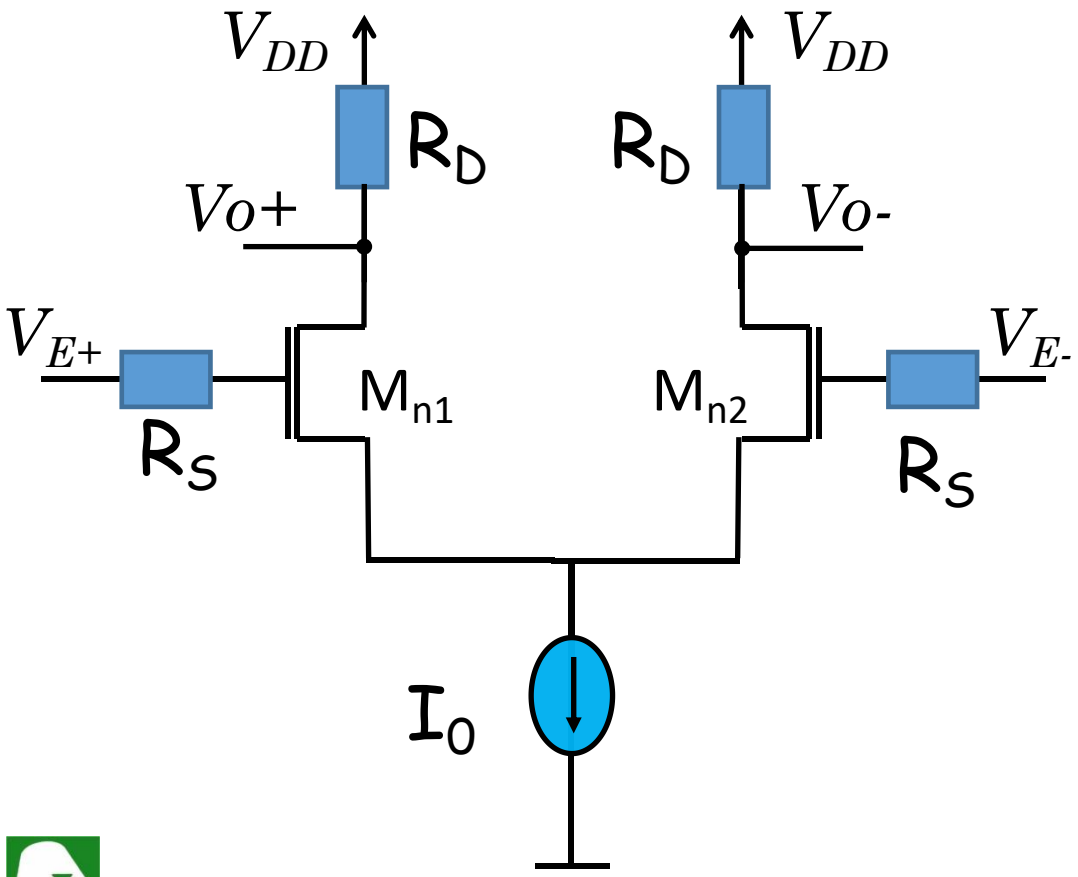
pequenos sinais



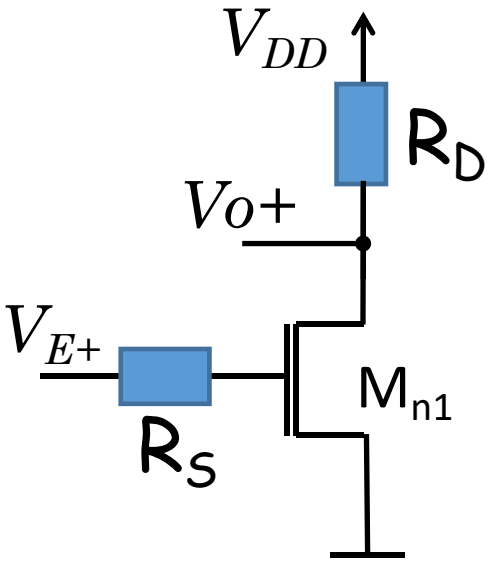
$$\omega_1 = -\frac{1}{(R_S//r_\pi)(C_\pi + C_\mu(1+g_m R_L))}$$

Resposta em frequência: Par Diferencial MOS
Ganho diferencial

Caso seja um par diferencial MOS, os resultados são analogos ao Bipolar

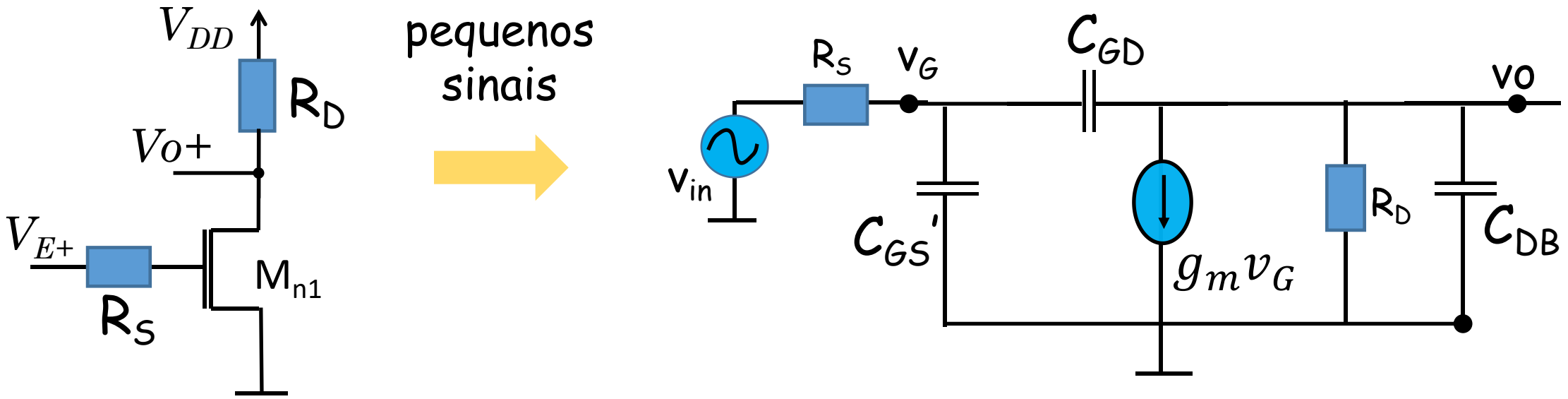


equivalente para ganho diferencial



Resposta em frequência: Par Diferencial MOS

O polo dominante deve ser

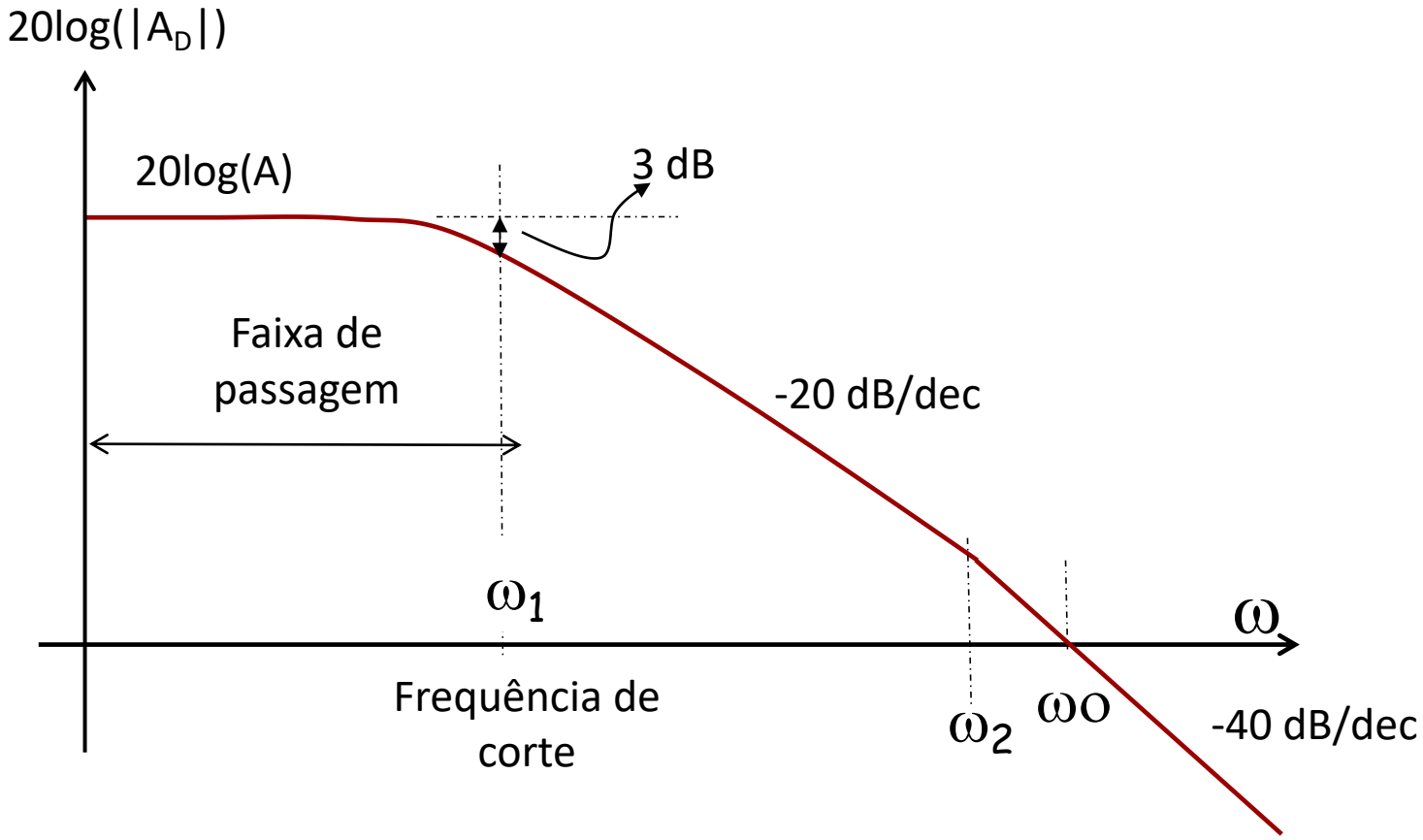


$$\omega_1 = -\frac{1}{R_S(C_{GS}'+C_{GD}(1+g_m R_L))}$$

Resposta em frequência: Par Diferencial

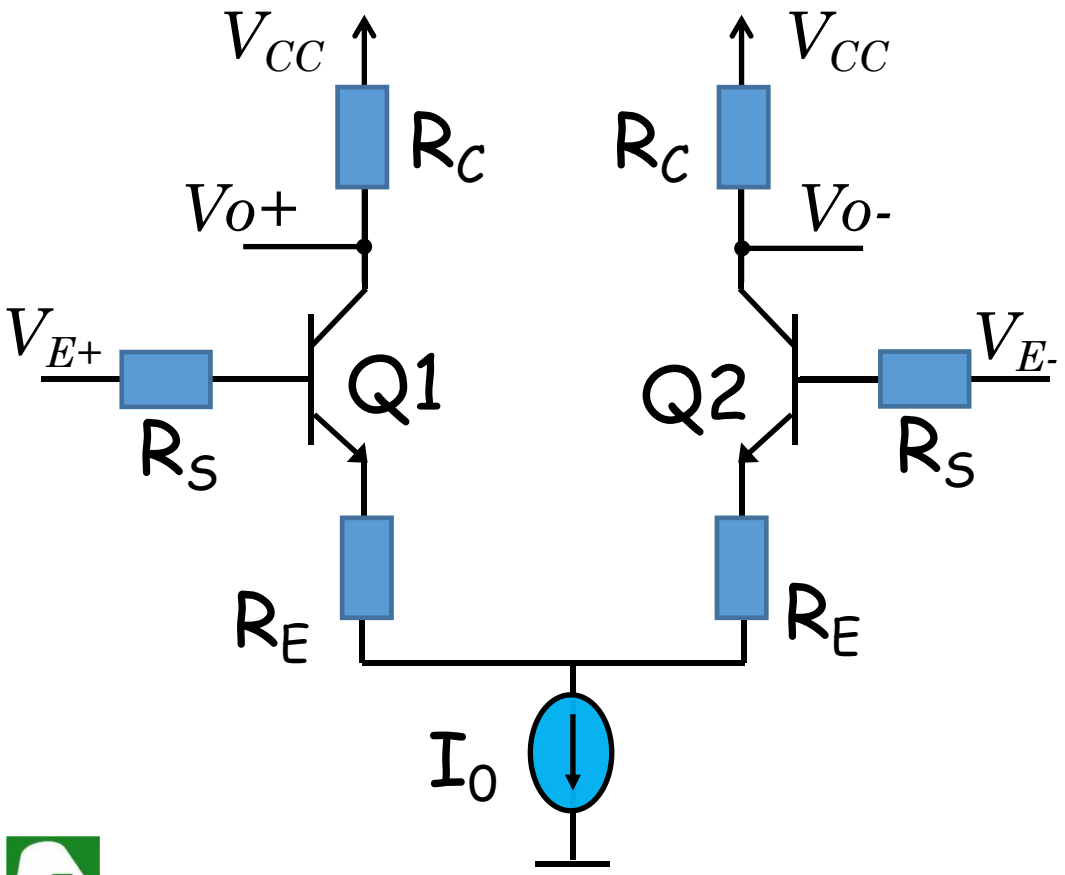
O par diferencial tem, em primeira ordem, dois polos, um deles dominante

Resposta em frequencia de um par diferencial



Resposta em frequência: Par Diferencial Bipolar

Uma forma de se aumentar a banda de um par diferencial é atravez do uso de resistor de degeneração no emisor

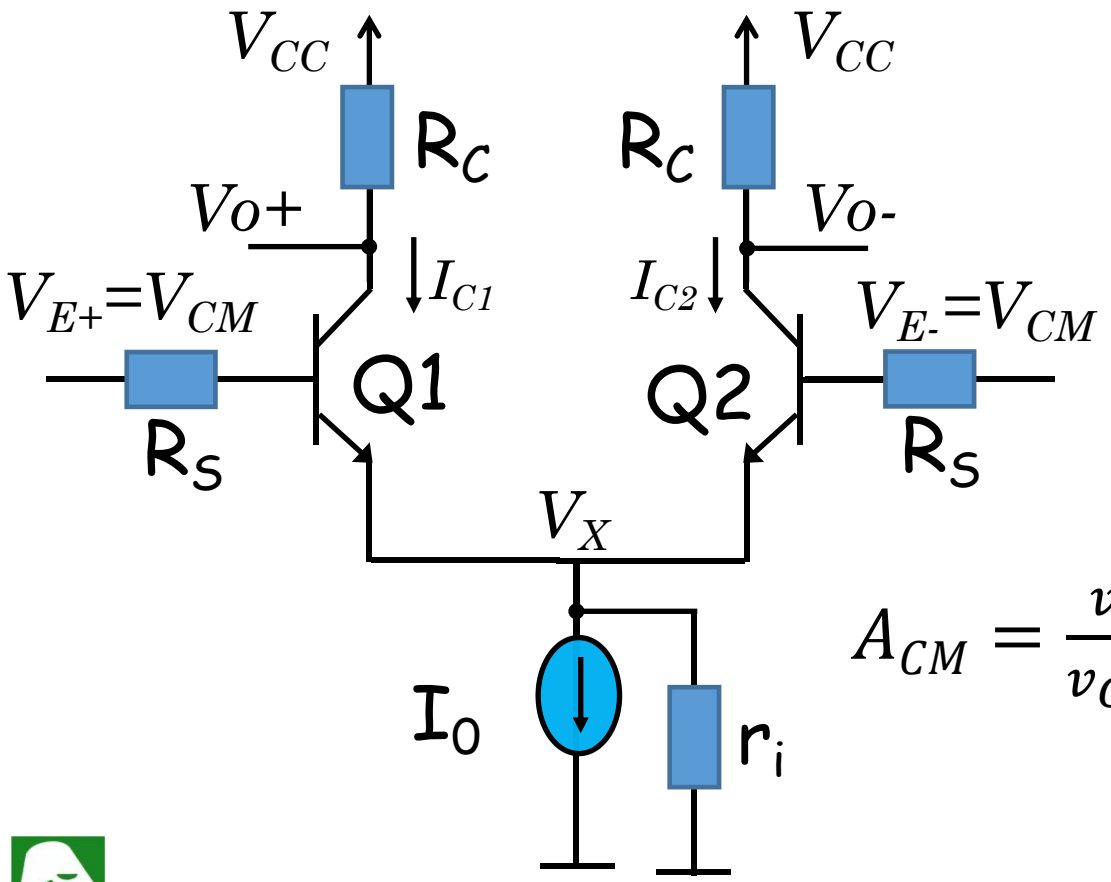


A resenção de R_E reduz o ganh do circuito, mas também aumenta a banda

- ✓ **o calculo do ganho de baixas frequencias com R_E é simples**
- ✓ **o calculo da banda com R_E é trabalhoso**

Resposta em frequência: Par Diferencial Bipolar

Como as capacitancias afetam o ganho de modo comum?

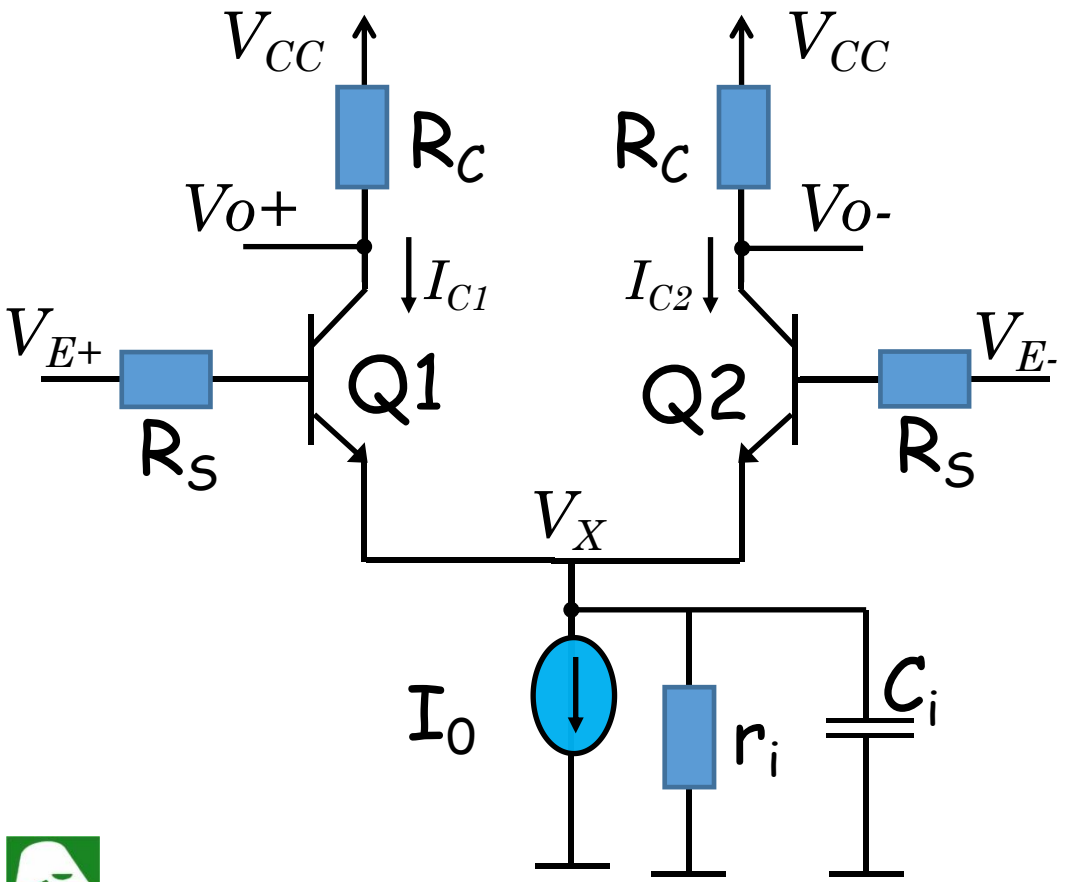


Vimos que no ganho de modo comum, o resistor r_i que influencia muito no resultadono resultado.

$$A_{CM} = \frac{v_0}{v_{CM}} \approx -\left(\frac{2r_i}{R_C} - \frac{g_0}{g_m}\right) \xrightarrow[r_i > R_C]{} \frac{v_0}{v_{CM}} \approx -\frac{R_C}{2r_i}$$

Resposta em frequência: Par Diferencial Bipolar

Como as capacitancias afetam o ganho de modo comum?

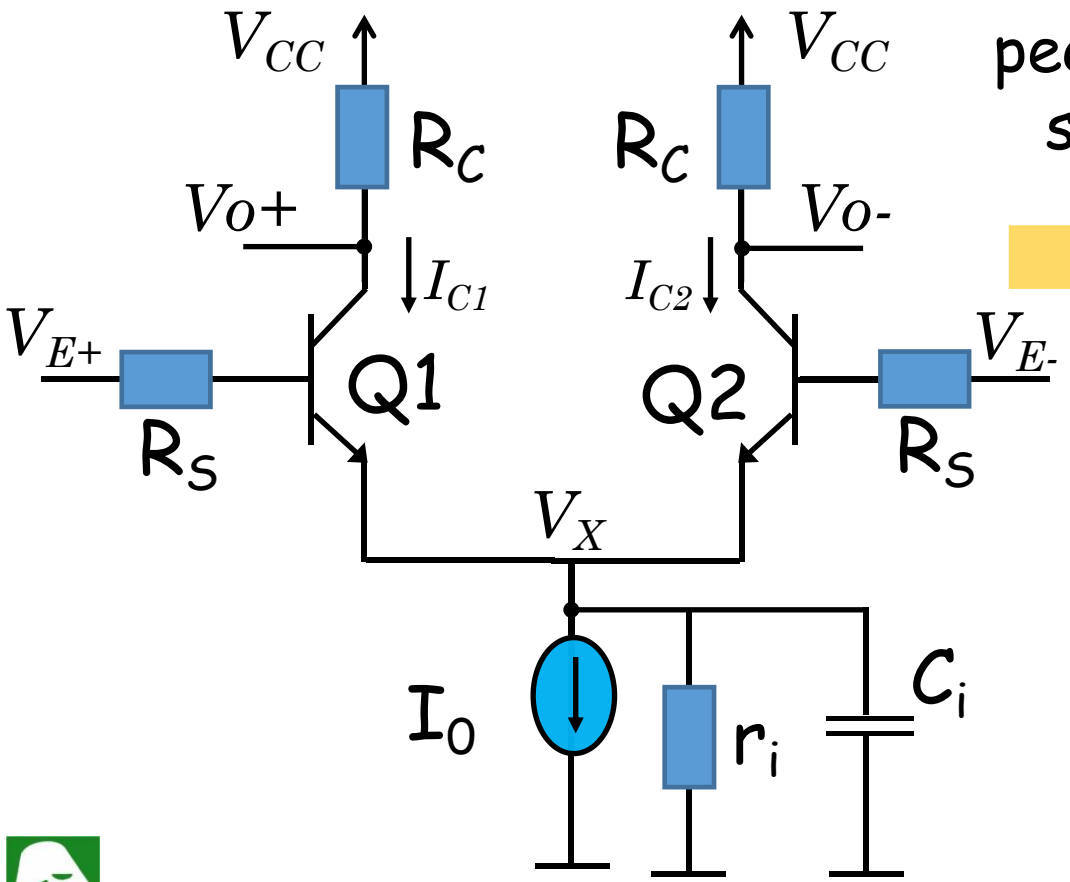


Vimos que no ganho de modo comum, o resistor r_i que influencia muito no resultadono resultado.

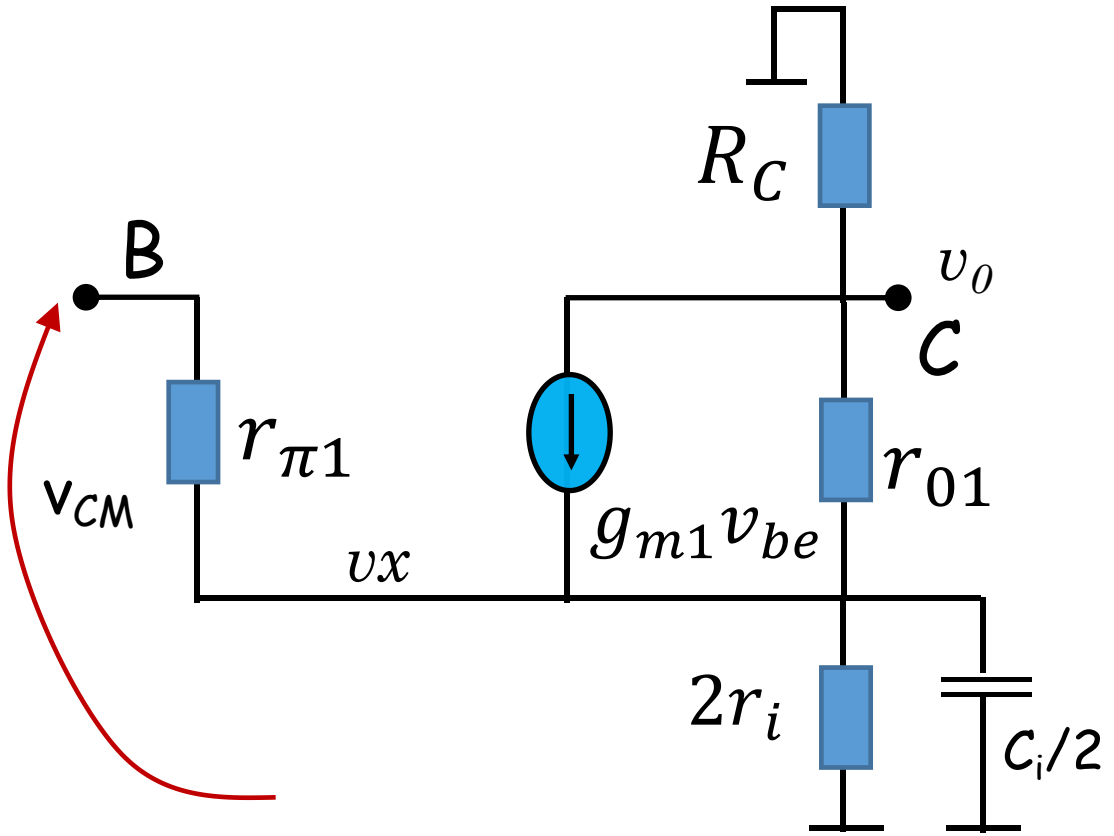
Quando queremos conhecer a resposta em com a frequencia, devemos considerar a capacitancia do no v_X, C_i. Este cpacitor é formado por diversos capacitores.

Resposta em frequência: Par Diferencial Bipolar

Para a analise de modo comum, ja vimos que devemos analisar metade do circuito, com Ri dobrado. O capacitor Ci deve ficar pela metade.

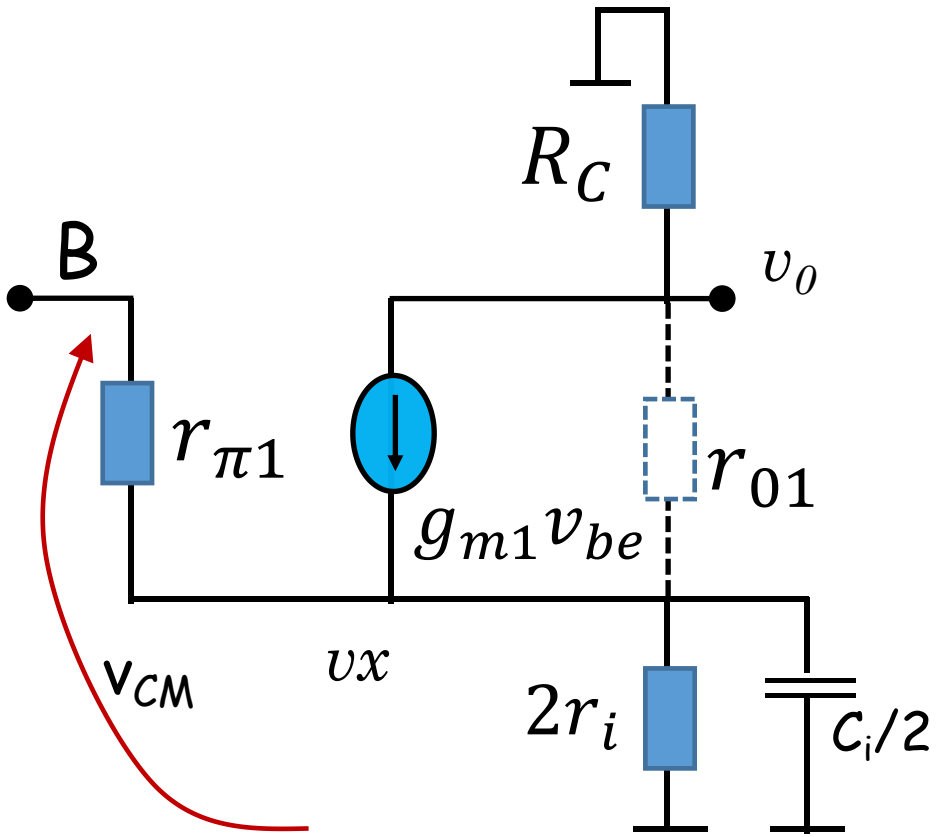


pequenos sinais



Resposta em frequência: Par Diferencial Bipolar

Vamos desconsiderear r_{01}



$$vo = -g_{m1}(v_{CM} - vx)R_C$$

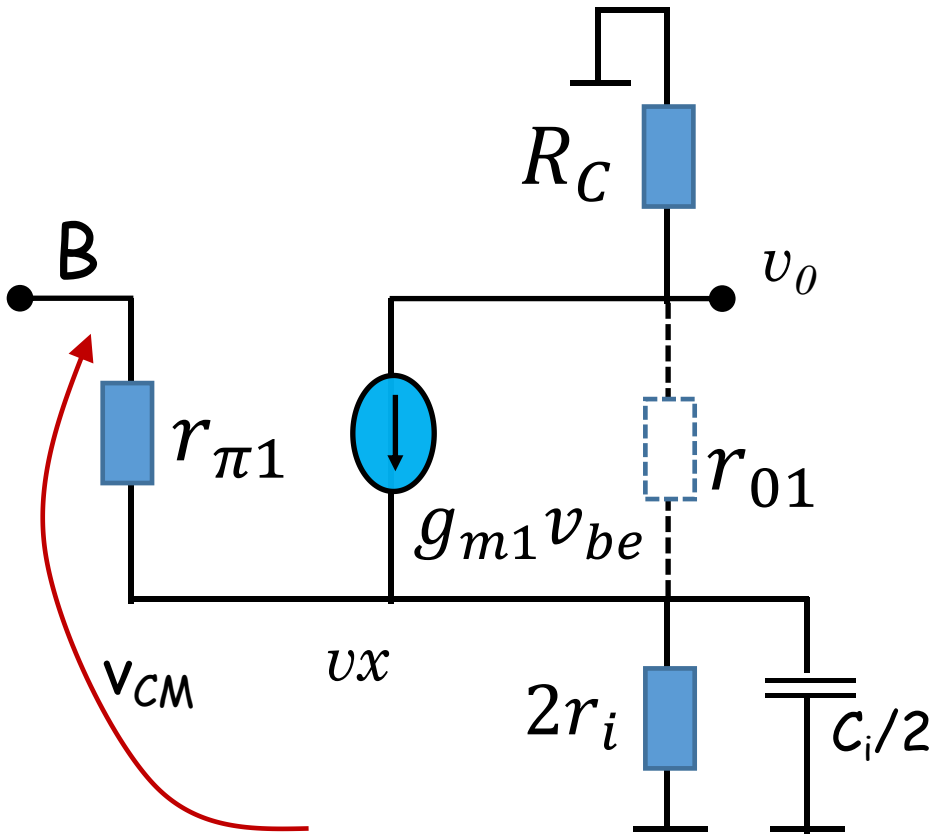
$$\frac{vx - v_{CM}}{r_{\pi 1}} + \frac{vx}{2r_i} + vxs\frac{C_i}{2} = g_{m1}(v_{CM} - vx)$$

$$vx\left(\frac{1}{r_{\pi 1}} + \frac{1}{2r_i} + s\frac{C_i}{2} + g_{m1}\right) = v_{CM}\left(\frac{1}{r_{\pi 1}} + g_{m1}\right)$$

$$vx = v_{CM}\frac{\frac{1}{r_{\pi 1}} + g_{m1}}{\left(\frac{1}{r_{\pi 1}} + \frac{1}{2r_i} + s\frac{C_i}{2} + g_{m1}\right)}$$

Resposta em frequência: Par Diferencial Bipolar

Vamos desconsiderear r_{01}



$$vo = -g_{m1}(v_{CM} - vx)R_C$$

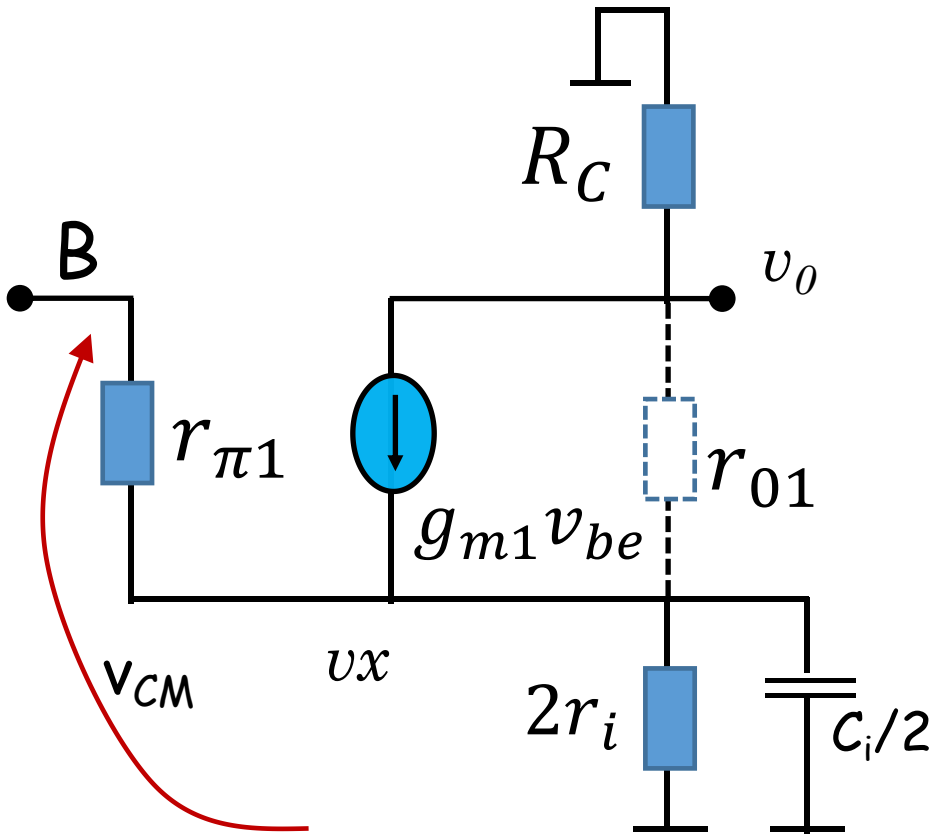
$$vx = v_{CM}\frac{\frac{1}{r_{\pi 1}} + g_{m1}}{(\frac{1}{r_{\pi 1}} + \frac{1}{2r_i} + s\frac{C_i}{2} + g_{m1})}$$

$$vo = -g_{m1}v_{CM}(1 - \frac{\frac{1}{r_{\pi 1}} + g_{m1}}{(\frac{1}{r_{\pi 1}} + \frac{1}{2r_i} + s\frac{C_i}{2} + g_{m1})})R_C$$

$$vo = -g_{m1}v_{CM}(\frac{\frac{1}{2r_i} + s\frac{C_i}{2}}{\frac{1}{r_{\pi 1}} + \frac{1}{2r_i} + s\frac{C_i}{2} + g_{m1}})R_C$$

Resposta em frequência: Par Diferencial Bipolar

Vamos desconsiderear r_{01}



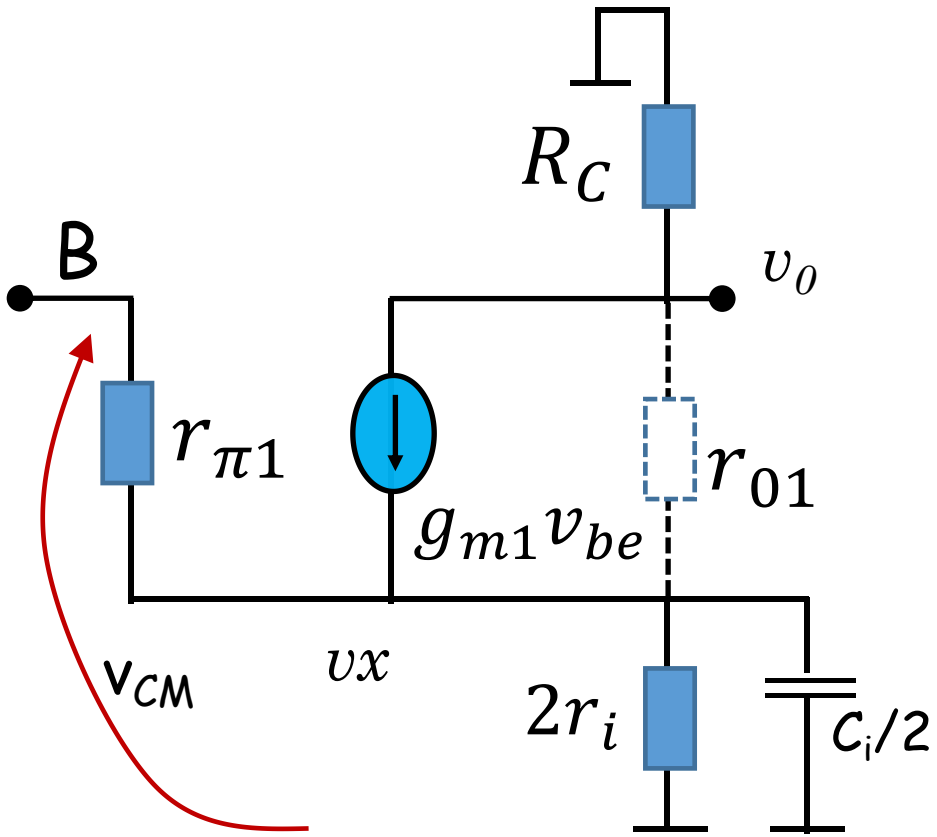
$$vo = -g_{m1}v_{CM}\left(\frac{\frac{1}{2r_i}+s\frac{C_i}{2}}{\frac{1}{r_{\pi 1}}+\frac{1}{2r_i}+s\frac{C_i}{2}+g_{m1}}\right)R_C$$

$$vo \approx -g_{m1}v_{CM}\left(\frac{\frac{1}{2r_i}+s\frac{C_i}{2}}{\frac{1}{2r_i}+s\frac{C_i}{2}+g_{m1}}\right)R_C$$

$$vo \approx -g_{m1}v_{CM}\left(\frac{1+sr_iC_i}{1+sC_ir_i+2r_ig_{m1}}\right)R_C$$

Resposta em frequência: Par Diferencial Bipolar

Vamos desconsiderear r_{01}



$$vo \approx - g_{m1} v_{CM} \left(\frac{1 + s r_i C_i}{1 + s C_i r_i + 2 r_i g_{m1}} \right) R_C$$

Temos um zero em

$$- \frac{1}{r_i C_i}$$

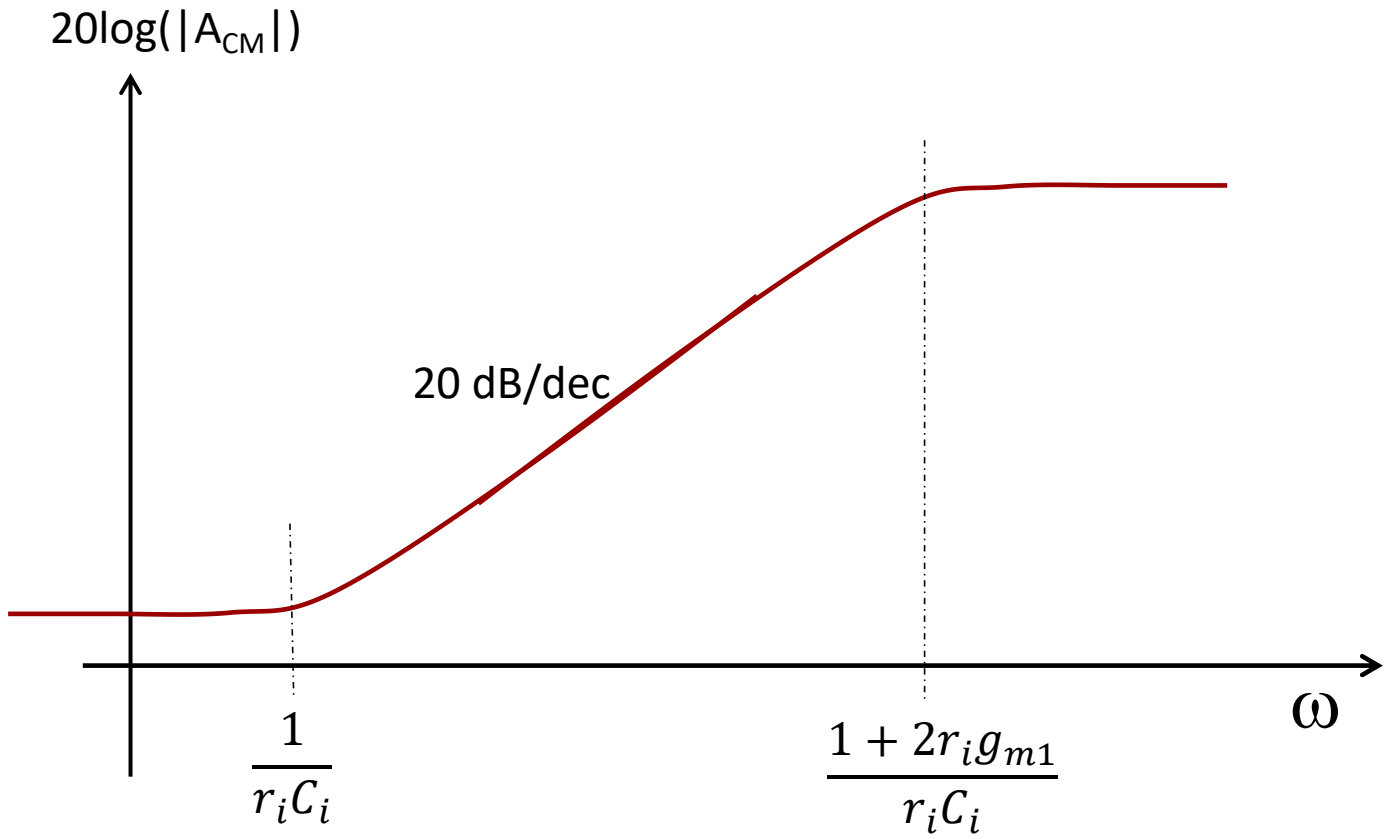
e um polo em

$$- \frac{1 + 2 r_i g_{m1}}{r_i C_i}$$

A grosso modo, a medida que a frequencia aumenta, o capacitor Ci entra em curto e o ganho de modo comum aumenta, o que é ruim

Resposta em frequência: Par Diferencial Bipolar

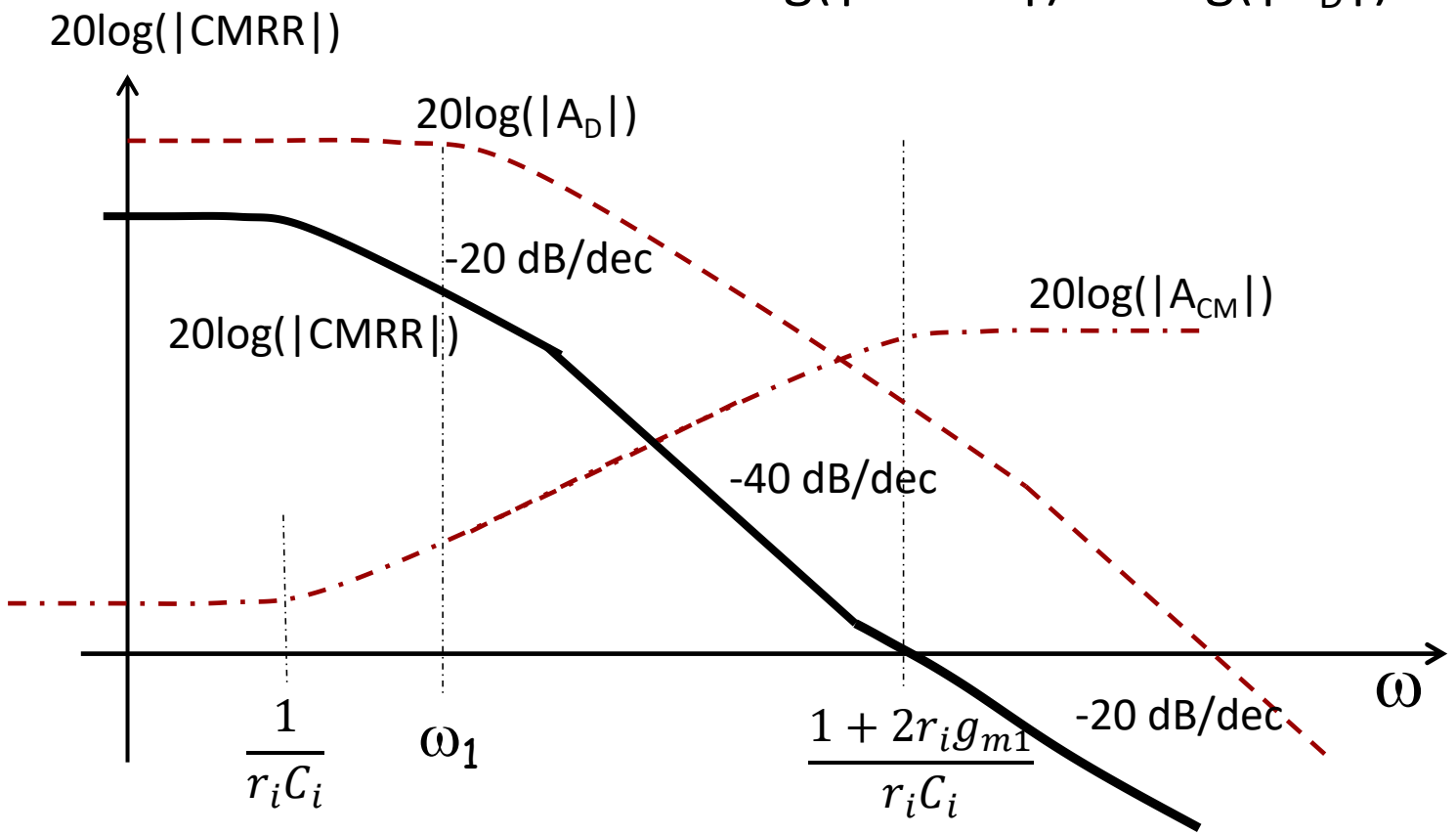
Ganho de modo comum. Veja que enquanto o ganho diferencial começa a cair a partir de $\omega 1$, o ganho de modo comum um comeca reduzir.



Resposta em frequência: Par Diferencial Bipolar

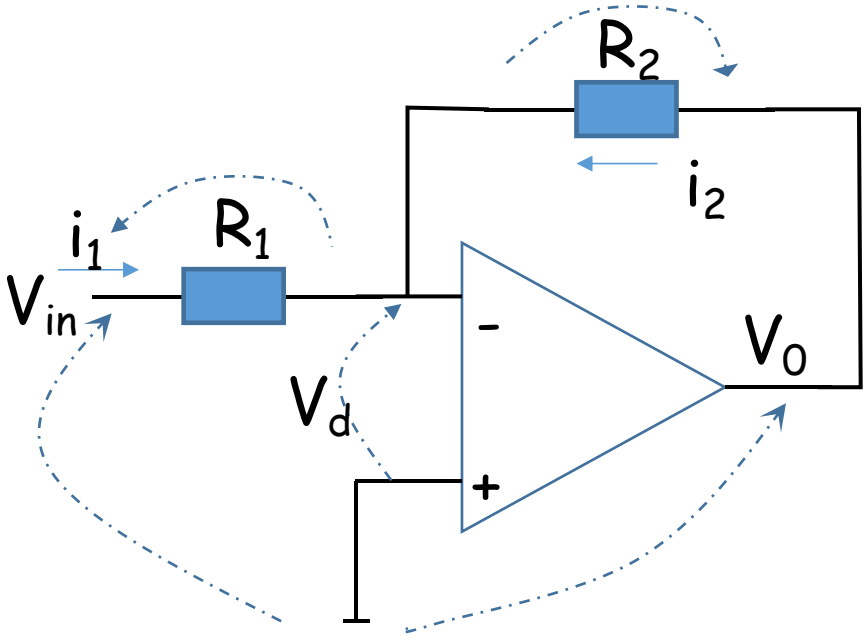
O CMRR = A_D/A_{CM} terá modo comum.

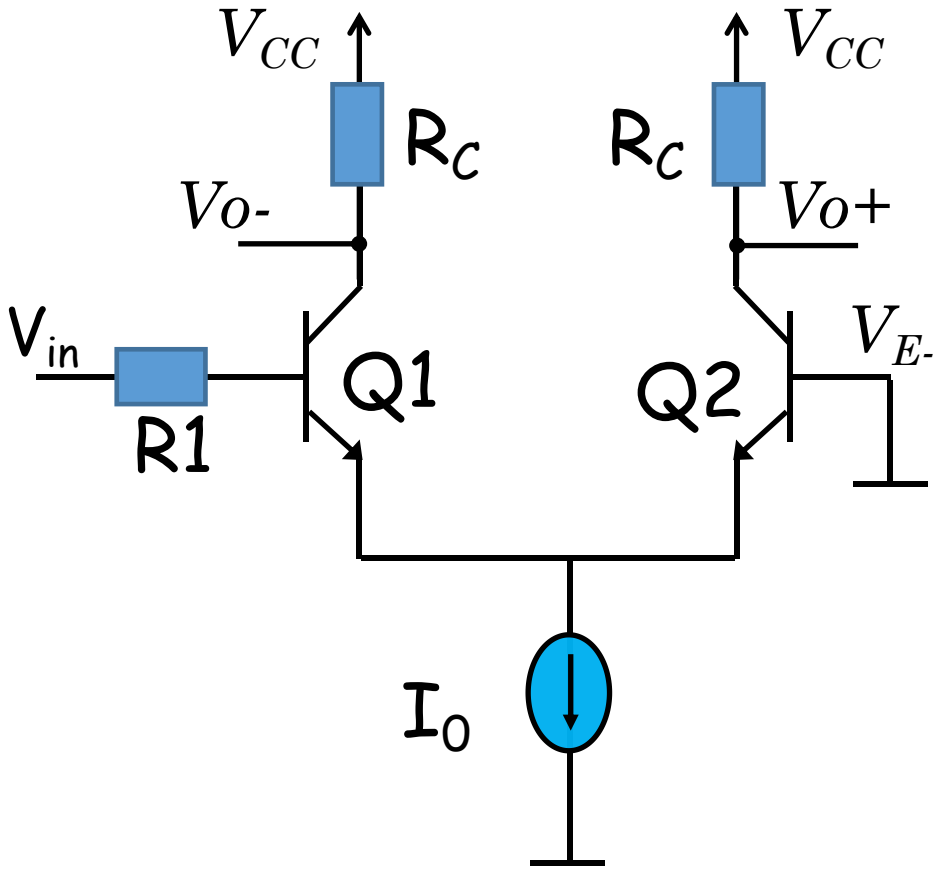
$$20\log(|CMRR|)=20\log(|A_D|) - 20\log(|A_{CM}|)$$



Configuração Coletor Comum + Base Comum

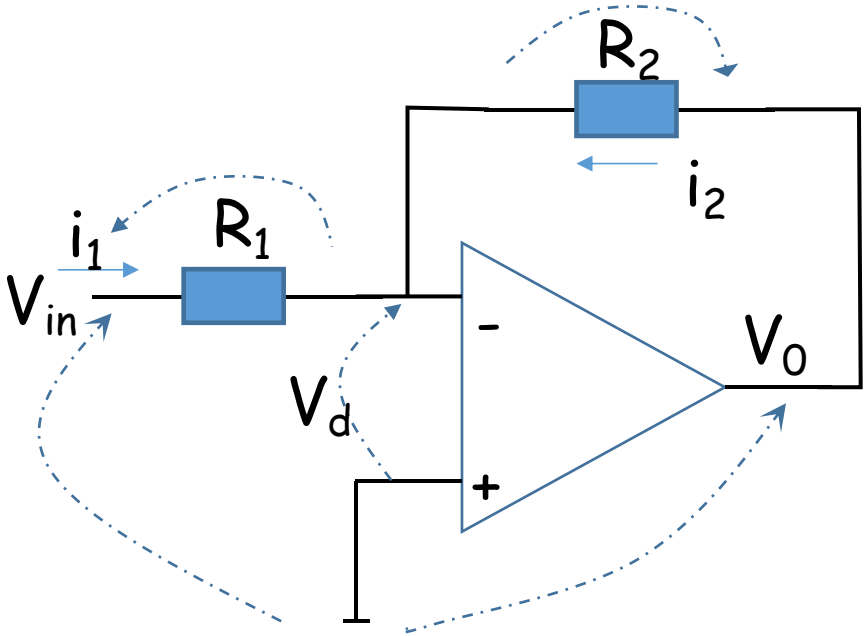
Considere a configuração de amplificador operacional aplicada num amplificador inversor. Se a entrada do AmpOp for uma par diferencial teremos

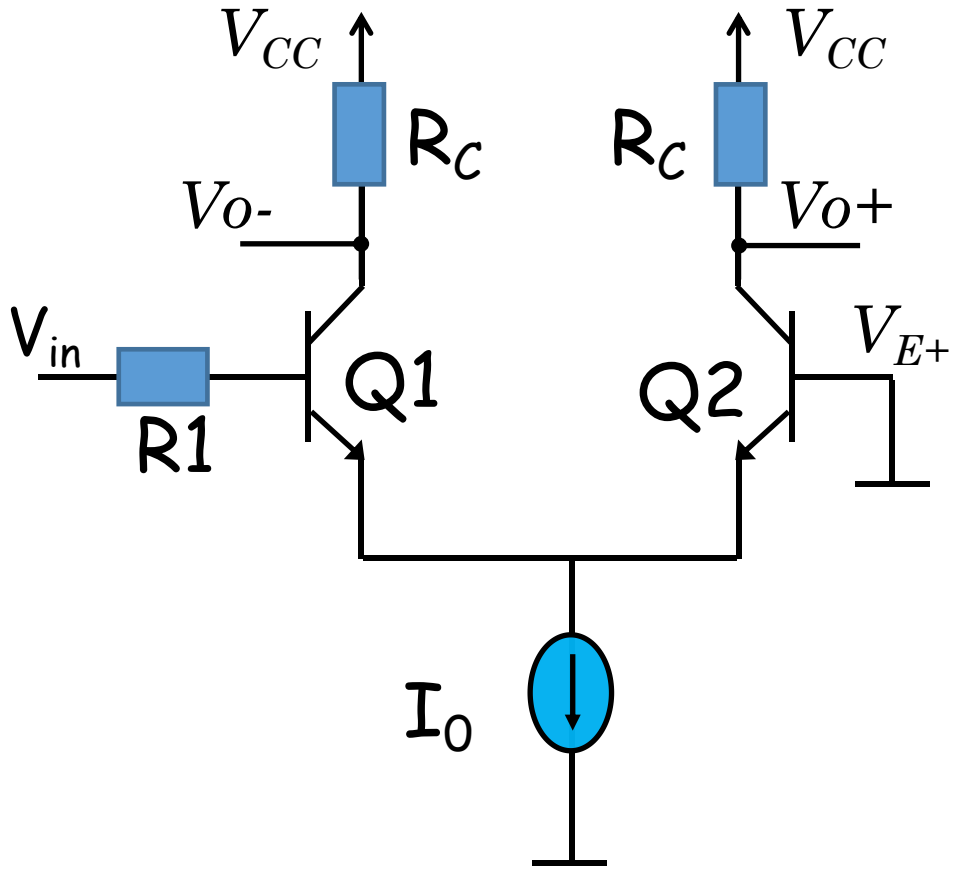




configuração Coletor Comum + Base Comum

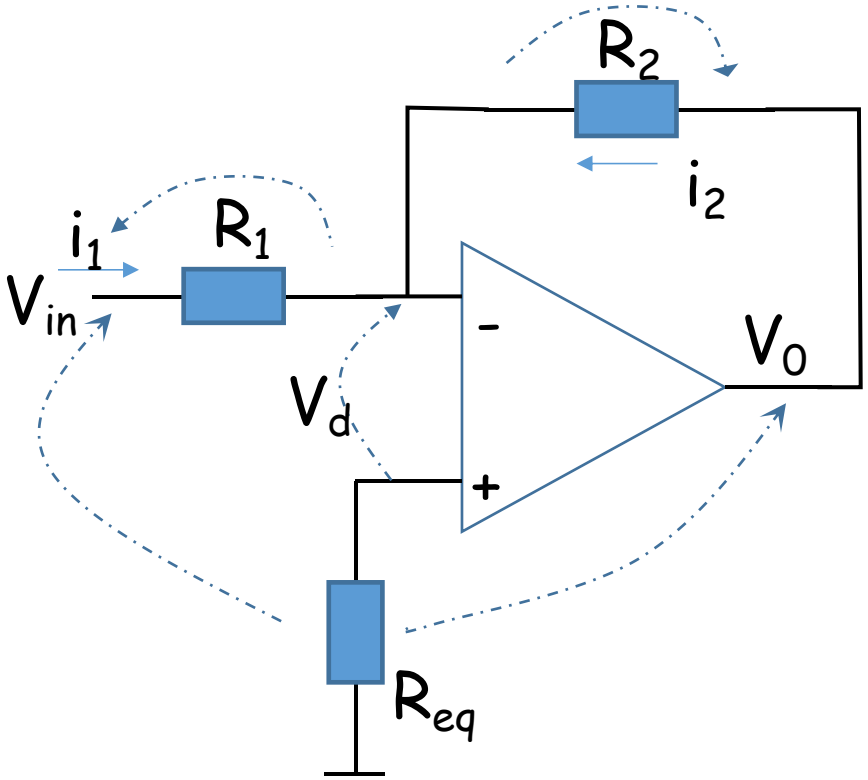
Veja que nesta situação o par diferencial não esta mais balanceado (os dois lados iguais). Isso resultará numa tensão *de offset* maior. O ideal é balacear as impedancias conectadas nas entradas diferenciais

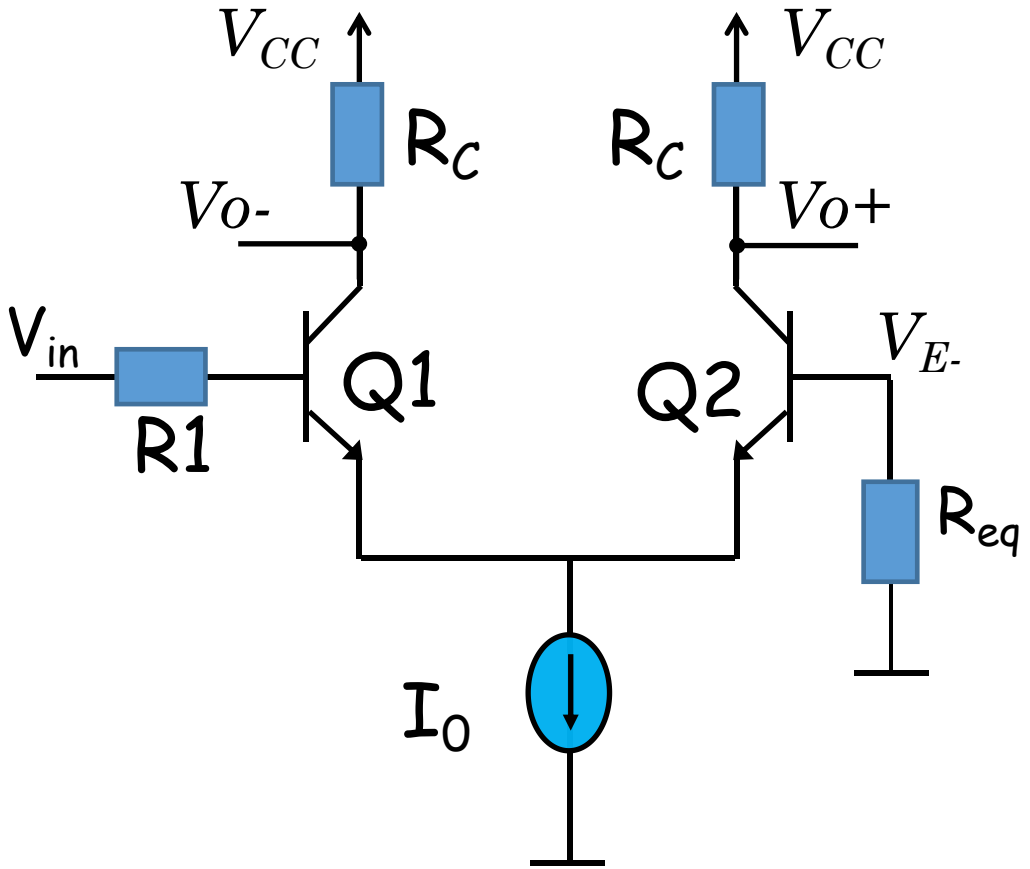




Configuração Coletor Comum + Base Comum

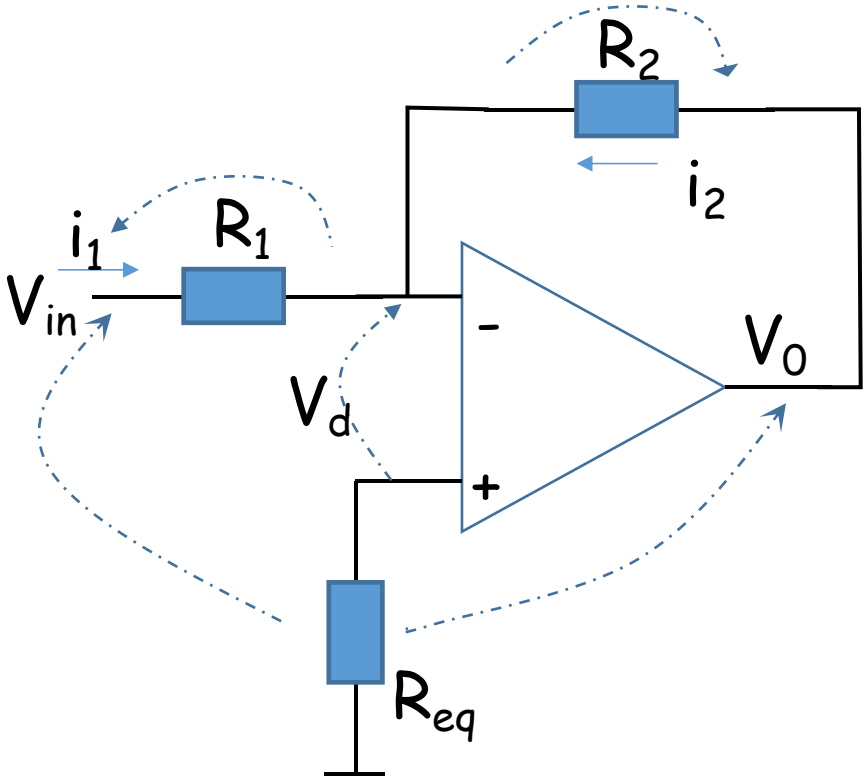
Veja que nesta situação o par diferencial não esta mais balanceado (os dois lados iguais). Isso resultará numa tensão *de offset* maior. O ideal é balacear as impedancias conectadas nas entradas diferenciais

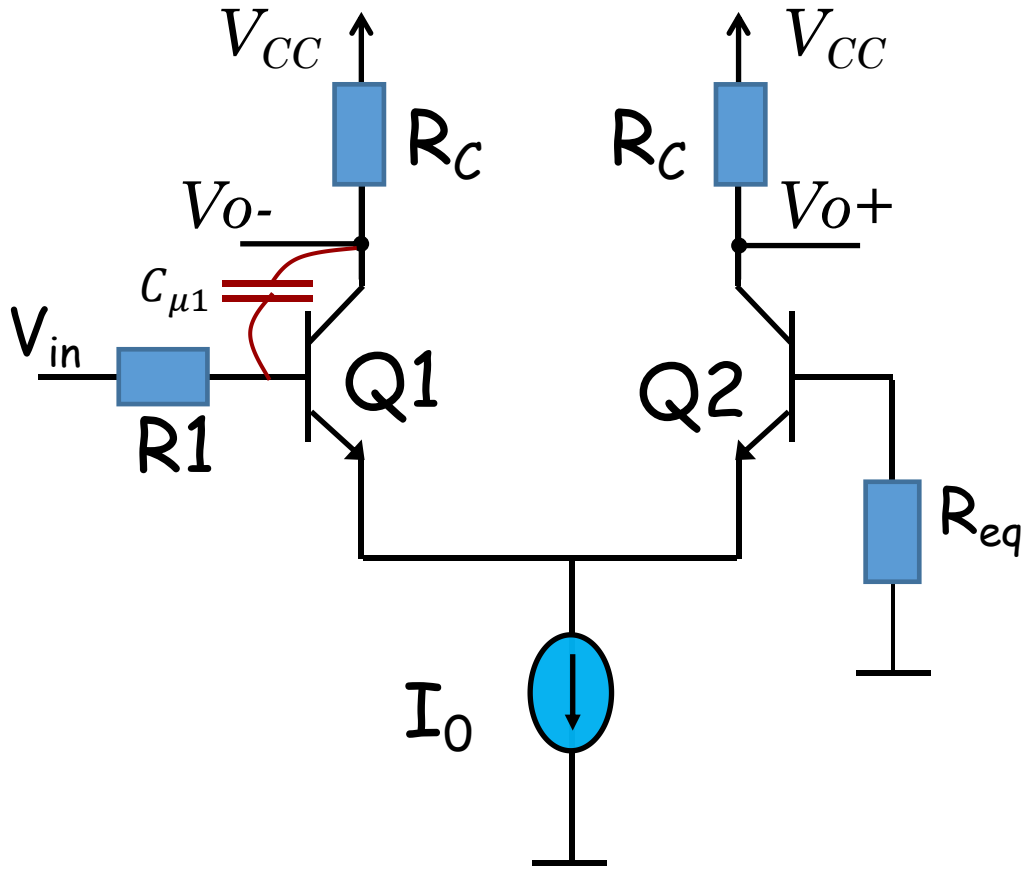




Configuração Coletor Comum + Base Comum

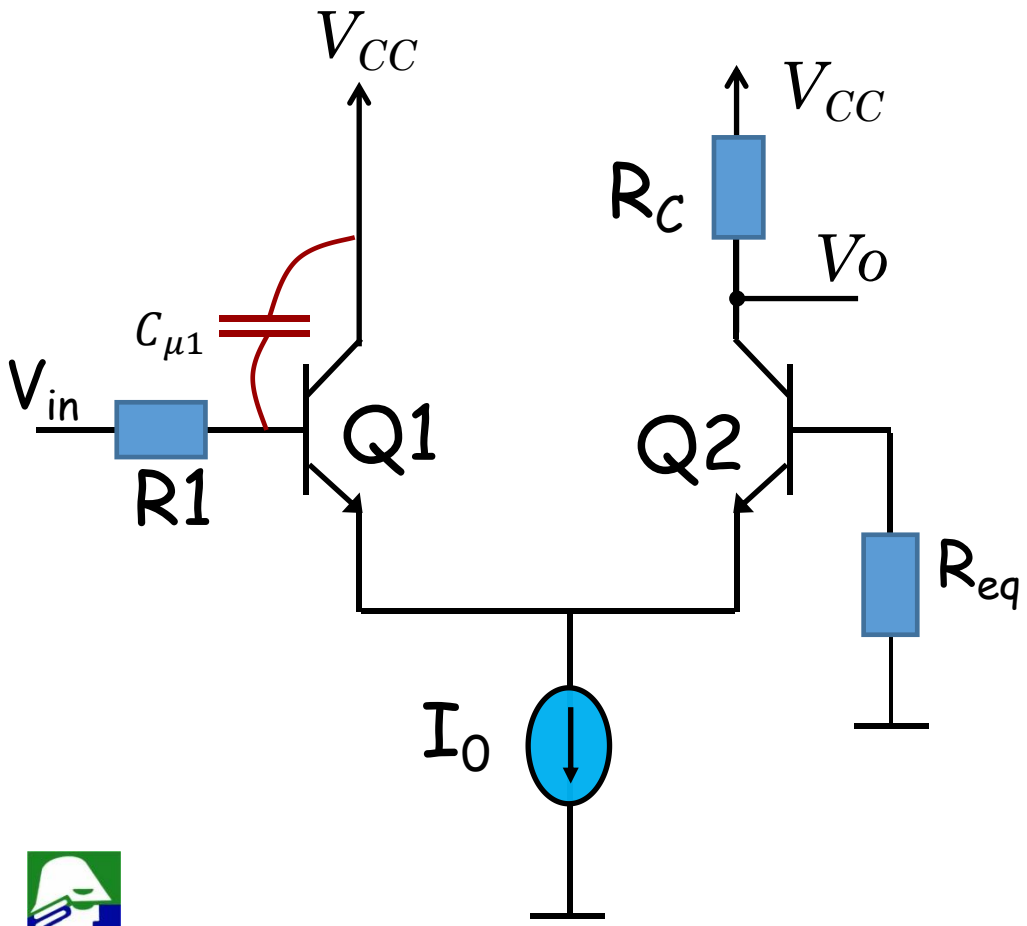
Mas ha ainda uma dificuldade nesta configuração: o capacitor Cμ1, do transistor Q1, será amplificado pelo ganho entre base e emissor de Q1 (efeito Miller)





Configuração Coletor Comum + Base Comum

Essa amplificacao pode ser reduzida pela utilização de transistor cascode. Também pode ser utilizada a configuração Coletor Comum + Base Comum



Veja que agora não ha mais o efeito Miller em Cμ1, Com isso a banda do circuito é aumentada.

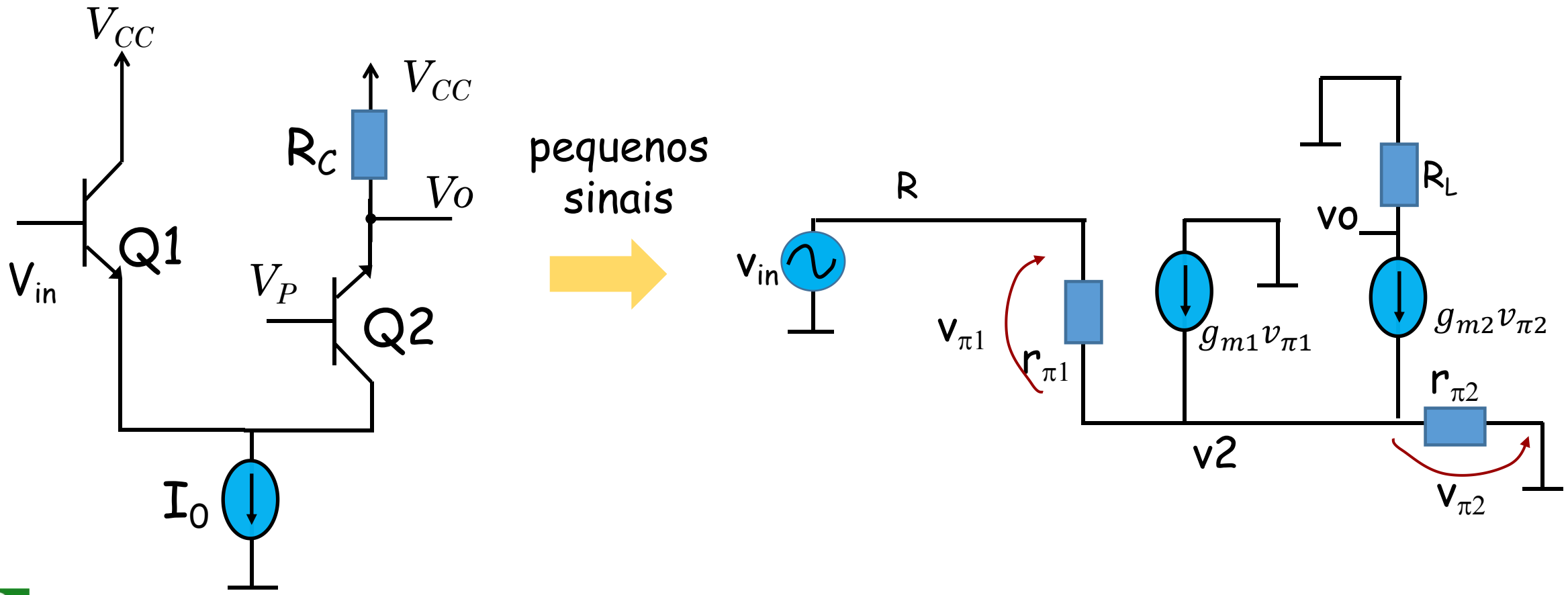
Duas desvantagens surgem aqui

- ✓ Redução do ganho e do CMRR
- ✓ desbalanceamento dos lados do par diferencial

Nesta configuração o transistor Q1 esta como um coletor comum e sua saida é aplicada ao emissor de Q2, que esta numa configuração base comum

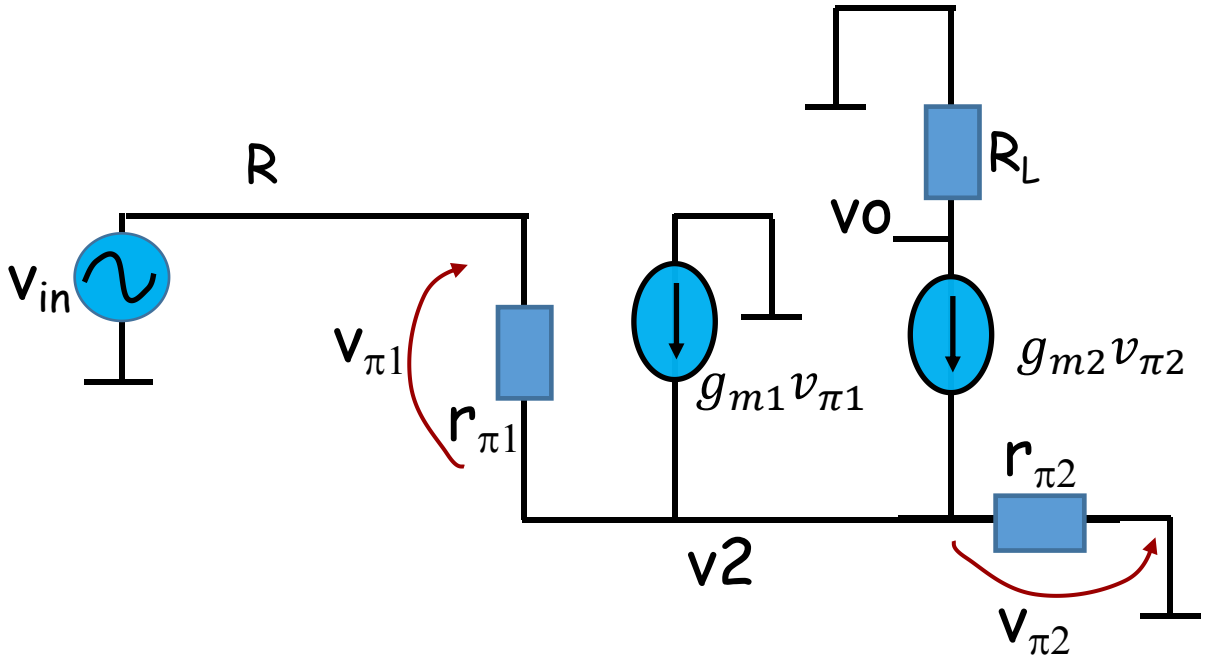
Configuração Coletor Comum + Base Comum

Coletor Comum + Base Comum: vamos analisar este circuito



Configuração Coletor Comum + Base Comum

Coletor Comum + Base Comum: vamos analisar este circuito



$$\frac{v_2 - v_{in}}{r_{\pi 1}} + \frac{v_2}{r_{\pi 2}} = g_{m1}(v_{in} - v_2) + g_{m2}(-v_2)$$

$$v_2\left(\frac{1}{r_{\pi 1}} + \frac{1}{r_{\pi 2}} + g_{m1} + g_{m2}\right) = v_{in}\left(g_{m1} + \frac{1}{r_{\pi 1}}\right)$$

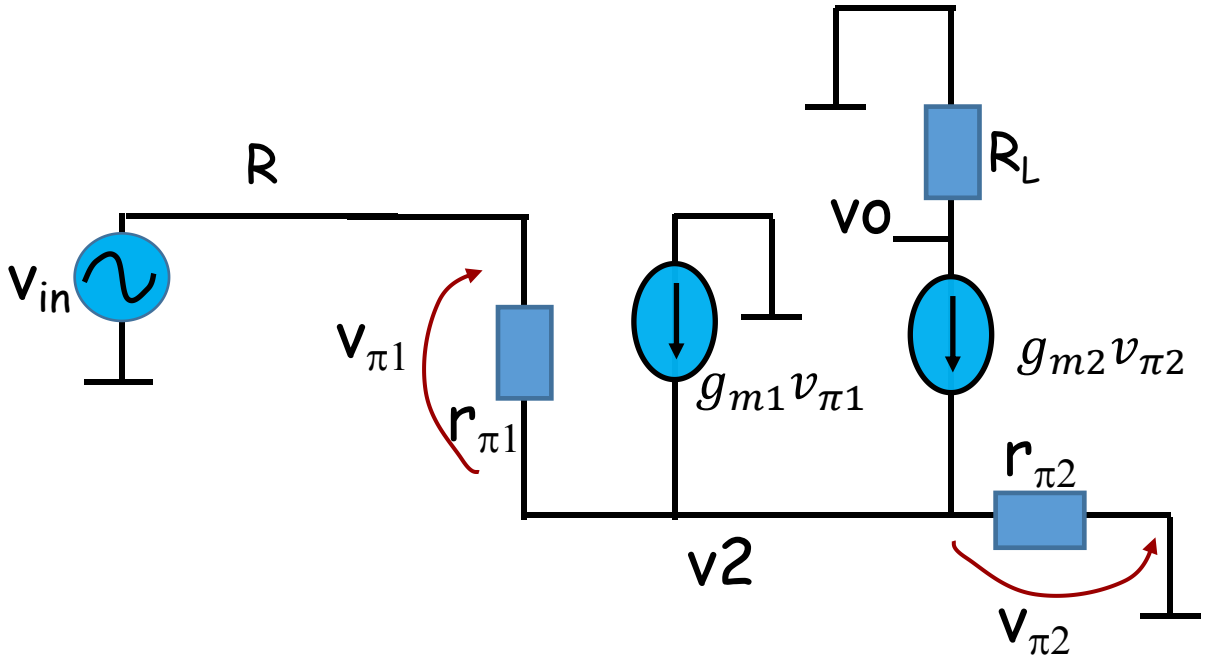
$$v_0 = g_{m2} R_L v_2$$

Suponha Q1=Q2 e que $I_{C1}=I_{C2}$. Neste caso

$$g_{m1} = g_{m2} = g_m \qquad e \qquad r_{\pi 1} = r_{\pi 2} = r_\pi$$

Configuração Coletor Comum + Base Comum

Poderemos escrever então



$$v_2\left(\frac{1}{r_\pi}+\frac{1}{r_\pi}+g_m+g_m\right)=v_{in}\left(g_m+\frac{1}{r_\pi}\right)$$

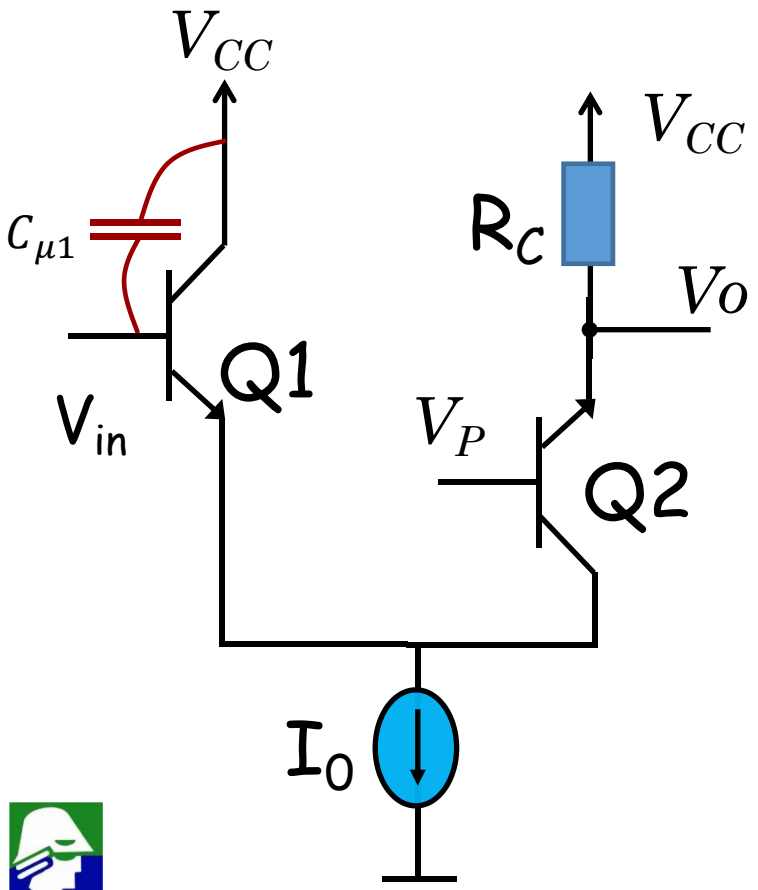
$$v_2=\frac{v_{in}}{2}$$

$$v_0=g_{m2}R_Lv_2=g_{m2}R_Lv_{in}/2$$

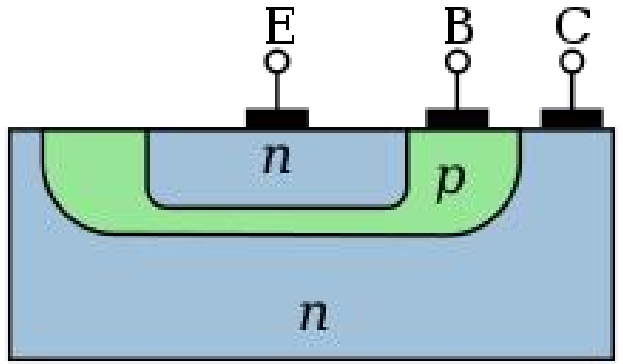
$$\frac{v0}{vin}=g_{m2}R_L/2$$

Metade do ganho do Par Diferencial

Configuração Coletor Comum + Base Comum



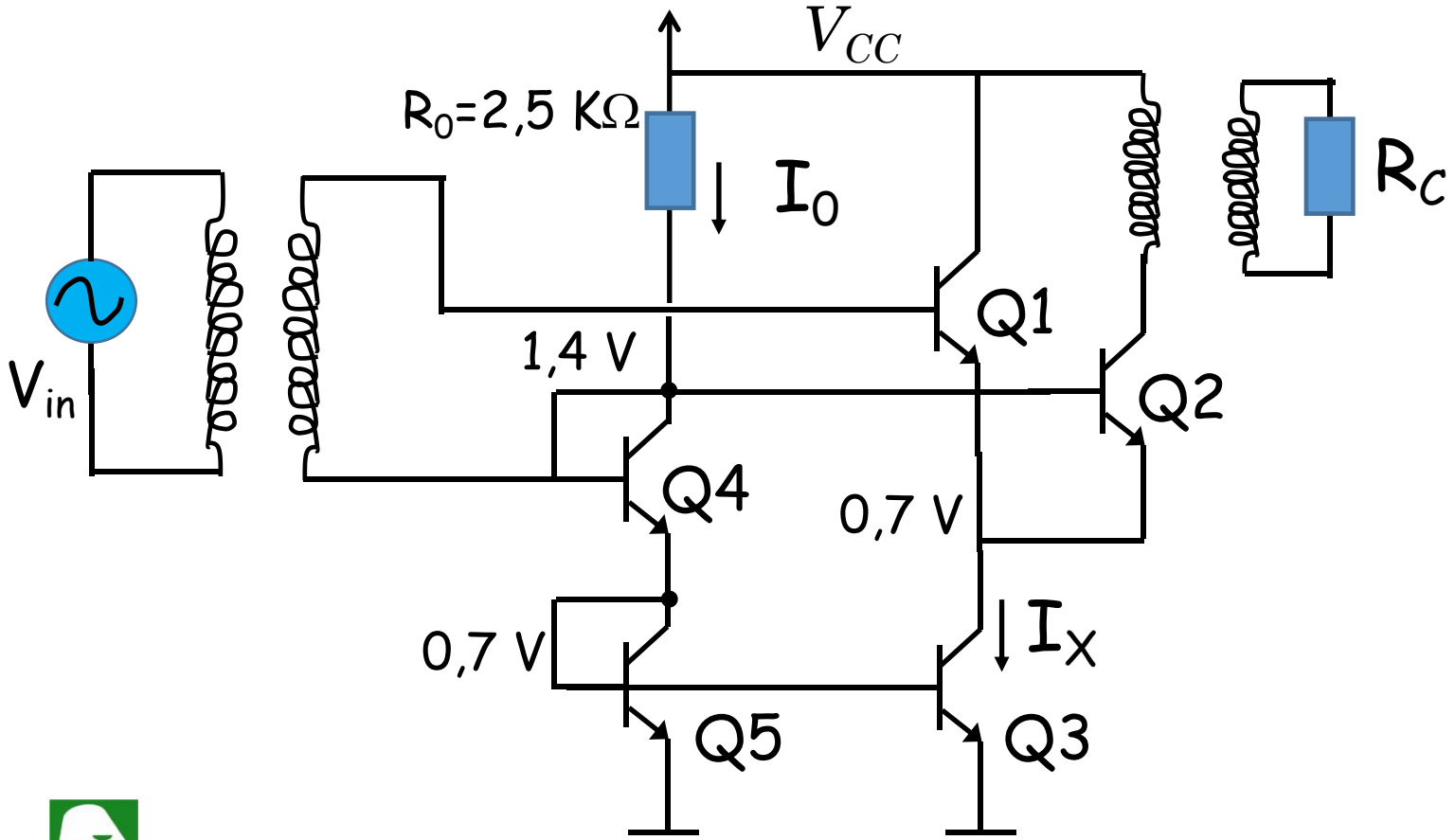
- ✓ não há ganho de tensão entre emissor e coletor de Q1, portanto não ha aumento de capacitor por Miller
- ✓ há ganho de tensão entre o emissor e o coletor de Q2, no entanto não ha capacitores entre estes nós



Configuração Coletor Comum + Base Comum

Como podemos fazer com que as correntes I_{C1} e I_{C2} seja iguais?

Considere o circuito abaixo

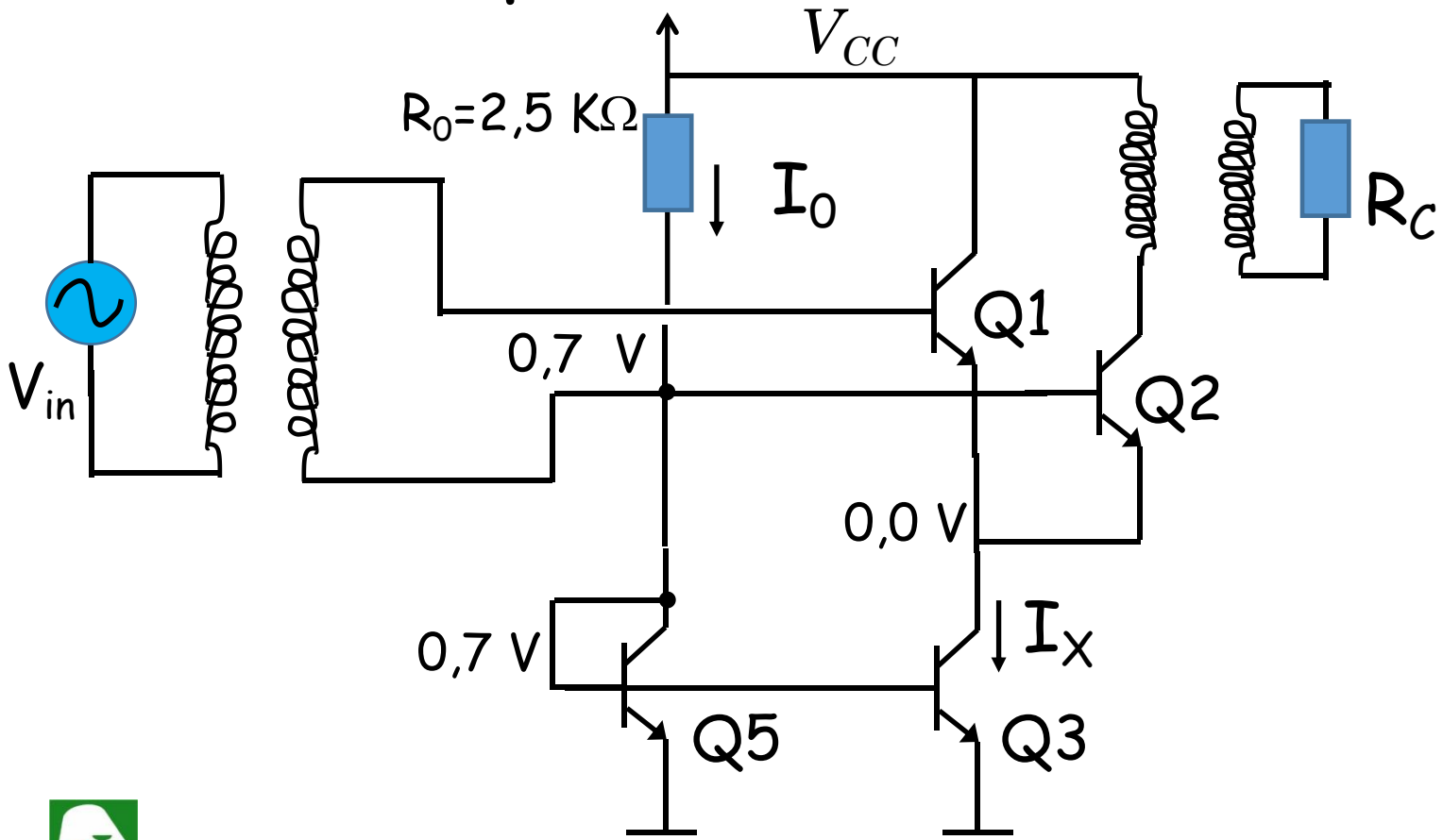


Nesse circuito

- Q1 e Q2 formam o par Coletor Comum+Base Comum
- Q3, Q4 e Q5 formam a polarização
- na polarização os transformadores são curto

Configuração Coletor Comum + Base Comum

O transistor Q4 serve apenas para elevar a tensão aplicada a base de Q1 e Q2. Caso ele não seja colocado, a tensão na base de Q1 e Q2 será 0,7V e, consequentemente, a tensão no coletor de Q3 será zero.



Neste caso Q3 não espelha corrente e a polarização não ficará correta.

Configuração Coletor Comum + Base Comum

- ✓ Corrente I_0 ($\beta >> 1$)

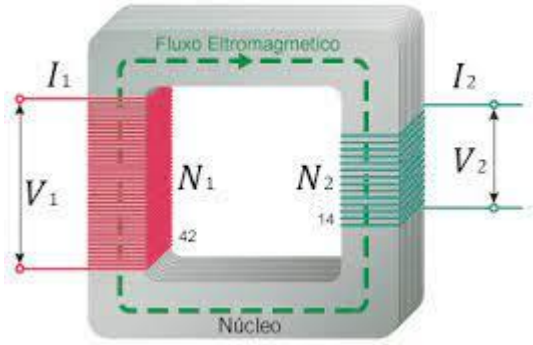
$$I_0 = \frac{V_{CC} - 2V_{BE}}{R_0}$$

- ✓ Transistores Q1 e Q2 tem as mesmas tensões de emissor, base e coletor. Assim terão a mesma corrente de coletor ($I_X/2$)
- ✓ valor de I_X depende da relação entre os transistores Q3 e Q5, Caso eles sejam iguais, teremos que $I_X=I_0$
- ✓ O circuito é um amplificador de sinais RF (alta frequencia)

Configuração Coletor Comum + Base Comum

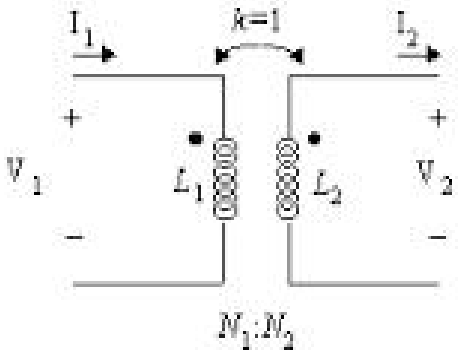
Transformador ideal (sem perdas e acoplamento magnético perfeito (k=1))

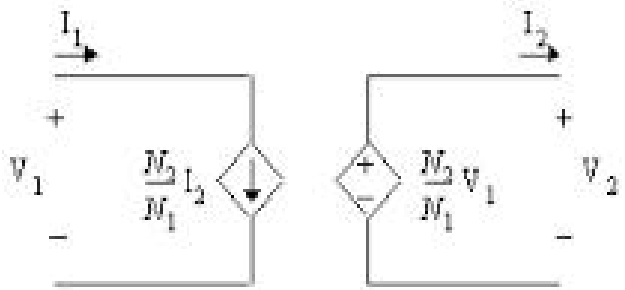
- ✓ N_1 número de espiras no primário
- ✓ N_1 número de espiras no secundario



- ✓ tensão na saida $V_2 = V_1 \frac{N_2}{N_1}$
- ✓ corrente na entrada $I_1 = I_2 \frac{N_2}{N_1}$
- ✓ (Potencia na entrada P_1)=(Potencia na saída P_2)

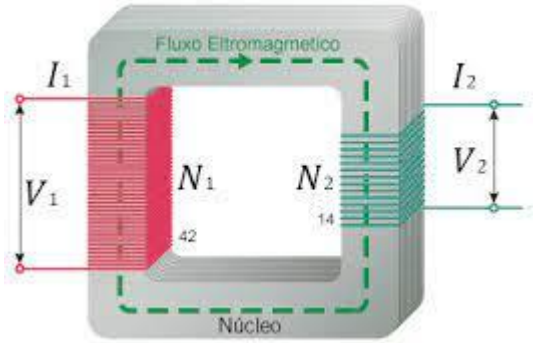
$$P_2 = I_2 V_2 = I_2 V_1 \frac{N_2}{N_1} = I_2 \frac{N_2}{N_1} V_1 = I_1 V_1 = P_1$$

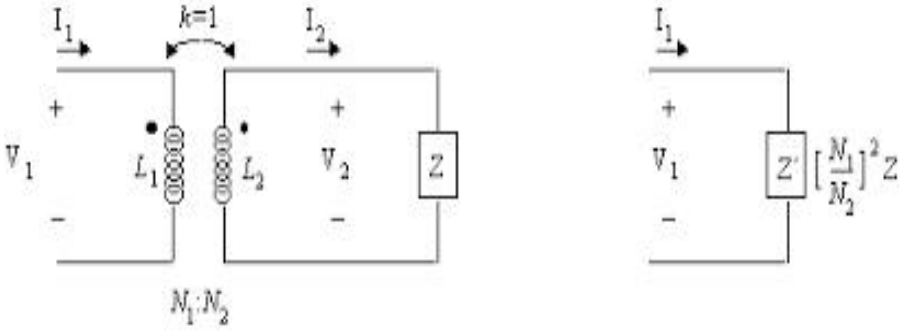




Configuração Coletor Comum + Base Comum

Transformador ideal (sem perdas e acoplamento magnético perfeito (k=1))





✓ impedancia vista pelo primário

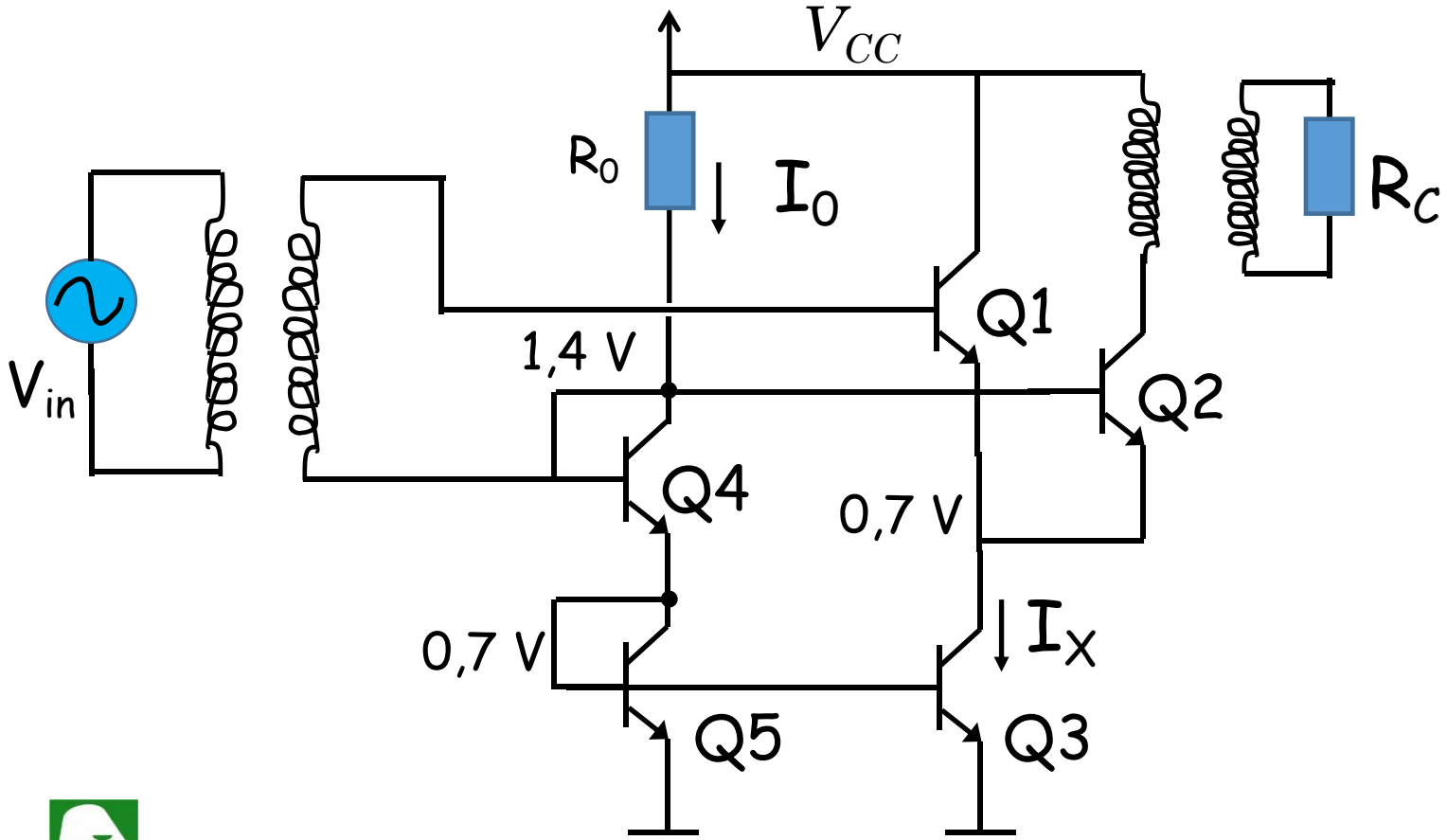
$$Z_1 = \frac{V_1}{I_1} = \frac{V_2 \frac{N_1}{N_2}}{I_2 \frac{N_2}{N_1}} = \frac{V_2}{I_2}\left(\frac{N_1}{N_2}\right)^2 = Z\left(\frac{N_1}{N_2}\right)^2$$

onde Z é a impedancia no secundário

Configuração Coletor Comum + Base Comum

Desejo que as correntes I_C em Q1 e Q2 sejam de 1 mA.

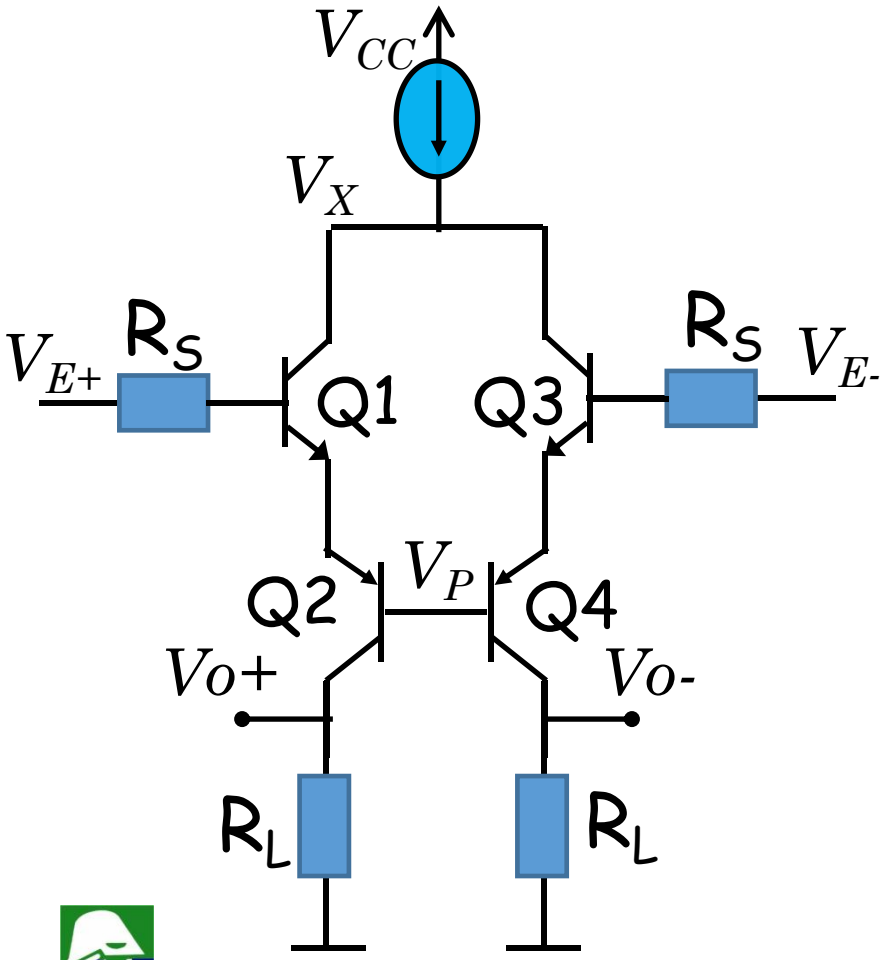
Qual o valor que deve ser usado em R_0?

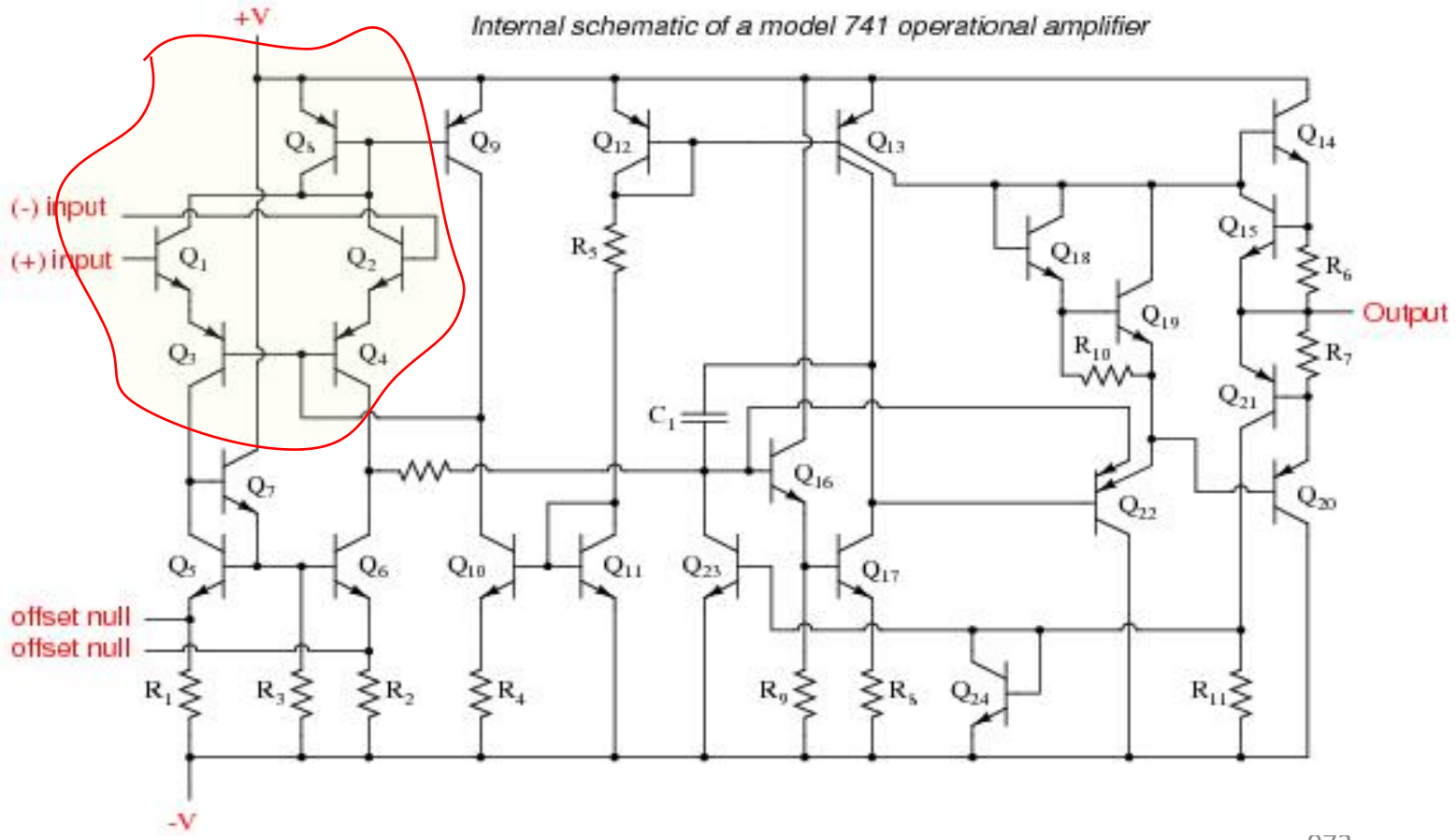


- β é grande
- V_{CC} = 6,4 V
- V_{BE} =0, 7V
- Q3 tem o dobro da area de Q5

Par diferencial com Coletor Comum + Base Comum

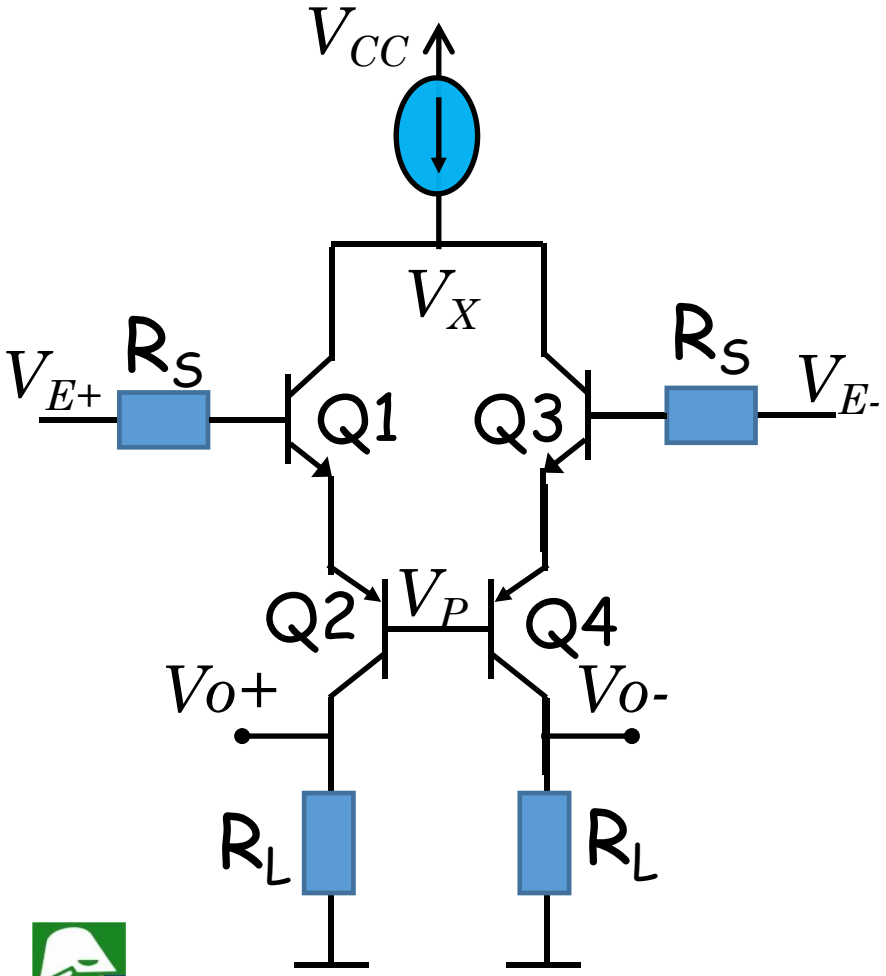
Considere o par diferencial com a estrutura que vimos (CC + BC)(V_P const.)



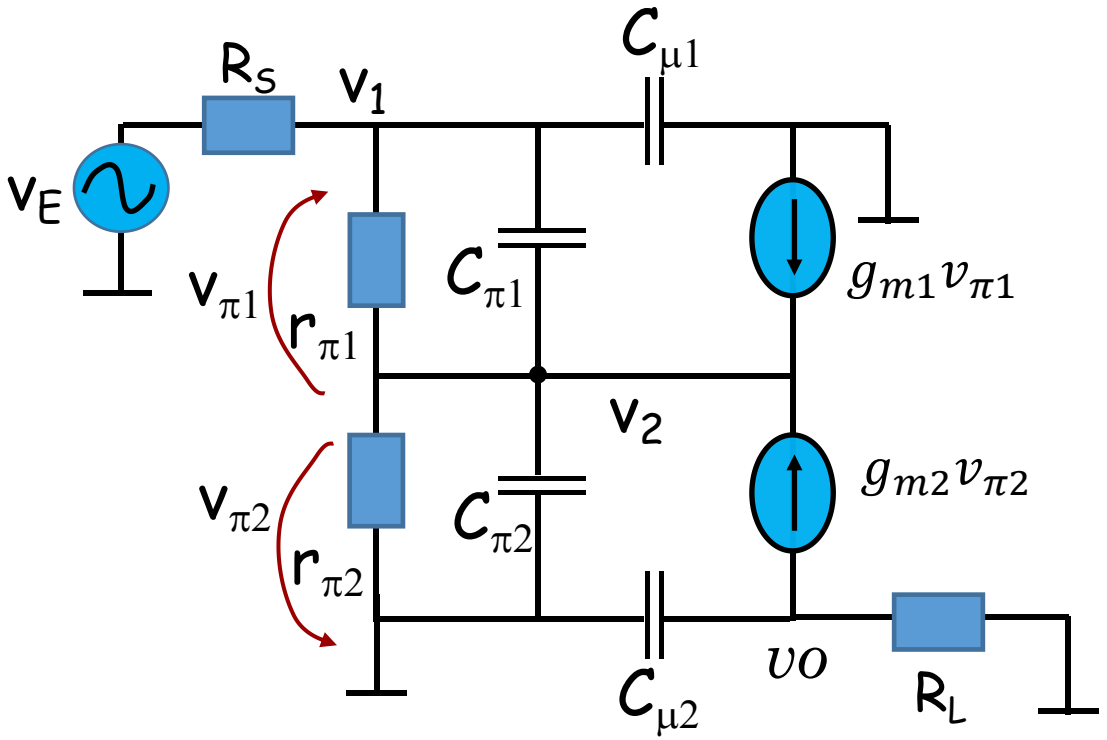


Par diferencial com Coletor Comum + Base Comum

Como no par diferencial, podemos mostrar que para entrada diferencial, pela simetria, a tensão em V_X será constante (zero em pequenos sinais)

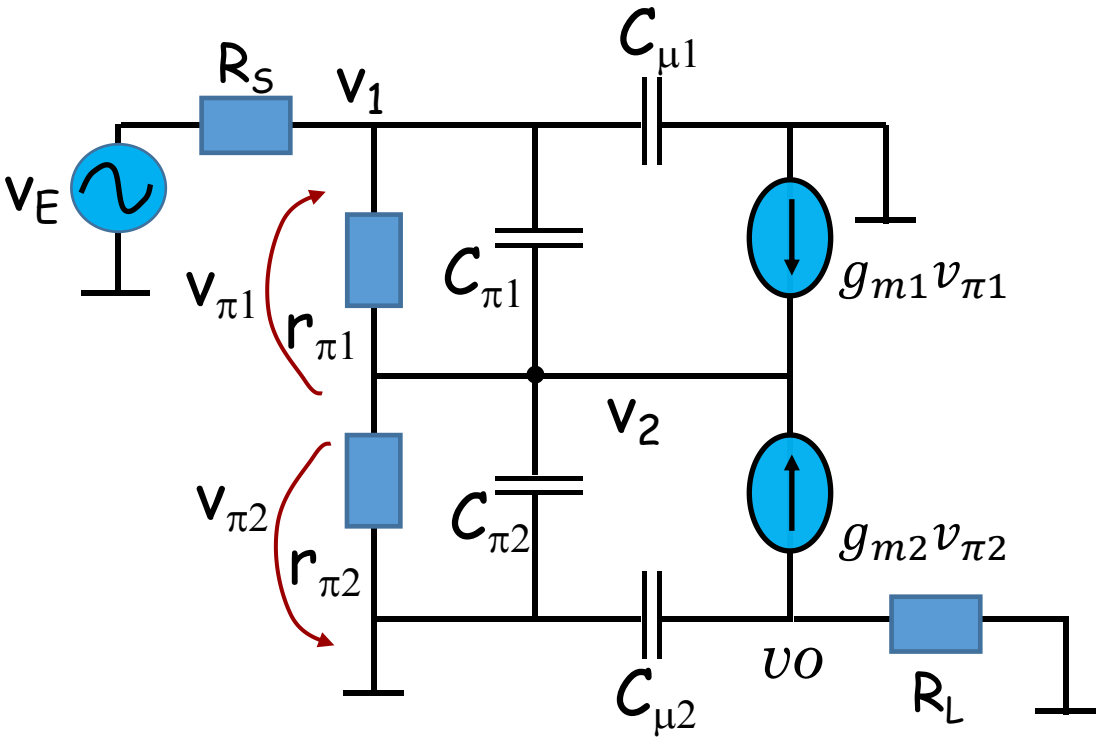


pequenos sinais (sem r_0)



Par diferencial com Coletor Comum + Base Comum

O modelo de pequenos sinais simplificado, sem r_0, está abaixo



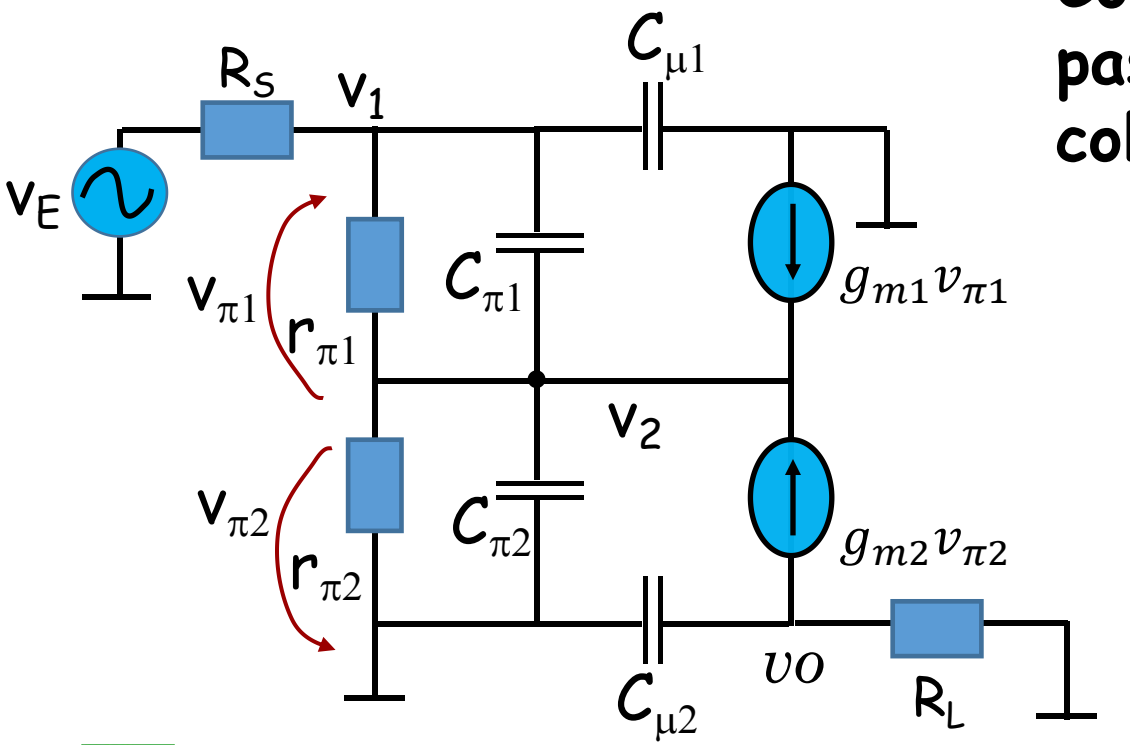
Fazendo análise nodal no nó V2 teremos

$$\frac{v_2 - v_1}{r_{\pi 1}} + \frac{v_2}{r_{\pi 2}} + (v_2 - v_1)sC_{\pi 1} + v_2 sC_{\pi 2} + g_{m2}v_2 = g_{m1}(v_1 - v_2)$$

$$v_2\left(\frac{1}{r_{\pi 1}} + \frac{1}{r_{\pi 2}} + sC_{\pi 1} + sC_{\pi 2} + g_{m2} + g_{m1}\right) = v_1\left(\frac{1}{r_{\pi 1}} + sC_{\pi 1} + g_{m1}\right)$$

Par diferencial com Coletor Comum + Base Comum

Vamos agora considerar que Q1 e Q2 são iguais para podermos simplificar o resultado. Claro que isso será uma aproximação, pois um transistor NPN, Q1, não será realmente igual a um PNP, Q2.



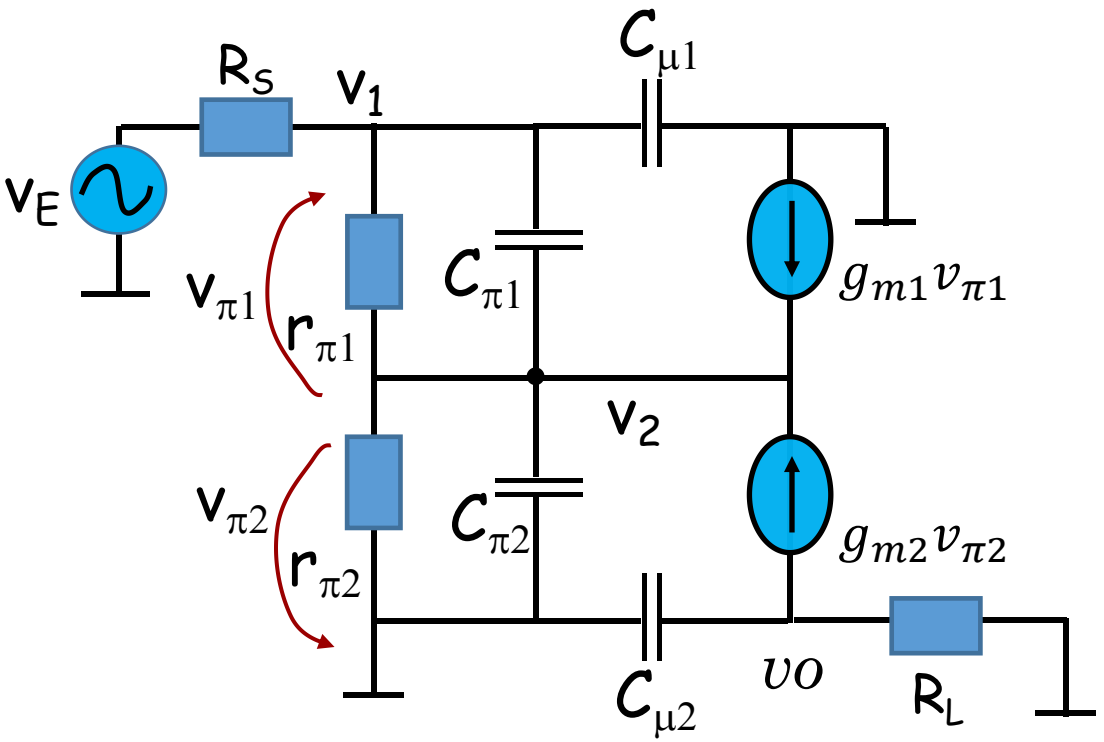
Considerando os transistores iguais, e passando por eles a mesma corrente de coletor, podemos escrever que

$$g_{m1} = g_{m2} = g_m, \qquad r_{\pi 1} = r_{\pi 2} = r_\pi,$$

$$C_{\pi 1} = C_{\pi 2} = C_\pi, \qquad C_{\mu 1} = C_{\mu 2} = C_\mu$$

Par diferencial com Coletor Comum + Base Comum

Sendo assim



$$v_2\left(\frac{2}{r_\pi} + 2sC_\pi + 2g_m\right) = v_1\left(\frac{1}{r_\pi} + sC_\pi + g_m\right)$$

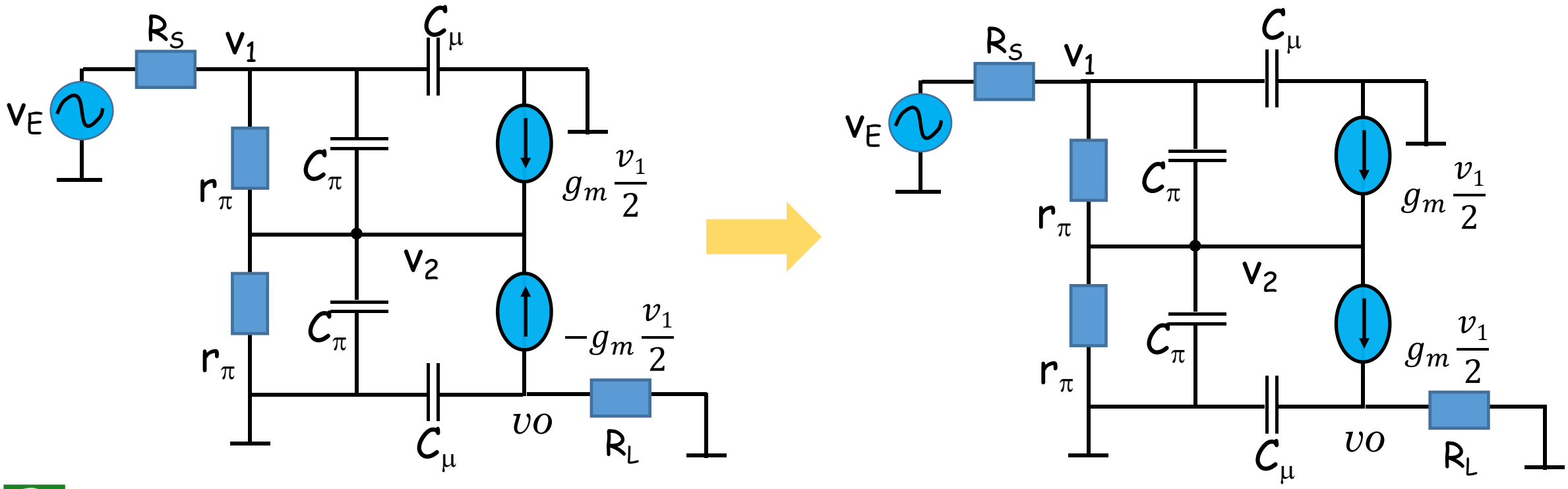
$$v_2 = \frac{v_1}{2}$$

Com este resultado podemos redesenhar o circuito. Importante notar que

$$v_{\pi 1} = \frac{v_1}{2} \qquad v_{\pi 2} = -\frac{v_1}{2}$$

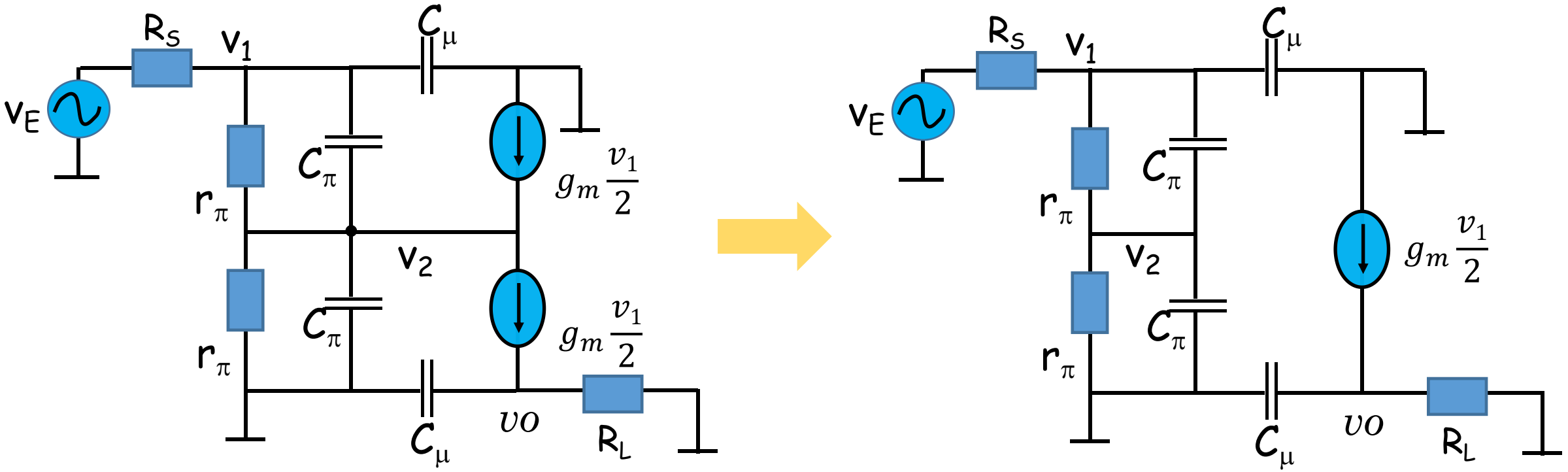
Par diferencial com Coletor Comum + Base Comum

- ✓ A direita, esta o circuito com alteracoes de nomes e das tensões de controle das fontes de corrente.
- ✓ a esquerda redirecionamos a fonte de corrente g_{m2}



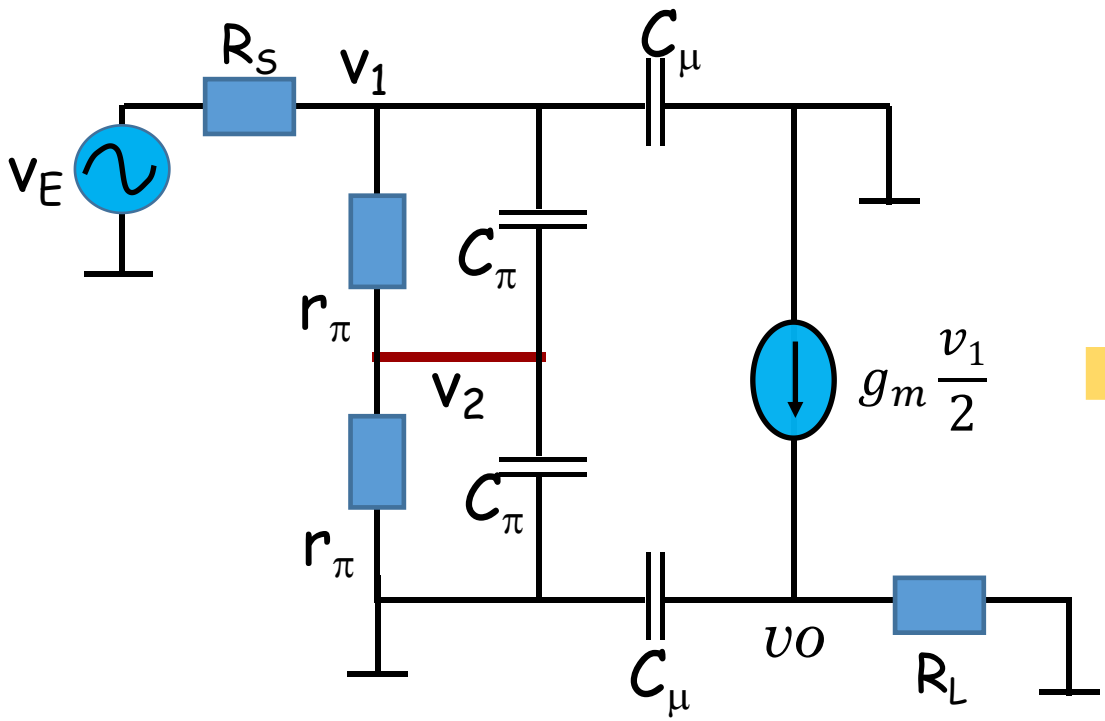
Par diferencial com Coletor Comum + Base Comum

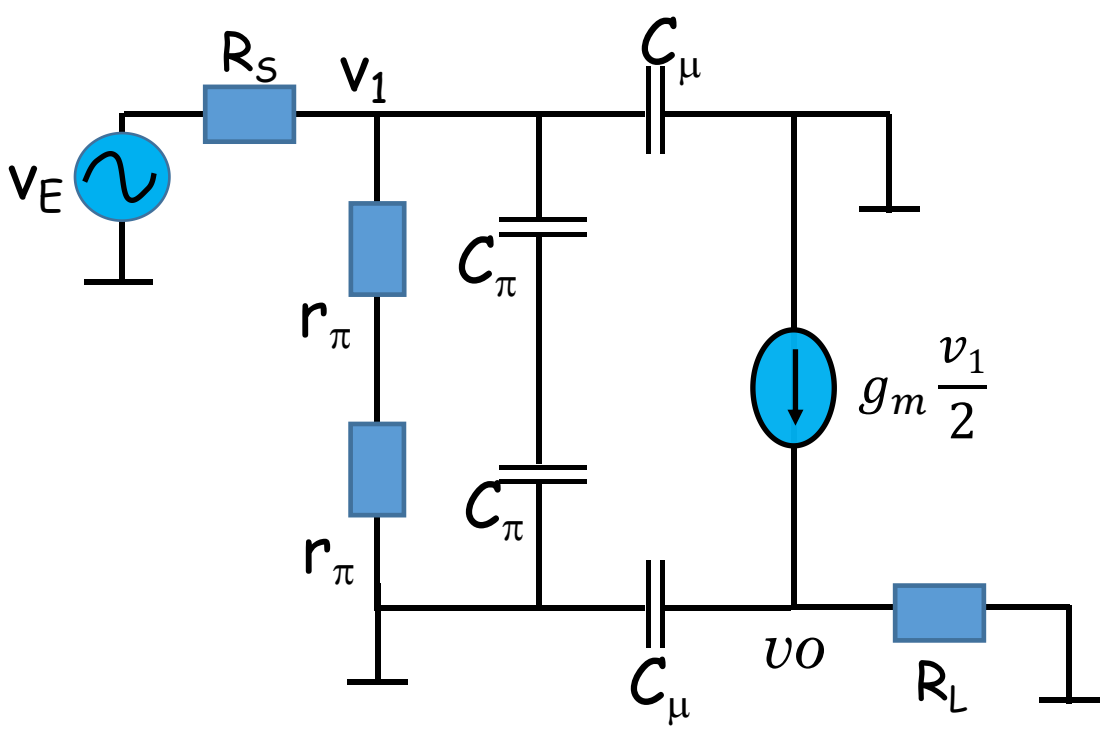
Note ques as fontes de corrente sao iguais, assim podem ser trocadas por apenas uma fonte



Par diferencial com Coletor Comum + Base Comum

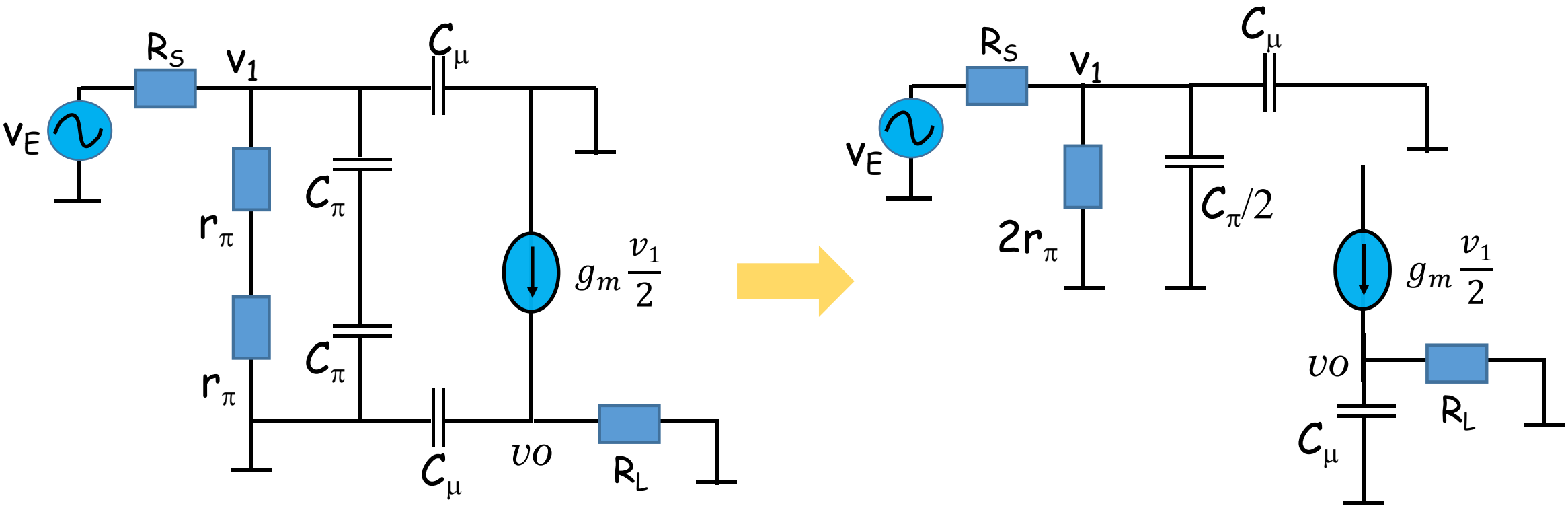
Notemos agora que a ligação em vermelho, V2, o circuito nao se altera.





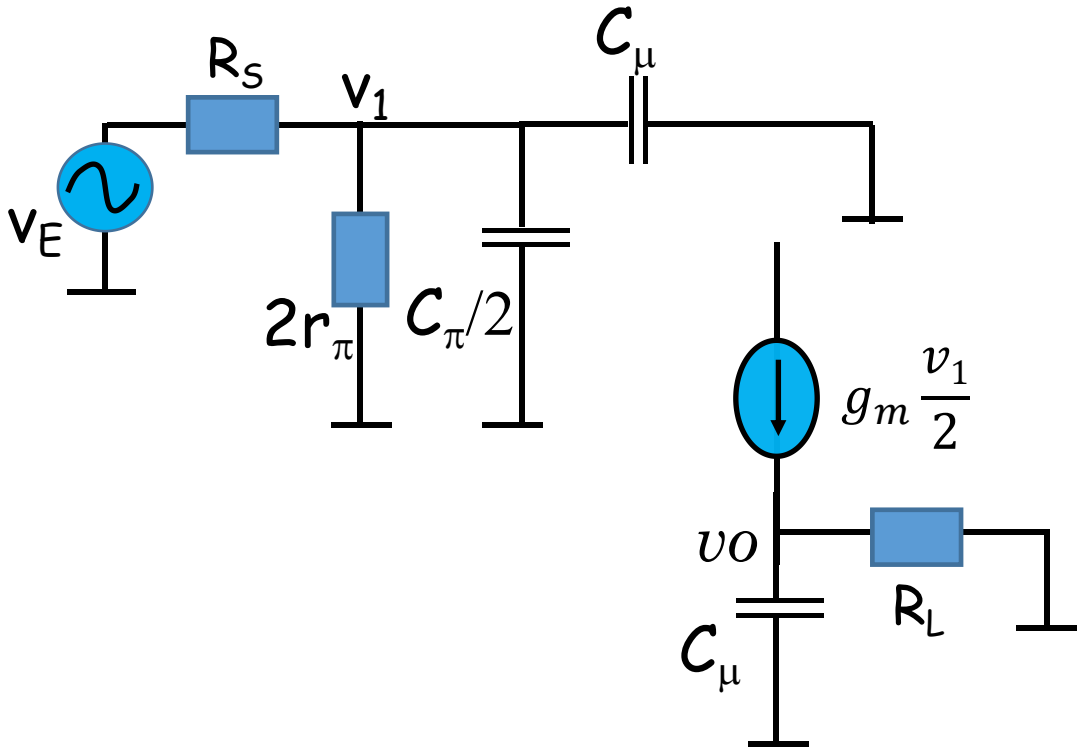
Par diferencial com Coletor Comum + Base Comum

Por fim podemos redenhar para ficar mais claro como podemos fazer a analise



Par diferencial com Coletor Comum + Base Comum

Podemos agora analisar



Analise DC

$$\begin{cases} v_1 = v_E \dfrac{2r_\pi}{R_S + 2r_\pi} \\ v_0 = g_m R_L \dfrac{v_1}{2} \end{cases}$$

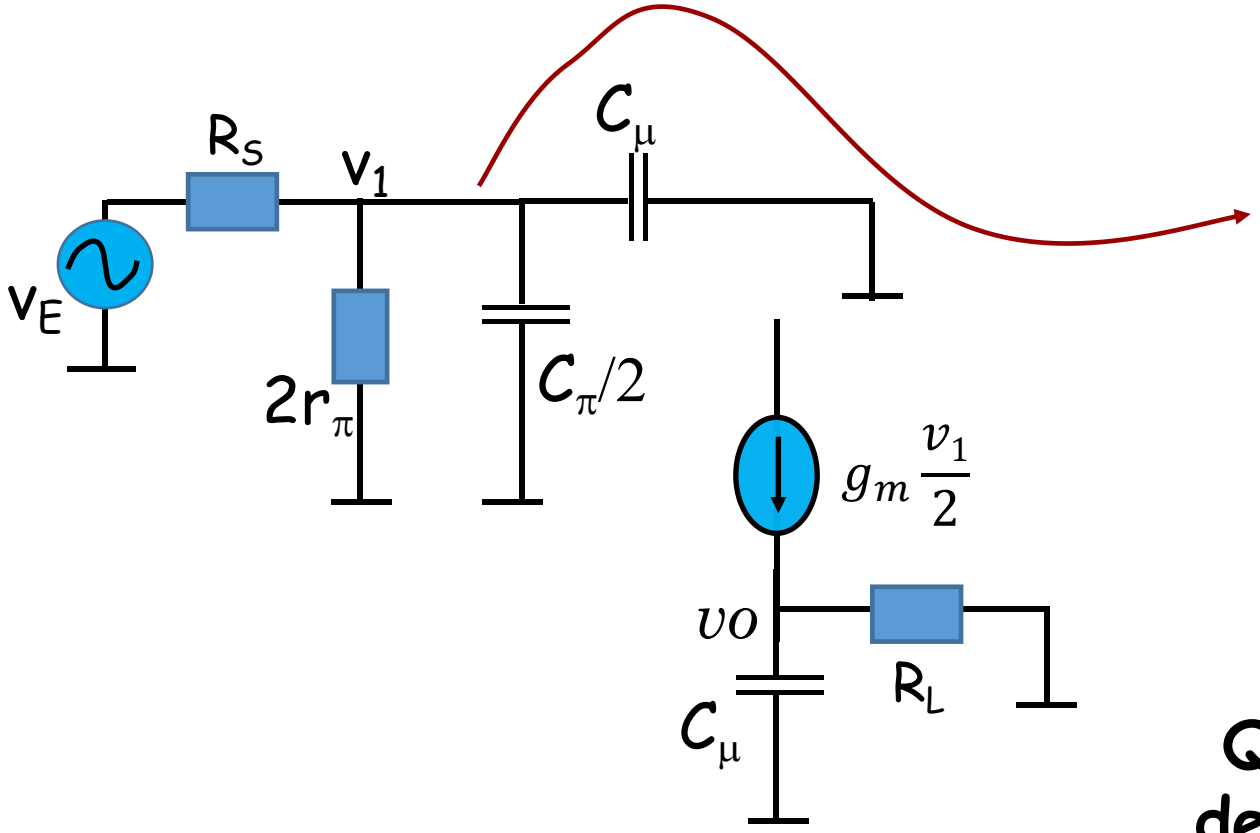
$$v_0 = g_m v_E \frac{R_L r_\pi}{R_S + 2r_\pi}$$

O ganho diferencial será

$$A_D = g_m \frac{R_L 2r_\pi}{R_S + 2r_\pi}$$

Par diferencial com Coletor Comum + Base Comum

Podemos agora analisar



Analise AC: polos

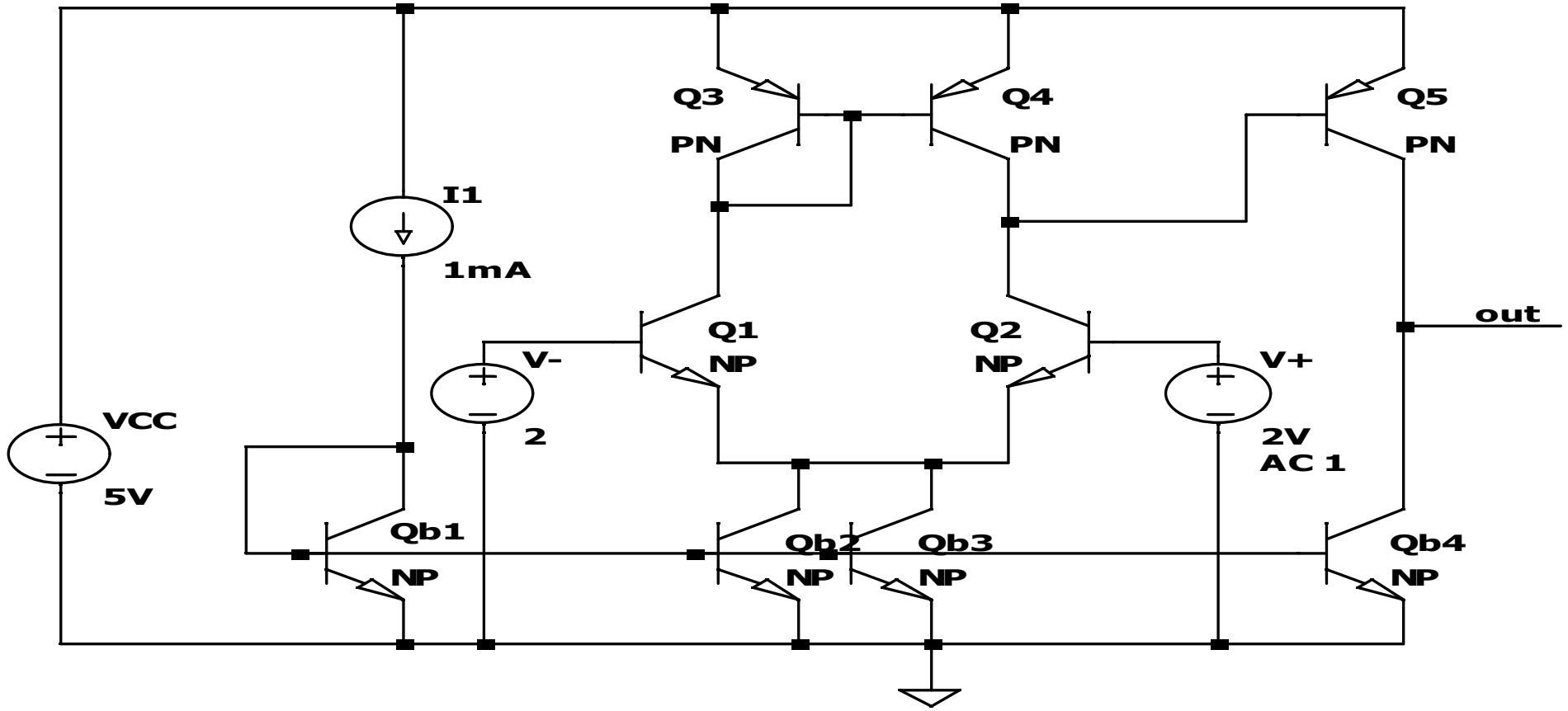
$$\omega_1 = -\frac{1}{(R_S//2r_\pi)(C_\pi/2 + C_\mu)}$$

$$\omega_2 = -\frac{1}{R_L C_\mu}$$

Qual destes polos é o dominante, depende dos valores de R_S e R_L

Analise em frequencia AmpOp Bipolar

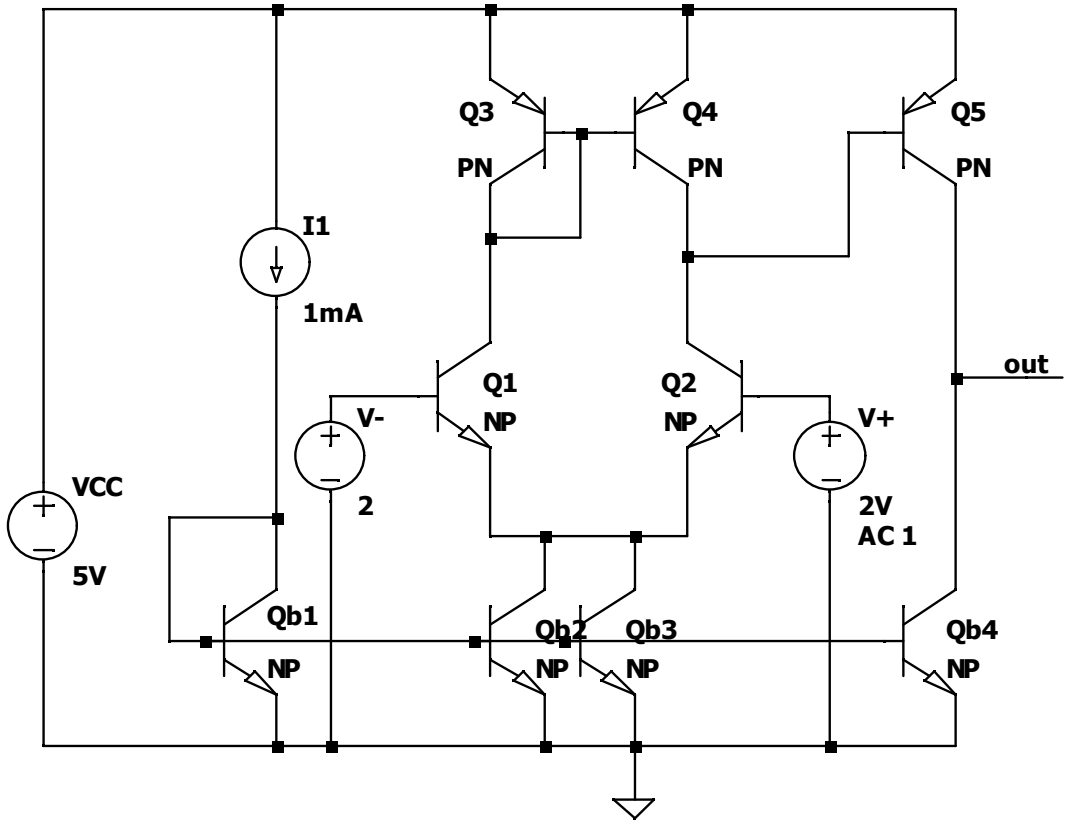
Vamos analisar um amplificador operacional bipolar.




```
.dc V+ 1.999   2.0 1u
.model NP NPN(BF=100 Cje=.5p Cjc=.5p Rb=500  Vaf=25)
.model PN LPNP(BF=100 Cje=.3p Cjc=1.5p Rb=250 VAF=25)
```

Analise em frequencia AmpOp Bipolar

Vamos analisar o amplificador operacional bipolar.



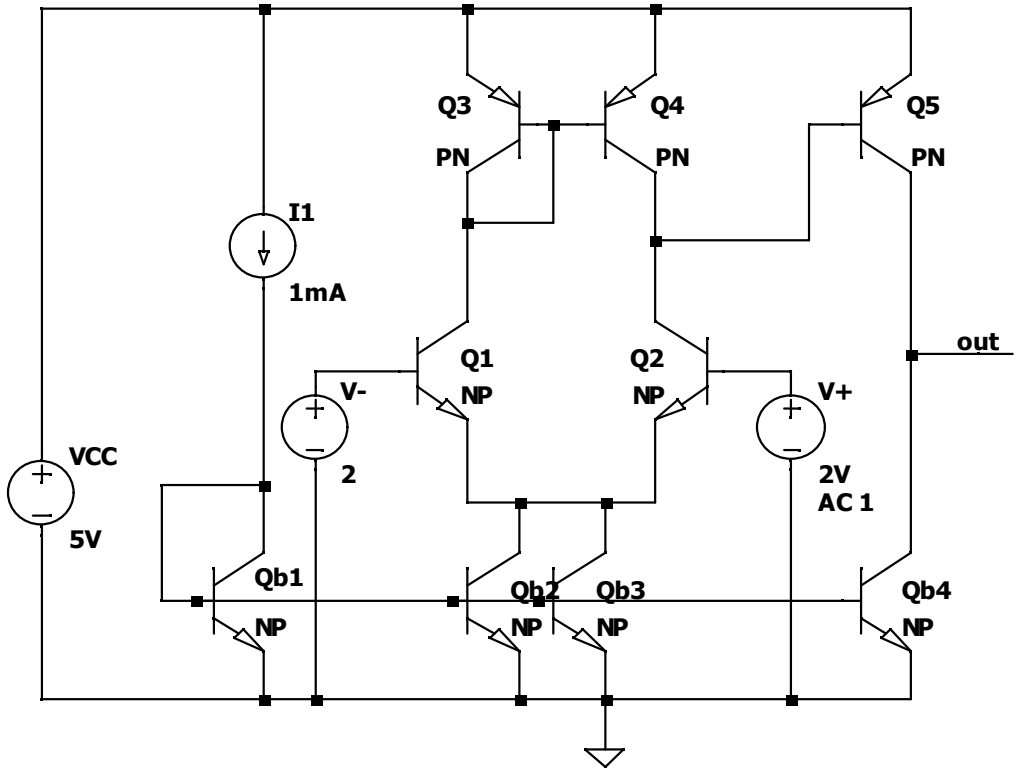
.dc V+ 1.999 2.0 1u
.model NP NPN(BF=100 Cje=.5p Cjc=.5p Rb=500 Vaf=25)
.model PN LPNP(BF=100 Cje=.3p Cjc=1.5p Rb=250 VAF=25)

Neste circuito temos:

- ✓ Par diferencial Q1/Q2
- ✓ Carga Ativa Q3/Q4
- ✓ Seguidor de Emissor Q5/Qb4
- ✓ Espelho de corrente Qb1, Qb2, Qb3 e Qb4
- ✓ A corrente que passa em Q5 é igual a corrente em Q3 e Q4. Isto é importante para manter a tensão de offset baixa
- ✓ uma tensão de offset pequena que deve ser achada e cancelada antes de se fazer analise AC
- ✓ Os modelos do bipolar são simples
- ✓ VAF é a tensão de Early *foward* (direta)

Analise em frequencia AmpOp Bipolar

1. Analise DC: variamos a entrada V+ até a saida atingir $V_{CC}/2$ = 2,5V na saída

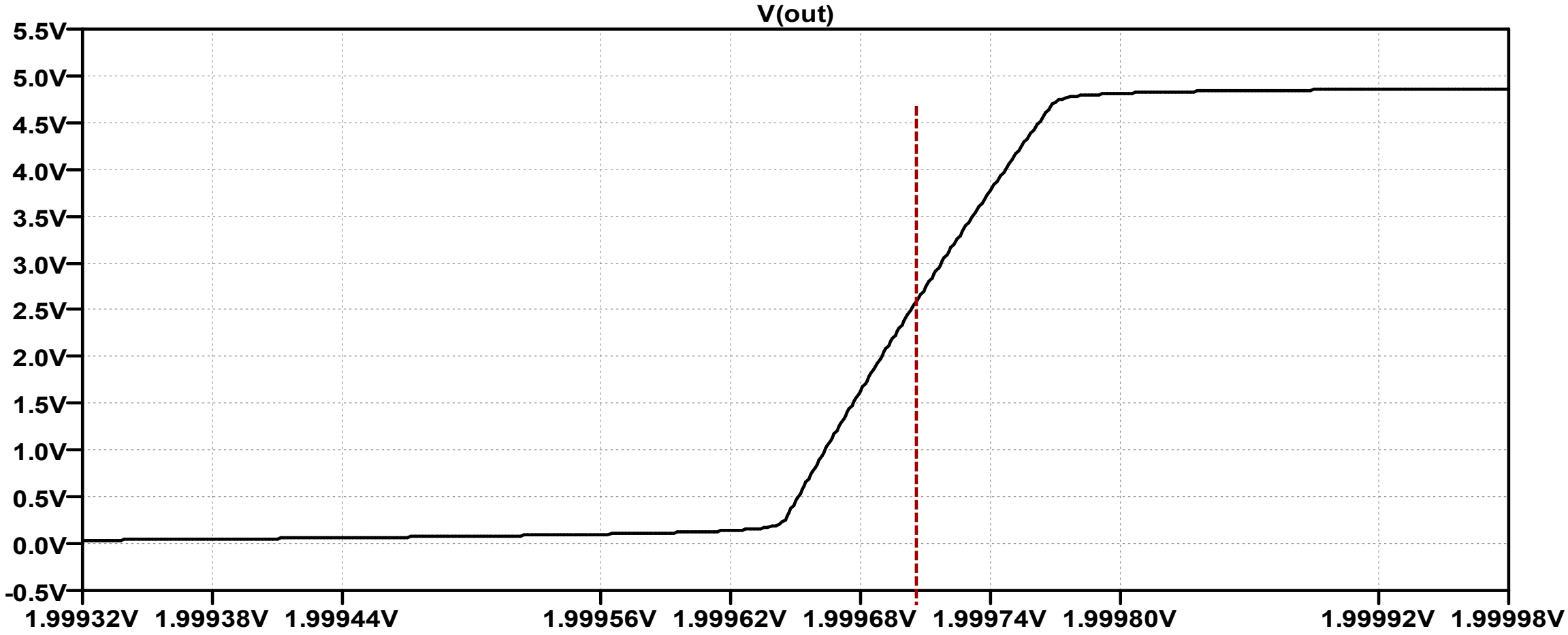


.dc V+ 1.999 2.0 1u
.model NP NPN(BF=100 Cje=.5p Cjc=.5p Rb=500 Vaf=25)
.model PN LPNP(BF=100 Cje=.3p Cjc=1.5p Rb=250 VAF=25)

Como o ganho é elevado damos passos de 1 uV para termos uma precisão razoável

Analise em frequencia AmpOp Bipolar

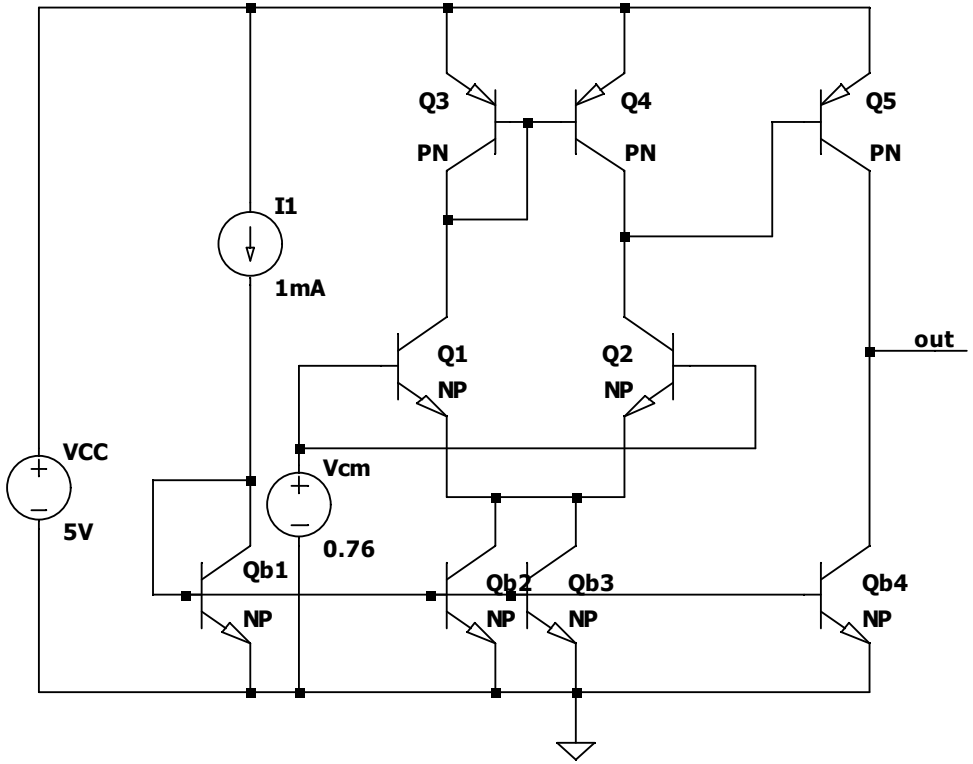
Tensão na Saída x tensão V+



Tensão de *offset* = 2,0 - 1,9997 ≈ -0,3mV

Analise em frequencia AmpOp Bipolar

O circuito opera corretamente apenas em uma faixa de valores para a tensão modo comum.

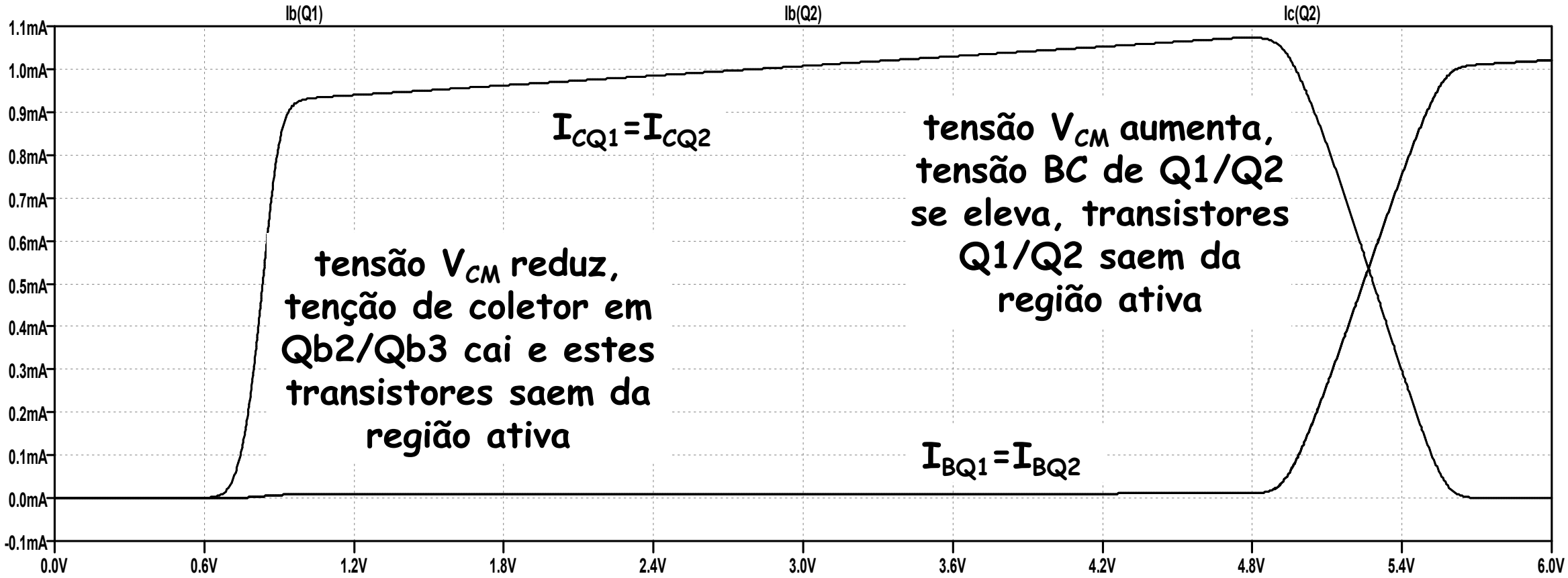


- ✓ tensões de modo comum muito baixas: transistores Qb2 e Qb3 saem da região ativa e o espelho de corrente nao funciona corretamente.
- ✓ tensões de modo comum muito altas: transistores Q1 e Q2 saem da região ativa

```
.dc Vcm 0 6 1m
.model NP NPN(BF=100 Cje=.5p Cjc=.5p Rb=500  Vaf=25)
.model PN LPNP(BF=100 Cje=.3p Cjc=1.5p Rb=250 VAF=25)
```

Analise em frequencia AmpOp Bipolar

Correntes I_{CQ1} e I_{bQ1} x V_{CM}



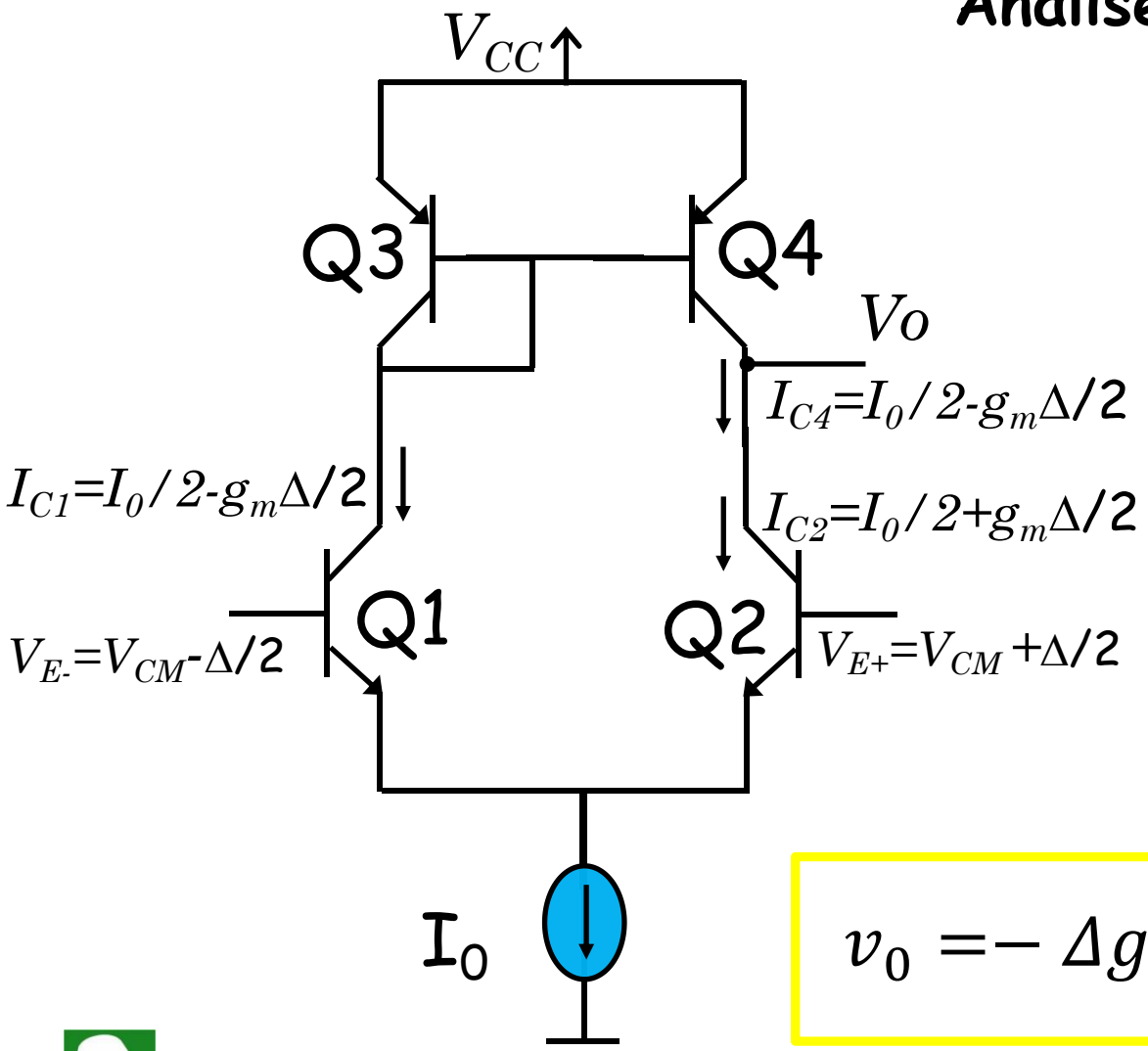
Analise em frequencia AmpOp Bipolar

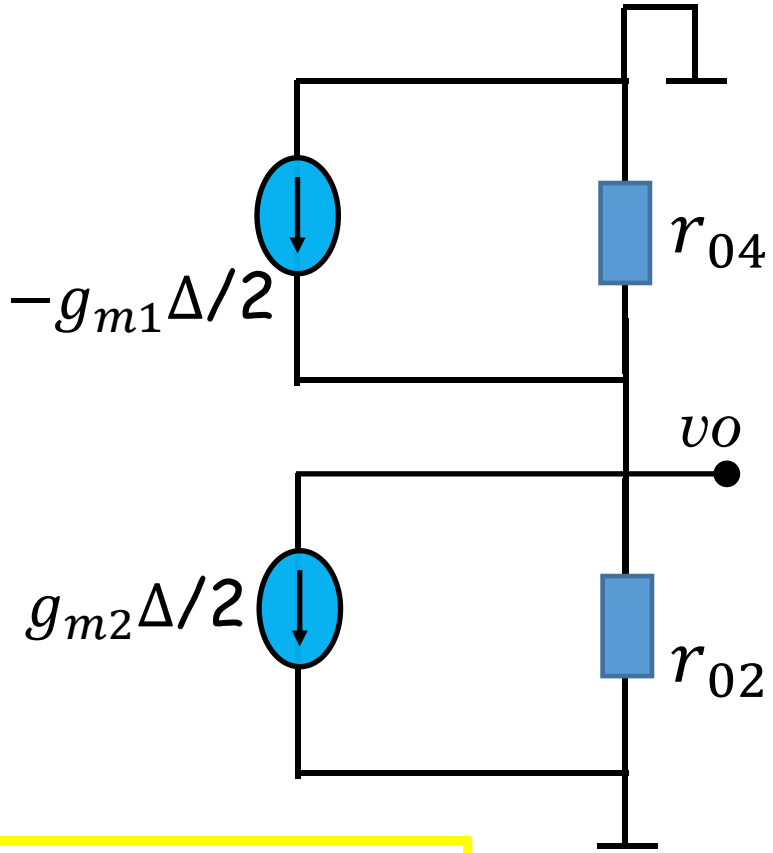
Podemos estimar o ganho de baixas frequencias do circuito. Há dois estágios de ganho:

- ✓ Par Diferencial
- ✓ Seguidor de Emissor

Par Diferencial com Carga Ativa

Analise Simplificada

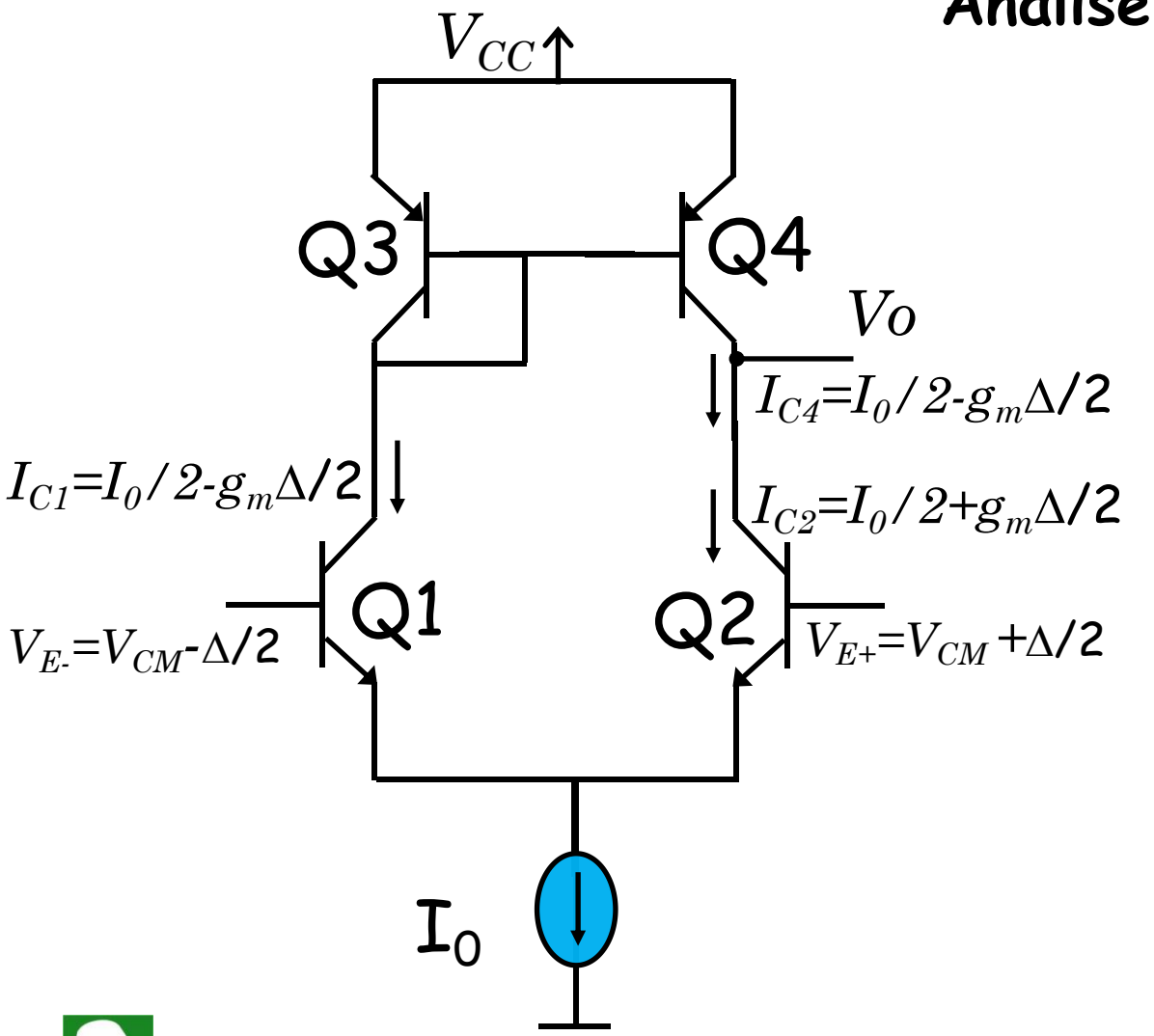




$$v_0 = -\Delta g_{m1}(r_{04}//r_{02}) = -\Delta \frac{g_{m1}}{g_{04}+g_{02}}$$

Par Diferencial com Carga Ativa

Analise Simplificada



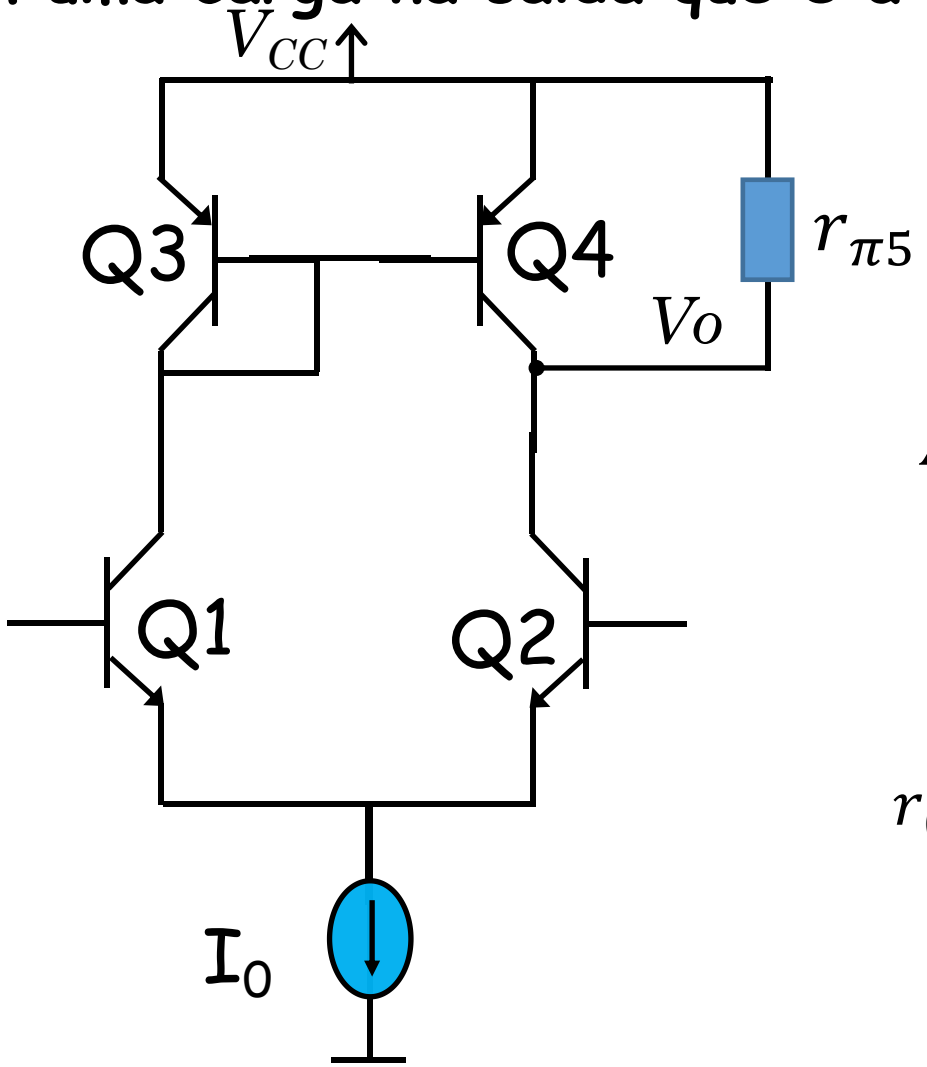
$$A_D = -\frac{g_{m1}}{g_{04}+g_{02}} = -\frac{\frac{I_{C1}}{U_T}}{\frac{I_{C4}}{V_{AP}}+\frac{I_{C2}}{V_{AN}}}$$

Para nosso caso em que V_{AP} e V_{AN} são iguais (V_A), teremos

$$A_D = -\frac{\frac{I_{C1}}{U_T}}{\frac{I_{C4}}{V_{AP}}+\frac{I_{C4}}{V_{AN}}} = \frac{V_A}{2U_T}$$

Par Diferencial com Carga Ativa

O par diferencial que temos é um pouco diferente do que analissamos: ele tem uma carga na sáida que é a entrada do seguidor de emissor



A impedancia de entrada do seguidor de emissor é $r_{\pi 5}$. Teremos assim

$$A_D = -\frac{g_{m1}}{g_{04}+g_{02}+\frac{1}{r_{\pi 5}}} = -g_{m1}(r_{04}//r_{02}//r_{\pi 5})$$

onde

$$r_{04} = \frac{V_{AP}}{I_{C4}} \qquad r_{02} = \frac{V_{AN}}{I_{C2}} \qquad r_{\pi 5} = \beta \frac{U_T}{I_{C5}}$$

Par Diferencial com Carga Ativa

O valor de I_{C2}, I_{C4} e I_{C5} é 1,0 mA. Teremos assim

$$r_{04} = \frac{V_{AP}}{I_{C4}} = 25\ k\Omega$$

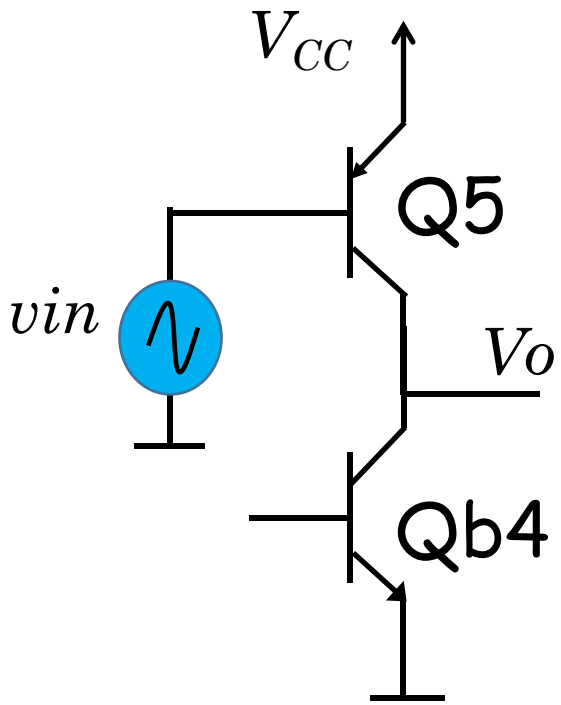
$$r_{02} = \frac{V_{AN}}{I_{C2}} = 25\ k\Omega$$

$$r_{\pi 5} = \beta \frac{U_T}{I_{C5}} \approx 2{,}5\ k\Omega$$

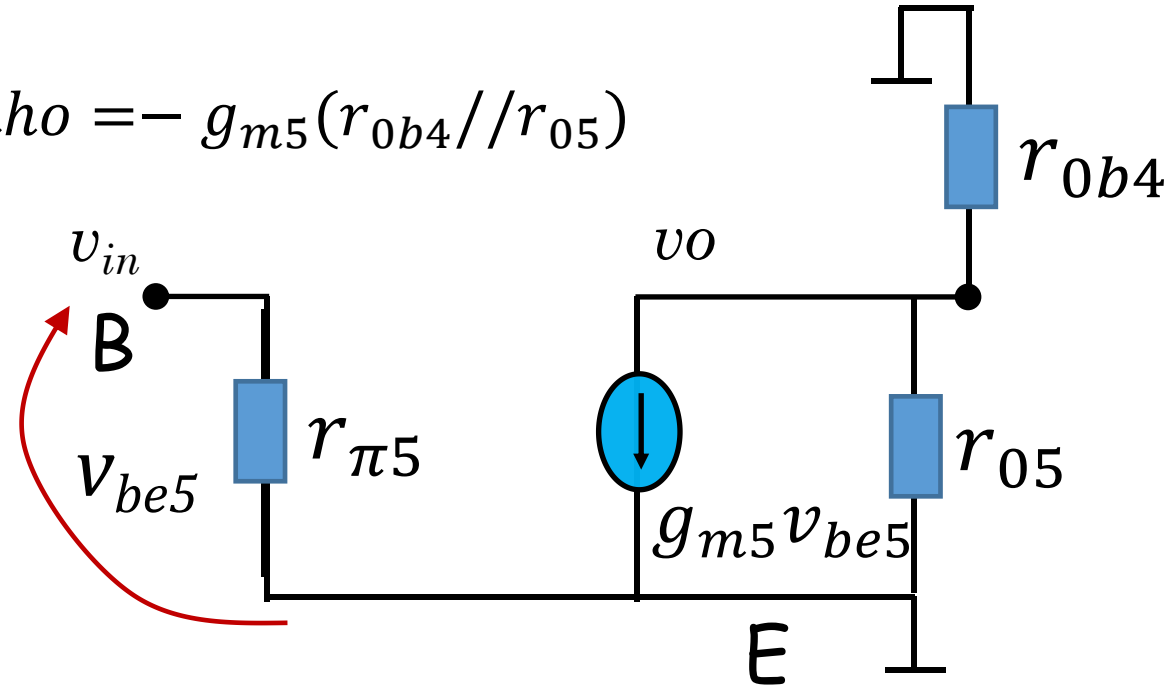
Daí podemos dizer que

$$A_D = -\ g_{m1}(r_{04}//r_{02}//r_{\pi 5}) \approx g_{m1} r_{\pi 5} = -\ \frac{I_{C1}}{U_T}\beta \frac{U_T}{I_{C5}} = -\ \beta = -\ 100$$ ou *módulo de 40 dB*

Emissor Comum



$$Ganho = - g_{m5}(r_{0b4} // r_{05})$$



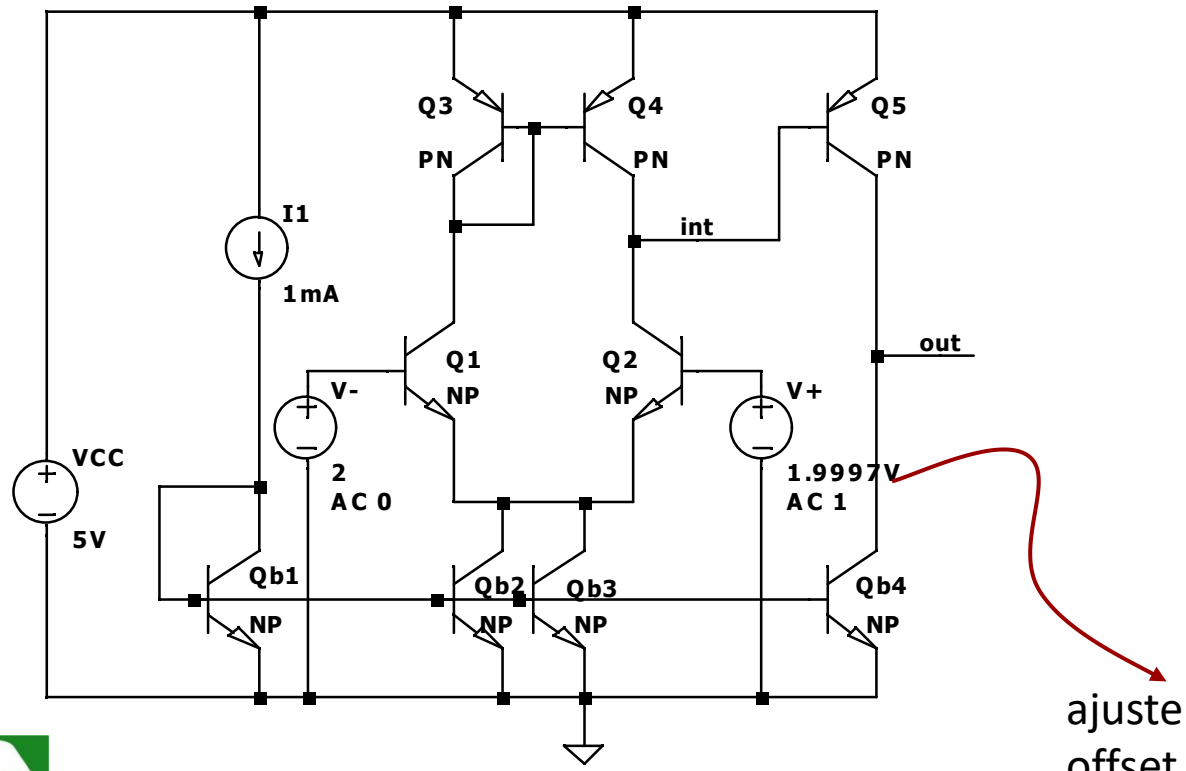
r_i é o r0 do transitor Qb4. Assim

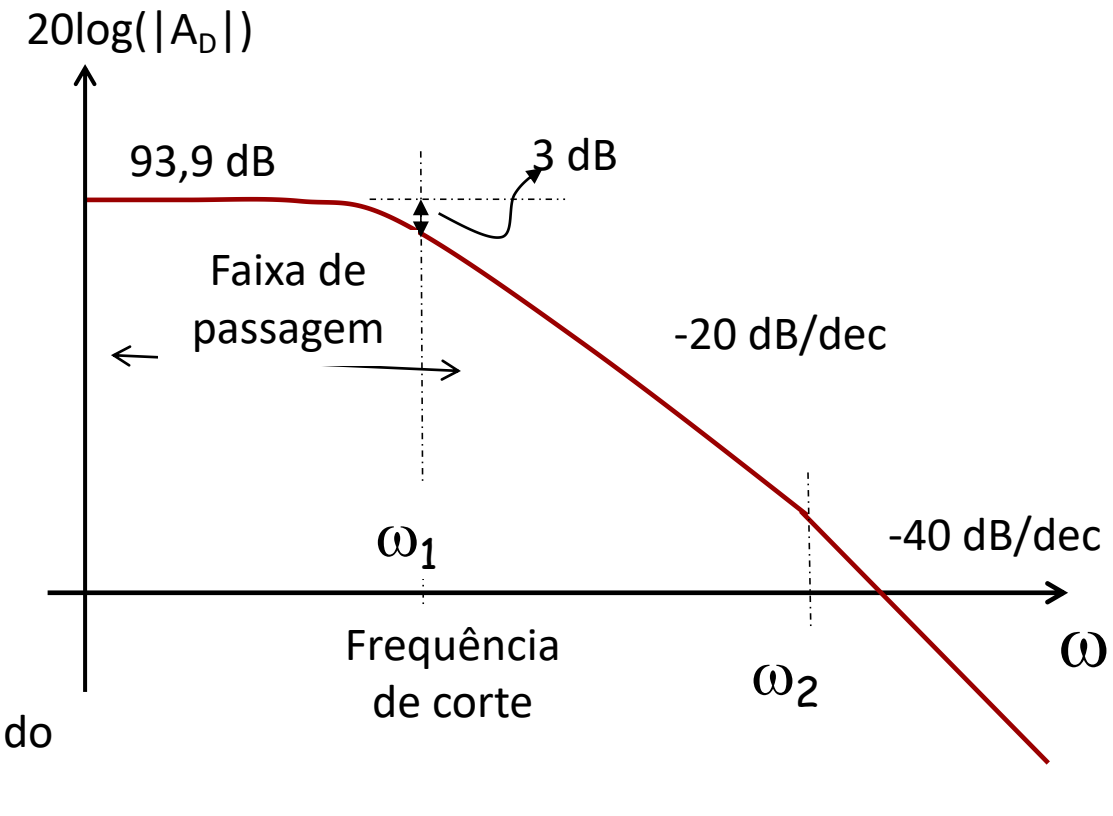
$$r_{05} = \frac{V_{AP}}{I_{C5}} = 25\ k\Omega \qquad r_{0b4} = \frac{V_{AN}}{I_{C5}} = 25\ k\Omega \qquad g_{m5} = \frac{I_{C1}}{U_T} = 1/25$$

$$Ganho = -500 \text{ ou } 53{,}9\ dB$$

Analise em frequencia AmpOp Bipolar

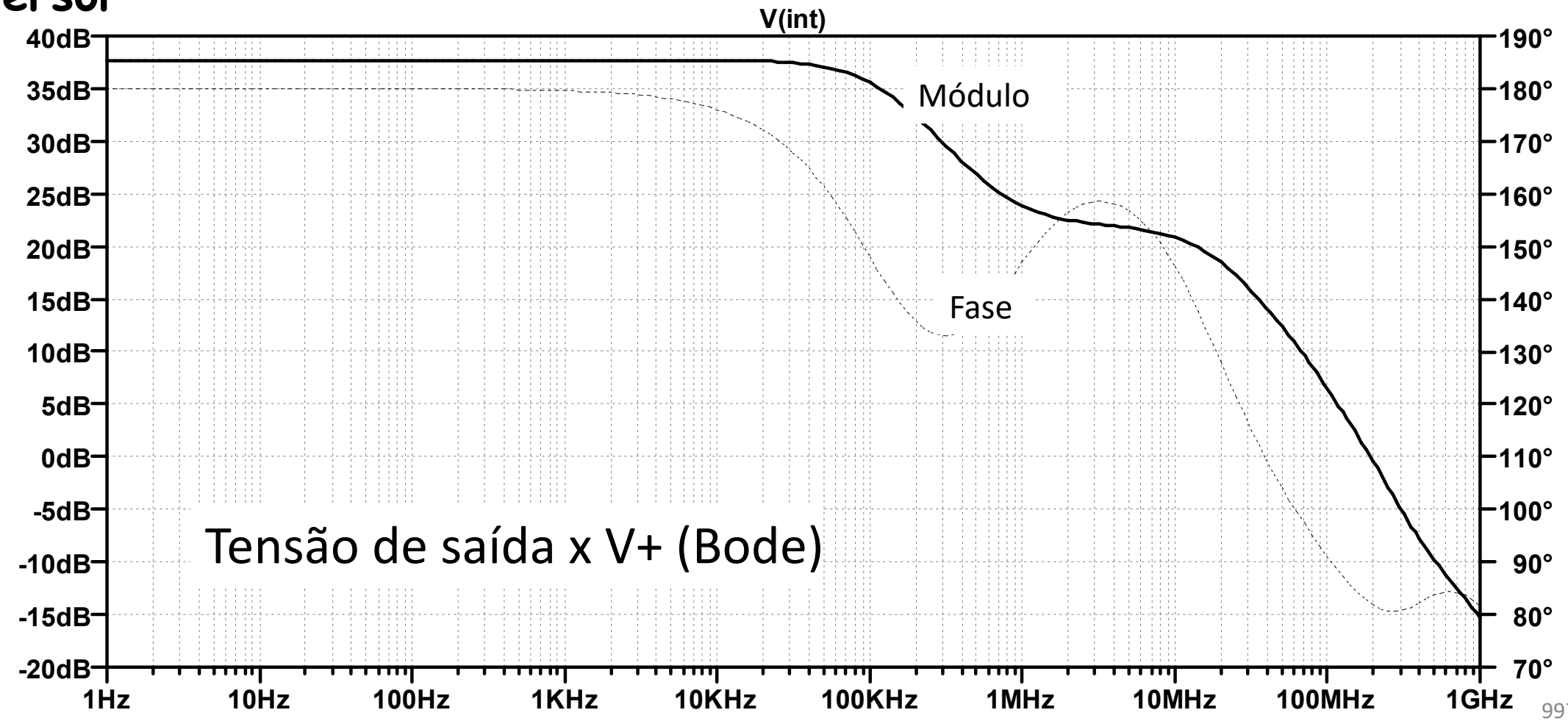
2. Analise AC: o comportamento AC esperado é mostrado abaixo e o ganho total deve estar próximo de 93,9 dB (40+53,9). Veja que deve haver ao menos dois polos, um devido ao nó *int* e outro devido ao nó *out*.





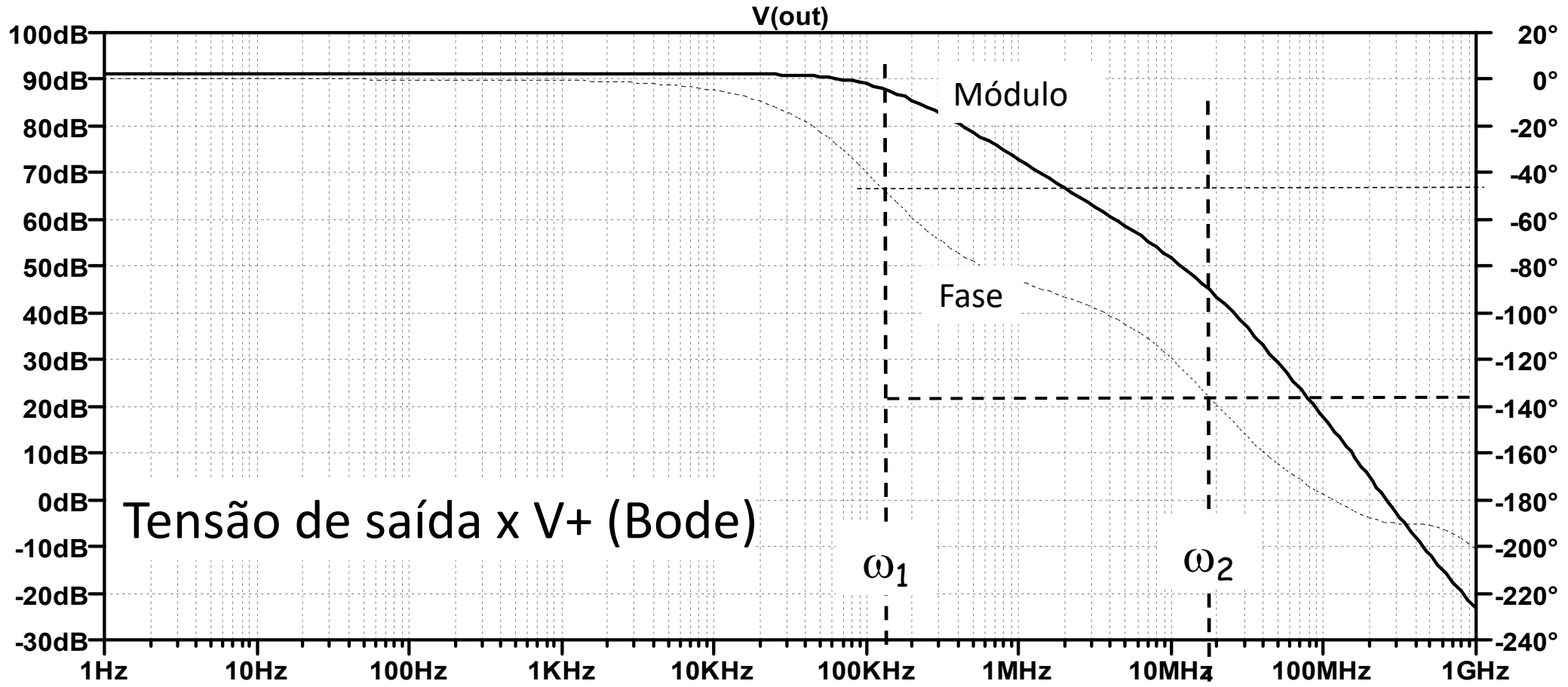
Analise em frequencia AmpOp Bipolar

Analise AC do **Par Diferencial**: modulo e fase do ganho. Veja que o ganho está práximo a 40 dB. A fase comeca com 180 graus, pois o Par Diferencial é inversor



Analise em frequencia AmpOp Bipolar

Analise AC do AmpO: modulo e fase do ganho. O ganho está práximo a 93 dB, como esperado. A fase cai mais que 180 graus, o que indica haver mais que dois polos

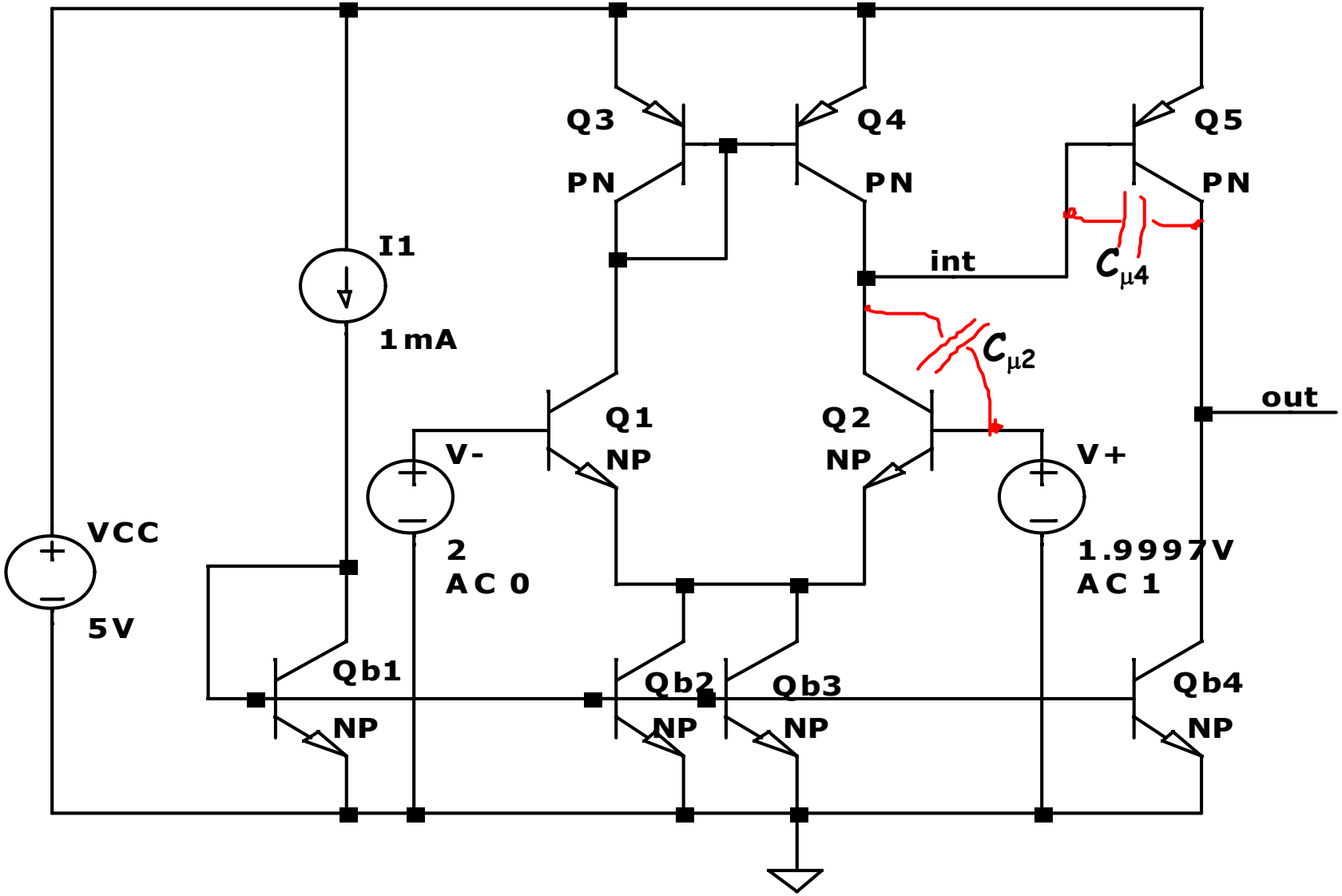


Analise em frequencia AmpOp Bipolar

- ✓ a posiçao aproximada dos polos de menor frequencia esta indicada na figura
  - $\omega_1 \approx$ 120 KHz
  - $\omega_1 \approx$ 17 MegHz
  - a localização dos polos é melhor observada pela fase (o polo faz a fase cair 45 graus)
- ✓ Como ja mencionado, os dois polos dominantes são causado pelos nós
  - int: neste nó vemos a impedancia $(r_{04}//r_{02}//r_{\pi 5}) \approx r_{\pi 5}$ = 2,5 KΩ
  - *out*: neste nó vemos a impedancia $(r_{05}//r_{0b4})$ = 12,5 KΩ

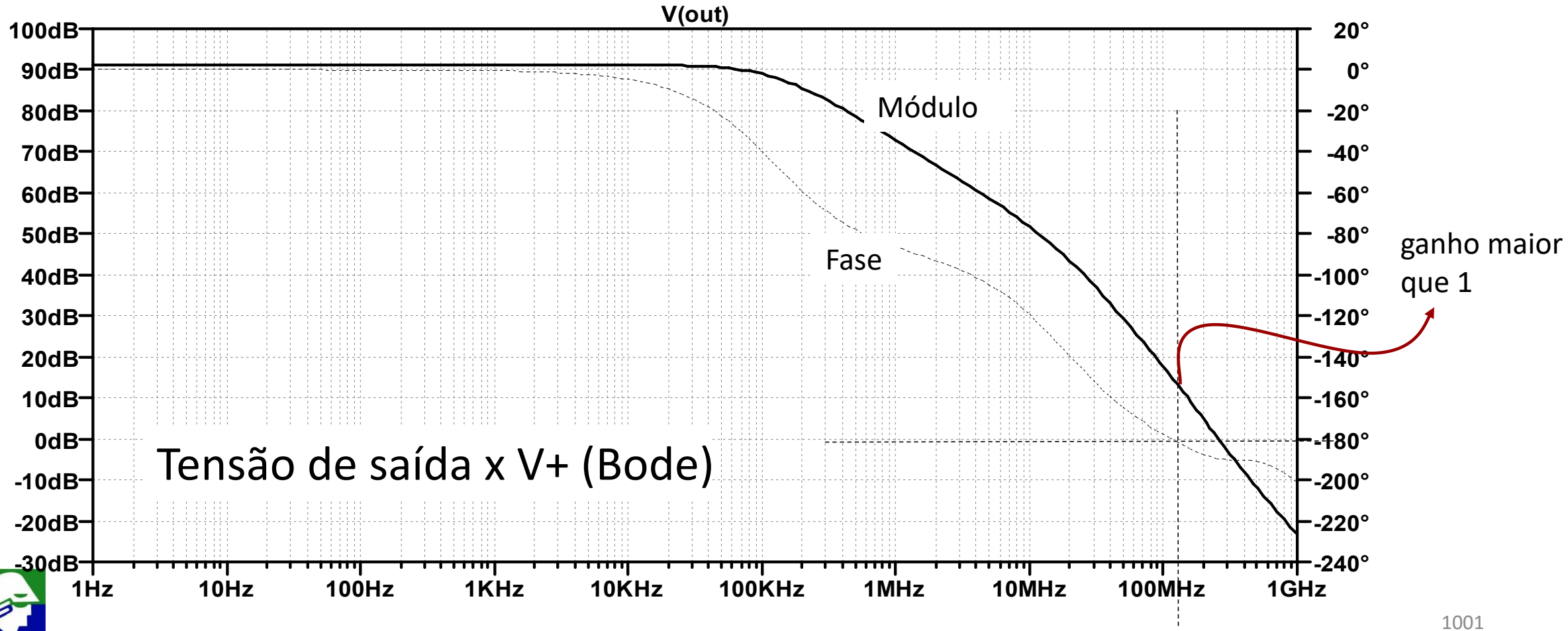
Aparetemente, o no *out* deve dar o polo dominate por ter maior impedancia. Por outro lado, se formos considerar a capacitancia de cada um dos nos, o no *int* terá como capacitancias, entre outras, $C_{\mu 4}$, amplificada pelo fator de ganho do seguidor de emissor (500) e $C_{\mu 2}$, amplificada por dois.

Analise em frequencia AmpOp Bipolar



Analise em frequencia AmpOp Bipolar

Temos um problema com o circuito: para a frequencia de 120 MHz temos um ganho de cerca de 14 dB e uma fase de 180 graus.

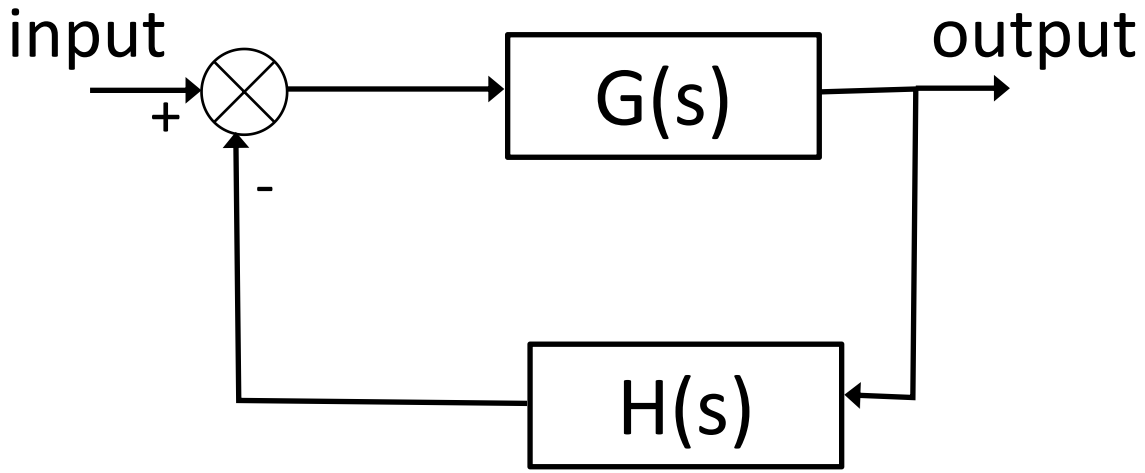


Realimentação

Considere um sistema com função de transferencia G(s).
Aplicamos realimentação para melhorar:

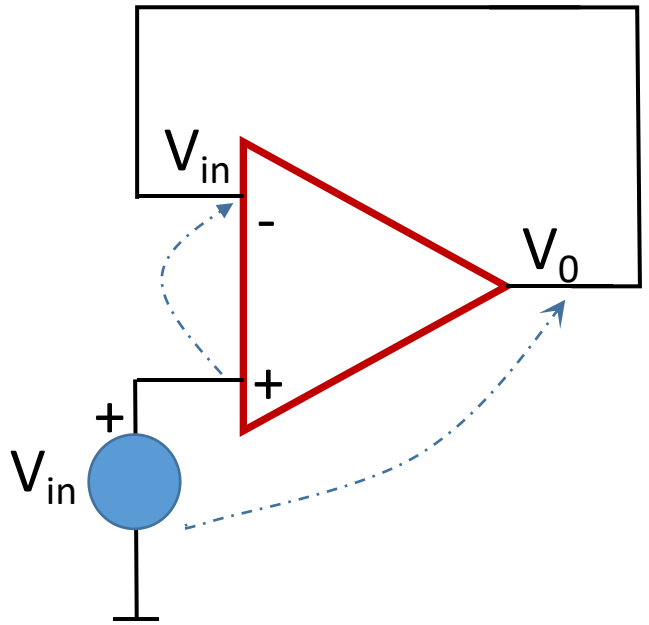
- linearidade
- impedância de entra e saída
- ruído
- estabilidade de ganho

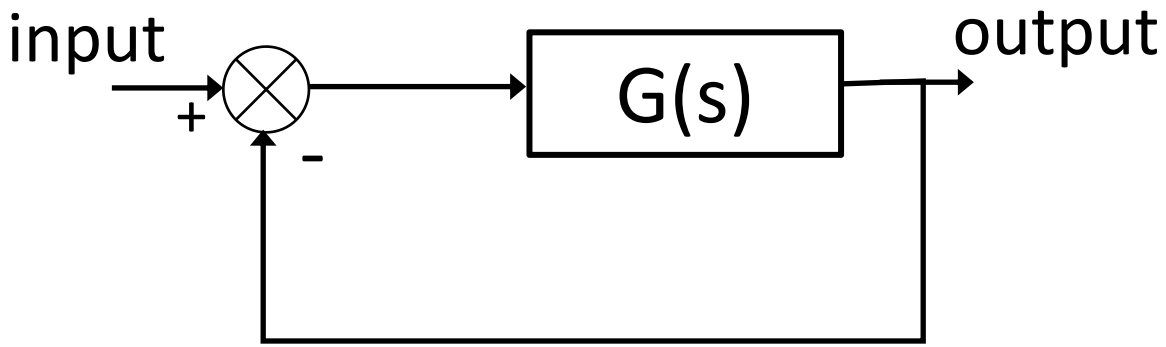
Analisando apenas a função de transferencia G(s)H(s) podemos saber se o sistema realimentado será ou não estável



Realimentação

Para exemplificar consideremo o circuito com ampOp

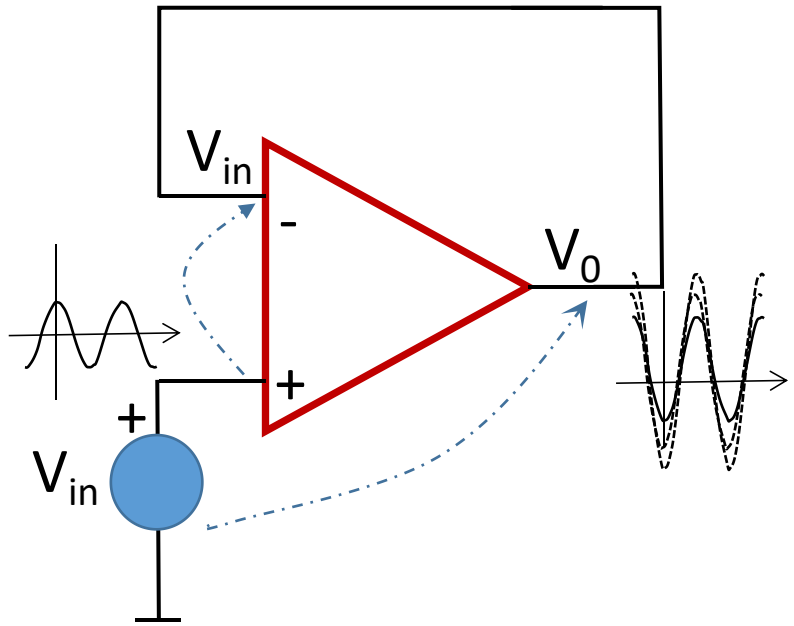




Esta é uma situação ruim para realimentação, onde o sinal de saída é realimentado diretamente (normalmente ele é realimentado atenuado)

Usando nosso AmpOp para realimentar

- em f = 120 MHz a fase é de 180^0 e o ganho de 14 dB, maior que zero (medido a partir da entrada V+). Veja que se considerarmos a entrada V-, podemos dizer que a fase é 0^0 e o ganho 14 db em 120 MHz



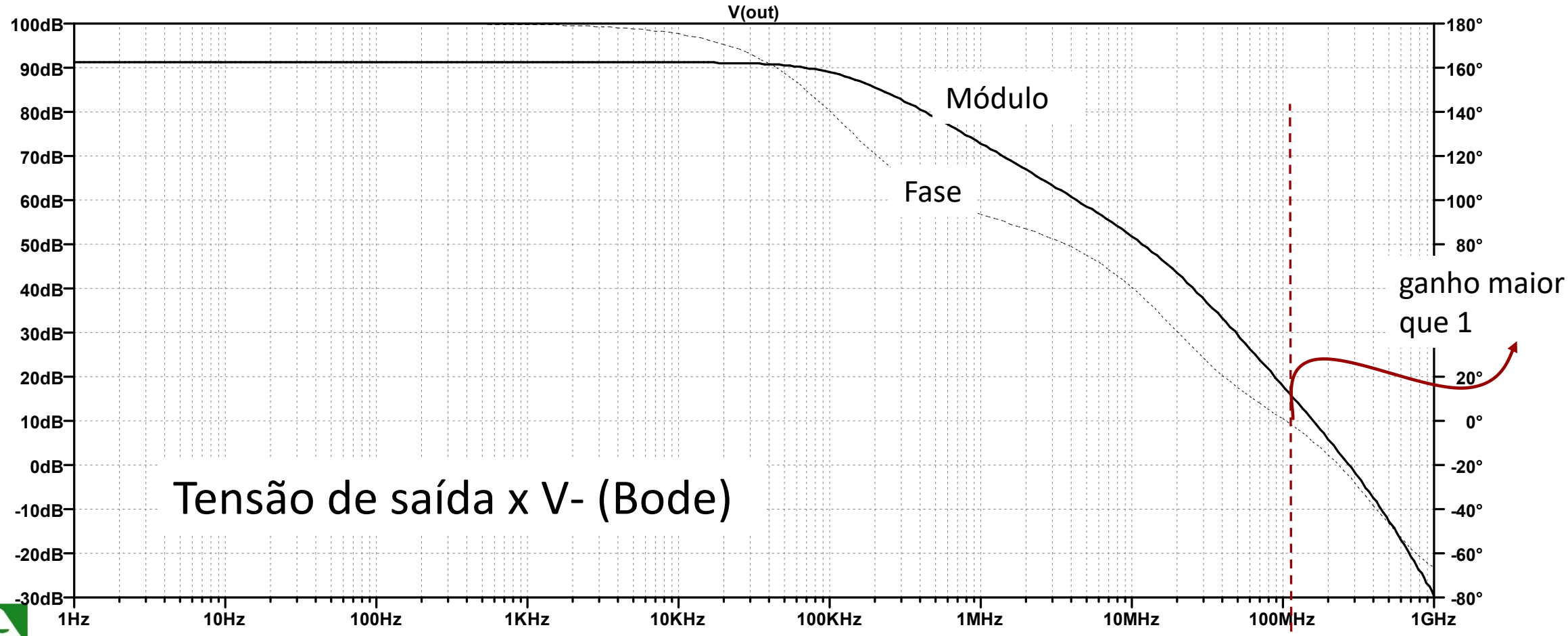
Qualquer sinal na frequencia de 120 MHz em V- será amplificado e retornará a V- na mesma fase inicial. Com isso ele será amplificado indefinidamente. O circuito oscilará.

Ruídos aparecem em todas as frequencias devido a varias fontes

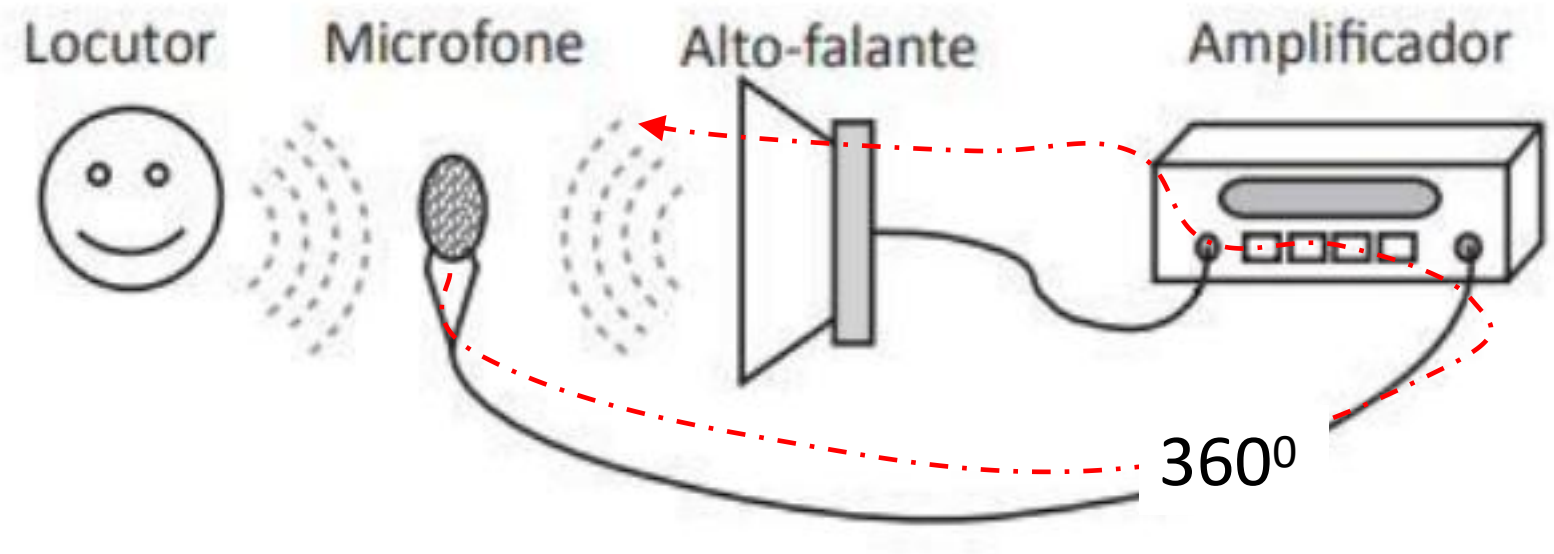
Analise em frequencia AmpOp Bipolar

Diagrama de Bode para entrada em V-.

Em 120 MHz a fase é zero e o ganho de 14 dB

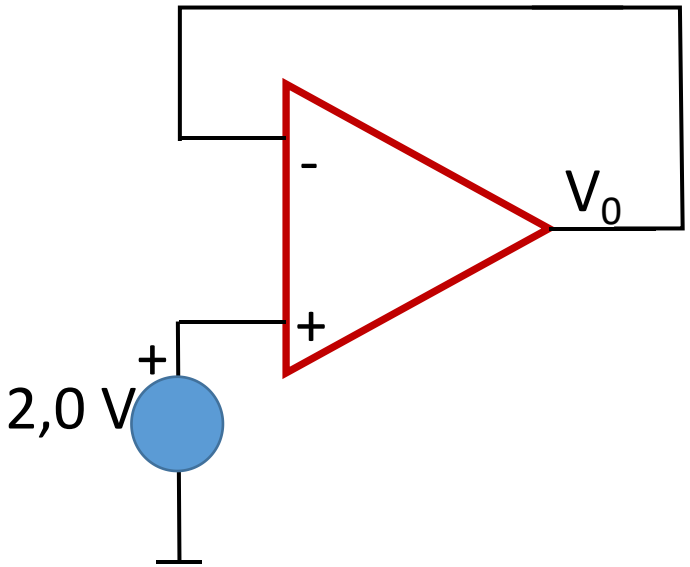


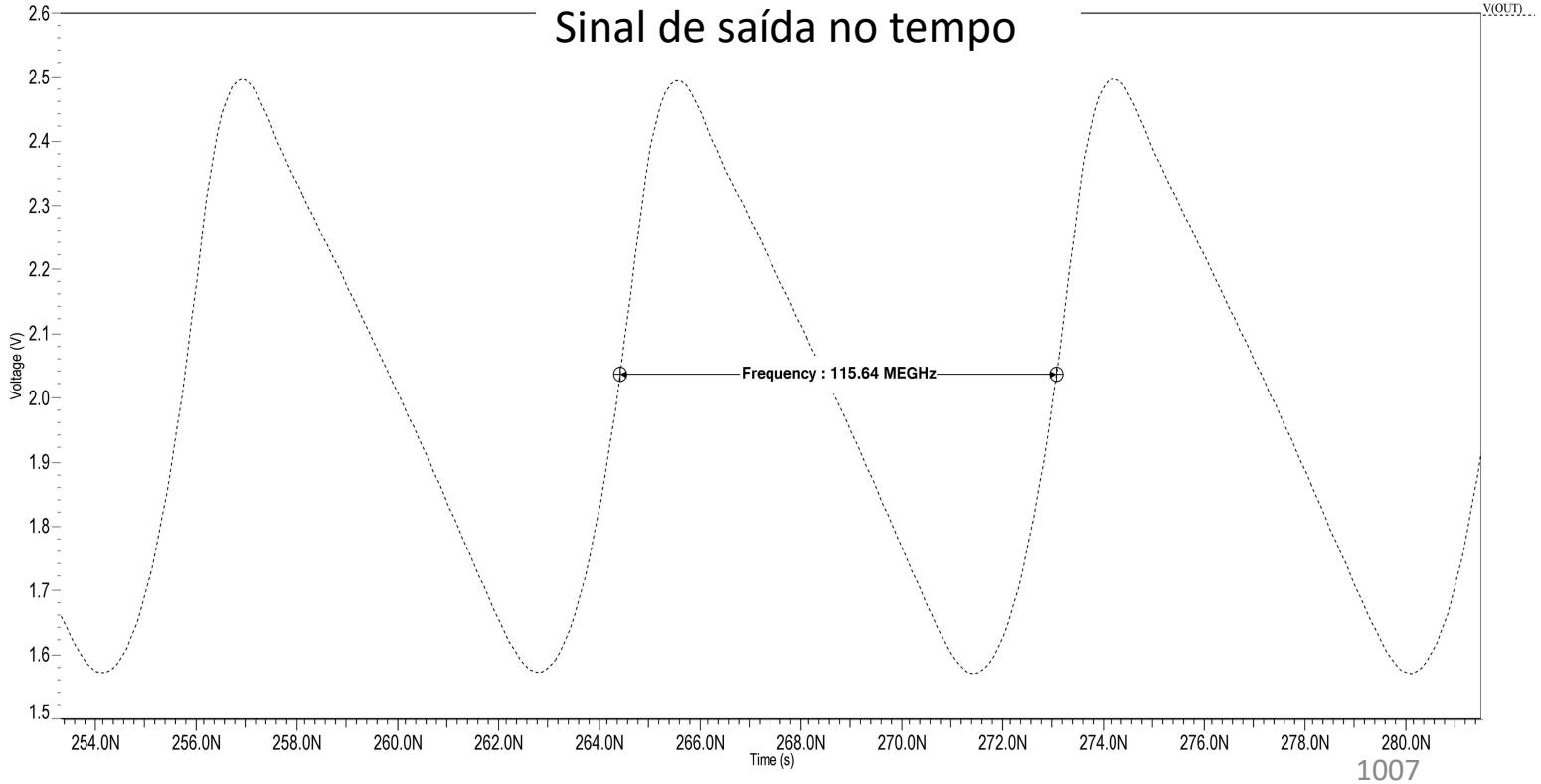
Microfonia: o sinal, em uma certa frequencia, entra no microfone, passa pelo amplificador, pelo auto-falante e volta para microfone com fase zero (ou 360^0) e ganho maior do que um. Sons nessa frequencia serão amplificados dando o "apito" tipico do fenomeno de microfonia (ouviremos um apito se a frequencia de oscilação do sistema for na faixa audível).



Analise em frequencia AmpOp Bipolar

Podemos verificar a instabilidade de nosso AmpOp simulando a configuração abaixo no tempo. Para ver que o circuito oscila devemos usar simulação do tipo .trannoise (simuação tran + noise) que simuladores mais avançados oferecem (HSPICE, ELDO). Simulação .tran não mostra a oscilações porque estas depende de ruídos.

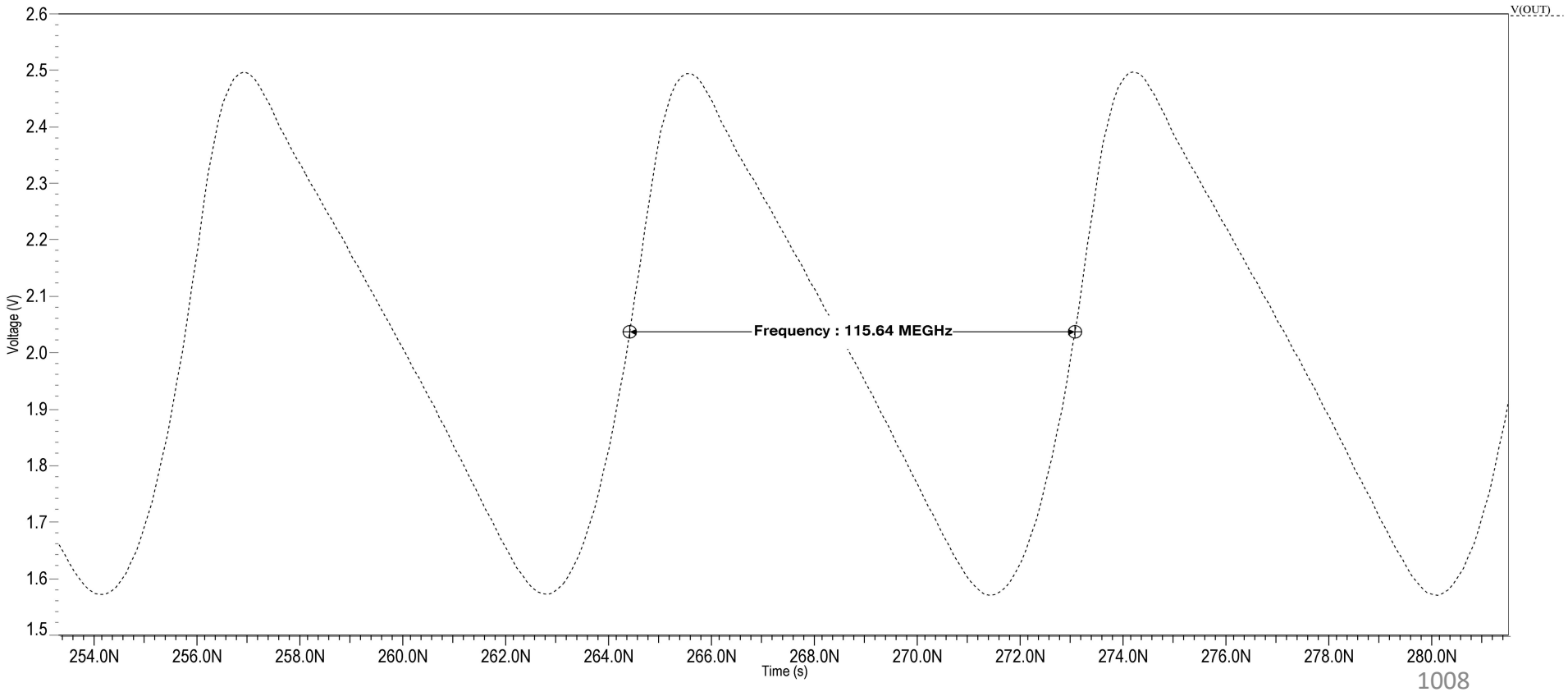




Analise em frequencia AmpOp Bipolar

- ✓ o sinal de saída tem a frequencia igual a aquela em que a fase é -180 graus (120 MHz)
- ✓ o sinal de saída é "triangular" pois o *slew rate* do amplificador é baixo para sinais em 120 MHz

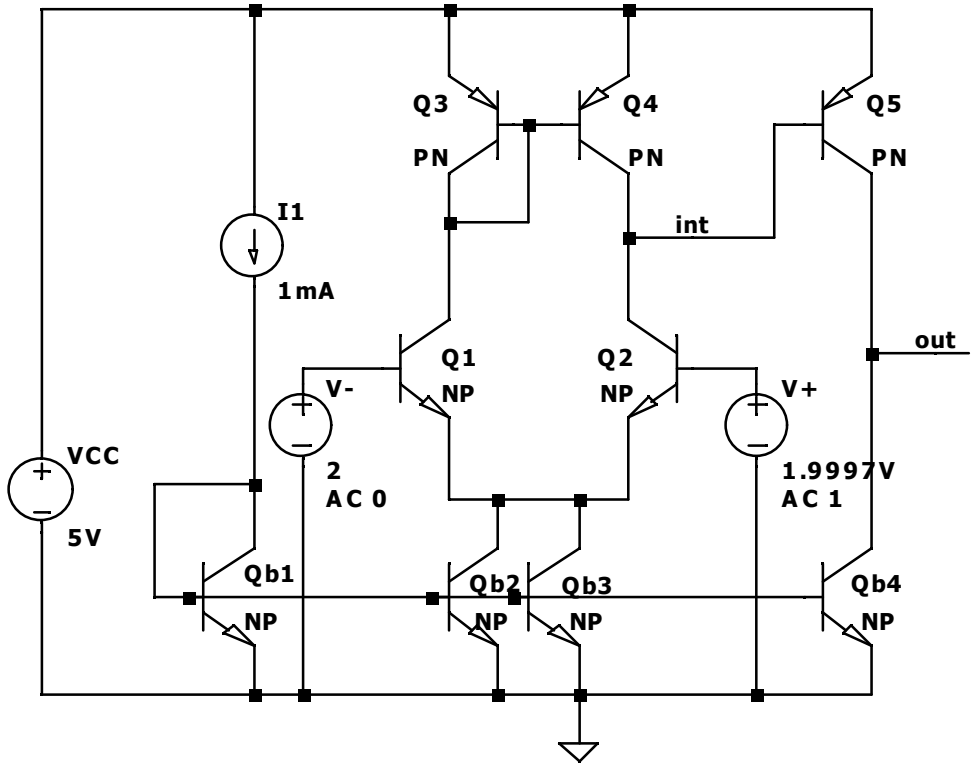
Sinal de saída no tempo



Analise em frequencia AmpOp Bipolar

Este amplificador operacional terá problemas quando aplicado em circuitos realimentados.

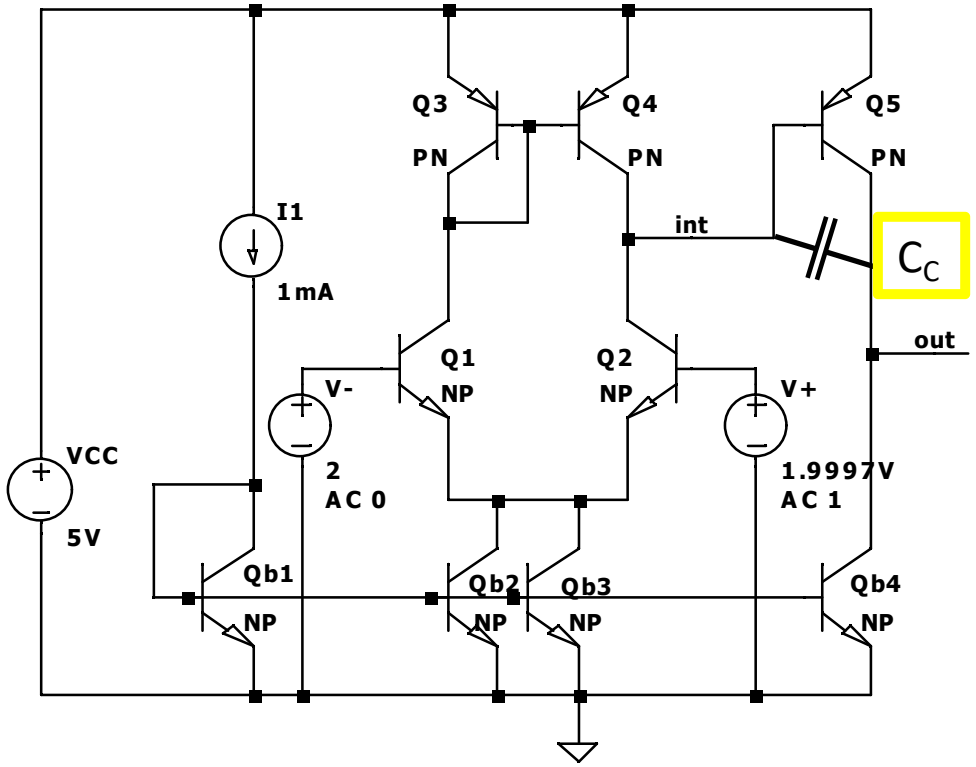
Os AmpOp devem apresentar fase maior que -180 graus quando o ganho for 0 dB. Isso garante a estabilidade de qualquer sistemas que o utilise com realimentação sem amplificação.



Analise em frequencia AmpOp Bipolar

Pode-se resolver o problema de estabilidade do nosso AmpOp abaixando o polo dominante.

Uma forma interessante de se fazer isso é aplicando um capacitor entre *int* e *out* . Este capacitor quando visto por int será bastante amplificado pelo efeito Miller. O polo gerado por este nó sera reduzido.



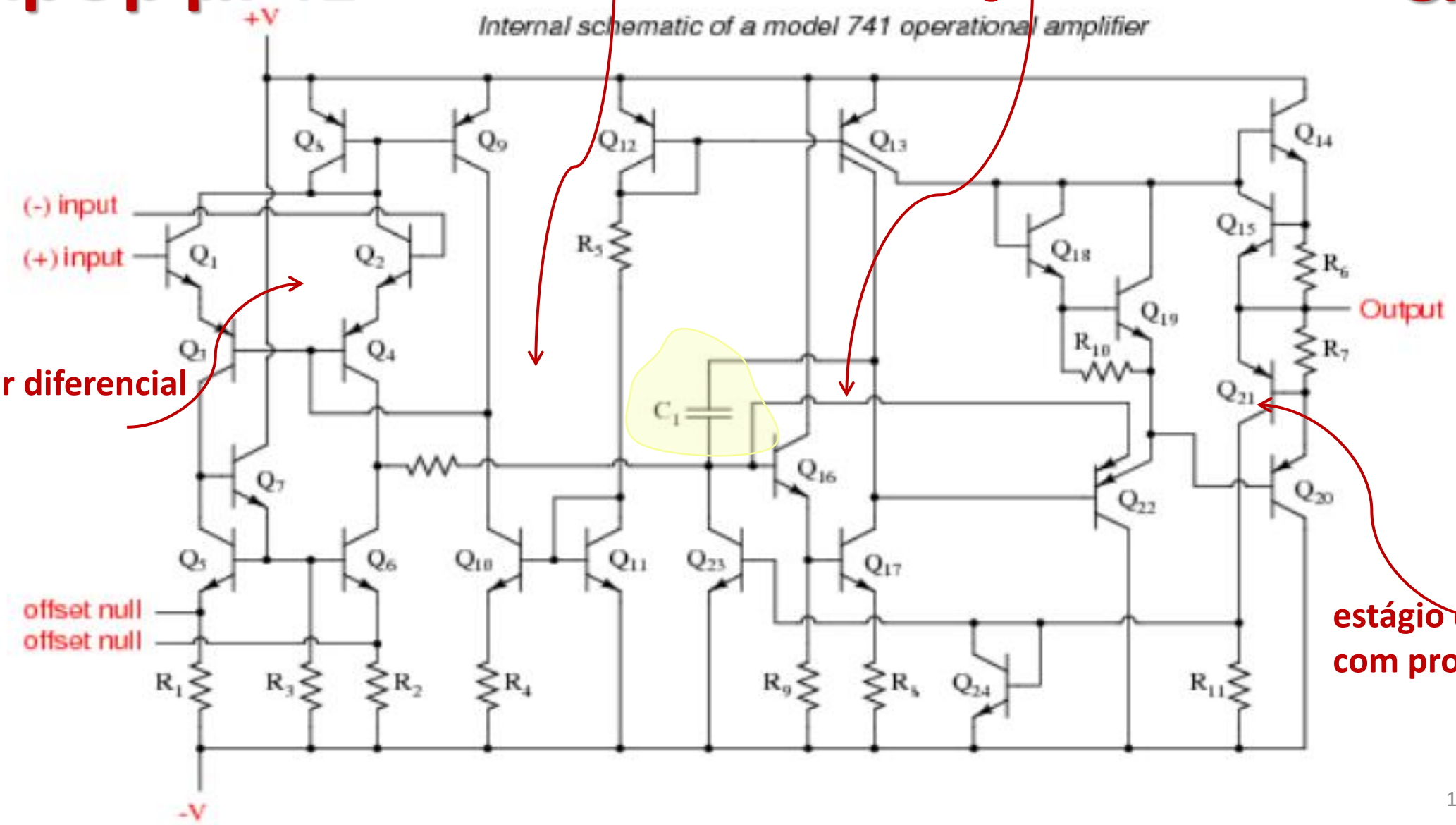
Esta técnica é chamada de *pole splitting* e o capacitor C_C é chamado de capacitor de compensação.

AmpOp µ741

C.I.

polarização

segundo estágio de ganho



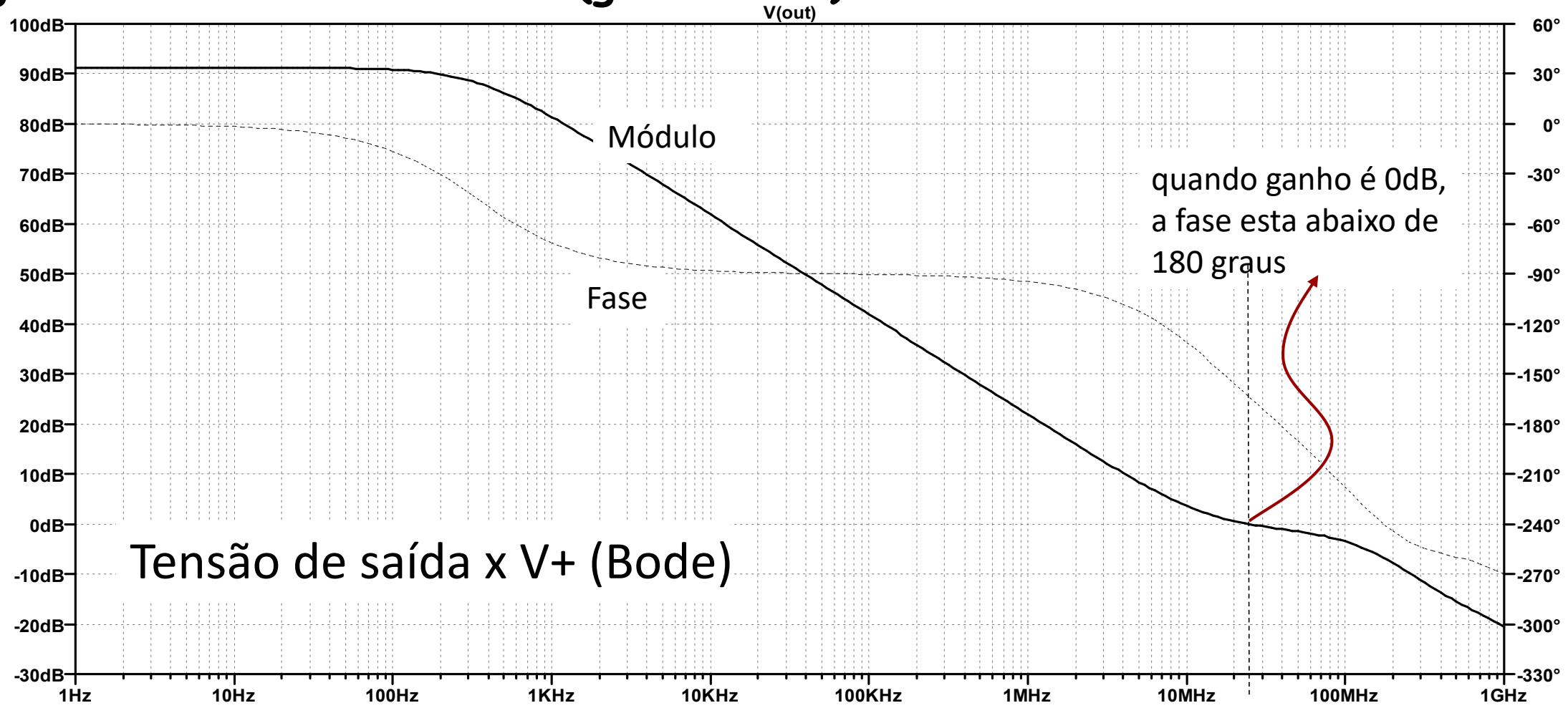
par diferencial

estágio de saída com proteca

Analise em frequencia AmpOp Bipolar

Pole Splitting: C_c = 400 pF

Margem de fase = 180 + fase(ganho=0dB) = 180 - 160 = 20º

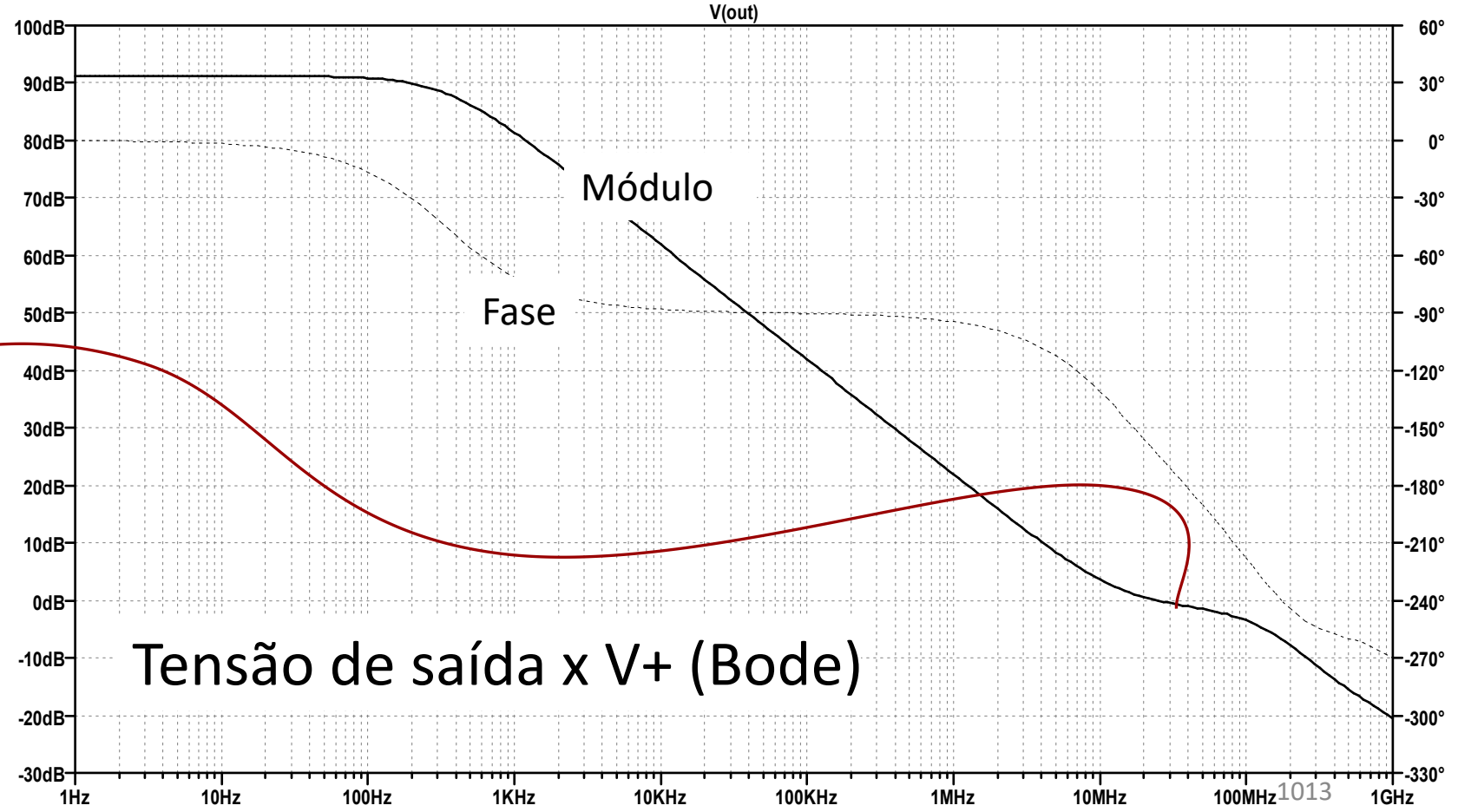


Analise em frequencia AmpOp Bipolar

Observe que o Pole Splitting abaixou o polo dominantem mas manteve a posição do segundo polo quase que inalterada. A margem de fase ficou em torno de 20 graus, que é baixa (ideal é de 45 a 60 graus)

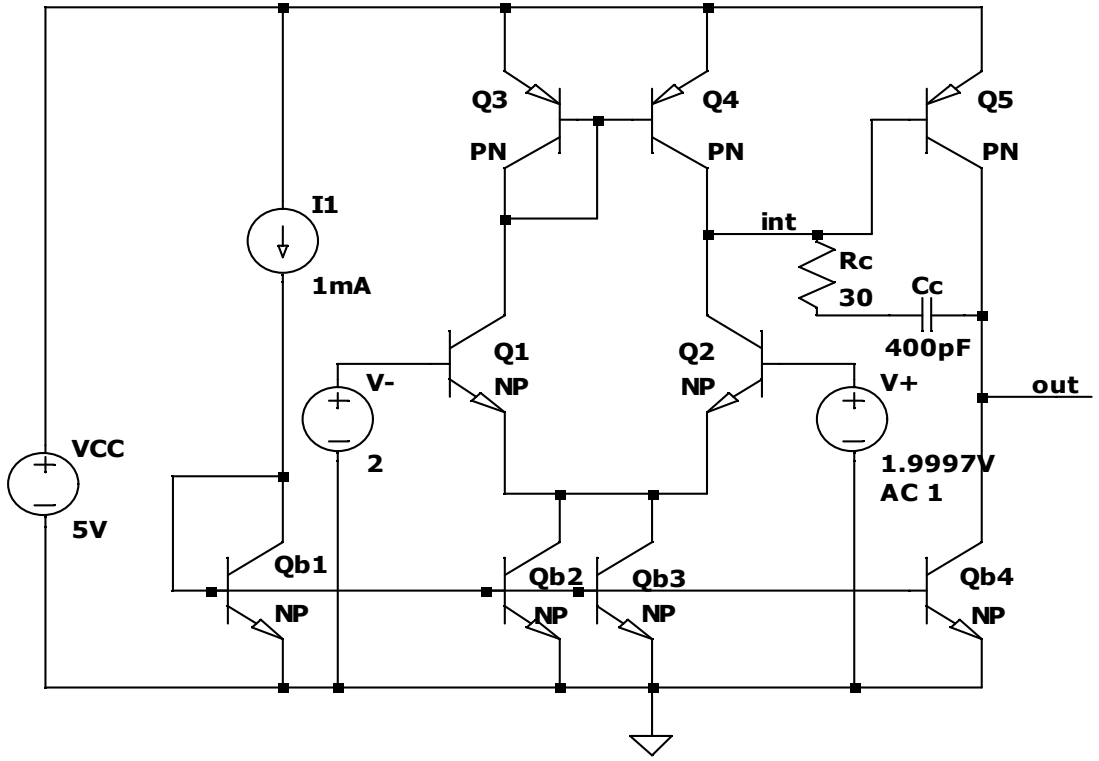
Infelizmente o Pole Splitting acrescentou um zero positivo, em torno de 8,0 MHz, que estabilizou o ganho e manteve a fase caindo, reduzindo a margem de fase.

Este problema é mais sério com AmpOp MOS.



Analise em frequencia AmpOp Bipolar

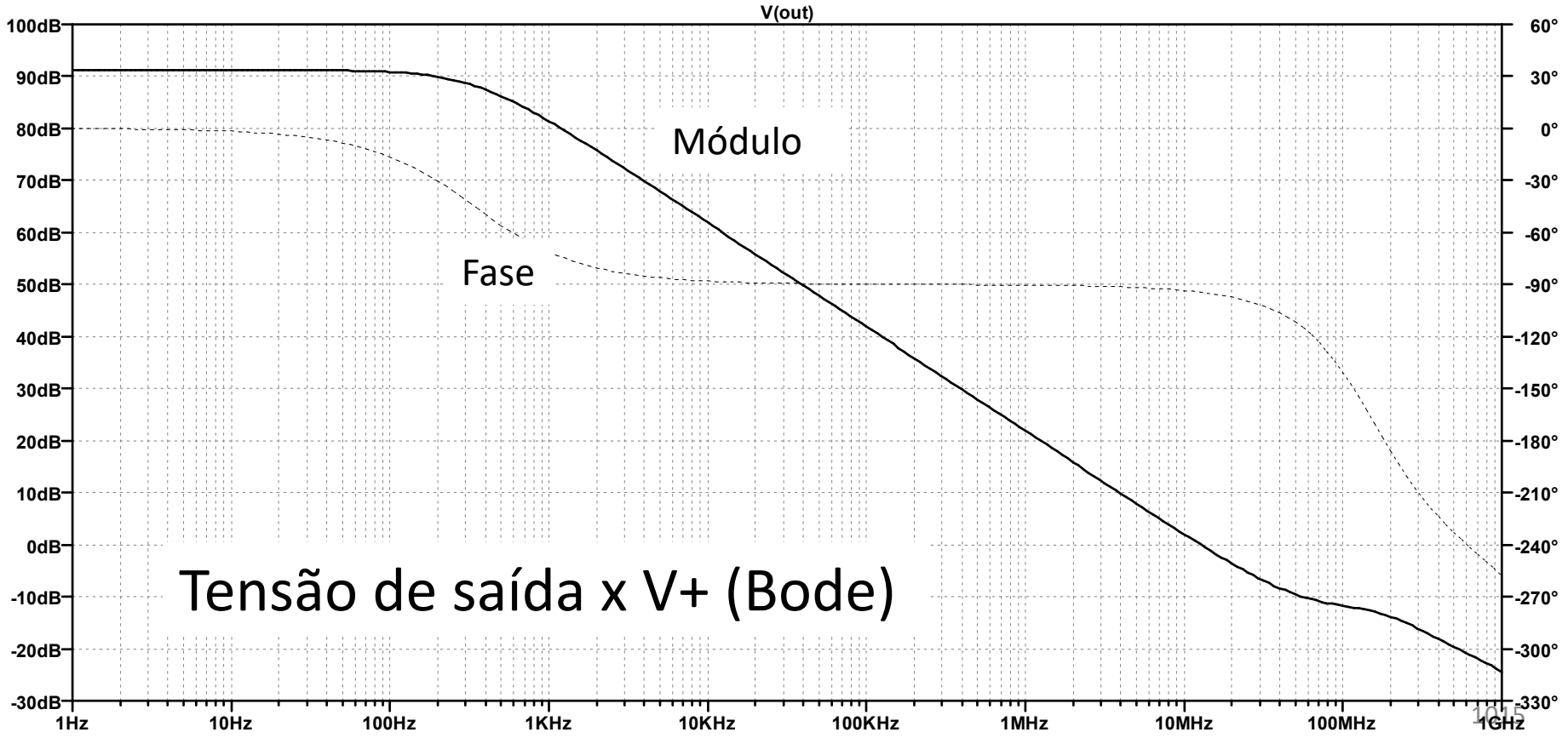
O zero adicional pode ser cancelado de vária formas. Um delas é acrecentado um resitor em série a C_C. Com isso se cria um novo polo. A posição deste polo, e portanto o valor do resistor, deve ser projetada para cair próximo do zero adicional. Com isso o efeito deste zero desaparecerá.



Analise em frequencia AmpOp Bipolar

Circuito com R_C =30 Ohms

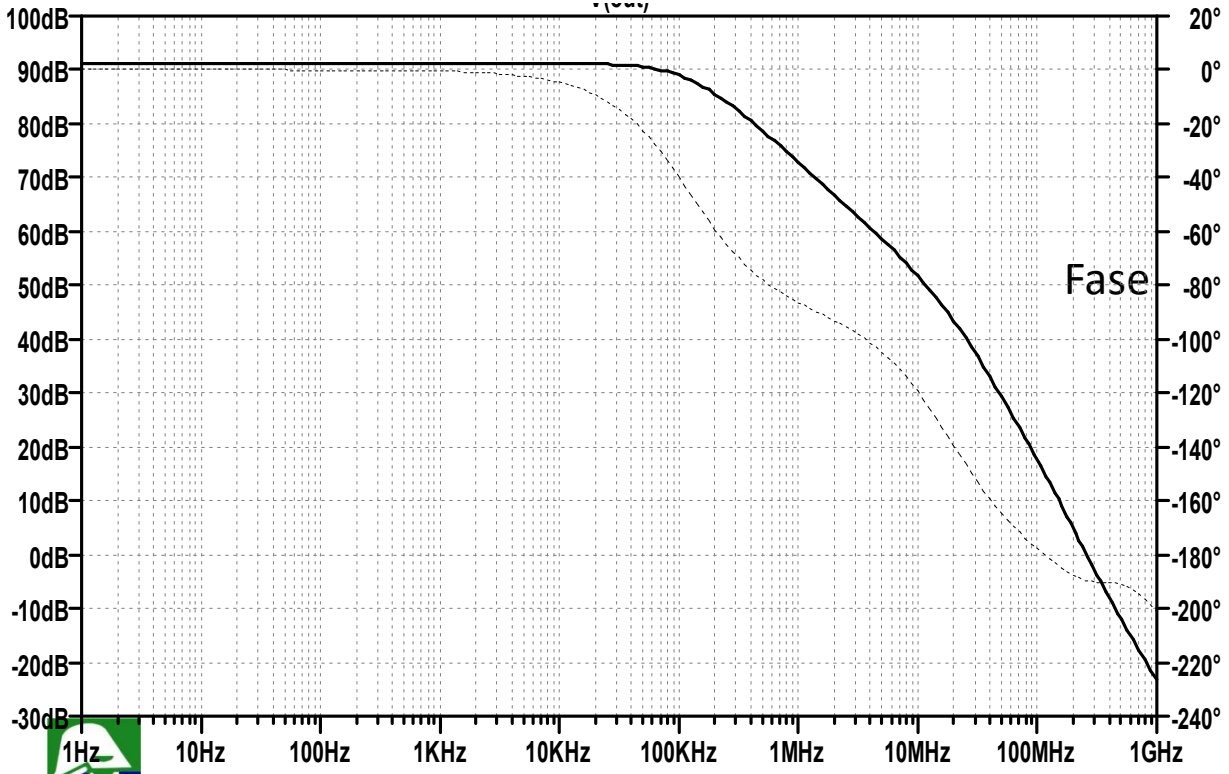
O zero foi praticamente cancelado. O circuito se comporta quase como se tivesse apenas um polo.



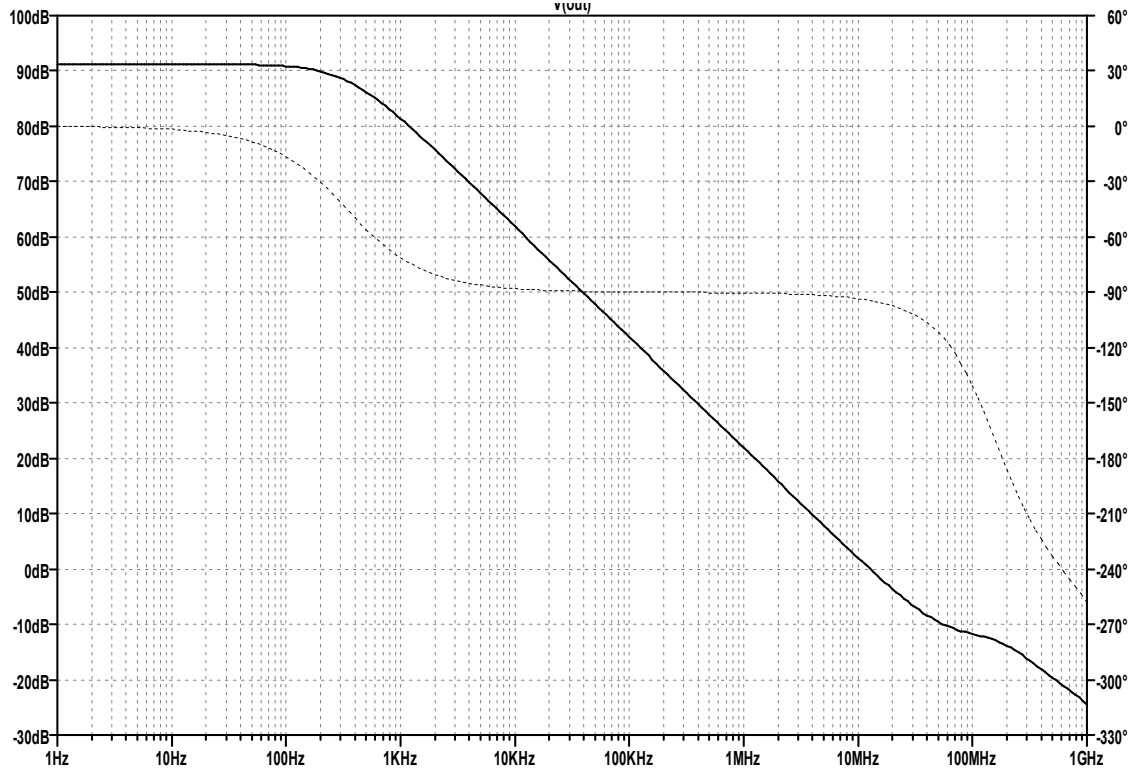
Analise em frequencia AmpOp Bipolar

Se comparamos o AmpOp com e sem C_C veremos que o polo dominante foi reduzido quando o capacitor esta presente. Isso faz o AmpOp mais lento

Tensão de saída x V+



Tensão de saída x V+ com (C_C + R_C)

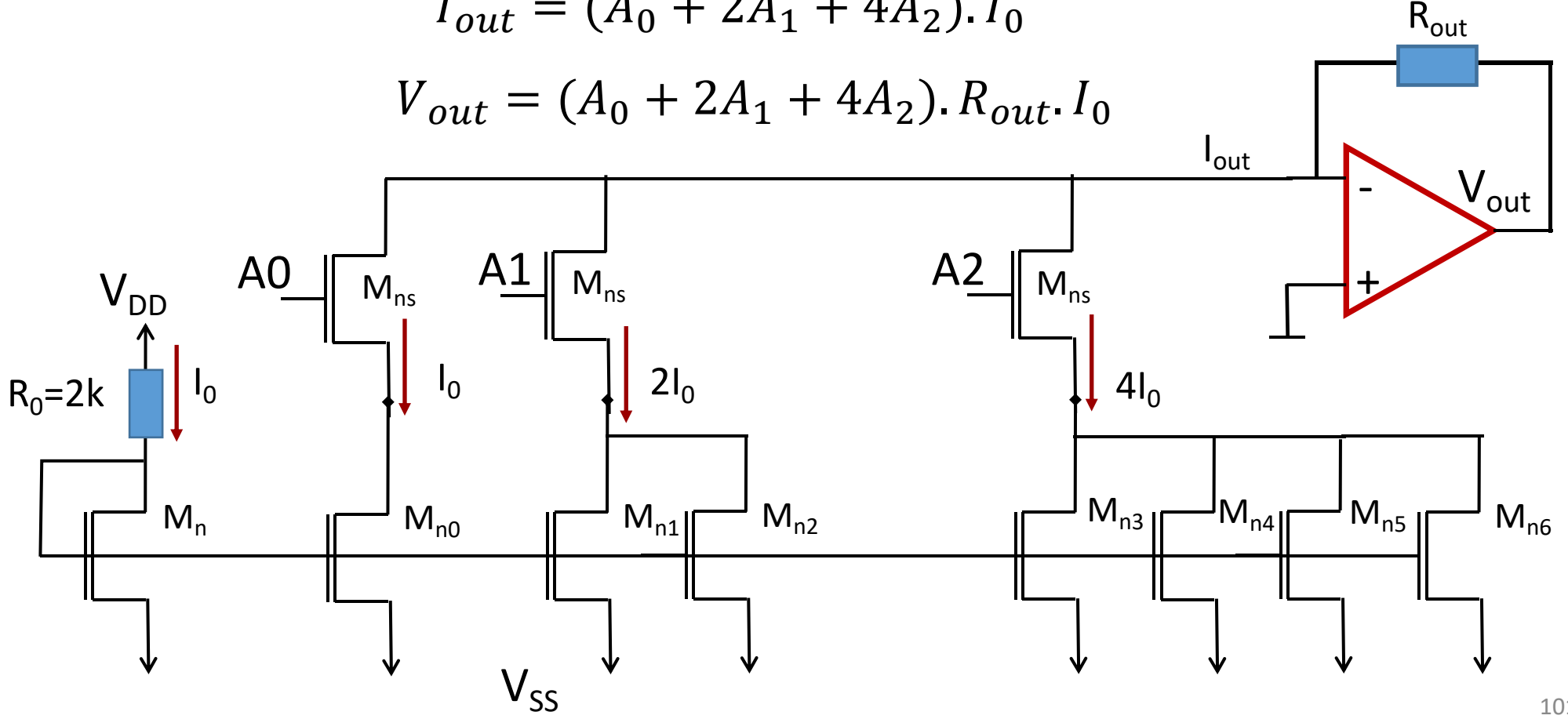


Aplicações de AmpOp

Conversor D/A em tensão: caso apliquemos um AmpOp na saida de um conv. D/A em corrente, obteremos um conversor de tensão. AmpOp tem que ser compensado neste caso

$$I_{out} = (A_0 + 2A_1 + 4A_2).I_0$$

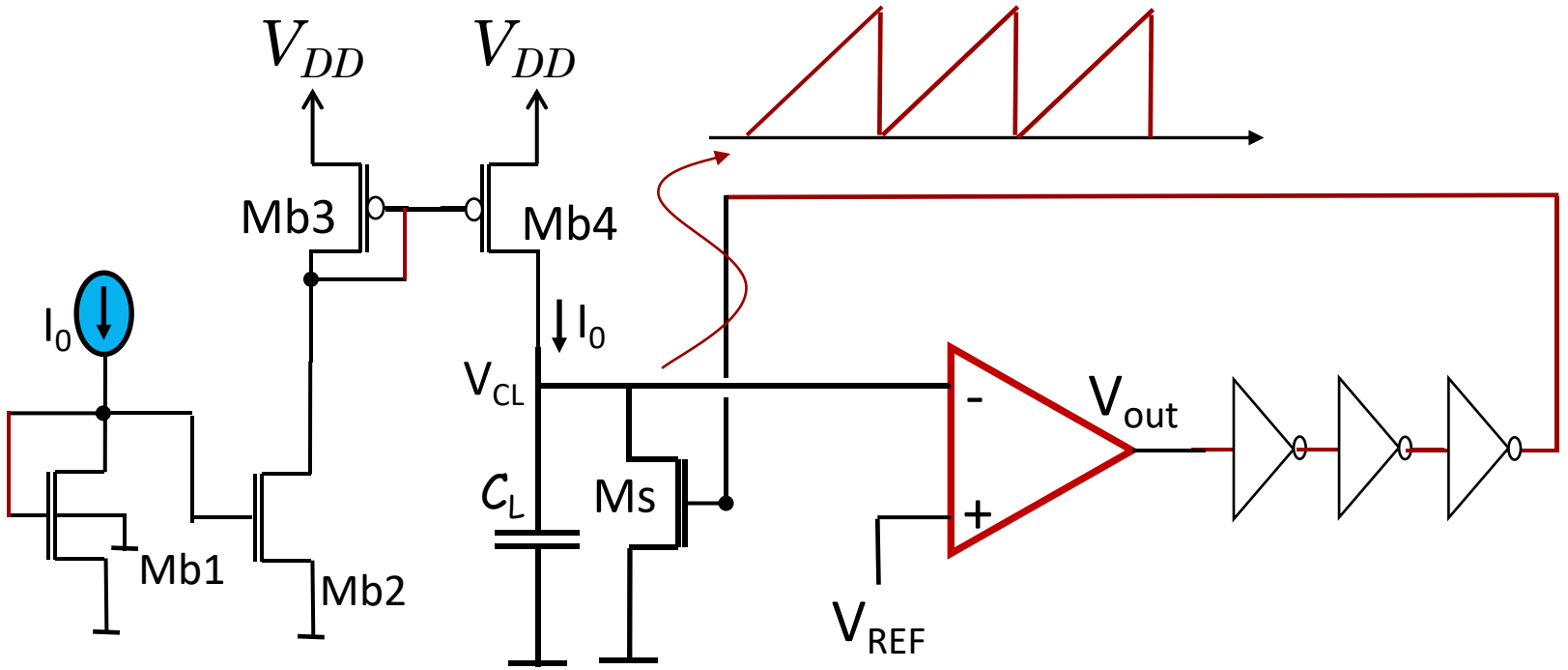
$$V_{out} = (A_0 + 2A_1 + 4A_2).R_{out}.I_0$$



Aplicacões de AmpOp

Neste gerador de ondas, o AmpOp não é realimentado, assim não precisaria estar compensado. Ele operará, neste caso, com maior velocidade.

Conclusao: AmPOp pode nao esta compensado para algumas aplicações. Para AmpOps de uso geral, eles são sempre compensados

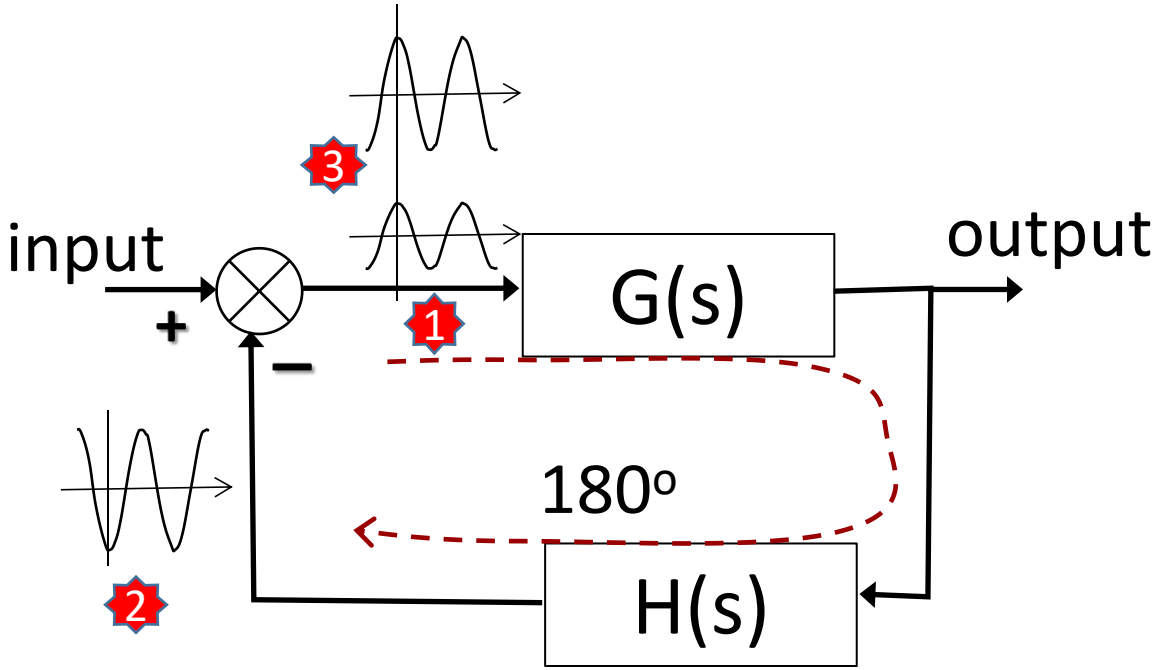


Osciladores

Considere um sistema com função de transferencia G(s) e realimentado com H(s).

Como vimos, caso uma senoide em ω_0 passe por G(S).H(s) com fase de 180 graus e ganho acima de 1,0, este sinal cresce indefinidamente (na verdade para de crescer quando sua amplitide for muito alta e os ganhos de G(s) e H(s) são reduzidos).

Essa situação pode ser indesejável ou desejável. No caso de um circuito oscilador, é algo desejável.



Osciladores

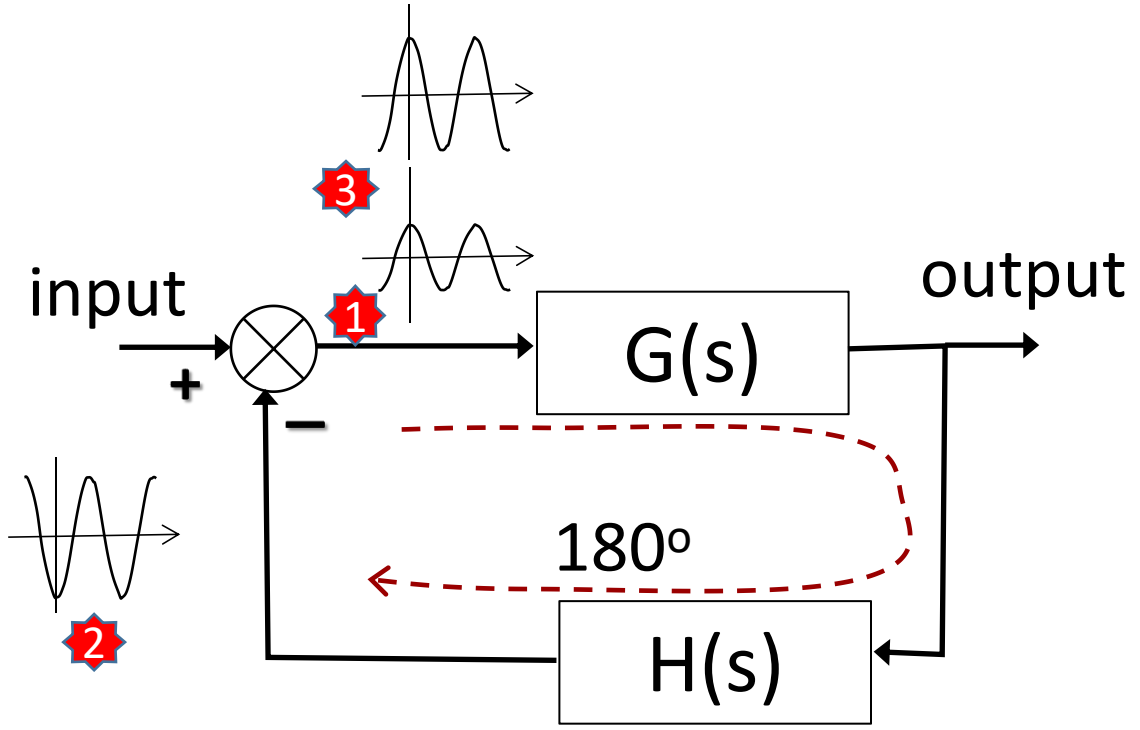
Critério para oscilação (Barkhausen)

Se o circuito estver oscilando em ω_0 então temos

1. $|G(j\omega_0).H(j\omega_0)| = 1$ (quando oscilação estabilizou. Deve ser maior que 1,0 para iniciar oscilação)
2. $\angle(G(j\omega_0).H(j\omega_0)) = 180$

O critério de Barkhausen pode ser escrito de de uma forma alternativa:

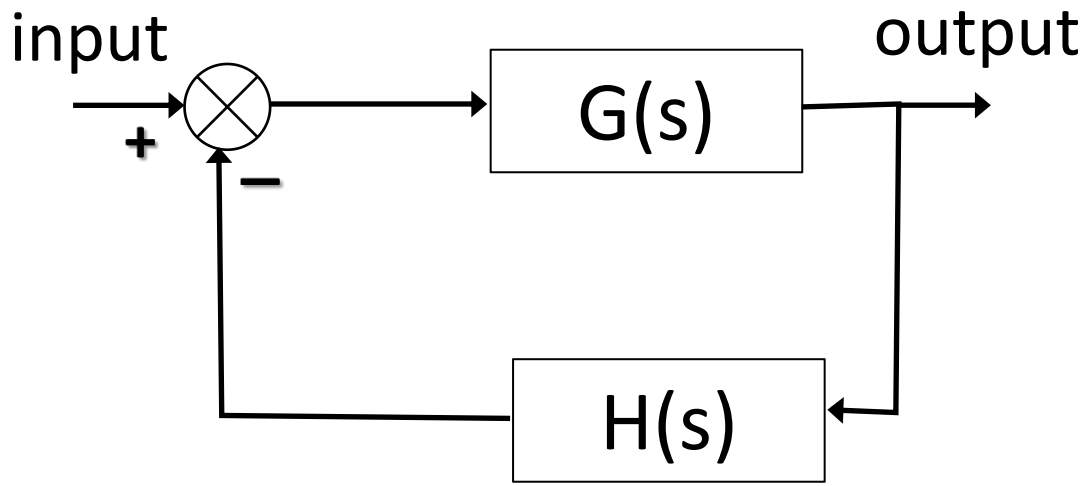
1. $real(G(j\omega_0).H(j\omega_0)) < -1$
2. $imag(G(j\omega_0).H(j\omega_0)) = 0$

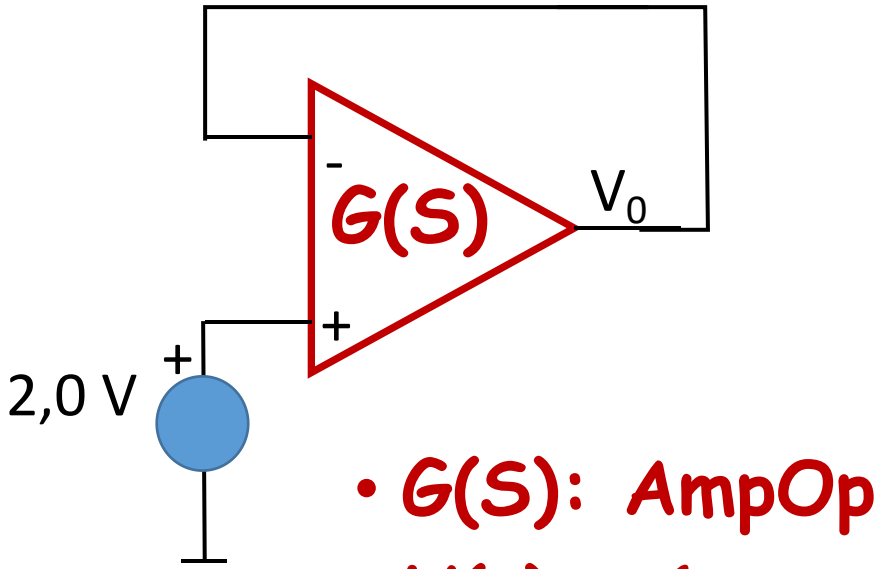


Osciladores

Exemplo de oscilador não desejado (já visto)

1. $|G(j\omega_0).H(j\omega_0)| = 1$ (quando oscilaão estabilizou. Deve ser maior que 1,0 para iniciar oscilação)
2. $\angle(G(j\omega_0).H(j\omega_0)) = 180$



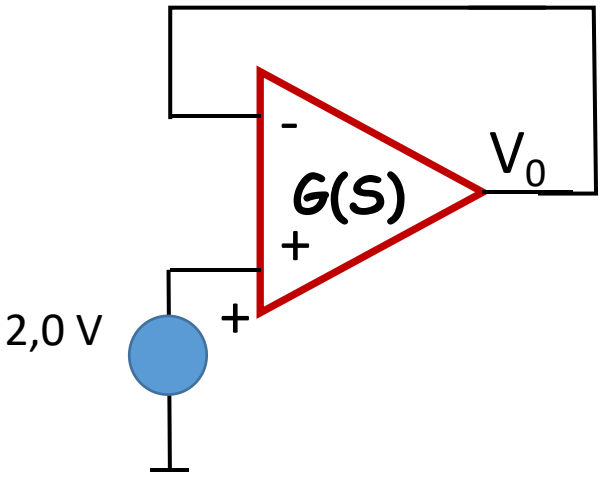


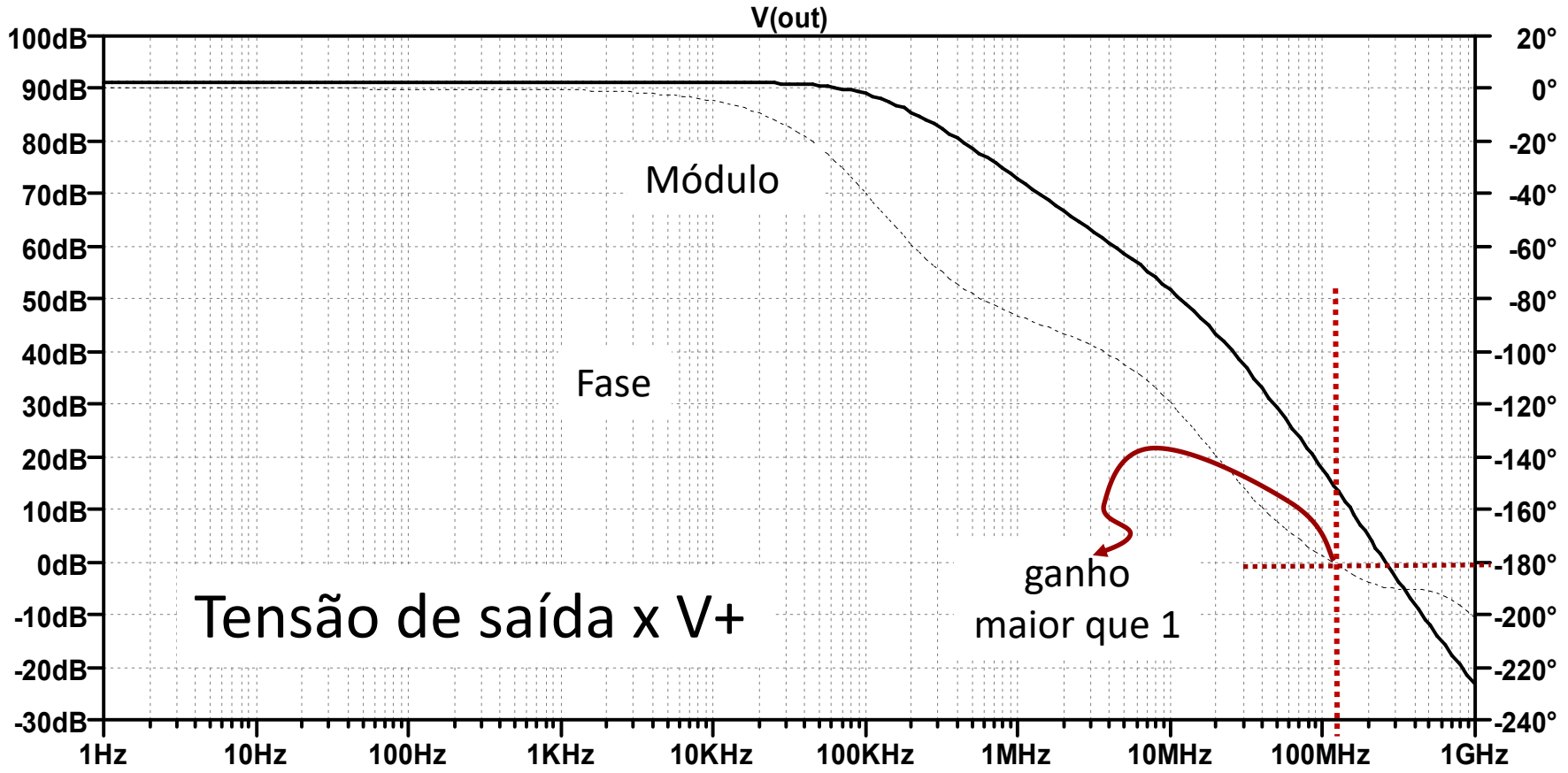
- G(S): AmpOp
- H(s) = 1

Osciladores

Exemplo de oscilador não desejado (já visto)

$G(j\omega).H(j\omega)=G(j\omega)$



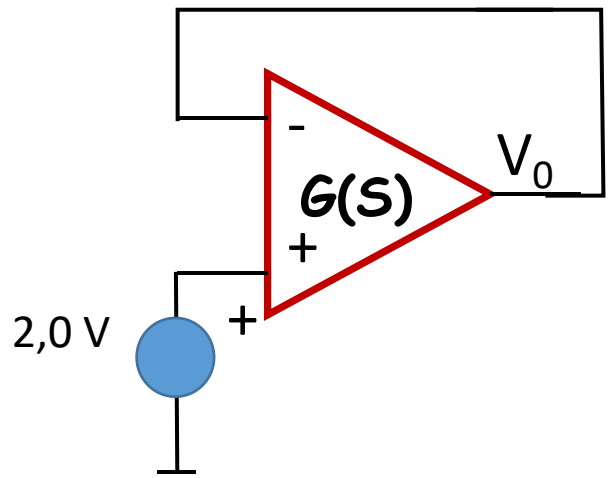


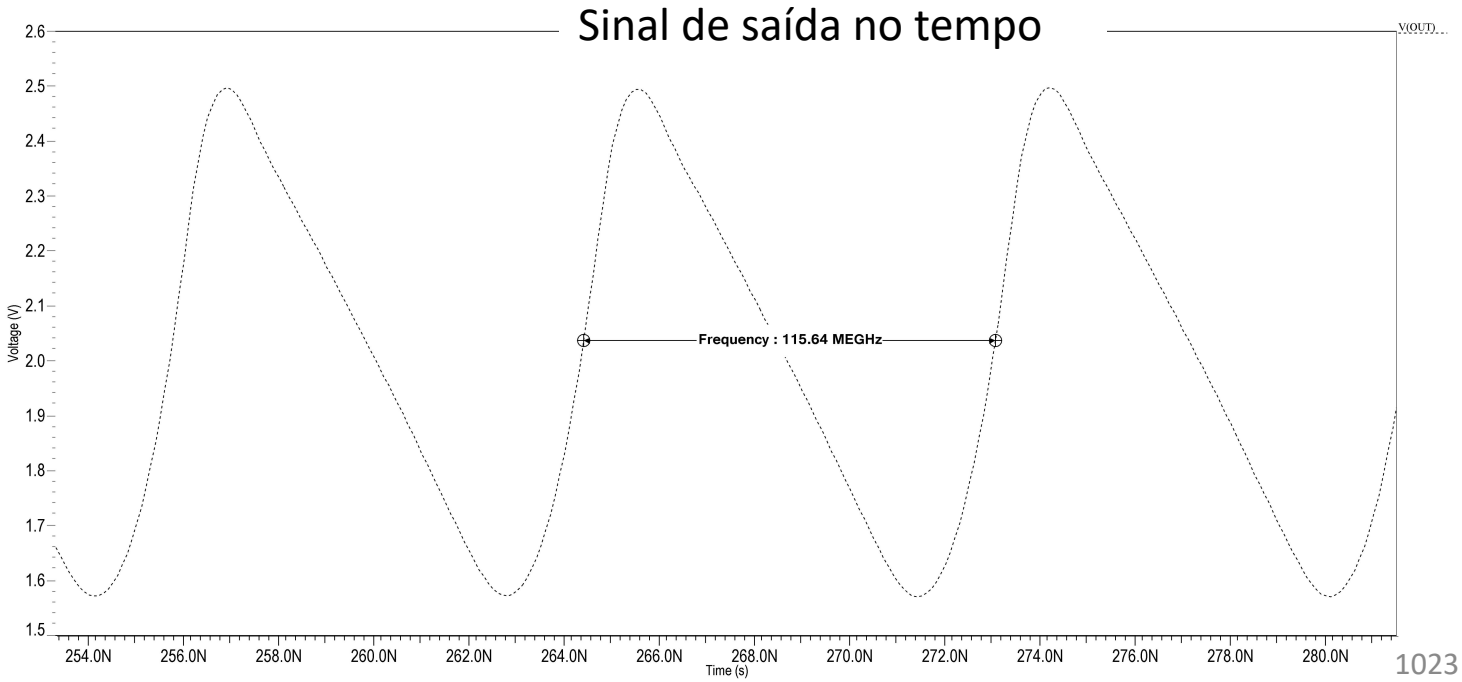
Osciladores

Exemplo de oscilador não desejado (já visto)

1. $|G(j2\pi 120MHz).H(j2\pi 120MHz)| > 1$
2. $\angle(G(j2\pi 120MHz).H(j2\pi 120MHz)) = 180$

Circuito oscila, idesejadamente, em 120 MHz onde as condições de Barkhausen são satisfeitas

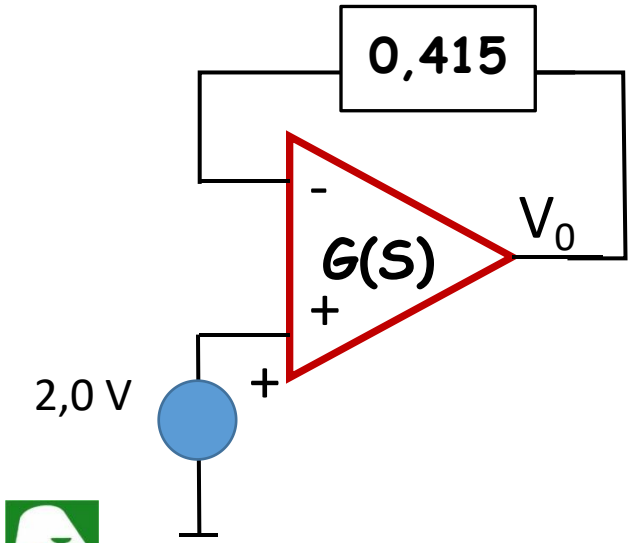


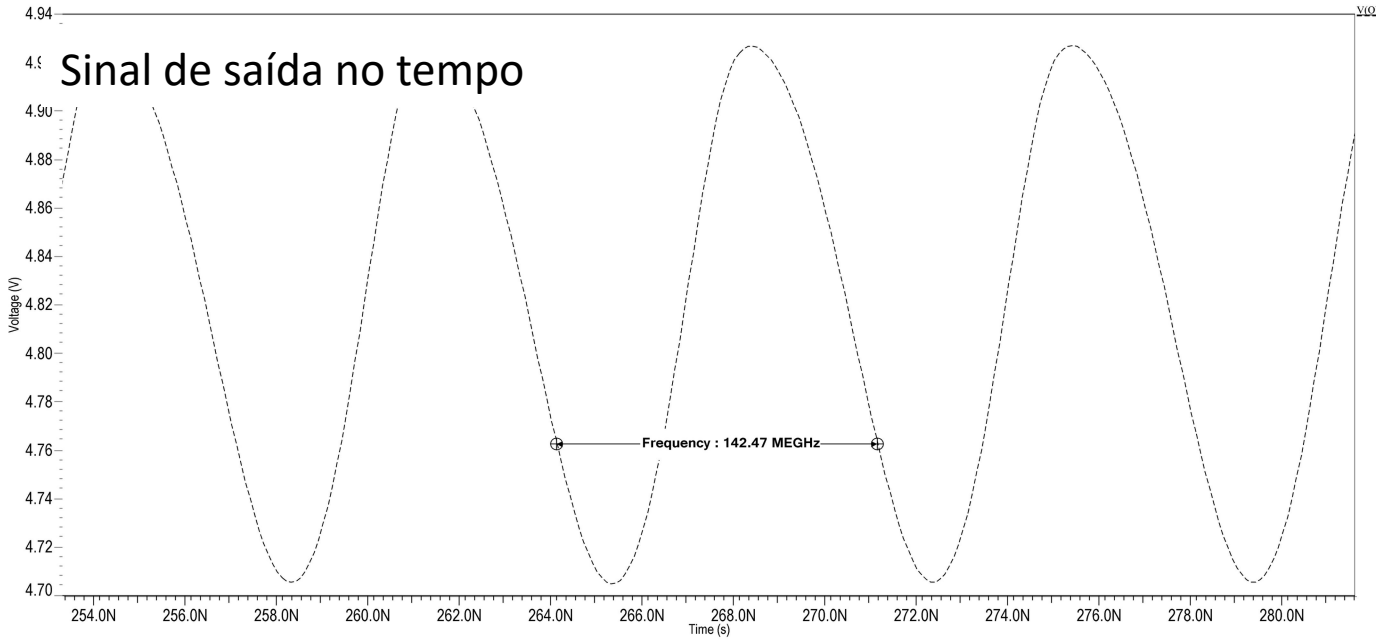


Osciladores

Aplicamos agora um atenuador de 0,415 na ralimentação.

- ✓ oscila com uma amplitude menor e a forma é mais próximo de uma senóide. Quanto mais próximo da estabilidade, menor a amplitude da oscilação
- ✓a frequencia é maior pois o modo comum subiu (a curva de transferencia diferencial esta dependendo do modo comum!)



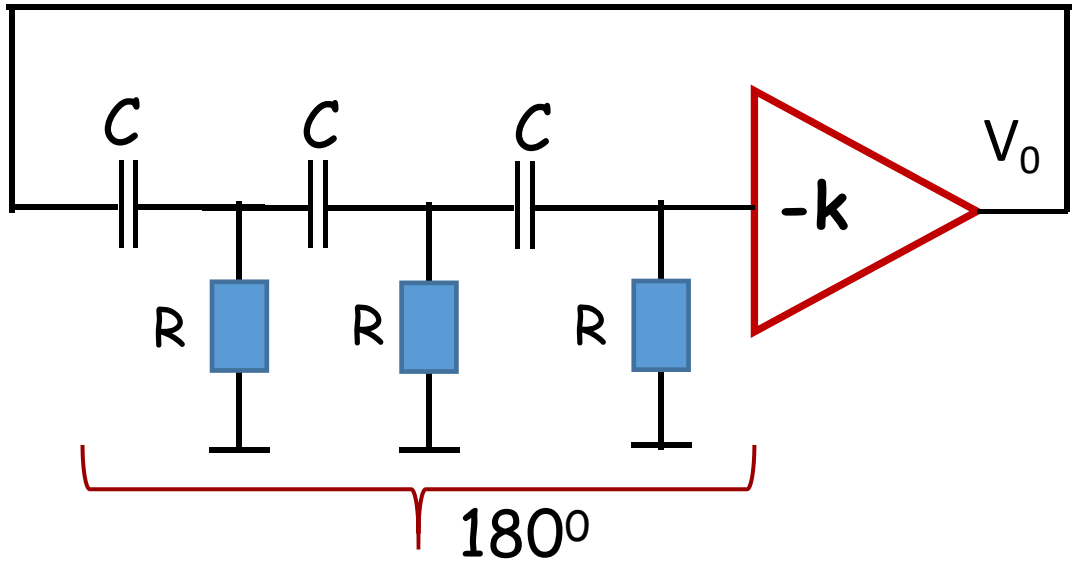


Osciladores por deslocamento de fase

Uma configuração intencional para oscilar é o oscilador por deslocamento de fase. O circuito de ganho acrescenta 180^0 de fase.

- ✓ O circuito RC acrescenta mais 180^0 na frequencia de oscilação ω_0
- ✓ veja que para atingir a 180^0 precisamos ao menos três polos, ou três capacitores.

adiantamento de fase
(pode-se trocar o R pelo C e o C pelo R)



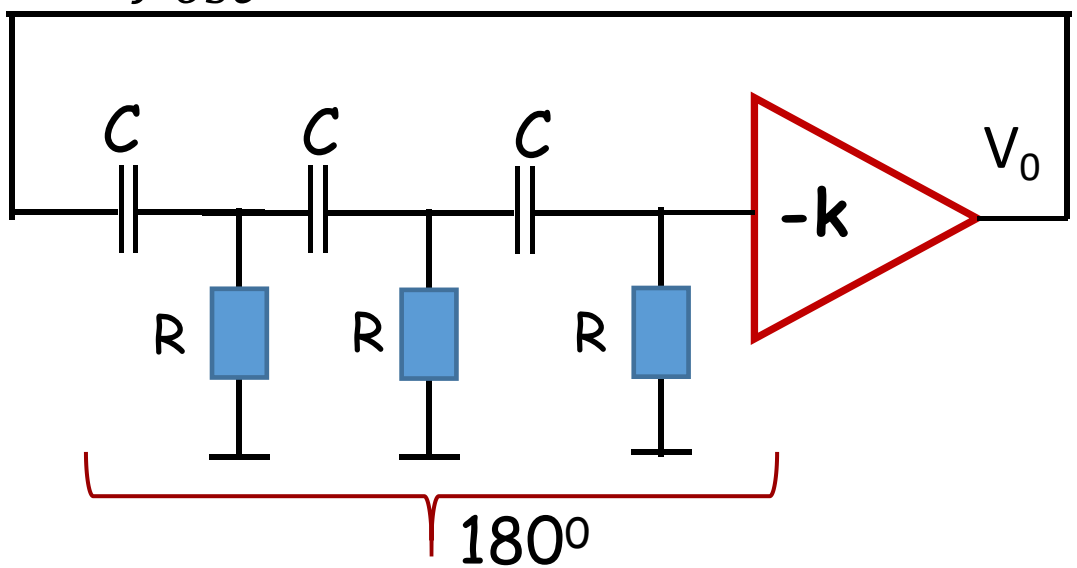
Osciladores por deslocamento de fase

Nesta configuração temos:

- ✓ $f_{osc} = \frac{1}{2\pi RC\sqrt{6}}$
- ✓ **k > 29**

Considerando C=10 nF e R= 1 kΩ, o circuito, se oscilar, oscilara em

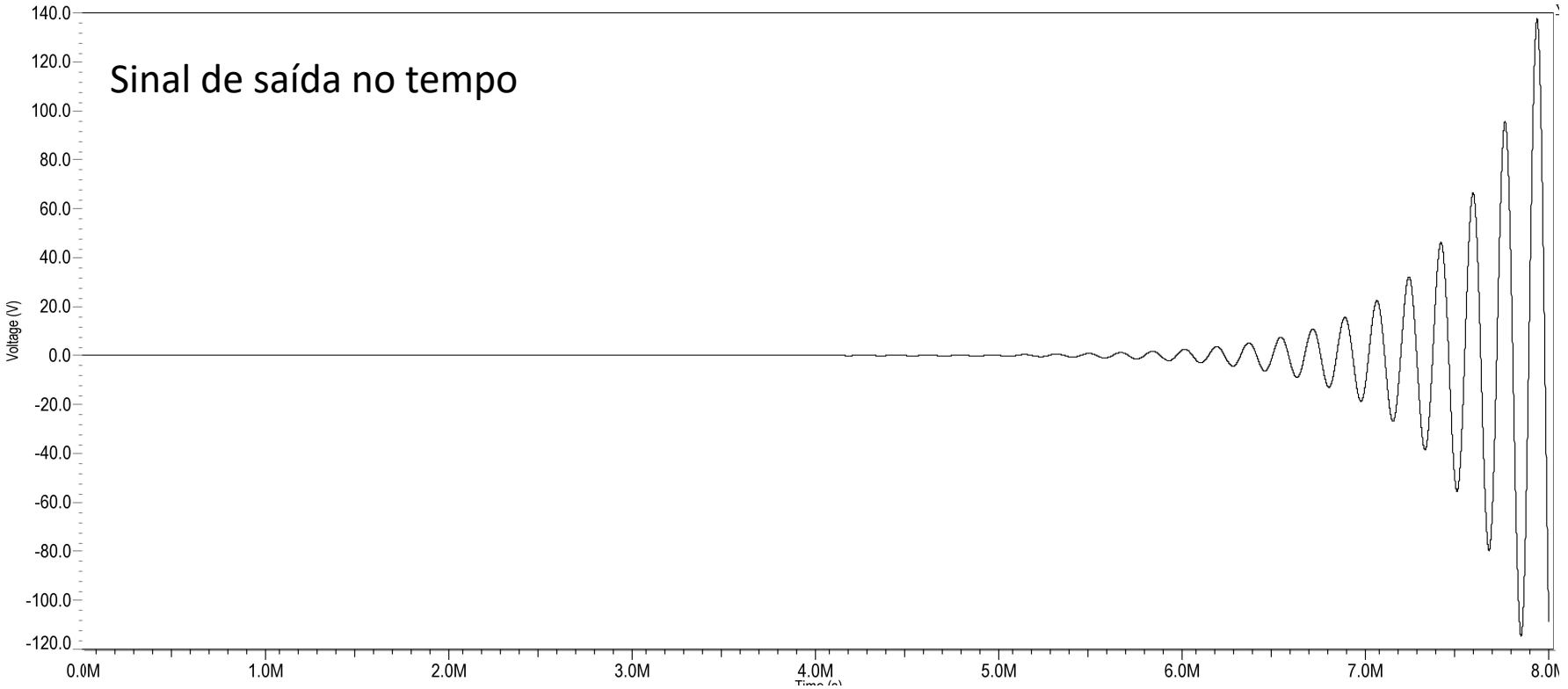
$f_{osc} = 6{,}5\ kHz$



adiantamento de fase

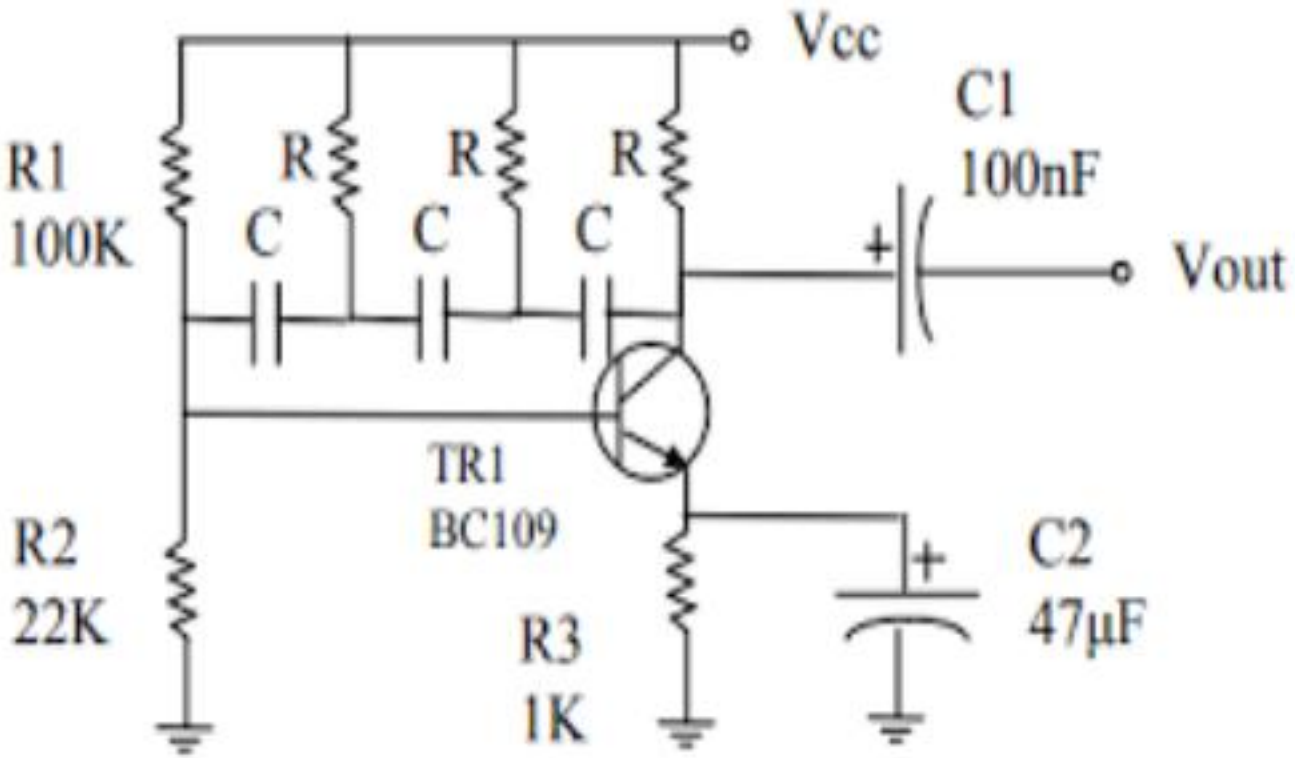
Osciladores por deslocamento de fase (k =40)

- ✓ ha um intervalo de tempo até a oscilação aparecer
- ✓ neste caso a oscilação cresce até infinito. Em um circuito real, o bloco de ganho tem o ganho reduzido quando a amplitude do sinal aumenta, e a oscilação estabiliza



Osciladores por deslocamento de fase

Implementação com transistor

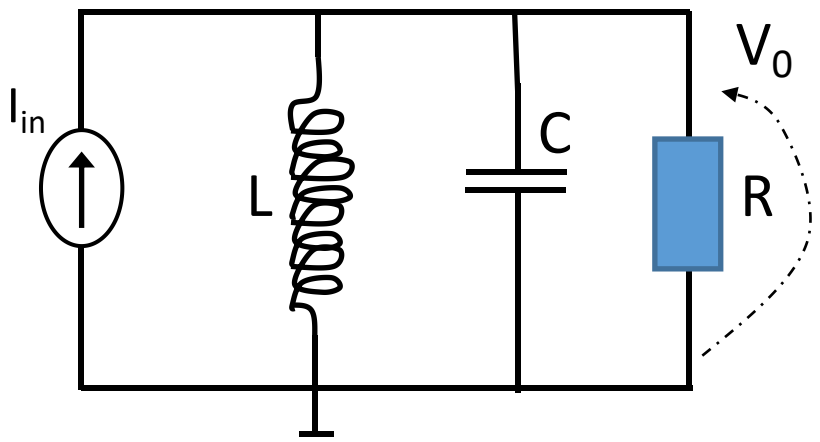


- ✓ Amplificador: Emissor comum
- ✓ ganho do amplificador deve ser maior que 29

Osciladores LC (Tanque) e a Cristal

Vimos ja o comportamento de um circuito RLC paralelo

$$V_0(s) = i_{in}(s)\frac{1}{G + 1/sL + sC} = i_{in}(s)\frac{sL}{s^2LC + sLG + 1}$$



onde G=1/R

$$s^2LC + sLG + 1 = \frac{s^2}{\omega_n^2} + \frac{s\zeta 2}{\omega_n} + 1$$

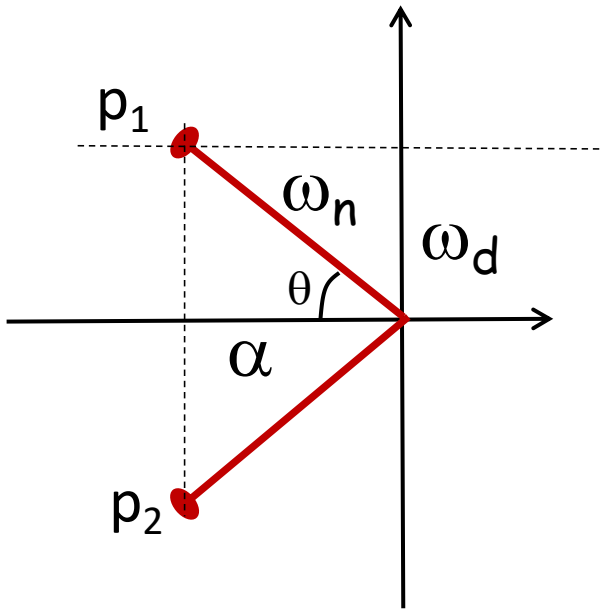
com $0 \leq \zeta < 1$ (raízes imaginárias)

$$\omega_n = \frac{1}{\sqrt{LC}}, \qquad LG = \frac{2\zeta}{1/\sqrt{LC}}, \qquad \zeta = \frac{1}{2R}\sqrt{\frac{L}{C}}$$

Diagramas de Bode (polos complexos)

$$\left(1 - {}^{s}/_{p1}\right)\left(1 - {}^{s}/_{p2}\right) = \frac{s^2 + 2\alpha s + \alpha^2 + \omega_d^2}{\alpha^2 + \omega_d^2} = \frac{s^2}{\omega_n^2} + \frac{s\zeta 2\omega_n}{\omega_n^2} + 1$$

onde $\omega_n^2 = |p_1| = |p_2| = \alpha^2 + \omega_d^2$ e $\zeta = {}^{\alpha}/_{\omega_n}$



$$\zeta = {}^{\alpha}/_{\omega_d} = cos(\theta) \leq 1$$

$0 \leq \zeta < 1$ p_1 e p_2 complexos

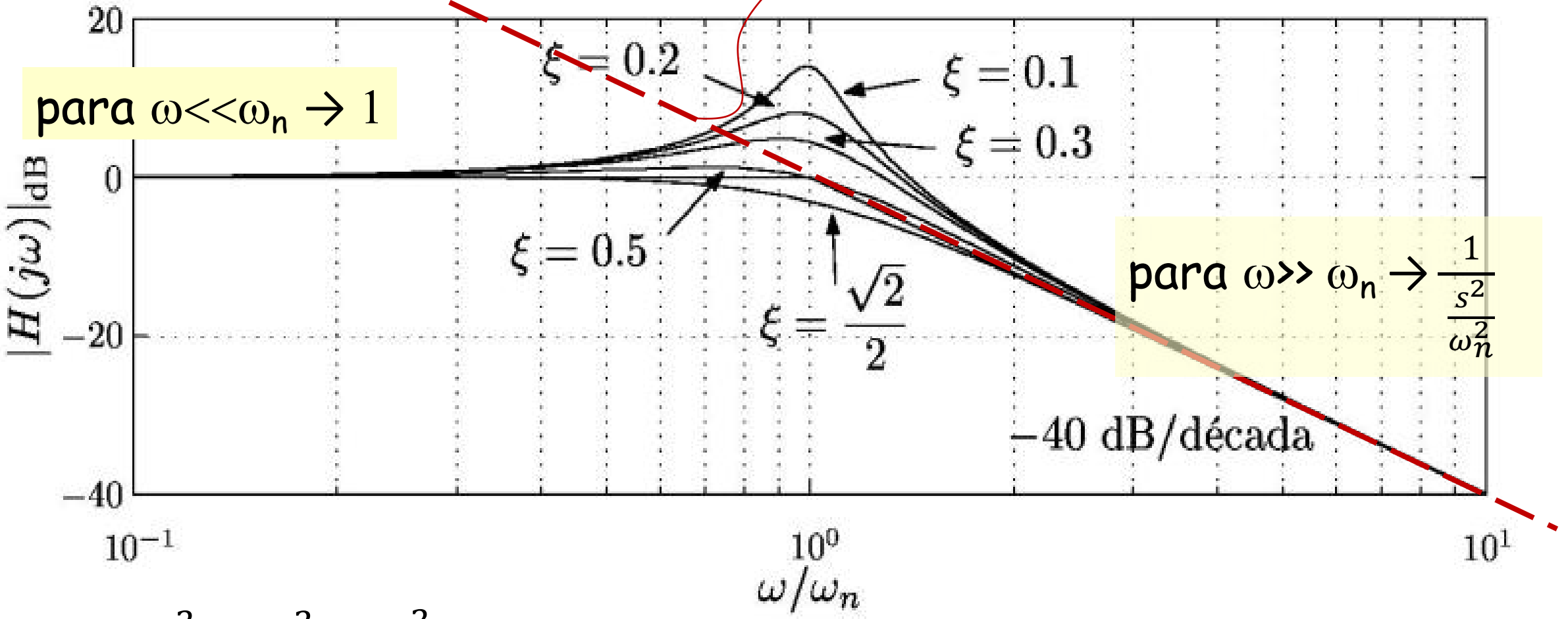
$\zeta = 1$ $p_1 = p_2$ e reais

Polo complexo

$$\frac{1}{(1-s/p_1)(1-s/p_2)}$$

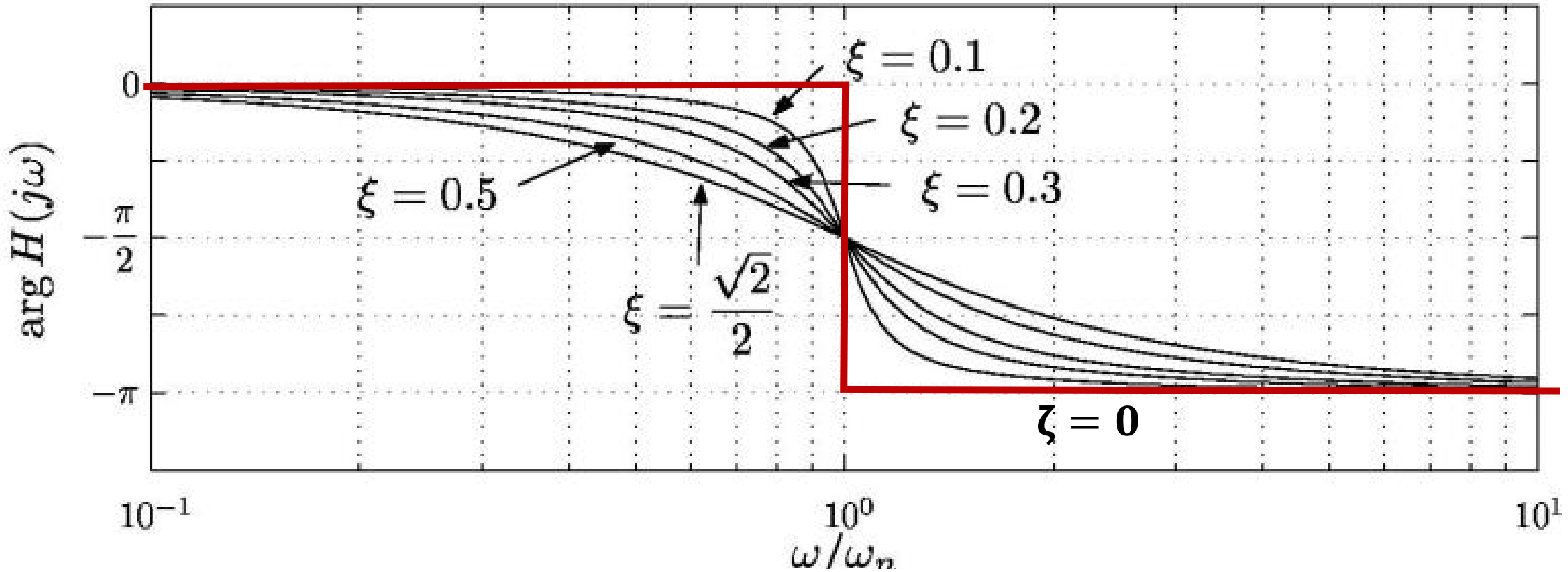
Assíntota: Passa por (ω_n, 0) e tem inclinação de -40 db/dec para $\omega \gg \omega_n$

para $\omega \ll \omega_n \rightarrow 1$



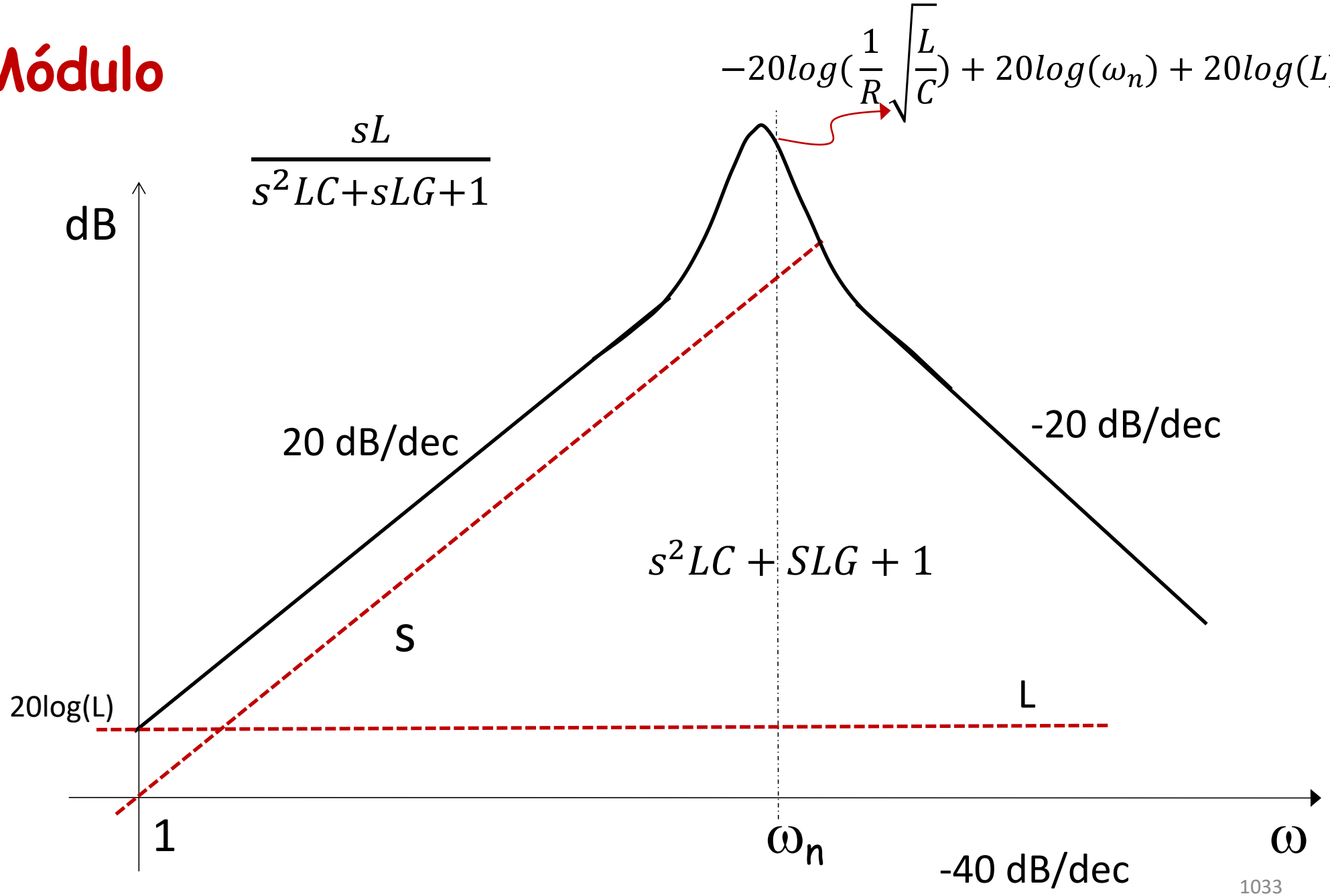
para $\omega \gg \omega_n \rightarrow \frac{1}{\frac{s^2}{\omega_n^2}}$

$$\omega_n^2 = \alpha^2 + \omega_d^2$$



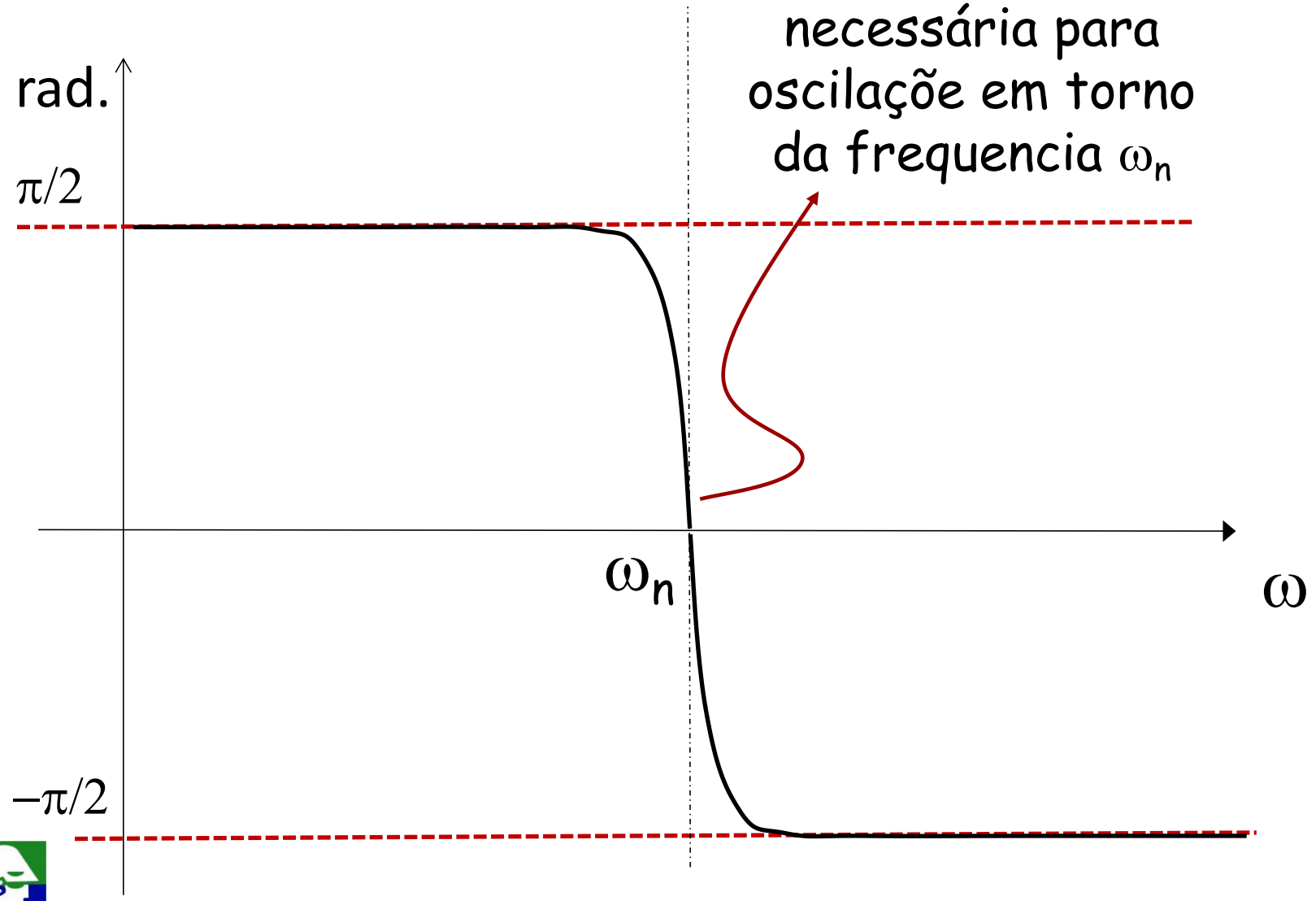
- Como o par de polos complexos somam dois, para $\omega >> \omega_n$ teremos fase de $-2(\pi/2) = -\pi$
- quando ζ aumenta, a mudança de fase é mais suave
- quando $\zeta = 0$ a mudança de fase é abrupta

RLC - Módulo


$-20log(\frac{1}{R}\sqrt{\frac{L}{C}}) + 20log(\omega_n) + 20log(L)$
$\frac{sL}{s^2LC+sLG+1}$
dB
20 dB/dec
-20 dB/dec
$s^2LC + SLG + 1$
S
L
20log(L)
1
ω_n
ω
-40 dB/dec

RLC - Fase

o RCL pode fornecer qualquer fase necessária para oscilaçõe em torno da frequencia ω_n



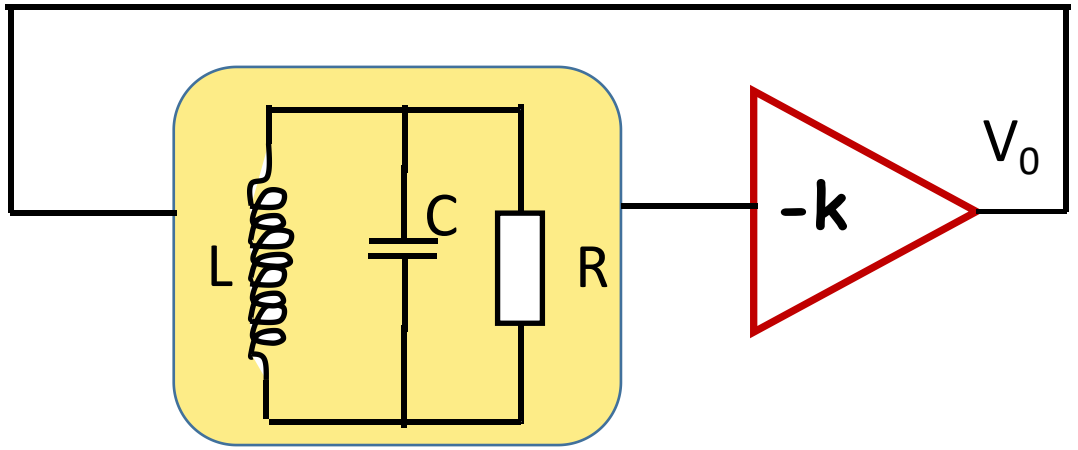
quanto maior o valor de R, menor é o valor de

$$\zeta = \frac{G}{2}\sqrt{\frac{L}{C}}$$

e mais brusca é a transição da fase

Osciladores LC (Tanque) e a Cristal

A mudança brusca de fase do circuito RLC pode ser utilizada para se atingir a condição de oscilação.



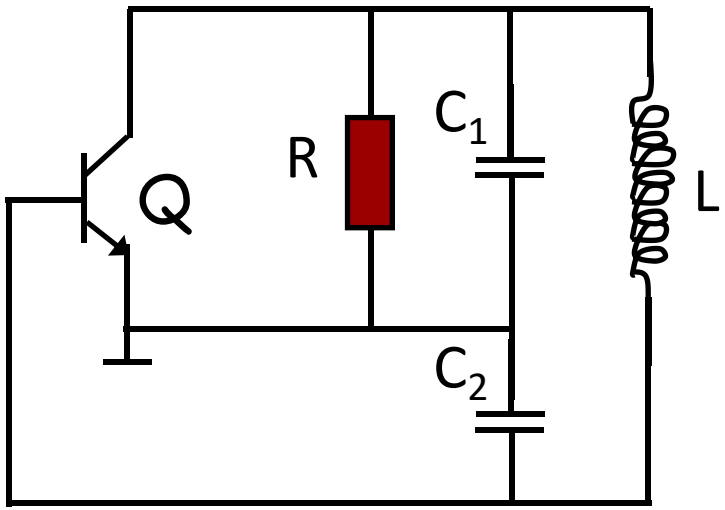
- O circuito RLC pode estar com uma configuração diferente
- Normalmente o R não é colocado (ele modela perdas do circuito)

Osciladores com um RLC para ajustar a fase são chamados de osciladores Tanque.

Osciladores LC (Tanque) - Colpitts

A configuração Colpitts esta mostrada abaixo

Na figura não esta apresentada a polarização do transistor, apenas as ligações para o modelo de pequenos sinais (mais tarde apresentamos o circuito completo)

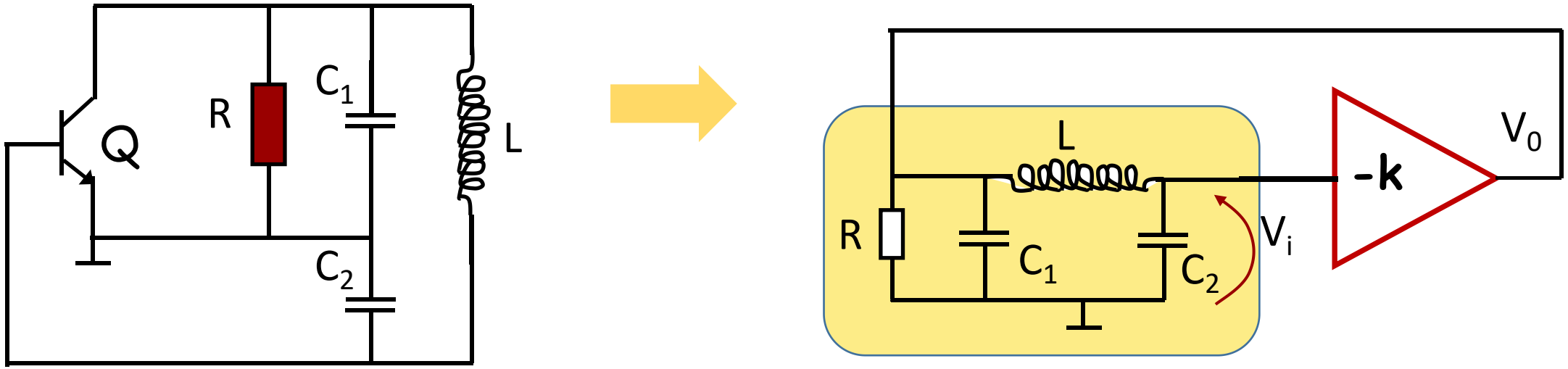


Observe que

- não há fonte de alimentação (não está o circuito de poliração)
- o resistor será o próprio r_0 do transistor

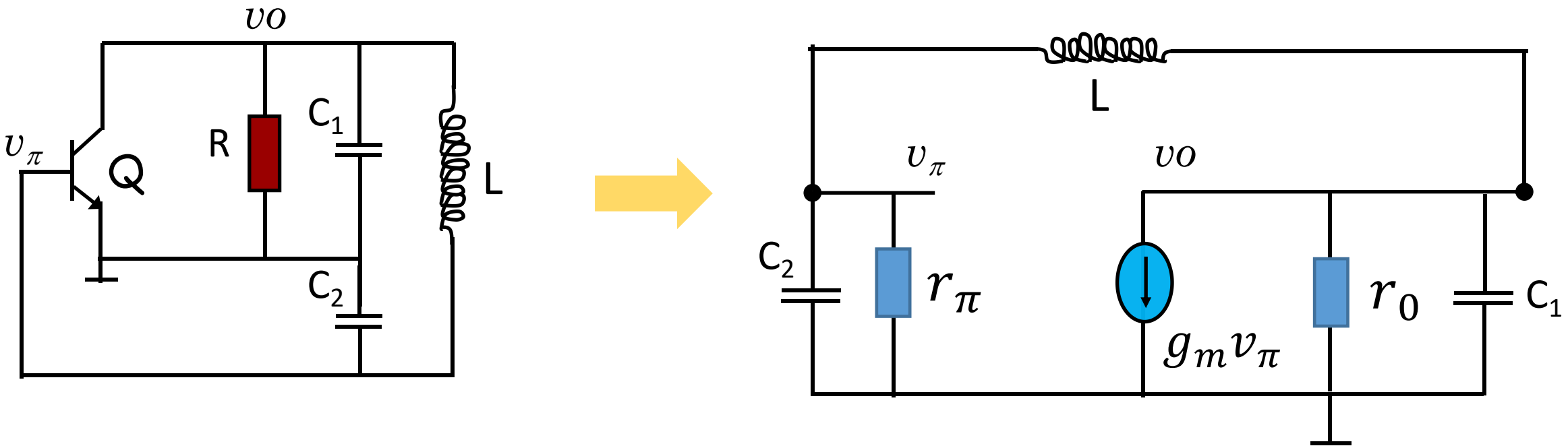
Osciladores LC (Tanque) - Colpitts

Colpitts e seu equivalente



Osciladores LC (Tanque) - Colpitts

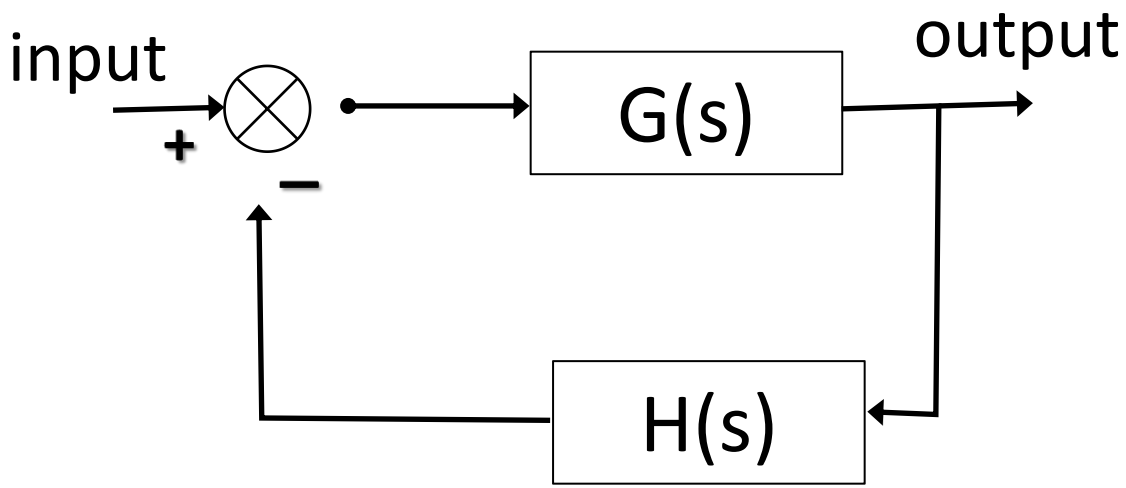
No modelo de pequenos sinais vamos desconsidera as capacitancias internas do transistor. Normalmente elas são bem menores do que C_1 e C_2 e não afetam o funcionamento do circuito.



Osciladores LC (Tanque) - Colpitts

Para verificar a possibilidade de oscilação num circuito realimentado devemos analisar G(s)H(s). Para encontar o valor de G(s)H(s) é necessário abrir a realimentação em um ponto que não altera a operação do circuito.

No circuito abaixo isso foi feito no somador

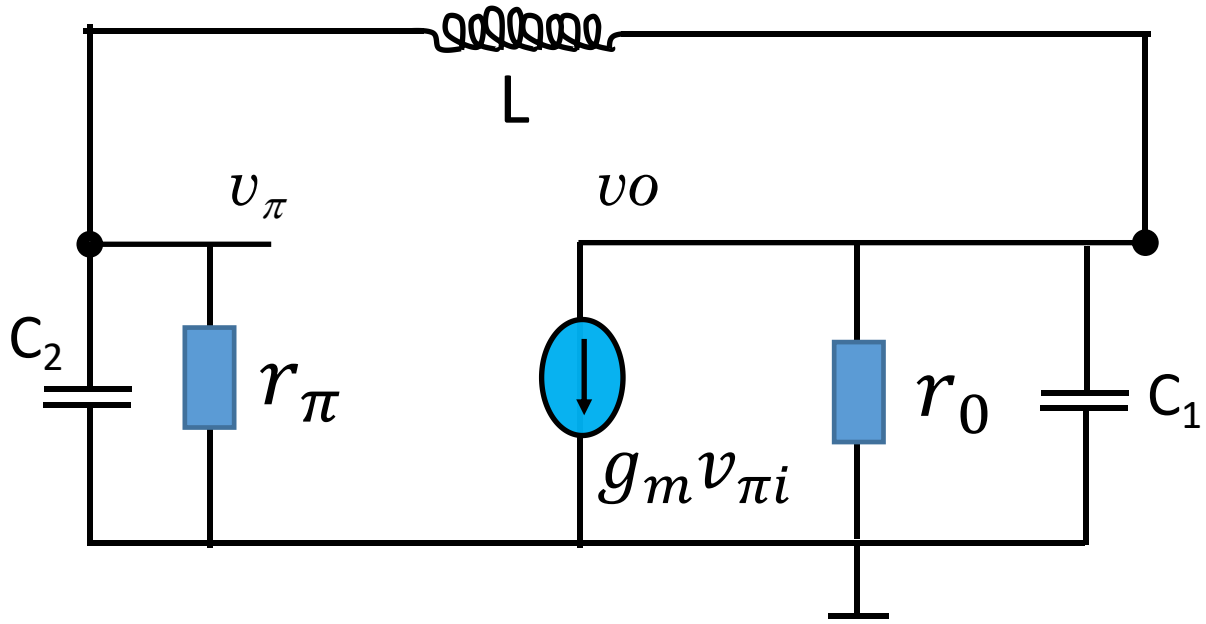


Osciladores LC (Tanque) - Colpitts

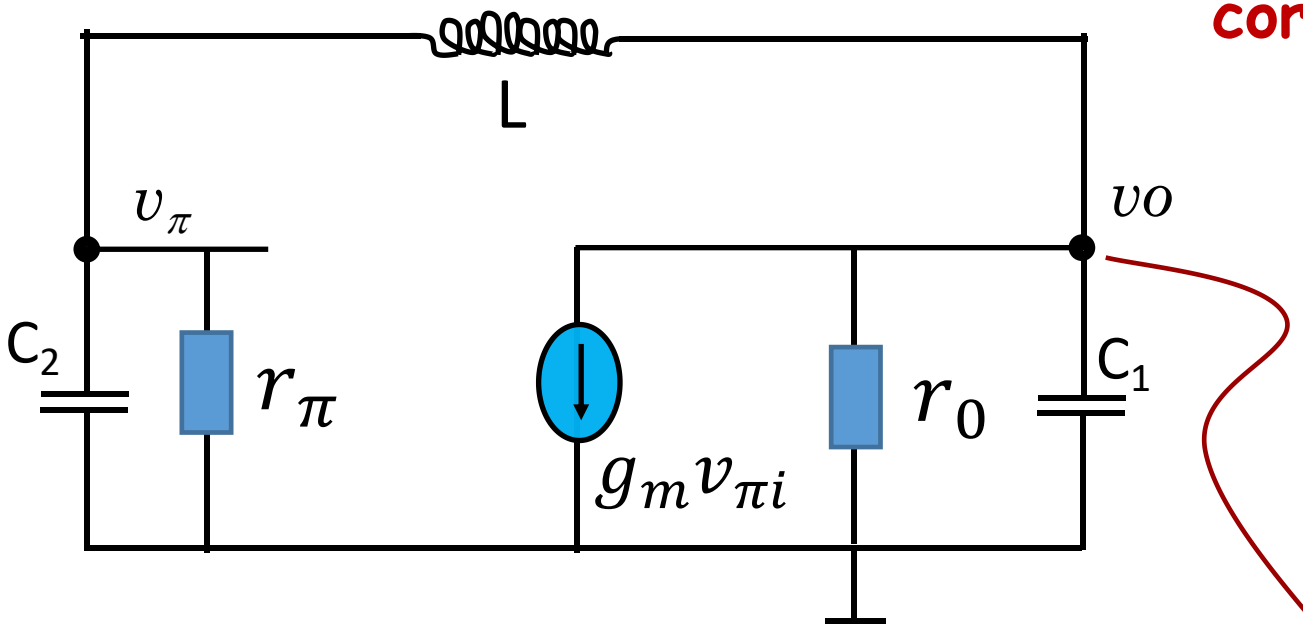
Em nosso oscilador a posição ideal é no v_π. Assim vamos considerar

- ✓ entrada: fonte de corrente que depende de $v_{\pi i}$
- ✓ saída: $v\pi$ em r_π e C_2

Para simplificar a analise vamos desprezar o r_π



Osciladores LC (Tanque) - Colpitts



corrente em L = corrente no C_2

$$\frac{v_0 - v_\pi}{sL} = v_\pi s C_2$$

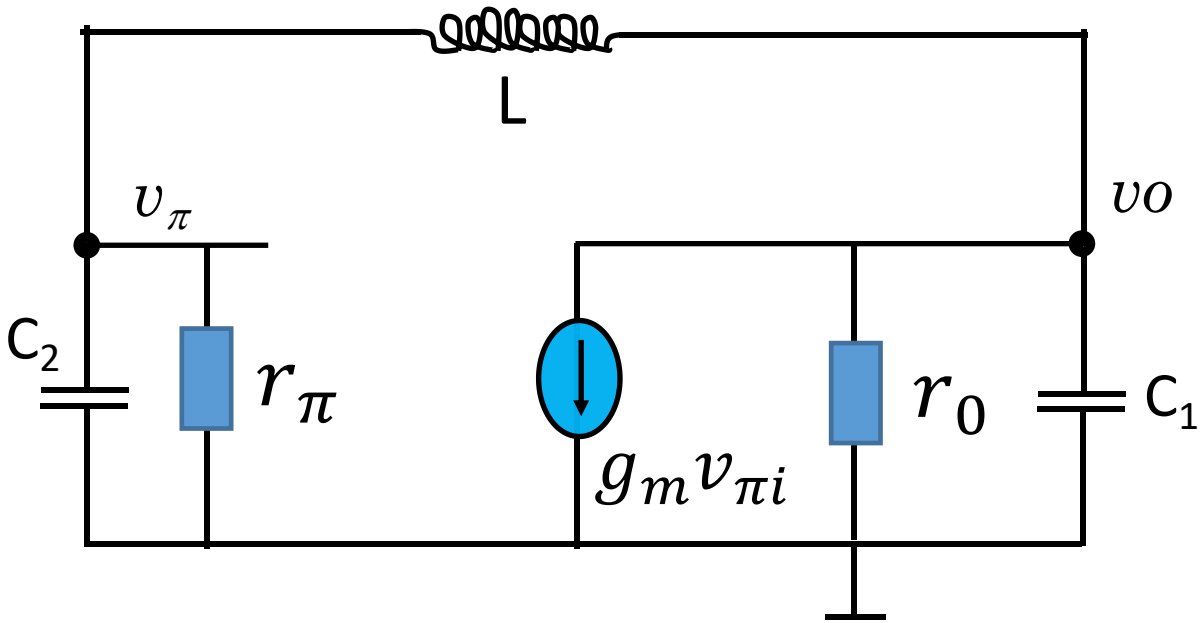
$$\frac{v_0}{sL} = v_\pi\left(\frac{s^2 LC_2 + 1}{sL}\right)$$

$$v_0 = v_\pi(s^2 LC_2 + 1)$$

$$\frac{v_0}{r_0} + v_0 sC_1 + \frac{v_0 - v_\pi}{sL} + g_m v_{\pi i} = \frac{v_0}{r_0} + v_0 sC_1 + v_\pi sC_2 + g_m v_{\pi i} = 0$$

$$\frac{v_0}{r_0} + v_0 sC_1 + v_\pi sC_2 + g_m v_{\pi i} = v_0\left(\frac{1}{r_0} + sC_1\right) + v_\pi sC_2 + g_m v_{\pi i} = 0$$

Osciladores LC (Tanque) - Colpitts



$$v_0 = v_\pi(s^2 LC_2 + 1)$$

$$v_0\left(\frac{1}{r_0} + sC_1\right) + v_\pi sC_2 + g_m v_{\pi i} = 0$$

$$v_\pi(s^2 LC_2 + 1)\left(\frac{1}{r_0} + sC_1\right) + v_\pi sC_2 + g_m v_{\pi i} = 0$$

$$-g_m v_{\pi i} = v_\pi\left(s^3 LC_1 C_2 + s^2 \frac{LC_2}{r_0} + s(C_1 + C_2) + \frac{1}{r_0}\right)$$

Osciladores LC (Tanque) - Colpitts

$$v_\pi = - v_{\pi i} \frac{g_m}{s^3 LC_1C_2 + s^2 \frac{LC_2}{r_0} + s(C_1 + C_2) + \frac{1}{r_0}}$$

$$\frac{v_\pi}{v_{\pi i}} = - \frac{g_m}{s^3 LC_1C_2 + s^2 \frac{LC_2}{r_0} + s(C_1 + C_2) + \frac{1}{r_0}}$$

Essa é a função G(s)H(s). Como vimos, para oscilar em ω_0 devemos ter

1. real(G(jω_0).H(jω_0)) > 1,0 (a realimentção aqui é positiva)
2. imag(G(jω_0).H(jω_0)) = 0

Osciladores LC (Tanque) - Colpitts

$$\frac{v_\pi}{v_{\pi i}}(j\omega_0) = -\frac{g_m}{-j{\omega_0}^3 LC_1C_2 - {\omega_0}^2\frac{LC_2}{r_0} + \mathrm{j}\omega_0(C_1+C_2) + \frac{1}{r_0}}$$

$$\frac{v_\pi}{v_{\pi i}}(j\omega_0) = -\frac{g_m}{j(\omega_0(C_1+C_2) - {\omega_0}^3 LC_1C_2) + \frac{1-{\omega_0}^2 LC_2}{r_0}}$$

Para cumprir as consicoes de Barkhausen devemos ter a parte imaginaria zerada. Neste caso, implica em

$$(\omega_0(C_1+C_2) - {\omega_0}^3 LC_1C_2) = 0$$

$$(C_1+C_2) - {\omega_0}^2 LC_1C_2 = 0 \;\Rightarrow\; \omega_0 = \sqrt{\frac{C_1+C_2}{LC_1C_2}}$$

Osciladores LC (Tanque) - Colpitts

A condição da parte imaginaria igual a zero nos leva a frequencia de oscilação

$$\omega_0 = \sqrt{\frac{C_1 + C_2}{LC_1C_2}}$$

Agora a função G(s)H(s) sera

$$\frac{v_\pi}{v_{\pi i}}(j\omega_0) = -\frac{g_m}{j(\omega_0(C_1 + C_2) - {\omega_0}^3 LC_1C_2) + \frac{1 - {\omega_0}^2 LC_2}{r_0}} = -\frac{g_m}{\frac{1 - {\omega_0}^2 LC_2}{r_0}}$$

Devemos garantir que G(s)H(s) seja maior que 1,0, ou seja

$$\frac{v_\pi}{v_{\pi i}}(j\omega_0) = -\frac{g_m}{\frac{1 - {\omega_0}^2 LC_2}{r_0}} > 1{,}0$$

Osciladores LC (Tanque) - Colpitts

Para analisar a desigualdade abaixo, devemos tomar cuidado com o sinal de menos

$$-\frac{g_m}{\frac{1-\omega_0{}^2 LC_2}{r_0}} > 1{,}0$$

Vamos substituir o valor de ω_0 que encontramos. Assim

$$-\frac{r_0 g_m}{1-\frac{C_1+C_2}{C_1}} = -\frac{C_1 r_0 g_m}{C_1-(C_1+C_2)} = \frac{C_1 r_0 g_m}{C_2} > 1{,}0$$

$$g_m r_0 > \frac{C_2}{C_1}$$

Osciladores LC (Tanque) - Colpitts

Para para o Colpitts temos um valor para ω_0 e uma condição a ser obedecida

$$\omega_0 = \sqrt{\frac{C_1 + C_2}{LC_1C_2}}$$

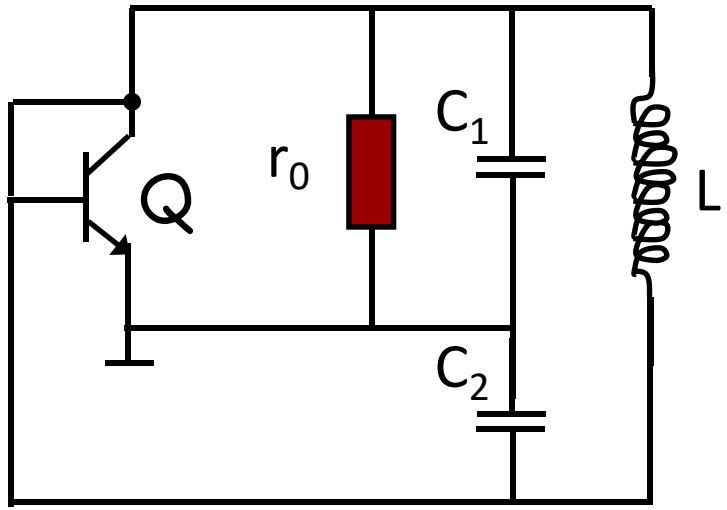
$$g_m r_0 > \frac{C_2}{C_1}$$

Osciladores LC (Tanque) - Colpitts

A configuração Colpitts como circuirto realimentado

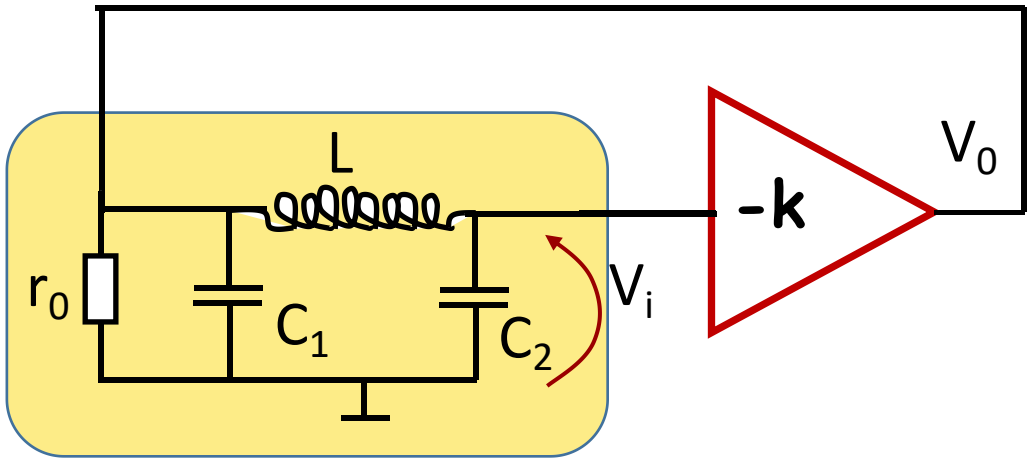
$$\omega_0 = \sqrt{\frac{C_1 + C_2}{LC_1C_2}}$$

$$g_m r_0 > \frac{C_2}{C_1}$$



$$Ganho\ total = (g_m r_0)\frac{C_1}{C_2} > 1$$

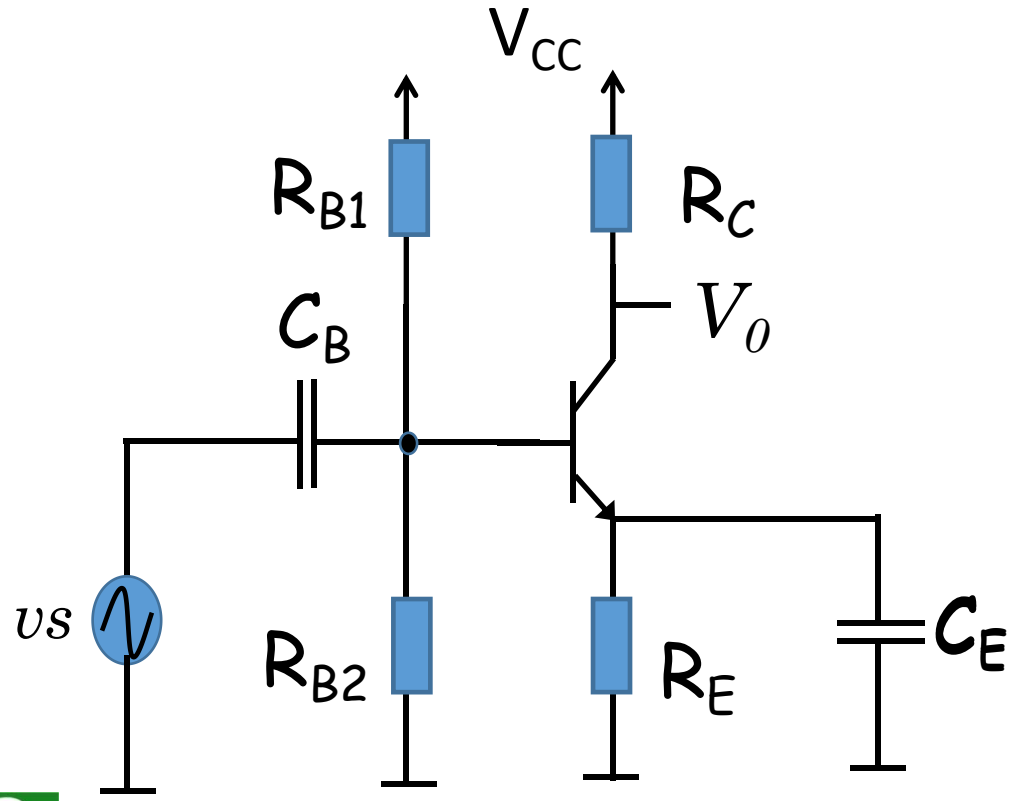
$$v_0 = -kv_i = -(g_m r_0)v_i$$

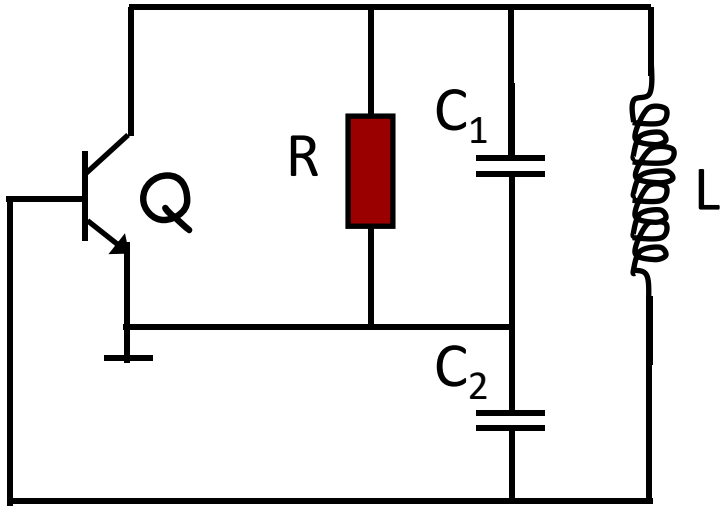


$$v_i = -v_0\frac{C_1}{C_2}\ na\ frequencia\ de\ oscilação$$

Osciladores LC (Tanque) - Colpitts

Implementação completa: vamos colocar o emissor comum para dar o ganho. O resistor R_c vai ser substituido pelo RCL e feita a realimentação





Osciladores LC (Tanque) - Colpitts

Implementação completa

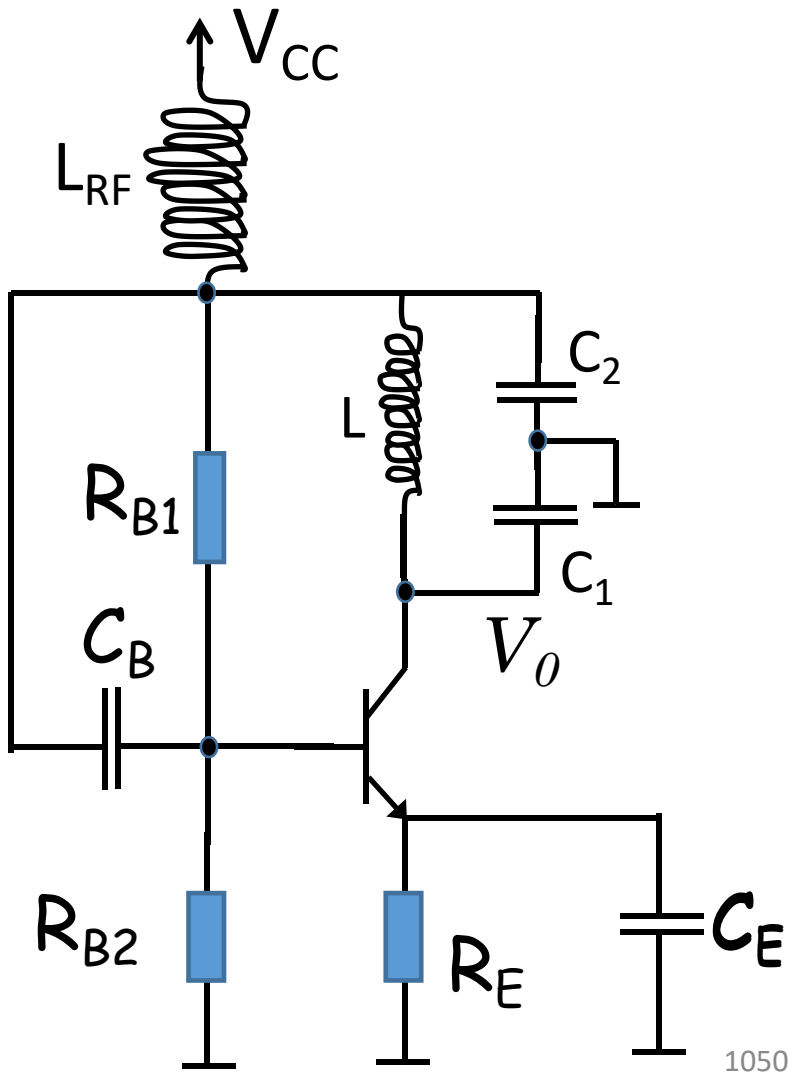
R_{B1} e R_{B2}: Gerar a tensão de base

R_E: dar estabilidade a polarização

C_E: bypass de R_E (curto na oscilação)

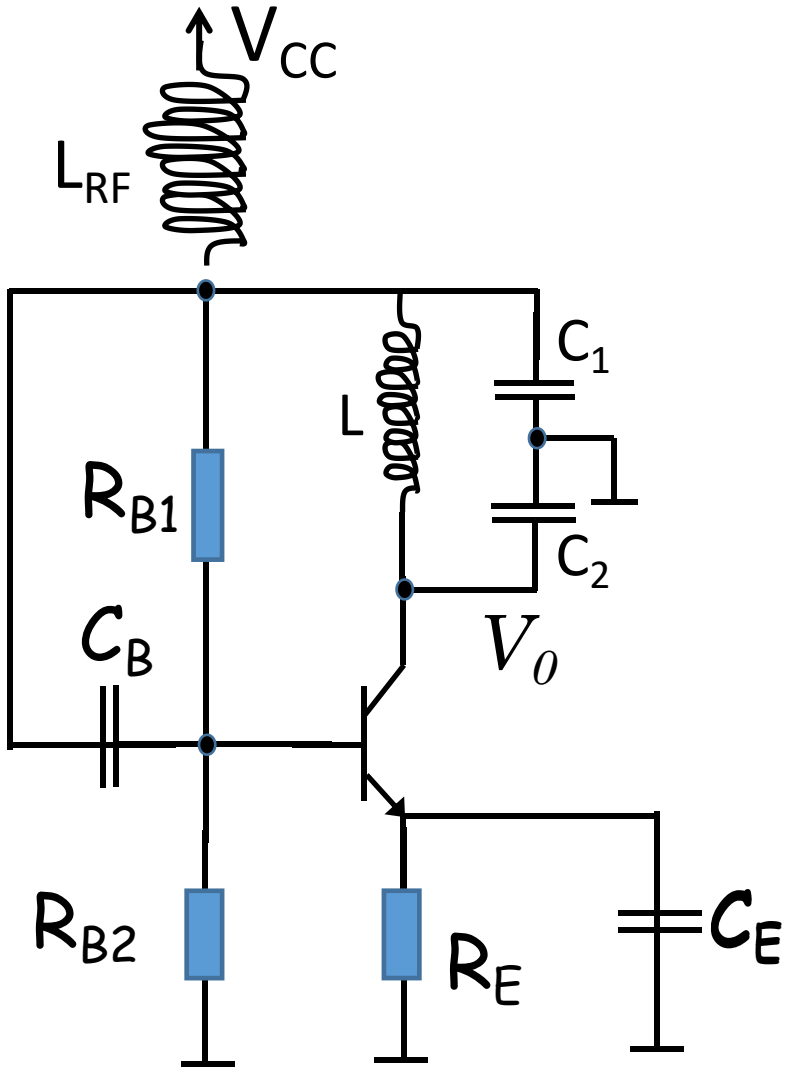
C_B: acoplar a saida à entrada (curto na oscilação)

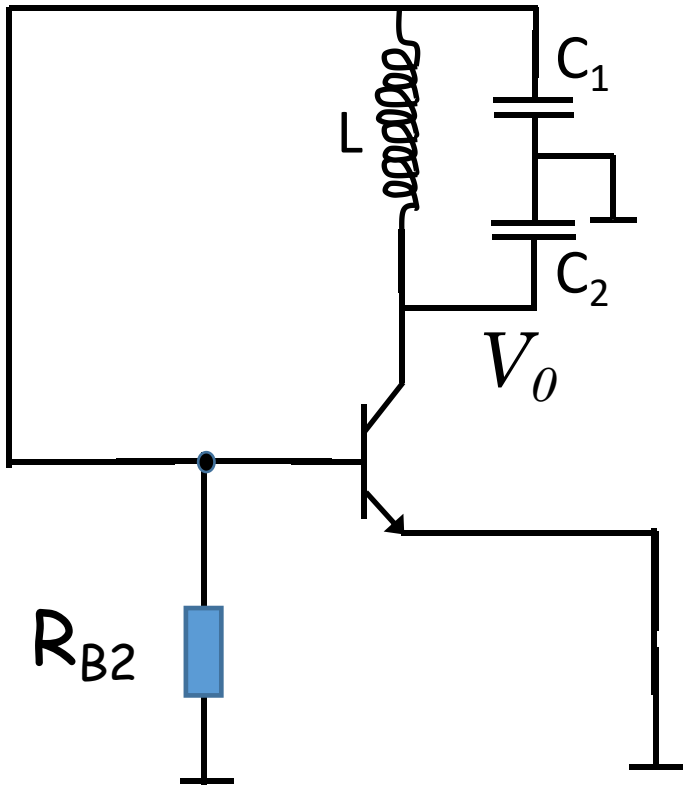
L_{RF} : indutor de RF de valor alto (impedancia sL_{RF}). Na polarização é curto, na operação é aberto. Chamado de bloqueador de RF



Osciladores LC (Tanque) - Colpitts

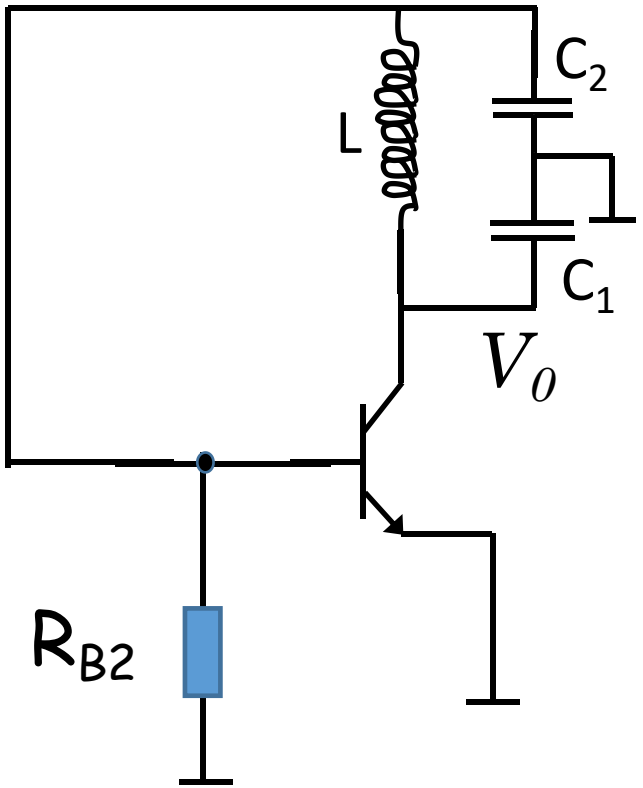
Na frequencia de oscilação

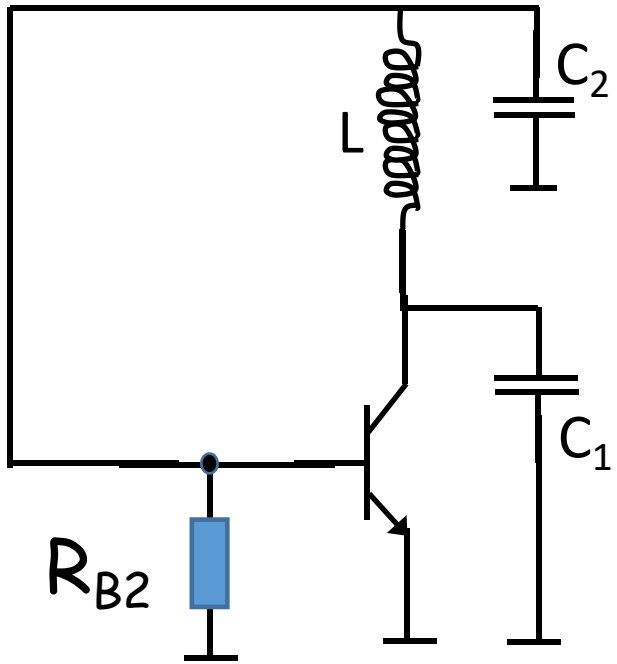




Osciladores LC (Tanque) - Colpitts

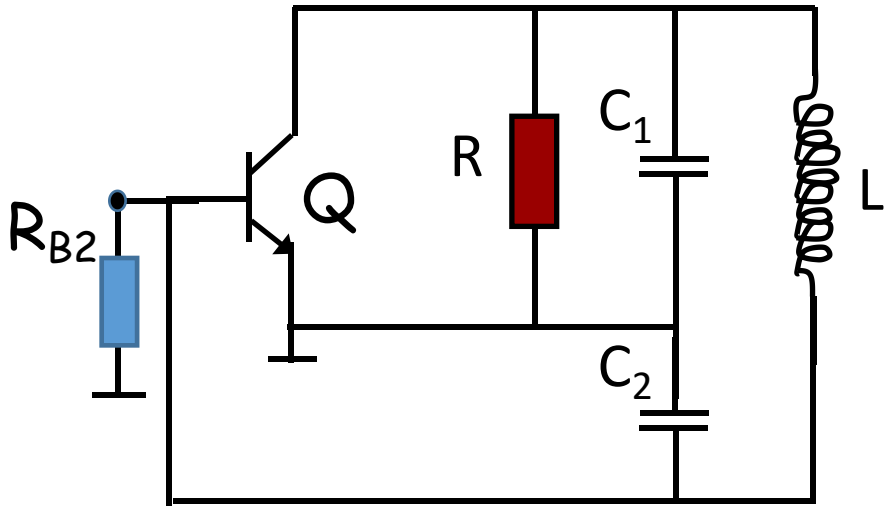
Na frequencia de oscilação





Colpitts

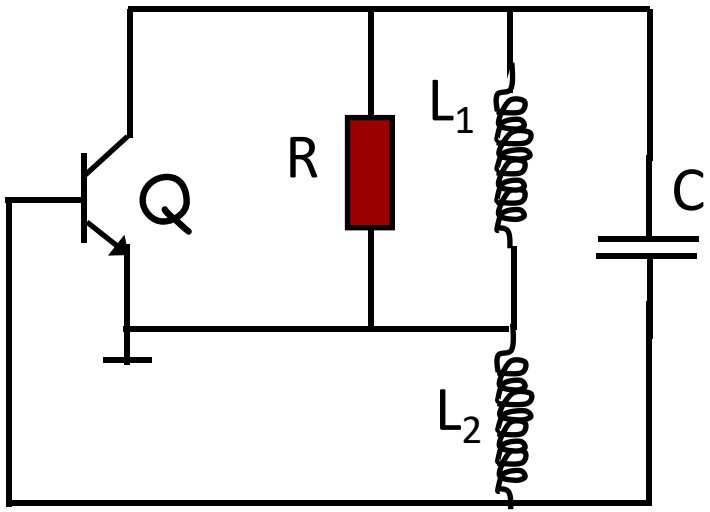
R_{B2} está em paralelo com r_π



Osciladores LC (Tanque) - Hartley

A configuração Hartley esta mostrada abaixo

Nesta configuração as posições do capacitor e do indutor são trocadas. Na figura não esta apresentada a polarização do transistor, apenas as ligações para o modelo de pequenos sinais

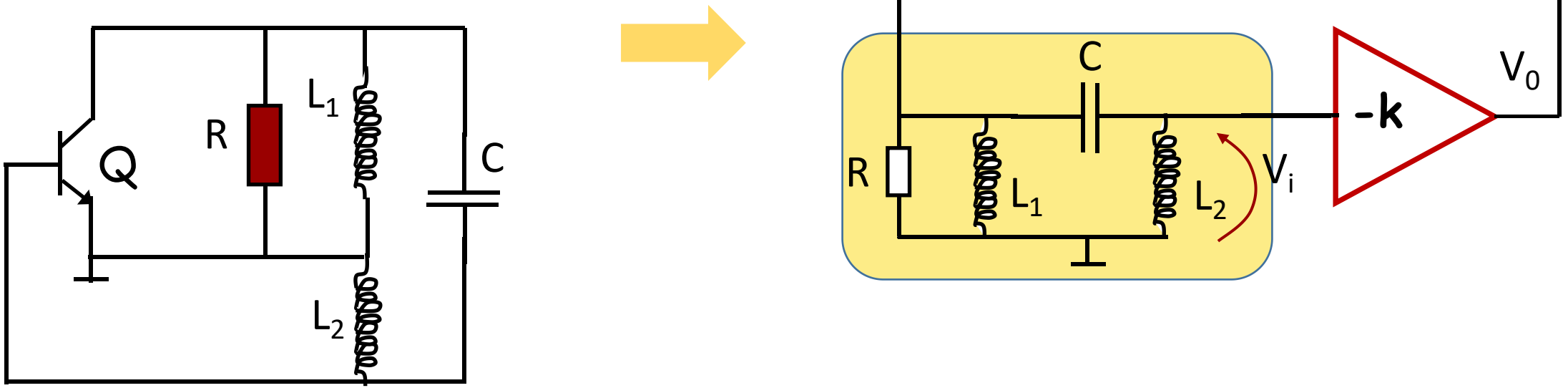


Observe que

- não há fonte de alimentação (não esta o circuito de poliração)
- o resistor será o próprio r_0 do transistor

Osciladores LC (Tanque) - Hartley

Hartley e seu equivalente

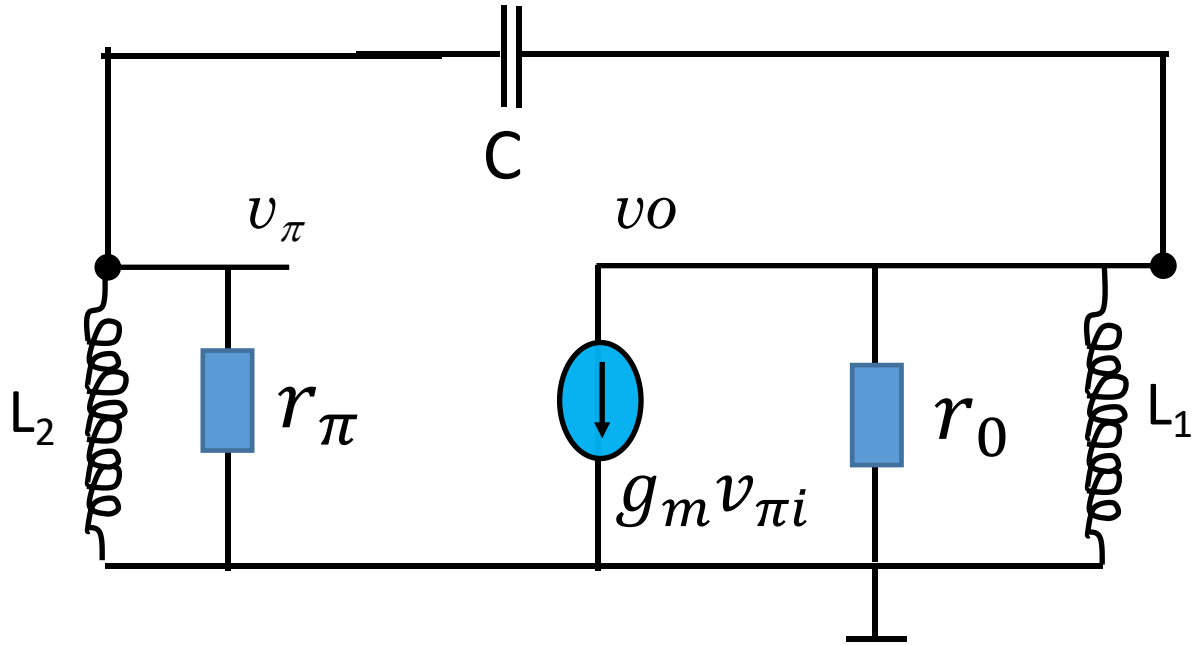


Osciladores LC (Tanque) - Hartley

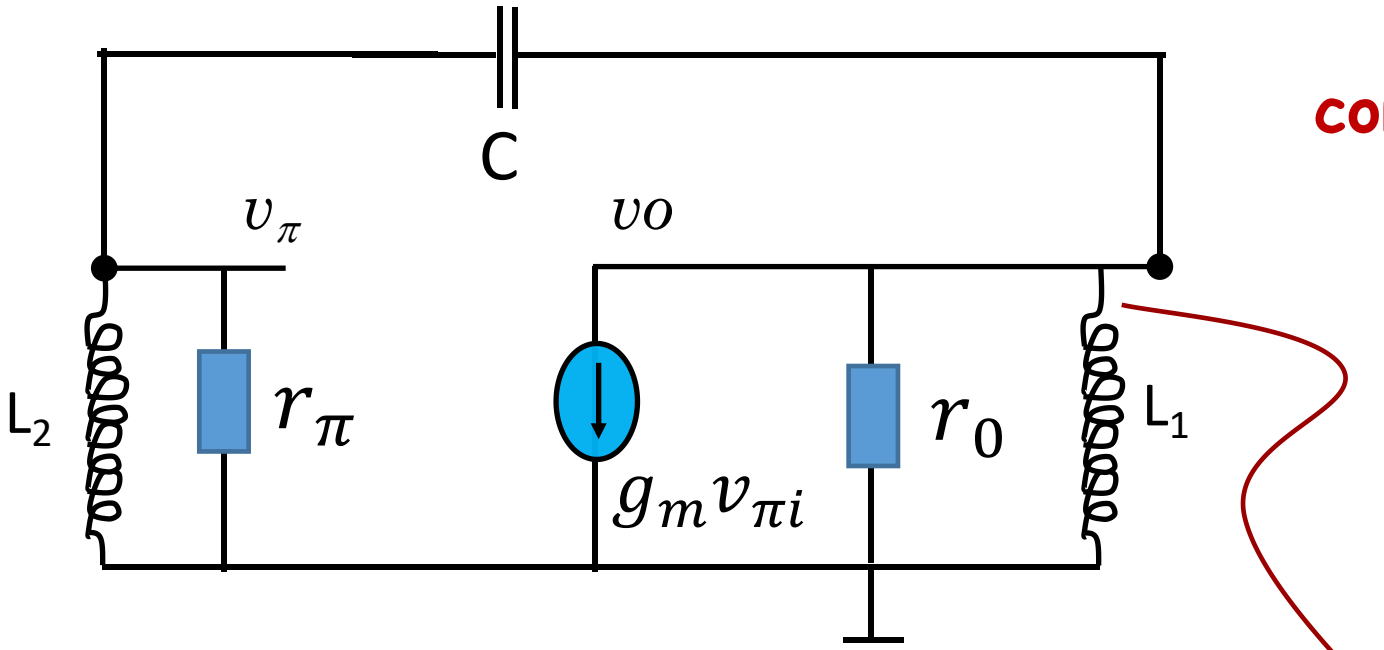
Em nosso oscilador a posição ideal para abrir o circuito é no v_π. Assim vamos considerar

- ✓ entrada: fonte de corrente que depende de $v_{\pi i}$
- ✓ saída: $v\pi$ em r_π e L_2

Para simplificar a analise vamos desprezar o r_π



Osciladores LC (Tanque) - Colpitts



corrente em C = corrente no L_2

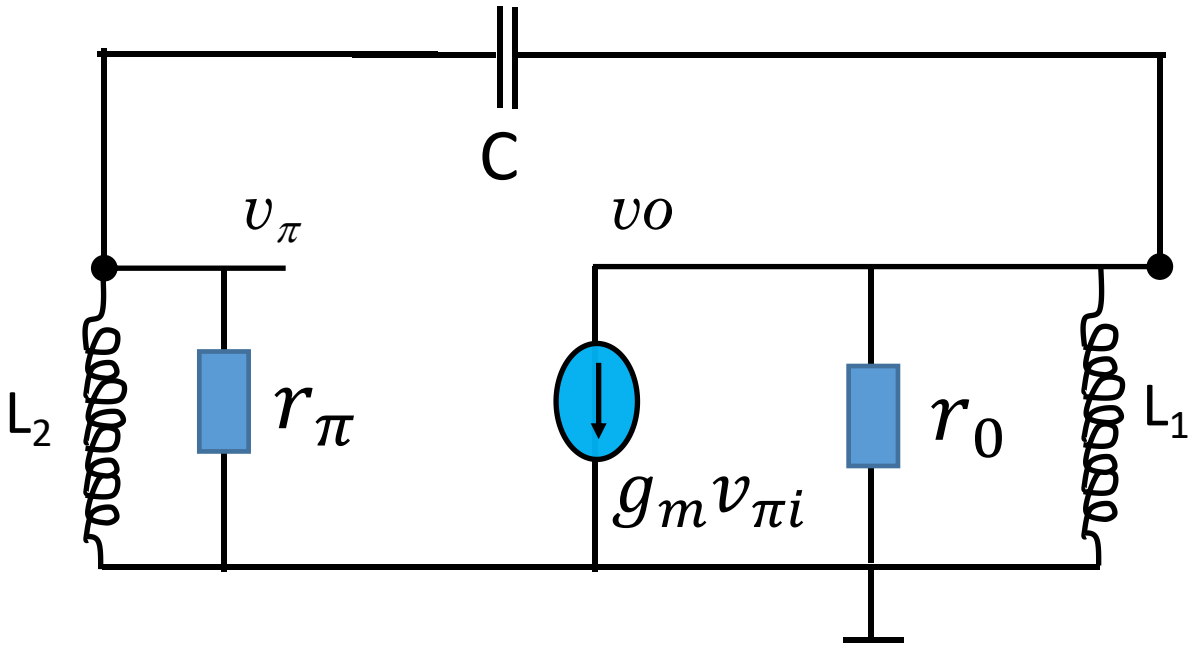
$$(v_0 - v_\pi)sC = \frac{v_\pi}{sL_2}$$

$$v_0 = v_\pi\left(\frac{1}{s^2 C L_2} + 1\right)$$

$$\frac{v_0}{r_0} + \frac{v_0}{sL_1} + (v_0 - v_\pi)sC + g_m v_{\pi i} = \frac{v_0}{r_0} + \frac{v_0}{sL_1} + \frac{v_\pi}{sL_2} + g_m v_{\pi i} = 0$$

$$\frac{v_0}{r_0} + \frac{v_0}{sL_1} + \frac{v_\pi}{sL_2} + g_m v_{\pi i} = v_0\left(\frac{1}{r_0} + \frac{1}{sL_1}\right) + \frac{v_\pi}{sL_2} + g_m v_{\pi i} = 0$$

Osciladores LC (Tanque) - Hartley



$$v_0 = v_\pi\left(\frac{1}{s^2 C L_2} + 1\right)$$

$$v_0\left(\frac{1}{r_0} + \frac{1}{sL_1}\right) + \frac{v_\pi}{sL_2} + g_m v_{\pi i} = 0$$

$$v_\pi\left(\frac{1}{s^2 C L_2} + 1\right)\left(\frac{1}{r_0} + \frac{1}{sL_1}\right) + \frac{v_\pi}{sL_2} + g_m v_{\pi i} = 0$$

$$(-g_m v_{\pi i}) s^2 C L_1 L_2 = v_\pi (L_1 + s^2 C L_1 L_2)\left(\frac{1}{r_0} + \frac{1}{sL_1}\right) + v_\pi s C L_1$$

Osciladores LC (Tanque) - Hartley

$$(-g_m v_{\pi i}) s^2 C L_1 L_2 = v_\pi \left(\frac{L_1}{r_0} + \frac{s^2 C L_1 L_2}{r_0} + \frac{1}{s} + sCL_2 + sCL_1 \right)$$

$$(-g_m v_{\pi i}) s^3 C L_1 L_2 = v_\pi \left(\frac{sL_1}{r_0} + \frac{s^3 C L_1 L_2}{r_0} + 1 + s^2 C(L_2 + L_1) \right)$$

$$v_\pi = - v_{\pi i} \frac{g_m s^3 C L_1 L_2}{\left(\frac{sL_1}{r_0} + \frac{s^3 C L_1 L_2}{r_0} + 1 + s^2 C(L_2 + L_1) \right)}$$

Osciladores LC (Tanque) - Hartley

$$\frac{v_\pi}{v_{\pi i}} = -\frac{g_m s^3 C L_1 L_2}{\left(\frac{sL_1}{r_0} + \frac{s^3 C L_1 L_2}{r_0} + 1 + s^2 C(L_2 + L_1)\right)}$$

Essa é a função G(s)H(s). Como vimos, para oscilar ω_0 em devemos ter

1. real(G(jω_0).H(jω_0)) > 1,0 (a realimentção aqui é positiva)
2. imag(G(jω_0).H(jω_0)) = 0

Osciladores LC (Tanque) - Hartley

$$\frac{v_\pi}{v_{\pi i}}(j\omega_0) = \frac{g_m j{\omega_0}^3 C L_1 L_2}{(\mathrm{j}\omega_0 \frac{L_1}{r_0} + \frac{-j{\omega_0}^3 C L_1 L_2}{r_0} + 1 - {\omega_0}^2 C(L_2 + L_1))}$$

$$\frac{v_\pi}{v_{\pi i}}(j\omega_0) = \frac{g_m j{\omega_0}^3 C L_1 L_2}{\mathrm{j}(\omega_0 \frac{L_1}{r_0} - \frac{{\omega_0}^3 C L_1 L_2}{r_0}) + 1 - {\omega_0}^2 C(L_2 + L_1)}$$

Osciladores LC (Tanque) - Hartley

A condição da parte imaginaria igual a zero nos leva a frequencia de oscilação

Agora a função G(s)H(s) será

$$\frac{v_\pi}{v_{\pi i}}(j\omega_0) = \frac{g_m j{\omega_0}^3 C L_1 L_2}{\mathrm{j}(\omega_0 \frac{L_1}{r_0} - \frac{{\omega_0}^3 C L_1 L_2}{r_0}) + 1 - {\omega_0}^2 C(L_2 + L_1)} = \frac{g_m {\omega_0}^2 C L_1 L_2}{(\frac{L_1}{r_0} - \frac{{\omega_0}^2 C L_1 L_2}{r_0})}$$

$$\frac{v_\pi}{v_{\pi i}}(j\omega_0) = \frac{g_m r_0 {\omega_0}^2 C L_1 L_2}{(L_1 - {\omega_0}^2 C L_1 L_2)}$$

Osciladores LC (Tanque) - Hartley

$$\frac{v_\pi}{v_{\pi i}}(j\omega_0) = \frac{g_m r_0 \omega_0{}^2 C L_1 L_2}{(L_1 - \omega_0{}^2 C L_1 L_2)} = \frac{g_m r_0 L_1 L_2 \dfrac{1}{(L_2 + L_1)}}{(L_1 - L_1 L_2 \dfrac{1}{(L_2 + L_1)}} = g_m r_0 \frac{L_2}{L_1}$$

Devemos garantir que G(s)H(s) seja maior que 1,0, ou seja

$$\frac{v_\pi}{v_{\pi i}}(j\omega_0) = g_m r_0 \frac{L_2}{L_1} > 1{,}0$$

$$g_m r_0 > \frac{L_1}{L_2}$$

Osciladores LC (Tanque) - Hartley

Implementação completa

R_{B1} e R_{B2}: Gerar a tensão de base

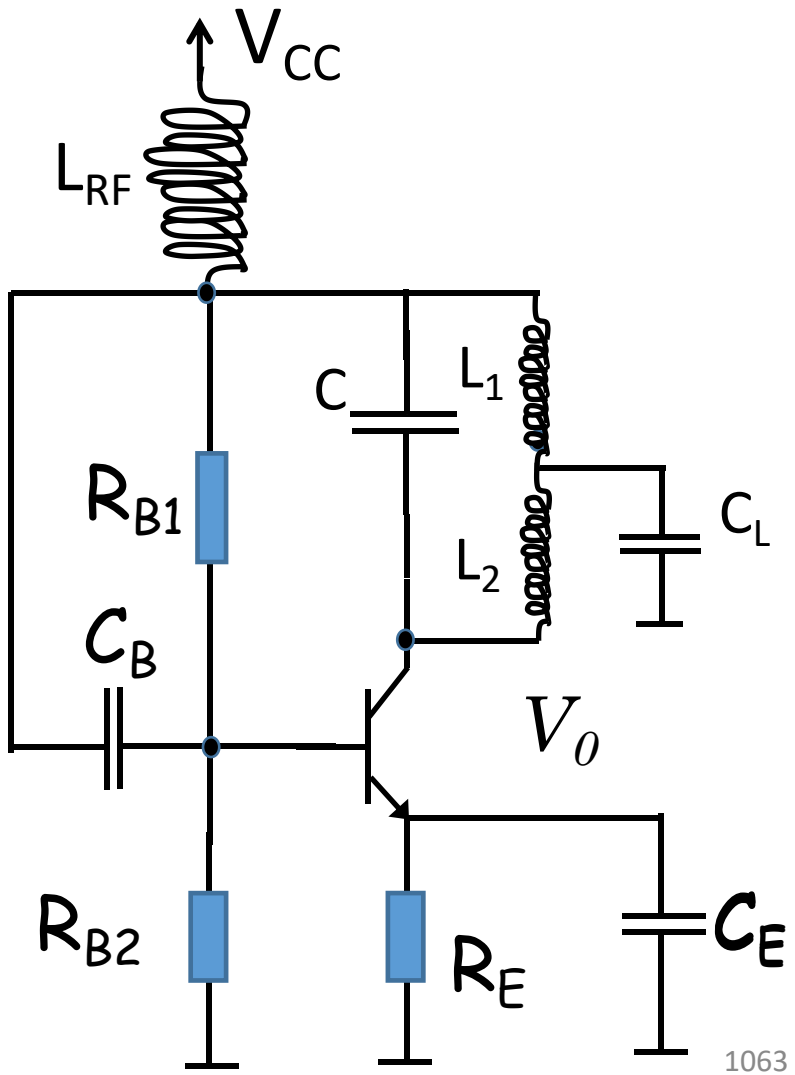
R_E: dar estabilidade a polarização

C_E: bypass de R_E (curto na oscilação)

C_B: acoplar a saida à entrada (curto na oscilação)

C_L: capacitor é curto na operação

L_{RF} : indutor de RF de valor alto (impedancia sL_{RF}). Na polarização é curto, na operação é aberto. Chamado de bloqueador de RF



Osciladores a Cristal

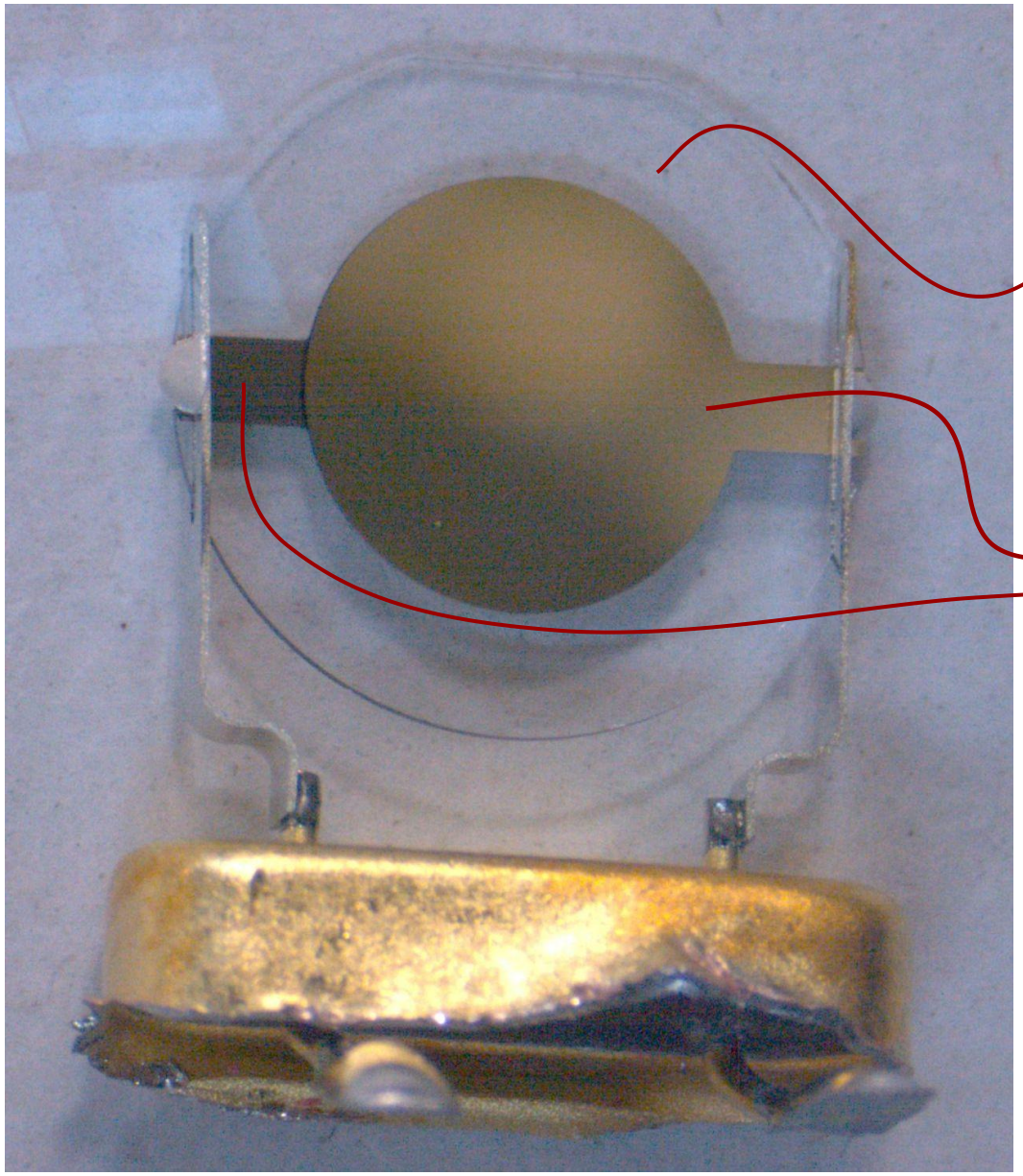
Um oscilador a cristal é um circuito oscilador que utiliza a ressonancia mecanica de um cristal piezoelétrico vibrante.

Este tipo de oscilador se baseia nas leves alterações de forma de um cristal de quartzo causadas pela ação de um campo elétrico, uma propridade conhecida com *electrostriction* (seu inverso é o efeito piezoelétrico). Uma tensão aplicada nos terminais do cristal causa a alteração da forma e quando a tensão é removida, o cristal gera uma pequena voltagem ao ter sua forma inicial reestabelicida pela sua elasticidade.

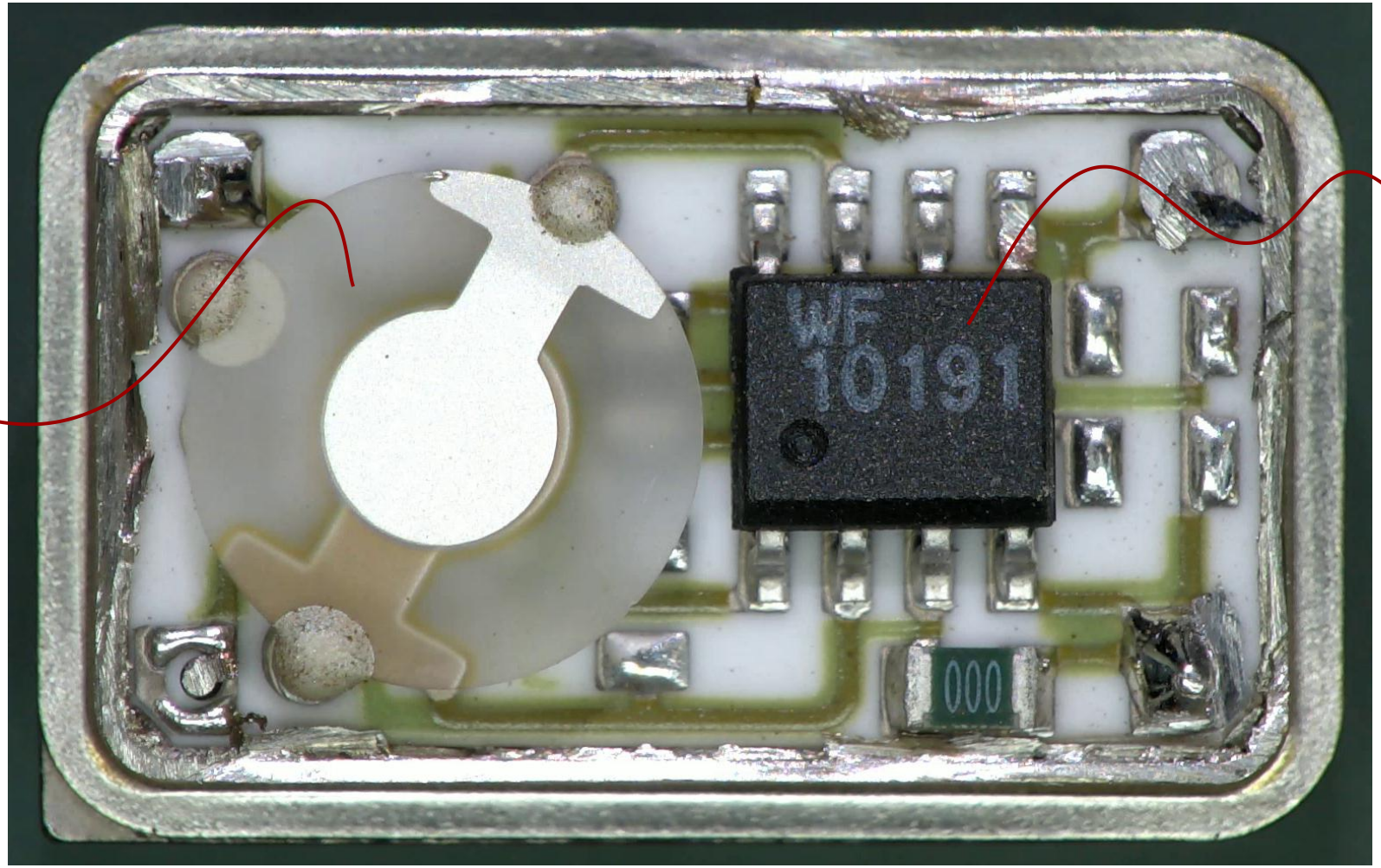
A frequencia de ressonancia de um cristal depende de seu tamanho, corte, ligações elétricas, temperatura, etc. Há disponível no mercado vários cristais, com fequencias de ressonancia variando de kHz a MHz

Osciladores a Cristal

Cristal, esquerda, e oscilador a cristal a direita

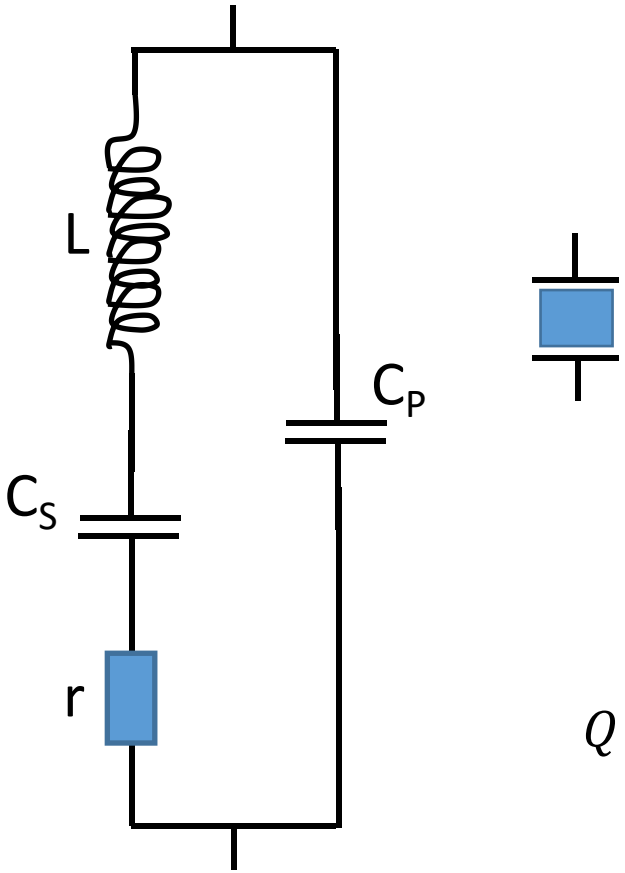


Osciladores a Cristal



Osciladores a Cristal

Modelo elétrico de um cristal

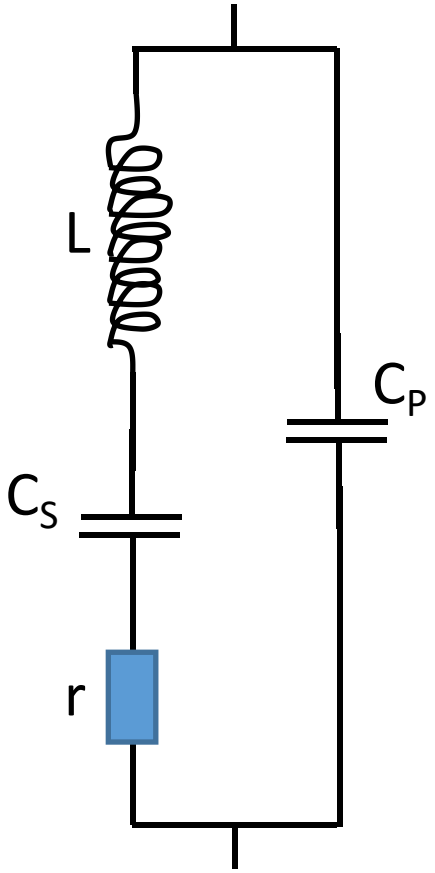


- ✓ L, r e C_S são devido ao cristal propriamente dito
- ✓ L esta na faixa de Henrys
- ✓ C_S é de fF
- ✓ r tem valor de alguns kOhms
- ✓ C_P é devido as placas dos terminais
- ✓ Fator de qualidade:

$$Q = 2\pi \frac{energia\ máxima\ armazenada\ (no\ indutor\ ou\ nos\ cap.)}{energia\ dissipada\ em\ um\ ciclo} = \frac{\omega_r L}{r}$$

ω_r: $frequencia\ de\ ressonancia\ (onde\ a\ impedancia\ é\ real)$

Osciladores a Cristal



Uma caracteristica importante de um cristal é o fator de qualidade que chega a valores acima de 1000. Isso garante uma boa precisão nas frequencias.

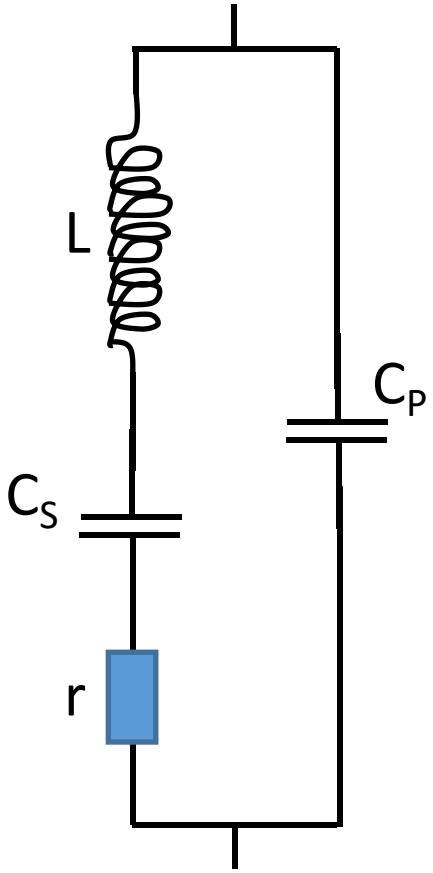
Impedancia do cristal

$$Z(s) = (\frac{1}{sC_s} + sL + r)//(\frac{1}{sC_P})$$

$$Z(s) = \frac{s^2 + 2s\frac{r}{L} + \omega_s^2}{sC_p(s^2 + 2s\frac{r}{L} + \omega_p^2)}$$

$$\omega_s = \sqrt{\frac{1}{C_s L}} \qquad \omega_p = \sqrt{\frac{C_S + C_P}{C_S C_P L}}$$

Osciladores a Cristal

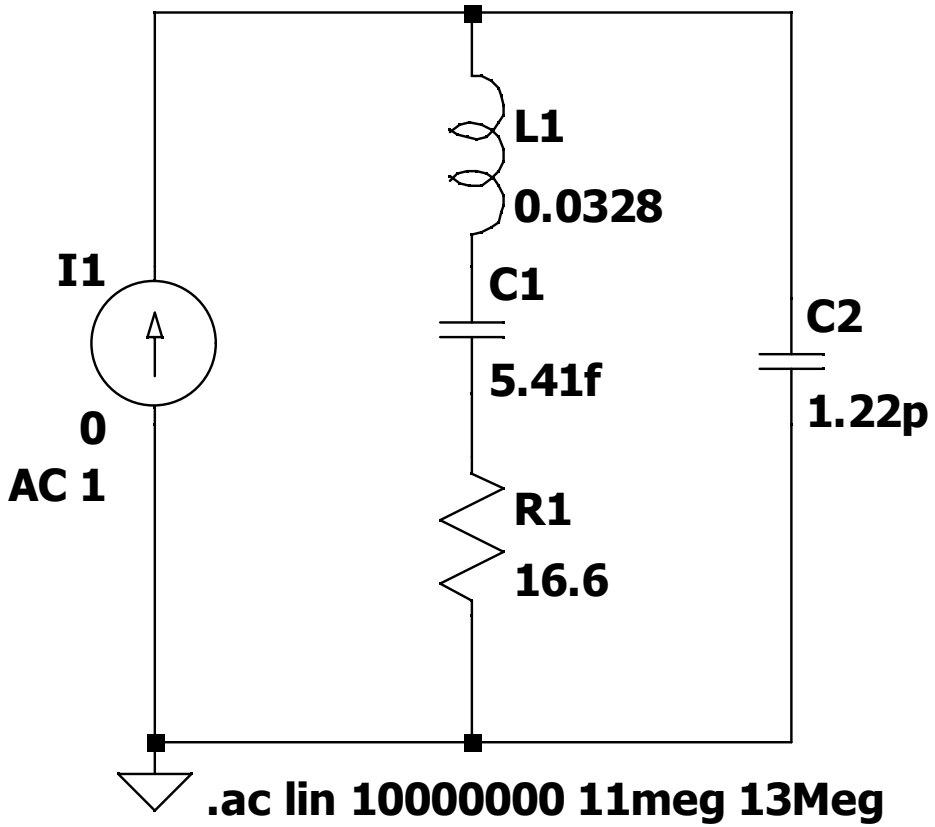


$$Z(s) = \frac{s^2 + 2s\frac{r}{L} + \omega_s^2}{sC_p(s^2 + s2\frac{r}{L} + \omega_p^2)}$$

- ✓ a impedancia tem:
  - um polo em 0,0
  - dois polos (conjugados)($\omega_n = \omega_s$)
  - dois zeros (conjugado)($\omega_n = \omega_p$)
- ✓ o valor de ω_s é menor do que ω_p
- ✓ Nos cristais normamente temos
  - dois zeros conjugados próximos de ω_s
  - dois polos conjugados próximos de ω_p
- ✓ a frequencia ω_r esta entre ω_s e ω_p

Osciladores a Cristal

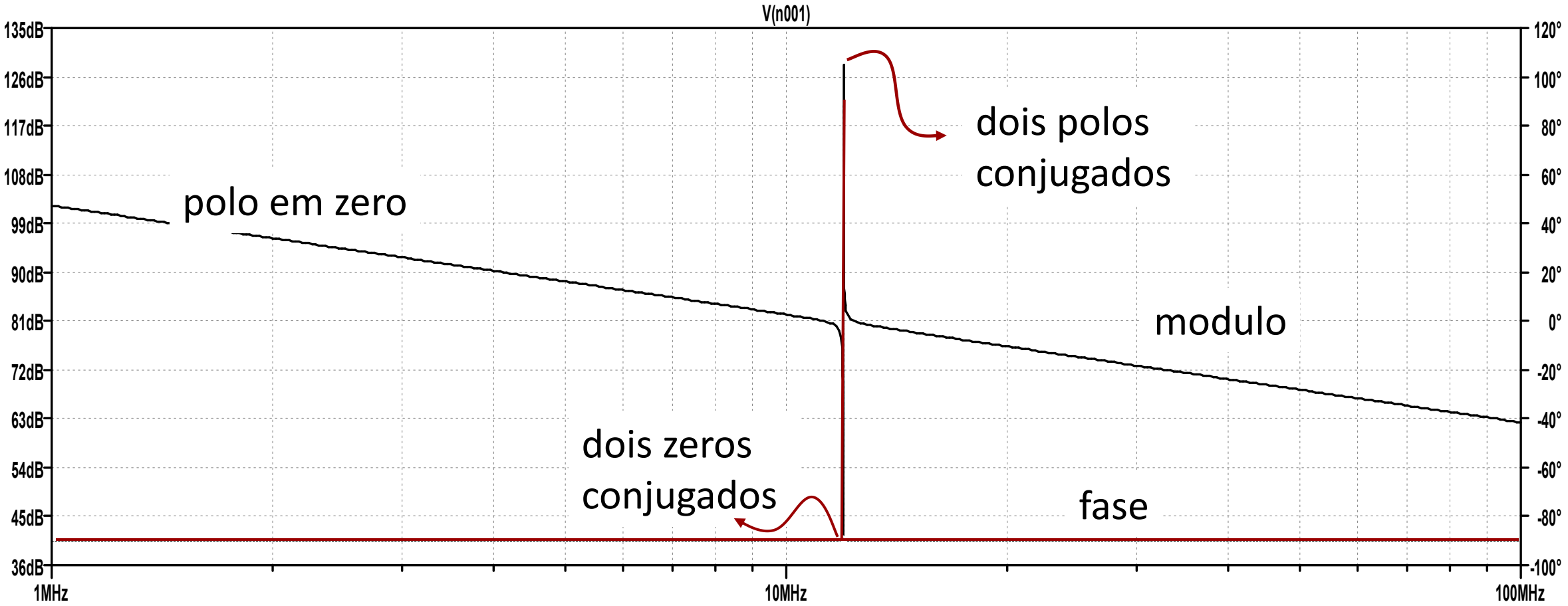
Simulação da impedancia (AC)



- ω_s= 11.948 MHz
- ω_p =11.974 MHz

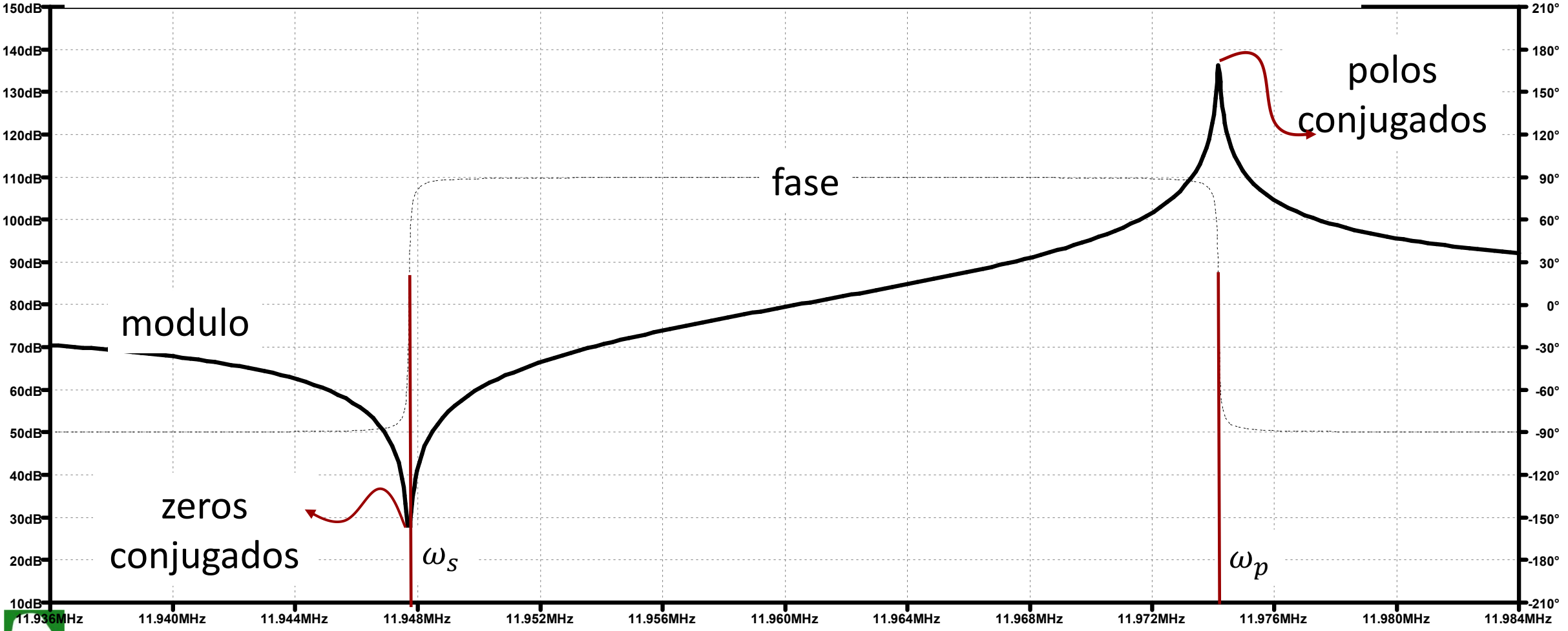
Osciladores a Cristal

Simulação da impedancia (AC)



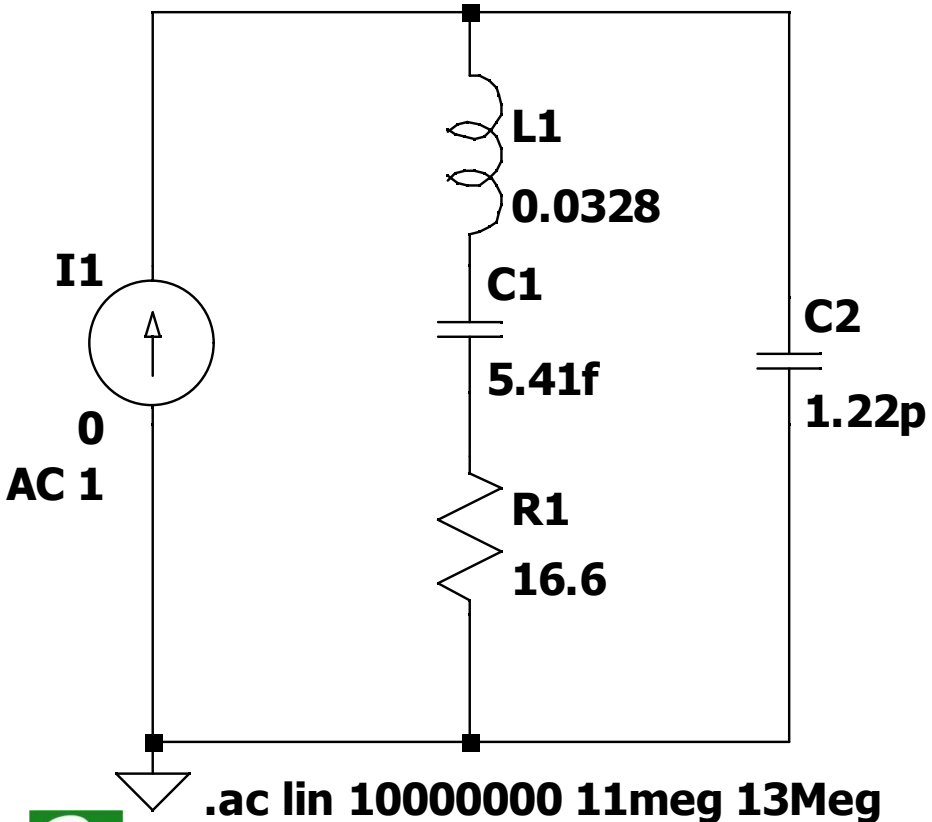
Osciladores a Cristal

Simulação da impedancia (AC): detalhes perto de ω_s



Osciladores a Cristal

- ω_s= 11.948 MHz
- ω_p =11.974 MHz

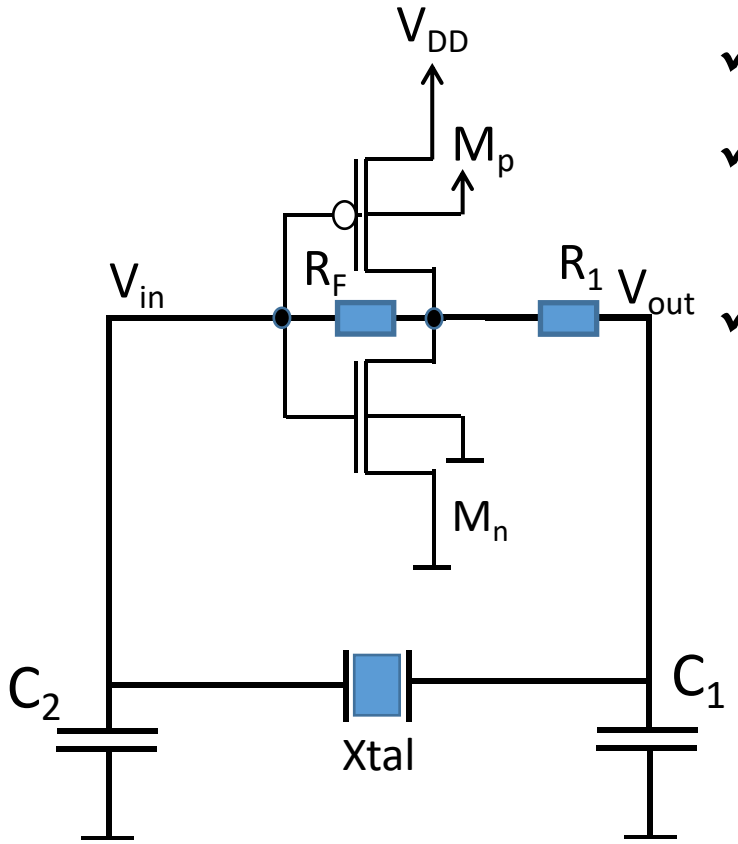


Fatos importantes

- ✓ ω_s *e* ω_p são muito próximos
- ✓ a fase nessa região, $\omega_s < \omega < \omega_p$, tem valor de +90º e praticamente qualquer modulo
- ✓ o cristal pode, então, ser utilizado como L num oscilador tanque. Neste caso, para qualquer valor de indutor que seja necessária, ele é obtido numa frequencia próxima de $\omega_s \approx \omega_p$
- ✓ quanto mais próximos estiverem ω_s *e* ω_p, melhor é o cristal

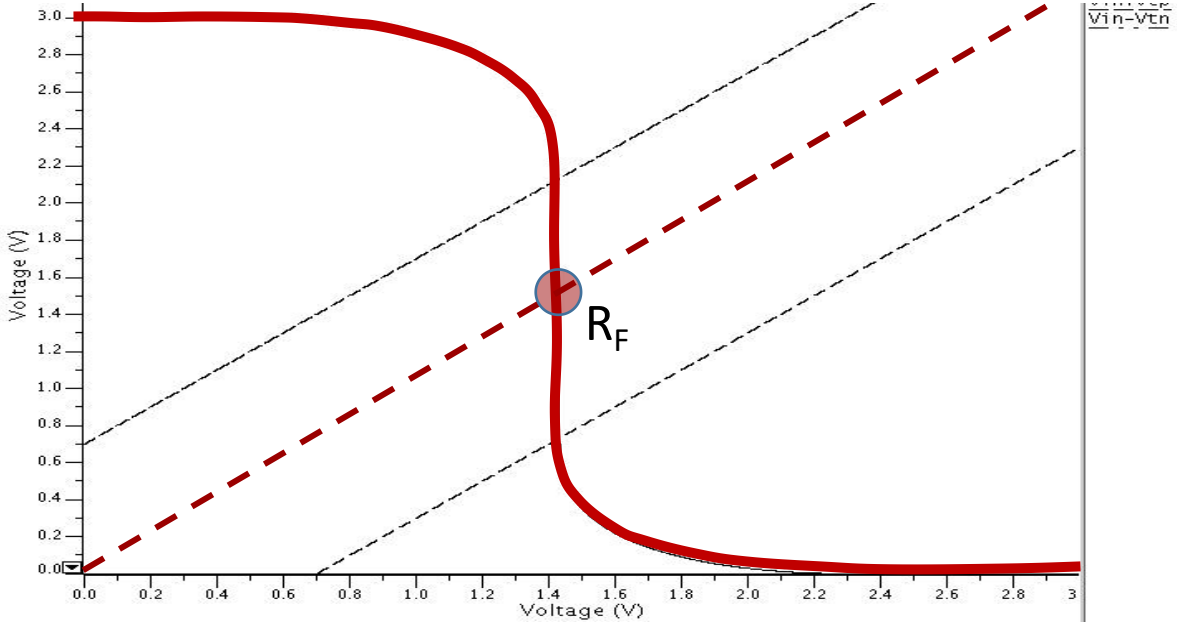
Osciladores a Cristal

Colpitts com cristal e inversor CMOS: Pierce



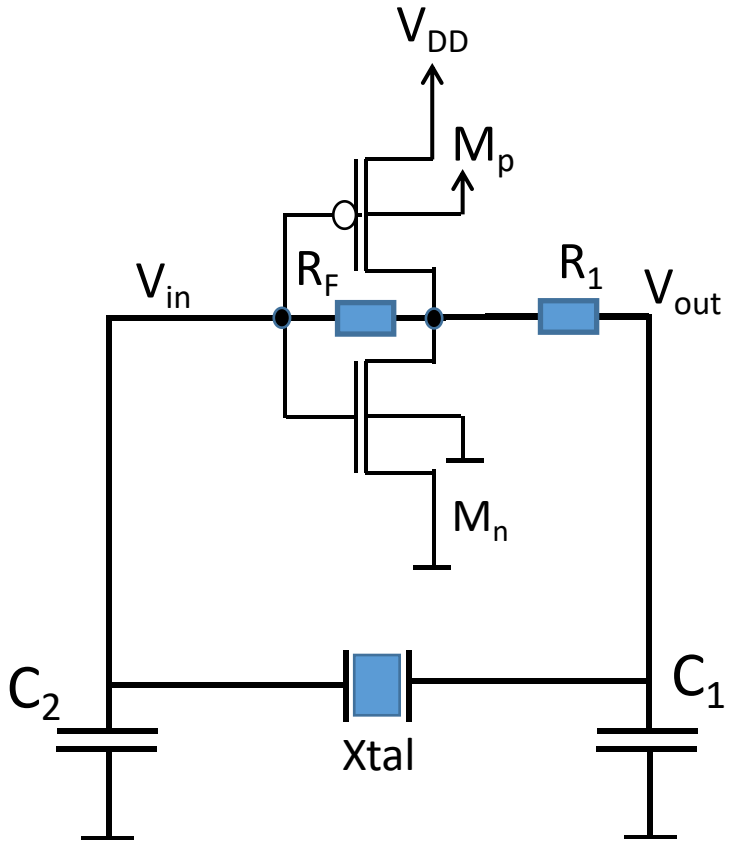
Oscilador a cristal fácil de construir

- ✓ inversor serve com amplificador
- ✓ R_F coloca o inversor na sua região de ganho. Valor muito alto
- ✓ R_1 forma filtro com C_1 para atenuar harmonicas

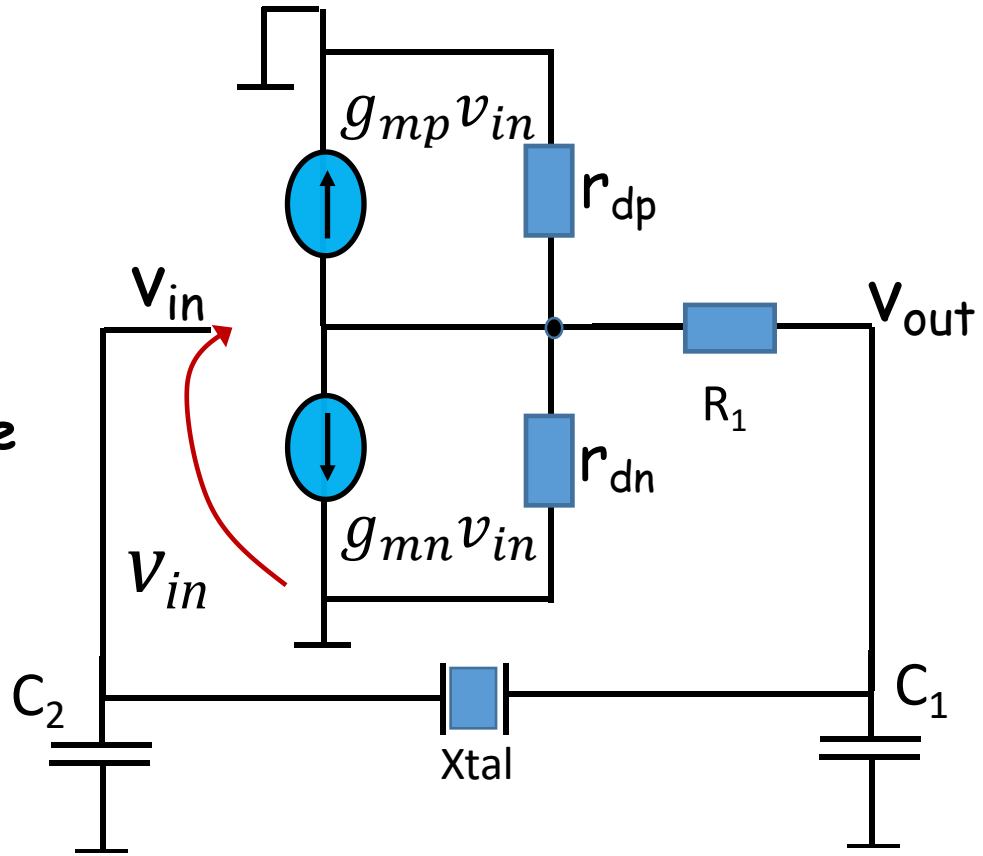


Osciladores a Cristal

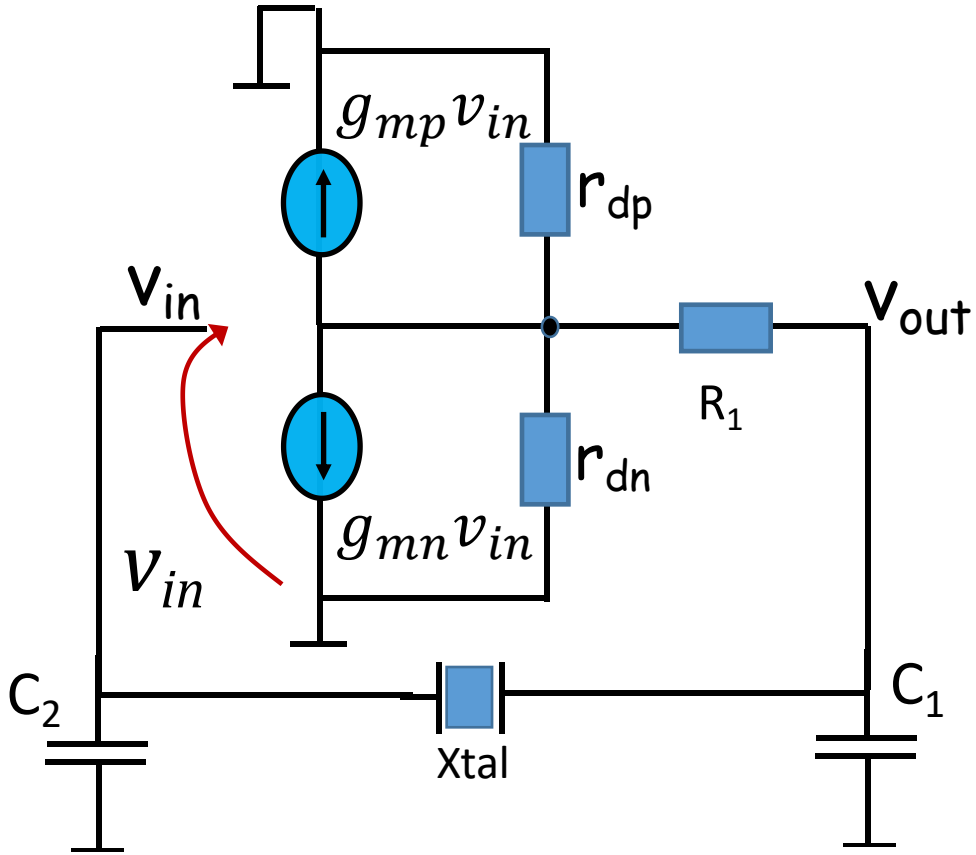
Quando o inversor opera na região de ganho, os dois transistores estão em saturação

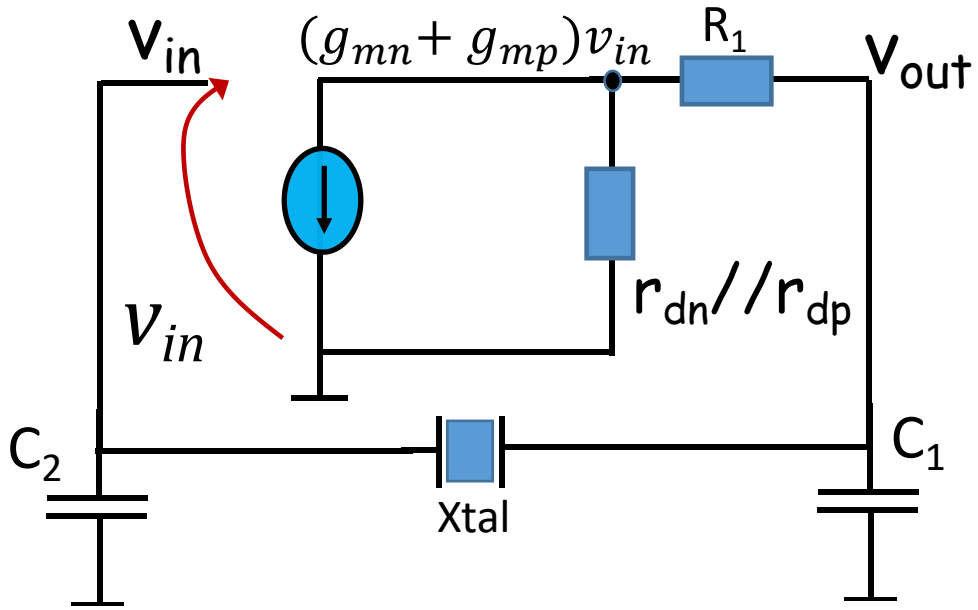


- ✓ R_F muito grande, desprezado
- ✓ as capacitancias dos transistores não são significativas quando comparadas com C_1 e C_2



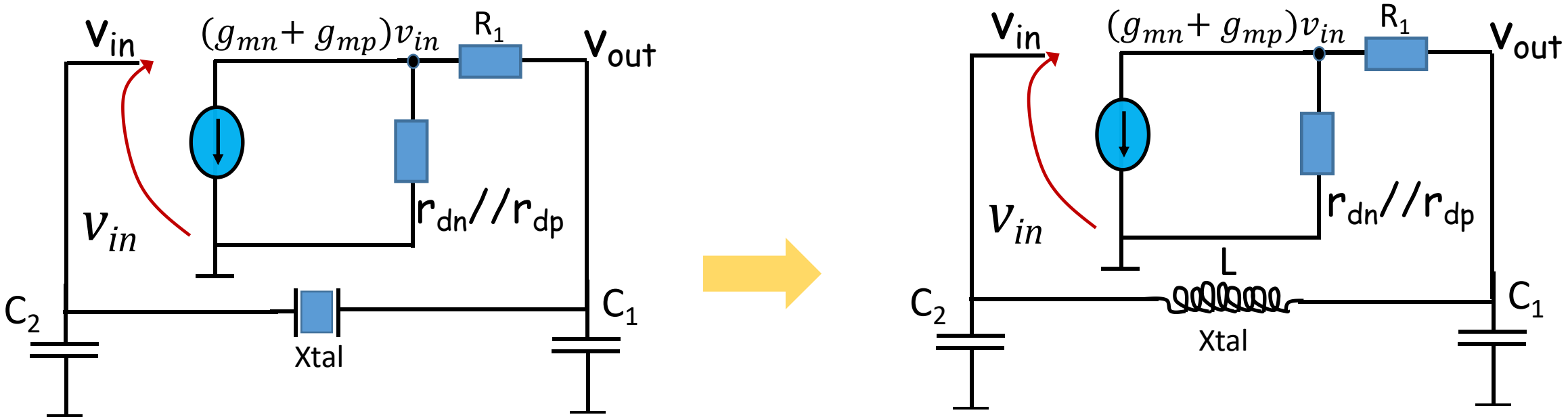
Osciladores a Cristal





Osciladores a Cristal

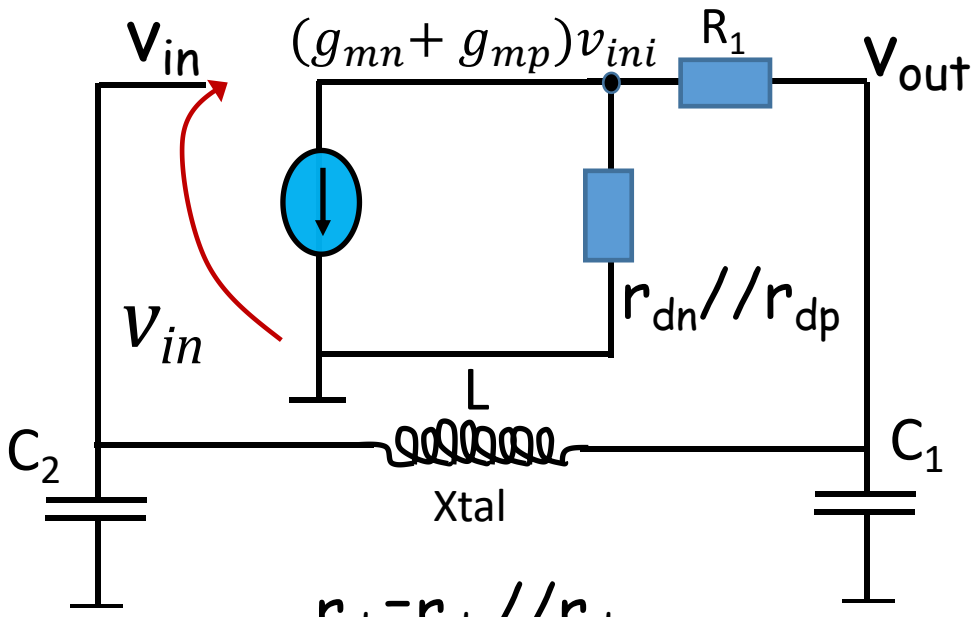
Na frequencia de oscilação o cristal se comporta como indutor



O circuito final é semelhante ao circuito Colpitts analisado no inicio (exceção da presença de R_1, que pode ser ignorado de inicio)

Osciladores a Cristal

Vamos considerar a entrada na fonde de corrente e a sai´da em v_{in}. Ao analisarmos o circuito sabemos, de inicio, que a frequuencia de oscilação será $\omega_s \approx \omega_p = \omega_{osc}$. A expressão do ganho, ignorando R_1 é



$$\frac{v_{in}}{v_{ini}}(j\omega_{0sc}) = -\frac{g_m}{j(\omega_{0sc}(C_1+C_2) - \omega_{0sc}{}^3 LC_1C_2) + \frac{1-\omega_{0sc}{}^2 LC_2}{r_d}}$$

$r_d = r_{dn}//r_{dp}$

$g_m = g_{mn} + g_{mp}$

Osciladores a Cristal

$$\omega_s \approx \omega_p = \omega_{osc}$$

$$\frac{v_{in}}{v_{ini}}(j\omega_{0sc}) = -\frac{g_m}{j(\omega_{0sc}(C_1 + C_2) - \omega_{0sc}{}^3 LC_1C_2) + \frac{1 - \omega_{0osc}{}^2 LC_2}{r_d}}$$

Para cumprir as condições de Barkhausen devemos ter a parte imaginária zerada. Neste caso, implica em

$$(\omega_0 sc(C_1 + C_2) - \omega_{0sc}{}^3 LC_1C_2) = 0$$

Aqui conhecemos ω_{osc} mas não L. Podemos achar uma expressão para L

$$(C_1 + C_2) - \omega_{0sc}{}^2 LC_1C_2 = 0 \quad \Rightarrow \quad L = \frac{1}{\omega_{0sc}{}^2}\left(\frac{C_1 + C_2}{C_1C_2}\right)$$

Osciladores a Cristal

$$\omega_s \approx \omega_p = \omega_{osc}$$

$$L = \frac{1}{{\omega_{0sc}}^2}\left(\frac{C_1 + C_2}{C_1 C_2}\right)$$

Agora a função G(s)H(s) sera

$$\frac{v_{in}}{v_{ini}}(j\omega_{0sc}) = -\frac{g_m}{\frac{1 - {\omega_{0sc}}^2 LC_2}{r_d}}$$

Devemos garantir que G(s)H(s) seja maior que 1,0, ou seja

$$\frac{v_{in}}{v_{ini}}(j\omega_0) = -\frac{g_m}{\frac{1 - {\omega_{0sc}}^2 LC_2}{r_d}} > 1{,}0$$

Osciladores a Cristal

Para analisar a desigualdade abaixo, devemos tomar cuidado com o sinal de menos

$$-\frac{g_m}{\frac{1-\omega_{0sc}{}^2 LC_2}{r_d}} > 1{,}0$$

Vamos substituir o valor de L que encontramos. Assim

$$-\frac{r_d g_m}{1-\frac{C_1+C_2}{C_1}} = -\frac{C_1 r_d g_m}{C_1-(C_1+C_2)} = \frac{C_1 r_d g_m}{C_2} > 1{,}0$$

$$g_m r_d = (g_{mn}+ g_{mp})(r_{dn}//r_{dp}) > \frac{C_2}{C_1}$$

Mechanical stress applied to a semiconductor crystal lattice distorts it, causing it to shrink, stretch, or warp. It affects transistor performance in many ways.

The first comprehensive study of the impact of stress on semiconductor conductivity was performed at Bell Laboratories in 1954. The effect that was discovered in that study is known as piezoresistance.

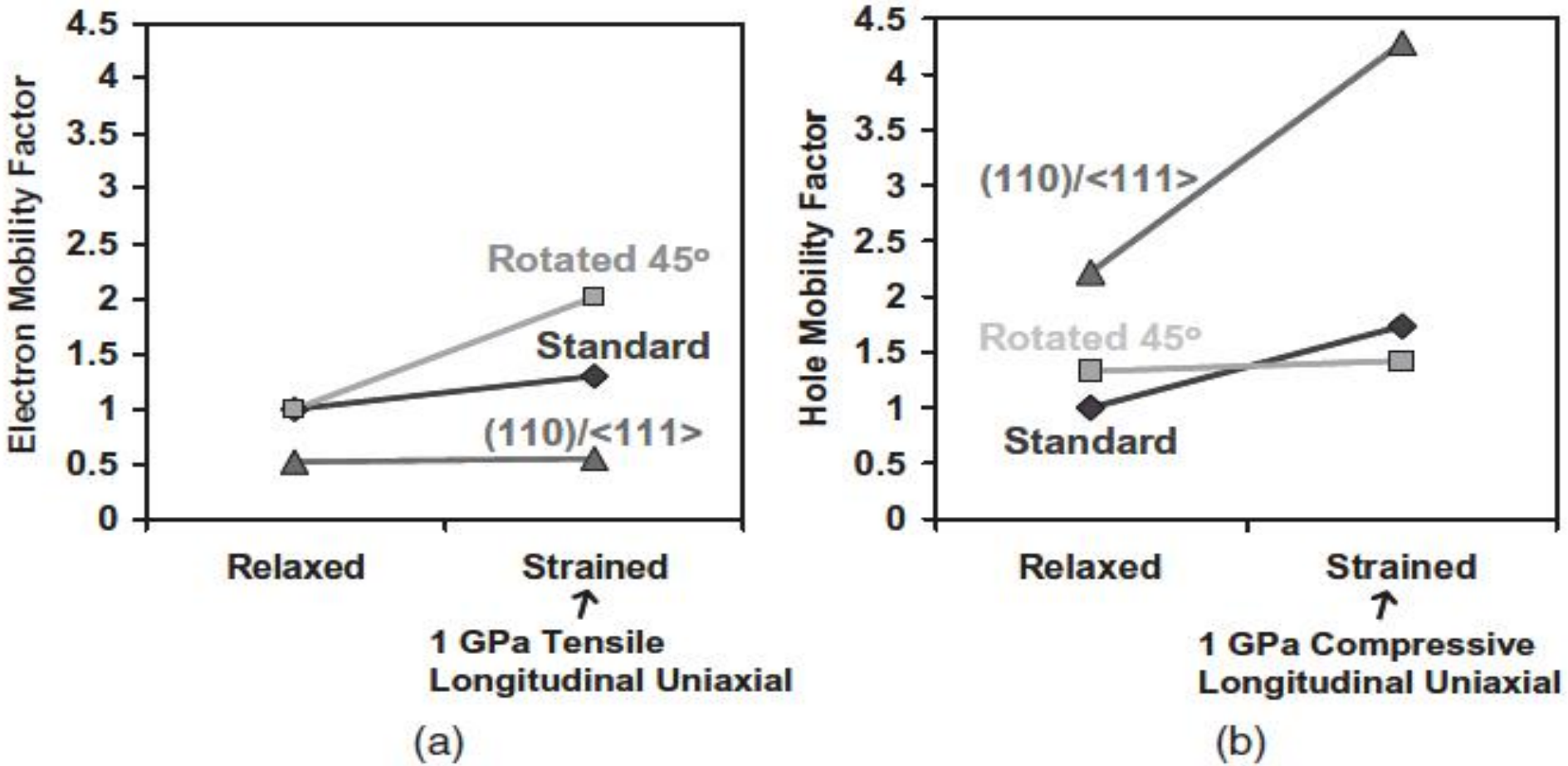


Figure 3.27 Mobility gain for (a) electrons under 1 GPa of longitudinal tensile stress and (b) holes under 1 GPa of longitudinal compressive stress under E_{eff} = 0.5 MV/cm.

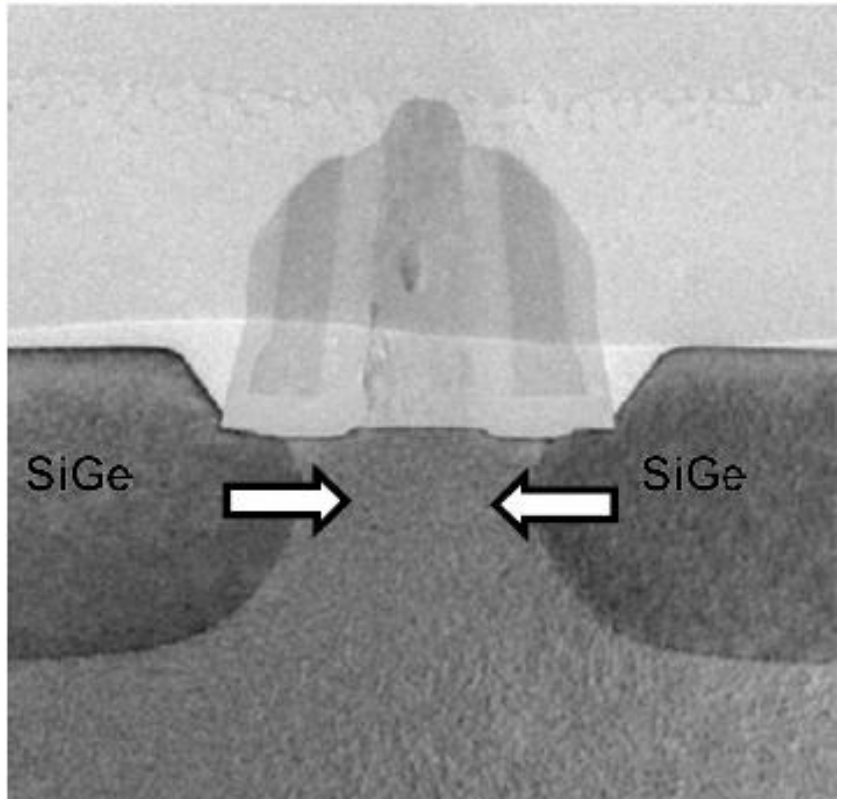
The atomic radii of

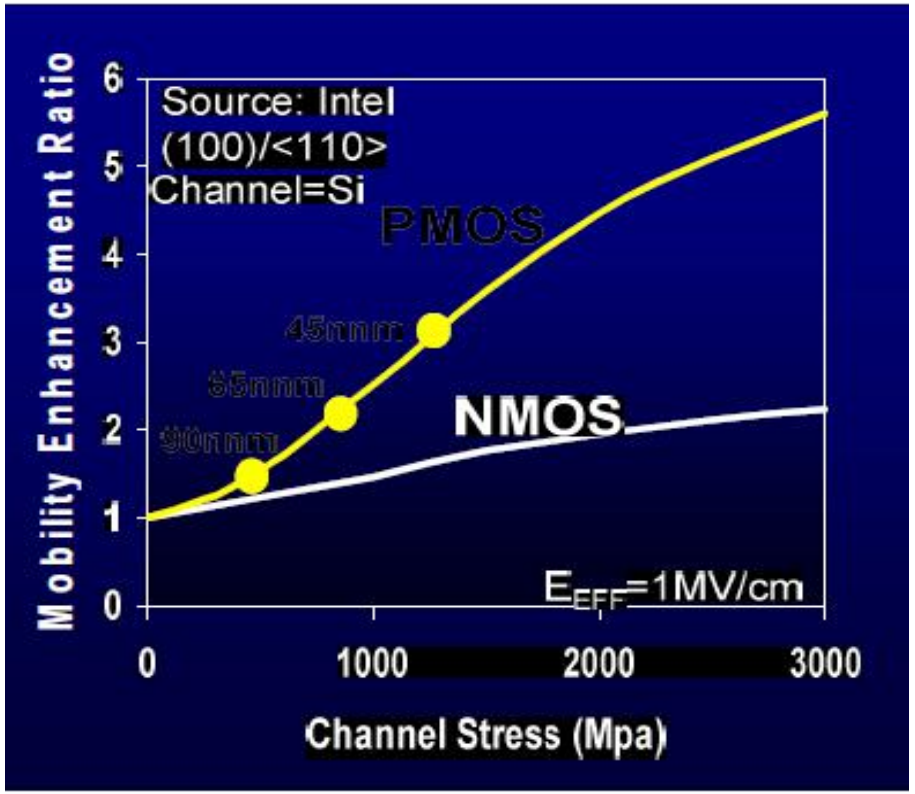
Carbon – 0.77 Å

Silicon – 1.17 Å

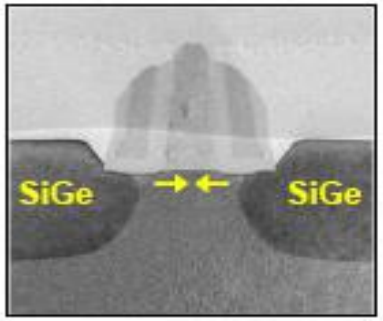
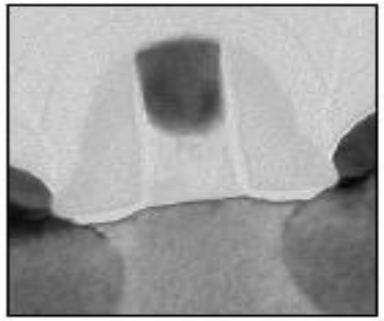
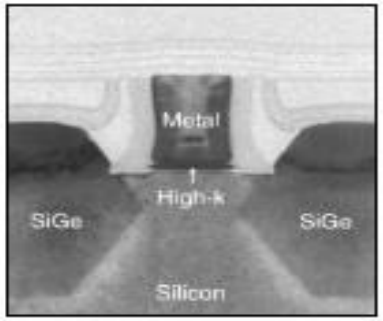
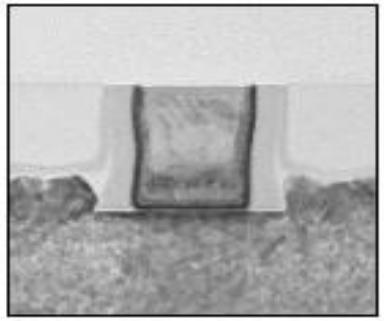
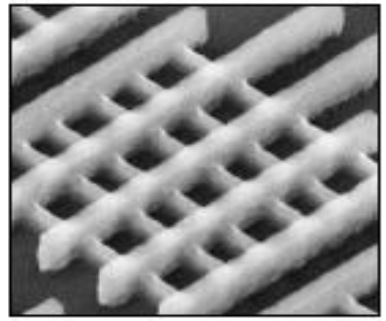
Germanium - 1.22 Å

The germanium lattice is 4.2% larger than the silicon lattice, and the diamond lattice size is 45% smaller than silicon.





Intel Transistor

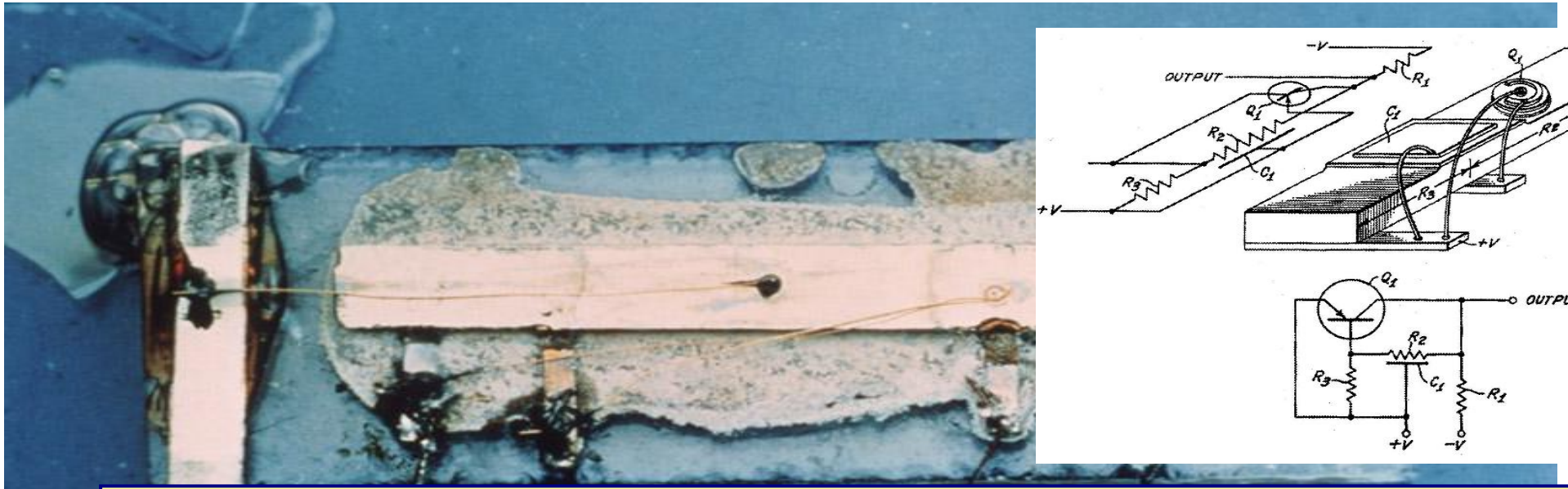
2003	2005	2007	2009	2011
90 nm	65 nm	45 nm	32 nm	22 nm
				
Invented SiGe Strained Silicon	2nd Gen. SiGe Strained Silicon	Invented Gate-Last High-k Metal Gate	2nd Gen. Gate-Last High-k Metal Gate	First to Implement Tri-Gate

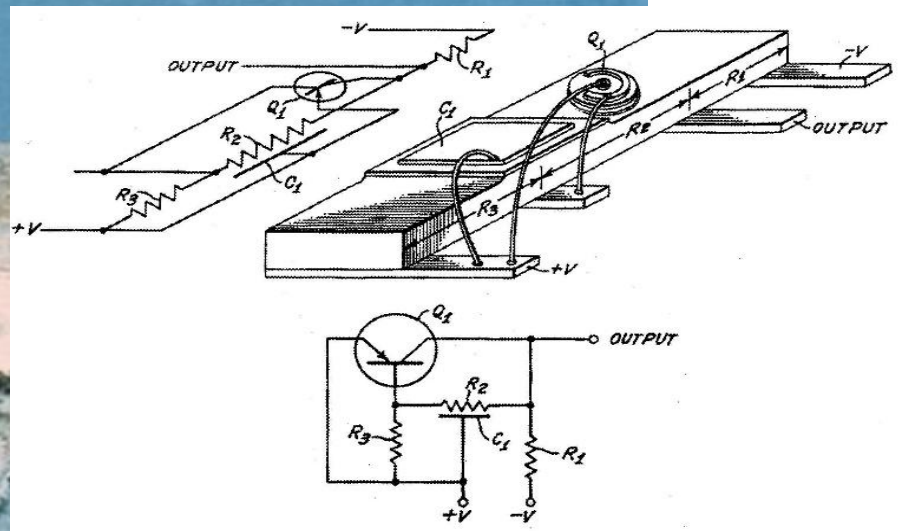
Strained Silicon

High-k Metal Gate

Tri-Gate

1958/1959: desenvolvimento dos primeiros C.I.s - **J.Kilby**, *Texas Instruments*. **Noyce**, *Fairchild*, desenvolveu um C.I. na mesma época

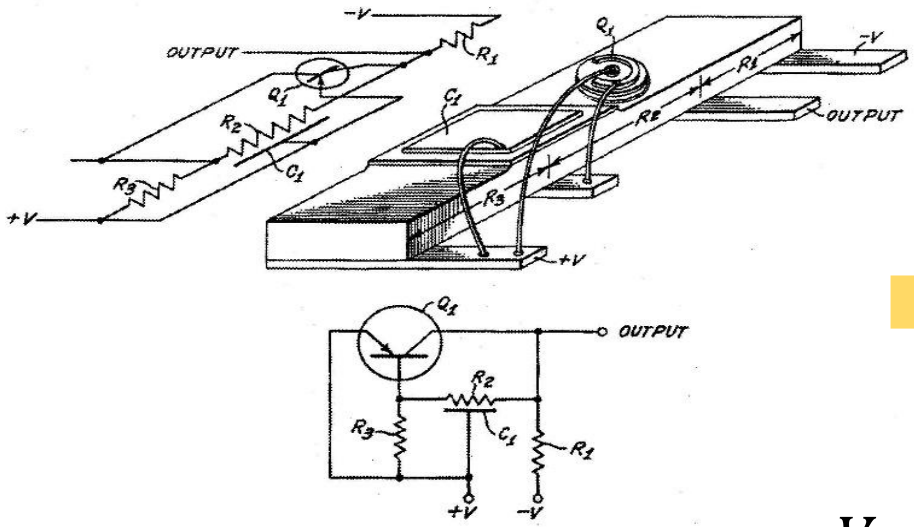


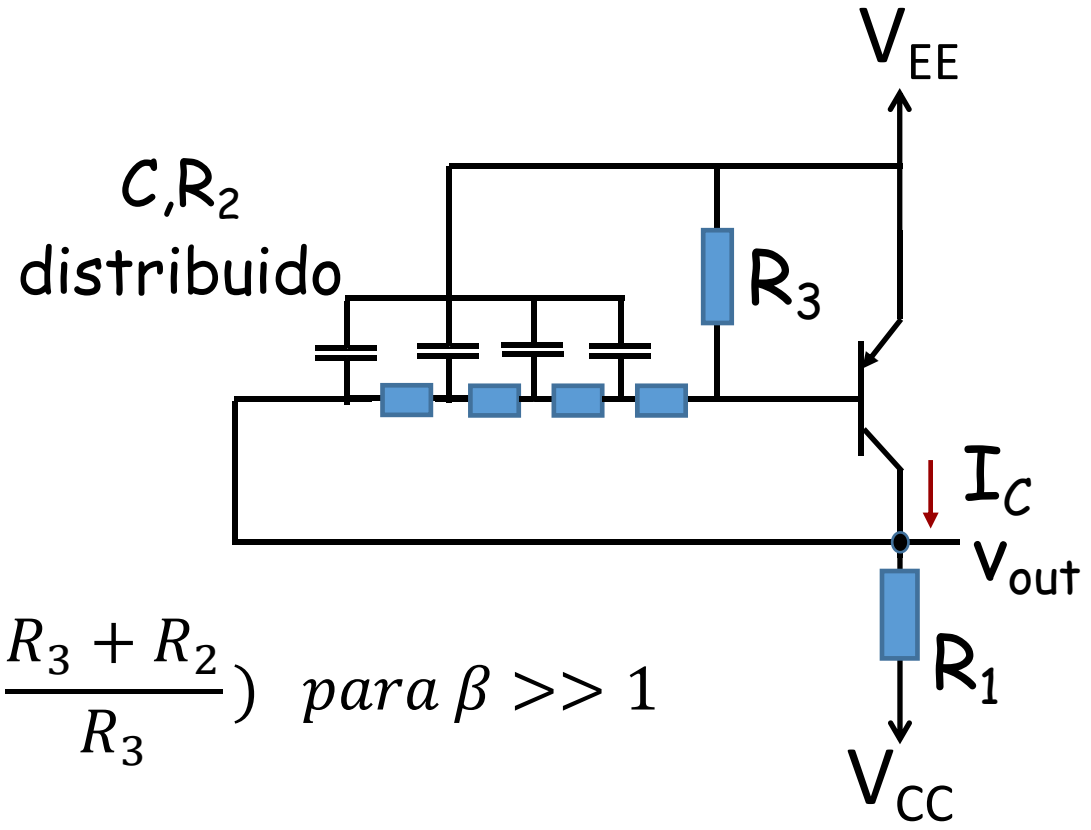


Jack S. Kilby recebeu o prêmio **Nobel em 2000** por sua contribuição na invenção do circuito integrado.

Robert Noyce, após trabalhar na empresa de Schockley, fundou com outros colegas, em 1957, a Fairchild. Esta empresa dominou a área de circuitos integrados na década de 60. Em 1968, Noyce deixou a Fairchild para fundar a Intel.

Primeiro C.I.: Oscilador por deslocamento de fase



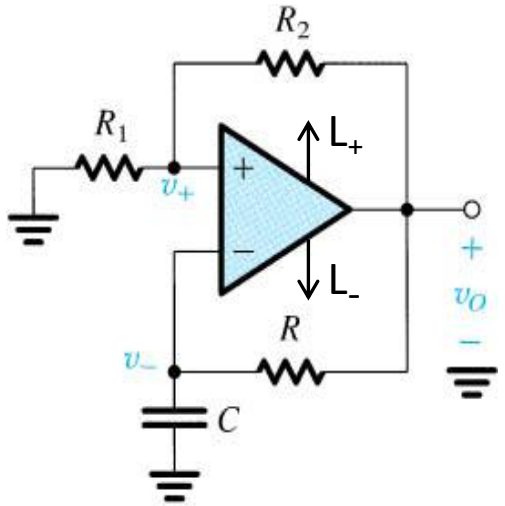


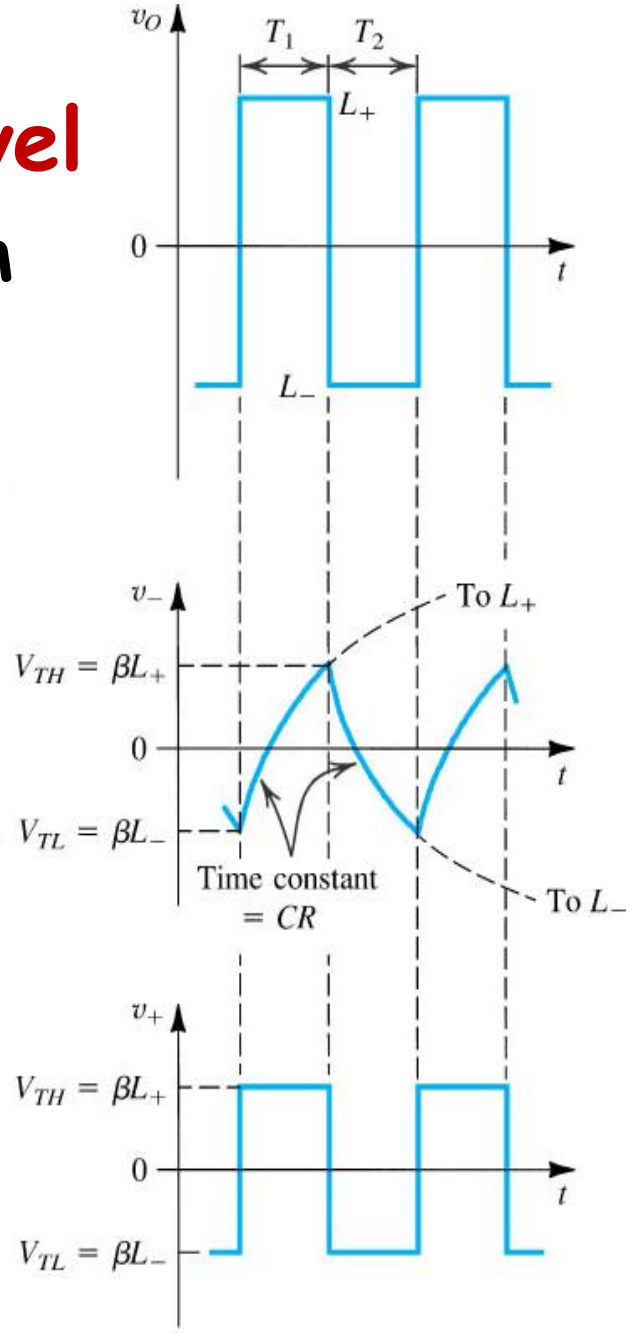
$$v_{out} = V_{EE} - V_{BE}\left(\frac{R_3 + R_2}{R_3}\right) \quad para\ \beta >> 1$$

$$I_C = \frac{(v_{out} - V_{CC})}{R_1}$$

Circuito Astável

Não possui um ponto estável





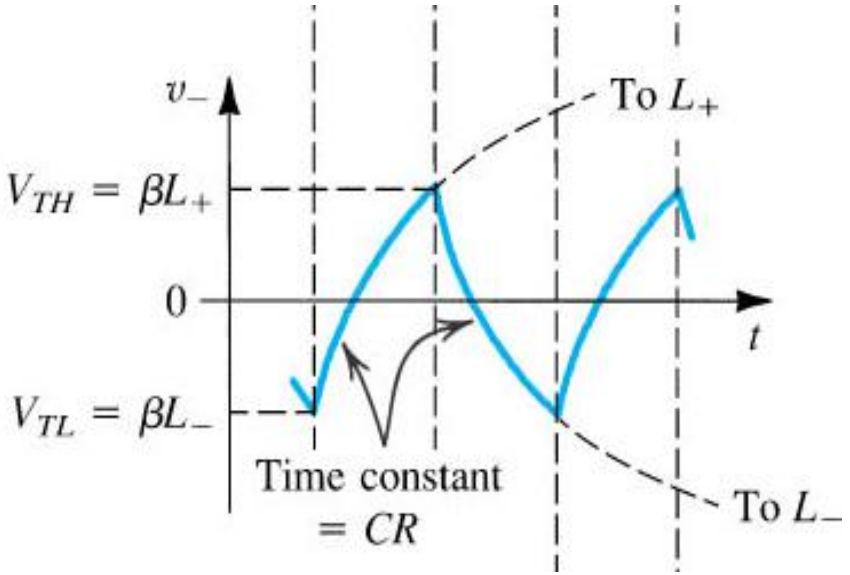
- ✓ O AmpOp é alimentado com as tensões L+ e L-
- ✓ O sinal de saída v_0 varia entre L+ e L-
- ✓ o sinal v_0 varia entre βL+ e βL- onde

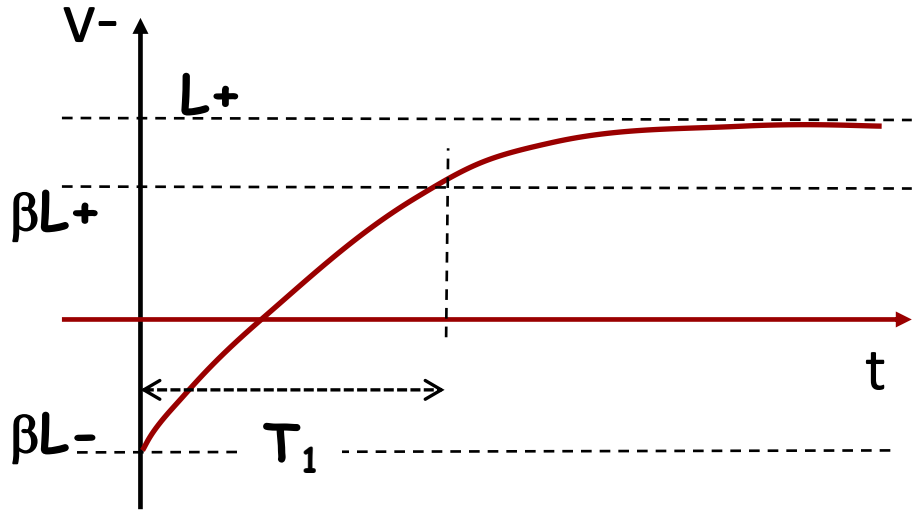
$$\beta = \frac{R_1}{R_1 + R_2}$$

- ✓ Quando v_0 vai de L- à L+, v+=βL+ e o capacitor C passar a ser carregado exponencialmente até v- atingir βL+
- ✓ Quando v_0 vai de L+ à L-, v+=βL- e o capacitor C passa a ser descarregado exponecialmente até v- atingir βL-

Circuito Astável

Carga do Capacitor

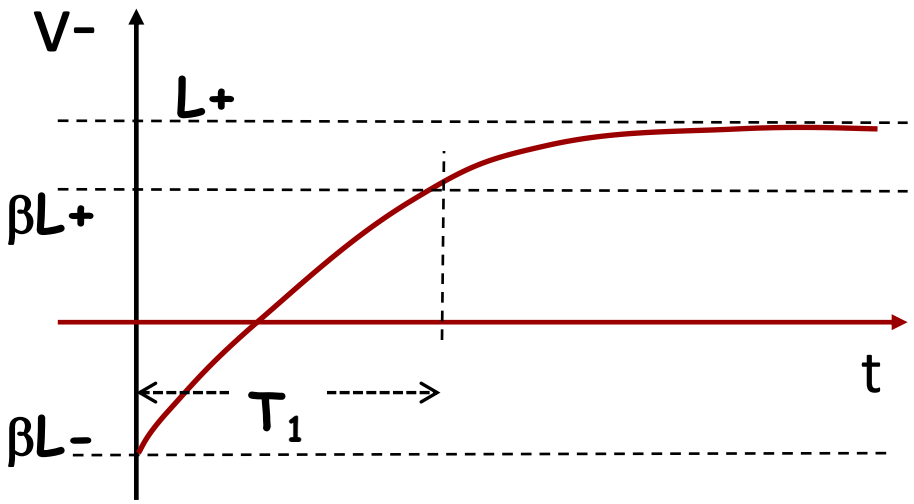




- ✓ A carga inicia em βL-
- ✓ O sinal v- tende exponencialmente L+, que seria atingido quando t → +∞
- ✓ quando v- atinge βL+, o sinal de saida v_0 muda de valor, indo de L+ para L-, e o capacitor começa a ser descarregado

Circuito Astável

Carga do Capacitor



- ✓ na carga o sinal v- segue a expressão

$$v_-(t) = L_+ - (L_+ - \beta L_-)exp(-t/\tau)$$

onde $\tau = 1/(RC)$

- ✓ o valor de T_1 pode ser calculado com

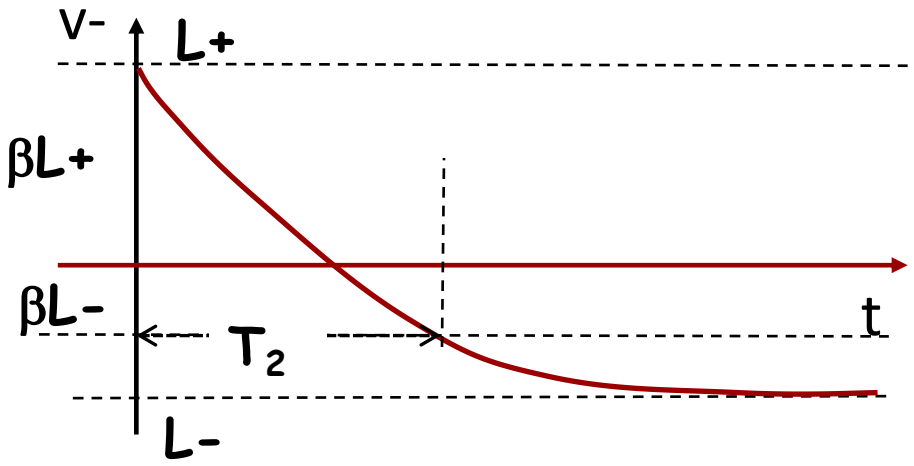
$$v_-(T_1) = \beta L_+ = L_+ - (L_+ - \beta L_-)exp(-T_1/\tau)$$

$$\frac{L_+ - \beta L_+}{L_+ - \beta L_-} = exp(-T_1/\tau)$$

$$T_1 = \tau ln(\frac{L_+ - \beta L_-}{L_+ - \beta L_+})$$

Circuito Astável

Descarga do Capacitor



✓ na descarga o sinal v- segue a expressão

$$v_-(t) = L_- - (L_- - \beta L_+)exp(-t/\tau)$$

onde $\tau = RC$

✓ o valor de T_2 pode ser calculado com

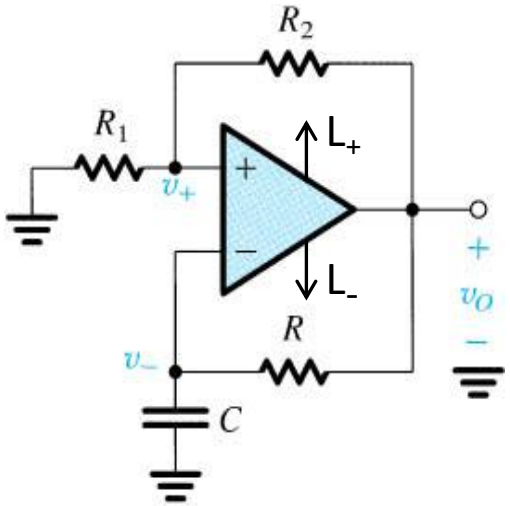
$$v_-(T_2) = \beta L_- = L_- - (L_- - \beta L_+)exp(-T_2/\tau)$$

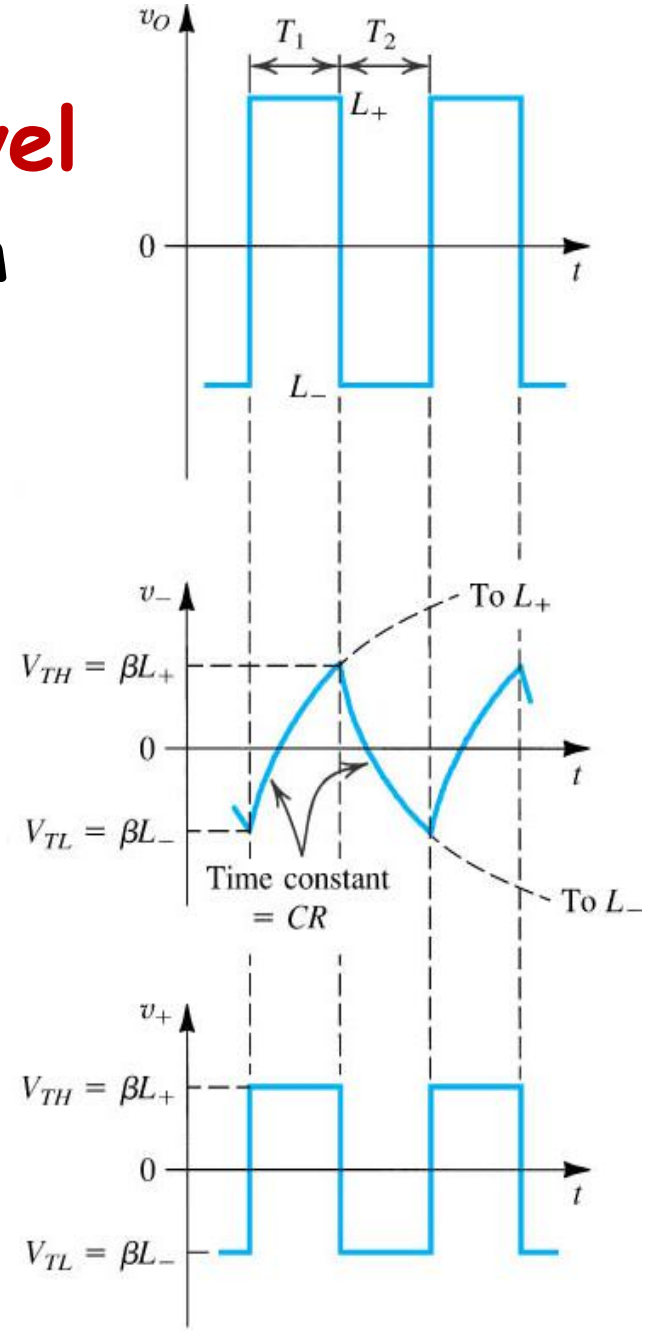
$$\frac{L_- - \beta L_-}{L_- - \beta L_+} = exp(-T_2/\tau)$$

$$T_2 = \tau ln(\frac{L_- - \beta L_+}{L_- - \beta L_-})$$

Circuito Astável

Não possui um ponto estável





O periodo completo do sinal gerado será

$$T = T_1 + T_2 = \tau ln(\frac{L_+ - \beta L_-}{L_+ - \beta L_+}) + \tau ln(\frac{L_- - \beta L_+}{L_- - \beta L_-})$$

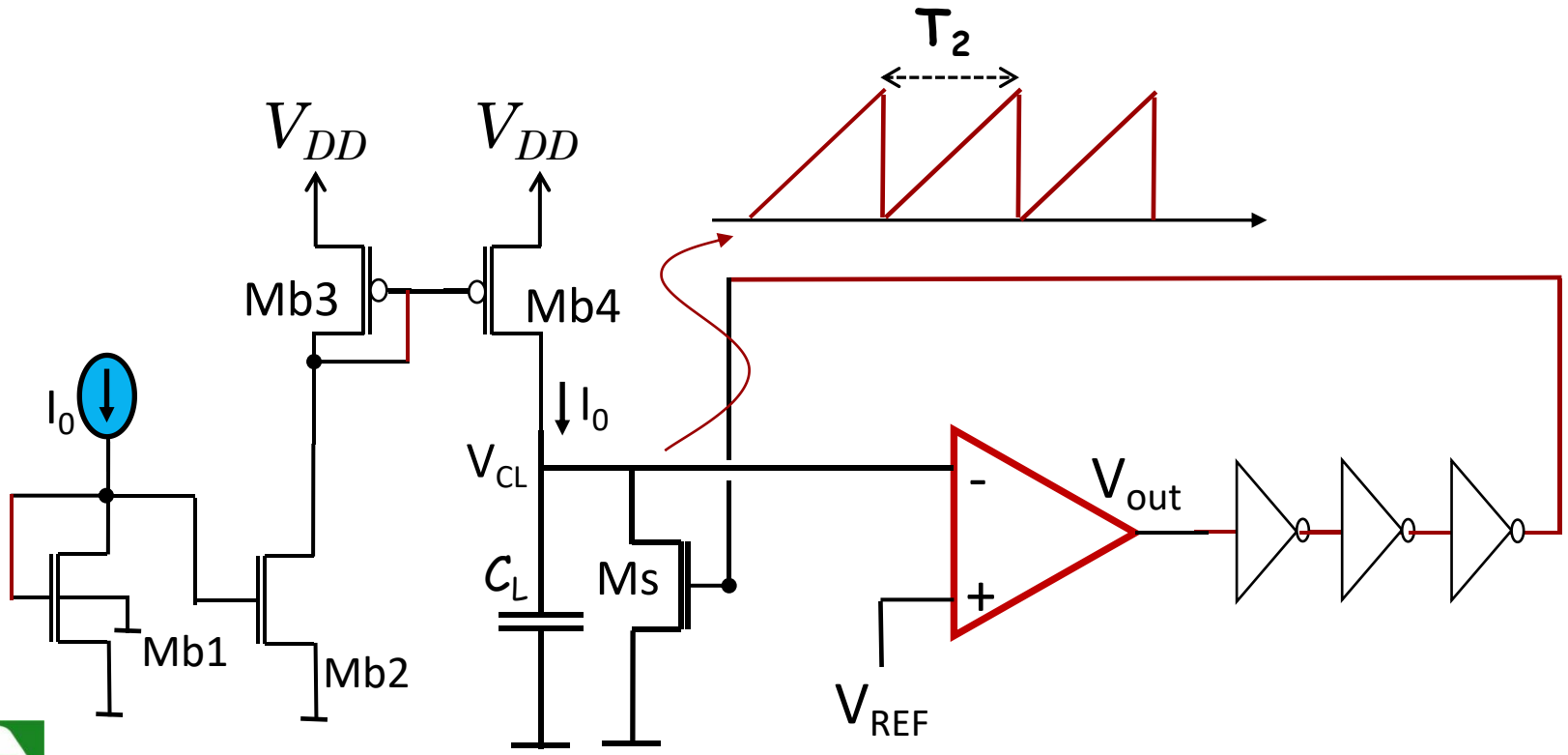
Para o caso em que L+ = -L-, teremos

$$T = 2\tau ln(\frac{1+\beta}{1-\beta})$$

Circuito Astável

Já haviamos antes analisado também um circuito Astável.

Considere Mb1=Mb2, Mb3=Mb4 e que a descarga do capacitor é feita muito rapidamente. Neste caso

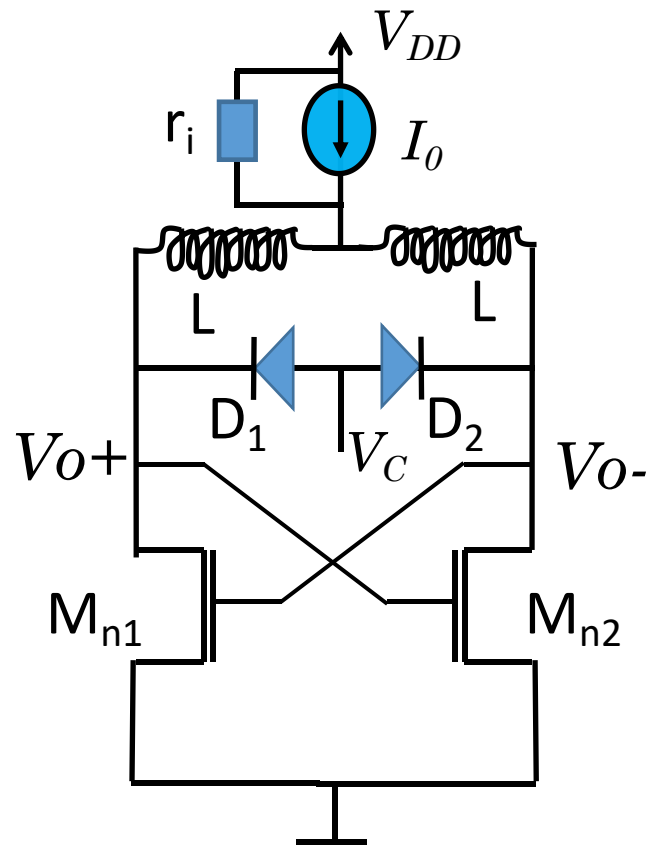


$$T = \frac{V_{REF} C_L}{I_0}$$

VCO (Voltage Controlled Oscillators)

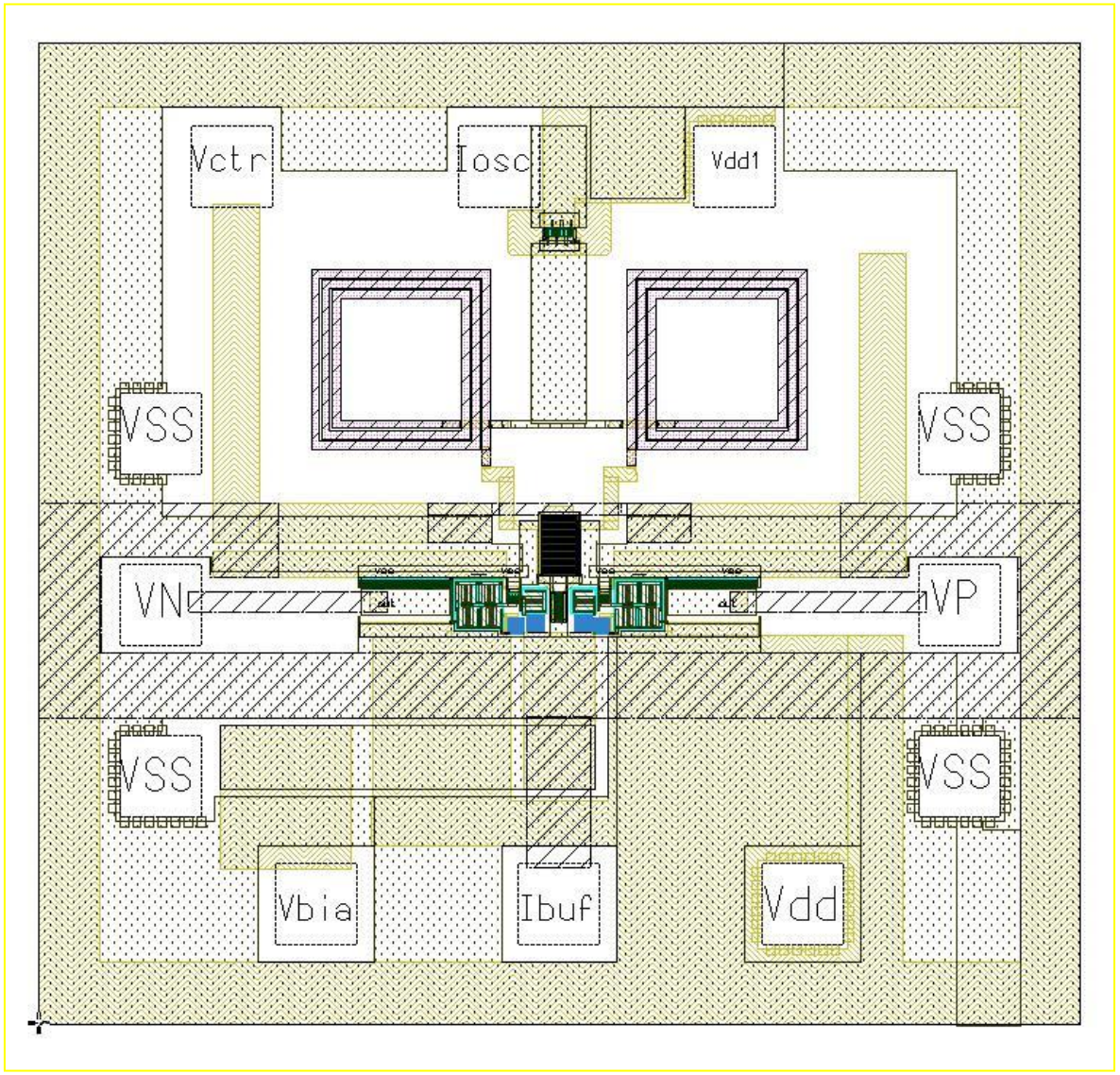
Osciladores controlados por tensão são blocos importantes em transceivers RF (receptor/transmissor).

Exemplo de VCO (LC tanque)



- ✓ Diodos D_1 e D_2: funcionam reversos e o papel deles operar como capacitores controlados por tensão. O valor da capacitancia depende da tensão V_C e desta forma podemos ajustar a frequencia de oscilação
- ✓ r_i é a impedancia interna da fonte de corrente
- ✓ os indutores integrados são os maiores componentes do circuito
- ✓ M_{n1} e M_{n2} devem ser iguais

Oscilador



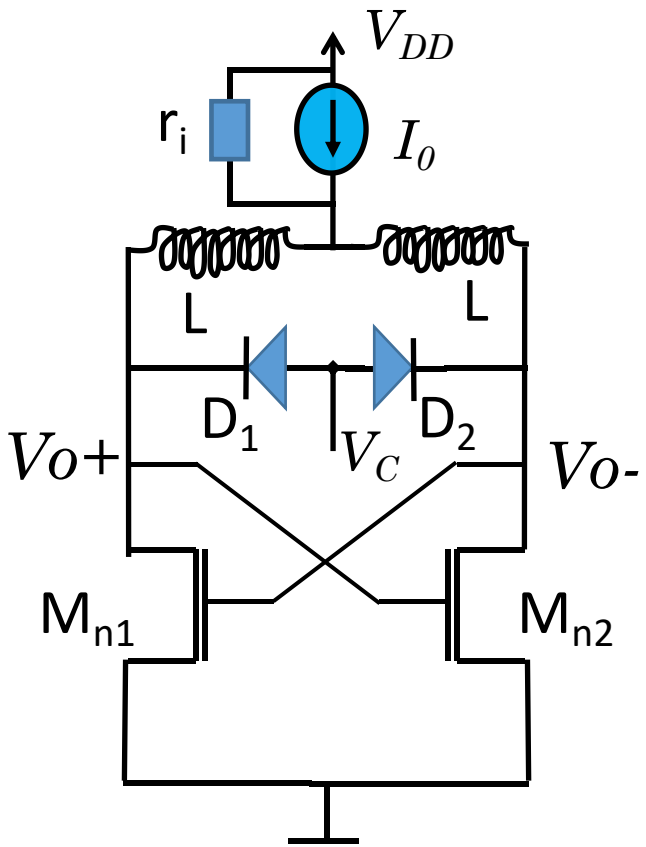
1350µm

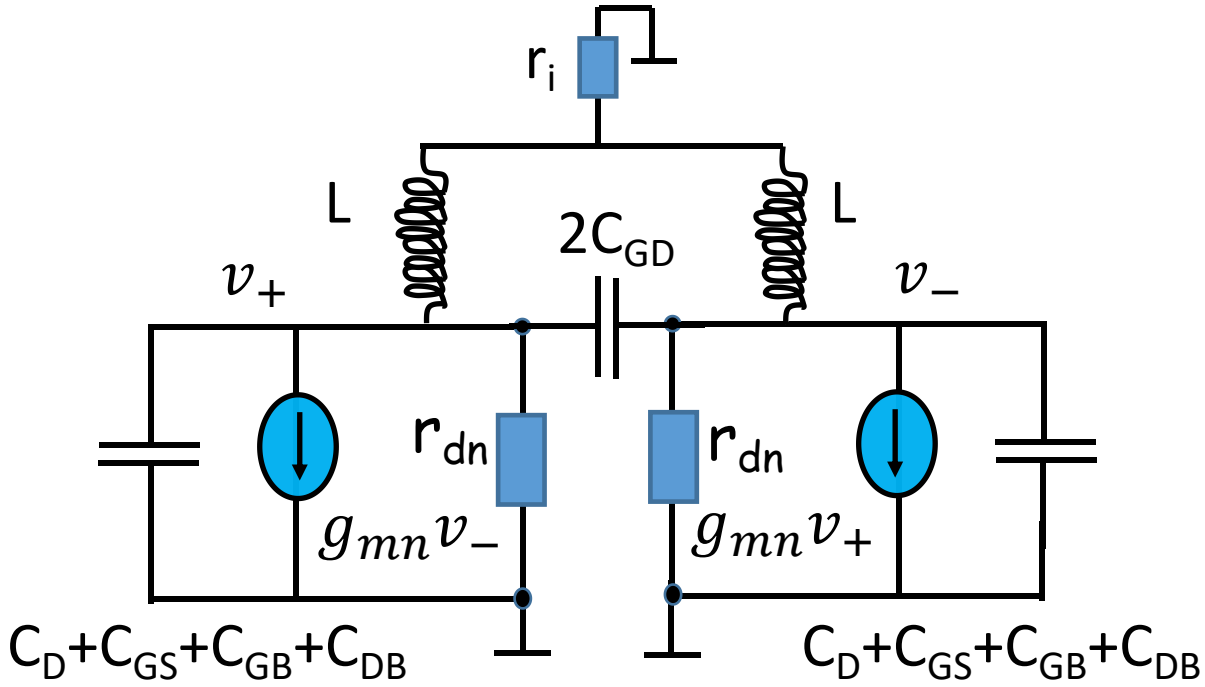
1250µm

tecnologia CMOS
0,35µm

VCO (Voltage Controlled Oscillators)

Veja que aqui não são usadas capacitancias externas. Assim, as capacitancias dos transistores são importante

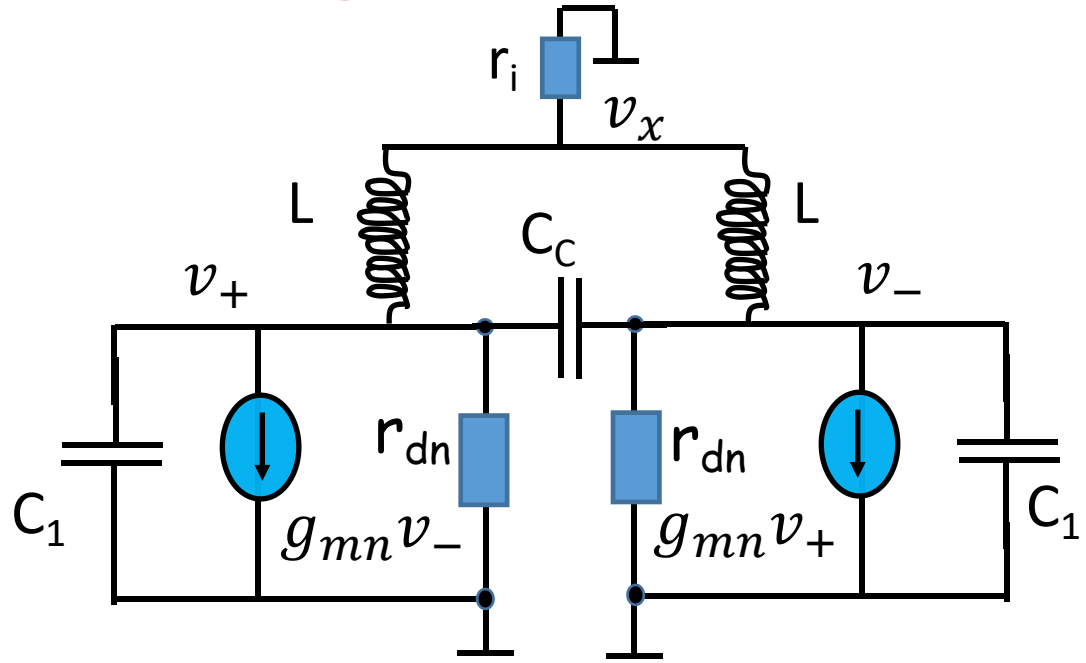




$C_1 = C_{GS}+C_{GB}+C_{DB}+C_D$

$C_C = 2C_{GD}$

VCO (Voltage Controlled Oscillators)



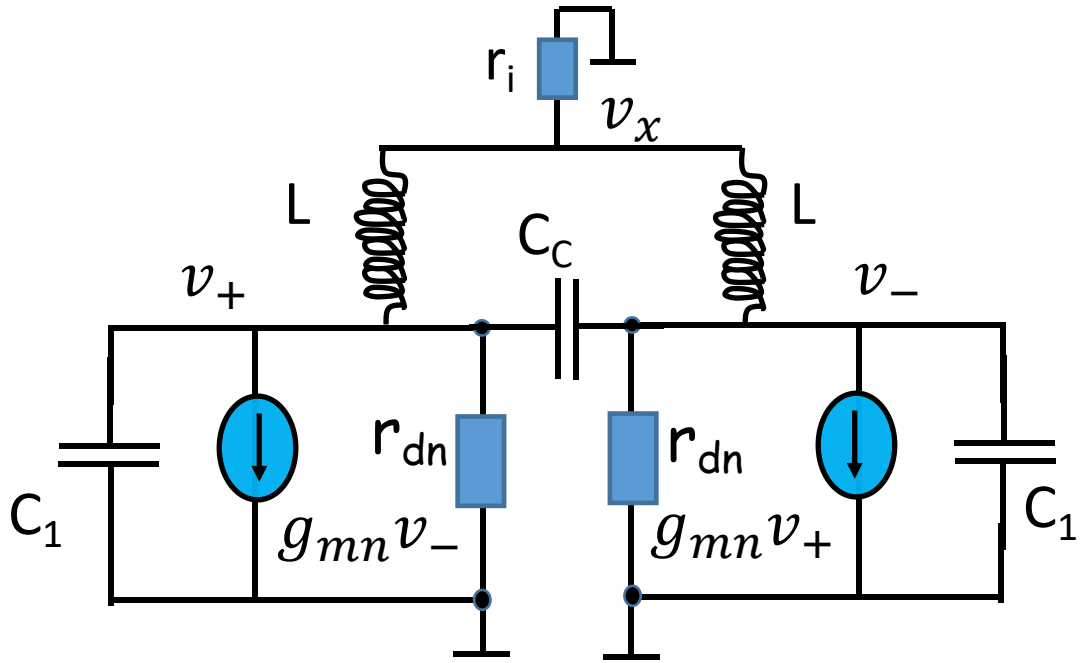
$$v_+ sC_1 + v_+ g_{dn} + g_m v_- + (v_+ - v_-)sC_c + \frac{(v_+ - v_x)}{sL} = 0$$

$$v_- sC_1 + v_- g_{dn} + g_m v_+ + (v_- - v_+)sC_c + \frac{(v_- - v_x)}{sL} = 0$$

VCO (Voltage Controlled Oscillators)

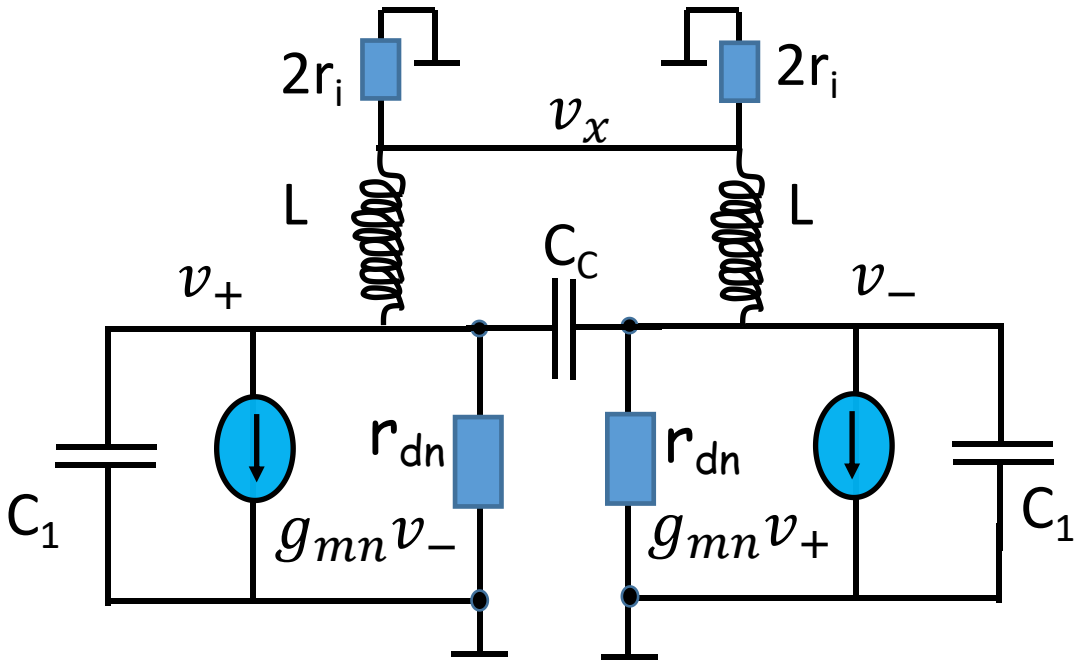
Dada a simetria do circuito, existem duas possibilidades para v_+ e v_-:

- ✓ são iguais, $v_+ = v_-$
- ✓ são simétricos, $v_+ = -v_-$:



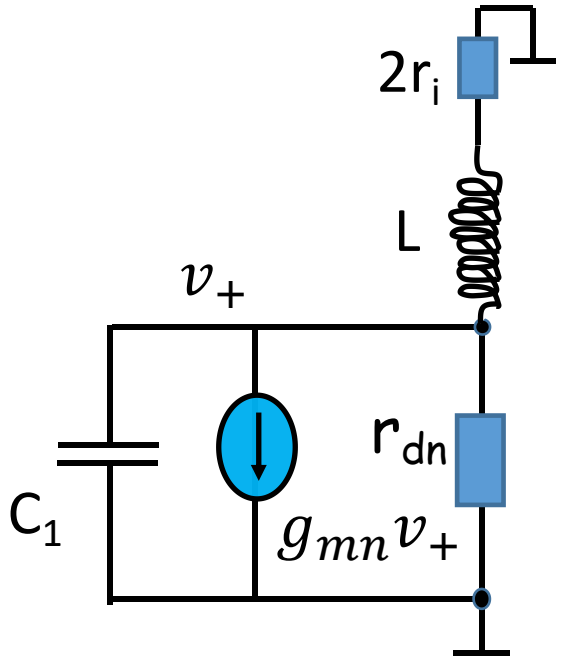
VCO (Voltage Controlled Oscillators)

Consideremos inicialmente $v_+ = v_-$. Neste caso, como na analise do par diferencial, modo comum, podemos trocar r_i por dois $2r_i$s em paralelo



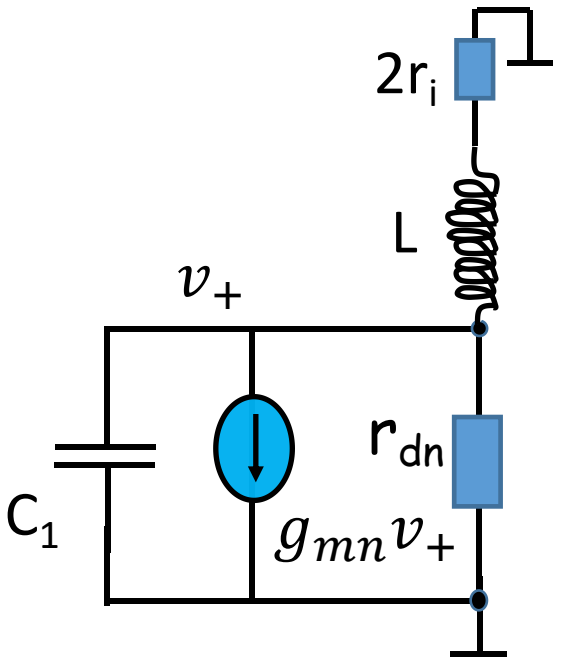
Como os lados do circuitos são iguais, não passa corrente no ramo que liga os indutores. Também não passa corrente pelo capacitor C_C.

Assim podemos analisar apenas um dos lados do circuito.



VCO (Voltage Controlled Oscillators)

Analisemos um dos lados do circuito



$$v_+ sC_1 + v_+ g_{dn} + g_m v_+ + \frac{v_+}{sL + 2r_i} = 0$$

$$v_+ s^2 LC_1 + v_+ sC_1 2r_i + v_+ (g_{dn} + g_m) sL + v_+ (g_{dn} + g_m) 2r_i = 0$$

$$v_+ [s^2 LC_1 + s(C_1 2r_i + (g_{dn} + g_m)L) + (g_{dn} + g_m)2r_i] = 0$$

Veja que o termo que multiplica v+ tem a parte imaginária igual a $j\omega(C_1 2r_i + (g_{dn} + g_m)L)$, que não pode ser zerada.

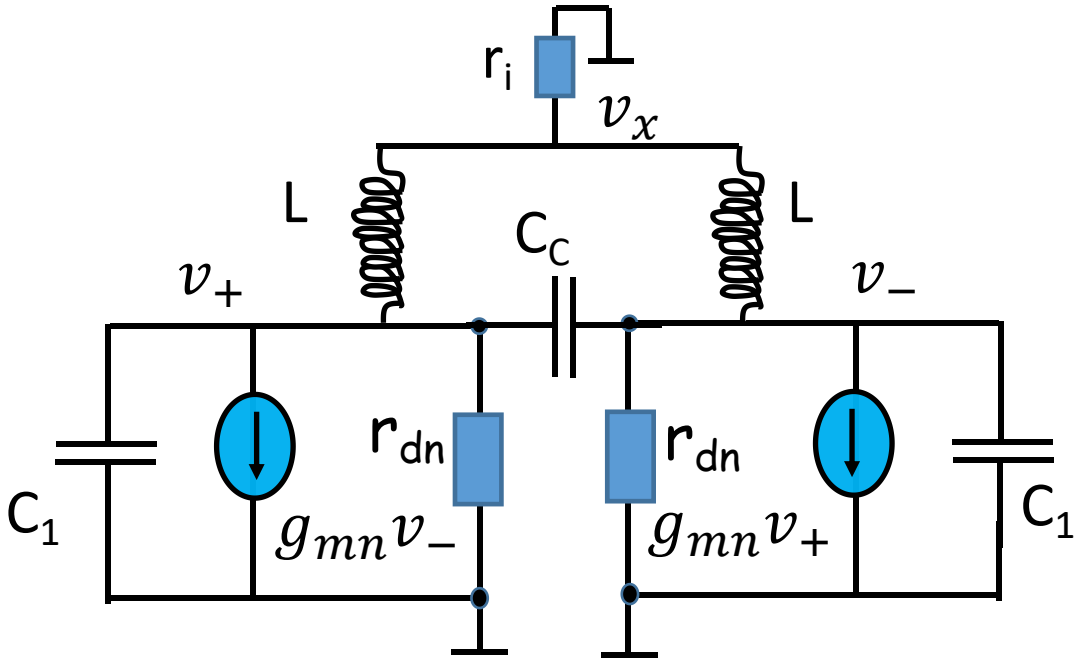
Assim, para satisfazer a equação deveremos ter

$$v_+ = 0$$

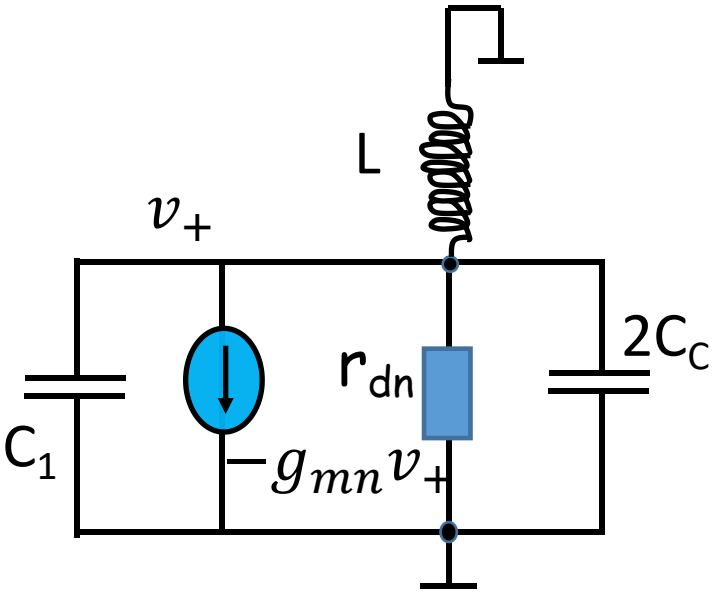
Neste caso não ha oscilação

VCO (Voltage Controlled Oscillators)

Consideremos agora $v_+ = -v_-$. Neste caso, como na analise do par diferencial, entrada diferencial, $v_x = 0$

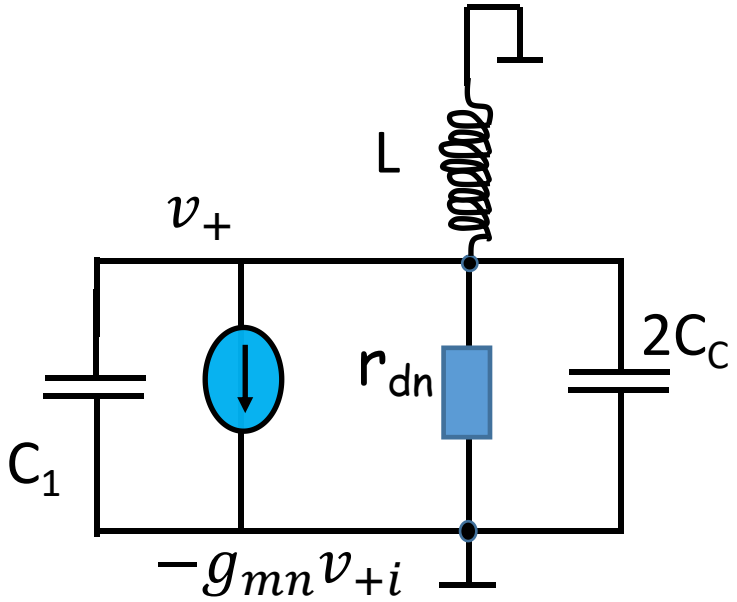


O capacitor C_C foi substituido por um capacitor de valor $2C_C$ (efeito Miller)



VCO (Voltage Controlled Oscillators)

Agora podemos analisar este circuito e a condição de oscilação. Vamos considerar a fonte de corrente como entrada, $-g_m v_{+i}$, e v_+ como a saída. Escrevemos



$$v_+ sC_1 + v_+ g_{dn} - g_m v_{+i} + v_+ s2C_c + \frac{v_+}{sL} = 0$$

$$v_+ s^2 L(C_1 + 2C_c) + v_+ sLg_{dn} + v_+ = sLg_m v_{+i}$$

$$\frac{v_+}{v_{+i}} = \frac{sLg_m}{s^2 L(C_1 + 2C_c) + sLg_{dn} + 1}$$

VCO (Voltage Controlled Oscillators)

$$\frac{v_+}{v_{+i}} = \frac{sLg_m}{s^2L(C_1 + 2C_c) + sLg_{dn} + 1}$$

Essa é a função G(s)H(s). Como vimos, para oscilar em ω_0 devemos ter

1. real($G(j\omega_0).H(j\omega_0)$) > 1,0 (a realimentção aqui é positiva)
2. imag($G(j\omega_0).H(j\omega_0)$) = 0

VCO (Voltage Controlled Oscillators)

$$\frac{v_+}{v_{+i}} = \frac{j\omega_0 L g_m}{(j\omega_0)^2 L(C_1 + 2C_c) + j\omega_0 L g_{dn} + 1}$$

$$\frac{v_+}{v_{+i}} = \frac{j\omega_0 L g_m}{-\omega_0{}^2 L(C_1 + 2C_c) + j\omega_0 L g_{dn} + 1}$$

Para cumprir as condicoes de Barkhausen, o ganho deve ser -1. Assim denominador deverá ser um imaginário puro (o numerador é um imaginário). Assim

$$-\omega_0{}^2 L(C_1 + 2C_c) + 1 = 0 \qquad \omega_0 = \sqrt{\frac{1}{L(C_1 + 2C_c)}} = \sqrt{\frac{1}{L(C_{GS} + C_{GB} + C_{DB} + \mathbf{C_D} + 4C_{GD})}}$$

VCO (Voltage Controlled Oscillators)

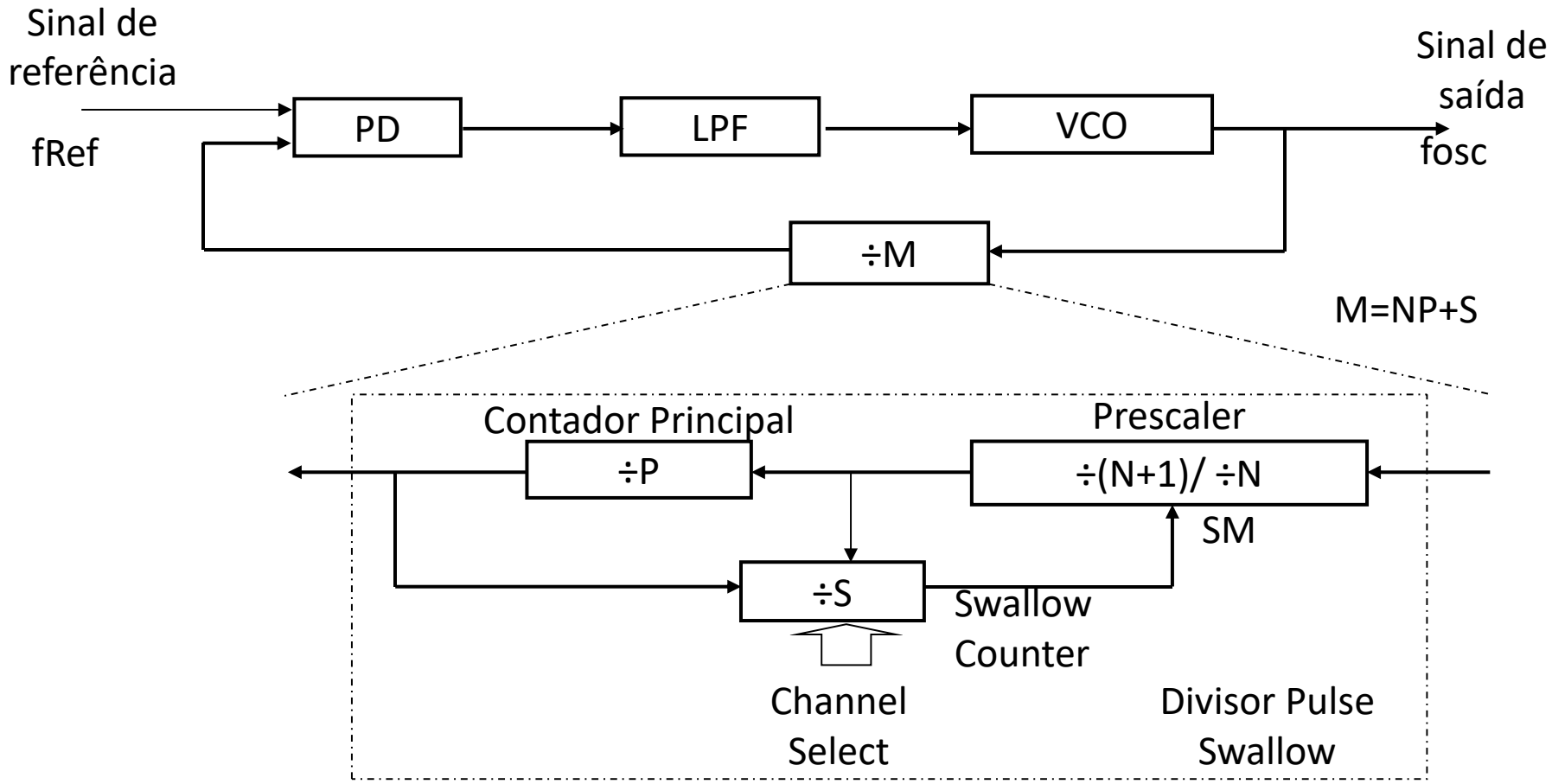
$$\frac{v_+}{v_{+i}} = \frac{j\omega_0 L g_m}{(j\omega_0)^2 L(C_1 + 2C_c) + j\omega_0 L g_{dn} + 1}$$

$$\omega_0 = \sqrt{\frac{1}{L(C_1 + 2C_c)}}$$

Por fim, como condição de oscilação teremos

$$\frac{v_+}{v_{+i}} = \frac{g_m}{g_{dn}} = g_m r_{dn} > 1$$

PLL (Phase Locked Loop)
Sintetizador de frequencia



÷

PLL (Phase Locked Loop)

- ✓Sinal de referencoa (fRef): sinal com frequencia precisa gerada de um oscilador a cristal
- ✓PD: detector de fase, que compara o sinal de referencia com o sinal dividido
- ✓LPF (Low Pass Filter): filtro para estabilizar o sinal de controle do VCO
- ✓÷M: divisor por M

Quando o circuito realimentado, PLL, estabilizar, o sinal de saísa terá uma frequencia, fosc, igual a M.fRef

Sintetizador de Frequência

Sintetizadores de Frequências são circuitos que fornecem sinais em diferentes frequências e são empregados na sintonia de canais dentro de uma banda de transmissão RF. Um Sintetizador pode ser implementado como um PLL (phase looked loop) onde é colocado um divisor programável no seu caminho de realimentação. Pela programação deste divisor pode-se controlar a freqüência do sinal gerado. Esta é a chamada arquitetura integer N que é mostrada na Figura acima. Os blocos que compõe tal arquitetura são: o PD (phase detector), o LPF (low pass filter), o VCO (voltage controlled oscillator), e o divisor M (divisor programável chamado Pulse Swallow).

Para o funcionamento do circuito deve-se aplicar um sinal de referências externo, com uma freqüência fRef, ao PD. O VCO e o Sintetizador não estabilizam enquanto o sinal de saída do divisor M não atingir freqüência fRef. Por outro lado, quando isto ocorrer teremos o chamado estado locked e o sinal de saída terá freqüência fosc = MfRef, que dependerá do valor de M. Dessa forma, desde que possamos modificar o valor de M, teremos controle sobre a freqüência de saída.

Sintetizador de Frequência

O circuito divisor M ou Pulse Swallow é implementado com um Prescaler, um contador programável chamado Swallow Counter e um contador principal. O funcionamento do divisor inicia com a carga dos dois contadores, o principal, com um valor fixo P, e o Swallow Counter, com um valor programável S. O valor S deve ser menor ou igual a P, $S \leq P$. No estado inicial o valor do sinal SM fica no nível lógico ALTO, o que faz com que o circuito Prescaler divida a freqüência do sinal de saída do VCO por N+1. Dessa forma, a cada N+1 ciclos, os valores do contador principal e do Swallow Counter serão reduzidos em um, até que o Swallow Counter chegue a zero. Neste momento o valor do sinal SM é alterado e o Prescaler passa a dividir por N o sinal de saída do VCO. Agora, a cada N ciclos, o contador principal será reduzido em um, até que também chegue a zero. Os contadores nesse instante são reinicializados com P e S e o processo é repetido. Com isso teremos que em um ciclo completo de operação do circuito Sintetizador o Prescaler divide S vezes por N+1 e divide (P-S) vezes por N.

Sintetizador de Frequência

O resultado final na saída do Pulse Swallow será a divisão do seu sinal de entrada, que é a saída do VCO, por M, onde

$$M = (N+1)S + N(P-S) = NP + S$$

Quando o Sintetizador de Freqüências estiver no estado locked, ele apresentará uma freqüência de saída igual a

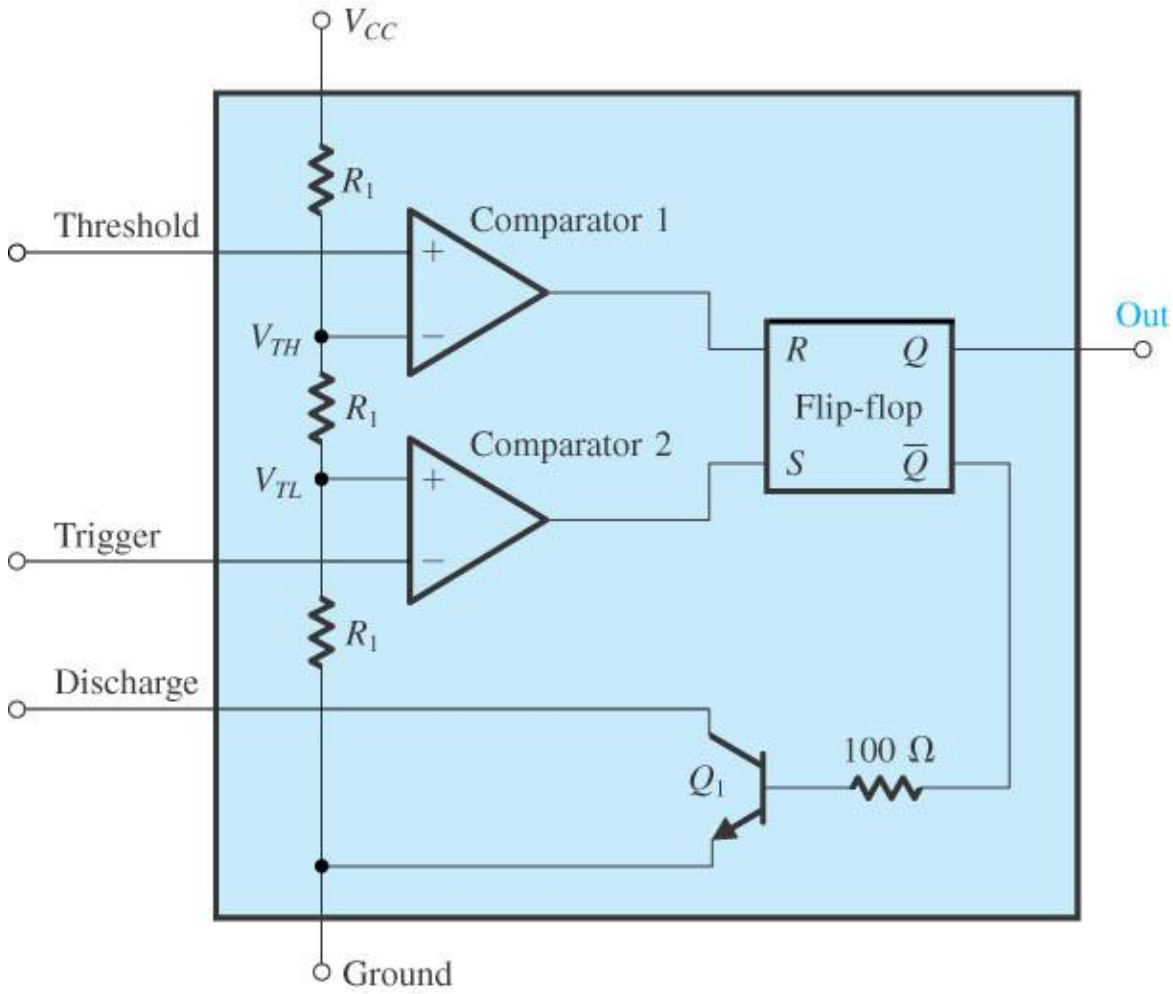
$$fosc = M\ fRef = (NP + S)fRef$$

Controlamos, portanto, a freqüência de saída do VCO com o valor S programado no Swallow Counter.

Circuito Integrado 555 (timer)

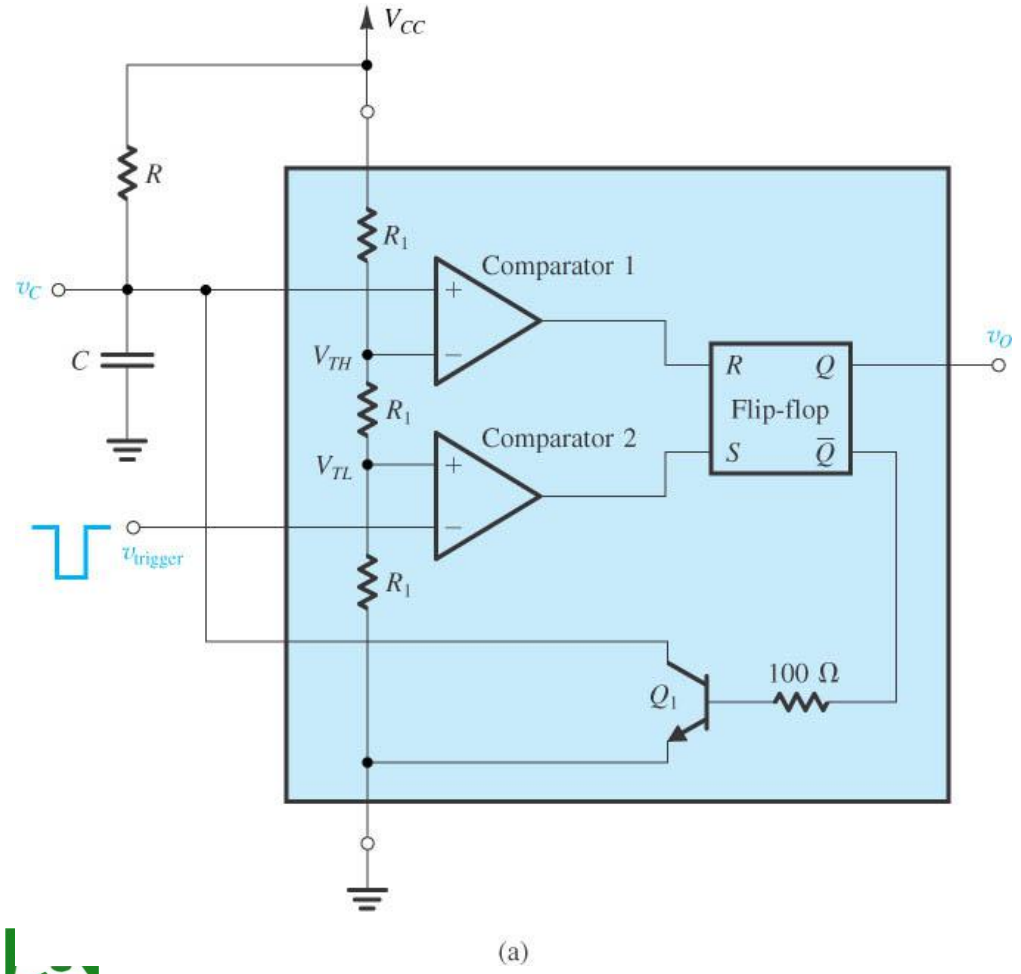
Circuito usado para gerar sinais. Composto de

- ✓ dois comparadores
- ✓ Flip-Flop (FF) com *Set* e *Reset*
- ✓ transistor controlado pela saida $\overline{Q}$ do FF
- ✓ V_{TH} é $2V_{CC}/3$
- ✓ V_{TL} é $V_{CC}/3$



Circuito Integrado 555 (timer)

Configuração para gerar pulso



(a)

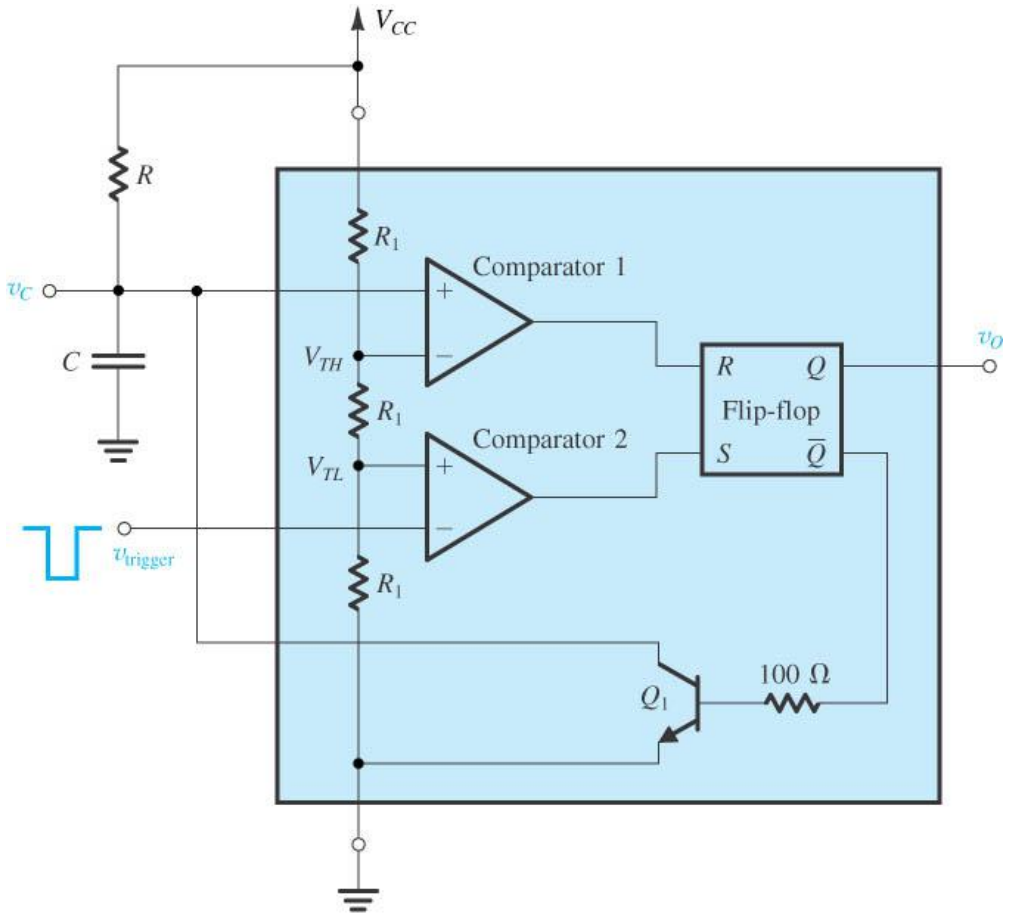
Considerando incialmente $\overline{Q}=V_{CC}$ e v_c =0V.

1. sinal *de* trigger (*vtrigger*) é baixado para fazer $Q=V_{CC}$ $\overline{Q}=0$
2. Transistor NPN corta
3. Capacitor começa a carregar via R até V_{CC}

$$v_C(t) = V_{CC}(1 - exp(-\frac{t}{RC}))$$

Circuito Integrado 555 (timer)

Configuração para gerar pulso

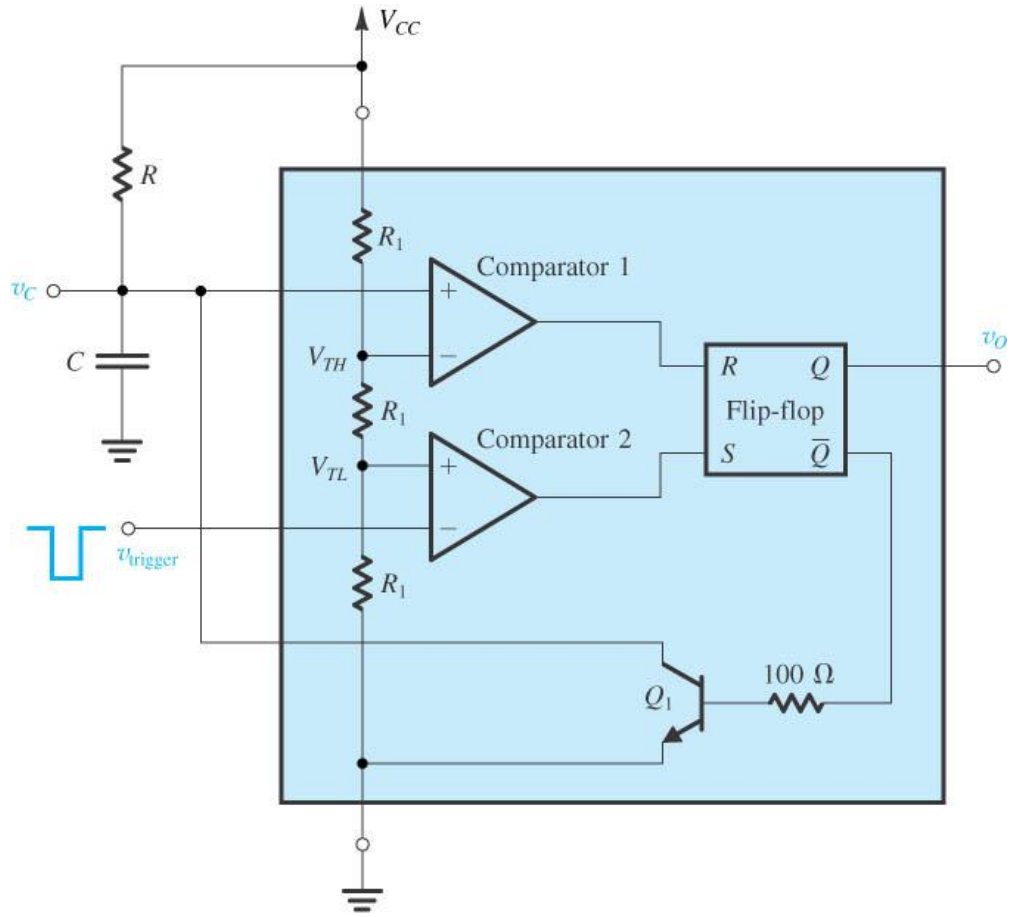


(a)

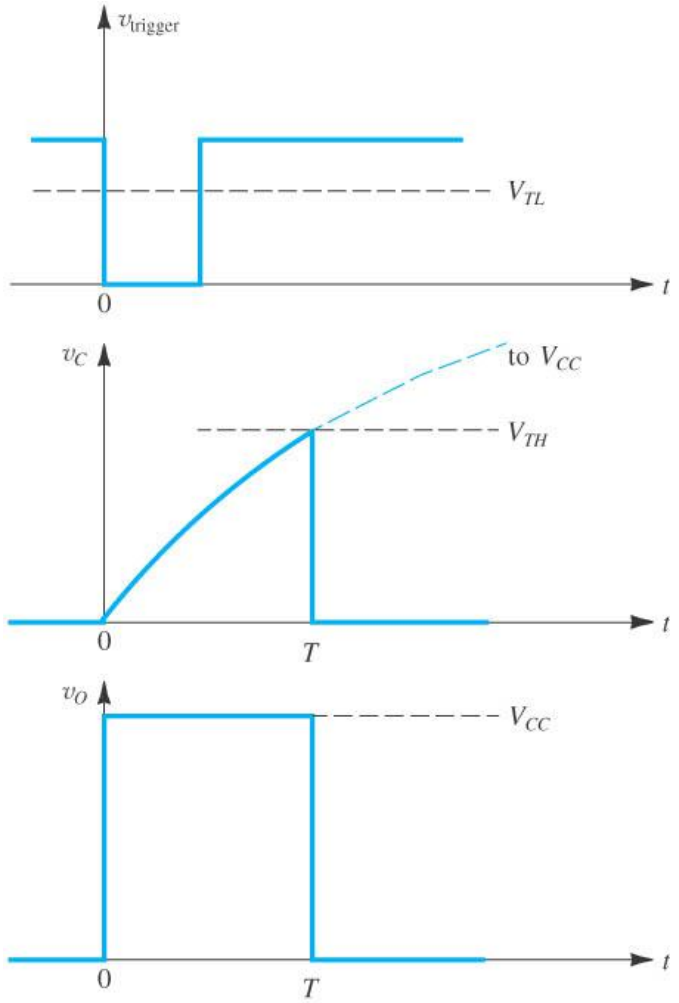
4. quando $v_c = V_{TH} = 2V_{CC}/3$ comparador 1 muda de estado e gera o sinal de *Reset*
5. $Q = 0V$ e $\overline{Q} = V_{CC}$
6. transistor conduz e descarrega capacitor
7. estado final (igual ao inicial): $\overline{Q} = V_{CC}$ e $v_c = 0V$.

Circuito Integrado 555 (timer)

Configuração para gerar pulso



(a)

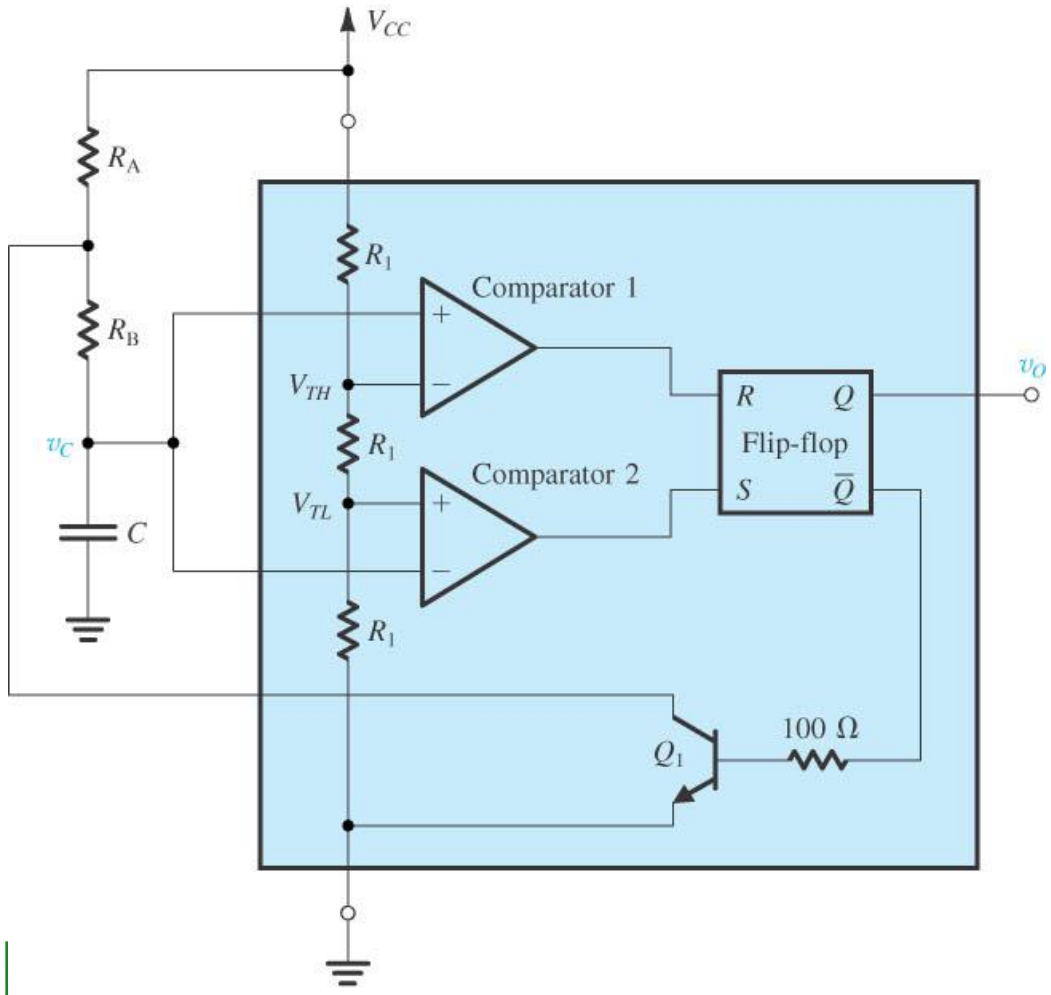


(b)

$$T = RC.ln(3)$$

Circuito Integrado 555 (timer)

Configuração para gerar onda periódica



(a)

Nesta configuração o capacitor C

- ✓é carregado pelos resistores R_A e RB
- ✓ ou decarregado pelo resistor R_B

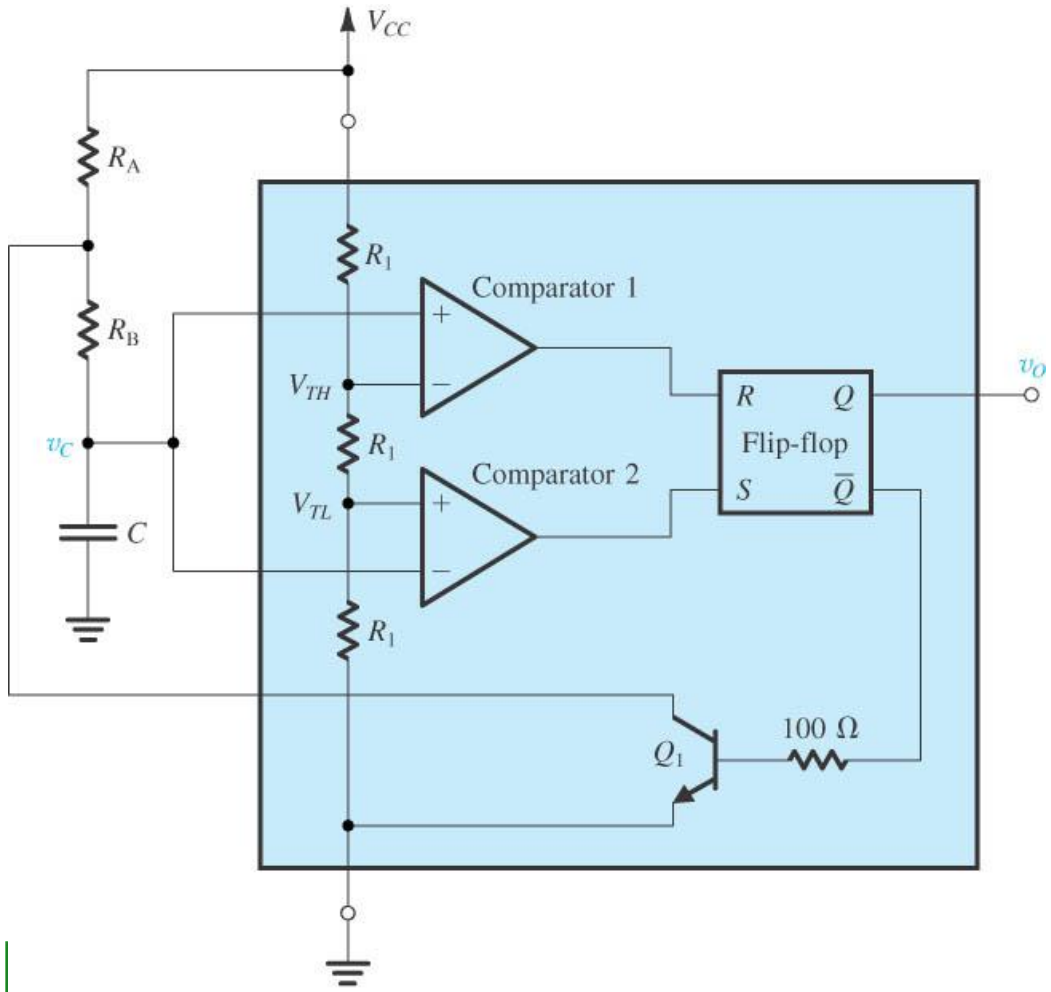
Considerando incialmente $\overline{Q}=0$, $Q=V_{CC}$ e $v_c = V_{TL}$

1. o transistor esta cortado e o capacitor começa a ser carregado até V_{CC}

$$v_C(t) = V_{CC}(1 - \frac{2}{3}exp(-\frac{t}{(R_A + R_B)C})$$

Circuito Integrado 555 (timer)

Configuração para gerar onda periódica



(a)

2. quando $v_C=2V_{CC}/3$, o comparador 1 ativa o *Reset*. $\overline{Q}=\mathrm{V_{CC}}, \mathrm{Q}=0$ e o transistor conduz
3. o capacitor descarrega atraves do resistor R_B

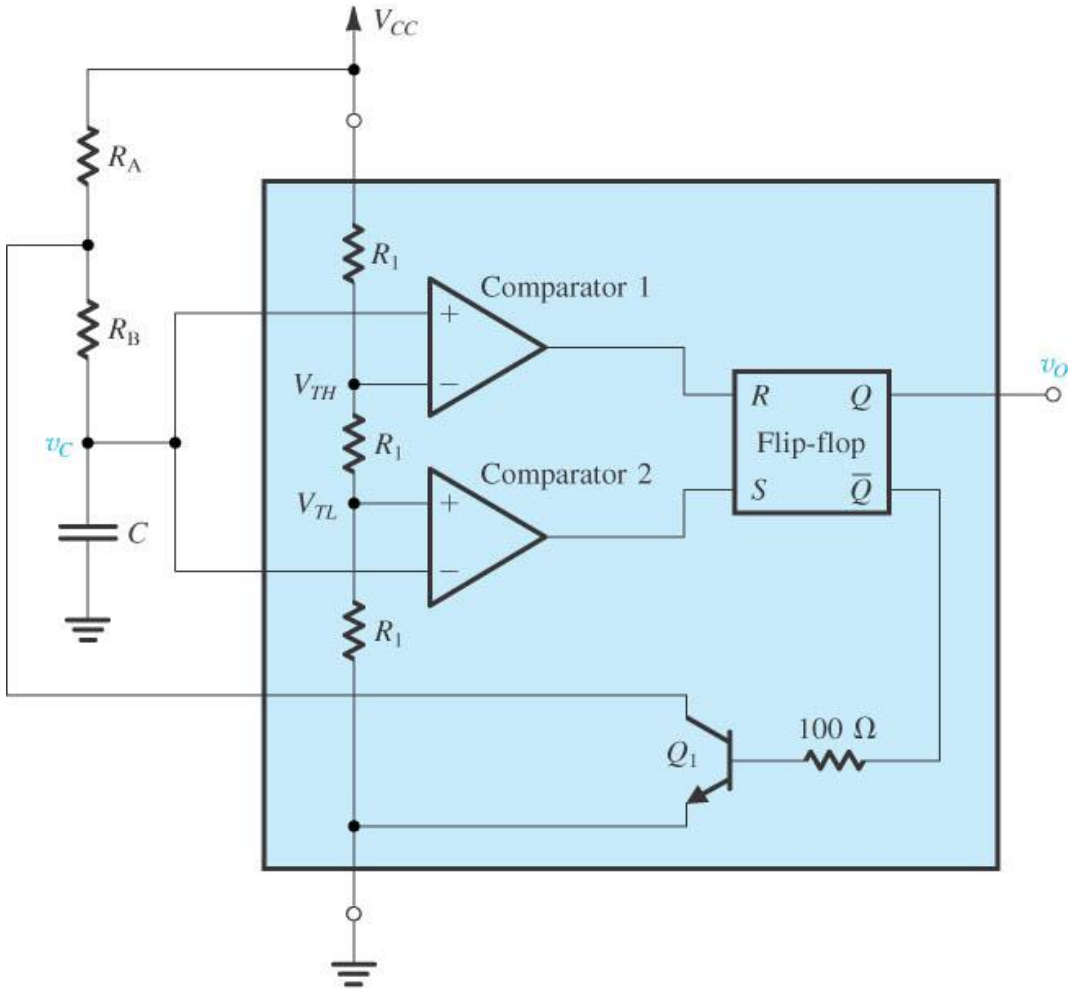
$$v_C(t) = V_{CC}\frac{2}{3}exp(-\frac{t}{R_BC})$$

4. quando v_C chega a $V_{CC}/3$, o *Set* é acionado

Voltamos ao estado inicial $\overline{Q}=0$, $Q=V_{CC}$ e $v_c=V_{TL}$

Circuito Integrado 555 (timer)

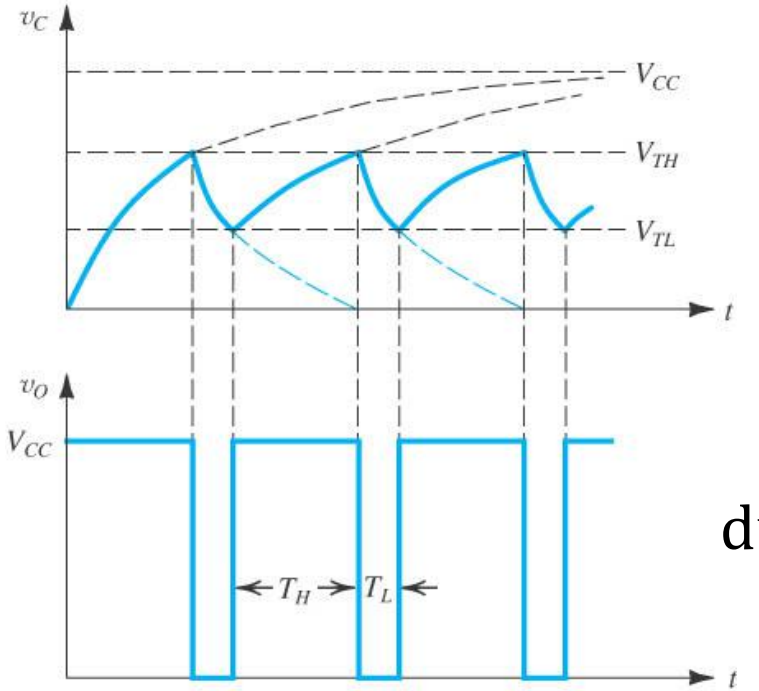
Configuração para gerar onda periódica



(a)

$$T_H = (R_A + R_B)C.ln(2)$$

$$T_L = R_B C.ln(2)$$

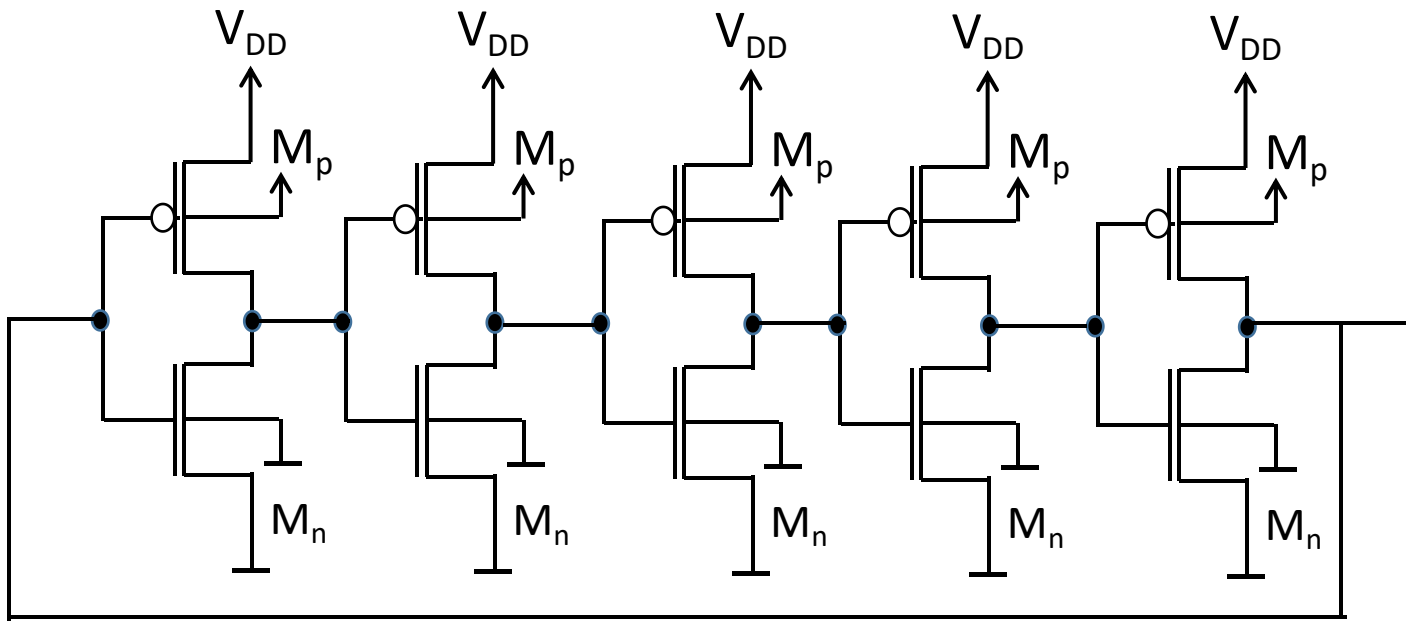


(b)

$$\text{duty cicle} = \frac{T_H}{T_L + T_H}$$

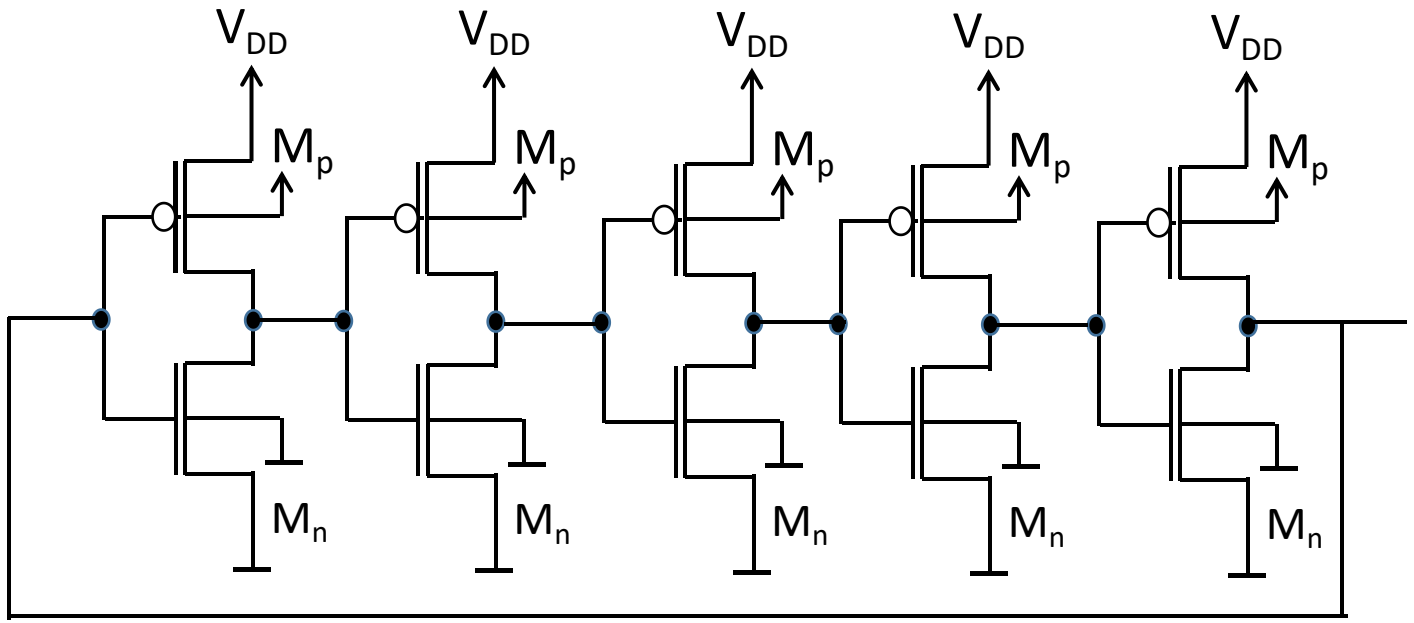
Oscilador em Anel

Uma configuração simples para gerar um sinal periódico, é um oscilador em anel. Ele é composto por um numero mpar de portas inversoras, conectadas todas juntas. Considere o oscilador em anel formado por cinco inversores



Oscilador em Anel

Caso os inversores tenham, na região de transição, um ganho razoavelmente grande, não haverá nenhum ponto estável em que o circuito possa ficar. As entradas/saídas dos inversores ficarão oscilando



A período de oscilação será

$$T = 5.(T_{PHL} + T_{PLH})$$

Oscilador em Anel

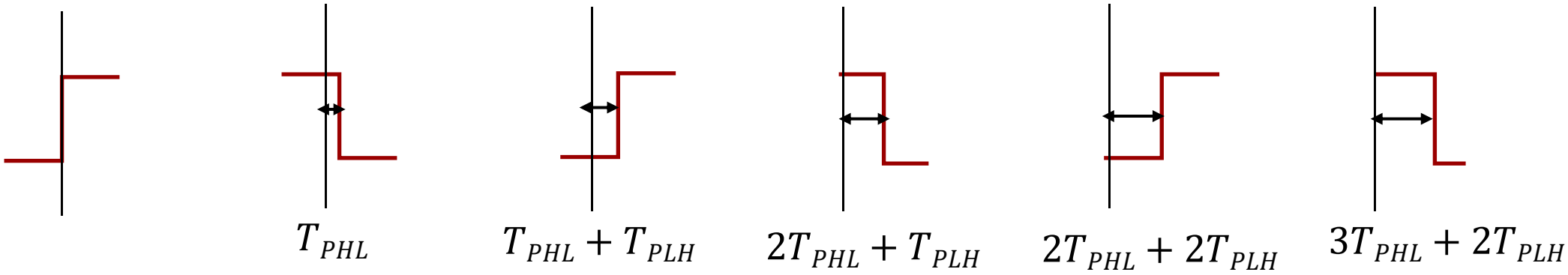
Onde

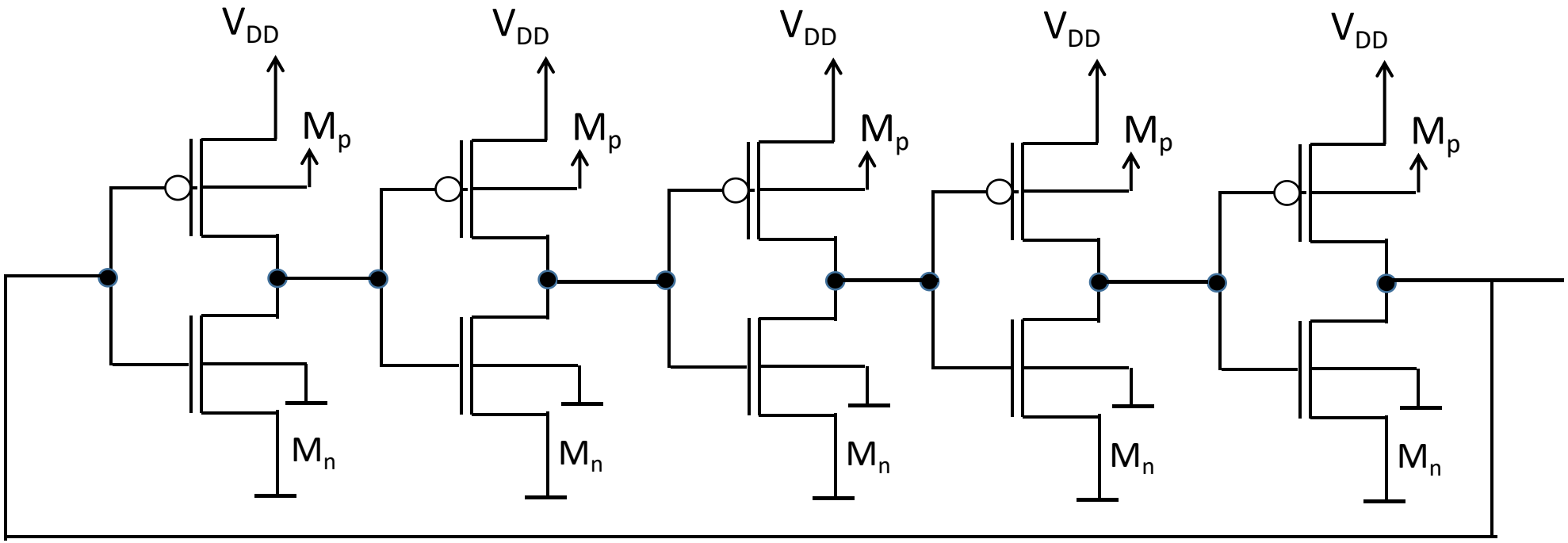
t_{PHL} é o tempo de propagação de descida do inversor

t_{PLH} é o tempo de propagação de subida do inversor

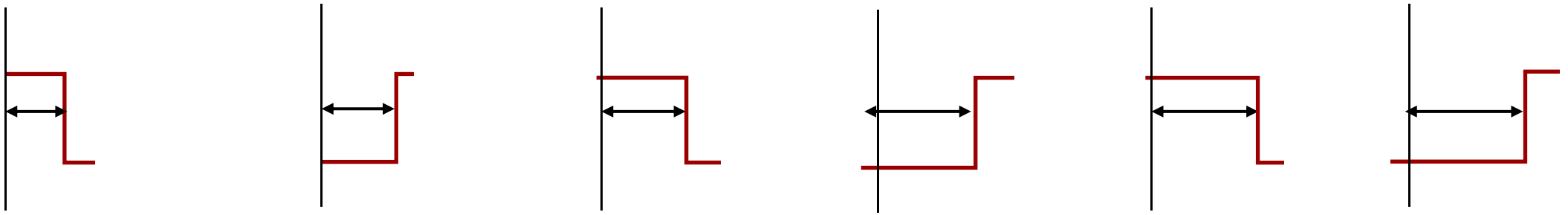
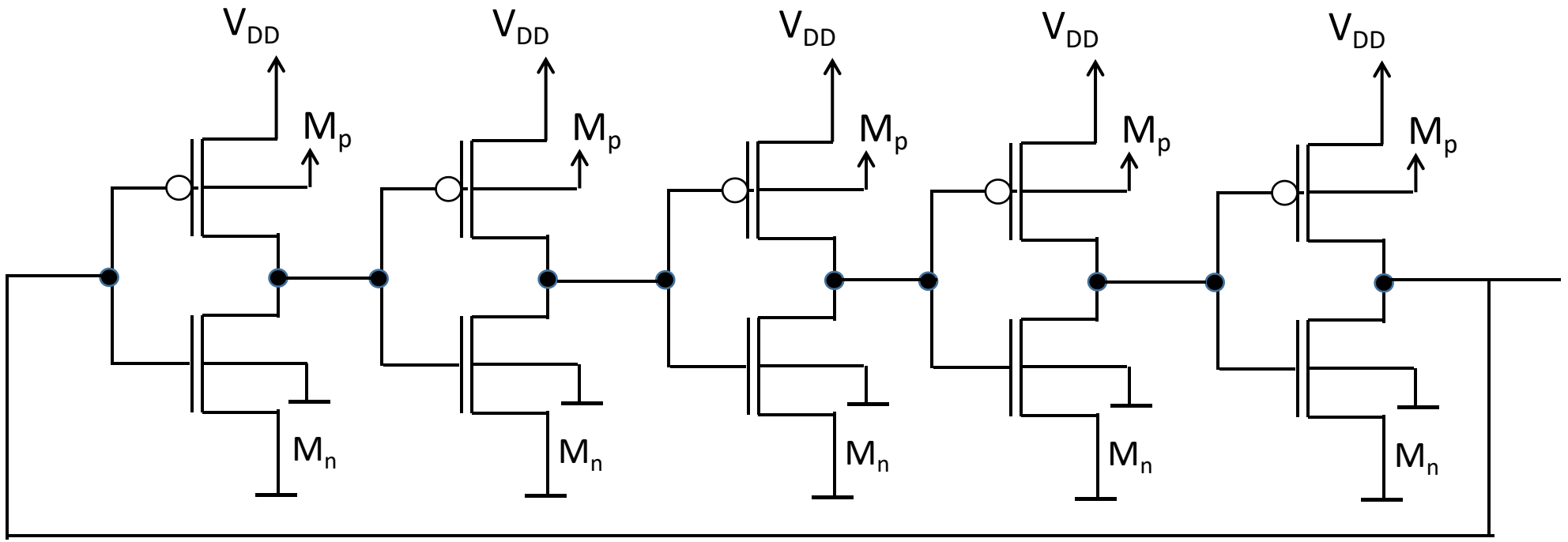
Esta configuração é interessante para montar osciladores, mas também serve para medir os tempos de propagação de portas lógicas

Oscilador em Anel





Oscilador em Anel



$3T_{PHL} + 2T_{PLH}$ $3T_{PHL} + 3T_{PLH}$ $4T_{PHL} + 3T_{PLH}$ $4T_{PHL} + 4T_{PLH}$ $5T_{PHL} + 4T_{PLH}$ $5T_{PHL} + 5T_{PLH}$