

Sistema de Sonar (Parte 2)

Versão LabEAD 2020

RESUMO

Esta experiência tem por objetivo desenvolver um circuito que realiza a detecção de objetos próximos com a aplicação de um sensor ultrassônico de distância e de um servomotor. Na primeira parte, os circuitos das experiências anteriores foram revisados e alguns novos componentes foram implementados. O **projeto do sistema de sonar** deverá ser realizado nesta experiência e, em seguida, deve ser sintetizado na placa FPGA DE0-CV, usando a infraestrutura de bancada remota do LabEAD.

OBJETIVOS

Após a conclusão desta experiência, os seguintes tópicos devem ser conhecidos pelos alunos:

- Aplicação de sensor ultrassônico de distância e de servomotor em sistemas digitais;
- Desenvolvimento de circuito para detecção de objetos;
- Uso da comunicação serial para transmissão de dados;
- Desenvolvimento de máquina de estados para controle de um sistema estrutural;
- Projeto de circuitos em FPGA.

1. ESPECIFICAÇÃO DO PROJETO

Sistemas digitais conhecidos como **radar**, **lidar** ou **sonar** podem ser caracterizados com um sistema que tem como função principal a detecção de objetos a distância. Inicialmente, o termo “*radar*” foi criado para ser o acrônimo da expressão em inglês “*radio detection and ranging*” que, em tradução livre, significa “*detecção e localização por rádio (frequência)*”. Esta detecção pode ser realizada através de ondas eletromagnéticas que são emitidas pelo radar, refletidas nos objetos distantes e recebidas por sensores. A detecção destes objetos permite a localização e a medida de sua distância. Sistemas veiculares autônomos em desenvolvimento podem usar outros tipos de sistemas de detecção. Uma das alternativas é o **lidar** (*light detection and ranging*). Neste sistema, a distância a objetos é verificada com uso de um *laser*. Dependendo do sinal eletromagnético usado, um sistema de detecção de objetos pode ser nomeado de forma diferente. Por exemplo, no caso dos submarinos, usam-se ondas acústicas para propagação na água, e seu sistema é chamado **sonar** (*sound navigation and ranging*). Dependendo da frequência acústica usada temos sistemas infrassônicos (baixas frequências) ou sistemas ultrassônicos (altas frequências). Nesta experiência, usaremos o sensor ultrassônico de distância HC-SR04, que trabalha com pulsos ultrassônicos de 40KHz.

1.1. Interface do Circuito

O projeto desta experiência visa desenvolver um circuito digital que permite rastrear objetos através da medida de distância. A interface básica do circuito deve seguir os sinais apresentados na figura 1. O processo de medida de distância é executado com auxílio de um sensor específico.

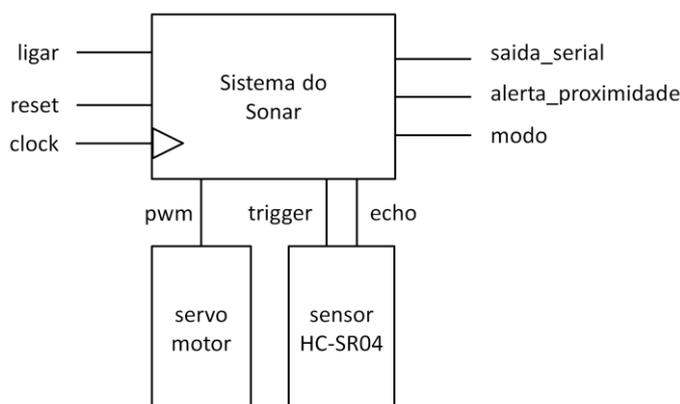


Figura 1. Interface básica do sistema de Sonar.

O servomotor deve posicionar o sensor de distância para a localização de objetos. A montagem deve permitir uma variação angular dentro dos limites especificados para o servomotor. A figura 2 ilustra uma possível montagem física.

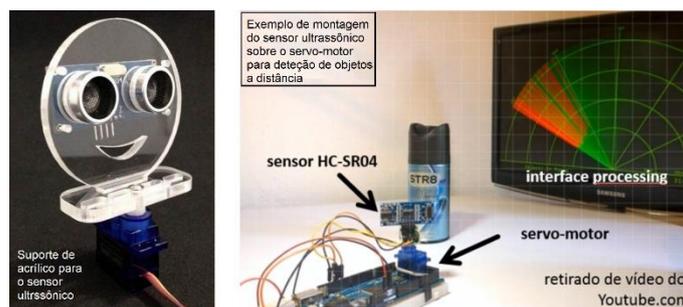


Figura 2. Uma possível montagem do servomotor com o sensor ultrassônico.

A figura acima também apresenta os principais elementos do projeto e sua interação durante seu funcionamento. O servomotor é acoplado ao sensor HC-SR04 e permite sua rotação em relação ao seu eixo. A cada posição angular estabelecida, a distância ao objeto mais próximo deve ser medida. Em seguida, um bloco de informação composto por posição angular e distância deve ser enviado pela interface serial, que posteriormente será representado graficamente na tela do computador.

1.2. Descrição Sucinta do Funcionamento

O circuito deve somente iniciar sua operação com o acionamento do sinal LIGAR. Em qualquer momento, o desacionamento do sinal LIGAR deve interromper o funcionamento do sistema. No modo de localização, o sistema deve continuamente realizar o rastreamento e a medição de distância a uma taxa de 1 medida/segundo. O modo atual de funcionamento do circuito deve ser apresentado no *led* de saída MODO (ligado ou desligado). A saída do circuito SAIDA_SERIAL é um sinal RS-232C que deve ser conectado a uma porta serial e a informação enviada é composta por dois valores: o ângulo e a distância ao objeto nesta posição. Esta saída deve ser transmitida por um sinal RS232-C em formato "*ângulo,distância.*", usando caracteres ASCII. Cada informação (ângulo e distância) deve ser composta por 3 dígitos BCD em código ASCII, totalizando 8 dados ASCII enviados. Por exemplo, uma saída indicando um objeto na posição a 45° a 15 cm de distância deve ser composta pela sequência de caracteres ASCII "*045,015.*". Quando o circuito detecta um objeto a menos de 30 cm, a saída ALERTA_PROXIMIDADE deve ser ativada.

1.3. Interface Gráfica do Sistema de Sonar

A saída do sistema de sonar deve ser apresentada através de uma interface gráfica com o usuário (GUI) mostrada no computador. Esta interface foi desenvolvida com o software livre **Processing** [Processing, 2020]. A figura 3 ilustra a interface gráfica do sistema de sonar.

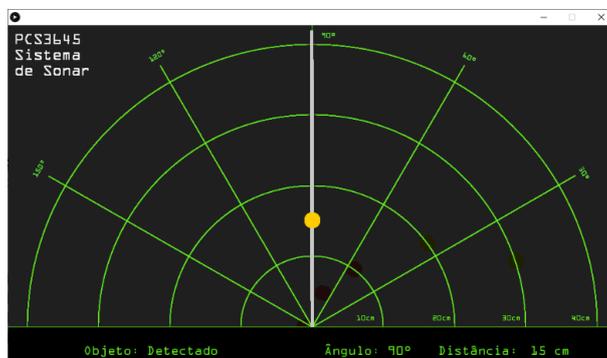


Figura 3. Interface gráfica do sistema de sonar com *processing*.

Além da tradicional descrição radial de informações de localização de objetos à distância, a interface apresenta na parte inferior a detecção ou não de um objeto dentro do intervalo de medidas e as informações de posicionamento (ângulo) e de distância medida.

1.4. Considerações para o Projeto da Experiência

Seguem abaixo algumas considerações sobre o desenvolvimento do projeto do circuito do sistema de sonar.

1.4.1. Etapas de desenvolvimento

Inicialmente, é recomendável a elaboração do **pseudocódigo** do funcionamento do sistema. Com base no pseudocódigo, deve-se elaborar a sequência de operações¹ essenciais com o acionamento dos componentes correspondentes. Tais componentes já foram testados na Parte 1 desta experiência.

Para o **desenvolvimento incremental** do projeto da experiência, algumas etapas podem ser cumpridas:

- 1) A etapa inicial envolve o desenvolvimento do **circuito de transmissão de dados do sonar** com saída via interface serial. O circuito pode enviar dados fixados no código de ângulo e distância.
 - Na simulação com o ModelSim, o *testbench* deve acionar o circuito e realizar a transmissão. A verificação de funcionamento pode ser feita com a análise da forma de onda da saída serial do circuito.
- 2) Em um segundo momento, deve-se realizar a integração inicial dos circuitos de controle do **servomotor** e de interface com o **sensor de distância** para geração dos dados a serem enviados para a interface gráfica. Os dados de ângulo e distância devem ser apresentados nos *displays* de 7 segmentos da placa FPGA. O circuito deve possuir uma unidade de controle para controlar o acionamento dos sinais de controle dos componentes e monitorar os sinais de condição e o fluxo de dados pode incluir componentes adicionais. Aqui o fluxo de dados deve incluir um componente que gera os valores dos ângulos (a serem apresentados na saída) para cada posição do servomotor. Por exemplo: deve gerar um ângulo de 30° para a posição 00, ângulo de 70° para a posição 01, ângulo de 110° para a posição 10 e 150° para a posição 11.
 - Na simulação com o ModelSim, o *testbench* deve acionar o circuito, posicionar o servomotor nas 4 posições especificadas e realizar medidas como sensor de distância. O *testbench* deve ser elaborado para gerar o sinal ECHO de acordo com os casos de teste elaborados pelo grupo. Os valores do circuito para ângulo e distância medida devem ser usadas para verificar o funcionamento correto.
- 3) Em seguida, deve-se realizar a integração dos circuitos dos itens 1) e 2) anteriores, para envio de dados reais da medida com o sensor de distância para a interface serial do computador e apresentação na tela. O circuito desta etapa corresponde ao circuito do sistema de sonar da experiência, assim a unidade de controle deve seguir o pseudocódigo desenvolvido inicialmente.
 - Na simulação com o ModelSim, o *testbench* deve acionar o circuito do sistema de sonar, posicionar o servomotor nas 4 posições especificadas, realizar medidas como sensor de distância e, em seguida, enviar os dados pela saída serial. O *testbench* deve ser elaborado para gerar o sinal ECHO de acordo com os casos de teste elaborados pelo grupo. Os valores do circuito para ângulo e distância medida devem ser usadas para verificar o funcionamento correto, além da análise do sinal serial de saída.
- 4) Na etapa final, deve-se realizar a apresentação dos dados do sistema de sonar na interface gráfica implementada pelo software Processing. Aqui o circuito da experiência deve ser ajustado para acomodar os sinais de depuração, conforme a tabela fornecida na seção 1.4.2. O circuito do sistema de sonar deve ser programado na FPGA e a saída serial deve ser ligada na porta serial do computador. Esta última etapa não precisa ser simulada, sendo executada diretamente na bancada do Laboratório Digital.

¹ Por exemplo, o ciclo básico de funcionamento do circuito do sensor envolver o posicionamento do servomotor, a medição de distância a objetos e posterior envio dos dados de ângulo e distância para a interface gráfica no computador da bancada.

1.4.2. Etapas de teste em bancada

Para a **verificação de funcionamento** do projeto da experiência na bancada do Laboratório Digital, algumas etapas podem ser cumpridas:

- 1) Os testes do projeto do **circuito de transmissão de dados do sonar** com saída via interface serial devem ser executados com o circuito programado na placa FPGA e com envio de dados fixados no código de ângulo e distância.
 - O teste na bancada pode ser feito ligando inicialmente a saída serial do circuito no pino da GPIO ligada na entrada digital para a ferramenta **Protocol** do Analog Discovery de forma a permitir analisar os dados seriais. Em seguida, a saída deve ser remapeada para o pino da GPIO que está ligada na saída serial do computador de forma a mostrar a saída de dados usando o programa **TeraTerm** no computador. Neste segundo teste, o programa deve ser configurado para a porta serial correspondente ao cabo serial conectado no computador.
- 2) O circuito de teste da integração inicial dos circuitos de controle do **servomotor** e de interface com o **sensor de distância** para geração dos dados a serem enviados para a interface gráfica deve apresentar os dados de ângulo e distância nos *displays* de 7 segmentos da placa FPGA.
 - O teste na bancada pode ser executado com a instanciação dos componentes (servomotor e sensor HC-SR04) e deve-se observar os valores das saídas de ângulo e distância. As saídas em *displays* devem ser usadas para verificar o funcionamento correto.
- 3) A integração dos circuitos dos itens 1) e 2) anteriores gera um circuito de teste para envio de dados reais da medida com o sensor de distância para a interface serial do computador e apresentação na tela.
 - O teste na bancada pode ser executado com o acionamento dos componentes (servomotor e sensor HC-SR04) na bancada remota, observando os valores obtidos em *displays* a cada medida e finalmente analisando a saída serial fornecida pelo circuito de teste. As saídas seriais podem ser analisadas com a ferramenta **Protocol** do Analog Discovery e, em seguida, pelo programa **TeraTerm** no computador.
- 4) O teste da apresentação dos dados do sistema de sonar na interface gráfica implementada pelo software Processing deve somente executada diretamente na bancada do Laboratório Digital. Para isto o circuito da experiência deve ser programado na FPGA e o *sketch* do Processing deve ser executado. Antes deve-se configurar a porta serial (COM) do computador da bancada no código fonte do *sketch* da interface gráfica no Processing. A verificação do funcionamento correto pode ser feita usando-se os **sinais de depuração**² de ângulo e distância e pela observação da interface gráfica.

Detalhes específicos da montagem física da bancada remota no Laboratório Digital estarão disponíveis aos alunos durante a execução da experiência.

² Os sinais de depuração devem ser mapeados nos *displays* de 7 segmentos usando a multiplexação de *displays* para aumentar a quantidade de recursos disponíveis.

1.4.3. Detalhamento da multiplexação de *displays*

Os 6 *displays* de 7 segmentos da placa FPGA podem ser compartilhados para permitir a exibição de um total de 24 sinais, provenientes de diversos componentes do projeto. O controle do subconjunto de sinais é controlado pelo sinal *sel_mux*. Durante a depuração, o responsável pela realização dos procedimentos de teste pode controlar os valores apresentados nos *displays* pelo acionamento de entradas de depuração (sinal *sel_mux*). A tabela 1 abaixo ilustra uma possível aplicação deste conceito.

Tabela 1 – Exemplo de sinais de depuração exibidos em *displays* de 7 segmentos.

sel_mux	HEX5	HEX4	HEX3	HEX2	HEX1	HEX0	componente
00	posição do servo	estado_hcsr04	distancia3	distancia2	distancia1	distancia0	servomotor + HC-SR04
01	estado_tx	DADO_TX1	DADO_TX0	estado_rx	DADO_RX1	DADO_RX0	uart
10	estado_tx_sonar	contagem_selmux	dado_tx1	dado_tx2	a definir	a definir	tx dados sonar
11	estado_sonar	a definir	a definir	angulo2	angulo1	angulo0	sonar

Com a adição dos sinais de seleção para a multiplexação de *displays* e os sinais de depuração, a interface de sinais é apresentada abaixo na figura 4.

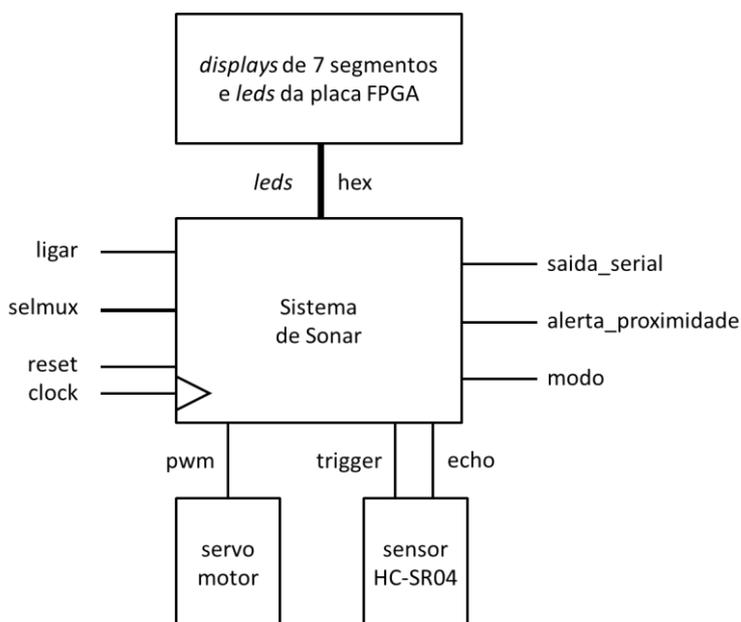


Figura 4. Interface de sinais do sistema de Sonar.

Se necessário, pode-se aumentar o número de sinais que podem ser monitorados nos *displays* de 7 segmentos mudando o multiplexador para um multiplexador 8x1.

O mesmo conceito de multiplexação de recursos pode ser aplicado para a multiplexação dos 10 *leds* disponíveis na placa FPGA DE0-CV. O sinal de seleção da multiplexação pode ser compartilhado entre *leds* e *displays*. A definição dos sinais mapeados em *leds* deve ser apresentada no Planejamento.

Mais informações sobre o mapeamento dos recursos da placa FPGA serão fornecidas durante a execução da parte experimental.

2. PARTE EXPERIMENTAL

2.1. Atividade 1 – Projeto do Sistema de Sonar (Planejamento)

- Desenvolva o **projeto do circuito** do Sistema de Sonar, conforme especificação apresentada na seção 1. Siga as etapas de desenvolvimento e elabore os projetos dos circuitos intermediários. Apresente as decisões de projeto e detalhes do seu funcionamento. Acrescente na documentação **diagramas de projeto** (diagrama de blocos do fluxo de dados e diagrama de transição de estados para unidade de controle).
- Defina casos de teste para verificação de funcionamento do sistema de sonar. Elabore o(s) *testbench(es)* necessários.
- Execute a **simulação** dos casos de teste definidos para o sistema de sonar usando o **ModelSim**. Anote as figuras das formas de onda obtidas para mostrar o correto funcionamento.
- Submeter os arquivos QAR do projeto, juntos com os respectivos *testbenches*.

2.2. Atividade 2 – Procedimento Experimental no Laboratório Remoto

- Esta atividade experimental visa testar os circuitos das etapas de desenvolvimento do projeto do sistema de sonar.
- A cada etapa de testes programe a FPGA e execute os testes planejados. Mostre para o professor o correto funcionamento de cada circuito de teste.
- Capture formas de onda dos principais sinais de depuração usando ferramentas do **Analog Discovery** e imagens de saídas em *displays* de 7 segmentos e *leds* para o sistema de sonar. Documente também saídas observadas no software TeraTerm.
- Finalmente, teste o circuito (final) do sistema de sonar usando como entradas de controles alguns *widgets* de projeto do Blynk. A figura 5 ilustra uma possível tela de um projeto no Blynk.

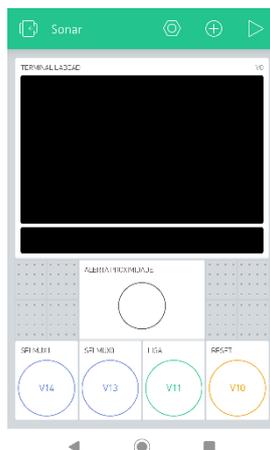


Figura 5 – Exemplo de tela com *widgets* do Blynk para o sistema de sonar.

- Relate quaisquer ocorrências experimentais no Relatório.
- Submeta o arquivo QAR do projeto do sistema de sonar `exp7_ativ2_txby.qar` junto com o Relatório.

2.3. Atividade 3 – Desafio

- Uma **modificação** será apresentada pelo professor.
DICA: arquivos de apoio também serão fornecidos pelo professor.
- Projete a modificação e documente o circuito modificado.
- Elabore um plano de teste para verificar o funcionamento.
- Execute uma demonstração de seu funcionamento.
- Anote os resultados experimentais no Relatório.
- Submeta o arquivo QAR do projeto modificado (`exp7_desafio_txby.qar`) junto com o Relatório.

3. BIBLIOGRAFIA

- ALMEIDA, F.V. de; SATO, L.M.; MIDORIKAWA, E.T. **Tutorial para criação de circuitos digitais em VHDL no Quartus Prime 16.1**. Apostila de Laboratório Digital. Departamento de Engenharia de Computação e Sistemas Digitais, Escola Politécnica da USP. Edição de 2017.
- ALTERA. **DE0-CV User Manual**. 2015.
- ALTERA. **Quartus Prime Introduction Using VHDL Designs**. 2016.
- ALTERA. **Quartus Prime Introduction to Simulation of VHDL Designs**. 2016.
- D'AMORE, R. **VHDL - descrição e síntese de circuitos digitais**. 2ª edição, LTC, 2012.
- MEALY, B.; TAPPERO, F. **Free Range VHDL - The no-frills guide to writing powerful code for your digital implementations**. Free Range Factory, Janeiro de 2018 (v.1.21).
- MIDORIKAWA, E.T. **Metodologia de Projeto com Dispositivos Programáveis**. Apostila de Laboratório Digital. PCS-EPUSP, 2016.
- PROCESSING. Site do programa *processing*. <http://processing.org>. Acesso em 01/10/2020.
- TOCCI, R. J.; WIDMER, N.S.; MOSS, G.L. **Sistemas Digitais: Princípios e Aplicações**. Prentice-Hall, 11ª ed., 2011.
- VAHID, F. **Sistemas Digitais: Projeto, Otimização e HDLs**. Bookman, 2008.
- WAKERLY, John F. **Digital Design Principles & Practices**. 4th edition, Prentice Hall, 2006.

4. MATERIAL DISPONÍVEL

- Circuito Integrado: 74HC4050 (*buffer* e conversão de tensão de 5V para 3,3V)
- Circuito Integrado: MAX3232 (conversão de nível de tensão RS-232C para TTL)
- 1 sensor ultrassônico HC-SR04
- 1 servomotor
- 1 *protoboard* ou outra plataforma de montagem
- (software) *sketch processing* para interface gráfica do sistema de sonar ou equivalente
- 1 *kit* Lab do LabEAD

5. EQUIPAMENTOS NECESSÁRIOS

- 1 computador com interface serial (ou cabo USB serial), software de comunicação serial e softwares Intel Quartus Prime e ModelSim
- 1 dispositivo Analog Discovery da Digilent.
- 1 placa de desenvolvimento FPGA DE0-CV com o dispositivo Cyclone V 5CEBA4F23C7N.

Histórico de Revisões

E.T.M./2015 – versão inicial

E.T.M./2019 – revisão e atualização

E.T.M./2020 – revisão e reorganização da experiência para acesso remoto.

APÊNDICE

Detalhamento do Roteiro Experimental

A implementação do projeto do Sistema de Sonar na bancada remota do Laboratório Digital deve seguir as etapas descritas abaixo:

- 1) Síntese do circuito na placa FPGA, com entradas acionadas via botões no Blynk e saída serial apresentada no terminal UART;
- 2) Mudança da saída de posição do servomotor para *widget* Gauge do projeto no Blynk;
- 3) Implementação de um desafio.

A.1. Sonar com saída no terminal UART

Inicialmente, a implementação deve enviar a saída serial do sistema de sonar para o terminal UART do projeto no Blynk. A demonstração deve incluir o planejamento do grupo que permita validar as informações apresentada. A tabela 2 abaixo resume a designação mínima de pinos. Os sinais *saida_serial* e *pwm* podem ser mapeados nas saídas da GPIO_1 mapeadas nas entradas de osciloscópio ou do analisador de protocolos do Analog Discovery (veja figura 6).

Tabela 2 – Designação de sinais do projeto na placa FPGA.

	<i>senal</i>	<i>pino</i>	<i>Blynk</i>	<i>Analog Discovery (depuração)</i>
entradas	clock	CLK_50	-	-
	reset	GPIO_0_D0	Botão 0/1 – Switch – V10	-
	ligar	GPIO_0_D1	Botão 0/1 – Switch – V11	-
	echo	GPIO_0_D34	-	-
	selmux[0]	GPIO_0_D2	Botão 0/1 – Switch – V12	-
	selmux[1]	GPIO_0_D3	Botão 0/1 – Switch – V13	-
saídas	saida_serial	GPIO_1_D4	Terminal UART – V77	osciloscópio e analisador de protocolos
	alerta_proximidade	GPIO_1_D3	Led – V33	-
	modo	<i>led</i> LEDR[0]	-	-
	trigger	GPIO_1_D34	-	-
	pwm	GPIO_1_D35	-	osciloscópio

Saídas de depuração devem ser apresentadas em *displays* de 7 segmentos que são multiplexados pelo sinal de entrada *sel_mux*. A tabela 3 abaixo apresenta a designação dos *displays*.

Tabela 3 – Designação de sinais de depuração exibidos em *displays* de 7 segmentos.

<i>sel_mux</i>	<i>HEX5</i>	<i>HEX4</i>	<i>HEX3</i>	<i>HEX2</i>	<i>HEX1</i>	<i>HEX0</i>	<i>componente</i>
00	posição do servo	estado_hcsr04	distancia3	distancia2	distancia1	distancia0	servomotor + HC-SR04
01	estado_tx	dado_tx1	dado_tx0	estado_rx	dado_rx1	dado_rx0	uart
10	estado_tx_sonar	contagem_selmux	dado_tx1	dado_tx2	<a definir>	estado_sonar	tx dados sonar
11	angulo2	angulo1	angulo0	distancia2	distancia1	distancia0	sonar

O Relatório deve incluir informação sobre a multiplexação de *leds* (se adotado pelo projeto do grupo).

A demonstração do grupo deve mostrar o funcionamento do radar via webcam da bancada remota e a monitoração dos valores de ângulo e distância no terminal UART e outros *widgets* do projeto no Blynk.

Caso haja necessidade de acrescentar sinais de depuração ao projeto do grupo, estes devem ser mapeados adequadamente. A figura 6 abaixo ilustra o mapeamento de todos os sinais ligados nos pinos das GPIOs da placa FPGA DE0-CV e seus respectivos pinos virtuais no Blynk. Note que os sinais ligados na GPIO_0 (à esquerda na figura) devem ser **sinais de entrada** do circuito (p.ex. um botão ligado no pino virtual V21, conectado na GPIO_0_D11). Os sinais ligados na GPIO_1 (à direita na figura) devem ser **sinais de saída** do circuito (p.ex. um *led* ligado no pino virtual V33, conectado na GPIO_1_D3). A única exceção são os sinais ligados nos canais digitais DIO0 a DIO2 da Analog Discovery, que podem ser usado como botão, chave, analisador de protocolo, gerador de pulsos, etc.

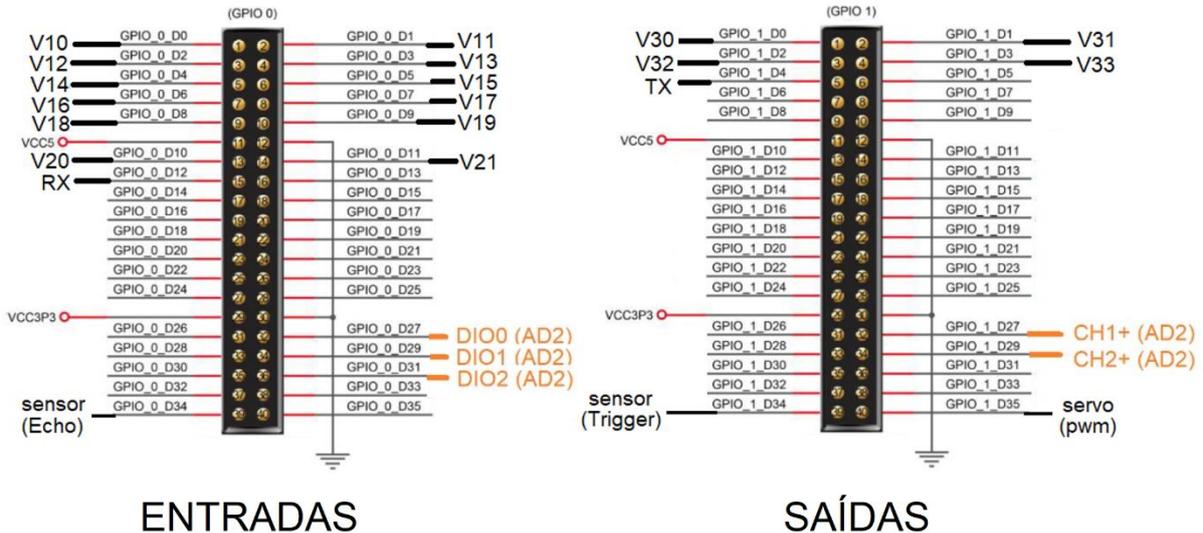


Figura 6 – Informação da ligação de sinais nas GPIOs da DE0-CV para os elementos do *kit* Lab do LabEAD.

A.2. Sonar com saída de posição no *widget* Gauge no Blynk

Em seguida, o circuito do sistema de sonar deve apresentar a posição do servomotor em um *widget* no Blynk. Para isto, uma nova saída chamada `posicao` de 2 *bits* deve ser acrescentada (valores binários 00 a 11). A figura 7 ilustra uma tela do Blynk para esta etapa. Note que usaremos o *widget* Gauge com valores variando de 0 a 3 para representar a posição angular do servomotor.

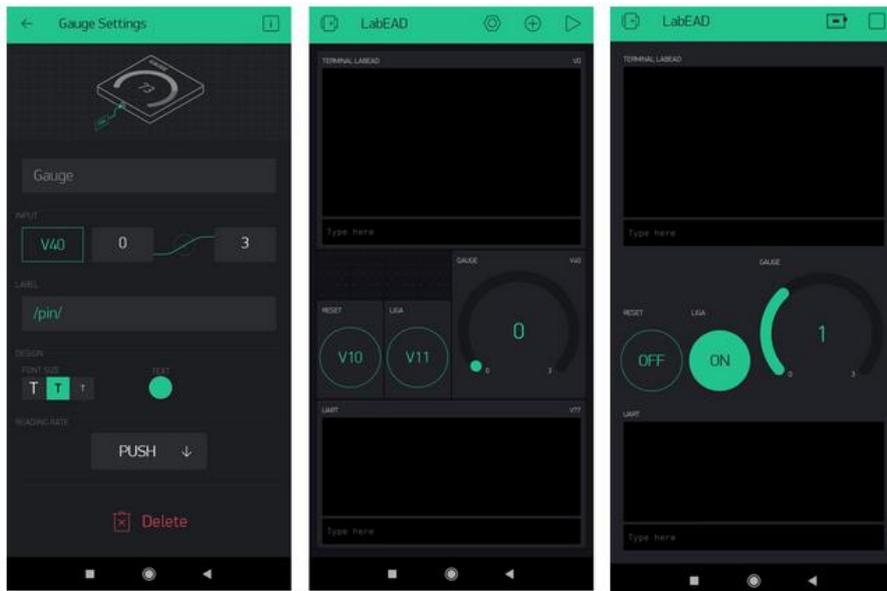


Figura 7 – Telas do Blynk com a configuração do *widget* Gauge e apresentação da posição do servomotor.

Estes novos sinais devem seguir a seguinte designação adicional de sinais.

	<i>senal</i>	<i>pino</i>	<i>pino</i>	<i>Blynk</i>	<i>Analog Discovery (depuração)</i>
saídas	posicao[0]	GPIO_1_D0	PIN_H16	Gauge – 0/3 – V40	-
	posicao[1]	GPIO_1_D1	PIN_A12		-

A demonstração desta etapa deve ser feita com o compartilhamento da tela do celular (por exemplo, com o aplicativo ApowerMirror³ ou similar). Alternativamente, a tela do celular deve ser apresentada através de uma câmera do computador.

A.3. Adição de um novo modo de funcionamento do Sistema de Sonar (Desafio)

O desafio da experiência está relacionado com a adição de um novo modo de funcionamento do sistema de sonar. O modo de funcionamento é modificado com base em caracteres recebido do terminal UART.

Depois do acionamento do sinal de `reset`, o circuito deve iniciar no modo de funcionamento `normal` (`modo=0`). Quando o circuito receber um caractere `C1`⁴, deve mudar para o novo modo de funcionamento (`modo=1`), em que uma funcionalidade deve ser implementada. O recebimento do caractere `C2` deve fazer o sistema voltar ao modo normal.

A **especificação do desafio** será apresentada pelo professor durante a realização das atividades experimentais.

Se for necessário acrescentar sinais de depuração, a informação de mapeamento de sinais das GPIOs da figura 6 deve ser seguida.

³ O software ApowerMirror pode ser acessado pela URL <https://www.apowersoft.com.br/phone-mirror>.

⁴ Por exemplo, se receber um caractere `C1='N'` o circuito deve entrar no modo novo e se receber um caractere `'A'`, deve voltar ao modo antigo.