

Departamento de Engenharia Elétrica e de Computação
SEL 323 – Lab. de Sistemas Digitais II
Profa. Luiza Maria Romeiro Codá

PRÁTICA Nº9
“INTRODUÇÃO A PROGRAMAÇÃO VHDL”

1. Implementar o somador completo da Figura 1 usando O software QuartusII. Para isso escrever a listagem em VHDL, utilizando descrição por fluxo de dados usando comandos condicionais, do circuito Somador Completo mostrado na Figura 2a, e cuja tabela verdade é mostrada na Figura 2b. Trate-o como um módulo de 3 entradas (a, b, e ci) e duas saídas (s e co). Simular e programar no KIT UP1 da Altera e testar seu funcionamento.

OBSERVAÇÃO: para todos os projetos desta prática utilize a biblioteca do IEEE e o pacote std_logic_1164, cláusula:

LIBRARY IEEE;

USE IEEE.std_logic_1164.ALL;

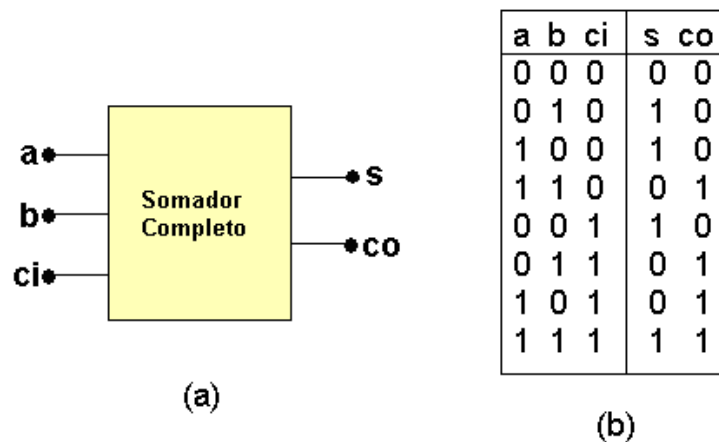


Figura 1 Somador Completo

2. Implementar um somador completo de 1 bit, como o do exercício do item 2, porém utilizando circuitos meio somadores como o da Figura 2a. Utilizar arquitetura estrutural, para isso criar o meio somador como um componente. O diagrama em blocos do circuito final do somador de 1 bit é mostrado na Figura 2b. Compilar e Verificar a rede de ligações através da barra de ferramentas: Tools/ RTL Viewer.

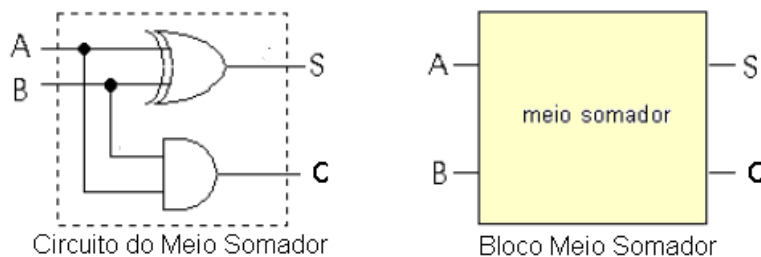


Figura 2a Meio Somador de 1 bit

Expressão do Meio Somador:

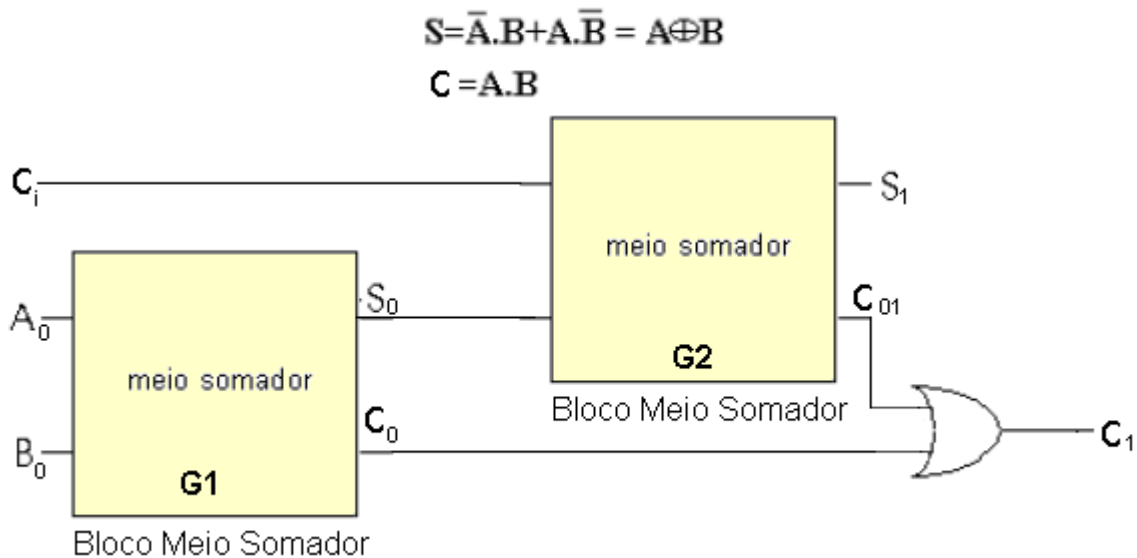


Figura 2b Somador Completo de 1 bit

- Implementar um decodificador BCD para display de sete segmentos, mostrado na Figura 3. Criar o código VHDL, compilar, simular e sintetizar o circuito na placa da ALTERA. Fazer a listagem em VHDL, utilizando descrição comportamental através do comando PROCESS e usando a estrutura de comando condicional CASE WHEN. Os segmentos acendem quando o nível é baixo(configuração anodo comum dos LEDs). Usar um vetor lógico de 7 bits para assinalar os valores de todos os sete bits em uma única declaração. No vetor lógico, o bit mais significativo deve ser o segmento 'a' e o menos significativo o segmento 'g'. (Observação: a pinagem do display é fixa, verifique no folheto do KIT UP1 disponível no laboratório)

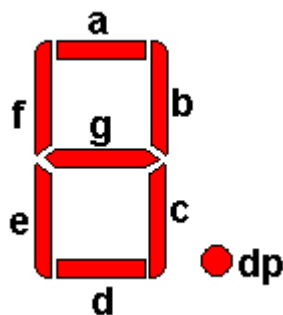


Figura 3 Display de 7 segmentos.

4. Criar um novo projeto onde o resultado de uma soma de palavra de dois bits possa ser visualizado em um display de 7 segmentos, como mostra a figura 4. Para isso utilize os projetos criados nos itens anteriores e adicione-os ao novo projeto para serem utilizados como componentes. Crie a descrição em vhd, compile e programe na placa UP1 da ALTERA.

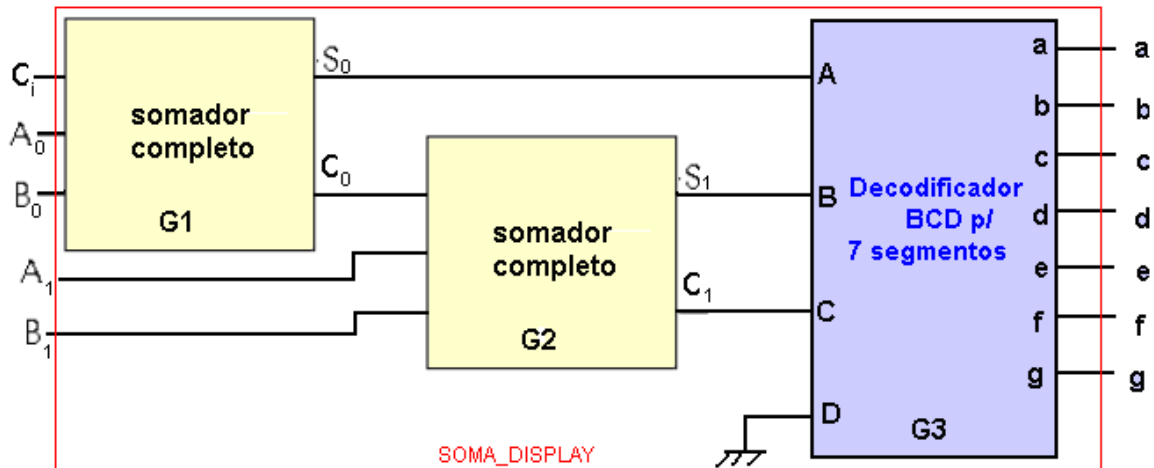


Figura 4. Projeto de somador de palavra de 2 bits com decodificador BCD para 7 segmentos.