

Laboratório 4 - Oscilador Controlado por Tensão ou VCO - Atividades Prévias

Prof. Luis Henrique F. C. de Mello

1 Introdução

Os osciladores anteriormente implementados possuem frequências fixas definidas por valores de resistores, capacitores e outros componentes ou parâmetros do circuito. Muitas vezes é necessário que se possa controlar a frequência de um oscilador através de uma tensão de entrada/controle, i.e., um Oscilador Controlado por Tensão ou VCO (*Voltage-Controlled Oscillator*). Pode-se construir com VCO's inúmeros circuitos sintonizadores, receptores super-heteródinos, sintetizadores de áudio e até mesmo sinais de relógio (*clock*) para microprocessadores e microcontroladores.

A topologia do VCO estudado é baseada em um integrador chaveado por um comparador com histerese (disparador Schmitt).

2 Simulações SPICE

2.1 Integrador

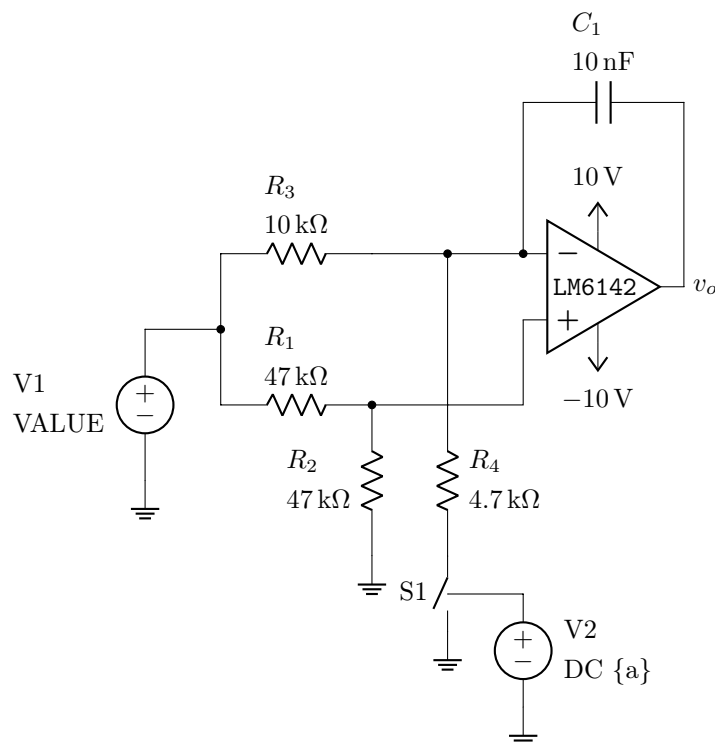


Figura 1: Integrador

2.1.1 Entrada DC

1. Simule o circuito da Figura 1 com “DC 1” como VALUE de V1.
 - (a) Plote em análise TRAN a tensão de saída v_o e sua derivada temporal (numericamente equivalente à constante de integração $C_i = 1/RC$) para S1 fechada ($a = 1$) e aberta ($a = 0$)¹².
 - (b) Por que a constante de integração C_i é assimétrica no carregamento (chave fechada) e na descarga (chave aberta) do capacitor?

2.1.2 Entrada AC / varredura em frequência

1. Simule o circuito da Figura 1 com “AC 1” como VALUE de V1.
 - (a) Plote em análise AC a resposta em frequência do circuito para S1 fechada ($a = 1$) e aberta ($a = 0$). Compare os gráficos de magnitude e de fase.

2.2 Integrador + comparador com histerese (disparador Schmitt)

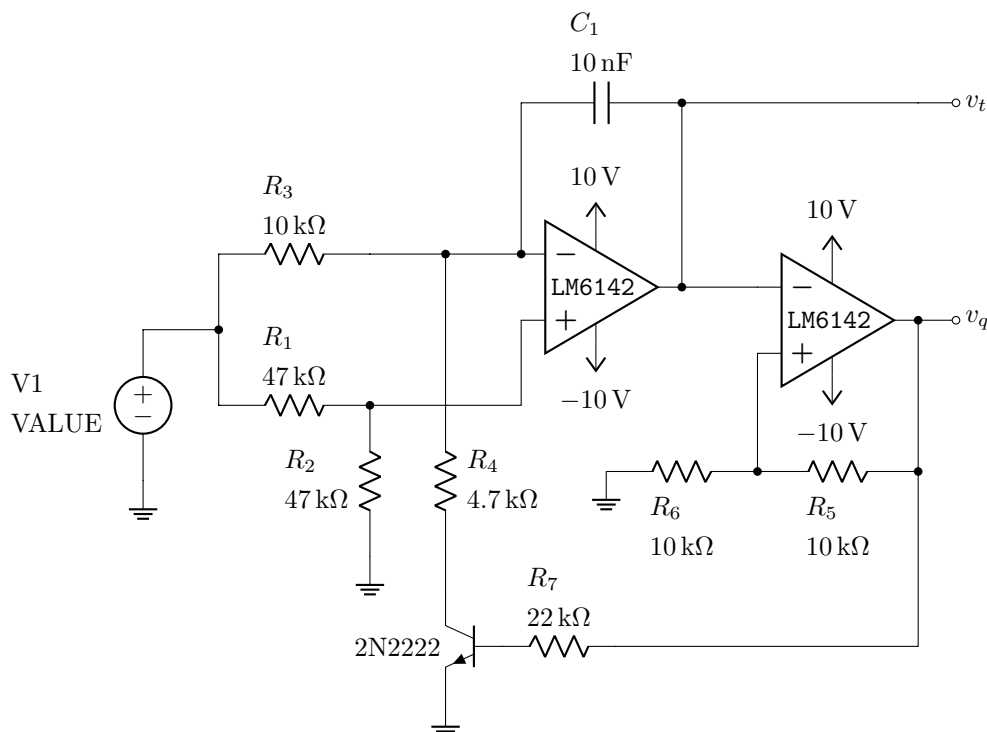


Figura 2: Integrador + comparador com histerese (disparador Schmitt)

2.2.1 Entrada DC

1. Simule o circuito da Figura 2 com “DC {a}” como VALUE de V1.
 - (a) Plote em análise TRAN as tensões v_t e v_q juntamente com um *sweep* do parâmetro {a} de 0.5 a 2.5 V em intervalos de 0.5 V.
 - (b) Plote o espectro de frequências das tensões v_t e v_q usando o algoritmo *fft* para $a = 1$ V.

¹veja “sw.sp” - exemplo de implementação de chave controlada por tensão.

²veja o detalhe da saturação i.e. simule de 0 a alguns ms. ****Não**** use a opção *uic*, mas estabeleça uma condição inicial (nula, por exemplo) para v_o pela diretiz *.ic*

2.2.2 Entrada senoidal

1. Simule o circuito da Figura 2 com “SIN(2 1 60)” como VALUE de V1.
 - (a) Plote em análise TRAN as tensões de entrada, v_t e v_q .
 - (b) Varie a frequência e a amplitude do sinal de entrada e verifique o comportamento do oscilador³.

2.2.3 Entrada linear (rampa)

1. Simule o circuito da Figura 2 com “PULSE(0.1 1.1 1e-12 0.1 0.1 1n 0.2)” como VALUE de V1.
 - (a) Plote em análise TRAN as tensões de entrada, v_t e v_q .

³lembre-se de não permitir que o sinal de entrada seja inferior a 0.