

SEL-0415 Introdução à  
Organização de Computadores

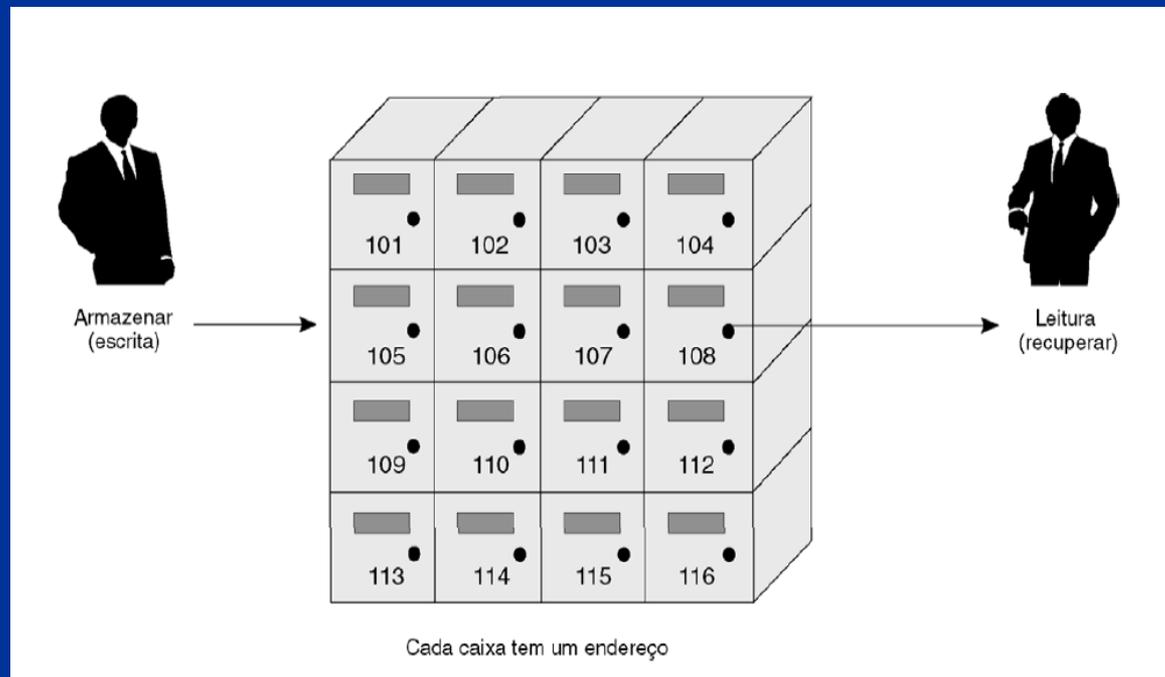
**Memórias** – *Parte 1*

**Aula 4**

**Prof. Dr. Marcelo Andrade da Costa Vieira**

# Memória

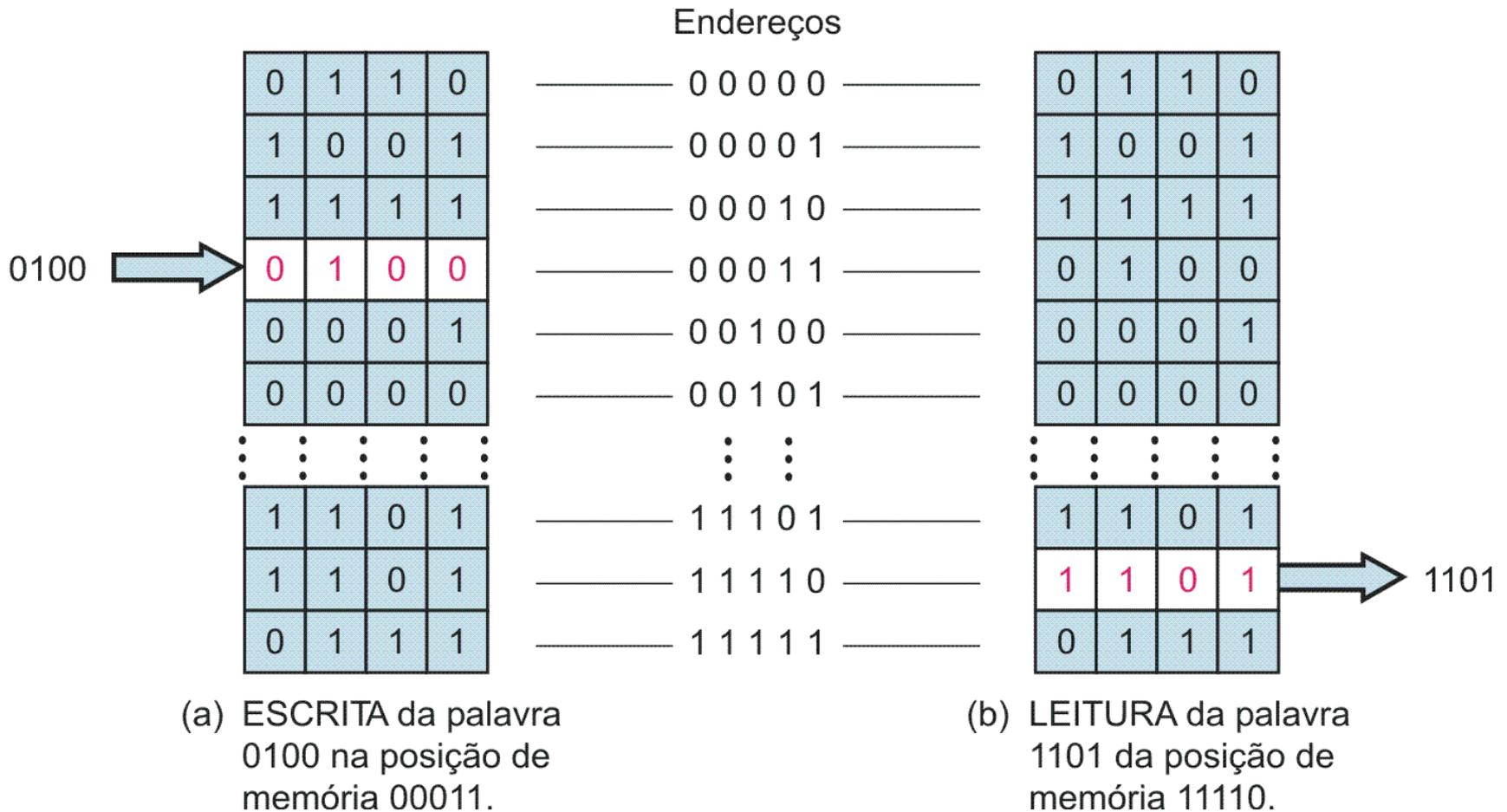
- Elemento Básico – Célula - Armazenamento de um bit
- Registrador – Tipo mais simples
- Pode ser de escrita e leitura ou somente de leitura
- Deve ter um endereço específico para cada dado (célula)
- Possui barramentos de dados, endereço e controle



# Memória

Endereços	
000	Palavra 0
001	Palavra 1
010	Palavra 2
011	Palavra 3
100	Palavra 4
101	Palavra 5
110	Palavra 6
111	Palavra 7

# Escrita e Leitura



# Memórias

## ■ Organização:

$$2^{n_e} \times n_d$$

Exemplo:

$$\left. \begin{array}{l} n_e = 4 \\ n_d = 4 \end{array} \right\} \longrightarrow 16 \times 4 \\ (16 \text{ palavras de } 4 \text{ bits})$$

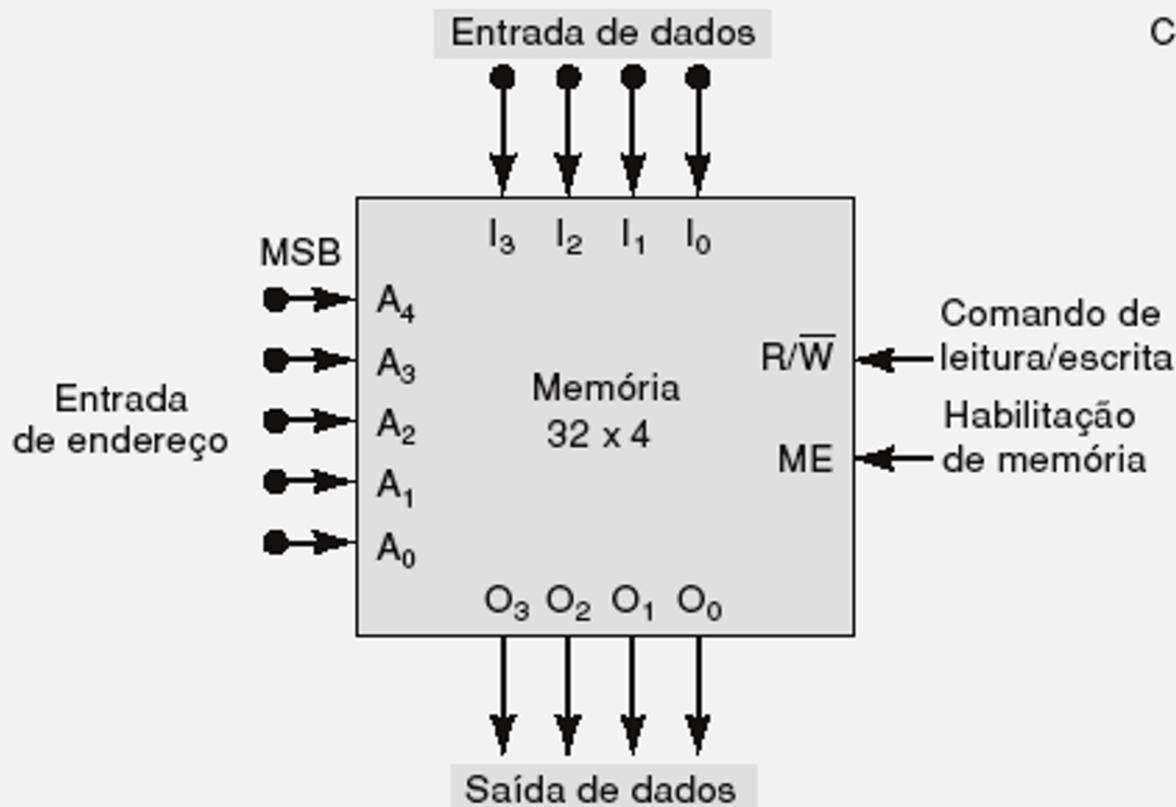
- \* 1K x 1: 1024 palavras de 1 bit
- \* 16K x 8: 16K palavras de 8 bits
- \* 64K x 8: 64K palavras de 8 bits

# Memórias

Tabela 2.1 Grandezas Usadas para Abreviar Valores em Computação

Nome da unidade	Valor em potência de 2	Valor em unidades
1K (1 quilo)	$2^{10}$	1024
1M (1 mega)	$1024K = 2^{20}$	1.048.576
1G (1 giga)	$1024M = 2^{30}$	1.073.741.824
1T (1 tera)	$2^{40}$	1.099.511.627.776
1P (1 peta)	$2^{50}$	1.125.899.906.843.624
1Ex (1 exa)	$2^{60}$	1.152.921.504.607.870.976
1Z (1 zeta)	$2^{70}$	1.180.591.620.718.458.879.424
1Y (1 yotta)	$2^{80}$	1.208.925.819.615.701.892.530.176

# CI de Memória Semicondutora de escrita e leitura (RAM)



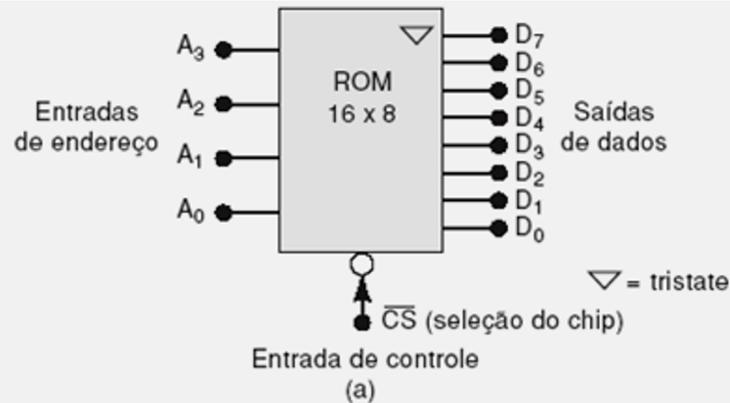
(a)

Diagram (b) shows a grid of memory cells. The columns are labeled "Células de memória" and "Endereços". The grid contains 16 rows of data, with vertical ellipses indicating that there are 32 rows in total. The first four rows are highlighted with a gray background. An arrow points to the top-left cell of the grid.

Células de memória				Endereços
0	1	1	0	00000
1	0	0	1	00001
1	1	1	1	00010
1	0	0	0	00011
0	0	0	1	00100
0	0	0	0	00101
⋮	⋮	⋮	⋮	⋮
1	1	0	1	11101
1	1	0	1	11110
0	1	1	1	11111

(b)

# CI de Memória Semicondutora somente de leitura (ROM)



Palavra	Endereço				Dados							
	A <sub>3</sub>	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
0	0	0	0	0	1	1	0	1	1	1	1	0
1	0	0	0	1	0	0	1	1	1	0	1	0
2	0	0	1	0	1	0	0	0	0	1	0	1
3	0	0	1	1	1	0	1	0	1	1	1	1
4	0	1	0	0	0	0	0	1	1	0	0	1
5	0	1	0	1	0	1	1	1	1	0	1	1
6	0	1	1	0	0	0	0	0	0	0	0	0
7	0	1	1	1	1	1	1	0	1	1	0	1
8	1	0	0	0	0	0	1	1	1	1	0	0
9	1	0	0	1	1	1	1	1	1	1	1	1
10	1	0	1	0	1	0	1	1	1	0	0	0
11	1	0	1	1	1	1	0	0	0	1	1	1
12	1	1	0	0	0	0	1	0	0	1	1	1
13	1	1	0	1	0	1	1	0	1	0	1	0
14	1	1	1	0	1	1	0	1	0	0	1	0
15	1	1	1	1	0	1	0	1	1	0	1	1

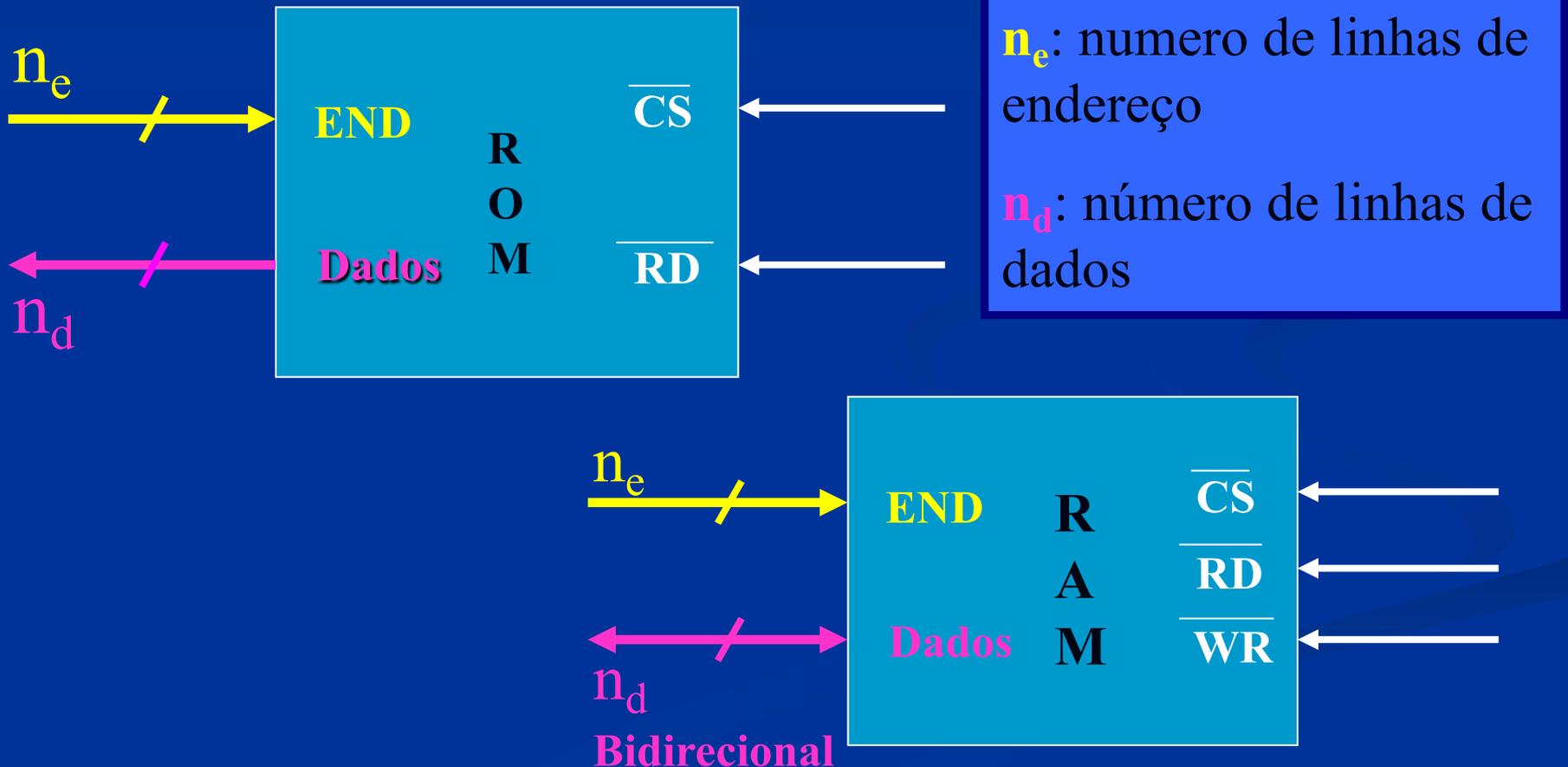
(b)

Palavra	Endereço				Dados
	A <sub>3</sub>	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	D <sub>7</sub> -D <sub>0</sub>
0				0	DE
1				1	3A
2				2	85
3				3	AF
4				4	19
5				5	7B
6				6	00
7				7	ED
8				8	3C
9				9	FF
10				A	B8
11				B	C7
12				C	27
13				D	6A
14				E	D2
15				F	5B

(c)

# Memórias Semicondutoras

## ■ Conjunto de Sinais:



# Memórias Semicondutoras

## Descrição dos Sinais:

\* DADOS: duto de dados

- Contém o valor que foi lido ou que será gravado em uma determinada posição.
- O número de bits desse duto,  $n_d$ , especifica o tamanho da palavra da memória.

# Memórias Semicondutoras

## Descrição dos Sinais:

\* END: duto de endereço

- Especifica a posição de uma célula de memória.
- Pelo número de linhas de endereçamento,  $n_e$ , determina-se o número de palavras da memória.
- Exemplo:  $n_e = 10$   
 $n^\circ$  de palavras =  $2^{10} = 1024 = 1K$  palavras

# Memórias Semicondutoras

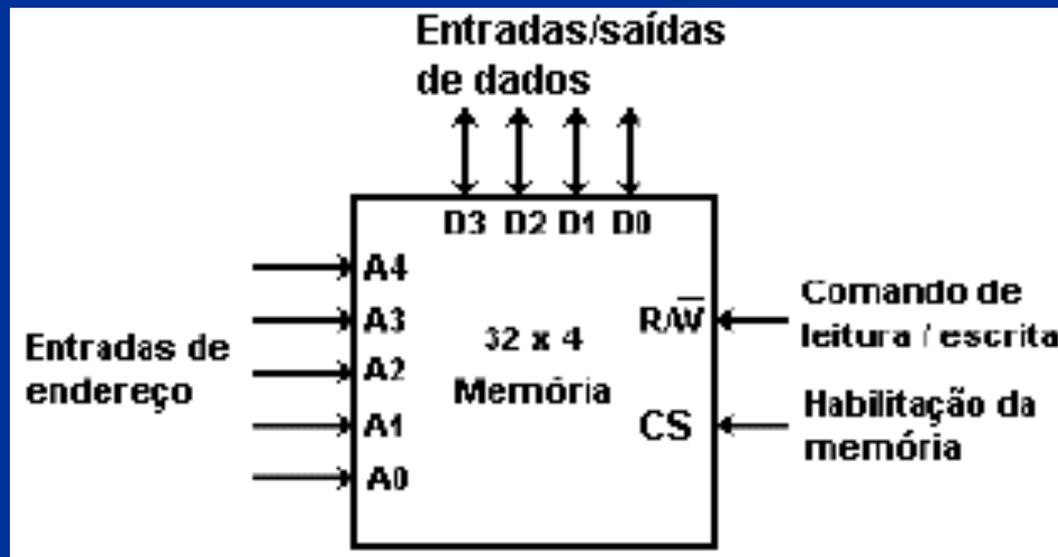
## Descrição dos Sinais (de controle):

- \*  $\overline{\text{RD}}$  (*READ*): sinal de controle para habilitar a leitura de um dado na posição especificada pelo duto de endereço.
- \*  $\overline{\text{WR}}$  (*WRITE*): sinal de controle para habilitar a gravação de um dado, presente no duto de dados, na posição de memória especificada pelo duto de endereço.
- \*  $\overline{\text{CS}}$  (*CHIP SELECT*): controle para habilitar a operação do chip (controle do tristate do duto de dados).

# Memórias Semicondutoras

## PRINCÍPIOS DE OPERAÇÃO DAS MEMÓRIAS

- Selecionar o endereço a ser acessado (leitura ou escrita);
- Se a operação for escrita, fornecer os dados de entrada;
- Se a operação for leitura, os dados estarão disponíveis na saída;
- Habilitar a memória ( $CS$ ) para que as portas de I/O sejam liberadas para a operação desejada;
- Selecionar o tipo de operação: leitura ou escrita ( $R/\overline{W}$ );



# Sinais nos pinos de controle

Sinal de Habilitação:

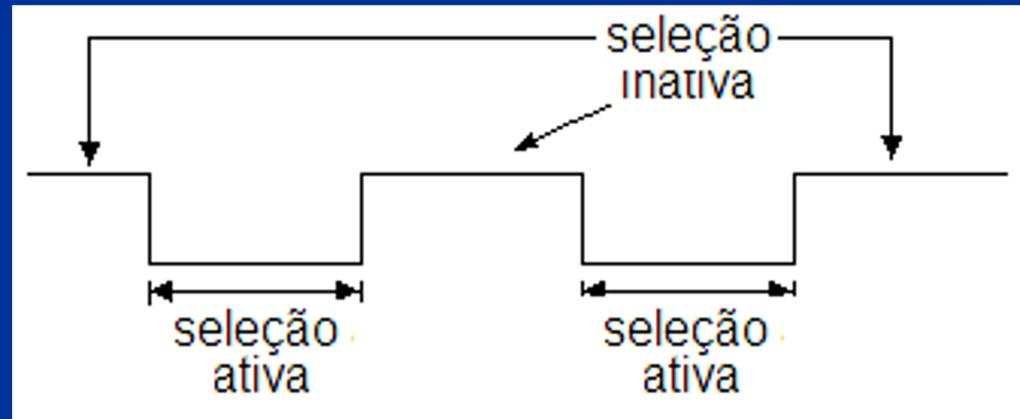
$\overline{\text{ME}}$  – *Memory Enable*

$\overline{\text{E}}$  – *Enable*

$\overline{\text{CS}}$  – *Chip Select*

É um sinal de seleção, ativo em “0” → seleciona o dispositivo. Se colocado em nível “1” desabilita o dispositivo.

Geralmente coloca em estado de alta-impedância (tristate).

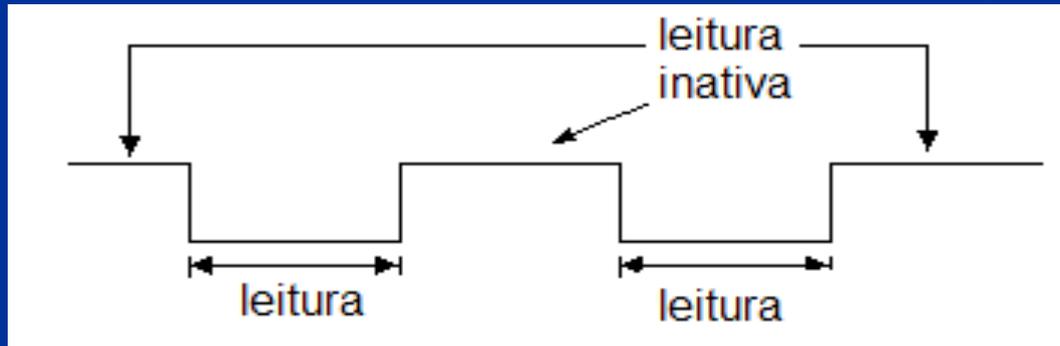


# Sinais nos pinos de controle

Sinal de Leitura:

$\overline{RD}$  – *Read*

É um sinal de leitura, ativo em nível lógico “0” → Coloca o dado armazenado na memória, na posição definida no duto de endereços, no duto de dados.

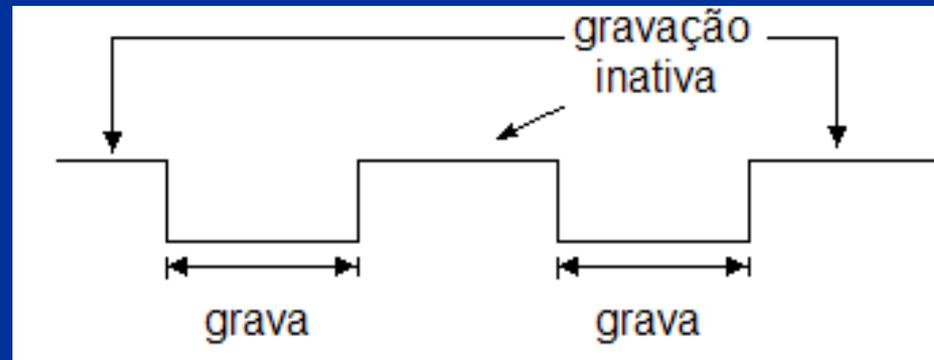


# Sinais nos pinos de controle

Sinal de Escrita:

$\overline{W}$  – *Write*

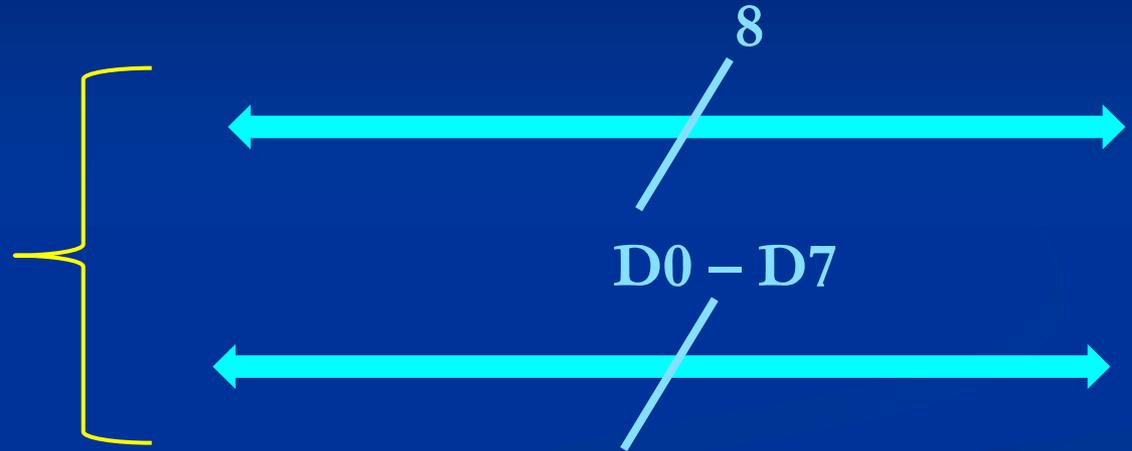
É um sinal de escrita (gravação), ativo em nível lógico “0” → Armazena o dado presente no duto de dados na posição de memória definida no duto de endereços.



# Barramentos (dutos) para conexão de uma memória em um microprocessador

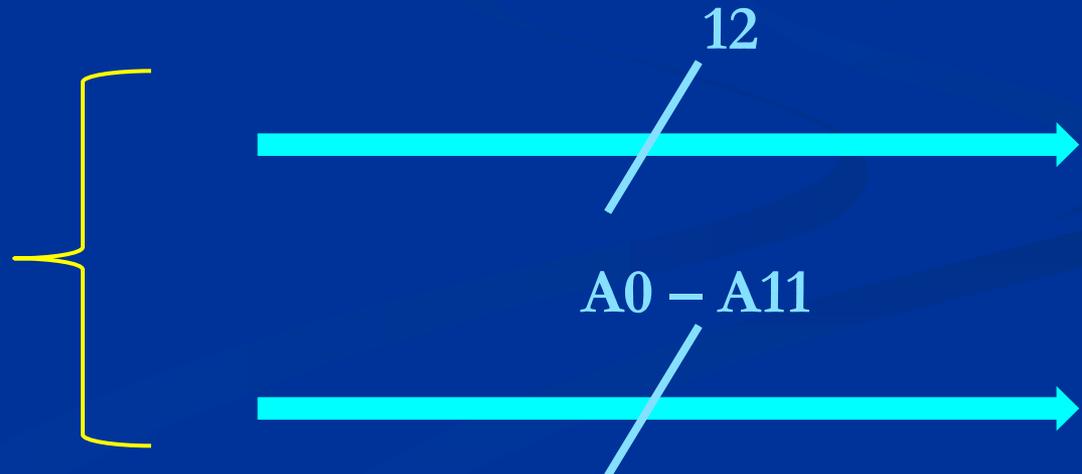
- **Duto de dados**

- Bidirecional

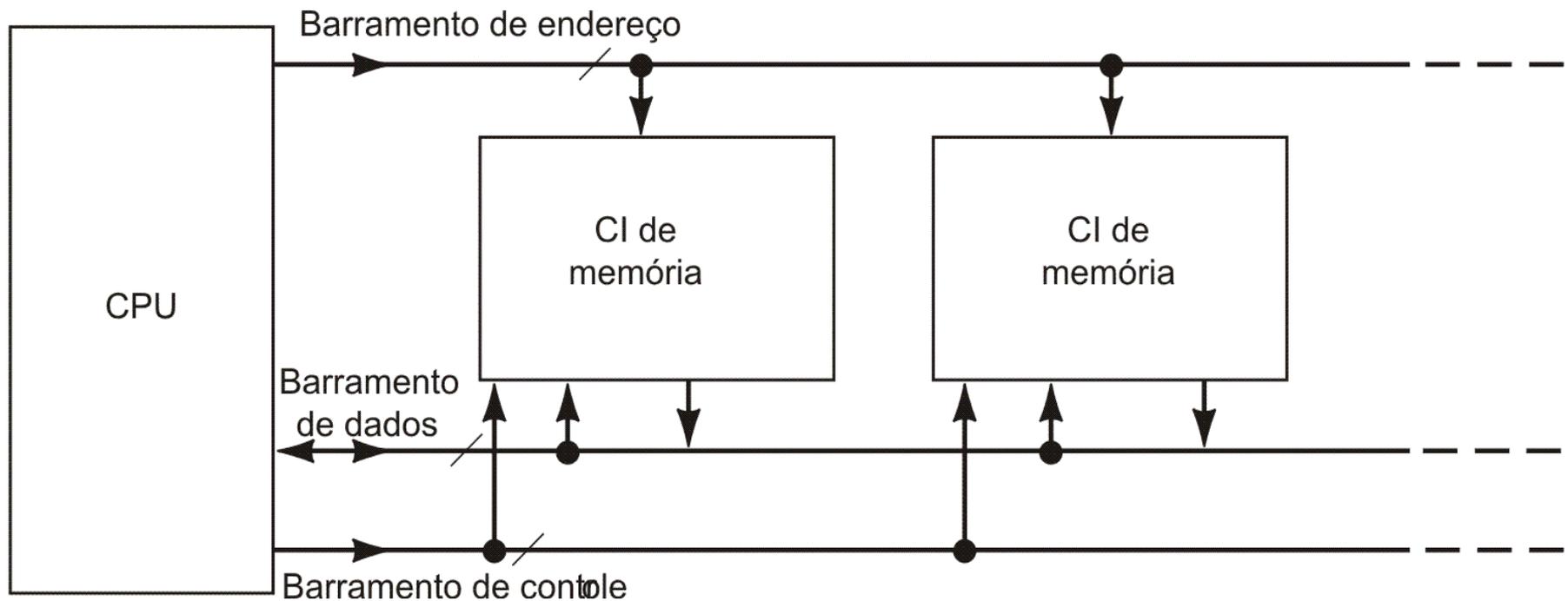


- **Duto de endereços**

- Unidirecional

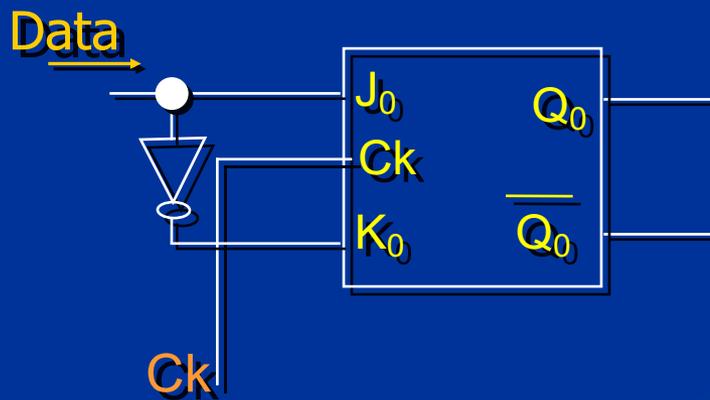


# Barramentos para conexão de uma memória em um microprocessador



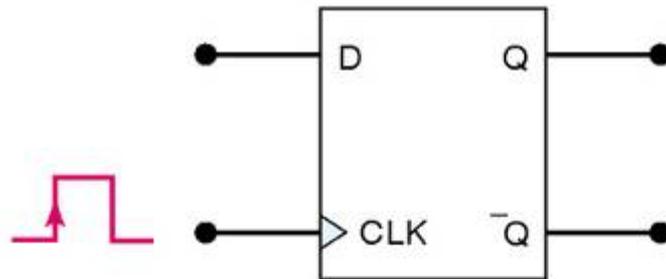
# Memórias Semicondutoras de Escrita e Leitura (R/W)

## Elemento Básico FF Tipo D



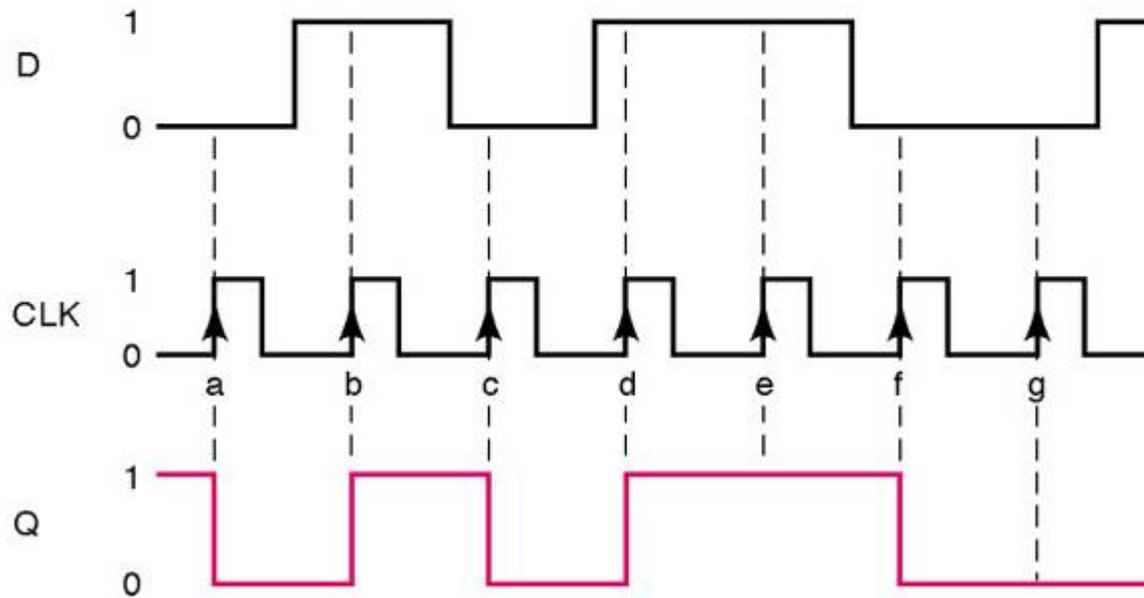
J	K	Q
0	0	Q <sub>0</sub>
0	1	0
1	0	1
1	1	$\overline{Q_0}$

# Flip-Flop Tipo D



D	CLK	Q
0	↑	0
1	↑	1

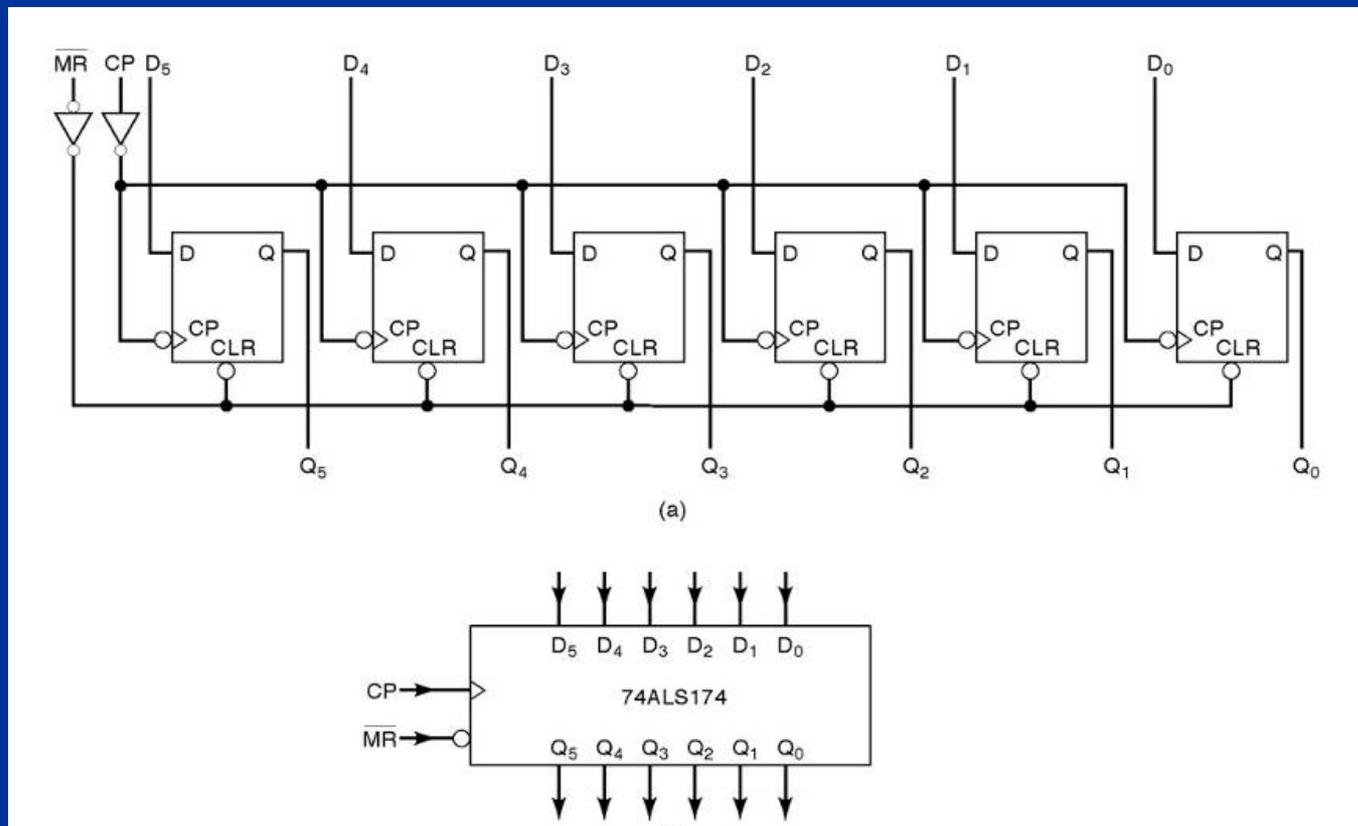
(a)



(b)

# Registrador

- Conjunto de células de memória utilizado para armazenamento de dados
- Armazenamento de informações com mais de 1 bit (tipo mais simples de MEMÓRIA)



# Arquitetura Interna – R/W

- Célula básica (FF Tipo D)
- Circuito para endereçamento (Decodificadores)
- Portas de I/O de dados
- Circuito de controle

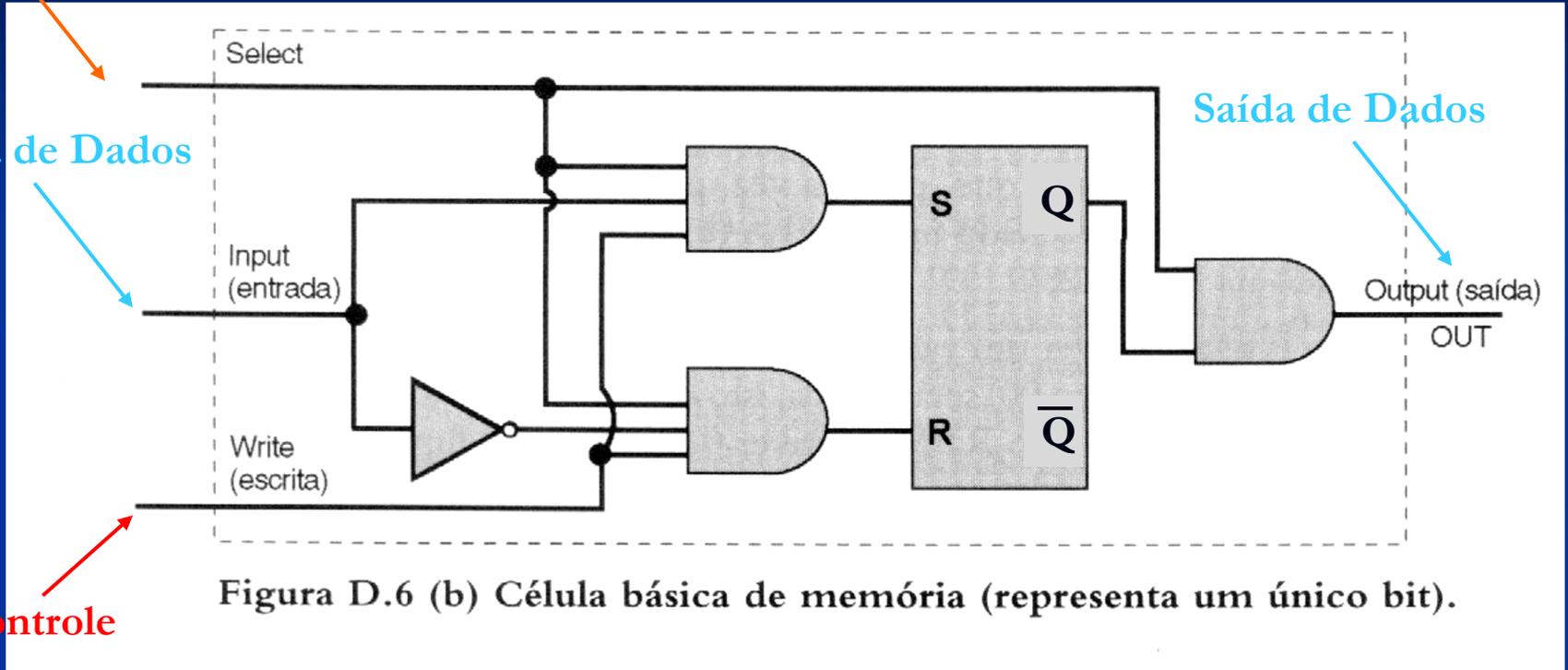
# Célula Básica R/W

Endereçamento

Entrada de Dados

Saída de Dados

Controle



Select	Write	Input	Output
1	1	0	0
1	1	1	1
0	x	x	0
1	0	x	Q

} Modo escrita

→ Desabilitado

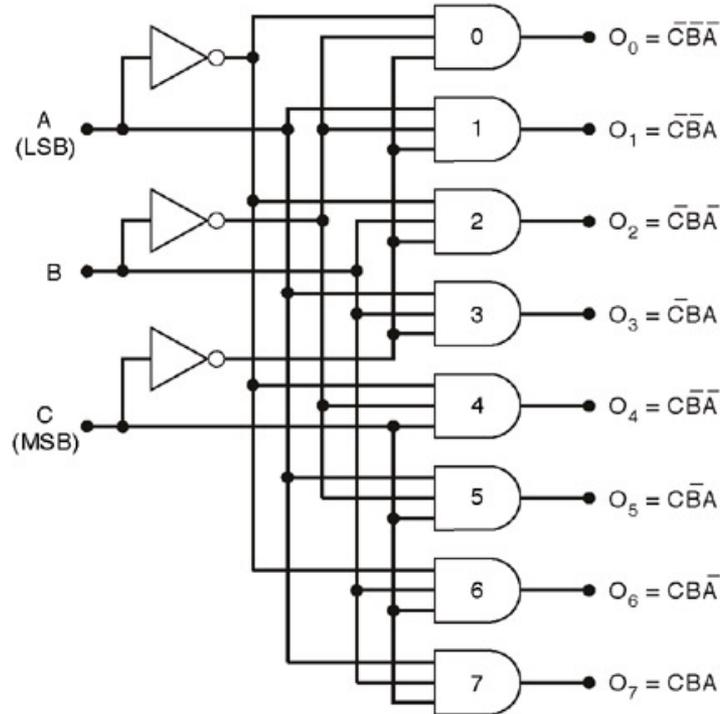
→ Modo leitura

# DECODIFICADORES (Endereçamento)

- Circuito digital que faz a conversão de um código para outro;
- Na maioria das vezes recebe um número binário na entrada e ativa apenas 1 saída, correspondente ao número decodificado;
- São utilizados para o endereçamento de memórias (geração de produtos canônicos)
- Em geral estão integrados junto aos FF nas memórias semicondutoras

# DECODIFICADORES

## 3. Binário → Decimal



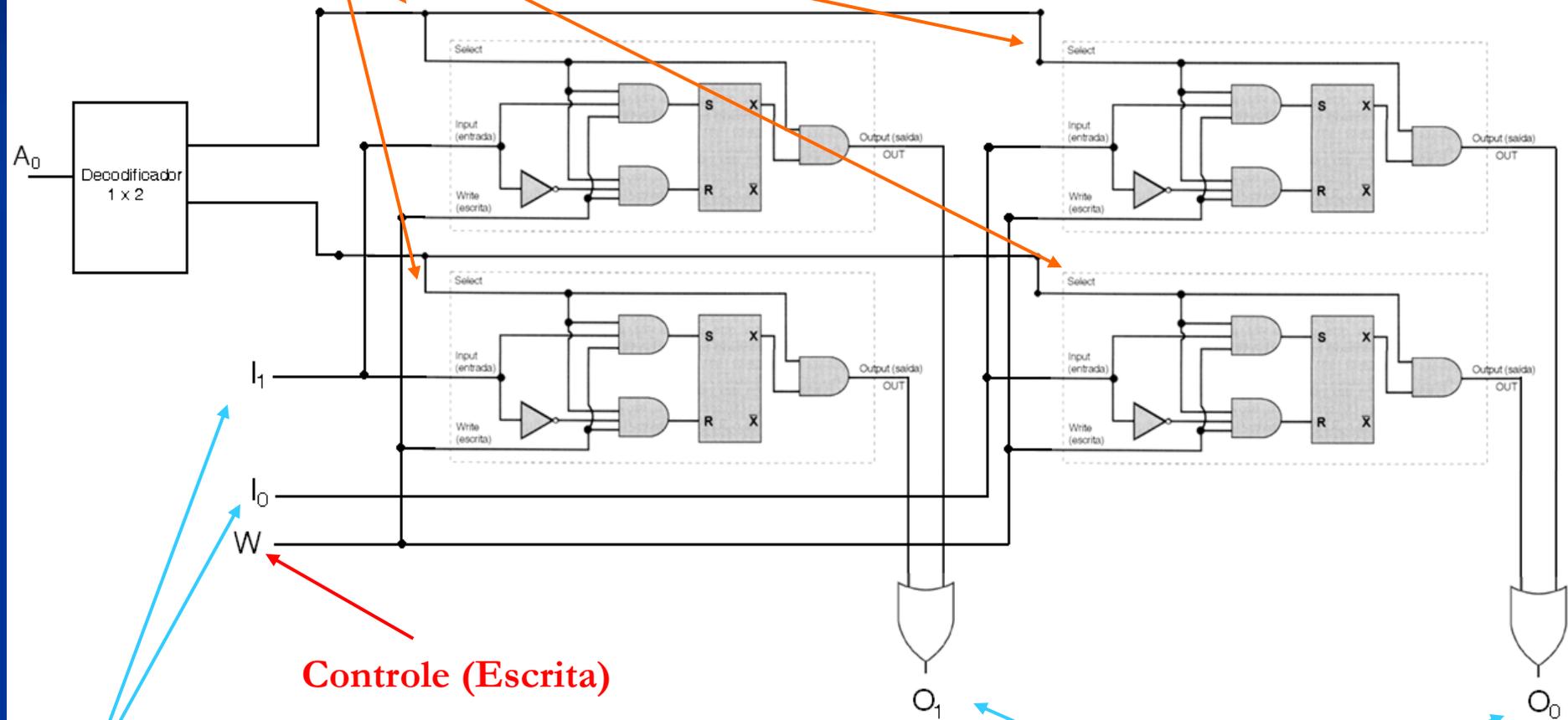
C	B	A	$O_7$	$O_6$	$O_5$	$O_4$	$O_3$	$O_2$	$O_1$	$O_0$
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

# Memória RAM 2 x 2

Endereçamento

Memória RAM 2 x 2

2 Endereços de 2 Bits



Controle (Escrita)

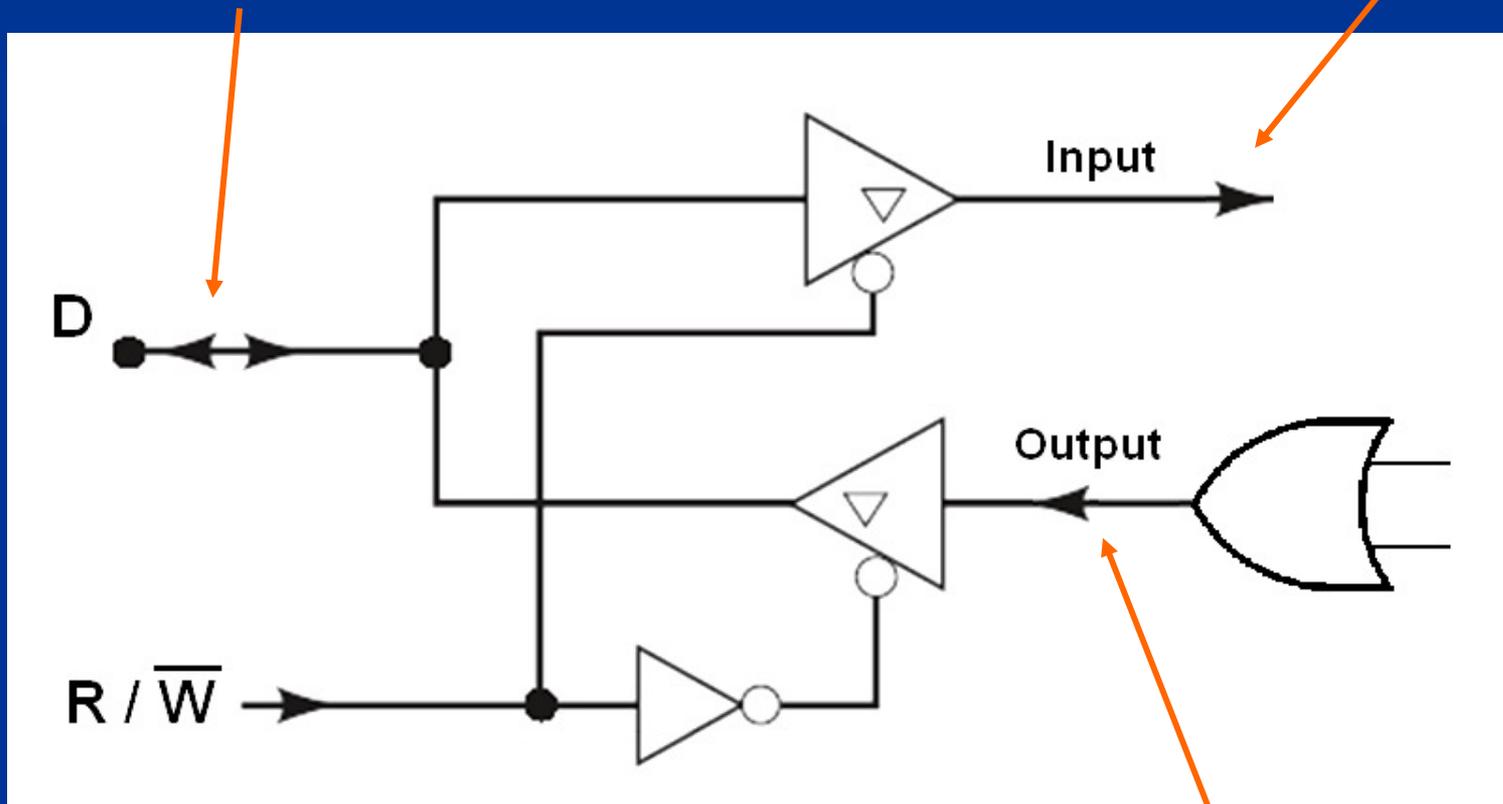
Entrada de Dados

Saída de Dados

# Duto de Dados Bidirecional (Memórias RAM)

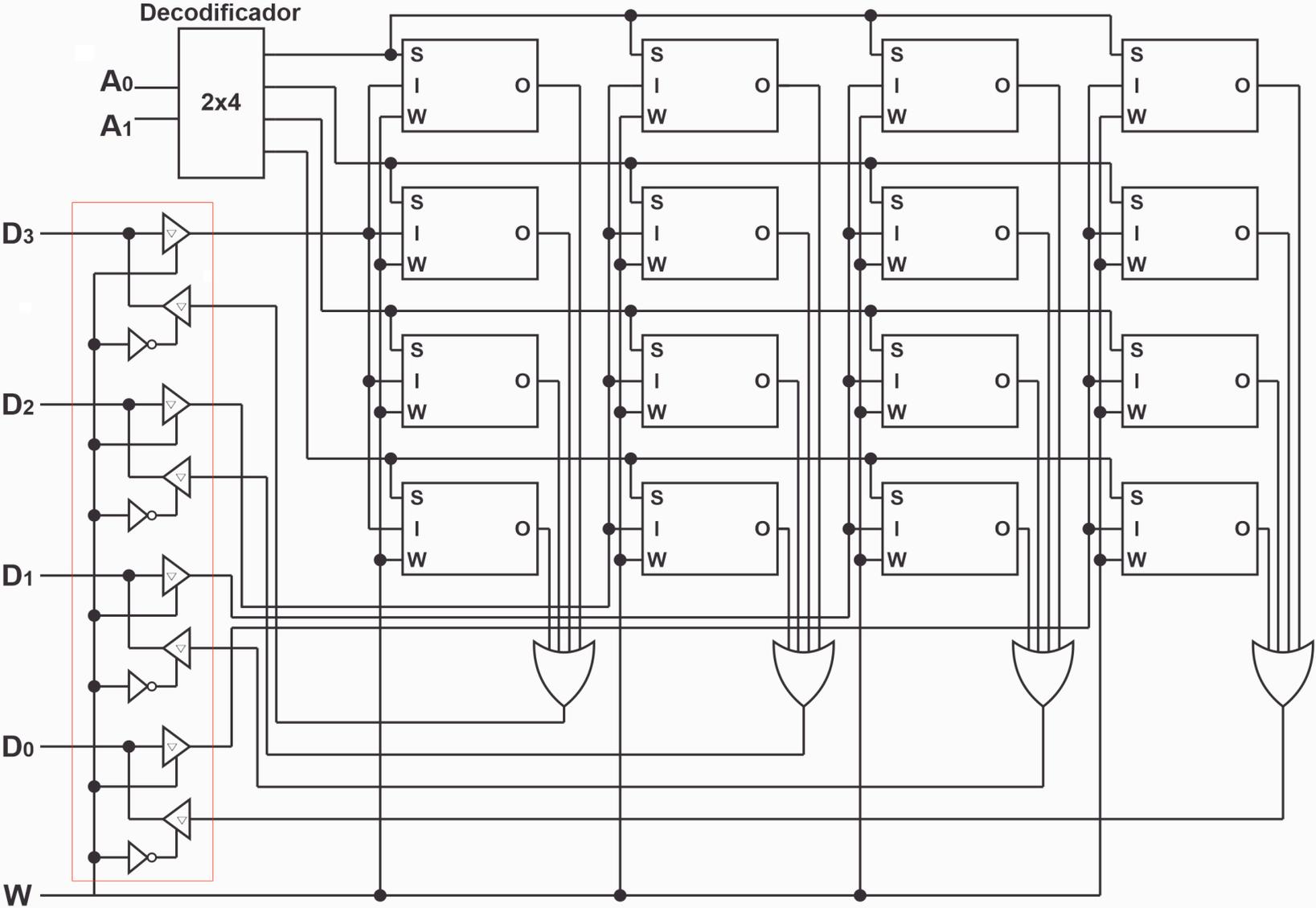
Entrada e saída de dados  
(bidirecional: escrita e leitura)

Entrada de dados (escrita)



Saída de dados (leitura)

# RAM 4x4



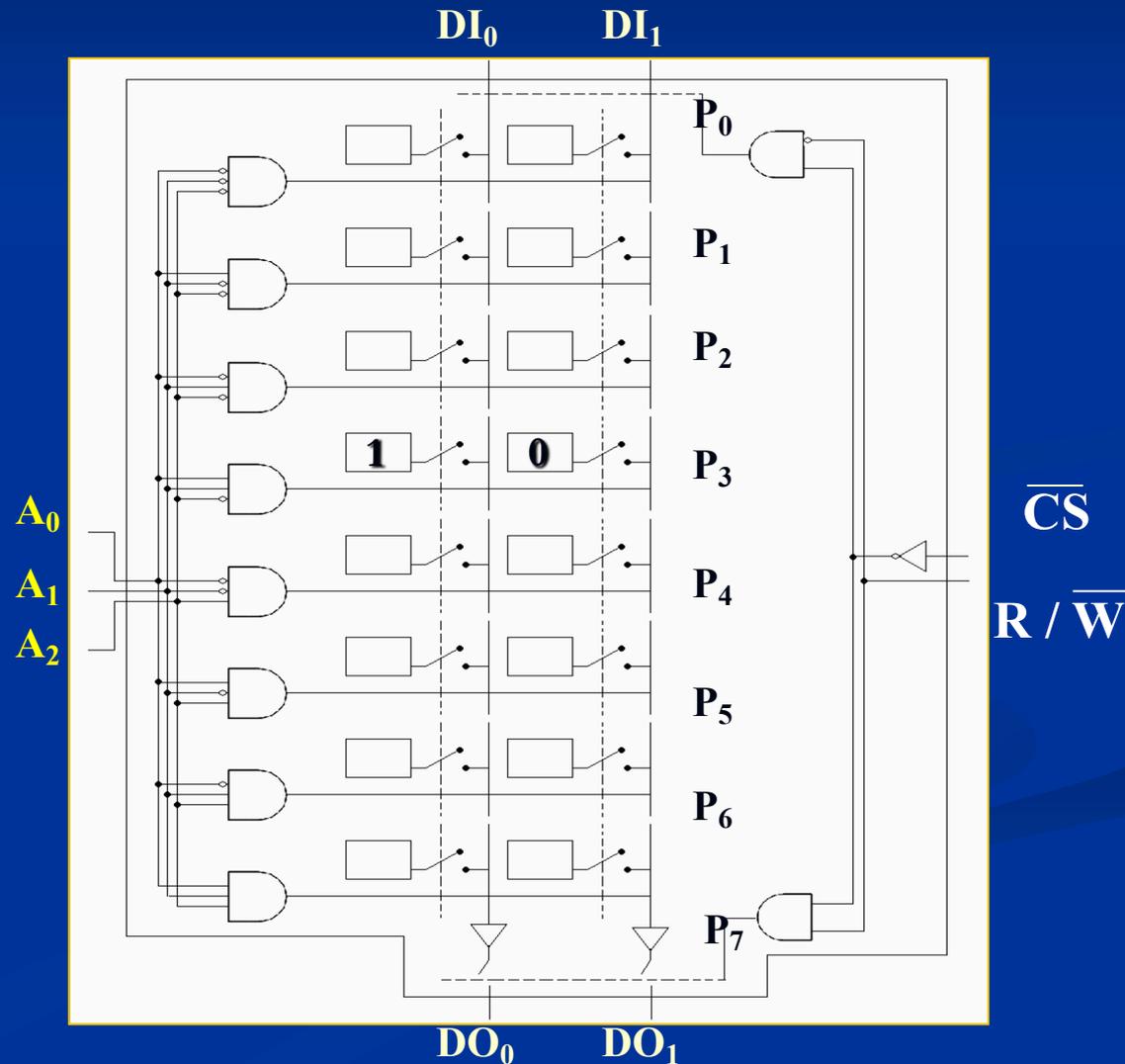
# TIPOS DE ENDEREÇAMENTO

## a) Linear :

\* Exemplo:  
memória 8 x 2

$n_e = 3 : A_2 A_1 A_0$   
MSB

$n_d = 2 : D_1 D_0$   
MSB

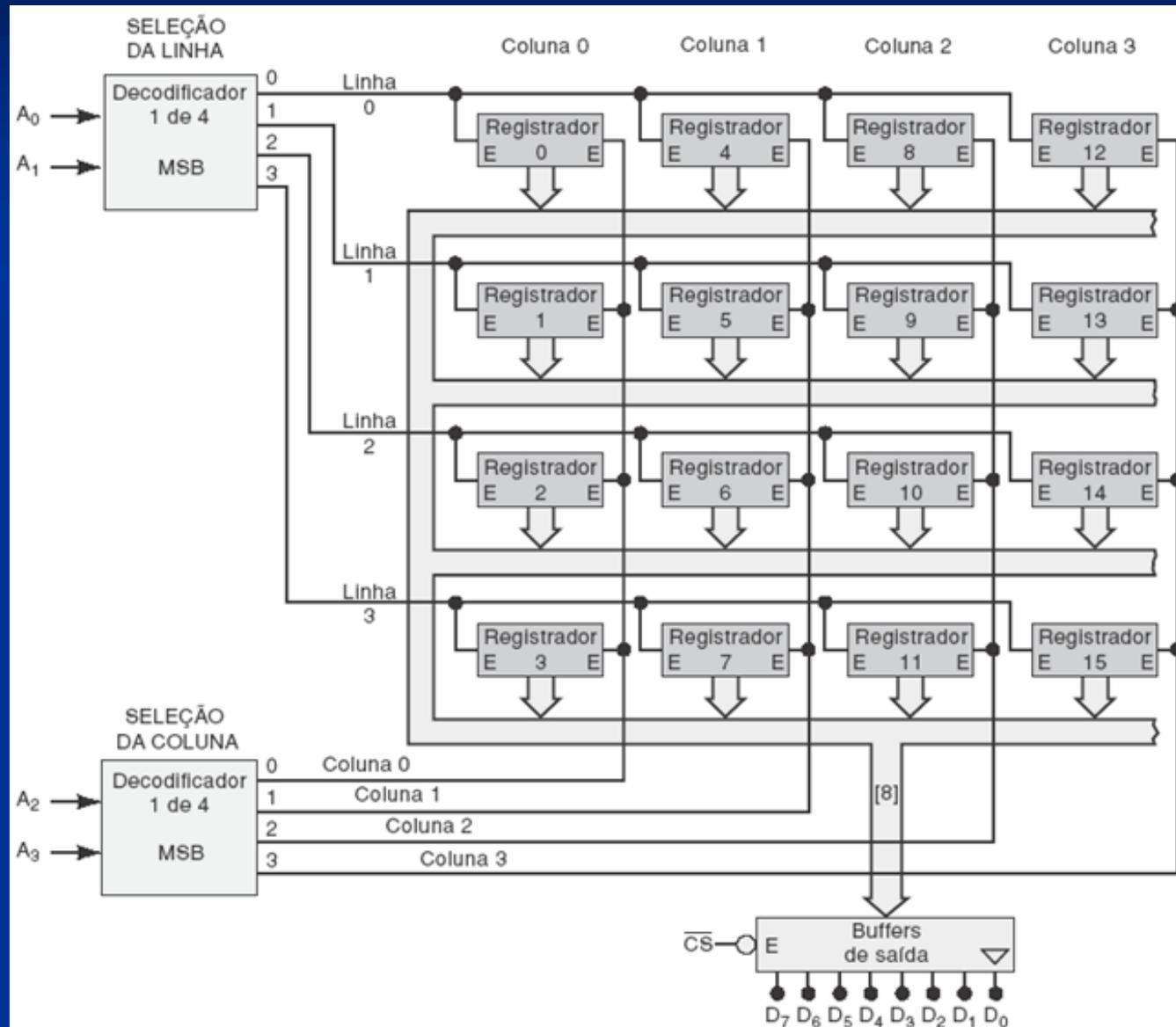


# TIPOS DE ENDEREÇAMENTO

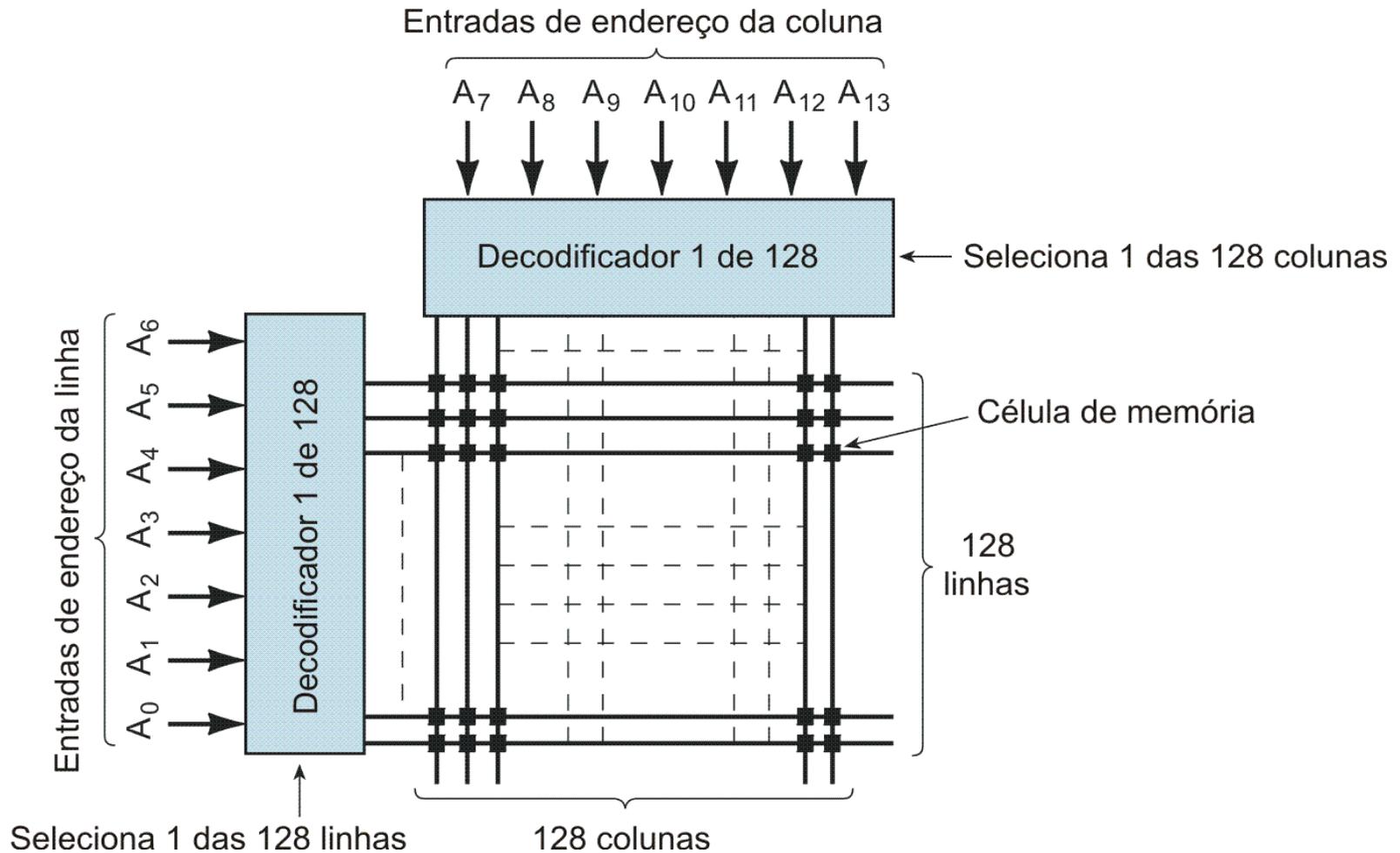
**b) Matricial (ou bidimensional):** decodificadores de linhas e colunas

- Este arranjo requer menor número de linhas e colunas, e decodificadores menores.
- Ex. memória de 64KB tem 65.536 células.
  - **Arranjo Linear:** 1 decodificador de 16 Bits de entrada com 65.536 saídas. 65.536 portas AND de 16 entradas.
  - **Arranjo Matricial:** 2 decodificadores de 8 Bits de entrada com 256 saídas cada ( $256 \times 2 = 512$  saídas). 512 portas AND de 8 entradas.

# Arquitetura de uma ROM 16 × 8



# Arquitetura de uma ROM 16K × 1



# Expansão de Memórias Semicondutoras

# Expansão de Memórias

a) Aumentar o número de bits da palavra:

\* Exemplo:

+ Organização desejada: **2K x 8** (EPROM ou RAM)

+ Memória disponível: **2K x 4**

b) Aumentar o número de palavras (endereços):

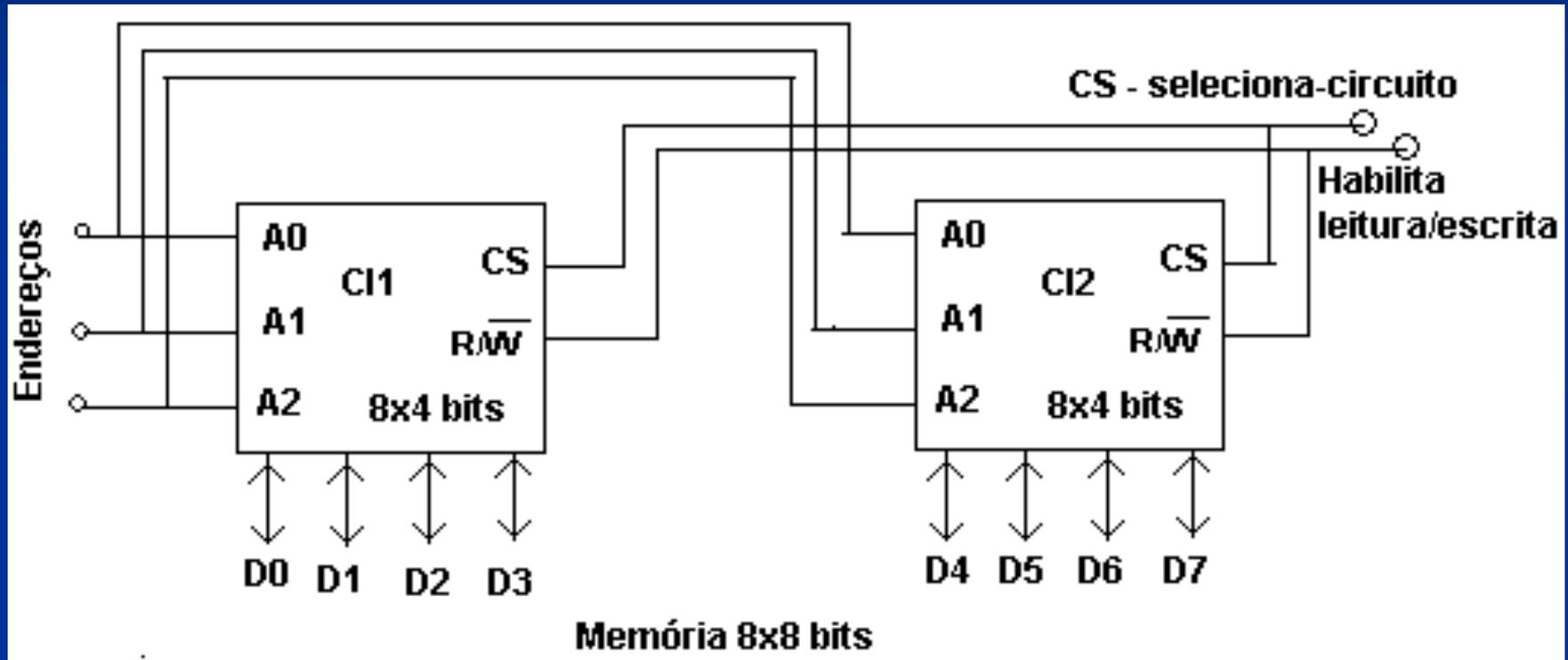
\* Exemplo:

+ Organização desejada: **4K x 8** (EPROM ou RAM)

+ Memória disponível: **2K x 8**

# Aumentar o Tamanho (nº de bits) da Palavra

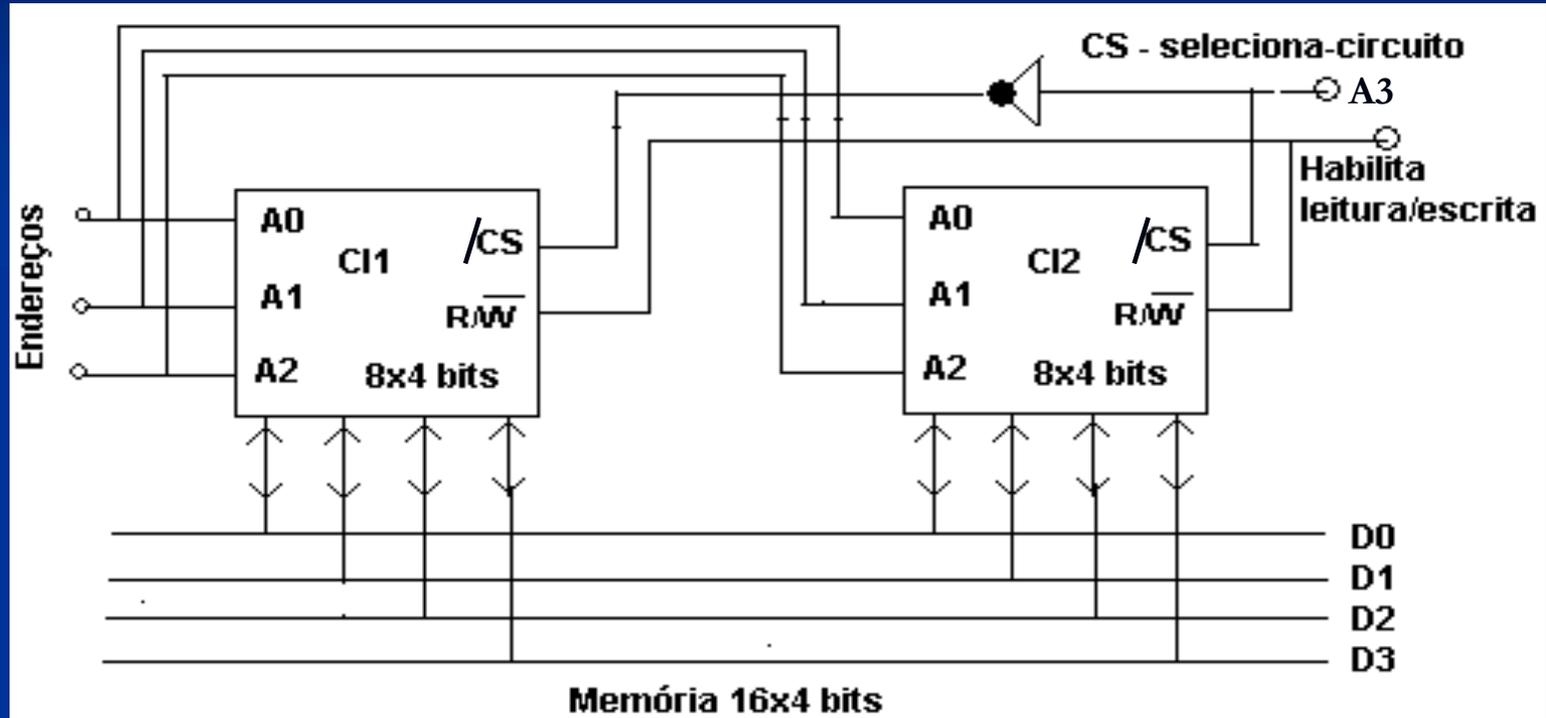
Dois CI's com 3 linhas de endereços  $\rightarrow 2^3 = 8$  endereços. Cada endereço aponta para uma palavra de 4 bits ( $8 \times 4$ ), ligados de modo a formar uma memória de 8 palavras de 8 bits ( $8 \times 8$ )



- O duto de endereços e os pinos de controle dos CI's são interligados;
- O duto de dados fica dividido entre os CI's , de forma que cada CI contribui com uma parcela do dado
  - 4 MSB no CI2 - pino D7
  - 4 LSB no CI1 - pino D0

# Aumentar o N° de Endereços (células)

Dois CI's com 8 células (endereços) de 4 bits cada (8 x 4), ligados de modo a formar uma memória de 16 endereços de 4 bits (16 x 4)



- O duto de dados, endereços e o pino de R/W dos CI's são interligados;
- O pino de controle (/CS) é utilizado para a criação de novas linhas de endereçamento (MSB), a partir da seleção do CI correspondente:
  - Pino de endereço **A3 = 1** - Seleciona o **CI1** (8 end. mais signif.)
  - Pino de endereço **A3 = 0** - Seleciona o **CI2** (8 end. menos signif.)

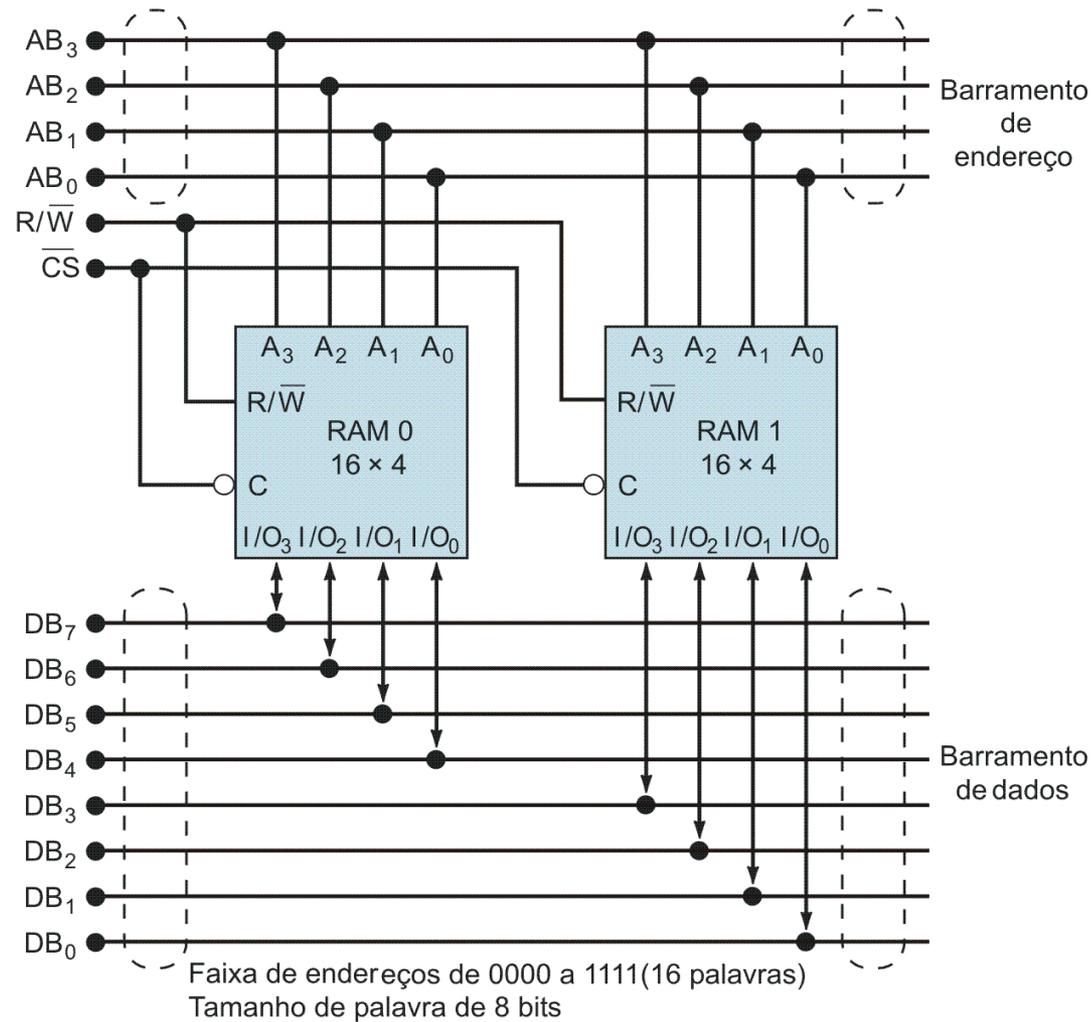
# Aumentar o N° de Endereços

	A3	A2	A1	A0	
0H	0	0	0	0	} Seleciona CI2
1H	0	0	0	1	
·	0	.....			
·					
7H	0	1	1	1	} Seleciona CI1
8H	1	0	0	0	
9H	1	0	0	1	
·	1	.....			
·					
FH	1	1	1	1	

O pino de controle (/CS) foi utilizado para criar uma **nova** linha de endereço mais significativo (**A3**). Essa linha de endereçamento é responsável pela seleção do CI de memória correspondente:

- Pino de endereço **A3 = 1** - Seleciona o **CI1** (8 end. mais signif.)
- Pino de endereço **A3 = 0** - Seleciona o **CI2** (8 end. menos signif.)

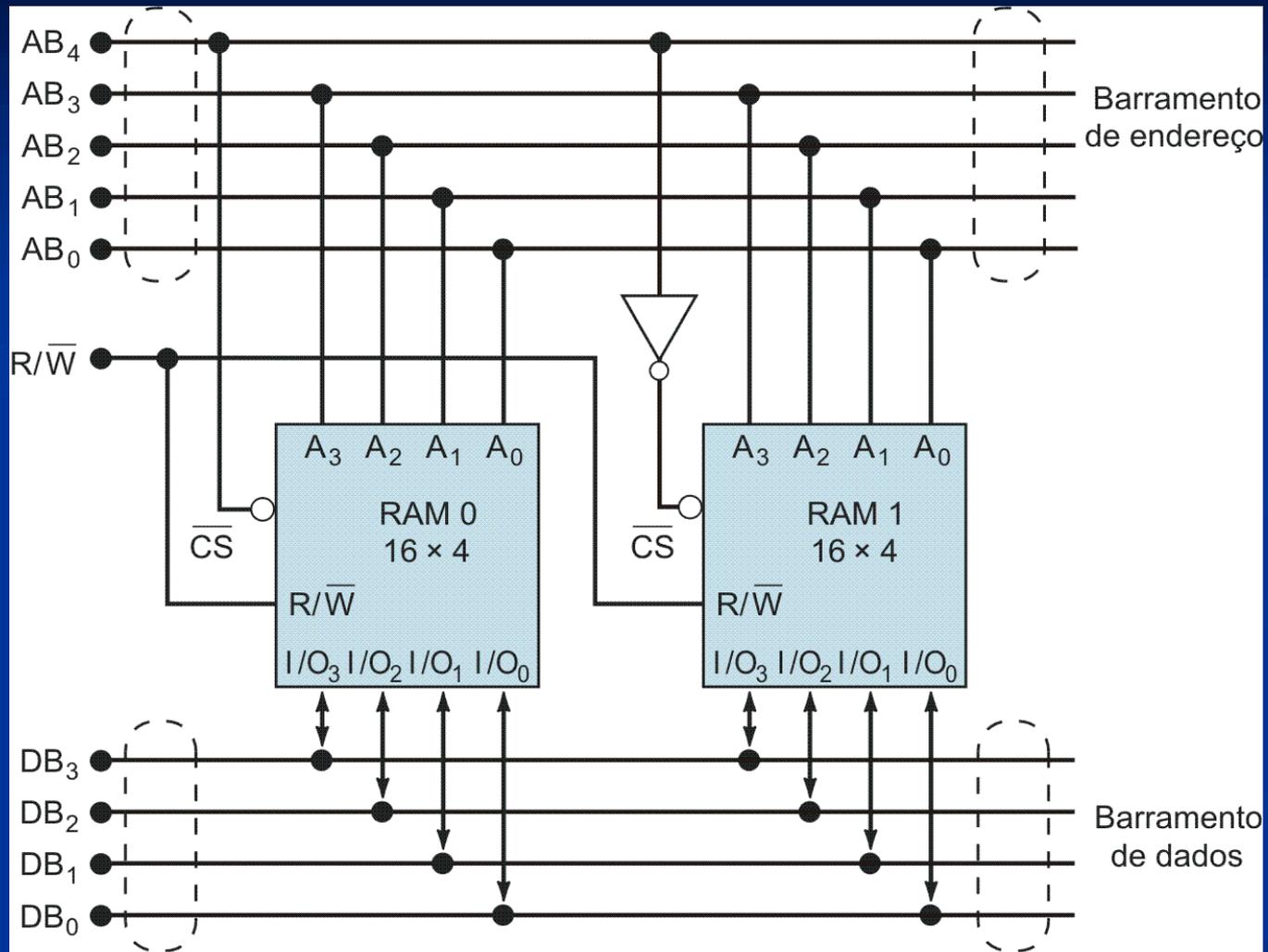
# Duas RAMs de 16 X 4 em um módulo de 16 X 8



Os 4 bits de mais alta ordem de cada palavra são armazenados na RAM 0

Os 4 bits de mais baixa ordem de cada palavra são armazenados na RAM 1

# Duas RAMs de 16 X 4 em um módulo de 32 X 4



Faixas de endereço: 00000 a 01111 – RAM 0  
10000 a 11111 – RAM 1

Total 00000 a 11111 – (32 palavras)

**FIM**