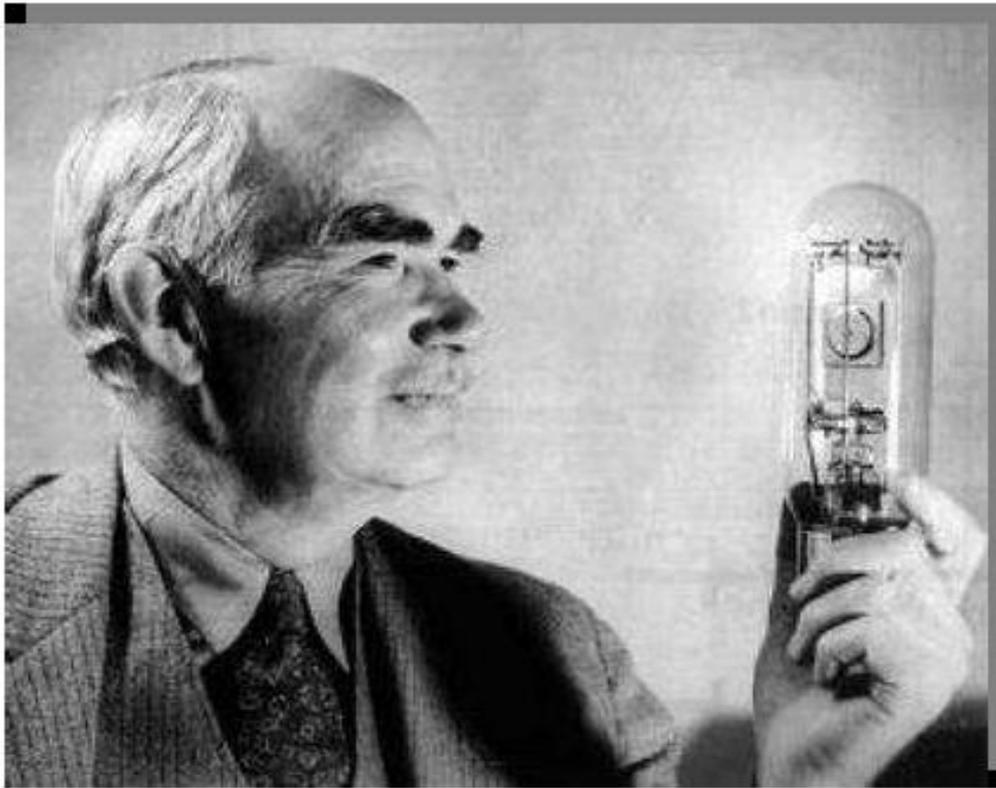


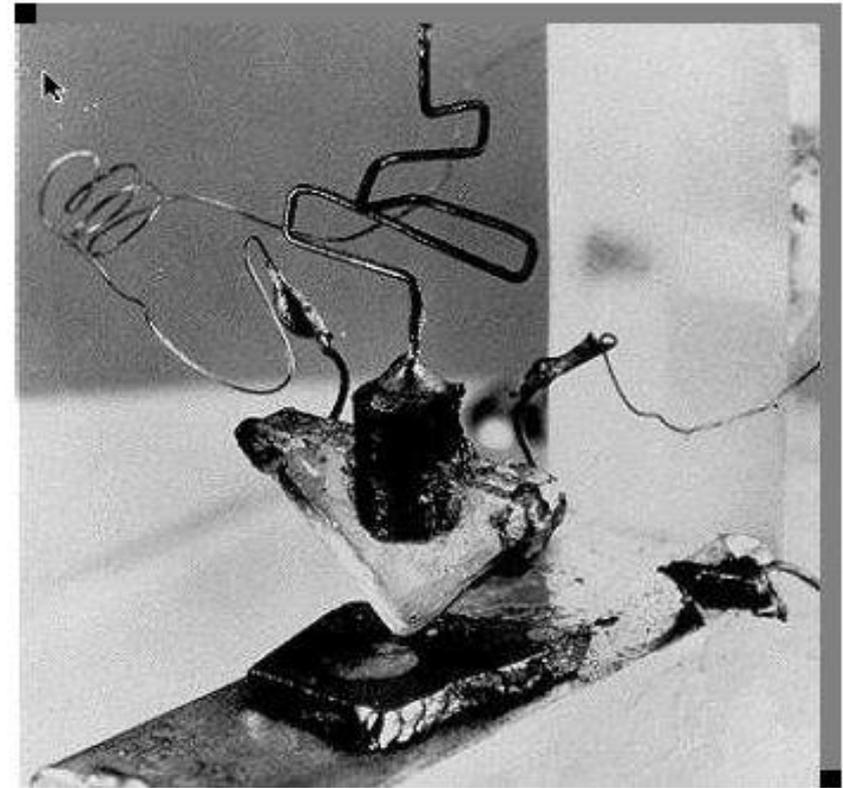
# Primórdios da microeletrônica

1906



Válvulas (Triode), 1906  
Lee De Forest

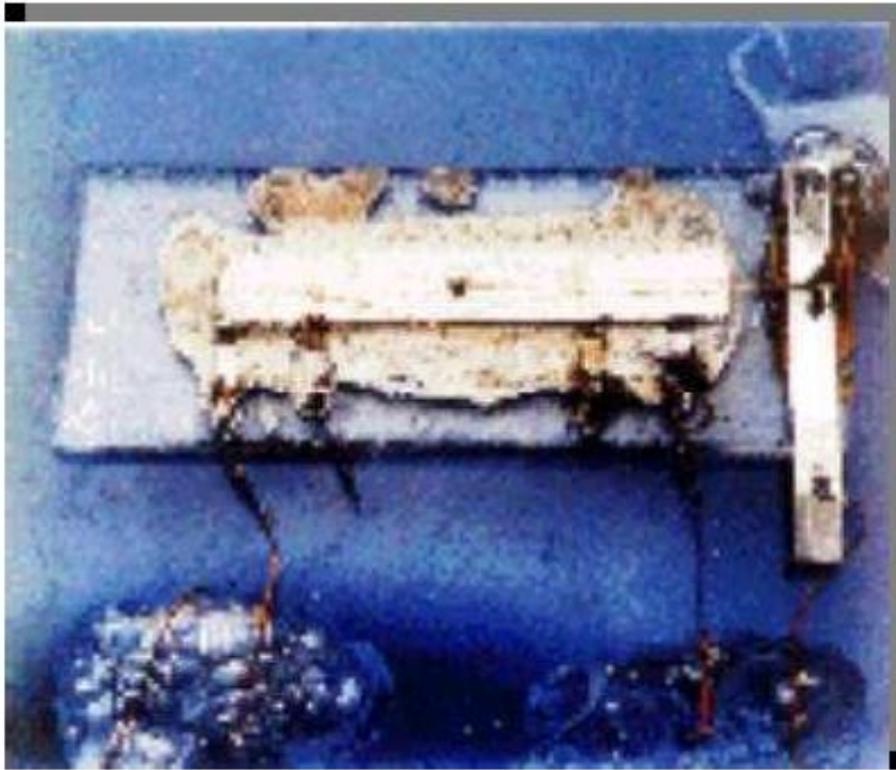
1947



Primeiro transistor a contato (germânio), 1947  
John Bardeen and Walter Brattain  
Bell Laboratories

# Evolução ...

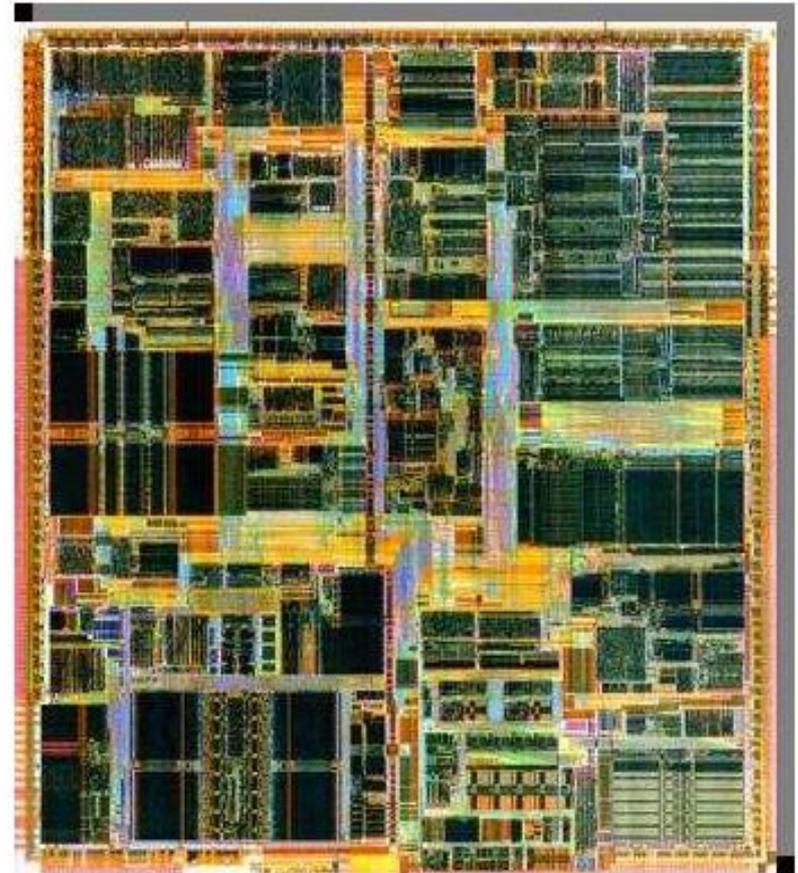
1958



Primeiro circuito integrado(germânio), 1958  
Jack S. Kilby, Texas Instruments

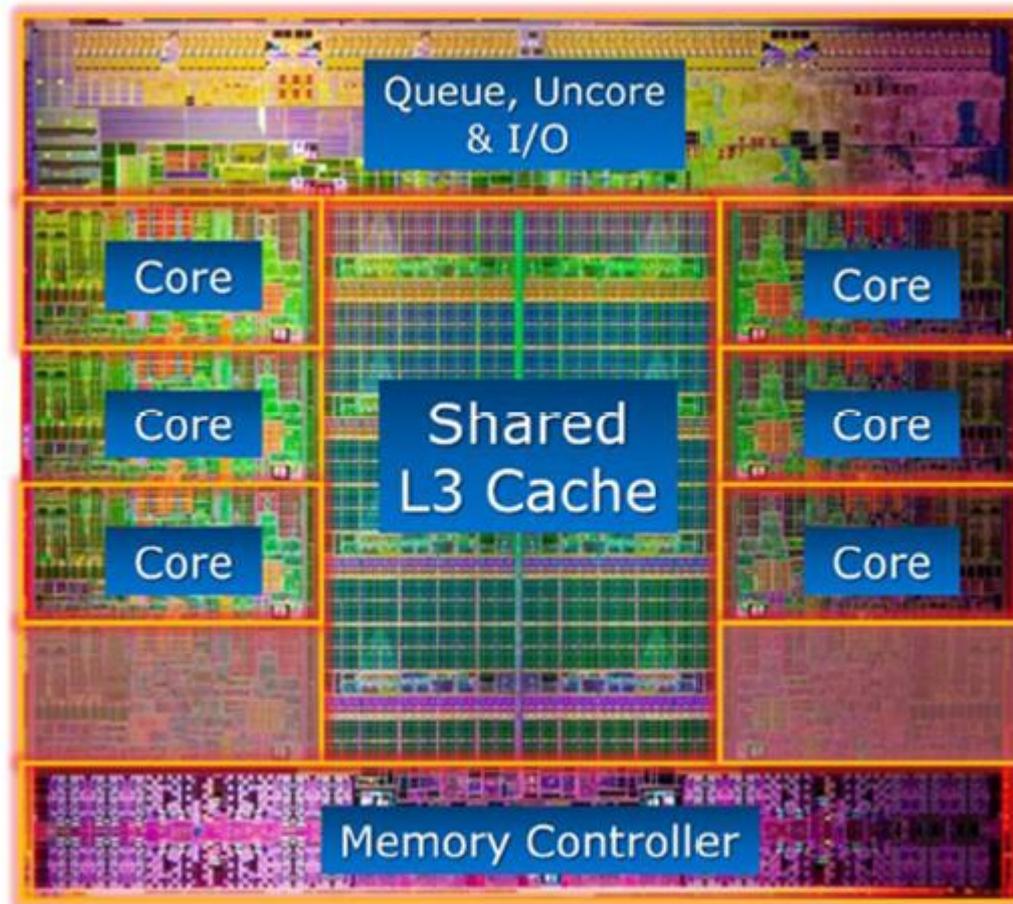
Continha cinco componentes, três tipos:  
Transistores, resistores e capacitores

1997



Intel Pentium II, 1997  
Clock: 233MHz  
Número de transistors: 7.5 M  
Gate Length: 0.35

# Intel® Core™ i7-3960X Processor Die Detail



Intel Hexa Core – 2,7 bilhões de transistores ocupando uma área de 412 mm quadrados. (Processo de 32nm)

# Silício na natureza





Obtenção das pastilhas de silício



Redução do Óxido de Silício



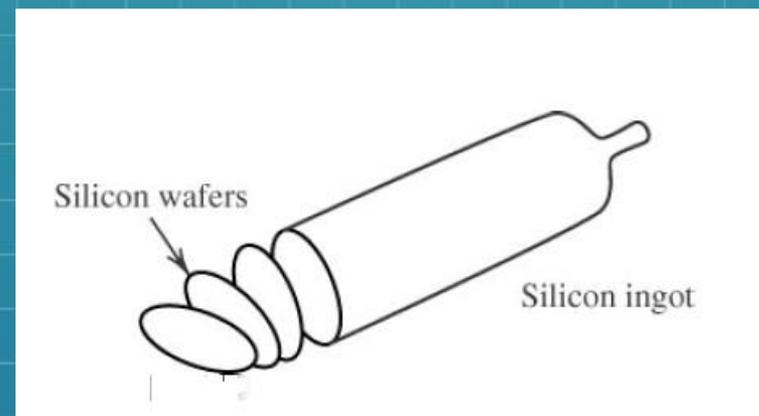
Silício com 98% de pureza



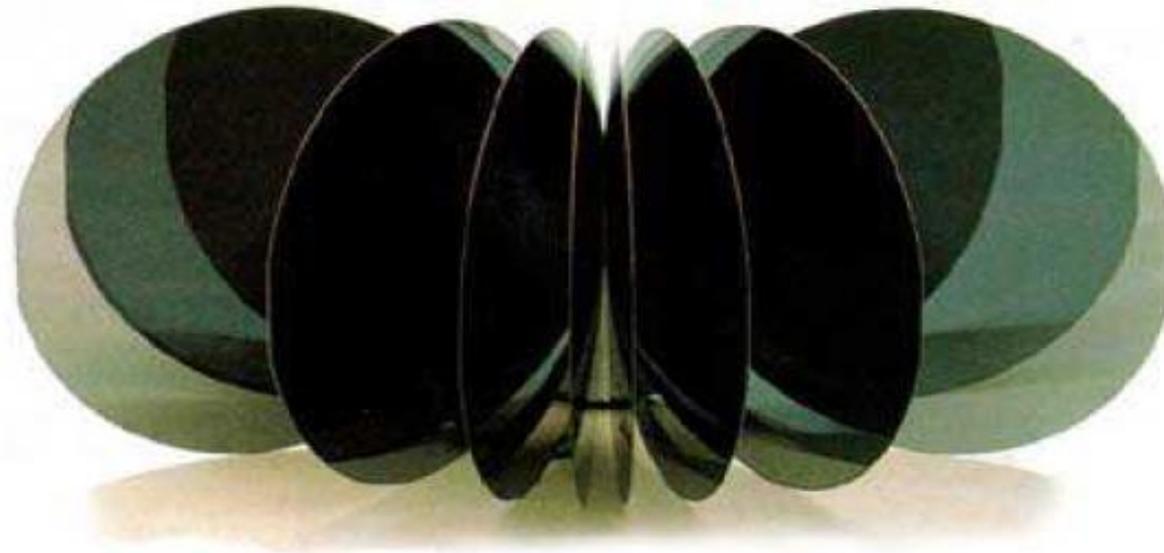
Processo de fusão por zona  
(as impurezas são mais  
solúveis na fase líquida do  
silício)



# Tarugo de silício mono-cristalino

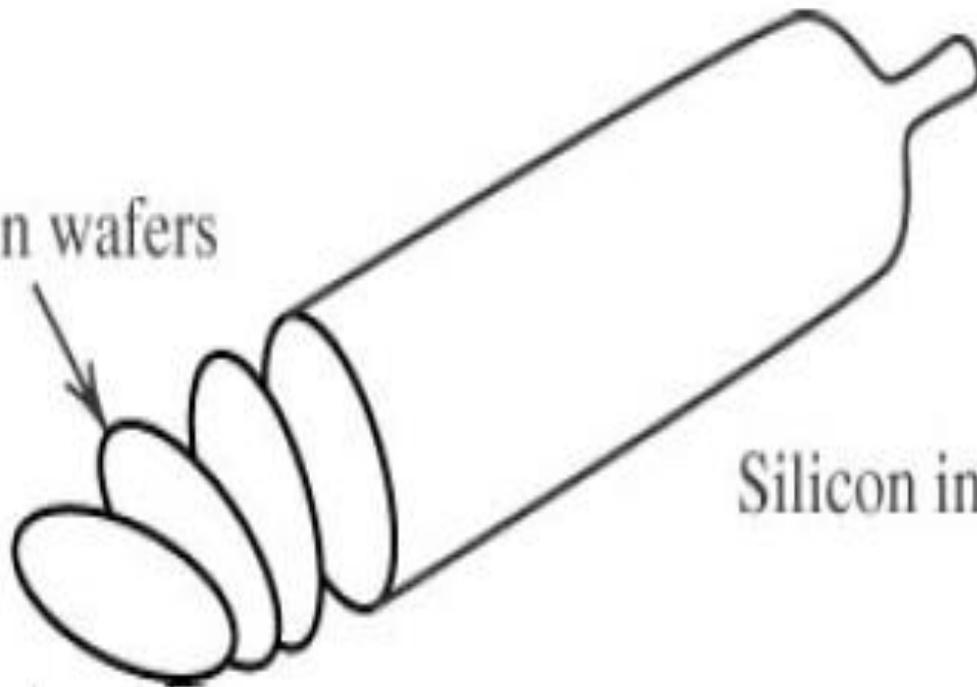


# Base para indústria (nano e micro) microeletrônica

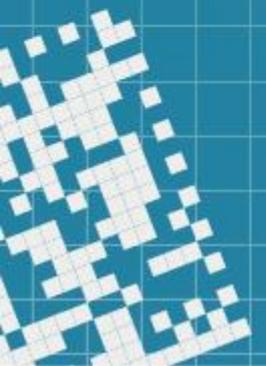
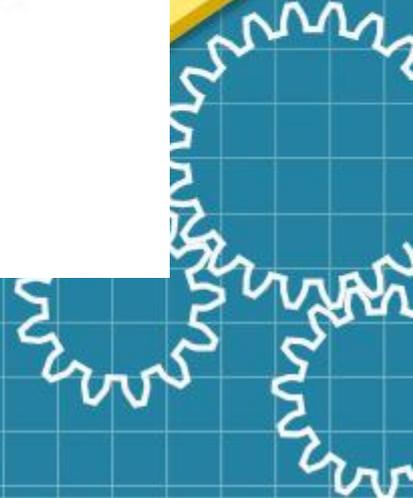


... e também para sensores e  
atuadores integrados

Silicon wafers



Silicon ingot





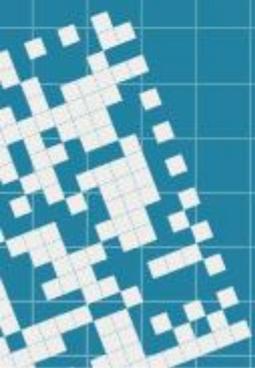
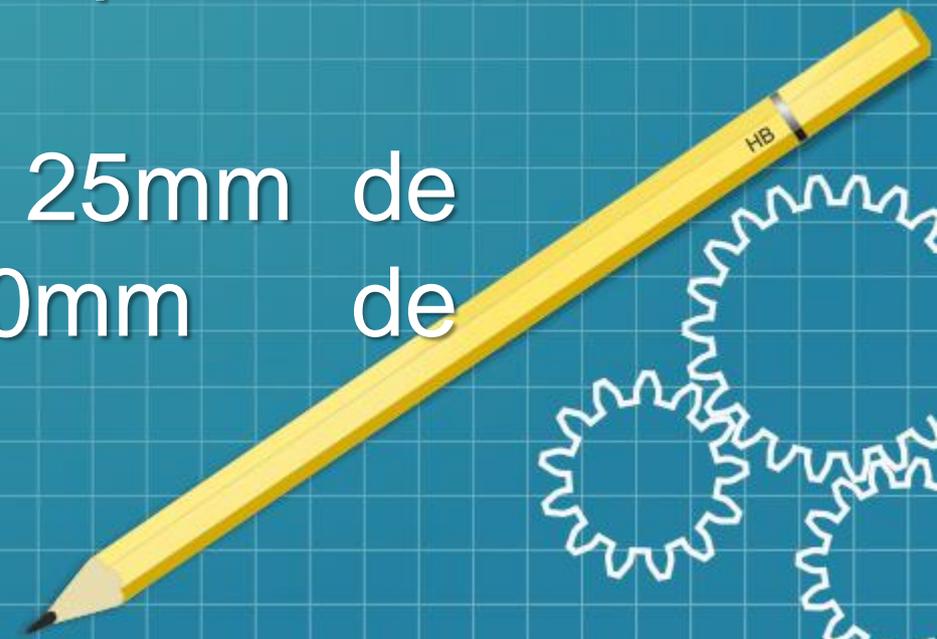
Para obter um cristal em que a rede cristalina tenha a perfeição exigida



Fusão do silício com crescimento de cristal pelo método Czochralsky, com o uso de semente do cristal puro



Barra cilíndrica de 25mm de diâmetro e 100mm de comprimento

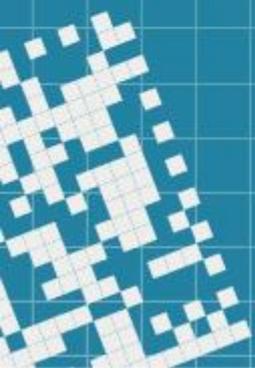
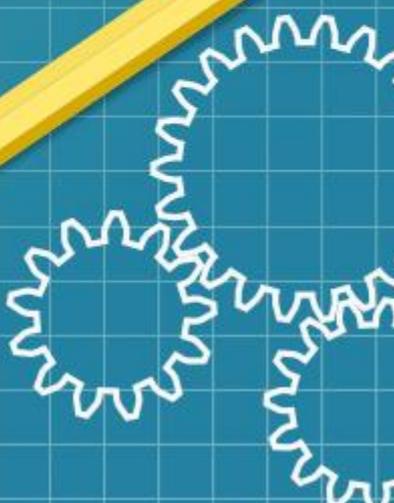




O cilindro é cortado em pastilhas (Wafers) de 25mm de diâmetro por 200 $\mu$ m de espessura, usando serra de diamante



As pastilhas são polidas, por processos mecânicos ou químicos, ficando prontas para serem submetidas ao processo epitaxial

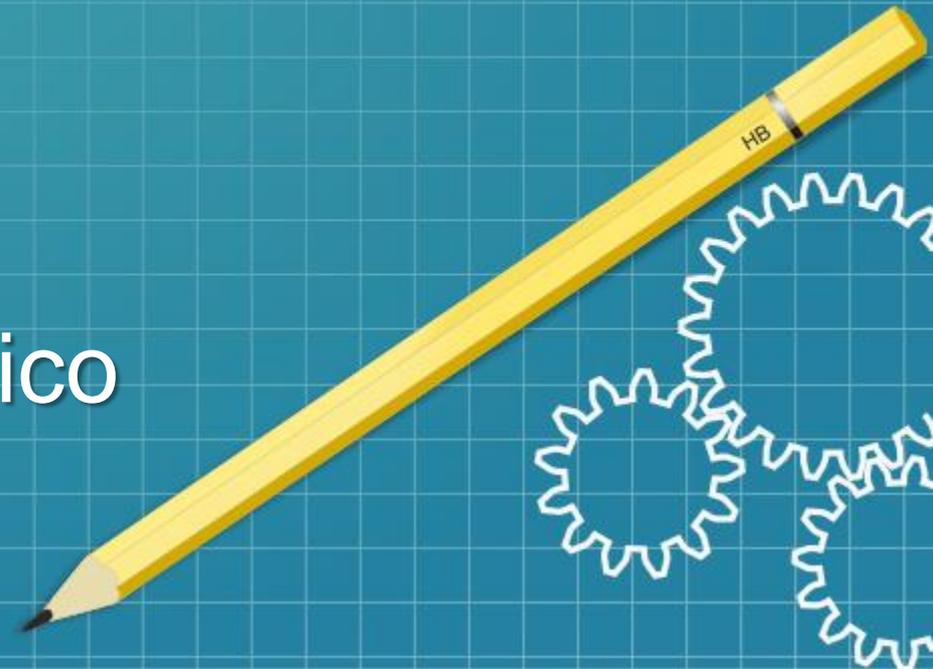
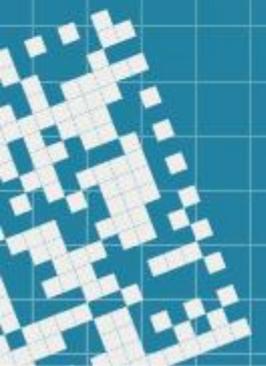


# Formação da camada epitaxial

Crescer em cima da camada tipo P (N) uma camada tipo N (P), mantendo a mesma estrutura cristalina ou seja, sem descontinuidade na estrutura global resultante



Cristal único

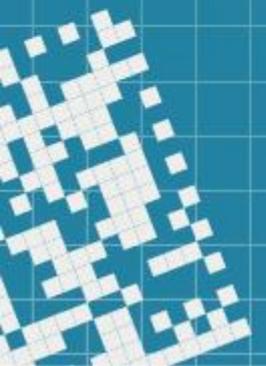


# Cristal único

Em uma região as impurezas são predominantemente do tipo P e na outra região são predominantemente do tipo N



O crescimento desta camada é denominado Epitaxial (arranjo em cima)

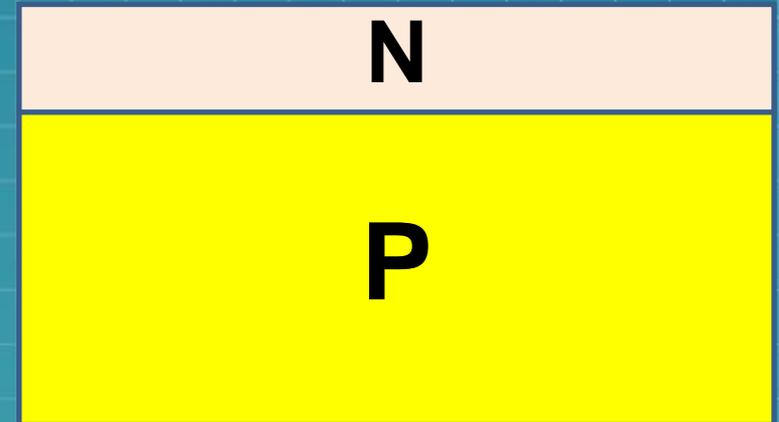


**Camada Epitaxial  
(onde serão construídos os  
circuitos integrados)**



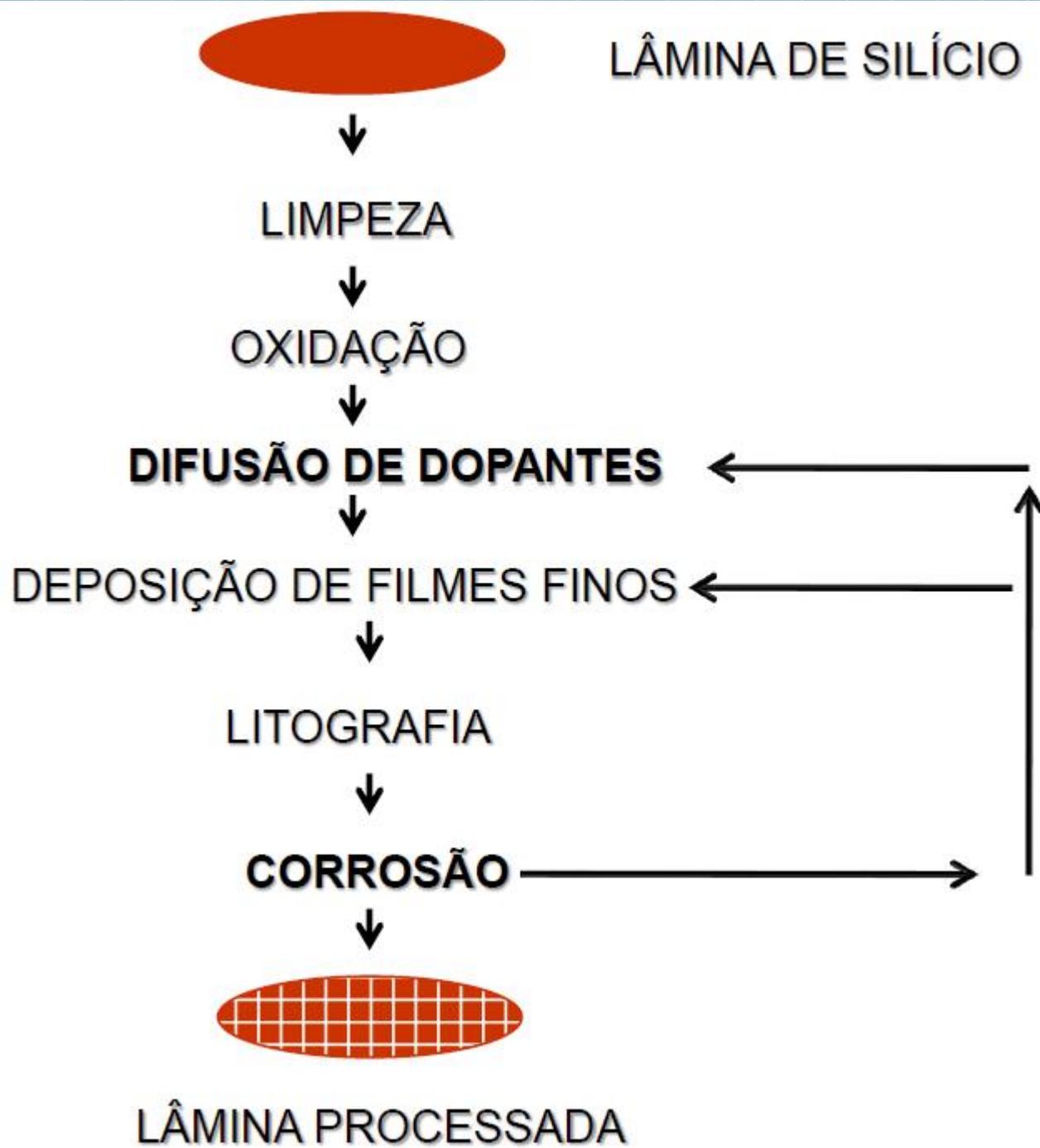
**Camada de Silício tipo P**

**Denominada Substrato.  
Será usada para dar  
sustentação mecânica  
para a fabricação dos  
circuitos integrados**



**Estrutura Epitaxial PN.  
Não há descontinuidade  
alguma na estrutura  
cristalina**



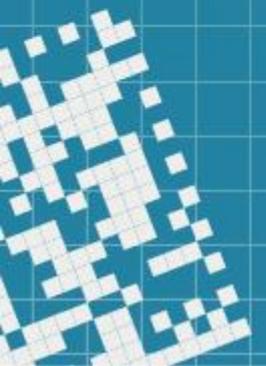


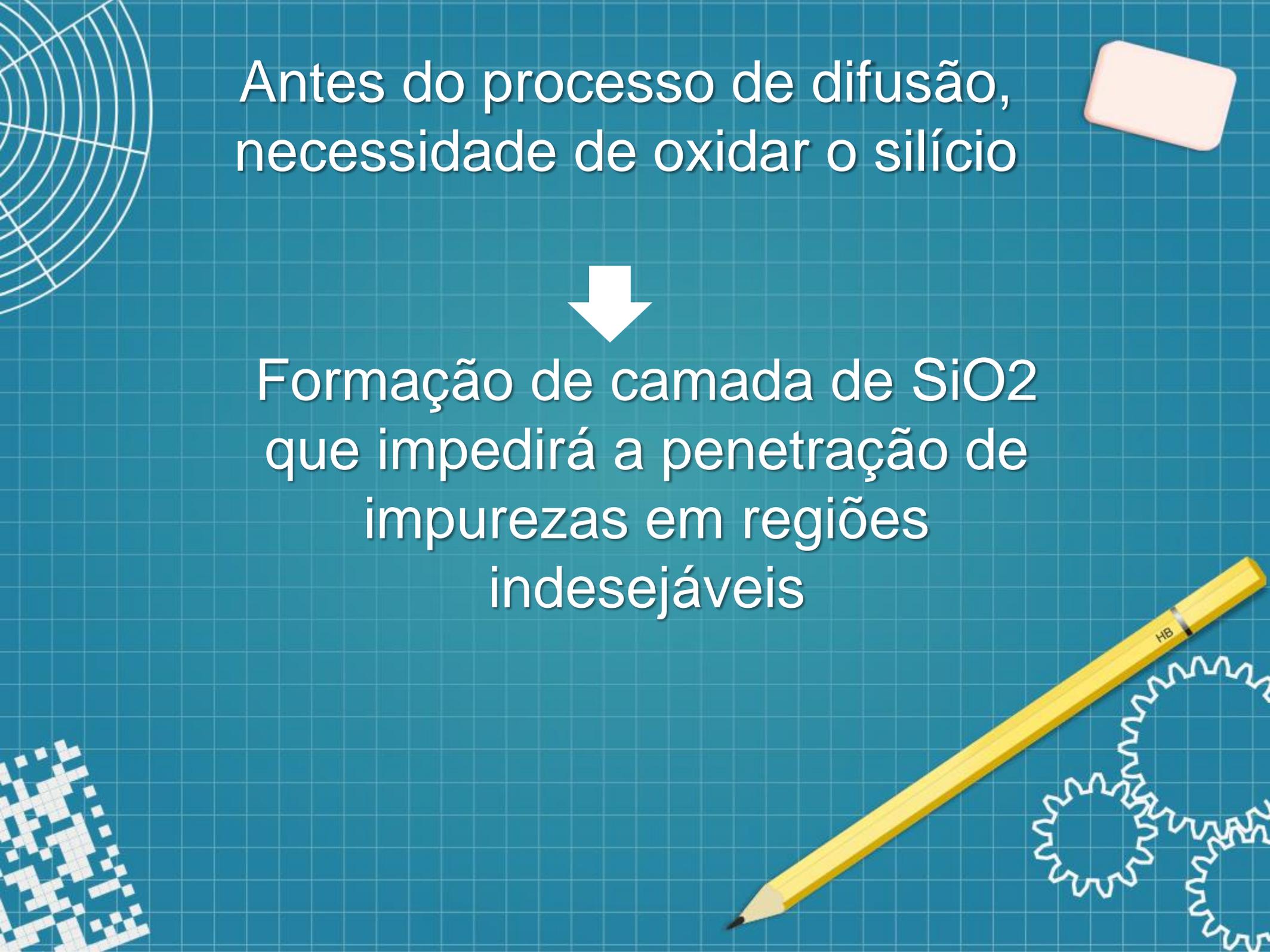
# Processo de Difusão

Pastilha de silício é colocada em contato com gás contendo impureza (boro, por exemplo)



Por difusão, o boro penetra no silício





Antes do processo de difusão,  
necessidade de oxidar o silício



Formação de camada de  $\text{SiO}_2$   
que impedirá a penetração de  
impurezas em regiões  
indesejáveis

**Silício P**

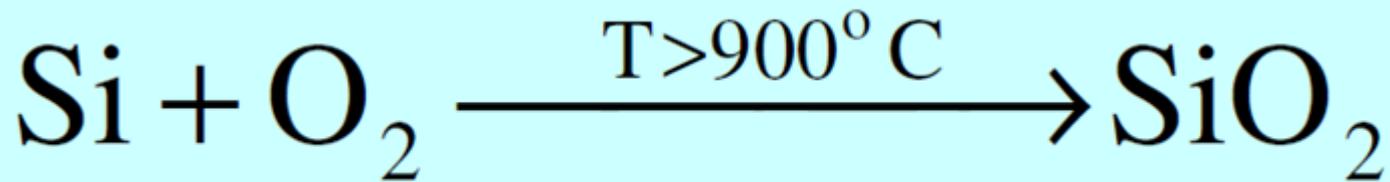


Oxidação Térmica

**SiO<sub>2</sub>**

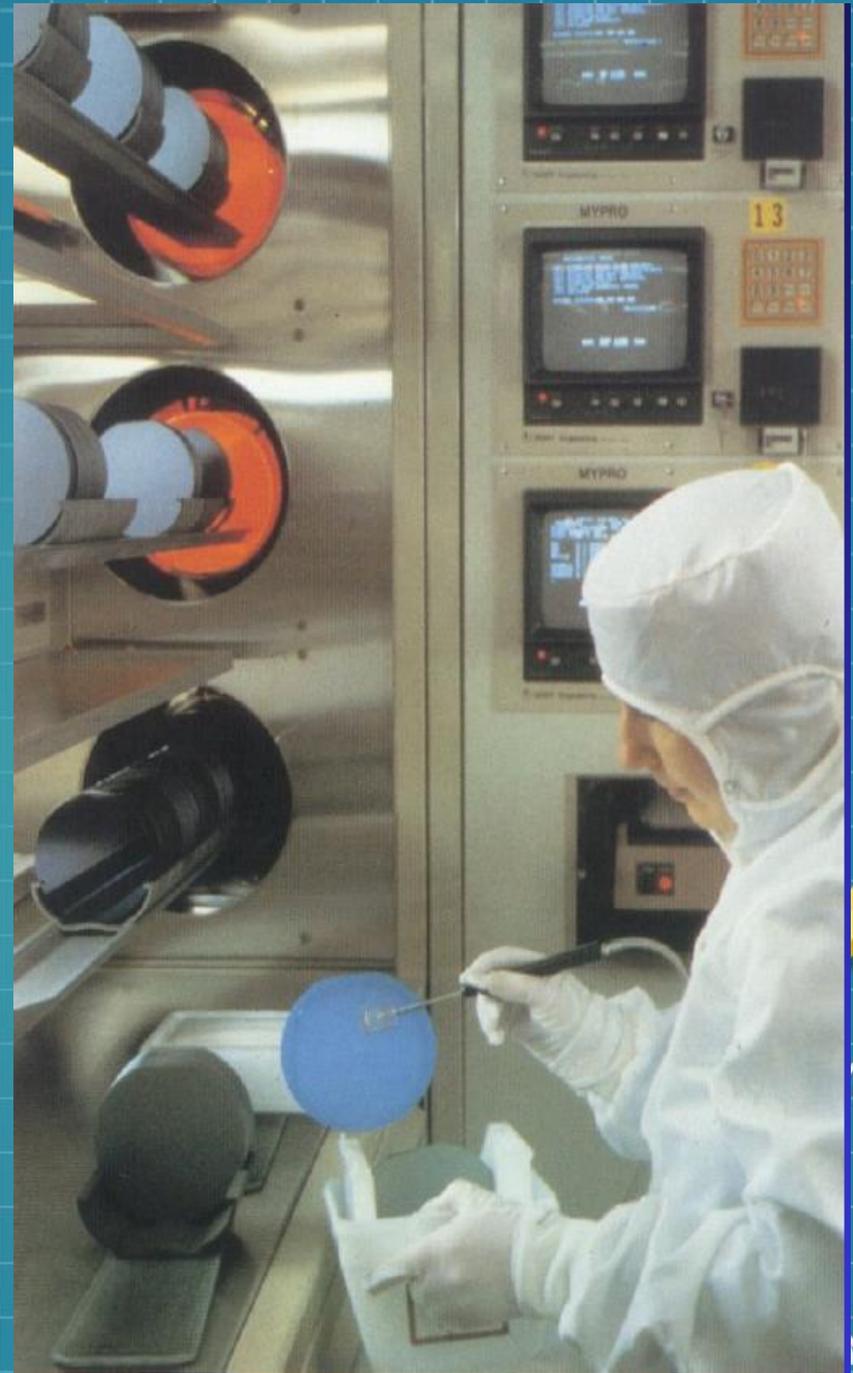
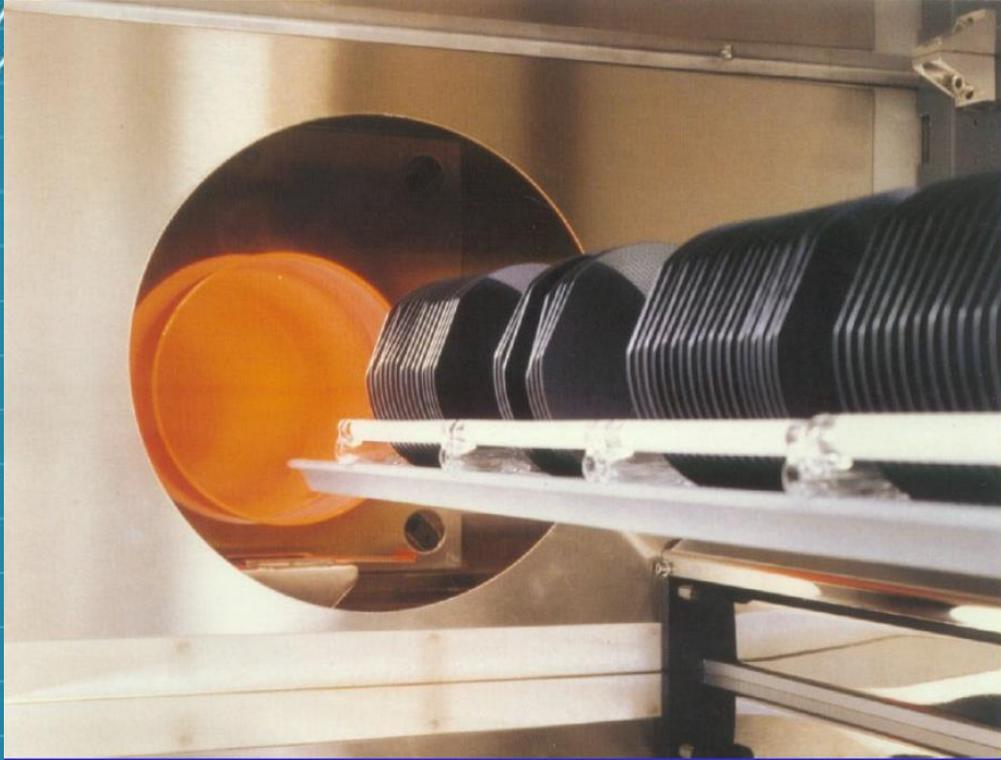
**Silício P**

Lâmina



### Funções Principais

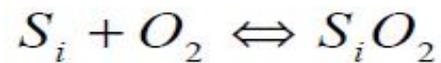
- Mascaramento contra impurezas
- Dielétrico de porta



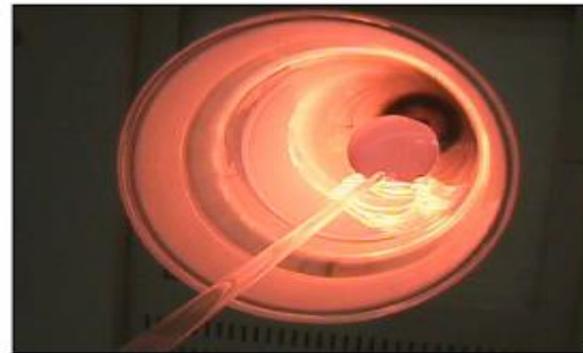
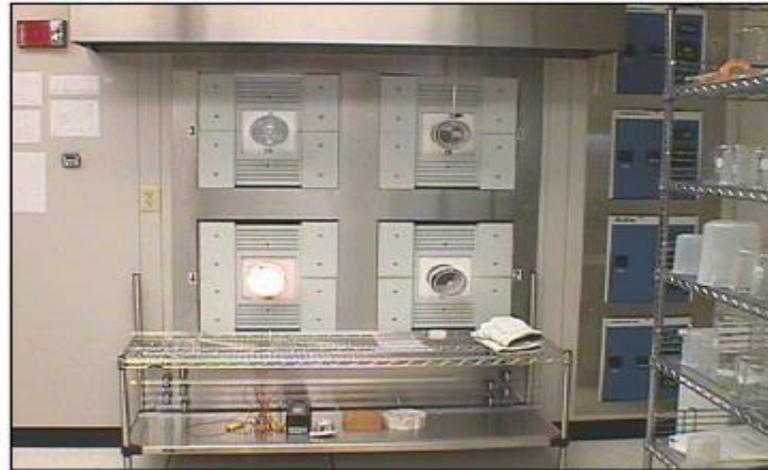
# Oxidação

- Atmosfera oxidante e alta temperatura (500 até 1200 °C).

- Oxidação seca



- Oxidação úmida



# Principais funções do $\text{SiO}_2$

- Proteção (passivante) de junções pn contra umidade e outros contaminantes.
- Isolante elétrico entre componentes e interconexões.
- Dielétrico para capacitores metálicos e isolante de porta dos MOS.
- Máscara para definição das áreas de difusão ou implantação de impurezas.

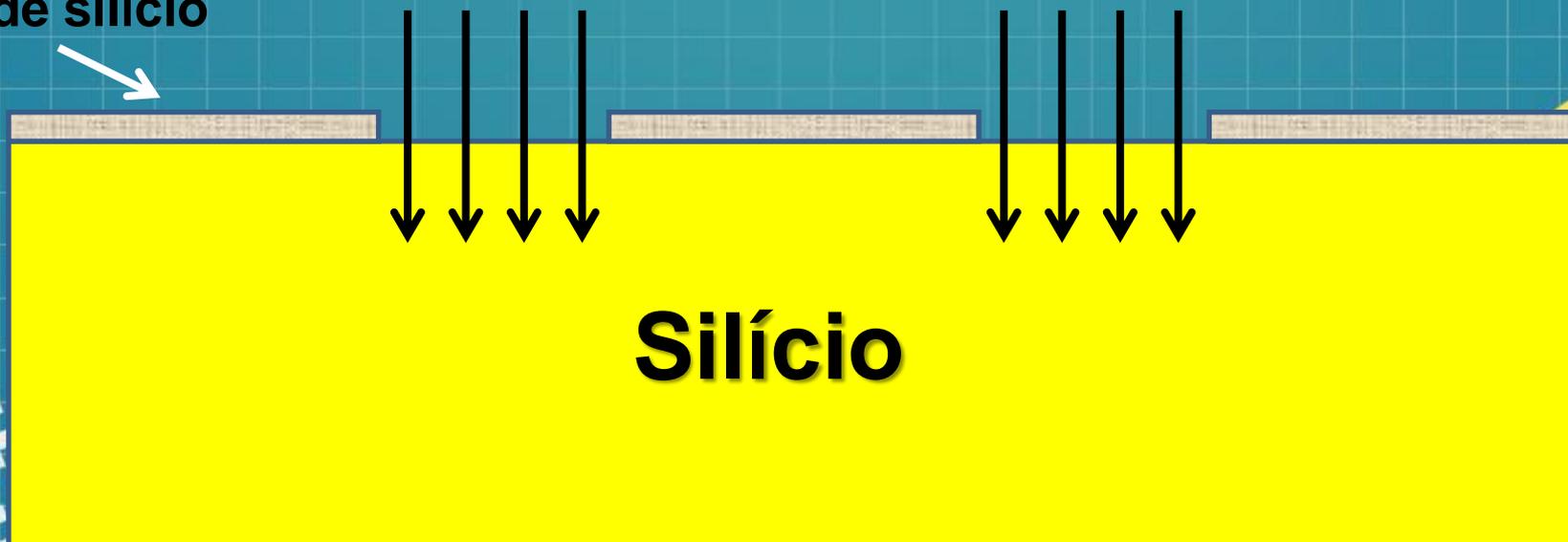
Para que as impurezas penetrem apenas em regiões selecionadas da pastilha de silício



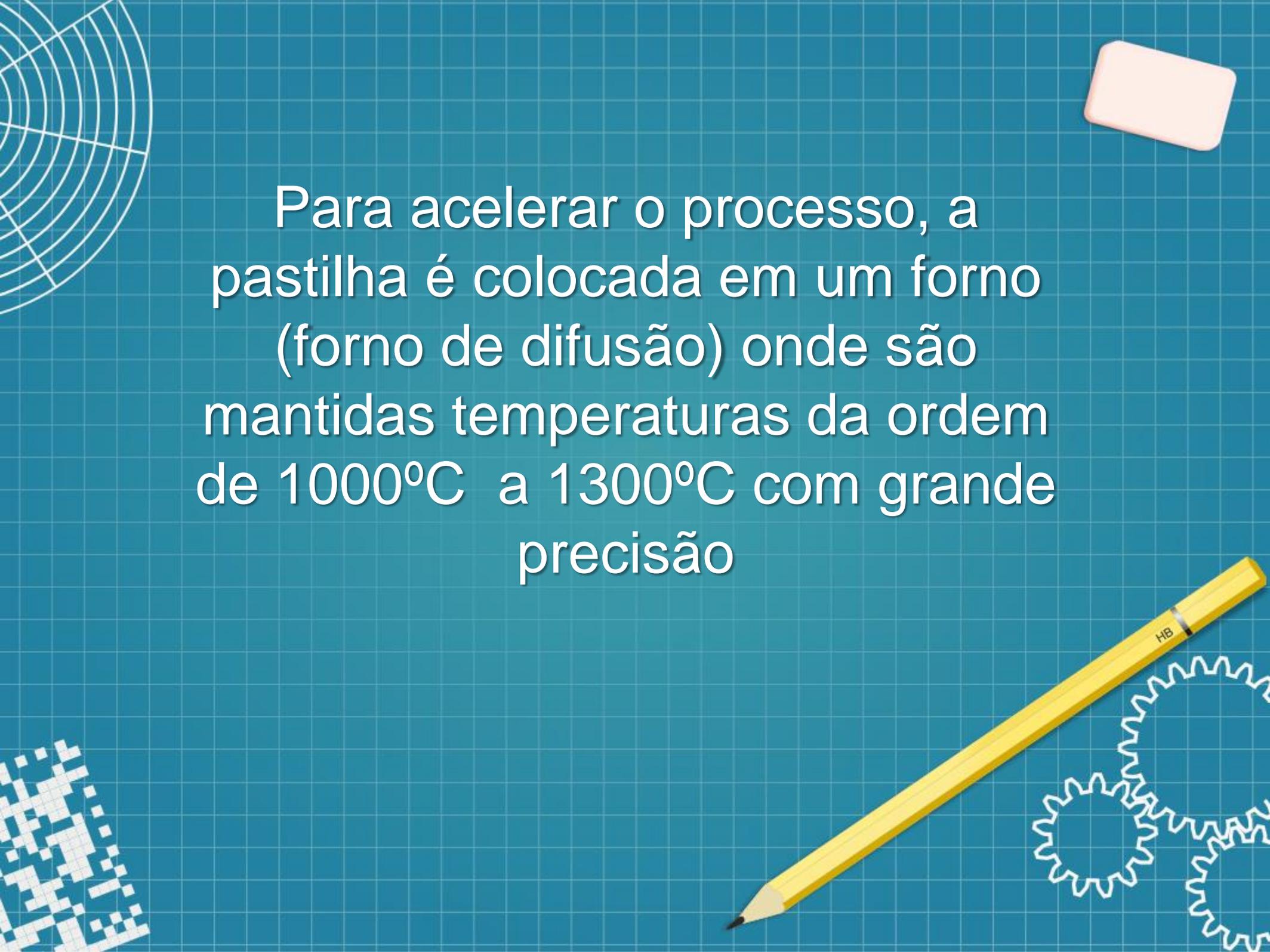
Necessidade de abertura de janelas

**Gas com a impureza desejada**

Óxido de silício



**Silício**

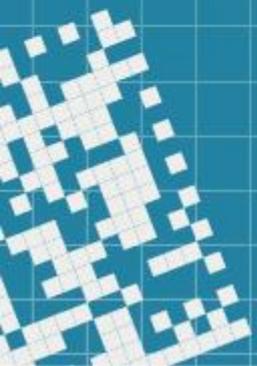
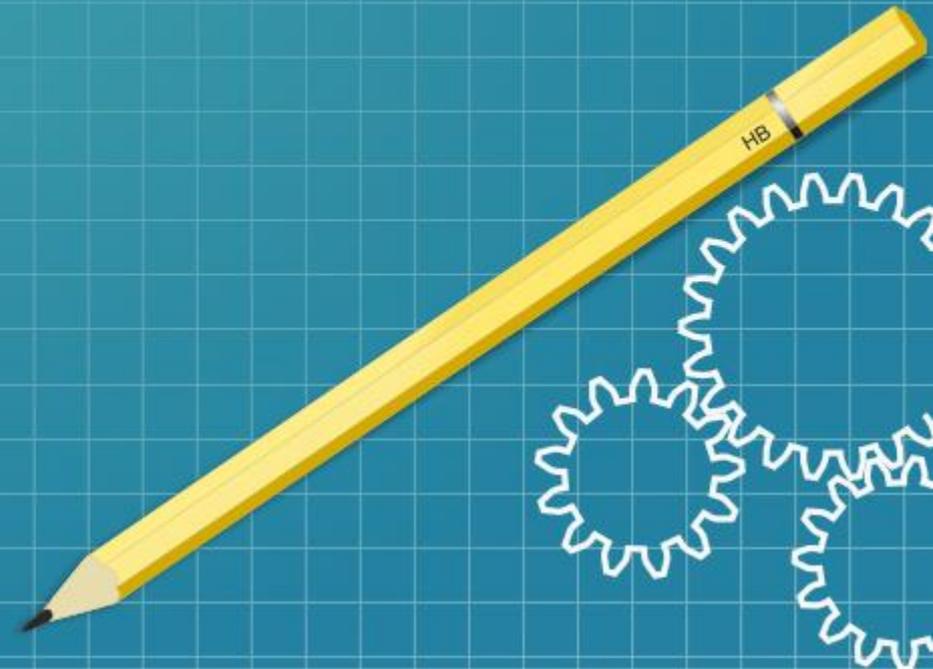


Para acelerar o processo, a pastilha é colocada em um forno (forno de difusão) onde são mantidas temperaturas da ordem de  $1000^{\circ}\text{C}$  a  $1300^{\circ}\text{C}$  com grande precisão

# Processo de abertura de janelas no Óxido de Silício



Uso de processo fotográfico



Óxido de silício

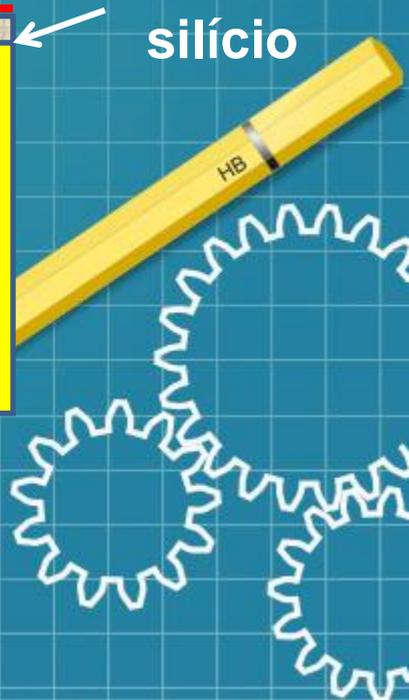


**Cristal de Silício**

Resina  
fotosensível



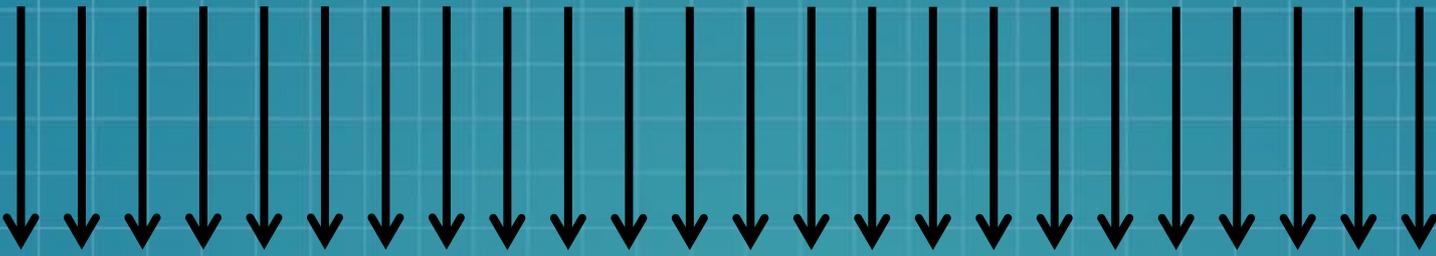
Óxido de  
silício



**Cristal de Silício**



**Luz Ultravioleta**



**Resina  
fotosensível**

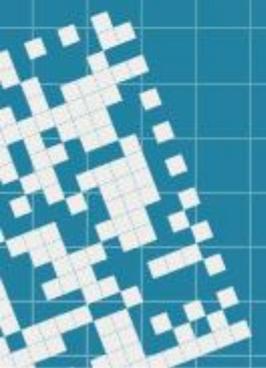
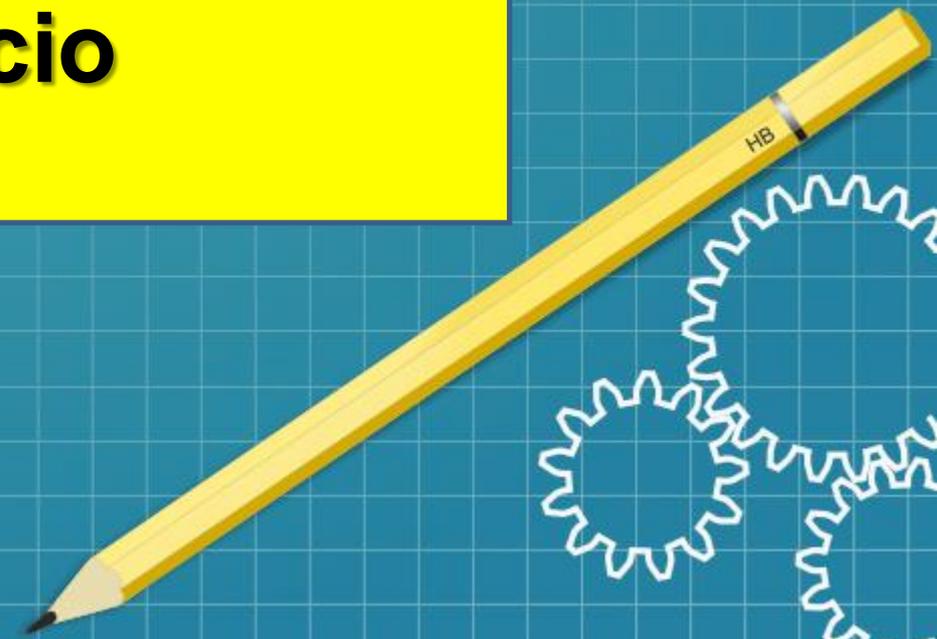
**Máscara**



**Óxido de  
silício**



**Cristal de Silício**



Janelas abertas na resina não polimerizada (pois foi protegida pela máscara) através de solução química



Máscara



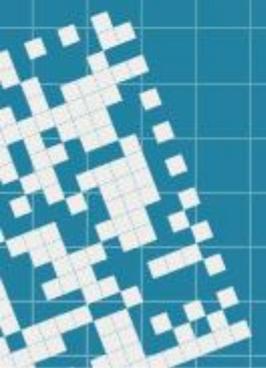
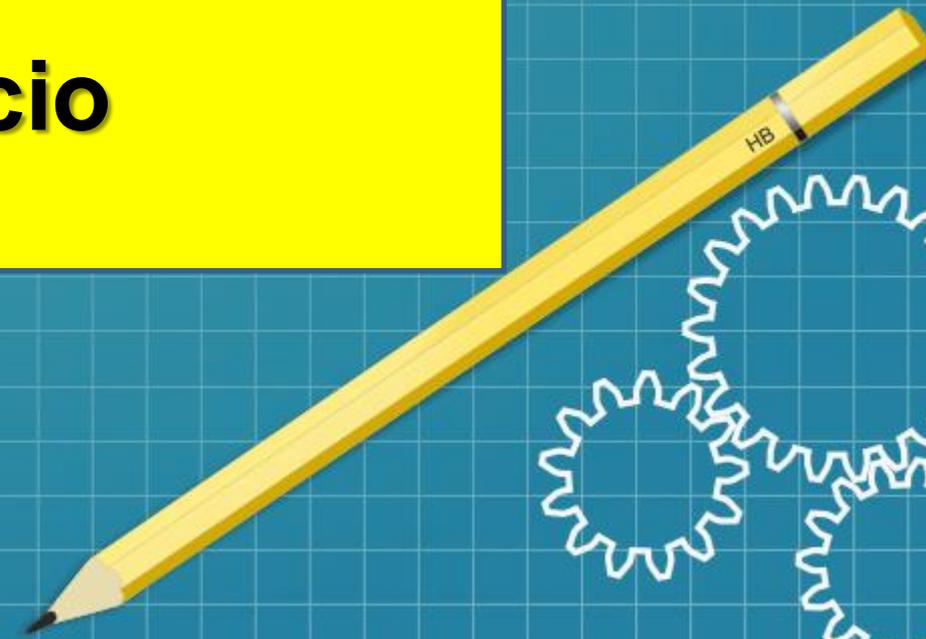
Resina Polimerizada



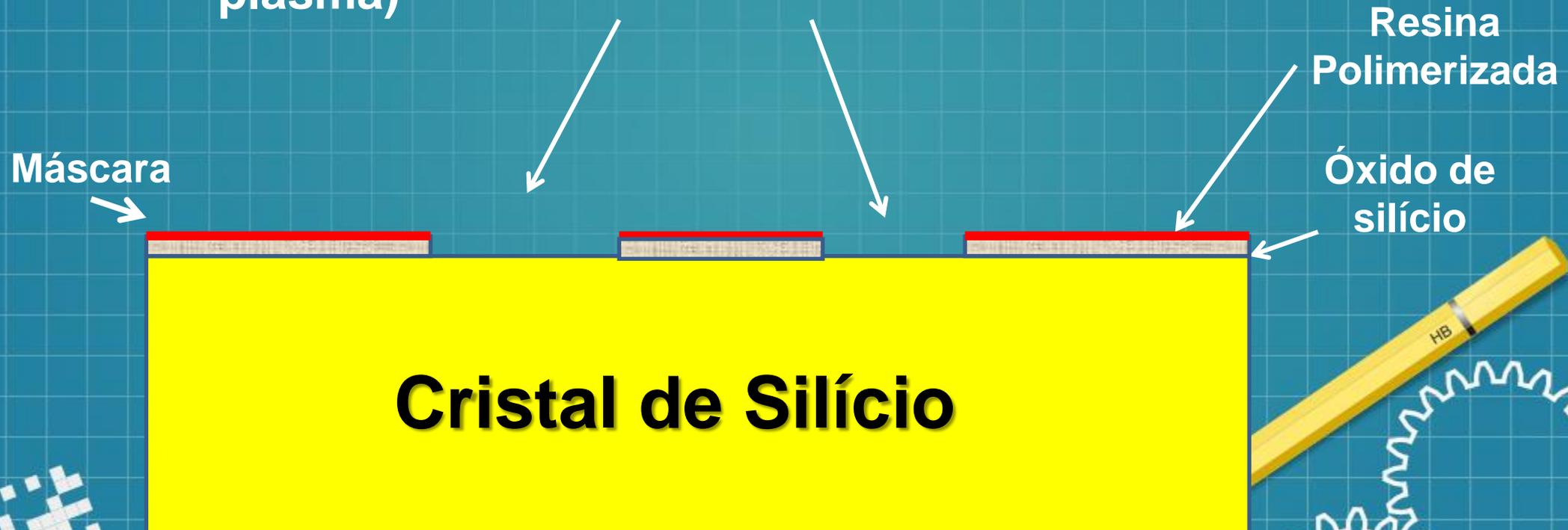
Óxido de silício



**Cristal de Silício**



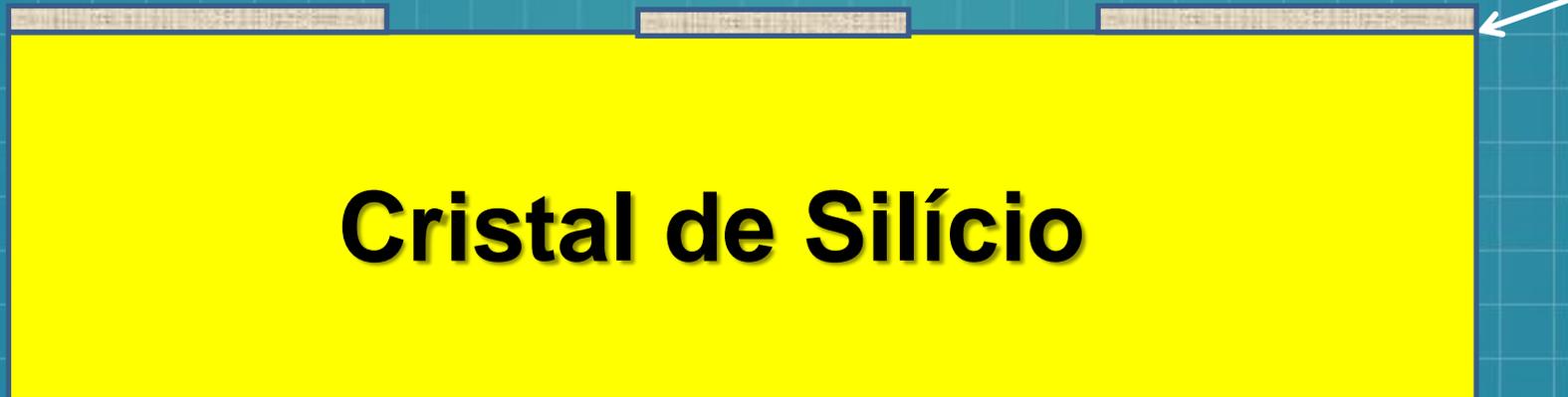
O Óxido de silício é retirado, seletivamente, através das janelas presentes na resina polimerizada, por corrosão química ou corrosão a seco (por plasma usando gases ionizados ativados quimicamente por um plasma)





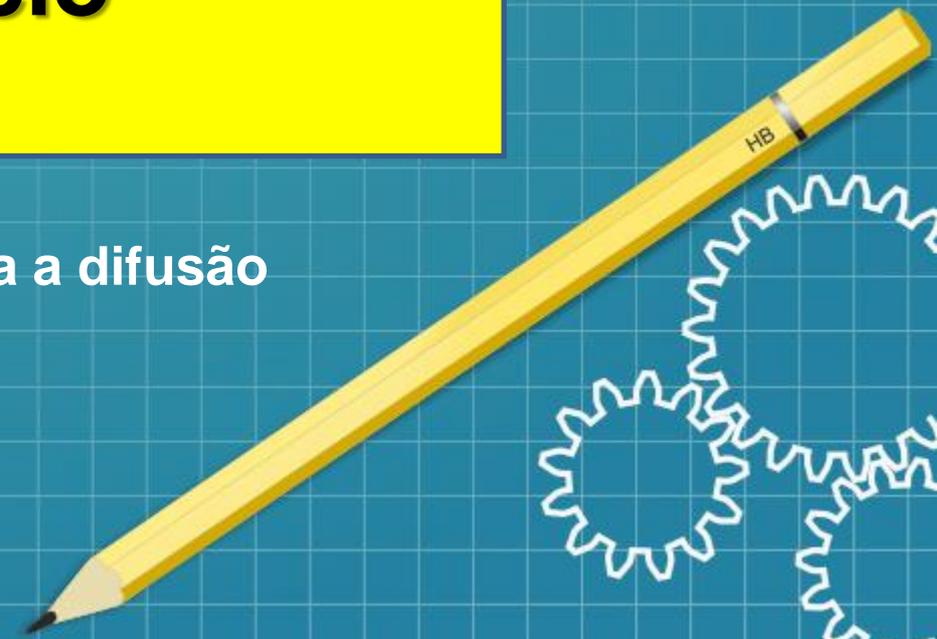
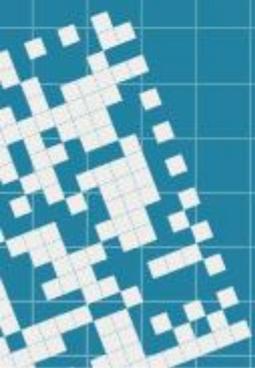
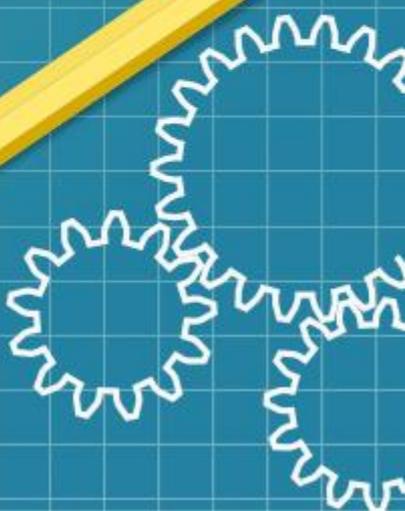
A resina polimerizada é retirada  
utilizando-se um solvente adequado

Óxido de  
silício



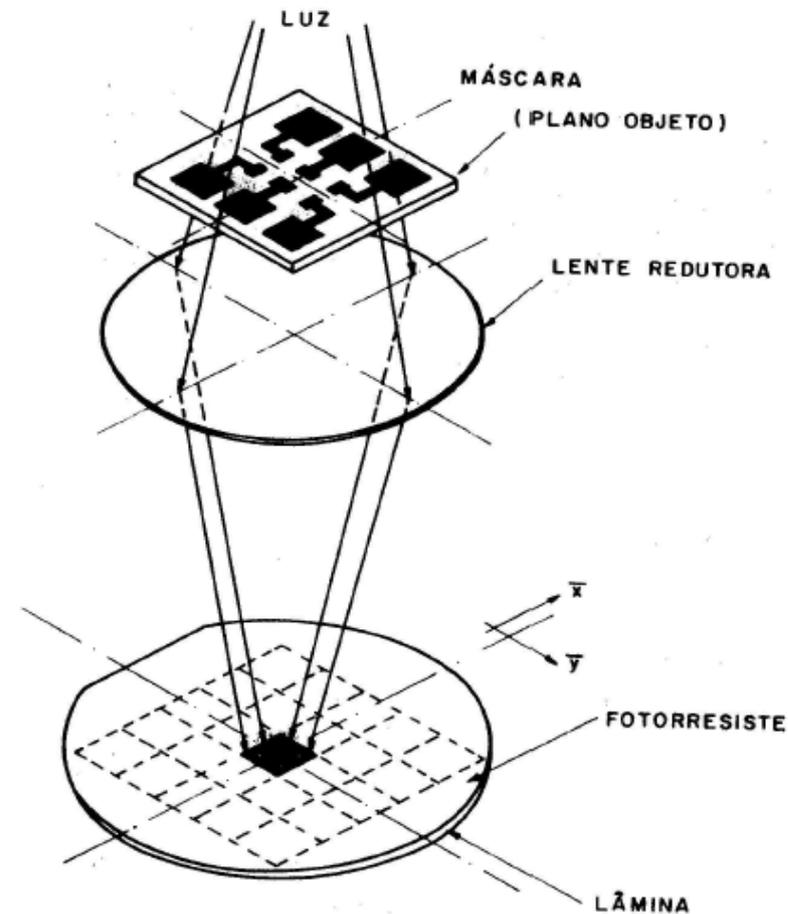
**Cristal de Silício**

A pastilha está pronta para a difusão  
seletiva



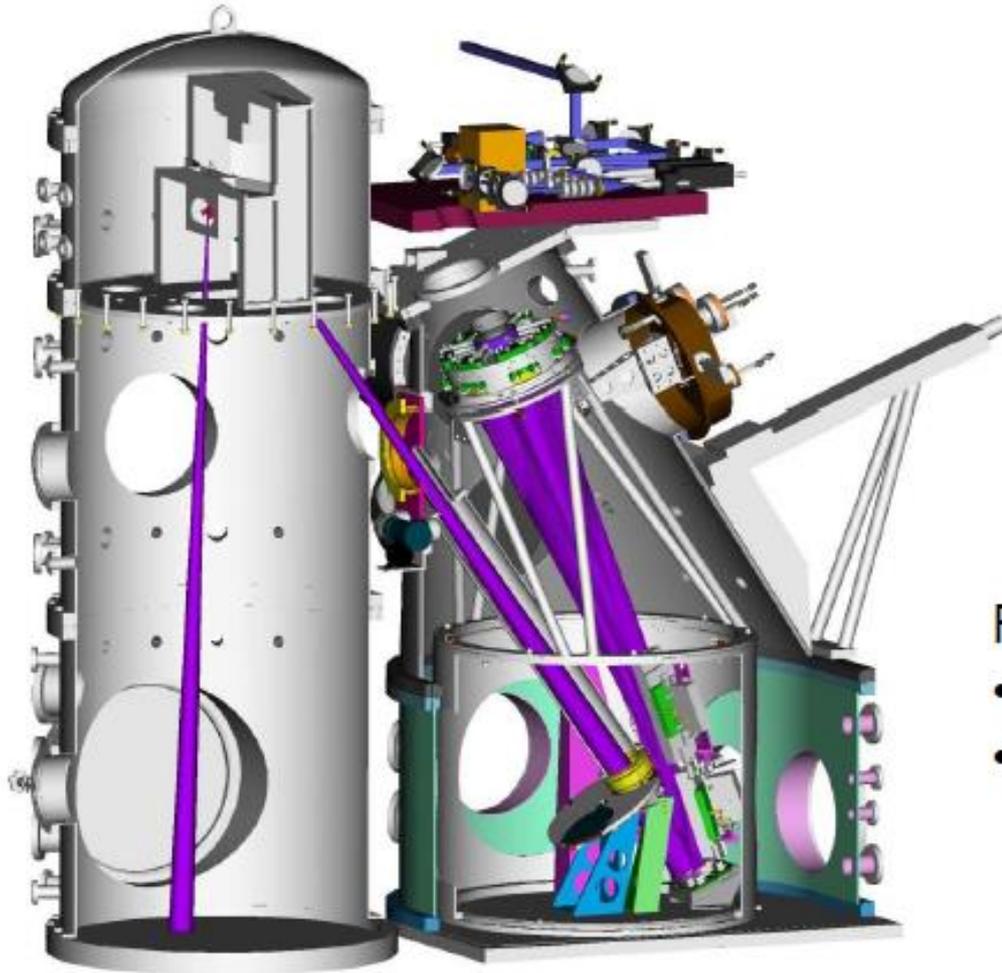
# Sistema de exposição

Luz ultra violeta ou ultravioleta profundo são utilizados para expor o material fotoresistente.



Fonte: V. Baranauskas, Processos de microeletrônica, Camoinas 1990

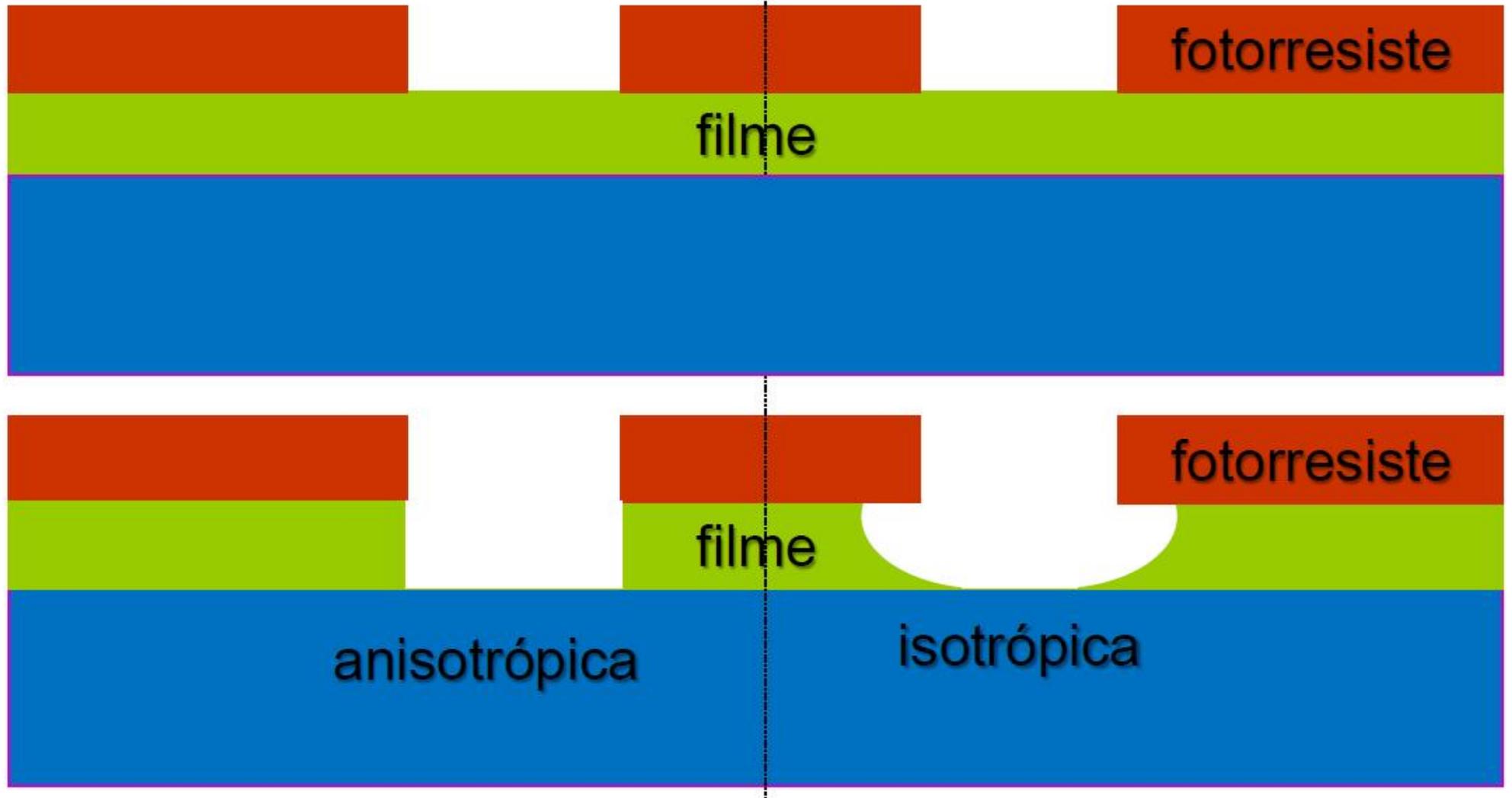
# Extreme ultraviolet (EUV) light lithograph



- Fatores limitantes da fotolitografia:
- Alinhamento
  - Resolução do padrão da máscara

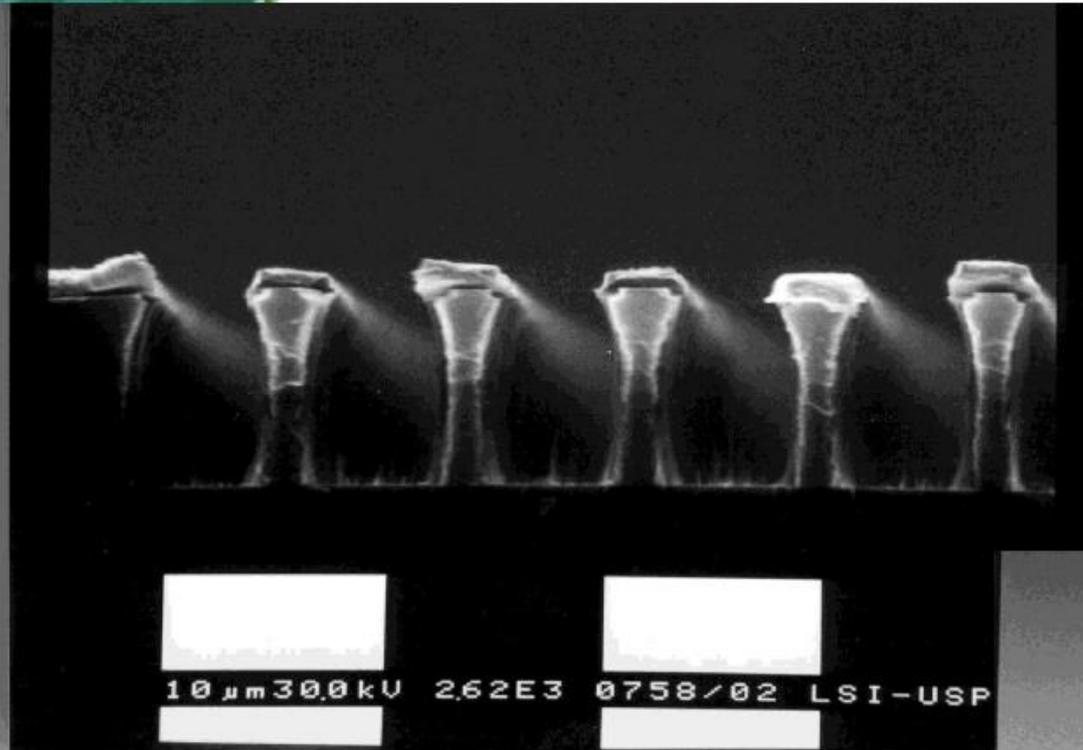
Permite resoluções litográficas abaixo de  $0.1 \mu\text{m}$ , podendo chegar a  $0.03 \mu\text{m}$ !

# Corrosão

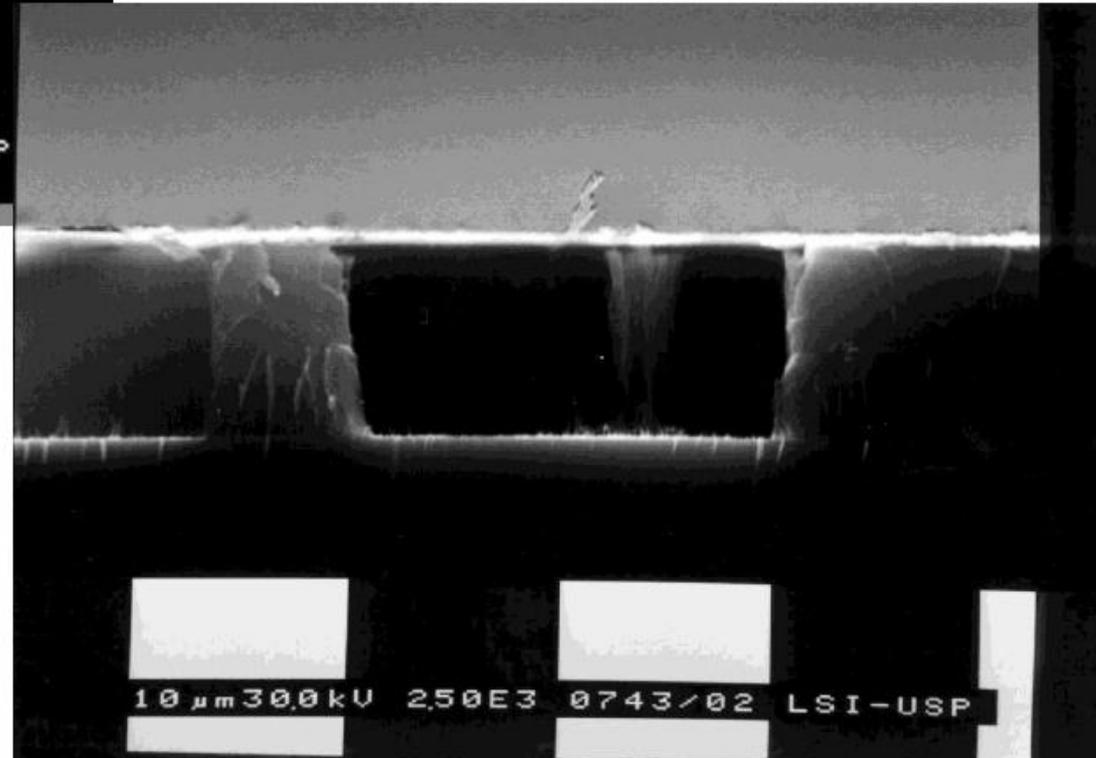


# Corrosão

## CORROSÃO ISOTRÓPICA

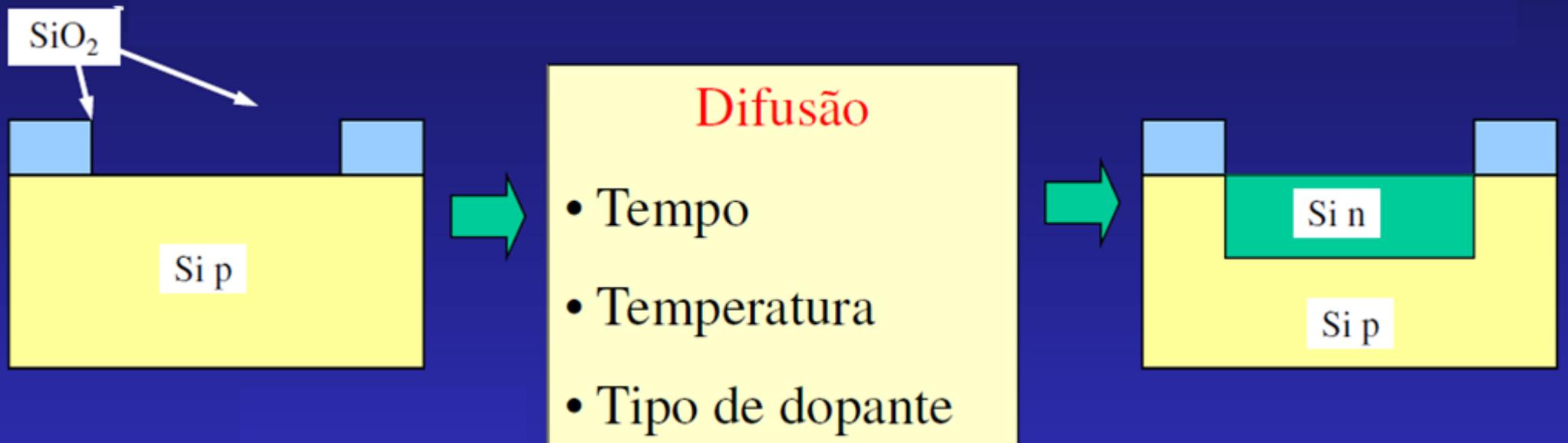


## CORROSÃO ANISOTRÓPICA



# Difusão de Impurezas

Introdução, na rede cristalina do Silício, impurezas doadoras (fósforo, arsênio, etc.) ou receptoras (boro, etc.)



Objetivo: Criar uma região Doadora (ou Receptora)

# Difusão

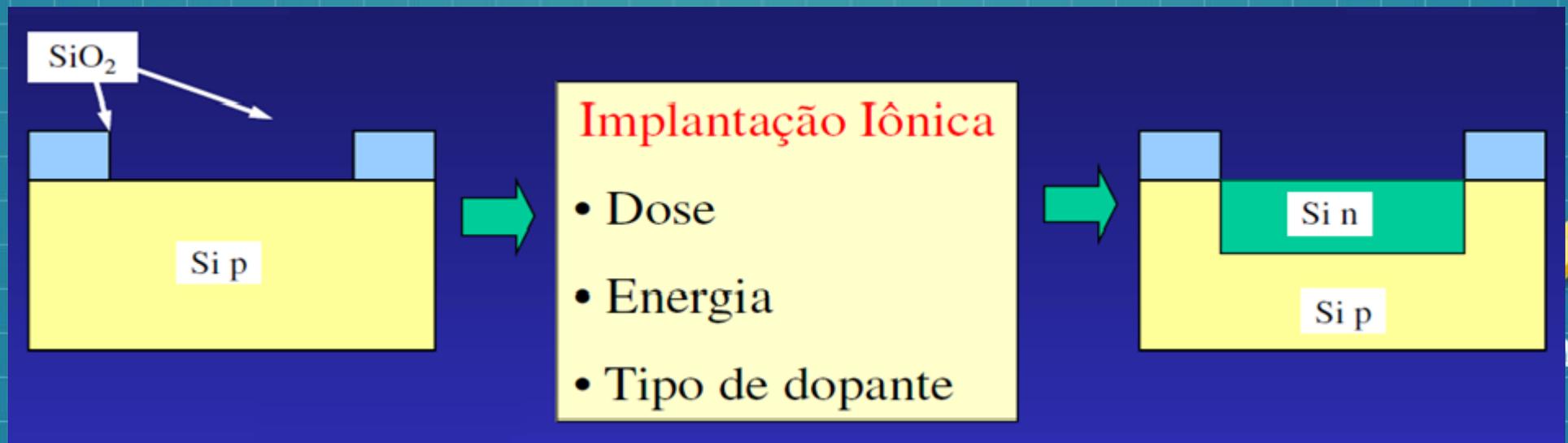
- Átomos dopantes são difundidos através da rede cristalina (alta concentração  $\Rightarrow$  baixa concentração)
- Processo térmico (alta temperatura 700 – 1200 °C)
- A profundidade com que as impurezas se difundem são controladas pela temperatura e pelo tempo de processo

# Dopantes: tipo-p ou tipo-n

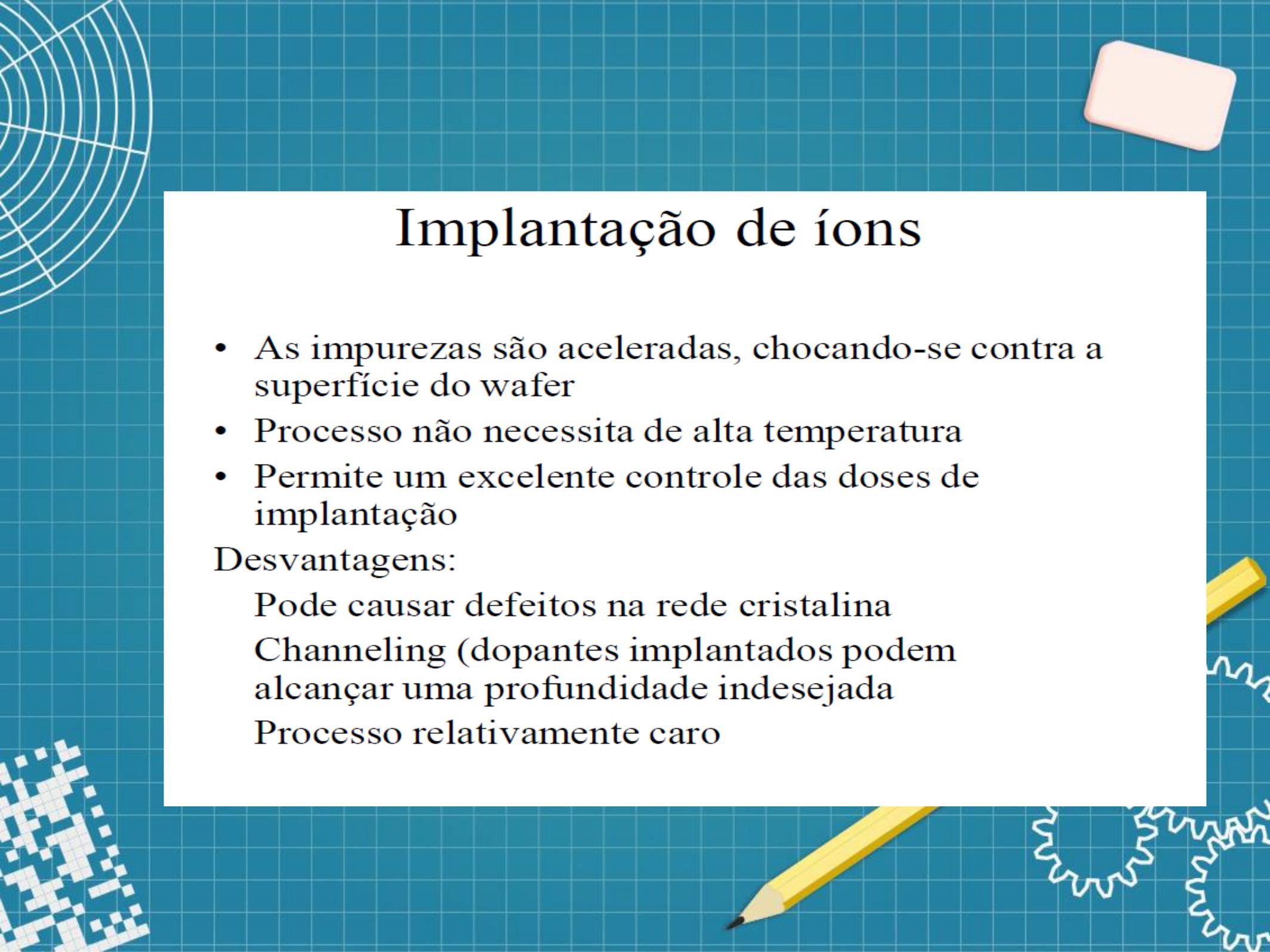
- Nível de dopagem típico:  $10^{15}$  até  $10^{20}$  átomos/cm<sup>3</sup>
  - O Si tem  $5.2 \times 10^{22}$  átomos/cm<sup>3</sup>
- Dopagem tipo n (P, As)
- Dopagem tipo p (B, Ga, Al)

# Implantação Iônica

Introdução, na rede cristalina do Silício, impurezas doadoras ou receptoras, por impacto



Objetivo: Criar uma região Doadora (ou Receptora)



# Implantação de íons

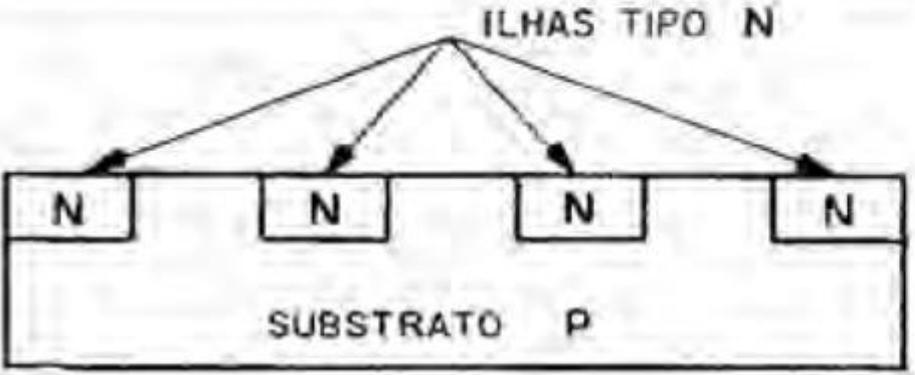
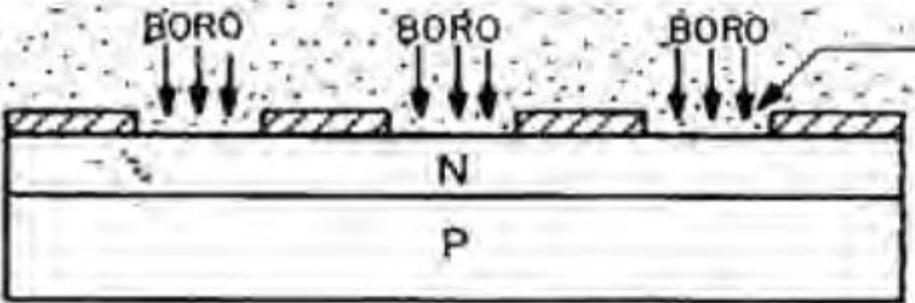
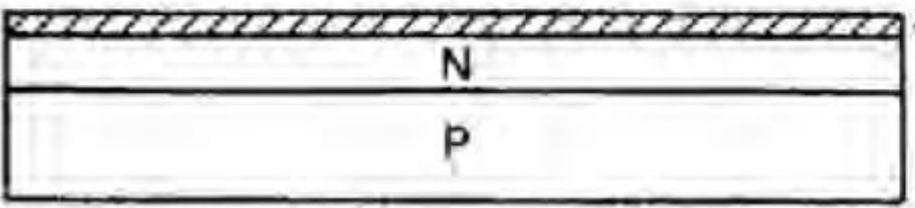
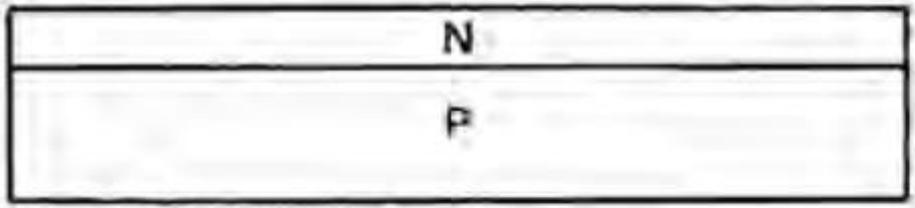
- As impurezas são aceleradas, chocando-se contra a superfície do wafer
- Processo não necessita de alta temperatura
- Permite um excelente controle das doses de implantação

Desvantagens:

Pode causar defeitos na rede cristalina

Channeling (dopantes implantados podem alcançar uma profundidade indesejada)

Processo relativamente caro

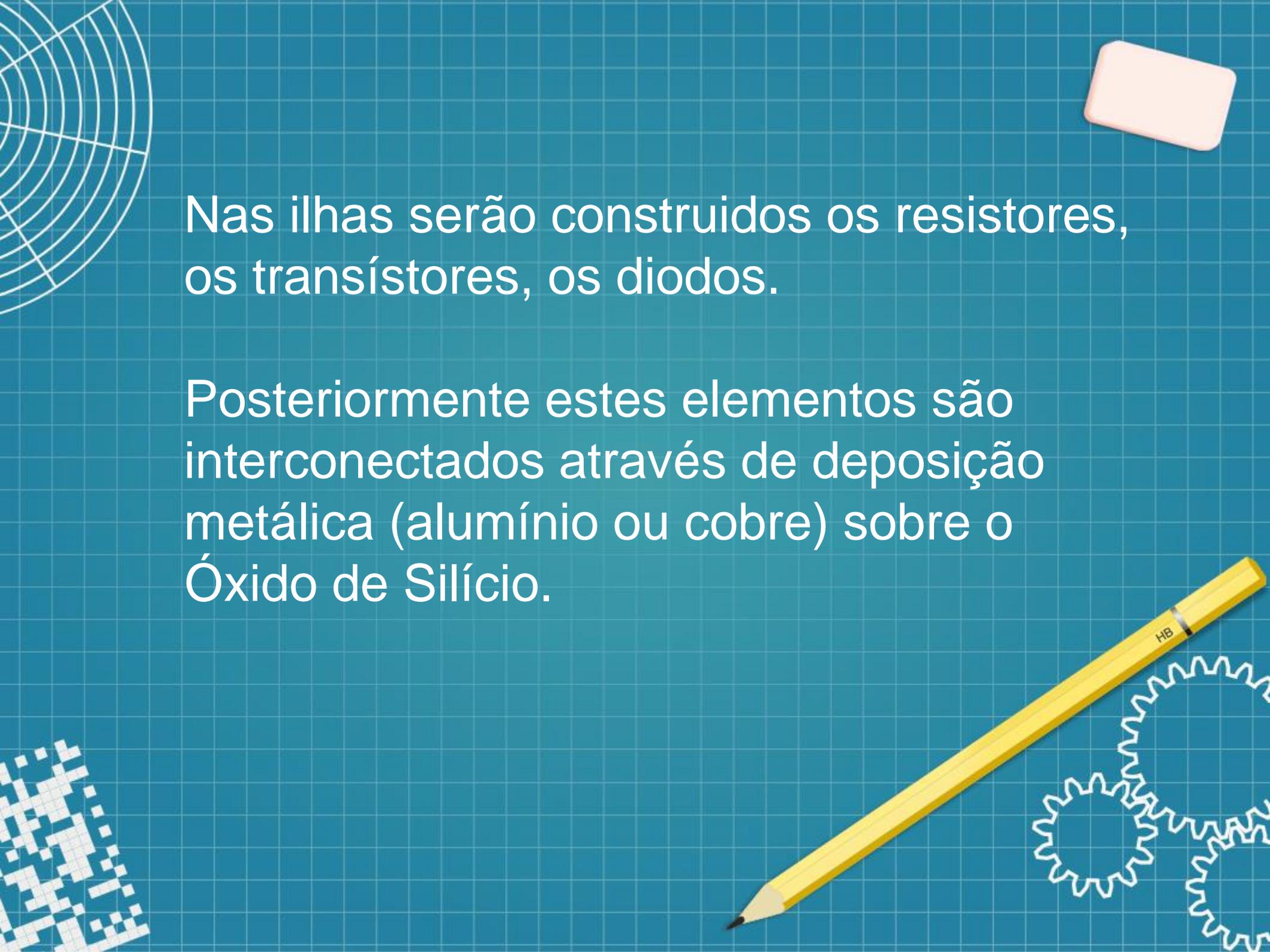


ÓXIDO

JANELA

ILHAS TIPO N

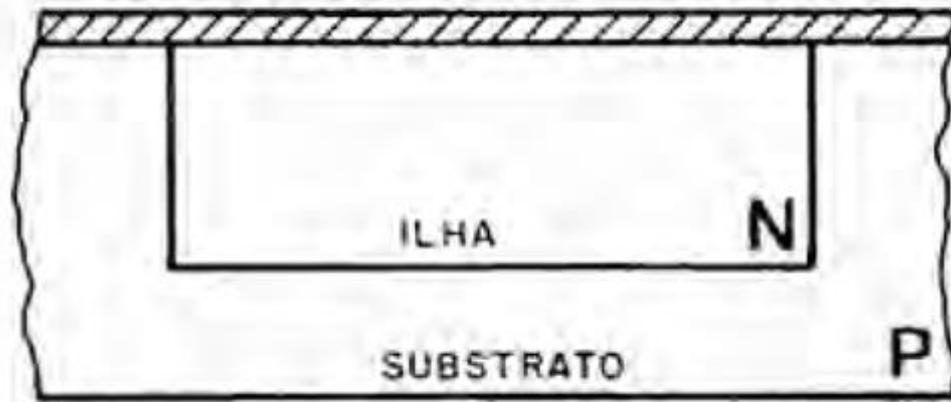
Abertura das ilhas tipo N;



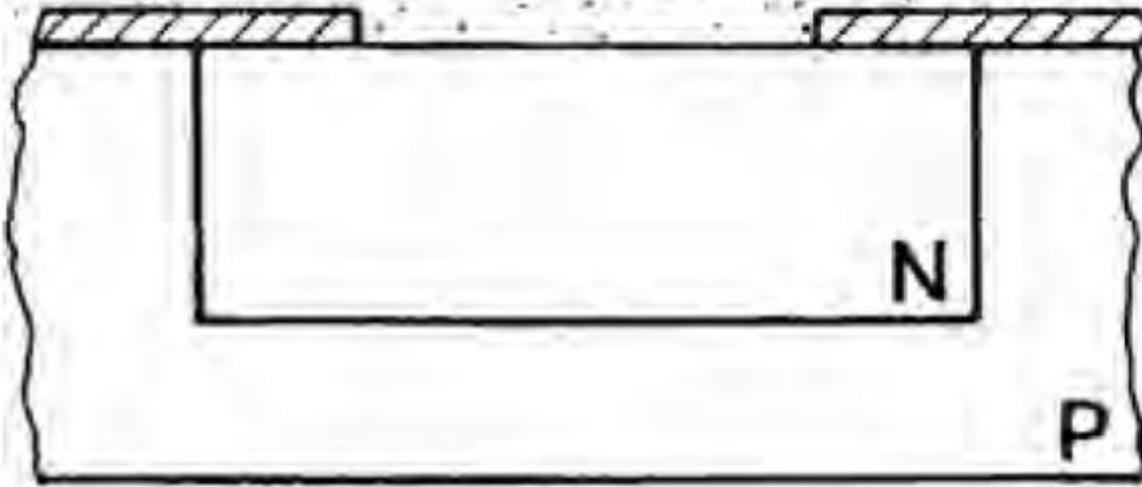
Nas ilhas serão construídos os resistores, os transístores, os diodos.

Posteriormente estes elementos são interconectados através de deposição metálica (alumínio ou cobre) sobre o Óxido de Silício.

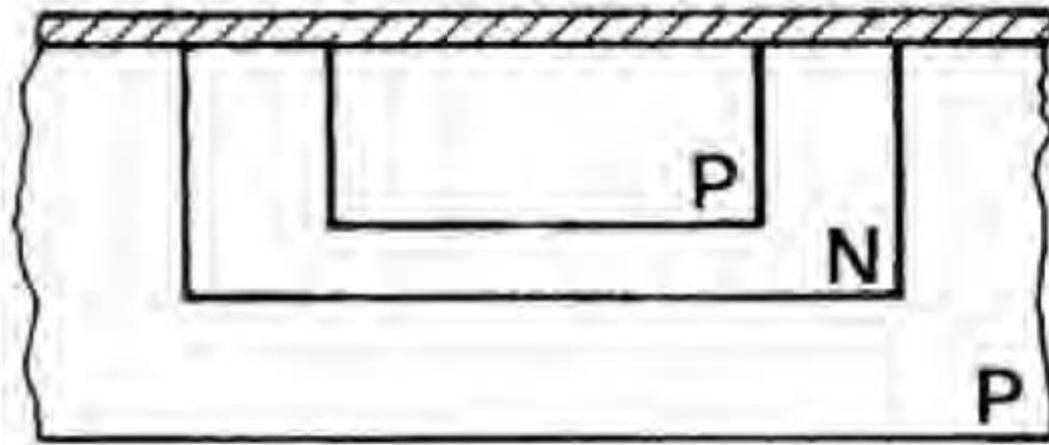
## Fabricação de transistores



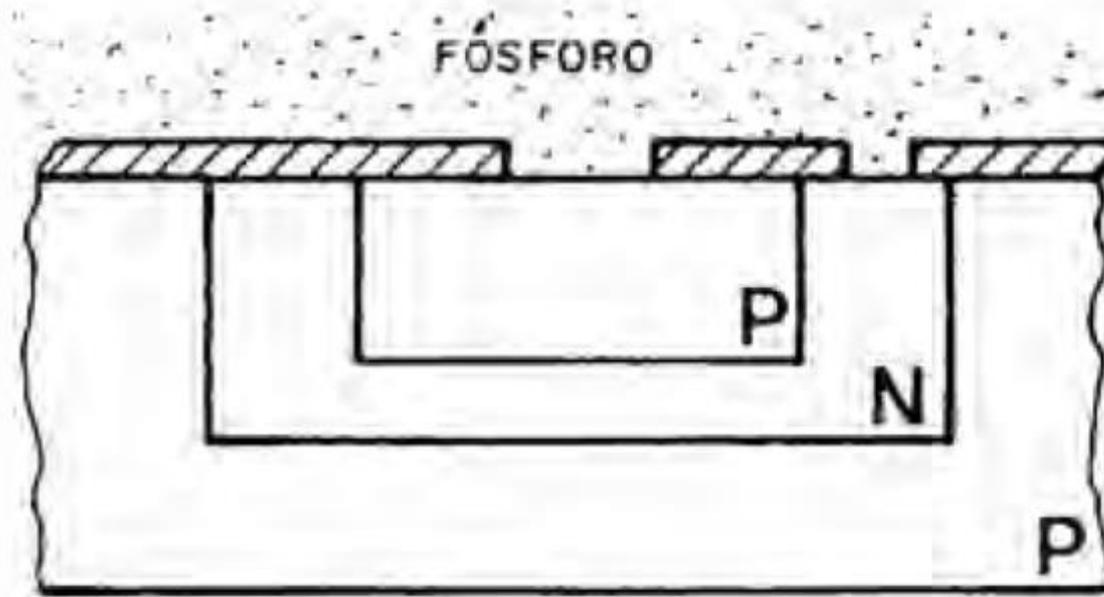
Ilha tipo  $N$  no corpo do substrato tipo  $P$



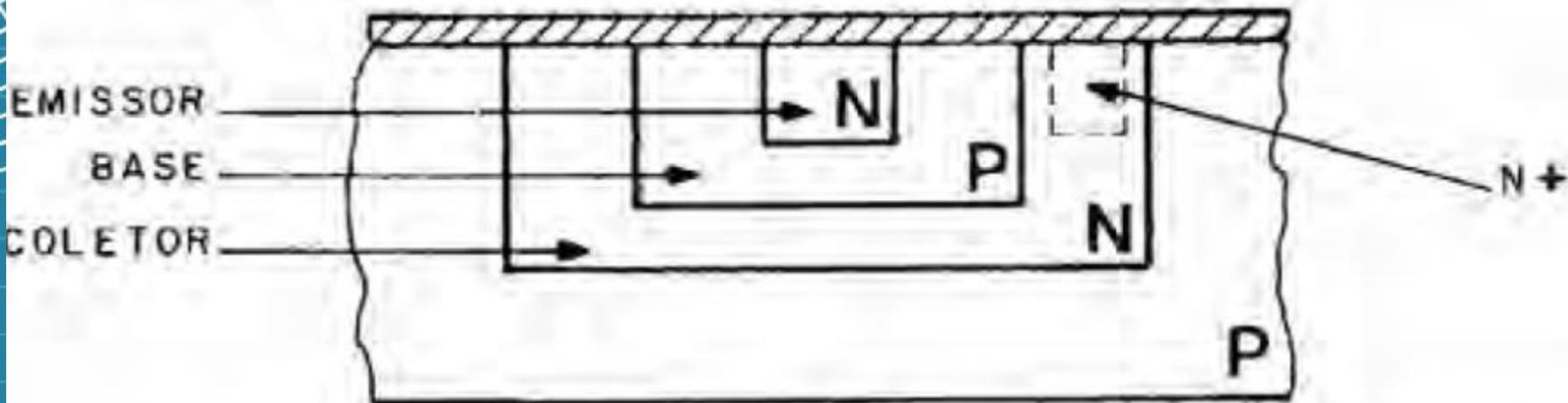
Pastilha com a janela aberta para a difusão e já exposta a uma atmosfera contendo boro (tipo *P*)



Pastilha após a difusão tipo  $P$ , e já com uma nova camada de óxido na sua superfície



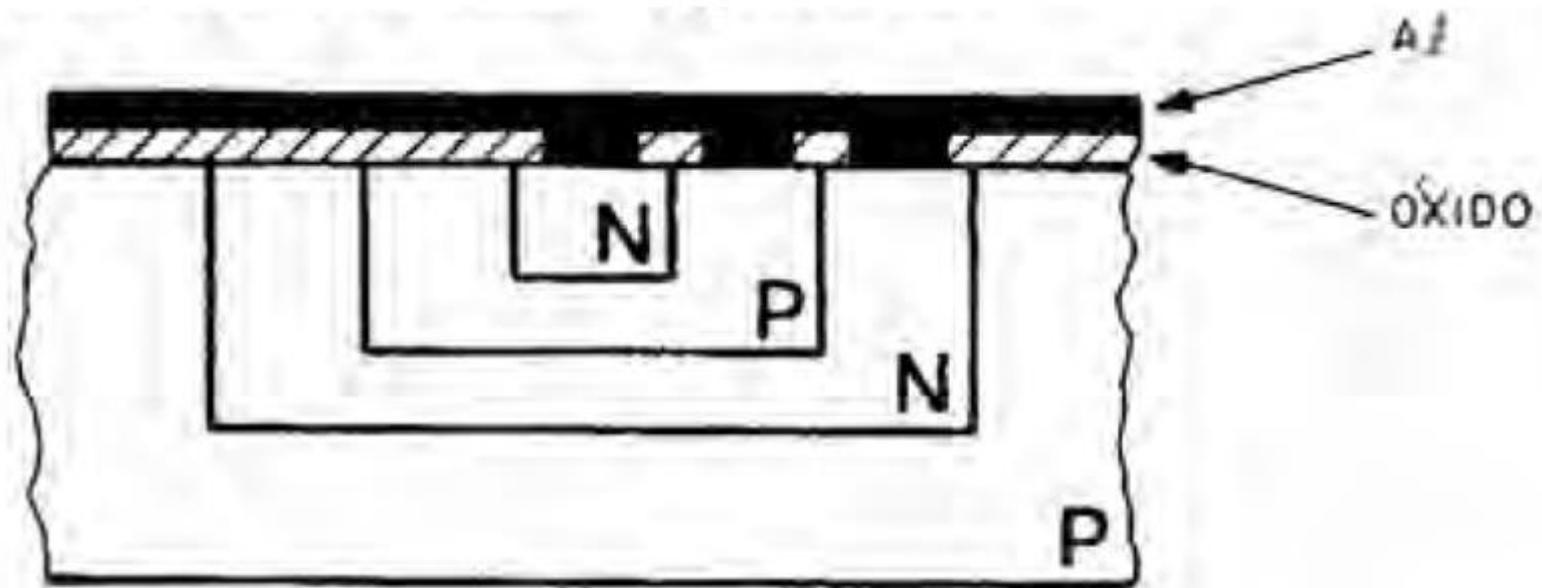
Pastilha com a janela aberta para a difusão tipo N sobre a região difundida anteriormente e já exposta a uma atmosfera contendo fósforo.



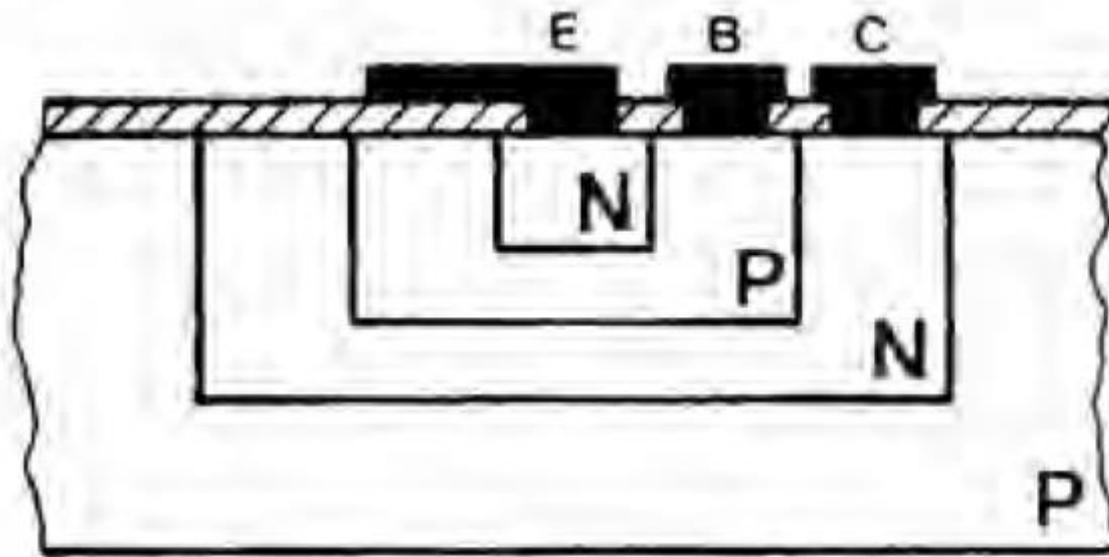
Pastilha após a difusão do emissor. A camada  $N$  da ilha constitui o coletor; a camada  $P$  difundida será a base; a última camada  $N$  difundida será o emissor. A região  $N^+$  corresponde ao reforço feito na região  $N$ .



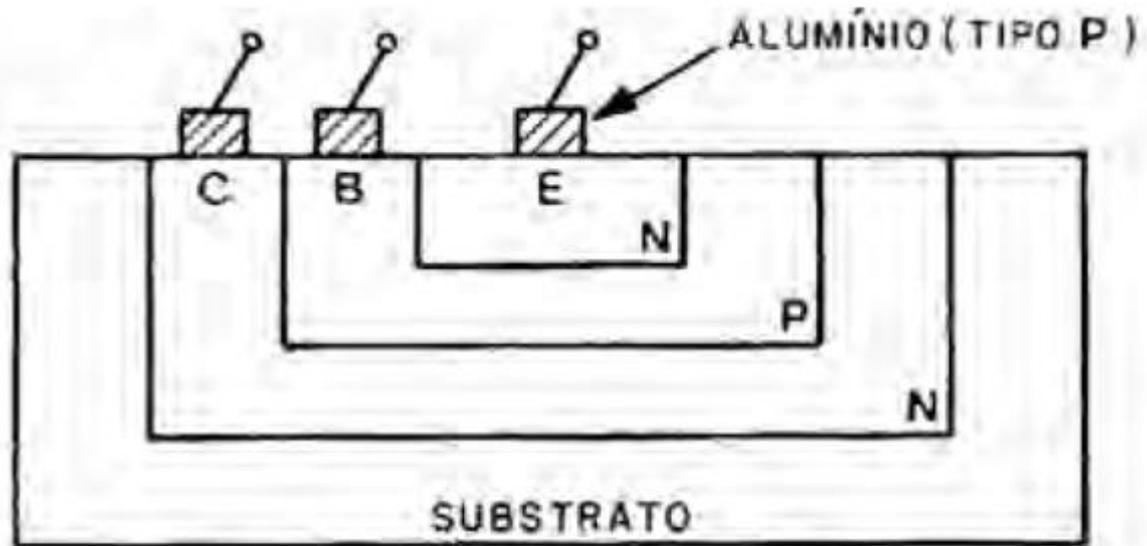
Pastilha com janelas abertas para formação dos contatos e expostas ao alumínio vaporizado



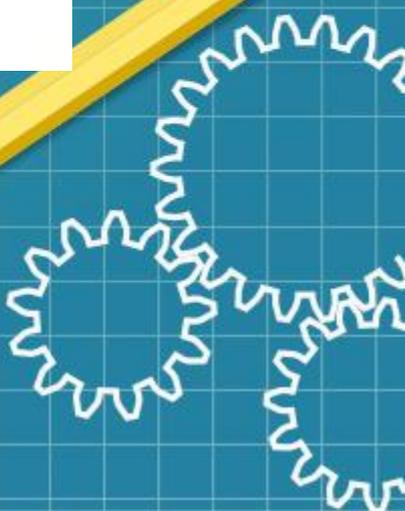
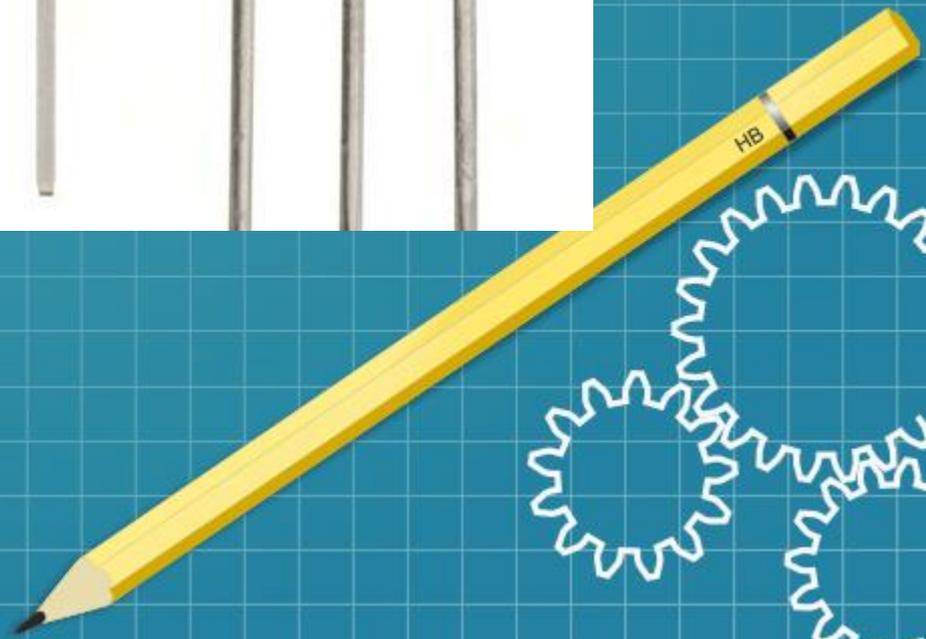
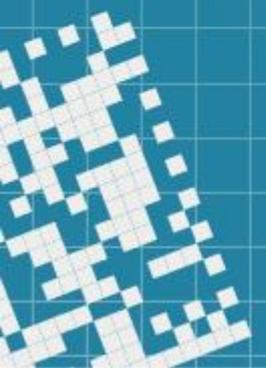
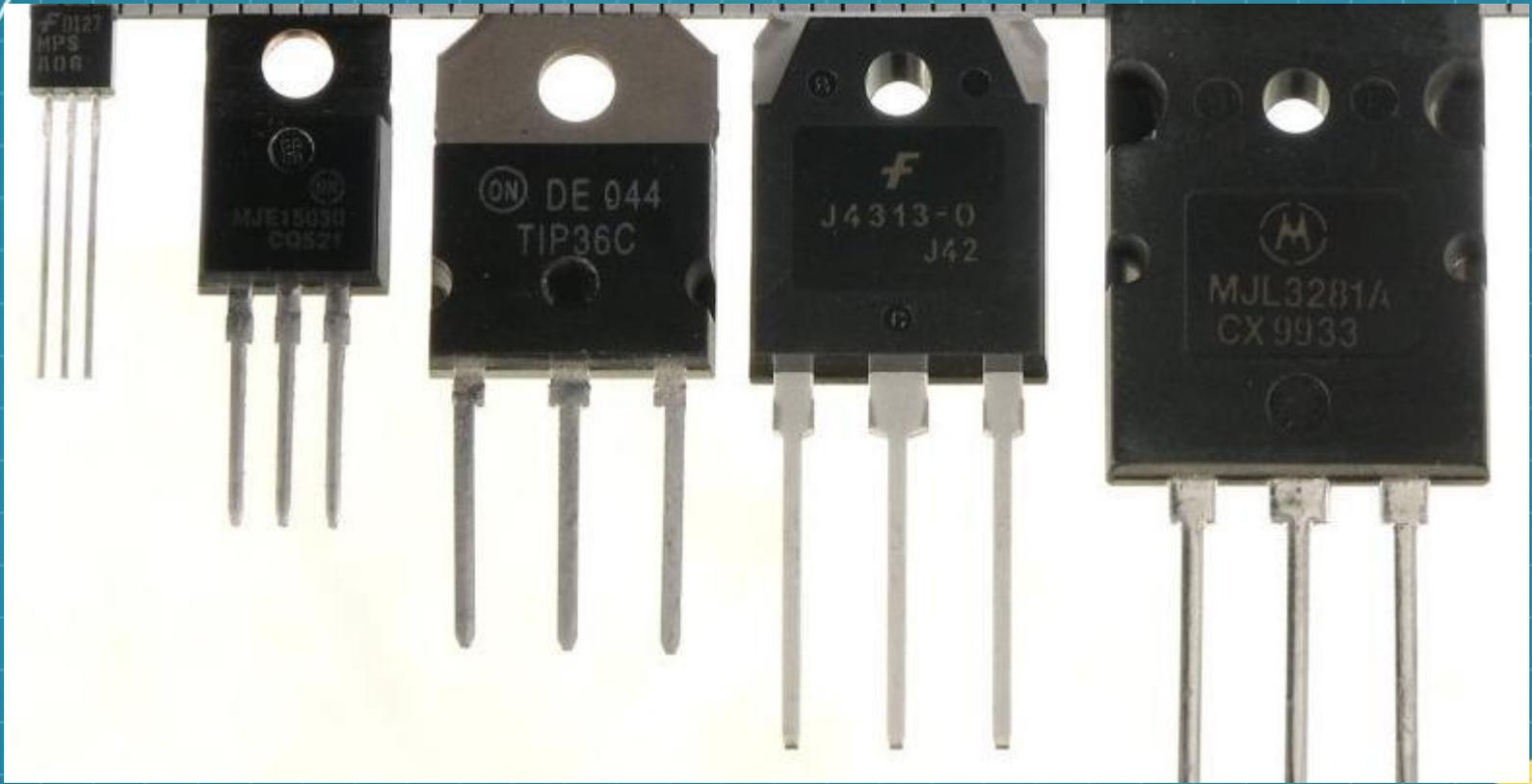
Pastilha com alumínio já depositado em toda a superfície



Transistor completo. O alumínio foi retirado das regiões indesejadas deixando as ligações apenas nas regiões que queremos:  $E$  = emissor,  $B$  = base e  $C$  = coletor



Contato entre o alumínio e o semiconductor



## Fabricação de resistores

### *Resistores difundidos*

A fabricação de resistores na forma integrada baseia-se no fato do material semicondutor apresentar uma resistividade que é função das impurezas adicionadas ao silício. Por exemplo, se num cristal puro,  $N_A$  átomos de boro (impureza tipo  $P$ ) são adicionados por  $\text{cm}^3$ , a resistividade do material será dada aproximadamente por

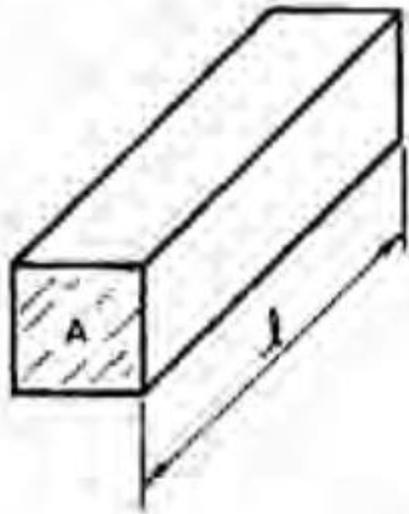
$$\rho = \frac{1}{\mu_p N_A q}$$

onde,

$$\mu_p = \text{mobilidade para buracos} = 480 \frac{\text{cm}^2}{\text{V} \cdot \text{s}};$$

$N_A$  = número de átomos de impurezas adicionadas, por  $\text{cm}^3$ ;

$q$  = valor absoluto da carga do elétron =  $1,6 \times 10^{-19}$  coulombs.



$$R = \rho \frac{l}{A}$$

$R$  = resistência em  $\Omega$

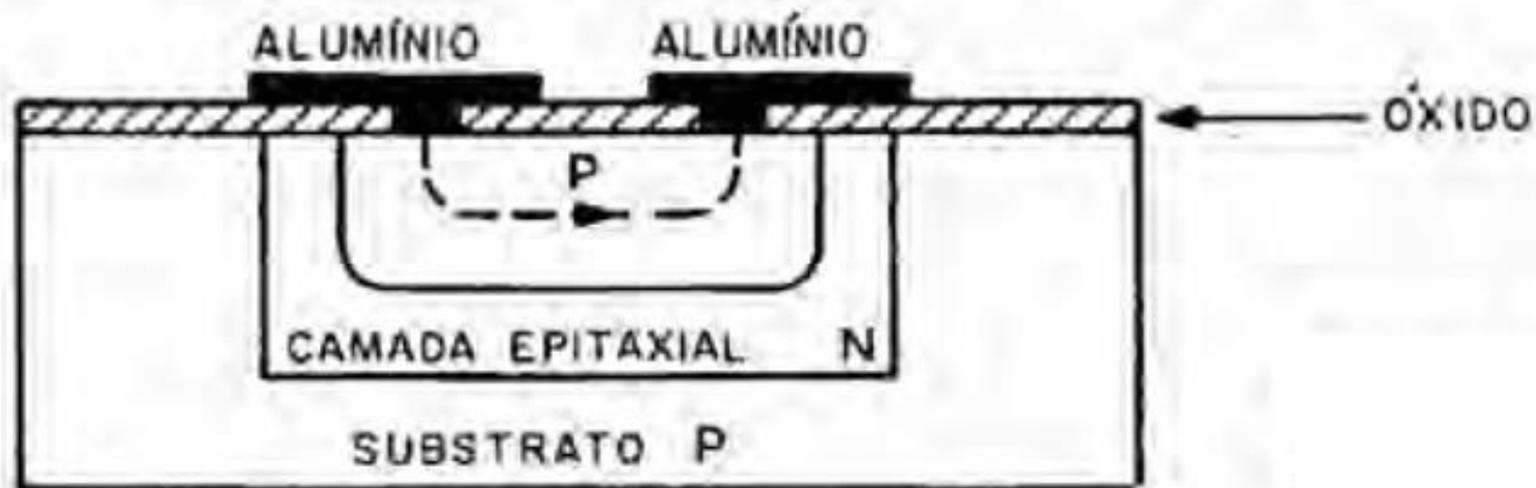
$\rho$  = resistividade em  $\Omega \cdot m$

$l$  = comprimento em  $m$

$A$  = área em  $m^2$

Conseqüentemente, variando a resistividade (função do número de impurezas adicionadas) ou as dimensões do bloco de cristal podemos ajustar a resistência do bloco para o valor desejado.

## Constituição de um resistor difundido



## Resistor de deposição

Quando são necessários valores elevados de resistência, o que exigiria uma área grande do cristal, usando-se o processo de difusão, uma solução é fabricar o resistor depositando uma camada de material metálico

Variando o material empregado e as dimensões do resistor, podemos obter o valor desejado de resistência.



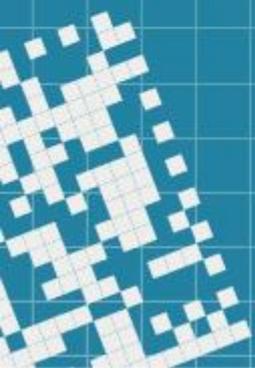
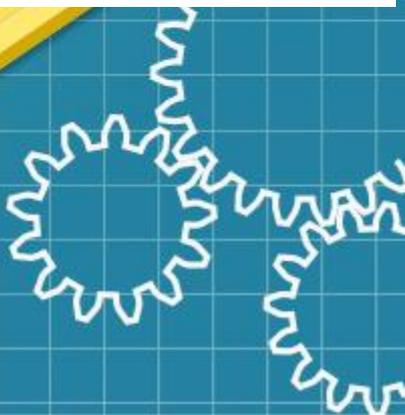


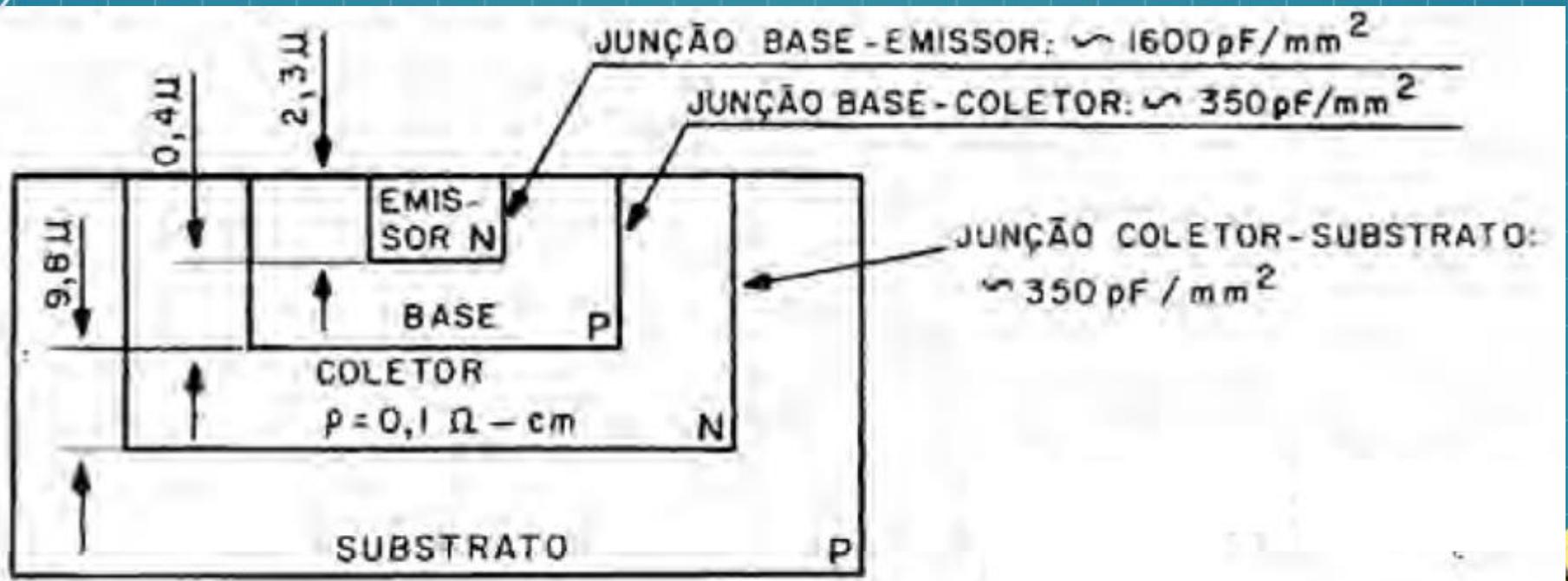
## Fabricação de capacitores

Fundamentalmente, são usados dois tipos de capacitores na forma integrada: capacitores de junção e capacitores de deposição.

### *Capacitores de junção*

Esses capacitores se baseiam no fato de uma junção *PN* apresentar uma capacitância cujo valor depende da tensão inversa aplicada à junção. Portanto, o simples uso de uma junção *PN* inversamente polarizada pode proporcionar o valor de capacitância desejado.



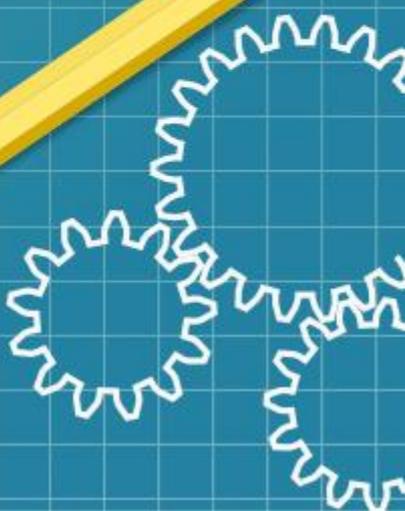
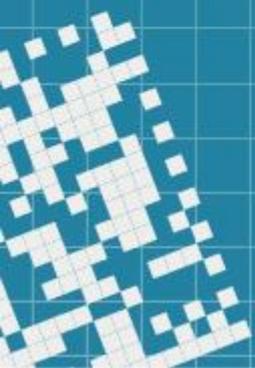
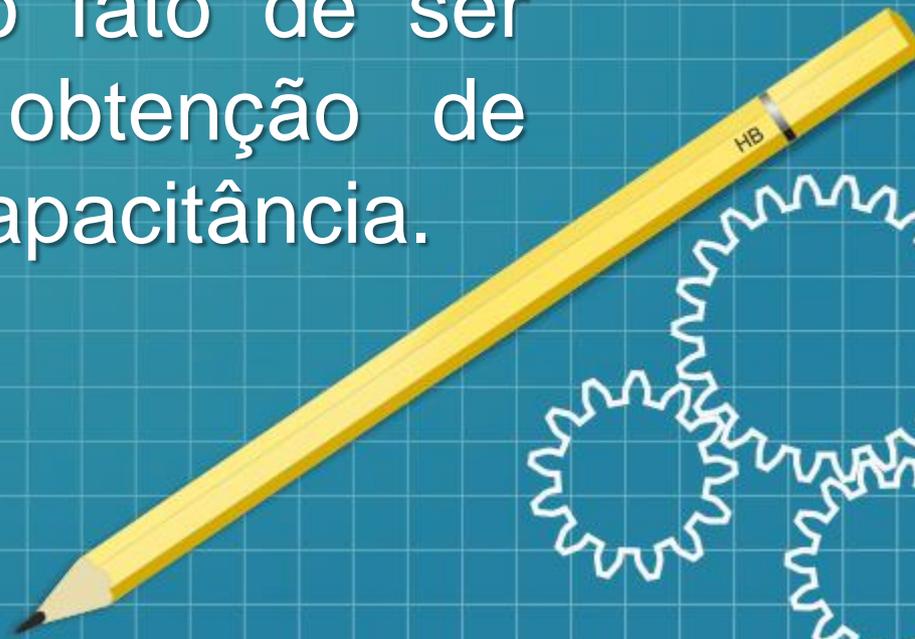


Capacitâncias de um transistor



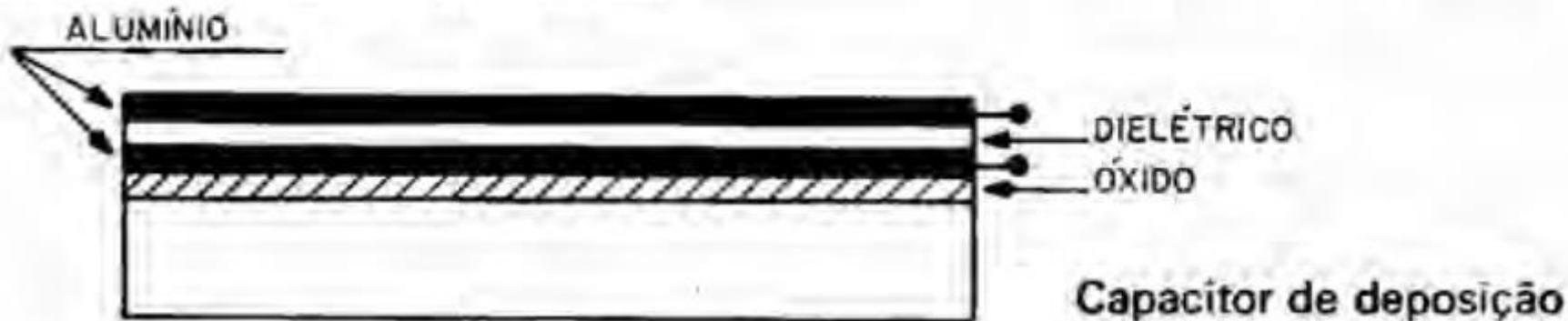
Estas capacitâncias dependem da geometria, dopagens, etc.

O grande inconveniente do seu uso é o fato delas dependerem fortemente da tensão e da temperatura, além do fato de ser possível apenas a obtenção de valores limitados de capacitância.



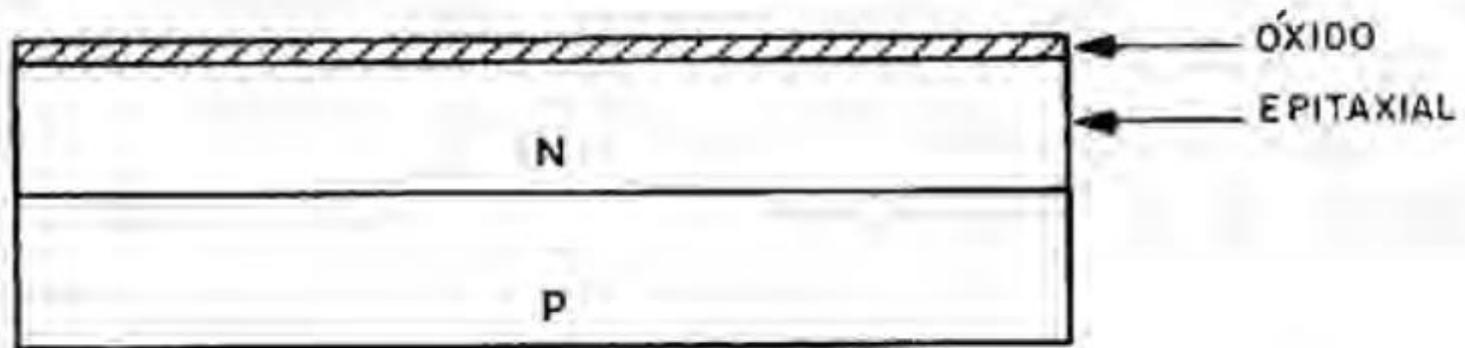
## Capacitores depositados

Um processo de fabricação de capacitores que é compatível com o processo de fabricação de circuitos integrados é a deposição

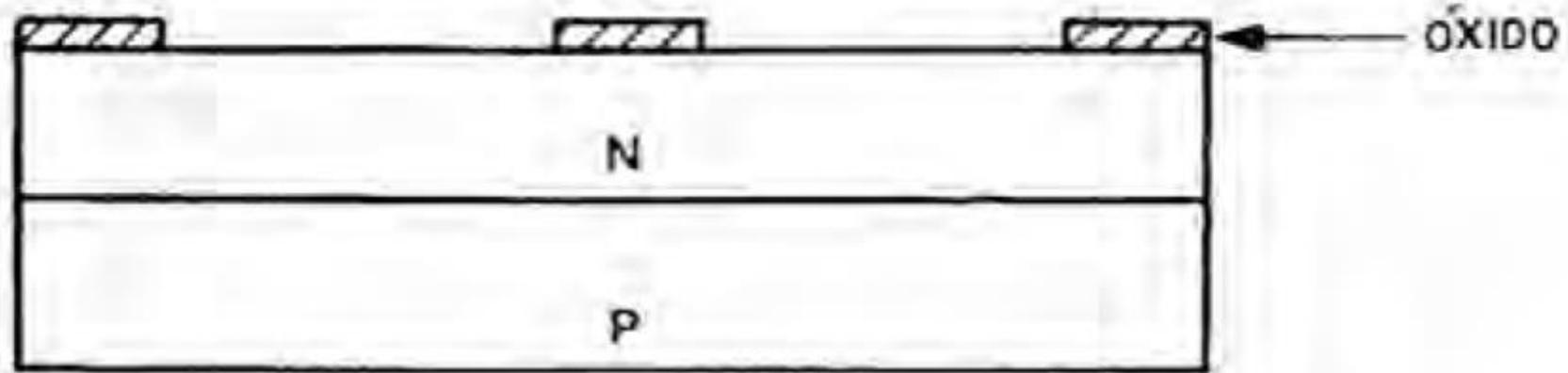


Inicialmente, no topo do óxido de silício que cobre o substrato deposita-se o alumínio que servirá como uma das placas do capacitor; a seguir, deposita-se um material dielétrico (por exemplo, óxido de tântalo) e, finalmente, uma nova deposição de alumínio produz a outra placa do capacitor. Por esse processo variando o dielétrico utilizado consegue-se obter valores de capacitâncias muito mais elevados que as capacitâncias de junção. Um valor típico obtido, usando-se óxido de tântalo, é de  $3\,000\text{ pF/mm}^2$ , destacando-se a dependência bem menor com a temperatura.

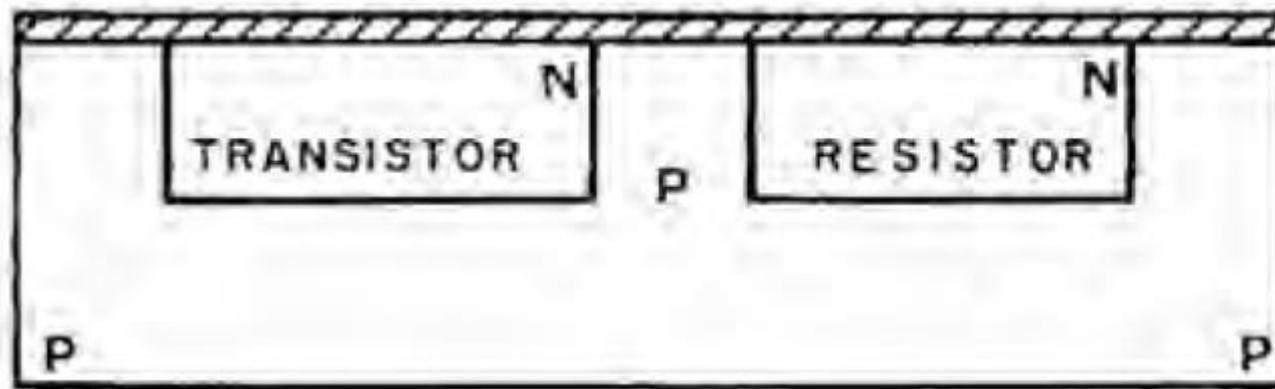
Fabricação simultânea de um transistor e um resistor



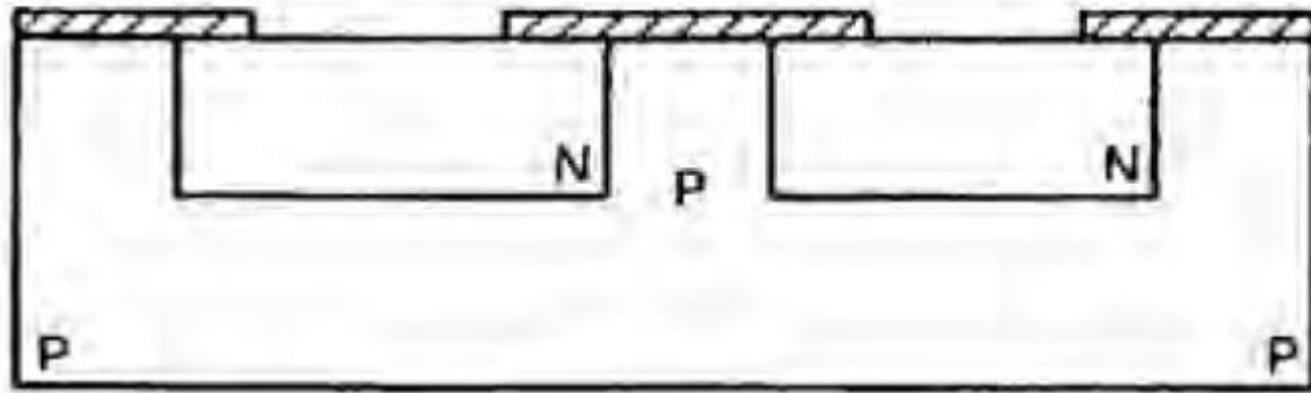
Estrutura epitaxial inicial



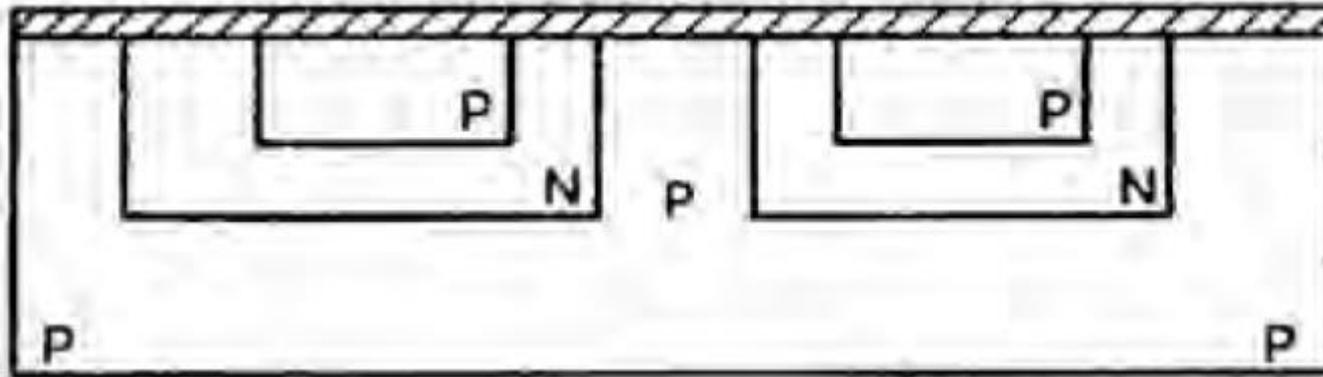
Pastilha pronta para sofrer a difusão para formação das ilhas



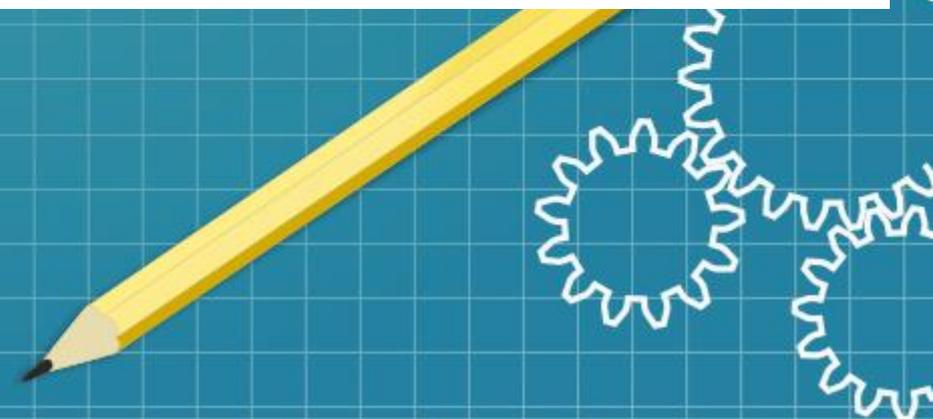
Pastilha já com as ilhas formadas e com a superfície novamente oxidada

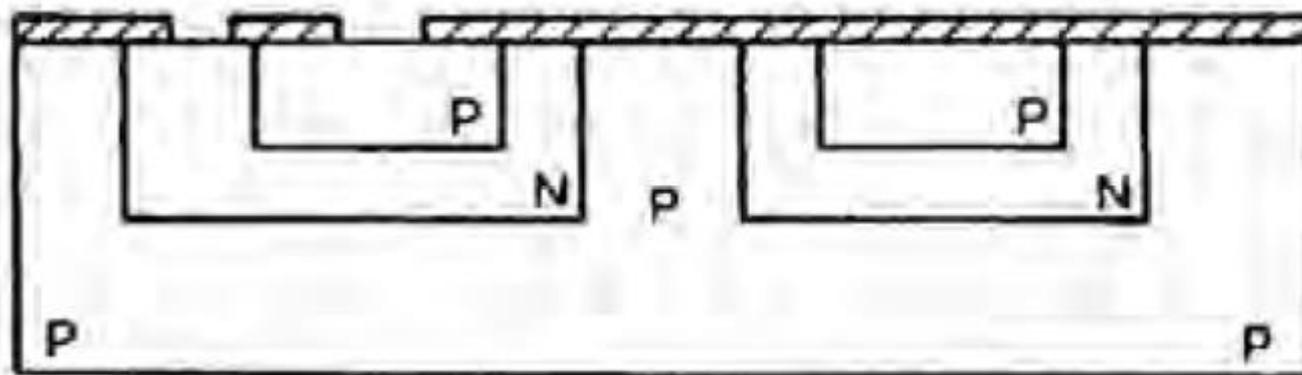


Pastilha pronta para sofrer a difusão da base do transistor e do corpo do resistor

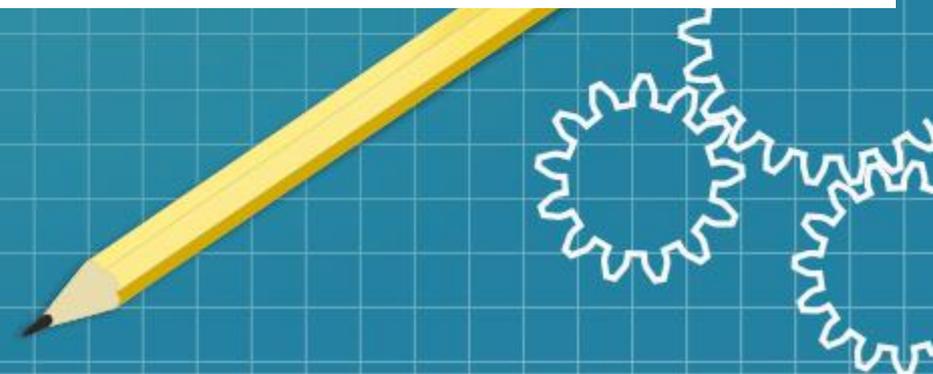


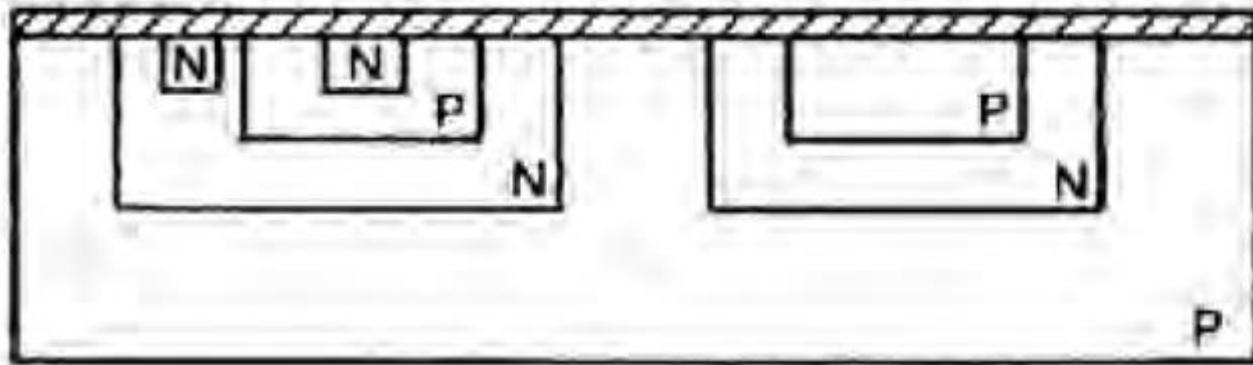
Pastilha já com a base e o resistor difundidos e a superfície novamente oxidada



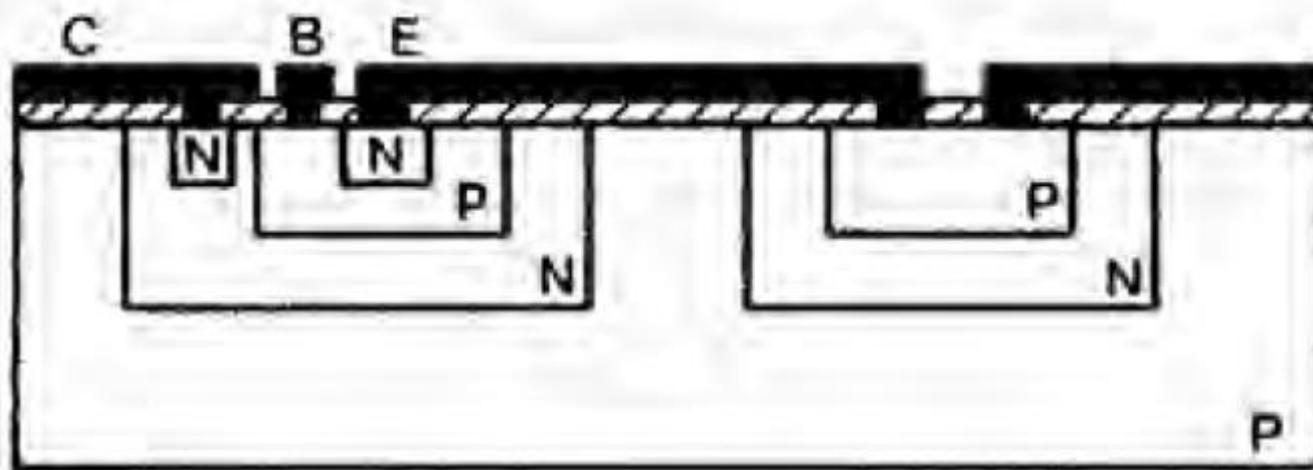


Pastilha pronta para sofrer a difusão que formará o emissor e preparará a região de contato do coletor

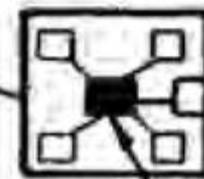
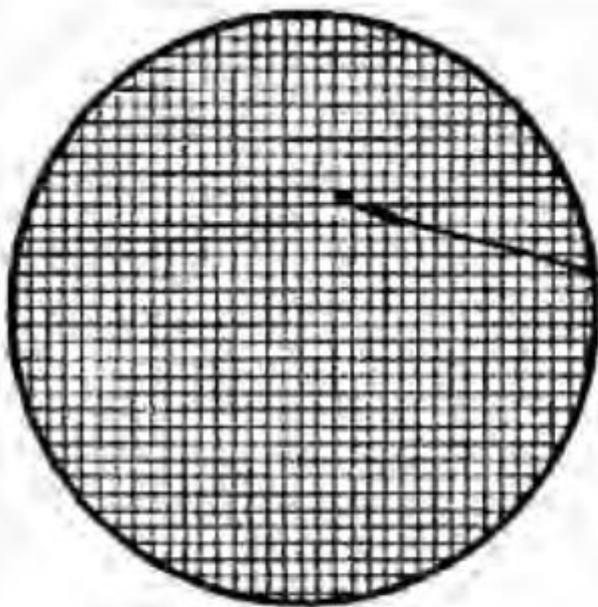




Pastilha já com o emissor difundido e o contato do coletor preparado



Pastilha já com o alumínio depositado fazendo os contatos (emissor do transistor ligado ao resistor)



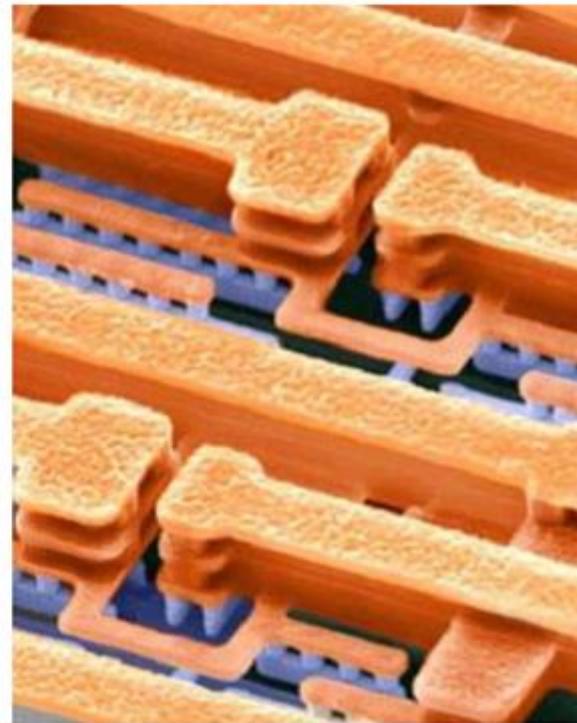
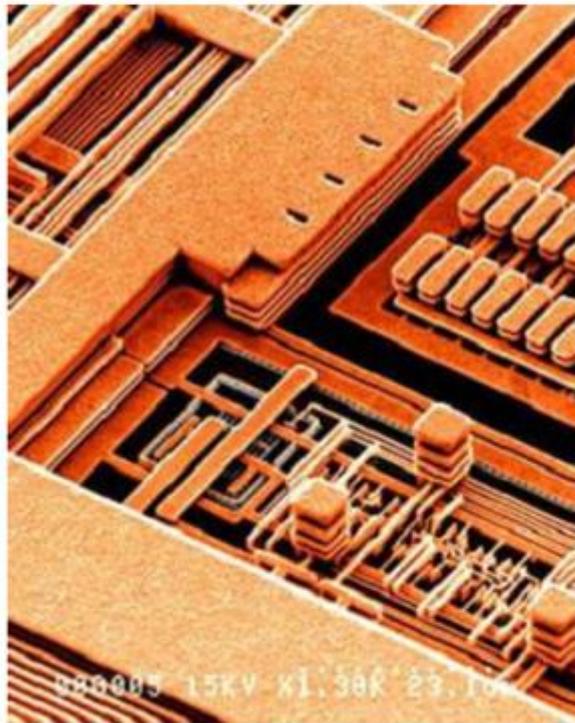
CONTATO PARA  
O CIRCUITO

CIRCUITO

Numa mesma pastilha podem ser fabricados centenas e mesmo milhares (dependendo do tamanho de cada circuito) de circuitos integrados

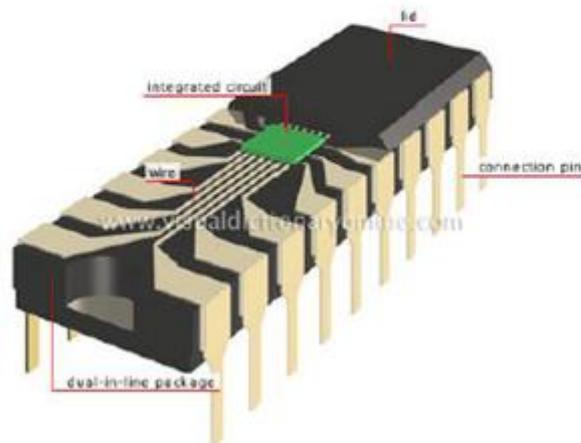
## Deposição de Metal

Ligação elétrica entre os dispositivos formados no mesmo *wafer* de silício;  
Deposição de uma fina camada de **Alumínio (Al)** ou **Cobre (Cu)**.



# Tipos de Encapsulamentos

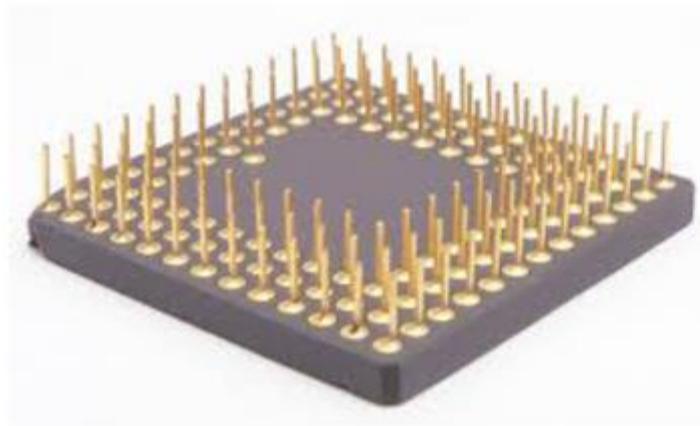
- ✓ Invólucro protetor de um circuito integrado;
- ✓ No encapsulamento estão inseridos os terminais de conexão do elemento;
- ✓ Normalmente, o tipo de encapsulamento esta ligado ao nível de potência do dispositivo;
- ✓ Ampla diversidade de encapsulamentos;



# Tipos de Encapsulamentos

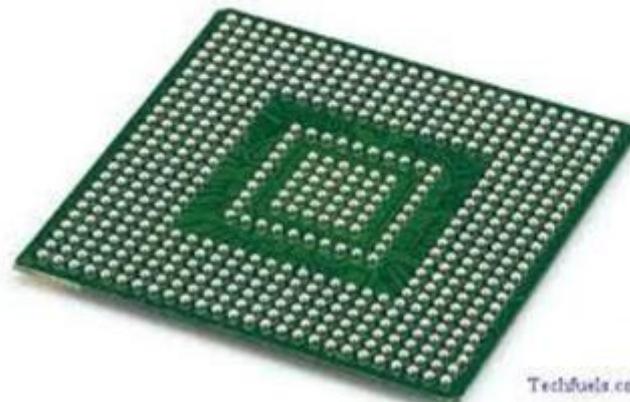
## Principais Tipos

- ✓ **PGA (Pin Grid Array)** → Matriz de pinos que circunda o circuito integrado.



**Encapsulamento utilizado em microprocessadores!!**

- ✓ **BGA (Ball Grid Array)** → Pinos são em formato de bolas.

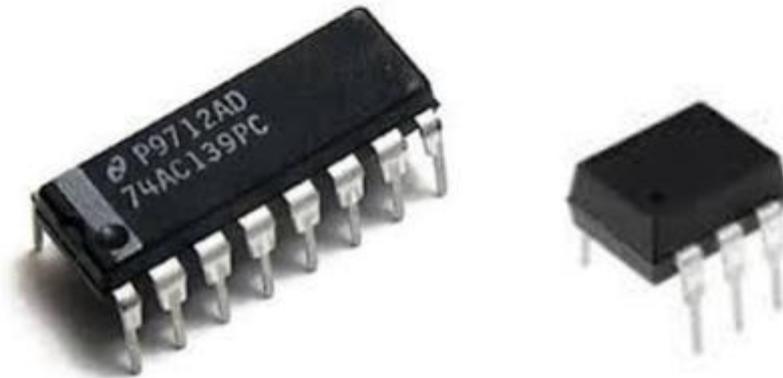


**Encapsulamento utilizado em chipsets de placas mãe e algumas placas de vídeo!!**

# Tipos de Encapsulamentos

## Principais Tipos

- ✓ **DIP (Dual In-Line Package)** → Duas colunas de pinos, sendo o tipo mais usado desde a década de 70.



**Ampla gama de aplicação  
(Portas lógicas, amplificadores  
operacionais, etc...)**!!

- ✓ **ZIP (Zig-zag In-Line Package)** → Duas colunas de pinos em um mesmo lado.

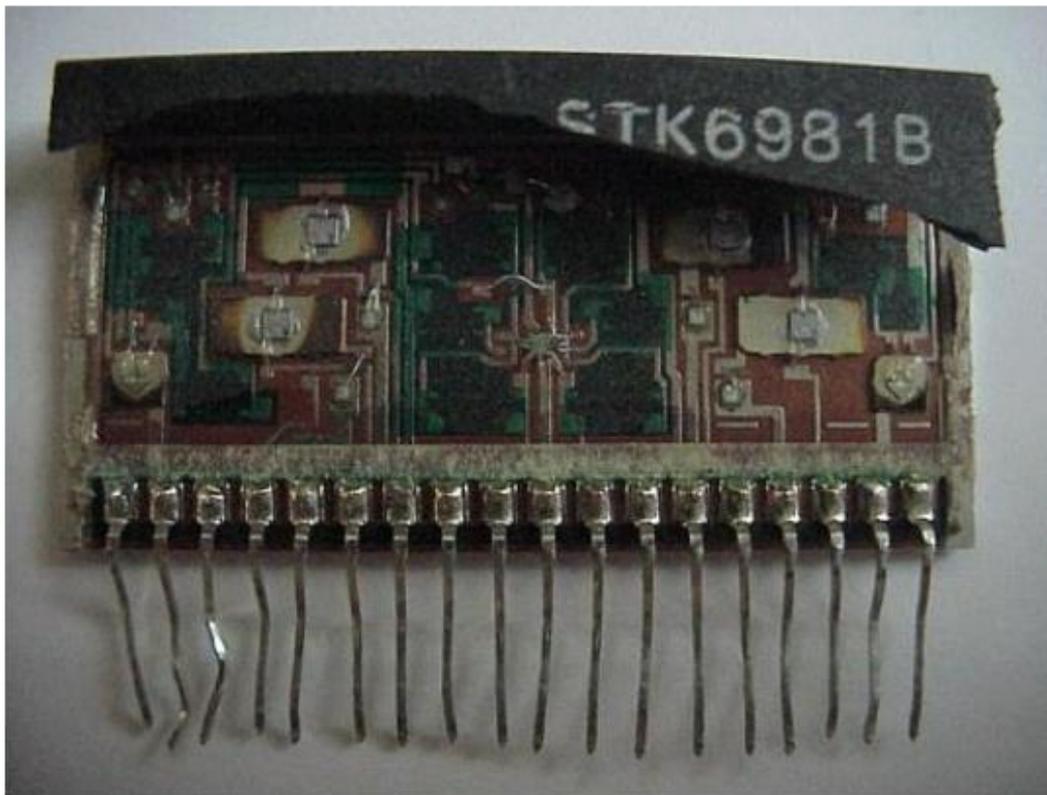


**Padrão pouco utilizado, mas  
presente em sistemas de  
amplificação de sinais!**

# Tipos de Encapsulamentos

## Principais Tipos

- ✓ **SIL (*Single In-Line*)** → Uma única coluna de pinos.



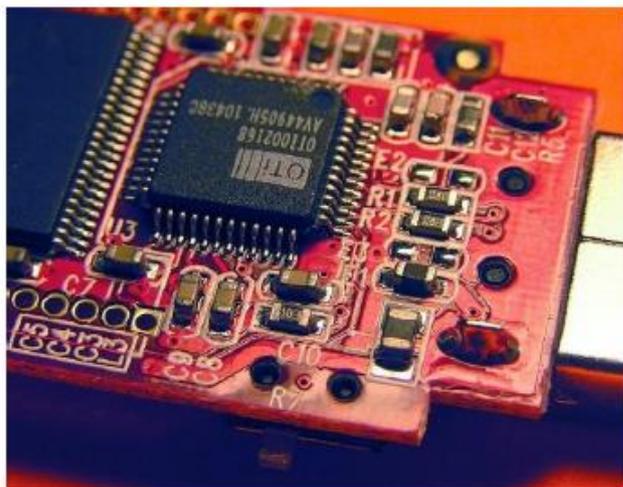
**Normalmente utilizado em amplificadores de potência!!**



# Tipos de Encapsulamentos

## Componentes SMD

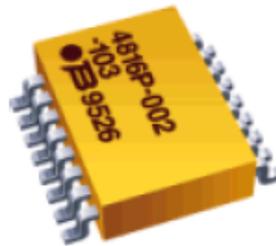
- ✓ **SMD (*Surface-mount technology*)** → Componentes montados sobre a superfície da placa de circuito impresso;
- ✓ Circuitos integrados de volume reduzido;
- ✓ Permite o aproveitamento de ambas as faces da placa de circuito impresso.



# Tipos de Encapsulamentos

## Componentes SMD – Principais Tipos

- ✓ **SOIC (Small-Outline Integrated Circuit)** → É semelhante a um DIP, só que em miniatura e com os pinos dobrados para lateral.

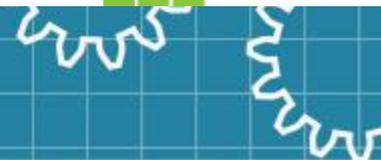


**Utilizado em circuitos de baixa potência em geral!!**

- ✓ **PLCC (Plastic-Leaded Chip Carrier)** → Terminais dobrados para baixo do elemento.



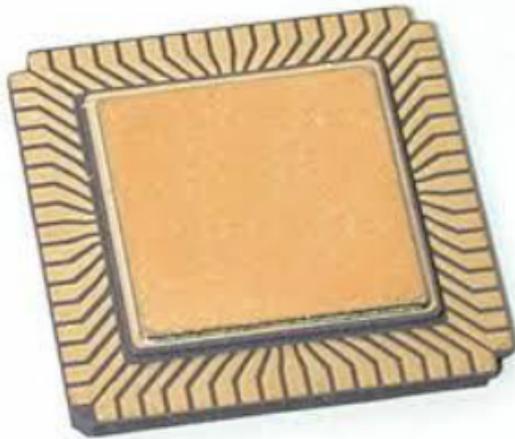
**Utilizado em circuitos de baixa potência em geral!!**



# Tipos de Encapsulamentos

## Componentes SMD – Principais Tipos

- ✓ **LCCC (*Leadless Ceramic Chip Carrier*)** → Não apresenta pinos expostos, apenas contatos elétricos.



**Encapsulamento utilizado em alguns modelos de microcontroladores!!**

**Existe uma ampla gama de tipos de encapsulamentos. A descrição completa do encapsulamento e as dimensões do mesmo, podem ser encontradas no *DataSheet* do componente!!!**



<https://www.youtube.com/watch?v=Kp8PUDsPm1o>

<https://www.youtube.com/watch?v=l7-EmE7lxuo>

