

SÍNTESE DE SIST. SEQUENCIAIS SÍNCRONOS

Sel 414 - Sistemas Digitais

Prof. Homero Schiabel

Possível solução para o Exemplo 4 (usando FF tipo T)

Projetar um Circuito Sequencial Síncrono que reconheça uma sequência de entrada consistindo de exatamente dois zeros seguidos de 10 (permitindo superposição).

Tabela de Estados:

| | x | |
|---|-----|-----|
| | 0 | 1 |
| A | B/0 | A/0 |
| B | C/0 | A/0 |
| C | G/0 | D/0 |
| D | B/1 | A/0 |
| G | G/0 | A/0 |

1. Atribuição de estados:

A = 000

B = 001

C = 011

D = 010

G = 100



3 variáveis de estado → 3 FF tipo T

2. Tabela de Estados Binária:

| Ent. Pres. | X=0 | X=1 |
|------------|-----|-----|
| 000 | 001 | 000 |
| 001 | 011 | 000 |
| 011 | 100 | 010 |
| 010 | 001 | 000 |
| 100 | 100 | 000 |

4. K-maps:

$Q_1 Q_0$ $\times Q_2$

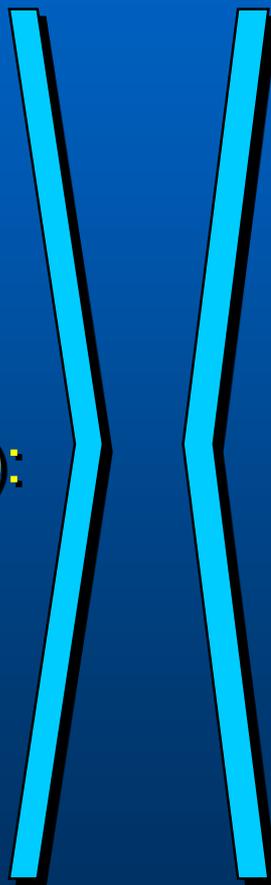
| | 00 | 01 | 11 | 10 |
|----|----|----|----|----|
| 00 | 0 | 0 | 1 | 0 |
| 01 | 0 | d | d | 0 |
| 11 | 1 | d | d | 0 |
| 10 | 0 | d | d | 0 |

| | 00 | 01 | 11 | 10 |
|----|----|----|----|----|
| 00 | 0 | 0 | 0 | 0 |
| 01 | 1 | d | d | 0 |
| 11 | 1 | d | d | 0 |
| 10 | 1 | d | d | 1 |

| | 00 | 01 | 11 | 10 |
|----|----|----|----|----|
| 00 | 1 | 0 | 0 | 0 |
| 01 | 0 | d | d | 1 |
| 11 | 1 | d | d | 1 |
| 10 | 1 | d | d | 0 |

3. Tabela de Transição (FF T):

| Transição de Estados | | Entradas |
|----------------------|----|----------|
| Q | Q* | T |
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |



T_2

T_1

T_0

4. K-maps:

5. Equações da lógica combinatória:

$$T_2 = x Q_2 + \bar{x} Q_1 Q_0$$

$$T_1 = Q_1 \bar{Q}_0 + \bar{x} Q_0$$

$$T_0 = x Q_0 + \bar{x} Q_1 + \bar{x} \bar{Q}_2 \bar{Q}_0$$

Montagem do diagrama lógico

$Q_1 Q_0$ ↓ ↗ $x Q_2$ ↘

T_2

| | 00 | 01 | 11 | 10 |
|----|----|----|----|----|
| 00 | 0 | 0 | 1 | 0 |
| 01 | 0 | d | d | 0 |
| 11 | 1 | d | d | 0 |
| 10 | 0 | d | d | 0 |

T_1

| | 00 | 01 | 11 | 10 |
|----|----|----|----|----|
| 00 | 0 | 0 | 0 | 0 |
| 01 | 1 | d | d | 0 |
| 11 | 1 | d | d | 0 |
| 10 | 1 | d | d | 1 |

T_0

| | 00 | 01 | 11 | 10 |
|----|----|----|----|----|
| 00 | 1 | 0 | 0 | 0 |
| 01 | 0 | d | d | 1 |
| 11 | 1 | d | d | 1 |
| 10 | 1 | d | d | 0 |

Exemplo 5:

Projetar um Somador Serial Síncrono Binário, que compute a soma de dois números binários de n bits, 1 bit por vez, começando pelo LSB.

Supondo:

Estado A \Rightarrow Carry (c) = 0

Estado B \Rightarrow Carry (c) = 1

A soma entre cada dígito binário deverá ser:

$$s_i = a_i + b_i + c_i$$

Diagrama de Estado:

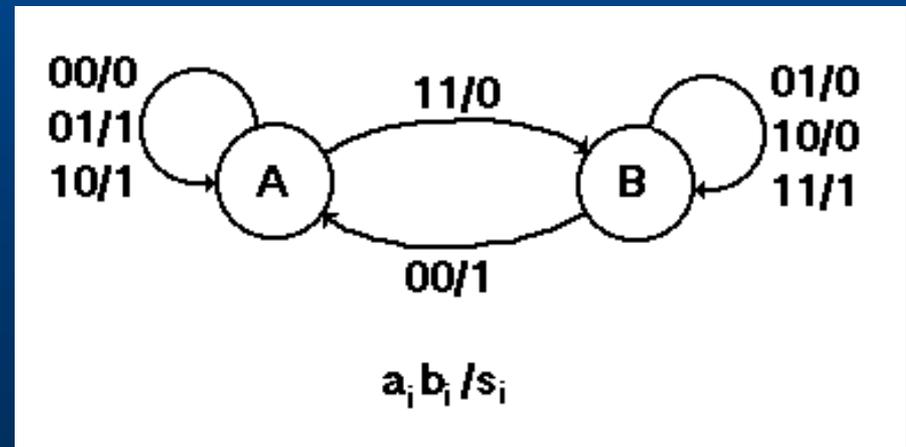


Tabela de Estado:

| | $a_i b_i$ | | | |
|-------|-----------|-----|-----|-----|
| y^k | 00 | 01 | 11 | 10 |
| A | A/0 | A/1 | B/0 | A/1 |
| B | A/1 | B/0 | B/1 | B/0 |

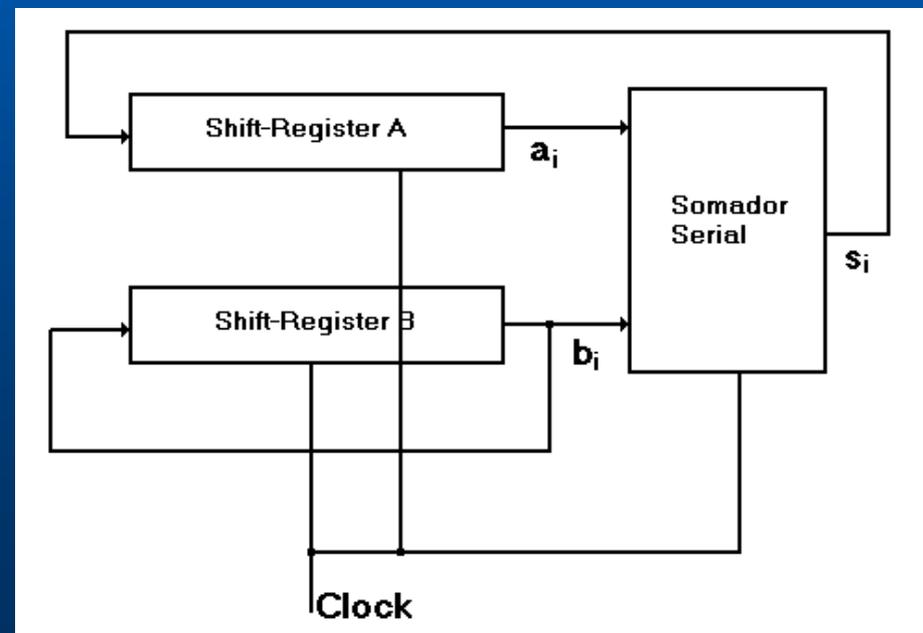
y^{k+1}/s_i

Sendo $y^k = c_i \Rightarrow$ Estado Presente, ou seja, o valor do Carry a ser somado aos bits de entrada gerando s_i e $c_{i+1} = y^{k+1}$

Tabela Verdade do Somador Serial

| a_i | b_i | c_i | c_{i+1} | s_i |
|-------|-------|-------|-----------|-------|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 1 | 1 |

Circuito completo para os n bits.



Implementando com FF tipo D:

| | $a_i b_i$ | | | |
|-------|-----------|----|----|----|
| y^k | 00 | 01 | 11 | 10 |
| 0 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 1 | 1 |

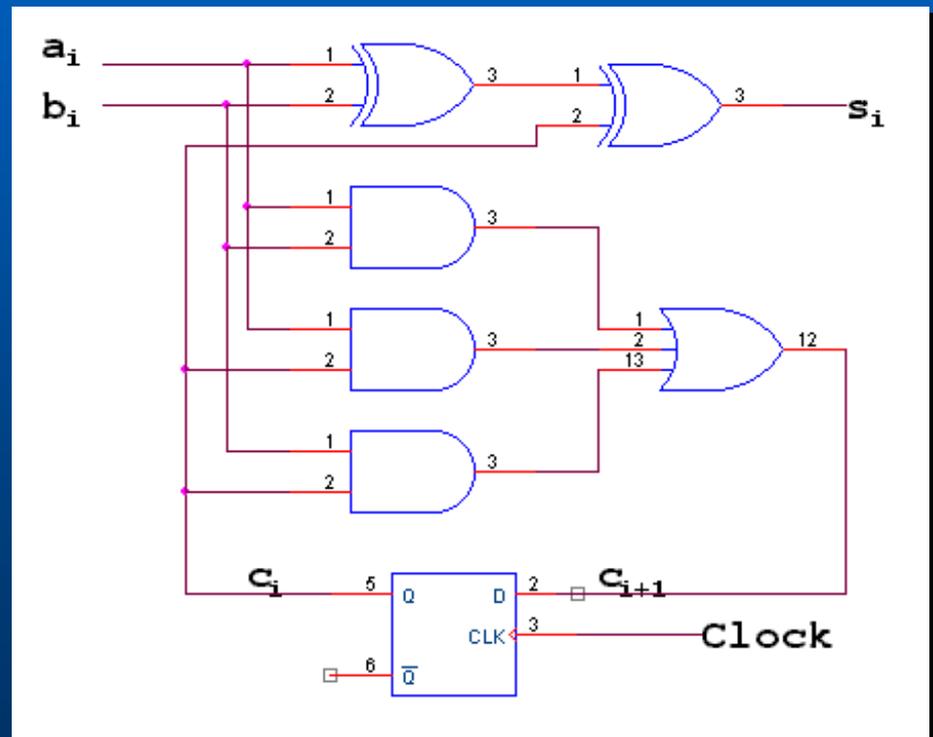
y^{k+1}

| | $a_i b_i$ | | | |
|-------|-----------|----|----|----|
| y^k | 00 | 01 | 11 | 10 |
| 0 | 0 | 1 | 0 | 1 |
| 1 | 1 | 0 | 1 | 0 |

s_i

$$y^{k+1} = a_i b_i + a_i y^k + b_i y^k$$

$$c_{i+1} = a_i b_i + a_i c_i + b_i c_i$$



$$s_i = a_i \oplus b_i \oplus c_i$$

Síntese pelo Método da Equação de Aplicação (Somente para FF JK)

$$Q^* = J\bar{Q} + \bar{K}Q$$

- Etapa 1:** Gerar a Tabela de Estado Binária comum ao procedimento de síntese de Circuito Sequencial Síncrono.
- Etapa 2:** Ao invés de gerar as Tabelas de Excitação e os K-maps para FF JK, gerar os K-maps para FF tipo D.

Síntese pelo Método da Equação de Aplicação (Somente para FF JK)

$$Q^* = J\bar{Q} + \bar{K}Q$$

Etapa 3: Para cada variável Próximo Estado Y_i , dividir seu K-map em duas metades, uma associada a y_i e outra associada a \bar{y}_i .

Etapa 4: Minimizar a função Y_i , mas não atravessar a fronteira que divide o mapa em duas metades. Isto gerará uma função na forma:
$$Y_i = (J_i)\bar{y}_i + (\bar{K}_i)y_i$$

Etapa 5: Escrever as expressões para J_i e K_i diretamente da função da Etapa 4.

Ex.: Síntese do Circuito Sequencial Síncrono dado através da Tabela de Estado do exemplo anterior

Tabela de Estado

| y ₁ y ₂ | x | |
|-------------------------------|------|------|
| | 0 | 1 |
| 00 | 00/0 | 01/0 |
| 01 | 00/0 | 11/1 |
| 11 | 01/0 | 10/0 |
| 10 | 11/1 | 10/0 |

| y ₁ y ₂ | x | |
|-------------------------------|---|---|
| | 0 | 1 |
| 00 | 0 | 0 |
| 01 | 0 | 1 |
| 11 | 0 | 1 |
| 10 | 1 | 1 |

Y₁

| y ₁ y ₂ | x | |
|-------------------------------|---|---|
| | 0 | 1 |
| 00 | 0 | 1 |
| 01 | 0 | 1 |
| 11 | 1 | 0 |
| 10 | 1 | 0 |

Y₂

$$Y_1 = (xy_2)\bar{y}_1 + (x+\bar{y}_2)y_1$$

$$J_1 = xy_2$$

$$K_1 = \overline{(x+\bar{y}_2)} = \bar{x}y_2$$

$$Y_2 = (x\bar{y}_1 + \bar{x}y_1)\bar{y}_2 + (x\bar{y}_1 + \bar{x}y_1)y_2 = (x \oplus y_1)\bar{y}_2 + (x \oplus y_1)y_2$$

$$J_2 = (x \oplus y_1)$$

$$K_2 = \overline{x \oplus y_1}$$

$$Y_i = (J_i)\bar{y}_i + (\bar{K}_i)y_i$$