

PARTE B PRÁTICA

Arguição: _____

Relatório: _____

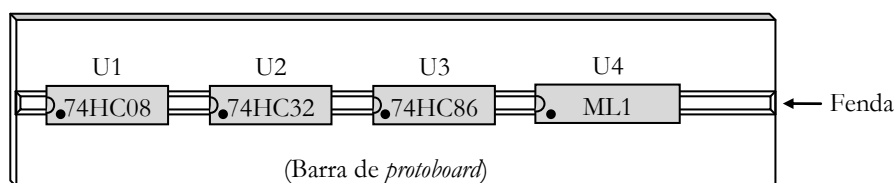
- **Exercícios:** podem ser feitos durante a aula, mas recomenda-se que sejam feitos COM ANTECEDÊNCIA.
- **Anotações:** devem ser feitas DURANTE A AULA.

Nome: _____ n. USP: _____ Turma: _____

Colega de equipe (Nome / n. USP): _____

Bancada: _____ Data: _____ Hora de início: _____

- ☐ Ligue o computador e os DOIS MONITORES.
- ☐ A unidade de disco **S:** permite acessar arquivos do servidor **\\ts02-00**. Copie do servidor a pasta abaixo e o seu conteúdo. Por favor, ajude-nos a manter o computador organizado: coloque os arquivos no lugar correto.
Pasta: **S:\PMR3333\Exp5**
Destino: **D:\Public\PMR3333\Turma T**, onde **T** é o número da turma (1, 2, 3, 4 ou 5)
SOBREESCREVA caso já existam para ter a versão mais recente.
- ☐ Abra arquivo **3333_E5_Roteiro.pdf**. Com ele, **CONFIRA** o material necessário antes começar e siga o roteiro.
- ☐ Preparação: insira no *protoboard* do painel XLA os CIs que usaremos nesta experiência, como mostra a Figura 5.17. Da esquerda para a direita: 74HC08, 74HC32, 74HC86 e ML1 (identificado com uma etiqueta). Deixe algumas trilhas de ESPAÇO entre eles.

Figura 5.17 Disposição dos componentes no *protoboard*.

Atividade 1 Níveis lógicos

Objetivo: observar os níveis de tensão de saídas em estado *L* e *H*. Para isso, vamos medir as tensões de entrada e de saída da quarta porta do 74HC32, usando o circuito mostrado na Figura 5.18.

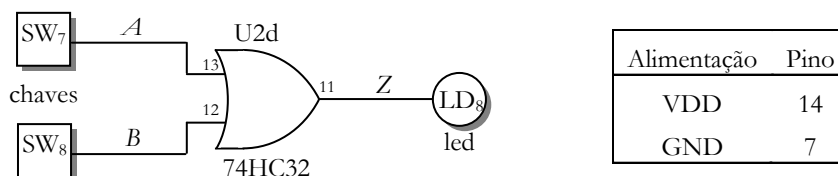


Figura 5.18 Circuito para medidas de tensão de entrada e saída de uma porta lógica.

- ☐ Monte o circuito no *protoboard* do painel XLA. COMECE conectando GND e VDD (esquecimento frequente).
- ☐ Conecte o plugue da fonte de 5 V no conector de alimentação no painel XLA e ligue a fonte numa tomada de **127 V** da bancada. **NÃO USE** a tomada da parede!

Exercício 1 Anote o valor nominal da tensão de alimentação (V_{DD}) que usaremos nesta experiência e determine os limites de tensão dos níveis lógicos *L* e *H* nos circuitos CMOS.

VDD nominal (V)	Nível Lógico	Mínimo (V)	Máximo (V)
	<i>L</i>		
	<i>H</i>		

- ☐ Meça a tensão de alimentação do CI – ou seja, entre os pinos 14 (VDD) e 7 (GND) e anote na tabela a seguir. LEMBRE-SE: use multímetro em modo DC!

- ☐ Teste a porta OR: para ambas entradas em L a saída deve ficar em L ; qualquer entrada em H , saída em H .
LEMBRE-SE: chave para frente = L ; chave para trás = H .
- ☐ Meça as tensões dos sinais A , B (entradas) e Z (saída) nas situações indicadas na tabela a seguir.

Anotação 1a Anote a tensão de alimentação e verifique se está compatível com o esperado. Anote também as tensões nas entradas e na saída com as chaves das entradas A e B nos estados dados na tabela. Indique o nível lógico correspondente à tensão de saída medida: L , H ou *indefinido* (i.e., fora das faixas calculadas no Exercício 1).

VDD (p. 14) tensão (V)	A (SW7)	B (SW8)	A pino 13 (V)	B pino 12 (V)	Z pino 11 (V)	Z Nível lógico
	L	L				
	H	H				

Anotação 1b Os níveis lógicos observados na saída correspondem aos esperados? Justifique.

- ☐ **NÃO DESMONTE** o circuito! Vamos usá-lo novamente.

Atividade 2 Entradas em alta impedância

Objetivo: constatar que não se pode garantir o nível lógico em entradas deixadas em aberto (em alta impedância). Para isso, vamos medir agora a tensão que existe em uma entrada deixada EM ABERTO.

- ☐ No circuito anterior, deixe a entrada A em aberto como mostra a Figura 5.19 (remova o cabinho do pino 13).

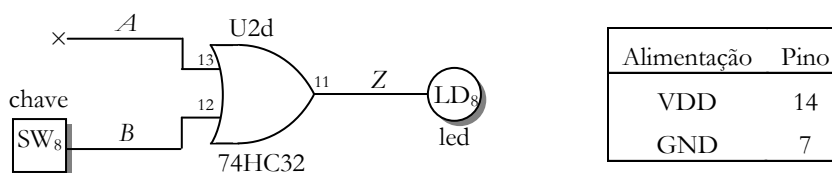


Figura 5.19 Porta lógica com entrada em aberto.

Exercício 2 Com uma das entrada em alta impedância, qual deverá ser o nível lógico (L ou H) de saída com a outra entrada nas situações testadas – L e H ? Justifique.

A	B	Z
<i>aberta</i>	L	
<i>aberta</i>	H	

- ☐ Meça a tensão na entrada em aberto (pino 13) com a entrada B em L e H , e observe a saída Z (no LED8)

Anotação 2a Anote as tensões medidas na entrada A e o nível lógico correspondente às tensões: L , H ou *indefinido*. Anote também o nível lógico de saída observado no led. Os níveis lógicos de saída são compatíveis com os previstos no exercício anterior? Justifique. Se não forem, o que pode estar acontecendo?

B (SW8)	A (em aberto) tensão (V)	Nível lógico	Z (LED8)
L			
H			

Anotação 2b Mostre suas anotações e conclusões para o professor. Anote a hora atual: _____

- ☐ Desconecte a fonte da tomada. Retire os cabinhos, mas **MANTENHA o CI** no *protoboard*.

Atividade 3 Somador: saída s

Objetivo: montar e testar o circuito do bit de soma s do somador completo de um bit usando o 74HC86 (U3).

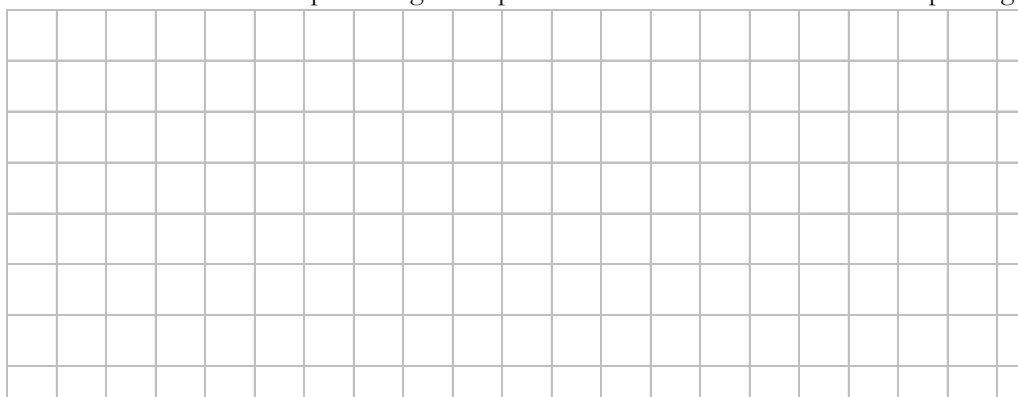
A função a ser implementada é $s = x \oplus y \oplus c_{in}$ (XOR entre os três sinais de entrada). Como as portas do 74HC86 possuem apenas duas entradas, conecte dois sinais a uma das portas e use uma segunda porta para fazer o XOR entre o resultado anterior e o terceiro sinal. Por exemplo,

$$g = x \oplus y \text{ e } s = g \oplus c_{in}. \quad (5.13)$$

Exercício 3 Faça A MÃO LIVRE o diagrama lógico (DL) **completo** do circuito de s segundo as expressões 5.13 usando um 74HC86. Ligue as entradas às chaves e a saída ao led indicados na tabela abaixo. Numere pinos e portas; identifique os componentes usados; inclua as chaves e o led de saída, etc. Para numerar os pinos e as portas do CI, consulte o *datasheet* anexo. Cuidado ao desenhar as portas lógicas: a porta XOR tem entrada curva e saída pontiaguda!

Entradas	Chaves
x	SW1
y	SW2
c_{in}	SW3

Saída	Led
s	LD2



Exercício 4 Conclua a tabela da verdade completa do circuito de s , determinando o valor da saída de cada porta para cada combinação possível das entradas x , y e c_{in} . Na primeira linha, preencha o número dos pinos (p).

x	y	c_{in}	$g = x \oplus y$	$s = g \oplus c_{in}$
U3 p__	U3 p__	U3 p__	U3 p__	U3 p__
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Anotação 3a Indique qual dos projetos da equipe foi escolhido para ser montado:

- ☐ Monte no *protoboard* do painel XLA o circuito s . **NÃO MONTE** sem ter feito os exercícios antes! LEMBRE-SE: comece pelos pinos VDD e GND do componente!
- ☐ Conecte a fonte do painel na tomada e teste. Para agilizar, teste de forma **funcional**:
 Combinações de entradas x, y, c_{in} com paridade PAR devem APAGAR o led;
 Combinações com paridade IMPAR devem ACENDER.

Anotação 3b Anote as oito combinações de entrada agrupadas por paridade (par ou ímpar). Para cada grupo, anote a saída s resultante (0 ou 1). O circuito funciona conforme o esperado? JUSTIFIQUE.

Paridade	$x \ y \ c_{in}$	$x \ y \ c_{in}$	$x \ y \ c_{in}$	$x \ y \ c_{in}$	s
Par					
Ímpar					

Anotação 3c Mostre o circuito funcionando para o professor. Anote a hora atual: _____.

☐ **NÃO DESMONTE** o circuito! Desligue a fonte da tomada.

Atividade 4 Somador: saída c_{out} e Somador Completo

Objetivo: montar e testar o circuito do bit de vai-um c_{out} do somador completo de um bit.

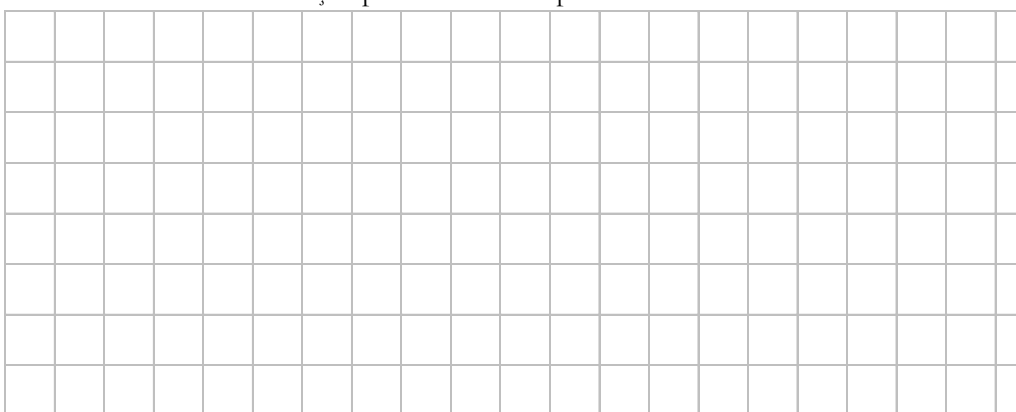
A função a ser implementada é $c_{out} = x \cdot y + x \cdot c_{in} + y \cdot c_{in}$. Usaremos as portas AND do 74HC08 para gerar os produtos, e portas OR do 74HC32 para somá-los. Como as portas OR possuem apenas duas entradas, conecte dois produtos a uma das portas e use uma segunda porta para fazer o OR do resultado anterior com o terceiro produto. Por exemplo,

$$h = (x \cdot y + x \cdot c_{in}) \text{ e } c_{out} = (h + y \cdot c_{in}). \quad (5.14)$$

Exercício 5 Faça A MÃO LIVRE o diagrama lógico (DL) **completo** do circuito de c_{out} segundo as expressões 5.14 e usando os CIs 74HC08 e 74HC32. Ligue as entradas às chaves e a saída ao led indicados na tabela abaixo. Numere pinos e portas; identifique os componentes usados; inclua as chaves e o led de saída, etc. Para numerar os pinos e as portas do CI, consulte o *datasheet* anexo. Preste atenção para desenhar as portas corretamente.

Entradas	Chaves
x	SW1
y	SW2
c_{in}	SW3

Saída	Led
c_{out}	LD1



Exercício 6 Complete a tabela da verdade completa do circuito de c_{out} , determinando o valor da saída de cada porta para cada combinação possível das entradas x , y e c_{in} . Na primeira linha, preencha o indicador do componente (U) e o número dos pinos (p).

x	y	c_{in}	$x \cdot y$ U__ p__	$x \cdot c_{in}$ U__ p__	$y \cdot c_{in}$ U__ p__	$h = x \cdot y + x \cdot c_{in}$ U__ p__	$c_{out} = h + y \cdot c_{in}$ U__ p__
0	0	0					
0	0	1					
0	1	0					
0	1	1					
1	0	0					
1	0	1					
1	1	0					
1	1	1					

Anotação 4a Indique qual dos projetos da equipe foi escolhido para ser montado:

- ☐ Monte no *protoboard* do painel XLA o circuito c_{out} . FAÇA os exercícios ANETS de montá-lo. DEIXE POR ÚLTIMO a conexão das entradas às chaves. LEMBRE-SE: comece pelos pinos VDD e GND dos componentes!
- ☐ Interconecte as entradas x, y, c_{in} às mesmas chaves do circuito anterior (s) para que os dois circuitos funcionem com as mesmas entradas. Use furos livres das trilhas verticais em que as chaves já estão conectadas no circuito de si. Você terá o somador completo de um bit montado no *protoboard*, como ilustra a Figura 5.20

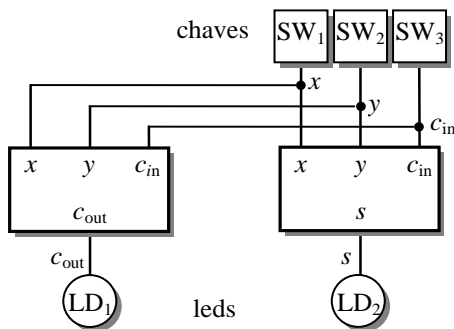


Figura 5.20 Somador completo implementado pelos circuitos de s e c_{out} .

- ☐ Ligue a fonte na tomada e teste. Os circuitos de s (montado anteriormente) e de c_{out} devem funcionar CONJUNTAMENTE, mostrando nos leds a soma em binário das entradas x, y, c_{in} .

Anotação 4b Anote as oito combinações de entrada agrupadas pelo NÚMERO DE BITS iguais a 1 (0, 1, 2 ou 3 bits). Para cada grupo, anote as saídas c_{out} e s resultantes. O circuito funciona conforme o esperado? JUSTIFIQUE

Nº de “uns”	x, y, c_{in}			c_{out}	s
0					
1					
2					
3					

Anotação 4c Mostre o circuito funcionando para o professor. Anote a hora atual: _____.

- ☐ **NÃO DESMONTE** o circuito! Desligue a fonte da tomada.

Atividade 5 Somador Completo de Dois Bits *Ripple-Carry*

Objetivo: Fazer o cascadeamento *ripple-carry* de dois somadores completos de um bit.

O componente multilógica ML1 (U4) é um CI de 18 pinos e implementa internamente dois somadores independentes de um bit (agradecemos ao Prof. Jun Okamoto por nos ajudar a configurar o ML1). A Figura 5.21 ilustra como os somadores estão conectados aos pinos.

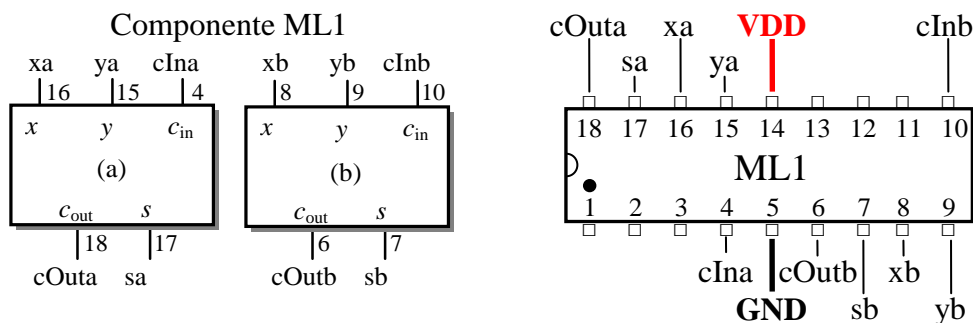


Figura 5.21 Somadores e pinagem do componente ML1

Usando esse componente, você deve construir o circuito mostrado Figura 5.22, que faça a soma binária de duas palavras de dois bits cada – $A[1:0]$ e $B[1:0]$, mais o bit de *carry-in* C_0 , gerando os três bits de saída $S[2:0]$.

Atividade Opcional

Somador de 3 bits

Construa um somador de 2 palavras de 3 bits usando o somador de um bit que você montou e os dois somadores contidos no componente ML1. Mais detalhes no **Roteiro**.

Atividade 6 Finalização

Deixe a bancada em ordem. Falhas nesse procedimento serão penalizadas.

- ☐ **NÃO REMOVA** o componente **ML1** (U4). Deixe-o inserido no *protoboard*.
- ☐ Remova os demais CIs **COM CUIDADO**. Use uma tampa de caneta BIC ou as pontas do multímetro. Levante o CI aos poucos, **UM LADO DE CADA VEZ** para não entortar os pinos.
- ☐ *Check list*: verifique cada um dos itens abaixo.
 - ☐ **Componentes** Guarde-os na caixa “PMR3333” (verde) no espaço **“EXP. 5”**. Confira a lista no **Roteiro**.
 - ☐ **Cabinhos** Guarde todos os cabinhos na caixa. Há algum esquecido na mesa ou caído no chão?
 - ☐ **Placa XLA e fonte** Coloque a placa no plástico antiestático e guarde na caixa **com sua fonte**
 - ☐ **Equipamentos** Verifique se estão todos desligados.
 - ☐ **Multímetro** Desligado e com os cabos das pontas de prova arrumados. **DEIXE** o multímetro no **TAMPO INFERIOR DA BANCADA**, para que possamos conferir facilmente se está desligado.
 - ☐ **Empréstimos** Se usou alguma coisa de outra bancada, devolva e liste: _____
 - ☐ **Defeitos** Se encontrou algum defeito, preencha a Comunicação de Defeito e liste:

- ☐ **Perdidos** Verifique se há cabinhos, componentes, etc. caídos no chão ou esquecidos sobre a bancada.
- ☐ **Recolhimento** Guarde a caixa “PMR3333” e a caixa da placa XLA no armário
- ☐ **Limpeza** Limpe a bancada