



Processos Avançados de Microeletrônica

Litografia

Aula2

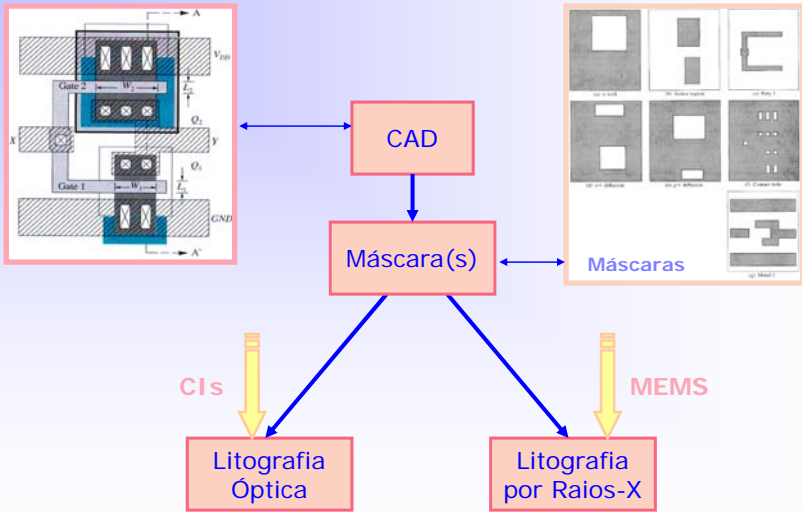
Prof. Dr. Antonio Carlos Seabra
Dep. Eng. de Sistemas Eletrônicos
Escola Politécnica da USP
acseabra@lsi.usp.br

Litografia Top-Down (Aula Anterior)

- Litografia na Indústria de CIs
 - Litografia Óptica
 - Litografia por Raios-X
- Litografia Top-Down para Nanotecnologia
- Aplicações



Possibilidades Litográficas

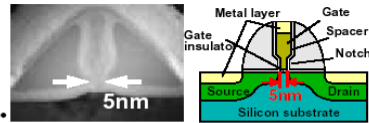


Litografia na Indústria de CIs

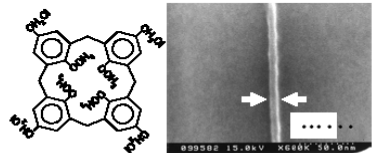
- A indústria de CIs avança muito rápido e põe mitos por terra

4. NEC Nanoscale Transistor (2005)

Today, silicon transistors are used almost everywhere, as the key processing device, embedded in various kinds of equipments. By nature, higher speed, lower power, and increased functionality can be achieved by decreasing the size of the transistors. NEC fabricated a 5-nm-gate world-smallest transistor and successfully confirmed the transistor operation at room temperature. This small transistor is expected to be realized around 2020. NEC also succeeded to develop the high-resolution electron beam resist (Calixarene) for the precise fabrication of such minute devices. NEC investigates the possibility of future LSI through the investigation of nanoscale transistor.



Photograph and figure of 5-nm-gate transistor.



Calixarene resist and its 8-nm pattern. (This work is in collaboration with TOKUYAMA Co.)

<http://www.labs.nec.co.jp/Eng/Overview/soshiki/kiso/nanotech2004.pdf>



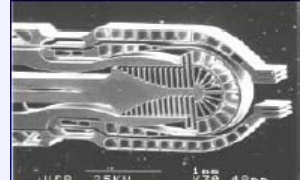
Litografia para MEMS



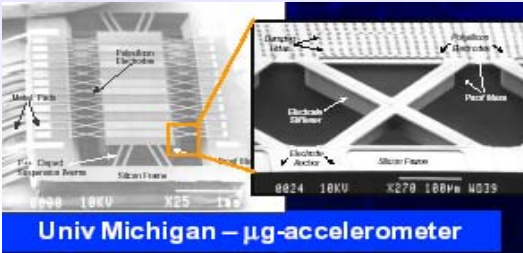
Univ Michigan -
Vibratory Gyroscope



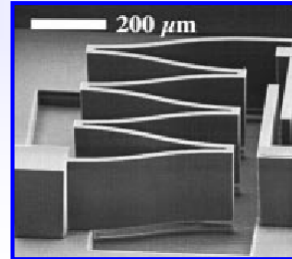
MIT: Turbo
Machinery



UC Berkeley: BSAC-C
Keller Silicon Tweezers

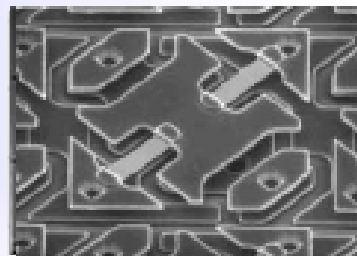
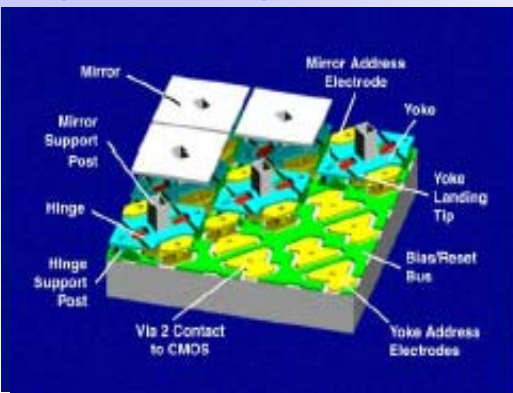


Univ Michigan – μ g-accelerometer



Litografia para MEMS

Dispositivos Ópticos



Digital Light Processor!
(DLP)

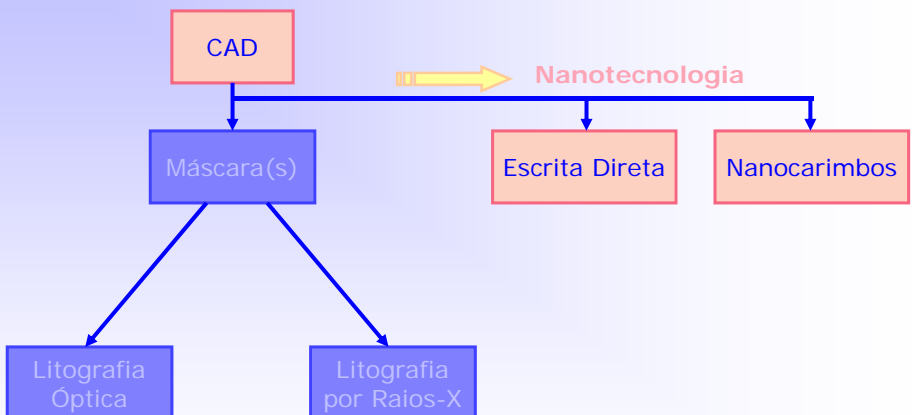


Litografia Top-Down

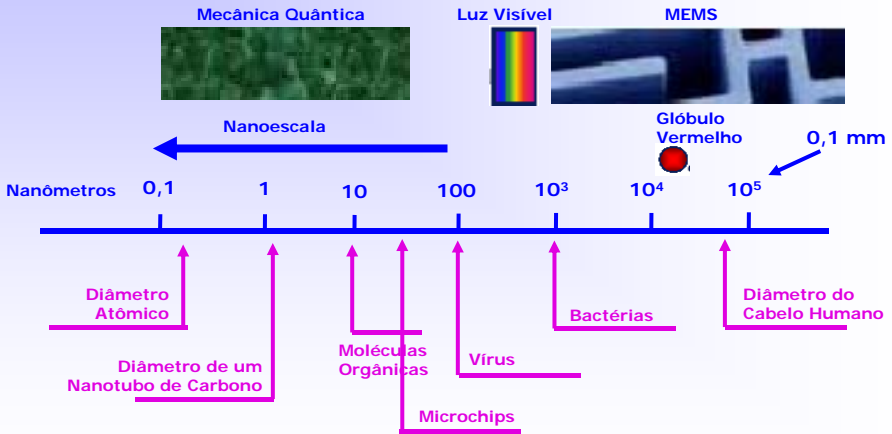
- Litografia na Indústria de CIs
 - Litografia Óptica
 - Litografia por Raios-X
- Litografia Top-Down para Nanotecnologia
- Aplicações



Hoje



Onde se situa a Nanotecnologia?



Litografia Top-Down para Nanotecnologia

- Não precisa de 35 níveis
- Não precisa ter a mesma produtividade
- **Precisa** ter resolução na faixa 10-100nm
- Precisa ter capacidade de alinhamento para apenas 2-3 níveis

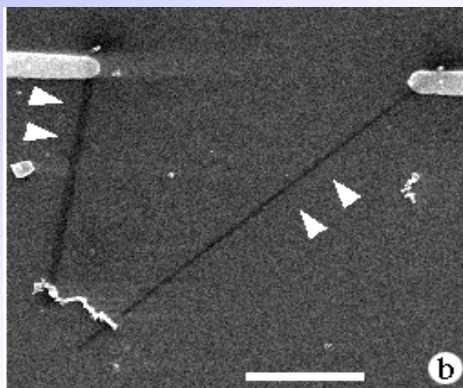


Litografia Top-Down para Nanotecnologia

- Em quê ela pode contribuir com estruturas auto-formadas (bottom-up)?
 - Posicionamento em locais pré-definidos
 - Fabricação de estruturas com qualquer geometria (2D-3D)
 - Fabricação de estruturas em qualquer material
 - Possibilita o acesso ao mundo exterior (realizando conexões e nanoconexões)
- Combinada com estruturas auto-formadas cria um enorme potencial inovativo em pesquisa e novos produtos



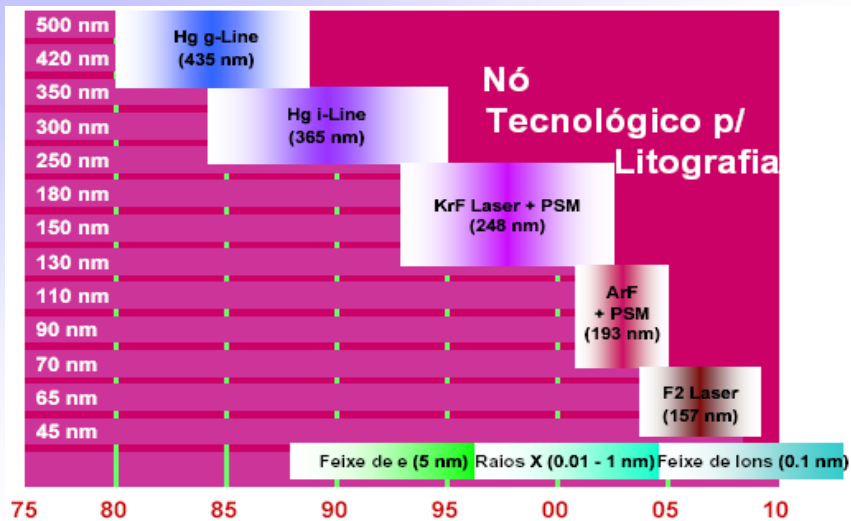
Nanoconexões



Estruturas protéicas (Microtúbulos)
conectadas por nanofios.¹⁰



Litografia Top-Down para Nanotecnologia



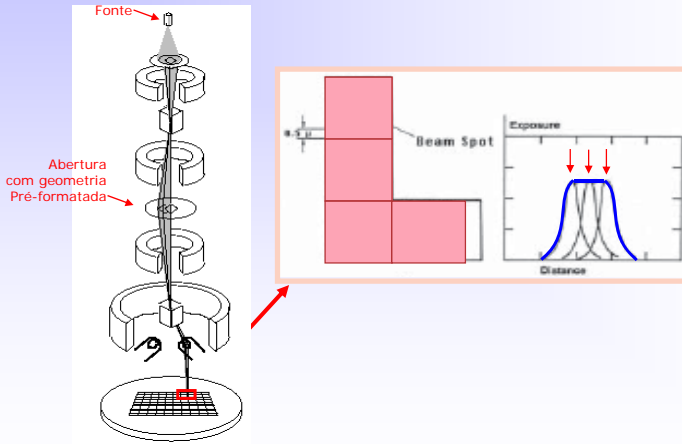
Litografia Top-Down para Nanotecnologia

- Principais técnicas litográficas (top-down) para aplicação em nanotecnologia
 - Feixe de elétrons
 - Raios-X (EUV)
 - Feixe de Íons
 - Holografia
 - Nanoimpressão
 - Varredura de Sonda (SPL ou PPL)
 - Litografia óptica!



Litografia Top-Down para Nanotecnologia

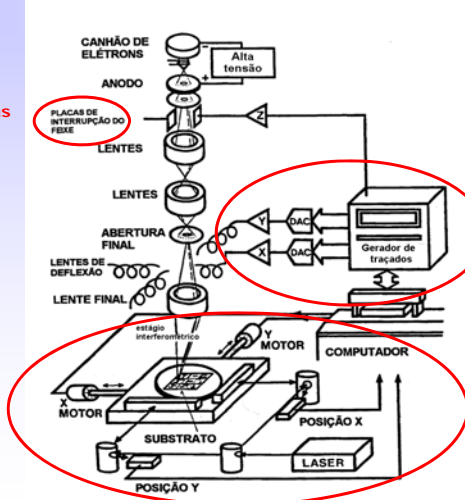
- Litografia por Feixe de Elétrons



Litografia por feixe de elétrons

- Afinal, é um microscópio eletrônico de varredura?

Eletrostáticas
(10-100ns)



16bits
0,1nm capacidade
de endereçamento

4", 6", 8"
2nm ~ 0,5nm capacidade
de posicionamento



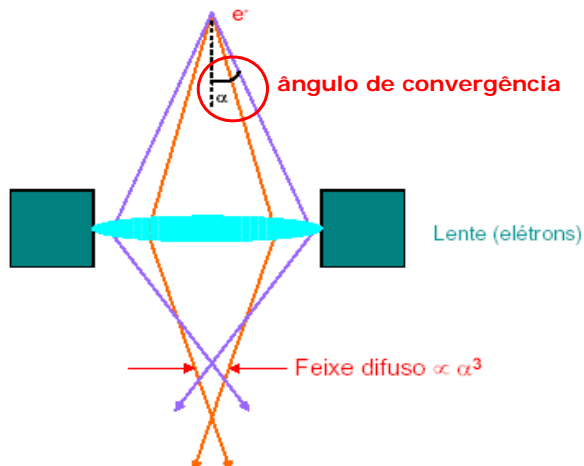
Litografia por Feixe de Elétron

- Difração não limita a resolução
- Resolução depende basicamente do diâmetro do feixe, ~5nm
- Aplicações
 - Escrita direta (inclusive para fabricação de máscaras)
 - Pesquisa
 - Prototipagem
 - Projeção (stepper)
- Limitações
 - Serial, produtividade adequada para pequenas séries e pesquisa
 - Efeito de proximidade
 - Opera em alto vácuo (10^{-6} ~ 10^{-10} torr)



Limitação da Resolução

Aberração Esférica



Limitação da Resolução

Interação Coulombiana

Efeito Boersch



- Elétrons repelem-se na direção do feixe
- Causa espalhamento de energia dos elétrons
- Resulta em aberração cromática

Efeito Loeffler



- Elétrons repelem-se ou colidem na direção radial
- Causa mudança de trajetória e espalhamento de energia dos elétrons
- Resulta em aberração cromática e esférica



Limitação da Resolução

$$d = \sqrt{d_g^2 + d_s^2 + d_c^2 + d_d^2}$$

Para aumentar a resolução:

$\uparrow M$, $\uparrow V_b$, $\downarrow \Delta E$, $\downarrow f$...e ... α ?

$$d_g^2 (\text{fonte virtual}) = \frac{d_v}{M} \quad (d_v = \text{tamanho da fonte, } M = \text{desmagnificação})$$

$$d_s^2 (\text{aberração esférica}) = \frac{1}{2} C_s \alpha^3 \quad (C_s = \text{aber. esférica, } \alpha = \text{ângulo de conv.})$$

$(C_s \propto \text{distância focal} \leftrightarrow \text{distância de trabalho})$

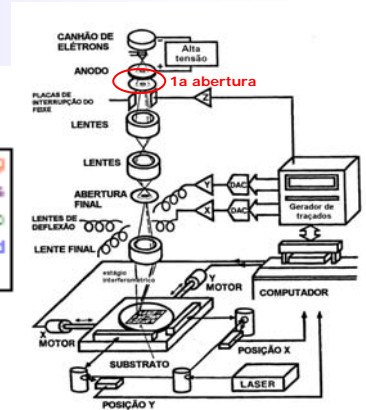
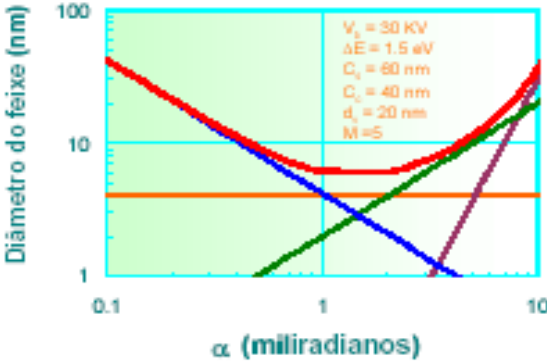
$$d_c^2 (\text{aberração cromática}) = C_c \alpha \frac{\Delta E}{V_b} \quad (C_c = \text{aber. cromática, } \Delta E = \text{esp. de Energia do feixe, } V_b = \text{tensão de acel.})$$

$$d_d^2 (\text{limite de difração}) = 0,6 \frac{\lambda}{\alpha} \quad \text{onde } \lambda = \frac{1,2}{\sqrt{V_b}} (\text{nm}) \quad V_b = 30\text{kV, } \lambda = 0,08\text{nm}$$



Limitação da Resolução

Resolução vs Ângulo de Convergência (Abertura)



Fonte de Elétrons

Emissão Termoiônica

Princípio de operação	Material	Brilho (B) (A/cm ² /Sr)	Espalhamento de energia (eV)	Temperatura do Filamento	Vácuo na Fonte (torr)
Emissão de Elétrons a Alta Temp.	W	~ 10 ⁵	2 - 3	~ 3000K	10 ⁻⁵ - 10 ⁻⁶
	LaBe	~ 10 ⁶	2 - 3	2000 - 3000K	10 ⁻⁷ - 10 ⁻⁸

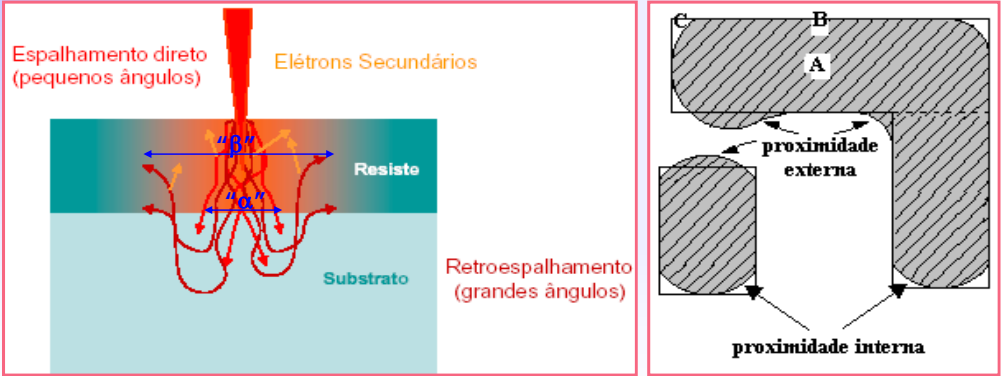
Emissão por Campo

Princípio de Operação	Material	Brilho (B) (A/cm ² Sr)	Espalhamento de Energia (eV)	Temperatura do Filamento	Vácuo na Fonte (torr)
Electron Tunneling in High field	W	10 ⁹ - 10 ¹⁰	0.2 - 0.5	Ambiente	< 10 ⁻⁹

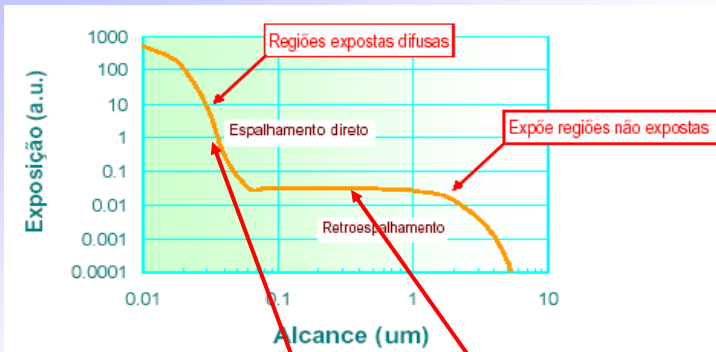


Efeito de Proximidade

Espalhamento de Elétrons no Resiste e no Substrato



Efeito de Proximidade



Pode ser modelado por uma dupla gaussiana:

$$I(r) = \frac{1}{(1 + \eta)} \left(\frac{1}{\pi\alpha^2} e^{-r^2/\alpha^2} + \frac{\eta}{\pi\beta^2} e^{-r^2/\beta^2} \right)$$

Em geral uma matriz de 50.000 x 50.000 pontos



Efeito de Proximidade

- Substrato de Silício e resiste PMMA de 0,5 μm de espessura

$$\eta = 0.75 \text{ (independente da energia do feixe)}$$

$$\text{keV} = 11 / 15 / 20 / 25 / 30 / 35$$

$$\beta = 0.9 / 1.4 / 2.2 / 2.8 / 4.0 / 5.8$$

- Substrato de GaAs e resiste PMMA de 0,5 μm de espessura

$$\eta = 1.4 \text{ (independente da energia do feixe)}$$

$$\text{keV} = 15 / 20 / 25 / 30 / 35 / 39$$

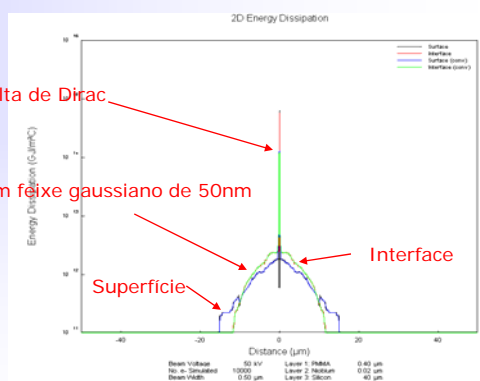
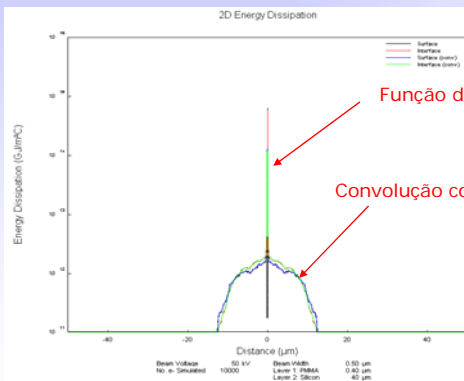
$$\beta = 0.7 / 1.0 / 1.3 / 1.8 / 2.2 / 2.6$$



Distribuição de Energia Considerando o Efeito de Proximidade

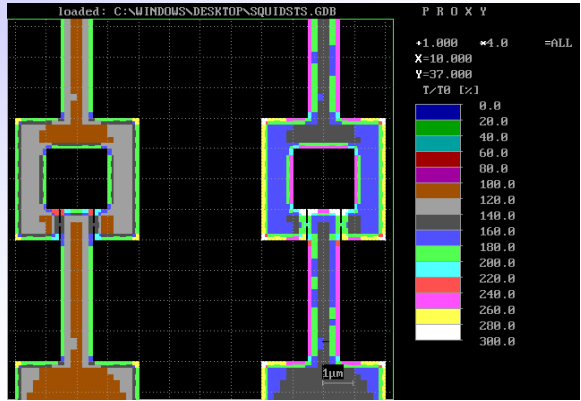
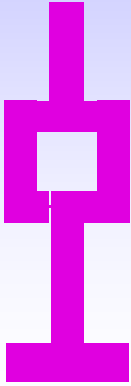
PMMA = 400nm
Si = 40 μm

PMMA = 400nm
Nb = 20nm
Si = 40 μm



Efeito de Proximidade

- Parâmetros de Efeito de Proximidade:
 - α , β , γ



Estratégias para minimizar o efeito de proximidade

- Utilize resistes finos
- Utilize substratos finos
- Ajuste a tensão de aceleração
- Divida a geometria em sub-estruturas com doses diferentes



Litografia por feixe de elétrons

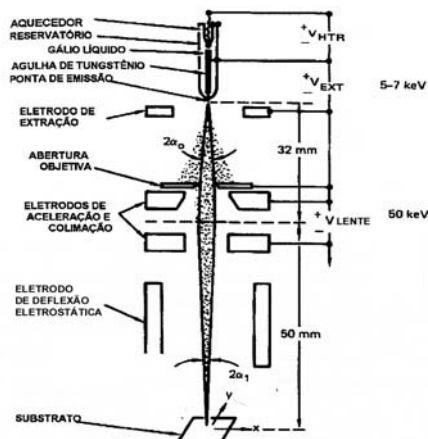
Specification

- Direct Writing and SEM system
- Thermal assisted field emission
- Resolution:
 - 2 nm @ 20 KeV
 - 2 nm @ 1.0 KeV
- Column voltage range:
 - 200 – 30KV
- Resolution of laser interferometer register:
 - 2 nm
- Maximum wafer size: 4"
- Writing speed: 10MHz
- Load locked



Litografia por Feixe de Ions

- Como LFE, LFI pode ser utilizada para escrita direta



Litografia por Feixe de Ions

▪ Características principais

- Menos sujeita à retroespalhamento (massas maiores)
- Resistes para LFI são mais sensíveis
- Maiores energias que LFE
- ➔ ~~Melhor resolução e produtividade~~

▪ Dificuldades

- Fontes de íons menos confiáveis
- Mais difícil de focalizar
- Menor profundidade de penetração (30nm ~ 500nm)
- Implantador Iônico de baixa energia!



Nanofabricação de estruturas no LSI-PSI-EPUSP

▪ Abordagem "top-down"

- Esculpir as estruturas em substratos ou filmes previamente depositados, sendo complementar a abordagem "bottom-up". As duas abordagens provavelmente vão se encontrar na faixa de 20nm~50nm
- Embora menos elegante que a abordagem "bottom-up" possui as seguintes vantagens:
 - Utiliza todo o conhecimento acumulado das técnicas de fabricação de microeletrônica
 - Permite a fabricação de nanoestruturas em formatos e regiões previamente escolhidas, o que viabiliza a interconexão de diversas nanoestruturas de forma coerente e organizada
 - Viabiliza a fabricação de estruturas com dimensões micrométricas que no entanto precisam ser definidas por fatias ou trechos nanométricos, como por exemplo microlentes refrativas e difrativas de relevo contínuo



Nanofabricação de estruturas no LSI-PSI-EPUSP

- Para definição de estruturas nanofabricadas empregamos um MEV adaptado para litografia por feixe de elétrons (e-beam)
 - Não usa máscara (escrita direta) e possui resolução atual de cerca de 60nm (já fabricadas). Permite prototipagem rápida diretamente a partir de desenhos gerados até mesmo em AUTOCAD. O ciclo litográfico completo leva menos de um dia a partir do layout AUTOCAD
 - Utilizamos um microscópio eletrônico de varredura com um equipamento acessório da empresa Raith GmbH
 - Baixíssimo throughput, exposição estrutura a estrutura, porém de elevada resolução (potencialmente pode-se fabricar estruturas de até 3-5 vezes o diâmetro do feixe do MEV/SEM, cerca de 40nm). Na prática isto também significa aproximadamente um campo com diversas estruturas exposto a cada 30min, ou 10 amostras por período

