

Departamento de Engenharia Elétrica e de Computação
EESC-USP

SEL-415 Introdução à Organização de Computadores

Aula Exercícios 1ª. Prova

Profa. Luiza Maria Romeiro Codá

LISTA DE EXERCÍCIOS

Exercício 1: Considerando um microprocessador de 16bits de linhas de endereço e 8 bits no duto de dados:

1.1 Faça o projeto da lógica de seleção para dividir o espaço de endereçamento desse microprocessador de 16bits de linhas de endereço e 8 bits no duto de dados, em blocos de 8Kbytes, utilizando o decodificador 74138;

1.2 Desenhe o mapa dos endereços especificando endereço inicial e final de cada bloco de saída do 74138;

1.3 Utilizando decodificadores 7442 ou 74154, desenhe o projeto da lógica de seleção que divide o espaço que contém o endereço E7BFH em espaços de 512x8 ;

1.4 Posicione no mapa de endereçamentos do microprocessador os dispositivos indicando faixa de endereços que ocupam (seguindo as regras corretas) para ligar duas memórias RAM uma de 4Kx8 e outra de 512x8, uma memória EEPROM de 8Kx8, e também reserve espaços para 1 dispositivo de ENTRADA que ocupe uma posição de memória e 1 dispositivo de SAÍDA que ocupe 2 posições de memória;

1.5 Complete a lógica de seleção para ligar as memórias e os dispositivos do item 4

1.6 Indique para a lógica de seleção do item 4 os espaços fantasmas(espelhos) caso houverem

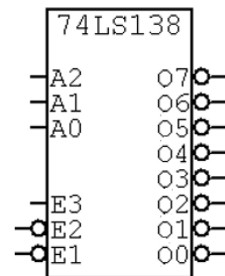
LISTA DE EXERCÍCIOS

Considerando um microprocessador de 16bits de linhas de endereço e 8 bits no duto de dados:

- 1.1 Faça o projeto da lógica de seleção para dividir o espaço de endereçamento desse microprocessador de 16bits de linhas de endebits de linhas de endereço e 8 bits de linhas de dados, em blocos de 8Kbytes, utilizando o decodificador 74138;

Decodificador 74138

Símbolo Lógico



Circuito Elétrico

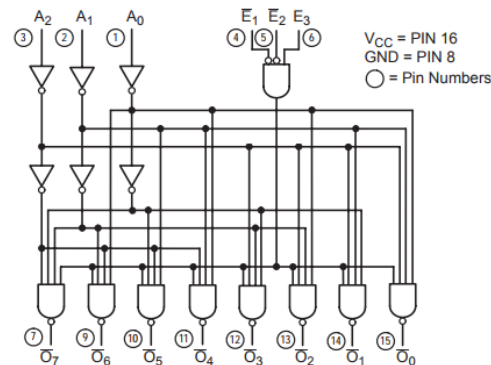
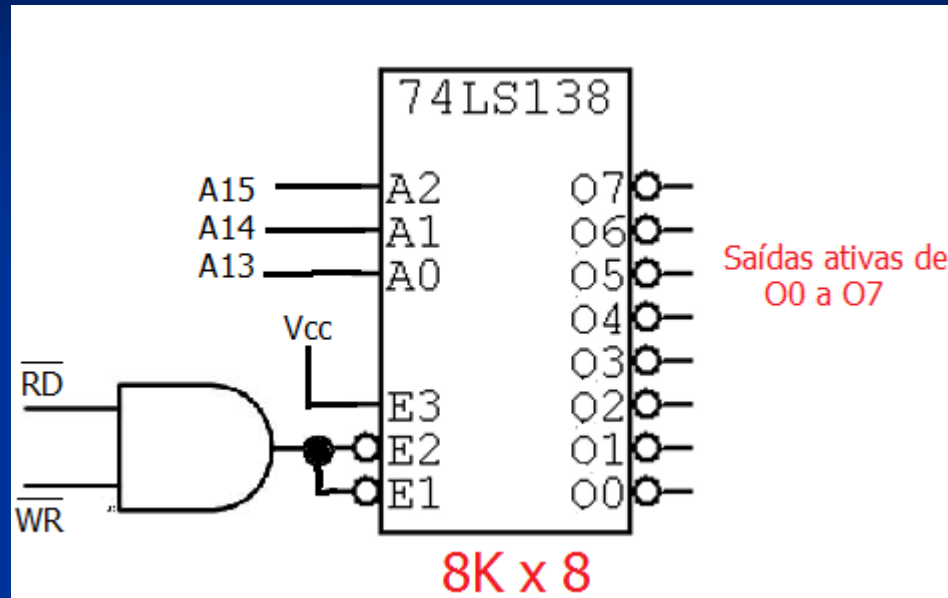


Tabela verdade

| INPUTS | | | | | | OUTPUTS | | | | | | | |
|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| E ₁ | E ₂ | E ₃ | A ₀ | A ₁ | A ₂ | O ₀ | O ₁ | O ₂ | O ₃ | O ₄ | O ₅ | O ₆ | O ₇ |
| H | X | X | X | X | X | H | H | H | H | H | H | H | H |
| X | H | X | X | X | X | H | H | H | H | H | H | H | H |
| X | X | L | X | X | X | H | H | H | H | H | H | H | H |
| L | L | H | L | L | L | L | H | H | H | H | H | H | H |
| L | L | H | H | L | L | H | L | H | H | H | H | H | H |
| L | L | H | H | H | L | H | H | L | H | H | H | H | H |
| L | L | H | L | L | H | H | H | H | L | H | H | H | H |
| L | L | H | H | L | H | H | H | H | H | L | H | H | H |
| L | L | H | L | H | H | H | H | H | H | H | L | H | H |
| L | L | H | H | H | H | H | H | H | H | H | H | L | H |
| L | L | H | L | L | L | L | L | L | L | L | L | L | L |

H = HIGH Voltage Level
L = LOW Voltage Level
X = Don't Care

1.1 Respota(Continuação)



1. 2. Resposta: Desenhe o mapa dos endereços especificando endereço inicial e final de cada bloco de saída do 74138.

| Saídas do 74138 | A15 | A14 | A13 | A12 | A11 | A10 | A9 | A8 | A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 | ENDEREÇOS |
|--------------------|-----|-----|-----|-----|-----|-----|----|----|----|----|----|----|----|----|----|----|-----------|
| O0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0000H |
| | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1FFFH |
| O1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 2000H |
| | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 3FFFH |
| O2 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 4000H |
| | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 5FFFH |
| O3 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 6000H |
| | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 7FFFH |
| O4 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 8000H |
| | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 9FFFH |
| O5 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | A000H |
| | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | BFFFH |
| O6 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | C000H |
| | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | DFFFH |
| O7 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | E000H |
| | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | FFFFH |

LISTA DE EXERCÍCIOS

1.2. Resposta (cont): Desenhe o mapa dos endereços especificando endereço inicial e final de cada bloco de saída do 74138.

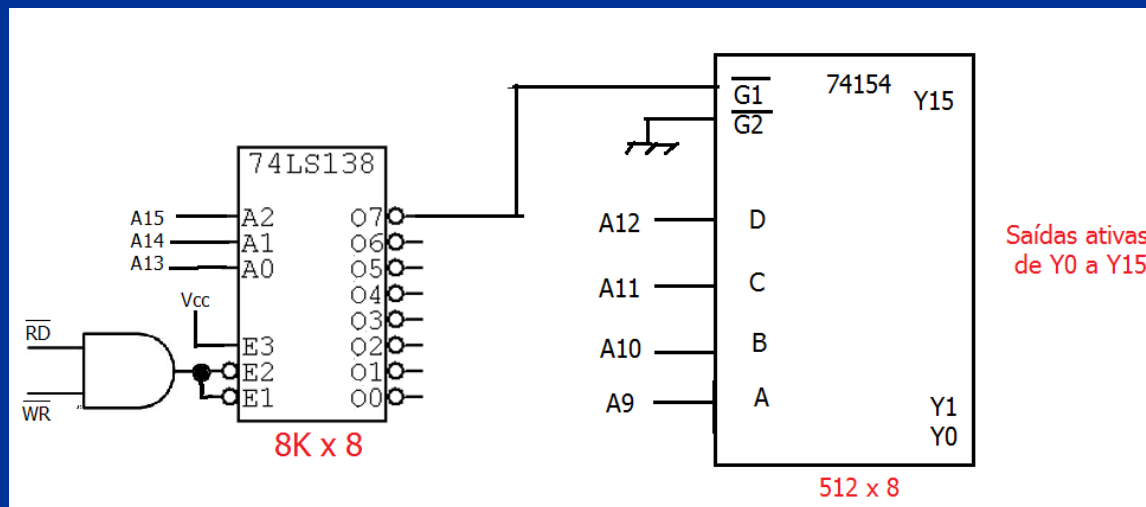
| Saída do 74138 | Faixa do endereços |
|----------------|--------------------|
| O0 | 0000H a 1FFFFH |
| O1 | 2000H a 3FFFFH |
| O2 | 4000H a 5FFFFH |
| O3 | 6000H a 7FFFFH |
| O4 | 8000H a 9FFFFH |
| O5 | A000H a BFFFFH |
| O6 | C000H a DFFFFH |
| O7 | E000H a FFFFFH |

64K x 8



1.3. Resposta: Para o microprocessador em questão, utilizando decodificadores 7442 ou 74154, desenhe o projeto da lógica de seleção que divide o espaço que contém o endereço E7BFH em espaços de 512x8 ;

| Saídas do 74138 | A15 | A14 | A13 | A12 | A11 | A10 | A9 | A8 | A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 | ENDEREÇOS |
|------------------------|-----|-----|-----|-----|-----|-----|----|----|----|----|----|----|----|----|----|----|-----------|
| O7 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | E7BFH |
| $512 = 2^9$ Ao a A8 | | | | | | | | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 01FFH |



1.4. Posicione no mapa de endereçamentos do microprocessador os dispositivos indicando faixa de endereços que ocupam (seguindo as regras corretas) para ligar duas memórias RAM uma de 4Kx8 e outra de 512x8, uma memória EEPROM de 8Kx8, e também reserve espaços para 1 dispositivo de ENTRADA que ocupe uma posição de memória e 1 dispositivo de SAÍDA que ocupe 2 posições de memória;

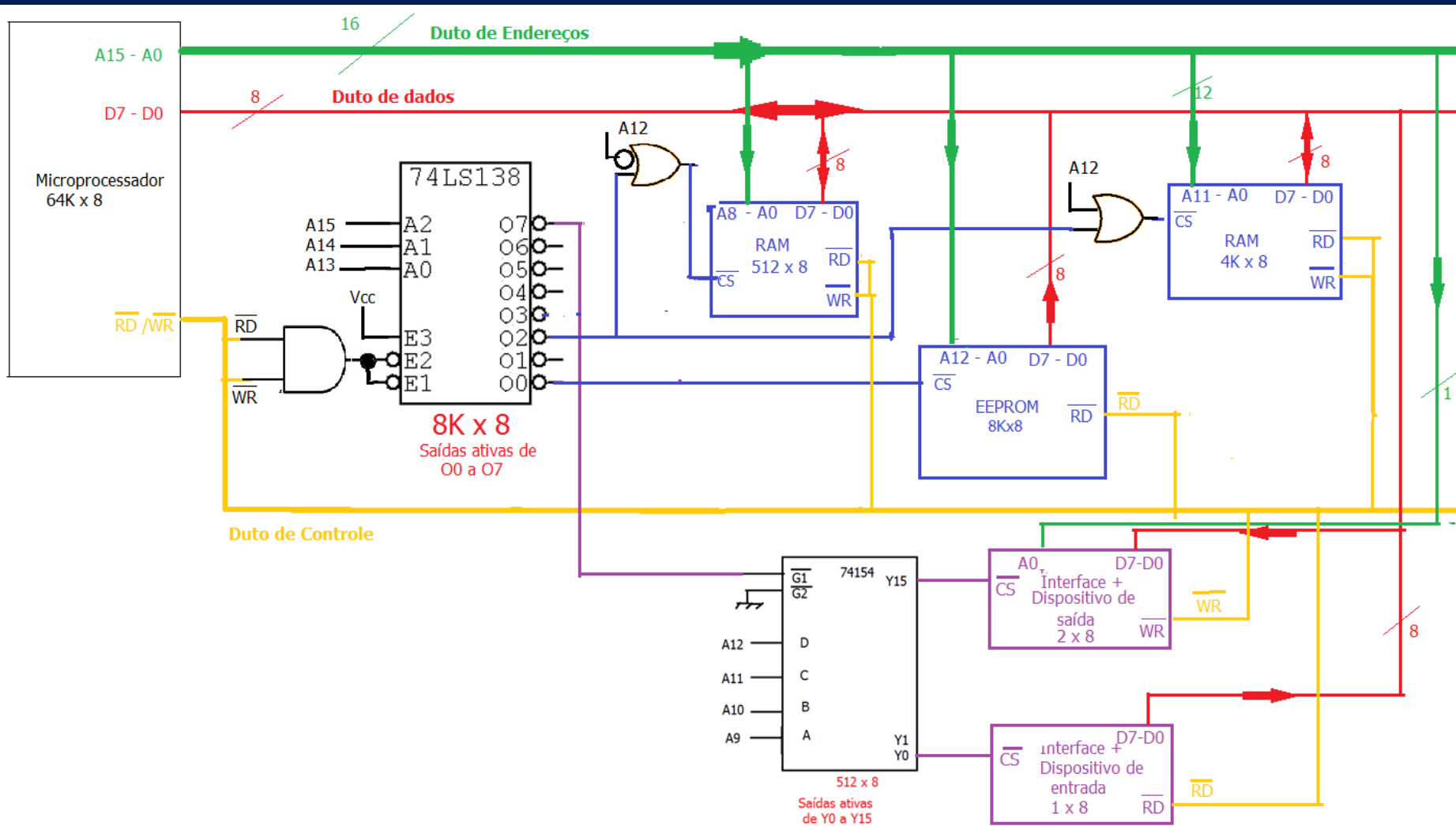
| Saídas do 74138 | A15 | A14 | A13 | A12 | A11 | A10 | A9 | A8 | A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 | Endereços | Dispositivo |
|-----------------|-----|-----|-----|-----|-----|-----|----|----|----|----|----|----|----|----|----|----|-----------|--------------|
| O0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0000H | EEPROM 8K x8 |
| | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1FFFH | |
| O1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 2000H | Vazio 8K x 8 |
| | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 3FFFH | |
| O2 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 4000H | RAM 4K x 8 |
| | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 4FFFH | |
| | 0 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 6000H | |
| | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 7FFFH | |
| O4 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 8000H | |
| | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 9FFFH | |
| O5 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | A000H | |
| | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | BFFFH | |
| O6 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | C000H | |
| | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | DFFFH | |
| O7 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | E000H | |
| | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | FFFFH | |

| |
|------------------------|
| EEPROM 8Kx8 (00) |
| O1 (vazio) |
| RAM 4Kx8 (02, A12 =0) |
| RAM 512x8(02, A12 =1) |
| O3 (vazio) |
| O4 (vazio) |
| O5 (vazio) |
| O6(vazio) |
| O7 8Kx8 |

Dividido em 16 espaços de 512 x 8 pelo decodificador 74154: ligar os dispositivos de entrada e de saída em qq uma das 16 saídas

1.5. Complete a lógica de seleção para ligar as memórias e os dispositivos do item 4

Resposta:



1.5 e 1.6 Resposta (continuação): Os dispositivos de I/O foram ligados nas saídas Y0 e Y15 do decodificador 74154 e ocupam a faixa de endereçamento :

- A interface de entrada(dispositivo de entrada) de 1x8 é selecionada por uma faixa de de endereços de E000H a E1FFH, ou seja, 512 endereços, como a interface ocupa apenas um endereço dos 512, então 511 são espaços fantasmas (ou espelhos). Portanto, a interface pode ocupar o endereço E000H e do endereço E001h a E1FFh são espaços fantasmas;
- A interface de saída(dispositivo de saída) de 2x8 é selecionada por uma faixa de de endereços de FE00H a FFFFH, ou seja, 512 endereços, portanto são gerados 256 faixas de 2 endereços. São gerados 255 faixas fantasmas(ou espelhos) de 2 endereços. Portanto, a interface pode ocupar os endereços FE00H e FE01H e de FE02H a FFFFH são fantasmas

| Saídas do 74154 | A15 | A14 | A13 | A12 | A11 | A10 | A9 | A8 | A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 | ENDEREÇOS |
|-------------------------------------|-----|-----|-----|-----|-----|-----|----|----|----|----|----|----|----|----|----|----|-----------|
| Y0 Interface de entrada (1x8) | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | E000H |
| | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | E1FFH |
| Y15 Interface de saída(2x8) | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | | FE00H |
| | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | | FFFFH |

1.5 e 1.6. Resposta (continuação):

- Na seleção da memória EEPROM não são gerados espaços fantasmas, pois a saída O0 do decodificador 74138 gera um espaço de endereçamento (8Kx8) que é igual ao tamanho da memória(8Kx8);
- O espaço de endereçamento que ativa a saída O2 seleciona as memórias RAM de 4Kx8 e a RAM de 512x8. Para ser possível, no circuito da lógica de seleção foi introduzida a linha de endereço A12(a qual não entra no decodificador, mas deveria constar para gerar faixas de 4Kx8). A12 é introduzida através de portas OR, para gerar espaços de 4Kx8, onde A12 = 0 seleciona a RAM de 4Kx8 e A12=1 seleciona o espaço onde foi posicionada a RAM de 512x8. Desta forma, no endereçamento da memória RAM de 4Kx8 não são gerados espaços fantasmas.
- Na faixa que endereça a RAM de 512x8 são gerados espaços fantasmas, pois o espaço em que ela é selecionada é de 4K x 8, então nesse espaço cabem 8 dispositivos de 512x8 , como apenas 1 é utilizado, são gerados 7 espaços fantasmas de 512x8 . Portanto, se a memória de 512x8 (bloco de tamanho 01FFH) ocupar a faixa de 5000H a 51FFH a faixa de 5200h a 5FFFH é faixa fantasma.

| Saídas do 74138 | A15 | A14 | A13 | A12 | A11 | A10 | A9 | A8 | A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 | ENDEREÇOS |
|---------------------------------|-----|-----|-----|-----|-----|-----|----|----|----|----|----|----|----|----|----|----|-----------|
| O2 (A12= 0) RAM 4Kx8 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 4000H |
| | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 4FFFH |
| O2 (A12 = 1) RAM 512x8 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 5000H |
| | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 5FFFH |
| Bloco de 512 x 8 | | | | | | | | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 01FFH |

LISTA DE EXERCÍCIOS (continuação)

Exercício 2:

2.1 Determine a capacidade de endereçamento de um microprocessador de 17bits de linhas de endereço e 8 bits de linhas de dados. Indique o endereço inicial e final para esse mapeamento.

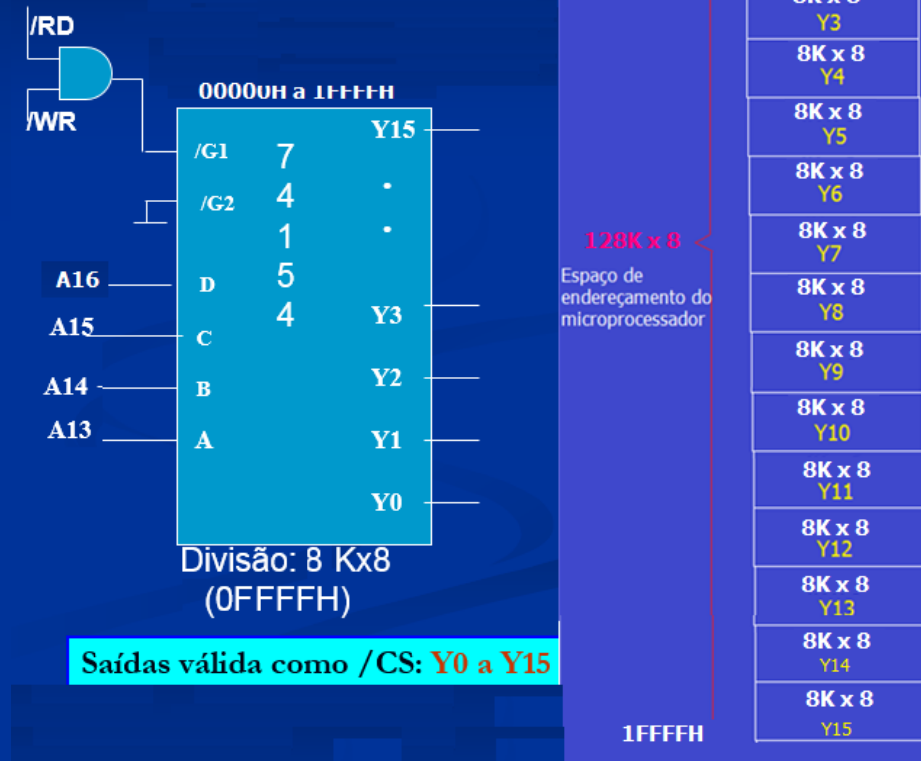
2.2 Faça o projeto da lógica de seleção para dividir o espaço de endereçamento do microprocessador do item 2.1 em blocos de 8Kbytes.

2.3 Complete a lógica de Seleção do item 2.1 ligando uma EEPROM de 16Kx8, outra EEPROM de 8Kx8 e 2 RAMs de 8Kx8 e outra RAM de 4Kx8. Apresente o mapa de endereço com as memórias posicionadas e a faixa de enderços que as selecionam.

LISTA DE EXERCÍCIOS (continuação)

Exercício 2:

2.2 Resposta:



2.1 Resp: Capacidade de endereçamento do microprocessador: $2^{17} \times 8 = 128 \text{ K} \times 8$
Endereço Inicial : 00000H e
Endereço final: 1FFFFH

LISTA DE EXERCÍCIOS (continuação)

Exercício 2:

2.3 Resp:

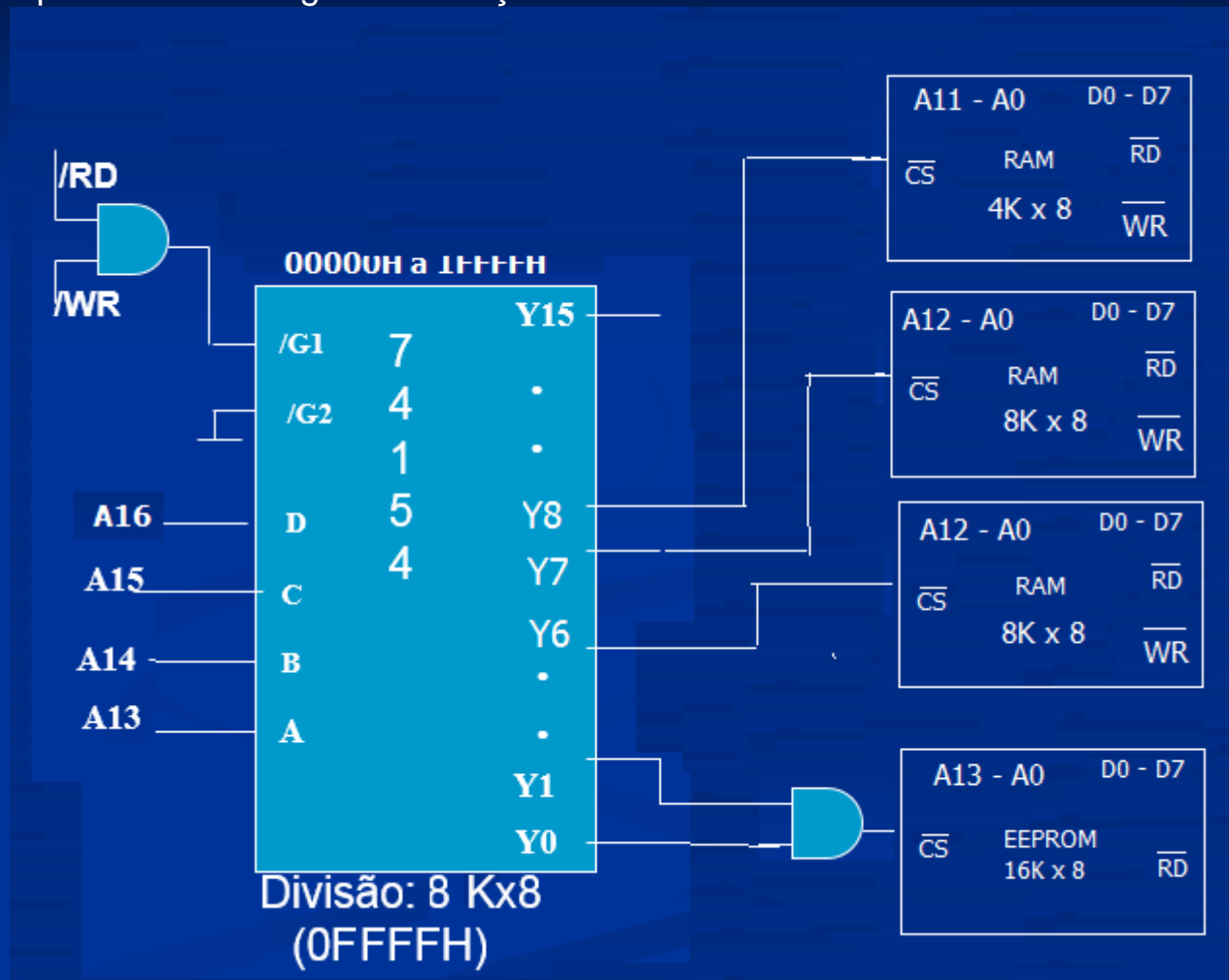
| Saidas do 74154 | A16 | A15 | A14 | A13 | A12 | A11 | A10 | A9 | A8 | A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 | Endereços |
|------------------------------|-----|-----|-----|-----|-----|-----|-----|----|----|----|----|----|----|----|----|----|----|-----------|
| Y0 e Y1 EEPROM (16Kx8) | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 00000H |
| | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 03FFFH |
| Y6 RAM (8K x8) | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | | 0C000H |
| | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | | 0DFFFH |
| Y7 RAM (8K x8) | 0 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | | 0E000H |
| | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | | 0FFFFH |
| Y8 RAM (4K x 8) | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | | 10000H |
| | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | | 11FFFH |



LISTA DE EXERCÍCIOS (continuação)

Exercício 2:

2.3 Resp: Circuito da Lógica de seleção



FIM