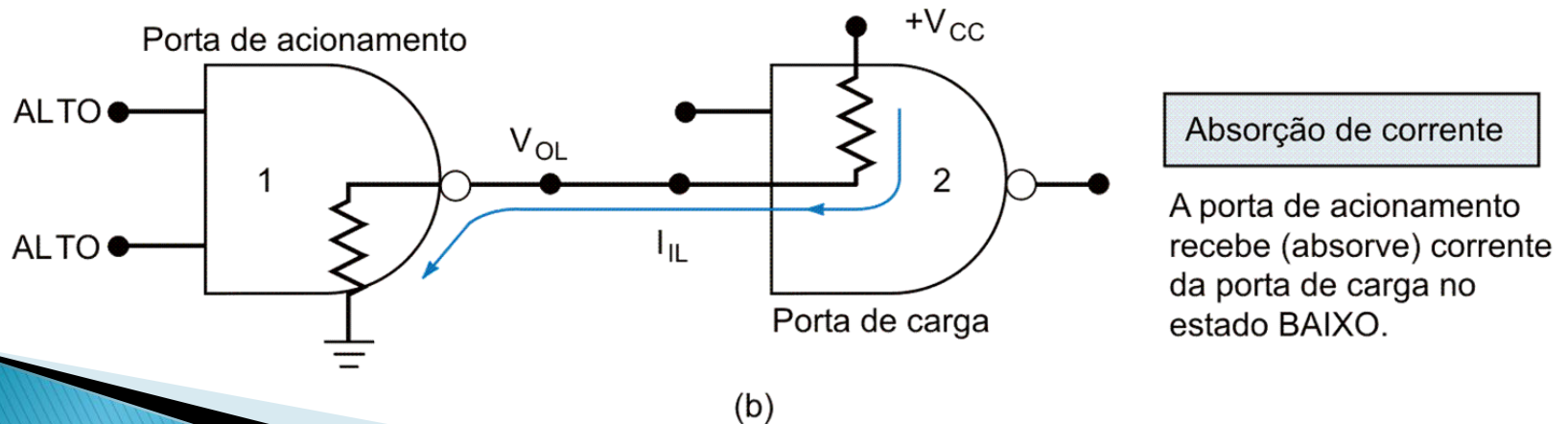
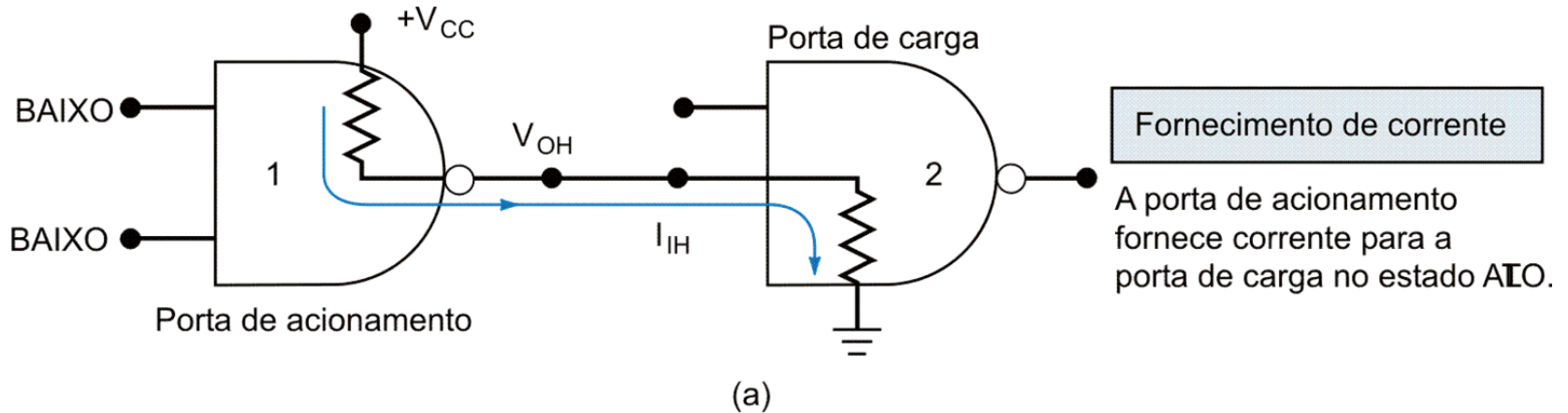


Medida de Fan-out Compatibilidade entre CIs de Famílias Diferentes

Aula 2

Profa. Luiza Maria Romeiro Codá
Profa. Dra. Maria Stela Veludo de Paiva

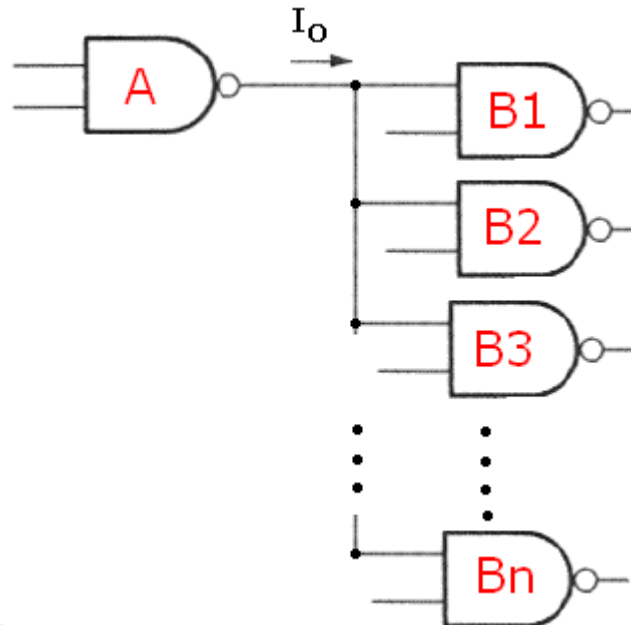
Funcionamento de uma porta lógica



Medida de Fan-out

Sistemas digitais: diversas portas podem ser conectadas à saída de uma mesma porta

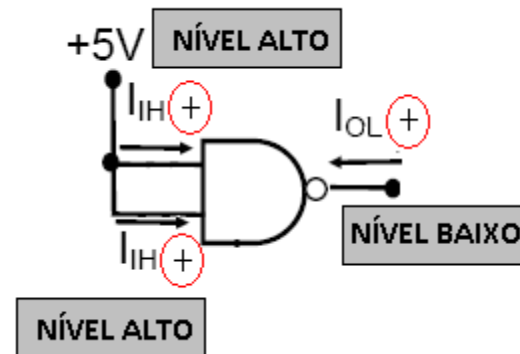
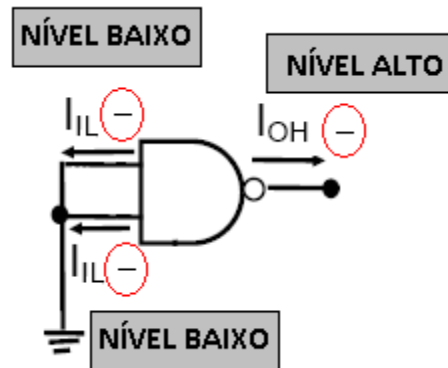
A porta de acionamento, A, “enxerga” a porta de carga B1 como uma impedância Z . Ao aumentar a quantidade de portas ligadas à saída da porta de acionamento, a impedância equivalente do bloco (B1 a Bn) diminui, e portanto a corrente I_o aumenta.



Medida de Fan-out(Cont)

- ✓ Cada tipo de porta apresenta um valor máximo de corrente de saída que pode ser drenada (I_{oHmax}) ou absorvida (I_{oLmax}) pela porta
- ▶ ***Fan-out:*** *é o número que expressa qual a quantidade máxima de blocos da mesma família que poderá ser conectado à saída de um bloco.*

convenção do sinal das correntes na porta lógica



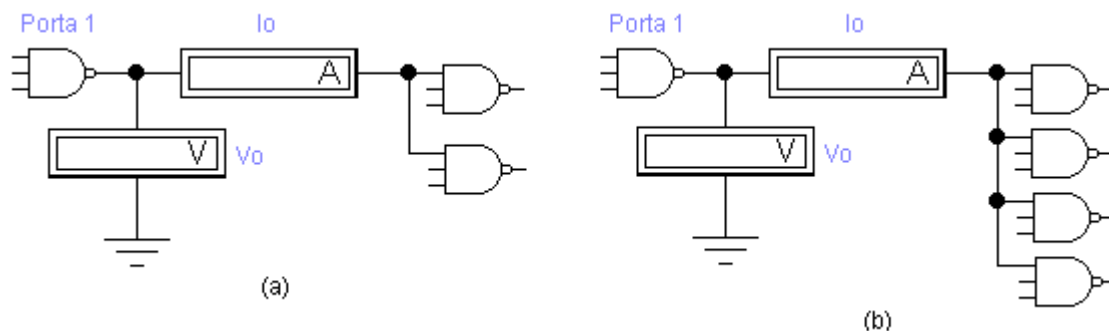
Cálculo do Fan-out

$$\text{Fan-out} = \text{mín} \{ n_H, n_L \} \quad [1]$$

onde:

$$n_H = \left| \frac{I_{oHmax}}{I_{iHmax}} \right| \quad \text{e} \quad n_L = \left| \frac{I_{oLmax}}{I_{iLmax}} \right|$$

Experimento: Medida experimental do Fan-out

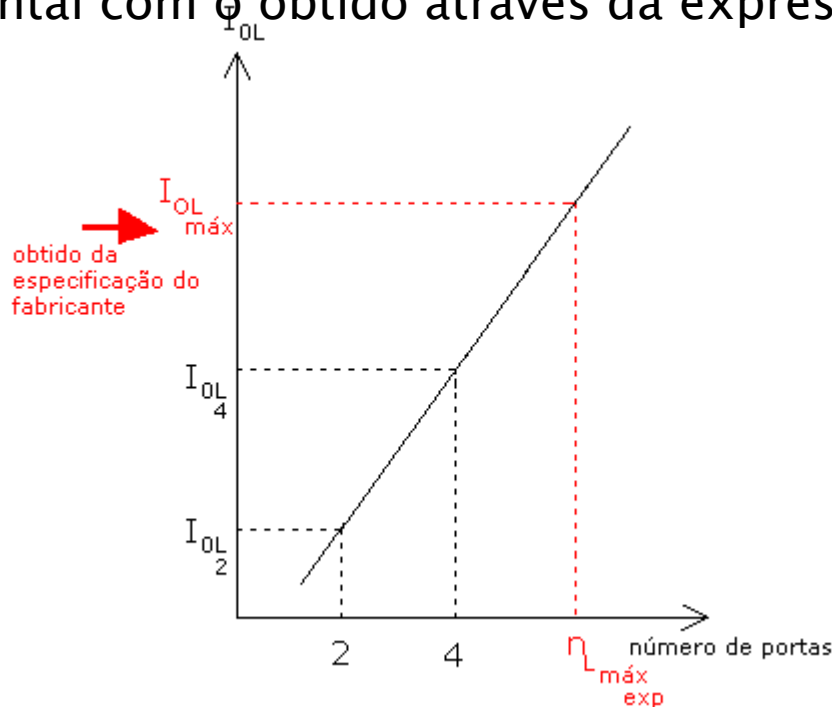


Número de portas (N)	I_{oL}	I_{oH}	$V_{oL}(V)$	$V_{oH}(V)$
2				
4				

Experimento: Medida experimental do Fan-out(cont)

Número de portas (N)	I_{OL}	I_{OH}	$V_{OL}(V)$	$V_{OH}(V)$
2				
4				

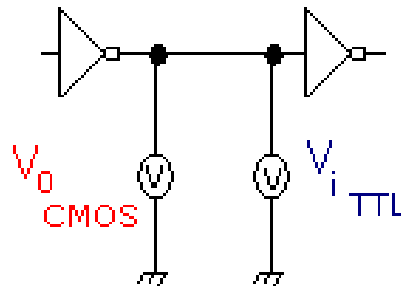
Com os valores da Tabela acima, obter a equação da reta para I_{OL} e I_{OH} e obter o fan-out experimental. Comparar com o fan-out experimental com o obtido através da expressão [1]



Experimento: Compatibilidade entre Cis de famílias diferentes

Ligando portas de famílias diferentes num mesmo circuito deve-se verificar se os níveis de tensões e valores de correntes são compatíveis

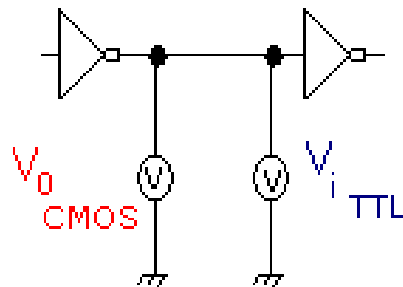
CMOS 4069 TTL 74LS04



Experimento: Compatibilidade entre Cis de famílias diferentes (cont)

Nesse caso, todos os valores de nível lógico que a saída da porta CMOS aciona a entrada da porta TTL são interpretados corretamente, portanto são compatíveis eletricamente

CMOS 4069 TTL 74LS04



$V_{OL\ CMOS}$

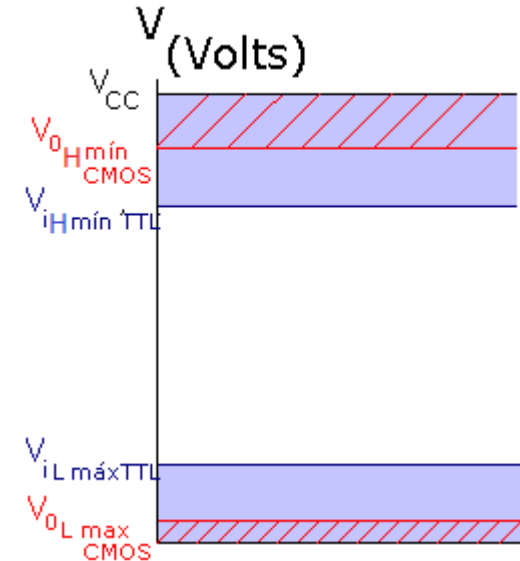


$V_{IL\ TTL}$

$V_{OH\ CMOS}$



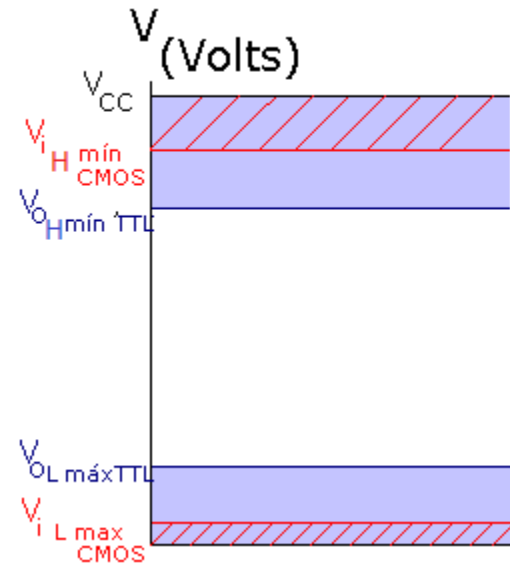
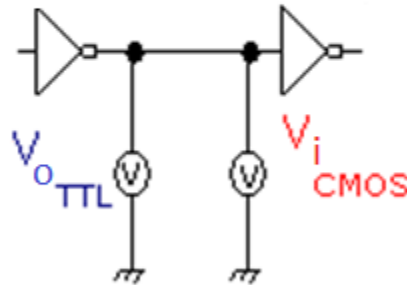
$V_{IH\ TTL}$



Experimento: Compatibilidade entre Cis de famílias diferentes (cont)

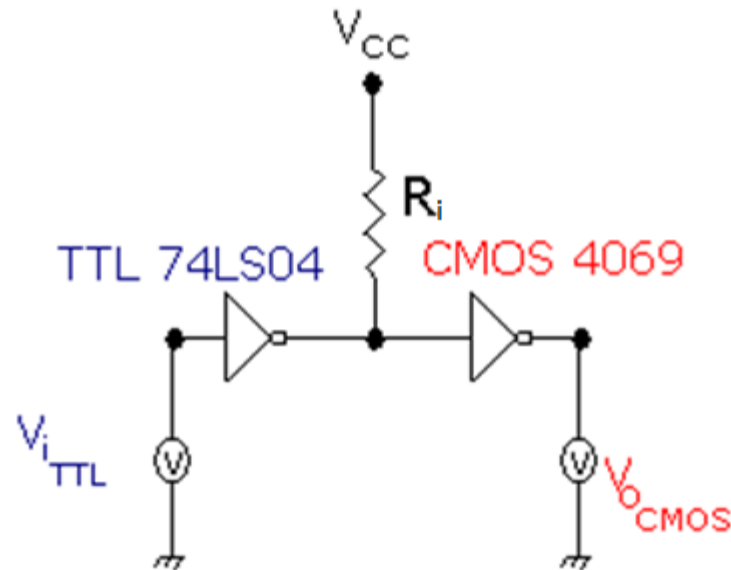
TTL acionando CMOS: Os valores que a porta TTL envia para o CMOS
Entram na faixa proibida do CMOS ➡ não são compatíveis eletricamente.

TTL 74LS04 CMOS 4069



Experimento: Compatibilidade entre Cis de famílias diferentes (cont)

Compatibilizando ➡ Inserir um resistor (R_i) entre a saída da porta acionadora(TTL) e a entrada da porta acionada (CMOS) e o V_{cc}



Compatibilizando Cis de famílias diferentes (cont)

Cálculo do resistor R_i para compatibilidade:

R_i é um valor entre $R_{i_{\min}}$ e $R_{i_{\max}}$ (ver pag. 37 apostila de Laboratório de Sistemas Digitais)

$$R_{i_{\min}} = \frac{(V_{cc} - V_{oL_{\max}})}{I_{oL_{\max}}}$$

$$R_{i_{\max}} = \frac{t}{C_i \times \ln \left[\frac{V_{cc}}{(V_{cc} - V_{iH_{\min}})} \right]}$$

Onde: t é o tempo de transição
 C_i é a capacitância de entrada

Experimento: Compatibilidade entre Cis de famílias diferentes (cont)

Variar a tensão de entrada da porta TTL (V_{i_TTL}) medir com o voltímetro e comparar com a tensão de saída da porta CMOS (V_{o_CMOS})

Nível baixo para a porta TTL

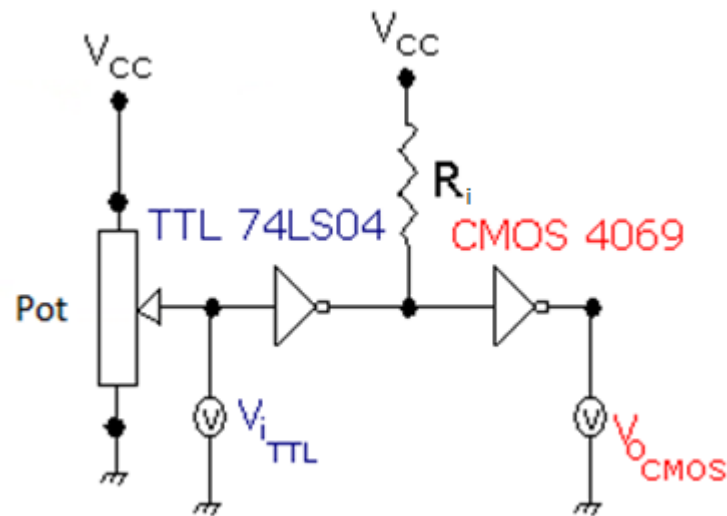


nível baixo para porta CMOS

Nível alto para a porta TTL



nível alto para porta CMOS



Potenciômetro:

POTENCIÔMETRO

