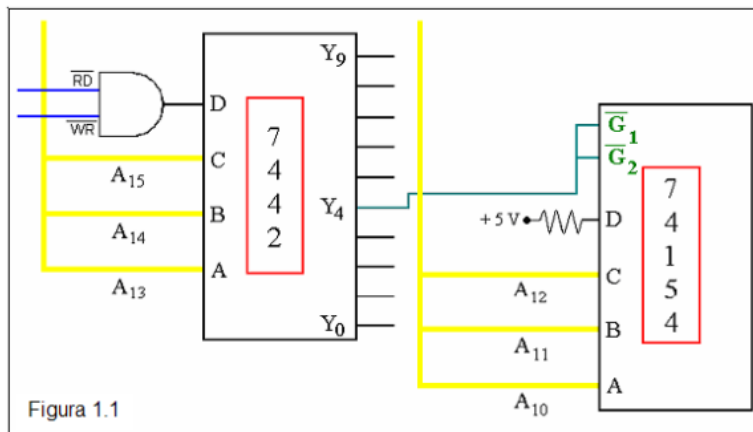
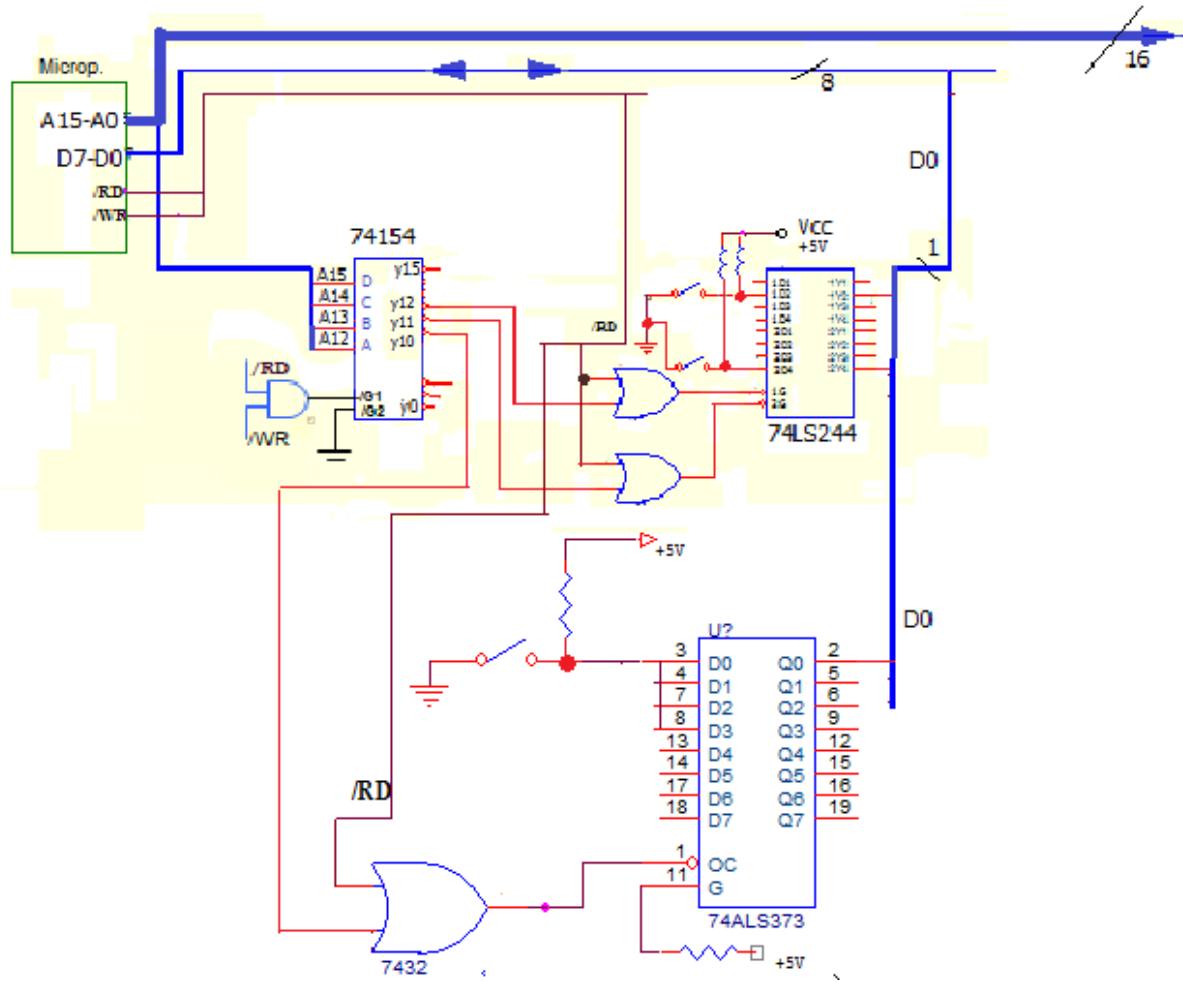


Exercícios Resolvidos: decodificadores e Interface entre CPU e Dispositivos de I/O

2ª. Lista de exercícios:



1. Para os circuitos da Figura 1.1, determine para cada decodificador, quais saídas são válidas para serem usadas como sinais de seleção, num projeto com microprocessador.
Resp: decodificador 7442: saídas de Y0 a Y7, pois a entrada D será sempre '0'
decodificador 74154: saídas de Y8 a Y15, pois a entrada D será sempre '1'
2. Quais os valores das linhas de endereço para ativar a saída Y5 do segundo decodificador(74154) da Figura 1.1?
Resp: Nunca será ativado, pois a entrada D está sempre em '1' e só as saídas de Y8 a Y15 podem ser ativadas
3. Explique como os sinais de controle /RD e /WR controlam a lógica de seleção nos circuitos da Figura 1.1
Resp: Sempre que o microprocessador for fazer uma leitura ou escrita em algum dispositivo de entrada ou saída, respectivamente, ele coloca os sinais /RD em nível '0' para leitura ou /WR em nível '0' para escrita. Desta forma, a entrada D do decodificador 7442 será '0' qdo uma dessas atividades forem realizadas, e portanto, os dispositivos ligados nas saídas Y0 a Y7 do 7442 podem ser selecionados de acordo com as linhas de endereço que o microprocessador irá colocar no duto de endereços



CIs utilizados :

