

Departamento de Engenharia Elétrica e de Computação
EESC-USP

SEL-415 Introdução à Organização de Computadores

Aula Exercícios 2ª. Prova -Parte 1

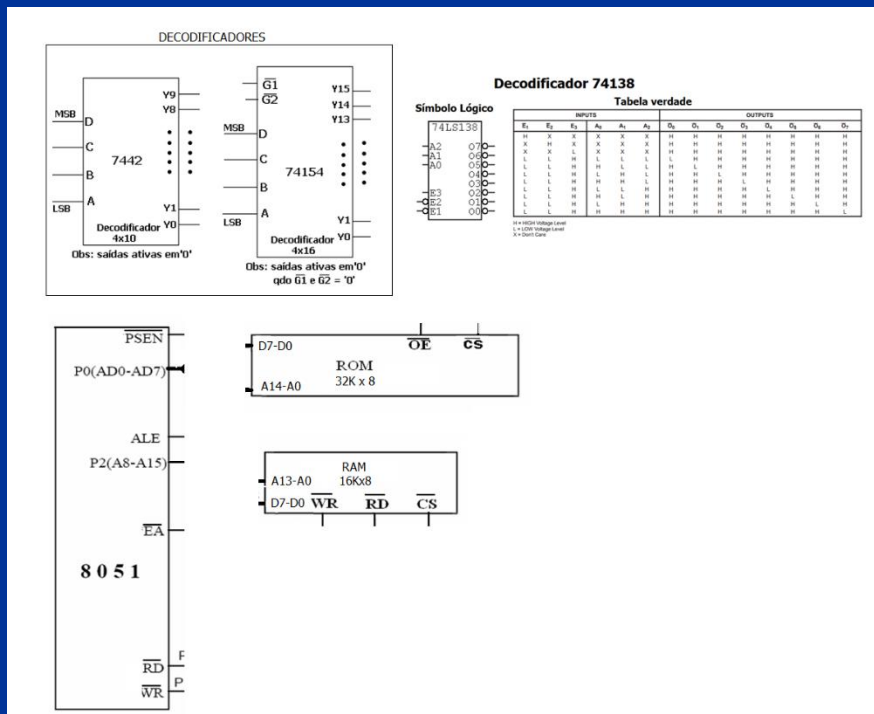
Profa. Luiza Maria Romeiro Codá

LISTA DE EXERCÍCIOS

Exercício 1: Faça um projeto completo da lógica de seleção **absoluta** para o espaço de memória para interligar o microcontrolador 8051 com memórias RAM (externas) de 16Kx8, de forma a preencher todo o espaço de endereços para RAM, e com memórias do tipo EPROM (externas) de 32Kx8, de forma a preencher todo o espaço de endereços para EPROM, **utilizando apenas EPROM externa.**

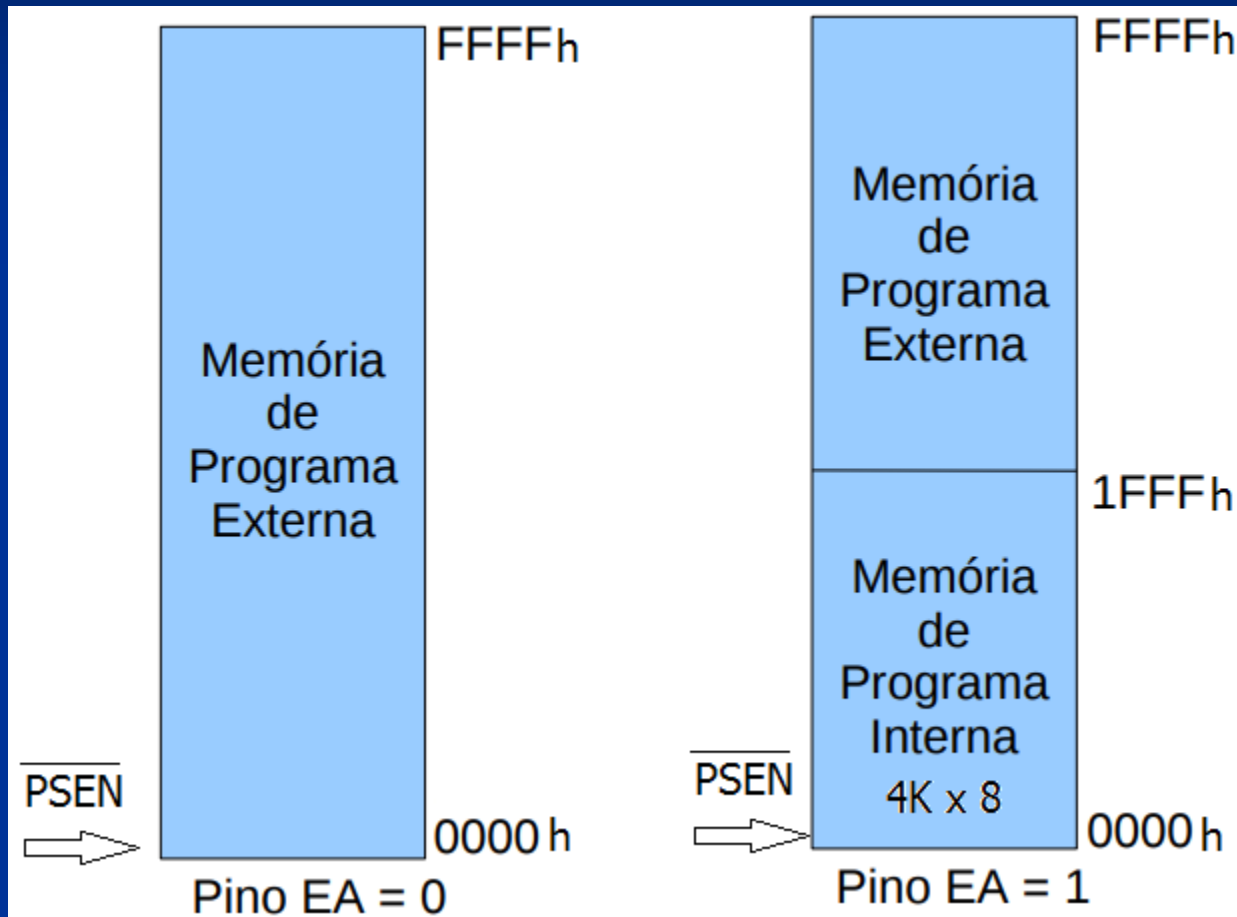
Utilize qualquer um dos decodificadores 74138, 7442 ou 74154.

Obs: . Lembrar que a porta paralela P0 é utilizada como duto multiplexado para os 8 bits menos significativos do endereço (A7 a A0) e os 8 bits de dados (D7 a D0). O sinal ALE enviado pelo micro define se a porta contém endereços ou dados (ALE = 1 endereços e ALE = 0 dados).



Resposta Exercício 1: Mapeamento EEPROM externa:

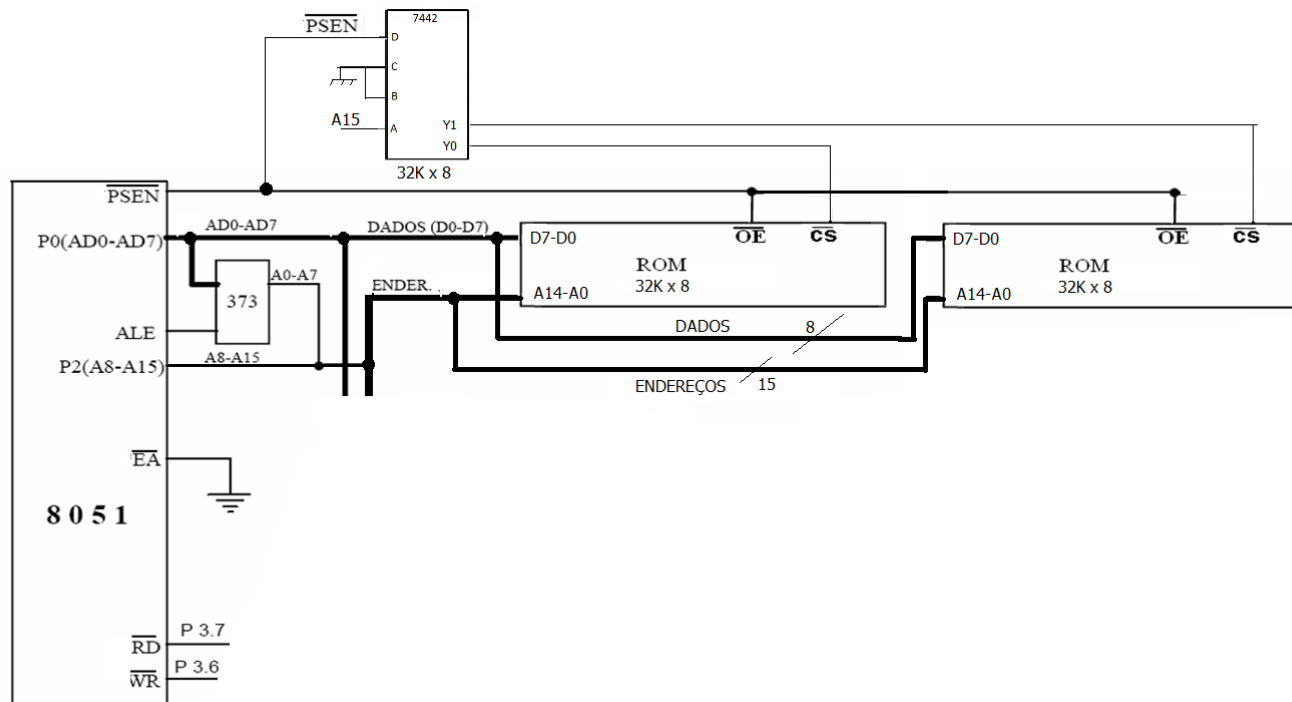
Para utilizar apenas EPROM externa a entrada EA do microcontrolador 8051 deve ser ligada ao terra ($\overline{EA}=0$). E o sinal que seleciona esse espaço é $\overline{PSEN}$



Resposta Exercício 1(continuação):

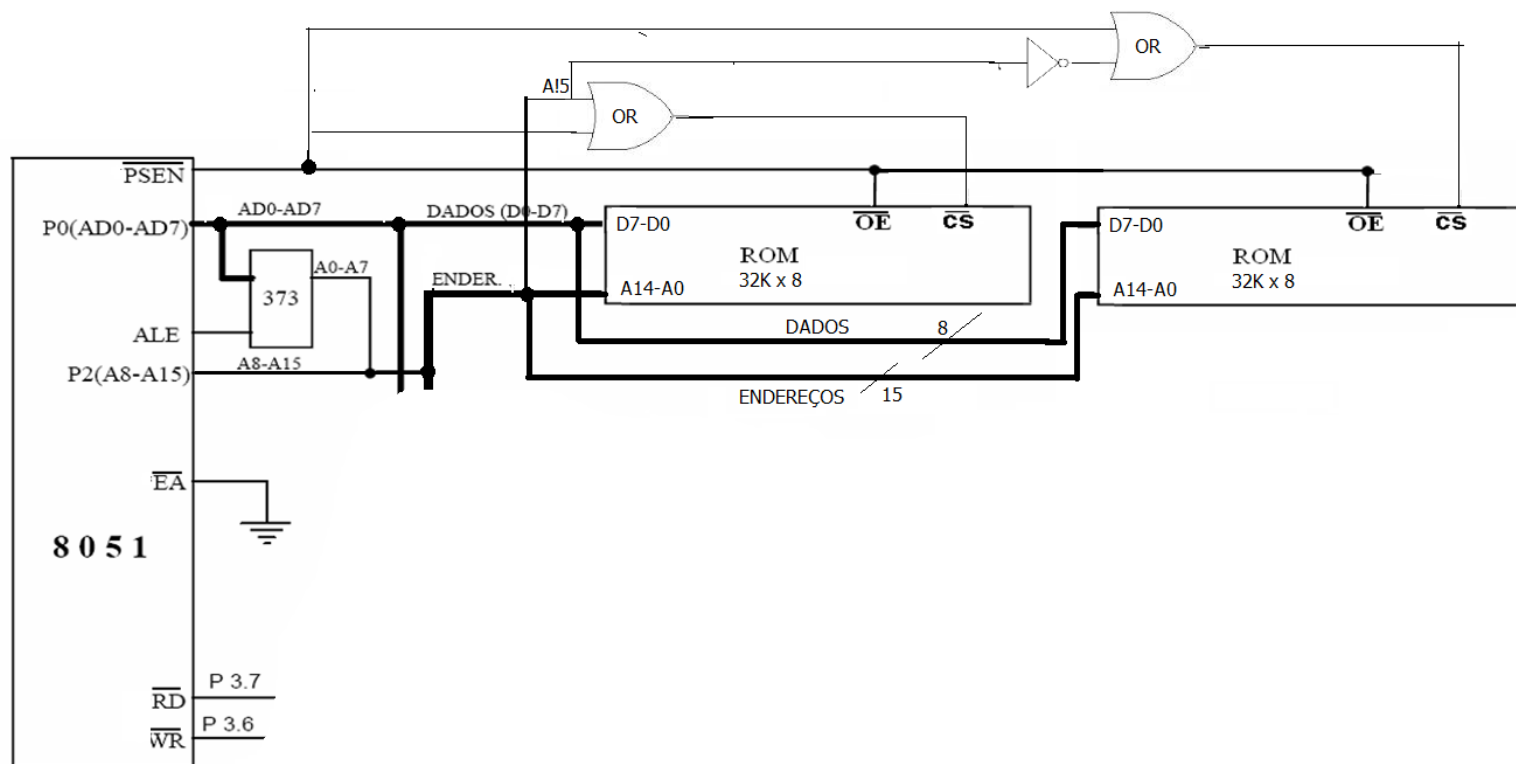
Para preencher todo espaço de endereçamento de memória de Programa do 8051 que é de $64K \times 8 = 2^{16} = 2^6 \times 2^{10}$, deve-se utilizar 2 chips de EEPROM de $32K \times 8$.

Pode-se utilizar um decodificador (7442) ou apenas portas OR para ligar o bit de seleção A15 (que não entra no endereçamento da memória), sendo de $32K = 2^{15} = 2^5 \times 2^{10}$ apresenta endereçamento de A0 a A14, ou seja, 14 linhas de endereços ,



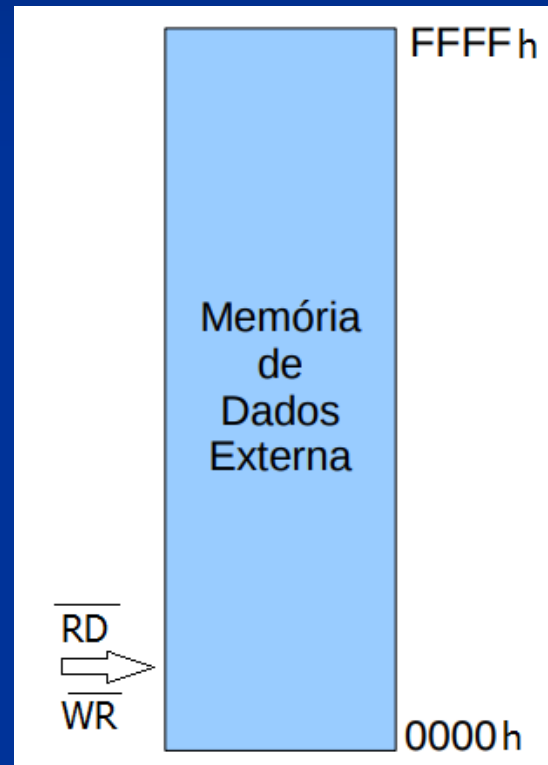
Resposta Exercício 1: 2ª resolução

Seleção de EEPROM usando portas OR



Resposta Exercício 1(continuação):

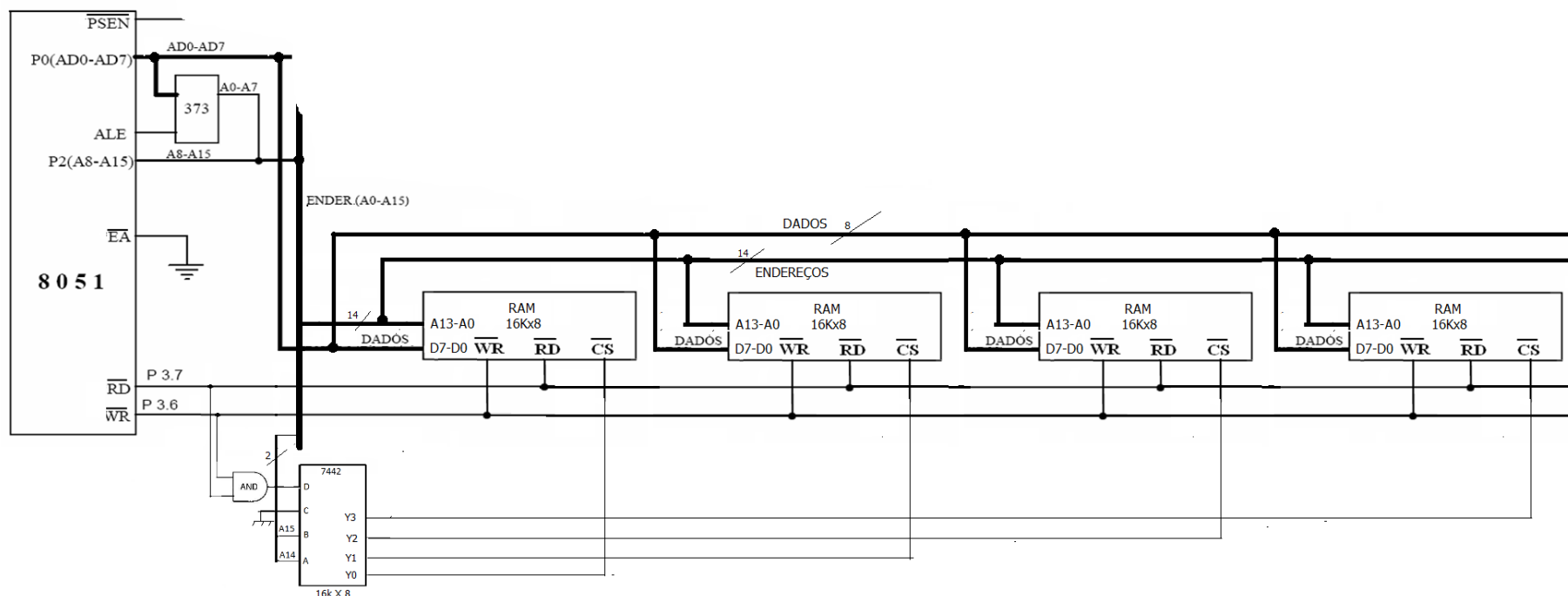
O espaço de RAM externa é de 64Kx8 selecionado pelos sinais de controles $\overline{RD}$ e $\overline{WR}$.



Resposta Exercício 1(continuação):

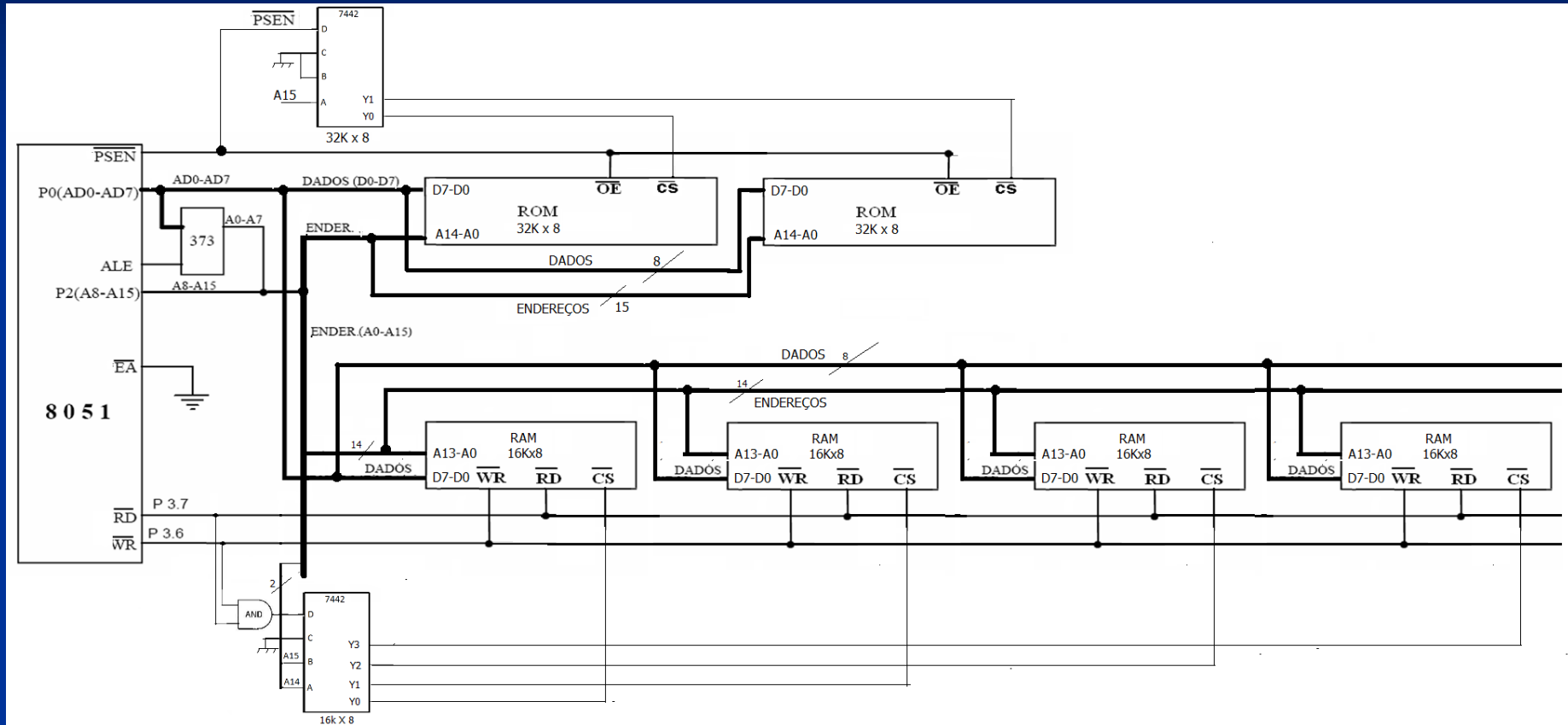
Para preencher todo o espaço de endereçamento de RAM externa de 64Kx8 usando Chips de Ram de 16Kx8 são necessárias 4 Chips.

Utiliza-se um decodificador 7442 para dividir o espaço que seleciona a RAM externa em 16Kx8.



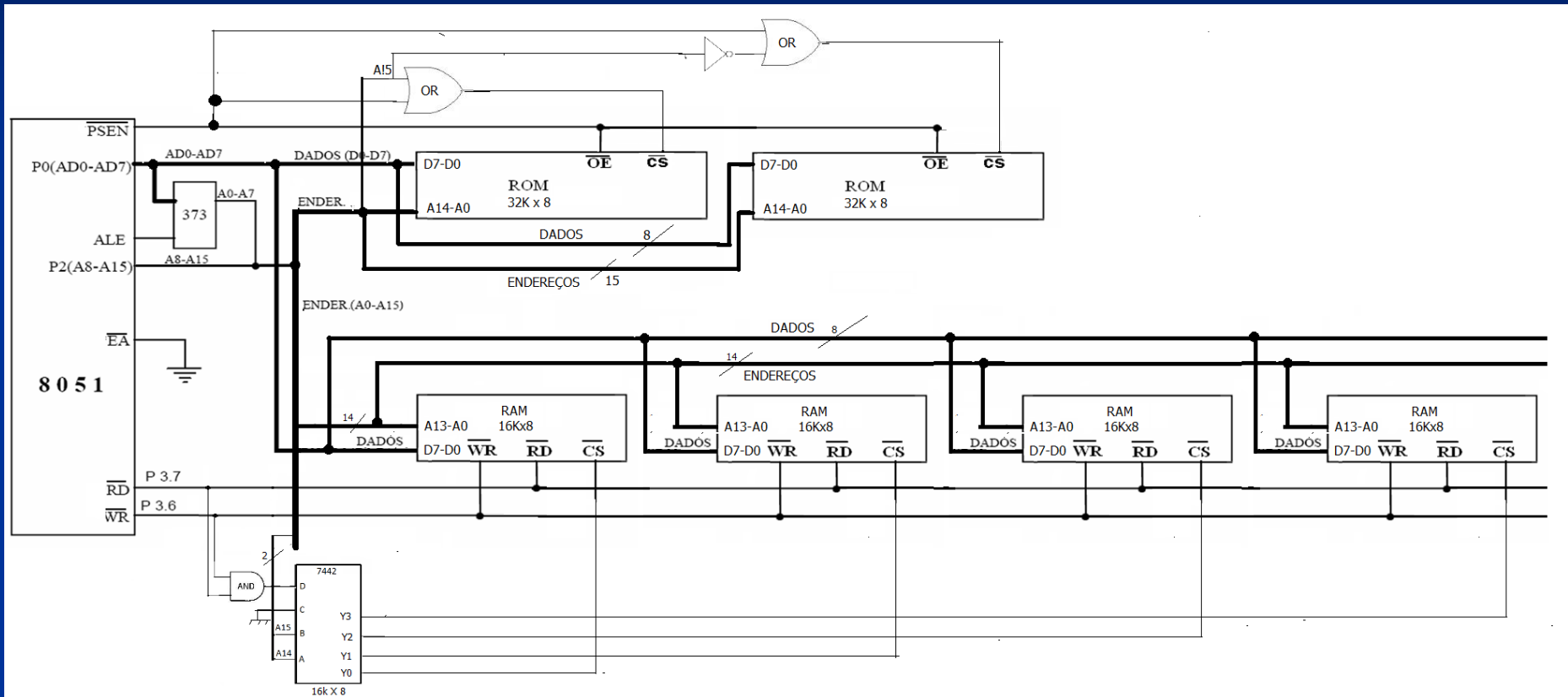
EXERCÍCIO 1 (continuação)

Resposta Circuito completo 1:



EXERCÍCIO 1 (continuação)

Resposta Circuito completo: 2

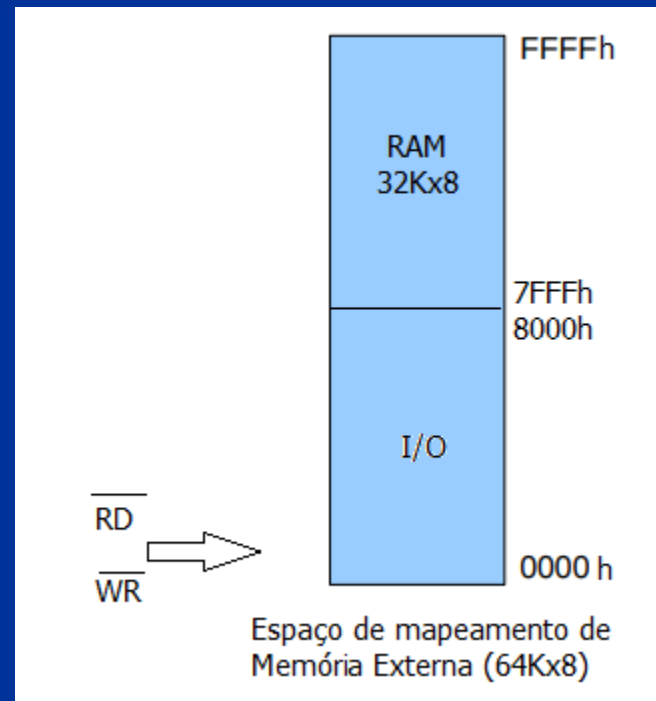
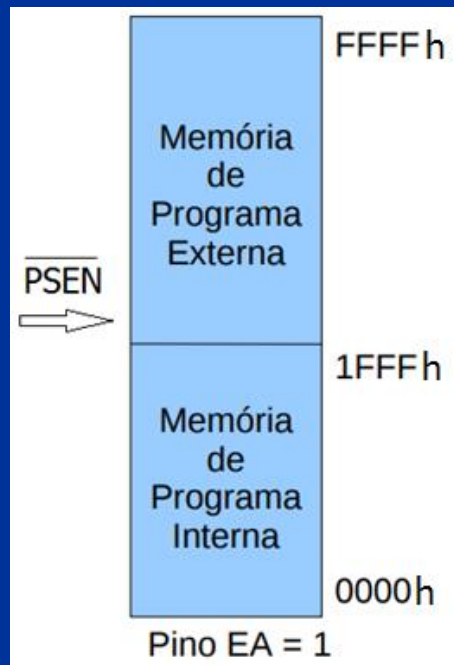


EXERCÍCIO 2

Faça um projeto de lógica de seleção **NÃO ABSOLUTA** completo interligando o microcontrolador 8051 do tipo EPROM (externas) de 16Kx8, de forma a preencher todo o espaço de endereços para EPROM, **incluindo a EPROM internade 4Kx8**.

No espaço de RAM (externas) de 64Kx8, de forma a preencher todo o espaço de endereços para RAM. Posicione uma RAM de 32Kx8 nos endereços mais baixos, e no espaço restante Mapeie **PERIFÉRICOS(I/O)**. Utilize qualquer um dos decodificadores 74138, 7442 ou 74154.

Obs: . Lembrar que a porta paralela P0 é utilizada como duto multiplexado para os 8 bits menos significativos do endereço (A7 a A0) e os 8 bits de dados(D7 a D0). O sinal ALE enviado pelo micro define se a porta contém endereços ou dados (ALE = 1) endereços ou dados (ALE=0).



Exercício 3

Considerando um microprocessador de 16bits de linhas de endereço e 8 bits no duto de dados:

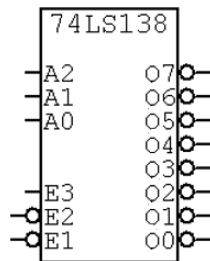
- 3.1 Faça o projeto da lógica de seleção para dividir o espaço de endereçamento desse microprocessador de 16bits de linhas de endereços e 8 bits de linhas de dados, espaço esse reservado para mapeamento em memória, em blocos de 8Kbytes, utilizando o decodificador 74138; Esse espaço é selecionado com os sinais de controle MEMR e MEMW, qdo o microprocessador for fazer uma leitura ou escrita, respectivamente em memória;
3. 2. Desenhe o mapa dos endereços especificando endereço inicial e final de cada bloco de saída do 74138;
- 3.3 utilizando decodificadores 7442 ou 74154, desenhe o projeto da lógica de seleção para o espaço de endereçamento de memórias que divide o espaço que contém o endereço A7BFH em espaços de 1Kx8 ;
- 3.4.No espaço de endereçamento de memórias externa do microprocessador posicione as memórias indicando faixa de endereços que ocupam (seguindo as regras corretas) para ligar três memórias RAMs, duas de 4Kx8 e outra de 1Kx8, uma memória EEPROM de 8Kx8, de tal maneira a fazer lógica de seleção absoluta.
- 3.5.Desenhe o circuito lógica de seleção Absoluta para o espaço de mapeamento em memória do item 3.4
- 3.6 O microprocessador do item 3.1 reserva um espaço de 128x8 para endereçar** dispositivos de I/O. Os sinais que o microprocessador gera para selecionar esses dispositivos é IOR(para leitura) e IOW (para escrita). Faça a lógica de seleção absoluta para selecionar 1 dispositivo de entrada cuja interface tem tamanho de 32x8 e um dispositivo de saída cuja interface tem tamanho 16x8
O dispositivo de entrada deve ser posicionado nos endereços mais baixos do mapeamento
E a interface do dispositivo de saída deve ser conectada na faixa de endereço que contém o endereço 23h
- 3.7** Faça a lógica de seleção absoluta para selecionar 1 dispositivo de entrada cuja interface tem tamanho de 16x8 e um dispositivo de saída cuja interface tem tamanho 8x8
O dispositivo de entrada deve ser posicionado nos endereços mais baixos do mapeamento
E a interface do dispositivo de saída deve ser conectada na faixa de endereço que contém o endereço 23h

Exercício 3(continuação)

Informações sobre o decodificador

Decodificador 74138

Símbolo Lógico



Circuito Elétrico

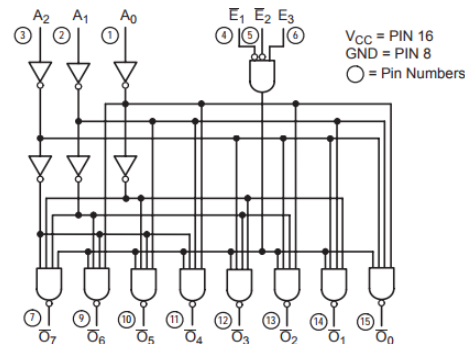


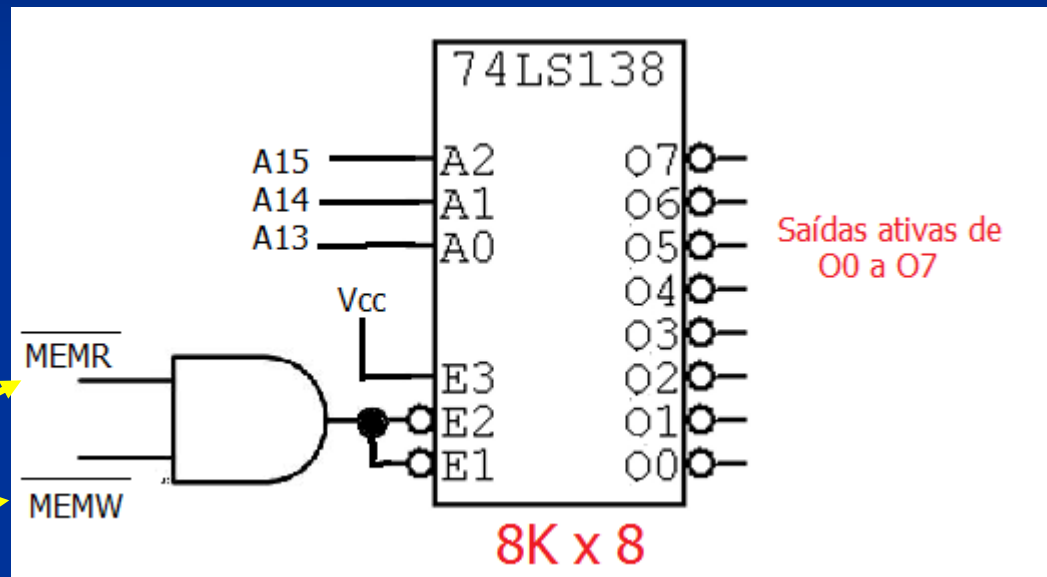
Tabela verdade

INPUTS						OUTPUTS							
E ₁	E ₂	E ₃	A ₀	A ₁	A ₂	O ₀	O ₁	O ₂	O ₃	O ₄	O ₅	O ₆	O ₇
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	L	H	H	H	H	H	H	H
L	L	H	L	L	L	H	H	H	H	H	H	H	H
L	L	H	H	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	L	H	H	H	L	H	H	H	H
L	L	H	L	L	H	H	H	H	H	L	H	H	H
L	L	H	L	H	H	H	H	H	H	H	L	H	H
L	L	H	H	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	L

H = HIGH Voltage Level
L = LOW Voltage Level
X = Don't Care

Exercício 3(continuação)

3.1 Resposta lógica de seleção para dividir o espaço de endereçamento em memória desse microprocessador de 16bits de linhas de endereços e 8 bits de linhas de dados, em blocos de 8Kbytes, utiliza-se 3 linhas de endereços na entrada do 74138



Sinais que gerados qdo o microprocessador vai fazer leitura ou escrita em memória o espaço de

Exercício 3(continuação)

3. 2. Desenhe o mapa dos endereços especificando endereço inicial e final de cada bloco de saída do 74138.

Resposta:

Saídas do 74138	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	ENDEREÇOS
O0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0000H
	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1FFFH
O1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	2000H
	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	3FFFH
O2	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4000H
	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	5FFFH
O3	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	6000H
	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	7FFFH
O4	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	8000H
	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	9FFFH
O5	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	A000H
	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	BFFFH
O6	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	C000H
	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	DFFFH
O7	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	E000H
	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	FFFFH

Exercício 3(continuação)

3.2. Resposta (cont): Desenhe o mapa dos endereços para a área das memórias especificando endereço inicial e final de cada bloco de saída do 74138.

Saída do 74138	Faixa do endereços
O0	0000H a 1FFFFH
O1	2000H a 3FFFFH
O2	4000H a 5FFFFH
O3	6000H a 7FFFFH
O4	8000H a 9FFFFH
O5	A000H a BFFFFH
O6	C000H a DFFFFH
O7	E000H a FFFFFH

64K x 8



Espaço de mapeamento de memória de programa e memória de Dados selecionados com os sinais MEMR MEMW

Exercício 3(continuação)

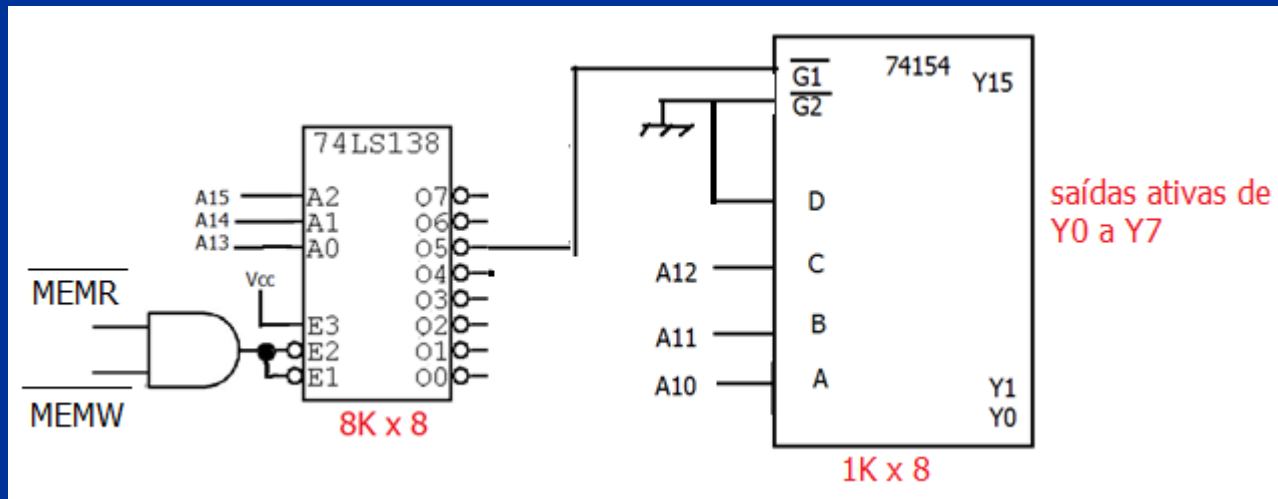
3.3. Resposta: utilizando decodificadores 7442 ou 74154, desenhe o projeto da lógica de seleção para o espaço de endereçamento de memórias que divide o espaço que contém o endereço A7BFH em espaços de 1Kx8 ;

Saídas do 74138	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	ENDEREÇOS
O5	1	0	1	0	0	1	1	1	1	0	1	1	1	1	1	1	A7BFH
1K = 2 ¹⁰ Ao a A9							1	1	1	1	1	1	1	1	1	1	03FFH

Exercício 3(continuação)

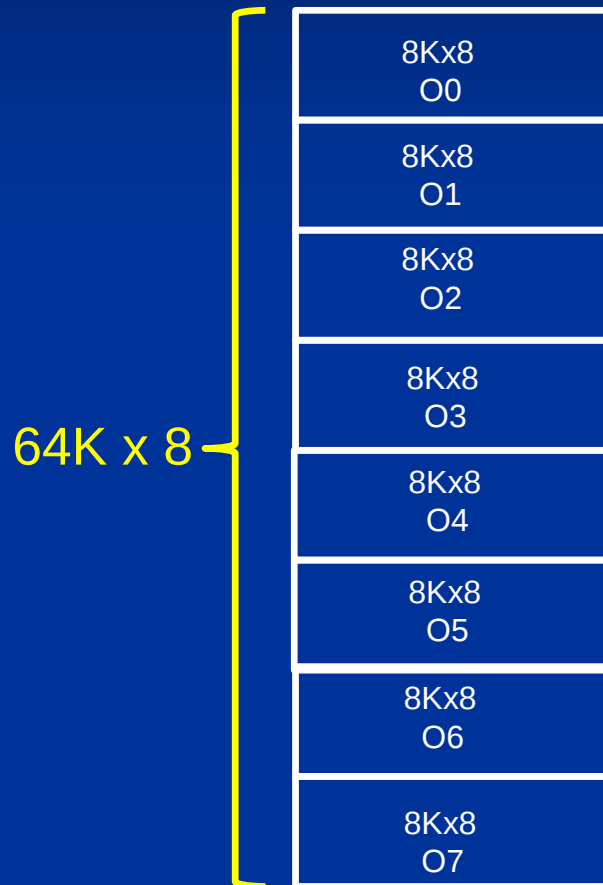
3.3. Resposta(cont): utilizando decodificadores 7442 ou 74154, desenhe o projeto da lógica de seleção para o espaço de endereçamento de memórias que divide o espaço que contém o endereço A7BFH em espaços de 1Kx8 ;

Saídas do 74138	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	ENDEREÇOS
O5	1	0	1	0	0	1	1	1	1	0	1	1	1	1	1	1	A7BFH
1K = 2 ¹⁰ Ao a A9							1	1	1	1	1	1	1	1	1	1	03FFH



Exercício 3(continuação)

3.4.No espaço de endereçamento de memórias externa do microprocessador posicione as memórias indicando faixa de endereços que ocupam (seguindo as regras corretas) para ligar três memórias RAMs, duas de 4Kx8 e outra de 1Kx8, uma memória EEPROM de 8Kx8, de tal maneira a fazer lógica de seleção absoluta.



Exercício 3(continuação)

3.4 Resposta :

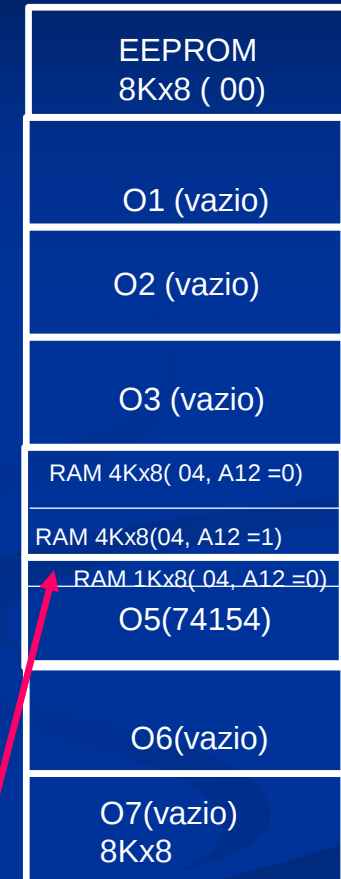
- A EEPROM é posicionada no endereço 0000H do espaço de mapeamento de memória, pois ao energizar o microprocessador o PC é inicializado com o valor 0000H e irá buscar neste endereço a 1ª. Instrução a ser executada. Na seleção da memória EEPROM não são gerados espaços fantasmas (lógica de seleção absoluta), pois a saída O0 do decodificador 74138 gera um espaço de endereçamento (8Kx8) que é igual ao tamanho da memória(8Kx8);
- O espaço de endereçamento que ativa a saída O4 seleciona as duas memórias RAM de 4Kx8. Como deve ser lógica de seleção absoluta no circuito da lógica de seleção foi introduzida a linha de endereço A12(a qual não entra no decodificador, mas deveria constar para gerar faixas de 4Kx8). A12 é introduzida através de portas OR, para gerar espaços de 4Kx8, onde A12 = 0 seleciona a RAM de 4Kx8 e A12=1 seleciona a outra RAM de 4Kx8. No espaço que ativa a saída O5 é ligado um decodificador para gerar espaços de 1Kx8, desta forma a RAM de 1Kx8 foi ligada à saída Y0 do decodificador 74154 para que as ememórias RAMs sejam ligadas em sequência e não exista espaço vazios entre elas, nem sejam gerados espaços fantasmas, pois é lógica de seleção absoluta

Saídas do 74138	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	ENDEREÇOS
O4 (A12= 0) RAM 4Kx8	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	8000H
	1	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	8FFFH
O4 (A12 = 1) RAM 4Kx8	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	9000H
	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	9FFFH
Bloco de 1Kx x 8							1	1	1	1	1	1	1	1	1	1	03FFH

Exercício 3(continuação)

3.4.RESP: No espaço de endereçamento de memórias externa do microprocessador ligar EEPROM nas primeiras posições da memória porque o microprocessador ao ser ressetado o PC é inicializado com a posição 0000h . As duas RAMs de 4Kx8 são ligadas à saída O4 e a RAM de 1Kx8 na saída O5 para manter as RAMs em endereços sequenciais

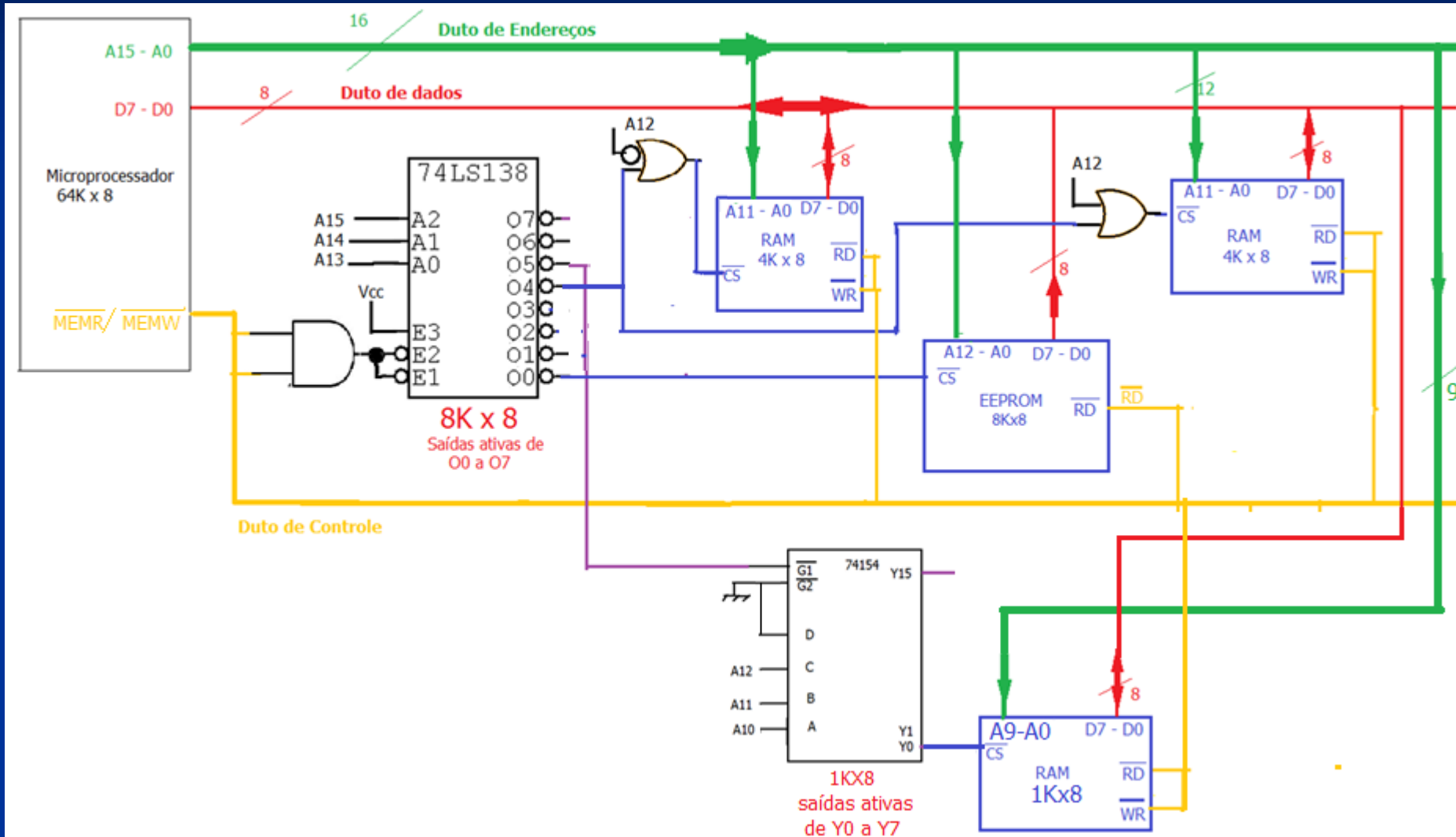
Saídas do 74138	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Endereços	Dispositivo
O0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0000H	EEPROM 8K x8
	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1FFFH	
O1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	2000H	Vazio 8K x 8
	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	3FFFH	
O2	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4000H	Vazio 8K x 8
	0	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	5FFFH	
O3	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	6000H	Vazio 8K x 8
	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	7FFFH	
O4 (A12=0)	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	8000H	RAM 4K x 8
	1	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	8FFFH	
O4(A12=1)	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	9000H	RAM 4K x 8
	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	9FFFH	
O5	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	A000H	Decoder 74154
	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	BFFFH	
O5 Y0 do 74154	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	A000H	RAM 1Kx8
	1	0	1	0	0	0	1	1	1	1	1	1	1	1	1	1	A3FFH	
O6	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	C000H	azio 8K x 8
	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	DFFFH	
O7	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	E000H	azio 8K x 8
	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	FFFFH	



Para lógica de seleção Absoluta, O5 é dividido em 8 espaços de 1K x 8 pelo decodificador 74154: Na saída Y0 é conectada a RAM de 1Kx8

Exercício 3(continuação)

3.5.Desenhe o circuito lógica de seleção Absoluta para o espaço de mapeamento em memória do item 3.4. **Resposta:**



Exercício 3(continuação)

3.6 O microprocessador do item 3.1 reserva um espaço de 128x8 para endereçar dispositivos de I/O. Os sinais que o microprocessador gera para selecionar esses dispositivos é $\overline{IOR}$ (para leitura) e $\overline{IOW}$ (para escrita). Faça a lógica de seleção absoluta para selecionar 1 dispositivo de entrada cuja interface tem tamanho de 32x8 e um dispositivo de saída cuja interface tem tamanho 16x8

O dispositivo de entrada deve ser posicionado nos endereços mais baixos do mapeamento

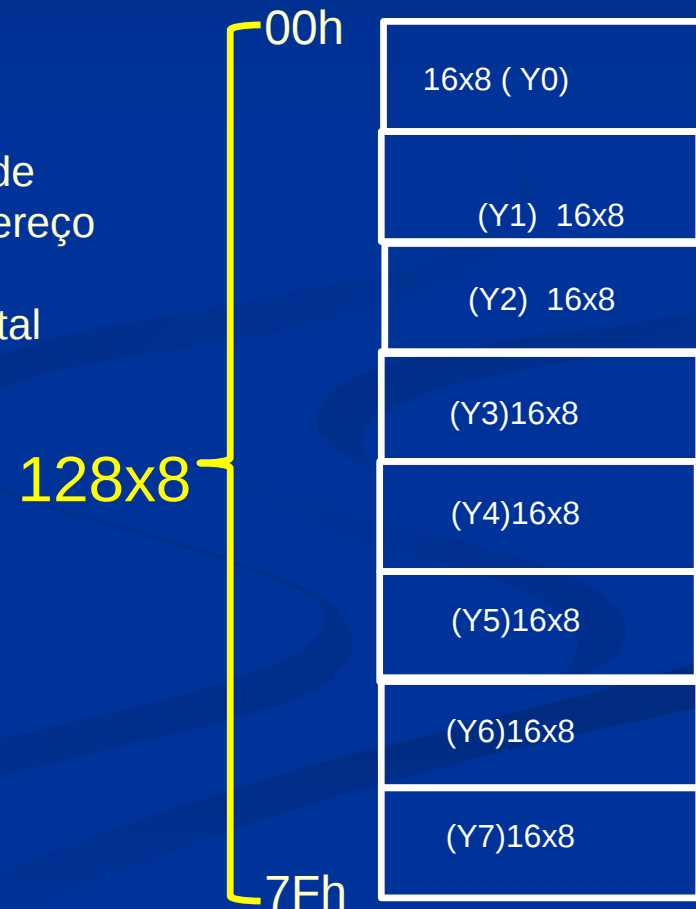
E a interface do dispositivo de saída deve ser conectada na faixa de endereço que contém o endereço 23h

RESPOSTA:

A capacidade de endereçamento para dispositivo de I/O é de 128x8, tem 7 bits de endereços de A0 a A6, e varia do endereço 00h a 7Fh

Utilizando o decodificador 7442 pode-se dividir o espaço total em 8 espaços de 16x8

	A6	A5	A4	A3	A2	A1	A0	ENDEREÇOS
Espaço de endereçamento de I/O	0	0	0	0	0	0	0	00H
	1	1	1	1	1	1	1	7FH



Exercício 3(continuação)

Resposta 3.6 (continuação):

Saídas do 7442	A6	A5	A4	A3	A2	A1	A0	ENDEREÇOS
Y0 Interface de entrada (32x8)	0	0	0	0	0	0	0	00h
	0	0	1	1	1	1	1	1Fh
	0	1	0	0	0	1	1	23h
Y2 Interface de saída (8x8)	0	1	0	0	0	0	0	20H
	0	1	0	0	1	1	1	27hH

Interface de entrada
32x8

128x8

00h

16x8 (Y0)

(Y1) 16x8

1Fh

Interface de saída
16x8

20h

(Y3)16x8

27h

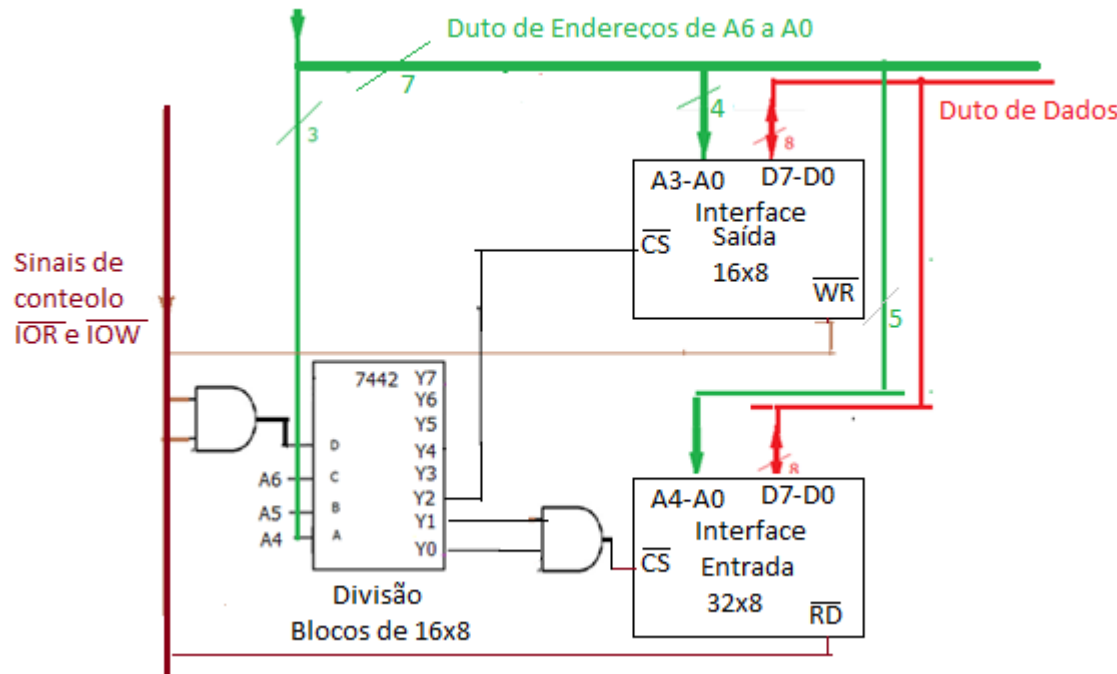
(Y4) 16x8

7Fh

(Y5)16x8

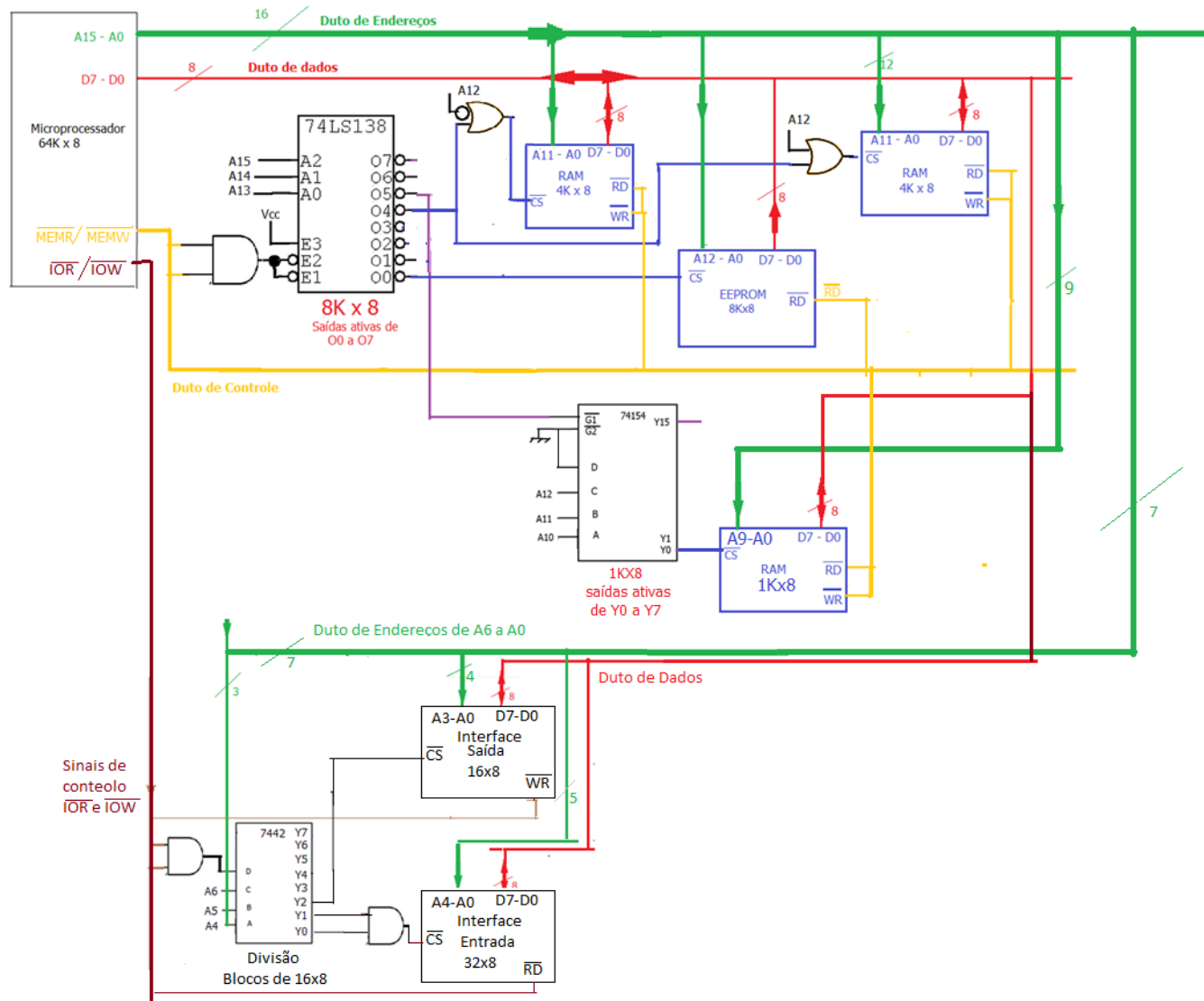
(Y6)16x8

(Y7)16x8



Exercício 3(continuação)

Resposta com Circuito Completo: Lógica de Seleção Absoluta de mapeamento do microprocessador com mapeamento em I/O isolado



Exercício 3(continuação)

3.7 Faça a lógica de seleção **absoluta** para selecionar 1 dispositivo de entrada cuja interface tem tamanho de 16x8 e um dispositivo de saída cuja interface tem tamanho 8x8. O dispositivo de entrada deve ser posicionado nos endereços mais baixos do mapeamento.

E a interface do dispositivo de saída deve ser conectada na faixa de endereço que contém o endereço 23h.

RESPOSTA:

A capacidade de endereçamento para dispositivo de I/O é de 128x8, tem 7 bits de endereços de A0 a A6, e varia do endereço 00h a 7Fh.

Utilizando o decodificador 7442 pode-se dividir o espaço total em 8 espaços de 16x8.

	A6	A5	A4	A3	A2	A1	A0	ENDEREÇOS
Espaço de endereçamento de I/O	0	0	0	0	0	0	0	00H
	1	1	1	1	1	1	1	7FH



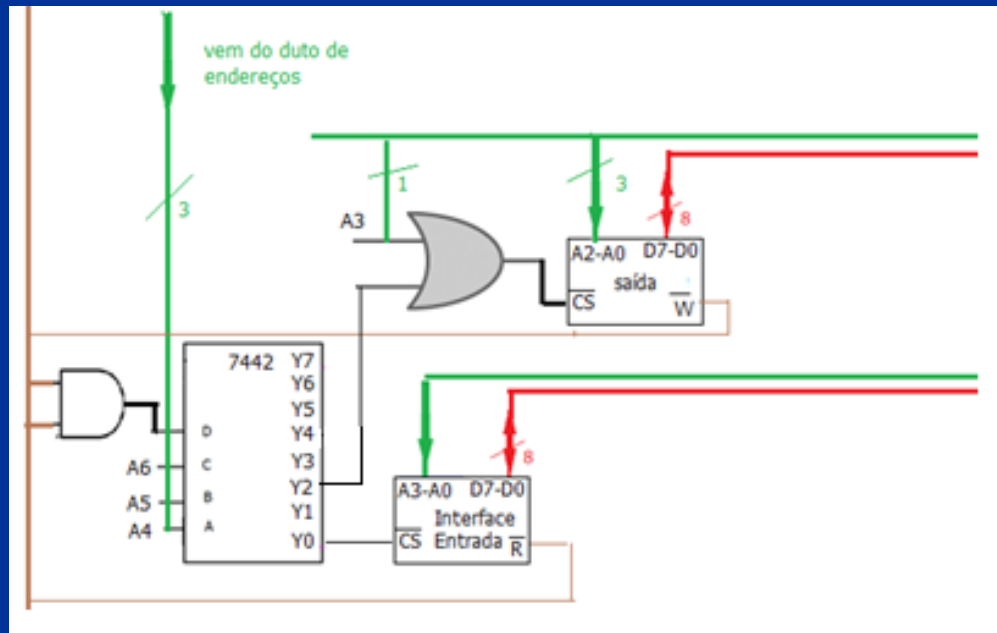
Exercício 3(continuação)

Resposta 3.7 (continuação):

Saídas do 7442	A6	A5	A4	A3	A2	A1	A0	ENDEREÇOS
Y0 Interface de entrada (16x8)	0	0	0	0	0	0	0	00h
	0	0	0	1	1	1	1	0Fh
	0	1	0	0	0	1	1	23h
Y2 Interface de saída (8x8)	0	1	0	0	0	0	0	20H
	0	1	0	0	1	1	1	27hH

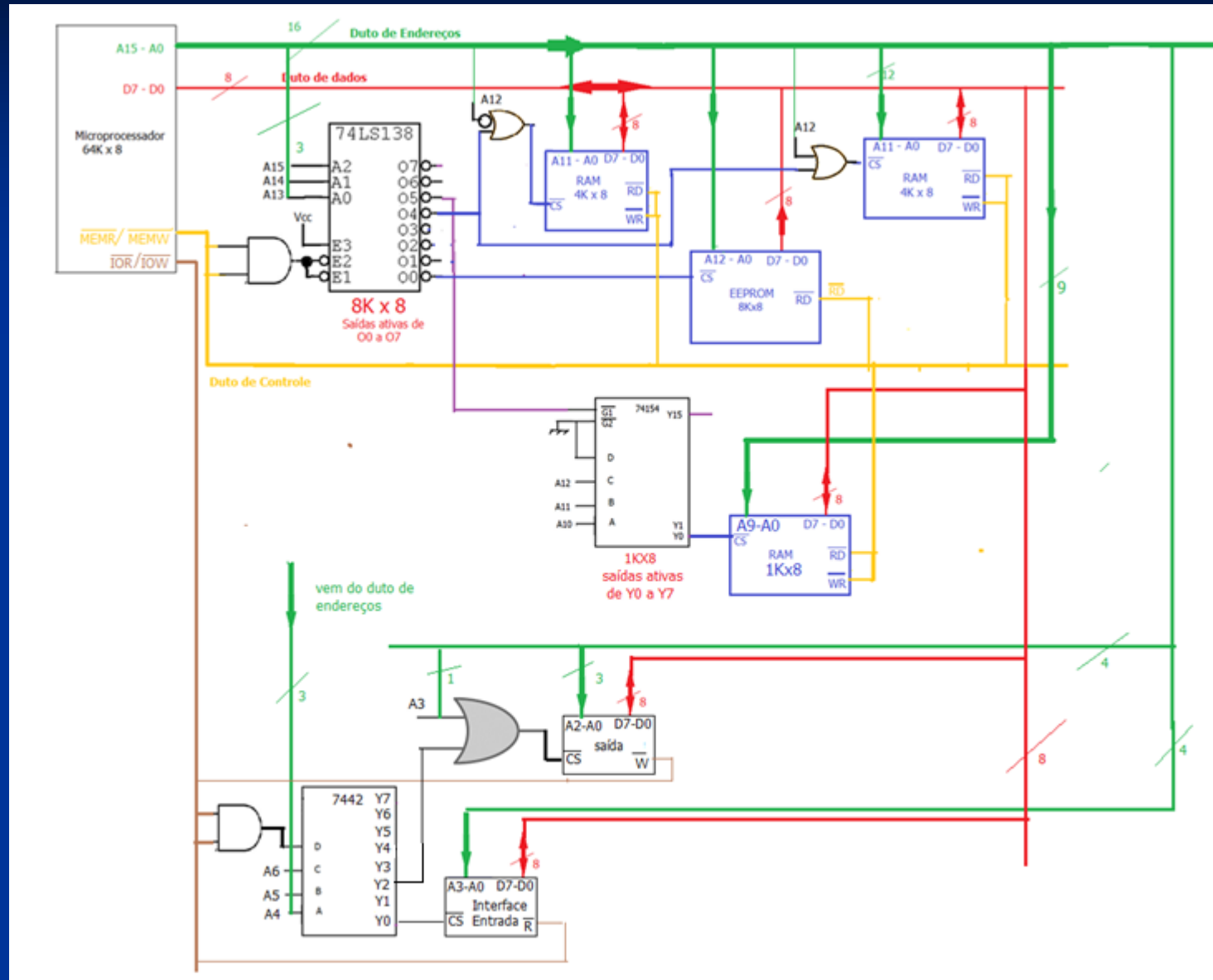
Y2
A3 = 0

128x8



Exercício 3(continuação)

3.7 Resposta com Circuito Completo: Lógica de Seleção Absoluta de mapeamento do microprocessador com mapeamento em I/O isolado



EXERCÍCIO 4

4.1 Determine a capacidade de endereçamento de um microprocessador de 17bits de linhas de endereço e 8 bits de linhas de dados espaço esse apenas para memória. Indique o endereço inicial e final para esse mapeamento.

4.2 Faça o projeto da lógica de seleção para dividir o espaço de endereçamento do item 4.1 em blocos de 8Kbytes. Para tal, utilize os decodificadores 74154, 7442 ou 74138

4.3 Complete a lógica de Seleção do item 4.1 com **lógica de seleção NÃO absoluta** ligando uma EEPROM de 16Kx8, outra EEPROM de 8Kx8 e 2 RAMs de 8Kx8 e outra RAM de 4Kx8. Apresente o mapa de endereços com as memórias posicionadas e a faixa de enderços que as selecionam.

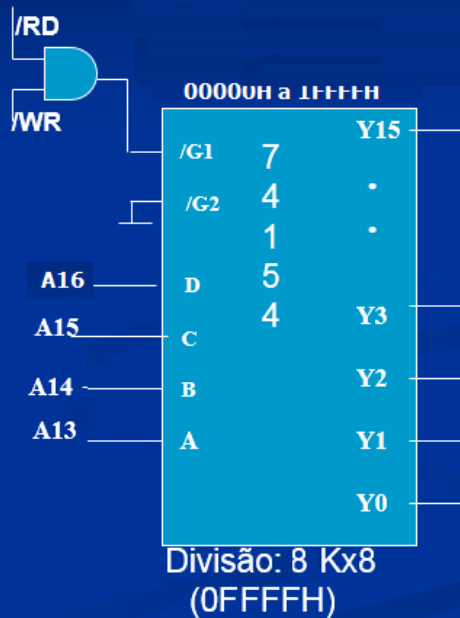
4.4 Faça a lógica de **seleção Absoluta** para o mesmo espaço de endereçamento do item 4.1 e para as mesmas memórias do item 4.3

4.5 Esse microprocessador apresenta um espaço de mapeamento de I/O isolado de 128bytes, o qual é selecionado pelos controles $\overline{IOR}$ (para leitura) e $\overline{IOW}$ (para escrita). Apresente os circuitos para lógica de seleção de **seleção Absoluta** e para Lógica de **seleção NÃO Absoluta** para este espaço, que selecione uma interface de entrada de tamanho 8x8 que ocupa a posição 03h e e 2 interfaces de saída de tamanho 4x8 cujo endereço 5Ah faz parte da seleção de uma dessas interfaces. Indique as faixas dos dispositivos e faixas fantasma.

Exercício 4 (continuação)

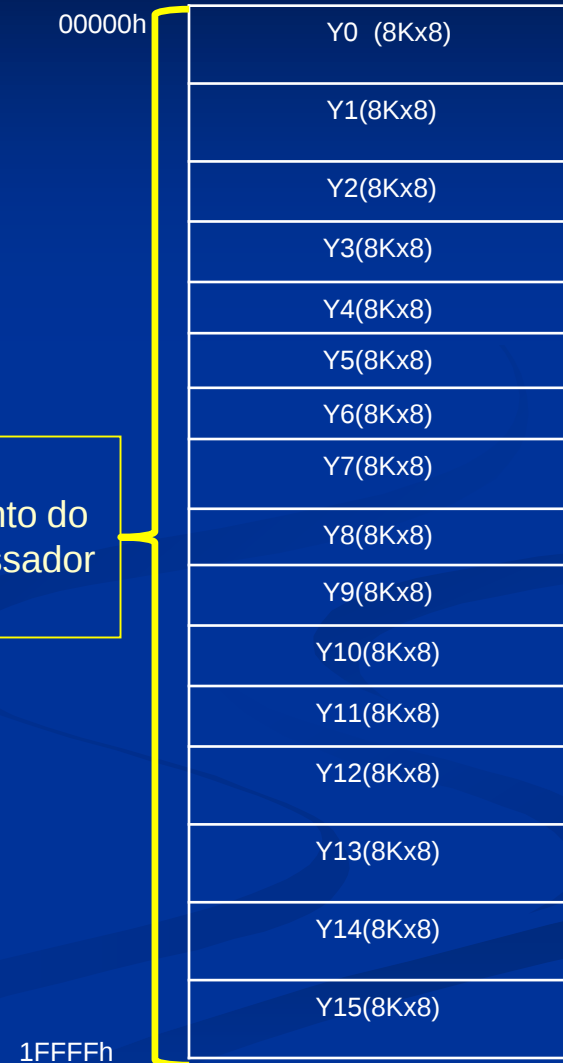
4.1 Resp: Capacidade de endereçamento do microprocessador: $2^{17} \times 8 = 128 \text{ K} \times 8$
Endereço Inicial : 00000H e Endereço final: 1FFFFH

4. 2 Resposta: Divisão do espaço de endereçamento em blocos de 8Kx8 Circuito da Lógica de Seleção



Saídas válida como /CS: **Y0 a Y15**

Espaço de endereçamento do microprocessador = 128Kx8



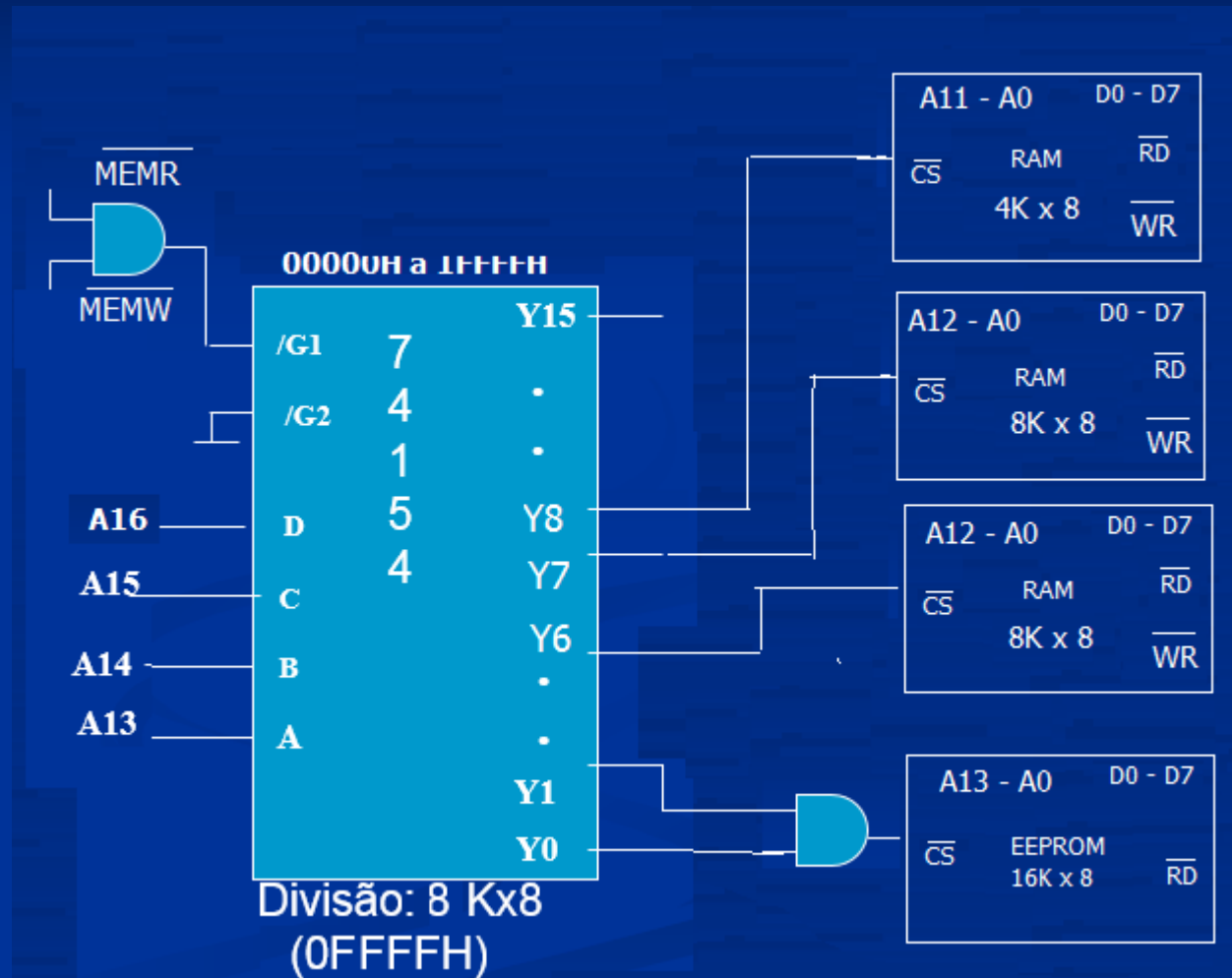
Exercício 4 (continuação)

4.3 Resp: Mapeamento e blocos de seleção para as memórias com **Lógica de Seleção Não Absoluta**

[illegible]

Exercício 4 (continuação)

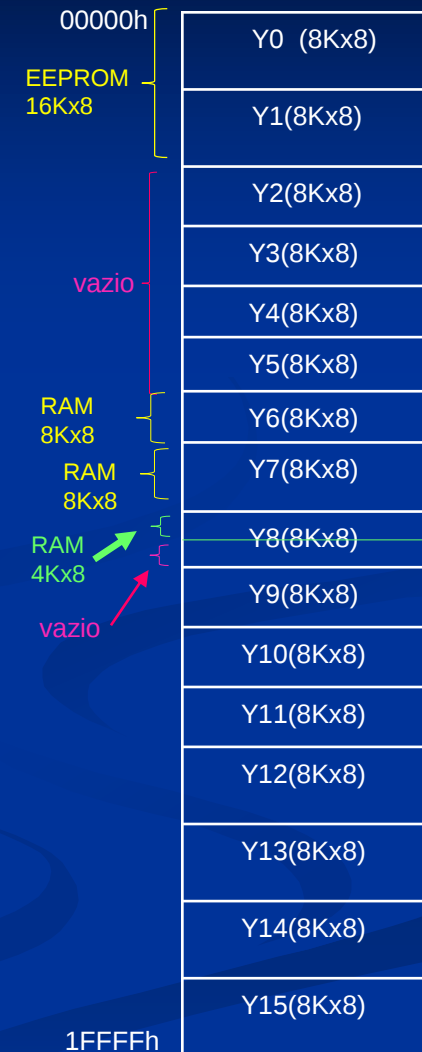
4.3 Resp(cont): Circuito da Lógica de seleção **NÃO ABSOLUTA** para o espaço de mapeamento de memória



Exercício 4 (continuação)

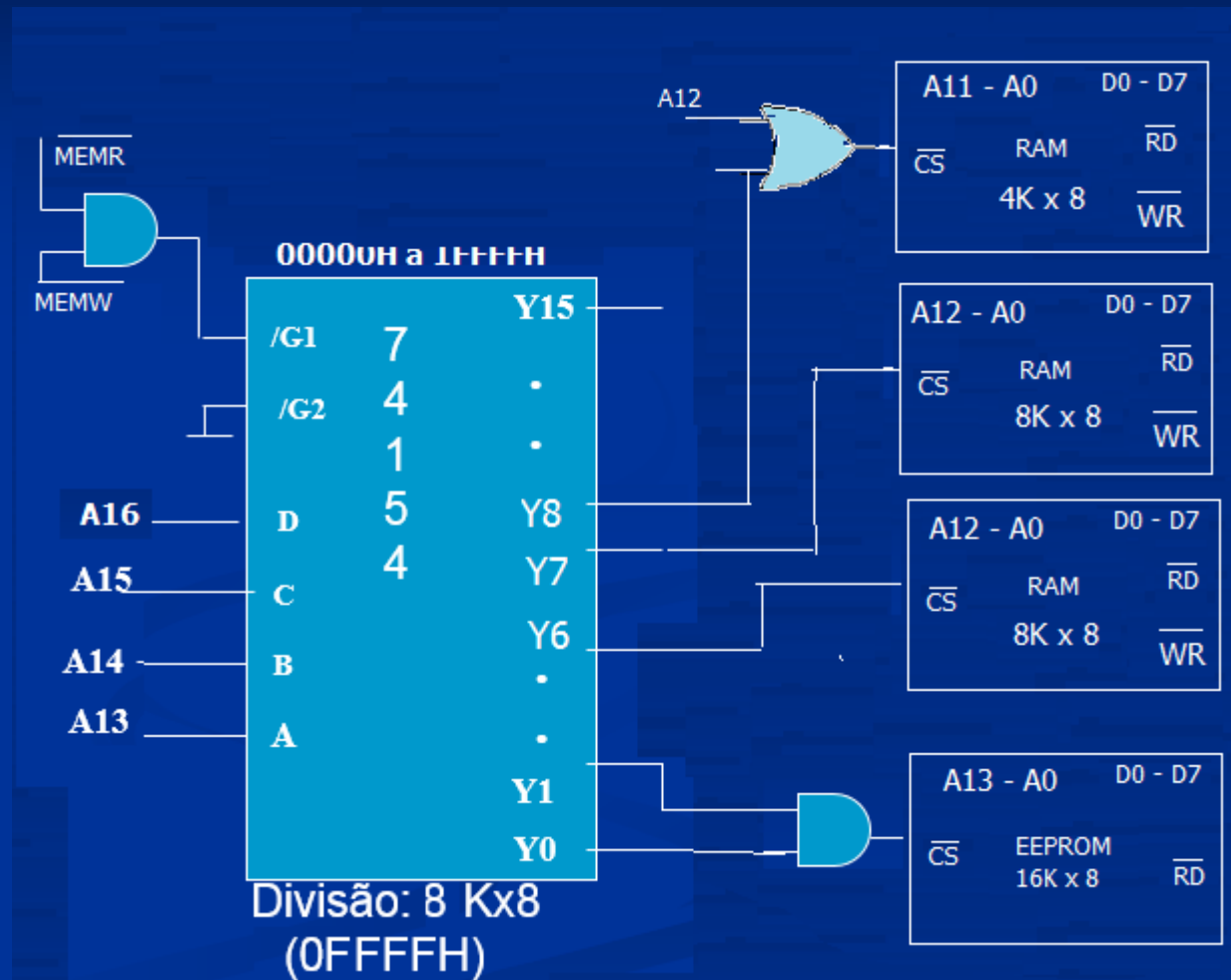
4.4 Resp: Lógica de seleção **ABSOLUTA**: não gera espaços fantasmas, então utiliza-se o bit de endereçamento A12 na lógica de seleção. Divide-se o espaço da saída Y8 do decodificador em 2, qdo A12 = 0 é selecionada a Ram de 4Kx8 e qudo A12=1 o espaço selecionado está vazio

Saídas do 74154	A16	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Endereços
Y0 e Y1 EEPROM (16Kx8)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	00000H
	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	03FFFH
Y6 RAM (8K x8)	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0		0C000H
	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1		0DFFFH
Y7 RAM (8K x8)	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0		0E000H
	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1		0FFFFH
Y8 RAM (4K x 8)	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		10000H
	1	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1		10FFFH



Exercício 4 (continuação)

4.4 Resp(cont.): Circuito da Lógica de seleção ABSOLUTA



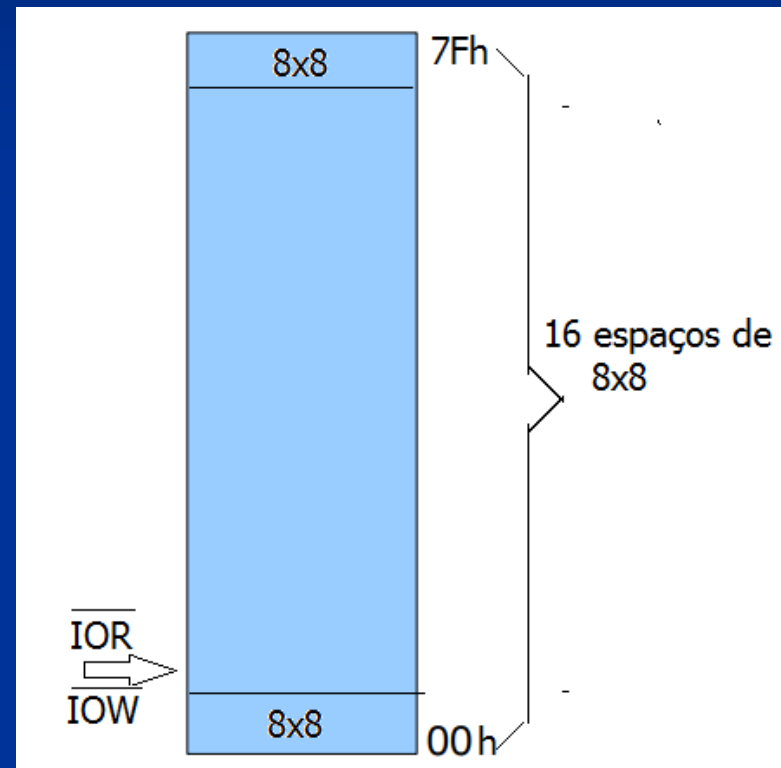
Exercício 4 (continuação)

4.5 Resp: Espaço para mapeamento de I/O é de 128 bytes, portanto apresenta 7 linhas de endereços de A6 a A0. Utilizando o decodificador 74154 o espaço de 128x8 é dividido em espaços de 8x8.

A interface de entrada é ligada na saída Y0 do decodificador porque é a saída que contém o endereço 03h.

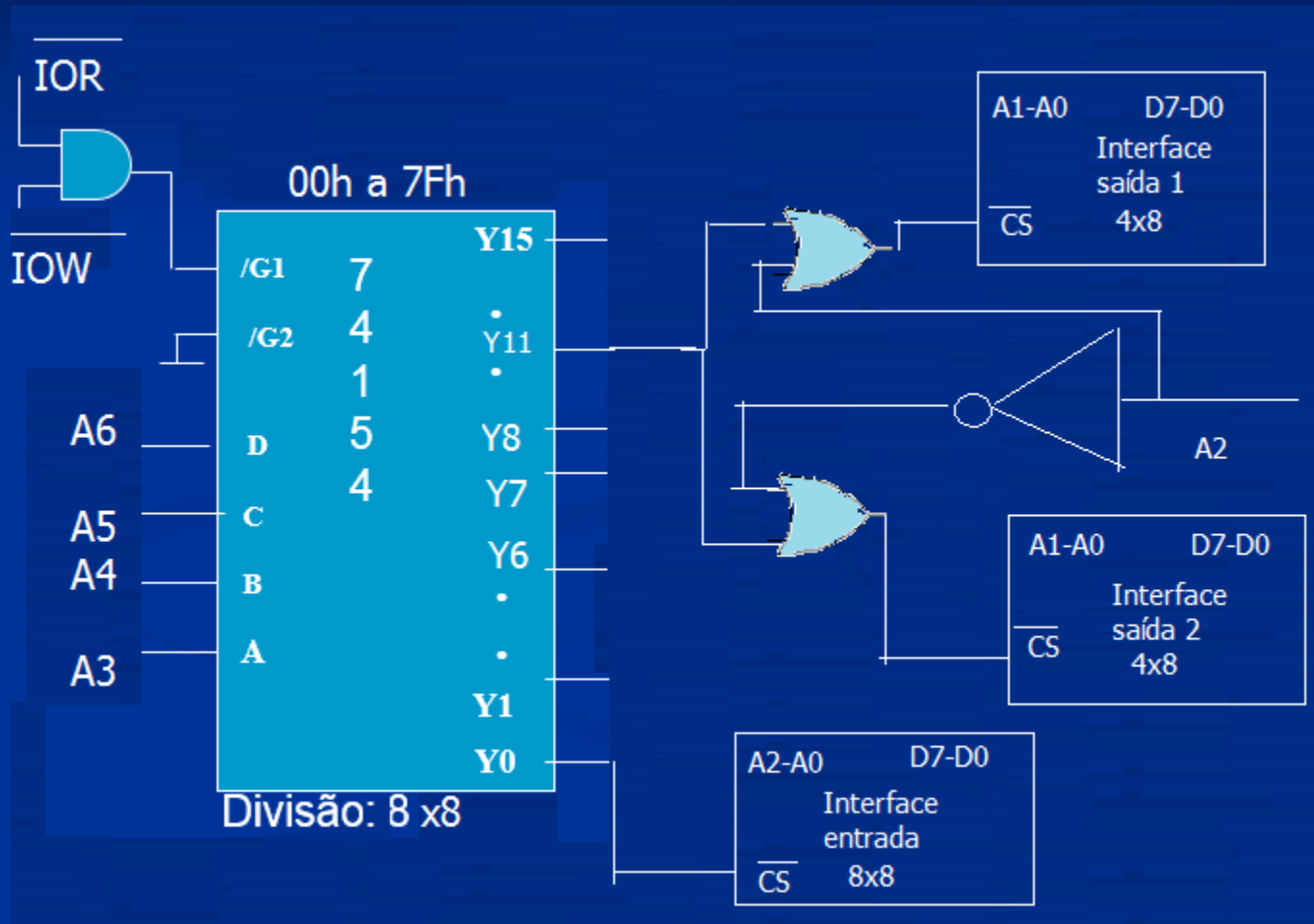
Uma das interfaces de saída de 4x8 deve ser ligada à faixa que contém o endereço 5Ah que está contido na faixa de Y11

Saídas do 74154	A6	A5	A4	A3	A2	A1	A0	Endereços
Bloco de saída (8x8)	1	1	1	1	1	1	1	7FH
Interface entrada Y0	0	0	0	0	0	1	1	03h
Y0	0	0	0	0	0	0	0	00H
	0	0	0	0	1	1	1	08H
Interface Saída Y11	1	0	1	1	0	1	0	5Ah
Y11 (8 x8)	1	0	1	1	0	0	0	58H
	1	0	1	1	1	1	1	5FH
Interface Saída 1 A3 = 0	1	0	1	1	0	0	0	58H
	1	0	1	1	0	1	1	5BH
Interface Saída 1 A3 = 1	1	0	1	1	1	0	0	5CH
	1	0	1	1	1	1	1	5FH



Exercício 4 (continuação)

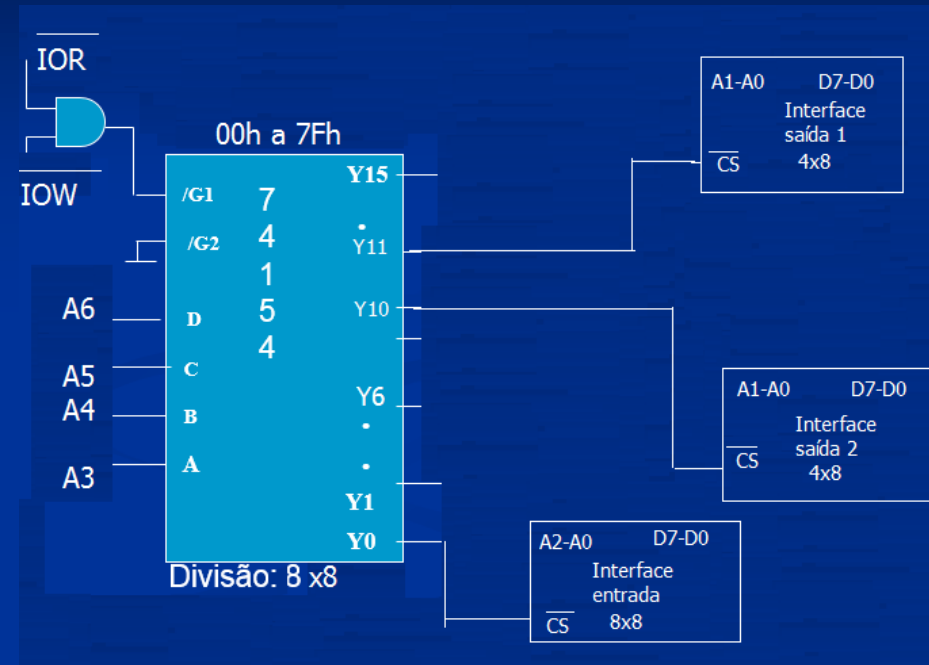
4.5 Resp: lógica se **seleção absoluta** para o espaço de endreçamento de I/O



Exercício 4 (continuação)

4.5 Resp: lógica se **seleção Não absoluta** para o espaço de endereçamento de I/O

Saidas do 74154	A6	A5	A4	A3	A2	A1	A0	Endereços
Interface entrada Y0 8x8	0	0	0	0	0	0	0	00H
	0	0	0	0	1	1	1	08H
Interface Saída 1 Y11	1	0	1	1	0	0	0	58H
	1	0	1	1	1	1	1	5BH
Fantasma Interface Saída 1	1	0	1	1	1	0	0	5CH
	1	0	1	1	1	1	1	5FH
Interface Saída 2 Y10	1	0	1	0	0	0	0	50H
	1	0	1	0	1	1	1	57H
Fantasma Interface Saída 2	1	0	1	0	1	0	0	54H
	1	0	1	0	1	1	1	57H



EXERCÍCIO 5

5.1. Um microprocessador reserva um espaço de 64Kx8 para endereçamento de memórias e I/Os. Esse espaço é selecionado pelos sinais $\overline{RD}$ e $\overline{WR}$. Faça o projeto da lógica de seleção para dividir esse espaço de endereçamento em espaços de 4Kbytes, especificando endereço inicial e final de cada bloco.

5.2 Divida o bloco que inicia no endereço 4000H, em blocos de 1Kbytes e o bloco que inicia no endereço A000H em blocos de 512 bytes.

5.3 Usando **lógica de seleção absoluta** ligue uma memória de 2kbytes, a partir do endereço 0000H, outra de 1Kbyte a partir do endereço 4000H, e um dispositivo de IO de 256x8 a partir do endereço AE03H. Determine o endereço final de cada memória e do dispositivo ligado.

5.4 Usando **lógica de seleção NÃO absoluta** os mesmos dispositivos e memórias como solicitado no item 5.3

5.5 Encontre a faixa de endereços que seleciona cada memória e dispositivo de I/O indicando a faixa de endereços fantasmas quando houverem e calculando o número de faixas fantasmas geradas por cada um deles

EXERCÍCIO 5(continuação)

5.1. Faça o projeto da lógica de seleção para dividir o espaço de endereçamento de um microprocessador de 16bits de linhas de endereço e 8 bits de linhas de dados, em blocos de **4Kbytes**, especificando endereço inicial e final de cada bloco.

Resp: $64K/4K = 16$, portanto, é necessário dividir o espaço em 16 partes de 4Kx8. então utiliza-se um decodificador de 4x16, o 74154 com 4 entradas , cujas faixas de saidas estão mostradas abaixo

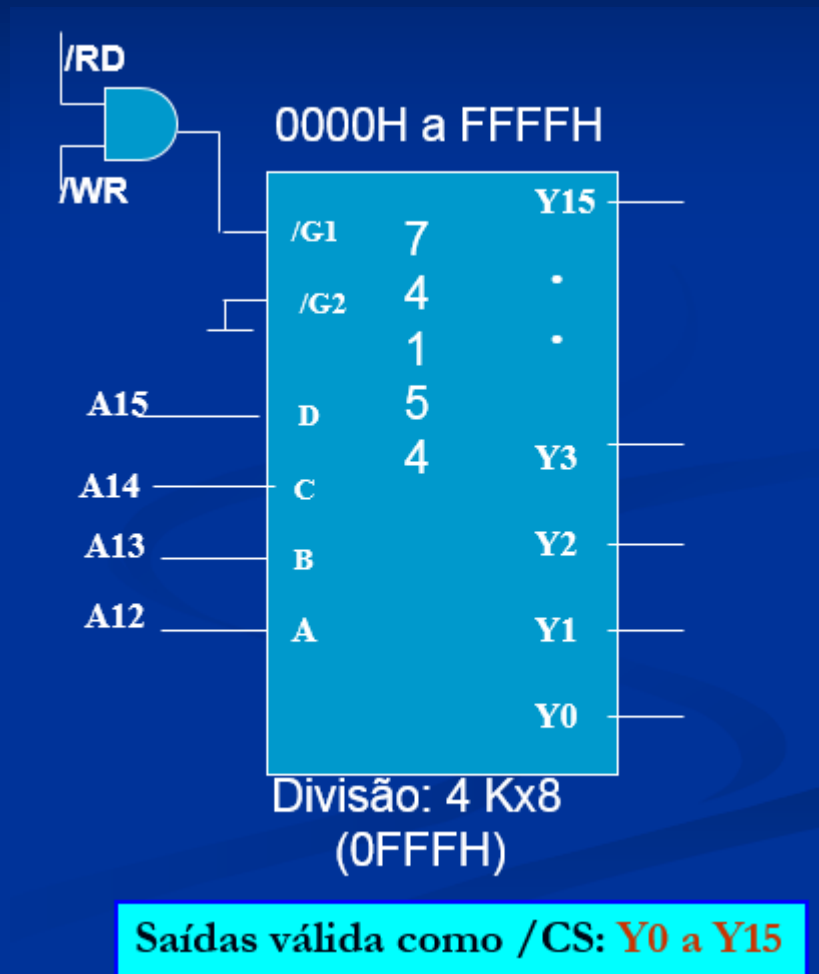
Saída do 74154	Faixa do endereços
Y0	0000H a 0FFFH
Y1	1000H a 1FFFH
Y2	2000H a 2FFFH
Y3	3000H a 3FFFH
Y4	4000H a 4FFFH
Y5	5000H a 5FFFH
Y6	6000H a 63FFFH
Y7	7000H a 7FFFH
Y8	8000H a 8FFFH
Y8	9000H a 9FFFH
Y10	A000H a AFFFH
Y11	B000H a BFFFH
Y12	C000H a CFFFH
Y13	D000H a DFFFH
Y14	E000H a EFFFH
Y15	F000H a FFFFH

Espaço de endereçamento em memória do microprocessador 64Kx8

Y0 (4Kx8)
Y1(4Kx8)
Y2(4Kx8)
Y3(4Kx8)
Y4(4Kx8)
Y5(4Kx8)
Y6(4Kx8)
Y7(4Kx8)
Y8(4Kx8)
Y9(4Kx8)
Y10(4Kx8)
Y11(4Kx8)
Y12(4Kx8)
Y13(4Kx8)
Y14(4Kx8)
Y15(4Kx8)

EXERCÍCIO 5(continuação)

5.1. Resp : Circuito da lógica de seleção:



Y0 (4Kx8)
Y1(4Kx8)
Y2(4Kx8)
Y3(4Kx8)
Y4(4Kx8)
Y5(4Kx8)
Y6(4Kx8)
Y7(4Kx8)
Y8(4Kx8)
Y9(4Kx8)
Y10(4Kx8)
Y11(4Kx8)
Y12(4Kx8)
Y13(4Kx8)
Y14(4Kx8)
Y15(4Kx8)

Exercício 5 (continuação)

5.2 Divida o bloco que inicia no endereço 4000H, em blocos de 1Kbytes e o bloco que inicia no endereço A000H em blocos de 512 bytes.

Resp: (cont.) O bloco que inicia no endereço 4000H é a saída Y4 do decodificador e deve ser dividido em blocos de 1Kbytes. Portanto, deve-se dividir este espaço em 4 espaços para obter 1Kx8. Para isto, necessita-se de um decodificador com 2 entradas de endereços (A11 e A10).

O bloco que inicia no endereço A000h é o bloco da saída Y10 do decodificador. Para dividi-lo em espaços de 512 bytes, deve-se ligar à esta saída um decodificador com 3 entradas, obtendo assim 3 espaços. De tal maneira que 4Kx8 dividido por 8 gera espaços de 512x8

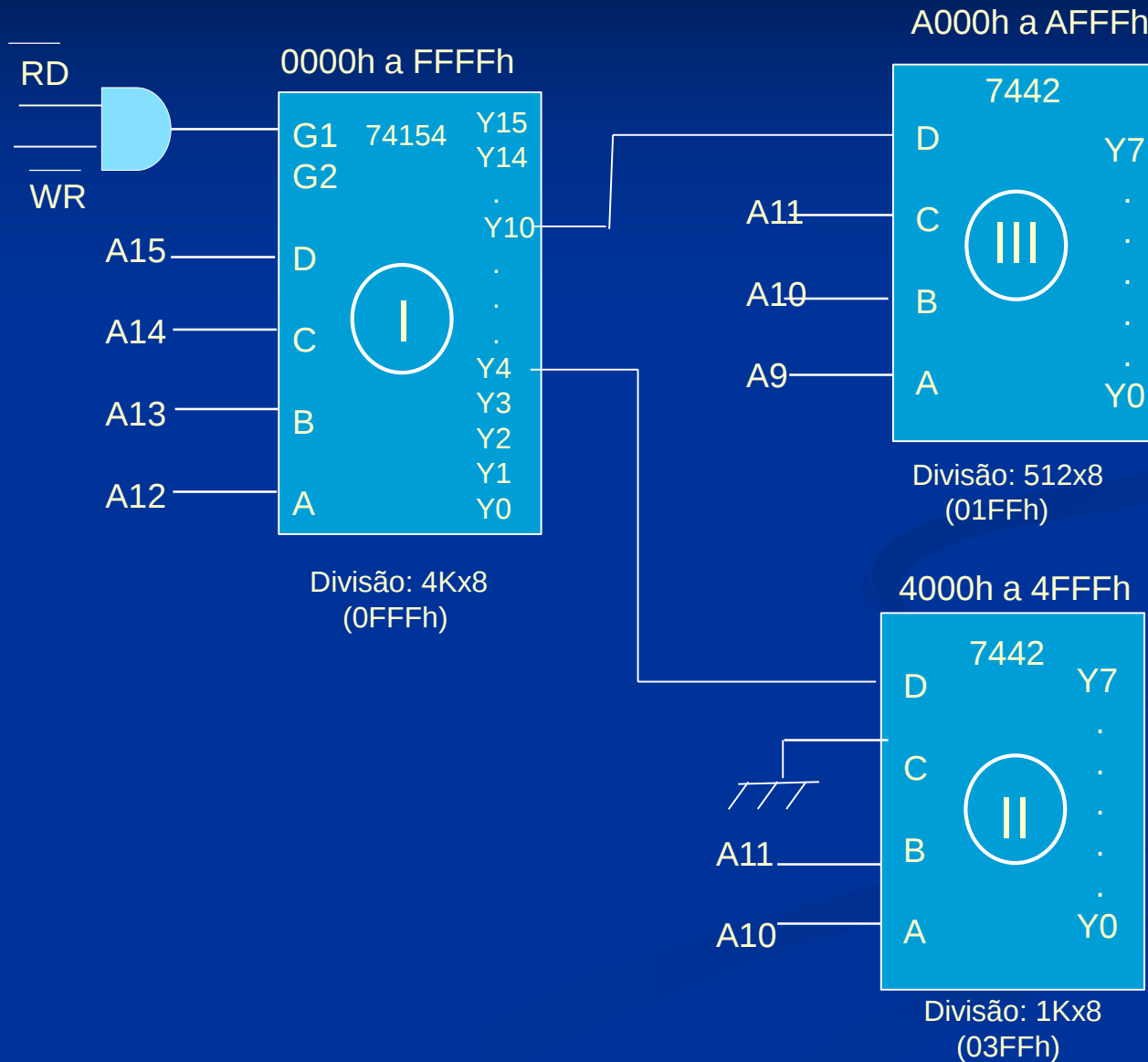
Saídas do 74154	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Endereços
	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4000H
Y4	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4000H
	0	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	4FFFH
	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0		A000H
Y10	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0		A000H
	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1		0DFFFH

Espaço de endereçamento de 64K x 8

Y0 (4Kx8)
Y1(4Kx8)
Y2(4Kx8)
Y3(4Kx8)
Y4(4Kx8)
Y5(4Kx8)
Y6(4Kx8)
Y7(4Kx8)
Y8(4Kx8)
Y9(4Kx8)
Y10(4Kx8)
Y11(4Kx8)
Y12(4Kx8)
Y13(4Kx8)
Y14(4Kx8)
Y15(4Kx8)

Exercício 5 (continuação)

5.2. Resp: (cont.) Divida o bloco que inicia no endereço 4000H, em blocos de 1Kbytes e o bloco que inicia no endereço A000H em blocos de 512 bytes.



Exercício 5 (continuação)

5.3 Usando **lógica de seleção absoluta** ligue uma memória de 2kbytes, a partir do endereço 0000H, outra de 1Kbyte a partir do endereço 4000H, e um dispositivo de IO de 256x8 a partir do endereço AE03H. Determine o endereço final de cada memória e do dispositivo ligado.

Resp: Na lógica de seleção absoluta não podem existir espaços fantasmas(espelhos), o tamanho do espaço selecionado pelos decodificadores, através do endereço enviado pelo microprocessador, deve ser do mesmo tamanho do dispositivo ou memória acessados.

E, mapeamento em memória o microprocessador endereça no mesmo espaço de endereçamento memórias e dispositivos de I/O. No caso do microprocessador deste exercício o espaço é de 64K x 8

Ligar memória de
2K x8

Ligar memória de
1K x8

Ligar I/O

Y0 (4Kx8)
Y1(4Kx8)
Y2(4Kx8)
Y3(4Kx8)
Y4(4Kx8)
Y5(4Kx8)
Y6(4Kx8)
Y7(4Kx8)
Y8(4Kx8)
Y9(4Kx8)
Y10(4Kx8)
Y11(4Kx8)
Y12(4Kx8)
Y13(4Kx8)
Y14(4Kx8)
Y15(4Kx8)

Exercício 5 (continuação)

5.3 Resp: (cont.) Usando **lógica de seleção absoluta** ligue uma memória de 2kbytes, a partir do endereço 0000H, outra de 1Kbyte a partir do endereço 4000H, e um dispositivo de IO de 256x8 a partir do endereço AE03H. Determine o endereço final de cada memória e do dispositivo ligado.

A memória de 2Kbytes deve ser ligada a partir do endereço 0000h, ou seja, na saída Y0 do decodificador I, Mas, a memória de 2Kbytes tem linhas de enderços de A10-A0, portanto, a linha de endereço A11 não está na entrada do decodificador, mas como é lógica de seleção absoluta a linha de endereço A11 deve entrar na seleção. Desta forma, inclui-se ela A11=0 com uma porta OR .

A memória de 1Kx8 deve ser ligada ao endereço 4000h, , ou seja, saída Yo do decodificador II que é selecionado pela saída Y4 do decodificador. O decodificador II seleciona blocos de 1Kx8.

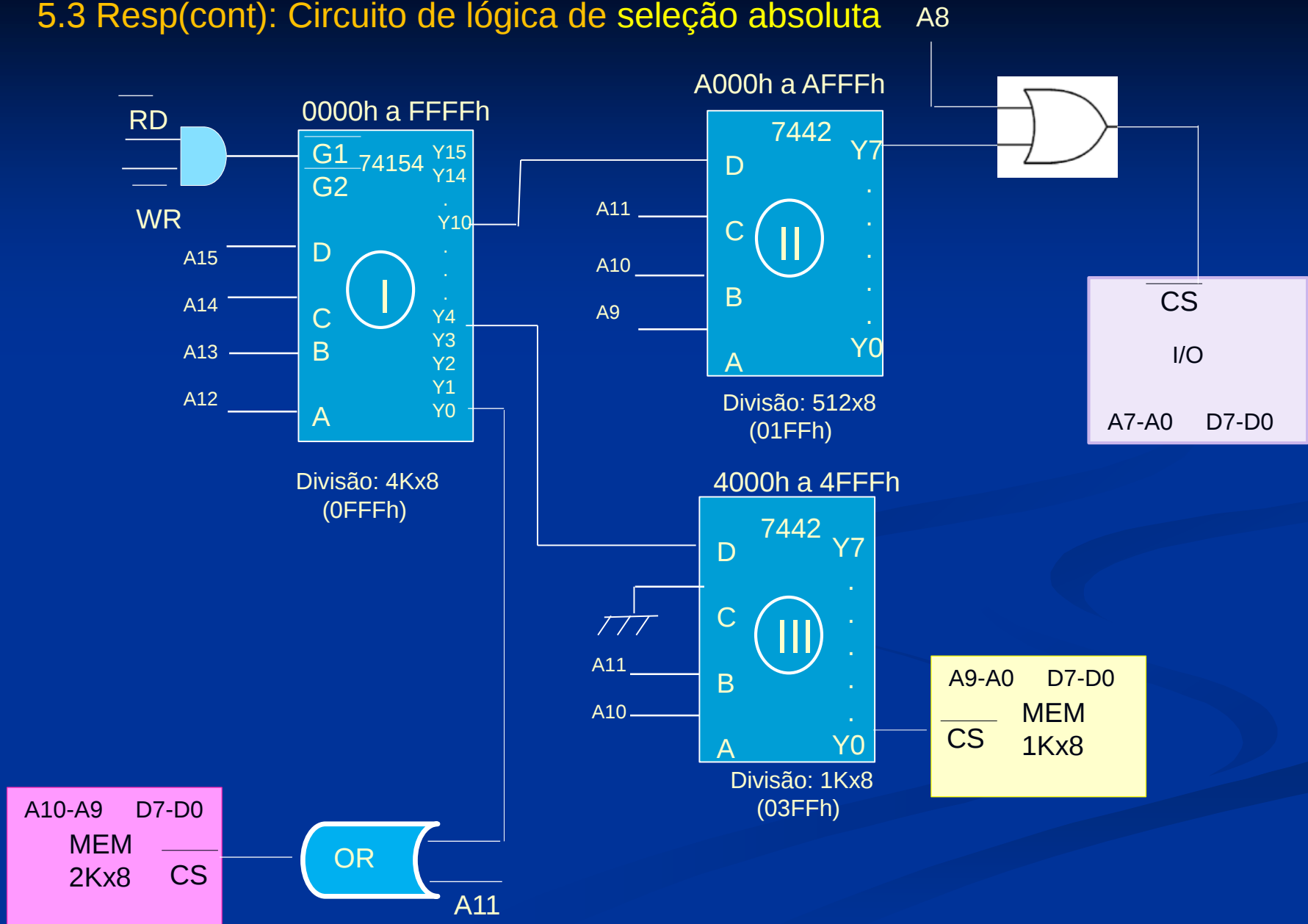
que é a saída Y4 do decodificador I que seleciona o decodificador II tem endereços de A10 a A7, portanto deve ser ligada ao endereço 4000h, ou seja, saída Yo do decodificador II que é selecionado pela saída Y4 do decodificador I .

O dispositivo de I/O de 256x8 (A7-A0)deve ser ligadp à saída Y7 do decoder III e deve ser inserida na seleção a linha de endereço A8 que não entra no decodificador III

Saidas do 74154	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Endereços
MEM 2Kx8 Y0 de I	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0000H
	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	07FFH
MEM 1Kx8 Yo de II	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4000H
	0	1	0	0	0	0	1	1	1	1	1	1	1	1	1	1	43FFH
Saida Y10 de I e Y7 de II	1	0	1	0	1	1	1	0	0	0	0	0	0	0	1	1	AE03h
I/O De 256x8	1	0	1	0	1	1	1	0	0	0	0	0	0	0	0	0	AE00h
	1	0	1	0	1	1	1	0	1	1	1	1	1	1	1	1	AEFFh

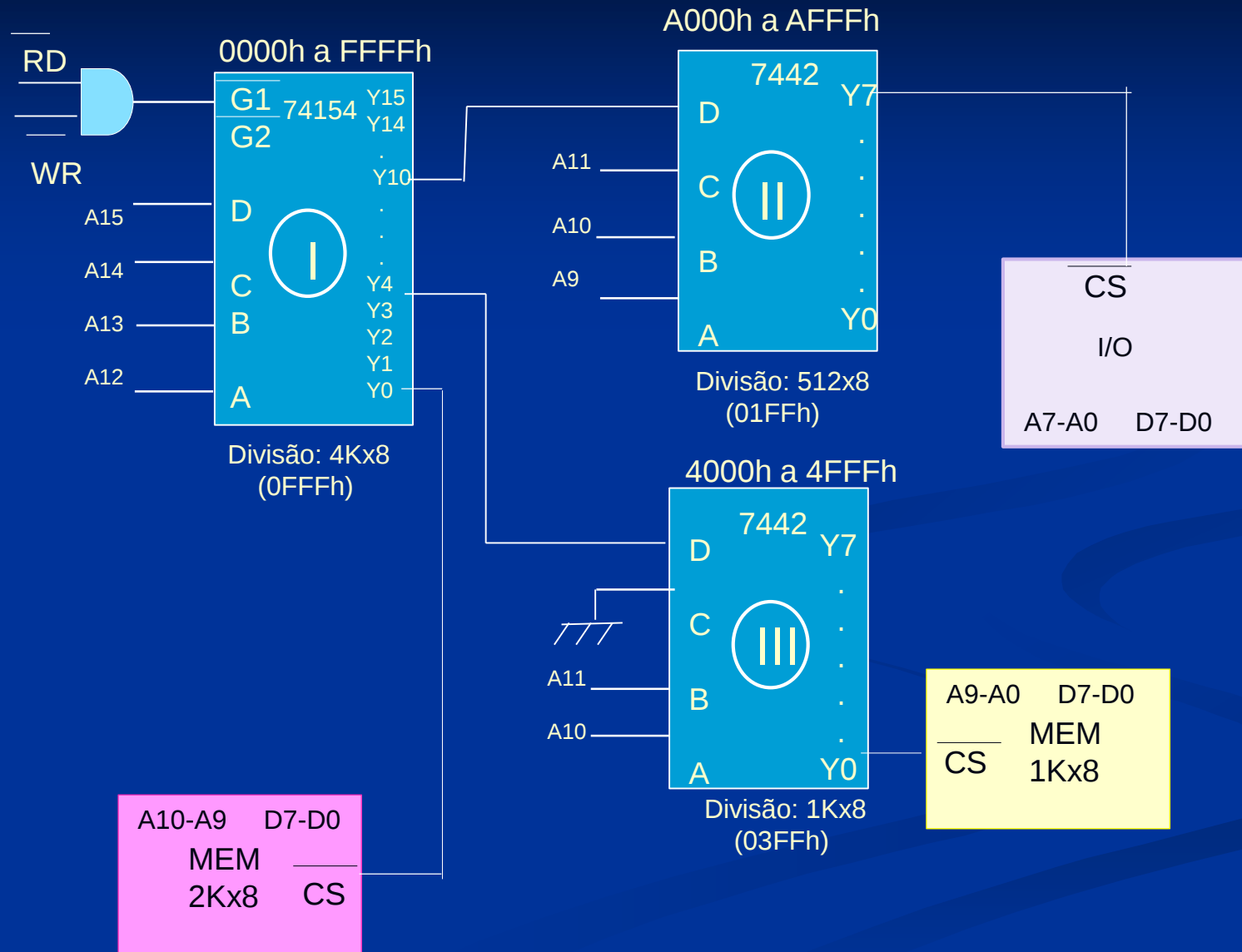
Exercício 5 (continuação)

5.3 Resp(cont): Circuito de lógica de seleção absoluta



Exercício 5 (continuação)

5.4 Resp: Usando lógica de seleção **NÃO** absoluta,



Exercício 5 (continuação)

5..5 Resp: Usando lógica de seleção **NÃO** absoluta, faixas das memórias e dispositivos

Saídas do 74154	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	Endereços
2Kx8						1	1	1	1	1	1	1	1	1	1	1	07FFh
Faixa MEM 2Kx8 Y0 de I	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0000H
	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	0FFFH
1Kx8							1	1	1	1	1	1	1	1	1	1	03FFh
Faixa MEM 1Kx8 Yo de II	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4000H
	0	1	0	0	0	0	1	1	1	1	1	1	1	1	1	1	43FFH
Saida Y10 de I e Y7 de II	1	0	1	0	1	1	1	0	0	0	0	0	0	0	1	1	AE03h
256x8									1	1	1	1	1	1	1	1	00FFh
I/O De 256x8	1	0	1	0	1	1	1	0	0	0	0	0	0	0	0	0	AE00h
	1	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	AFFFh

Exercício 5 (continuação)

5..5 Resp(cont) faixas das memórias e dispositivo, faixas fantasmas e quantidade de faixas fantasmas

Dispositivo	Faixa de seleção	Faixa fantasma	Quantidade de blocos fantasmas gerados
Mem 2Kx8	0000h a 0FFFh	0800h a 0FFFh	1
Mem de 1Kx8	4000h a 43FFh	Não existe	0
Dispositivo I/O	AE00h AFFFh	AF00h a AFFFh	1

EXERCÍCIO 6

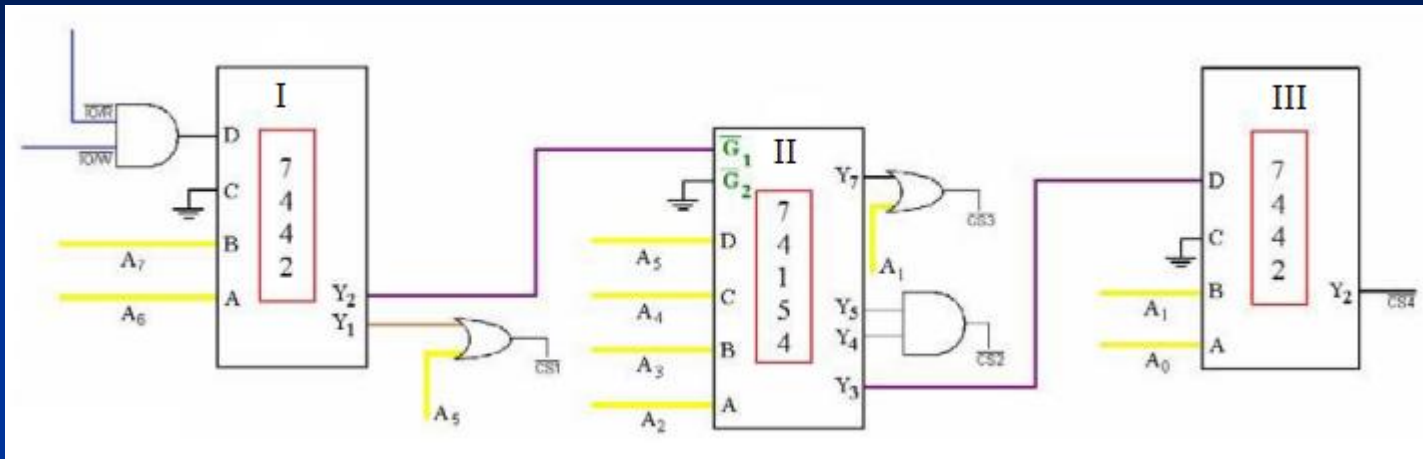
6. Faça a lógica de **seleção Absoluta com mapeamento em I/O isolado** considerando que um microprocessador tem a capacidade de endereçar um espaço de 256x8 para dispositivos de I/O.

- ✓ Utilizando o decodificador 7442(4X10), decodificador I, divida o espaço de endereçamento em 64 x 8 e ligue um dispositivo de tamanho 32 x 8 na saída /CS1 que contém o endereço 00H;
- ✓ Utilizando o decodificador 74154(4X16), decodificador II, divida a saída que contém o endereço 4DH em faixas de tamanho 4 x 8.
- ✓ Com as saídas do decodificador II, gere uma saída /CS2 que possibilite a ligação de dispositivos de 8 x 8 que contenha os endereços 92H e 95HH.
- ✓ Utilizando a saída Y7 do decodificador II gere uma saída /CS3 que possibilite ligar dispositivos de 2 x 8
- ✓ Utilizando um decodificador III, crie uma saída /CS4 que selecione dispositivos de 1x8 no endereço 8EH

	A7	A6	A5	A4	A3	A2	A1	A0	Faixa da saída	Tamanho do bloco	Faixa das saídas em hexadecimal
			1	1	1	1	1	1	3FH	64 x8	
Decoder I	0	0	0	0	0	0	0	0			00H a FFH
	1	1	1	1	1	1	1	1			
/CS0	0	0	0	0	0	0	0	0	1FH	32 x 8	00H a 1FH
	0	0	0	1	1	1	1	1			
Decoder II	1	0	0	1	0	0	1	0	92H		Saída Y4 do Decoder II
/CS2	1	0	0	1	0	1	0	1	95H		Saída Y5 do Decoder II
/CS3	1	0	0	1	1	1	0	0	9CH	2x8	9CH a 9DH
	1	0	0	1	1	1	0	1	9DH		
/CS4	1	0	0	0	1	1	1	0	8EH	1x8	Saída Y2 do decoder III

LISTA DE EXERCÍCIOS

6. Resp Circuito: Lógica de Seleção absoluta com mapeamento em I/O isolado



FIM