

PCS 3225

Sistemas Digitais II

Análise de Circuitos Realimentados

7-9 – Feedback Sequential Circuit Analysis
(Wakerly, 4ed, páginas 590-600)

Midorikawa, Edson Toshimi

Professor Responsável

Andrade, Marco Túlio Carvalho de;

Spina, Edison

Professores Responsáveis Pela Revisão

Adaptado por Glauber (2018)

- Circuitos realimentados vs. circuitos síncronos
 - Circuitos de modo fundamental.
- Análise de circuitos realimentados
 - Método básico;
 - Análise com múltiplas realimentações;
 - Corridas;
 - Tabelas de estado e Tabelas de fluxo.

Análise de Circuitos Realimentados

■ Circuitos Síncronos: *clock* provoca mudanças

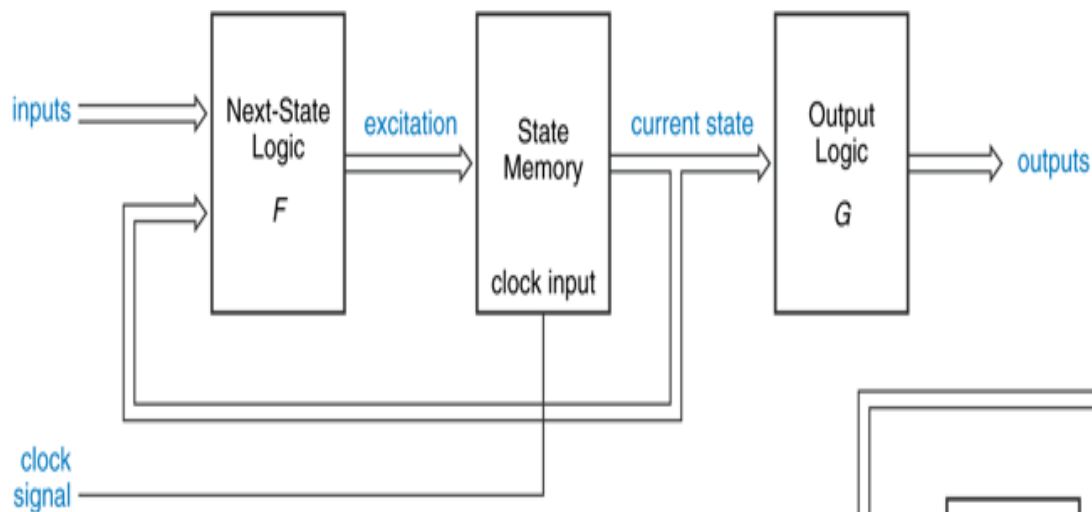
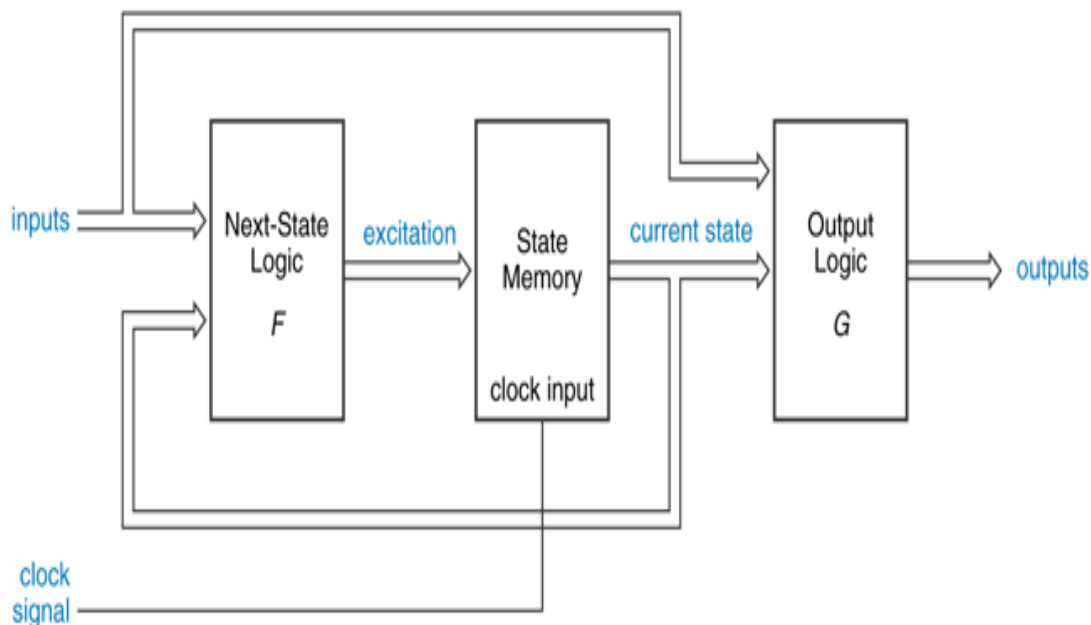


Figure 7-35

Clocked synchronous state-machine structure (Mealy machine).

Figure 7-36

Clocked synchronous state-machine structure (Moore machine).



Análise de Circuitos Realimentados

- Circuitos Realimentados: Mudanças nas saídas/estados provocadas por alterações nos valores das entradas.

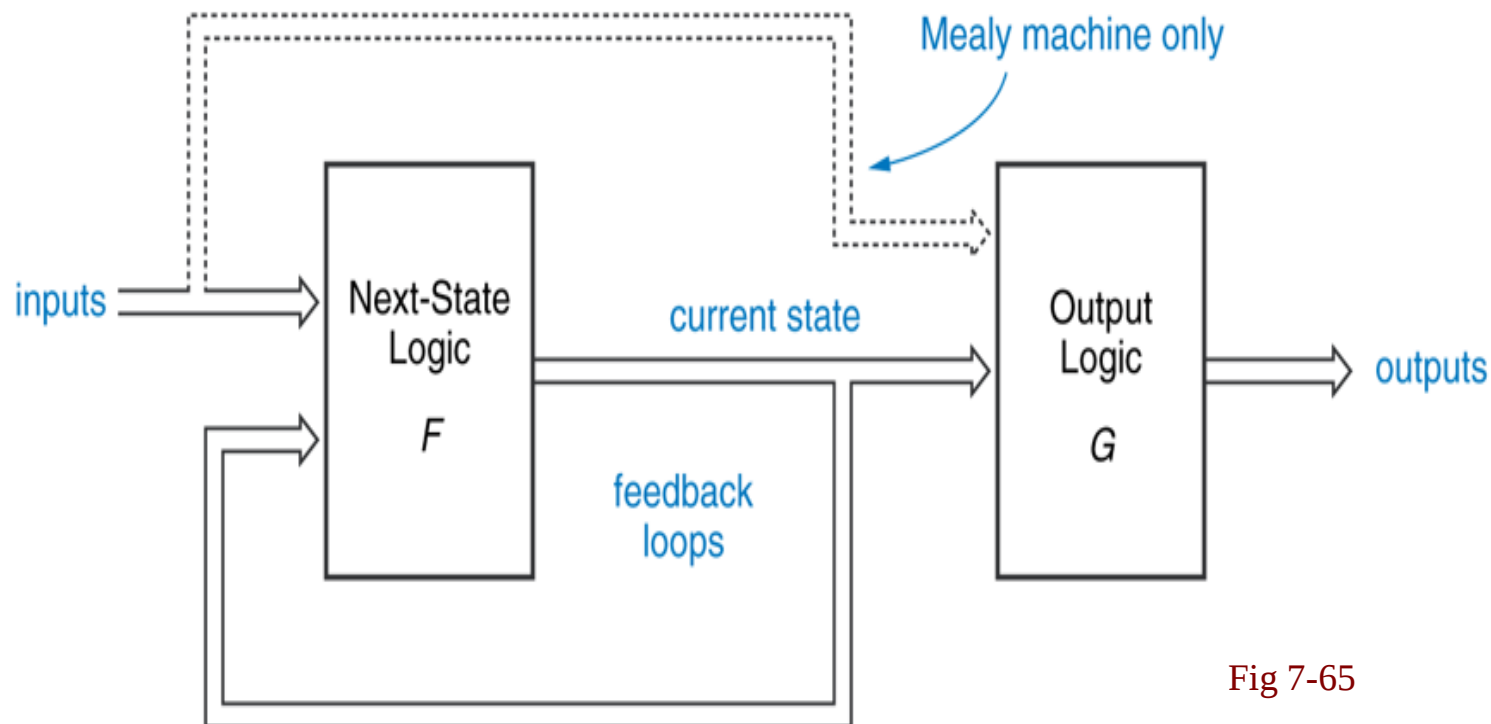


Fig 7-65

Análise de Circuitos Realimentados

- Os circuitos realimentados são o exemplo mais comum de **circuitos de modo fundamental**, pois estes:
 - Não possuem um sinal de relógio (*clock*);
 - Suas saídas são função continuamente (e não discretamente, por pulsos de *clock*) de suas entradas e seu estado atual.
- “Simplificação” – Circuito de modo fundamental não permite a mudança simultânea de suas entradas:
 - O procedimento de análise assume que apenas uma das entradas muda de cada vez;
 - Caso contrário, comportamento imprevisível.

Exemplo de análise: LATCH D

- Um laço guarda uma variável de estado (Y). Usamos *buffers* fictícios para remover laços (separar Y^* e Y), tendo equações de excitação (Y^* em função de C, D e Y).

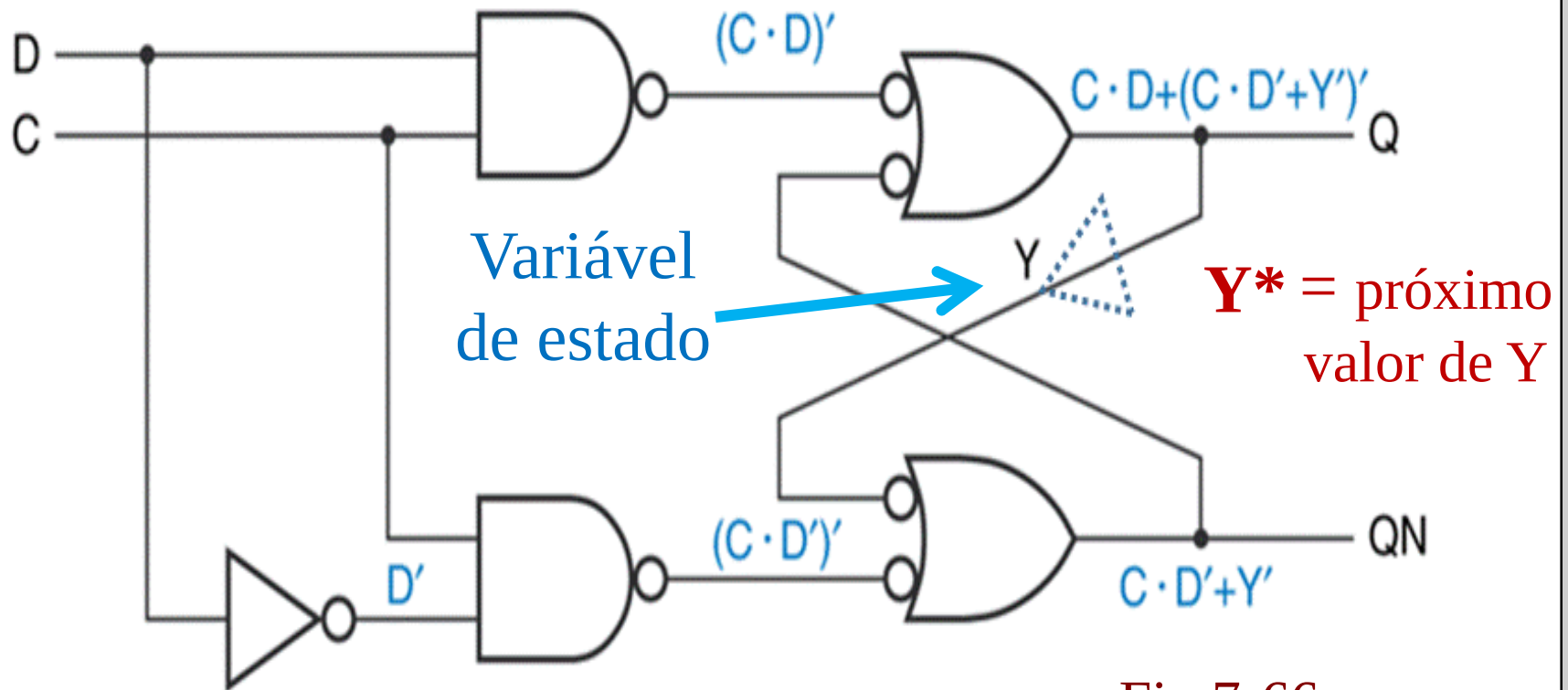


Fig 7-66

Exemplo de análise: LATCH D

- Das equações de excitação, podemos construir a Tabela de transição
- **Estado total:** Estado interno (Y) combinado com entradas (CD)

C D				
Y	00	01	11	10
0	0	0	1	0
1	1	1	1	0
Y*				



Fig 7-67

Exemplo de análise: LATCH D

- Nomeando estados, tem-se a tabela de estados
- Em estados totais **estáveis** (circulados) o próximo estado interno é o estado atual.
 - Ex: S0/00, S0/01, S1/11...

C D				
S	00	01	11	10
S0	S0	S0	S1	S0
S1	S1	S1	S1	S0

Fig 7-68

Exemplo de análise: LATCH D

■ Equações de saída :

$$Q = C \cdot D + (C \cdot D' + Y')' = C \cdot D + C' \cdot Y + D \cdot Y$$

$$QN = C \cdot D' + Y'$$

Tabela de estados/saídas:

S	C D			
	00	01	11	10
S0	(S0), 01	(S0), 01	S1, 11	(S0), 01
S1	(S1), 10	(S1), 10	(S1), 10	S0, 01
S*, Q QN				

Fig 7-69

Exemplo de análise: LATCH D

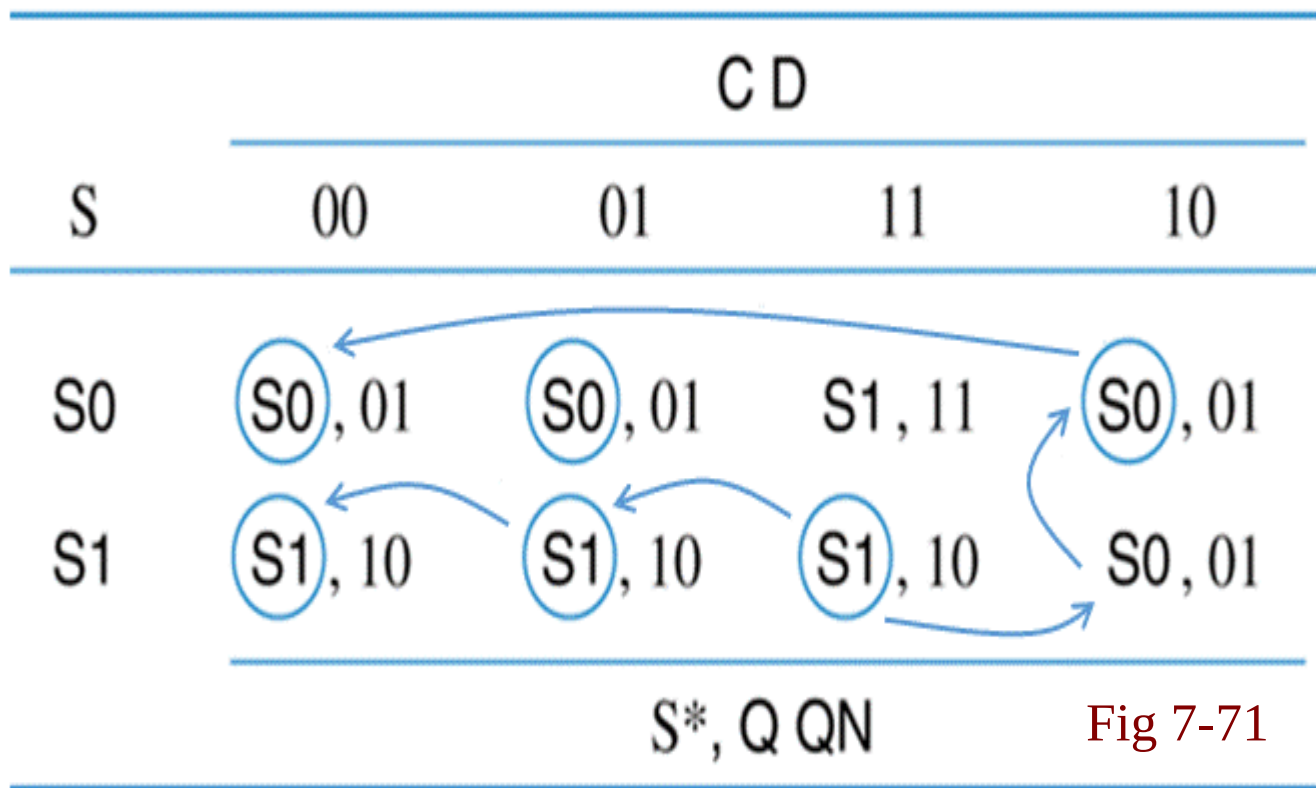
- Na Tabela de estados/saídas, podemos observar o comportamento do circuito.
 - Ex: começando em S0/10 (Q=0), mudamos D para 1 e depois C para 0, chegando em S1/01 (Q=1)

C D				
S	00	01	11	10
S0	(S0), 01	(S0), 01	S1, 11	(S0), 01
S1	(S1), 10	(S1), 10	(S1), 10	S0, 01
S*, Q QN				

Fig 7-69

Exemplo de análise: LATCH D

- Considere início em S1/11 e as mudanças simultâneas $D \rightarrow 0$, $C \rightarrow 0$.
 - Na prática, ou C ou D deve mudar antes.
 - Duas possibilidades: Estado final é indefinido.



Exemplo de análise: LATCH D

- Considere início em $S0/00$ e as mudanças simultâneas $D \rightarrow 1, C \rightarrow 1$.
 - Na prática, ou C ou D deve mudar antes.
 - Chegamos ao mesmo estado total estável.

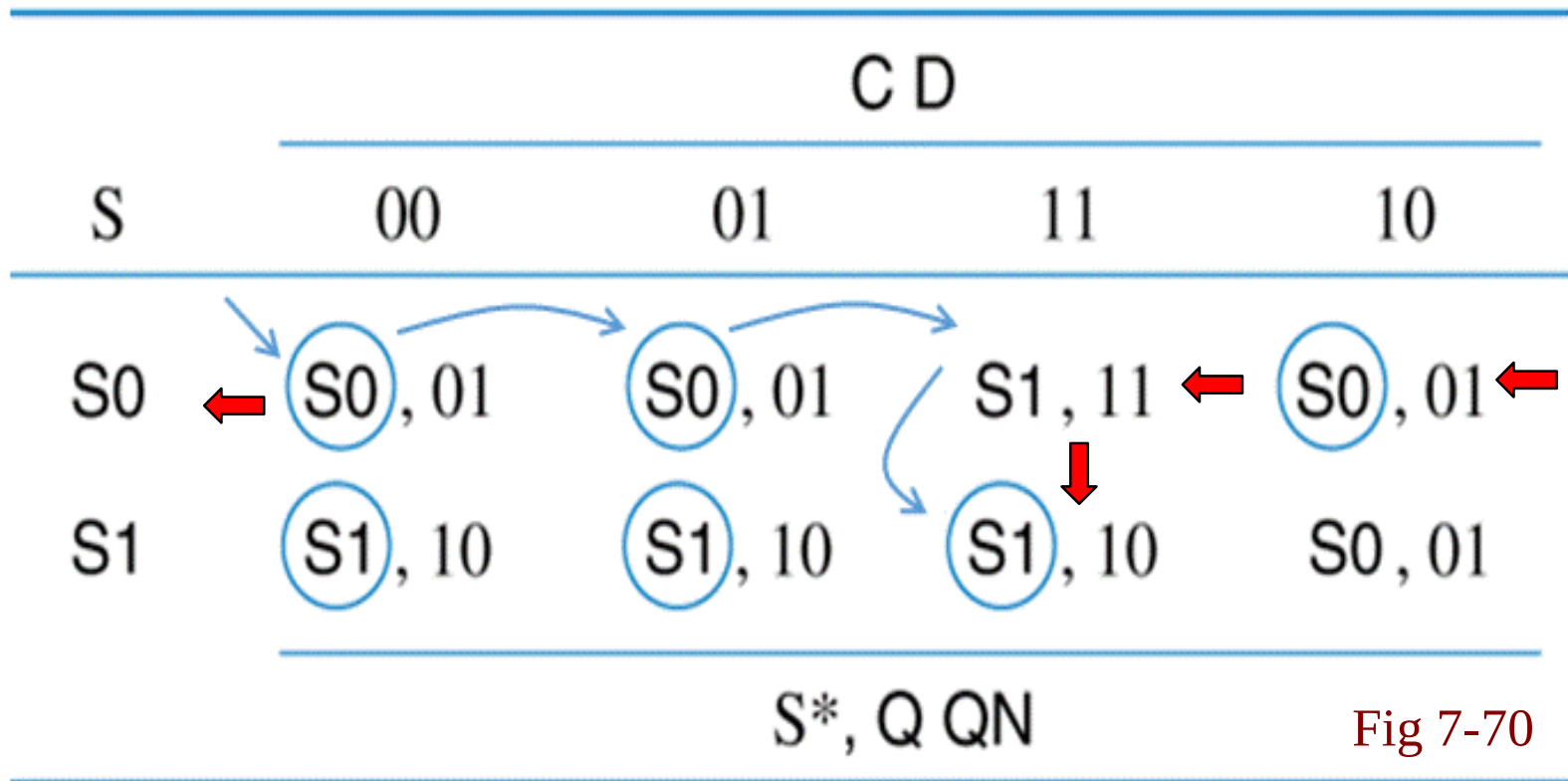
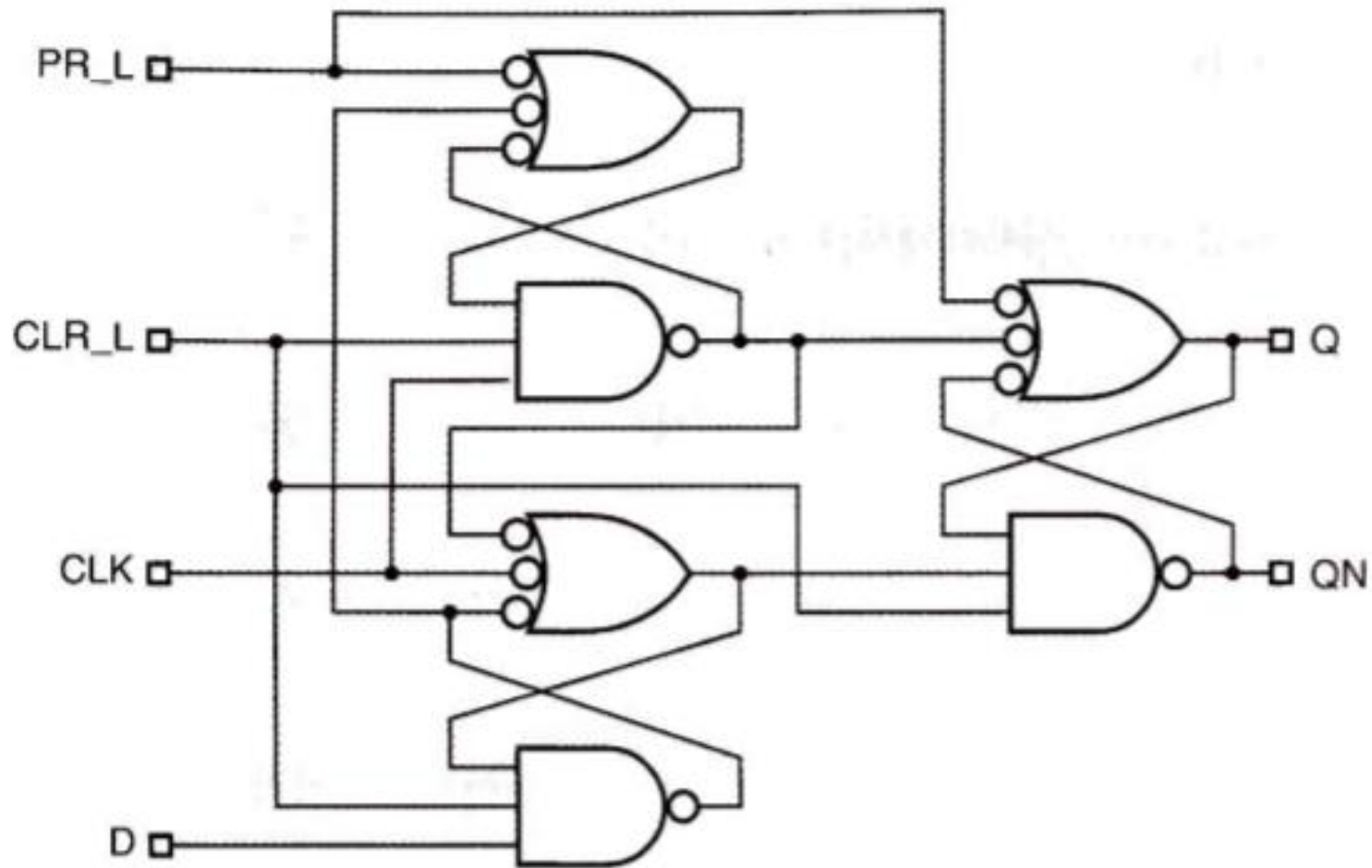
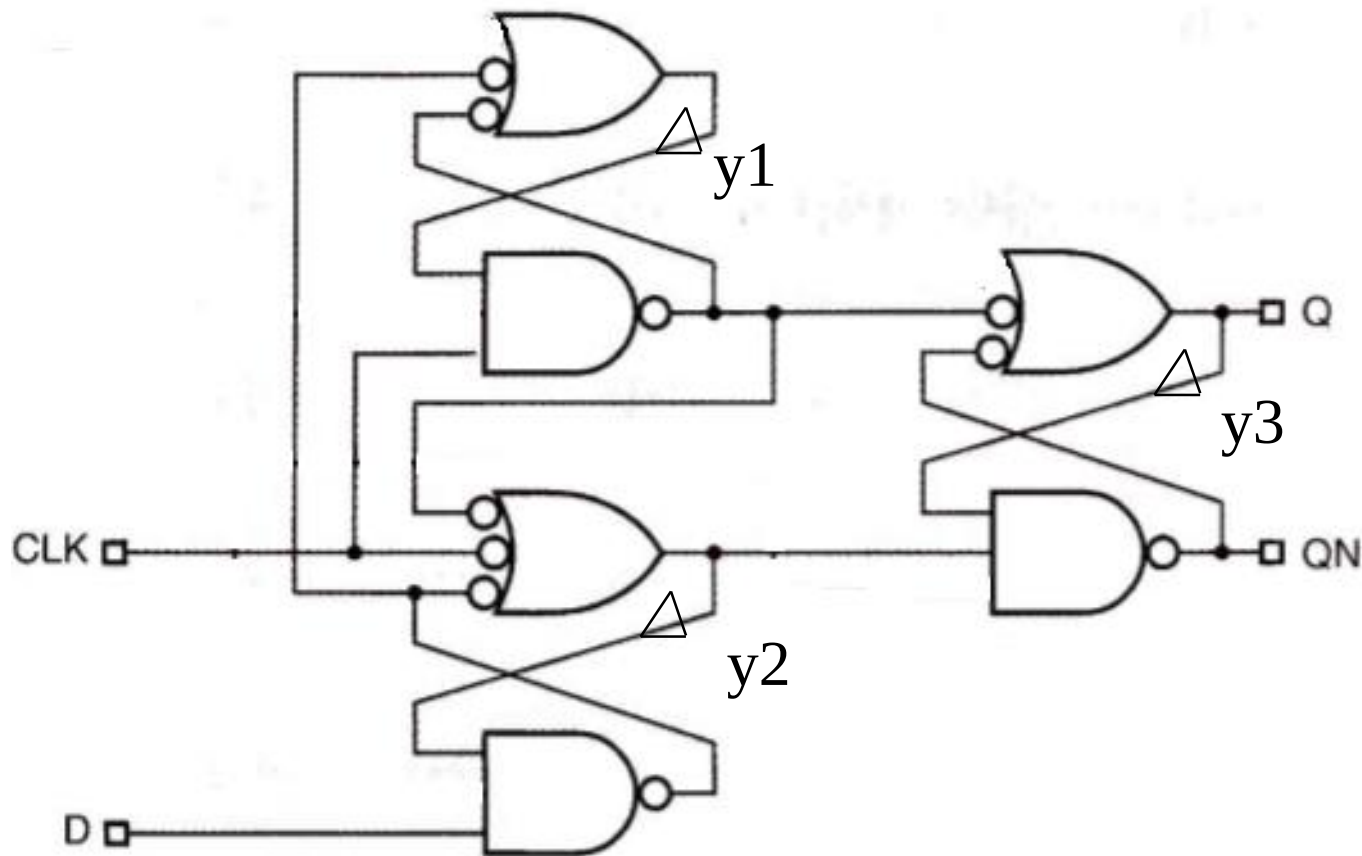


Fig 7-70

Análise com Múltiplas Realimentações



Análise com Múltiplas Realimentações



Análise com Múltiplas Realimentações

- Inserção do número mínimo necessário de *buffers* para remover laços.
- Escolha dos *buffers* define as variáveis de estado.

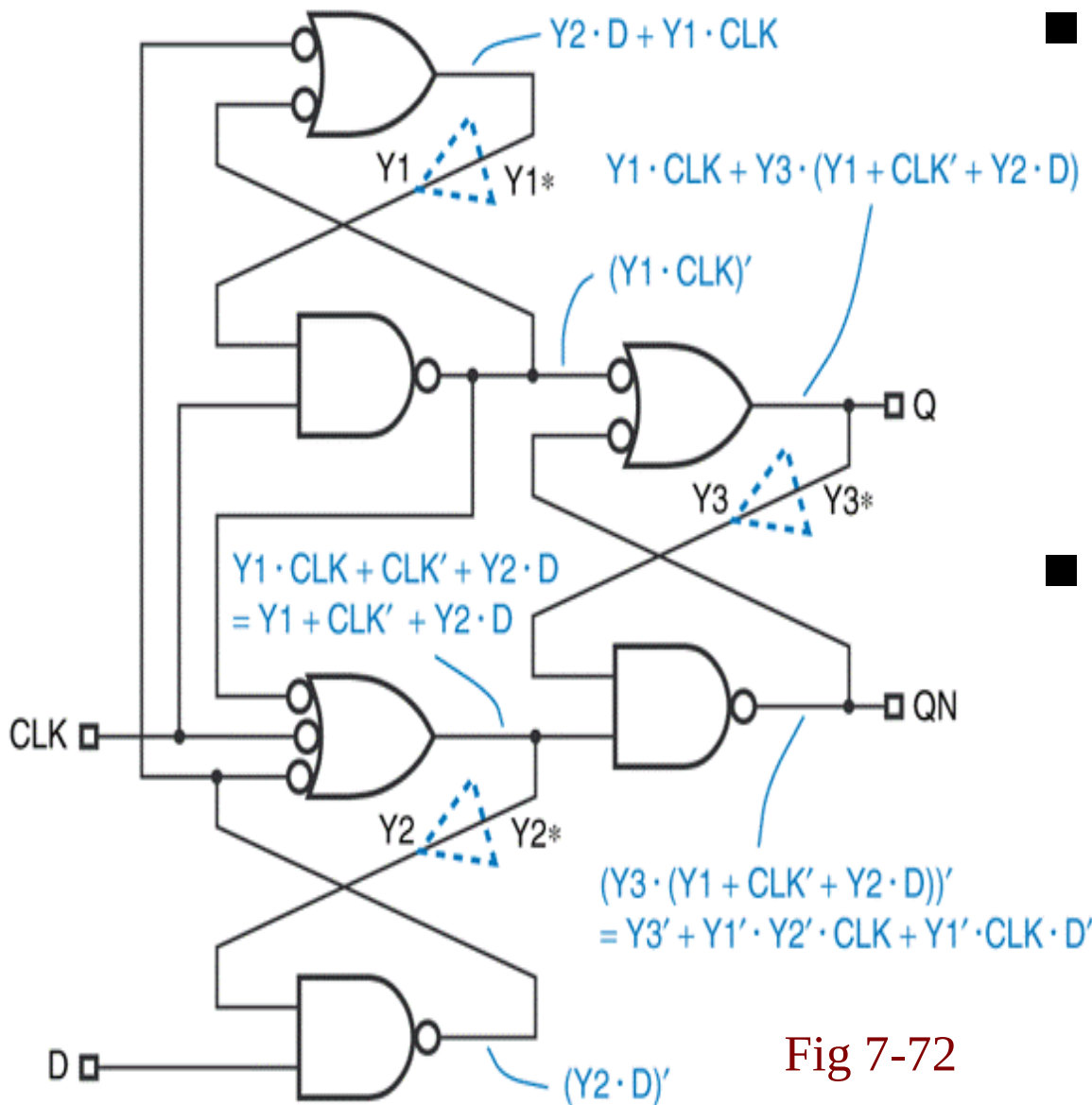


Fig 7-72

Equações do circuito da figura Figura 7-72 – página 595

$$Y1^* = Y2 \cdot D + Y1 \cdot CLK$$

$$Y2^* = Y1 + CLK' + Y2 \cdot D$$

$$Y3^* = Y1 \cdot CLK + Y1 \cdot Y3 + Y3 \cdot CLK' + Y2 \cdot Y3 \cdot D$$

$$Q = Y1 \cdot CLK + Y1 \cdot Y3 + Y3 \cdot CLK' + Y2 \cdot Y3 \cdot D$$

$$QN = Y3' + Y1' \cdot Y2' \cdot CLK + Y1' \cdot CLK \cdot D'$$

- Usamos *buffers* para remover laços.

- Encontramos equações de excitação

- Construimos a Tabela de Transição.

- Circulamos estados totais estáveis

Y1 Y2 Y3	CLK D			
	00	01	11	10
000	010	010	000	000
001	011	011	000	000
010	010	110	110	000
011	011	111	111	000
100	010	010	111	111
101	011	011	111	111
110	010	110	111	111
111	011	111	111	111
Y1* Y2* Y3*				

Fig 7-73

Corrida ou Disputa (*Race*)

- **Corrida:** Mais de uma variável interna mudando de estado como resultado de uma única mudança na entrada.
- **Ex:** Ao mudar um bit da entrada, as variáveis internas podem mudar de 00 para 11. Na prática, uma das mudanças deve ocorrer antes.

Análise com Múltiplas Realimentações

■ Corrida Não

Crítica: A ordem em que variáveis de estado mudam **não** afeta estado estável resultante

- Exemplo: início em (011,00), e então CLK $\rightarrow$ 1

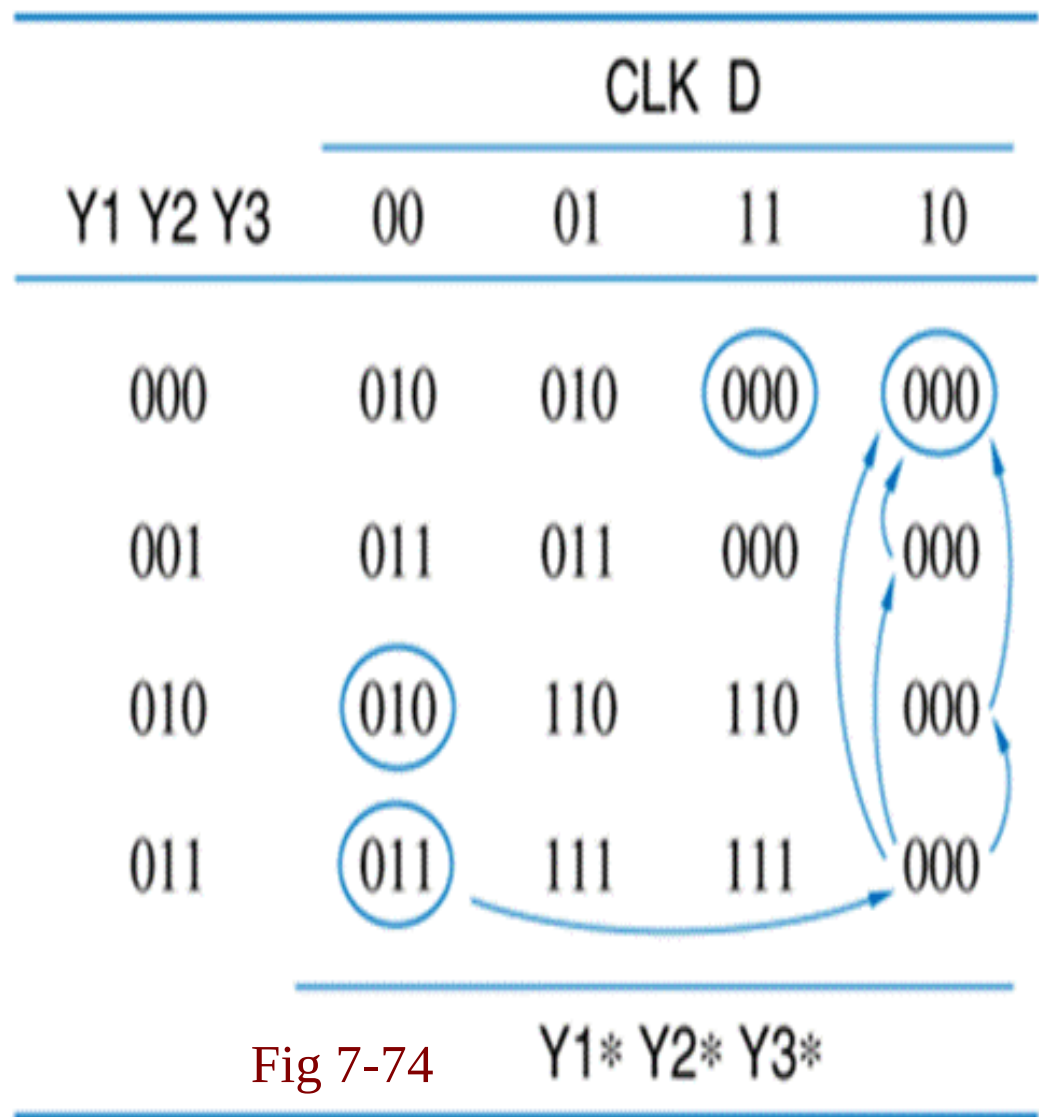


Fig 7-74

Análise com Múltiplas Realimentações

- **Corrida Crítica:** A ordem em que variáveis de estado mudam afeta estado estável resultante
- Exemplo: início em (011,00), e então CLK $\rightarrow$ 1

			CLK D			
Y1	Y2	Y3	00	01	11	10
000			010	010	000	000
001			011	011	000	000
010			010	110	110	110
011			011	111	111	000
100			010	010	111	111
101			011	011	111	111
110			010	110	111	111
111			011	111	111	111
			Y1* Y2* Y3*			

Fig 7-75

Se não houver corrida crítica...

■ Podemos:

- Nominar os estados;
- e
- Criar uma tabela de transições simplificada ou Tabela de Fluxo.

S	CLK D			
	00	01	11	10
S0	S2 , 01	S2 , 01	S0 , 01	S0 , 01
S1	S3 , 10	S3 , 10	S0 , 01	S0 , 10
S2	S2 , 01	S6 , 01	S6 , 01	S0 , 01
S3	S3 , 10	S7 , 10	S7 , 10	S0 , 01
S4	S2 , 01	S2 , 01	S7 , 11	S7 , 11
S5	S3 , 10	S3 , 10	S7 , 10	S7 , 10
S6	S2 , 01	S6 , 01	S7 , 11	S7 , 11
S7	S3 , 10	S7 , 10	S7 , 10	S7 , 10

S* , Q QN

Fig 7-76

Tabela de transições simplificada - Se não houver corrida crítica

1. Eliminar linhas **sem estados totais estáveis**: S1, S4, S5;

2. Eliminar “próximos estados” não atingíveis com mudanças de 1 bit na entrada (i.e., entre dois estados totais instáveis).

		CLK D			
S		00	01	11	10
S0		S2 , 01	S2 , 01	(S0) , 01	(S0) , 01
S1	①	S3 , 10	S3 , 10	S0 , 01	S0 , 10
S2		(S2) , 01	S6 , 01	(S6) , 01	S0 , 01
S3		(S3) , 10	S7 , 10	(S7) , 10	S0 , 01
S4	①	S2 , 01	S2 , 01	S7 , 11	S7 , 11
S5		S3 , 10	S3 , 10	S7 , 10	S7 , 10
S6		S2 , 01	(S6) , 01	S7 , 11	(S7) , 11
S7		S3 , 10	(S7) , 10	(S7) , 10	(S7) , 10
		S* , Q QN			

Fig 7-76

Análise com múltiplas realimentações

- Esta tabela elimina múltiplos pulos e mostra apenas a destinação final.

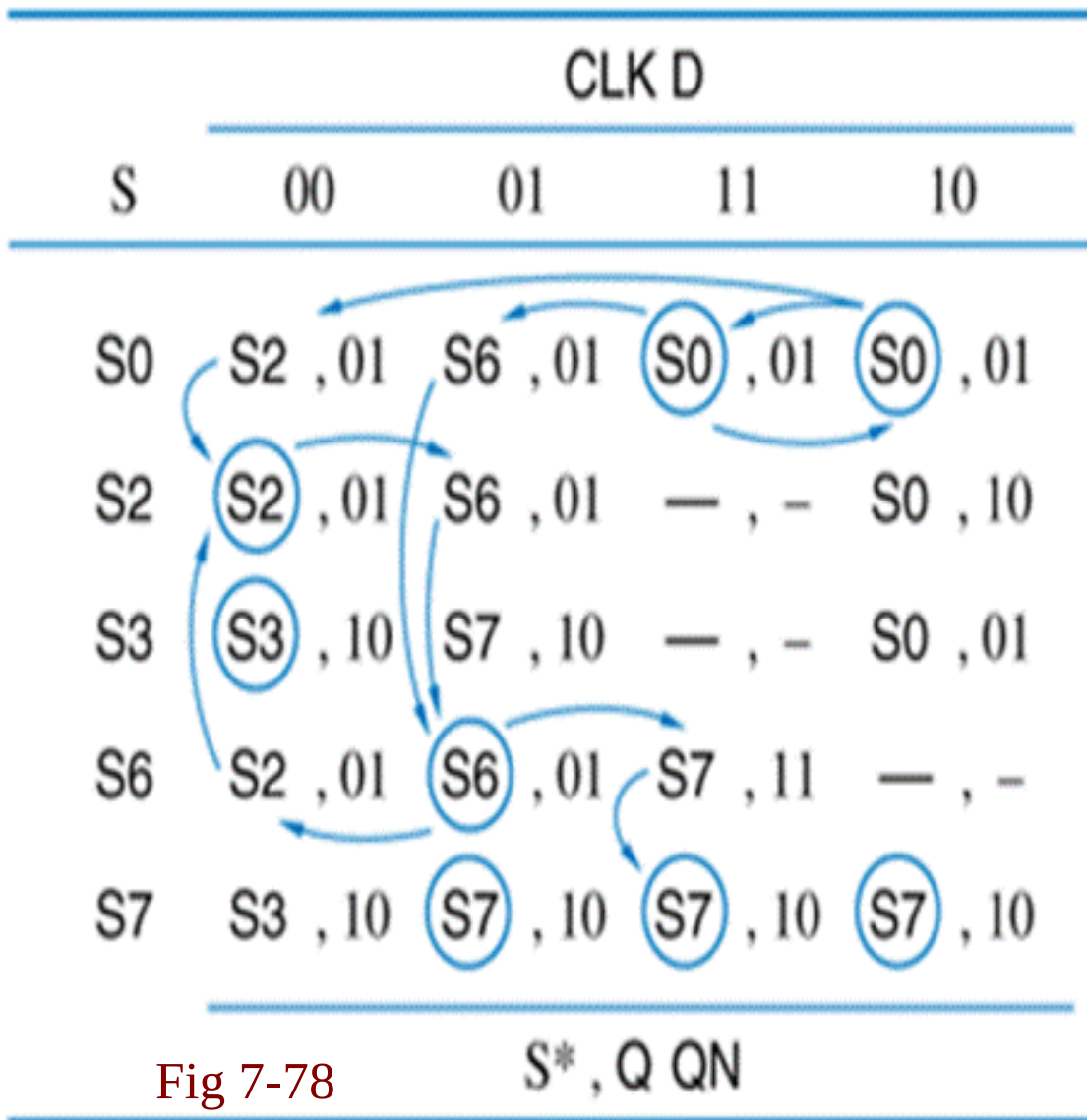
S	CLK D			
	00	01	11	10
S0	S2 , 01	S6 , 01	(S0) , 01	(S0) , 01
S2	(S2) , 01	S6 , 01	— , —	S0 (10)
S3	(S3) , 10	S7 , 10	— , —	S0 , 01
S6	S2 , 01	(S6) , 01	S7 , 11	— , —
S7	S3 , 10	(S7) , 10	(S7) , 10	(S7) , 10

(01)
Errata do livro
texto

Fig 7-77

S* , Q QN

Análise com múltiplas realimentações



- Algumas transições possíveis na tabela simplificada (de fluxo).
- S0 e S2 são compatíveis e podem ser unidos

Análise com múltiplas realimentações

■ Análise com múltiplas realimentações.

S	CLK D			
	00	01	11	10
SB	(SB) . 01	S6 . 01	(SB) . 01	(SB) . 01
S3	(S3) . 10	S7 . 10	— , —	SB . 01
S6	SB . 01	(S6) . 01	S7 . 11	— , —
S7	S3 . 10	(S7) . 10	(S7) . 10	(S7) . 10
S* , Q QN				

Figure 7-79
Reduced flow and output table for a positive edge-triggered D flip-flop.

Análise com múltiplas realimentações

■ Flip-flop tipo D CMOS:

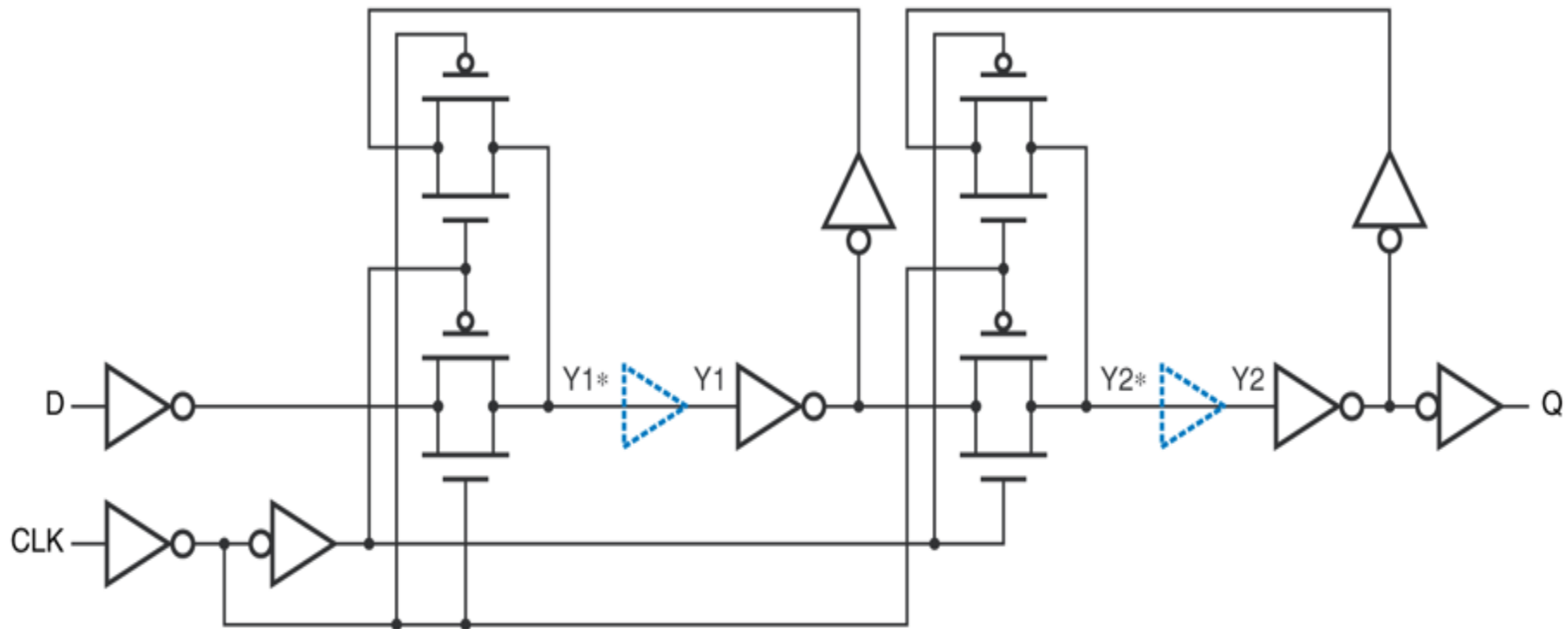


Figure 7-80

Positive edge-triggered CMOS D flip-flop for analysis.

- Referências desta aula:
 - Wakerly, 7-9; pág. 590-600

Livro Texto

- Wakerly, J.F.; *Digital Design – Principles & Practices*; Fourth Edition, ISBN: 0-13-186389-4, Pearson & Prentice-Hall, Upper Saddle, River, New Jersey, 07458, 2006.

Bibliografia Adicional Deste Assunto

- Dias, Francisco José de Oliveira; *Introdução aos Circuitos de Chaveamento*; Apostila, PEL/EPUSP, 1.980;
- Fregni, Edson; Ranzini, Edith; *Teoria da Comutação: Introdução aos Circuitos Digitais (Partes 1 e 2)*; Apostila PCS/EPUSP, Outubro de 1.999;

Bibliografia Adicional Deste Assunto

- Hill, Frederic and Peterson, Gerald;
Introduction to Switching Theory and Logical Design; Ed. John Wiley and Sons, 1.974;
- Ranzini, Edith; *Circuitos de Chaveamento*
(notas de aula); Apostila, EPUSP, 1.983.