

# Sumário

<b>3.1</b>	<b>Memórias .....</b>	<b>38</b>
<b>3.2</b>	<b>Estrutura geral e organização de uma memória .....</b>	<b>38</b>
<b>3.3</b>	<b>Tipos Básicos - ROM (<i>Read Only Memory</i>).....</b>	<b>39</b>
3.3.1	Ampliação da capacidade da ROM .....	41
3.3.2	ROMs Programáveis .....	42
<b>3.4</b>	<b>Tipos Básicos - RAM (<i>Random Access Memory</i>).....</b>	<b>44</b>
<b>3.5</b>	<b>Arquitetura das Memórias RAM .....</b>	<b>47</b>
<b>3.6</b>	<b>Expansão da Capacidade da Memória RAM .....</b>	<b>48</b>

## 3.1 Memórias

As memórias são dispositivos que utilizam mecanismos diversos para armazenar informações, tais como números, letras, caracteres, instruções, endereços, dados, etc. Sua utilização ocorre principalmente em computadores em geral e subsistemas computacionais. Não utilizam apenas ou especificamente sistemas digitais, embora aquelas utilizadas em sistemas computacionais sejam, na prática, dispositivos digitais pois as informações armazenadas nesses casos o são em forma binária.

Em função dos diferentes processos relacionados ao seu funcionamento e uso, as memórias podem apresentar a seguinte classificação:

**1. Acesso:** A informação é acessada através de endereços, que são um conjunto de bits associados às posições de memória. O tempo de acesso de uma memória é o tempo necessário desde a entrada de um endereço até o momento em que a informação apareça na saída. No caso de memórias de leitura/escrita, também é o tempo para a informação ser gravada. É possível ter acesso a uma dada posição de memória de duas maneiras diferentes:

*Seqüencial:* chegam à posição endereçada, passando por todas as intermediárias. Exemplo: fita magnética.

*Aleatório ou direto:* chegam diretamente à posição endereçada. Exemplo: memórias semicondutoras, RAM.

**2. Volatilidade:** As memórias *voláteis* são aquelas que perdem as informações armazenadas com corte de alimentação. Ex.: memórias semicondutoras baseadas em Flip-Flops., RAM. As memórias *não voláteis* são aquelas que mesmo sem alimentação, continuam com as informações armazenadas. Exemplos são as memórias magnéticas, óticas e as memórias ROM, PROM e EPROM.

### 3. Escrita/Leitura:

Exemplos de memória de escrita/leitura são as RAMs e as de apenas de leitura, as ROMs.

### 4. Armazenamento:

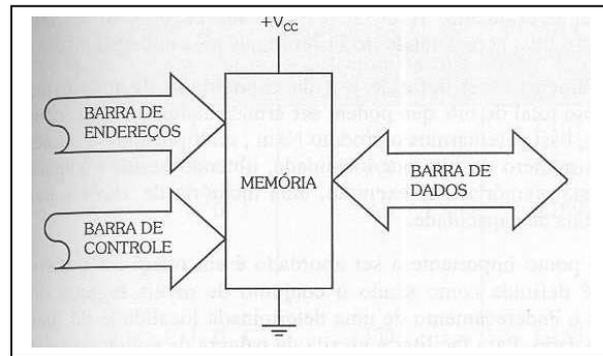
*Estáticas:* são aquelas em que o dado inserido permanece armazenado indefinidamente. Como exemplo, armazenamento em flip-flop.

*Dinâmicas:* é necessária a reinserção do dado periodicamente para que ele não se perca. Ex.: armazenamento em capacitores.

## 3.2 Estrutura geral e organização de uma memória

Foi visto que uma memória armazena ou acessa informações, por meio de endereços, em lugares denominados localidades de memórias. Para o acesso a estas localidades, o bloco possui uma série de terminais de entrada de endereços que são ligados a um conjunto de fios denominado barra de endereços (*address bus*). Para a entrada e saída dos dados, o bloco possui uma série de terminais ligados à barra de dados (*data bus*). Além disto, o bloco possui terminais de controle ligados à barra de controle (*control bus*). A figura 1 esquematiza uma memória eletrônica típica com os barramentos indicados.

**Figura 1.** Memória eletrônica típica com os barramentos indicados.



A simbologia da figura 1 mostra que a barra de dados é bidirecional, isto indica que a memória em questão é do tipo leitura/escrita.

De forma geral, as memórias em termos da quantidade de dados armazenados, são especificadas pela notação  $N \times m$ , onde a primeira letra indica o número de localidades de memória e a segunda indica o número de bits de informação por localidade. Por exemplo:  $256 \times 8$ ;  $1K \times 16$ ;  $128M \times 32$ , ...

A designação K (kilo) significa um fator  $2^{10} = 1024$ , e a M (mega) significa um fator de  $2^{20} = 1048576$ . Por exemplo, a memória  $128M \times 32$  possui  $128 \times 1048576 = 134217728$  localidades com 32 bits em cada uma, necessitando de 27 terminais para endereçamento.

Isto será abordado com mais detalhes a seguir.

A palavra de endereço, definida como o conjunto de níveis lógicos necessários para o endereçamento de uma determinada localidade de memória para o acesso ao dado. Para facilitar a escrita da palavra de endereço, bem como a sua utilização em programação, é comum transcrever-se este conjunto de bits para o hexadecimal, principalmente no caso de memórias de alta capacidade (agrupando-se os bits em grupos de 4).

### 3.3 Tipos Básicos - ROM (*Read Only Memory*)

As principais características das memórias ROM são: permitem apenas a leitura do dado armazenado na fabricação; são constituídas estritamente de circuitos combinacionais; empregam gerador de produtos canônicos para seleção; são não voláteis; possuem acesso aleatório (direto) e são memórias estáticas.

As figuras a seguir apresentam a configuração que explica o funcionamento básico desse tipo de memória:

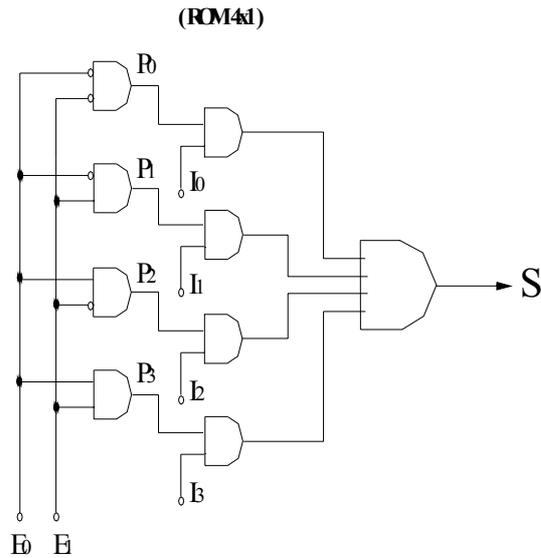


Figura 2. Esquema interno – ROM 4 X 1

(1) Uma das características fundamentais para efeito de utilização prática de uma memória é sua capacidade de armazenamento de dados – dada em quantidade de bits. Desse modo, uma nomenclatura muito comum para definir essa característica num dispositivo de memória é dessa capacidade, dada no formato  $N \times m$ , que se referem a:

$N$  = nº de localidades ou posições da memória;

$m$  = nº de bits das informações armazenadas.

(2) Em função do exposto na primeira observação acima, a definição física das linhas de endereço necessárias a um dispositivo de memória dependerá do valor de  $N$ , já que:

$$N = 2^n \quad \text{onde } n = \text{nº de linhas de endereço.}$$

Nas figuras a seguir, são dados exemplos da estrutura interna de decodificação de endereços, respectivamente, de uma ROM 16 x 1 (ou seja, com 4 linhas de endereços e informação de um bit), montada a partir de uma matriz de duplo encadeamento, e de uma ROM 4 x 2 (isto é, com duas linhas de endereço, e informações de 2 bits cada):

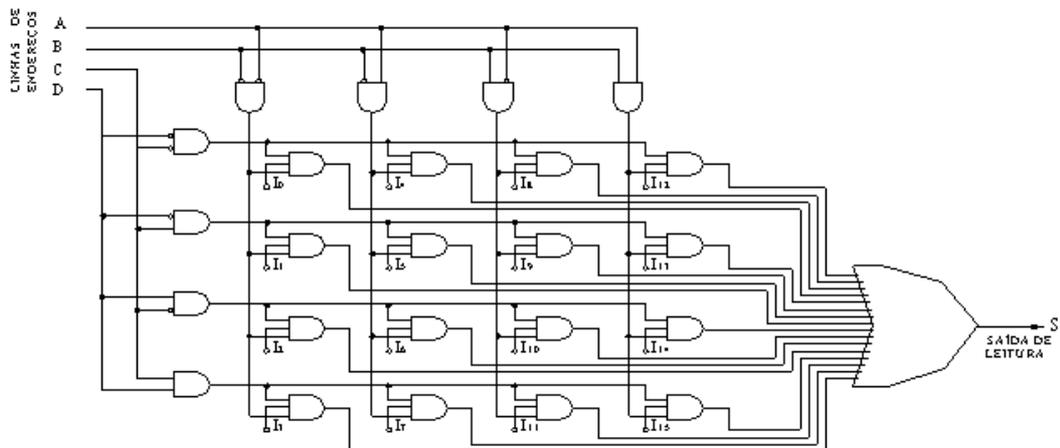


Figura 3. Esquema interno – ROM 16 X 1

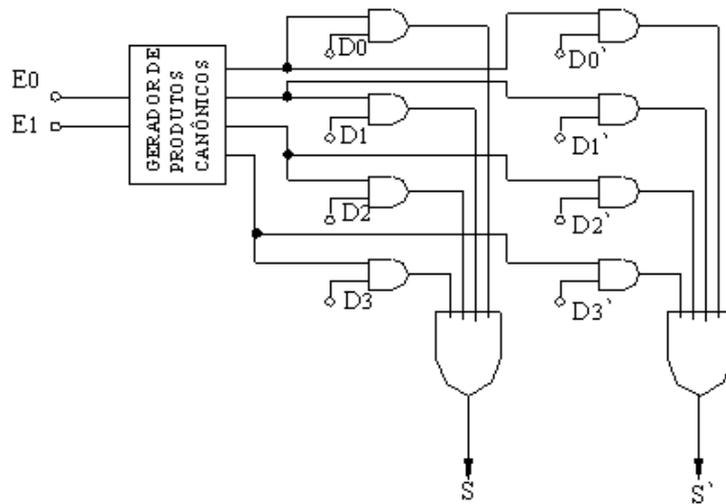


Figura 4. Esquema interno – ROM 4 X 2

A representação típica de uma ROM, porém, é dada em forma de blocos, como mostra a figura 6 abaixo:

Figura 5. ROM - representação



### 3.3.1 Ampliação da capacidade da ROM

A capacidade de uma memória (ou de um banco de memórias) pode ser ampliada com determinadas montagens a partir de dispositivos de memória de capacidade menor. A figura abaixo mostra como poderia ser aumentada a capacidade de um sistema de uma ROM de (N x 1) para (2N x 1):

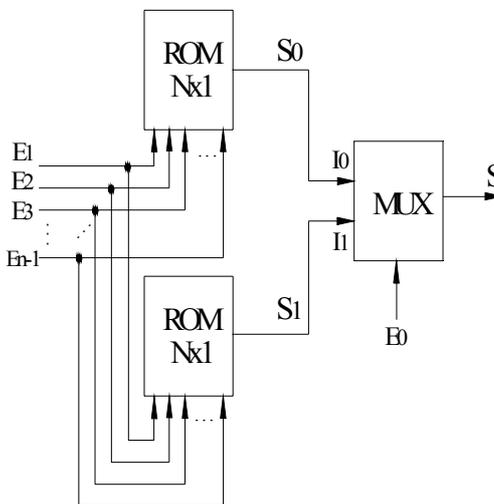


Figura 6. Ampliação de capacidade da memória

### 3.3.2 ROMs Programáveis

*PROM (Programmable Read-Only Memory)*

Trata-se de uma ROM que pode ser programada uma única vez pelo usuário. A conexão entre as linhas de endereços e as de dados é feita por um diodo ou um transistor bipolar em série com um fusível. É fabricada com todos os bits em “0” ou “1” – cada bit pode corresponder a um minúsculo fusível que, uma vez rompido, estabelece um estado contrário ao inicial. A programação é feita por equipamentos apropriados, num tempo relativamente curto (existem muitas conexões para serem programadas manualmente).

É não volátil, de acesso direto e de apenas leitura.

A estrutura da célula básica é a seguinte:

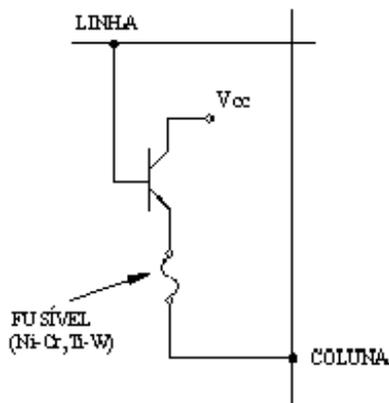


Figura 7. PROM – Célula básica

- Coloca-se o pulso a ser programado nas linhas de endereço;
- Aplica-se pulso de 20 a 30 V (20-50 mA) às saídas correspondentes aos bits que se desejam alterar.

A organização interna típica de uma PROM bipolar pode ser vista na figura a seguir na figura 8:

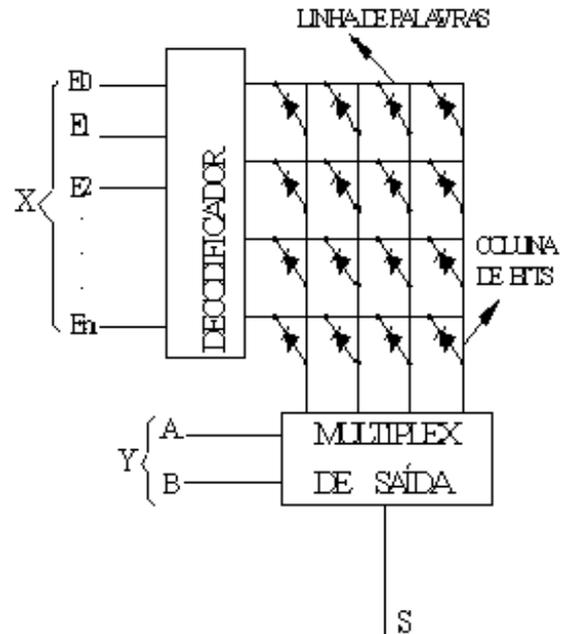


Figura 8. PROM – Estrutura

*EPROM (Erasable – Programable Read-Only Memory)*

Trata-se de uma ROM que pode ser programada e, se necessário, apagada e reprogramada pelo usuário. As conexões entre as linhas de endereço e de dados é feita com transistor MOS (a condução ocorre ou não, conforme haja ou não, respectivamente, carga elétrica na porta – GATE – do transistor). Uma vez armazenado o bit na célula de memória (carga na porta do transistor), ele aí permanece até que se deseje apagá-lo. O apagamento é possível através da exposição da EPROM à luz U.V. – uma foto-corrente descarrega a porta através de uma janela de cristal no *chip*.

É do tipo não volátil e de acesso direto.

A figura 9 mostra o esquema de um dispositivo MOS utilizado em cada célula básica de uma memória EPROM:

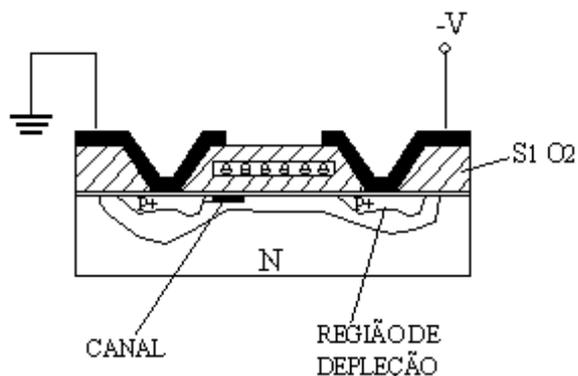


Figura 9. EPROM – Célula básica (condução de carga no dispositivo MOS)

Observação ao dispositivo MOS anterior:

- A porta é eletricamente isolada através do óxido de silício.
- A carga é transportada do canal entre dreno e fonte para a porta através de injeção por avalanche controlada.
- A porta capta os elétrons, promovendo o aparecimento do canal e colocando o dispositivo em condução.
- A presença ou não de cargas na porta indica condução ou não do dispositivo (isto é, “0” ou “1”).

### 3.4 Tipos Básicos - RAM (*Random Access Memory*)

As principais características das memórias RAM são:

- Permitem a leitura e escrita dos dados;
- Possuem acesso aleatório ou randômico. Vem daí o nome (*Random Access Memory*).
- São voláteis, pois perdem seus dados armazenados com o desligamento da alimentação. As RAMs não voláteis – magnéticas – utilizadas nos primeiros computadores eram dispendiosas e difíceis de se trabalhar, comparadas à memória semicondutora.
- Possuem um tempo de acesso muito reduzido.
- Quanto ao armazenamento, são estáticas (SRAM) ou dinâmicas (DRAM).
- As SRAM's estáticas possuem como célula básica de memória o flip-flop.
- As DRAM's possuem circuitos mais simples, porém necessitam de re-inserção de dados periódica (refresh), sua célula básica armazena cada dado por efeito capacitivo de cada micro-elemento semiconductor interno, por isto tem a vantagem de alta capacidade de armazenamento por circuito integrado.

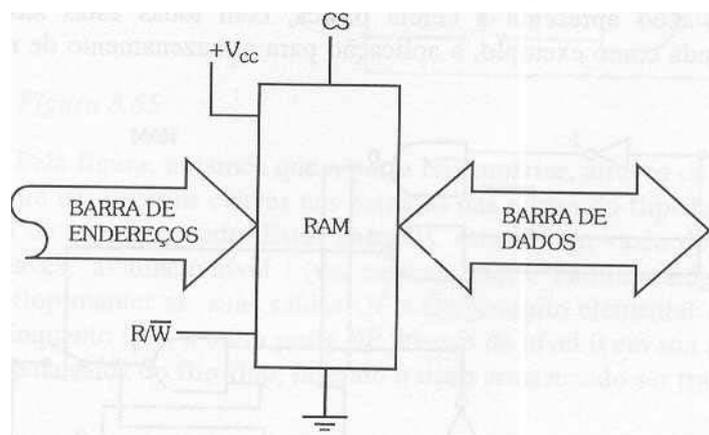


Figura 10. Memória RAM

Neste esquema vemos um bloco de memória SRAM, com terminais e barramentos de endereçamento e de dados e mais um terminal de controle R/W de dupla função, para possibilitar a leitura ( $R/\bar{W} = 1$ ), ou escrita ( $R/\bar{W} = 0$ ) dos dados nas localidades endereçadas. Vamos analisar o circuito de uma célula básica que permite a leitura e escrita de um bit de informação.

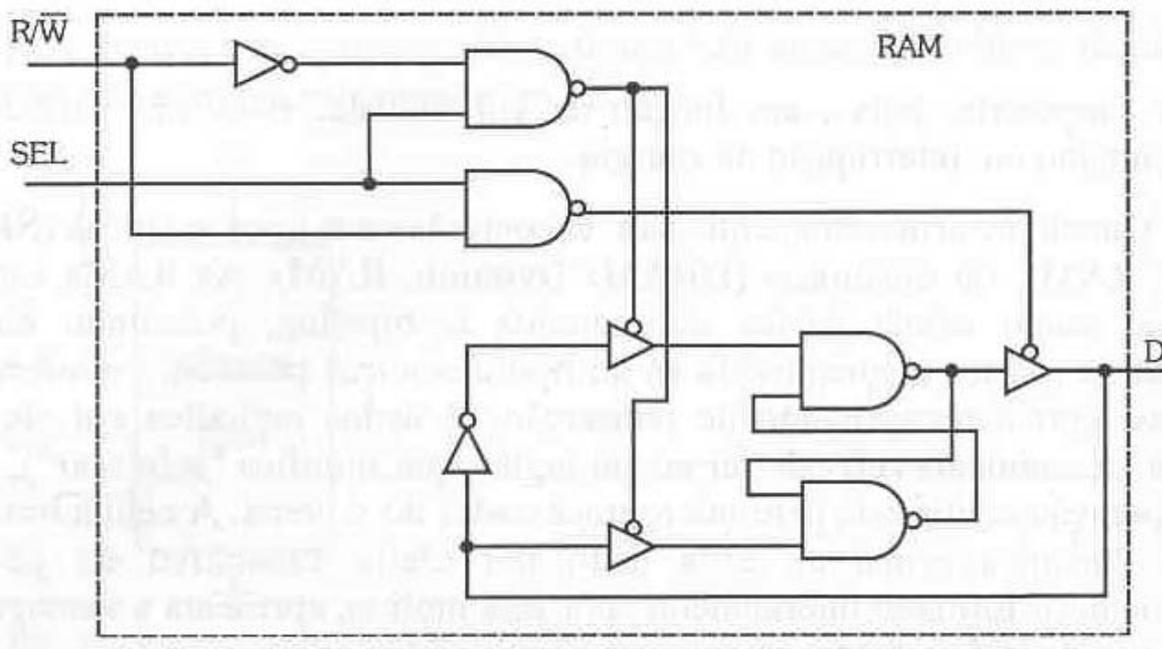


Figura 11. Circuito de uma célula básica que permite a leitura e escrita de um bit de informação.

Para escrever um dado, seleciona-se a célula, o que é feito por um circuito de endereçamento que faz  $SEL = 1$  e passa-se o sinal de controle para escrita, ( $R/\bar{W} = 0$ ). Depois se aplica o dado no terminal D, que está então configurado como entrada. A figura 12 mostra a célula de memória nesta situação.

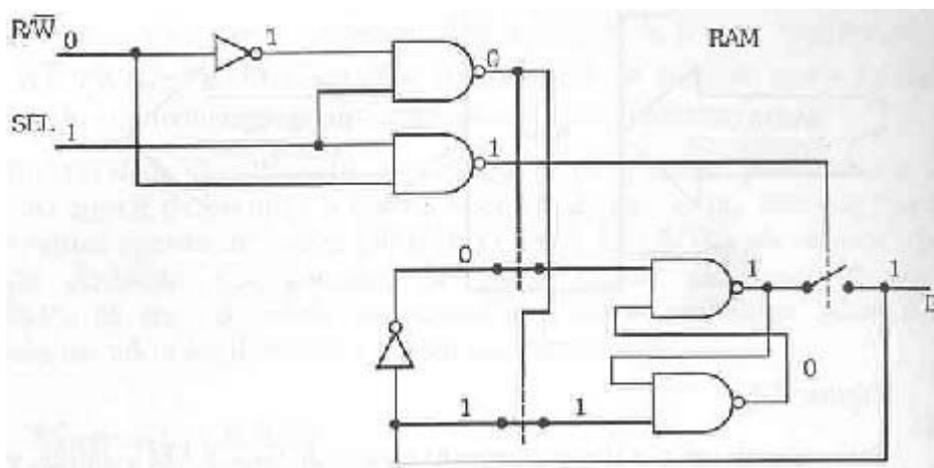


Figura 12. Circuito para se escrever um dado na célula de memória.

Vemos que a porta NE superior terá nível “0” na saída, e com isto, as chaves controladas nas entradas do flip-flop estarão fechadas configurando assim um flip-flop tipo D, ao mesmo tempo a porta NE inferior terá um nível “1” na saída, fazendo com que a chave de saída do flip-flop esteja aberta de modo que o sinal presente em D esteja conectado à entrada do flip-flop e seja, então, armazenado.

Caso desejemos fazer a leitura, selecionamos igualmente a célula fazendo  $SEL=1$ , e desta vez ( $R/\bar{W} = 1$ ), assim o dado armazenado é obtido em D. A figura 13 mostra a célula nesta situação.

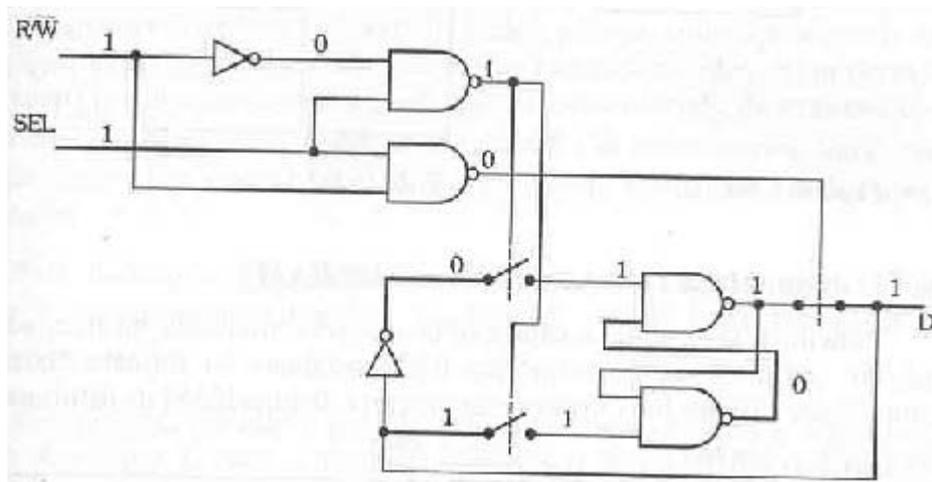


Figura 13. Circuito para se fazer uma leitura na célula de memória.

Vemos que a porta NE superior tem nível 1 na saída, isto faz com que as chaves de entrada do flip-flop estejam abertas. As portas NE que constituem o flip-flop estão agora desconectadas (estado de alta impedância) e devido a sua característica construtiva, reconhecem esta situação como um nível 1, o que faz com que o flip-flop mantenha o estado anterior ( $Q_f = Q_a$ ). Enquanto isto, a porta NE inferior tem nível 0 na saída, o que faz com que a porta de saída esteja fechada, e com isto o bit armazenado no flip-flop estará no terminal D.

No caso da célula não ser selecionada ( $SEL = 0$ ), as duas portas NE apresentarão nível 1 em suas saídas, mantendo as três chaves abertas, deixando a célula com a saída desativada (*tri-state*), impedindo qualquer escrita ou leitura de dados.

Por fim cabe observar que nos circuitos integrados as células de memória são construídas com diversas tecnologias e circuitos, e este nosso exemplo foi aqui apresentado devido ao seu caráter didático. No que se segue, vamos representar esta célula genérica como um elemento na composição de blocos de memória.

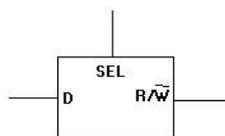


Figura 14. Representação de uma célula genérica de memória.

O funcionamento do bloco acima é resumido na tabela I.

Tabela I: Funcionamento de uma célula de memória genérica.

SEL	R/W	D
0	X	Tri-State
1	0	Escrita
1	1	Leitura

### 3.5 Arquitetura das Memórias RAM

Com o uso das células básicas anteriormente descritas, podem-se construir arquiteturas de células RAM estáticas no formato Nx $m$ .

Uma das características fundamentais para efeito de utilização prática de uma memória é sua capacidade de armazenamento de dados – dada em quantidade de bits. Desse modo, uma nomenclatura muito comum para definir essa característica num dispositivo de memória é dessa capacidade, dada no formato  $N \times m$ , que se referem a:

- $N$  = nº de localidades ou posições da memória;
- $m$  = nº de bits das informações armazenadas.

Em função do exposto na primeira observação acima, a definição física das linhas de endereço necessárias a um dispositivo de memória dependerá do valor de  $N$ , já que:

$$N = 2^n$$

Onde,  $n$  = número de linhas de endereço.

Vamos, por exemplo pensar numa RAM estática 4x4 como a mostrada na figura 15.

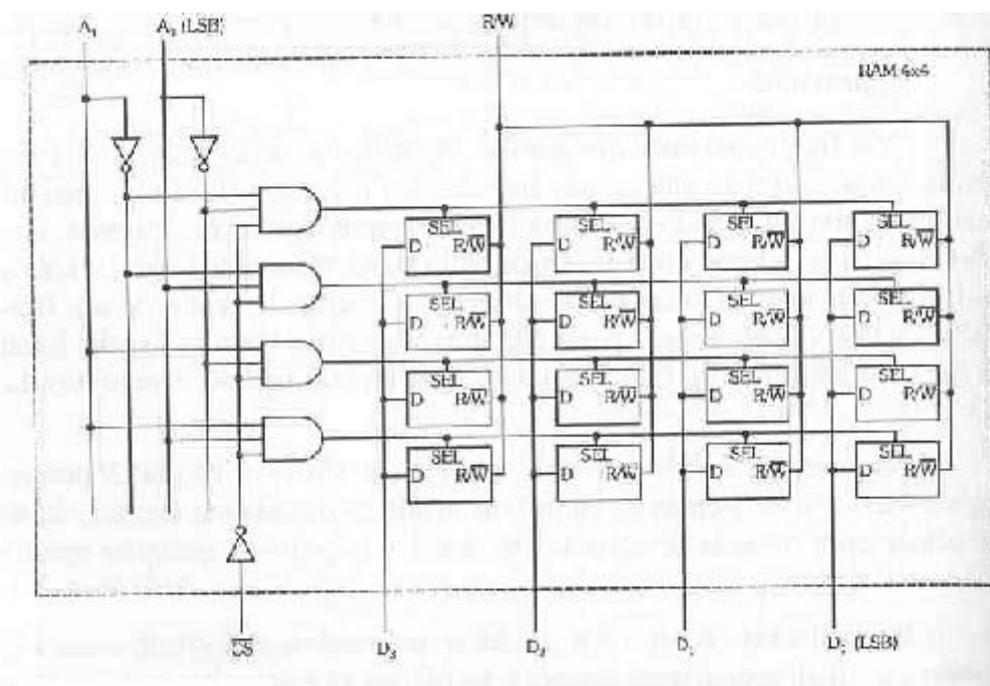


Figura 16. Esquema de uma RAM 4X4.

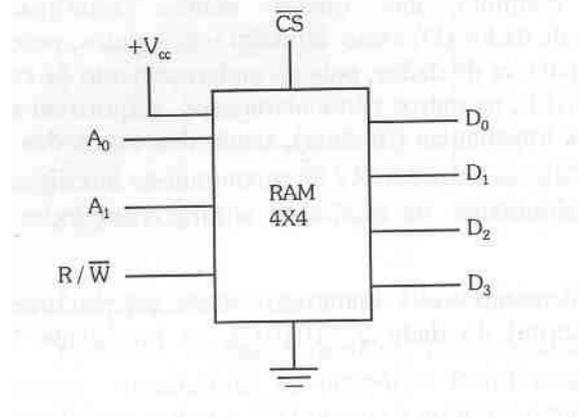
Já foi visto que um bloco de memórias assim especificado contém 4 posições, cada uma com quatro bits. Pode-se notar que o bloco é composto de um decodificador de endereços com dois terminais ( $A_1$  e  $A_0$ ) que ativará a entrada SEL da linha de células interligadas horizontalmente selecionada. Os terminais de dados (D) estão interligados, mas por posicionamento do *bit* na palavra de dados, isto porque no endereçamento de cada conjunto através de SEL, os outros não endereçados estão na situação de alta impedância (*tri-state*) e, portanto, desconectados do fio comum. Observa-se também as entradas  $R/\bar{W}$  interligadas de modo a se controlar simultaneamente a leitura ou escrita para todas as posições.

Vamos, por exemplo, armazenar o dado  $5_{16}$  ( $0101_2$ ), na posição  $1_{16}$  endereçada por 01. Se a pastilha não estiver selecionada,  $\overline{CS} = 1$ , o nível 0 na saída das portas E após o inversor, faz com que  $SEL=0$  em todas as células fazendo com que elas fiquem em alta impedância. Se a pastilha foi selecionada,  $\overline{CS} = 0$ , e o endereçamento é ( $A_1=0$  e  $A_0=1$ ), a segunda linha do seletor de endereços estará em 1 fazendo  $SEL=1$  para a segunda linha de células. Com o controle  $R/\overline{W}$  em 0 (escrita) aplicamos os dados nos terminais, agora configurados como entradas ( $D_3=0$ ,  $D_2=1$ ,  $D_1=0$  e  $D_0=1$ ) sendo estes então armazenados pelas células.

Com a passagem de  $R/\overline{W}$  para 1, para leitura, os dados irão permanecer armazenados, mesmo se a célula for de-selecionada com  $\overline{CS} = 1$ . Vale ainda lembrar mais uma vez que a informação será perdida caso se desligue a alimentação da pastilha. Este mesmo processo de escrita pode ser estendido para outras localidades, para isto, basta endereçar, passar  $R/\overline{W}$  para 0 e aplicar os dados às entradas D.

Para a leitura de uma informação devemos selecionar a pastilha  $\overline{CS} = 0$  e com  $R/\overline{W}$  igual a 1, endereçar a posição, obtendo desta forma a informação nos terminais D., que agora estão configuradas como saídas. O bloco que acabamos de descrever é mostrado na figura 17.

Figura 17. Memória RAM 4x4.



### 3.6 Expansão da Capacidade da Memória RAM

Vamos estudar agora como podemos expandir a capacidade de uma memória RAM, que é algo que ocorre frequentemente na prática. Ressaltamos que o processo vale também para outras memórias. A expansão pode ser obtida pela palavra de dados, pelo aumento de posições, ou ainda por ambos, conforme a situação. Vamos começar ilustrando o aumento pela expansão da palavra de dados. Vamos formar uma RAM  $256 \times 8$  a partir de dois blocos de  $256 \times 4$ . A expansão é mostrada na figura 18 abaixo.

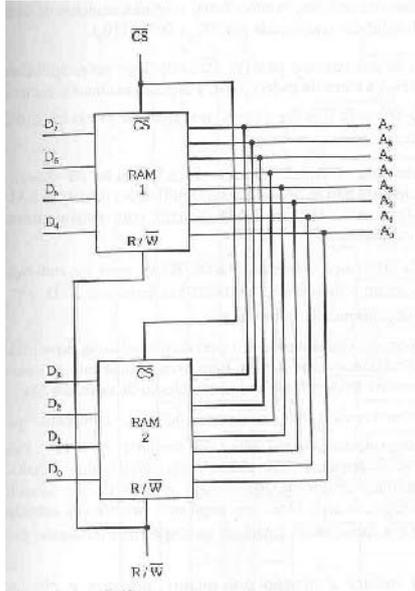


Figura 18. Expansão de memória RAM.

Notamos que os terminais de endereçamento ( $A_7$  a  $A_0$ ), de seleção de pastilha  $\overline{CS}$  e de controle de leitura/escrita  $R/\overline{W}$  são interligados, já estas operações são comuns aos dois blocos na nova memória. A barra de dados, agora é composta pela associação da barra de cada memória (4 bits) resultando em uma palavra de dados maior (8 bits), aumentando assim a capacidade de memória. Nesta nova memória, o endereço da posição inicial é  $00_{16}$  ( $00000000_2$ ), e o final  $FF_{16}$  ( $11111111_2$ ).